



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0077878
(43) 공개일자 2019년07월04일

(51) 국제특허분류(Int. Cl.)
H01L 51/52 (2006.01) H01L 27/32 (2006.01)
(52) CPC특허분류
H01L 51/525 (2013.01)
H01L 27/322 (2013.01)
(21) 출원번호 10-2017-0179419
(22) 출원일자 2017년12월26일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
이효강
경기도 파주시 월롱면 엘지로 245
조민구
경기도 파주시 월롱면 엘지로 245
이상훈
경기도 파주시 월롱면 엘지로 245
(74) 대리인
특허법인천문

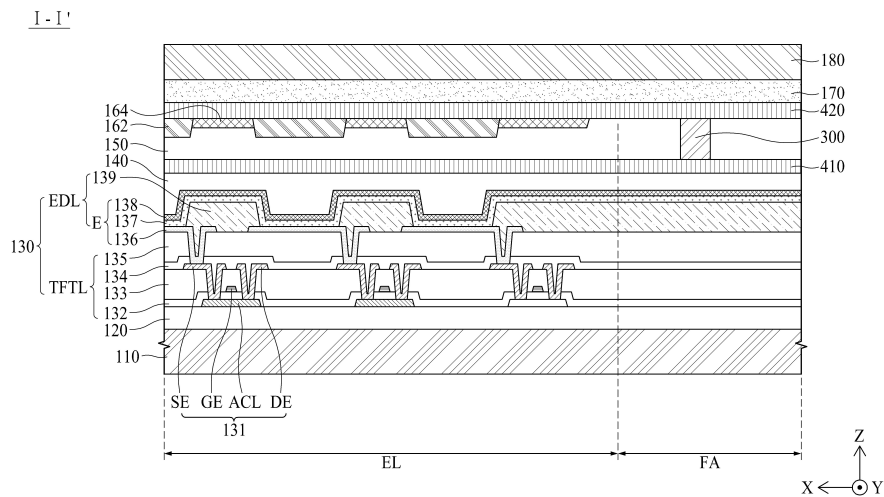
전체 청구항 수 : 총 15 항

(54) 발명의 명칭 디스플레이 장치

(57) 요약

본 출원의 예에 따른 디스플레이 장치는 복수의 유기 발광 소자가 중첩되는 발광부 및 발광부를 둘러싸는 주변부를 포함하는 트랜지스터 기관, 발광부에서 복수의 유기 발광 소자 각각에 대응하게 배치되는 복수의 컬러 필터, 및 주변부에서 복수의 유기 발광 소자를 둘러싸면서 서로 이격되게 배치되는 복수의 스페이서 부재를 포함함으로써, 디스플레이 장치를 외부 충격으로부터 보호하고 디스플레이 장치의 내부에 입사되는 열을 외부로 용이하게 방출시킬 수 있다.

대표도



(52) CPC특허분류

H01L 27/3262 (2013.01)

H01L 51/5246 (2013.01)

H01L 51/5253 (2013.01)

H01L 51/5284 (2013.01)

H01L 51/529 (2013.01)

명세서

청구범위

청구항 1

복수의 유기 발광 소자가 중첩되는 발광부 및 상기 발광부를 둘러싸는 주변부를 포함하는 트랜지스터 기관;
상기 발광부에서 상기 복수의 유기 발광 소자 각각에 대응하게 배치되는 복수의 컬러 필터; 및
상기 주변부에서 상기 복수의 유기 발광 소자를 둘러싸면서 서로 이격되게 배치되는 복수의 스페이서 부재를 포함하는, 디스플레이 장치.

청구항 2

제 1 항에 있어서,
상기 복수의 유기 발광 소자 상에 배치되는 제1 방열층; 및
상기 복수의 컬러 필터 상에 배치되는 제2 방열층을 더 포함하는, 디스플레이 장치.

청구항 3

제 2 항에 있어서,
상기 트랜지스터 기관과 합착되는 컬러 필터 기관; 및
상기 트랜지스터 기관 및 상기 컬러 필터 기관의 사이에 충전되는 충전층을 더 포함하고,
상기 복수의 컬러 필터는 상기 충전층을 사이에 두고 상기 제1 방열층과 마주하는, 디스플레이 장치.

청구항 4

제 3 항에 있어서,
상기 복수의 스페이서 부재는 상기 제1 및 제2 방열층의 사이에 개재되어, 상기 트랜지스터 기관 및 상기 컬러 필터 기관 사이의 충격 전달을 완화하는, 디스플레이 장치.

청구항 5

제 3 항에 있어서,
상기 복수의 스페이서 부재는 상기 충전층과 동일 레이어에 배치되어, 상기 트랜지스터 기관 및 상기 컬러 필터 기관 사이의 충격 전달을 완화하는, 디스플레이 장치.

청구항 6

제 3 항에 있어서,
상기 복수의 컬러 필터의 사이마다 배치되는 블랙 매트릭스; 및
상기 제2 방열층 및 상기 컬러 필터 기관의 사이에 개재되는 제1 버퍼층을 더 포함하는, 디스플레이 장치.

청구항 7

제 6 항에 있어서,
상기 제2 방열층은 상기 발광부에서 상기 블랙 매트릭스 및 상기 제1 버퍼층의 사이에 개재되는, 디스플레이 장치.

청구항 8

제 6 항에 있어서,

상기 제2 방열층은 상기 주변부에서 상기 복수의 스페이서 부재 및 상기 제1 버퍼층의 사이에 개재되는, 디스플레이 장치.

청구항 9

제 3 항에 있어서,

상기 제2 방열층은 상기 컬러 필터 기판을 통과한 열을 상기 복수의 스페이서 부재를 통해 상기 제1 방열층에 전달하는, 디스플레이 장치.

청구항 10

제 1 항에 있어서,

상기 트랜지스터 기판 상에 배치되는 제2 버퍼층;

상기 제2 버퍼층 및 상기 복수의 유기 발광 소자의 사이에 배치되고, 상기 발광부에서 상기 복수의 유기 발광 소자 각각에 대응하는 복수의 박막 트랜지스터를 포함하는 박막 트랜지스터층; 및

상기 복수의 박막 트랜지스터를 덮는 보호막을 더 포함하는, 디스플레이 장치.

청구항 11

제 10 항에 있어서,

상기 복수의 스페이서 부재는 상기 주변부에서 상기 트랜지스터 기판 및 상기 박막 트랜지스터층의 사이에 개재되는, 디스플레이 장치.

청구항 12

제 10 항에 있어서,

상기 유기 발광 소자를 덮는 봉지층; 및

접착 부재를 매개로 하여 상기 봉지층의 상단에 부착되는 봉지 기판을 더 포함하는, 디스플레이 장치.

청구항 13

제 12 항에 있어서,

상기 복수의 스페이서 부재는 상기 제2 버퍼층과 동일 레이어에 배치되어, 상기 트랜지스터 기판 및 상기 봉지 기판 사이의 충격 전달을 완화하는, 디스플레이 장치.

청구항 14

제 1 항 내지 제 13 항 중 어느 한 항에 있어서,

상기 복수의 스페이서 부재는 아크릴로니트릴-부타디엔-스티렌(ABS), 폴리프로필렌(PP), 또는 폴리아미드(PA) 수지 상에 금속 산화물(Metal Oxide), 카본(Carbon), 또는 그래파이트(Graphite)를 중합시켜 형성되는, 디스플레이 장치.

청구항 15

제 2 항 내지 제 9 항 중 어느 한 항에 있어서,

상기 제1 및 제2 방열층 각각은 실리콘 질화막(SiNx)을 포함하는, 디스플레이 장치.

발명의 설명

기술 분야

본 출원은 디스플레이 장치에 관한 것이다.

[0001]

배경 기술

- [0002] 디스플레이 장치는 텔레비전 또는 모니터의 표시 화면 이외에도 노트북 컴퓨터, 테블릿 컴퓨터, 스마트 폰, 휴대용 표시 기기, 휴대용 정보 기기 등의 표시 화면으로 널리 사용되고 있다.
- [0003] 액정 표시 장치와 유기 발광 표시 장치는 스위칭 소자로서 트랜지스터(Thin Film Transistor)를 이용하여 영상을 표시한다. 액정 표시 장치는 자체 발광 방식이 아니기 때문에 액정 표시 패널의 하부에 배치된 백라이트 유닛으로부터 조사되는 광을 이용하여 영상을 표시하게 된다. 이러한 액정 표시 장치는 백라이트 유닛을 가지므로 디자인에 제약이 있으며, 휘도 및 응답 속도가 저하될 수 있다. 유기 발광 표시 장치는 유기물을 포함하기 때문에 수분에 취약하여 신뢰성 및 수명이 저하될 수 있다.
- [0004] 최근에는, 마이크로 발광 소자를 이용한 유기 발광 표시 장치에 대한 연구 및 개발이 진행되고 있으며, 이러한 유기 발광 표시 장치는 고화질과 고신뢰성을 갖기 때문에 차세대 표시로서 각광받고 있다.
- [0005] 종래의 디스플레이 장치는 각 캐리어 유리 기판 상에 적층된 트랜지스터 기판 및 컬러 필터 기판을 합착한 후, 트랜지스터 기판을 지지하던 캐리어 유리 기판과 컬러 필터 기판을 지지하던 캐리어 유리 기판을 레이저 릴리즈 공정을 통해 제거한다. 이 때, 레이저 릴리즈 공정을 통해 조사된 레이저는 유기 발광 소자층까지 열을 전달할 수 있다. 따라서, 캐리어 유리 기판을 향해 조사되는 레이저는 유기 발광 소자층에 데미지를 입힐 수 있고, 유기 발광 소자층은 주름 및 수축 현상이 일어날 수 있다. 그리고, 유기 발광 소자층은 레이저의 열에 취약하여 박리가 일어날 수 있고, 박리에 의해 유기 발광 소자들이 데미지를 입는 문제점이 발생한다.
- [0006] 그리고, 종래의 디스플레이 장치가 플렉서블 디스플레이 장치 또는 스트레처블 디스플레이 장치로 구현되는 경우, 외부 충격에 취약하여 박막 트랜지스터가 데미지를 입는 문제점이 발생한다.

발명의 내용

해결하려는 과제

- [0007] 본 출원은 박막 트랜지스터 및 유기 발광 소자를 둘러싸는 스페이서 부재를 포함함으로써, 디스플레이 장치의 외부 충격이 박막 트랜지스터 및 유기 발광 소자에 전달되지 않도록 외부 충격을 완화시킴으로써, 디스플레이 장치의 내구성을 보완하여 신뢰성을 향상시키는 것을 기술적 과제로 한다.
- [0008] 본 출원은 트랜지스터 기판 및 컬러 필터 기판의 사이에 배치되는 제1 및 제2 방열층과, 제1 및 제2 방열층의 사이에 개재되는 스페이서 부재를 포함함으로써, 레이저 릴리즈 공정 시에 기판을 통과하는 열을 외부로 용이하게 방출하는 것을 기술적 과제로 한다.

과제의 해결 수단

- [0009] 본 출원에 따른 디스플레이 장치는 복수의 유기 발광 소자가 중첩되는 발광부 및 발광부를 둘러싸는 주변부를 포함하는 트랜지스터 기판, 발광부에서 복수의 유기 발광 소자 각각에 대응하게 배치되는 복수의 컬러 필터, 및 주변부에서 복수의 유기 발광 소자를 둘러싸면서 서로 이격되게 배치되는 복수의 스페이서 부재를 포함한다.
- [0010] 기타 예의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

발명의 효과

- [0011] 본 출원에 따른 디스플레이 장치는 박막 트랜지스터 및 유기 발광 소자를 둘러싸는 스페이서 부재를 포함함으로써, 디스플레이 장치의 외부 충격이 박막 트랜지스터 및 유기 발광 소자에 전달되지 않도록 외부 충격을 완화시킴으로써, 디스플레이 장치의 내구성을 보완하여 신뢰성을 향상시킬 수 있다.
- [0012] 본 출원에 따른 디스플레이 장치는 트랜지스터 기판 및 컬러 필터 기판의 사이에 배치되는 제1 및 제2 방열층과, 제1 및 제2 방열층의 사이에 개재되는 스페이서 부재를 포함함으로써, 레이저 릴리즈 공정 시에 기판을 통과하는 열을 외부로 용이하게 방출할 수 있다.
- [0013] 위에서 언급된 본 출원의 효과 외에도, 본 출원의 다른 특징 및 이점들이 이하에서 기술되거나, 그러한 기술 및 설명으로부터 본 출원이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

도면의 간단한 설명

- [0014] 도 1은 본 출원의 일 예에 따른 디스플레이 장치를 나타내는 평면도이다.
- 도 2는 본 출원의 제1 실시예에 따른 디스플레이 장치에서, 도 1의 절단선 I-I'을 따라 자른 단면도이다.
- 도 3a 내지 도 3d는 도 2의 디스플레이 장치의 제조 방법을 개략적으로 나타내는 공정 단면도이다.
- 도 4는 본 출원의 제2 실시예에 따른 디스플레이 장치에서, 도 1의 절단선 I-I'을 따라 자른 단면도이다.
- 도 5는 도 4의 디스플레이 장치의 충격 완화 효과를 나타내는 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0015] 본 출원의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.
- [0016] 본 출원의 예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 출원을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 출원의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다. 본 출원 상에서 언급한 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.
- [0017] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.
- [0018] 위치 관계에 대한 설명일 경우, 예를 들어, '~상에', '~상부에', '~하부에', '~옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.
- [0019] 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성 요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.
- [0020] 본 출원의 구성 요소를 설명하는 데 있어서, 제1, 제2 등의 용어를 사용할 수 있다. 이러한 용어는 그 구성 요소를 다른 구성 요소와 구별하기 위한 것일 뿐, 그 용어에 의해 해당 구성 요소의 본질, 차례, 순서 또는 개수 등이 한정되지 않는다. 어떤 구성 요소가 다른 구성요소에 "연결", "결합" 또는 "접속"된다고 기재된 경우, 그 구성 요소는 그 다른 구성요소에 직접적으로 연결되거나 또는 접속될 수 있지만, 각 구성 요소 사이에 다른 구성 요소가 "개재"되거나, 각 구성 요소가 다른 구성 요소를 통해 "연결", "결합" 또는 "접속"될 수도 있다고 이해되어야 할 것이다.
- [0021] 따라서, 본 출원에서 표시 장치는 LCM, OLED 모듈 등과 같은 협의의 디스플레이 장치 자체, 및 LCM, OLED 모듈 등을 포함하는 응용제품 또는 최종소비자용 장치인 세트 장치까지 포함할 수 있다.
- [0022] 예를 들어, 디스플레이 패널이 유기전계발광(OLED) 디스플레이 패널인 경우에는, 다수의 게이트 라인과 데이터 라인, 및 게이트 라인과 데이터 라인의 교차 영역에 형성되는 픽셀(Pixel)을 포함할 수 있다. 그리고, 각 픽셀에 선택적으로 전압을 인가하기 위한 소자인 박막 트랜지스터를 포함하는 어레이 기판과, 어레이 기판 상의 유기 발광 소자(OLED)층, 및 유기 발광 소자층을 덮도록 어레이 기판 상에 배치되는 봉지 기판 또는 인캡슐레이션(Encapsulation) 기판 등을 포함하여 구성될 수 있다. 봉지 기판은 외부의 충격으로부터 박막 트랜지스터 및 유기 발광 소자층 등을 보호하고, 유기 발광 소자층으로 수분이나 산소가 침투하는 것을 방지할 수 있다. 그리고, 어레이 기판 상에 형성되는 층은 무기발광층(inorganic light emitting layer), 예를 들어 나노사이즈의 물질층(nano-sized material layer) 또는 양자점(quantum dot) 등을 포함할 수 있다.
- [0023] 그리고, 디스플레이 패널은 디스플레이 패널에 부착되는 금속판(metal plate)과 같은 후면(backing)을 더 포함할 수 있다. 금속판에 한정되지 않고 다른 구조도 포함될 수 있다.
- [0024] 본 출원의 여러 예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하고, 기술적으로 다양한 연동 및 구동이 가능하며, 각 예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 합

게 실시할 수도 있다.

- [0025] 이하, 첨부된 도면 및 예를 통해 본 출원의 예를 살펴보면 다음과 같다.
- [0026] 도 1은 본 출원의 일 예에 따른 디스플레이 장치를 나타내는 평면도이다.
- [0027] 도 1을 참조하면, 디스플레이 장치(100)는 트랜지스터 기관(110), 픽셀 어레이층(130), 디스플레이 구동 회로부(210), 스캔 구동 회로부(220), 및 복수의 스페이스 부재(300)를 포함한다.
- [0028] 일 예에 따르면, 디스플레이 장치(100)은 애노드 전극, 캐소드 전극 및 유기 화합물층을 포함하는 픽셀 어레이층(130)의 구조에 따라 탑 에미션(Top Emission) 방식, 바텀 에미션(Bottom Emission) 방식, 또는 듀얼 에미션(Dual Emission) 방식 등의 형태로 화상을 표시할 수 있다. 탑 에미션 방식은 픽셀 어레이층(130)에서 발생된 가시광을 컬러 필터 기관을 향하여 표시할 수 있고, 바텀 에미션 방식은 픽셀 어레이층(130)에서 발생된 가시광을 트랜지스터 기관(110)을 향하여 표시할 수 있다.
- [0029] 트랜지스터 기관(110)은 베이스 기관으로서, 플렉서블 기관일 수 있다. 예를 들어, 트랜지스터 기관(110)은 투명 폴리이미드(Polyimide) 재질을 포함할 수 있다. 폴리이미드 재질의 트랜지스터 기관(110)은 고온의 증착 공정이 이루어짐을 감안할 때, 고온에서 견딜 수 있는 내열성이 우수한 폴리이미드가 이용될 수 있다. 폴리이미드 재질의 트랜지스터 기관(110)은 캐리어 유리 기관에 마련되어 있는 회생층의 전면(Front Surface)에 일정 두께로 코팅된 폴리이미드 수지가 경화되어 형성될 수 있다. 여기에서, 캐리어 유리 기관은 레이저 릴리즈 공정에 의한 회생층의 릴리즈에 의해 트랜지스터 기관(110)으로부터 분리될 수 있다. 그리고, 회생층은 비정질 실리콘(a-Si) 또는 실리콘 질화막(SiNx)을 통해 이루어질 수 있다.
- [0030] 일 예에 따르면, 트랜지스터 기관(110)은 글라스 기관일 수 있다. 예를 들어, 트랜지스터 기관(110)은 산화규소(SiO₂) 또는 산화알루미늄(Al₂O₃)을 주성분으로서 포함할 수 있다.
- [0031] 트랜지스터 기관(110)은 표시 영역(AA) 및 비표시 영역(NA)을 포함할 수 있다. 표시 영역(AA)은 영상이 표시되는 영역으로서, 트랜지스터 기관(110)의 중앙 부분에 정의될 수 있다. 여기에서, 표시 영역(AA)은 픽셀 어레이층(130)의 활성 영역에 해당할 수 있다. 예를 들어, 표시 영역(AA)은 복수의 게이트 라인(미도시)과 복수의 데이터 라인(미도시)에 의해 교차되는 픽셀 영역마다 형성된 복수의 픽셀(미도시)로 이루어질 수 있다. 여기에서, 복수의 픽셀 각각은 광을 방출하는 최소 단위의 영역으로 정의될 수 있다.
- [0032] 비표시 영역(NA)은 영상이 표시되지 않는 영역으로서, 표시 영역(AA)을 둘러싸는 트랜지스터 기관(110)의 가장자리 부분에 정의될 수 있다.
- [0033] 트랜지스터 기관(110)의 표시 영역(AA)은 발광부(EL) 및 주변부(FA)를 포함할 수 있다. 구체적으로, 발광부(EL)는 광을 방출하는 복수의 유기 발광 소자를 포함할 수 있다. 주변부(FA)는 발광부(EL)를 둘러쌀 수 있다. 예를 들어, 발광부(EL)는 복수의 서브 픽셀로 이루어진 단위 픽셀 영역에 해당할 수 있고, 주변부(FA)는 복수의 단위 픽셀 각각을 둘러쌀 수 있다. 여기에서, 복수의 서브 픽셀 각각은 광을 방출하는 최소 단위의 영역으로 정의될 수 있고, 복수의 단위 픽셀 각각은 서로 인접한 적어도 3개의 서브 픽셀을 포함할 수 있다. 예를 들어, 복수의 서브 픽셀은 적색 서브 픽셀, 녹색 서브 픽셀, 및 청색 서브 픽셀을 포함할 수 있다. 나아가, 복수의 서브 픽셀은 백색 서브 픽셀을 더 포함할 수 있다.
- [0034] 일 예에 따르면, 주변부(FA)에 배치된 복수의 스페이스 부재(300)와 발광부(EL)에 배치된 복수의 유기 발광 소자는 제1 수평 방향(X)을 따라 번갈아 배치될 수 있다. 예를 들어, 복수의 유기 발광 소자는 제1 수평 방향(X)에서 복수의 스페이스 부재(300)에 의해 서로 이격될 수 있다. 그리고, 복수의 유기 발광 소자 및 복수의 스페이스 부재(300)는 제2 수평 방향(Y)을 따라 서로 나란하게 배치될 수 있다.
- [0035] 다른 예에 따르면, 주변부(FA)에 배치된 복수의 스페이스 부재(300)는 발광부(EL)에 배치된 복수의 유기 발광 소자의 사방을 둘러쌀 수 있다.
- [0036] 픽셀 어레이층(130)은 박막 트랜지스터층 및 발광 소자층을 포함한다. 박막 트랜지스터층은 박막 트랜지스터, 게이트 절연막, 층간 절연막, 보호막, 평탄화층을 포함할 수 있다. 발광 소자층은 유기 발광 소자 및 배크를 포함할 수 있다.
- [0037] 디스플레이 구동 회로부(210)는 트랜지스터 기관(110)의 비표시 영역(NA)에 마련된 패드부에 연결되어 디스플레이 구동 시스템으로부터 공급되는 영상 데이터에 대응되는 영상을 각 픽셀에 표시할 수 있다. 일 예에 따르면, 디스플레이 구동 회로부(210)는 복수의 회로 필름(211), 복수의 데이터 구동 집적 회로(213), 인쇄 회로 기관

(215) 및 타이밍 제어부(217)를 포함할 수 있다.

- [0038] 복수의 회로 필름(211) 각각의 일측에 마련된 입력 단자들은 필름 부착 공정에 의해 인쇄 회로 기판(215)에 부착되고, 복수의 회로 필름(211) 각각의 타측에 마련된 출력 단자들은 필름 부착 공정에 의해 패드부에 부착될 수 있다. 일 예에 따르면, 복수의 회로 필름(211) 각각은 디스플레이 장치(100)의 베젤 영역을 감소시키기 위하여 연성 회로 필름으로 구현될 수 있고, 윈도우 커버의 측면을 감싸도록 벤딩될 수 있다.
- [0039] 복수의 데이터 구동 집적 회로(213) 각각은 복수의 회로 필름(211) 각각에 개별적으로 실장될 수 있다. 이러한 복수의 데이터 구동 집적 회로(213) 각각은 타이밍 제어부(217)로부터 제공되는 픽셀 데이터와 데이터 제어 신호를 수신하고, 데이터 제어 신호에 따라 픽셀 데이터를 아날로그 형태의 픽셀별 데이터 신호로 변환하여 해당하는 데이터 라인에 공급할 수 있다. 일 예에 따르면, 복수의 데이터 구동 집적 회로(213) 각각은 해당하는 회로 필름(211)의 벤딩에 따라 윈도우 커버의 측면에 배치될 수 있다.
- [0040] 인쇄 회로 기판(215)은 타이밍 제어부(217)를 지지하고, 디스플레이 구동 회로부(210)의 구성들 간의 신호 및 전원을 전달할 수 있다. 일 예에 따르면, 인쇄 회로 기판(215)은 회로 필름(211)의 벤딩에 따라 윈도우 커버의 전면(Front Surface) 상에 배치될 수 있다.
- [0041] 타이밍 제어부(217)는 인쇄 회로 기판(215)에 실장되고, 인쇄 회로 기판(215)에 마련된 유저 커넥터를 통해 디스플레이 구동 시스템으로부터 제공되는 영상 데이터와 타이밍 동기 신호를 수신할 수 있다. 타이밍 제어부(217)는 타이밍 동기 신호에 기초해 영상 데이터를 픽셀 배치 구조에 알맞도록 정렬하여 픽셀 데이터를 생성하고, 생성된 픽셀 데이터를 해당하는 데이터 구동 집적 회로(213)에 제공할 수 있다. 그리고, 타이밍 제어부(217)는 타이밍 동기 신호에 기초해 데이터 제어 신호와 스캔 제어 신호 각각을 생성하고, 데이터 제어 신호를 통해 복수의 데이터 구동 집적 회로(213) 각각의 구동 타이밍을 제어하고, 스캔 제어 신호를 통해 스캔 구동 회로부(220)의 구동 타이밍을 제어할 수 있다. 여기에서, 스캔 제어 신호는 복수의 회로 필름(211) 중 첫번째 또는/및 마지막 연성 회로 필름과 트랜지스터 기판(110)의 비표시 영역(NA)을 통해서 해당하는 스캔 구동 회로부(220)에 공급될 수 있다.
- [0042] 스캔 구동 회로부(220)는 트랜지스터 기판(110)의 비표시 영역(NA)에 마련될 수 있다. 스캔 구동 회로부(220)는 디스플레이 구동 회로부(210)로부터 제공되는 스캔 제어 신호에 따라 스캔 신호를 생성하고, 설정된 순서에 해당하는 스캔 라인에 공급할 수 있다. 일 예에 따르면, 스캔 구동 회로부(220)는 박막 트랜지스터와 함께 트랜지스터 기판(110)의 비표시 영역(NA)에 형성될 수 있다.
- [0043] 복수의 스페이서 부재(300)는 트랜지스터 기판(110)의 주변부(FA)에서 복수의 유기 발광 소자를 둘러싸면서 서로 이격되게 배치될 수 있다. 복수의 스페이서 부재(300)에 관한 자세한 설명은 도 2 및 도 4에서 상세히 개시한다.
- [0044] 도 2는 본 출원의 제1 실시예에 따른 디스플레이 장치에서, 도 1의 절단선 I-I'을 따라 자른 단면도이다.
- [0045] 도 2를 참조하면, 디스플레이 장치(100)는 탑 에미션(Top Emission) 방식으로 구현될 수 있고, 트랜지스터 기판(110), 제1 버퍼층(120), 픽셀 어레이층(130), 봉지층(140), 층진층(150), 복수의 컬러 필터(162), 블랙 매트릭스(164), 제2 버퍼층(170), 컬러 필터 기판(180), 복수의 스페이서 부재(300), 제1 및 제2 방열층(410, 420)을 포함한다.
- [0046] 트랜지스터 기판(110)은 베이스 기판으로서, 플렉서블 기판일 수 있다. 예를 들어, 트랜지스터 기판(110)은 투명 폴리이미드(Polyimide) 재질을 포함할 수 있다.
- [0047] 제1 버퍼층(120)은 트랜지스터 기판(110) 상에 마련될 수 있다. 제1 버퍼층(120)은 트랜지스터 기판(110)을 통해 픽셀 어레이층(130)에 침투하는 수분을 차단하기 위하여, 트랜지스터 기판(110)의 전면 전체에 형성될 수 있다. 제1 버퍼층(120)은 복수의 무기막이 적층되어 형성될 수 있다. 예를 들어, 제1 버퍼층(120)은 실리콘 산화막(SiO_x), 실리콘 질화막(SiN_x), 및 실리콘 산질화막(SiON) 중 하나 이상의 무기막이 적층된 다중막으로 형성될 수 있다. 버퍼층(120)은 복수의 무기막을 포함함으로써, 패널의 수분 투습도(WVTR, Water Vapor Transmission Rate)를 향상시킬 수 있다.
- [0048] 픽셀 어레이층(130)는 박막 트랜지스터층(TFTL) 및 발광 소자층(EDL)을 포함한다. 박막 트랜지스터층(TFTL)은 박막 트랜지스터(131), 게이트 절연막(132), 층간 절연막(133), 보호막(134), 평탄화층(135)을 포함할 수 있다.
- [0049] 박막 트랜지스터(131)는 트랜지스터 기판(110) 상의 표시 영역(AA)에 마련될 수 있다. 박막 트랜지스터(131)는

액티브층(ACL), 게이트 전극(GE), 드레인 전극(DE), 및 소스 전극(SE)을 포함할 수 있다.

- [0050] 액티브층(ACL)은 트랜지스터 기관(110)의 표시 영역(AA)에 마련될 수 있다. 액티브층(ACL)은 게이트 전극(GE), 드레인 전극(DE) 및 소스 전극(SE)과 중첩되도록 배치될 수 있다. 액티브층(ACL)은 드레인 전극(DE) 및 소스 전극(SE)과 직접 접촉하고, 게이트 절연막(132)을 사이에 두고 게이트 전극(GE)과 마주할 수 있다. 일 예에 따르면, 액티브층(ACL)의 일부는 도펀트가 도핑되지 않은 반도체 물질로 이루어지고, 액티브층(ACL)의 다른 일부는 도펀트가 도핑된 반도체 물질로 이루어질 수 있다.
- [0051] 게이트 전극(GE)은 게이트 절연막(132) 상에 마련될 수 있다. 게이트 전극(GE)은 게이트 절연막(132)을 사이에 두고, 액티브층(ACL)의 중앙 영역과 중첩될 수 있다. 예를 들어, 게이트 전극(GE)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu) 중 어느 하나 또는 이들의 합금으로 이루어진 단일층 또는 다중층일 수 있으나, 이에 한정되지 않는다.
- [0052] 드레인 전극(DE) 및 소스 전극(SE)은 층간 절연막(133) 상에서 서로 이격되어 마련될 수 있다. 드레인 전극(DE)은 게이트 절연막(132) 및 층간 절연막(133)에 마련된 제1 콘택홀을 통해 액티브층(ACL)의 일단과 접촉하고, 소스 전극(SE)은 게이트 절연막(132) 및 층간 절연막(133)에 마련된 제2 콘택홀을 통해 액티브층(ACL)의 타단과 접촉할 수 있다. 소스 전극(SE)은 평탄화층(135)의 제3 콘택홀을 통해 유기 발광 소자(E)의 제1 전극(136)과 직접 접촉할 수 있다.
- [0053] 게이트 절연막(132)은 액티브층(ACL) 상에 마련될 수 있다. 구체적으로, 게이트 절연막(132)은 액티브층(ACL) 및 트랜지스터 기관(110) 상에 배치될 수 있고, 액티브층(ACL)과 게이트 전극(GE)을 절연시킬 수 있다. 그리고, 게이트 절연막(132)은 트랜지스터 기관(110)의 표시 영역(AA) 전면에 형성될 수 있고, 액티브층(ACL)과 드레인 전극(DE) 또는 소스 전극(SE)이 접촉하기 위하여 해당 영역이 제거될 수 있다. 예를 들어, 게이트 절연막(132)은 드레인 전극(DE)이 관통하는 제1 콘택홀 및 소스 전극(SE)이 관통하는 제2 콘택홀을 포함할 수 있다. 게이트 절연막(132)은 무기 절연 물질, 예를 들어, 이산화 실리콘(SiO_2), 실리콘 질화막(SiNx), 및 실리콘 산질화막(SiON) 또는 이들의 다중층으로 이루어 질 수 있으나, 이에 한정되지 않는다.
- [0054] 층간 절연막(133)은 게이트 전극(GE) 상에 마련될 수 있다. 예를 들어, 층간 절연막(133)은 이산화 실리콘(SiO_2), 실리콘 질화막(SiNx), 및 실리콘 산질화막(SiON) 또는 이들의 다중층으로 이루어진 무기 절연 물질일 수 있으나, 이에 한정되지 않는다. 층간 절연막(133)은 액티브층(ACL)과 드레인 전극(DE) 또는 소스 전극(SE)이 접촉하기 위하여 해당 영역이 제거될 수 있다. 예를 들어, 층간 절연막(133)은 드레인 전극(DE)이 관통하는 제1 콘택홀 및 소스 전극(SE)이 관통하는 제2 콘택홀을 포함할 수 있다. 여기에서, 층간 절연막(133)의 제1 콘택홀 및 제2 콘택홀 각각은 게이트 절연막(132)의 제1 콘택홀 또는 제2 콘택홀과 연결될 수 있다.
- [0055] 보호막(134)은 박막 트랜지스터(131) 상에 마련될 수 있다. 구체적으로, 보호막(134)은 소스 전극(SE), 드레인 전극(DE), 및 데이터 라인을 덮도록 형성되어 박막 트랜지스터(131)를 보호할 수 있다. 예를 들어, 보호막(134)은 이산화 실리콘(SiO_2), 실리콘 질화막(SiNx), 및 실리콘 산질화막(SiON) 또는 이들의 다중층으로 이루어진 무기 절연 물질일 수 있으나, 이에 한정되지 않는다.
- [0056] 평탄화층(135)은 보호막(134) 상에 마련되어, 박막 트랜지스터(131)의 상단을 평탄화시킬 수 있다. 평탄화층(135)은 제1 전극(136)과 소스 전극(SE)이 접촉하기 위하여 해당 영역이 제거될 수 있다. 예를 들어, 평탄화층(135)은 제1 전극(136)이 관통하는 제3 콘택홀을 포함할 수 있다. 일 예에 따르면, 평탄화층(135)은 아크릴 수지(Acryl resin), 에폭시 수지(Epoxy resin), 페놀 수지(Phenolic resin), 폴리아미드 수지(Polyamide resin), 폴리이미드 수지(Polyimide resin) 등의 유기 절연물로 이루어질 수 있으나, 반드시 그에 한정되는 것은 아니다.
- [0057] 발광 소자층(EDL)은 복수의 유기 발광 소자(E) 및 बैं크(139)를 포함할 수 있다.
- [0058] 복수의 유기 발광 소자(E)는 평탄화층(135) 상에 마련되고, 복수의 박막 트랜지스터(131)와 전기적으로 연결될 수 있다. 복수의 유기 발광 소자(E) 각각은 제1 전극(136), 유기 발광층(137) 및 제2 전극(138)을 포함할 수 있다.
- [0059] 제1 전극(136)은 평탄화층(135) 상에 마련될 수 있다. 구체적으로, 제1 전극(136)은 बैं크(139)에 의해 정의되는 유기 발광 소자(E)의 개구 영역과 중첩되게 배치될 수 있다. 그리고, 제1 전극(136)은 평탄화층(135)에 마련된 제3 콘택홀을 통해 박막 트랜지스터(131)의 소스 전극(SE)에 접촉될 수 있다. 일 예에 따르면, 제1 전극(136)은 일함수 값이 큰 ITO, IZO, ZnO, 또는 In₂O₃와 같은 투명 도전 물질로 이루어짐으로써 양극(Anode)의 역할을 할

수 있다.

- [0060] 유기 발광층(137)은 제1 전극(136) 상에 마련될 수 있다. 일 예에 따르면, 유기 발광층(137)은 픽셀 영역별로 구분되지 않고 전체 픽셀에 공통되는 유기막 형태로 구현될 수 있다. 예를 들어, 유기 발광층(137)은 제1 전극(136)뿐만 아니라 बैं크(139) 상에도 형성될 수 있다. 여기에서, 유기 발광층(137)은 정공 수송층(Hole transporting layer), 유기 발광층(Organic light emitting layer), 전자 수송층(Electron transporting layer)을 포함할 수 있다. 그리고, 유기 발광층(137)은 발광층의 발광 효율 및 수명 등을 향상시키기 위한 적어도 하나 이상의 기능층을 더 포함할 수 있다.
- [0061] 제2 전극(138)은 유기 발광층(137) 상에 마련될 수 있다. 예를 들어, 제2 전극(138)은 픽셀 영역별로 구분되지 않고 전체 픽셀에 공통되는 전극 형태로 구현될 수 있다. 전압이 제1 전극(136) 및 제2 전극(138)에 함께 인가 되면 정공 및 전자 각각이 정공 수송층 또는 전자 수송층을 통해 발광층으로 이동하고, 발광층에서 서로 결합하여 발광할 수 있다. 제2 전극(138)은 유기 발광 소자(E)의 음극(Cathode)으로 기능할 수 있으며, Li, Ca, LiF/Ca, LiF/Al, Al, Mg 또는 이들의 화합물로 이루어지는 불투명 금속 재료로 구현될 수 있다.
- [0062] बैं크(139)는 평탄화층(135) 상에 마련될 수 있다. 구체적으로, बैं크(139)는 서로 인접한 제1 전극들(E1)의 사이에 마련되어, 제1 전극(136)을 구획할 수 있다. 따라서, बैं크(139)는 서로 인접한 제1 전극들(E1)을 전기적으로 절연함으로써, 유기 발광 소자(E)의 개구 영역을 정의할 수 있다. 예를 들어, बैं크(139)는 폴리이미드계 수지(Polyimides resin), 아크릴계 수지(Acryl resin), 벤조사이클로부텐(BCB) 등의 유기 절연 물질로 이루어질 수 있으나, 이에 한정되지 않는다.
- [0063] 봉지층(140)은 픽셀 어레이층(130)을 덮을 수 있다. 구체적으로, 봉지층(140)은 제2 전극(138)의 상단 전체에 마련될 수 있다. 봉지층(140)은 외부에서 유입될 수 있는 수분 등의 침투를 막아 유기 발광층(137)의 열화를 방지할 수 있다. 일 예에 따르면, 봉지층(140)은 구리(Cu) 및 알루미늄(Al) 등의 금속 또는 그들의 합금으로 이루어질 수 있으나, 이에 한정되지 않고 당업계에 공지된 다양한 재료로 구현될 수 있다.
- [0064] 충전층(150)은 트랜지스터 기관(110) 및 컬러 필터 기관(180) 사이의 공간에 채워지고, 댐(미도시)에 의해 디스플레이 장치(100)의 외부로 퍼지지 않는다. 충전층(150)은 트랜지스터 기관(110) 및 컬러 필터 기관(180) 사이에 배치되어 광 손실을 방지하고, 트랜지스터 기관(110) 및 컬러 필터 기관(180) 간의 접촉력을 증가시킬 수 있다.
- [0065] 복수의 컬러 필터(162)는 발광부(EL)에서 복수의 유기 발광 소자(E) 각각에 대응하게 배치될 수 있다. 구체적으로, 복수의 컬러 필터(162)는 제2 방열층(420) 상에 형성될 수 있고, 트랜지스터 기관(110) 및 컬러 필터 기관(180)은 복수의 컬러 필터(162) 각각이 복수의 유기 발광 소자(E)에 대응하도록 접합될 수 있다. 일 예에 따르면, 복수의 컬러 필터(162)는 충전층(150)과 제2 방열층(420)의 사이에 개재될 수 있고, 제2 방열층(420) 상에서 패터닝된 블랙 매트릭스(164)에 의해 둘러싸일 수 있다. 그리고, 복수의 컬러 필터(162)는 충전층(150)을 사이에 두고 제1 방열층(410)과 마주할 수 있다. 예를 들어, 복수의 컬러 필터(162) 각각은 복수의 유기 발광 소자(E) 각각에 대응하도록 서로 이격되게 배치될 수 있다. 다른 예를 들어, 인접한 컬러 필터들(162) 각각은 복수의 유기 발광 소자(E) 각각에 대응하면서 서로 접촉할 수 있다. 복수의 컬러 필터(162)는 유기 발광 소자(E)에 대응되게 배치되어, 유기 발광 소자(E)에서 방출되는 백색 광의 색을 변환시킬 수 있다. 예를 들어, 복수의 컬러 필터(162)는 적색 컬러 필터, 녹색 컬러 필터, 및 청색 컬러 필터로 이루어질 수 있다. 따라서, 복수의 서브 픽셀 중 적색 서브 픽셀, 녹색 서브 픽셀, 및 청색 서브 픽셀은 컬러 필터(162)를 포함할 수 있고, 백색 서브 픽셀은 컬러 필터 없이 구현될 수 있다.
- [0066] 블랙 매트릭스(164)는 제2 방열층(420) 상에서 패터닝될 수 있다. 구체적으로, 블랙 매트릭스(164)는 유기 발광 소자(E)의 개구 영역을 정의하는 बैं크(139)와 중첩될 수 있다. 예를 들어, 블랙 매트릭스(164)는 유기 발광 소자(E)의 개구 영역과 중첩되지 않도록 제2 방열층(420) 상에서 패터닝된 후, 트랜지스터 기관(110)과 컬러 필터 기관(180)이 접합하면 충전층(150)과 제2 방열층(420) 사이에 배치될 수 있다. 이 때, 블랙 매트릭스(164)는 트랜지스터 기관(110)의 발광부(EL)와 중첩되도록 배치될 수 있다. 그리고, 블랙 매트릭스(164)는 서로 인접한 복수의 컬러 필터(162)의 사이마다 배치되어, 복수의 컬러 필터(162) 각각을 구획할 수 있다. 이와 같이, 블랙 매트릭스(164)는 복수의 유기 발광 소자(E) 각각의 개구 영역을 둘러쌀 수 있고, 박막 트랜지스터(131)에 입사되는 광을 차단할 수 있다. 그리고, 블랙 매트릭스(164)는 유기 발광 소자(E)에서 방출된 광이 비표시 영역(NA)으로 새어나가는 것을 차단하여 명암비의 감소를 방지할 수 있다. 따라서, 블랙 매트릭스(164)는 픽셀 어레이층(130)의 개구율 및 투과성을 향상시킴으로써, 소비 전력을 감소시키고 휘도를 향상시킬 수 있다. 그리고, 블랙 매트릭스(164)는 복수의 유기 발광 소자(E) 각각에서 방출된 광이 서로 혼합되는 것을 방지함으로써, 빛샘 및

시감 저하 현상을 개선할 수 있다.

[0067] 제2 버퍼층(170)은 컬러 필터 기판(180) 상에 마련될 수 있다. 구체적으로, 제2 버퍼층(170)은 제2 방열층(420) 및 컬러 필터 기판(180)의 사이에 개재될 수 있다. 제2 버퍼층(170)은 컬러 필터 기판(180)을 통해 픽셀 어레이층(130)에 침투하는 수분을 차단하기 위하여, 컬러 필터 기판(180)의 전면 전체에 형성될 수 있다. 제2 버퍼층(170)은 복수의 무기막이 적층되어 형성될 수 있다. 예를 들어, 제2 버퍼층(170)은 실리콘 산화막(SiO_x), 실리콘 질화막(SiN_x), 및 실리콘 산질화막(SiON) 중 하나 이상의 무기막이 적층된 다층막으로 형성될 수 있다. 제2 버퍼층(170)은 복수의 무기막을 포함함으로써, 패널의 수분 투습도(WVTR, Water Vapor Transmission Rate)를 향상시킬 수 있다.

[0068] 컬러 필터 기판(180)은 봉지층(140)을 사이에 두고 트랜지스터 기판(110)과 마주할 수 있다. 구체적으로, 컬러 필터 기판(180)은 충전층(150)의 상단 전체에 마련될 수 있다. 예를 들어, 컬러 필터 기판(180)은 컬러 필터 기판(180)의 상단에 복수의 컬러 필터(162) 및 블랙 매트릭스(164)가 형성된 후, 트랜지스터 기판(110)과 합착될 수 있다. 여기에서, 컬러 필터 기판(180)은 트랜지스터 기판(110) 상에 구비된 박막 트랜지스터(131) 및 유기 발광 소자(E) 등을 외부 수분, 공기 등으로부터 차단하도록 트랜지스터 기판(110) 상에 배치될 수 있다. 일 예에 따르면, 컬러 필터 기판(180)은 트랜지스터 기판(110)과 대향하도록 위치하고, 트랜지스터 기판(110) 및 컬러 필터 기판(180)은 그 가장자리를 따라 배치되는 실링 부재(미도시)에 의해 서로 접합될 수 있다. 예를 들어, 컬러 필터 기판(180)은 유리 기판 또는 플라스틱 기판일 수 있다.

[0069] 복수의 스페이서 부재(300)는 트랜지스터 기판(110)의 주변부(FA)에서 복수의 유기 발광 소자(E)를 둘러싸면서, 이격되게 배치될 수 있다. 구체적으로, 복수의 스페이서 부재(300)는 제1 및 제2 방열층(410, 420)의 사이에 개재되어, 트랜지스터 기판(110) 및 컬러 필터 기판(180) 사이의 충격 전달을 완화할 수 있다. 즉, 복수의 스페이서 부재(300)는 충전층(150)과 동일 레이어에 배치될 수 있다. 일 예에 따르면, 복수의 컬러 필터(162), 및 블랙 매트릭스(164)는 제1 및 제2 방열층(410, 420)의 사이에서 트랜지스터 기판(110)의 발광부(EL)와 중첩되도록 배치될 수 있고, 복수의 스페이서 부재(300)는 제1 및 제2 방열층(410, 420)의 사이에서 트랜지스터 기판(110)의 주변부(FA)와 중첩되도록 배치될 수 있다. 그리고, 충전층(150)은 제1 및 제2 방열층(410, 420)의 사이에서 복수의 컬러 필터(162), 블랙 매트릭스(164), 및 복수의 스페이서 부재(300)가 배치되고 남은 공간을 채울 수 있다.

[0070] 일 예에 따르면, 복수의 스페이서 부재(300)는 충격 흡수성 및 유연성이 우수한 물질을 포함하여, 디스플레이 장치(100)의 내구성을 보완할 수 있다. 구체적으로, 복수의 스페이서 부재(300)는 제1 및 제2 방열층(410, 420)의 사이에서 트랜지스터 기판(110)의 주변부(FA)와 중첩되도록 배치될 수 있다. 즉, 복수의 스페이서 부재(300)는 충전층(150)과 동일 레이어에서, 트랜지스터 기판(110)의 주변부(FA)와 중첩되도록 배치될 수 있다. 이때, 복수의 스페이서 부재(300)는 디스플레이 장치(100)가 외부 충격을 받으면, 충전층(150)의 유동을 방지하고, 트랜지스터 기판(110) 및 컬러 필터 기판(180) 간의 간격을 유지함으로써 발광 소자층(EDL)의 박리를 방지할 수 있다. 그리고, 복수의 스페이서 부재(300)는 디스플레이 장치(100)가 플렉서블 또는 스트레처블 디스플레이 장치로 구현되어 디스플레이 장치(100)가 구부러거나 또는 접히는 경우에도, 충전층(150)의 유동을 방지하고 트랜지스터 기판(110) 및 컬러 필터 기판(180) 간의 간격을 유지함으로써, 외부 충격을 완화할 수 있다. 따라서, 복수의 스페이서 부재(300)는 디스플레이 장치(100)의 외부 충격이 박막 트랜지스터(131) 및 유기 발광 소자(E)에 전달되지 않도록 외부 충격을 완하시킴으로써, 디스플레이 장치의 내구성을 보완하여 신뢰성을 향상시킬 수 있다.

[0071] 일 예에 따르면, 복수의 스페이서 부재(300)는 열 전달 특성이 우수한 물질을 포함하여 제1 및 제2 방열층(410, 420) 간의 열 전달 경로가 될 수 있다. 구체적으로, 복수의 스페이서 부재(300)는 컬러 필터 기판(180)을 통과하여 제2 방열층(420)에 도달한 열을 제1 방열층(410)에 전달할 수 있다. 여기에서, 컬러 필터 기판(180)을 통과하여 입사된 열은 컬러 필터 기판(180)의 레이저 릴리즈 공정에서 조사되는 레이저에 해당할 수 있으나, 반드시 이에 한정되는 것은 아니다. 즉, 외부에서 입사된 모든 열은 복수의 스페이서 부재(300)와 제1 및 제2 방열층(410, 420)에 의해 외부로 방출될 수 있다. 따라서, 컬러 필터 기판(180)을 통과하여 입사된 열은 제2 방열층(420)의 전면에 분산되어 외부로 방출될 뿐만 아니라, 복수의 스페이서 부재(300)를 통해 제1 방열층(410)의 전면에 분산되어 외부로 방출됨으로써, 복수의 유기 발광 소자(E)에 도달되지 않는다. 따라서, 디스플레이 장치(100)는 복수의 스페이서 부재(300)와 제1 및 제2 방열층(410, 420)을 포함함으로써, 컬러 필터 기판(180)을 통과하는 열을 외부로 용이하게 방출할 수 있다.

[0072] 예를 들어, 복수의 스페이서 부재(300)는 아크릴로니트릴-부타디엔-스티렌 (ABS), 폴리프로필렌(PP), 또는 폴리

아미드(PA) 수지 상에 금속 산화물(Metal Oxide), 카본(Carbon), 또는 그래파이트(Graphite)를 중합시켜 형성될 수 있다. 이와 같은 복수의 스페이스 부재(300)는 충격 흡수성 및 유연성이 우수한 동시에, 열 전달 특성이 우수할 수 있다. 따라서, 복수의 스페이스 부재(300)는 디스플레이 장치(100)의 외부 충격이 박막 트랜지스터(131) 및 유기 발광 소자(E)에 전달되지 않도록 외부 충격을 완화시키는 동시에, 디스플레이 장치(100)의 내부에 입사되는 열을 외부로 용이하게 방출시킬 수 있다.

[0073] 제1 방열층(410)은 복수의 유기 발광 소자(E) 상에 배치될 수 있다. 구체적으로, 제1 방열층(410)은 복수의 유기 발광 소자(E)를 덮는 봉지층(140)의 전면을 덮을 수 있다. 예를 들어, 제1 방열층(410)은 트랜지스터 기판(110)의 발광부(EL)에서는 충진층(150)을 사이에 두고 복수의 컬러 필터(162)와 마주할 수 있고, 트랜지스터 기판(110)의 주변부(FA)에서는 복수의 스페이스 부재(300)를 지지할 수 있다. 그리고, 제1 방열층(410)은 제2 방열층(420)과 서로 이격되면서 나란하게 배치될 수 있다. 여기에서, 제1 및 제2 방열층(410, 420)은 복수의 스페이스 부재(300)의 높이만큼 서로 이격될 수 있다. 이와 같은 제1 방열층(410)은 트랜지스터 기판(110)을 통과한 열을 제1 방열층(410) 전체에 분산시키거나, 복수의 스페이스 부재(300)를 통해 제2 방열층(420)에 전달할 수 있다. 그리고, 제1 방열층(410)은 컬러 필터 기판(180)을 통과한 열을 복수의 스페이스 부재(300)를 통해 제2 방열층(420)으로부터 전달받아 제1 방열층(410) 전체에 분산시킬 수 있다. 따라서, 제1 방열층(410)은 디스플레이 장치(100)의 내부에 입사된 열이 복수의 유기 발광 소자(E)에 전달되는 것을 방지할 수 있다.

[0074] 제2 방열층(420)은 복수의 컬러 필터(162) 상에 배치될 수 있다. 구체적으로, 제2 방열층(420)은 트랜지스터 기판(110)의 발광부(EL)에서는 복수의 컬러 필터(162) 및 블랙 매트릭스(164)의 상단에 배치되고, 트랜지스터 기판(110)의 주변부(FA)에서는 복수의 스페이스 부재(300) 및 충진층(150)의 상단에 배치될 수 있다. 즉, 제2 방열층(420)은 트랜지스터 기판(110)의 발광부(EL)에서는 블랙 매트릭스(164) 및 제2 버퍼층(170)의 사이에 개재되고, 트랜지스터 기판(110)의 주변부(FA)에서는 복수의 스페이스 부재(300) 및 제2 버퍼층(170)의 사이에 개재될 수 있다. 그리고, 제2 방열층(420)은 제1 방열층(410)과 서로 이격되면서 나란하게 배치될 수 있다. 여기에서, 제1 및 제2 방열층(410, 420)은 복수의 스페이스 부재(300)의 높이만큼 서로 이격될 수 있다. 이와 같은 제2 방열층(420)은 컬러 필터 기판(180)을 통과한 열을 제2 방열층(420) 전체에 분산시키거나, 복수의 스페이스 부재(300)를 통해 제1 방열층(410)에 전달할 수 있다. 그리고, 제2 방열층(420)은 트랜지스터 기판(180)을 통과한 열을 복수의 스페이스 부재(300)를 통해 제1 방열층(410)으로부터 전달받아 제2 방열층(420) 전체에 분산시킬 수 있다. 따라서, 제2 방열층(420)은 디스플레이 장치(100)의 내부에 입사된 열이 복수의 유기 발광 소자(E)에 전달되는 것을 방지할 수 있다.

[0075] 일 예에 따르면, 제1 및 제2 방열층(410, 420) 각각은 실리콘 질화막(SiNx)을 포함할 수 있다. 그리고, 복수의 스페이스 부재(300)는 아크릴로니트릴-부타디엔-스티렌(ABS), 폴리프로필렌(PP), 또는 폴리아미드(PA) 수지 상에 금속 산화물(Metal Oxide), 카본(Carbon), 또는 그래파이트(Graphite)를 중합시켜 형성될 수 있다. 하기의 [표 1]은 일반적인 무기막 및 복수의 스페이스 부재(300)의 300K 상태에서의 열전도율을 나타낸다.

표 1

	Si	Glass	SiO ₂	SiNx	스페이스 부재(300)
열 전도율 (W/mK)	148	0.8	1.4	16 ~ 22	~ 10

[0077] 따라서, 복수의 스페이스 부재(300)는 아크릴로니트릴-부타디엔-스티렌(ABS), 폴리프로필렌(PP), 또는 폴리아미드(PA) 수지 상에 금속 산화물(Metal Oxide), 카본(Carbon), 또는 그래파이트(Graphite)를 중합시켜 형성됨으로써, 충격 흡수성 및 유연성이 우수한 동시에 열 전달 특성이 우수할 수 있다. 그리고, 제1 및 제2 방열층(410, 420)은 각각은 실리콘 질화막(SiNx)을 포함함으로써, 열 전달 특성이 우수할 수 있다. 결과적으로, 디스플레이 장치(100)는 복수의 스페이스 부재(300) 및 제1 및 제2 방열층(410, 420)을 포함함으로써, 디스플레이 장치(100)의 내부에 입사되는 열을 외부로 용이하게 방출시킬 수 있다.

[0078] 도 3a 내지 도 3d는 도 2의 디스플레이 장치의 제조 방법을 개략적으로 나타내는 공정 단면도이다.

[0079] 도 3a를 참조하면, 본 출원에 따른 디스플레이 장치(100)를 제조하기 위하여, 제1 캐리어 유리 기판(10) 및 제1 캐리어 유리 기판(10)의 상단에 마련된 제1 희생층(20)이 마련될 수 있다. 그리고, 트랜지스터 기판(110), 제1 버퍼층(120), 픽셀 어레이층(130), 봉지층(140), 및 제1 방열층(410)은 순차적으로 제1 캐리어 유리 기판(10) 상에 적층될 수 있다. 그리고, 복수의 스페이스 부재(300)는 트랜지스터 기판(110)의 주변부(FA)와 중첩되도록

제1 방열층(410) 상에 형성될 수 있다. 여기에서, 복수의 스페이서 부재(300)는 반드시 제1 방열층(410) 상에 먼저 형성된 후, 트랜지스터 기판(110)과 컬러 필터 기판(180)이 합착되는 구성에 한정되지 않고, 제2 방열층(420) 상에 먼저 형성되거나, 트랜지스터 기판(110)과 컬러 필터 기판(180)이 합착되는 과정에서 삽입될 수 있다. 따라서, 제1 캐리어 유리 기판(10)은 트랜지스터 기판(110), 제1 버퍼층(120), 픽셀 어레이층(130), 봉지층(140), 및 제1 방열층(410)이 적층되는 동안 상기 구성들을 지지할 수 있다. 따라서, 제1 캐리어 유리 기판(10)은 임시적으로 지지 기판의 역할을 할 수 있다.

[0080] 도 3b를 참조하면, 제2 캐리어 유리 기판(30) 및 제2 캐리어 유리 기판(30)의 상단에 마련된 제2 희생층(40)이 마련될 수 있다. 그리고, 컬러 필터 기판(180), 제2 버퍼층(170), 및 제2 방열층(420)이 순차적으로 제2 캐리어 유리 기판(30) 상에 적층될 수 있다. 그리고, 복수의 컬러 필터(162) 및 블랙 매트릭스(164)는 트랜지스터 기판(110)의 발광부(EL)와 중첩되도록 제2 방열층(420) 상에 형성될 수 있다. 따라서, 제2 캐리어 유리 기판(30)은 컬러 필터 기판(180), 제2 버퍼층(170), 및 제2 방열층(420)이 적층되고, 복수의 컬러 필터(162) 및 블랙 매트릭스(164)가 형성되는 동안 상기 구성들을 지지할 수 있다. 따라서, 제2 캐리어 유리 기판(30)은 임시적으로 지지 기판의 역할을 할 수 있다.

[0081] 도 3c를 참조하면, 트랜지스터 기판(110) 및 컬러 필터 기판(180)은 서로 합착될 수 있다. 여기에서, 트랜지스터 기판(110)과 컬러 필터 기판(180)의 사이에는 충전재가 충전되어 충전층(150)을 형성할 수 있다. 즉, 충전층(150)은 제1 및 제2 방열층(410, 420)의 사이에 형성될 수 있다. 예를 들어, 충전층(150)은 트랜지스터 기판(110)의 발광부(EL)에서는 복수의 컬러 필터(162)와 블랙 매트릭스(164) 및 제1 방열층(410)의 사이에 개재되고, 트랜지스터 기판(110)의 주변부(FA)에서는 복수의 스페이서 부재(300)를 감싸면서 제1 및 제2 방열층(410, 420)의 사이에 개재될 수 있다. 그리고, 트랜지스터 기판(110) 및 컬러 필터 기판(180)은 복수의 컬러 필터(162) 각각이 대응되는 복수의 유기 발광 소자(E) 각각과 마주하도록 접합될 수 있다. 그리고, 트랜지스터 기판(110) 및 컬러 필터 기판(180)은 블랙 매트릭스(164)가 뱅크(139)와 마주하도록 접합될 수 있다.

[0082] 제2 캐리어 유리 기판(30)은 레이저 릴리즈 공정에 의한 제2 희생층(40)의 릴리즈에 의해 컬러 필터 기판(180)으로부터 분리될 수 있다. 구체적으로, 제2 캐리어 유리 기판(30)의 전방에서 제2 희생층(40)을 향하여 레이저(Razer)를 조사하면, 레이저(Razer)에 의한 열이 컬러 필터 기판(180)을 통과하여 제2 방열층(420)에 전달될 수 있다. 이 때, 제2 방열층(420)은 레이저(Razer)에 의한 열을 제2 방열층(420) 전체에 분산시키면서, 복수의 스페이서 부재(300)를 통해 제1 방열층(410) 전체에 전달할 수 있다. 따라서, 복수의 스페이서 부재(300)와 제1 및 제2 방열층(410, 420)은 디스플레이 장치(100)의 내부에 입사된 열이 복수의 유기 발광 소자(E)에 전달되는 것을 방지함으로써, 디스플레이 장치(100)의 신뢰성을 향상시킬 수 있다.

[0083] 도 3d를 참조하면, 제1 캐리어 유리 기판(10)은 레이저 릴리즈 공정에 의한 제1 희생층(20)의 릴리즈에 의해 트랜지스터 기판(110)으로부터 분리될 수 있다. 구체적으로, 제1 캐리어 유리 기판(10)의 전방에서 제1 희생층(20)을 향하여 레이저(Razer)를 조사하면, 레이저(Razer)에 의한 열이 트랜지스터 기판(110)을 통과하여 제1 방열층(410)에 전달될 수 있다. 이 때, 제1 방열층(410)은 레이저(Razer)에 의한 열을 제1 방열층(410) 전체에 분산시키면서, 복수의 스페이서 부재(300)를 통해 제2 방열층(420) 전체에 전달할 수 있다. 따라서, 복수의 스페이서 부재(300)와 제1 및 제2 방열층(410, 420)은 디스플레이 장치(100)의 내부에 입사된 열이 복수의 유기 발광 소자(E)에 전달되는 것을 방지함으로써, 디스플레이 장치(100)의 신뢰성을 향상시킬 수 있다.

[0084] 도 4는 본 출원의 제2 실시예에 따른 디스플레이 장치에서, 도 1의 절단선 I-I'을 따라 자른 단면도이고, 도 5는 도 4의 디스플레이 장치의 충격 완화 효과를 나타내는 도면이다. 이하에서는, 전술한 구성과 동일한 구성은 간략히 설명하거나 생략하기로 한다.

[0085] 도 4 및 도 5를 참조하면, 디스플레이 장치(100)는 바텀 에미션(Bottom Emission) 방식으로 구현될 수 있고, 트랜지스터 기판(110), 제1 버퍼층(120), 픽셀 어레이층(130), 봉지층(140), 복수의 컬러 필터(162), 봉지 기판(190), 및 복수의 스페이서 부재(300)를 포함한다.

[0086] 트랜지스터 기판(110)은 베이스 기판으로서, 플렉서블 기판일 수 있다. 예를 들어, 트랜지스터 기판(110)은 투명 폴리이미드(Polyimide) 재질을 포함할 수 있다.

[0087] 제1 버퍼층(120)은 트랜지스터 기판(110) 상에 마련될 수 있다. 제1 버퍼층(120)은 트랜지스터 기판(110)을 통해 픽셀 어레이층(130)에 침투하는 수분을 차단하기 위하여, 트랜지스터 기판(110)의 전면 전체에 형성될 수 있다.

[0088] 픽셀 어레이층(130)은 박막 트랜지스터층(TFTL) 및 발광 소자층(EDL)을 포함한다. 박막 트랜지스터층(TFTL)은

복수의 박막 트랜지스터(131), 게이트 절연막(132), 층간 절연막(133), 보호막(134), 평탄화층(135)을 포함할 수 있다. 그리고, 발광 소자층(EDL)은 복수의 유기 발광 소자(E) 및 बैं크(139)를 포함할 수 있다.

[0089] 복수의 박막 트랜지스터(131) 각각은 트랜지스터 기판(110)의 발광부(EL)에서 복수의 유기 발광 소자(E) 각각에 대응할 수 있다. 복수의 박막 트랜지스터(131) 각각은 액티브층(ACL), 게이트 전극(GE), 드레인 전극(DE), 및 소스 전극(SE)을 포함할 수 있다. 복수의 유기 발광 소자(E) 각각은 제1 전극(136), 유기 발광층(137) 및 제2 전극(138)을 포함할 수 있다.

[0090] 봉지층(140)은 픽셀 어레이층(130)을 덮을 수 있다. 구체적으로, 봉지층(140)은 제2 전극(138)의 상단 전체에 마련될 수 있다. 봉지층(140)은 외부에서 유입될 수 있는 수분 등의 침투를 막아 유기 발광층(137)의 열화를 방지할 수 있다.

[0091] 복수의 컬러 필터(162)는 발광부(EL)에서 복수의 유기 발광 소자(E) 각각에 대응하게 배치될 수 있다. 구체적으로, 복수의 컬러 필터(162)는 보호막(134) 상에 형성되고, 평탄화층(135)은 복수의 컬러 필터(162)를 덮을 수 있다. 그리고, 복수의 컬러 필터(162) 각각은 평탄화층(135)을 사이에 두고 복수의 유기 발광 소자(E) 각각과 마주할 수 있다. 복수의 컬러 필터(162)는 유기 발광 소자(E)에 대응되게 배치되어, 유기 발광 소자(E)에서 방출되는 백색 광의 색을 변환시킬 수 있다. 예를 들어, 복수의 컬러 필터(162)는 적색 컬러 필터, 녹색 컬러 필터, 및 청색 컬러 필터로 이루어질 수 있다. 따라서, 복수의 서브 픽셀 중 적색 서브 픽셀, 녹색 서브 픽셀, 및 청색 서브 픽셀은 컬러 필터(162)를 포함할 수 있고, 백색 서브 픽셀은 컬러 필터 없이 구현될 수 있다.

[0092] 봉지 기판(190)은 접착 부재(192)를 매개로 하여 봉지층(140)의 상단에 부착될 수 있다. 구체적으로, 봉지 기판(190)은 트랜지스터 기판(110) 및 픽셀 어레이층(130)을 덮는 커버(Cover) 기판 또는 커버 윈도우(Cover Window)와 같은 역할을 할 수 있다. 이와 같은 봉지 기판(190)은 픽셀 어레이층(130)에 산소 또는 수분이 침투되는 것을 방지할 수 있다.

[0093] 복수의 스페이서 부재(300)는 트랜지스터 기판(110)의 주변부(FA)에서 복수의 유기 발광 소자(E)를 둘러싸면서, 이격되게 배치될 수 있다. 구체적으로, 복수의 스페이서 부재(300)는 트랜지스터 기판(110) 및 박막 트랜지스터층(TFTL)의 사이에서 트랜지스터 기판(110)의 주변부(FA)와 중첩되도록 배치되어, 트랜지스터 기판(110) 및 봉지 기판(190) 사이의 충격 전달을 완화할 수 있다. 즉, 복수의 스페이서 부재(300)는 제1 버퍼층(120)과 동일 레이어에 배치될 수 있다.

[0094] 일 예에 따르면, 복수의 스페이서 부재(300)는 충격 흡수성 및 유연성이 우수한 물질을 포함하여, 디스플레이 장치(100)의 내구성을 보완할 수 있다. 구체적으로, 복수의 스페이서 부재(300)는 트랜지스터 기판(110) 및 박막 트랜지스터층(TFTL)의 사이에서 트랜지스터 기판(110)의 주변부(FA)와 중첩되도록 배치될 수 있다. 이 때, 복수의 스페이서 부재(300)는 디스플레이 장치(100)가 외부 충격을 받으면, 트랜지스터 기판(110) 및 박막 트랜지스터층(TFTL) 간의 간격을 유지함으로써 발광 소자층(EDL)의 박리를 방지할 수 있다. 그리고, 복수의 스페이서 부재(300)는 디스플레이 장치(100)가 플렉서블 또는 스트레처블 디스플레이 장치로 구현되어 디스플레이 장치(100)가 구부러거나 또는 접히는 경우에도, 트랜지스터 기판(110) 및 박막 트랜지스터층(TFTL) 간의 간격을 유지함으로써, 외부 충격을 완화할 수 있다. 따라서, 복수의 스페이서 부재(300)는 디스플레이 장치(100)의 외부 충격이 박막 트랜지스터(131) 및 유기 발광 소자(E)에 전달되지 않도록 외부 충격을 완화시킴으로써, 디스플레이 장치의 내구성을 보완하여 신뢰성을 향상시킬 수 있다.

[0095] 이상에서 설명한 본 출원은 전술한 실시 예 및 첨부된 도면에 한정되는 것이 아니고, 본 출원의 기술적 사항을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 출원이 속하는 기술 분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다. 그러므로, 본 출원의 범위는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 출원의 범위에 포함되는 것으로 해석되어야 한다.

부호의 설명

[0096] 100: 디스플레이 장치

110: 트랜지스터 기판 120: 제1 버퍼층

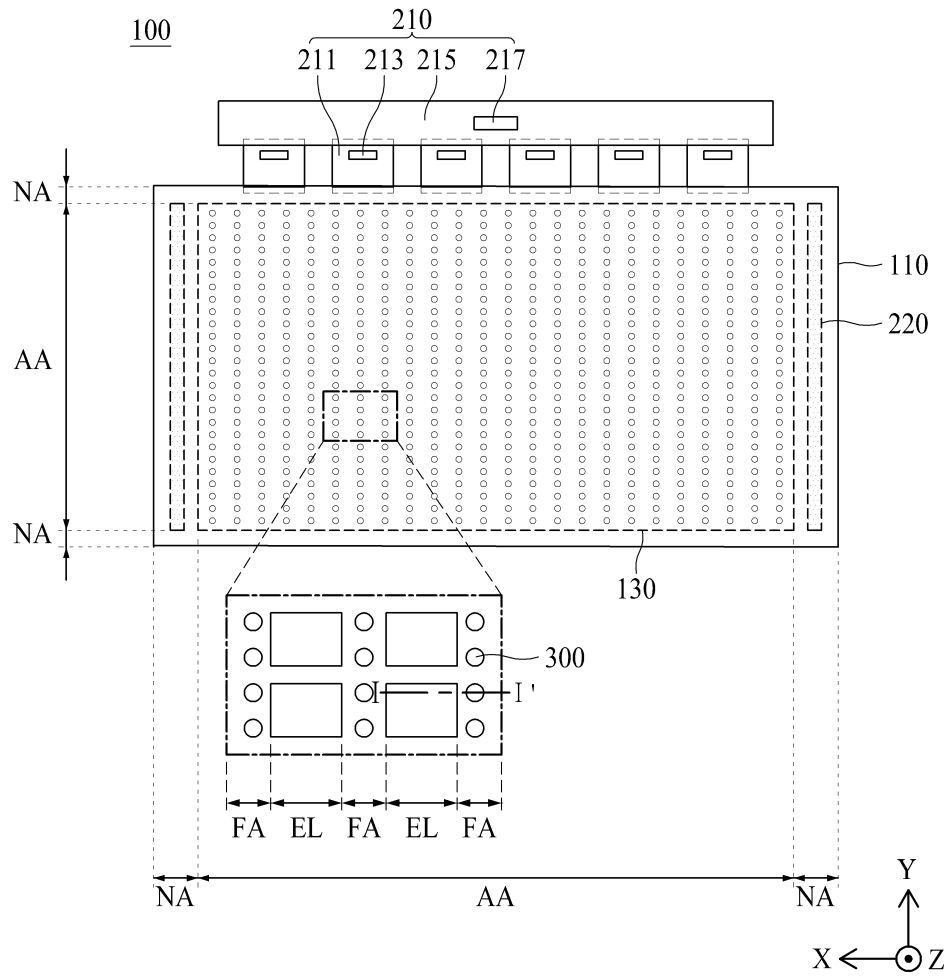
130: 픽셀 어레이층 140: 봉지층

150: 충전층 162: 컬러 필터

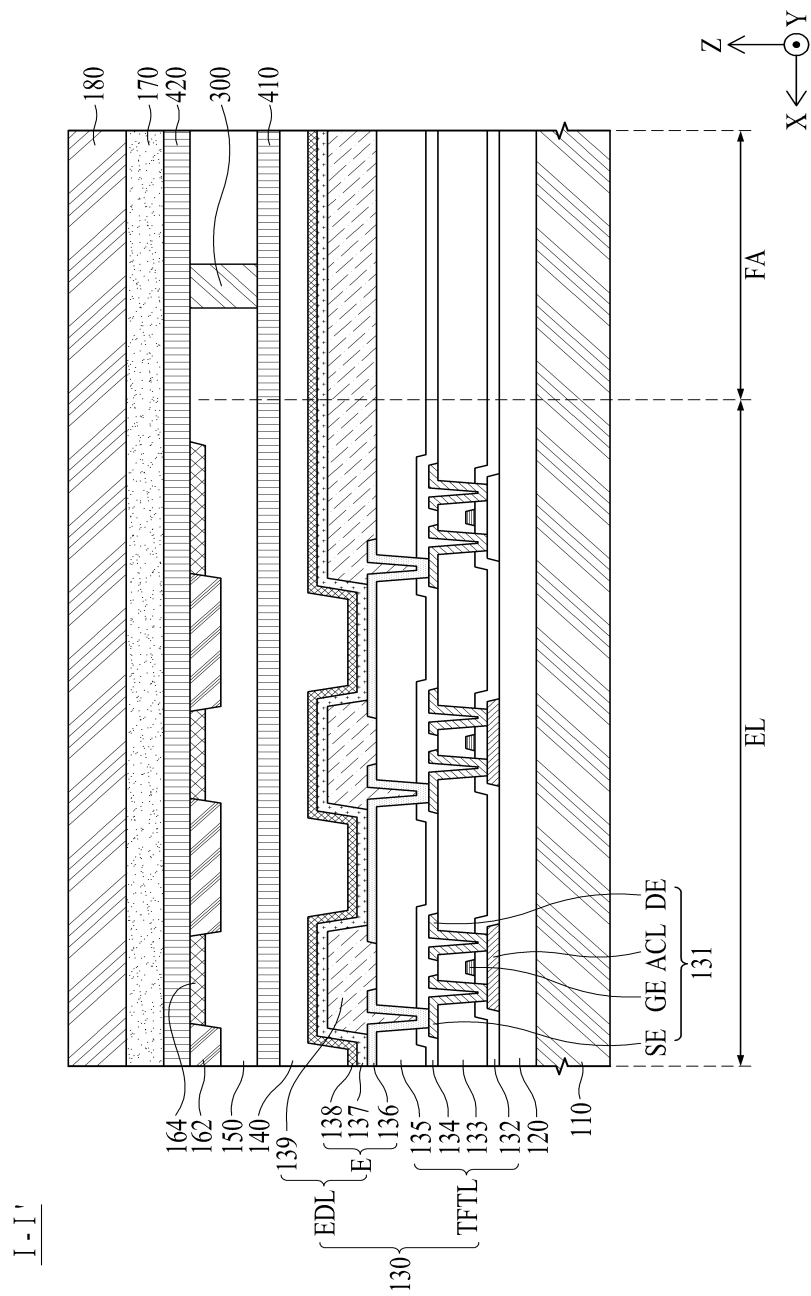
164: 블랙 매트릭스 170: 제2 버퍼층
 180: 컬러 필터 기관 190: 봉지 기관
 210: 디스플레이 구동 회로부 220: 스캔 구동 회로부
 300: 스페이서 부재 410, 420: 방열층

도면

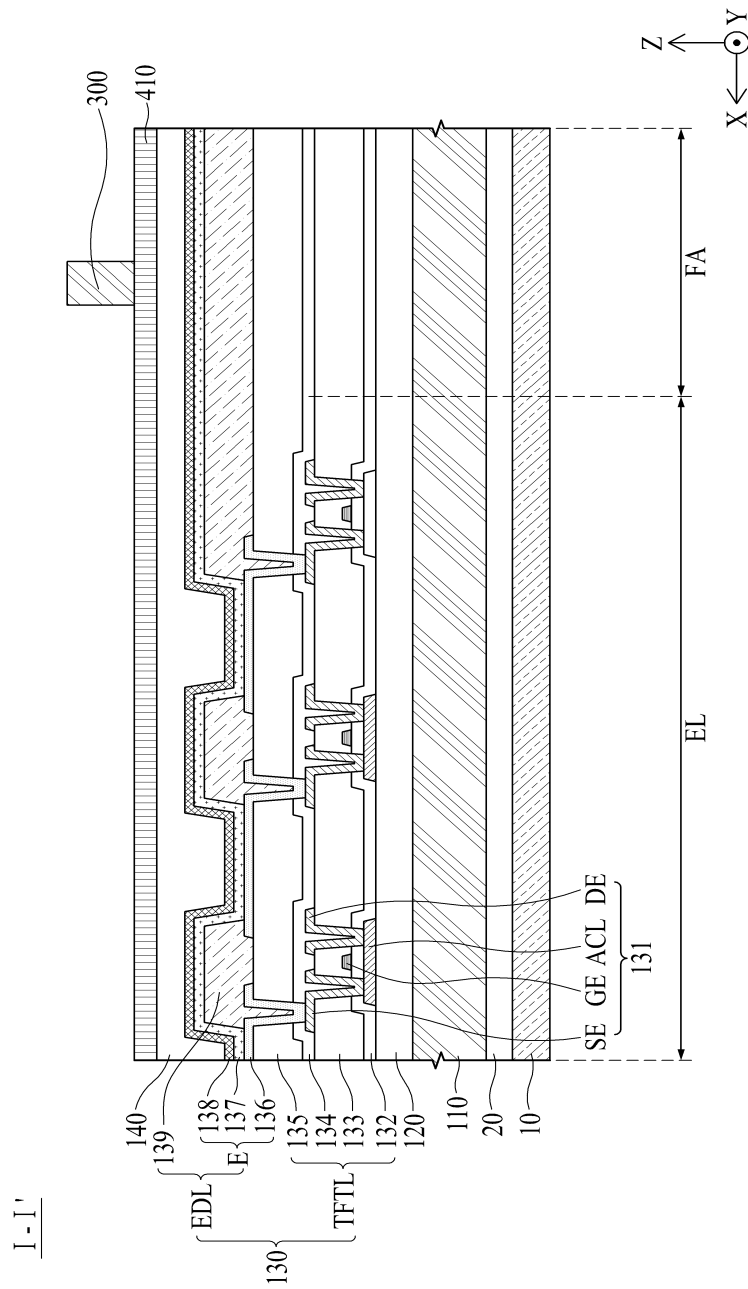
도면1



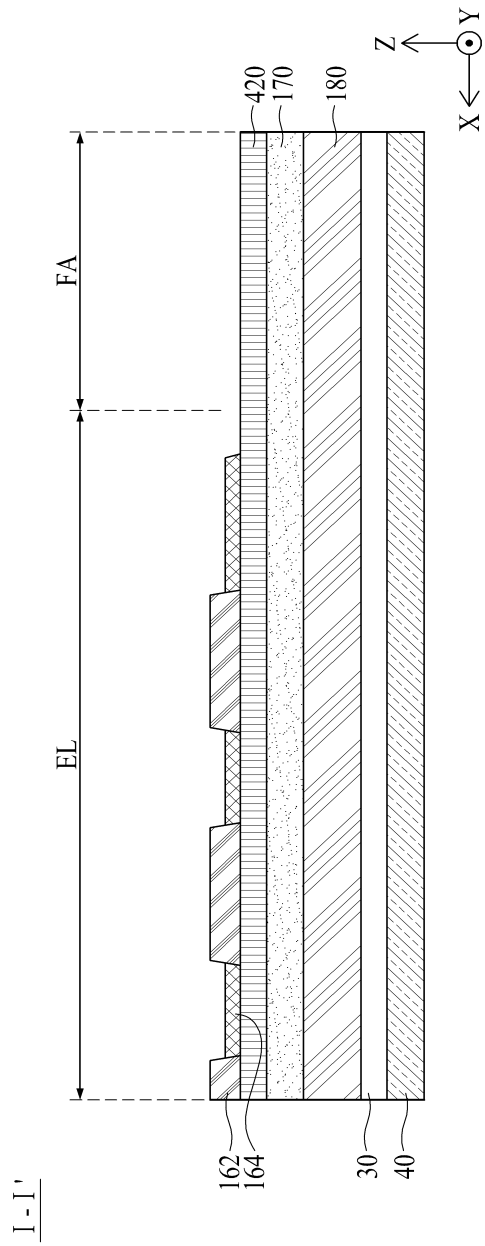
도면2



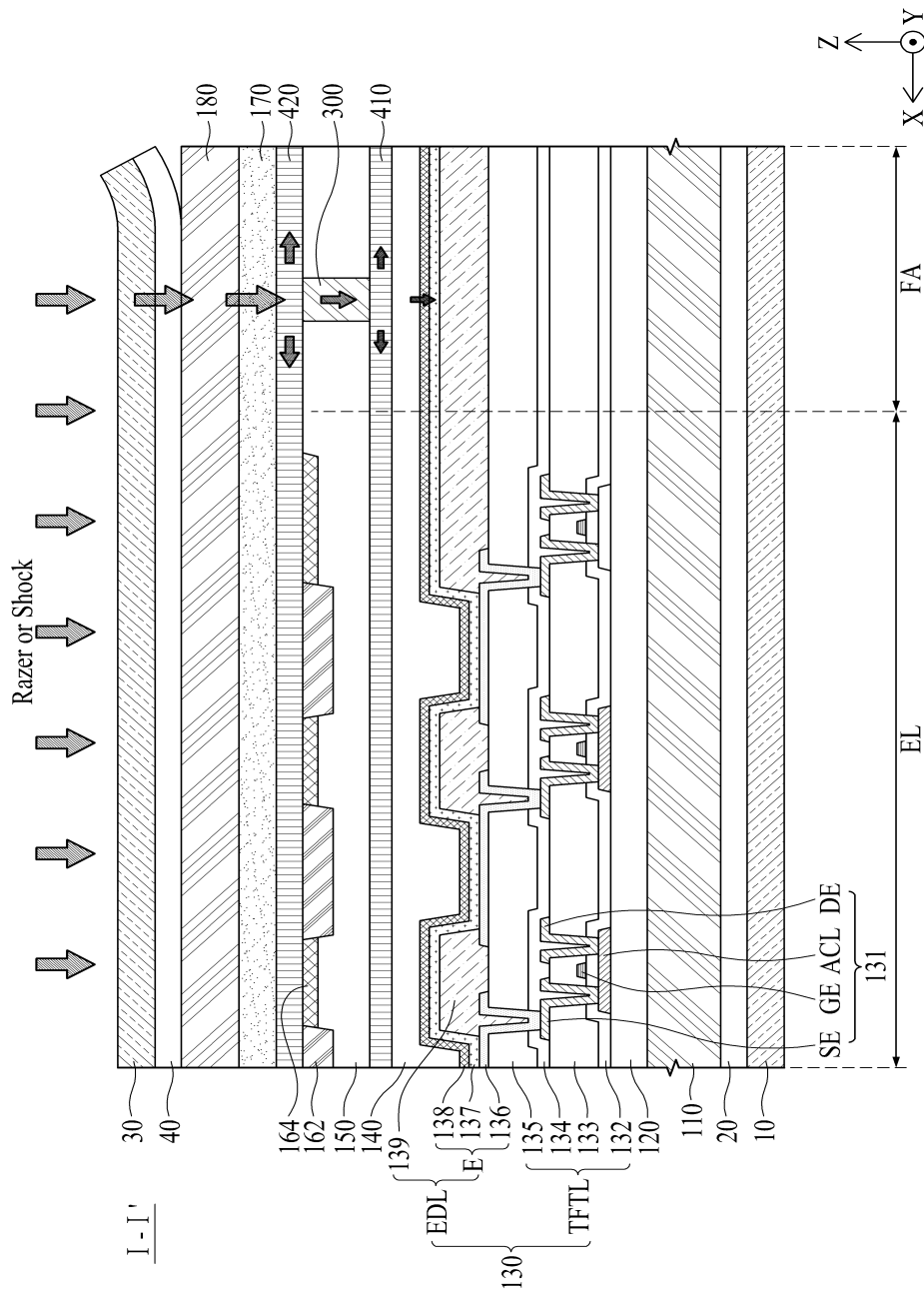
도면3a



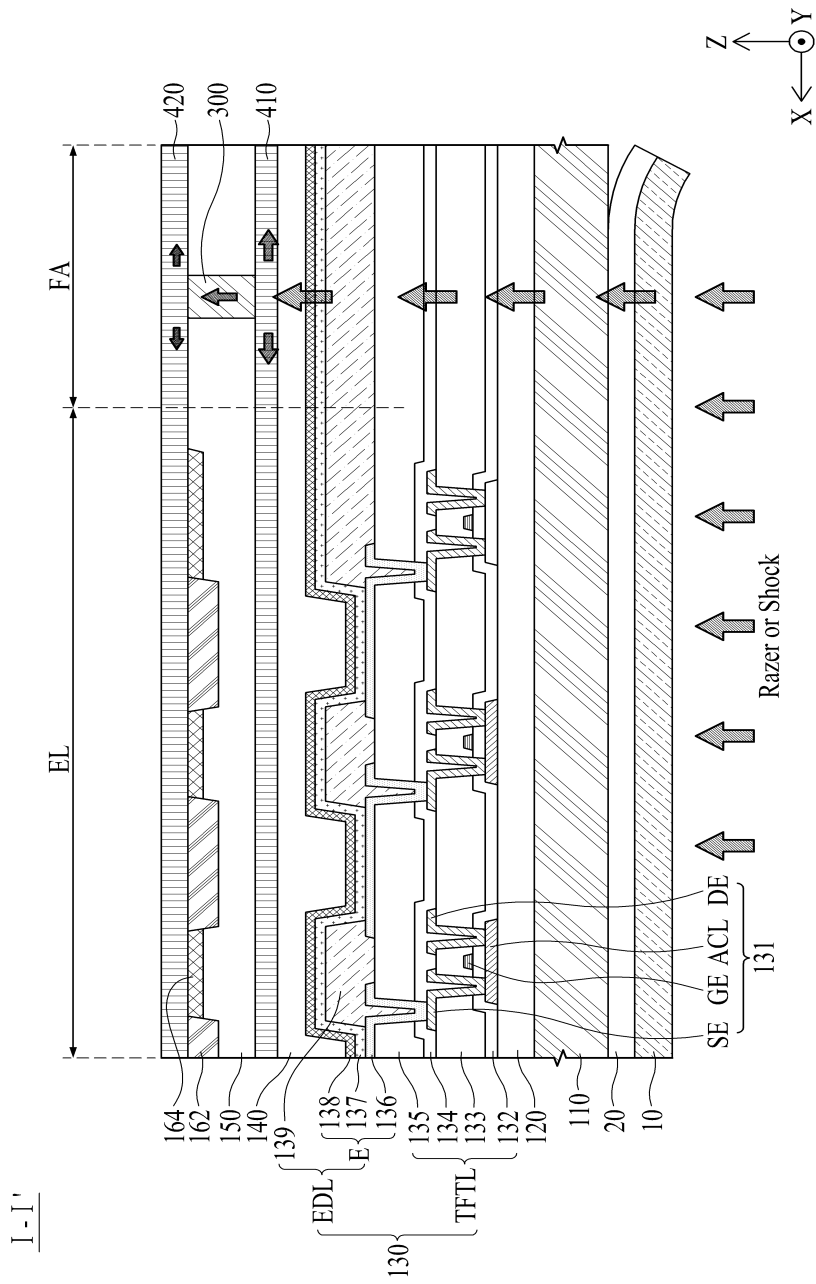
도면3b



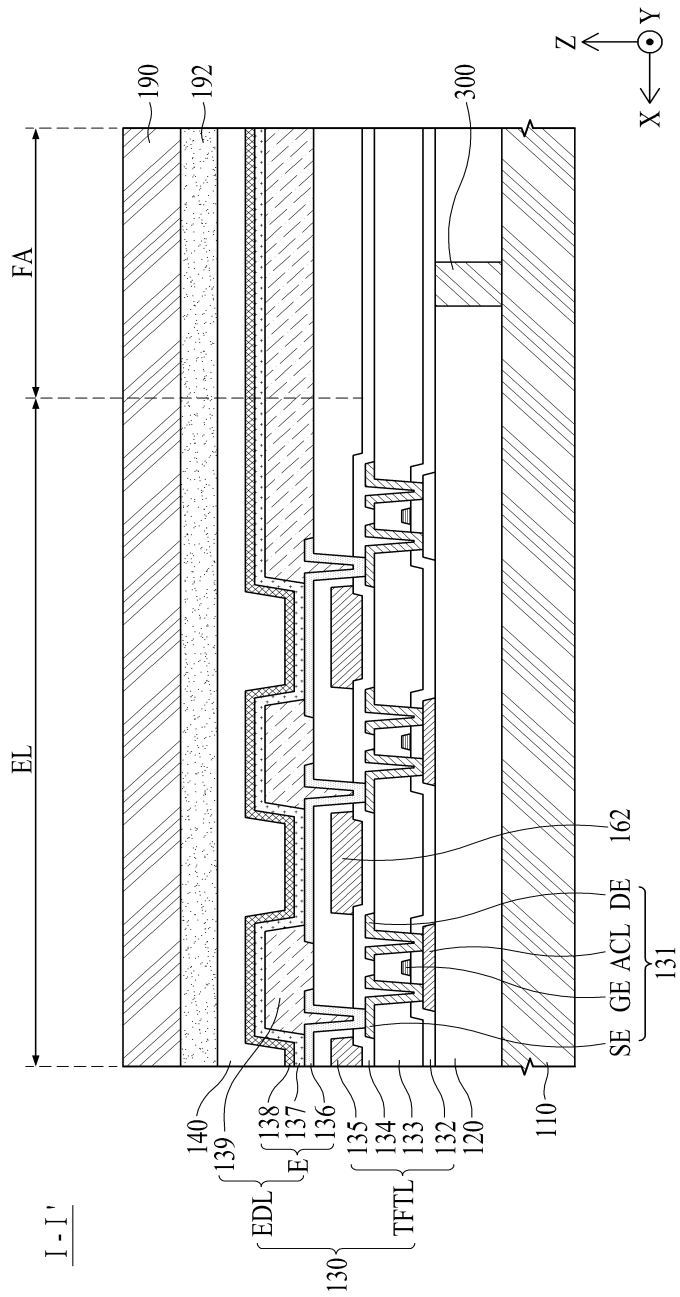
도면3c



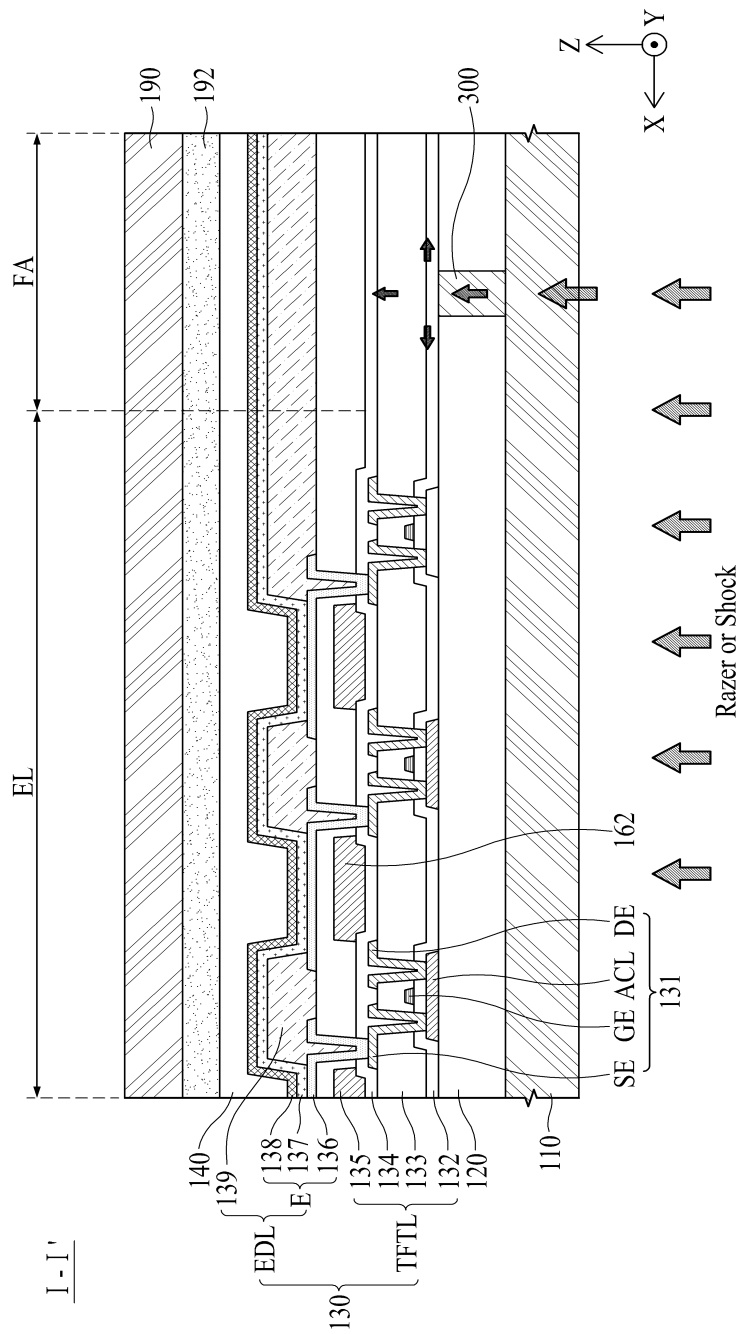
도면3d



도면4



도면5



专利名称(译)	显示设备		
公开(公告)号	KR1020190077878A	公开(公告)日	2019-07-04
申请号	KR1020170179419	申请日	2017-12-26
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	조민구 이상훈		
发明人	이효강 조민구 이상훈		
IPC分类号	H01L51/52 H01L27/32		
CPC分类号	H01L51/525 H01L27/322 H01L27/3262 H01L51/5246 H01L51/5253 H01L51/5284 H01L51/529 H01L27/3244 H01L27/124 H01L27/3246 H01L27/3258 H01L51/5012 H01L51/56		
外部链接	Espacenet		

摘要(译)

根据本申请的示例性实施方式的显示装置包括：晶体管基板，该晶体管基板包括：多个有机发光元件重叠的发光部分；和围绕该发光部分的外围部分；对应于发光部分中的多个有机发光元件中的每一个设置的多个滤色器；多个间隔件在围绕外围部分中的多个有机发光元件的同时彼此间隔开。因此，可以保护显示装置不受外部冲击，并且可以容易地将进入显示装置内部的热量释放到外部。

