



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0115655
(43) 공개일자 2018년10월23일

(51) 국제특허분류(Int. Cl.)
H01L 51/52 (2006.01) H01L 27/32 (2006.01)
(52) CPC특허분류
H01L 51/5253 (2013.01)
H01L 27/323 (2013.01)
(21) 출원번호 10-2018-0122587(분할)
(22) 출원일자 2018년10월15일
심사청구일자 없음
(62) 원출원 특허 10-2016-0081054
원출원일자 2016년06월28일
심사청구일자 2017년04월13일

(71) 출원인
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성로 1 (농서동)
(72) 발명자
김창욱
경기도 화성시 탄요1길 75 에코릿지 115-2호 (반송동)
방기호
경기도 화성시 동탄중앙로 213 (반송동, 동탄시 범한빛마을금호어울림아파트) 242동 1802호
(뒤틀면에 계속)
(74) 대리인
특허법인 고려

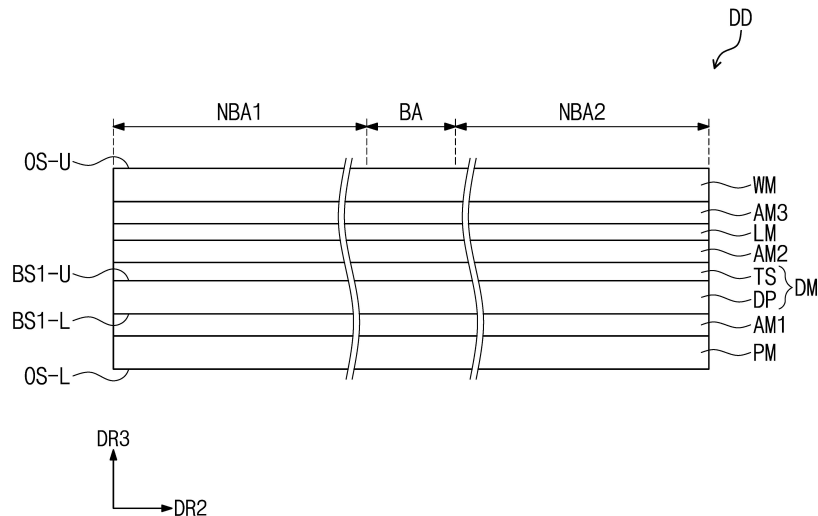
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 표시장치

(57) 요약

표시장치는 박막 봉지층을 포함하는 유기발광 표시패널, 박막 봉지층 상에 직접 배치된 제1 도전층, 박막 봉지층 상에 직접 배치되고, 2.05g/cm² 내지 2.4g/cm²의 밀도를 갖는 적어도 하나의 무기층, 상기 적어도 하나의 무기층 상에 배치된 유기층 및 윈도우를 포함한다.

대표도 - 도2



(52) CPC특허분류

H01L 27/3276 (2013.01)
H01L 51/5243 (2013.01)
H01L 51/5246 (2013.01)
H01L 51/5256 (2013.01)
H01L 51/5262 (2013.01)
H01L 51/5281 (2013.01)
H01L 51/5293 (2013.01)
H01L 2251/301 (2013.01)

(72) 발명자

우영결

서울특별시 강동구 성안로31길 68 2층 (천호동)

이상욱

경기도 용인시 기흥구 농서로 84 마로니에동 105호

조현기

충청남도 천안시 서북구 공원로 120 (불당동 , 천안불당2차중흥s클레스프라디움레이크) 105동 1205호

명세서

청구범위

청구항 1

베이스층, 상기 베이스층 상에 배치된 회로층, 상기 회로층 상에 배치된 발광소자층, 및 상기 발광소자층 상에 배치된 박막 봉지층을 포함하는 유기발광 표시패널;

상기 박막 봉지층 상에 직접 배치된 제1 도전층;

상기 박막 봉지층 상에 직접 배치되고, 상기 제1 도전층과 다른 층상에 배치된 제2 도전층;

상기 박막 봉지층 상에 직접 배치되고, 2.05g/cm³ 내지 2.4g/cm³의 밀도를 갖는 적어도 하나의 무기층(inorganic layer);

상기 적어도 하나의 무기층(inorganic layer) 상에 배치된 유기층(organic layer); 및

상기 제1 도전층, 상기 적어도 하나의 무기층, 및 상기 유기층을 사이에 두고 상기 유기발광 표시패널과 마주하는 윈도우를 포함하는 표시장치.

청구항 2

제1 항에 있어서,

상기 적어도 하나의 무기층은 2.05g/cm³ 내지 2.4g/cm³의 밀도를 갖는 실리콘 나이트라이드층을 포함하는 표시장치.

청구항 3

제1 항에 있어서,

상기 박막 봉지층은,

복수 개의 무기 박막들; 및

상기 복수 개의 무기 박막들 사이에 배치된 적어도 하나의 유기 박막을 포함하는 표시장치.

청구항 4

제3 항에 있어서,

상기 적어도 하나의 무기층은,

상기 제1 도전층과 상기 제2 도전층 사이에 배치된 제1 무기층 및 상기 제1 도전층 및 상기 제2 도전층 상에 배치된 제2 무기층을 포함하는 표시장치.

청구항 5

제3 항에 있어서,

상기 적어도 하나의 무기층은 상기 제1 도전층과 상기 제2 도전층 사이에 배치되고, 상기 유기층은 상기 제2 도전층 상에 직접 배치된 표시장치.

청구항 6

제5 항에 있어서,

상기 윈도우를 상기 유기발광 표시패널에 결합하는 유기 접착층을 더 포함하는 표시장치.

청구항 7

제3 항에 있어서,

상기 적어도 하나의 무기층은 상기 제2 도전층 상에 직접 배치되고,

상기 제1 도전층과 상기 제2 도전층 사이에 배치된 중간 절연층을 더 포함하는 표시장치.

청구항 8

제7 항에 있어서,

상기 유기층은 상기 윈도우를 상기 유기발광 표시패널에 결합하는 유기 접착층인 표시장치.

청구항 9

제1 항에 있어서,

상기 적어도 하나의 무기층과 상기 윈도우 사이에 배치된 편광필름을 더 포함하는 표시장치.

청구항 10

제1 항에 있어서,

상기 제1 도전층은 브릿지 패턴을 포함하고,

상기 제2 도전층은 상기 브릿지 패턴과 교차하는 연결부, 상기 연결부에 의해 연결된 제1 터치 센서부들, 및 상기 브릿지 패턴에 의해 연결된 제2 터치 센서부들을 포함하는 표시장치.

청구항 11

제10 항에 있어서,

상기 발광소자층은 발광영역들과 상기 발광영역들에 인접한 비발광영역을 포함하고,

상기 제1 터치 센서부들 및 상기 제2 터치 센서부들 각각은 상기 비발광영역에 중첩하는 메쉬형상인 표시장치.

청구항 12

제1 항에 있어서,

상기 제1 도전층은 연결부, 상기 연결부에 의해 연결된 제1 터치 센서부들, 및 상기 제1 터치 센서부들과 이격된 제2 터치 센서부들을 포함하고,

상기 제2 도전층은 상기 제2 터치 센서부들을 연결하며, 상기 연결부와 교차하는 브릿지 패턴을 포함하는 표시장치.

청구항 13

제1 항에 있어서,

상기 제1 도전층은 제1 연결부 및 상기 제1 연결부에 의해 연결된 제1 터치 센서부들을 포함하고,

상기 제2 도전층은 상기 제1 연결부와 교차하는 제2 연결부 및 상기 제2 연결부에 의해 연결된 제2 터치 센서부들을 포함하는 표시장치.

청구항 14

제1 항에 있어서,

상기 제1 도전층에서 반사된 제1 광과 상기 제2 도전층에서 반사된 제2 광은 180도의 위상차를 갖는 것을 특징으로 하는 표시장치.

청구항 15

제14 항에 있어서,

상기 적어도 하나의 무기층은,

상기 제1 도전층과 상기 제2 도전층 사이에 배치된 제1 무기층 및 상기 제1 도전층 및 상기 제2 도전층 상에 배치된 제2 무기층을 포함하는 표시장치.

청구항 16

제1 항에 있어서,

상기 윈도우는 플라스틱 필름을 포함하는 표시장치.

청구항 17

제16 항에 있어서,

상기 유기층은 상기 윈도우에 접촉하는 유기 접착층인 표시장치.

청구항 18

베이스층, 상기 베이스층 상에 배치된 회로층, 상기 회로층 상에 배치된 발광소자층, 및 상기 발광소자층 상에 배치된 박막 봉지층을 포함하는 유기발광 표시패널;

상기 박막 봉지층 상에 직접 배치된 터치감지유닛;

상기 터치감지유닛 상에 배치된 유기 접착층; 및

상기 터치감지유닛 및 상기 유기 접착층을 사이에 두고 상기 유기발광 표시패널과 마주하는 윈도우를 포함하고,

상기 터치감지유닛은,

상기 박막 봉지층 상에 직접 배치된 도전패턴들; 및

상기 박막 봉지층 상에 직접 배치되고, 상기 도전패턴들을 커버하는 절연층을 포함하고,

상기 절연층은 2.05g/cm³ 내지 2.4g/cm³의 밀도를 갖는 무기층(inorganic layer)을 포함하는 표시장치.

청구항 19

제1 무기층을 포함하는 표시패널;

상기 제1 무기층 상에 직접 배치된 제1 도전패턴들;

상기 제1 무기층 상에 직접 배치되고, 상기 제1 도전패턴들을 커버하는 제1 절연층;

상기 제1 절연층 상에 직접 배치된 제2 도전패턴들;

상기 제1 절연층 상에 직접 배치되고, 상기 제2 도전패턴들을 커버하는 제2 절연층;

상기 제2 절연층 상에 배치된 유기 접착층; 및

상기 유기 접착층을 사이에 두고 상기 표시패널과 마주하는 윈도우를 포함하고,

상기 제1 절연층과 상기 제2 절연층 중 적어도 하나는 2.05g/cm³ 내지 2.4g/cm³의 밀도를 갖는 제2 무기층(inorganic layer)을 포함하는 표시장치.

청구항 20

제19 항에 있어서,

상기 제2 무기층은 실리콘 나이트라이드층인 표시장치.

발명의 설명

기술 분야

본 발명은 표시장치에 관한 것으로, 고밀도의 무기막을 구비한 표시장치에 관한 것이다.

[0001]

배경 기술

- [0002] 텔레비전, 휴대 전화, 태블릿 컴퓨터, 네비게이션, 게임기 등과 같은 멀티 미디어 장치에 사용되는 다양한 표시 장치들이 개발되고 있다. 표시장치들의 입력장치로써 키보드 또는 마우스 등을 포함한다. 또한, 최근에 표시장치들은 입력장치로써 터치패널을 구비한다.
- [0003] 표시장치들을 시장에 출시하기 이전에 표시장치들에 대해 혹한 조건의 신뢰성 평가를 실시한다. 신뢰성 평가를 통과한 제품들이 소비자에게 판매된다.

발명의 내용

해결하려는 과제

- [0004] 본 발명의 목적은 혹한 조건에서의 신뢰성이 향상된 표시장치를 제공하는 것이다.

과제의 해결 수단

- [0005] 본 발명의 일 실시예에 따른 표시장치는 유기발광 표시패널, 윈도우, 제1 도전층, 제2 도전층, 적어도 하나의 무기층, 유기층을 포함한다. 상기 유기발광 표시패널은 베이스층, 상기 베이스층 상에 배치된 회로층, 상기 회로층 상에 배치된 발광소자층, 및 상기 발광소자층 상에 배치된 박막 봉지층을 포함한다. 상기 제1 도전층은 상기 박막 봉지층 상에 직접 배치되고, 상기 제2 도전층은 상기 박막 봉지층 상에 직접 배치되고, 상기 제1 도전층과 다른 층상에 배치된다. 상기 무기층은 상기 박막 봉지층 상에 직접 배치되고, 2.05g/cm² 내지 2.4g/cm²의 밀도를 갖으며, 상기 유기층은 상기 적어도 하나의 무기층(inorganic layer) 상에 배치된다. 상기 윈도우는 상기 제1 도전층, 상기 적어도 하나의 무기층, 및 상기 유기층을 사이에 두고 상기 유기발광 표시패널과 마주한다.¶
- [0006] 상기 적어도 하나의 무기층은 2.05g/cm² 내지 2.4g/cm²의 밀도를 갖는 실리콘 나이트라이드층을 포함한다.
- [0007] 상기 박막 봉지층은, 복수 개의 무기 박막들 및 상기 복수 개의 무기 박막들 사이에 배치된 적어도 하나의 유기 박막을 포함한다.
- [0008] 상기 적어도 하나의 무기층은, 상기 제1 도전층과 상기 제2 도전층 사이에 배치된 제1 무기층 및 상기 제1 도전층 및 상기 제2 도전층 상에 배치된 제2 무기층을 포함한다.
- [0009] 상기 적어도 하나의 무기층은 상기 제1 도전층과 상기 제2 도전층 사이에 배치되고, 상기 유기층은 상기 제2 도전층 상에 직접 배치된다.
- [0010] 상기 윈도우를 상기 유기발광 표시패널에 결합하는 유기 접착층을 더 포함한다.
- [0011] 상기 적어도 하나의 무기층은 상기 제2 도전층 상에 직접 배치되고, 상기 제1 도전층과 상기 제2 도전층 사이에 배치된 중간 절연층을 더 포함한다.
- [0012] 상기 유기층은 상기 윈도우를 상기 유기발광 표시패널에 결합하는 유기 접착층일 수 있다.
- [0013] 상기 적어도 하나의 무기층과 상기 윈도우 사이에 배치된 편광필름을 더 포함할 수 있다.
- [0014] 상기 제1 도전층은 브릿지 패턴을 포함하고, 상기 제2 도전층은 상기 브릿지 패턴과 교차하는 연결부, 상기 연결부에 의해 연결된 제1 터치 센서부들, 및 상기 브릿지 패턴에 의해 연결된 제2 터치 센서부들을 포함할 수 있다.
- [0015] 상기 발광소자층은 발광영역들과 상기 발광영역들에 인접한 비발광영역을 포함하고, 상기 제1 터치 센서부들 및 상기 제2 터치 센서부들 각각은 상기 비발광영역에 중첩하는 메쉬형상일 수 있다.
- [0016] 상기 제1 도전층은 연결부, 상기 연결부에 의해 연결된 제1 터치 센서부들, 및 상기 제1 터치 센서부들과 이격된 제2 터치 센서부들을 포함할 수 있다. 상기 제2 도전층은 상기 제2 터치 센서부들을 연결하며, 상기 연결부와 교차하는 브릿지 패턴을 포함할 수 있다.
- [0017] 상기 제1 도전층은 제1 연결부 및 상기 제1 연결부에 의해 연결된 제1 터치 센서부들을 포함할 수 있다. 상기 제2 도전층은 상기 제1 연결부와 교차하는 제2 연결부 및 상기 제2 연결부에 의해 연결된 제2 터치 센서부들을 포함할 수 있다.

- [0018] 상기 제1 도전층에서 반사된 제1 광과 상기 제2 도전층에서 반사된 제2 광은 180도의 위상차를 가질 수 있다.
- [0019] 상기 적어도 하나의 무기층은, 상기 제1 도전층과 상기 제2 도전층 사이에 배치된 제1 무기층 및 상기 제1 도전층 및 상기 제2 도전층 상에 배치된 제2 무기층을 포함할 수 있다.
- [0020] 상기 윈도우는 플라스틱 필름을 포함할 수 있다. 상기 유기층은 상기 윈도우에 접촉하는 유기 접착층일 수 있다.
- [0021] 본 발명의 일 실시예에 따른 표시장치는 유기발광 표시패널, 터치감지유닛, 유기 접착층, 및 윈도우를 포함한다. 상기 유기발광 표시패널은 베이스층, 상기 베이스층 상에 배치된 회로층, 상기 회로층 상에 배치된 발광소자층, 및 상기 발광소자층 상에 배치된 박막 봉지층을 포함한다. 상기 터치 감지유닛은 상기 박막 봉지층 상에 직접 배치되고, 상기 유기 접착층은 상기 터치감지유닛 상에 배치된다. 상기 윈도우는 상기 터치감지유닛 및 상기 유기 접착층을 사이에 두고 상기 유기발광 표시패널과 마주한다.
- [0022] 상기 터치감지유닛은, 상기 박막 봉지층 상에 직접 배치된 도전패턴들 및 상기 박막 봉지층 상에 직접 배치되고, 상기 도전패턴들을 커버하는 절연층을 포함한다. 상기 절연층은 2.05g/cm³ 내지 2.4g/cm³의 밀도를 갖는 무기층(inorganic layer)을 포함한다.
- [0023] 본 발명의 일 실시예에 따른 표시장치는 제1 무기층을 포함하는 표시패널, 상기 제1 무기층 상에 직접 배치된 제1 도전패턴들, 상기 제1 무기층 상에 직접 배치되고, 상기 제1 도전패턴들을 커버하는 제1 절연층, 상기 제1 절연층 상에 직접 배치된 제2 도전패턴들, 상기 제1 절연층 상에 직접 배치되고, 상기 제2 도전패턴들을 커버하는 제2 절연층, 상기 제2 절연층 상에 배치된 유기 접착층 및 상기 유기 접착층을 사이에 두고 상기 유기발광 표시패널과 마주하는 윈도우를 포함한다. 상기 제1 절연층과 상기 제2 절연층 중 적어도 하나는 2.05g/cm³ 내지 2.4g/cm³의 밀도를 갖는 제2 무기층(inorganic layer)을 포함한다.

발명의 효과

- [0024] 상술한 바에 따르면, 2.05g/cm³ 내지 2.4g/cm³의 밀도를 갖는 무기층은 기포 발생의 원인이 되는 시드(seed)를 밀봉할 수 있다. 시드는 박막 봉지층에 인접하게 밀봉될 수 있다.
- [0025] 무기층은 시드가 유기층에 접근하는 것을 차단할 수 있다. 시드와 유기층의 반응을 방지하여 기포의 발생을 억제할 수 있다. 그에 따라 유기 접착부재와 윈도우 사이의 디라미네이션이 감소된다.

도면의 간단한 설명

- [0026] 도 1a는 본 발명의 일 실시예에 따른 표시장치의 제1 동작에 따른 사시도이다.
- 도 1b는 본 발명의 일 실시예에 따른 표시장치의 제2 동작에 따른 사시도이다.
- 도 1c는 본 발명의 일 실시예에 따른 표시장치의 제3 동작에 따른 사시도이다.
- 도 2는 본 발명의 일 실시예에 따른 표시장치의 단면도이다.
- 도 3a 내지 3b는 본 발명의 일 실시예에 따른 표시장치의 사시도이다.
- 도 4a는 본 발명의 일 실시예에 따른 표시모듈의 단면도이다.
- 도 4b는 본 발명의 일 실시예에 따른 유기발광 표시패널의 평면도이다.
- 도 4c는 본 발명의 일 실시예에 따른 화소의 등가회로도이다.
- 도 4d 및 도 4e는 본 발명의 일 실시예에 따른 유기발광 표시패널의 부분 단면도들이다.
- 도 5a 내지 도 5c는 본 발명의 일 실시예에 따른 박막 봉지층의 단면도들이다.
- 도 6a는 본 발명의 일 실시예에 따른 터치감지유닛의 단면도이다.
- 도 6b 내지 6e는 본 발명의 일 실시예에 따른 터치감지유닛의 평면도이다.
- 도 7a는 도 6a의 AA영역의 부분 확대도이다.
- 도 7b는 도 7a의 부분 단면도이다.
- 도 7c는 도 6a의 부분 단면도이다.

- 도 8a는 표시장치에 발생한 기포불량을 도시한 단면도이다.
- 도 8b는 표시장치에 발생한 기포불량을 나타낸 사진이다.
- 도 9는 막밀도에 따른 기포불량을 나타낸 그래프이다.
- 도 10a는 본 발명의 일 실시예에 따른 표시장치의 단면도이다.
- 도 10b는 본 발명의 일 실시예에 따른 표시장치의 단면의 확대도이다.
- 도 11은 본 발명의 일 실시예에 따른 표시장치의 단면도이다.

발명을 실시하기 위한 구체적인 내용

- [0027] 이하, 도면을 참조하여 본 발명의 실시예들을 설명한다. 본 명세서에서, 어떤 구성요소(또는 영역, 층, 부분 등)가 다른 구성요소 “상에 있다”, “연결 된다”, 또는 “결합 된다”고 언급되는 경우에 그것은 다른 구성요소 상에 직접 연결/결합될 수 있거나 또는 그들 사이에 제3의 구성요소가 배치될 수도 있다는 것을 의미한다.
- [0028] 동일한 도면부호는 동일한 구성요소를 지칭한다. 또한, 도면들에 있어서, 구성요소들의 두께, 비율, 및 치수는 기술적 내용의 효과적인 설명을 위해 과장된 것이다. “및/또는”은 연관된 구성들이 정의할 수 있는 하나 이상의 조합을 모두 포함한다.
- [0029] 제1, 제2 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다. 예를 들어, 본 발명의 권리 범위를 벗어나지 않으면서 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소도 제1 구성요소로 명명될 수 있다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다.
- [0030] 또한, “아래에”, “하측에”, “위에”, “상측에” 등의 용어는 도면에 도시된 구성들의 연관관계를 설명하기 위해 사용된다. 상기 용어들은 상대적인 개념으로, 도면에 표시된 방향을 기준으로 설명된다.
- [0031] “포함하다” 또는 “가지다” 등의 용어는 명세서 상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [0032] 도 1a는 본 발명의 일 실시예에 따른 표시장치(DD)의 제1 동작에 따른 사시도이다. 도 1b는 본 발명의 일 실시예에 따른 표시장치(DD)의 제2 동작에 따른 사시도이다. 도 1c는 본 발명의 일 실시예에 따른 표시장치(DD)의 제3 동작에 따른 사시도이다.
- [0033] 도 1a에 도시된 것과 같이 제1 동작 모드에서, 이미지(IM)가 표시되는 표시면(IS)은 제1 방향축(DR1)과 제2 방향축(DR2)이 정의하는 면과 평행하다. 표시면(IS)의 법선 방향, 즉 표시장치(DD)의 두께 방향은 제3 방향축(DR3)이 지시한다. 각 부재들의 전면(또는 상면)과 배면(또는 하면)은 제3 방향축(DR3)에 의해 구분된다. 그러나, 제1 내지 제3 방향축들(DR1, DR2, DR3)이 지시하는 방향은 상대적인 개념으로서 다른 방향으로 변환될 수 있다. 이하, 제1 내지 제3 방향들은 제1 내지 제3 방향축들(DR1, DR2, DR3)이 각각 지시하는 방향으로 동일한 도면 부호를 참조한다.
- [0034] 도 1a 내지 도 1c는 플렉서블 표시장치(DD)의 일례로 폴더블 표시장치를 도시하였다. 그러나, 본 발명은 말려지는 롤러블 표시장치 또는 밴디드 표시장치일 수 있고, 특별히 제한되지 않는다. 또한, 본 실시예에서 플렉서블 표시장치를 도시하였으나, 본 발명은 이에 제한되지 않는다. 본 실시예에 따른 표시장치(DD)는 플랫폼 리지드 표시장치일 수도 있다. 본 발명에 따른 플렉서블 표시장치(DD)는 텔레비전, 모니터 등과 같은 대형 전자장치를 비롯하여, 휴대 전화, 태블릿, 자동차 네비게이션, 게임기, 스마트 워치 등과 같은 중소형 전자장치 등에 사용될 수 있다.
- [0035] 도 1a에 도시된 것과 같이, 플렉서블 표시장치(DD)의 표시면(IS)은 복수 개의 영역들을 포함할 수 있다. 플렉서블 표시장치(DD)는 이미지(IM)가 표시되는 표시영역(DD-DA) 및 표시영역(DD-DA)에 인접한 비표시영역(DD-NDA)을 포함한다. 비표시영역(DD-NDA)은 이미지가 표시되지 않는 영역이다. 도 1a에는 이미지(IM)의 일 예로 화병을 도시하였다. 일 예로써, 표시영역(DD-DA)은 사각형상일 수 있다. 비표시영역(DD-NDA)은 표시영역(DD-DA)을 에워쌀 수 있다. 다만, 이에 제한되지 않고, 표시영역(DD-DA)의 형상과 비표시영역(DD-NDA)의 형상은 상대적으로 디자인될 수 있다.

- [0036] 도 1a 내지 도 1c에 도시된 것과 같이, 표시장치(DD)는 동작 형태에 따라 정의되는 복수 개의 영역들을 포함할 수 있다. 표시장치(DD)는 벤딩축(BX)에 기초하여(on the basis of) 벤딩되는 벤딩영역(BA), 비벤딩되는 제1 비벤딩영역(NBA1), 및 제2 비벤딩영역(NBA2)을 포함할 수 있다. 도 1b에 도시된 것과 같이, 표시장치(DD)는 제1 비벤딩영역(NBA1)의 표시면(IS)과 제2 비벤딩영역(NBA2)의 표시면(IS)이 마주하도록 내측 벤딩(inner-bending)될 수 있다. 도 1c에 도시된 것과 같이, 표시장치(DD)는 표시면(IS)이 외부에 노출되도록 외측 벤딩(outer-bending)될 수도 있다.
- [0037] 본 발명의 일 실시예에서 표시장치(DD)는 복수 개의 벤딩영역(BA)을 포함할 수 있다. 뿐만 아니라, 사용자가 표시장치(DD)를 조작하는 형태에 대응하게 벤딩영역(BA)이 정의될 수 있다. 예컨대, 벤딩영역(BA)은 도 1b 및 도 1c와 달리 제1 방향축(DR1)에 평행하게 정의될 수 있고, 대각선 방향으로 정의될 수도 있다. 벤딩영역(BA)의 면적은 고정되지 않고, 곡률반경에 따라 결정될 수 있다. 본 발명의 일 실시예에서 표시장치(DD)는 도 1a 및 도 1b에 도시된 동작모드만 반복되도록 구성될 수도 있다.
- [0038] 도 2는 본 발명의 일 실시예에 따른 표시장치(DD)의 단면도이다. 도 2는 제2 방향축(DR2)과 제3 방향축(DR3)이 정의하는 단면을 도시하였다.
- [0039] 도 2에 도시된 것과 같이, 표시장치(DD)는 보호필름(PM), 표시모듈(DM), 광학부재(LM), 윈도우(WM), 제1 접착부재(AM1), 제2 접착부재(AM2), 및 제3 접착부재(AM3)를 포함한다. 표시모듈(DM)은 보호필름(PM)과 광학부재(LM) 사이에 배치된다. 광학부재(LM)는 표시모듈(DM)과 윈도우(WM) 사이에 배치된다. 제1 접착부재(AM1)는 표시모듈(DM)과 보호필름(PM)을 결합하고, 제2 접착부재(AM2)는 표시모듈(DM)과 광학부재(LM)를 결합하고, 제3 접착부재(AM3)는 광학부재(LM)와 윈도우(WM)를 결합한다.
- [0040] 보호필름(PM)은 표시모듈(DM)을 보호한다. 보호필름(PM)은 외부에 노출된 제1 외면(OS-L)을 제공하고, 제1 접착부재(AM1)에 접촉되는 접촉면을 제공한다. 보호필름(PM)은 외부의 습기가 표시모듈(DM)에 침투하는 것을 방지하고, 외부 충격을 흡수한다.
- [0041] 보호필름(PM)은 플라스틱 필름을 베이스층으로써 포함할 수 있다. 보호필름(PM)은 폴리에테르술폰(PES, polyethersulphone), 폴리아크릴레이트(PAR, polyacrylate), 폴리에테르 이미드(PEI, polyetherimide), 폴리에틸렌 나프탈레이트(PEN, polyethylenenapthalate), 폴리에틸렌 테레프탈레이트(PET, polyethyleneterephthalate), 폴리페닐렌설파이드(PPS, polyphenylene sulfide), 폴리아릴레이트(polyallylate), 폴리이미드(PI, polyimide), 폴리카보네이트(PC, polycarbonate), 폴리아릴렌에테르술폰(poly(aryleneether sulfone)) 및 이들의 조합으로 이루어진 그룹에서 선택된 어느 하나를 포함하는 플라스틱 필름을 포함할 수 있다.
- [0042] 보호필름(PM)을 구성하는 물질은 플라스틱 수지들에 제한되지 않고, 유/무기 복합재료를 포함할 수 있다. 보호필름(PM)은 다공성 유기층 및 유기층의 기공들에 충전된 무기물을 포함할 수 있다. 보호필름(PM)은 플라스틱 필름에 형성된 기능층을 더 포함할 수 있다. 상기 기능층은 수지층을 포함할 수 있다. 상기 기능층은 코팅 방식에 의해 형성될 수 있다. 본 발명의 일 실시예에서 보호필름(PM)은 생략될 수 있다.
- [0043] 윈도우(WM)는 외부 충격으로부터 표시모듈(DM)을 보호하고, 사용자에게 입력면을 제공할 수 있다. 윈도우(WM)은 외부에 노출된 제2 외면(OS-U)을 제공하고, 제2 접착부재(AM2)에 접촉되는 접촉면을 제공한다. 도 1a 내지 도 1c에 도시된 표시면(IS)이 제2 외면(OS-U)일 수 있다.
- [0044] 윈도우(WM)는 플라스틱 필름을 포함할 수 있다. 윈도우(WM)는 다층구조를 가질 수 있다. 윈도우(WM)는 유리 기판, 플라스틱 필름, 플라스틱 기판으로부터 선택된 다층구조를 가질 수 있다. 윈도우(WM)는 베젤패턴을 더 포함할 수 있다. 상기 다층구조는 연속공정 또는 접착층을 이용한 접착공정을 통해 형성될 수 있다.
- [0045] 광학부재(LM)는 외부광 반사율을 감소시킨다. 광학부재(LM)는 적어도 편광필름을 포함할 수 있다. 광학부재(LM)는 위상차 필름을 더 포함할 수 있다. 본 발명의 일 실시예에서 광학부재(LM)는 생략될 수 있다.
- [0046] 표시모듈(DM)은 유기발광 표시패널(DP) 및 터치감지유닛(TS)을 포함할 수 있다. 터치감지유닛(TS)은 유기발광 표시패널(DP) 상에 직접 배치된다. 본 명세서에서 "직접 배치된다"는 것은 별도의 접착층을 이용하여 부착하는 것을 제외하며, 연속공정에 의해 형성된 것을 의미한다.
- [0047] 유기발광 표시패널(DP)은 입력된 영상 데이터에 대응하는 이미지(IM, 도 1a 참조)를 생성한다. 유기발광 표시패널(DP)은 두께 방향(DR3)에서 마주하는 제1 표시패널면(BS1-L) 및 제2 표시패널면(BS1-U)을 제공한다. 본 실시예에서 유기발광 표시패널(DP)을 예시적으로 설명하였으나, 표시패널은 이에 제한되지 않는다.

- [0048] 터치감지유닛(TS)은 외부입력의 좌표정보를 획득한다. 터치감지유닛(TS)은 정전용량 방식으로 외부입력을 감지할 수 있다.
- [0049] 별도로 도시하지 않았으나, 본 발명의 일 실시예에 따른 표시모듈(DM)은 반사방지층을 더 포함할 수도 있다. 반사방지층은 컬러필터 또는 도전층/절연층/도전층의 적층 구조물을 포함할 수 있다. 반사방지층은 외부로부터 입사된 광을 흡수 또는 상쇄간섭 또는 편광시켜 외부광 반사율을 감소시킬 수 있다. 반사방지층은 광학부재(LM)의 기능을 대체할 수 있다.
- [0050] 제1 접착부재(AM1), 제2 접착부재(AM2), 및 제3 접착부재(AM3) 각각은 광학투명접착필름(OCA, Optically Clear Adhesive film) 또는 광학투명접착수지(OCR, Optically Clear Resin) 또는 감압접착필름(PSA, Pressure Sensitive Adhesive film)과 같은 유기 접착층일 수 있다. 유기 접착층은 폴리우레탄계, 폴리아크릴계, 폴리에스테르계, 폴리에폭시계, 폴리초산비닐계 등의 접착물질들을 포함할 수 있다. 결과적으로 유기 접착층은 유기층의 하나에 해당한다. 후술하는 것과 같이 유기 접착층은 기포 발생의 원인이 될 수 있다.
- [0051] 별도로 도시하지 않았으나, 표시장치(DD)는 도 1a 내지 도 1c에 도시된 상태를 유지하기 위해 상기 기능층들을 지지하는 프레임 구조물을 더 포함할 수 있다. 프레임 구조물은 관절 구조 또는 힌지 구조를 포함할 수 있다.
- [0052] 도 3a 및 도 3b는 본 발명의 일 실시예에 따른 표시장치(DD-1)의 사시도이다. 도 3a는 펼쳐진 상태의 표시장치(DD-1)를 도시하였고, 도 3b는 밴딩된 상태의 표시장치(DD-1)를 도시하였다.
- [0053] 표시장치(DD-1)는 하나의 밴딩영역(BA)과 하나의 비밴딩영역(NBA)을 포함할 수 있다. 표시장치(DD-1)의 비표시영역(DD-NDA)이 밴딩될 수 있다. 다만, 본 발명의 일 실시예에서 표시장치(DD-1)의 밴딩영역은 변경될 수 있다.
- [0054] 본 실시예에 따른 표시장치(DD-1)는, 도 1a 내지 도 1c에 도시된 표시장치(DD)와 다르게, 하나의 형태로 고정되어 작동할 수 있다. 표시장치(DD-1)는 도 3b에 도시된 것과 같이 밴딩된 상태로 작동할 수 있다. 표시장치(DD-1)는 밴딩된 상태로 프레임 등에 고정되고, 프레임이 전자장치의 하우징과 결합될 수 있다.
- [0055] 본 실시예에 따른 표시장치(DD-1)는 도 2에 도시된 것과 동일한 단면 구조를 가질 수 있다. 다만, 비밴딩영역(NBA)과 밴딩영역(BA)이 다른 적층 구조를 가질 수 있다. 비밴딩영역(NBA)은 도 2에 도시된 것과 동일한 단면 구조를 갖고, 밴딩영역(BA)은 도 2에 도시된 것과 다른 단면 구조를 가질 수 있다. 밴딩영역(BA)에는 광학부재(LM) 및 윈도우(WM)가 미배치될 수 있다. 즉, 광학부재(LM) 및 윈도우(WM)는 비밴딩영역(NBA)에만 배치될 수 있다. 제2 접착부재(AM2) 및 제3 접착부재(AM3) 역시 밴딩영역(BA)에 미배치될 수 있다.
- [0056] 도 4a는 본 발명의 일 실시예에 따른 표시모듈(DM)의 단면도이다. 도 4b는 본 발명의 일 실시예에 따른 유기발광 표시패널(DP)의 평면도이다. 도 4c은 본 발명의 일 실시예에 따른 화소(PX)의 등가회로도이다. 도 4d 및 도 4e는 본 발명의 일 실시예에 따른 유기발광 표시패널(DP)의 부분 단면도들이다.
- [0057] 도 4a에 도시된 것과 같이, 유기발광 표시패널(DP)은 베이스층(SUB), 베이스층(SUB) 상에 배치된 회로층(DP-CL), 발광소자층(DP-OLED), 및 박막 봉지층(TFE)을 포함한다. 베이스층(SUB)은 적어도 하나의 플라스틱 필름을 포함할 수 있다. 베이스층(SUB)은 플렉서블한 기판으로 플라스틱 기판, 유리 기판, 메탈 기판, 또는 유/무기 복합재료 기판 등을 포함할 수 있다.
- [0058] 회로층(DP-CL)은 복수 개의 절연층들, 복수 개의 도전층들 및 반도체층을 포함할 수 있다. 회로층(DP-CL)의 복수 개의 도전층들은 신호라인들 또는 화소의 제어회로를 구성할 수 있다. 발광소자층(DP-OLED)은 유기발광 다이오드들을 포함한다. 박막 봉지층(TFE)은 발광소자층(DP-OLED)을 밀봉한다. 박막 봉지층(TFE)은 적어도 2개의 무기 박막들과 그 사이에 배치된 적어도 하나의 유기 박막을 포함한다. 무기 박막들은 수분/산소로부터 발광소자층(DP-OLED)을 보호하고, 유기 박막은 먼지 입자와 같은 이물질로부터 발광소자층(DP-OLED)을 보호한다.
- [0059] 터치감지유닛(TS)은 박막 봉지층(TFE) 상에 직접 배치된다. 터치감지유닛(TS)은 터치센서들과 터치 신호라인들을 포함한다. 터치센서들과 터치 신호라인들은 단층 또는 다층구조를 가질 수 있다.
- [0060] 터치센서들과 터치 신호라인들은 ITO(indium tin oxide), IZO(indium zinc oxide), ZnO(zinc oxide), ITZO(indium tin zinc oxide), PEDOT, 금속 나노 와이어, 그래핀을 포함할 수 있다. 터치센서들과 터치 신호라인들은 금속층, 예컨대 몰리브덴, 은, 티타늄, 구리, 알루미늄, 또는 이들의 합금을 포함할 수 있다. 터치센서들과 터치 신호라인들은 동일한 층구조를 갖거나, 다른 층구조를 가질 수 있다. 터치감지유닛(TS)에 대한 구체적인 내용은 후술한다.
- [0061] 도 4b에 도시된 것과 같이, 유기발광 표시패널(DP)은 평면상에서 표시영역(DA)과 비표시영역(NDA)을 포함한다.

유기발광 표시패널(DP)의 표시영역(DA) 및 비표시영역(NDA)은 표시장치(DD)의 표시영역(DD-DA) 및 비표시영역(DD-NDA)에 각각 대응한다. 유기발광 표시패널(DP)의 표시영역(DA) 및 비표시영역(NDA)은 표시장치(DD)의 표시영역(DD-DA) 및 비표시영역(DD-NDA)과 반드시 동일할 필요는 없고, 유기발광 유기발광 표시패널(DP)의 구조/디자인에 따라 변경될 수 있다.

- [0062] 유기발광 표시패널(DP)은 복수 개의 신호라인들(SGL) 및 복수 개의 화소들(PX)을 포함한다. 복수 개의 화소들(PX)이 배치된 영역이 표시영역(DA)으로 정의된다. 본 실시예에서 비표시영역(NDA)은 표시영역(DA)의 테두리를 따라 정의될 수 있다.
- [0063] 복수 개의 신호라인들(SGL)은 게이트 라인들(GL), 데이터 라인들(DL), 전원 라인(PL), 및 제어신호 라인(CSL)을 포함한다. 게이트 라인들(GL)은 복수 개의 화소들(PX) 중 대응하는 화소(PX)에 각각 연결되고, 데이터 라인들(DL)은 복수 개의 화소들(PX) 중 대응하는 화소(PX)에 각각 연결된다. 전원 라인(PL)은 복수 개의 화소들(PX)에 연결된다. 비표시영역(NDA)의 일측에는 게이트 라인들(GL)이 연결된 게이트 구동회로(DCV)가 배치될 수 있다. 제어신호 라인(CSL)은 게이트 구동회로(DCV)에 제어신호들을 제공할 수 있다.
- [0064] 게이트 라인들(GL), 데이터 라인들(DL), 전원 라인(PL), 및 제어신호 라인(CSL) 중 일부는 동일한 층에 배치되고, 일부는 다른 층에 배치된다. 게이트 라인들(GL), 데이터 라인들(DL), 전원 라인(PL), 및 제어신호 라인(CSL) 각각은 신호 배선부와 신호 배선부의 말단에 연결된 신호 패드부를 포함할 수 있다. 신호 패드부의 예로써 제어 패드부(CSL-P), 데이터 패드부(DL-P), 및 전원 패드부(PL-P)가 도시되었다. 게이트 패드부는 미 도시되었으나, 게이트 구동회로(DCV)와 중첩하며 게이트 구동회로(DCV)에 연결될 수 있다.
- [0065] 도 4c에는 어느 하나의 게이트 라인(GL)과 어느 하나의 데이터 라인(DL), 및 전원 라인(PL)에 연결된 화소(PX)를 예시적으로 도시하였다. 화소(PX)의 구성은 이에 제한되지 않고 변형되어 실시될 수 있다.
- [0066] 화소(PX)는 표시소자로서 유기발광 다이오드(OLED)를 포함한다. 유기발광 다이오드(OLED)는 전면 발광형 다이오드이거나, 배면 발광형 다이오드일 수 있다. 화소(PX)는 유기발광 다이오드(OLED)를 구동하기 위한 회로부로서 제1 트랜지스터(TFT1, 또는 스위칭 트랜지스터), 제2 트랜지스터(TFT2, 또는 구동 트랜지스터), 및 커패시터(CAP)를 포함한다.
- [0067] 제1 트랜지스터(TFT1)는 게이트 라인(GL)에 인가된 주사 신호에 응답하여 데이터 라인(DL)에 인가된 데이터 신호를 출력한다. 커패시터(CAP)는 제1 트랜지스터(TFT1)로부터 수신한 데이터 신호에 대응하는 전압을 충전한다.
- [0068] 제2 트랜지스터(TFT2)는 유기발광 다이오드(OLED)에 연결된다. 제2 트랜지스터(TFT2)는 커패시터(CAP)에 저장된 전하량에 대응하여 유기발광 다이오드(OLED)에 흐르는 구동전류를 제어한다. 유기발광 다이오드(OLED)는 제2 트랜지스터(TFT2)의 턴-온 구간 동안 발광한다.
- [0069] 도 4d는 도 4c에 도시된 등가회로의 제1 트랜지스터(TFT1) 및 커패시터(CAP)에 대응하는 부분의 단면을 도시하였다. 도 4e는 도 4c에 도시된 등가회로의 제2 트랜지스터(TFT2) 및 유기발광 다이오드(OLED)에 대응하는 부분의 단면을 도시하였다.
- [0070] 도 4d 및 도 4e에 도시된 것과 같이, 베이스층(SUB) 상에 회로층(DP-CL)이 배치된다. 베이스층(SUB) 상에 제1 트랜지스터(TFT1)의 반도체 패턴(AL1: 이하, 제1 반도체 패턴) 및 제2 트랜지스터(TFT2)의 반도체 패턴(AL2, 이하 제2 반도체 패턴)이 배치된다. 제1 반도체 패턴(AL1) 및 제2 반도체 패턴(AL2)은 아몰포스 실리콘, 폴리 실리콘, 금속 산화물 반도체에서 서로 동일하게 또는 서로 다르게 선택될 수 있다.
- [0071] 별도로 도시하지 않았으나, 베이스층(SUB)의 일면 상에 기능층들이 더 배치될 수 있다. 기능층들은 배리어층 또는 버퍼층 중 적어도 어느 하나를 포함한다. 제1 반도체 패턴(AL1) 및 제2 반도체 패턴(AL2)은 배리어층 또는 버퍼층 상에 배치될 수 있다.
- [0072] 베이스층(SUB) 상에 제1 반도체 패턴(AL1) 및 제2 반도체 패턴(AL2)을 커버하는 제1 절연층(12)이 배치된다. 제1 절연층(12)은 유기층 및/또는 무기층을 포함한다. 특히, 제1 절연층(12)은 복수 개의 무기 박막들을 포함할 수 있다. 복수 개의 무기 박막들은 실리콘 나이트라이드층 및 실리콘 옥사이드층을 포함할 수 있다.
- [0073] 제1 절연층(12) 상에 제1 트랜지스터(TFT1)의 제어전극(GE1: 이하, 제1 제어전극) 및 제2 트랜지스터(TFT2)의 제어전극(GE2, 이하, 제2 제어전극)이 배치된다. 제1 절연층(12) 상에 커패시터(CAP)의 제1 전극(E1)이 배치된다. 제1 제어전극(GE1), 제2 제어전극(GE2), 및 제1 전극(E1)은 게이트 라인들(GL, 도 4c 참조)과 동일한 포토 리소그래피 공정에 따라 제조될 수 있다. 다시 말해, 제1 전극(E1)은 게이트 라인들(GL)과 동일한 물질로 구성

되고, 동일한 적층 구조를 갖고, 동일한 층 상에 배치될 수 있다.

- [0074] 제1 절연층(12) 상에 제1 제어전극(GE1) 및 제2 제어전극(GE2) 및 제1 전극(E1)을 커버하는 제2 절연층(14)이 배치된다. 제2 절연층(14)은 유기층 및/또는 무기층을 포함한다. 특히, 제2 절연층(14)은 복수 개의 무기 박막들을 포함할 수 있다. 복수 개의 무기 박막들은 실리콘 나이트라이드층 및 실리콘 옥사이드층을 포함할 수 있다.
- [0075] 제2 절연층(14) 상에 데이터 라인들(DL, 도 4c 참조)이 배치될 수 있다. 제2 절연층(14) 상에 제1 트랜지스터(TFT1)의 입력전극(SE1: 이하, 제1 입력전극) 및 출력전극(DE1: 이하, 제1 출력전극)이 배치된다. 제2 절연층(14) 상에 제2 트랜지스터(TFT2)의 입력전극(SE2: 이하, 제2 입력전극) 및 출력전극(DE2: 이하, 제2 출력전극)이 배치된다. 제1 입력전극(SE1)은 데이터 라인들(DL) 중 대응하는 데이터 라인으로부터 분기된다. 전원 라인(PL, 도 4c 참조)은 데이터 라인들(DL)과 동일한 층 상에 배치될 수 있다. 제2 입력전극(SE2)은 전원 라인(PL)으로부터 분기될 수 있다.
- [0076] 제2 절연층(14) 상에 커패시터(CAP)의 제2 전극(E2)이 배치된다. 제2 전극(E2)은 데이터 라인들(DL) 및 전원 라인(PL)과 동일한 포토리소그래피 공정에 따라 제조될 수 있고, 동일한 물질로 구성되고, 동일한 적층 구조를 갖고, 동일한 층 상에 배치될 수 있다.
- [0077] 제1 입력전극(SE1)과 제1 출력전극(DE1)은 제1 절연층(12) 및 제2 절연층(14)을 관통하는 제1 관통홀(CH1)과 제2 관통홀(CH2)을 통해 제1 반도체 패턴(AL1)에 각각 연결된다. 제1 출력전극(DE1)은 제1 전극(E1)에 전기적으로 연결될 수 있다. 예컨대, 제1 출력전극(DE1)은 제2 절연층(14)을 관통하는 관통홀(미 도시)을 통해 제1 전극(E1)에 연결될 수 있다. 제2 입력전극(SE2)과 제2 출력전극(DE2)은 제1 절연층(12) 및 제2 절연층(14)을 관통하는 제3 관통홀(CH3)과 제4 관통홀(CH4)을 통해 제2 반도체 패턴(AL2)에 각각 연결된다. 한편, 본 발명의 다른 실시예에서 제1 트랜지스터(TFT1)와 제2 트랜지스터(TFT2)는 바텀 게이트 구조로 변형되어 실시될 수 있다.
- [0078] 제2 절연층(14) 상에 제1 입력전극(SE1), 제1 출력전극(DE1), 제2 입력전극(SE2), 및 제2 출력전극(DE2)을 커버하는 제3 절연층(16)이 배치된다. 제3 절연층(16)은 유기층 및/또는 무기층을 포함한다. 특히, 제3 절연층(16)은 평탄면을 제공하기 위해서 유기물질을 포함할 수 있다.
- [0079] 제1 절연층(12), 제2 절연층(14), 및 제3 절연층(16) 중 어느 하나는 화소의 회로 구조에 따라 생략될 수 있다. 제2 절연층(14), 및 제3 절연층(16) 각각은 층간 절연층(interlayer)으로 정의될 수 있다. 층간 절연층은 층간 절연층을 기준으로 하부에 배치된 도전패턴과 상부에 배치된 도전패턴의 사이에 배치되어 도전패턴들을 절연시킨다.
- [0080] 제3 절연층(16) 상에 발광소자층(DP-OLED)이 배치된다. 제3 절연층(16) 상에 화소정의막(PXL) 및 유기발광 다이오드(OLED)가 배치된다. 제3 절연층(16) 상에 애노드(AE)가 배치된다. 애노드(AE)는 제3 절연층(16)을 관통하는 제5 관통홀(CH5)을 통해 제2 출력전극(DE2)에 연결된다. 화소정의막(PXL)에는 개구부(OP)가 정의된다. 화소정의막(PXL)의 개구부(OP)는 애노드(AE)의 적어도 일부분을 노출시킨다.
- [0081] 발광소자층(DP-OLED)은 발광영역(PXA)과 비발광영역(NPXA)을 포함한다. 비발광영역(NPXA)은 발광영역(PXA)을 에워싸울 수 있다. 본 실시예에서 발광영역(PXA)은 애노드(AE)에 대응하게 정의되었다. 그러나, 발광영역(PXA)은 이에 제한되지 않고, 발광영역(PXA)은 광이 발생하는 영역으로 정의되면 충분하다. 발광영역(PXA)은 개구부(OP)에 의해 노출된 애노드(AE)의 일부영역에 대응하게 정의될 수도 있다.
- [0082] 정공 제어층(HCL)은 발광영역(PXA)과 비발광영역(NPXA)에 공통으로 배치될 수 있다. 별도로 도시되지 않았으나, 정공 제어층(HCL)과 같은 공통층은 복수 개의 화소들(PX, 도 4b 참조)에 공통으로 형성될 수 있다.
- [0083] 정공 제어층(HCL) 상에 유기 발광층(EML)이 배치된다. 유기 발광층(EML)은 개구부(OP)에 대응하는 영역에만 배치될 수 있다. 즉, 유기 발광층(EML)은 복수 개의 화소들(PX) 각각에 분리되어 형성될 수 있다.
- [0084] 유기 발광층(EML) 상에 전자 제어층(ECL)이 배치된다. 전자 제어층(ECL) 상에 캐소드(CE)가 배치된다. 캐소드(CE)는 복수 개의 화소들(PX)에 공통적으로 배치된다.
- [0085] 본 실시예에서 패터닝된 유기 발광층(EML)을 예시적으로 도시하였으나, 유기 발광층(EML)은 복수 개의 화소들(PX)에 공통적으로 배치될 수 있다. 이때, 유기 발광층(EML)은 백색 광을 생성할 수 있다. 또한, 유기 발광층(EML)은 다층구조를 가질 수 있다.
- [0086] 본 실시예에서 박막 봉지층(TFE)은 캐소드(CE)를 직접 커버한다. 본 발명의 일 실시예에서, 캐소드(CE)를 커버

하는 캡핑층이 더 배치될 수 있다. 이때 박막 봉지층(TFE)은 캡핑층을 직접 커버한다.

- [0087] 도 5a 내지 도 5c는 본 발명의 일 실시예에 따른 박막 봉지층들(TFE1, TFE2, TFE3)의 단면도들이다. 이하, 도 5a 내지 도 5c를 참조하여 본 발명의 일 실시예들에 따른 박막 봉지층들(TFE1, TFE2, TFE3)을 설명한다.
- [0088] 도 5a에 도시된 것과 같이, 박막 봉지층(TFE1)는 캐소드(CE, 도 8b 참조)에 접촉하는 첫번째 무기 박막(IOL1)을 포함하여 n개의 무기 박막들(IOL1 내지 IOLn)을 포함할 수 있다. 첫번째 무기 박막(IOL1)은 하부 무기 박막으로 정의되고, n개의 무기 박막들(IOL1 내지 IOLn) 중 첫번째 무기 박막(IOL1) 이외의 무기 박막들은 상부 무기 박막들로 정의될 수 있다.
- [0089] 박막 봉지층(TFE1)는 n-1개의 유기 박막들(OL1 내지 OLn)을 포함하고, n-1개의 유기 박막들(OL1 내지 OLn)은 n개의 무기 박막들(IOL1 내지 IOLn)과 교번하게 배치될 수 있다. n-1개의 유기 박막들(OL1 내지 OLn)은 평균적으로 n개의 무기 박막들(IOL1 내지 IOLn)보다 더 큰 두께를 가질 수 있다.
- [0090] n개의 무기 박막들(IOL1 내지 IOLn) 각각은 1개의 물질을 포함하는 단층이거나, 각각이 다른 물질을 포함하는 복층을 가질 수 있다. n-1개의 유기 박막들(OL1 내지 OLn) 각각은 유기 모노머들을 증착하여 형성될 수 있다. 유기 모노머들은 아크릴계 모노머를 포함할 수 있다. 본 발명의 일 실시예에서 박막 봉지층(TFE1)은 n번째 유기 박막을 더 포함할 수 있다.
- [0091] 도 5b 및 도 5c에 도시된 것과 같이, 박막 봉지층들(TFE2, TFE3) 각각에 포함된 무기 박막들은 서로 동일하거나 다른 무기물질을 가질 수 있고, 서로 동일하거나 다른 두께를 가질 수 있다. 박막 봉지층들(TFE2, TFE3) 각각에 포함된 유기 박막들은 서로 동일하거나 다른 유기물질을 가질 수 있고, 서로 동일하거나 다른 두께를 가질 수 있다.
- [0092] 도 5b에 도시된 것과 같이, 박막 봉지층(TFE2)는 순차적으로 적층된 제1 무기 박막(IOL1), 제1 유기 박막(OL1), 제2 무기 박막(IOL2), 제2 유기 박막(OL2), 및 제3 무기 박막(IOL3)을 포함할 수 있다.
- [0093] 제1 무기 박막(IOL1)은 2층 구조를 가질 수 있다. 제1 서브층(S1)은 리튬 플로라이드층일 수 있고, 제2 서브층(S2)은 알루미늄 옥사이드층일 수 있다. 제1 유기 박막(OL1)은 제1 유기 모노머층이고, 제2 무기 박막(IOL2)은 제1 실리콘 나이트라이드층이고, 제2 유기 박막(OL2)은 제2 유기 모노머층이고, 제3 무기 박막(IOL3)은 제2 실리콘 나이트라이드층일 수 있다.
- [0094] 도 5c에 도시된 것과 같이, 박막 봉지층(TFE3)는 순차적으로 적층된 제1 무기 박막(IOL10), 제1 유기 박막(OL1) 및 제2 무기 박막(IOL20)을 포함할 수 있다. 제1 무기 박막(IOL10)은 2층 구조를 가질 수 있다. 제1 서브층(S10)은 리튬 플로라이드층일 수 있고, 제2 서브층(S20)은 실리콘 옥사이드층일 수 있다. 제1 유기 박막(OL1)은 유기 모노머층이고, 제2 무기 박막(IOL20)은 2층 구조를 가질 수 있다. 제2 무기 박막(IOL20)은 서로 다른 증착 환경에서 증착된 제1 서브층(S100)과 제2 서브층(S200)을 포함할 수 있다. 제1 서브층(S100)은 저전원 조건에서 증착되고 제2 서브층(S200)은 고전원 조건에서 증착될 수 있다. 제1 서브층(S100)과 제2 서브층(S200) 각각은 실리콘 나이트라이드층일 수 있다.
- [0095] 도 6a는 본 발명의 일 실시예에 따른 터치감지유닛(TS)의 단면도이다. 도 6b 내지 6e는 본 발명의 일 실시예에 따른 터치감지유닛(TS)의 평면도이다.
- [0096] 도 6a에 도시된 것과 같이, 터치감지유닛(TS)은 제1 도전층(TS-CL1), 제1 절연층(TS-IL1, 이하 제1 터치 절연층), 제2 도전층(TS-CL2), 및 제2 절연층(TS-IL2, 이하 제2 터치 절연층)을 포함한다. 제1 도전층(TS-CL1)은 박막 봉지층(TFE) 상에 직접 배치된다. 제1 도전층(TS-CL1)과 박막 봉지층(TFE) 사이에 플라스틱 필름, 유리기판, 플라스틱 기판이 배치되지 않는다.
- [0097] 제1 도전층(TS-CL1) 및 제2 도전층(TS-CL2) 각각은 단층구조를 갖거나, 제3 방향축(DR3)을 따라 적층된 다층구조를 가질 수 있다. 다층구조의 도전층은 투명 도전층들과 금속층들 중 적어도 2이상을 포함할 수 있다. 다층구조의 도전층은 서로 다른 금속을 포함하는 금속층들을 포함할 수 있다. 투명 도전층은 ITO(indium tin oxide), IZO(indium zinc oxide), ZnO(zinc oxide), ITZO(indium tin zinc oxide), PEDOT, 금속 나노 와이어, 그래핀을 포함할 수 있다. 금속층은 몰리브덴, 은, 티타늄, 구리, 알루미늄, 및 이들의 합금을 포함할 수 있다.
- [0098] 제1 도전층(TS-CL1) 및 제2 도전층(TS-CL2) 각각은 복수 개의 패턴들을 포함한다. 이하, 제1 도전층(TS-CL1)은 제1 도전패턴들을 포함하고, 제2 도전층(TS-CL2)은 제2 도전패턴들을 포함하는 것으로 설명된다. 제1 도전패턴들과 제2 도전패턴들 각각은 터치전극들 및 터치 신호라인들을 포함할 수 있다.

- [0099] 제1 터치 절연층(TS-IL1) 및 제2 터치 절연층(TS-IL2) 각각은 무기물 또는 유기물을 포함할 수 있다. 무기물은 알루미늄 옥사이드, 티타늄 옥사이드, 실리콘 옥사이드, 실리콘옥시나이트라이드, 지르코늄옥사이드, 및 하프늄 옥사이드 중 적어도 하나를 포함할 수 있다. 유기물은 아크릴계 수지, 메타크릴계 수지, 폴리이소프렌, 비닐계 수지, 에폭시계 수지, 우레탄계 수지, 셀룰로오스계 수지, 실록산계 수지, 폴리이미드계 수지, 폴리이미드계 수지 및 페틸렌계 수지 중 적어도 어느 하나를 포함할 수 있다.
- [0100] 제1 터치 절연층(TS-IL1) 및 제2 터치 절연층(TS-IL2) 각각은 단층 또는 다층구조를 가질 수 있다. 제1 터치 절연층(TS-IL1) 및 제2 터치 절연층(TS-IL2) 각각은 무기층 및 유기층 중 적어도 어느 하나를 가질 수 있다. 무기층 및 유기층은 화학 기상 증착 방식에 의해 형성될 수 있다.
- [0101] 본 실시예에서 제1 터치 절연층(TS-IL1) 및 제2 터치 절연층(TS-IL2) 중 적어도 어느 하나는 2.05g/cm³ 내지 2.4g/cm³의 밀도를 갖는 적어도 하나의 무기층을 포함한다. 이에 대한 상세한 설명은 후술한다.
- [0102] 제1 터치 절연층(TS-IL1)은 제1 도전층(TS-CL1) 및 제2 도전층(TS-CL2)을 절연시키면 충분하고 그 형상은 제한되지 않는다. 제1 도전패턴들과 제2 도전패턴들의 형상에 따라 제1 터치 절연층(TS-IL1)의 형상은 변경될 수 있다. 제1 터치 절연층(TS-IL1)은 박막 봉지층(TFE)을 전체적으로 커버하거나, 복수 개의 절연 패턴들을 포함할 수 있다. 복수 개의 절연 패턴들은 후술하는 제1 연결부들(CP1) 또는 제2 연결부들(CP2)에 중첩하면 충분하다.
- [0103] 본 실시예에서 2층형 터치 감지 유닛을 예시적으로 도시하였으나 이에 제한되지 않는다. 단층형 터치 감지 유닛은 도전층 및 도전층을 커버하는 절연층을 포함한다. 도전층은 터치센서들 및 터치센서들에 연결된 터치 신호라인들을 포함한다. 단층형 터치 감지 유닛은 셀프 캡 방식으로 좌표정보를 획득할 수 있다.
- [0104] 도 6b에 도시된 것과 같이, 터치감지유닛(TS)은 제1 터치전극들(TE1-1 내지 TE1-3), 제1 터치전극들에 연결된 제1 터치 신호라인들(SL1-1 내지 SL1-3), 제2 터치전극들(TE2-1 내지 TE2-3), 및 제2 터치전극들(TE2-1 내지 TE2-3)에 연결된 제2 터치 신호라인들(SL2-1 내지 SL2-3)을 포함할 수 있다. 3개의 제1 터치전극들(TE1-1 내지 TE1-3)과 3개의 제2 터치전극들(TE2-1 내지 TE2-3)을 포함하는 터치감지유닛(TS)을 예시적으로 도시하였다.
- [0105] 제1 터치전극들(TE1-1 내지 TE1-3) 각각은 복수 개의 터치 개구부들이 정의된 메쉬 형상을 가질 수 있다. 제1 터치전극들(TE1-1 내지 TE1-3) 각각은 복수 개의 제1 터치 센서부들(SP1)과 복수 개의 제1 연결부들(CP1)를 포함한다. 제1 터치 센서부들(SP1)은 제1 방향(DR1)으로 나열된다. 제1 연결부들(CP1) 각각은 제1 터치 센서부들(SP1)은 중 인접하는 2개의 제1 터치 센서부들(SP1)을 연결한다. 구체적으로 도시하지 않았으나, 제1 터치 신호라인들(SL1-1 내지 SL1-3) 역시 메쉬 형상을 가질 수 있다.
- [0106] 제2 터치전극들(TE2-1 내지 TE2-3)은 제1 터치전극들(TE1-1 내지 TE1-3)과 절연 교차한다. 제2 터치전극들(TE2-1 내지 TE2-3) 각각은 복수 개의 터치 개구부들이 정의된 메쉬 형상을 가질 수 있다. 제2 터치전극들(TE2-1 내지 TE2-3) 각각은 복수 개의 제2 터치 센서부들(SP2)과 복수 개의 제2 연결부들(CP2)를 포함한다. 제2 터치 센서부들(SP2)은 제2 방향(DR2)으로 나열된다. 제2 연결부들(CP2) 각각은 제2 터치 센서부들(SP2)은 중 인접하는 2개의 제2 터치 센서부들(SP2)을 연결한다. 제2 터치 신호라인들(SL2-1 내지 SL2-3) 역시 메쉬 형상을 가질 수 있다.
- [0107] 제1 터치전극들(TE1-1 내지 TE1-3)과 제2 터치전극들(TE2-1 내지 TE2-3)은 정전결합된다. 제1 터치전극들(TE1-1 내지 TE1-3)에 터치 감지 신호들이 인가됨에 따라 제1 터치 센서부들(SP1)과 제2 터치 센서부들(SP2) 사이에 커패시터들이 형성된다.
- [0108] 복수 개의 제1 터치 센서부들(SP1), 복수 개의 제1 연결부들(CP1), 및 제1 터치 신호라인들(SL1-1 내지 SL1-3), 복수 개의 제2 터치 센서부들(SP2), 복수 개의 제2 연결부들(CP2), 및 제2 터치 신호라인들(SL2-1 내지 SL2-3) 중 일부는 도 6a에 도시된 제1 도전층(TS-CL1)을 패터닝하여 형성하고, 다른 일부는 도 6a에 도시된 제2 도전층(TS-CL2)을 패터닝하여 형성할 수 있다.
- [0109] 다른 층 상에 배치된 도전 패턴들을 전기적으로 연결하기 위해, 도 6a에 도시된 제1 터치 절연층(TS-IL1)을 관통하는 콘택홀을 형성할 수 있다. 이하, 도 6c 내지 도 6e를 참조하여 일 실시예에 따른 터치감지유닛(TS)을 설명한다.
- [0110] 도 6c에 도시된 것과 같이, 박막 봉지층(TFE) 상에 제1 도전패턴들이 배치된다. 제1 도전패턴들은 브릿지 패턴들(CP2)을 포함할 수 있다. 브릿지 패턴들(CP2)이 박막 봉지층(TFE) 상에 직접 배치된다. 표시영역(DA)을 커버하는 박막 봉지층(TFE)을 예시적으로 도시하였다. 브릿지 패턴들(CP2)은 도 6b에 도시된 제2 연결부들(CP2)에 대응한다.

- [0111] 도 6d에 도시된 것과 같이, 박막 봉지층(TFE) 상에 브릿지 패턴들(CP2)을 커버하는 제1 터치 절연층(TS-IL1)이 배치된다. 제1 터치 절연층(TS-IL1)에는 브릿지 패턴들(CP2)을 부분적으로 노출시키는 콘택홀들(CH)이 정의된다. 포토리소그래피 공정에 의해 콘택홀들(CH)이 형성될 수 있다.
- [0112] 도 6e에 도시된 것과 같이, 제1 터치 절연층(TS-IL1) 상에 제2 도전패턴들이 배치된다. 제2 도전패턴들은 복수 개의 제1 터치 센서부들(SP1), 복수 개의 제1 연결부들(CP1), 및 제1 터치 신호라인들(SL1-1 내지 SL1-3), 복수 개의 제2 터치 센서부들(SP2) 및 제2 터치 신호라인들(SL2-1 내지 SL2-3)을 포함할 수 있다. 별도로 도시하지 않았으나, 제1 터치 절연층(TS-IL1) 상에 제2 도전패턴들을 커버하는 제2 터치 절연층(TS-IL2)이 배치된다.
- [0113] 본 발명의 일 실시예에서 제1 도전패턴들은 제1 터치전극들(TE1-1 내지 TE1-3) 및 제1 터치 신호라인들(SL1-1 내지 SL1-3)을 포함할 수 있다. 제1 도전패턴들은 제2 터치전극들(TE2-1 내지 TE2-3) 및 제2 터치 신호라인들(SL2-1 내지 SL2-3)을 포함할 수 있다. 이때, 제1 터치 절연층(TS-IL1)에는 콘택홀들(CH)이 정의되지 않는다.
- [0114] 또한, 본 발명의 일 실시예에서 제1 도전패턴들과 제2 도전패턴들은 서로 바뀔 수 있다. 즉, 제2 도전패턴들이 브릿지 패턴들(CP2)을 포함할 수 있다.
- [0115] 도 7a는 도 6a의 AA영역의 부분 확대도이다. 도 7b는 도 7a의 부분 단면도이다. 도 7c는 도 6a의 부분 단면도이다. 이하, 도 7a 내지 도 7c를 참조하여 표시모듈(DM)에 대해 좀 더 상세히 설명한다.
- [0116] 도 7a에 도시된 것과 같이, 제1 터치 센서부(SP1)는 비발광영역(NPXA)에 중첩한다. 제1 터치 센서부(SP1)는 제1 방향(DR1)으로 연장된 복수 개의 제1 세로부들(SP1-C)과 제2 방향(DR2)으로 연장된 복수 개의 제1 가로부들(SP1-L)을 포함한다. 상기 복수 개의 제1 세로부들(SP1-C)과 상기 복수 개의 제1 가로부들(SP1-L)은 메쉬선으로 정의될 수 있다. 메쉬선의 선폭은 수 마이크로일 수 있다.
- [0117] 복수 개의 제1 세로부들(SP1-C)과 복수 개의 제1 가로부들(SP1-L)은 서로 연결되어 복수 개의 터치 개구부들(TS-OP)을 형성한다. 다시 말해, 제1 터치 센서부(SP1)는 복수 개의 터치 개구부들(TS-OP)을 구비한 메쉬 형상을 갖는다. 터치 개구부들(TS-OP)이 발광영역들(PXA)에 일대일 대응하는 것으로 도시하였으나, 이에 제한되지 않는다. 하나의 터치 개구부(TS-OP)는 2 이상의 발광영역들(PXA)에 대응할 수 있다.
- [0118] 별도로 도시하지 않았으나, 제1 연결부들(CP1), 제1 터치 신호라인들(SL1-1 내지 SL1-3), 제2 터치 센서부들(SP2), 제2 연결부들(CP2), 및 제2 터치 신호라인들(SL2-1 내지 SL2-3) 역시 가로부들과 세로부들을 포함할 수 있다.
- [0119] 도 7b 및 도 7c에 도시된 것과 같이, 박막 봉지층(TFE) 상에 제2 연결부들(CP2)이 직접 배치된다. 박막 봉지층(TFE) 상에 제2 연결부들(CP2)을 커버하는 제1 터치 절연층(TS-IL1)이 직접 배치된다. 제1 터치 절연층(TS-IL1)은 적어도 표시영역(DA)에 중첩한다. 제1 터치 절연층(TS-IL1) 상에 제1 터치 센서부들(SP1), 제2 터치 센서부들(SP2), 및 제2 연결부들(CP2)이 직접 배치된다.
- [0120] 제2 터치 절연층(TS-IL2)은 제1 터치 절연층(TS-IL1) 상에 직접 배치되어 제1 터치 센서부들(SP1), 제2 터치 센서부들(SP2), 및 제2 연결부들(CP2)을 커버한다. 제2 터치 절연층(TS-IL2)은 적어도 표시영역(DA)에 중첩한다.
- [0121] 도 7b 및 도 7c에는 각각이 3층 구조를 갖는 제1 터치 센서부들(SP1), 제1 연결부들(CP1), 제2 터치 센서부들(SP2), 및 제2 연결부들(CP2)이 예시적으로 도시되었다. 제1 터치 센서부들(SP1), 제1 연결부들(CP1), 제2 터치 센서부들(SP2), 및 제2 연결부들(CP2) 각각은 티타늄/알루미늄/티타늄의 3층 구조를 가질 수 있다.
- [0122] 도 8a는 표시장치(DD)에 발생한 기포불량을 도시한 단면도이다. 도 8b는 표시장치(DD)에 발생한 기포불량을 나타낸 사진이다. 도 9는 막 밀도에 따른 기포불량을 나타낸 그래프이다.
- [0123] 도 2에 도시된 표시장치(DD)와 동일한 표시장치에 대해 혹한 조건의 신뢰성 평가를 진행하였다. 80도 내지 90도의 온도 및 80% 내지 90% 습도 조건에서 신뢰성 평가가 진행되었다.
- [0124] 도 8a 및 도 8b에 도시된 것과 같이, 윈도우(WM)와 제3 접착부재(AM3)의 계면에 기포가 포집되었다. 기포의 대부분은 질소와 수소인 것으로 조사되었다. 질소와 수소가 기포의 약 80% 내지 약 90%를 이루었다. 기포는 이산화탄소, 일산화탄소, 메탄을 미량 포함하는 것으로 분석되었다.
- [0125] 실험 1 내지 8에 따른 샘플을 제작하여 혹한 조건의 신뢰성을 평가하였다. 실험결과는 아래의 표 1과 같다.

표 1

[0126]

	제1 도전층	제1 터치 절연층 (무기층)	제2 도전층	제2 터치 절연층 (유기층)	기포 발생
실험1	X	X	X	X	X
실험2	0	0	0	0	0
실험3	0	0	0	X	0
실험4	0	0	X	X	0
실험5	0	X	X	X	X
실험6	X	0	X	X	0
실험7	X	0	X	X	X
실험8	X	X	X	0	X

[0127]

상기 실험 1 내지 6은 도 2에 도시된 표시장치를 기준으로 진행되었다. 다만, 터치감지유닛(TS, 도 6a 참조)의 구조만 서로 상이하였다. 실험 1은 터치감지유닛(TS)이 생략되었고, 실험 2 내지 실험 6은 제1 도전층, 제1 터치 절연층(무기층), 제2 도전층, 제2 터치 절연층(유기층) 중 일부가 생략되었다.

[0128]

실험 7은 단층의 무기층이 형성된 유리기판을 표시모듈(DM, 도 2 참조) 대신에 적용하였고, 실험 8은 단층의 유기층이 형성된 유리기판을 표시모듈(DM) 대신에 적용하였다.

[0129]

상기 실험 1 내지 8의 제1 터치 절연층(무기층)은 화학 기상 증착 공정(chemical vapor deposition: PECVD)을 통해 형성된 1.90g/cm³ 실리콘 나이트라이드층이 적용되었고, 유기층은 슬릿 코팅법을 통해 형성된 아크릴계열 유기층이 적용되었다.

[0130]

실험 2-4, 6에서 기포가 발생된 것에 비추어, 기포 발생은 무기층과 연관되는 것을 알 수 있다. 실험 6과 7을 비교하면, 기포는 무기막을 단일 조건으로 발생하는 것이 아니고, 박막 봉지층과 연관된다는 것을 알 수 있다.

[0131]

실험 2-4, 6에서 발생한 기포의 양에 근거할 때, 상기 기포는 외부에서 진입한 것이 아니며, 무기층의 형성 과정에서 생성된 시드(seed)가 유기물과 반응하여 생성된 것으로 추정된다.

[0132]

실험 2와 실험 3에 따른 샘플에 대해 추가 실험을 실시하였다. 실험 2와 실험 3에 따른 샘플에 대해 기포 발생 시간을 측정하였다.

표 2

[0133]

	24(시간)	120(시간)	168(시간)	264(시간)	336(시간)	500(시간)
실험3	0/4	3/4	4/4	4/4	4/4	4/4
실험2	3/4	4/4	4/4	4/4	4/4	4/4

[0134]

각각 4개의 샘플에 대해 신뢰성 평가하였다. 실험 3의 샘플들은 24시간 이후에 기포가 발생하지 않았으나, 실험 2의 4개의 샘플들 중 3개의 샘플에 기포가 발생하였다.

[0135]

상기 표 2의 실험결과에 따르면, 유기층은 기포의 발생을 촉진시킨다는 것을 알 수 있다. 상기 시드가 유기층과 반응하는 것으로 추정된다.

[0136]

아래 표 3과 같이, 실험 9와 실험 10에 따른 샘플에 대해 추가 실험을 실시하였다. 실험 9와 실험 10에 따른 샘플에 대해 기포 발생 시간을 측정하였다.

표 3

[0137]

	24시간	48시간	72시간	196시간	360시간	500시간
실험9	0/5	0/5	1/5	1/5	2/5	2/5
실험10	0/5	1/5	1/5	2/5	2/5	2/5

[0138]

실험 9와 실험 10 각각의 샘플은 표 1의 실험2의 샘플과 동일한 구조를 갖는다. 즉, 실험 9와 실험 10 각각의 샘플은 도 2에 도시된 표시장치와 동일한 구조를 갖는다. 샘플 9는 제2 접착부재(AM2) 및 제3 접착부재(AM3)에 3M 제조사의 OCA를 적용하였고, 샘플 10은 제2 접착부재(AM2) 및 제3 접착부재(AM3)에 TMS 제조사의 OCA를 적용

하였다. 제조사 마다 OCA의 조성이 다르다.

- [0139] 상기 표 3의 실험결과에 따르면, 접착부재의 조성에 따라 발생하는 기포의 시간이 다르다는 것을 알 수 있다. 별도로 첨부되지 않았으나, 동일한 시간동안 발생한 기포의 양 역시 접착부재의 조성에 따라 다른 것을 알 수 있다.
- [0140] 무기층의 밀도를 달리한 샘플들을 제작하여 신뢰성 평가를 진행하였다. 실험 2와 동일한 구조의 샘플을 제작하되, 샘플마다 무기층의 밀도만 다르게 적용하였다.
- [0141] 일반적으로 실리콘 나이트라이드층은 실란(SiH_4), 질소(N_2), 수소(H_2), 및 암모니아(NH_3)의 혼합가스를 이용하여 화학 기상 증착 공정을 통해 형성된다. 실란(SiH_4)과 수소(H_2)의 유량은 실리콘 나이트라이드층의 밀도에 영향을 미친다. 기타, 파워, 챔버 내 기압이 실리콘 나이트라이드층의 밀도에 영향을 미칠 수 있다. 다른 인자는 동일하게 조절하고, 실란(SiH_4)의 유량을 조절하여 샘플들에 따라 밀도가 다른 무기층을 형성하였다.
- [0142] 도 9a의 그래프는 막 밀도에 따른 기포불량을 나타낸다. 실리콘 나이트라이드층의 막밀도가 $2.05\text{g}/\text{cm}^3$ 이상인 표시장치 샘플에서는 기포가 발생하지 않았다.
- [0143] 실리콘 나이트라이드층을 형성하는 과정에서 발생한 시드가 고밀도의 실리콘 나이트라이드층에 의해 밀봉되기 때문에, 막밀도가 $2.05\text{g}/\text{cm}^3$ 이상인 표시장치 샘플에서는 시드와 유기물이 반응하지 않으므로, 기포가 발생하지 않는 것으로 추정된다.
- [0144] 막 밀도가 $2.05\text{g}/\text{cm}^3$ 미만인 무기막을 포함하는 표시장치에 있어서, 상기 시드들이 저밀도의 무기막을 투과하여 제2 터치 절연층(TS-IL2) 및 유기 접착층들(AM2, AM3, 도 2 참조)에 도달한다. 상기 시드들이 제2 터치 절연층(TS-IL2) 및 유기 접착층들(AM2, AM3)과 반응함으로써 기포가 생성된 것으로 추정된다.
- [0145] 제2 터치 절연층(TS-IL2)에서 생성된 기포들은 제2 접착부재(AM2), 광학부재(LM) 및 제3 접착부재(AM3)를 통과하여 윈도우(WM)와 제3 접착부재(AM3)의 계면에 포집된다. 제2 접착부재(AM2) 및 제3 접착부재(AM3)에서 생성된 기포 역시 윈도우(WM)와 제3 접착부재(AM3)의 계면에서 포집된다.
- [0146] 한편, 무기층의 밀도가 증가할수록 플렉서블리티가 감소하기 때문에 무기층의 밀도는 $2.4\text{g}/\text{cm}^3$ 이하인 것이 바람직하다. 외부에서 인가된 스트레스에 의한 무기층의 크랙을 방지하기 위함이다.
- [0147] 본 발명의 일 실시예에서 도 6a를 참조하여 설명한 제1 터치 절연층(TS-IL1)과 제2 터치 절연층(TS-IL2) 중 적어도 어느 하나는 $2.05\text{g}/\text{cm}^3$ 내지 $2.4\text{g}/\text{cm}^3$ 의 밀도를 갖는 무기층을 포함하는 것이 바람직하다. 상술한 기포 발생을 억제하는 동시에 제1 터치 절연층(TS-IL1)과 제2 터치 절연층(TS-IL2)의 크랙을 방지할 수 있다.
- [0148] 본 발명의 일 실시예에서 제1 터치 절연층(TS-IL1)과 제2 터치 절연층(TS-IL2) 각각이 상술한 밀도의 실리콘 나이트라이드층을 포함할 수 있다.
- [0149] 본 발명의 일 실시예에서 제1 터치 절연층(TS-IL1)이 상술한 밀도의 실리콘 나이트라이드층을 포함할 수 있다. 이때, 제2 터치 절연층(TS-IL2)은 유기층인 것이 바람직하다. 제2 터치 절연층(TS-IL2)에 상술한 밀도 미만의 무기층을 형성하면 제2 터치 절연층(TS-IL2)을 형성하는 과정에서 기포가 발생할 수 있다. 기포의 발생을 방지하며 플렉서블리티를 향상시키기 위해 제2 터치 절연층(TS-IL2)은 유기층인 것이 바람직하다.
- [0150] 본 발명의 일 실시예에서 제2 터치 절연층(TS-IL2)이 상술한 밀도의 실리콘 나이트라이드층을 포함할 수 있다. 제2 터치 절연층(TS-IL2)이 다층구조를 갖는 경우, 최상층에 상술한 밀도의 실리콘 나이트라이드층이 배치되는 것이 바람직하다. 이때, 제1 터치 절연층(TS-IL1)은 유기층 및/또는 무기층을 포함할 수 있다.
- [0152] 도 10a는 본 발명의 일 실시예에 따른 표시장치(DD-2)의 단면도이다. 도 10b는 본 발명의 일 실시예에 따른 표시장치(DD-2)의 단면의 확대도이다. 도 11은 본 발명의 일 실시예에 따른 표시장치(DD-3)의 단면도이다. 도 1 내지 도 9를 참조하여 설명한 구성과 동일한 구성에 대한 상세한 설명은 생략한다.
- [0153] 도 10a 및 도 10b에 도시된 것과 같이, 표시장치(DD-2)는 보호필름(PM), 표시모듈(DM-1), 터치패널(TSP), 윈도우(WM), 제1 접착부재(AM1), 제2 접착부재(AM2), 및 제3 접착부재(AM3)를 포함한다. 표시모듈(DM-1)은 유기발광 표시패널(DP) 및 반사방지층(RPL)을 포함할 수 있다. 반사방지층(RPL)은 유기발광 표시패널(DP) 상에 직접 배치된다.

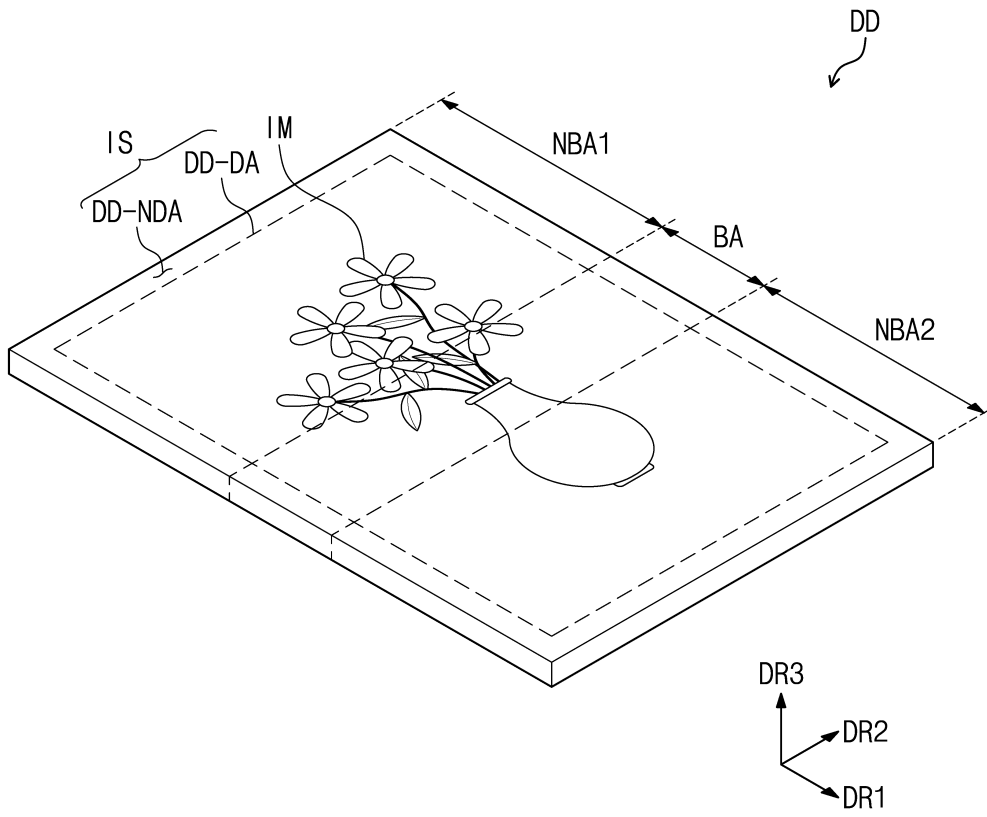
- [0154] 반사방지층(RPL)은 각각이 표시영역(DA)과 비표시영역(NDA)에 중첩하는 도전층(RPL-ML1, RPL-ML2) 및 각각이 표시영역(DA)과 비표시영역(NDA)에 중첩하는 절연층들(RPL-IL1, RPL-IL2)을 포함할 수 있다. 2개의 도전층(RPL-ML1, RPL-ML2)과 2개의 절연층들(RPL-IL1, RPL-IL2)을 포함하는 반사방지층(RPL)을 예시적으로 도시하였다.
- [0155] 도전층(RPL-ML1, RPL-ML2)과 절연층들(RPL-IL1, RPL-IL2)은 교번하게 적층될 수 있다. 적층 순서는 특별히 제한되지 않는다. 제1 도전층(RPL-ML1)은 흡수율이 약 30%이상인 금속을 포함할 수 있다. 제1 도전층(RPL-ML1)은 굴절률(n)이 약 1.5 내지 7 사이이고, 흡수 계수(k)가 약 1.5 내지 7 사이의 물질일 수 있다. 제1 도전층(RPL-ML1)은 크롬(Cr), 몰리브덴(Mo), 텅스텐(W), 티타늄(Ti), 니켈(Ni), 코발트(Co), 산화구리(CuO), 질화티타늄(TiNx) 및 황화니켈(NiS) 중 어느 하나 이상을 포함할 수 있다. 제1 도전층(RPL-ML1)은 상술한 물질 중 어느 하나를 포함하는 금속층일 수 있다. 제2 도전층(RPL-ML2) 역시 상술한 금속들을 포함할 수 있다.
- [0156] 제1 절연층(RPL-IL1) 및 제2 절연층(RPL-IL2)은 실리콘 옥사이드(SiO2), 산화티타늄(TiO2), 불소화리튬(LiF), 불화칼슘(CaF2), 불화마그네슘(MgF2), 실리콘 나이트라이드(SiNx), 산화탄탈륨(Ta2O5), 산화나이오븀(Nb2O5), 실리콘카본나이트라이드(SiCN), 산화몰리브덴(MoOx), 산화철(FeOx) 및 산화크롬(CrOx) 중 선택된 어느 하나로 형성될 수 있다. 외부로부터 입사된 광(OL)은 제1 도전층(RPL-ML1)으로부터 일부 반사되고(이하, 제1 반사광(RL1)), 제2 도전층(RPL-ML2)으로부터 일부 반사된다(제2 반사광(RL2)).
- [0157] 제1 절연층(RPL-IL1)은 제1 반사광(RL1)과 제2 반사광(RL2)의 위상 차이가 약 180° 가 되도록 제1 절연층(RPL-IL1)을 통과하는 광의 위상을 조절한다. 그에 따라 제1 반사광(RL1)과 제2 반사광(RL2)은 상쇄된다.
- [0158] 제1 도전층(RPL-ML1), 제2 도전층(RPL-ML2), 제1 절연층(RPL-IL1), 및 제2 절연층(RPL-IL2)의 두께, 재료 등은 제1 반사광(RL1)과 제2 반사광(RL2)이 상쇄 간섭되는 조건을 만족하도록 선택될 수 있고, 특별히 제한되지 않는다. 별도로 도시하지 않았으나, 반사방지층(RPL)은 블랙매트릭스(BM)를 더 포함할 수 있다.
- [0159] 반사방지층(RPL)을 형성하는 과정에서 기포가 발생하는 것을 방지하기 위해 제1 절연층(RPL-IL1) 및 제2 절연층(RPL-IL2) 중 적어도 하나는 2.05g/cm³ 내지 2.4g/cm³의 밀도를 갖는 무기층을 포함할 수 있다. 제1 절연층(RPL-IL1) 및 제2 절연층(RPL-IL2)이 상술한 밀도의 실리콘 나이트라이드층을 포함할 수 있다.
- [0160] 도 11에 도시된 것과 같이, 표시장치(DD-2)는 보호필름(PM), 표시모듈(DM-2), 윈도우(WM), 제1 접착부재(AM1), 및 제2 접착부재(AM2)를 포함한다. 표시모듈(DM-2)은 유기발광 표시패널(DP), 터치감지유닛(TS), 반사방지층(RPL)을 포함할 수 있다. 터치감지유닛(TS)은 유기발광 표시패널(DP) 상에 직접 배치되고, 반사방지층(RPL)은 터치감지유닛(TS) 상에 직접 배치된다.
- [0161] 터치감지유닛(TS)은 도 1 내지 도 9를 참조하여 설명한 것과 동일한 구성을 갖고, 반사방지층(RPL)은 도 10a 및 도 10b를 참조하여 설명한 것과 동일한 구성을 가질 수 있다.
- [0162] 이상에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자 또는 해당 기술 분야에 통상의 지식을 갖는 자라면, 후술될 특허청구범위에 기재된 본 발명의 사상 및 기술 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.
- [0163] 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허청구범위에 의해 정하여져야만 할 것이다.

부호의 설명

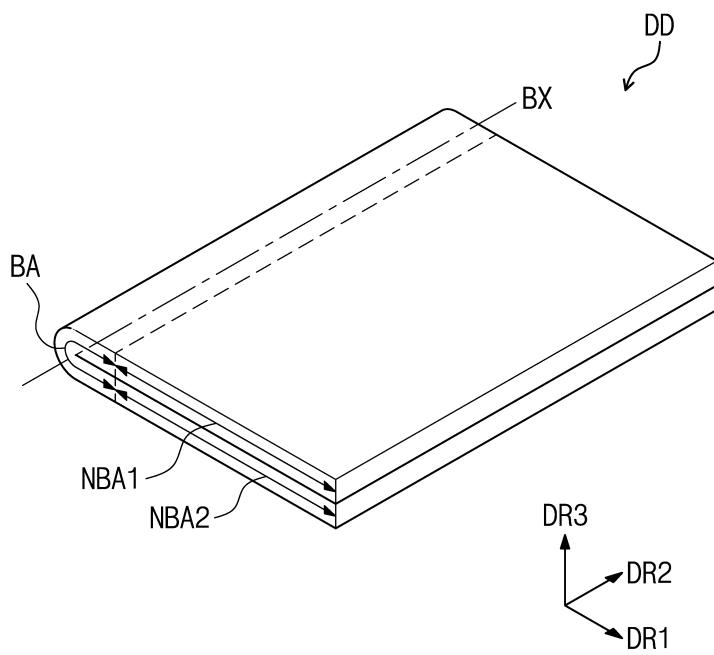
- [0164] DD: 표시장치 DA: 표시영역
- NDA: 비표시영역 WM: 윈도우
- DM: 표시모듈 PM: 보호필름

도면

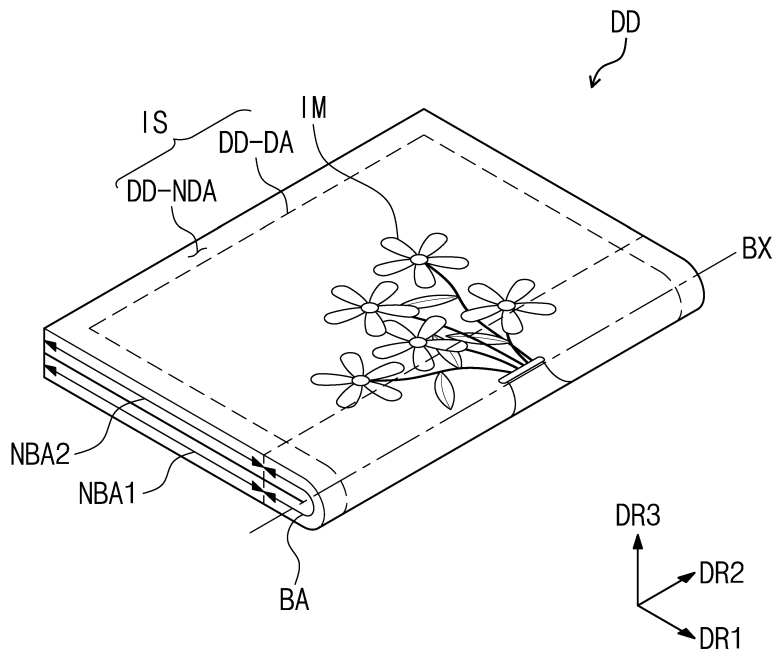
도면1a



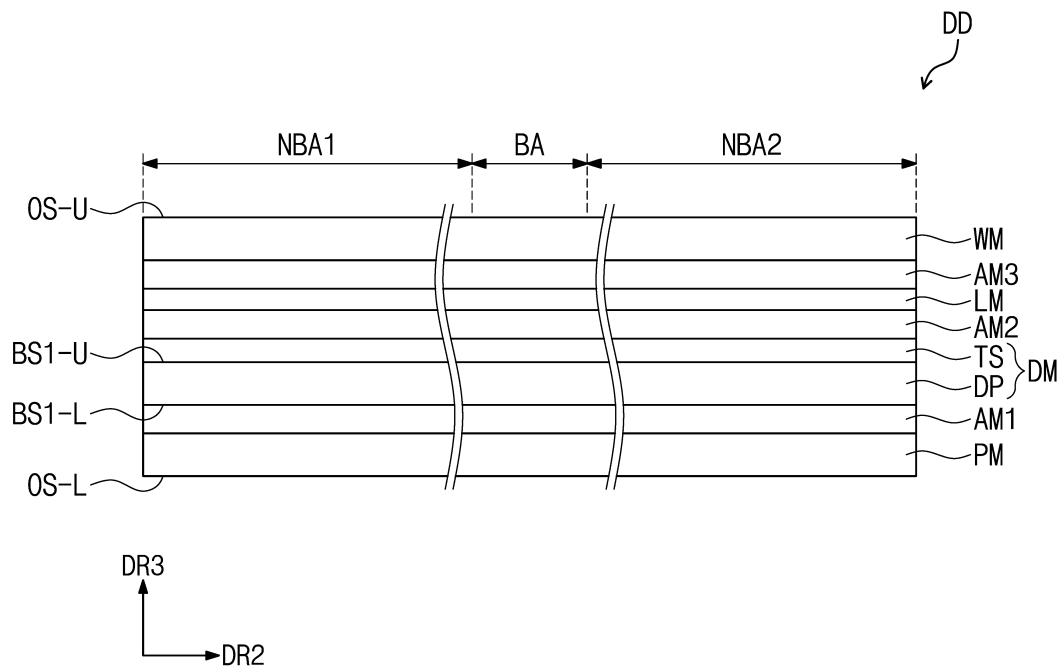
도면1b



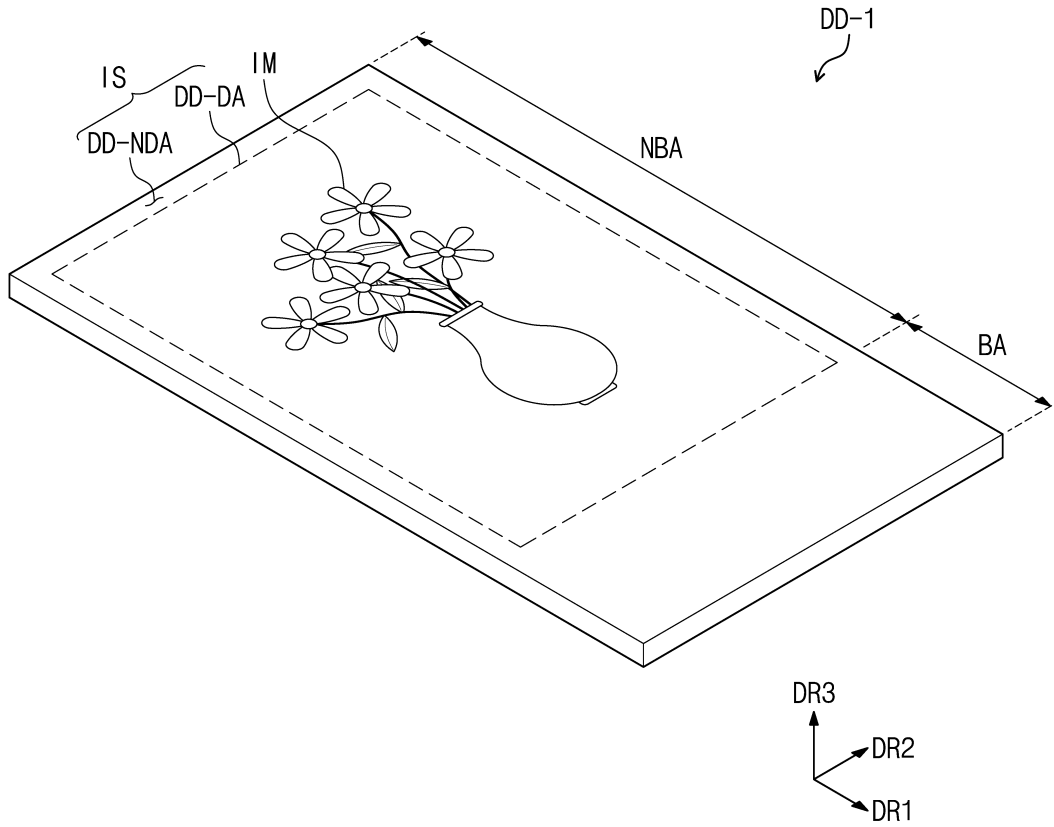
도면1c



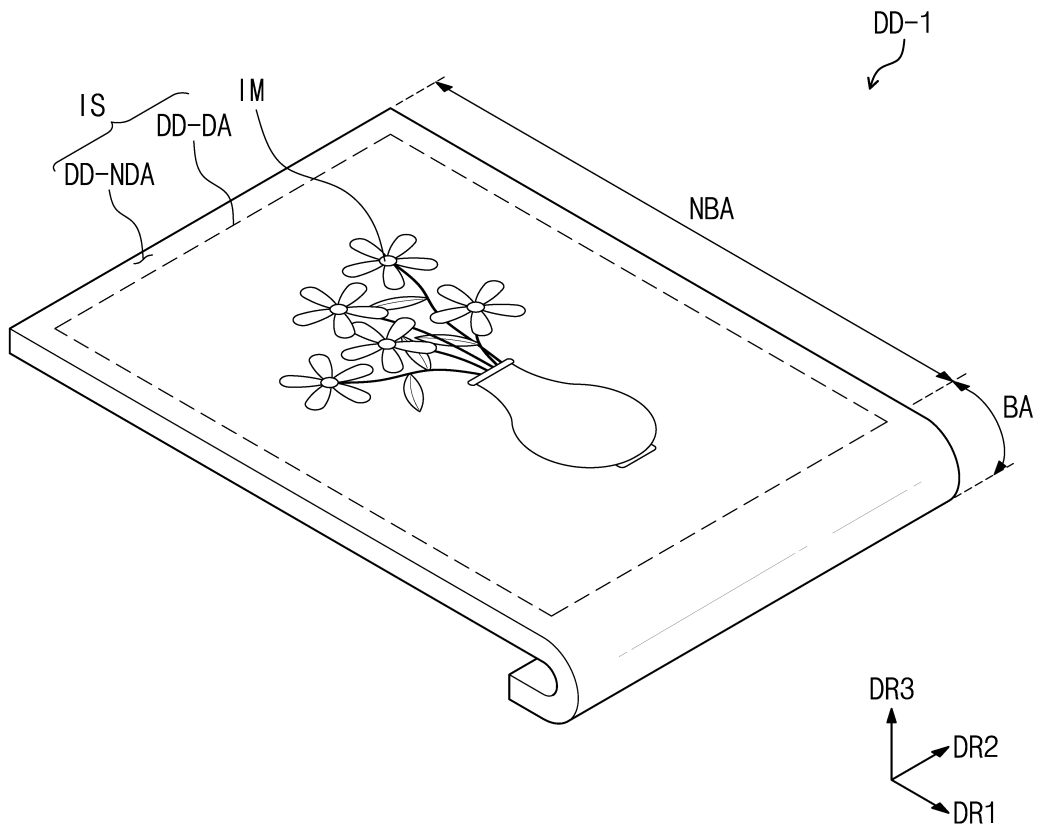
도면2



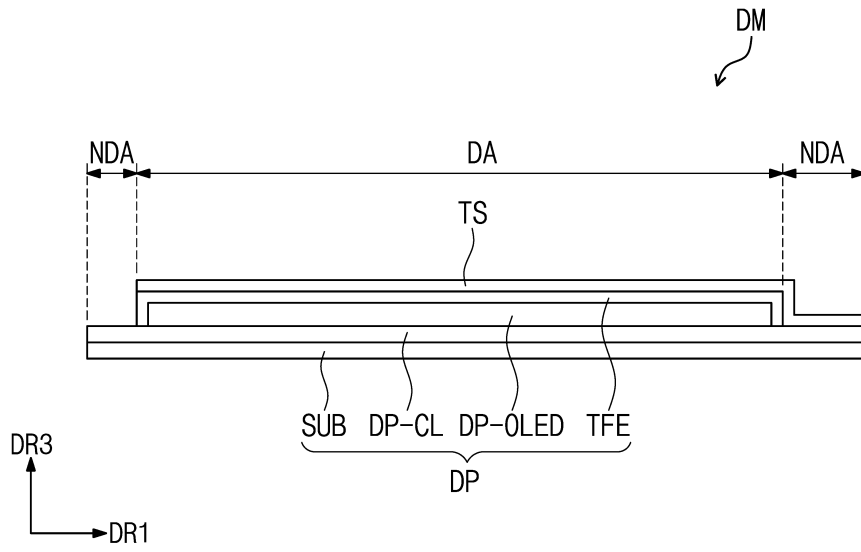
도면3a



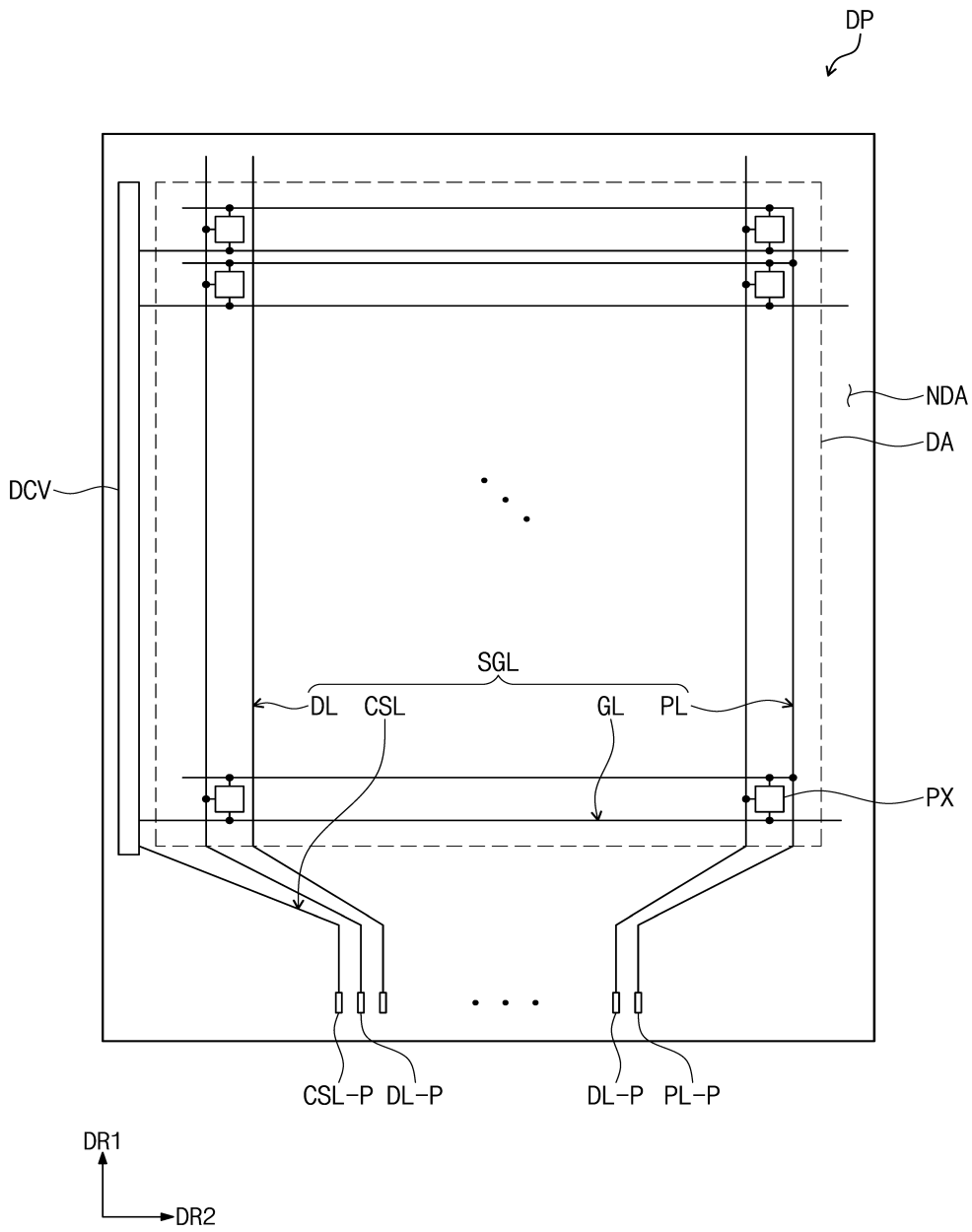
도면3b



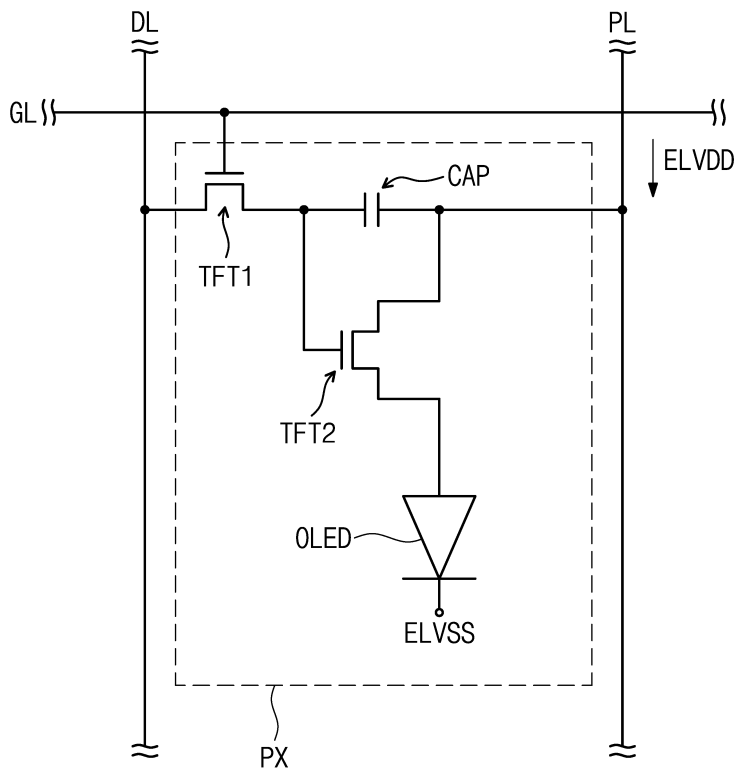
도면4a



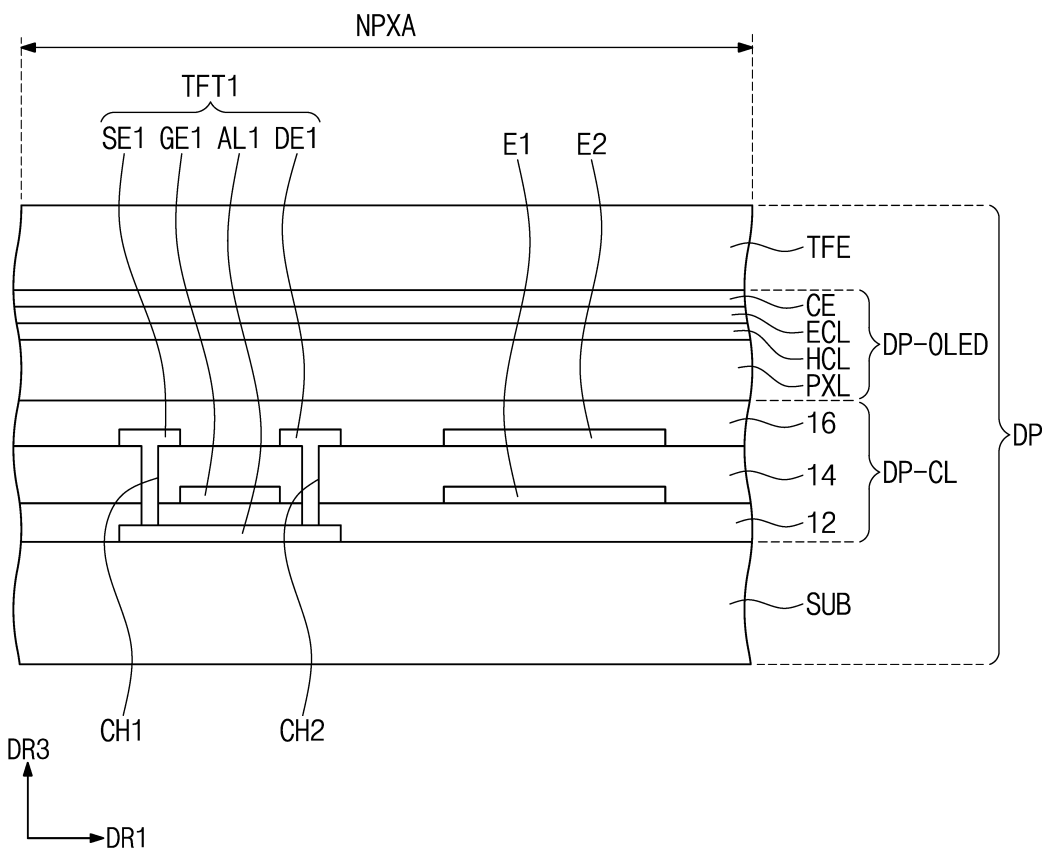
도면4b



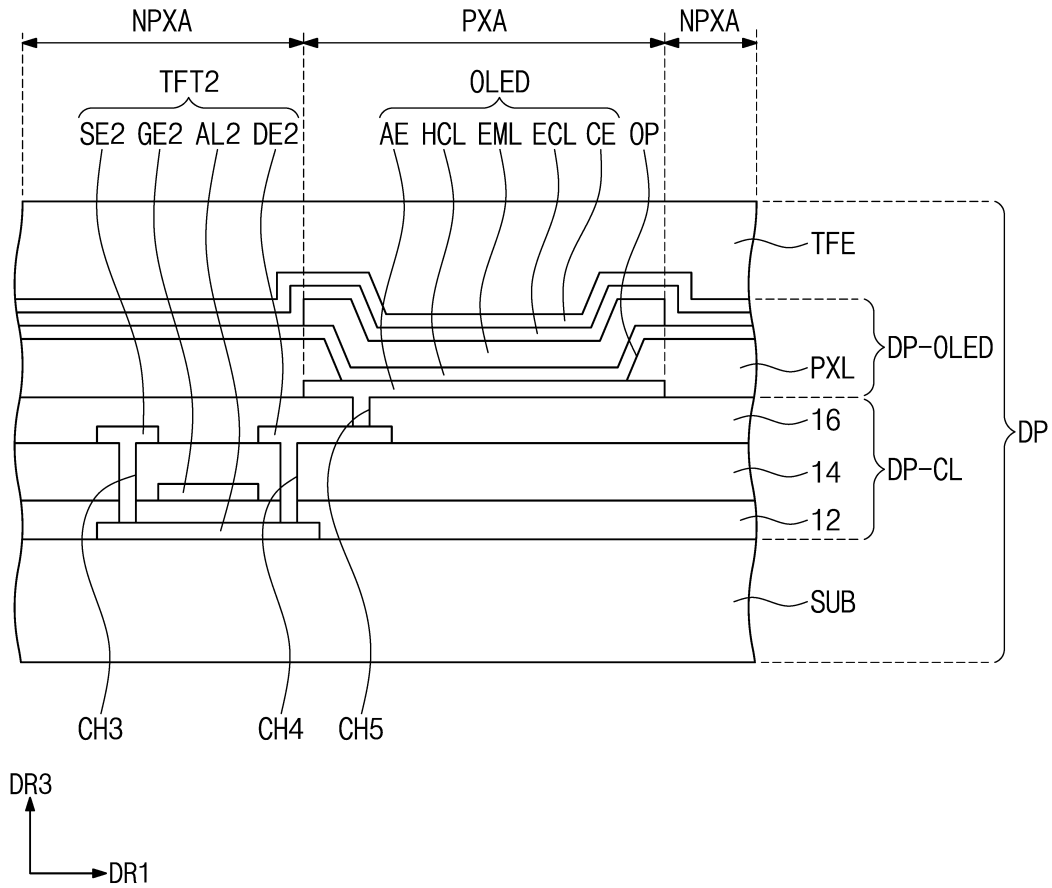
도면4c



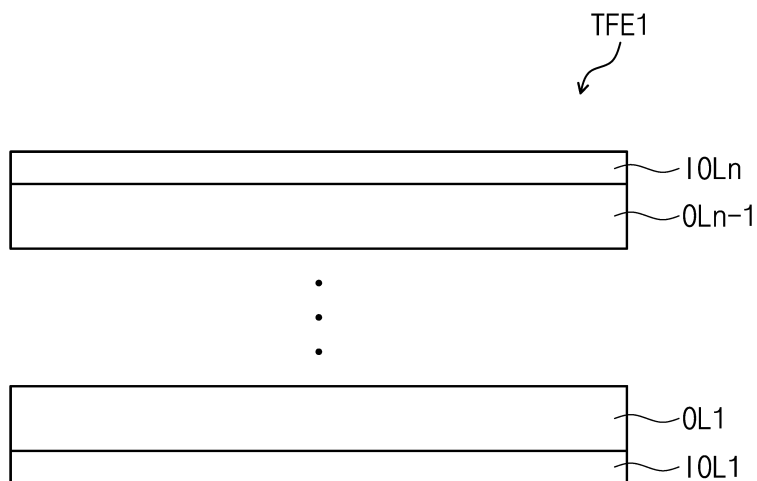
도면4d



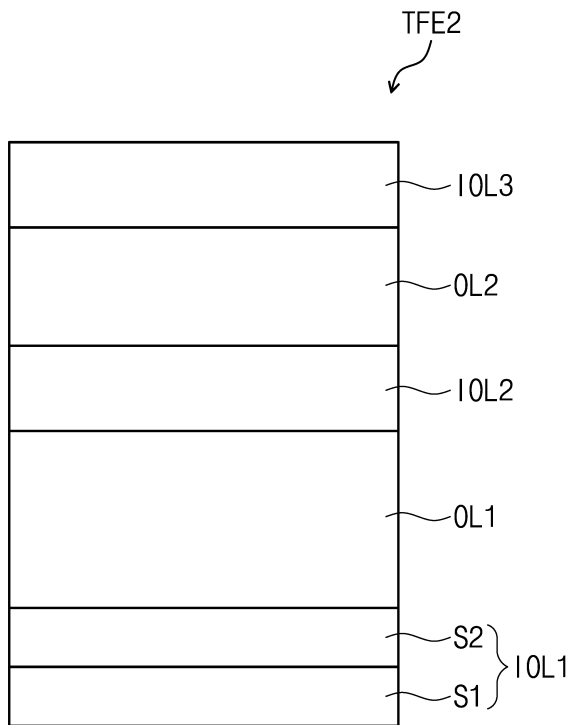
도면4e



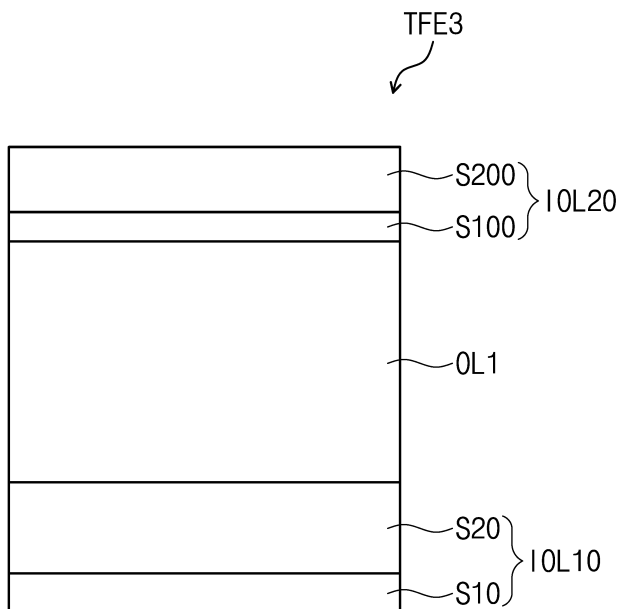
도면5a



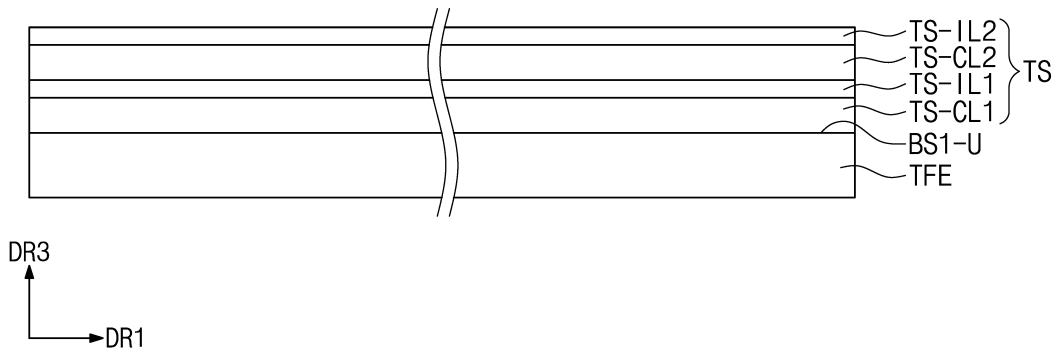
도면5b



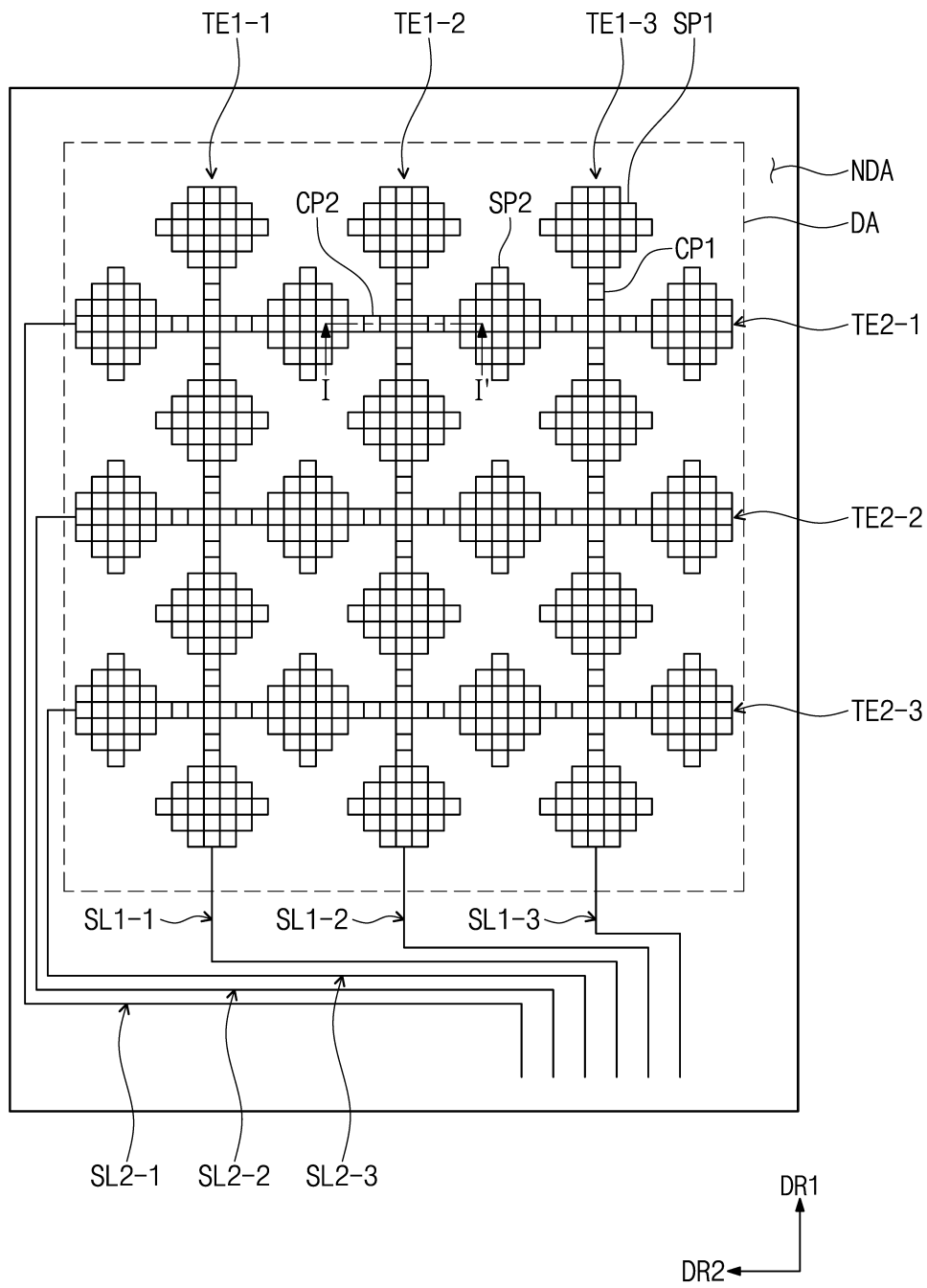
도면5c



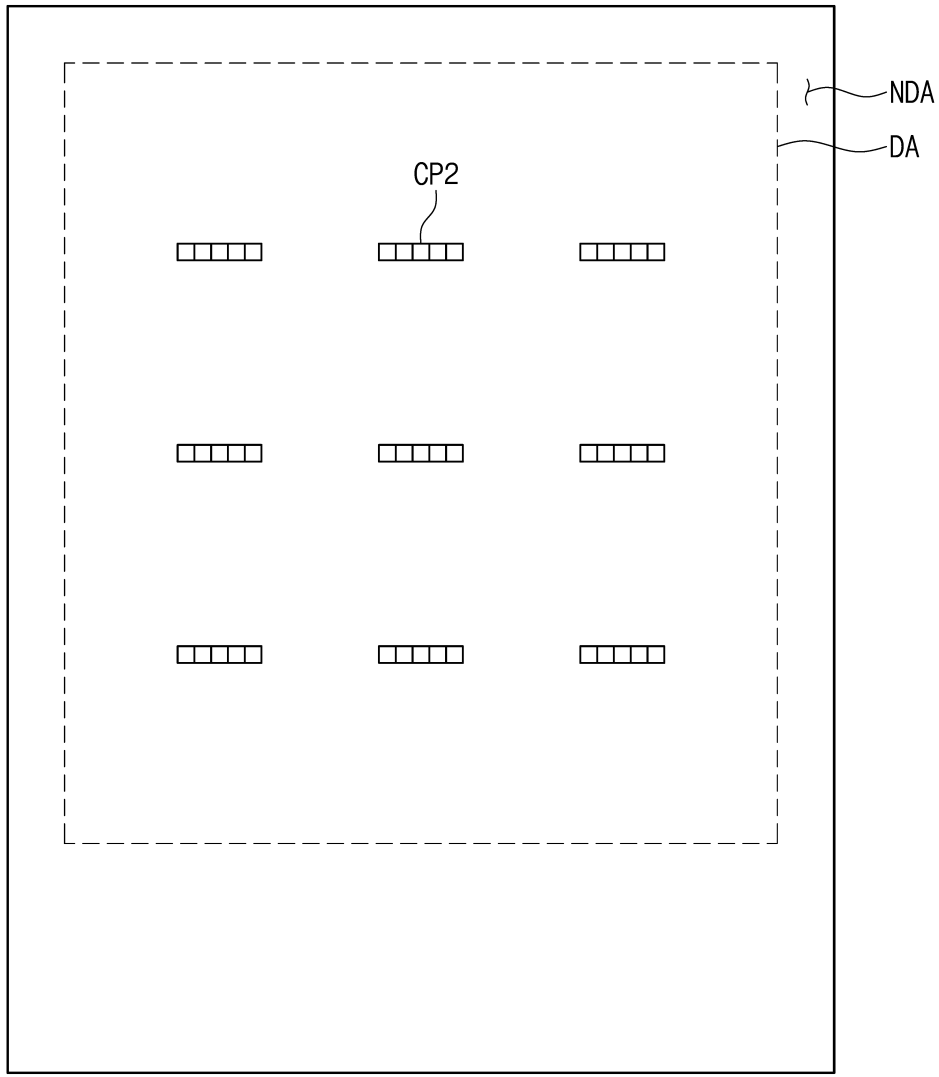
도면6a



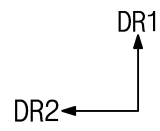
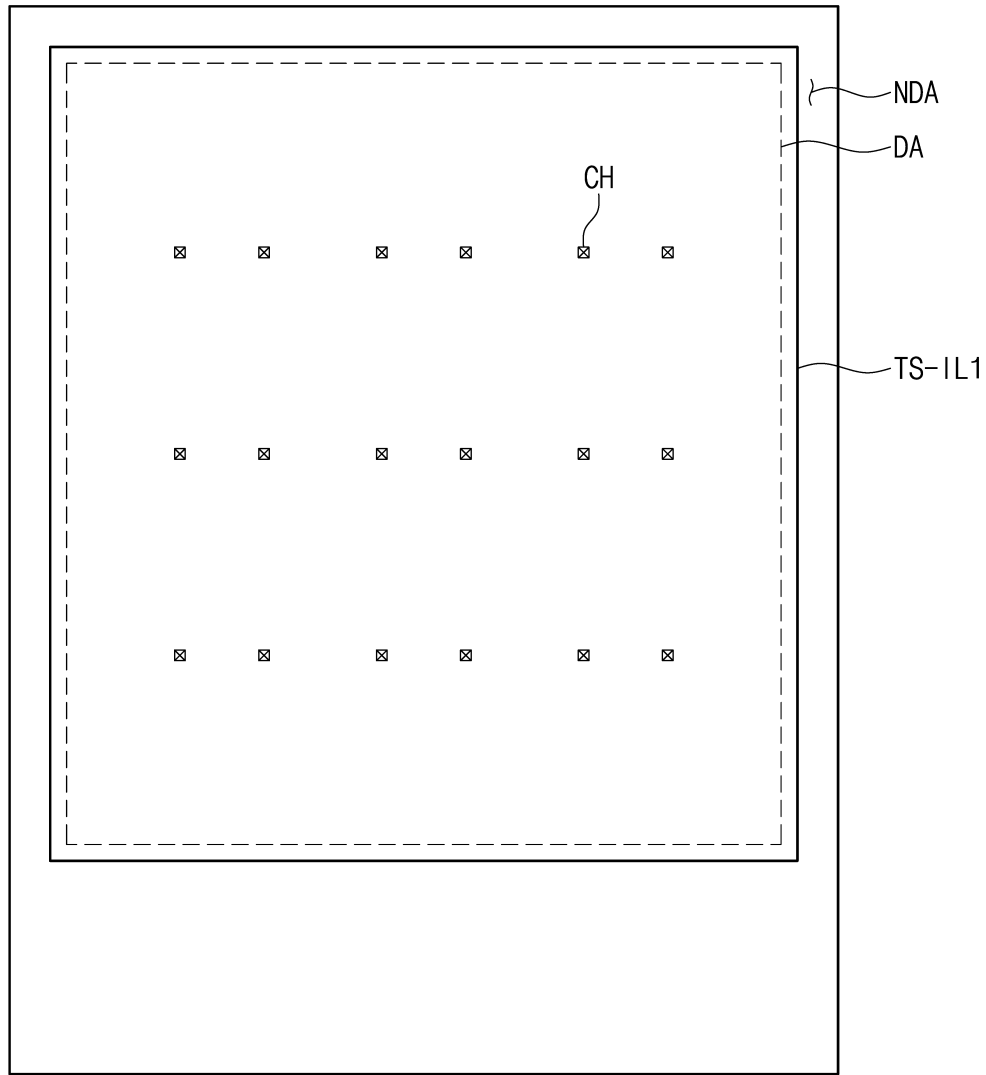
도면6b



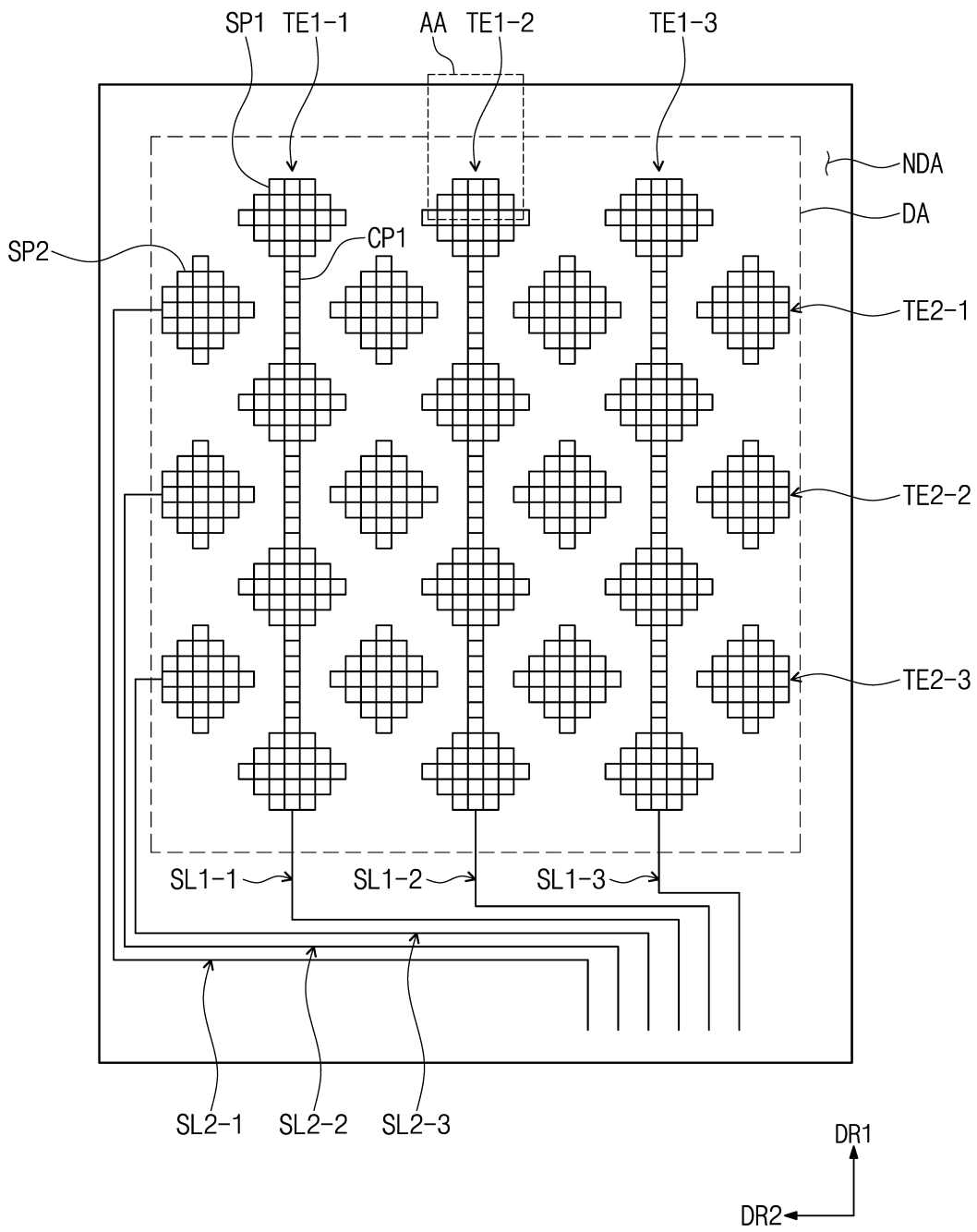
도면6c



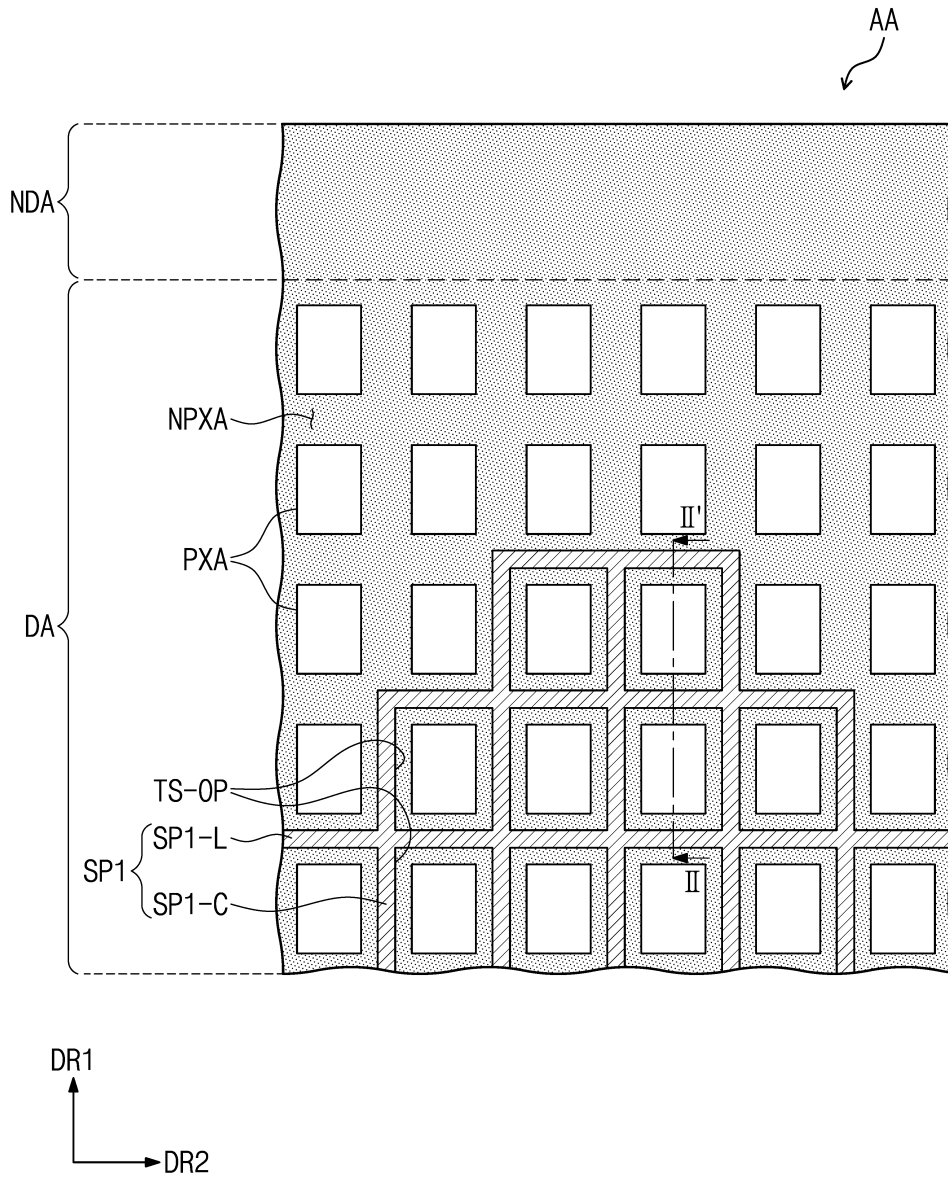
도면6d



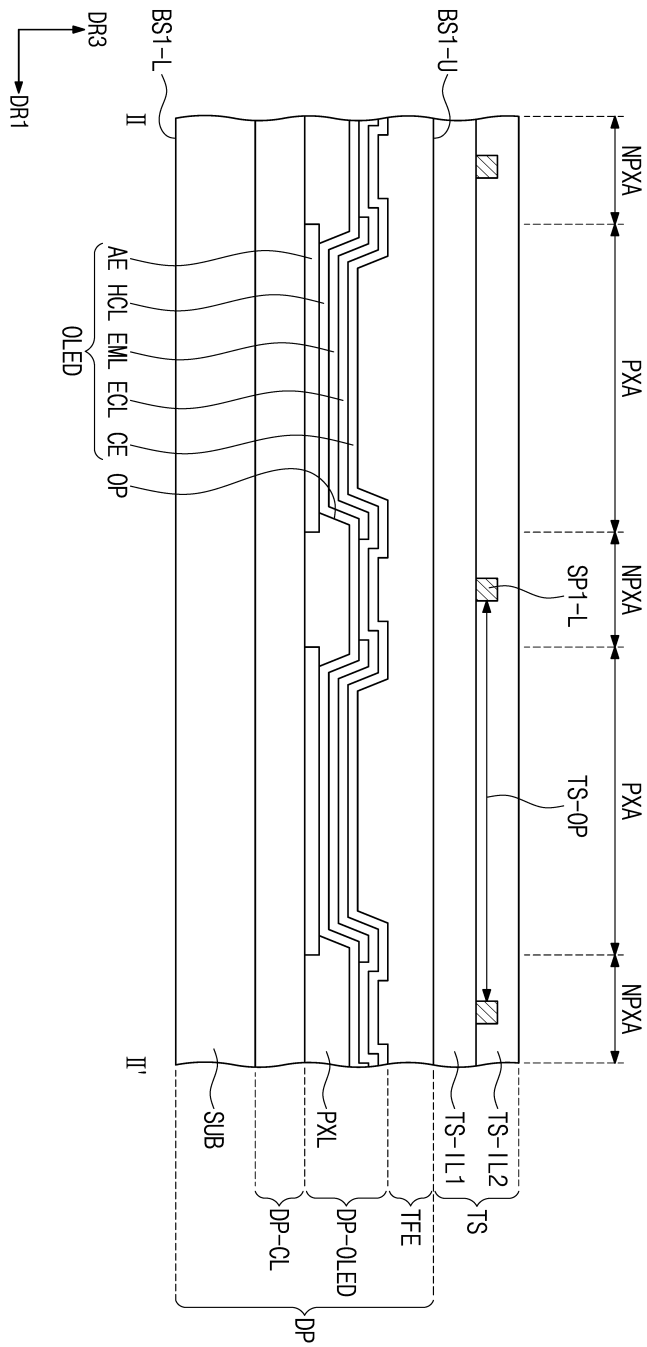
도면6e



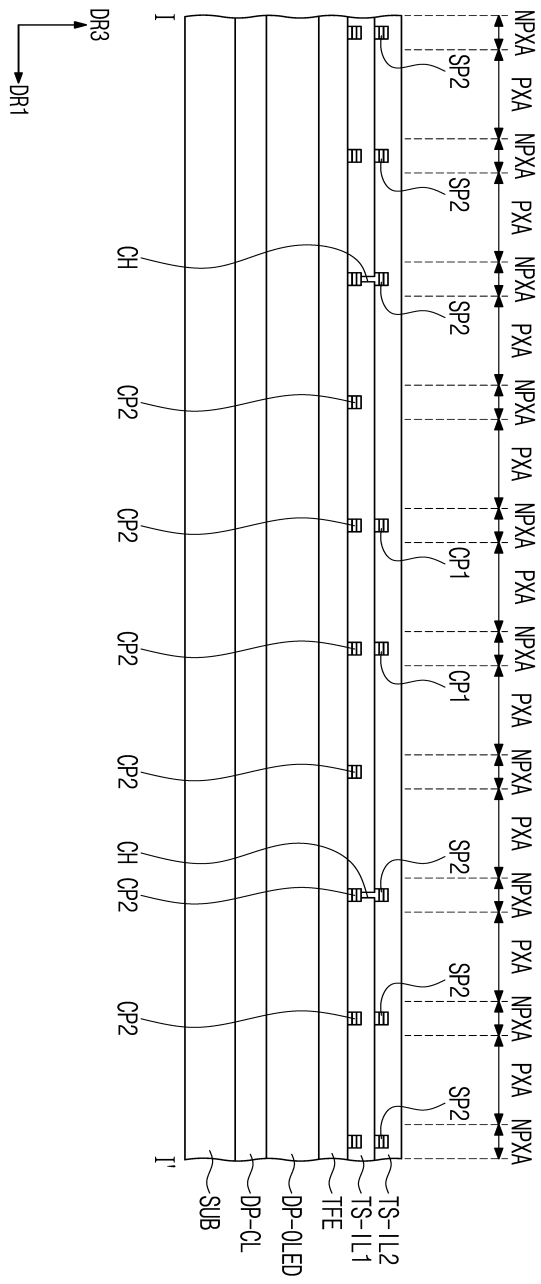
도면7a



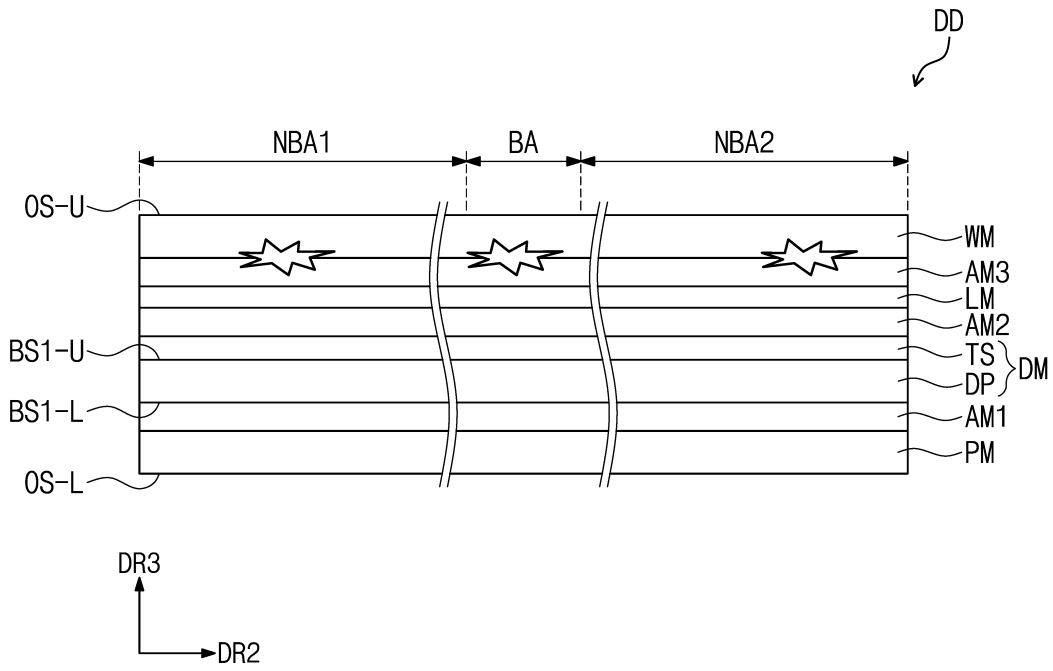
도면7b



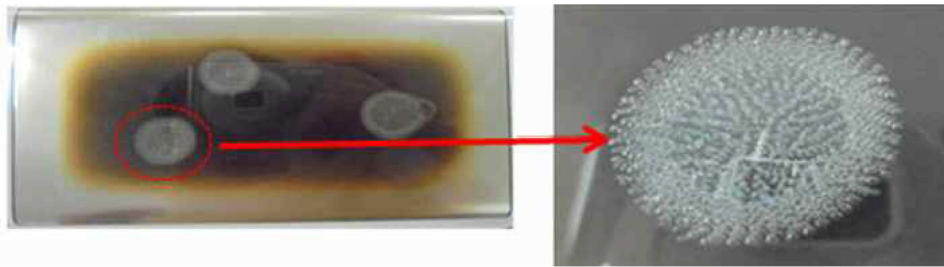
도면7c



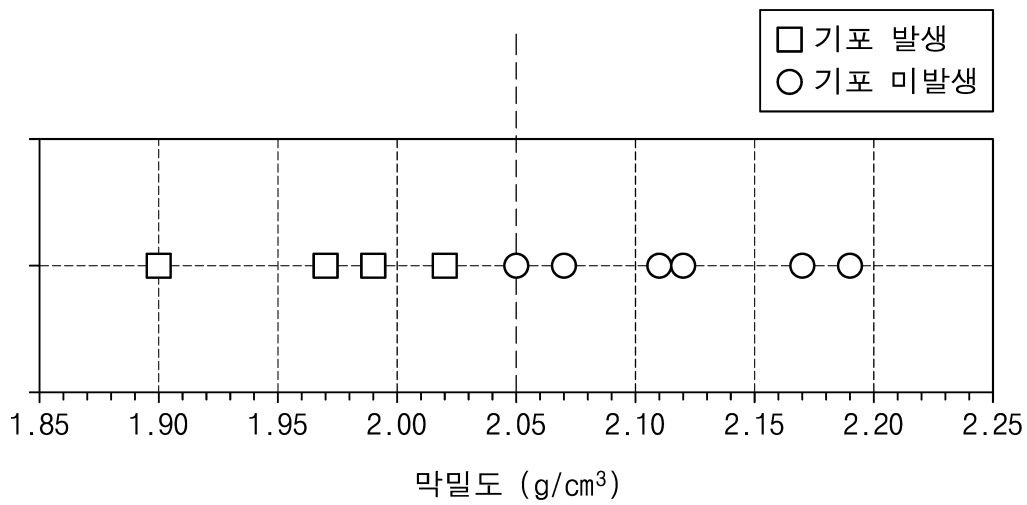
도면8a



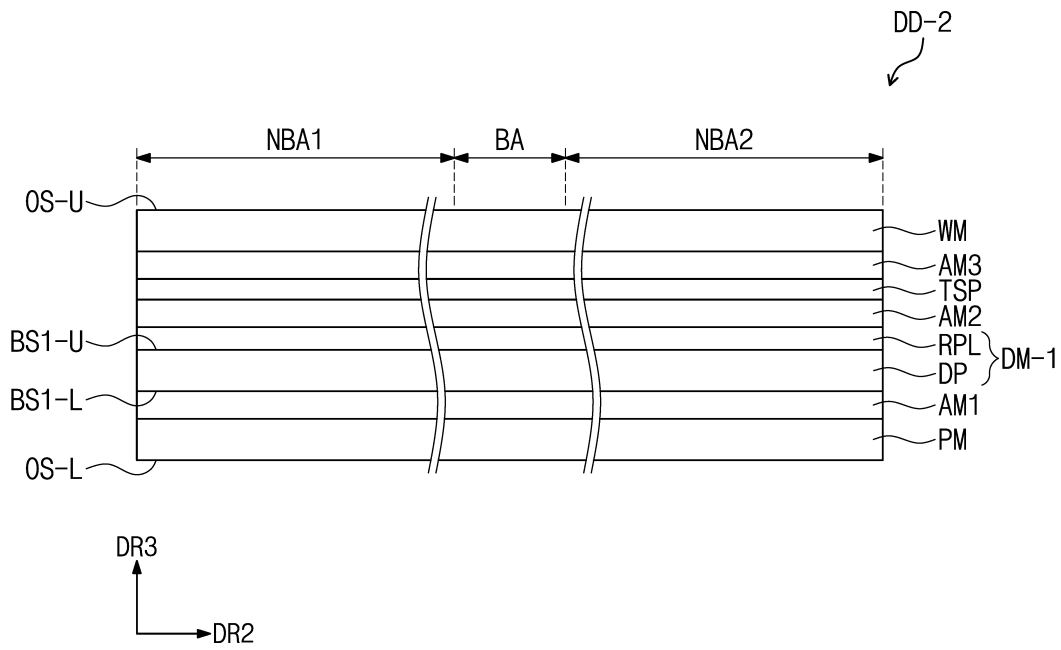
도면8b



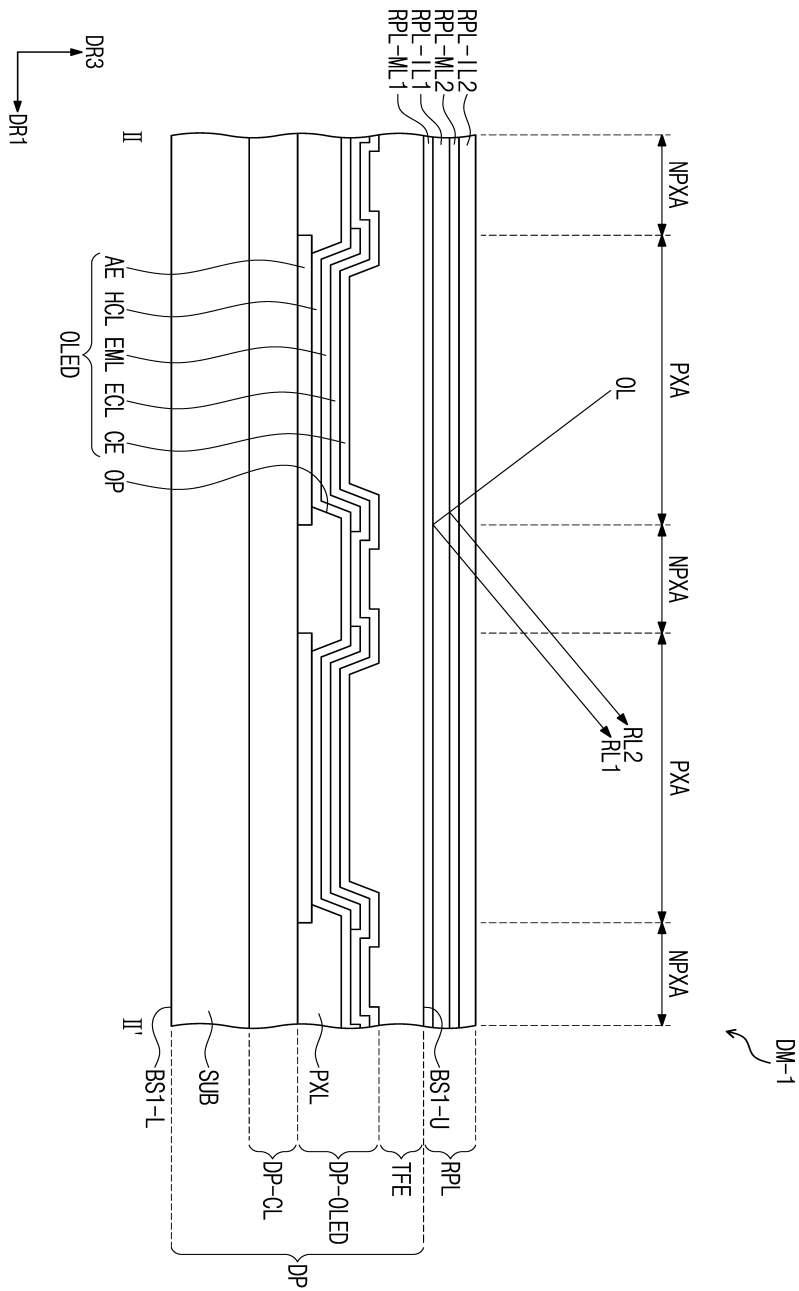
도면9



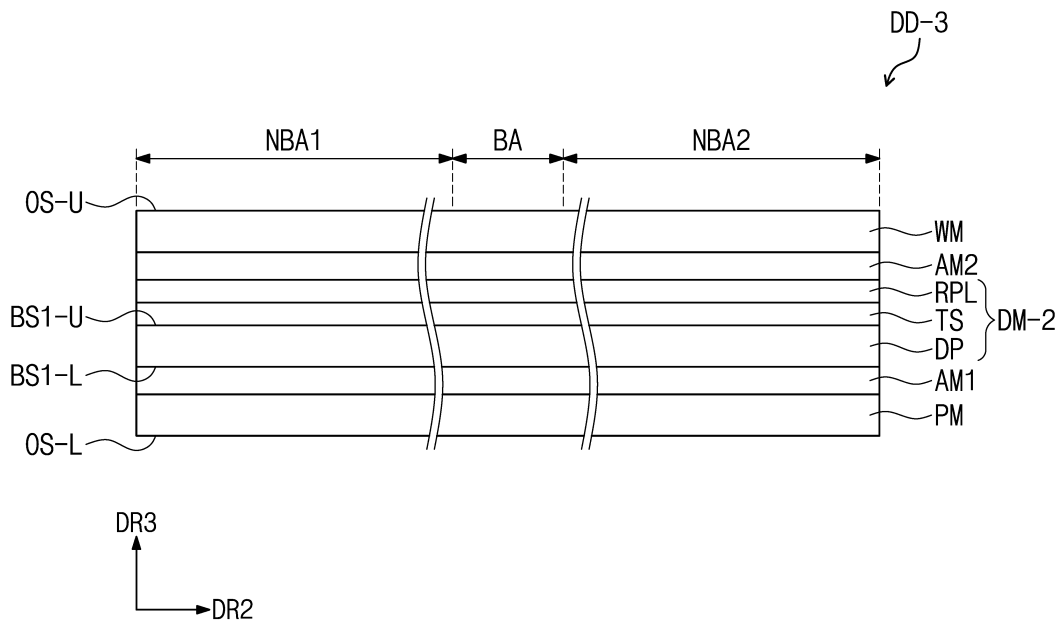
도면10a



도면10b



도면11



专利名称(译)	显示设备		
公开(公告)号	KR1020180115655A	公开(公告)日	2018-10-23
申请号	KR1020180122587	申请日	2018-10-15
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KIM CHANG OK 김창옥 BANG KIHO 방기호 WOO YEOUNGKEOL 우영걸 LEE SANGWOOK 이상욱 CHO HYEONGI 조현기		
发明人	김창옥 방기호 우영걸 이상욱 조현기		
IPC分类号	H01L51/52 H01L27/32		
CPC分类号	H01L51/5253 H01L27/323 H01L27/3276 H01L51/5243 H01L51/5246 H01L51/5256 H01L51/5262 H01L51/5281 H01L51/5293 H01L2251/301		
外部链接	Espacenet		

摘要(译)

该显示装置包括有机发光显示面板，该有机发光显示面板包括思维薄膜封装层，至少一个密度为2.05g/cm³至2.4g/inorganic的无机层直接排列在直接排列的思维薄膜封装层上第一导电层和思维膜封装层，以及布置在至少一个无机层上的有机层和窗口。

