



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0061476
(43) 공개일자 2018년06월08일

(51) 국제특허분류(Int. Cl.)

G09G 3/3233 (2016.01)

(52) CPC특허분류

G09G 3/3233 (2013.01)

G09G 2230/00 (2013.01)

(21) 출원번호 10-2016-0159578

(22) 출원일자 2016년11월28일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

송은지

서울특별시 동대문구 이문로8길 23-9 205호 (회경동)

손기원

경기도 고양시 일산동구 은행마일로 100 (식사동, 은행마을3단지아파트) 305동 603호

(뒷면에 계속)

(74) 대리인

특허법인로알

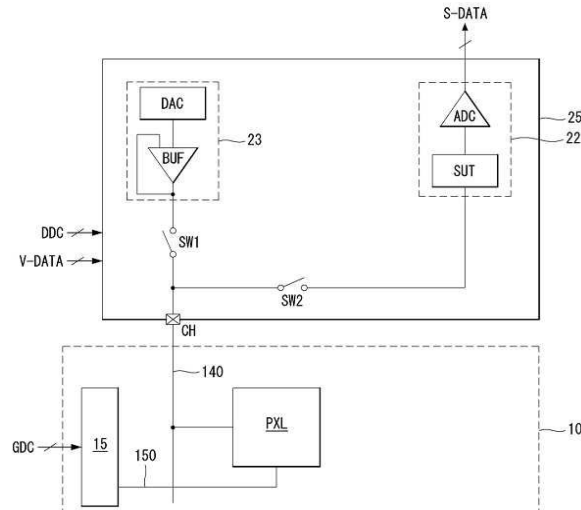
전체 청구항 수 : 총 14 항

(54) 발명의 명칭 전계발광 표시장치와 그의 전기적 특성 센싱방법

(57) 요약

본 발명에 따른 전계발광 표시장치는 복수의 화소, 복수의 게이트라인, 및 복수의 데이터라인이 구비된 표시패널; 및 채널 단자를 통해 상기 데이터라인에 연결되는 드라이버 집적회로를 포함하고, 상기 드라이버 집적회로는, 상기 화소에 공급될 데이터전압을 생성하는 데이터전압 생성부와, 상기 채널 단자와 상기 데이터전압 생성부 사이에 접속된 제1 스위치와, 상기 화소의 전기적 특성을 센싱하는 센싱부와, 상기 채널 단자와 상기 센싱부 사이에 접속된 제2 스위치를 갖는다.

대표도 - 도2



(52) CPC특허분류

G09G 2300/0828 (2013.01)

G09G 2300/0842 (2013.01)

(72) 발명자

신현기

경기도 파주시 가온로 245 (와동동, 가람마을10단
지동양오피스텔드메르디앙) 1005동 803호

김동익

경기도 용인시 수지구 신수로683번길 18 (
풍덕천동) 래미안 이스트파크 103동 103호

명세서

청구범위

청구항 1

복수의 화소, 복수의 게이트라인, 및 복수의 데이터라인이 구비된 표시패널; 및
채널 단자를 통해 상기 데이터라인에 연결되는 드라이버 집적회로를 포함하고,
상기 드라이버 집적회로는,
상기 화소에 공급될 데이터전압을 생성하는 데이터전압 생성부와,
상기 채널 단자와 상기 데이터전압 생성부 사이에 접속된 제1 스위치와,
상기 화소의 전기적 특성을 센싱하는 센싱부와,
상기 채널 단자와 상기 센싱부 사이에 접속된 제2 스위치를 갖는 전계발광 표시장치.

청구항 2

제 1 항에 있어서,
상기 화소는,
제1 노드에 제어전극이 접속되고, 고전위 구동전원에 제1 전극이 접속되며, 제2 노드에 제2 전극이 접속된 구동 TFT;
상기 제2 노드와 저전위 구동전원 사이에 접속된 OLED;
제1 게이트신호가 공급되는 제1 게이트라인에 제어전극이 접속되고, 상기 데이터라인에 제1 전극이 접속되며,
상기 제1 노드에 제2 전극이 접속된 제1 스위치 TFT;
제2 게이트신호가 공급되는 제2 게이트라인에 제어전극이 접속되고, 상기 데이터라인에 제1 전극이 접속되며,
상기 제2 노드에 제2 전극이 접속된 제2 스위치 TFT; 및
상기 고전위 구동전원과 상기 제1 노드 사이에 접속된 스토리지 커패시터를 포함한 전계발광 표시장치.

청구항 3

제 2 항에 있어서,
제1 프로그래밍 기간 동안, 상기 제1 스위치와 상기 제1 스위치 TFT와 상기 제2 스위치 TFT는 턴 온 되고, 상기 제2 스위치는 턴 오프 되며,
상기 제1 프로그래밍 기간에 이은 열화 트래킹 기간 동안, 상기 제1 스위치와 상기 제2 스위치는 턴 오프 되고, 상기 제1 스위치 TFT와 상기 제2 스위치 TFT는 턴 온 되며,
상기 열화 트래킹 기간에 이은 제2 프로그래밍 기간 동안, 상기 제1 스위치와 상기 제2 스위치 TFT는 턴 온 되고, 상기 제2 스위치와 상기 제1 스위치 TFT는 턴 오프 되며,
상기 제2 프로그래밍 기간에 이은 센싱 기간 동안, 상기 제1 스위치와 상기 제1 스위치 TFT는 턴 오프 되고, 상기 제2 스위치와 상기 제2 스위치 TFT는 턴 온 되는 전계발광 표시장치.

청구항 4

제 3 항에 있어서,
상기 데이터전압 생성부는,
상기 제1 프로그래밍 기간과 상기 열화 트래킹 기간 동안 제1 데이터전압을 상기 데이터라인에 공급하고, 상기 제2 프로그래밍 기간 동안 상기 제1 데이터전압보다 높은 제2 데이터전압을 상기 데이터라인에 공급하는 전계발

광 표시장치.

청구항 5

제 4 항에 있어서,

상기 고전위 구동전원의 전압과 상기 제1 데이터전압 간의 차이는 상기 구동 TFT의 문턱전압보다 큰 전계발광 표시장치.

청구항 6

제 5 항에 있어서,

상기 열화 트래킹 기간 동안 상기 데이터라인의 전위는 상기 OLED의 열화에 비례하여 높아지고,

상기 센싱 기간 동안 상기 데이터라인의 전위 상승 기울기는 상기 OLED의 열화 전에 비해 열화 후에 더 낮은 전계발광 표시장치.

청구항 7

제 2 항에 있어서,

초기화 기간 동안, 상기 제1 스위치와 상기 제2 스위치 TFT는 턴 온 되고, 상기 제2 스위치와 상기 제1 스위치 TFT는 턴 오프 되며,

상기 초기화 기간에 이은 센싱 기간 동안, 상기 제1 스위치와 상기 제1 스위치 TFT는 턴 오프 되고, 상기 제2 스위치와 상기 제2 스위치 TFT는 턴 온 되는 전계발광 표시장치.

청구항 8

제 7 항에 있어서,

상기 데이터전압 생성부는,

상기 초기화 기간 동안 상기 OLED의 동작점 전압보다 높은 데이터전압을 상기 데이터라인에 공급하는 전계발광 표시장치.

청구항 9

제 8 항에 있어서,

상기 센싱 기간 동안 상기 데이터라인의 전위 하강 기울기는 상기 OLED의 열화 전에 비해 열화 후에 더 낮은 전계발광 표시장치.

청구항 10

제 2 항에 있어서,

상기 구동 TFT, 상기 제1 스위치 TFT, 및 상기 제2 스위치 TFT는 PMOS로 구현되는 전계발광 표시장치.

청구항 11

제1 노드에 제어전극이 접속되고, 고전위 구동전원에 제1 전극이 접속되며, 제2 노드에 제2 전극이 접속된 구동 TFT; 및 상기 제2 노드와 저전위 구동전원 사이에 접속된 OLED를 각 화소마다 구비한 전계발광 표시장치의 전기적 특성 센싱방법에 있어서,

제1 프로그래밍 기간 동안, 제1 데이터전압을 데이터라인을 통해 상기 제1 노드와 상기 제2 노드에 인가하여 상기 구동 TFT를 턴 온 시키는 단계;

상기 제1 프로그래밍 기간에 이은 열화 트래킹 기간 동안, 상기 구동 TFT에서 상기 OLED에 구동전류를 인가하여 상기 OLED의 열화에 따라 상기 제2 노드의 전위를 셋팅하는 단계;

상기 열화 트래킹 기간에 이은 제2 프로그래밍 기간 동안, 상기 제1 데이터전압보다 높은 제2 데이터전압을 상기 데이터라인을 통해 상기 제2 노드에 인가하는 단계; 및

상기 제2 프로그래밍 기간에 이은 센싱 기간 동안, 상기 구동전류에 따라 상승하는 상기 제2 노드의 전위 변화를 상기 데이터라인을 통해 읽어 내는 단계를 포함하는 전계발광 표시장치의 전기적 특성 센싱방법.

청구항 12

제 11 항에 있어서,

상기 열화 트래킹 기간 동안 상기 제2 노드에 연결되는 상기 데이터라인의 전위는 상기 OLED의 열화에 비례하여 높아지고,

상기 센싱 기간 동안 상기 제2 노드에 연결되는 상기 데이터라인의 전위 상승 기울기는 상기 OLED의 열화 전에 비해 열화 후에 더 낮은 전계발광 표시장치의 전기적 특성 센싱방법.

청구항 13

제1 노드에 제1 전극이 접속되고, 고전위 구동전원에 제1 전극이 접속되며, 제2 노드에 제2 전극이 접속된 구동 TFT; 및 상기 제2 노드와 저전위 구동전원 사이에 접속된 OLED를 각 화소마다 구비한 전계발광 표시장치의 전기적 특성 센싱방법에 있어서,

초기화 기간 동안, 상기 OLED의 동작점 전압보다 높은 데이터전압을 데이터라인을 통해 상기 제2 노드에 인가하여 상기 제2 노드를 초기화하는 단계; 및

상기 초기화 기간에 이은 센싱 기간 동안, 상기 데이터전압이 상기 OLED를 통해 방전됨에 따라 하강하는 상기 제2 노드의 전위 변화를 상기 데이터라인을 통해 읽어 내는 단계를 포함하는 전계발광 표시장치의 전기적 특성 센싱방법.

청구항 14

제 13 항에 있어서,

상기 센싱 기간 동안 상기 제2 노드에 연결되는 상기 데이터라인의 전위 하강 기울기는 상기 OLED의 열화 전에 비해 열화 후에 더 낮은 전계발광 표시장치의 전기적 특성 센싱방법.

발명의 설명

기술 분야

[0001] 본 발명은 전계발광 표시장치와 그의 전기적 특성 센싱방법에 관한 것이다.

배경 기술

[0002] 다양한 평판 표시장치가 개발 및 판매되고 있다. 그 중에서, 전계발광 표시장치는 발광층의 재료에 따라 무기발광 표시장치와 유기발광 표시장치로 대별된다. 특히, 액티브 매트릭스 타입(active matrix type)의 유기발광 표시장치는 스스로 발광하는 유기발광다이오드(Organic Light Emitting Diode: 이하, "OLED"라 함)를 포함하며, 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.

[0003] 자발광 소자인 OLED는 애노드전극 및 캐소드전극과, 이들 사이에 형성된 유기 화합물층을 포함한다. 유기 화합물층은 정공주입층(Hole Injection Layer, HIL), 정공수송층(Hole Transport Layer, HTL), 발광층(Emissive Layer, EML), 전자수송층(Electron Transport Layer, ETL) 및 전자주입층(Electron Injection Layer, EIL)으로 이루어진다. 애노드전극과 캐소드전극에 전원전압이 인가되면 정공수송층(HTL)을 통과한 정공과 전자수송층(ETL)을 통과한 전자가 발광층(EML)으로 이동되어 여기자를 형성하고, 그 결과 발광층(EML)이 가시광을 발생하게 된다.

[0004] 유기발광 표시장치는 OLED와 구동 TFT(Thin Film Transistor)를 각각 포함한 화소들을 매트릭스 형태로 배열하고 영상 데이터의 계조에 따라 화소들에서 구현되는 입력 영상의 휘도를 조절한다. 구동 TFT는 자신의 게이트전극과 소스전극 사이에 걸리는 전압에 따라 OLED에 흐르는 구동전류를 제어한다. 구동전류에 따라 OLED의 발광량이 결정되며, OLED의 발광량으로 영상의 휘도가 결정된다.

[0005] OLED는 발광시간이 증가함에 따라 열화된다. OLED가 열화 되면 OLED를 턴 온 시킬 수 있는 문턱전압(이하, 동작점 전압)이 높아지고 발광효율이 감소한다. OLED의 누적 발광시간은 각 화소마다 달라질 수 있으므로, OLED

열화도 화소마다 달라질 수 있다. 화소들 간 OLED 열화 차이는 휘도 편차를 야기하고, 나아가 영상 고착화(Image Sticking) 현상을 초래할 수 있다.

[0006] 이러한 이유로 종래 유기발광 표시장치는, OLED의 동작점 전압을 센싱하여 열화를 판단하고, OLED의 열화를 보상할 수 있는 보상값으로 영상 데이터를 보정하는 열화 보상 기술을 채택하고 있다. 종래 유기발광 표시장치는 OLED의 동작점 전압을 센싱하기 위해 데이터 드라이버 IC(Integrated Circuit)에 다수의 센싱 유닛들을 내장하고, 화소들과 센싱 유닛들을 센싱 라인들을 통해 서로 연결한다.

[0007] 이러한 센싱 라인들은 OLED의 동작점 전압을 센싱하기 위해 표시패널에 추가로 구비된 것으로, 표시패널의 배선 설계 마진을 떨어뜨리는 주요 요인이 된다. 센싱 라인들의 개수를 줄이기 위해 수평으로 이웃한 다수의 화소들이 하나의 센싱 라인을 공유하는 구조가 제안되고 있으나, 이러한 센싱라인 공유 구조를 채택하면 공유 화소들을 개별적으로 센싱하기가 불가능하다.

발명의 내용

해결하려는 과제

[0008] 따라서, 본 발명의 목적은 표시패널의 배선 설계 마진을 떨어뜨리지 않으면서도 OLED의 동작점 전압을 센싱할 수 있도록 한 전계발광 표시장치와 그의 전기적 특성 센싱방법을 제공하는 데 있다.

과제의 해결 수단

[0009] 상기 목적을 달성하기 위하여, 본 발명의 실시예에 따른 전계발광 표시장치는 복수의 화소, 복수의 게이트라인, 및 복수의 데이터라인이 구비된 표시패널; 및 채널 단자를 통해 상기 데이터라인에 연결되는 드라이버 집적회로를 포함하고, 상기 드라이버 집적회로는, 상기 화소에 공급될 데이터전압을 생성하는 데이터전압 생성부와, 상기 채널 단자와 상기 데이터전압 생성부 사이에 접속된 제1 스위치와, 상기 화소의 전기적 특성을 센싱하는 센싱부와, 상기 채널 단자와 상기 센싱부 사이에 접속된 제2 스위치를 갖는다.

[0010] 또한, 본 발명의 일 실시예에 따른 전계발광 표시장치의 전기적 특성 센싱방법은, 제1 노드에 제어전극이 접속되고, 고전위 구동전원에 제1 전극이 접속되며, 제2 노드에 제2 전극이 접속된 구동 TFT; 및 상기 제2 노드와 저전위 구동전원 사이에 접속된 OLED를 각 화소마다 구비한 전계발광 표시장치를 대상으로 하는 것으로, 제1 프로그래밍 기간 동안, 제1 데이터전압을 데이터라인을 통해 상기 제1 노드와 상기 제2 노드에 인가하여 상기 구동 TFT를 턴 온 시키는 단계; 상기 제1 프로그래밍 기간에 이은 열화 트래킹 기간 동안, 상기 구동 TFT에서 상기 OLED에 구동전류를 인가하여 상기 OLED의 열화에 따라 상기 제2 노드의 전위를 셋팅하는 단계; 상기 열화 트래킹 기간에 이은 제2 프로그래밍 기간 동안, 상기 제1 데이터전압보다 높은 제2 데이터전압을 상기 데이터라인을 통해 상기 제2 노드에 인가하는 단계; 및 상기 제2 프로그래밍 기간에 이은 센싱 기간 동안, 상기 구동전류에 따라 상승하는 상기 제2 노드의 전위 변화를 상기 데이터라인을 통해 읽어 내는 단계를 포함한다.

[0011] 또한, 본 발명의 다른 실시예에 따른 전계발광 표시장치의 전기적 특성 센싱방법은, 제1 노드에 제어전극이 접속되고, 고전위 구동전원에 제1 전극이 접속되며, 제2 노드에 제2 전극이 접속된 구동 TFT; 및 상기 제2 노드와 저전위 구동전원 사이에 접속된 OLED를 각 화소마다 구비한 전계발광 표시장치를 대상으로 하는 것으로, 초기화 기간 동안, 상기 OLED의 동작점 전압보다 높은 데이터전압을 데이터라인을 통해 상기 제2 노드에 인가하여 상기 제2 노드를 초기화하는 단계; 및 상기 초기화 기간에 이은 센싱 기간 동안, 상기 데이터전압이 상기 OLED를 통해 방전됨에 따라 하강하는 상기 제2 노드의 전위 변화를 상기 데이터라인을 통해 읽어 내는 단계를 포함한다.

도면의 간단한 설명

[0012] 도 1은 본 발명의 일 실시예에 따른 전계발광 표시장치를 나타내는 블록도이다.

도 2는 본 발명의 일 실시예에 따른 드라이버 집적회로와 화소의 접속 구성을 개략적으로 보여주는 도면이다.

도 3은 본 발명의 일 실시예에 따른 외부 보상 방법을 나타는 흐름도이다.

도 4a는 도 3의 외부 보상 방법에서 기준 커브식을 도출하는 것을 나타내는 도면이다.

도 4b는 도 3의 외부 보상 방법에서 표시패널의 평균 I-V 곡선과 보상 대상 화소의 I-V 곡선을 보여주는 도면이다.

도 4c는 도 3의 외부 보상 방법에서 표시패널의 평균 I-V 곡선과 보상 대상 화소의 I-V 곡선과 보상 완료된 화

소의 I-V 곡선을 보여주는 도면이다.

도 5 내지 도 7은 외부 보상 모듈의 다양한 구현 예들을 보여주는 도면들이다.

도 8은 본 발명의 실시예에 따른 화소를 나타내는 등가회로도이다.

도 9는 본 발명의 일 실시예에 따라 전계발광 표시장치의 전기적 특성을 센싱하기 위한 구동 파형도이다.

도 10a는 도 9의 제1 프로그래밍 기간 동안 제1 및 제2 스위치와 화소의 등가 회로도이다.

도 10b는 도 9의 열화 트래킹 기간 동안 제1 및 제2 스위치와 화소의 등가 회로도이다.

도 10c는 도 9의 제2 프로그래밍 기간 동안 제1 및 제2 스위치와 화소의 등가 회로도이다.

도 10d는 도 9의 센싱 기간 동안 제1 및 제2 스위치와 화소의 등가 회로도이다.

도 11은 본 발명의 다른 실시예에 따라 전계발광 표시장치의 전기적 특성을 센싱하기 위한 구동 파형도이다.

도 12a는 도 11의 초기화 기간 동안 제1 및 제2 스위치와 화소의 등가 회로도이다.

도 12b는 도 11의 센싱 기간 동안 제1 및 제2 스위치와 화소의 등가 회로도이다.

발명을 실시하기 위한 구체적인 내용

- [0013] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나, 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.
- [0014] 본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다. 본 명세서 상에서 언급된 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~ 만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.
- [0015] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.
- [0016] 위치 관계에 대한 설명일 경우, 예를 들어, '~ 상에', '~ 상부에', '~ 하부에', '~ 옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.
- [0017] 비록 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.
- [0018] 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.
- [0019] 본 발명의 여러 실시예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하며, 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시 가능할 수도 있다.
- [0020] 이하, 첨부된 도면을 참조하여 본 발명의 다양한 실시예들을 상세히 설명한다. 이하의 실시예들에서, 전계발광 표시장치는 유기발광 물질을 포함한 유기발광 표시장치를 중심으로 설명한다. 하지만, 본 발명의 기술적 사상은 유기발광 표시장치에 국한되지 않고, 무기발광 물질을 포함한 무기발광 표시장치에 적용될 수 있음에 주의하여야 한다.
- [0021] 도 1은 본 발명의 일 실시예에 따른 전계발광 표시장치를 나타내는 블록도이다. 도 2는 본 발명의 일 실시예에 따른 드라이버 집적회로와 화소의 접속 구성을 개략적으로 보여주는 도면이다. 도 3은 본 발명의 일 실시예에 따른 외부 보상 방법을 나타내는 흐름도이다. 도 4a는 도 3의 외부 보상 방법에서 기준 커브식을 도출하는 것을 나타내는 도면이다. 도 4b는 도 3의 외부 보상 방법에서 표시패널의 평균 I-V 곡선과 보상 대상 화소의 I-V 곡

선을 보여주는 도면이다. 그리고, 도 4c는 도 3의 외부 보상 방법에서 표시패널의 평균 I-V 곡선과 보상 대상 화소의 I-V 곡선과 보상 완료된 화소의 I-V 곡선을 보여주는 도면이다.

- [0022] 도 1 및 도 2를 참조하면, 본 발명의 일 실시예에 따른 전계발광 표시장치는 표시패널(10), 드라이버 IC(D-IC)(20), 보상 IC(30), 호스트 시스템(40), 및 저장 메모리(50)를 포함할 수 있다.
- [0023] 표시패널(10)에는 복수의 화소(PXL), 복수의 신호라인이 구비된다. 신호라인들은 화소(PXL)에 아날로그 데이터 전압을 공급하는 데이터라인(140) 및 화소(PXL)에 게이트신호를 공급하는 게이트라인(150)을 포함할 수 있다.
- [0024] 게이트신호는 제1 게이트신호(SCAN1)와 제2 게이트신호(SCAN2)를 포함한 복수개로 이루어질 수 있으며, 이 경우 게이트라인(150) 각각은 제1 게이트신호(SCAN1)를 공급하는 제1 게이트라인(150A)과 제2 게이트신호(SCAN2)를 공급하는 제2 게이트라인(150B)을 포함할 수 있다. 다만, 게이트신호는 화소(PXL)의 회로 구성에 따라 단수개로 이루어질 수 있으며, 이 경우 게이트라인(150) 각각도 단수개로 이루어질 수 있다. 본 발명의 기술적 사상은 게이트신호와 게이트라인(150)의 예시 구성에 한정되지 않는다.
- [0025] 화소(PXL)의 전기적 특성, 즉 OLED의 동작점 전압은 별도의 센싱 라인이 아닌 데이터라인(140)을 통해서 센싱될 수 있다. 이렇게 데이터라인(140)을 활용하여 화소(PXL)의 전기적 특성을 센싱하면, 표시패널의 배선 설계 마진을 떨어뜨리지 않으면서도 OLED의 동작점 전압을 센싱할 수 있는 잇점이 있다.
- [0026] 표시패널(10)의 화소들(PXL)은 매트릭스 형태로 배치되어 화소 어레이(Pixel array)를 구성한다. 각 화소(PXL)는 데이터라인들(140) 중 어느 하나에, 그리고 게이트라인들(150) 중 적어도 어느 하나에 연결될 수 있다. 각 화소(PXL)는 전원생성부로부터 고전위 구동전원(VDD)과 저전위 구동전원(VSS)을 공급받도록 구성된다. 이를 위해, 전원생성부는 고전위 화소전원 배선 또는 패드부를 통해서 고전위 구동전원(VDD)을 화소에 공급할 수 있다. 그리고 전원생성부는 저전위 화소전원 배선 또는 패드부를 통해서 저전위 구동전원(VSS)을 화소에 공급할 수 있다.
- [0027] 게이트 구동부(15)는 디스플레이 구동에 필요한 디스플레이용 게이트신호와, 센싱 구동에 필요한 센싱용 게이트신호를 생성할 수 있다. 디스플레이용 게이트신호와 센싱용 게이트신호는 각각, 제1 게이트신호(SCAN1)와 제2 게이트신호(SCAN2)를 포함할 수 있다(도 8 참조).
- [0028] 게이트 구동부(15)는 디스플레이 구동시 디스플레이용 제1 게이트신호(SCAN1)를 생성하여 제1 게이트라인(150A)에 공급하고, 디스플레이용 제2 게이트신호(SCAN2)를 생성하여 제2 게이트라인(150B)에 공급할 수 있다. 디스플레이용 제1 게이트신호(SCAN1)와 제2 게이트신호(SCAN2)는 디스플레이용 데이터전압(Vdata-DIS)의 기입 타이밍에 동기되는 신호이다.
- [0029] 게이트 구동부(15)는 센싱 구동시 센싱용 제1 게이트신호(SCAN1)를 생성하여 제1 게이트라인(150A)에 공급하고, 센싱용 제2 게이트신호(SCAN2)를 생성하여 제2 게이트라인(150B)에 공급할 수 있다.
- [0030] 게이트 구동부(15)는 GIP(Gate-driver In Panel) 방식으로 표시 패널(10)의 하부 기판 상에 직접 형성될 수 있다. 게이트 구동부(15)는 표시 패널(10)에서 화소 어레이 바깥의 비 표시영역(즉, 베젤 영역)에 형성되며, 화소 어레이와 동일한 TFT 공정으로 형성될 수 있다.
- [0031] 드라이버 IC(D-IC)(20)는 채널 단자(CH)를 통해 표시패널(10)의 데이터라인(140)에 연결된다. 드라이버 IC(D-IC)(20)는 타이밍 제어부(26)와 데이터 구동부(25)를 포함한다.
- [0032] 타이밍 제어부(26)는 호스트 시스템(40)으로부터 입력되는 타이밍 신호들, 예컨대 수직 동기신호(Vsync), 수평 동기신호(Hsync), 도트클럭신호(DCLK) 및 데이터 인에이블신호(DE) 등을 참조로 게이트 구동부(15)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호(GDC)와, 데이터 구동부(25)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호(DDC)를 생성할 수 있다.
- [0033] 데이터 타이밍 제어신호(DDC)는 소스 스타트 펄스(Source Start Pulse), 소스 샘플링 클럭(Source Sampling Clock), 및 소스 출력 인에이블신호(Source Output Enable) 등을 포함할 수 있으나 이에 한정되지 않는다. 소스 스타트 펄스는 데이터 구동부(25)의 데이터 샘플링 시작 타이밍을 제어한다. 소스 샘플링 클럭은 라이징 또는 폴링 에지에 기준하여 데이터의 샘플링 타이밍을 제어하는 클럭신호이다. 소스 출력 인에이블신호는 데이터 구동부(25)의 출력 타이밍을 제어한다.
- [0034] 게이트 타이밍 제어신호(GDC)는 게이트 스타트 펄스(Gate Start Pulse), 게이트 쉬프트 클럭(Gate Shift Clock) 등을 포함할 수 있으나, 이에 한정되지 않는다. 게이트 스타트 펄스는 첫 번째 출력을 생성하는 스테이

지에 인가되어 그 스테이지의 동작을 활성화한다. 게이트 쉬프트 클럭은 스테이지들에 공통으로 입력되는 클럭 신호로써 게이트 스타트 펄스를 쉬프트시키기 위한 클럭신호이다.

- [0035] 타이밍 제어부(26)는 센싱 구동을 위한 센싱 모드, 및 디스플레이 구동을 위한 디스플레이 모드를 정해진 제어 시퀀스에 따라 제어할 수 있다.
- [0036] 센싱 모드에서는 화소(PXL)의 전기적 특성을 나타내는 디지털 센싱 데이터(S-DATA)를 얻는다. 디스플레이 모드에서는 센싱 모드를 통해 획득한 디지털 센싱 데이터(S-DATA)를 기초로 화소들(PXL)에 기입될 입력 영상 데이터를 보정하고, 보정된 영상 데이터를 디스플레이용 데이터전압(Vdata-DIS)으로 변환하여 화소들(PXL)에 인가한다.
- [0037] 타이밍 제어부(26)는 디스플레이 구동을 위한 타이밍 제어신호들과 센싱 구동을 위한 타이밍 제어신호들을 서로 다르게 생성할 수 있다. 단 이에 제한되지 않는다. 타이밍 제어부(26)의 제어에 의해, 센싱 구동은 디스플레이 구동 중의 수직 블랭크 기간에서 수행되거나, 또는 디스플레이 구동이 시작되기 전의 파워 온 시퀀스 기간에서 수행되거나, 또는 디스플레이 구동이 끝난 후의 파워 오프 시퀀스 기간에서 수행될 수 있다. 단 이에 제한되지 않으며 센싱 구동은 디스플레이 구동 중 의 수직 액티브 기간에서 수행되는 것도 가능하다.
- [0038] 수직 블랭크 기간은 입력 영상 데이터가 기입되지 않는 기간으로서, 1 프레임분의 입력 영상 데이터가 기입되는 수직 액티브 구간들 사이마다 배치된다. 파워 온 시퀀스 기간은 구동 전원이 온 된 후부터 입력 영상이 표시될 때까지의 과도 기간을 의미한다. 파워 오프 시퀀스 기간은 입력 영상의 표시가 끝난 후부터 구동 전원이 오프 될 때까지의 과도 기간을 의미한다.
- [0039] 타이밍 제어부(26)는 미리 정해진 센싱 프로세스에 따라 센싱 구동을 위한 제반 동작을 제어할 수 있다. 즉, 센싱 구동은 시스템 전원이 인가되고 있는 도중에 표시장치의 화면만 꺼진 상태, 예컨대, 대기모드, 슬립모드, 저 전력모드 등에서 수행될 수도 있다. 단 이에 제한되지 않는다.
- [0040] 데이터 구동부(25)는 센싱부(22)와 데이터전압 생성부(23), 및 제1 스위치(SW1)와 제2 스위치(SW2)를 포함한다.
- [0041] 데이터전압 생성부(23)는 디지털 신호를 아날로그 신호로 변환하는 디지털-아날로그 변환기(Digital to Analog converter, 이하 DAC라 함)와 출력 버퍼(미도시)를 구비할 수 있다. DAC는 디스플레이용 데이터전압(Vdata-DIS) 또는 센싱용 데이터전압(Vdata-SEN)을 생성한다.
- [0042] 데이터전압 생성부(23)는 디스플레이 구동시, DAC를 이용하여 보정 영상 데이터(V-DATA)를 아날로그 감마전압으로 변환하고, 그 변환 결과를 디스플레이용 데이터전압(Vdata-DIS)으로서 제1 스위치(SW1)를 통해 데이터라인들(140)에 공급한다. 디스플레이 구동시, 데이터라인들(140)에 공급된 디스플레이용 데이터전압(Vdata-DIS)은 디스플레이용 게이트신호의 턴 온 타이밍에 동기하여 화소들(PXL)에 인가된다. 디스플레이용 데이터전압(Vdata-DIS)에 의해 화소들(PXL)에 마련된 구동 TFT의 게이트-소스 간 전압이 프로그래밍되며, 구동 TFT의 게이트-소스 간 전압에 따라 구동 TFT에 흐르는 구동 전류가 결정된다.
- [0043] 데이터전압 생성부(23)는 센싱 구동시, DAC를 이용하여 미리 설정된 센싱용 데이터전압(Vdata-SEN)을 생성한 후, 제1 스위치(SW1)를 통해 데이터라인들(140)에 공급한다. 센싱 구동시, 데이터라인들(140)에 공급된 센싱용 데이터전압(Vdata-SEN)은 센싱용 게이트신호의 턴 온 타이밍에 동기하여 화소들(PXL)에 인가된다. 센싱용 데이터전압(Vdata-SEN)에 의해 화소들(PXL)에 마련된 구동 TFT의 게이트-소스 간 전압이 프로그래밍되며, 구동 TFT의 게이트-소스 간 전압에 따라 구동 TFT에 흐르는 구동 전류가 결정된다.
- [0044] 센싱부(22)는 센싱 구동시, 화소(PXL)의 전기적 특성, 예컨대, 화소(PXL)에 포함된 OLED의 동작점 전압을 데이터라인(140)과 제2 스위치(SW2)를 통해 입력받아 센싱할 수 있다. 이러한 센싱부(22)는 도 2에 도시된 바와 같이, 센싱 유닛(SUT)과, 아날로그-디지털 변환기(이하, ADC)를 포함할 수 있다.
- [0045] 센싱 유닛(SUT)은 샘플 앤 홀드부(SHA)를 포함한 전압 센싱형으로 구현될 수 있다. 센싱 유닛(SUT)은 센싱 구동시 데이터라인(14)에 충전되는 전압을 샘플링하고, 샘플링된 결과를 ADC에 공급한다.
- [0046] ADC는 센싱 구동시 센싱 유닛(SUT)으로부터 입력되는 아날로그 샘플링 신호를 디지털 신호로 변환하여 화소(PXL)의 전기적 특성을 나타내는 디지털 센싱 데이터(S-DATA)를 출력한다.
- [0047] ADC는 플래시 타입의 ADC, 트래킹(tracking) 기법을 이용한 ADC, 연속 근사 레지스터 타입(Successive Approximation Register type)의 ADC 등으로 구현될 수 있다. ADC는 센싱 구동시에 얻어진 디지털 센싱 데이터(S-DATA)를 저장 메모리(50)에 공급한다.

- [0048] 제1 스위치(SW1)와 제2 스위치(SW2)는 디스플레이 구동시와 센싱 구동시에 다르게 스위칭될 수 있다. 제1 스위치(SW1)는 채널 단자(CH)와 데이터전압 생성부(23) 사이에 접속된다. 제1 스위치(SW1)는 채널 단자(CH)와 센싱부(22) 사이에 접속된다.
- [0049] 저장 메모리(50)는 디지털 센싱 데이터(S-DATA)를 저장한다. 저장 메모리(50)는 플래시 메모리로 구현될 수 있으나, 이에 한정되지 않는다.
- [0050] 보상 IC(30)는 디스플레이 구동을 위해, 저장 메모리(50)로부터 읽어들이는 디지털 센싱 데이터(S-DATA)를 기반으로 각 화소 별로 오프셋(Offset)과 게인(Gain)을 연산하고, 연산된 오프셋과 게인에 따라 화소들(PXL)에 입력될 디지털 영상 데이터를 변조(또는 보정)하고, 변조된 디지털 영상 데이터(V-DATA)를 드라이버 IC(20)에 공급한다. 이를 위해, 보상 IC(30)는 보상부(31)와 보상 메모리(32)를 포함할 수 있다.
- [0051] 보상 메모리(32)는 저장 메모리(50)로부터 읽어들이는 디지털 센싱 데이터(S-DATA)를 보상부(31)에 전달한다. 보상 메모리(32)는 RAM(Random Access Memory), 예컨대 DDR SDRAM(Double Date Rate Synchronous Dynamic RAM)일 수 있으나, 이에 한정되지 않는다.
- [0052] 보상부(31)는 도 3 내지 도 4c와 같이, 다수회의 센싱을 통해 얻어진 센싱 결과를 기초로 한 개의 평균 전류(I)-전압(V) 곡선을 얻고, 해당 화소의 I-V 곡선이 평균 I-V 곡선에 일치되도록 보상하는 보상 알고리즘을 포함할 수 있다.
- [0053] 구체적으로, 보상부(31)는 도 3 및 도 4a와 같이 복수 계조(예컨대, A~F 포함 총 7 계조)에 대한 센싱 결과를 대상으로 공지의 최소자승법[最小自乘法, least square method]을 적용하여 평균 I-V 곡선에 대응되는 하기 수학적 식 1을 도출한다(S1).

수학적 식 1

$$I = a(V_{data} - b)^c$$

- [0054]
- [0055] 수학적 식 1에서, "a"는 구동 TFT의 전자 이동도이고, "b"는 구동 TFT의 문턱전압이며, "c"는 구동 TFT의 물리적 특성치를 나타낸다. 여기서, "a" 및 "b"는 경시 변화에 따라 변하는 특성값이고, "c"는 경시변화에 무관한 특성값이다.
- [0056] 보상부(31)는 도 3 및 도 4b와 같이 2 포인트에서 측정된 전류값(I1, I2)과 계조값(X, Y 계조)(즉, 데이터전압값(Vdata1, Vdata2))을 기준으로 해당 화소(PXL)의 파라미터값인 a' 값, 및 b' 값을 계산한다(S2).

수학적 식 2

$$I_1 = a'(V_{data1} - b')^c$$

$$I_2 = a'(V_{data2} - b')^c$$

- [0057]
- [0058] 보상부(31)는 상기 수학적 식 2에서, 2차 방정식을 이용하여 해당 화소(PXL)의 파라미터값인 a' 값, 및 b' 값을 산출할 수 있다.
- [0059] 보상부(31)는 도 3 및 도 4c와 같이 해당 화소의 I-V 곡선이 평균 I-V 곡선에 일치되도록 하기 위한 오프셋(Offset)과 게인(Gain)을 연산할 수 있다(S3). 보상이 완료된 오프셋(Offset)과 게인(Gain)은 하기 수학적 식 3과 같다. 수학적 식 3에서, "Vcomp"는 디지털 레벨의 보상 전압을 지시한다.

수학식 3

$$V_{comp} = \left(\frac{a}{a'} \right)^{\frac{1}{c}} \times V_{data} + \left(b' - b \left(\frac{a}{a'} \right)^{\frac{1}{c}} \right)$$

[0060]

[0061] 보상부(31)는 보상 전압(V_{comp})에 대응되도록 해당 화소(PXL)에 입력될 디지털 영상 데이터를 보정한다(S4).

[0062] 호스트 시스템(40)은 표시패널(10)의 화소들(PXL)에 입력될 디지털 영상 데이터를 보상 IC(30)에 공급할 수 있다. 호스트 시스템(40)은 디지털 밝기 정보와 같은 유저 입력 정보를 보상 IC(30)에 더 공급할 수 있다. 호스트 시스템(40)은 어플리케이션 프로세서(Application Processor)로 구현될 수도 있다.

[0063] 도 5 내지 도 7은 외부 보상 모듈의 다양한 구현 예들을 보여주는 도면들이다.

[0064] 도 5를 참조하면, 본 발명의 전계발광 표시장치는 외부 보상 모듈을 구현하기 위해, 칩 온 필름(Chip On Film, COF)에 실장된 드라이버 IC(D-IC)(20)와, 연성 인쇄기판(Flexible Printed Circuit Board, FPCB)에 실장된 저장 메모리(50) 및 전원 IC(P-IC)(60)와, 시스템 인쇄기판(System Printed Circuit Board, SPCB)에 실장된 호스트 시스템(40)을 구비할 수 있다.

[0065] 드라이버 IC(D-IC)(20)는 타이밍 제어부(26), 센싱부(22) 및 데이터전압 생성부(23) 외에도 보상부(32)와 보상 메모리(32)를 더 포함할 수 있다. 이 외부 보상 모듈은 드라이버 IC(D-IC)(20)와 보상 IC(도 1의 '30')가 1칩화 된 것이다. 전원 IC(P-IC)(60)는 이 외부 보상 모듈을 동작시키는 데 필요한 각종 구동전원을 생성한다.

[0066] 도 6을 참조하면, 본 발명의 전계발광 표시장치는 외부 보상 모듈을 구현하기 위해, 칩 온 필름(COF)에 실장된 드라이버 IC(D-IC)(20)와, 연성 인쇄기판(FPCB)에 실장된 저장 메모리(50) 및 전원 IC(P-IC)(60)와, 시스템 인쇄기판(SPCB)에 실장된 호스트 시스템(40)을 구비할 수 있다.

[0067] 도 6의 외부 보상 모듈은, 보상부(31)와 보상 메모리(32)를 드라이버 IC(D-IC)(20)에 탑재하지 않고 호스트 시스템(40)에 탑재하는 점에서 도 5와 다르다. 도 6의 외부 보상 모듈은, 보상 IC(도 1의 '30')가 호스트 시스템(40)에 통합된 것으로, 드라이버 IC(D-IC)(20)의 구성을 간소화할 수 있다는 점에서 의미가 있다.

[0068] 도 7을 참조하면, 본 발명의 전계발광 표시장치는 외부 보상 모듈을 구현하기 위해, 칩 온 필름(COF)에 실장된 드라이버 IC(D-IC)(20)와, 연성 인쇄기판(FPCB)에 실장된 저장 메모리(50), 보상 IC(30), 보상 메모리(32) 및 전원 IC(P-IC)(60)와, 시스템 인쇄기판(SPCB)에 실장된 호스트 시스템(40)을 구비할 수 있다.

[0069] 도 7의 외부 보상 모듈은, 드라이버 IC(20)에 전압 생성부(23)와 센서(21)만을 실장하여 드라이버 IC(20)의 구성을 더욱 간소화하고, 타이밍 제어부(31)와 보상부(32)는 별도로 제작된 보상 IC(30)에 실장하는 점에서 차이가 있다. 그리고, 보상 IC(30), 저장 메모리(50), 보상 메모리(32)를 연성 인쇄기판(FPCB)에 함께 실장함으로써, 보상값의 업 로딩 및 다운 로딩 동작을 용이하게 할 수 있는 이점이 있다.

[0070] 도 8은 본 발명의 실시예에 따른 화소를 나타내는 등가회로도이다.

[0071] 도 8을 참조하면, 화소(PXL)는 OLED, 구동 TFT(Thin Film Transistor)(DT), 스토리지 커패시터(Cst), 제1 스위치 TFT(ST1), 및 제2 스위치 TFT(ST2)를 구비할 수 있다. TFT들은 PMOS로 구현될 수 있다.

[0072] 도 8에서, 제1 게이트신호(SCAN1)는 센싱용 제1 게이트신호이고, 제2 게이트신호(SCAN2)는 센싱용 제2 게이트신호일 수 있다. 그리고, 데이터전압 생성부(23)에서 데이터라인(140)으로 공급되는 데이터전압(V_{data})은 센싱용 데이터전압($V_{data-SEN}$)일 수 있다.

[0073] OLED는 구동 TFT(DT)로부터 입력되는 구동 전류에 따라 발광하는 발광 소자이다. OLED는 애노드전극, 캐소드전극, 및 애노드전극과 캐소드전극 사이에 위치하는 유기화합물층을 포함한다. 애노드전극은 구동 TFT(DT)의 드레인 전극인 제2 노드(N2)에 접속된다. 캐소드전극은 저전위 구동전원(VSS)에 접속된다. OLED의 발광량에 따라 해당 화소(PXL)에 표시되는 영상의 계조값이 결정된다.

- [0074] 구동 TFT(DT)는 게이트-소스 간 전압(V_{gs})에 따라 OLED에 입력되는 구동 전류를 제어하는 구동 소자이다. 구동 TFT(DT)는 제1 노드(N1)에 접속된 게이트전극(또는 제어전극), 고전위 구동전원(VDD)에 접속된 소스전극(또는 제1 전극), 및 제2 노드(N2)에 접속된 드레인전극(또는 제2 전극)을 구비한다. 구동 TFT(DT)의 게이트-소스 간 전압(V_{gs})은 고전위 구동전원(VDD)의 전압과 제1 노드(N1) 전압 간의 차 전압이다.
- [0075] 스토리지 커패시터(Cst)는 고전위 구동전원(VDD)과 제1 노드(N1) 사이에 접속된다. 스토리지 커패시터(Cst)는 구동 TFT(DT)의 게이트-소스 간 전압(V_{gs})을 정해진 시간 동안 유지한다.
- [0076] 제1 스위치 TFT(ST1)는 제1 게이트신호(SCAN1)에 응답하여 데이터라인(140) 상의 데이터전압(V_{data})을 제1 노드(N1)에 인가한다. 제1 스위치 TFT(ST1)는 제1 게이트라인(150A)에 접속된 게이트전극(또는 제어전극), 데이터라인(140)에 접속된 소스전극(또는 제1 전극), 및 제1 노드(N1)에 접속된 드레인전극(또는 제2 전극)을 구비한다.
- [0077] 제2 스위치 TFT(ST2)는 제2 게이트신호(SCAN2)에 응답하여 제2 노드(N2)와 데이터라인(140) 간의 전류 흐름을 스위칭한다. 제2 스위치 TFT(ST2)는 제2 게이트라인(150B)에 접속된 게이트전극(또는 제어전극), 데이터라인(140)에 접속된 드레인전극(또는 제1 전극), 및 제2 노드(N2)에 접속된 소스전극(또는 제2 전극)을 구비한다. 제2 스위치 TFT(ST2)가 턴 온 되면 제2 노드(N2)와 센서(21)가 전기적으로 접속된다.
- [0078] 도 9는 본 발명의 일 실시예에 따라 전계발광 표시장치의 전기적 특성을 센싱하기 위한 구동 파형도이다. 도 10a는 도 9의 제1 프로그래밍 기간 동안 제1 및 제2 스위치와 화소의 등가 회로도이다. 도 10b는 도 9의 열화 트래킹 기간 동안 제1 및 제2 스위치와 화소의 등가 회로도이다. 도 10c는 도 9의 제2 프로그래밍 기간 동안 제1 및 제2 스위치와 화소의 등가 회로도이다. 도 10d는 도 9의 센싱 기간 동안 제1 및 제2 스위치와 화소의 등가 회로도이다.
- [0079] 도 9를 참조하면, 본 발명의 일 실시예의 구동은 연속적으로 배치된 제1 프로그래밍 기간(①), 열화 트래킹 기간(②), 제2 프로그래밍 기간(③), 및 센싱 기간(④)을 통해 구현될 수 있다. 도 9에서, 제1 및 제2 데이터 전압(V_{data1} , V_{data2})은 센싱용 데이터전압이다.
- [0080] 도 9 및 도 10a를 참조하면, 제1 프로그래밍 기간(①) 동안, 제2 스위치(SW2)는 턴 오프 되고, 제1 스위치(SW1)와 제1 스위치 TFT(ST1)와 제2 스위치 TFT(ST2)는 턴 온 된다. 따라서, 제1 프로그래밍 기간(①) 동안, 데이터전압 생성부(23)에서 생성된 제1 데이터전압(V_{data1})이 제1 스위치(SW1)와 제1 스위치 TFT(ST1)를 통해 제1 노드(N1)에 인가되고, 또한 상기 제1 데이터전압(V_{data1})이 제1 스위치(SW1)와 제2 스위치 TFT(ST2)를 통해 제2 노드(N2)에 인가된다. 여기서, 고전위 구동전원(VDD)의 전압과 제1 데이터전압(V_{data1}) 간의 차이는 구동 TFT(DT)의 문턱전압보다 크므로, 제1 프로그래밍 기간(①)에서 구동 TFT(DT)는 턴 온 조건이 된다. 그리고, OLED의 애노드전극은 제1 데이터전압(V_{data1})으로 초기화된다.
- [0081] 도 9 및 도 10b를 참조하면, 열화 트래킹 기간(②) 동안, 제1 및 제2 스위치(SW1, SW2)는 턴 오프 되고, 제1 및 제2 스위치 TFT(ST1, ST2)는 턴 온 된다. 따라서, 열화 트래킹 기간(②) 동안, 제1 노드(N1)의 전위와 제2 노드(N2)의 전위는 구동 TFT(DT)에 흐르는 전류에 의해 OLED의 문턱전압까지 상승한다. 여기서, 제2 노드(N2)의 전위는 OLED의 열화에 비례하여 증가한다. 이때, 데이터라인(140)은 제2 노드(N2)에 연결되므로, 열화 트래킹 기간(②) 동안 데이터라인(140)의 전위는 OLED의 열화에 비례하여 높아진다.
- [0082] 도 9 및 도 10c를 참조하면, 제2 프로그래밍 기간(③) 동안, 제1 스위치(SW1)와 제2 스위치 TFT(ST2)는 턴 온 되고, 제2 스위치(SW2)와 제1 스위치 TFT(ST1)는 턴 오프 된다. 따라서, 제2 프로그래밍 기간(③) 동안, 데이터전압 생성부(23)에서 생성된 제2 데이터전압(V_{data2})이 제1 스위치(SW1)와 제2 스위치 TFT(ST2)를 통해 제2 노드(N2)에 인가된다. 제2 데이터전압(V_{data2})은 제1 데이터전압(V_{data1})보다 높고, OLED의 문턱전압보다 낮다. 이렇게 제2 데이터전압(V_{data2})을 OLED의 문턱전압보다 낮추면, 아날로그 센싱 데이터의 전압 레벨을 ADC의 입력 레인지에 맞추기가 용이해진다.
- [0083] 도 9 및 도 10d를 참조하면, 센싱 기간(④) 동안, 제2 스위치(SW2)와 제2 스위치 TFT(ST2)는 턴 온 되고, 제1 스위치(SW1)와 제1 스위치 TFT(ST1)는 턴 오프 된다. 센싱 기간(④) 동안에도 스토리지 커패시터(Cst)에 저장된 게이트-소스 간 전압에 의해 구동 TFT(DT)에 전류가 흐르며, 그 결과 제2 노드(N2) 및 그에 연결된 데이터라인(140)의 전위는 상승한다. 센싱 기간(④) 동안 데이터라인(140)의 전위 상승 기울기는 OLED의 열화 전에 비해 열화 후에 더 낮다. OLED의 열화가 진행될수록 OLED의 동작점 전압이 높아지므로, OLED의 열화 전에 비해 상대적으로 더 많은 전하가 OLED의 애노드 전극에 쌓이게 된다. 이에 따라 데이터라인에 쌓이는 전하량이 줄어들고, 그 결과 데이터라인(140)의 전위 상승이 OLED의 열화 전에 비해 열화 후에 더 천천히 이뤄지게 되는 것이다.

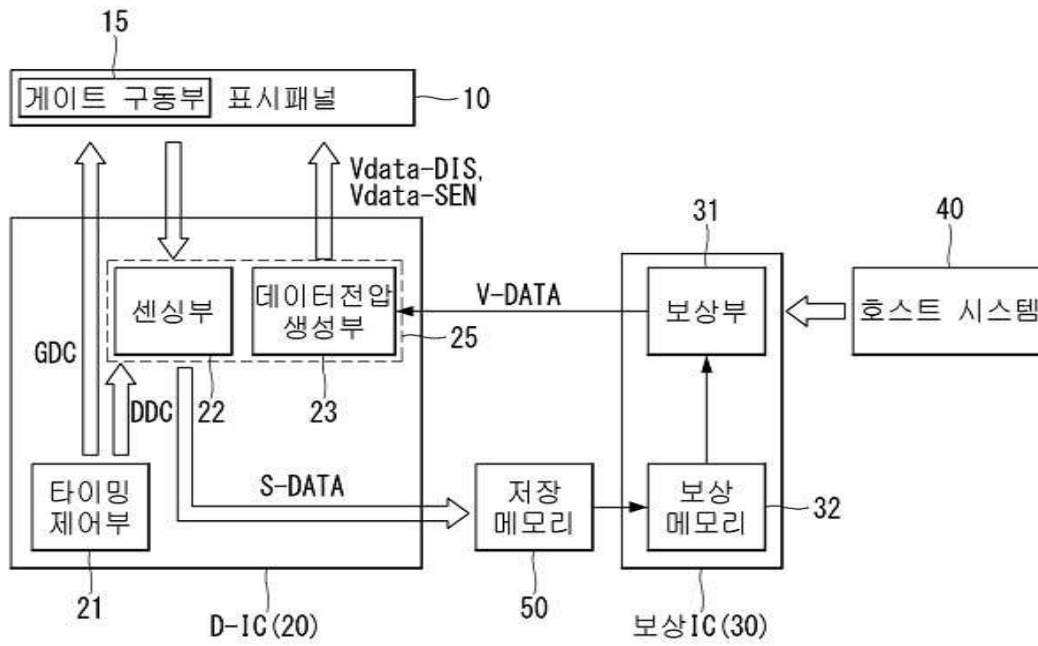
- [0084] 이처럼, 본 발명의 일 센싱 구동에 따르면, PMOS 화소 구조에 대해서도 OLED 열화를 센싱하는 것이 가능하다. 더욱이, 공유 구조의 센싱 라인 대신에 데이터라인을 통해 센싱이 이뤄지기 때문에, OLED를 직접 센싱하는 것이 가능하다.
- [0085] 도 11은 본 발명의 다른 실시예에 따라 전계발광 표시장치의 전기적 특성을 센싱하기 위한 구동 파형도이다. 도 12a는 도 11의 초기화 기간 동안 제1 및 제2 스위치와 화소의 등가 회로도이다. 그리고, 도 12b는 도 11의 센싱 기간 동안 제1 및 제2 스위치와 화소의 등가 회로도이다.
- [0086] 도 11을 참조하면, 본 발명의 다른 센싱 구동은 연속적으로 배치된 초기화 기간(①'), 및 센싱 기간(②')을 통해 구현될 수 있다. 도 11에서, 데이터전압(Vdata)는 센싱용 데이터전압이다.
- [0087] 도 11 및 도 12a를 참조하면, 초기화 기간(①') 동안, 제2 스위치(SW2)와 제1 스위치 TFT(ST1)는 턴 오프 되고, 제1 스위치(SW1)와 제2 스위치 TFT(ST2)는 턴 온 된다. 따라서, 초기화 기간(①') 동안, 데이터전압 생성부(23)에서 생성된 데이터전압(Vdata)이 제1 스위치(SW1)와 제2 스위치 TFT(ST2)를 통해 제2 노드(N2)에 인가된다. 여기서, 데이터전압(Vdata)은 OLED를 통해 방전이 이뤄지도록, OLED의 동작점 전압보다 높게 설정된다. 초기화 기간(①')에서 구동 TFT(DT)는 턴 오프 조건이 되고, OLED의 애노드전극은 데이터전압(Vdata)으로 초기화된다.
- [0088] 도 11 및 도 12b를 참조하면, 센싱 기간(②') 동안, 제1 스위치(SW1)와 제1 스위치 TFT(ST1)는 턴 오프 되고, 제2 스위치(SW2)와 제2 스위치 TFT(ST2)는 턴 온 된다. 따라서, OLED의 애노드전극에 충전되어 있던 데이터전압(Vdata)이 센싱 기간(②') 동안 OLED를 통해 방전되며, 그 결과 제2 노드(N2)의 전위가 점차 낮아진다. OLED 열화가 심할수록 제2 노드(N2)의 전위가 낮아지는 속도가 느려진다. 왜냐하면, OLED의 열화 가 진행될수록 저항 성분의 증가로 인해 OLED의 전류 능력이 떨어지기 때문이다. 센싱 기간(②') 동안 제2 노드(N2)는 데이터라인(140)에 연결되므로, 이 기간(②') 동안 데이터라인(140)의 전위 하강 기울기는 OLED의 열화 전에 비해 열화 후에 더 낮다.
- [0089] 이처럼, 본 발명의 다른 센싱 구동에 따르면, PMOS 화소 구조에 대해서도 OLED 열화를 센싱하는 것이 가능하다. 더욱이, 공유 구조의 센싱 라인 대신에 데이터라인을 통해 센싱이 이뤄지기 때문에, OLED를 직접 센싱하는 것이 가능하다. 특히, 본 발명의 다른 센싱 구동에 따르면, 구동 TFT를 오프 시킨 상태에서 OLED 특성을 센싱하므로, 구동 TFT의 전기적 특성값이 OLED 특성의 센싱값에 반영되어, 센싱의 정확도를 떨어뜨리는 문제를 미연에 예방할 수 있다.
- [0090] 전술한 바와 같이, 본 발명은 기존과 같은 별도의 센싱 라인 대신에 데이터 공급용 데이터라인을 센싱시에도 활용함으로써, 표시패널의 배선 설계 마진을 떨어뜨리지 않으면서도 OLED의 동작점 전압을 센싱할 수 있다.
- [0091] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

부호의 설명

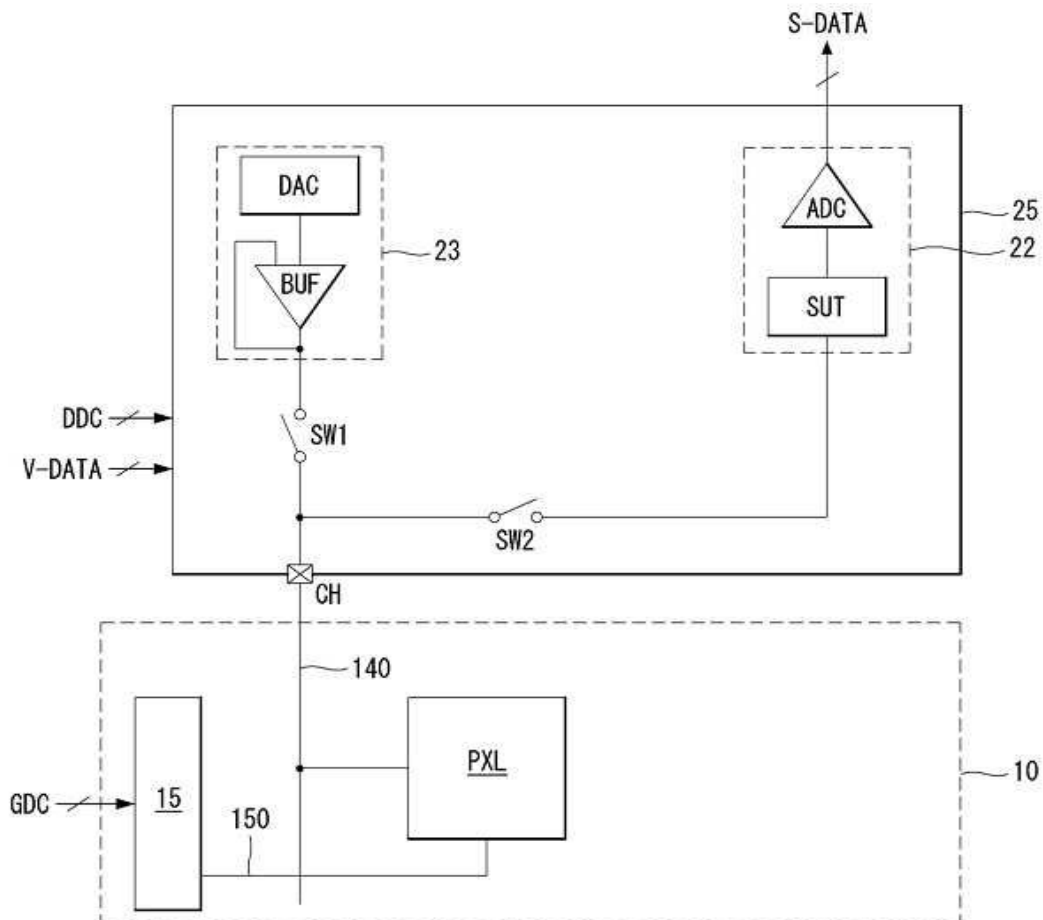
- [0092] 10 : 표시패널 20 : 드라이버 IC
- 15 : 게이트 구동부 21: 타이밍 제어부
- 22 : 센서 23 : 데이터전압 생성부
- 30 : 보상 IC 40 : 호스트 시스템
- 50 : 저장 메모리

도면

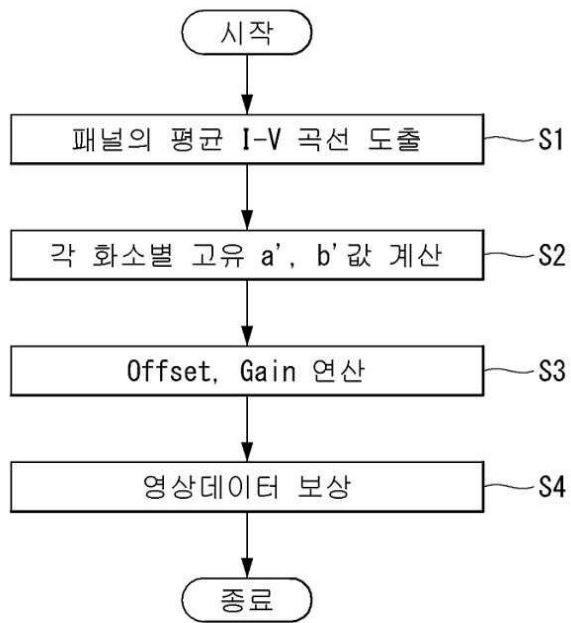
도면1



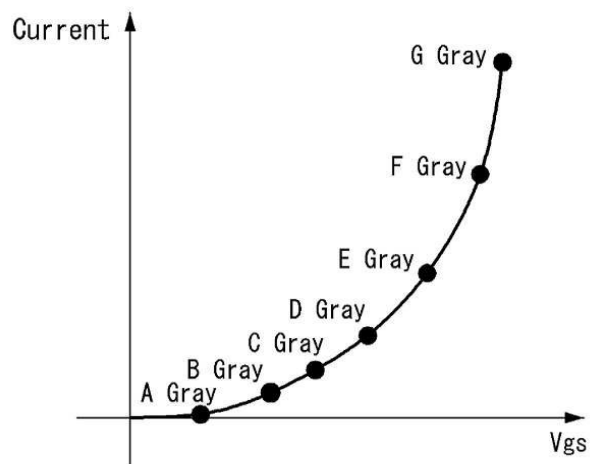
도면2



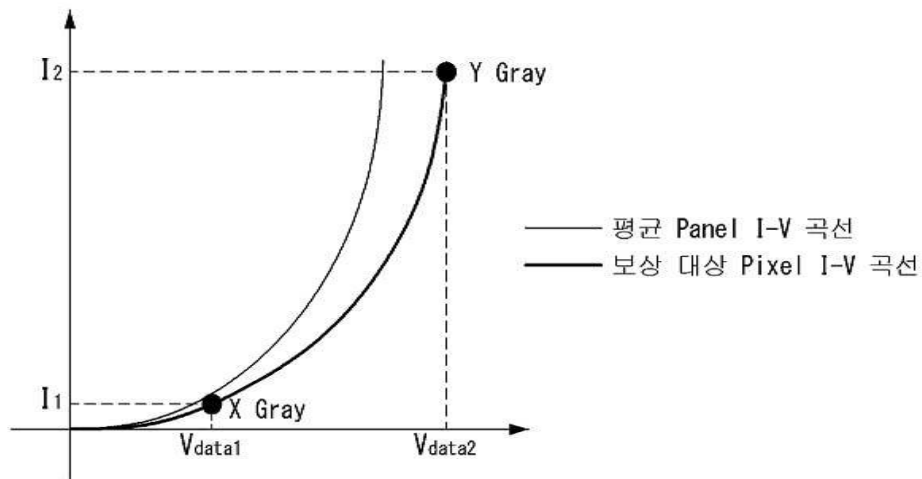
도면3



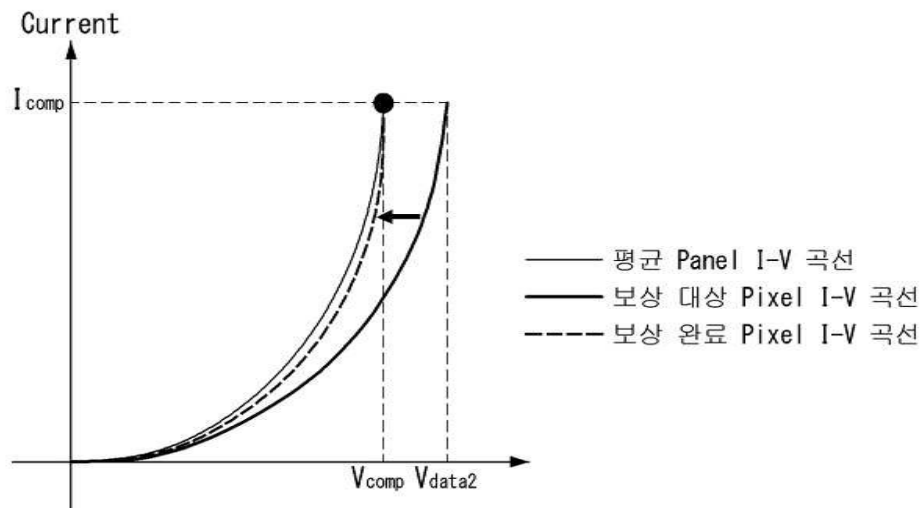
도면4a



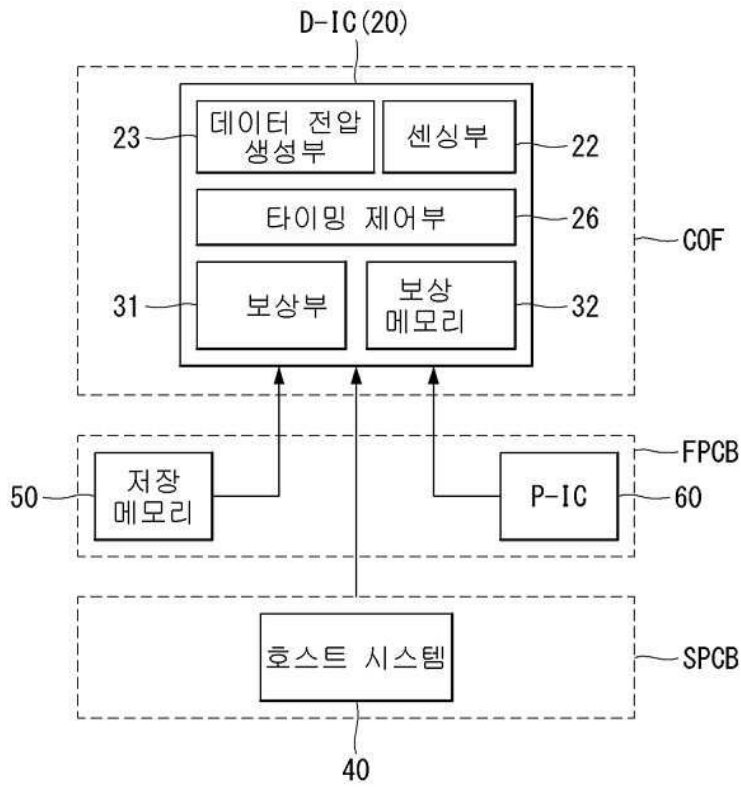
도면4b



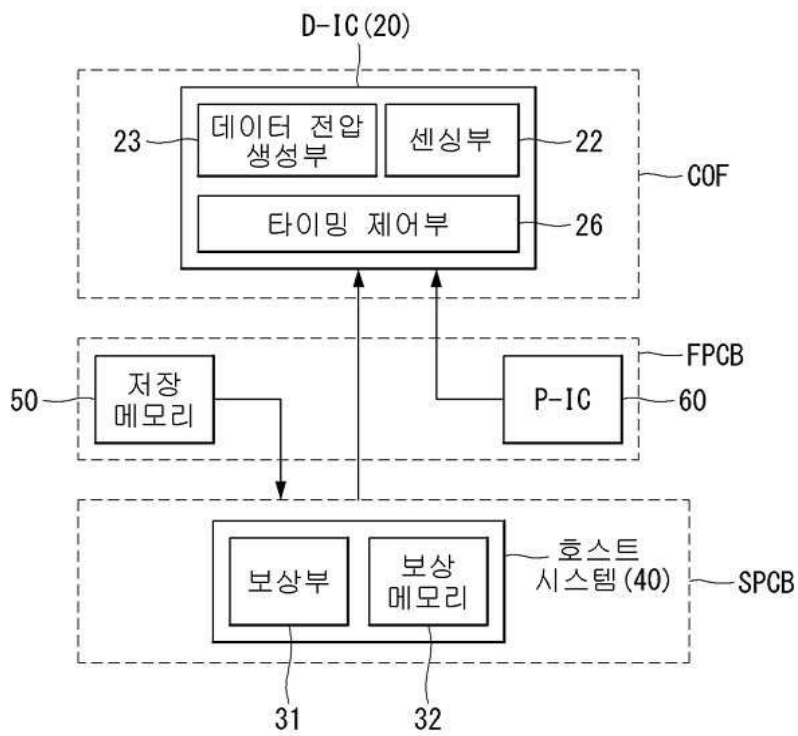
도면4c



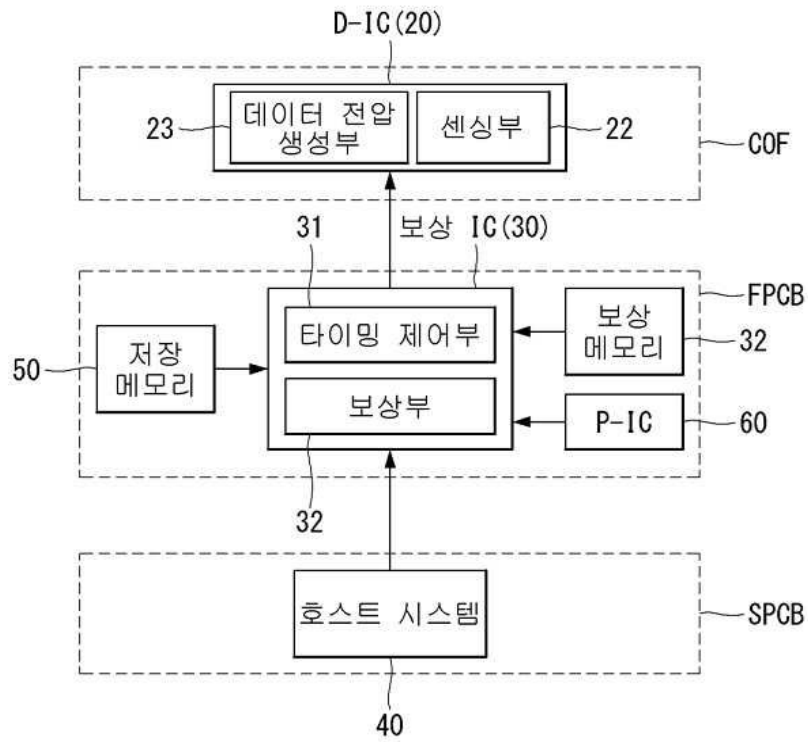
도면5



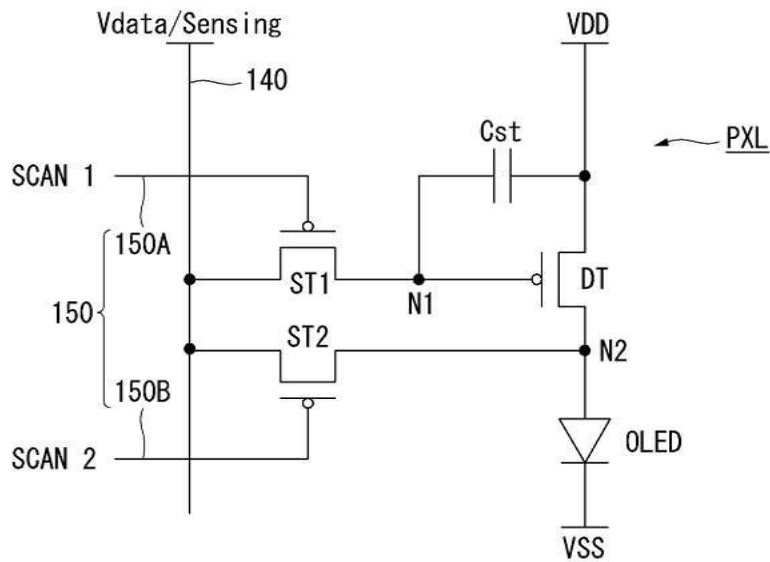
도면6



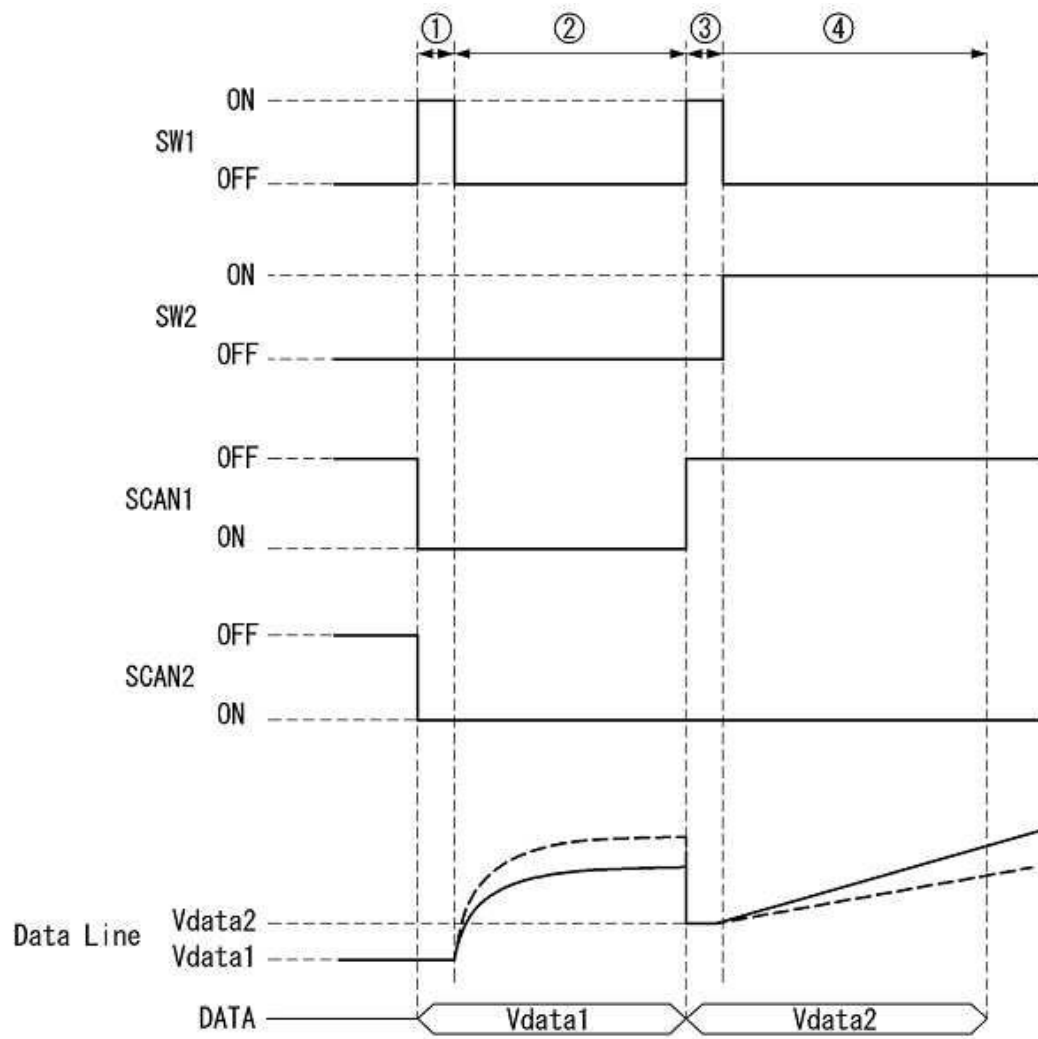
도면7



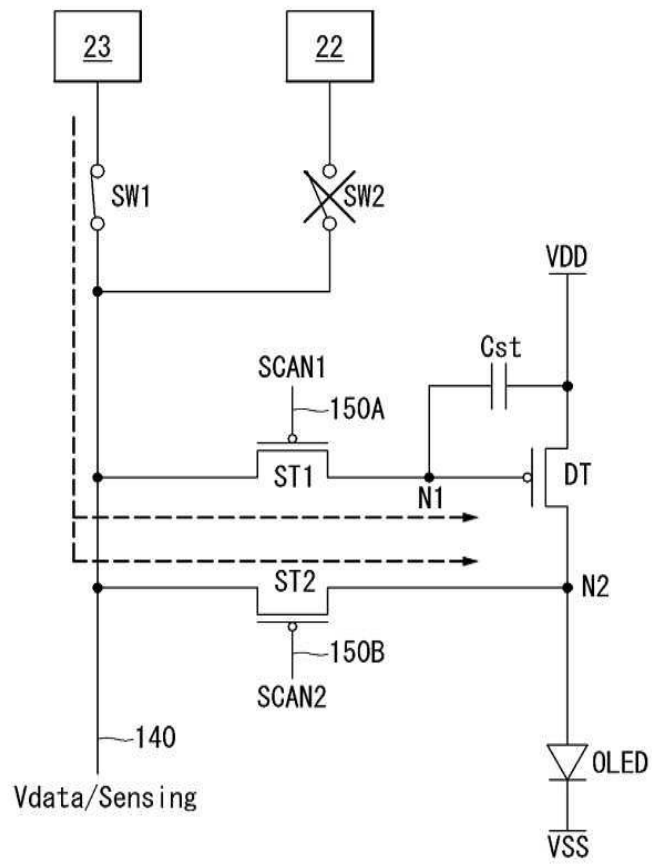
도면8



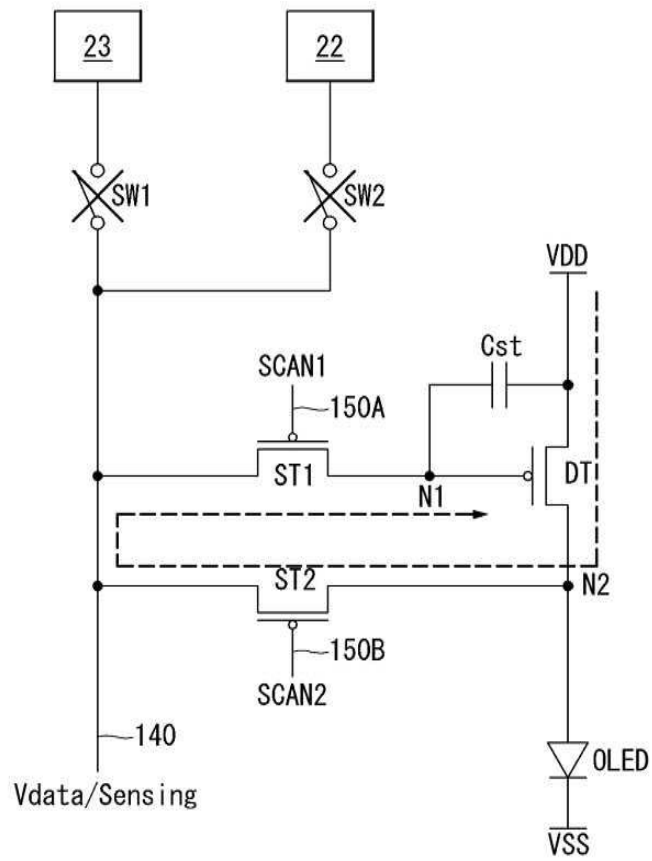
도면9



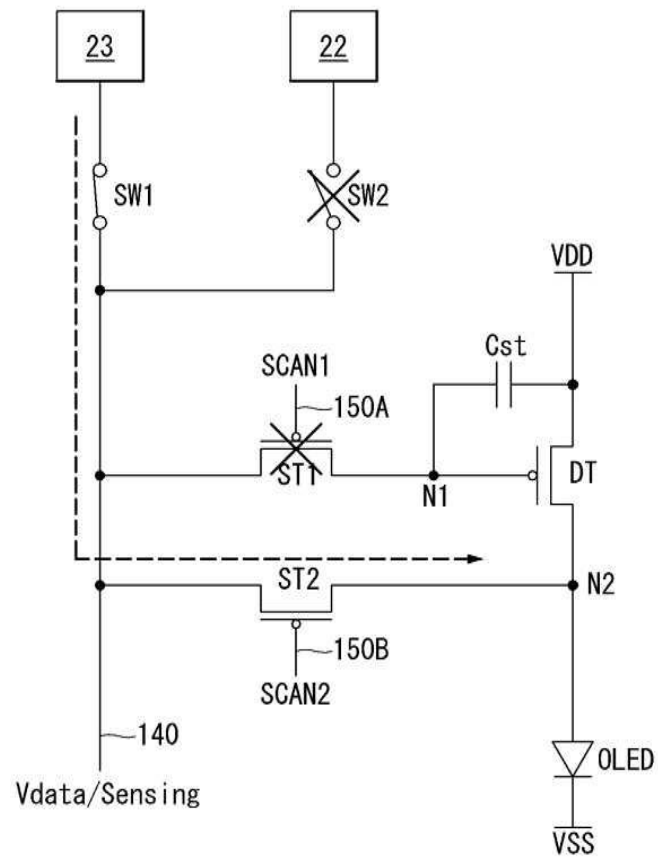
도면10a



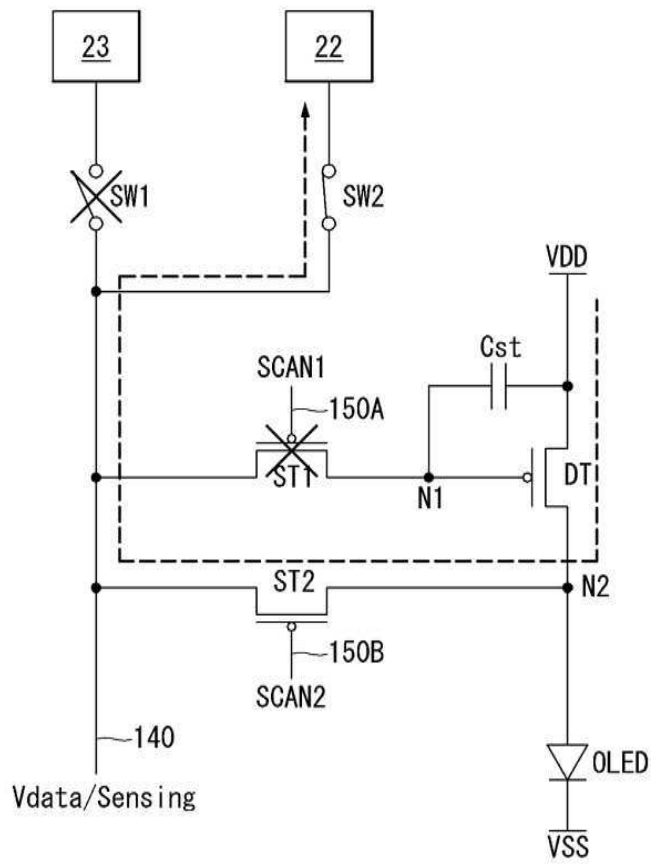
도면10b



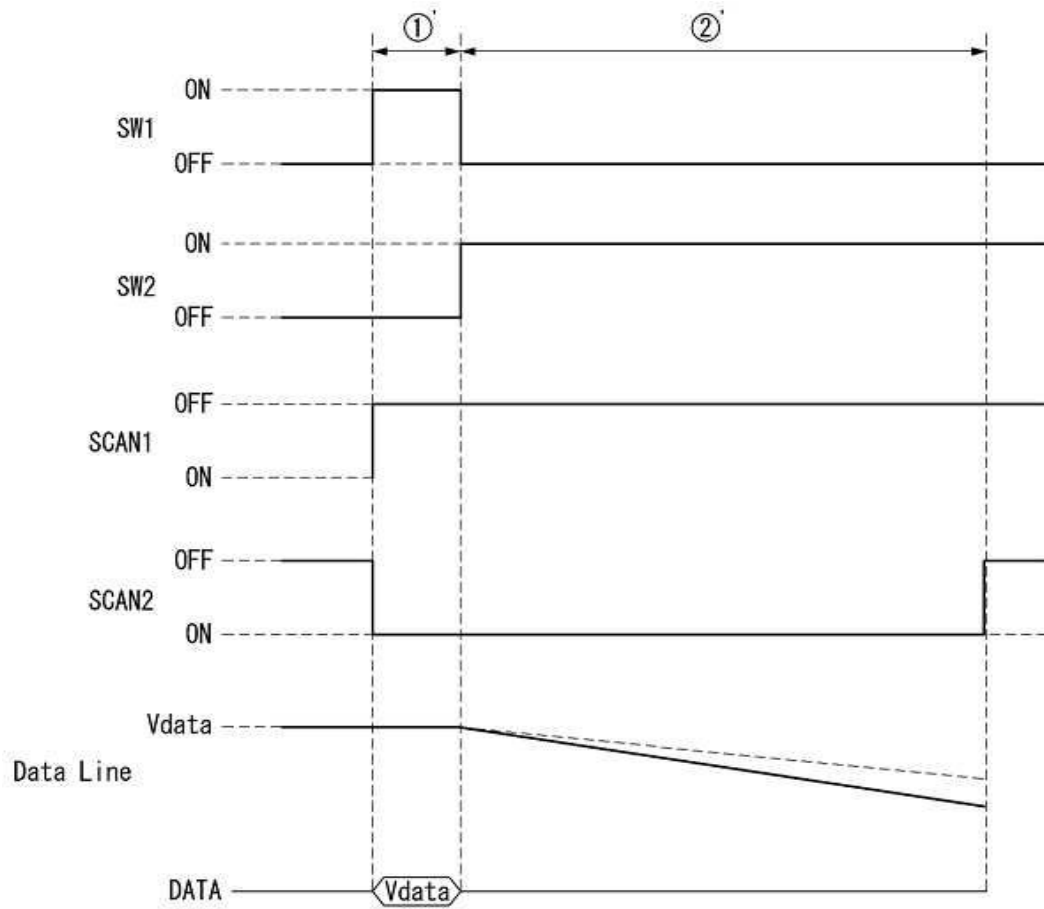
도면10c



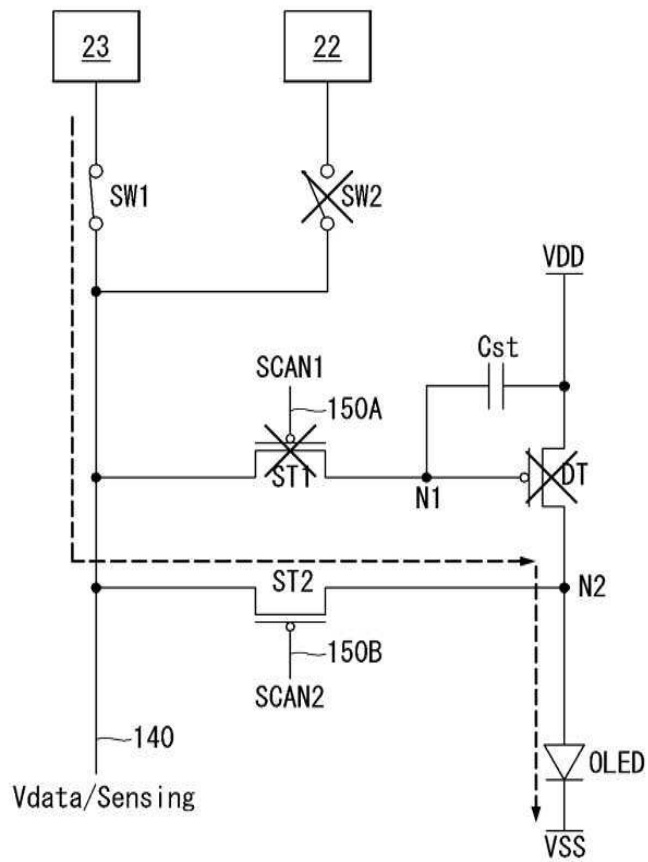
도면10d



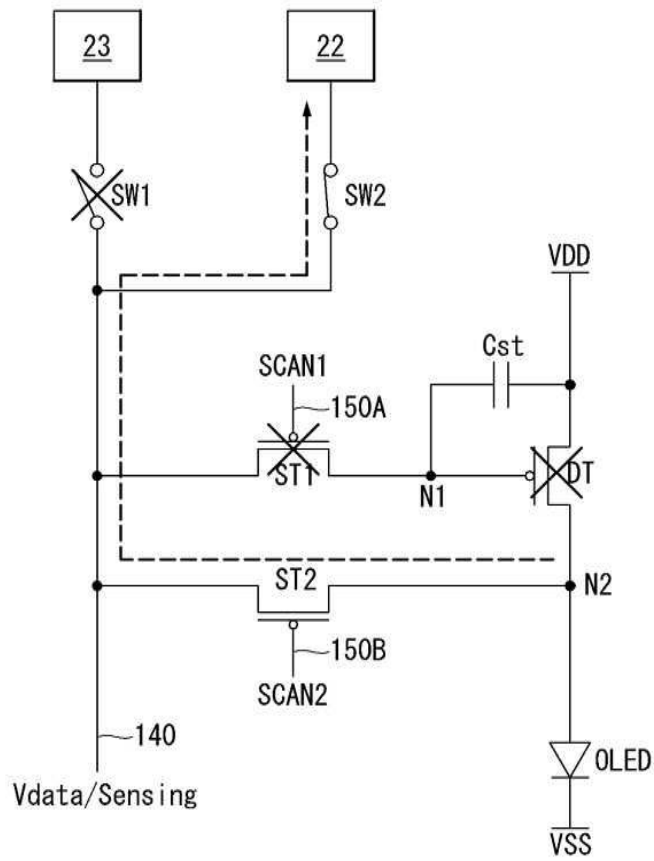
도면11



도면12a



도면12b



专利名称(译)	电致发光显示装置及其电性能传感方法		
公开(公告)号	KR1020180061476A	公开(公告)日	2018-06-08
申请号	KR1020160159578	申请日	2016-11-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SONG EUN JI 송은지 SON KI WON 손기원 SHIN HUN KI 신헌기 KIM DONG IK 김동익		
发明人	송은지 손기원 신헌기 김동익		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233 G09G2300/0828 G09G2300/0842 G09G2230/00		
外部链接	Espacenet		

摘要(译)

根据本发明的电致发光显示装置包括：显示面板，具有多个像素，多条栅极线和多条数据线；并且驱动器集成电路通过通道端子连接到数据线，其中驱动器集成电路包括：数据电压生成单元，用于生成要提供给像素的数据电压；以及数据电压生成单元，连接在通道端子和数据电压生成单元之间并且第二开关连接在通道端子和感测单元之间。感测单元可以包括连接到感测单元的第一开关，感测像素的电特性的感测单元，以及连接在感测单元和通道端子之间的第二开关。

