



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0041281  
(43) 공개일자 2018년04월24일

(51) 국제특허분류(Int. Cl.)  
H01L 27/32 (2006.01) G09G 3/3233 (2016.01)  
H01L 27/12 (2006.01)  
(52) CPC특허분류  
H01L 27/3276 (2013.01)  
G09G 3/3233 (2013.01)  
(21) 출원번호 10-2016-0132601  
(22) 출원일자 2016년10월13일  
심사청구일자 없음

(71) 출원인  
삼성디스플레이 주식회사  
경기도 용인시 기흥구 삼성로 1 (농서동)  
(72) 발명자  
이소현  
경기도 화성시 동탄문화센터로 39, 시범다운마을  
포스코더샵아파트 318동 1601호 (반송동)  
최덕영  
경기도 수원시 영통구 청명북로 81, 영통주공4단지 405동 1502호 (영통동)  
(74) 대리인  
특허법인가산

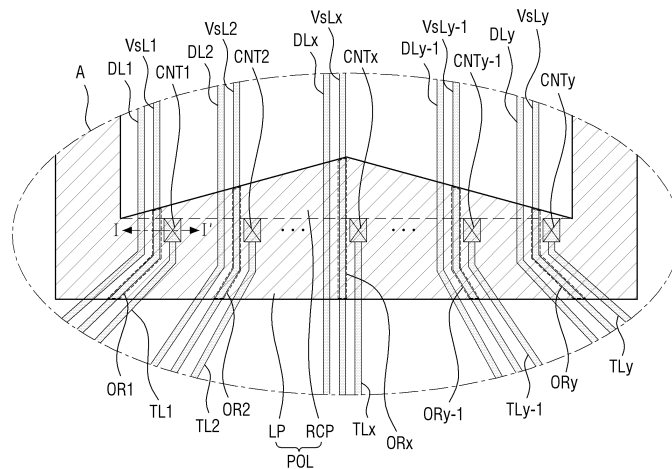
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 유기 발광 표시 장치

**(57) 요약**

유기 발광 표시 장치가 제공된다. 유기 발광 표시 장치는 복수의 데이터 라인, 복수의 상기 데이터 라인과 동일 층에 배치된 제1 센싱 라인 및 제2 센싱 라인, 상기 데이터 라인, 상기 제1 센싱 라인 및 상기 제2 센싱 라인 상에 배치된 절연층, 상기 절연층 상에 배치된 전원 라인을 포함하되, 상기 제1 센싱 라인과 상기 전원 라인이 오버랩된 면적은 상기 제2 센싱 라인과 상기 전원 라인이 오버랩된 면적과 동일하다.

대표도 - 도5



(52) CPC특허분류

**H01L 27/124** (2013.01)

G09G 2300/0426 (2013.01)

G09G 2320/0223 (2013.01)

G09G 2320/043 (2013.01)

---

## 명세서

### 청구범위

#### 청구항 1

복수의 데이터 라인;

복수의 상기 데이터 라인과 동일층에 배치된 제1 센싱 라인 및 제2 센싱 라인;

상기 데이터 라인, 상기 제1 센싱 라인 및 상기 제2 센싱 라인 상에 배치된 절연층;

상기 절연층 상에 배치된 전원 라인을 포함하되,

상기 제1 센싱 라인과 상기 전원 라인이 오버랩된 면적은 상기 제2 센싱 라인과 상기 전원 라인이 오버랩된 면적과 동일한 유기 발광 표시 장치.

#### 청구항 2

제1 항에 있어서,

상기 제1 센싱 라인과 상기 전원 라인이 오버랩되어 형성되는 커패시턴스는 상기 제2 센싱 라인과 상기 전원 라인이 오버랩되어 형성되는 커패시턴스와 동일한 유기 발광 표시 장치.

#### 청구항 3

제1 항에 있어서,

상기 제1 센싱 라인과 상기 제2 센싱 라인의 저항은 서로 동일한 유기 발광 표시 장치.

#### 청구항 4

제1 항에 있어서,

상기 제1 센싱 라인을 통해 전달되는 신호의 RC딜레이는 상기 제2 센싱 라인을 통해 전달되는 신호의 RC딜레이와 동일한 유기 발광 표시 장치.

#### 청구항 5

제1 항에 있어서,

상기 제1 센싱 라인과 상기 전원 라인이 오버랩된 영역에서 상기 제1 센싱 라인이 연장되는 방향의 변화량은 상기 제2 센싱 라인과 상기 전원 라인이 오버랩된 영역에서 상기 제2 센싱 라인이 연장되는 방향의 변화량보다 작은 유기 발광 표시 장치.

#### 청구항 6

제5 항에 있어서,

상기 제1 센싱 라인과 상기 전원 라인이 오버랩된 영역에서 상기 제1 센싱 라인은 일직선으로 형성된 유기 발광 표시 장치.

#### 청구항 7

제5 항에 있어서,

상기 전원 라인은 라인부 및 상기 라인부와 접하며 상기 라인부와 동일 층에 동일 물질로 형성된 면적 보상부를 포함하되,

상기 면적 보상부는 상기 라인부로부터 상기 제1 센싱 라인이 연장된 방향으로 확장된 모양인 유기 발광 표시 장치.

**청구항 8**

제7 항에 있어서,

상기 제1 센싱 라인이 연장된 방향을 따라 측정된 상기 전원 라인의 폭은 상기 제1 센싱 라인과 오버랩된 영역에서 가장 큰 유기 발광 표시 장치.

**청구항 9**

제7 항에 있어서,

상기 제1 센싱 라인과 상기 면적 보상부와 오버랩된 면적은 상기 제2 센싱 라인과 상기 면적 보상부가 오버랩된 면적보다 큰 유기 발광 표시 장치.

**청구항 10**

제9 항에 있어서,

상기 제1 센싱 라인과 상기 라인부가 오버랩된 면적은 상기 제2 센싱 라인과 상기 면적 보상부가 오버랩된 면적보다 작은 유기 발광 표시 장치.

**청구항 11**

제7 항에 있어서,

상기 면적 보상부는 삼각형 모양을 갖는 유기 발광 표시 장치.

**청구항 12**

제1 항에 있어서,

상기 데이터 라인, 상기 제1 센싱 라인 및 상기 제2 센싱 라인과 동일층에 배치된 복수의 전달 라인을 더 포함하되,

각각의 상기 전달 라인은 상기 절연층에 형성된 컨택홀을 통하여 상기 전원 라인과 연결된 유기 발광 표시 장치.

**청구항 13**

제1 항에 있어서,

상기 데이터 라인 및 상기 센싱 라인은 일부 구간에서 지그재그 모양으로 연장된 유기 발광 표시 장치.

**청구항 14**

제13 항에 있어서,

상기 센싱 라인이 지그재그 모양으로 연장된 구간의 적어도 일부는 상기 전원 라인과 오버랩되지 않는 유기 발광 표시 장치.

**청구항 15**

제1 항에 있어서,

복수의 상기 데이터 라인, 상기 제1 센싱 라인, 상기 제2 센싱 라인 및 상기 전원 라인에 의하여 구동되며 빛을 방출하는 복수의 화소를 포함하되,

복수의 상기 화소는 상기 데이터 라인에 의하여 제공된 신호에 따라 빛의 방출 정도가 제어되고, 상기 제1 센싱 라인 및 상기 제2 센싱 라인에 의하여 제공된 신호에 따라 복수의 상기 화소간 빛의 방출 정도 차이가 보상되는 유기 발광 표시 장치.

**청구항 16**

제15 항에 있어서,

각각의 상기 화소는 적어도 하나의 상기 데이터 라인, 상기 제1 센싱 라인 및 상기 제2 센싱 라인 중 어느 하나 및 상기 전원 라인과 전기적으로 연결된 유기 발광 표시 장치.

**청구항 17**

복수의 데이터 라인;

복수의 상기 데이터 라인과 동일층에 배치된 제1 센싱 라인 및 제2 센싱 라인;

상기 데이터 라인, 상기 제1 센싱 라인 및 상기 제2 센싱 라인 상에 배치된 절연층;

상기 절연층 상에 배치된 전원 라인을 포함하되,

상기 제1 센싱 라인은 절곡되어 연장되고,

상기 제2 센싱 라인은 일 방향으로 연장되고,

상기 전원 라인은 상기 제1 센싱 라인과 중첩되는 영역에서의 연장 방향에 수직한 폭보다 상기 제2 센싱 라인과 중첩되는 영역에서의 연장 방향에 수직한 폭이 넓은 유기 발광 표시 장치.

**청구항 18**

제18 항에 있어서,

상기 제1 센싱 라인과 상기 전원 라인이 오버랩된 면적은 상기 제2 센싱 라인과 상기 전원 라인이 오버랩된 면적과 동일한 유기 발광 표시 장치.

**청구항 19**

제18 항에 있어서,

상기 제1 센싱 라인을 통해 전달되는 신호의 RC딜레이는 상기 제2 센싱 라인을 통해 전달되는 신호의 RC딜레이와 동일한 유기 발광 표시 장치.

**청구항 20**

제18 항에 있어서,

상기 제1 센싱 라인과 상기 전원 라인이 오버랩된 영역에서 상기 제1 센싱 라인이 연장되는 방향의 변화량은 상기 제2 센싱 라인과 상기 전원 라인과 오버랩된 영역에서 상기 제2 센싱 라인이 연장되는 방향의 변화량보다 작은 유기 발광 표시 장치.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 유기 발광 표시 장치에 관한 것이다.

**배경 기술**

[0002] 표시 장치로는 액정 표시 장치(Liquid Crystal Display), 전계방출 표시 장치(Field Emission Display), 플라즈마 표시패널(Plasma Display Panel) 및 유기 발광 표시 장치(Organic Light Emitting Display Device) 등이 있다.

[0003] 이 중, 유기 발광 표시 장치는 전자와 정공의 재결합에 의하여 빛을 발생하는 유기 발광 다이오드를 이용하여 영상을 표시한다. 유기 발광 표시 장치는 빠른 응답속도를 가짐과 동시에 낮은 소비전력으로 구동되는 장점이 있다. 일반적으로 유기 발광 표시 장치는 화소(PX)마다 배치되는 유기 발광 다이오드로 계조에 대응하는 전류를 공급하면서 원하는 영상을 표시한다. 하지만, 유기 발광 다이오드는 시간이 지남에 따라서 열화되고, 이에 따라 원하는 휘도의 영상을 표시할 수 없는 문제점이 발생한다. 실제로, 유기 발광 다이오드가 열화되면 동일한 데이터 신호에 대응하여 점차적으로 낮은 휘도의 빛이 생성된다.

[0004] 이와 같은 문제점을 극복하기 위하여 화소(PX)로부터 유기 발광 다이오드의 열화 정보를 추출하고, 추출된 열화 정보에 대응하여 데이터를 변경함으로써 열화는 보상하는 방법이 제안되었다.

**발명의 내용**

**해결하려는 과제**

[0005] 하지만, 종래의 열화 보상 방법에 따르면 열화 정보를 추출할 시, 유기 발광 표시 장치의 팬아웃부의 배선간의 RC딜레이 차이에 의하여, 추출된 열화 정보에 오차가 발생하여 열화 정보의 신뢰성이 저하되는 문제점이 있었다.

[0006] 이에, 본 발명이 해결하고자 하는 과제는, 팬아웃 배선간의 RC딜레이 차이를 최소화하여, 추출되는 열화 정보 신뢰성이 향상된 유기 발광 표시 장치를 제공하는 것이다.

[0007] 본 발명의 과제들은 이상에서 언급한 기술적 과제로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

**과제의 해결 수단**

[0008] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 복수의 데이터 라인, 복수의 상기 데이터 라인과 동일층에 배치된 제1 센싱 라인 및 제2 센싱 라인, 상기 데이터 라인, 상기 제1 센싱 라인 및 상기 제2 센싱 라인 상에 배치된 절연층, 상기 절연층 상에 배치된 전원 라인을 포함하되, 상기 제1 센싱 라인과 상기 전원 라인이 오버랩된 면적은 상기 제2 센싱 라인과 상기 전원 라인이 오버랩된 면적과 동일하다.

[0009] 또한, 상기 제1 센싱 라인과 상기 전원 라인이 오버랩되어 형성되는 커패시턴스는 상기 제2 센싱 라인과 상기 전원 라인이 오버랩되어 형성되는 커패시턴스와 동일할 수 있다.

[0010] 또한, 상기 제1 센싱 라인과 상기 제2 센싱 라인의 저항은 서로 동일할 수 있다.

[0011] 또한, 상기 제1 센싱 라인을 통해 전달되는 신호의 RC딜레이는 상기 제2 센싱 라인을 통해 전달되는 신호의 RC딜레이와 동일할 수 있다.

[0012] 또한, 상기 제1 센싱 라인과 상기 전원 라인이 오버랩된 영역에서 상기 제1 센싱 라인이 연장되는 방향의 변화량은 상기 제2 센싱 라인과 상기 전원 라인과 오버랩된 영역에서 상기 제2 센싱 라인이 연장되는 방향의 변화량보다 작을 수 있다.

[0013] 또한, 상기 제1 센싱 라인과 상기 전원 라인이 오버랩된 영역에서 상기 제1 센싱 라인은 일직선으로 형성될 수 있다.

[0014] 또한, 상기 전원 라인은 라인부 및 상기 라인부와 접하며 상기 라인부와 동일 층에 동일 물질로 형성된 면적 보상부를 포함하되, 상기 면적 보상부는 상기 라인부로부터 상기 제1 센싱 라인이 연장된 방향으로 확장된 모양일 수 있다.

[0015] 또한, 상기 제1 센싱 라인이 연장된 방향을 따라 측정된 상기 전원 라인의 폭은 상기 제1 센싱 라인과 오버랩된 영역에서 가장 클 수 있다.

[0016] 또한, 상기 제1 센싱 라인과 상기 면적 보상부와 오버랩된 면적은 상기 제2 센싱 라인과 상기 면적 보상부가 오버랩된 면적보다 클 수 있다.

[0017] 또한, 상기 제1 센싱 라인과 상기 라인부가 오버랩된 면적은 상기 제2 센싱 라인과 상기 면적 보상부가 오버랩된 면적보다 작을 수 있다.

[0018] 또한, 상기 면적 보상부는 삼각형 모양을 가질 수 있다.

[0019] 또한, 상기 데이터 라인, 상기 제1 센싱 라인 및 상기 제2 센싱 라인과 동일층에 배치된 복수의 전달 라인을 더 포함하되, 각각의 상기 전달 라인은 상기 절연층에 형성된 컨택홀을 통하여 상기 전원 라인과 연결될 수 있다.

[0020] 또한, 상기 데이터 라인 및 상기 센싱 라인은 일부 구간에서 지그재그 모양으로 연장될 수 있다.

[0021] 또한, 상기 센싱 라인이 지그재그 모양으로 연장된 구간의 적어도 일부는 상기 전원 라인과 오버랩되지 않을 수 있다.

- [0022] 또한, 복수의 상기 데이터 라인, 상기 제1 센싱 라인, 상기 제2 센싱 라인 및 상기 전원 라인에 의하여 구동되며 빛을 방출하는 복수의 화소를 포함하되, 복수의 상기 화소는 상기 데이터 라인에 의하여 제공된 신호에 따라 빛의 방출 정도가 제어되고, 상기 제1 센싱 라인 및 상기 제2 센싱 라인에 의하여 제공된 신호에 따라 복수의 상기 화소간 빛의 방출 정도 차이가 보상될 수 있다.
- [0023] 또한, 각각의 상기 화소는 적어도 하나의 상기 데이터 라인, 상기 제1 센싱 라인 및 상기 제2 센싱 라인 중 어느 하나 및 상기 전원 라인과 전기적으로 연결될 수 있다.
- [0024] 상기 과제를 해결하기 위한 본 발명의 다른 실시예에 따른 유기 발광 표시 장치는 복수의 데이터 라인, 복수의 상기 데이터 라인과 동일층에 배치된 제1 센싱 라인 및 제2 센싱 라인, 상기 데이터 라인, 상기 제1 센싱 라인 및 상기 제2 센싱 라인 상에 배치된 절연층, 상기 절연층 상에 배치된 전원 라인을 포함하되, 상기 제1 센싱 라인은 절곡되어 연장되고, 상기 제2 센싱 라인은 일 방향으로 연장되고, 상기 전원 라인은 상기 제1 센싱 라인과 중첩되는 영역에서의 연장 방향에 수직한 폭보다 상기 제2 센싱 라인과 중첩되는 영역에서의 연장 방향에 수직한 폭이 넓다.
- [0025] 또한, 상기 제1 센싱 라인과 상기 전원 라인이 오버랩된 면적은 상기 제2 센싱 라인과 상기 전원 라인이 오버랩된 면적과 동일할 수 있다.
- [0026] 또한, 상기 제1 센싱 라인을 통해 전달되는 신호의 RC딜레이는 상기 제2 센싱 라인을 통해 전달되는 신호의 RC 딜레이와 동일할 수 있다.
- [0027] 또한, 상기 제1 센싱 라인과 상기 전원 라인이 오버랩된 영역에서 상기 제1 센싱 라인이 연장되는 방향의 변화량은 상기 제2 센싱 라인과 상기 전원 라인과 오버랩된 영역에서 상기 제2 센싱 라인이 연장되는 방향의 변화량보다 작을 수 있다.
- [0028] 기타 실시예의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

**발명의 효과**

- [0029] 본 발명의 실시예들에 따르면, 팬아웃 배선간의 RC딜레이 차이를 최소화하여, 추출되는 열화 정보 신뢰성이 향상된 유기 발광 표시 장치를 제공할 수 있다.
- [0030] 본 발명의 실시예들에 따른 효과는 이상에서 예시된 내용에 의해 제한되지 않으며, 더욱 다양한 효과들이 본 명세서 내에 포함되어 있다.

**도면의 간단한 설명**

- [0031] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 블록도이다.
- 도 2는 본 발명의 일 실시예에 따른 화소의 일 예를 나타낸 회로도이다.
- 도 3은 본 발명의 일 실시예에 따른 제어부의 블록도이다.
- 도 4는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 개략적인 레이아웃도이다.
- 도 5는 도 4의 A 영역을 확대하여 도시한 레이아웃도이며, 도 6은 도 5의 I-I'을 따라 절단한 단면도이다.
- 도 7은 비교예에 따른 유기 발광 표시 장치의 도 4의 A 영역에 대응되는 영역에 대하여 확대 도시한 레이아웃도이다.
- 도 8은 도 7의 비교예에 따른 유기 발광 표시 장치의 센싱 라인별 저항, 커패시턴스 및 RC 딜레이를 나타낸 그래프이다.
- 도 9는 도 7의 비교예에 따른 유기 발광 표시 장치의 센싱 라인별 열화 정보의 디지털 변환값을 나타낸 그래프이다.
- 도 10은 도 5에 도시된 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 센싱 라인별 저항, 커패시턴스 및 RC 딜레이를 나타낸 그래프이다.
- 도 11은 도 5에 도시된 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 센싱 라인별 열화 정보의 디지털 변환값을 나타낸 그래프이다.

도 12는 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 도 4의 A 영역에 대응되는 영역을 확대 도시한 레이아웃도이다.

**발명을 실시하기 위한 구체적인 내용**

- [0032] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.
- [0033] 소자(elements) 또는 층이 다른 소자 또는 층의 "위(on)"로 지칭되는 것은 다른 소자 바로 위에 또는 중간에 다른 층 또는 다른 소자를 개재한 경우를 모두 포함한다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.
- [0034] 비록 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않음은 물론이다. 이들 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있음은 물론이다.
- [0035] 이하, 첨부된 도면을 참고로 하여 본 발명의 실시예들에 대해 설명한다.
- [0036] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 블록도이며, 도 2는 본 발명의 일 실시예에 따른 화소의 일 예를 나타낸 회로도이다.
- [0037] 도 1 및 도 2를 참조하면, 유기 발광 표시 장치는 표시부(110), 제어부(120), 데이터 구동부(130), 스캔 구동부(140), 센싱 구동부(150), 센싱부(160) 및 전원 공급부(170)를 포함한다.
- [0038] 표시부(110)는 화상이 표시되는 영역일 수 있다. 표시부(110)는 복수의 스캔 라인, 복수의 스캔 라인과 교차하는 복수의 데이터 라인 및 각각의 스캔 라인 및 데이터 라인과 연결된 복수의 화소(PX)를 포함할 수 있다. 복수의 화소(PX)는 매트릭스 배열된 형태일 수 있다. 복수의 데이터 라인은 행의 숫자가 증가하는 방향인 행 방향을 따라 연장될 수 있으며, 복수의 스캔 라인은 열의 숫자가 증가하는 방향인 열 방향을 따라 연장될 수 있다. 표시부(110)는 복수의 전원 라인, 센싱 라인 및 센싱 제어 라인 등을 더 포함할 수 있다. 복수의 전원 라인, 센싱 라인 및 센싱 제어 라인은 대응되는 각 화소(PX)와 연결될 수 있다.
- [0039] 제어부(120)는 외부 시스템으로부터 제어 신호(CS) 및 영상 신호(R, G, B)를 수신할 수 있다. 여기서, 영상 신호(R, G, B)는 복수의 화소(PX)의 휘도 정보를 담고 있다. 휘도는 정해진 수효, 예를 들어 1024, 256 또는 64개의 계조(gray)를 가질 수 있다. 제어 신호(CS)는 수직 동기 신호(Vsync), 수평 동기 신호(Hsync) 및 데이터 인에이블 신호(DE) 및 클럭 신호(CLK)를 포함할 수 있다. 제어부(120)는 영상 신호(R, G, B) 및 제어 신호(CS)에 따라 제1 내지 제5 구동 제어 신호(CONT1~CONT5) 및 영상 데이터(DATA)를 생성할 수 있다. 제어부(120)는 영상 데이터(DATA)를 보상할 수 있으며, 보상 영상 데이터(DATA1)를 제1 구동 제어 신호(CONT1)와 함께 데이터 구동부(130)로 전달할 수 있다. 보상 영상 데이터(DATA1)의 생성에 대해서는 보다 상세히 후술하도록 한다. 제어부(120)는 제2 구동 제어 신호(CONT2)를 스캔 구동부(140)로 전달할 수 있으며, 제3 구동 제어 신호(CONT3)를 센싱 구동부(150)로 전달할 수 있고, 제4 구동 제어 신호(CONT4)를 센싱부(160)로 전달할 수 있으며, 제5 구동 제어 신호(CONT5)를 전원 공급부(170)로 전달할 수 있다.
- [0040] 스캔 구동부(140)는 표시부(110)의 복수의 스캔 라인에 연결되고, 제2 구동 제어 신호(CONT2)에 따라 복수의 스캔 신호(S1, S2, ..., Sn)를 생성할 수 있다. 스캔 구동부(140)는 복수의 스캔 라인에 게이트 온 전압의 복수의 스캔 신호(S1, S2, ..., Sn)를 순차적으로 인가할 수 있다.
- [0041] 데이터 구동부(130)는 표시부(110)의 복수의 데이터 라인에 연결되고, 제1 구동 제어 신호(CONT1)에 따라 입력된 보상 영상 데이터(DATA1)를 샘플링 및 홀딩하고 아날로그 전압으로 변경하여 복수의 데이터 전압(D1, D2, ..., Dm)을 생성할 수 있다. 데이터 구동부(130)는 복수의 데이터 전압(D1, D2, ..., Dm)을 복수의 데이터 라인 각각에 전달할 수 있다. 표시부(110)의 각 화소(PX)는 게이트 온 전압의 스캔 신호(S1, S2, ..., Sn)에 의해 턴 온될 수 있으며, 데이터 전압(D1, D2, ..., Dm)을 인가받을 수 있다.
- [0042] 센싱부(160)는 제4 구동 제어 신호(CONT4)에 따라 소정 레벨의 센싱 전압(Vs)을 생성하고 이를 복수의 화소(P

X)로 공급할 수 있다. 센싱 전압( $V_s$ )은 각 화소(PX)에 포함된 유기 발광 소자를 소정의 계조로 구동시킬 수 있다. 센싱부(160)는 센싱 전압( $V_s$ )을 복수의 센싱 라인에 전달할 수 있다. 다만, 이에 제한되지 않고, 센싱부(160)는 센싱 전압( $V_s$ )을 데이터 라인을 통하여 각 화소(PX)에 제공할 수도 있으며, 이 경우 데이터 전압(D1, D2, ..., Dm)이 출력되는 배선들과 복수의 데이터 라인의 연결은 차단될 수 있다.

[0043] 전원 공급부(170)는 제1 전원 전압(ELVSS)과 제2 전원 전압(ELVSS)을 복수의 화소(PX)에 연결된 복수의 전원 라인으로 공급할 수 있다. 제1 전원 전압(ELVDD) 및 제2 전원 전압(ELVSS)은 각 화소(PX)의 구동 전류를 생성할 수 있다. 전원 공급부(170)는 제5 구동 제어 신호(CONT5)에 따라 제1 전원 전압(ELVDD)의 전압 레벨을 결정할 수 있다. 즉, 제1 전원 전압(ELVDD)의 전압 레벨은 표시 장치를 일반적으로 구동할 때와 열화 정보를 독출(read-out)하는 센싱 모드 시 상이할 수 있다. 이에 대해서는 보다 상세히 후술하도록 한다.

[0044] 센싱 구동부(150)는 제3 구동 제어 신호(CONT3)에 따라 센싱 제어 신호(SE1, SE2, ..., SEN)의 레벨을 결정하여 복수의 화소(PX)에 연결된 센싱 제어 라인에 제공할 수 있다. 여기서, 센싱 제어 신호부는 센싱 제어 신호(SE1, SE2, ..., SEN)를 연결된 센싱 제어 라인에 순차적으로 제공할 수 있다.

[0045] 도 2는 표시부(110)에 포함되는 복수의 화소(PX) 중 어느 하나의 화소(PX<sub>ij</sub>)의 회로 구성을 개략적으로 표시한 도면이다. 즉, 제i 스캔 라인(SL<sub>i</sub>)과 제j 데이터 라인(DL<sub>j</sub>)에 연결된 화소(PX<sub>ij</sub>)를 예시적으로 나타낸 것으로, 각 화소(PX)의 회로 구성이 이에 한정되는 것은 아니다.

[0046] 도 2를 참조하면, 화소(PX<sub>ij</sub>)는 제1 트랜지스터(T1), 제2 트랜지스터(T2), 제3 트랜지스터(T3), 제1 커패시터(C1) 및 bd기 발광 소자(EL)를 포함할 수 있다.

[0047] 제1 트랜지스터(T1)는 스캔 라인(SL<sub>i</sub>)에 연결된 게이트 전극, 데이터 라인(DL<sub>j</sub>)에 연결된 일 전극 및 제1 노드(N1)에 연결된 타 전극을 포함할 수 있다. 제1 트랜지스터(T1)는 스캔 라인(SL<sub>i</sub>)에 인가되는 게이트 온 전압의 스캔 신호(S<sub>i</sub>)에 의해 턴 온되어 데이터 라인(DL<sub>j</sub>)에 인가되는 데이터 전압(D<sub>j</sub>)를 제1 노드(N1)에 전달할 수 있다. 제1 트랜지스터(T1)는 구동 트랜지스터에 데이터 전압(D<sub>j</sub>)을 선택적으로 제공하는 스위칭 트랜지스터일 수 있다. 여기서, 제1 트랜지스터(T1)는 p-채널 전계 효과 트랜지스터일 수 있다. 즉, 제1 트랜지스터(T1)는 로우 레벨 전압의 스캔 신호에 의해 턴 온(turn-on)될 수 있으며, 하이 레벨 전압의 스캔 신호에 의해 턴 오프(turnoff)될 수 있다.

[0048] 제2 트랜지스터(T2)는 제1 노드(N1)와 연결된 게이트 전극, 제1 노드(N2)와 연결된 일 전극 및 제3 노드(N3)에 연결된 타 전극을 포함할 수 있다. 여기서, 제2 노드(N2)는 제1 전원 전압(ELVDD)과 연결될 수 있다. 그리고, 제1 노드(N1)와 제2 노드(N2) 사이에는 제1 커패시터(C1)가 위치할 수 있다. 제1 트랜지스터(T1)로부터 제공된 데이터 전압은 제1 커패시터(C1)에 충전될 수 있으며, 충전된 데이터 전압은 제2 트랜지스터(T2)의 게이트 전극으로 공급될 수 있다. 제3 노드(N3)에는 유기 발광 소자(EL)의 애노드 전극이 연결될 수 있다. 제2 트랜지스터(T2)는 구동 트랜지스터일 수 있으며, 제1 노드(N1)의 전압에 따라 제1 전원 전압(ELVDD)으로부터 유기 발광 소자(EL)에 공급되는 구동 전류를 제어할 수 있다.

[0049] 제3 트랜지스터(T3)는 센싱 제어 라인(SEL<sub>i</sub>)에 연결된 게이트 전극, 센싱 라인(SL<sub>j</sub>)에 연결된 일 전극 및 제3 노드(N3)에 연결된 타 전극을 포함할 수 있다. 제3 트랜지스터(T3)는 센싱 제어 라인(SEL<sub>i</sub>)에 인가되는 게이트 온 전압의 센싱 제어 신호(SE<sub>i</sub>)에 의해 턴 온 될 수 있다. 여기서, 제3 트랜지스터(T3)는 센싱 트랜지스터일 수 있다. 즉, 제3 트랜지스터(T3)를 통해 센싱 전압( $V_s$ )은 제3 노드(N3)에 공급될 수 있다. 즉, 센싱 모드에서 제3 트랜지스터(T3)는 턴 온되어 센싱 라인(SL<sub>j</sub>)을 통해 공급되는 센싱 전압( $V_s$ )을 제3 노드(N3)에 공급할 수 있다.

[0050] 유기 발광 소자(EL)는 제3 노드(N3)에 연결된 애노드 전극, 제2 전원 전압(ELVSS)에 연결된 캐소드 전극 및 유기 발광층(미도시)을 포함할 수 있다. 유기 발광층은 기본색(primary color) 중 하나의 빛을 낼 수 있다. 여기서, 기본색은 적색, 녹색 또는 청색의 삼원색일 수 있다. 이들 삼원색의 공간적 합 또는 시간적 합으로 원하는 색상이 표시될 수 있다. 유기 발광층(미도시)은 각 색에 해당하는 저분자 유기물 또는 고분자 유기물을 포함할 수 있다. 유기 발광층(미도시)을 흐르는 전류량에 따라 각 색에 해당하는 유기물은 발광하여 빛을 발산할 수 있다.

[0051] 도 3은 본 발명의 일 실시예에 따른 제어부의 블록도이다.

[0052] 도 3을 참조하면, 제어부(120)는 센싱부(160)로부터 제공받은 센싱 데이터(SD)를 이용하여 영상 데이터(DATA)를 보상하여 보상 영상 데이터(DATA1)를 생성할 수 있다.

[0053] 여기서, 센싱 데이터(SD)는 센싱부에서 독출된 데이터이며, 센싱 데이터(SD)를 검출하는 방법은 종래 개시된 다

양한 방법이 적용될 수 있다. 즉, 유기 발광 소자(EL)의 직접적인 휘도를 측정할 수 있다. 다만, 이에 한정되는 것은 아니며, 유기 발광 소자(EL)에 흐르는 전류 또는 전압을 직접적으로 측정하는 방법 등을 적용하여 센싱 데이터(SD)를 독출할 수도 있다. 센싱부(160)는 독출된 센싱 데이터(SD)를 디지털 값으로 변환할 수 있다. 각 화소(PX)에서 생성된 디지털 값은 메모리부(미도시)에 의해 매핑될 수 있으며, 센싱 데이터(SD)로써 제어부로 제공될 수 있다.

[0054] 제어부(120)는 상술한 제1 내지 제3 구동 신호(CONT1 내지 CONT3)를 생성하는 신호 처리부(121), 영상 신호(R, G, B)를 처리하여 영상 데이터(DATA)를 생성하는 영상 처리부(122) 및 영상 데이터(DATA)를 보상하는 영상 보상부(123)를 포함할 수 있다. 영상 보상부(123)는 센싱부(160)에서 제공된 센싱 데이터(SD)와 영상 처리부(122)에서 제공된 영상 데이터(DATA)를 이용하여 보상 영상 데이터(DATA1)를 생성할 수 있다. 보상 영상 데이터(DATA1)는 각 구동 트랜지스터(T2)의 유기 발광 소자의 열화가 보상된 데이터일 수 있다. 영상 보상부(123)는 유기 발광 소자(EL)의 열화에 따른 휘도 감소에 대응하여 열화된 화소에 보다 높은 전압이 인가되도록 영상 데이터(DATA)를 보정하여 보상 영상 데이터(DATA1)를 생성할 수 있다.

[0055] 다만, 전술한 바와 같이, 팬아웃 배선 간의 RC 딜레이 차이에 의하여, 독출된 센싱 데이터(SD)에 오차가 발생할 수 있다. 특히, 독출된 센싱 데이터(SD)가 디지털 값으로 변화되어, 메모리부(미도시)에 의해 매핑되는 동안, 오차가 더욱 증폭될 수도 있다. 이와 같은 센싱 데이터(SD)의 오차를 최소화하기 위하여, 팬아웃 배선 간의 RC 딜레이 차이를 최소화하여야 한다. 더욱 상세하게는, 센싱 데이터(SD)의 오차는 배선간 RC 딜레이에 매우 민감하게 작용하기 때문에, RC 딜레이의 근소한 차이를 제로화(여기서, 차이가 "제로화" 된다는 의미는 실질적으로 차이가 없는 수준을 의미한다)하여야 하며, 아래에서는 이를 위한 구조에 대하여 설명하기로 한다. 도 4는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 개략적인 레이아웃도이다.

[0056] 먼저, 도 4를 참조하면, 본 발명의 일 실시예에 따른 유기 발광 표시 장치(10)는 물리적으로 표시 영역(DA) 및 비표시 영역(NDA)을 포함한다.

[0057] 표시 영역(DA)은 사용자에게 실제로 화상을 표시하는 것으로 시인되는 영역으로써, 복수의 화소(PX)가 배치되는 영역이다.

[0058] 비표시 영역(NDA)은 사용자에게 실제로 화상을 표시하지는 않지만, 표시 영역(DA)에 화상을 표시하기 위한 기타 구성 요소가 배치되는 영역이며, 표시 영역(DA)을 둘러싸는 모양의 영역으로 형성될 수 있다.

[0059] 비표시 영역(NDA)에는 전술한 제어부(120), 데이터 구동부(130), 스캔 구동부(140), 센싱 구동부(150) 및 센싱부(160)의 기능을 수행하는 집적회로소자(미도시)가 배치되는 영역인 복수의 패드부(PR)가 배치된다. 또한, 각각의 패드부(PR)로 제공된 신호를 표시 영역(DA)에 배치된 화소(PX)에 제공하기 위한 복수의 도전 라인(ML)이 배치되며, 이들 도전성 라인(ML)은 패드부(PR)로부터 연장되어, 표시 영역(DA)을 향하여 부채꼴 모양을 형성하도록 굽혀진 모양으로 연장될 수 있다. 여기서, 복수의 도전 라인(ML)의 예시로는, 전술한 데이터 라인(DL), 스캔 라인(SL), 센싱 제어 라인(SEL), 센싱 라인(VsL), 및 전원 라인(POL) 등을 예로 들 수 있다. 또한, 각각의 도전 라인(ML)의 모양은 본 도면에 도시된 모양에 한정되지 않고 다양한 모양을 형성할 수 있다. 이에 대한 더욱 구체적인 설명을 위하여, 도 5 및 도 6이 참조된다.

[0060] 도 5는 도 4의 A 영역을 확대하여 도시한 레이아웃도이며, 도 6은 도 5의 I-I'을 따라 절단한 단면도이다.

[0061] 도 5에 도시된 도 4의 A 영역은 도 4에 도시된 것과는 일부 상이하나, 이는 도 4에서는 유기 발광 표시 장치(10)의 전체 모습을 개략적으로 나타낸 것이며, 도 5에 도시된 도 4의 A 영역은 유기 발광 표시 장치(10)의 일부 영역을 구체적으로 나타낸 것에 따른 차이에 해당하며, 도 5에 도시된 구조가 유기 발광 표시 장치(10)의 구조를 더욱 실제적으로 반영한다.

[0062] 도 5 및 도 6을 참조하면, 본 발명의 일 실시예에 따른 유기 발광 표시는 제1 베이스 기관(210), 복수의 데이터 라인(DL1, DL2, ..., DLx, ..., DLy-1, DLy), 복수의 센싱 라인(VsL1, VsL2, ..., VsLx, ..., VsLy-1, VsLy), 복수의 전달 라인(TL1, TL2, ..., TLx, ..., TLy-1, TLy), 제1 절연층(230), 전원 라인(POL), 제2 절연층(250) 및 제2 베이스 기관(310)을 포함한다.

[0063] 제1 베이스 기관(210) 상의 비표시 영역(NDA)에 배치된 패드부(PR)와 표시 영역(DA) 사이에는 복수의 데이터 라인(DL1, DL2, ..., DLx, ..., DLy-1, DLy), 복수의 센싱 라인(VsL1, VsL2, ..., VsLx, ..., VsLy-1, VsLy), 복수의 전달 라인(TL1, TL2, ..., TLx, ..., TLy-1, TLy), 복수의 컨택홀(CNT1, CNT2, ..., CNTx, ..., CNTy-1, CNTy) 및 전원 라인(POL)이 배치된다.

- [0064] 복수의 데이터 라인(DL1, DL2, ..., DLx, ..., DLy-1, DLy), 복수의 센싱 라인(VsL1, VsL2, ..., VsLx, ..., VsLy-1, VsLy), 복수의 전달 라인(TL1, TL2, ..., TLx, ..., TLy-1, TLy)은 패드부(PR)에 실장되는 집적회로소자(미도시)에 의하여 제공된 신호를 표시부(DA)의 각 화소로 전달할 수 있다.
- [0065] 복수의 데이터 라인(DL1, DL2, ..., DLx, ..., DLy-1, DLy)에 제공되는 신호는 도 1을 참조하여 설명한 데이터 신호(D1, D2, ..., Dm)중 일부에 해당할 수 있다.
- [0066] 또한, 복수의 센싱 라인(VsL1, VsL2, ..., VsLx, ..., VsLy-1, VsLy)에 제공되는 신호는 도 1을 참조하여 설명한 센싱 전압(Vs)일 수 있다. 도 1에 도시된 도면상으로는, 데이터 신호(D1, D2, ..., Dm)와 센싱 전압(Vs)가 표시부(110)의 서로 반대편에서 인가되는 것으로 도시되어 있으나, 도 1은 유기 발광 표시 장치(10)를 구성하는 각 구성의 기능을 설명하기 위한 블록도에 해당하며, 실제 구조는 본 도면에 도시된 것과 같이 표시 영역(DA)의 일측 외곽으로부터 제공될 수 있다.
- [0067] 한편, 도시되지는 않았으나, 복수의 데이터 라인(DL1, DL2, ..., DLx, ..., DLy-1, DLy)은 지그재그 모양으로 연장되는 구간을 포함할 수 있으며, 복수의 센싱 라인(VsL1, VsL2, ..., VsLx, ..., VsLy-1, VsLy) 또한 지그재그 모양으로 연장되는 구간을 포함할 수 있다. 이러한 지그재그 모양으로 연장되는 구간으로 인하여, 복수의 데이터 라인(DL1, DL2, ..., DLx, ..., DLy-1, DLy)간에는 저항 편차가 최소화되거나 제거될 수 있다. 마찬가지로, 지그재그 모양으로 연장되는 구간으로 인하여, 복수의 센싱 라인(VsL1, VsL2, ..., VsLx, ..., VsLy-1, VsLy)간에는 저항 편차가 최소화되거나 제거될 수 있다. 다만, 복수의 센싱 라인(VsL1, VsL2, ..., VsLx, ..., VsLy-1, VsLy)이 지그재그로 연장되는 구간의 적어도 일부는, 후술할 전원 라인(POL)과 오버랩되지 않도록 배치될 수 있다. 이러한 경우에 각각의 센싱 라인(VsL1, VsL2, ..., VsLx, ..., VsLy-1, VsLy)과 전원 라인(POL)이 오버랩되는 영역이 서로 상이할 가능성이 높기 때문이다.
- [0068] 복수의 전달 라인(TL1, TL2, ..., TLx, ..., TLy-1, TLy)에 제공되는 신호는 도 1을 참조하여 설명한 제1 전원 전압(ELVDD) 및 제2 전원 전압(ELVSS) 중 어느 하나일 수 있다. 여기서, 제1 전원 전압(ELVDD) 및 제2 전원 전압(ELVSS)은 후술할 전원 라인(POL)을 통하여 복수의 전달 라인(TL1, TL2, ..., TLx, ..., TLy-1, TLy)에 제공될 수 있다.
- [0069] 한편, 복수의 데이터 라인(DL1, DL2, ..., DLx, ..., DLy-1, DLy), 복수의 센싱 라인(VsL1, VsL2, ..., VsLx, ..., VsLy-1, VsLy), 복수의 전달 라인(TL1, TL2, ..., TLx, ..., TLy-1, TLy)은, 도 5의 시점에서, 하단을 향하여 연장될수록 부채꼴 모양으로 퍼지는 형태로 기울어지도록 연장될 수 있다. 이는 하나의 패드부(PR)에 의하여 제공되는 각종 신호는 복수 개의 화소(PX)를 제어하는데, 제어되는 복수 개의 화소(PX)가 배치되는 영역의 폭이 패드부(PR)의 폭보다 크기 때문이다.
- [0070] 복수의 데이터 라인(DL1, DL2, ..., DLx, ..., DLy-1, DLy), 복수의 센싱 라인(VsL1, VsL2, ..., VsLx, ..., VsLy-1, VsLy), 복수의 전달 라인(TL1, TL2, ..., TLx, ..., TLy-1, TLy), 복수의 컨택홀(CNT1, CNT2, ..., CNTx, ..., CNTy-1, CNTy)은 각각 1개씩 모인 단위를 형성하여 표시 영역(DA)을 향하도록 연장될 수 있다. 구체적으로, 도 5의 시점에서, 가장 좌측에는 제1 데이터 라인(DL1), 제1 센싱 라인(VsL1), 제1 전달 라인(TL1)이 순서대로 배치될 수 있으며, 이어서 제2 데이터 라인(DL2), 제2 센싱 라인(VsL2), 제2 전달 라인(TL2)이 순서대로 배치될 수 있다.
- [0071] 또한, 도 5의 시점에서, 좌측에 가깝게, 또는 우측에 가깝게 배치될수록 배치되는 도전 라인(ML)일수록 표시 영역(DA)을 향하여 기울어지는 정도가 클 수 있으며, 중심에 배치되는 도전 라인(ML)일수록 일직선으로 연장될 수 있다. 구체적으로, 도 5의 시점에서, 가장 좌측에 배치된 제1 데이터 라인(DL1), 제1 센싱 라인(VsL1) 및 제1 전달 라인(TL1)과, 가장 우측에 배치된 제y 데이터 라인(DLy), 제y 센싱 라인(VsLy) 및 제y 전달 라인(TLy)은 연장 방향이 기울어진 정도가 가장 클 수 있다. 또한, 도 5의 시점에서, 중심에 배치되는 제x 데이터 라인(DLx), 제x 센싱 라인(VsLx) 및 제x 전달 라인(TLx)의 경우 상단에서 하단을 향하도록 일직선으로 연장될 수 있다.
- [0072] 복수의 데이터 라인(DL1, DL2, ..., DLx, ..., DLy-1, DLy), 복수의 센싱 라인(VsL1, VsL2, ..., VsLx, ..., VsLy-1, VsLy), 복수의 전달 라인(TL1, TL2, ..., TLx, ..., TLy-1, TLy) 상에는 제1 절연층(230)이 배치된다. 제1 절연층(230)은 제1 절연층(230) 상에 배치되는 전원 라인(POL)과 제1 절연층(230)의 하부에 배치되는 복수의 데이터 라인(DL1, DL2, ..., DLx, ..., DLy-1, DLy), 복수의 센싱 라인(VsL1, VsL2, ..., VsLx, ..., VsLy-1, VsLy)을 서로 절연시킬 수 있다. 제1 절연층(230)은 유기막 및/또는 무기막을 포함할 수 있다.
- [0073] 제1 절연층(230) 상에는 전원 라인(POL)이 배치된다. 전원 라인(POL)은 전원 공급부(도 1의 170)로부터 제1 전

원 전압(ELVDD) 또는 제2 전원 전압(ELVSS)를 직접적으로 제공받을 수 있다. 제공된 제1 전원 전압(ELVDD) 또는 제2 전원 전압(ELVSS)은 제1 절연층(230)을 관통하도록 형성된 복수의 컨택홀(CNT1, CNT2, ..., CNTx, ..., CNTy-1, CNTy)을 통하여 복수의 전달 라인(TL1, TL2, ..., TLx, ..., TLy-1, TLy)으로 제공될 수 있다.

[0074] 전원 라인(POL)은 라인부(LP) 및 면적 보상부(RCP)를 포함한다. 라인부(LP)는 전원 라인(POL)이 연장되는 방향을 따라 별도의 패턴 없이 연장된 영역을 의미하며, 면적 보상부(RCP)는 전원 라인(POL)이 연장되는 방향과 다른 방향으로 가변적으로 확장된 영역을 의미한다. 다시 말하면, 본 실시예에서는 면적 보상부(RCP)는 전원 라인(POL)이 연장되는 방향과 다른 방향으로 확장된 것으로 도시되어 있으나, 이는 면적 보상부(RCP) 예시적인 하나의 구조에 해당할 수 있다.

[0075] 구체적으로, 도 5의 시점에서, 라인부(LP)는 각진 'U'자의 형태로 연장될 수 있다. 즉, 라인부(LP)는, 도 5의 시점에서 3의 직선이 'U'자 형태로 배열된 되도록 연장될 수 있다. 다만, 라인부(LP)의 모양을 이에 제한되지 아니하고, 복수의 컨택홀(CNT1, CNT2, ..., CNTx, ..., CNTy-1, CNTy)을 오버랩하는 경우, 도시된 것과 다른 모양으로도 형성될 수 있다. 예를 들면, 도 5의 시점에서 수평 방향으로 연장되는 일직선의 형태를 가질 수도 있다.

[0076] 면적 보상부(RCP)는 라인부(LP)로부터 중첩되는 복수의 센싱 라인(VsL1, VsL2, ..., VsLx, ..., VsLy-1, VsLy)이 연장된 방향으로 확장된 모양일 수 있다. 예시적으로, 도 5에 도시된 것과 같이 삼각형 모양으로 형성될 수 있다.

[0077] 각각의 센싱 라인(VsL1, VsL2, ..., VsLx, ..., VsLy-1, VsLy)과 라인부(LP)는 오버랩되는 면적이 서로 다를 수 있다. 면적 보상부(RCP)는 이들 간의 오버랩되는 면적을 보상하여, 각각의 센싱 라인(VsL1, VsL2, ..., VsLx, ..., VsLy-1, VsLy)과 전원 라인(POL)이 오버랩되는 면적을 동일하게 보상할 수 있다. 다시 말하면, 각각의 센싱 라인(VsL1, VsL2, ..., VsLx, ..., VsLy-1, VsLy)이 라인부(LP)와 오버랩되는 면적이 작을수록, 면적 보상부(RCP)와 오버랩되는 면적이 클 수 있다.

[0078] 구체적으로, 도 5의 시점에서, 가장 좌측에 배치된 제1 센싱 라인(VsL1)과 전원 라인(POL)은 제1 오버랩 영역(OR1)을 형성한다. 이어서, 제2 센싱 라인(VsL2)과 전원 라인(POL)은 제2 오버랩 영역(OR2)을 형성하고, 제x 센싱 라인(VsLx)과 전원 라인(POL)은 제x 오버랩 영역(ORx)을 형성하며, 제y-1 센싱 라인(VsLy-1)과 전원 라인(POL)은 제y-1 오버랩 영역(ORy-1)을 형성하고, 제y 센싱 라인(VsLy)과 전원 라인(POL)은 제y 오버랩 영역(ORy)을 형성한다. 여기서, 복수의 오버랩 영역(OR1, OR2, ..., ORx, ..., ORy-1, ORy)의 면적은 모두 동일할 수 있다.

[0079] 여기서, 면적이 모두 동일하다는 의미는 수학적으로 완전히 동일한 면적의 값을 갖는다는 것이 아니라, 전원 라인(POL)과 각각의 제1 내지 제y 센싱 라인(VsL1~VsLy)의 오버랩에 의한 커패시턴스의 편차가 제로화되는 정도로 면적이 동일한 경우를 의미할 수 있다.

[0080] 여기서, 제1 오버랩 영역(OR1)은 대부분의 영역이 라인부(LP)와 중첩하며, 면적 보상부(RCP)와 중첩되는 면적이 차지하는 비율은 극히 일부일 수 있다. 반면, 제x 오버랩 영역(ORx)은 면적 보상부(RCP)와 중첩되는 면적이 차지하는 비율이 제1 오버랩 영역(OR1)보다 상대적으로 넓을 수 있다. 따라서, 면적 보상부(RCP)가 각각의 센싱 라인(VsL1, VsL2, ..., VsLx, ..., VsLy-1, VsLy)과 중첩되는 면적을 조절함으로써, 복수의 오버랩 영역(OR1, OR2, ..., ORx, ..., ORy-1, ORy)의 면적은 모두 동일해질 수 있다.

[0081] 복수의 센싱 라인(VsL1, VsL2, ..., VsLx, ..., VsLy-1, VsLy)과 전원 라인(POL)은 사이에 제1 절연층(230)을 두고 이격되어 커패시턴스를 형성할 수 있다. 전술한 바와 같이, 면적 보상부(RCP)를 포함하는 전원 라인(POL)을 이용하여 각각의 센싱 라인(VsL1, VsL2, ..., VsLx, ..., VsLy-1, VsLy)과 전원 라인(POL)이 오버랩되는 면적을 동일하게 조절한다면, 오버랩되는 면적에 비례하는 커패시턴스 값 또한 동일할 수 있으므로, 커패시턴스 값의 차이에 의한 오차가 최소화될 수 있다. 더욱 구체적으로, 센싱 라인(VsL1, VsL2, ..., VsLx, ..., VsLy-1, VsLy)간의 저항이 동일하게 유지되며, 센싱 라인(VsL1, VsL2, ..., VsLx, ..., VsLy-1, VsLy)과 전원 라인(POL)이 형성하는 커패시턴스도 서로 동일하게 유지된다면, RC딜레이 차이가 발생하지 않으므로, 센싱 라인(VsL1, VsL2, ..., VsLx, ..., VsLy-1, VsLy)을 통하여 추출되는 열화 정보의 신뢰성이 향상될 수 있다.

[0082] 전원 라인(POL) 상에는 제2 절연층(250)이 배치된다. 제2 절연층(250)은 제2 절연층(250) 상에 배치되는 기타 구성(미도시)과 전원 라인(POL)을 절연시킬 수 있으며, 유기물 및/또는 무기물을 포함할 수 있다. 제2 절연층(250) 상에 배치되는 기타 구성은 화소(PX)의 구동에 필요한 구성들일 수 있으며, 일반적으로 사용되는 구성이 적층될 수 있는 바, 이에 대한 설명은 생략하기로 하며, 도 6에서는 빈 공간(ES)으로 간략히 정의하기로 한다.

- [0083] 이하에서는, 면적 보상부(RCP)에 의한 추출되는 열화 정보 신뢰성 향상 효과에 대하여 설명하기로 한다.
- [0084] 도 7은 비교예에 따른 유기 발광 표시 장치의 도 4의 A 영역에 대응되는 영역에 대하여 확대 도시한 레이아웃도이다.
- [0085] 도 7에 도시된 비교예에 따른 유기 발광 표시 장치(10)는, 도 4에 도시된 본 발명의 일 실시예에 따른 유기 발광 표시 장치(10)와는 달리, 전원 라인(POLa)이 면적 보상부(도 5의 RCP)를 포함하지 않고, 라인부(도 5의 LP)로만 구성된다. 이외의 데이터 라인(DL1, DL2, ..., DLx, ..., DLy-1, DLy), 센싱 라인(VsL1, VsL2, ..., VsLx, ..., VsLy-1, VsLy), 전달 라인(TL1, TL2, ..., TLx, ..., TLy-1, TLy) 및 컨택홀(CNT1, CNT2, ..., CNTx, ..., CNTy-1, CNTy)은 도 5 및 6에 대한 설명에서 설명된 바와 동일하므로, 중복 설명은 생략하기로 한다.
- [0086] 먼저, 도 7을 참조하면, 각각의 센싱 라인(VsL1, VsL2, ..., VsLx, ..., VsLy-1, VsLy)과 전원 라인(POLa)이 오버랩되는 면적이 서로 다를 수 있다. 구체적으로, 도 7의 시점에서, 가장 좌측에 배치된 제1 센싱 라인(VsL1)과 전원 라인(POLa)은 제1 오버랩 영역(OR1a)을 형성한다. 이어서, 제2 센싱 라인(VsL2)과 전원 라인(POLa)은 제2 오버랩 영역(OR2a)을 형성하고, 제x 센싱 라인(VsLx)과 전원 라인(POLa)은 제x 오버랩 영역(ORxa)을 형성하며, 제y-1 센싱 라인(VsLy-1)과 전원 라인(POLa)은 제y-1 오버랩 영역(ORy-1a)을 형성하고, 제y 센싱 라인(VsLy)과 전원 라인(POLa)은 제y 오버랩 영역(ORya)을 형성한다. 여기서, 복수의 오버랩 영역(OR1a, OR2a, ..., ORxa, ..., ORy-1a, ORya)의 면적은, 도 5에 도시된 바와는 달리, 서로 상이할 수 있다.
- [0087] 이러한 오버랩 영역(OR1a, OR2a, ..., ORxa, ..., ORy-1a, ORya)의 면적 차이에 의하여, 각각의 센싱 라인(VsL1, VsL2, ..., VsLx, ..., VsLy-1, VsLy)과 전원 라인(POLa)이 형성하는 커패시턴스는 서로 상이할 수 있다. 이러한 커패시턴스 차이는 도 8 내지 도 11을 참조하여 확인할 수 있다.
- [0088] 도 8은 도 7의 비교예에 따른 유기 발광 표시 장치의 센싱 라인별 저항, 커패시턴스 및 RC 딜레이를 나타낸 그래프이며, 도 9는 도 7의 비교예에 따른 유기 발광 표시 장치의 센싱 라인별 열화 정보의 디지털 변환값을 나타낸 그래프이고, 도 10은 도 5에 도시된 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 센싱 라인별 저항, 커패시턴스 및 RC 딜레이를 나타낸 그래프이며, 도 11은 도 5에 도시된 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 센싱 라인별 열화 정보의 디지털 변환값을 나타낸 그래프이다.
- [0089] 도 8 내지 도 11의 그래프에서, x축에 표시된 센싱 라인(VsL1~VsL1200)의 개수는 1200개를 예시하였으며, 이들은 전부 하나의 패드부(PR)로부터 연장될 수 있다.
- [0090] 도 8 및 도 10의 그래프에서, y축은 백분율로 표기되며, %의 단위를 갖는다. 여기서, 100%의 값을 갖는 기준이 되는 x축상의 좌표는 600으로 설정된다. 즉, 600번째 센싱 라인(VsL600)의 관련 측정값이 100%이며, 다른 센싱 라인들(VsL1~VsL599, VsL601~VsL1200)의 y값은 600번째 센싱 라인(VsL600)의 측정값에 대한 상대적인 비율을 의미한다. 제1 선(L1)은 도 7의 비교예에 따른 유기 발광 표시 장치(10)의 센싱 라인(VsL1~VsL1200)별 저항을 나타낸 그래프이며, 제2 선(L2)은 도 7의 비교예에 따른 유기 발광 표시 장치(10)의 센싱 라인(VsL1~VsL1200)이 전원 라인(POLa)과 형성하는 커패시턴스를 나타낸 그래프이고, 제 3선(L3)은 도 7의 비교예에 따른 유기 발광 표시 장치(10)의 센싱 라인(VsL1~VsL1200)별 RC딜레이를 나타낸 그래프이며, 제 4선(L4)은 도 7의 비교 실시예에 따른 유기 발광 표시 장치(10)의 센싱 라인(VsL1~VsL1200)별 열화 정보를 나타낸 그래프이다.
- [0091] 또한, 제5 선(L5)은 도 5의 본 발명의 일 실시예에 따른 유기 발광 표시 장치(10)의 센싱 라인(VsL1~VsL1200)별 저항을 나타낸 그래프이며, 제6 선(L6)은 도 5의 본 발명의 일 실시예에 따른 유기 발광 표시 장치(10)의 센싱 라인(VsL1~VsL1200)이 전원 라인(POL)과 형성하는 커패시턴스를 나타낸 그래프이고, 제 7선(L7)은 도 5의 본 발명의 일 실시예에 따른 유기 발광 표시 장치(10)의 센싱 라인(VsL1~VsL1200)별 RC딜레이를 나타낸 그래프이며, 제 8선(L8)은 도 5의 본 발명의 일 실시예에 따른 유기 발광 표시 장치(10)의 센싱 라인(VsL1~VsL1200)별 열화 정보를 나타낸 그래프이다.
- [0092] 먼저, 도 8을 참조하면, 센싱 라인(VsL1~VsL1200)별 저항이 동일하게 유지된다 하더라도, 커패시턴스가 센싱 라인(VsL1~VsL1200)별로 편차가 발생하는 경우, RC딜레이에 차이가 발생함을 확인할 수 있다. 즉, 도 5에 도시된 것과 같은 면적 보상부(RCP)가 포함되지 않은 유기 발광 표시 장치(10)의 경우, 센싱 라인(VsL1~VsL1200)별로 RC딜레이에 차이가 발생함을 알 수 있다. 나아가, 도 9를 참조하면, 센싱 라인(VsL1~VsL1200)별로 편차가 발생한 RC 딜레이에 의하여, 측정된 열화 정보 또한 센싱 라인(VsL1~VsL1200)별로 편차가 발생함을 확인할 수 있다. 여기서, 열화 정보 산출의 근거가 되는 각각의 유기 발광 다이오드(도 2의 EL)의 열화 정도는 모두 동일함을 가정하기로 한다.

- [0093] 반면, 도 10을 참조하면, 센싱 라인(VsL1~VsL1200)별 저항이 동일하게 유지됨과 동시에, 커패시턴스가 센싱 라인(VsL1~VsL1200)별로 편차가 발생하지도 않는 경우, RC딜레이 또한 센싱 라인(VsL1~VsL1200)별 편차 없이 일정한 값을 가짐을 확인할 수 있다. 나아가, 도 11을 참조하면, 센싱 라인(VsL1~VsL1200)별로 RC 딜레이 편차가 발생하지 않음에 따라, 측정된 열화 정보 또한 센싱 라인(VsL1~VsL1200)별 편차 없이 일정한 값을 가짐을 확인할 수 있다. 다시 말하면, 본 발명의 일 실시예에 따른 전원 라인(도 5의 POL)이 라인부(도 5의 LP) 뿐만 아니라 면적 보상부(도 5의 RCP)를 포함하는 경우, 측정된 열화 정보에 편차가 발생하지 않아, 더욱 정확한 열화 보상을 수행할 수 있음을 확인할 수 있다.
- [0094] 도 12는 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 도 4의 A 영역에 대응되는 영역을 확대 도시한 레이아웃도이다.
- [0095] 도 12에서는, 도 5에 도시된 것과 같은 복수의 데이터 라인(도 5의 DL1, DL2, ..., DLx, ..., DLy-1, DLy)을 포함하는 대신, 각각 1개씩 총 3개의 라인이 쌍을 형성하여 배치되는 복수의 레드 데이터 라인(DLR1, DLR2, ..., DLRx, ..., DLy-1, DLy), 복수의 그린 데이터 라인(DLG1, DLG2, ..., DLGx, ..., DLGy-1, DLGy), 및 복수의 블루 데이터 라인(DLB1, DLB2, ..., DLBx, ..., DLBy-1, DLBy)을 포함한다는 차이점이 존재한다. 이외의 기타 구성인 복수의 센싱 라인(VsL1, VsL2, ..., VsLx, ..., VsLy-1, VsLy), 복수의 전달 라인(TL1, TL2, ..., TLx, ..., TLy-1, TLy), 복수의 컨택홀(CNT1, CNT2, ..., CNTx, ..., CNTy-1, CNTy) 및 전원 라인(POL)은 도 5에서 설명한 것과 동일한 바, 이에 대한 설명은 생략하기로 한다.
- [0096] 도 12를 참조하면, 총 3개의 데이터 라인(DLR1, DLG1, DLB1)과 하나의 센싱 라인(VsL1) 및 하나의 전달 라인(TL1)이 쌍을 이루어 화소(도 1의 PX)로 제공될 수 있다.
- [0097] 이러한 경우에도, 전원 라인(POL)은 라인부(LP) 및 전원 보상부(RCP)를 포함할 수 있으며, 각각의 센싱 라인(VsL1, VsL2, ..., VsLx, ..., VsLy-1, VsLy)과 전원 라인(POL)이 형성하는 커패시턴스는 동일하게 유지될 수 있다. 이에 따라, 센싱 라인(VsL1, VsL2, ..., VsLx, ..., VsLy-1, VsLy)에 의하여 산출된 열화 정보에 편차가 발생하지 않아, 정확한 열화 보상이 수행될 수 있다.
- [0098] 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명의 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

### 부호의 설명

[0099] 10: 유기 발광 표시 장치

DL1, DL2, ..., DLx, ..., DLy-1, DLy: 데이터 라인

VsL1, VsL2, ..., VsLx, ..., VsLy-1, VsLy: 센싱 라인

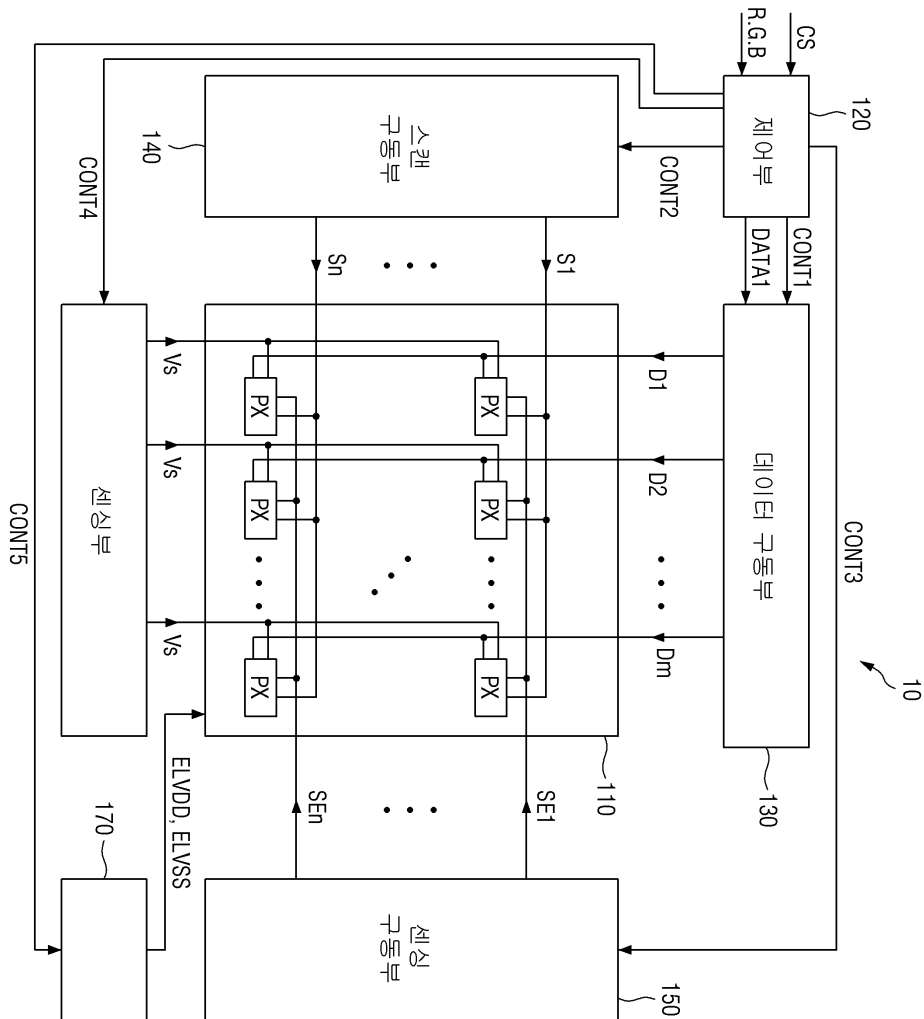
TL1, TL2, ..., TLx, ..., TLy-1, TLy: 전달 라인

POL: 전원 라인

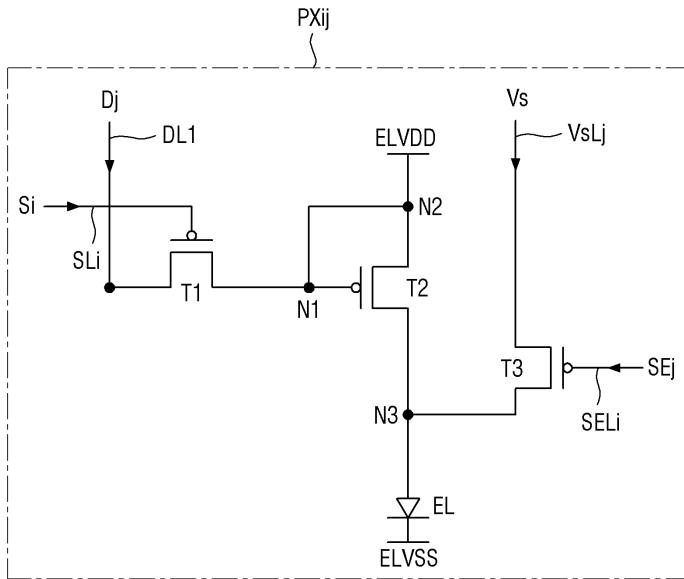
LP: 라인부

RCP: 면적 보상부

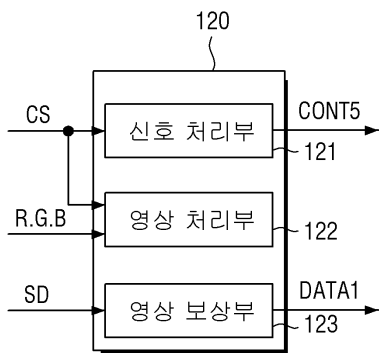
도면  
도면1



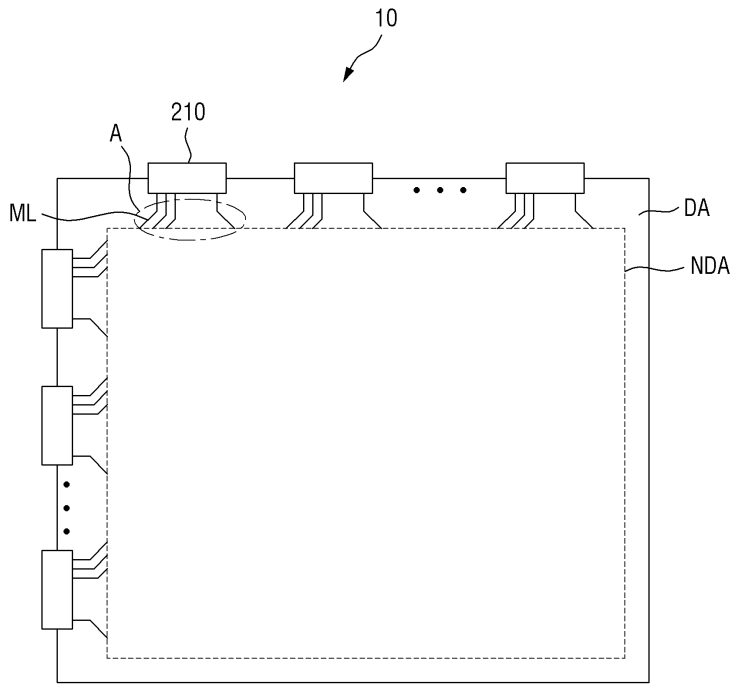
도면2



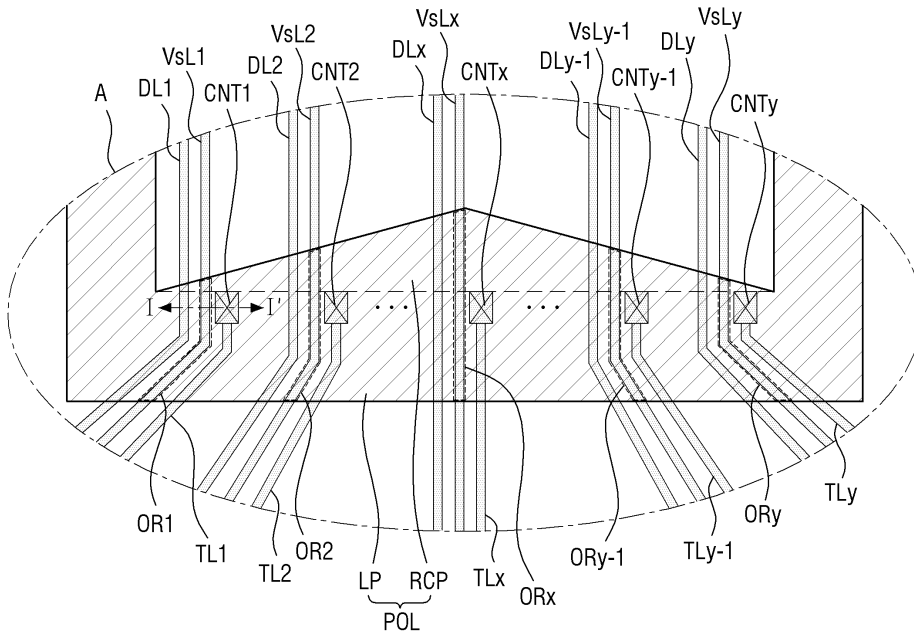
도면3



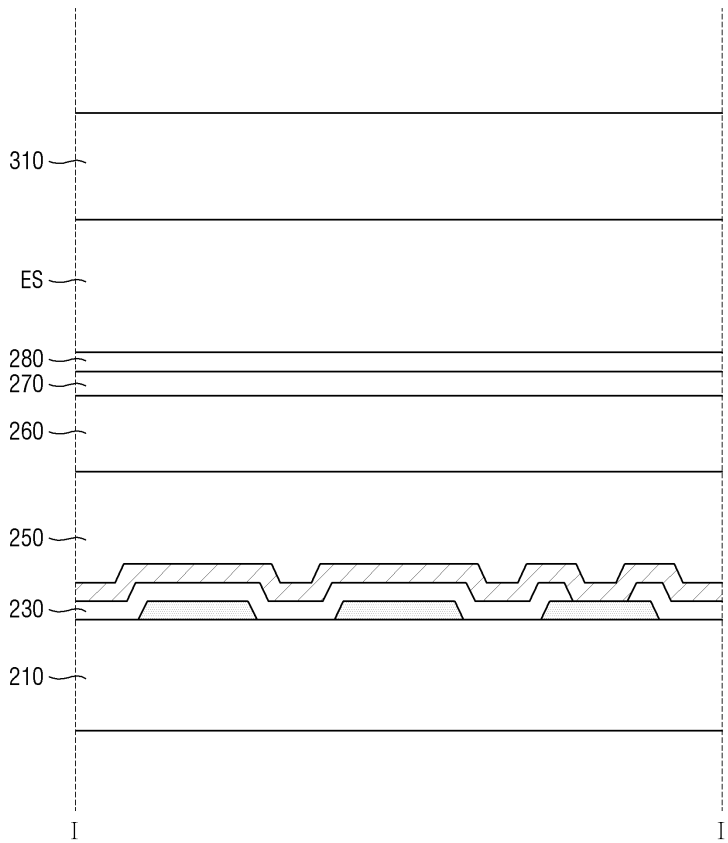
도면4



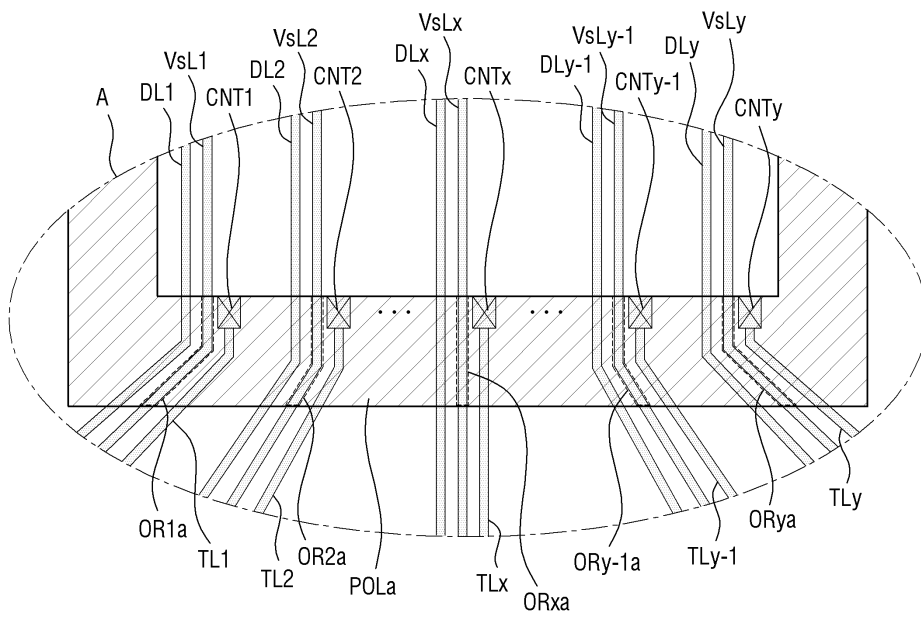
도면5



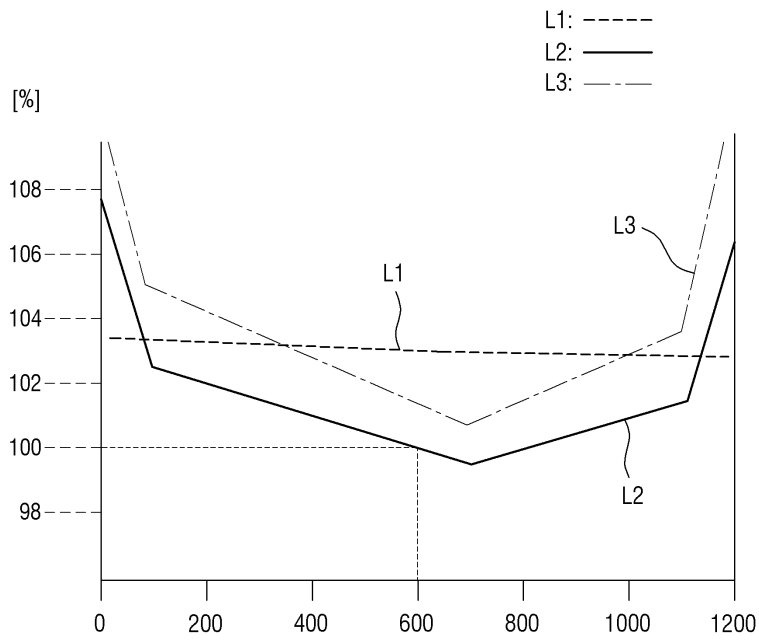
도면6



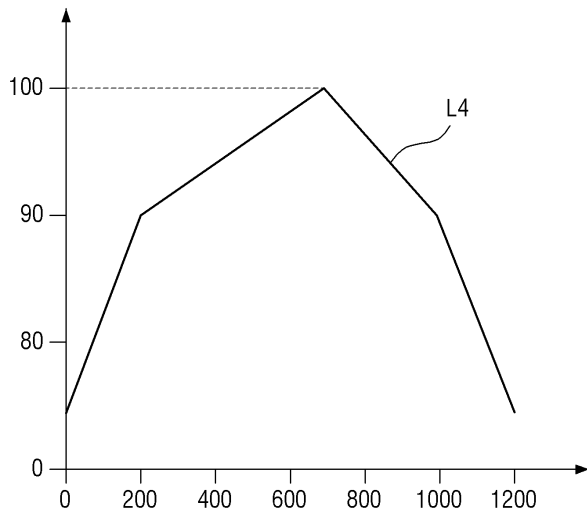
도면7



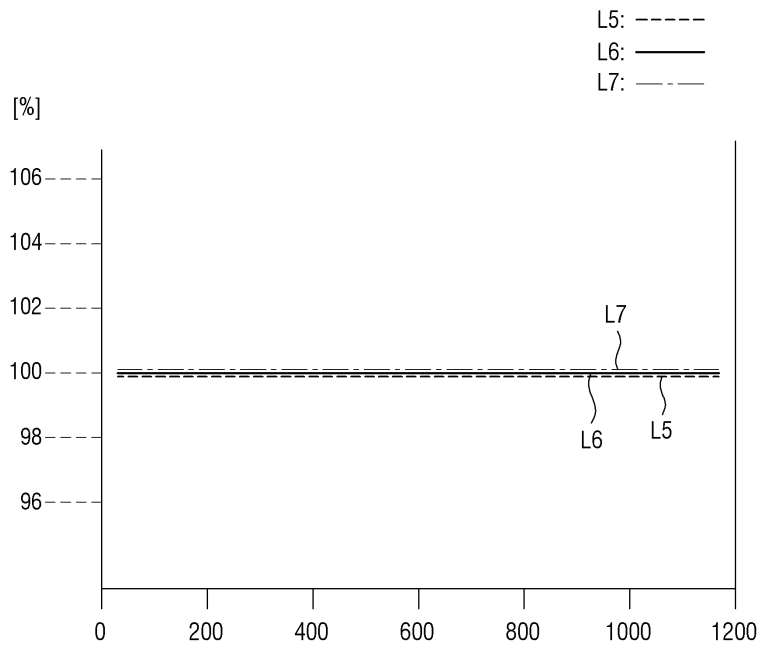
도면8



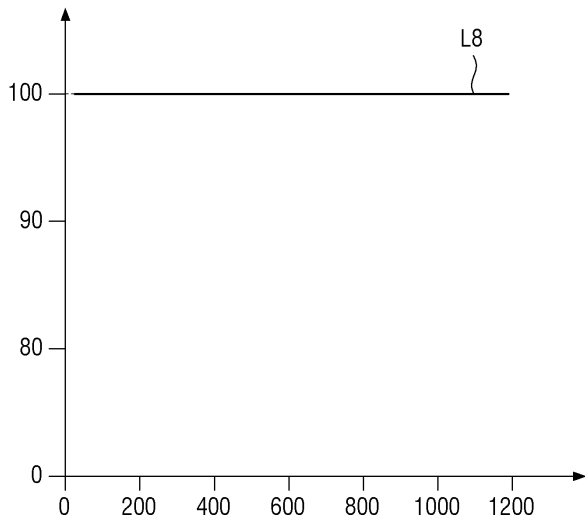
도면9



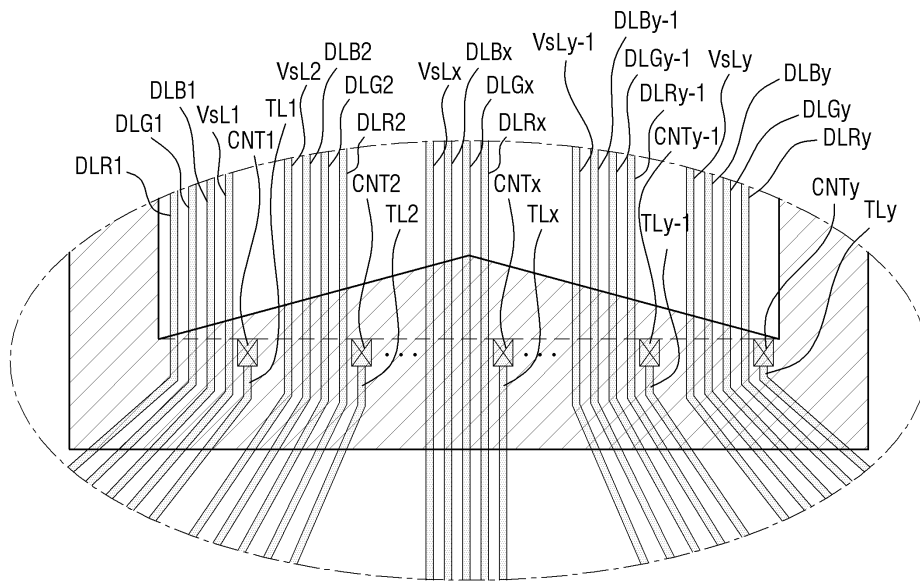
도면10



도면11



도면12



专利名称(译)	有机发光显示设备		
公开(公告)号	<a href="#">KR1020180041281A</a>	公开(公告)日	2018-04-24
申请号	KR1020160132601	申请日	2016-10-13
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	LEE SO HYUN 이소현 CHOI DEOK YOUNG 최덕영		
发明人	이소현 최덕영		
IPC分类号	H01L27/32 G09G3/3233 H01L27/12		
CPC分类号	H01L27/3276 H01L27/124 G09G3/3233 G09G2320/043 G09G2320/0223 G09G2300/0426 G09G3/3266 G09G3/3275 G09G2300/043 G09G2300/0819 G09G2320/045 G09G2330/028 G09G2330/12 G09G2360/145		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

提供了有机发光显示装置。有机发光显示装置包括多条数据线，第一感测线和第二感测线布置在与多条数据线相同的层中，数据线，布置在第一感测线和第二感测线上的绝缘层，以及电源线布置在绝缘层上。第一感测线和电源线重叠的区域与第二感测线和电源线重叠的区域相同。

