



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0052776
(43) 공개일자 2017년05월15일

(51) 국제특허분류(Int. Cl.)
H01L 27/32 (2006.01) H01L 51/56 (2006.01)
(52) CPC특허분류
H01L 27/3265 (2013.01)
H01L 27/3211 (2013.01)
(21) 출원번호 10-2015-0154214
(22) 출원일자 2015년11월04일
심사청구일자 없음

(71) 출원인
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성로 1 (농서동)
(72) 발명자
심정훈
충청남도 아산시 탕정면 탕정면로 37 탕정삼성트
라팰리스아파트, 102동 2205호
(74) 대리인
박영우

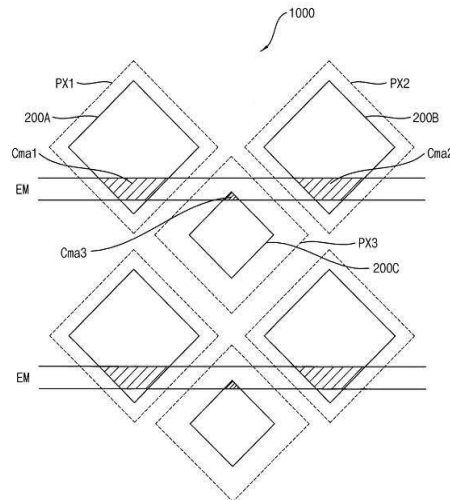
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 유기 발광 표시 패널

(57) 요약

유기 발광 표시 패널은 제1 내지 제3 부화소들을 포함한다. 제1 ?? 제3 부화소들 각각은 게이트 전극으로 스캔 신호를 수신하는 스위칭 트랜지스터, 스위칭 트랜지스터와 연결되는 구동 트랜지스터, 구동 트랜지스터와 연결되고, 게이트 전극으로 발광 제어 신호를 수신하는 발광 제어 트랜지스터, 발광 제어 트랜지스터의 게이트 전극에 연결되는 발광 제어 라인, 발광 제어 트랜지스터에 연결되는 유기 발광 다이오드 및 발광 제어 라인의 일부를 제1 전극으로 하고, 제1 전극 상에 중첩되는 유기 발광 다이오드의 애노드(anode)의 일부를 제2 전극으로 하는 커패시터 커패시터를 포함한다. 제1 부화소의 커패시터 커패시터 및 제2 부화소의 커패시터 커패시터의 정전 용량이 제3 부화소의 커패시터 커패시터의 정전 용량보다 크다.

대표도 - 도1



(52) CPC특허분류

H01L 27/3225 (2013.01)

H01L 27/3248 (2013.01)

H01L 51/56 (2013.01)

H01L 2227/32 (2013.01)

명세서

청구범위

청구항 1

서로 다른 색의 광을 각각 방출하는 제1 부화소, 제2 부화소 및 제3 부화소를 포함하는 유기 발광 표시 패널에 있어서, 상기 제1 내지 제3 부화소들 각각은,

데이터 라인과 연결되고, 게이트 전극으로 스캔 신호를 수신하는 스위칭 트랜지스터;

상기 스위칭 트랜지스터와 연결되는 구동 트랜지스터;

상기 구동 트랜지스터와 연결되고, 게이트 전극으로 발광 제어 신호를 수신하는 발광 제어 트랜지스터;

상기 발광 제어 트랜지스터의 상기 게이트 전극에 연결되는 발광 제어 라인;

상기 발광 제어 트랜지스터에 연결되는 유기 발광 다이오드; 및

상기 발광 제어 라인의 일부를 제1 전극으로 하고, 상기 제1 전극 상에 중첩되는 상기 유기 발광 다이오드의 애노드(anode)의 일부를 제2 전극으로 하는 커플링 커패시터를 포함하고,

상기 제1 부화소의 상기 커플링 커패시터인 제1 커패시터 및 상기 제2 부화소의 상기 커플링 커패시터인 제2 커패시터의 정전 용량이 상기 제3 부화소의 상기 커패시터인 제3 커패시터의 정전 용량보다 큰 것을 특징으로 하는 유기 발광 표시 패널.

청구항 2

제 1 항에 있어서, 상기 제1 커패시터의 상기 제1 및 제2 전극들의 면적 및 상기 제2 커패시터의 상기 제1 및 제2 전극들의 면적이 상기 제3 커패시터의 상기 제1 및 제2 전극들의 면적보다 큰 것을 특징으로 하는 유기 발광 표시 패널.

청구항 3

제 2 항에 있어서, 상기 제1 부화소의 상기 애노드 및 상기 제2 부화소의 상기 애노드의 면적들이 상기 제3 부화소의 상기 애노드의 면적보다 큰 것을 특징으로 하는 유기 발광 표시 패널.

청구항 4

제 2 항에 있어서, 상기 제1 전극은 상기 발광 제어 트랜지스터의 상기 게이트 전극의 적어도 일부를 더 포함하는 것을 특징으로 하는 유기 발광 표시 패널.

청구항 5

제 1 항에 있어서, 상기 제1 부화소는 적색 광을 방출하고, 상기 제2 부화소는 청색 광을 방출하며, 상기 제3 부화소는 녹색 광을 방출하고, 상기 제3 부화소의 발광 효율이 상기 제1 및 제2 부화소들보다 상대적으로 높은 것을 특징으로 하는 유기 발광 표시 패널.

청구항 6

제 1 항에 있어서, 하나의 프레임 주기 내에서 상기 유기 발광 다이오드가 발광하는 발광 구간 동안 상기 발광 제어 신호는 활성화 레벨 및 비활성화 레벨로 복수 회 스위칭하는 것을 특징으로 하는 유기 발광 표시 패널.

청구항 7

제 6 항에 있어서, 상기 제1 내지 제3 커패시터들은 상기 발광 제어 신호의 상기 스위칭에 대응하여 커플링됨으로써 상기 애노드의 전압을 상승시키는 것을 특징으로 하는 유기 발광 표시 패널.

청구항 8

제 1 항에 있어서, 상기 제1 내지 제3 부화소들 각각은

상기 구동 트랜지스터의 게이트 전극을 제1 전극으로 하고, 상기 제1 전극 상에 중첩되어 배치되는 도전 패턴을 제2 전극으로 하는 스토리지 커패시터를 더 포함하는 것을 특징으로 하는 유기 발광 표시 패널.

청구항 9

제 8 항에 있어서, 상기 제1 내지 제3 부화소들 각각은

게이트 전극으로 상기 스캔 신호를 수신하고, 상기 구동 트랜지스터에 연결되어 상기 구동 트랜지스터의 문턱 전압을 보상하는 보상 트랜지스터를 더 포함하는 것을 특징으로 하는 유기 발광 표시 패널.

청구항 10

제 9 항에 있어서, 상기 제1 내지 제3 부화소들 각각은

상기 구동 트랜지스터의 게이트 전극에 연결되고, 게이트 전극으로 초기화 제어 신호를 수신하여 상기 구동 트랜지스터의 상기 게이트 전극에 초기화 전압을 전달하는 초기화 트랜지스터; 및

상기 애노드에 연결되고, 게이트 전극으로 바이패스 제어 신호를 수신하여 상기 애노드에 상기 초기화 전압을 전달하는 바이패스 트랜지스터를 더 포함하는 것을 특징으로 하는 유기 발광 표시 패널.

청구항 11

제 1 항에 있어서, 상기 제1 내지 제3 부화소들은 펜타일(pentile) 구조로 배열되는 것을 특징으로 하는 유기 발광 표시 패널.

청구항 12

제 11 항에 있어서, 상기 제1 커패시터의 상기 제2 전극 및 상기 제2 커패시터의 상기 제2 전극의 면적들이 상기 제3 커패시터의 상기 제2 전극의 면적보다 큰 것을 특징으로 하는 유기 발광 표시 패널.

청구항 13

제 1 항에 있어서, 상기 제1 내지 제3 부화소들은 스트라이프(stripe) 구조로 배열되는 것을 특징으로 하는 유기 발광 표시 패널.

청구항 14

제 13 항에 있어서, 상기 제1 커패시터의 상기 제2 전극 및 상기 제2 커패시터의 상기 제2 전극의 면적들이 상기 제3 커패시터의 상기 제2 전극의 면적보다 큰 것을 특징으로 하는 유기 발광 표시 패널.

청구항 15

각각 서로 다른 색의 광을 방출하고, 구동 트랜지스터, 스위칭 트랜지스터를 각각 구비한 제1 부화소, 제2 부화소 및 제3 부화소를 포함하는 유기 발광 표시 패널에 있어서, 상기 제1 내지 제3 부화소들 각각은

상기 구동 트랜지스터와 연결되고, 게이트 전극으로 발광 제어 신호를 수신하는 발광 제어 트랜지스터;

상기 발광 제어 트랜지스터의 상기 게이트 전극에 연결되는 발광 제어 라인; 및

상기 발광 제어 트랜지스터에 연결되는 유기 발광 다이오드를 포함하고,

상기 제1 및 제2 부화소들 각각의 상기 발광 제어 라인의 일부가 상기 유기 발광 다이오드의 애노드의 일부와 중첩되는 것을 특징으로 하는 유기 발광 표시 패널.

청구항 16

제 15 항에 있어서, 상기 제1 및 제2 부화소들 각각은

상기 발광 제어 트랜지스터의 상기 게이트 전극 및 상기 애노드의 상기 일부에 중첩되는 상기 발광 제어 라인의 일부를 제1 전극으로 하고, 상기 제1 전극 상에 중첩되는 상기 애노드의 상기 일부를 제2 전극으로 하는 커패시터를 더 포함하는 것을 특징으로 하는 유기 발광 표시 패널.

청구항 17

제 15 항에 있어서, 상기 제3 부화소의 상기 발광 제어 트랜지스터의 상기 게이트 전극 및 상기 발광 제어 라인의 일부는 상기 제3 부화소의 상기 유기 발광 다이오드의 상기 애노드와 중첩되지 않는 것을 특징으로 하는 유기 발광 표시 패널.

청구항 18

제 17 항에 있어서, 상기 제1 부화소는 적색 광을 방출하고, 상기 제2 부화소는 녹색 광을 방출하며, 상기 제3 부화소는 청색 광을 방출하는 것을 특징으로 하는 유기 발광 표시 패널.

청구항 19

제 15 항에 있어서, 상기 제3 부화소의 상기 발광 제어 트랜지스터의 상기 게이트 전극 및 상기 발광 제어 라인의 일부는 상기 제3 부화소의 상기 유기 발광 다이오드의 상기 애노드의 일부와 중첩되는 것을 특징으로 하는 유기 발광 표시 패널.

청구항 20

제 19 항에 있어서, 상기 제3 부화소는

상기 발광 제어 트랜지스터의 상기 게이트 전극 및 상기 애노드의 상기 일부에 중첩되는 상기 발광 제어 라인을 제1 전극으로 하고, 상기 제1 전극 상에 중첩되는 상기 애노드의 상기 일부를 제2 전극으로 하는 커패시터 커패시터를 더 포함하고,

상기 제1 부화소의 상기 커패시터 커패시터의 상기 제1 및 제2 전극들의 면적 및 상기 제2 부화소의 상기 커패시터 커패시터의 상기 제1 및 제2 전극들의 면적이 상기 제3 부화소의 상기 커패시터 커패시터의 상기 제1 및 제2 전극들의 면적보다 큰 것을 특징으로 하는 유기 발광 표시 패널.

발명의 설명

기술 분야

[0001] 본 발명은 표시 장치에 관한 것으로서, 더욱 상세하게는 복수의 화소들을 포함하는 유기 발광 표시 패널에 관한 것이다.

배경 기술

[0002] 유기 발광 표시 장치는 적색, 녹색 및 청색의 광을 각각 발광하는 부화소들을 이용하여 영상을 표시한다. 휘도 균일성을 향상하기 위해 100 nit 이하의 저휘도/저계조 영역에서 발광 제어 신호의 온/오프 듀티를 조절하여 디밍하는 AID(AMOLED Impulsive Driving) 디밍이 수행된다.

[0003] 그러나, 서로 다른 색의 광을 발광하는 유기 발광 다이오드들은 발광 효율이 서로 상이하므로, 저전력이 요구되는 저휘도 영역에서 색편차가 시인된다. 예를 들어, 저휘도 AID 디밍 시, 디밍 오프셋의 방향 차이로 녹색 부화소에 대한 휘도가 증가하고, 적색 및 청색 부화소에 대한 휘도는 감소하므로, 영상이 녹색을 띠는 현상(greenish)이 시인된다.

발명의 내용

해결하려는 과제

[0004] 본 발명의 일 목적은 유기 발광 다이오드와 발광 제어 라인 사이에 형성되는 커패시터 커패시터의 정전 용량이 서로 다른 부화소들을 포함하는 유기 발광 표시 패널을 제공하는 것이다.

[0005] 다만, 본 발명의 목적은 상술한 목적들로 한정되는 것이 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

과제의 해결 수단

- [0006] 본 발명의 일 목적을 달성하기 위하여 본 발명의 실시예들에 따른 유기 발광 표시 패널은 제1 내지 제3 부화소를 포함할 수 있다. 상기 제1 내지 제3 부화소들 각각은 데이터 라인과 연결되고, 게이트 전극으로 스캔 신호를 수신하는 스위칭 트랜지스터, 상기 스위칭 트랜지스터와 연결되는 구동 트랜지스터, 상기 구동 트랜지스터와 연결되고, 게이트 전극으로 발광 제어 신호를 수신하는 발광 제어 트랜지스터, 상기 발광 제어 트랜지스터의 상기 게이트 전극에 연결되는 발광 제어 라인, 상기 발광 제어 트랜지스터에 연결되는 유기 발광 다이오드 및 상기 발광 제어 라인의 일부를 제1 전극으로 하고, 상기 제1 전극 상에 중첩되는 상기 유기 발광 다이오드의 애노드(anode)의 일부를 제2 전극으로 하는 커패시팅 커패시터를 포함할 수 있다. 상기 1 부화소의 상기 커패시팅 커패시터인 제1 커패시터 및 상기 제2 부화소의 상기 커패시팅 커패시터인 제2 커패시터의 정전 용량이 상기 제3 부화소의 상기 커패시터인 제3 커패시터의 정전 용량보다 클 수 있다.
- [0007] 일 실시예에 의하면, 상기 제1 커패시터의 상기 제1 및 제2 전극들의 면적 및 상기 제2 커패시터의 상기 제1 및 제2 전극들의 면적이 상기 제3 커패시터의 상기 제1 및 제2 전극들의 면적보다 클 수 있다.
- [0008] 일 실시예에 의하면, 상기 제1 부화소의 상기 애노드 및 상기 제2 부화소의 상기 애노드의 면적들이 상기 제3 부화소의 상기 애노드의 면적보다 클 수 있다.
- [0009] 일 실시예에 의하면, 상기 제1 전극은 상기 발광 제어 트랜지스터의 상기 게이트 전극의 적어도 일부를 더 포함할 수 있다.
- [0010] 일 실시예에 의하면, 상기 제1 부화소는 적색 광을 방출하고, 상기 제2 부화소는 청색 광을 방출하며, 상기 제3 부화소는 녹색 광을 방출하고, 상기 제3 부화소의 발광 효율이 상기 제1 및 제2 부화소들보다 상대적으로 높을 수 있다.
- [0011] 일 실시예에 의하면, 하나의 프레임 주기 내에서 상기 유기 발광 다이오드가 발광하는 발광 구간 동안 상기 발광 제어 신호는 활성화 레벨 및 비활성화 레벨로 복수 회 스위칭할 수 있다.
- [0012] 일 실시예에 의하면, 상기 제1 내지 제3 커패시터들은 상기 발광 제어 신호의 상기 스위칭에 대응하여 커패시팅됨으로써 상기 애노드의 전압을 상승시킬 수 있다.
- [0013] 일 실시예에 의하면, 상기 제1 내지 제3 부화소들 각각은 상기 구동 트랜지스터의 게이트 전극을 제1 전극으로 하고, 상기 제1 전극 상에 중첩되어 배치되는 도전 패턴을 제2 전극으로 하는 스토리지 커패시터를 더 포함할 수 있다.
- [0014] 일 실시예에 의하면, 상기 제1 내지 제3 부화소들 각각은 게이트 전극으로 상기 스캔 신호를 수신하고, 상기 구동 트랜지스터에 연결되어 상기 구동 트랜지스터의 문턱 전압을 보상하는 보상 트랜지스터를 더 포함할 수 있다.
- [0015] 일 실시예에 의하면, 상기 제1 내지 제3 부화소들 각각은 상기 구동 트랜지스터의 게이트 전극에 연결되고, 게이트 전극으로 초기화 제어 신호를 수신하여 상기 구동 트랜지스터의 상기 게이트 전극에 초기화 전압을 전달하는 초기화 트랜지스터 및 상기 애노드에 연결되고, 게이트 전극으로 바이패스 제어 신호를 수신하여 상기 애노드에 상기 초기화 전압을 전달하는 바이패스 트랜지스터를 더 포함할 수 있다.
- [0016] 일 실시예에 의하면, 상기 제1 내지 제3 부화소들은 펜타일(pentile) 구조로 배열될 수 있다.
- [0017] 일 실시예에 의하면, 상기 제1 커패시터의 상기 제2 전극 및 상기 제2 커패시터의 상기 제2 전극의 면적들이 상기 제3 커패시터의 상기 제2 전극의 면적보다 클 수 있다.
- [0018] 일 실시예에 의하면, 상기 제1 내지 제3 부화소들은 스트라이프(stripe) 구조로 배열될 수 있다.
- [0019] 일 실시예에 의하면, 상기 제1 커패시터의 상기 제2 전극 및 상기 제2 커패시터의 상기 제2 전극의 면적들이 상기 제3 커패시터의 상기 제2 전극의 면적보다 클 수 있다.
- [0020] 본 발명의 일 목적을 달성하기 위하여 본 발명의 실시예들에 따른 유기 발광 표시 패널은 각각 서로 다른 색의 광을 방출하고, 구동 트랜지스터, 스위칭 트랜지스터를 각각 구비한 제1 부화소, 제2 부화소 및 제3 부화소를 포함할 수 있다. 상기 제1 내지 제3 부화소들 각각은 상기 구동 트랜지스터와 연결되고, 게이트 전극으로 발광 제어 신호를 수신하는 발광 제어 트랜지스터, 상기 발광 제어 트랜지스터의 상기 게이트 전극에 연결되는 발광 제어 라인 및 상기 발광 제어 트랜지스터에 연결되는 유기 발광 다이오드를 포함할 수 있다. 상기 제1 및 제2 부화소들 각각의 상기 발광 제어 라인의 일부가 상기 유기 발광 다이오드의 애노드의 일부와 중첩될 수 있다.

- [0021] 일 실시예에 의하면, 상기 제1 및 제2 부화소들 각각은 상기 발광 제어 트랜지스터의 상기 게이트 전극 및 상기 애노드의 상기 일부에 중첩되는 상기 발광 제어 라인의 일부를 제1 전극으로 하고, 상기 제1 전극 상에 중첩되는 상기 애노드의 상기 일부를 제2 전극으로 하는 커패시터 커패시터를 더 포함할 수 있다.
- [0022] 일 실시예에 의하면, 상기 제3 부화소의 상기 발광 제어 트랜지스터의 상기 게이트 전극 및 상기 발광 제어 라인의 일부는 상기 제3 부화소의 상기 유기 발광 다이오드의 상기 애노드와 중첩되지 않을 수 있다.
- [0023] 일 실시예에 의하면, 상기 제1 부화소는 적색 광을 방출하고, 상기 제2 부화소는 녹색 광을 방출하며, 상기 제3 부화소는 청색 광을 방출할 수 있다.
- [0024] 일 실시예에 의하면, 상기 제3 부화소의 상기 발광 제어 트랜지스터의 상기 게이트 전극 및 상기 발광 제어 라인의 일부는 상기 제3 부화소의 상기 유기 발광 다이오드의 상기 애노드의 일부와 중첩될 수 있다.
- [0025] 일 실시예에 의하면, 상기 제3 부화소는
- [0026] 상기 발광 제어 트랜지스터의 상기 게이트 전극 및 상기 애노드의 상기 일부에 중첩되는 상기 발광 제어 라인을 제1 전극으로 하고, 상기 제1 전극 상에 중첩되는 상기 애노드의 상기 일부를 제2 전극으로 하는 커패시터 커패시터를 더 포함할 수 있다. 상기 제1 부화소의 상기 커패시터의 상기 제1 및 제2 전극들의 면적 및 상기 제2 부화소의 상기 커패시터의 상기 제1 및 제2 전극들의 면적이 상기 제3 부화소의 상기 커패시터의 상기 제1 및 제2 전극들의 면적보다 클 수 있다.

발명의 효과

- [0027] 본 발명의 실시예들에 따른 유기 발광 표시 패널은 발광 효율에 기초하여 서로 다른 크기의 정전 용량을 갖는 커패시터 커패시터를 각각 포함하는 제1 내지 제3 부화소들을 포함할 수 있다. 상기 커패시터 커패시터는 발광 제어 라인과 유기 발광 다이오드의 애노드가 중첩되는 영역에 의해 형성될 수 있다. 따라서, AID 디밍 시, 상기 커패시터 커패시터의 커패시터에 의해 발광 효율이 상대적으로 낮은 부화소들의 휘도가 증가됨으로써, 상기 부화소들 사이의 색편차가 감소될 수 있다. 그러므로, 저휘도 및/또는 저계조 구동 시 영상이 녹색을 띠는 현상(greenish)이 방지될 수 있다.
- [0028] 다만, 본 발명의 효과는 상술한 효과에 한정되는 것이 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

도면의 간단한 설명

- [0029] 도 1은 본 발명의 실시예들에 유기 발광 표시 패널을 나타내는 도면이다.
- 도 2는 도 1의 유기 발광 표시 패널에 포함되는 부화소의 일 예를 나타내는 회로도이다.
- 도 3은 도 2의 부화소에 포함되는 복수의 트랜지스터들의 일 예를 개략적으로 나타내는 레이아웃 도면이다.
- 도 4는 도 3의 부화소를 I-I'선을 따라 자른 단면도이다.
- 도 5는 도 2의 부화소에 포함되는 유기 발광 다이오드의 애노드의 전압 변화의 일 예를 나타내는 파형도이다.
- 도 6은 도 2의 부화소에 포함되는 유기 발광 다이오드의 애노드의 전압 변화의 다른 예를 나타내는 파형도이다.
- 도 7은 본 발명의 실시예들에 따른 유기 발광 표시 패널을 나타내는 도면이다.
- 도 8은 도 7의 유기 발광 표시 패널의 일 예를 나타내는 도면이다.
- 도 9는 본 발명의 실시예들에 따른 유기 발광 표시 패널을 나타내는 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0030] 이하, 첨부한 도면들을 참조하여, 본 발명의 바람직한 실시예를 보다 상세하게 설명하고자 한다. 도면상의 동일한 구성요소에 대해서는 동일한 참조부호를 사용하고 동일한 구성요소에 대해서 중복된 설명은 생략한다.
- [0031] 도 1은 본 발명의 실시예들에 유기 발광 표시 패널을 나타내는 도면이다.
- [0032] 도 1을 참조하면, 유기 발광 표시 패널(1000)은 복수의 화소들을 포함할 수 있다. 상기 화소들은 각각 서로 다른 색의 광을 방출하는 제1 부화소(PX1), 제2 부화소(PX2) 및 제3 부화소(PX3)를 포함할 수 있다.

- [0033] 도 1은 제1 내지 제3 부화소들(PX1, PX2, PX3) 각각에 연결되는 발광 제어 라인의 배치 관계를 보여준다.
- [0034] 제1 내지 제3 부화소들(PX1, PX2, PX3) 각각은 구동 트랜지스터, 발광 제어 트랜지스터 등으로 구성되는 복수의 트랜지스터들, 스토리지 커패시터, 커플링 커패시터(Cma1, Cma2, Cma3) 및 유기 발광 다이오드를 구비할 수 있다. 여기서, 커플링 커패시터(Cma1, Cma2, Cma3)는 상기 발광 제어 트랜지스터의 게이트 전극의 적어도 일부를 포함하는 발광 제어 라인(EM)의 일부를 포함하는 제1 전극 및 상기 제1 전극 상에 중첩되는 상기 유기 발광 다이오드의 애노드(200A, 200B, 200C)의 일부를 포함하는 제2 전극을 구비할 수 있다. 상기 유기 발광 다이오드의 애노드들(200A, 200B, 200C)은 각각 제1 내지 제3 부화소들(PX1, PX2, PX3)의 발광 영역에 상응할 수 있다. 예를 들어, 도 1에 도시된 바와 같이, 제1 및 제2 부화소들(PX1, PX2)의 발광 영역이 제3 부화소(PX3)의 발광 영역(즉, 개구율)보다 크다. 일 실시예에서, 제1 부화소(PX1)의 애노드(200A) 및 제2 부화소(PX2)의 애노드(200B)의 면적들이 제3 부화소(PX3)의 애노드(200C)의 면적보다 클 수 있다. 즉, 유기 발광 다이오드의 애노드(200A, 200B, 200C)와 발광 제어 라인(EM) 사이의 커플링 커패시터가 차등적으로 설계될 수 있다. 따라서, 110 nit 이하의 저휘도 영역에서 발광 제어 신호의 온/오프 듀티를 조절하여 디밍을 수행하는 AID(AMOLED Impulsive Driving) 디밍 시, 부화소(PX1, PX2, PX2)에 따라 커플링 커패시터들(Cma1, Cma2, Cma3)에 의해 커플링되는 전압의 크기가 다르다.
- [0035] 커플링 커패시터들(Cma1, Cma2, Cma3) 각각은 발광 제어 라인(EM)으로 인가되는 발광 제어 신호의 변동에 대응하여 커플링될 수 있다. 따라서, 상기 커플링 커패시터들(Cma1, Cma2, Cma3)의 커플링에 의해 유기 발광 다이오드의 애노드들(200A, 200B, 200C)의 전압이 변할 수 있다.
- [0036] 제1 부화소(PX1)의 커플링 커패시터인 제1 커패시터(Cma1) 및 제2 부화소(PX2)의 커플링 커패시터인 제2 커패시터(Cma2)의 정전 용량이 제3 부화소(PX3)의 커플링 커패시터인 제3 커패시터(Cma3)의 정전 용량보다 클 수 있다. 여기서, 제1 및 제2 커패시터들(Cma1, Cma2)의 정전 용량은 실질적으로 동일할 수도 있고, 서로 다를 수도 있다. 나아가, 상기 제1 내지 제3 커패시터들(Cma1, Cma2, Cma3)의 정전 용량은 각각의 유기 발광 다이오드들의 발광 효율에 의해 최적의 값으로 조절될 수 있다. 일 실시예에서, 제1 커패시터(Cma1)의 상기 제1 및 제2 전극들의 면적 및 제2 커패시터(Cma2)의 상기 제1 및 제2 전극들의 면적이 제3 커패시터(Cma3)의 상기 제1 및 제2 전극들의 면적보다 클 수 있다. 즉, 도 1에 도시된 바와 같이, 발광 제어 라인(EM)과 제1 내지 제3 부화소들(PX1, PX2, PX3)의 애노드들(200A, 200B, 200C)이 중첩되는 부분들은 각각 제1 내지 제3 커패시터들(Cma1, Cma2, Cma3)을 나타낸다. 또한, 제1 내지 제3 부화소들(PX1, PX2, PX3) 각각은 2개의 발광 제어 트랜지스터들을 포함하고, 상기 발광 제어 트랜지스터들의 게이트 전극들은 각각 발광 제어 라인(EM)에 연결될 수 있다. 따라서, 상기 발광 제어 트랜지스터들의 게이트 전극들을 발광 제어 라인(EM)과 동일한 것으로 볼 수도 있다.
- [0037] 일 실시예에서, 제1 부화소(PX1)는 적색 광을 방출하고, 제2 부화소(PX2)는 청색 광을 방출하며, 제3 부화소(PX3)는 녹색 광을 방출할 수 있다. 이 때, 제3 부화소(PX3)의 발광 효율이 제1 및 제2 부화소들(PX1, PX2)보다 상대적으로 높다. 다만, 이는 예시적인 것으로서, 제1 내지 제3 부화소들(PX1, PX2, PX3)이 방출하는 광의 색이 이에 한정되는 것은 아니다. 예를 들어, 부화소들의 발광 효율에 따라 상기 제1 내지 제3 커패시터들(Cma1, Cma2, Cma3)의 정전 용량에 대응하여 방출 광의 색이 결정될 수 있다.
- [0038] 상기 AID 디밍 시, 제1 및 제2 커패시터들(Cma1, Cma2)의 커플링에 의해 제1 및 제2 부화소들(PX1, PX2)의 애노드(200A, 200B)의 전압이 상승되며, 제1 및 제2 부화소들(PX1, PX2)의 휘도가 증가될 수 있다. 따라서, 발광 효율이 상대적으로 높은 제3 부화소(PX3)와 제1 및 제2 부화소들(PX1, PX2) 사이의 색편차가 감소될 수 있다. 그러므로, 저휘도 및/또는 저계조 구동 시 영상이 녹색을 띠는 현상(greenish)이 방지될 수 있다.
- [0039] 이하, 상기 부화소의 구체적인 구성을 도 2 내지 도 4를 참조하여 설명하기로 한다.
- [0040] 도 2는 도 1의 유기 발광 표시 패널에 포함되는 부화소의 일 예를 나타내는 회로도이고, 도 3은 도 2의 부화소에 포함되는 복수의 트랜지스터들의 일 예를 개략적으로 나타내는 레이아웃 도면이며, 도 4는 도 3의 부화소를 I-I'선을 따라 자른 단면도이다.
- [0041] 도 2 내지 도 4를 참조하면, 유기 발광 표시 패널(1000)의 하나의 부화소는 데이터 라인(171)과 연결되고, 게이트 전극으로 스캔 신호(GW)를 수신하는 스위칭 트랜지스터(T2), 스위칭 트랜지스터(T2)와 연결되는 구동 트랜지스터(T1), 구동 트랜지스터(T1)와 연결되고, 게이트 전극으로 발광 제어 신호(Em)를 수신하는 발광 제어 트랜지스터(T5, T6), 발광 제어 트랜지스터(T5, T6)의 상기 게이트 전극에 연결되는 발광 제어 라인(123) 및 발광 제어 트랜지스터(T6)에 연결되는 유기 발광 다이오드(EL) 및 발광 제어 라인(123)의 일부를 제1 전극으로 하고, 상기 제1 전극 상에 중첩되는 상기 유기 발광 다이오드(EL)의 애노드의 일부를 제2 전극으로 하는 커플링 커패

시터(Cma)를 포함할 수 있다.

- [0042] 일 실시예에서, 상기 부화소는 스토리지 커패시터(Cst), 보상 트랜지스터(T3), 초기화 트랜지스터(T4) 및 바이패스 트랜지스터(T7)를 더 포함할 수 있다.
- [0043] 또한, 상기 부화소는 스캔 신호(GW(Sn)), 초기화 신호(GI(Sn-1)), 발광 제어 신호(Em) 및 바이패스 신호(GB(Sn+1))를 각각 인가하며 행 방향을 따라 형성되는 스캔 라인(121), 초기화 라인(122), 발광 제어 라인(123) 및 바이패스 제어 라인(128)을 포함하고, 스캔 라인(121), 초기화 라인(122), 발광 제어 라인(123) 및 바이패스 제어 라인(128)과 교차되며 화소에 데이터 신호(DATA) 및 구동 전압(ELVDD)을 각각 인가하는 데이터 라인(171) 및 구동 전압 라인(175)을 포함할 수 있다. 초기화 전압(VINT)은 초기화 전압 라인(124)을 통해 유기 발광 다이오드(EL)로부터 초기화 트랜지스터(T4)를 거쳐 구동 트랜지스터(T1)로 전달될 수 있다.
- [0044] 구동 트랜지스터(T1)는 스토리지 커패시터(Cst)의 제1 전극과 연결되는 게이트 전극, 동작 제어 트랜지스터(T5)를 경유하여 구동 전압 라인(175)과 연결되는 소스 전극 및 발광 제어 트랜지스터(T6)를 경유하여 유기 발광 다이오드(EL)의 애노드와 전기적으로 연결되는 드레인 전극을 포함할 수 있다. 구동 트랜지스터(T1)는 스위칭 트랜지스터(T2)의 스위칭 동작에 따라 데이터 신호(DATA)를 전달받아 유기 발광 다이오드(EL)에 구동 전류를 공급할 수 있다.
- [0045] 스위칭 트랜지스터(T2)는 스캔 라인(121)과 연결되는 게이트 전극, 데이터 라인(171)과 연결되는 소스 전극 및 구동 트랜지스터(T1)의 상기 소스 전극과 연결되는 드레인 전극을 포함할 수 있다. 스위칭 트랜지스터(T2)는 스캔 라인(121)을 통해 전달받은 스캔 신호(GW)에 따라 턴 온되어 데이터 라인(171)으로 전달된 데이터 신호(DATA)를 구동 트랜지스터(T1)의 상기 소스 전극으로 전달할 수 있다.
- [0046] 보상 트랜지스터(T3)는 스캔 라인(121)과 연결되는 게이트 전극, 구동 트랜지스터(T1)의 상기 드레인 전극과 연결되는 소스 전극 및 스토리지 커패시터(Cst)의 상기 제1 전극, 초기화 트랜지스터(T4)의 드레인 전극 및 구동 트랜지스터(T1)의 상기 게이트 전극(G1)에 함께 연결되는 드레인 전극을 포함할 수 있다. 보상 트랜지스터(T3)는 스캔 신호(GW)에 따라 턴 온되어 구동 트랜지스터(T1)를 다이오드 연결시키고, 구동 트랜지스터(T1)의 문턱 전압을 보상할 수 있다.
- [0047] 초기화 트랜지스터(T4)는 초기화 라인(122)과 연결되는 게이트 전극, 초기화 전압 라인(124)과 연결되는 소스 전극 및 스토리지 커패시터(Cst)의 상기 제1 전극, 보상 트랜지스터(T3)의 상기 드레인 전극 및 구동 트랜지스터(T1)의 상기 게이트 전극에 함께 연결되는 드레인 전극을 포함할 수 있다. 초기화 트랜지스터(T4)는 초기화 신호(GI)에 따라 턴 온되어 초기화 전압(VINT)을 구동 트랜지스터(T1)의 상기 게이트 전극에 전달하여 구동 트랜지스터(T1)의 게이트 전압을 초기화시키는 초기화 동작을 수행할 수 있다.
- [0048] 동작 제어 트랜지스터(T5)는 발광 제어 라인(123)과 연결되는 게이트 전극, 구동 전압 라인(175)과 연결되는 소스 전극 및 구동 트랜지스터(T1)의 상기 소스 전극에 연결되는 드레인 전극을 포함할 수 있다.
- [0049] 발광 제어 트랜지스터(T6)는 발광 제어 라인(123)과 연결되는 게이트 전극, 구동 트랜지스터(T1)의 상기 드레인 전극 및 보상 트랜지스터(T3)의 상기 소스 전극과 연결되는 소스 전극 및 유기 발광 다이오드(EL)의 애노드와 전기적으로 연결되는 드레인 전극을 포함할 수 있다. 동작 제어 트랜지스터(T5) 및 발광 제어 트랜지스터(T6)는 발광 제어 신호(Em)에 따라 동시에 턴 온됨으로써, 유기 발광 다이오드(EL)에 발광 전류가 흐를 수 있다.
- [0050] 바이패스 박막 트랜지스터(T7)는 바이패스 제어 라인(128)과 연결되는 게이트 전극, 발광 제어 박막 트랜지스터(T6)의 유기 발광 다이오드(EL)의 애노드와 연결되는 소스 전극 및 초기화 전압 라인(124)에 연결되는 드레인 전극을 포함할 수 있다.
- [0051] 커플링 커패시터(Cma)의 제1 전극은 발광 제어 트랜지스터(T6)의 상기 게이트 전극, 동작 제어 트랜지스터(T5)의 상기 게이트 전극 및 발광 제어 라인(123)의 일부를 포함하고, 커플링 커패시터(Cma)의 제2 전극은 상기 제1 전극 상에 중첩되는 상기 애노드의 일부를 포함할 수 있다. AID 디밍 시, 커플링 커패시터(Cma)가 커플링되어 상기 애노드의 전압이 발광 제어 신호(Em)의 변동에 따라 상승될 수 있다. 커플링 커패시터(Cma)는 부화소가 발광하는 광의 색에 따라 차등적으로 형성될 수 있다. 일 실시예에서, 상기 제3 부화소의 발광 효율이 상기 제1 및 제2 부화소들보다 큰 경우, 제1 부화소의 상기 커플링 커패시터인 제1 커패시터 및 상기 제2 부화소의 상기 커플링 커패시터인 제2 커패시터의 정전 용량이 상기 제3 부화소의 상기 커패시터인 제3 커패시터의 정전 용량보다 클 수 있다. 예를 들어, 상기 제1 커패시터의 상기 제1 및 제2 전극들의 면적 및 상기 제2 커패시터의 상기 제1 및 제2 전극들의 면적이 상기 제3 커패시터의 상기 제1 및 제2 전극들의 면적보다 크게 형성될 수 있다. 따라서, AID 디밍 시, 제1 및 제2 부화소들의 애노드의 전압 상승량이 제3 부화소의 전압 상승량보다 클 수 있다.

다. 따라서, 제1 내지 제3 부화소들의 발광 효율 차이에 의한 색편차가 저감 또는 방지될 수 있다.

- [0052] 스토리지 커패시터(Cst)의 제1 전극은 구동 트랜지스터(T1)의 상기 게이트 전극을 포함하고, 스토리지 커패시터(Cst)의 제2 전극은 상기 제1 전극 상에 중첩되는 배치되는 도전 패턴, 즉, 구동 전압 라인(175)의 일부를 포함할 수 있다. 유기 발광 다이오드(EL)의 캐소드(cathode)는 공통 전압(ELVSS)과 연결되어 있다. 이에 따라, 유기 발광 다이오드(EL)는 구동 트랜지스터(T1)로부터 발광 전류를 전달받고, 소정의 색의 광을 방출할 수 있다.
- [0053] 구동 트랜지스터(T1), 스위칭 트랜지스터(T2), 보상 트랜지스터(T3), 초기화 트랜지스터(T4), 동작 제어 트랜지스터(T5), 발광 제어 트랜지스터(T6) 및 바이패스 트랜지스터(T7)는 반도체층(131)을 따라 형성되며, 반도체층(131)은 다양한 형상으로 굴곡되어 형성될 수 있다. 반도체층(131)은 폴리 실리콘 또는 산화물 반도체로 이루어질 수 있다. 산화물 반도체는 티타늄(Ti), 하프늄(Hf), 지르코늄(Zr), 알루미늄(Al), 탄탈륨(Ta), 게르마늄(Ge), 아연(Zn), 갈륨(Ga), 주석(Sn) 또는 인듐(In)을 기본으로 하는 산화물, 이들의 복합 산화물인 산화아연(ZnO), 인듐-갈륨-아연 산화물(InGaZnO₄), 인듐-아연 산화물(Zn-In-O), 아연-주석 산화물(Zn-Sn-O) 인듐-갈륨 산화물(In-Ga-O), 인듐-주석 산화물(In-Sn-O), 인듐-지르코늄 산화물(In-Zr-O), 인듐-지르코늄-아연 산화물(In-Zr-Zn-O), 인듐-지르코늄-주석 산화물(In-Zr-Sn-O), 인듐-지르코늄-갈륨 산화물(In-Zr-Ga-O), 인듐-알루미늄 산화물(In-Al-O), 인듐-아연-알루미늄 산화물(In-Zn-Al-O), 인듐-주석-알루미늄 산화물(In-Sn-Al-O), 인듐-알루미늄-갈륨 산화물(In-Al-Ga-O), 인듐-탄탈륨 산화물(In-Ta-O), 인듐-탄탈륨-아연 산화물(In-Ta-Zn-O), 인듐-탄탈륨-주석 산화물(In-Ta-Sn-O), 인듐-탄탈륨-갈륨 산화물(In-Ta-Ga-O), 인듐-게르마늄 산화물(In-Ge-O), 인듐-게르마늄-아연 산화물(In-Ge-Zn-O), 인듐-게르마늄-주석 산화물(In-Ge-Sn-O), 인듐-게르마늄-갈륨 산화물(In-Ge-Ga-O), 티타늄-인듐-아연 산화물(Ti-In-Zn-O), 하프늄-인듐-아연 산화물(Hf-In-Zn-O) 중 어느 하나를 포함할 수 있다. 반도체층(131)이 산화물 반도체로 이루어지는 경우에는 고온 등의 외부 환경에 취약한 산화물 반도체를 보호하기 위해 별도의 보호층이 추가될 수 있다.
- [0054] 반도체층(131)은 N형 불순물 또는 P형 불순물로 채널 도핑이 되어 있는 채널 영역과, 채널 영역의 양 옆에 형성되어 있으며 채널 영역에 도핑된 도핑 불순물과 반대 타입의 도핑 불순물이 도핑되어 형성된 소스 영역 및 드레인 영역을 포함할 수 있다.
- [0055] 이하, 도 4를 참조하여 동 트랜지스터(T1), 스위칭 트랜지스터(T2) 및 발광 제어 트랜지스터(T6)를 포함하는 부화소의 일 예를 설명한다.
- [0056] 기판(110) 상에 버퍼층(120)이 배치되고, 기판(110)은 유리, 석영, 세라믹, 플라스틱 등으로 이루어진 절연 물질을 포함할 수 있다.
- [0057] 버퍼층(120) 상에 구동 반도체층(131), 스위칭 반도체층(132) 및 발광 제어 반도체층(133)이 배치될 수 있다. 구동 반도체층(131)은 구동 채널 영역(131a) 및 구동 채널 영역(131a)의 양단에 각각 위치하는 구동 소스 영역(131b) 및 구동 드레인 영역(131c)을 포함할 수 있다. 스위칭 반도체층(132)은 스위칭 채널 영역(132a) 및 스위칭 채널 영역(132a)의 양단에 각각 위치하는 스위칭 소스 영역(132b) 및 스위칭 드레인 영역(132c)을 포함할 수 있다. 발광 제어 반도체층(133)은 발광 제어 채널 영역(133a) 및 발광 제어 채널 영역(133a)의 양단에 각각 위치하는 발광 제어 소스 영역(133b) 및 발광 제어 드레인 영역(133c)을 포함할 수 있다.
- [0058] 구동 반도체층(131), 스위칭 반도체층(132) 및 발광 제어 반도체층(133) 상에 제1 게이트 절연층(142)이 배치될 수 있다.
- [0059] 제1 게이트 절연층(142) 상에 구동 채널 영역(131a)에 중첩되는 구동 게이트 전극(152), 스위칭 채널 영역(132a)에 중첩되는 스위칭 게이트 전극(151) 및 발광 제어 채널 영역(133a)에 중첩되는 발광 제어 게이트 전극(153)이 배치될 수 있다. 스위칭 게이트 전극(153)에는 스캔 라인(121)이 연결되고, 발광 제어 게이트 전극(153)에는 발광 제어 라인(123)이 연결될 수 있다. 구동 게이트 전극(152)은 스토리지 커패시터(Cst)의 제1 전극을 포함할 수 있다.
- [0060] 구동 게이트 전극(152), 스위칭 게이트 전극(151), 발광 제어 게이트 전극(153), 스캔 라인(121) 및 발광 제어 라인(123) 상에 제2 게이트 절연층(144)이 배치될 수 있다. 제1 및 제2 게이트 절연층들(142, 144)은 질화 규소 또는 산화 규소 등으로 형성될 수 있다.
- [0061] 제2 게이트 절연층(144) 상에 스토리지 커패시터(Cst)의 제2 전극인 도전 패턴(126)이 배치될 수 있다.
- [0062] 제2 게이트 절연층(144) 및 도전 패턴(126) 상에 층간 절연막(160)이 배치될 수 있다. 층간 절연막(160)은 질화 규소(SiNx) 또는 산화 규소(SiO₂) 등의 세라믹(ceramic) 계열의 소재를 포함할 수 있다.

- [0063] 층간 절연막(160) 상에 스위칭 소스 전극(172)을 포함하는 데이터 라인(171), 구동 전압(ELVDD)이 인가되는 구동 전압 라인(175), 구동 게이트 전극(151)과 보상 트랜지스터(T4)의 드레인 전극을 서로 연결하는 연결 부재(174) 및 발광 제어 드레인 전극(173)이 배치될 수 있다.
- [0064] 스위칭 소스 전극(172)은 컨택홀(62)을 통해 스위칭 반도체층(132)과 연결되고, 발광 제어 드레인 전극(173)은 컨택홀(63)을 통해 발광 제어 반도체층(133)과 연결되며, 구동 전압 라인(175)은 컨택홀(67)을 통해 스토리지 커패시터(Cst)의 제2 전극(126)과 연결될 수 있다. 연결 부재(174)의 일 단은 컨택홀(61)을 통해 구동 게이트 전극(151)에 연결될 수 있다.
- [0065] 층간 절연층(160) 상에 데이터 라인(171), 구동 전압 라인(175) 등을 덮는 보호층(180)이 배치될 수 있다.
- [0066] 보호층(180) 상에는 화소 전극(200)(즉, 애노드(200))이 배치될 수 있다. 화소 전극(200)은 컨택홀(81)을 통해 발광 제어 게이트 전극(173)과 연결될 수 있다.
- [0067] 화소 전극(200)의 가장자리 및 보호층(180) 상에 격벽(350)이 배치되고, 격벽(350)은 화소 전극(200)을 드러내는 개구부를 포함할 수 있다. 격벽(350)은 폴리아크릴계 수지(polyacrylates resin) 및 폴리이미드계(polyimides) 등의 수지 또는 실리카 계열의 무기물 등으로 형성될 수 있다.
- [0068] 노출된 화소 전극(200) 상에는 유기 발광층(370)이 배치되고, 유기 발광층(370) 상에는 공통 전극(270)(즉, 캐소드)이 배치될 수 있다. 화소 전극(200), 유기 발광층(370) 및 공통 전극(270)은 유기 발광 다이오드(70)를 형성할 수 있다.
- [0069] 여기서, 화소 전극(200)(이하, 애노드)의 일부는 발광 제어 트랜지스터(T6)의 게이트 전극(153) 및 발광 제어 라인(123)의 일부와 중첩될 수 있다. 따라서, 상기 중첩된 부분은 커패시터(Cma)가 될 수 있다.
- [0070] 부화소는 적색 광을 방출하는 제1 부화소, 청색 광을 방출하는 제2 부화소 및 녹색 광을 방출하는 제3 부화소를 포함할 수 있다. 이 때, 발광 효율이 높은 부화소의 커패시터(Cma)의 정전 용량이 다른 부화소들의 커패시터(Cma)의 정전 용량보다 작게 형성된다. 즉, 발광 효율에 따라 각각의 부화소에서 애노드(200)와 발광 제어 라인(123)(및, 발광 제어 트랜지스터(T6)의 게이트 전극(153))이 중첩되는 면적이 다르게 형성될 수 있다. 따라서, AID 디밍 시, 제1 내지 제3 부화소들의 발광 효율 차이에 의한 색편차가 저감 또는 방지될 수 있다.
- [0071] 도 5는 도 2의 부화소에 포함되는 유기 발광 다이오드의 애노드의 전압 변화의 일 예를 나타내는 파형도이고, 도 6은 도 2의 부화소에 포함되는 유기 발광 다이오드의 애노드의 전압 변화의 다른 예를 나타내는 파형도이다.
- [0072] 도 5 및 도 6을 참조하면, 커패시터(Cma)에 의해 AID 디밍 시의 유기 발광 다이오드(EL)의 애노드의 전압(VA)이 상승될 수 있다.
- [0073] 도 5 및 도 6에 도시된 바와 같이, AID 디밍 구동이 수행되는 경우, 하나의 프레임 주기 내에서 유기 발광 다이오드가 발광하는 발광 구간 동안 발광 제어 신호(Em)는 활성화 레벨(L) 및 비활성화 레벨(H)로 복수 회 스위칭할 수 있다. 예를 들어, 발광 제어 신호(Em)는 주기적으로 4회 또는 8회 스위칭할 수 있다. 디밍 레벨이 높아질수록 발광 제어 신호(Em)가 비활성화 레벨(H)을 갖는 구간의 길이가 증가하고, 휘도가 낮아진다. 반대로, 디밍 레벨이 낮아질수록, 발광 제어 신호(Em)가 활성화 레벨(L)을 갖는 구간의 길이가 증가하고, 휘도가 높아진다.
- [0074] 발광 제어 신호(Em)가 활성화 레벨(L)을 갖는 경우, 발광 제어 트랜지스터(T6)가 턴 온되어 유기 발광 다이오드(EL)에 발광 전류가 흐를 수 있다. 이 때, 유기 발광 다이오드(EL)의 애노드 전압(VA)에 따라 구동 전류 및 휘도가 변화될 수 있다.
- [0075] 발광 제어 신호(Em)가 활성화 레벨(L)을 갖는 경우, 발광 제어 트랜지스터(T6)가 턴 온되고, 애노드 전압(VA)이 증가할 수 있다.
- [0076] 발광 제어 신호(Em)가 비활성화 레벨(H)로 변할 때, 발광 제어 트랜지스터(T6)가 턴 오프될 수 있다. 이 때, 커패시터(Cma)의 커패시터에 의해 애노드 전압(VA)이 상승될 수 있다. 애노드 전압(VA)이 상승되는 증가량은 커패시터(Cma)의 정전 용량에 따라 결정될 수 있다. 예를 들어, 커패시터(Cma)의 정전 용량이 클수록 애노드 전압(VA)의 증가량이 커질 수 있다.
- [0077] 녹색 부화소의 발광 효율이 적색 및 청색 부화소들의 발광 효율에 비해 상대적으로 높기 때문에, 낮은 구동 전류를 갖는 저휘도 구동 시(예를 들어, AID 디밍 시), 화면이 녹색을 띠게 된다. 이에, 도 6에 도시된 바와 같이, 적색 부화소의 애노드 전압인 적색 애노드 전압(VAr) 및 청색 부화소의 애노드 전압인 청색 애노드 전압

(VAb)을 상승시켜 적색 및 청색 부화소들의 휘도를 상승시킬 수 있다. 나아가, 녹색 부화소의 애노드 전압인 녹색 애노드 전압(VAg)은 초기 값을 유지하거나, 하강될 수 있다. 따라서, 상기 적색 및 청색 부화소들에 포함되는 커패시터들(Cma)의 정전 용량이 상기 녹색 부화소에 포함되는 커패시터(Cma)의 정전 용량보다 클 수 있다. 즉, 상기 적색 및 청색 부화소들의 애노드와 발광 제어 라인이 중첩되는 면적이 상기 녹색 부화소의 애노드와 발광 제어 라인이 중첩되는 면적보다 크게 형성될 수 있다.

[0078] 이에 따라, 부화소 별 발광 효율의 차이에 따른 저휘도에서의 색편차가 개선될 수 있다.

[0079] 도 7은 본 발명의 실시예들에 따른 유기 발광 표시 패널을 나타내는 도면이다. 도 8은 도 7의 유기 발광 표시 패널의 일 예를 나타내는 도면이다.

[0080] 본 실시예에 따른 유기 발광 표시 패널은 제3 부화소가 커패시터를 포함하지 않는 구성을 제외하면 제1 내지 도 4에 따른 유기 발광 표시 패널 및 이에 포함되는 부화소들과 동일하므로, 동일하거나 대응되는 구성 요소에 대해서는 동일한 참조 번호를 이용하고, 중복되는 설명은 생략한다.

[0081] 도 7 및 도 8을 참조하면, 유기 발광 표시 패널(1000A, 1000B)은 복수의 화소들을 포함할 수 있다. 상기 화소들은 각각 서로 다른 색의 광을 방출하는 제1 부화소(R), 제2 부화소(B) 및 제3 부화소(G)를 포함할 수 있다. 일 실시예에서, 제1 내지 제3 부화소들(R, B, G)은 펜타일(pentile) 구조로 배열될 수 있다.

[0082] 일 실시예에서, 제1 부화소(R)는 적색 광을 방출하는 적색 부화소이고, 제2 부화소(B)는 청색 광을 방출하는 청색 부화소이며, 제3 부화소는 녹색 광을 방출하는 녹색 부화소(G)에 상응할 수 있다. 제1 내지 제3 부화소들(R, B, G) 각각은 구동 트랜지스터, 스위칭 트랜지스터, 상기 구동 트랜지스터와 연결되고, 게이트 전극으로 발광 제어 신호를 수신하는 발광 제어 트랜지스터, 상기 발광 제어 트랜지스터의 상기 게이트 전극에 연결되는 발광 제어 라인 및 상기 발광 제어 트랜지스터에 연결되는 유기 발광 다이오드를 포함할 수 있다. 여기서, 제1 및 제2 부화소들(R, B) 각각의 상기 발광 제어 라인은 유기 발광 다이오드의 애노드(RA, BA)의 일부와 중첩될 수 있다. 다시 말하면, 제1 및 제2 부화소들(R, B) 각각은 상기 발광 제어 트랜지스터의 상기 게이트 전극 및 상기 애노드의 상기 일부에 중첩되는 상기 발광 제어 라인의 일부를 제1 전극으로 하고, 상기 제1 전극 상에 중첩되는 상기 애노드의 상기 일부를 제2 전극으로 하는 커패시터(Cma)를 더 포함할 수 있다. 즉, 제1 및 제2 부화소들(R, B)은 도 1 내지 도 4의 부화소와 실질적으로 동일하다.

[0083] 일 실시예에서, 제3 부화소(G)의 상기 발광 제어 트랜지스터의 게이트 전극 및 상기 발광 제어 라인의 일부는 제3 부화소(G)의 상기 유기 발광 다이오드의 애노드(GA)와 중첩되지 않는다. 따라서, 제3 부화소(G)는 커패시터 커패시터를 포함하지 않는다. 제3 부화소(G)는 커패시터를 포함하지 않은 점을 제외하면 제1 및 제2 부화소들(R, B)과 구성이 실질적으로 동일하다.

[0084] 이에 따라, 저휘도 AID 디밍 시, 발광 효율이 상대적으로 낮은 제1 및 제2 부화소들(R, B)은 커패시터 커패시터에 의해 휘도가 상승할 수 있다. 따라서, 저휘도에서의 색편차가 개선될 수 있다.

[0085] 다만, 일 실시예에서, 도 1에 도시된 바와 같이, 3 부화소(G)의 상기 발광 제어 트랜지스터의 게이트 전극 및 상기 발광 제어 라인의 일부는 제3 부화소(G)의 상기 유기 발광 다이오드의 애노드(GA)와 중첩될 수도 있다. 이 때, 제3 부화소(G)는 커패시터 커패시터를 포함하며, 1 부화소(R)의 커패시터(Cma)의 제1 및 제2 전극들의 면적(즉, 정전 용량) 및 제2 부화소(B)의 커패시터(Cma)의 제1 및 제2 전극들의 면적(즉, 정전 용량)이 제3 부화소(G)의 커패시터의 제1 및 제2 전극들의 면적(즉, 정전 용량)보다 크게 형성될 수 있다.

[0086] 도 9는 본 발명의 실시예들에 따른 유기 발광 표시 패널을 나타내는 도면이다.

[0087] 본 실시예에 따른 유기 발광 표시 패널은 발광 제어 라인의 형태 및 부화소들의 배치를 제외하면 제1 내지 도 4에 따른 유기 발광 표시 패널 및 이에 포함되는 부화소들과 동일하므로, 동일하거나 대응되는 구성 요소에 대해서는 동일한 참조 번호를 이용하고, 중복되는 설명은 생략한다.

[0088] 도 9를 참조하면, 유기 발광 표시 패널(1000C)은 복수의 화소들을 포함할 수 있다. 상기 화소들은 각각 서로 다른 색의 광을 방출하는 제1 부화소(R), 제2 부화소(B) 및 제3 부화소(G)를 포함할 수 있다. 일 실시예에서, 제1 내지 제3 부화소들(R, B, G)은 스트라이프(stripe) 구조로 배열될 수 있다.

[0089] 일 실시예에서, 제1 부화소(R)는 적색 광을 방출하는 적색 부화소이고, 제2 부화소(B)는 청색 광을 방출하는 청색 부화소이며, 제3 부화소는 녹색 광을 방출하는 녹색 부화소(G)에 상응할 수 있다.

[0090] 발광 제어 라인(EM)은 제1 및 제2 부화소들(R, B)의 유기 발광 다이오드의 애노드들(RA, GA)와 중첩될 수 있다.

상기 증첩에 의해 제1 및 제2 부화소들(R, B)에는 각각 제1 및 제2 커패시터들(Cma1, Cma2)이 형성될 수 있다.

[0091] 발광 제어 라인(EM)은 제3 부화소(G) 유기 발광 다이오드의 애노드(GA)와 증첩되는 면적이 최소화되도록 형성될 수 있다. 예를 들어, 도 9에 도시된 바와 같이, 발광 제어 라인(EM)은 제3 부화소(G)의 애노드(GA)의 양단에서 꺾인 형태를 가짐으로써, 유기 발광 다이오드의 애노드(GA)와 증첩되는 면적이 최소화될 수 있다. 이에 따라, 제3 부화소(G)는 제1 및 제2 커패시터들(Cma1, Cma2)보다 작은 면적을 갖는 제3 커패시터(Cma3)를 포함할 수 있다. 다시 말하면, 제3 커패시터(Cma3)의 정전 용량은 제1 및 제2 커패시터(Cma1, Cma2)보다 작게 형성될 수 있다.

[0092] 다른 실시예에서, 발광 제어 라인(EM)은 제3 부화소(G)의 애노드(GA)의 양단에서 꺾인 형태를 가짐으로써, 제3 부화소(G)의 애노드(GA)와 겹치지 않을 수도 있다. 이 경우, 제3 부화소(G)는 커플링 커패시터를 포함하지 않는다.

[0093] 이에 따라, 저휘도 AID 디밍 시, 발광 효율이 상대적으로 낮은 제1 및 제2 부화소들(R, B)은 커플링 커패시터의 커플링에 의해 휘도가 상승할 수 있다. 따라서, 저휘도 영역에서의 색편차가 개선될 수 있다.

산업상 이용가능성

[0094] 본 발명은 유기 발광 표시 장치를 포함하는 임의의 전자 기기에 적용될 수 있다. 예를 들어, 본 발명은 TV, 디지털 TV, 3D TV, PC, 가정용 전자기기, 노트북 컴퓨터, 태블릿 컴퓨터, 휴대폰, 스마트 폰, PDA, PMP, 디지털 카메라, 음악 재생기, 휴대용 게임 콘솔, 내비게이션 등에 적용될 수 있다.

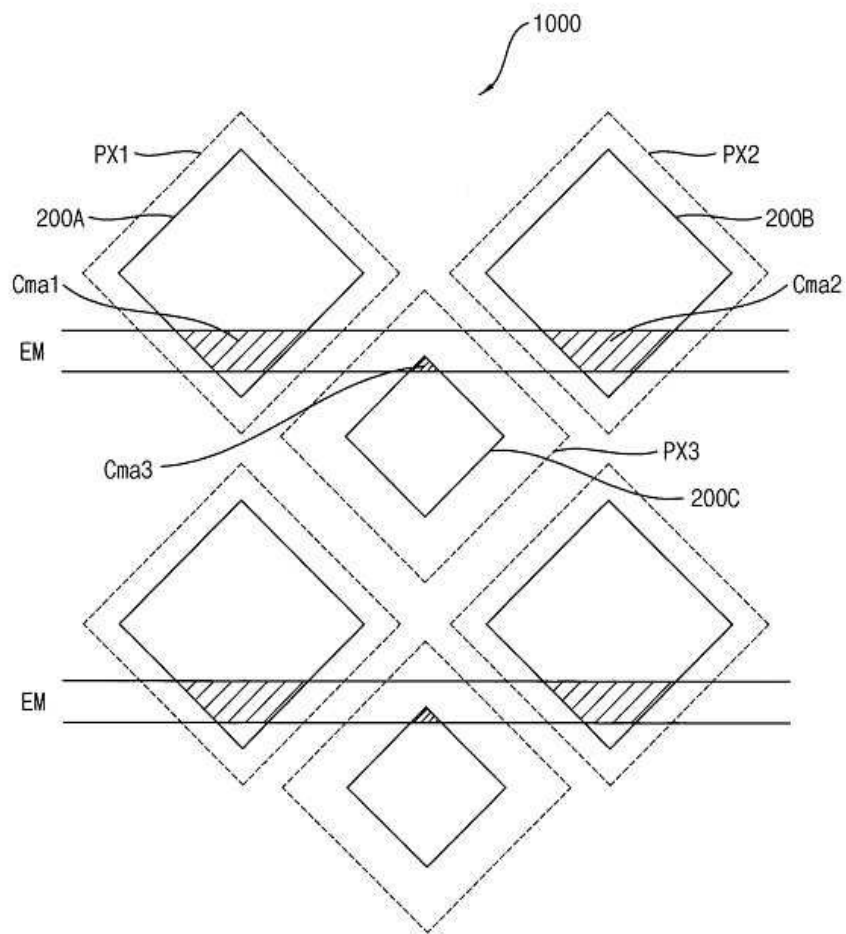
[0095] 이상에서는 본 발명의 실시예들을 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

부호의 설명

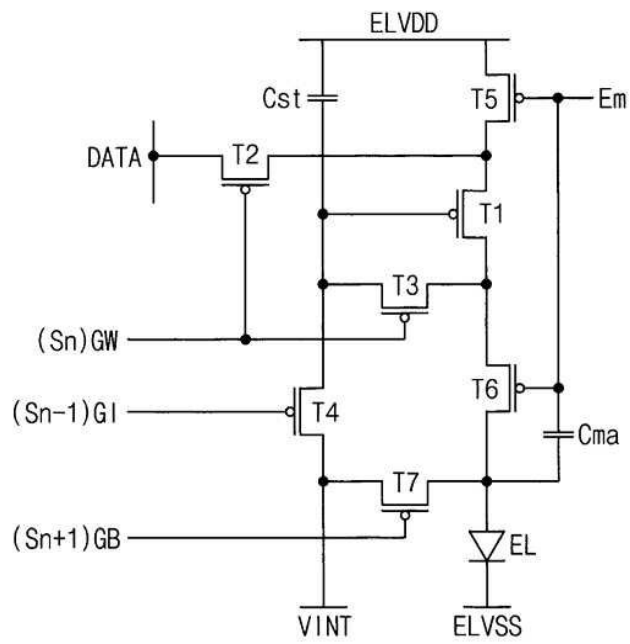
[0096] PX1, PX2, PX3: 제1 부화소, 제2 부화소, 제3 부화소
T1: 구동 트랜지스터 T2: 스위칭 트랜지스터
T6: 발광 제어 트랜지스터 EM, 123: 발광 제어 라인
EL: 유기 발광 다이오드
200, 200A, 200B, 200C, RA, BA, GA: 애노드
Cma, Cma1, Cma2, Cma3: 커플링 커패시터
1000, 1000A, 1000B, 1000C: 유기 발광 표시 패널

도면

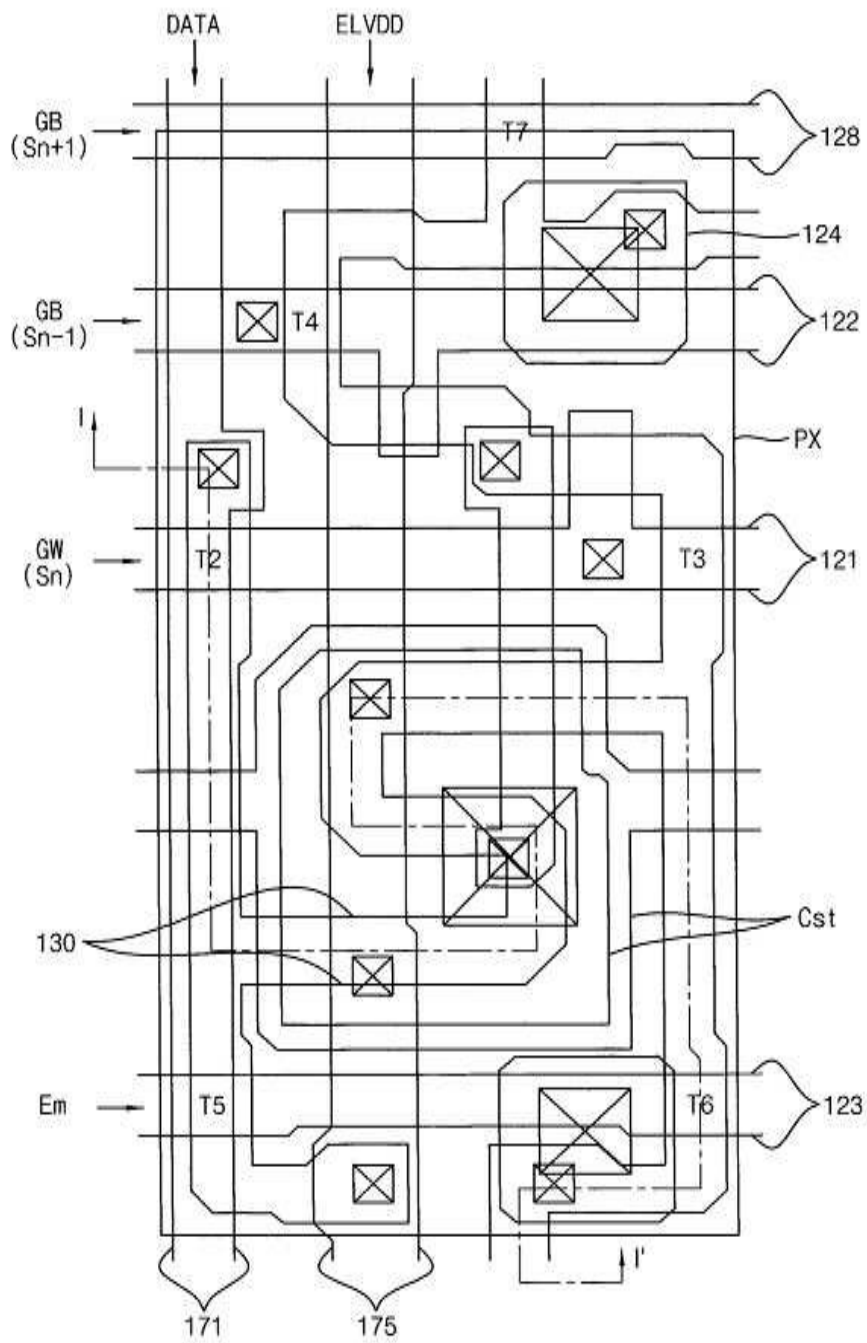
도면1



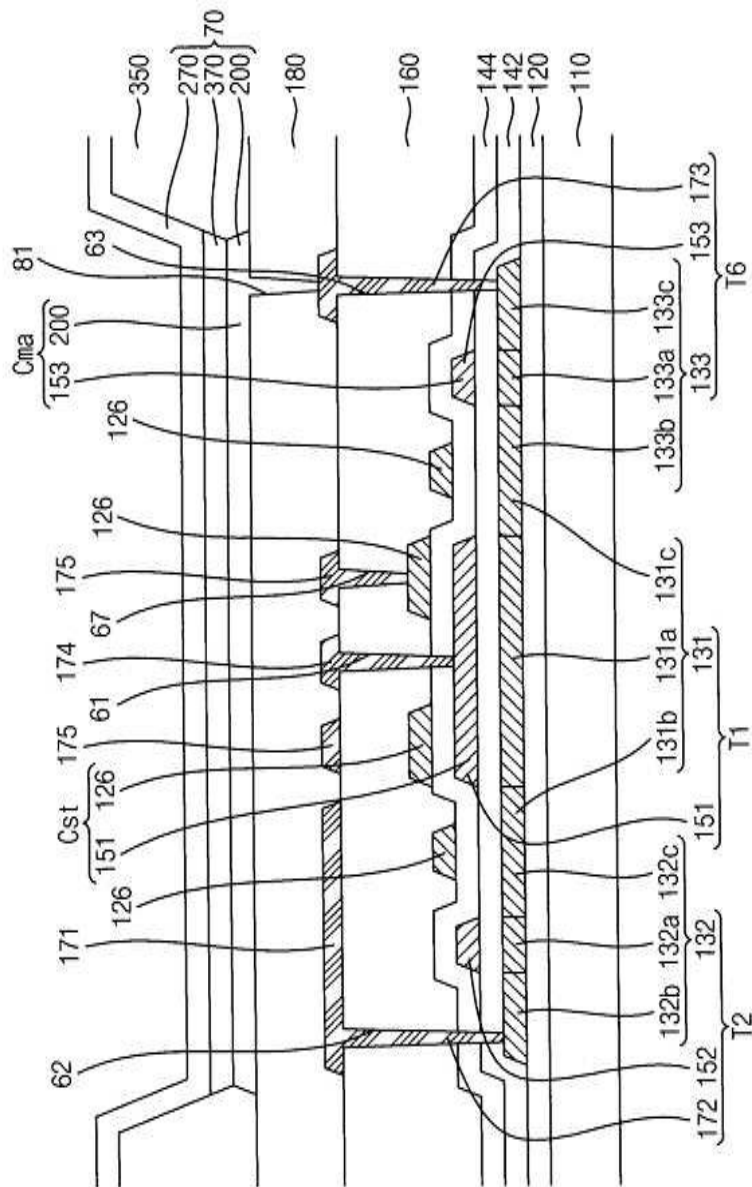
도면2



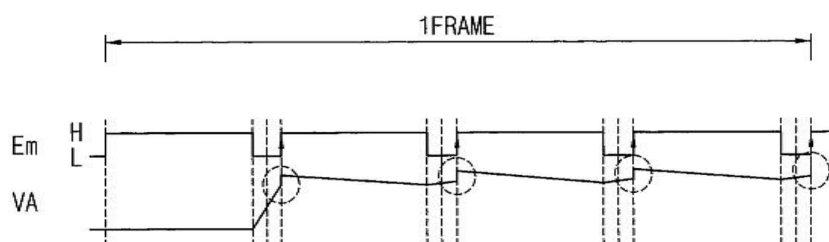
도면3



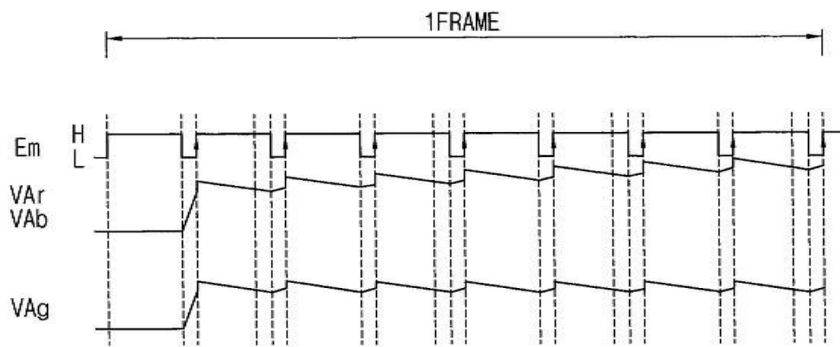
도면4



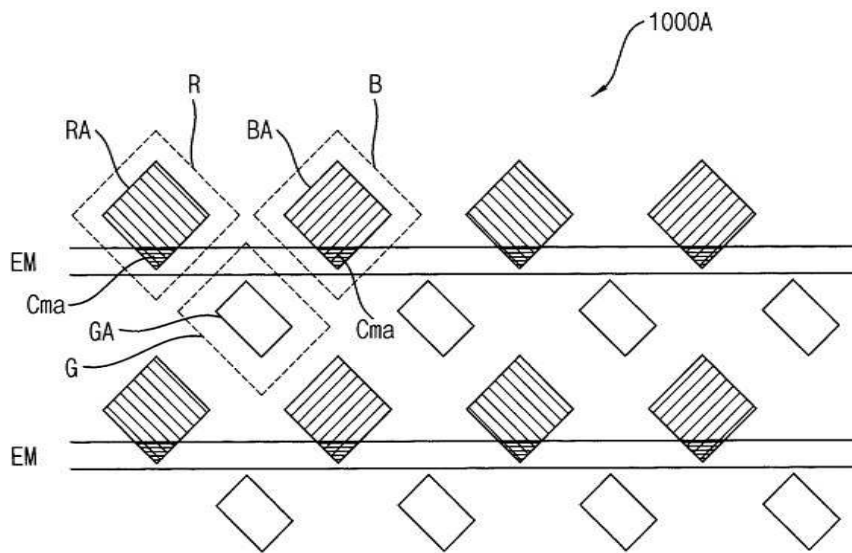
도면5



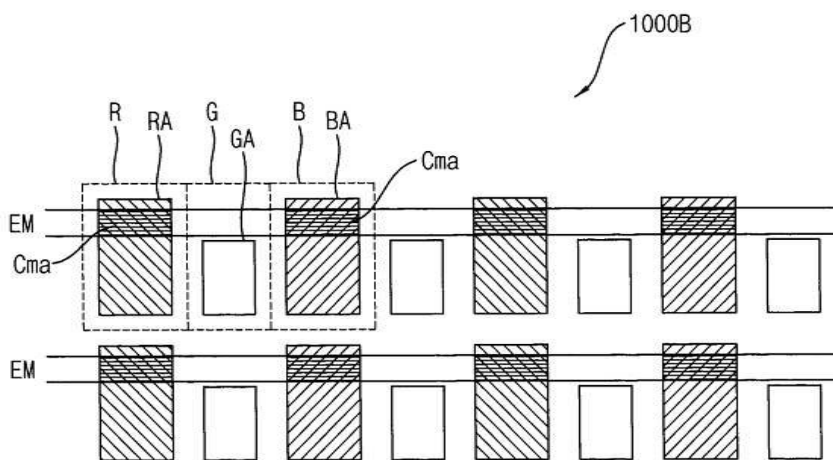
도면6



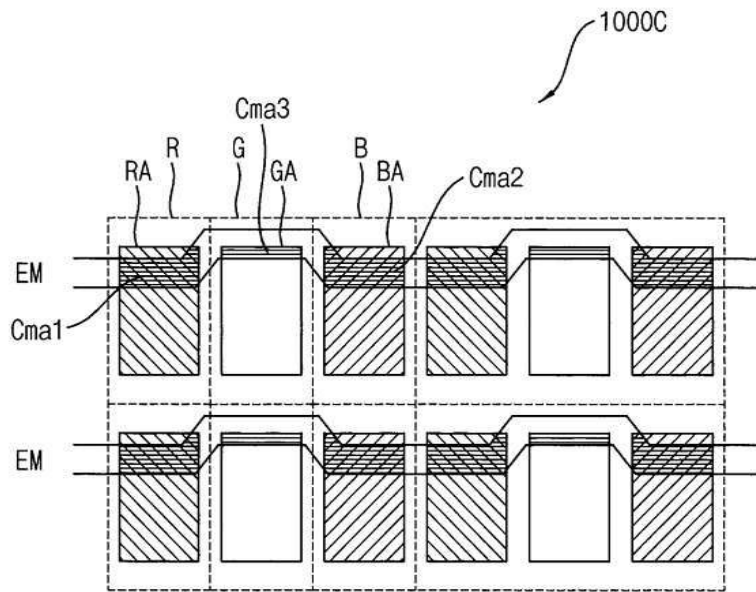
도면7



도면8



도면9



专利名称(译)	发明内容有机发光显示面板		
公开(公告)号	KR1020170052776A	公开(公告)日	2017-05-15
申请号	KR1020150154214	申请日	2015-11-04
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	SHIM JUNG HOON 심정훈		
发明人	심정훈		
IPC分类号	H01L27/32 H01L51/56		
CPC分类号	H01L27/3265 H01L27/3211 H01L27/3248 H01L27/3225 H01L51/56 H01L2227/32 G09G3/2018 G09G3/3233 G09G2300/0426 G09G2300/0452 G09G2300/0819 G09G2300/0852 G09G2300/0861 G09G2320/0233 G09G2320/0242 G09G2320/045 H01L27/3216 H01L27/3218 G09G3/2003 G09G3/3225 G09G3/3258 G09G2300/0809 G09G2300/0876 G09G2320/0653 H01L27/3262 H01L27/3276		
代理人(译)	英西湖公园		
外部链接	Espacenet		

摘要(译)

有机发光显示面板包括第一至第三子像素。首先??每个第三子像素包括用于接收作为栅电极的扫描信号的开关晶体管，连接到开关晶体管的驱动晶体管，连接到驱动晶体管并接收作为栅电极的发光控制信号的发光控制晶体管，连接到发光控制晶体管和发光控制线的有机发光二极管的一部分用作第一电极，并且有机发光二极管的阳极的一部分与第一电极重叠，并且耦合电容器用作电极。第一子像素的耦合电容器和第二子像素的耦合电容器的电容大于第三子像素的耦合电容器的电容。

