



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0017233

(43) 공개일자 2016년02월16일

(51) 국제특허분류(Int. Cl.)

H01L 27/32 (2006.01)

(21) 출원번호 10-2014-0098945

(22) 출원일자 2014년08월01일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

신민재

경기 파주시 월롱면 엘지로 245, F동 1304호 (파주LCD산업단지)

정연식

부산 사상구 백양대로 372-15, 104동 801호 (주레동, 주레한일유엔아파트)

이현행

경북 칠곡군 석적읍 동중리9길 13, B동 108호 (LG디스플레이나래원기숙사)

(74) 대리인

특허법인천문

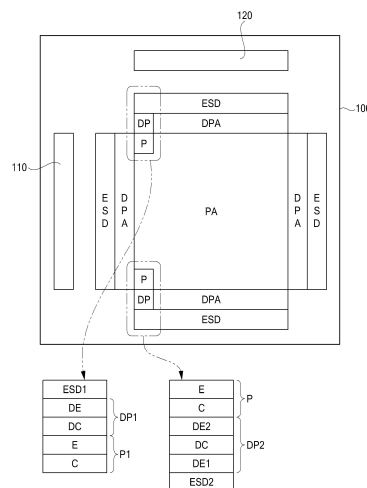
전체 청구항 수 : 총 7 항

(54) 발명의 명칭 유기 발광 표시 장치

(57) 요약

본 발명은, 기관 상의 화소 영역 일측에 형성되며, 발광부 및 회로부를 포함하는 제1 화소; 상기 제1 화소의 외곽에 형성되며, 더미 발광부 및 더미 회로부를 포함하는 제1 더미 화소; 및 상기 제1 더미 화소의 외곽에 형성된 제1 정전 방전부를 포함하여 이루어지고, 상기 더미 발광부는 상기 제1 정전 방전부와 상기 더미 회로부 사이에 형성된 유기 발광 표시 장치에 관한 것이다.

대표도 - 도2



명세서

청구범위

청구항 1

기관 상의 화소 영역 일측에 형성되며, 발광부 및 회로부를 포함하는 제1 화소;
상기 제1 화소의 외곽에 형성되며, 더미 발광부 및 더미 회로부를 포함하는 제1 더미 화소; 및
상기 제1 더미 화소의 외곽에 형성된 제1 정전 방전부를 포함하여 이루어지고,
상기 더미 발광부는 상기 제1 정전 방전부와 상기 더미 회로부 사이에 형성된 유기 발광 표시 장치.

청구항 2

제1에 있어서,
상기 제1 정전 방전부는 상기 제1 화소에 전원을 공급하는 전원 배선과 연결되는 연결 배선을 포함하여 이루어지고,
상기 더미 회로부는 게이트 배선을 포함하여 이루어지고,
상기 더미 발광부는 상기 연결 배선과 상기 게이트 배선 사이에 형성된 유기 발광 표시 장치.

청구항 3

제1항에 있어서,
상기 더미 회로부는 상기 더미 발광부와 상기 발광부 사이에 형성된 유기 발광 표시 장치.

청구항 4

제1항에 있어서,
상기 기관 상의 화소 영역 타측에 형성되며, 발광부 및 회로부를 포함하는 제2 화소;
상기 제2 화소의 외곽에 형성되며, 제1 더미 발광부, 더미 회로부, 및 제2 더미 발광부를 포함하는 제2 더미 화소; 및
상기 제2 더미 화소의 외곽에 형성된 제2 정전 방전부를 포함하여 이루어지고,
상기 제1 더미 발광부는 상기 제2 정전 방전부와 상기 제2 더미 화소의 더미 회로부 사이에 형성된 유기 발광 표시 장치.

청구항 5

제4항에 있어서,
상기 제2 더미 발광부는 상기 제2 화소의 회로부와 상기 제2 더미 화소의 더미 회로부 사이에 형성된 유기 발광 표시 장치.

청구항 6

제1항에 있어서,
상기 기관 상의 화소 영역 타측에 형성되며, 발광부 및 회로부를 포함하는 제2 화소;
상기 제2 화소의 외곽에 형성되며, 더미 발광부 및 더미 회로부를 포함하는 제2 더미 화소; 및
상기 제2 더미 화소의 외곽에 형성된 제2 정전 방전부를 포함하여 이루어지고,
상기 제2 더미 화소의 더미 발광부는 상기 제2 정전 방전부와 상기 제2 더미 화소의 더미 회로부 사이에 형성된

유기 발광 표시 장치.

청구항 7

제6항에 있어서,

상기 제2 더미 화소의 더미 회로부는 상기 제2 더미 화소의 더미 발광부와 상기 제2 화소의 회로부 사이에 형성된 유기 발광 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 유기 발광 표시 장치에 관한 것으로서, 보다 구체적으로는 정전 방전부를 구비한 유기 발광 표시 장치에 관한 것이다.

배경 기술

[0002] 유기 발광 표시 장치는 전자(electron)를 주입하는 음극(cathode)과 정공(hole)을 주입하는 양극(anode) 사이에 발광층이 형성된 구조를 가지며, 음극에서 발생한 전자 및 양극에서 발생한 정공이 발광층 내로 주입되면 주입된 전자 및 정공이 결합하여 엑시톤(exciton)이 생성되고, 생성된 엑시톤이 여기상태(excited state)에서 기저상태(ground state)로 떨어지면서 발광을 하는 원리를 이용한 표시 장치이다.

[0003] 이하, 도면을 참조로 종래의 유기 발광 표시 장치에 대해서 설명하기로 한다.

[0004] 도 1은 종래의 유기 발광 표시 장치의 개략적인 평면도이다.

[0005] 도 1에서 알 수 있듯이, 기관(10) 상에는 화소 영역(Pixel Area; PA), 정전 방전부(Electrostatic Discharge; ESD), 게이트 구동부(20), 및 데이터 구동부(30)가 형성되어 있다.

[0006] 상기 화소 영역(PA)에는 복수의 화소(P)가 가로방향 및 세로방향으로 배열되어 있다. 상기 복수의 화소(P) 각각은 광을 발광하는 발광부(E) 및 상기 발광부(E)의 발광을 제어하는 회로부(C)를 포함하여 이루어진다. 구체적으로 도시하지는 않았지만, 상기 발광부(E)는 양극, 음극, 및 상기 양극과 음극 사이에 형성된 유기층을 포함하여 이루어지고, 상기 회로부(C)는 게이트 배선, 데이터 배선, 전원 배선, 스위칭 박막 트랜지스터, 구동 박막 트랜지스터, 및 커패시터를 포함하여 이루어진다.

[0007] 상기 정전 방전부(ESD)는 상기 화소 영역(PA)을 둘러싸도록 형성된다. 이와 같은 정전 방전부(ESD)는 제조 공정 중 발생하는 정전기에 의해서 상기 화소(P) 내의 회로부(C)가 손상되는 것을 방지한다.

[0008] 상기 게이트 구동부(20)는 상기 화소 영역(PA)의 제1측, 예로서 좌측 주변에 형성되어 있다. 상기 게이트 구동부(20)는 상기 회로부(C)의 게이트 배선에 게이트 신호를 인가한다.

[0009] 상기 데이터 구동부(30)는 상기 화소 영역(PA)의 제2측, 예로서 상측 주변에 형성되어 있다. 상기 데이터 구동부(30)는 상기 회로부(C)의 데이터 배선에 데이터 신호를 인가한다.

[0010] 이와 같은 종래의 유기 발광 표시장치는 화살표로 인출된 확대도에서 알 수 있듯이, 상측의 정전 방전부(ESD)의 바로 아래에 화소(P)가 형성되며, 특히, 상측 정전 방전부(ESD)의 바로 아래에 화소(P)를 구성하는 회로부(C)가 형성되어 있다.

[0011] 상기 회로부(C)는 전술한 바와 같이 다양한 배선들을 포함하고 있는데, 정전 방전부(ESC)와 상기 회로부(C)가 인접할 경우 정전 방전부(ESC)와 상기 회로부(C)의 배선 사이에서 정전기가 발생할 수 있다. 이와 같이, 정전 방전부(ESC)와 상기 회로부(C) 사이에 정전기가 발생하게 되면, 상기 회로부(C)를 구성하는 배선을 통해 흐르는 정전기로 인해서 화상 재현시 줄무늬 띠가 보이는 문제가 있다.

발명의 내용

해결하려는 과제

[0012] 본 발명은 전술한 종래의 문제점을 해결하기 위해 고안된 것으로서, 본 발명은 정전 방전부와 회로부 사이에서 정전기가 발생하는 문제를 방지할 수 있는 유기 발광 표시 장치를 제공하는 것을 목적으로 한다.

과제의 해결 수단

- [0013] 본 발명은 상기 목적을 달성하기 위해서, 기관 상의 화소 영역 일측에 형성되며, 발광부 및 회로부를 포함하는 제1 화소; 상기 제1 화소의 외곽에 형성되며, 더미 발광부 및 더미 회로부를 포함하는 제1 더미 화소; 및 상기 제1 더미 화소의 외곽에 형성된 제1 정전 방전부를 포함하여 이루어지고, 상기 더미 발광부는 상기 제1 정전 방전부와 상기 더미 회로부 사이에 형성된 유기 발광 표시 장치를 제공한다.

발명의 효과

- [0014] 이상과 같은 본 발명에 따르면 다음과 같은 효과가 있다.
- [0015] 본 발명의 일 실시예에 따르면, 화소와 정전 방전부 사이에 더미 화소를 형성함으로써 정전기에 의해서 화소가 손상되는 것이 줄어든다. 특히, 본 발명의 일 실시예에 따르면, 더미 화소를 구성하는 더미 회로부와 정전 방전부 사이에 더미 발광부를 형성함으로써 더미 회로부와 정전 방전부가 인접하지 않게 되어 양자 사이에 정전기가 발생하는 것이 방지될 수 있다.

도면의 간단한 설명

- [0016] 도 1은 종래의 유기 발광 표시 장치의 개략적인 평면도이다.
- 도 2는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 개략적인 평면도이다.
- 도 3은 본 발명의 일 실시예에 따른 제1 더미 화소와 제1 정전 방전부를 도시한 평면도이다.
- 도 4는 본 발명의 일 실시예에 따른 제2 더미 화소와 제2 정전 방전부를 도시한 평면도이다.
- 도 5는 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 개략적인 평면도이다.
- 도 6은 본 발명의 다른 실시예에 따른 제2 더미 화소와 제2 정전 방전부를 도시한 평면도이다.

발명을 실시하기 위한 구체적인 내용

- [0017] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.
- [0018] 본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다. 본 명세서 상에서 언급한 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.
- [0019] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.
- [0020] 위치 관계에 대한 설명일 경우, 예를 들어, '~상에', '~상부에', '~하부에', '~옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.
- [0021] 시간 관계에 대한 설명일 경우, 예를 들어, '~후에', '~에 있어서', '~다음에', '~전에' 등으로 시간적 선후 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 연속적이지 않은 경우도 포함할 수 있다.
- [0022] 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성 요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.
- [0023] 본 발명의 여러 실시예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하고, 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관

관계로 함께 실시할 수도 있다.

- [0024] 이하, 도면을 참조로 본 발명의 바람직한 실시예에 대해서 상세히 설명하기로 한다.
- [0025] 도 2는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 개략적인 평면도이다.
- [0026] 도 2에서 알 수 있듯이, 기판(100) 상에는 화소 영역(Pixel Area; PA), 더미 화소 영역(Dummy Pixel Area; DPA), 정전 방전부(Electrostatic Discharge; ESD), 게이트 구동부(110), 및 데이터 구동부(120)가 형성되어 있다.
- [0027] 상기 화소 영역(PA)에는 복수의 화소(P)가 가로방향 및 세로방향으로 배열되어 있다. 상기 복수의 화소(P) 각각은 광을 발광하는 발광부(E) 및 상기 발광부(E)의 발광을 제어하는 회로부(C)를 포함하여 이루어진다.
- [0028] 구체적으로 도시하지는 않았지만, 상기 발광부(E)는 양극, 음극, 및 상기 양극과 음극 사이에 형성된 유기층을 포함하여 이루어진다. 상기 유기층은 정공주입층, 정공수송층, 발광층, 전자수송층, 및 전자주입층을 포함하여 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다. 또한, 상기 회로부(C)는 게이트 배선, 데이터 배선, 전원 배선, 기준 배선, 스위칭 박막 트랜지스터, 구동 박막 트랜지스터, 센스 박막 트랜지스터 및 커패시터 등을 포함하여 이루어진다. 이와 같은 회로부(C)의 구성은 당업계에 공지된 다양한 형태로 변경될 수 있다.
- [0029] 상기 더미 화소 영역(DPA)은 상기 화소 영역(PA)을 둘러싸도록 형성된다. 즉, 도시된 바와 같이, 상기 더미 화소 영역(DPA)은 상기 화소 영역(PA)의 좌측 외곽, 우측 외곽, 상측 외곽, 및 하측 외곽에 형성될 수 있지만, 반드시 그에 한정되는 것은 아니다.
- [0030] 상기 더미 화소 영역(DPA)에는 복수의 더미 화소(DP)가 형성되어 있다. 이와 같은 더미 화소(DP)는 상기 화소 영역(PA)의 최외곽 화소(P)의 패턴 정밀도를 향상시키는 기능을 한다. 즉, 상기 화소 영역(PA)에 형성되는 복수의 화소(P)는 다수의 마스크 공정을 통한 다수의 패턴 형성 공정에 의해 형성되는데, 일반적으로 최외곽에 배치된 화소(P)의 경우 마스크 공정시 노광량 등을 정밀하게 제어하기 힘들어 다른 화소(P)와 달리 정밀하게 패턴 형성하기가 어려울 수 있다. 따라서, 화소 영역(PA) 내의 최외곽 화소(P)의 주변에 더미 화소(DP)를 추가로 형성함으로써 더미 화소(DP)가 최외곽에 배치된 화소가 되고, 그에 따라 화소 영역(PA) 내의 최외곽 화소(P)의 패턴 정밀도가 향상될 수 있다.
- [0031] 또한, 상기 더미 화소(DP)는 정전기 등에 의해 손상(damage)이 상기 화소 영역(PA) 내에서 발생하는 것을 최소화하는 기능도 수행한다. 즉, 최외곽에 더미 화소(DP)를 형성할 경우에는 정전기 문제가 발생하여도 주로 상기 더미 화소(DP)에 손상이 가해지므로 화소 영역(PA) 내의 화소(P)에 손상이 발생하는 것이 감소될 수 있다.
- [0032] 상기 더미 화소(DP)는 더미 발광부(DE) 및 더미 회로부(DC)를 포함하여 이루어진다.
- [0033] 상기 더미 발광부(DE)는 전술한 발광부(E)와 달리 발광을 하지 않는다. 예를 들어, 상기 더미 발광부(DE)는 양극, 음극 및 상기 양극과 음극 사이에 형성된 유기층 중 적어도 하나의 층을 구비하지 않음으로써 발광하지 않도록 구성될 수 있다. 특히, 상기 더미 발광부(DE)는 상기 유기층 중에서 발광기능을 수행하는 발광층을 구비하지 않음으로써 발광하지 않도록 구성될 수 있다. 다만, 반드시 그에 한정되는 것은 아니고, 상기 더미 발광부(DE)가 상기 발광부(E)와 동일하게 양극, 음극 및 상기 양극과 음극 사이에 형성된 유기층을 포함할 수도 있으며, 이 경우에는 상기 더미 회로부(DC)가 제기능을 하지 못하게 일부 구성이 삭제되어야 한다.
- [0034] 상기 더미 회로부(DC)는 상기 더미 발광부(DE)와 연결되어 있다. 상기 더미 회로부(DC)는 상기 회로부(C)와 마찬가지로 게이트 배선, 데이터 배선, 전원 배선, 기준 배선, 스위칭 박막 트랜지스터, 구동 박막 트랜지스터, 센스 박막 트랜지스터 및 커패시터 등을 포함하여 이루어질 수 있지만, 상기 구성들 중에서 어느 하나의 구성이 생략될 수 있다. 예를 들어, 상기 더미 회로부(DC)는 구동 박막 트랜지스터가 생략될 수 있다. 나아가, 상기 더미 회로부(DC)는 상기 구동 박막 트랜지스터의 일부 구성을 구비하지 않음으로써 상기 구동 박막 트랜지스터가 제기능을 수행하지 못하도록 구성될 수 있다.
- [0035] 상기 정전 방전부(ESD)는 상기 더미 화소 영역(DPA)을 둘러싸도록 형성된다. 즉, 상기 정전 방전부(ESD)는 상기 더미 화소 영역(DPA)의 좌측 외곽, 우측 외곽, 상측 외곽, 및 하측 외곽에 형성될 수 있지만, 반드시 그에 한정되는 것은 아니다.
- [0036] 이와 같은 정전 방전부(ESD)는 제조 공정 중에 발생하는 정전기를 방전시킴으로써 정전기가 상기 화소 영역(PA) 내로 유입되는 것을 방지하여 상기 화소(P) 내의 회로부(C)가 정전기에 의해 손상되는 것을 방지한다.
- [0037] 상기 게이트 구동부(110)는 상기 기판(100)의 일 측면, 예를 들어 좌 측면에 형성된다. 상기 게이트 구동부

(110)가 상기 기관(100)의 좌 측면 및 우 측면에 각각 형성되는 것도 가능하다. 상기 게이트 구동부(110)는 상기 화소 영역(PA) 내의 게이트 배선에 게이트 신호를 인가한다.

[0038] 상기 게이트 구동부(110)는 게이트 구동 집적 회로가 상기 기관(100) 상에 실장되는 COG(Chip On Glass) 구조로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니고, 게이트 구동 집적 회로가 연성 인쇄 회로 필름(flexible printed circuit film) 상에 실장된 구조로 이루어질 수도 있고, 게이트 구동 집적 회로가 상기 기관(100) 상에 직접 형성되는 GIP(Gate In panel) 구조로 이루어질 수도 있다.

[0039] 상기 데이터 구동부(120)는 상기 기관(100)의 타 측면, 예를 들어 상 측면에 형성된다. 상기 데이터 구동부(120)가 상기 기관(100)의 상 측면 및 하 측면에 각각 형성되는 것도 가능하다. 상기 데이터 구동부(120)는 상기 화소 영역(PA) 내의 데이터 배선에 데이터 신호를 인가한다.

[0040] 상기 데이터 구동부(120)는 데이터 구동 집적 회로가 상기 기관(100) 상에 실장되는 COG(Chip On Glass) 구조로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니고, 데이터 구동 집적 회로가 연성 인쇄 회로 필름(flexible printed circuit film) 상에 실장된 구조로 이루어질 수도 있다.

[0041] 이상의 본 발명의 일 실시예에 따르면, 화소 영역(PA)과 정전 방전부(ESD) 사이에 더미 화소 영역(DPA)을 형성함으로써 정전기에 의해서 화소 영역(PA)이 손상되는 것이 줄어든다.

[0042] 특히, 본 발명의 일 실시예에 따르면, 상기 더미 화소 영역(DPA) 내에 형성되는 더미 화소(DP)의 구성을 최적화함으로써, 상기 더미 화소(DP) 내의 더미 회로부(DC)와 상기 정전 방전부(ESD) 사이에서 정전기가 발생하는 것을 방지할 수 있다. 즉, 더미 화소(DP) 내의 더미 회로부(DC)는 다수의 배선을 포함하고 있기 때문에 상기 더미 회로부(DC)와 상기 정전 방전부(ESD)가 인접하게 형성되면 양자 사이에서 정전기가 발생할 수 있다. 따라서, 본 발명의 일 실시예에서는 상기 더미 회로부(DC)와 상기 정전 방전부(ESD)가 인접하지 않도록 상기 더미 화소(DP)의 구성을 최적화하여 상기 더미 회로부(DC)와 상기 정전 방전부(ESD) 사이에서 정전기가 발생하는 것을 방지하도록 한 것이다. 이에 대해서 구체적으로 설명하면 다음과 같다.

[0043] 상기 기관(100)의 일 측, 예로서 상 측에 형성된 제1 더미 화소(DP1)는 제1 정전 방전부(ESD1) 및 제1 화소(P1) 사이에 형성된다. 이때, 상기 제1 더미 화소(DP1)는 상기 제1 정전 방전부(ESD1) 아래에 형성된 더미 발광부(DE) 및 상기 더미 발광부(DE) 아래에 형성된 더미 회로부(DC)로 구성된다. 즉, 상기 더미 회로부(DC)가 상기 더미 발광부(DE)와 발광부(E) 사이에 형성됨과 더불어 상기 더미 발광부(DE)가 상기 제1 정전 방전부(ESD1)와 상기 더미 회로부(DC) 사이에 형성됨으로써, 상기 더미 회로부(DC)가 상기 제1 정전 방전부(ESD1)와 인접하지 않도록 형성되고, 그에 따라 상기 더미 회로부(DC)와 상기 제1 정전 방전부(ESD1) 사이에서 정전기가 발생하는 것이 방지될 수 있다.

[0044] 상기 제1 화소(P1)는 상기 기관(100)의 화소 영역(PA) 일측에 형성된다. 이와 같은 제1 화소(P1)는 상기 더미 회로부(DC) 아래에 형성된 발광부(E) 및 상기 발광부(E) 아래에 형성된 회로부(C)로 구성된다. 즉, 상기 제1 화소(P1)를 구성하는 발광부(E)와 회로부(C)의 배열순서는 상기 제1 더미 화소(DP1)를 구성하는 더미 발광부(DE)와 더미 회로부(DC)의 배열순서와 동일하다.

[0045] 상기 기관(100)의 타 측, 예로서 하 측에 형성된 제2 더미 화소(DP2)는 제2 정전 방전부(ESD2) 및 제2 화소(P2) 사이에 형성된다. 이때, 상기 제2 더미 화소(DP2)는 상기 제2 정전 방전부(ESD2) 위에 형성된 제1 더미 발광부(DE1), 상기 제1 더미 발광부(DE1) 위에 형성된 더미 회로부(DC), 및 상기 더미 회로부(DC) 위에 형성된 제2 더미 발광부(DE2)로 구성된다. 즉, 상기 제2 더미 발광부(DE2)가 상기 제2 화소(P2)의 회로부(C)와 상기 제2 더미 화소(DP2)의 더미 회로부(DC) 사이에 형성됨과 더불어 상기 제1 더미 발광부(DE1)가 상기 제2 정전 방전부(ESD2)와 상기 더미 회로부(DC) 사이에 형성됨으로써, 상기 더미 회로부(DC)가 상기 제2 정전 방전부(ESD2)와 인접하지 않도록 형성되고, 그에 따라 상기 더미 회로부(DC)와 상기 제2 정전 방전부(ESD2) 사이에서 정전기가 발생하는 것이 방지될 수 있다.

[0046] 상기 제2 화소(P2)는 상기 기관(100)의 화소 영역(PA) 타측에 형성된다. 이와 같은 제2 화소(P2)는 상기 제2 더미 발광부(DE2) 위에 형성된 회로부(C) 및 상기 회로부(C) 위에 형성된 발광부(E)로 구성된다.

[0047] 본 발명의 일 실시예에 따르면, 복수의 화소(P) 각각은 상측에 발광부(E)가 형성되고 하측에 회로부(C)가 형성되며, 복수의 더미 화소(DP) 각각은 상측에 더미 발광부(DE)가 형성되고 하측에 더미 회로부(DC)가 형성된다. 따라서, 기관(100)의 상측에서는 제1 정전 방전부(ESD1)와 더미 회로부(DC) 사이에 더미 발광부(DE)가 형성되지만, 기관(100)의 하측에서는 제2 정전 방전부(ESD2)와 더미 발광부(DE), 구체적으로 제2 더미 발광부(DE2) 사이에 더미 회로부(DC)가 형성되기 때문에 기관(100)의 하측의 경우에는 제2 정전 방전부(ESD2)와 더미 회로부(D

C)가 인접하지 않도록 제1 더미 발광부(DE1)를 추가로 형성한 것이다.

- [0048] 따라서, 상기 더미 회로부(DC)는 상기 제2 더미 발광부(DE2)와는 전기적으로 연결될 수 있지만 상기 제1 더미 발광부(DE1)와는 전기적으로 연결되지 않는다. 즉, 상기 제1 더미 발광부(DE1)는 상기 더미 회로부(DC)와는 절연된 상태로 구성된다. 한편, 기판(100)의 상측의 경우에는 상기 더미 발광부(DE)가 상기 더미 회로부(DC)와 전기적으로 연결될 수 있다.
- [0049] 이하에서는 상기 제1 더미 화소(DP1), 제2 더미 화소(DP2), 및 정전 방전부(ESD1, ESD2)의 배열에 대해서 보다 상세하게 설명하기로 한다.
- [0050] 도 3은 본 발명의 일 실시예에 따른 제1 더미 화소와 제1 정전 방전부를 도시한 평면도로서, 이는 4개의 제1 더미 화소를 도시한 것이다.
- [0051] 도 3에서 알 수 있듯이, 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 게이트 배선(GL1, GL2), 데이터 배선(DL1, DL2, DL3, DL4), 전원 배선(VDD), 기준 배선(Ref), 제1 더미 화소(DP1), 및 제1 정전 방전부(ESD1)를 포함하여 이루어진다.
- [0052] 상기 게이트 배선(GL1, GL2)은 제1 방향, 예로서 가로 방향으로 배열된 제1 게이트 배선(GL1) 및 제2 게이트 배선(GL2)을 포함하여 이루어진다. 상기 제1 게이트 배선(GL1)은 상기 제1 더미 화소(DP1)를 구성하는 더미 발광부(DE)와 더미 회로부(DC) 사이에 형성되고, 상기 제2 게이트 배선(GL2)은 상기 제1 더미 화소(DP1)를 구성하는 더미 회로부(DC)와 도시하지 않은 제1 화소(도 2의 P1) 사이에 형성된다.
- [0053] 이와 같은 제1 게이트 배선(GL1) 및 제2 게이트 배선(GL2)은 각각 상기 더미 회로부(DC)와 전기적으로 연결된다. 예로서, 상기 제1 게이트 배선(GL1)은 상기 더미 회로부(DC)의 스위칭 박막 트랜지스터와 전기적으로 연결될 수 있고, 상기 제2 게이트 배선(GL2)은 상기 더미 회로부(DC)의 센싱 박막 트랜지스터와 전기적으로 연결될 수 있다.
- [0054] 상기 데이터 배선(DL1, DL2, DL3, DL4)은 제2 방향, 예로서 세로 방향으로 배열된 제1 데이터 배선(DL1), 제2 데이터 배선(DL2), 제3 데이터 배선(DL3), 및 제4 데이터 배선(DL4)을 포함하여 이루어진다. 상기 제1 데이터 배선(DL1)과 제2 데이터 배선(DL2)은 서로 인접하게 나란히 배열되어 있고, 상기 제3 데이터 배선(DL3)과 제4 데이터 배선(DL4)도 서로 인접하게 나란히 배열되어 있다. 상기 제1 데이터 배선(DL1), 제2 데이터 배선(DL2), 제3 데이터 배선(DL3), 및 제4 데이터 배선(DL4)은 각각 상기 더미 회로부(DC)와 전기적으로 연결되며, 구체적으로, 상기 더미 회로부(DC)의 스위칭 박막 트랜지스터와 전기적으로 연결될 수 있다.
- [0055] 상기 전원 배선(VDD)은 화소(도 2의 P)에 전원을 공급하는 것으로서 상기 제2 방향, 예로서 세로 방향으로 배열되어 있으며, 상기 제2 데이터 배선(DL2)과 제3 데이터 배선(DL3) 사이에 형성되어 있다. 상기 전원 배선(VDD)은 상기 더미 회로부(DC)와 전기적으로 연결되며, 구체적으로, 상기 더미 회로부(DC)의 구동 박막 트랜지스터와 전기적으로 연결될 수 있다.
- [0056] 상기 기준 배선(Ref)은 상기 제2 방향, 예로서 세로 방향으로 배열되어 있으며, 상기 제1 데이터 배선(DL1)의 좌측 및 상기 제4 데이터 배선(DL4)의 우측에 형성되어 있다. 상기 기준 배선(Ref)은 상기 더미 회로부(DC)와 전기적으로 연결되며, 구체적으로, 상기 더미 회로부(DC)의 센싱 박막 트랜지스터와 전기적으로 연결될 수 있다. 상기 센싱 박막 트랜지스터는 화질 저하의 원인이 되는 구동 박막 트랜지스터의 문턱 전압 편차를 센싱하기 위한 것으로서, 상기 센싱 박막 트랜지스터는 상기 제2 게이트 배선(GL2)에서 공급되는 센싱 제어 신호에 응답하여 구동 박막 트랜지스터의 전류를 상기 기준 배선(Ref)으로 공급한다.
- [0057] 다만, 상기 제1 더미 화소(DP1)는 발광을 하지 않기 때문에, 스위칭 박막 트랜지스터, 구동 박막 트랜지스터, 및 센싱 박막 트랜지스터 중 적어도 하나가 형성되지 않을 수 있다. 예로서, 제1 더미 화소(DP1)에는 상기 게이트 배선(GL1, GL2), 데이터 배선(DL1, DL2, DL3, DL4), 전원 배선(VDD), 및 기준 배선(Ref) 만이 형성되고, 박막 트랜지스터는 형성되지 않을 수 있다.
- [0058] 상기 제1 데이터 배선(DL1)과 기준 배선(Ref) 사이에서 하나의 제1 더미 화소(DP1)가 마련되고, 상기 제2 데이터 배선(DL2)과 전원 배선(VDD) 사이에서 다른 하나의 제1 더미 화소(DP1)가 마련되고, 상기 전원 배선(VDD)과 상기 제3 데이터 배선(DL3) 사이에서 또 다른 하나의 제1 더미 화소(DP1)가 마련되고, 상기 제4 데이터 배선(DL4)과 기준 배선(Ref) 사이에서 또 다른 하나의 제1 더미 화소(DP1)가 마련된다. 다만, 상기 데이터 배선(DL1, DL2, DL3, DL4), 전원 배선(VDD), 및 기준 배선(Ref)의 배열 모습이 반드시 도 3으로 한정되는 것은 아니다.

- [0059] 상기 제1 더미 화소(DP1)는 더미 발광부(DE)와 더미 회로부(DC)로 이루어진다. 상기 더미 발광부(DE)가 상기 더미 회로부(DC)와 제1 정전 방전부(ESD1) 사이에 형성되어 있기 때문에, 상기 더미 회로부(DC)와 제1 정전 방전부(ESD1)가 서로 인접하지 않게 된다. 특히, 상기 더미 회로부(DC)를 구성하게 되는 제1 게이트 배선(GL1)이 상기 더미 발광부(DE)를 사이에 두고 소정 거리를 유지하면서 상기 제1 정전 방전부(ESD1)와 이격되어 있기 때문에, 상기 제1 게이트 배선(GL1)과 상기 제1 정전 방전부(ESD1) 사이에서 정전기 발생이 방지될 수 있다.
- [0060] 참고로, 도면에는 제1, 제2 게이트 배선(GL1, GL2)과 더미 회로부(DC)를 별개로 도시하였지만, 이는 더미 회로부(DC)를 더미 발광부(DE)와 구분하기 위해서 편의상 도시한 것일 뿐, 제1, 제2 게이트 배선(GL1, GL2)은 더미 회로부(DC)를 구성하는 구성요소이다. 상기 데이터 배선(DL1, DL2, DL3, DL4), 전원 배선(VDD), 및 기준 배선(Ref)도 마찬가지로 더미 회로부(DC)를 구성하는 구성요소이다.
- [0061] 상기 제1 정전 방전부(ESD1)는 상기 제1 더미 화소(DP1)의 상측에 형성되어 있다. 상기 제1 정전 방전부(ESD1)는 박막 트랜지스터(T) 및 상기 박막 트랜지스터(T)와 연결된 연결 배선(200)을 포함하여 이루어진다.
- [0062] 상기 제1 정전 방전부(ESD1)에 형성된 박막 트랜지스터(T)는 게이트 전극(G), 액티브층(미도시), 소스 전극(S), 및 드레인 전극(D)을 포함하여 이루어지는데, 상기 소스 전극(S)은 데이터 배선(DL1, DL2, DL3, DL4)과 연결되어 있고, 상기 드레인 전극(D)은 연결 배선(200)에 연결되어 있다.
- [0063] 상기 연결 배선(200)은 콘택홀(X)을 통해서 상기 전원 배선(VDD)과 연결되어 있다. 상기 연결 배선(200)은 전원 배선(VDD)과 연결됨과 더불어 복수의 제1 더미 화소(DP1)의 드레인 전극(D)과도 연결되므로, 도시된 바와 같이 T자 구조로 형성될 수 있다.
- [0064] 상기 제1 정전 방전부(ESD1)를 구성하는 연결 배선(200)이 상기 제1 더미 화소(DP1)와 가장 근접하게 위치하게 되므로, 상기 제1 정전 방전부(ESD1)의 연결 배선(200)과 상기 더미 회로부(DC)의 제1 게이트 배선(GL1) 사이에서 정전기가 발생할 수 있지만, 본 발명의 일 실시예에 따르면, 상기 연결 배선(200)과 상기 제1 게이트 배선(GL1) 사이에 상기 더미 발광부(DE)가 형성되어 있기 때문에, 상기 연결 배선(200)과 상기 제1 게이트 배선(GL1) 사이에서 정전기 발생이 방지될 수 있다.
- [0065] 상기 연결 배선(200)과 상기 더미 발광부(DE) 사이에는 배선이 형성되지 않는다.
- [0066] 도 4는 본 발명의 일 실시예에 따른 제2 더미 화소와 제2 정전 방전부를 도시한 평면도로서, 이는 4개의 제2 더미 화소를 도시한 것이다. 전술한 실시예와 동일한 구성에 대한 반복 설명은 생략하기로 한다.
- [0067] 도 4에서 알 수 있듯이, 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 게이트 배선(GL1, GL2), 데이터 배선(DL1, DL2, DL3, DL4), 전원 배선(VDD), 기준 배선(Ref), 제2 더미 화소(DP2), 및 제2 정전 방전부(ESD2)를 포함하여 이루어진다.
- [0068] 상기 게이트 배선(GL1, GL2)은 제1 방향, 예로서 가로 방향으로 배열된 제1 게이트 배선(GL1) 및 제2 게이트 배선(GL2)을 포함하여 이루어진다. 상기 제1 게이트 배선(GL1)은 상기 제2 더미 화소(DP2)를 구성하는 제2 더미 발광부(DE2)와 더미 회로부(DC) 사이에 형성되고, 상기 제2 게이트 배선(GL2)은 상기 제2 더미 화소(DP2)를 구성하는 더미 회로부(DC)와 제1 더미 발광부(DE1) 사이에 형성된다.
- [0069] 상기 데이터 배선(DL1, DL2, DL3, DL4)은 제2 방향, 예로서 세로 방향으로 배열된 제1 데이터 배선(DL1), 제2 데이터 배선(DL2), 제3 데이터 배선(DL3), 및 제4 데이터 배선(DL4)을 포함하여 이루어진다.
- [0070] 상기 전원 배선(VDD)은 상기 제2 방향, 예로서 세로 방향으로 배열되어 있으며, 상기 제2 데이터 배선(DL2)과 제3 데이터 배선(DL3) 사이에 형성되어 있다.
- [0071] 상기 기준 배선(Ref)은 상기 제2 방향, 예로서 세로 방향으로 배열되어 있으며, 상기 제1 데이터 배선(DL1)의 좌측 및 상기 제4 데이터 배선(DL4)의 우측에 형성되어 있다.
- [0072] 상기 제1 데이터 배선(DL1)과 기준 배선(Ref) 사이에서 하나의 제2 더미 화소(DP2)가 마련되고, 상기 제2 데이터 배선(DL2)과 전원 배선(VDD) 사이에서 다른 하나의 제2 더미 화소(DP2)가 마련되고, 상기 전원 배선(VDD)과 상기 제3 데이터 배선(DL3) 사이에서 또 다른 하나의 제2 더미 화소(DP2)가 마련되고, 상기 제4 데이터 배선(DL4)과 기준 배선(Ref) 사이에서 또 다른 하나의 제2 더미 화소(DP2)가 마련된다.
- [0073] 상기 제2 더미 화소(DP2)는 제1 더미 발광부(DE1), 더미 회로부(DC), 및 제2 더미 발광부(DE2)로 이루어진다. 상기 제1 더미 발광부(DE1)가 상기 더미 회로부(DC)와 정전 방전부(ESD) 사이에 형성되어 있기 때문에, 상기 더미 회로부(DC)와 정전 방전부(ESD)가 서로 인접하지 않게 된다. 특히, 상기 더미 회로부(DC)를 구성하게 되는

제2 게이트 배선(GL2)이 상기 제1 더미 발광부(DE1)를 사이에 두고 소정 거리를 유지하면서 상기 제2 정전 방전부(ESD2)와 이격되어 있기 때문에, 상기 제2 게이트 배선(GL2)과 상기 제2 정전 방전부(ESD2) 사이에서 정전기 발생이 방지될 수 있다.

[0074] 상기 제2 정전 방전부(ESD2)는 상기 제2 더미 화소(DP2)의 하측에 형성되어 있다. 상기 제2 정전 방전부(ESD2)는 박막 트랜지스터(T) 및 상기 박막 트랜지스터(T)와 연결되는 연결 배선(200)을 포함하여 이루어진다.

[0075] 상기 제2 정전 방전부(ESD)를 구성하는 연결 배선(200)이 상기 제2 더미 화소(DP2)와 가장 근접하게 위치하게 되므로, 상기 제2 정전 방전부(ESD2)의 연결 배선(200)과 상기 더미 회로부(DC)의 제2 게이트 배선(GL2) 사이에서 정전기가 발생할 수 있지만, 본 발명의 일 실시예에 따르면, 상기 연결 배선(200)과 상기 제2 게이트 배선(GL2) 사이에 상기 제1 더미 발광부(DE1)가 형성되어 있기 때문에, 상기 연결 배선(200)과 상기 제2 게이트 배선(GL2) 사이에서 정전기 발생이 방지될 수 있다.

[0076] 상기 연결 배선(200)과 상기 제1 더미 발광부(DE1) 사이에는 배선이 형성되지 않는다.

[0077] 도 5는 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 개략적인 평면도이다. 이하에서는, 전술한 실시예와 동일한 구성에 대한 반복 설명은 생략하기로 한다.

[0078] 도 5에서 알 수 있듯이, 기판(100) 상에는 화소 영역(PA), 더미 화소 영역(DPA), 정전 방전부(ESD), 게이트 구동부(110), 및 데이터 구동부(120)가 형성되어 있다.

[0079] 본 발명의 다른 실시예에 따르면, 상기 더미 화소 영역(DPA) 내에 형성되는 더미 화소(DP)의 구성을 최적화함으로써, 상기 더미 화소(DP) 내의 더미 회로부(DC)와 상기 정전 방전부(ESD) 사이에서 정전기가 발생하는 것을 방지할 수 있다. 이에 대해서 구체적으로 설명하면 다음과 같다.

[0080] 상기 기판(100)의 일 측, 예로서 상 측에 형성된 제1 더미 화소(DP1)는 제1 정전 방전부(ESD1) 및 제1 화소(P1) 사이에 형성된다. 이와 같은 제1 더미 화소(DP1), 제1 정전 방전부(ESD1) 및 제1 화소(P1)의 구체적인 구성은 전술한 도 2 및 도 3과 동일하다.

[0081] 상기 기판(100)의 타 측, 예로서 하 측에 형성된 제2 더미 화소(DP2)는 제2 정전 방전부(ESD2) 및 제2 화소(P2) 사이에 형성된다. 이때, 상기 제2 더미 화소(DP2)는 상기 제2 정전 방전부(ESD2) 위에 형성된 더미 발광부(DE), 및 상기 더미 발광부(DE) 위에 형성된 더미 회로부(DC)로 구성된다. 상기 더미 발광부(DE)가 상기 제2 정전 방전부(ESD2)와 상기 더미 회로부(DC) 사이에 형성됨으로써, 상기 더미 회로부(DC)가 상기 제2 정전 방전부(ESD2)와 인접하지 않도록 형성되고, 그에 따라 상기 더미 회로부(DC)와 상기 제2 정전 방전부(ESD2) 사이에서 정전기가 발생하는 것이 방지될 수 있다.

[0082] 본 발명의 다른 실시예에 따르면, 복수의 화소(P) 각각은 상측에 발광부(E)가 형성되고 하측에 회로부(C)가 형성된다. 그에 반하여, 더미 화소(DP)는 그 위치에 따라 구성이 상이하다. 즉, 상기 제1 더미 화소(DP1)의 경우는 복수의 화소(P)와 유사하게 상측에 더미 발광부(DE)가 형성되고 하측에 더미 회로부(DC)가 형성되지만, 상기 제2 더미 화소(DP2)의 경우는 상측에 더미 회로부(DC)가 형성되고 하측에 더미 발광부(DE)가 형성된다. 즉, 기판(100)의 상측 영역, 다시 말하면 제1 더미 화소(DP1)와 제1 화소(P1)가 형성된 영역에서는, 더미 회로부(DC)가 더미 발광부(DE)와 발광부(E) 사이에 형성되지만, 기판(100)의 하측 영역, 다시 말하면 제2 더미 화소(DP2)와 제2 화소(P2)가 형성된 영역에서는, 더미 회로부(DC)가 더미 발광부(DE)와 회로부(C) 사이에 형성된다.

[0083] 따라서, 기판(100)의 상측에서는 제1 정전 방전부(ESD1)와 더미 회로부(DC) 사이에 더미 발광부(DE)가 형성되고, 기판(100)의 하측에서는 제2 정전 방전부(ESD2)와 더미 회로부(DC) 사이에 더미 발광부(DE)가 형성된다.

[0084] 이하에서는 전술한 실시예와 상이한 제2 더미 화소(DP2)와 제2 정전 방전부(ESD2)의 배열에 대해서 보다 상세하게 설명하기로 한다.

[0085] 도 6은 본 발명의 다른 실시예에 따른 제2 더미 화소와 제2 정전 방전부를 도시한 평면도로서, 이는 4개의 제2 더미 화소를 도시한 것이다. 전술한 실시예와 동일한 구성에 대한 반복 설명은 생략하기로 한다.

[0086] 도 6에서 알 수 있듯이, 본 발명의 다른 실시예에 따른 유기 발광 표시 장치는 게이트 배선(GL1, GL2), 데이터 배선(DL1, DL2, DL3, DL4), 전원 배선(VDD), 기준 배선(Ref), 제2 더미 화소(DP2), 및 제2 정전 방전부(ESD2)를 포함하여 이루어진다.

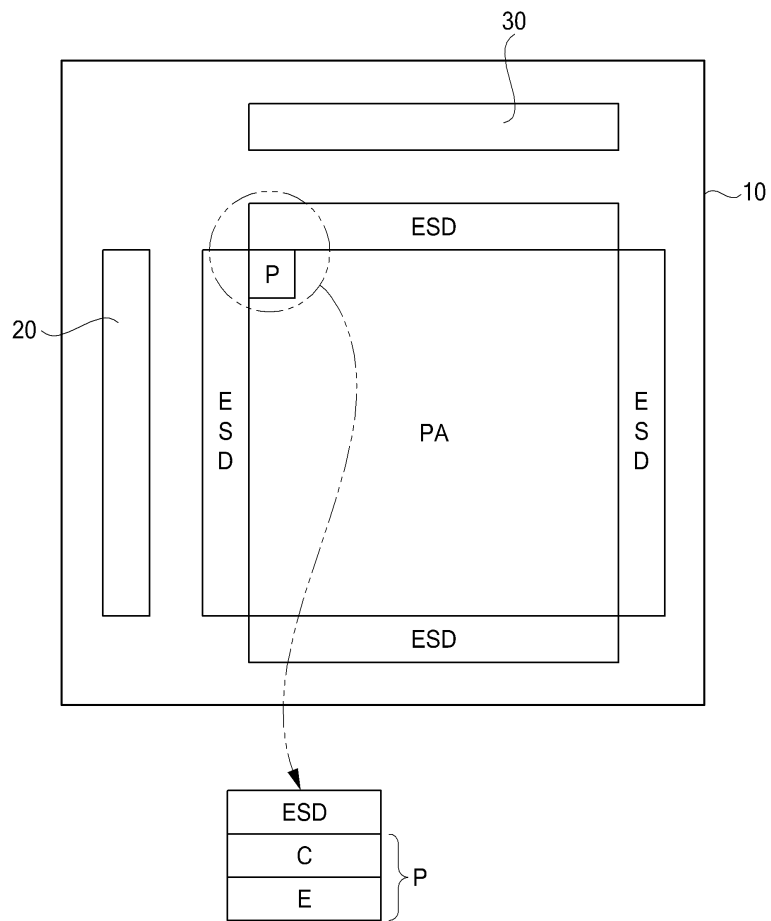
[0087] 상기 게이트 배선(GL1, GL2)은 제1 방향, 예로서 가로 방향으로 배열된 제1 게이트 배선(GL1) 및 제2 게이트 배

[0095]

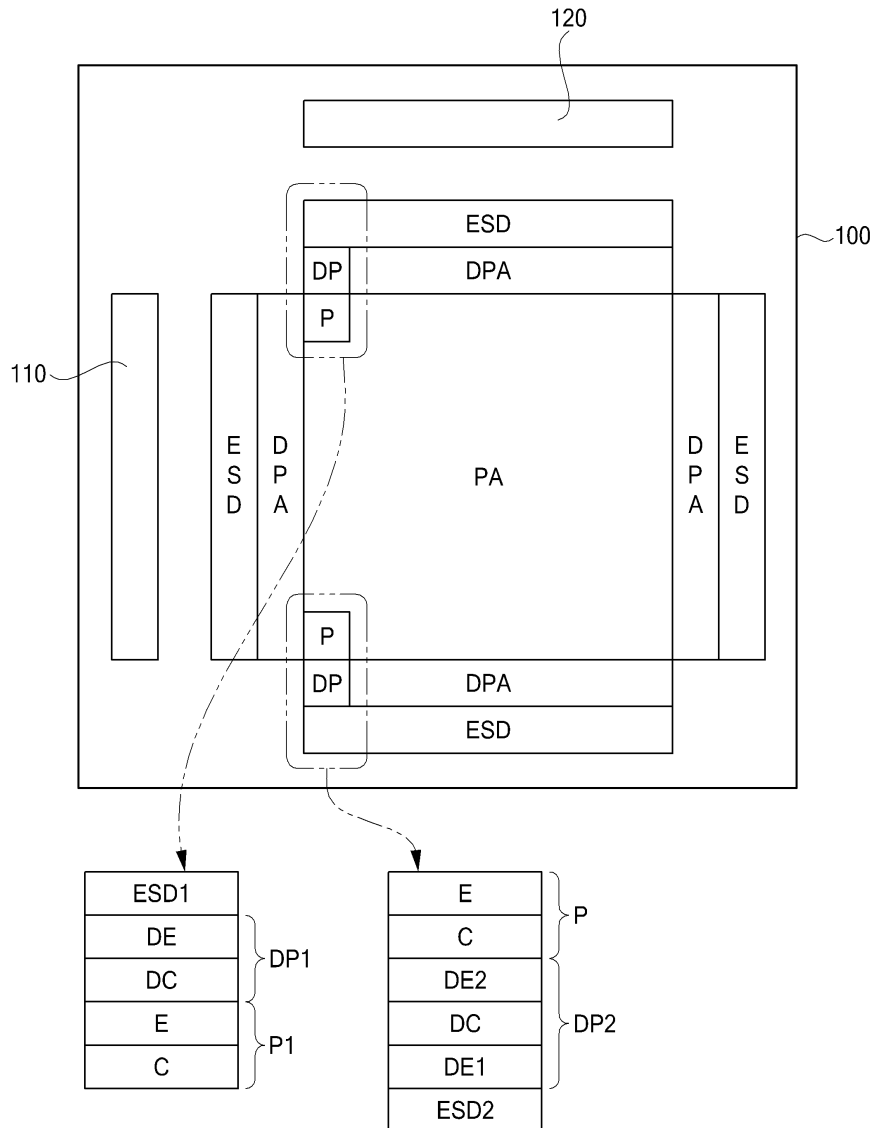
100: 기관	110: 게이트 구동부
120: 데이터 구동부	200: 연결 배선

도면

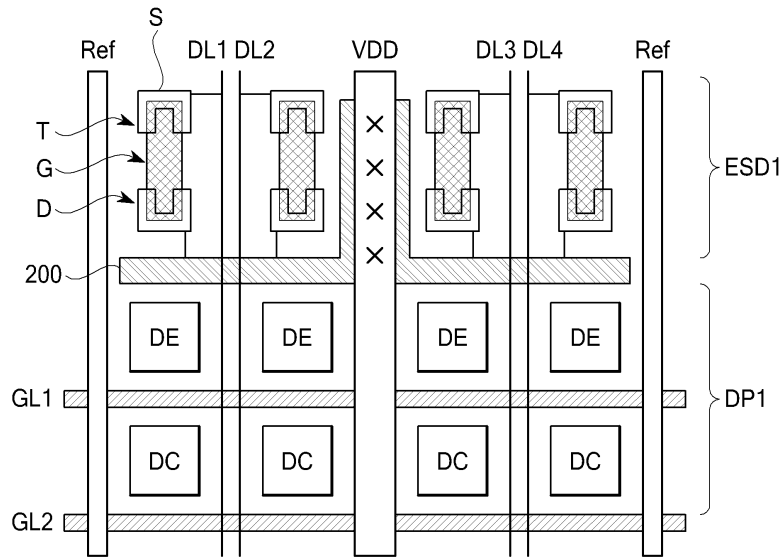
도면1



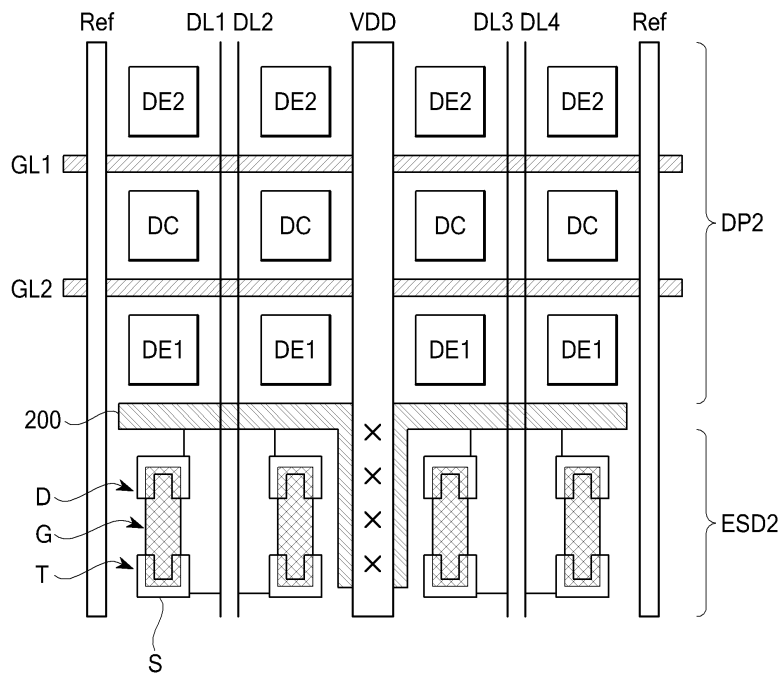
도면2



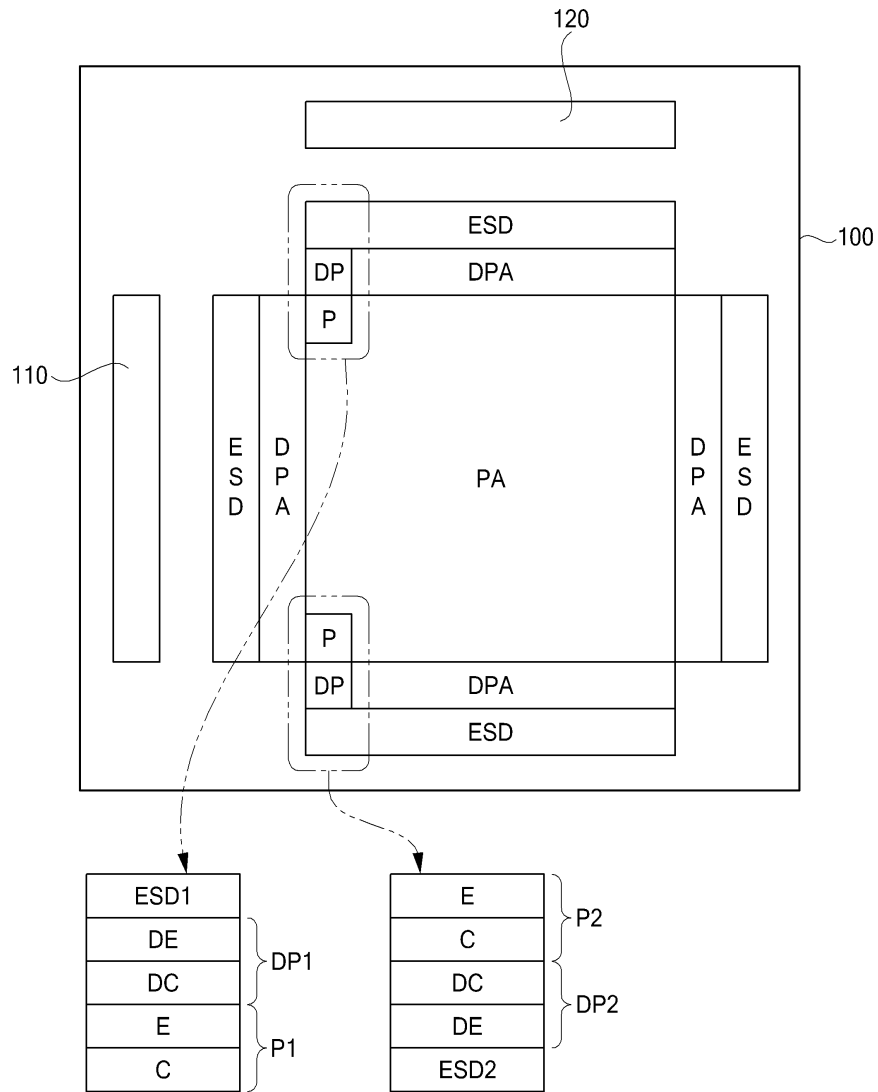
도면3



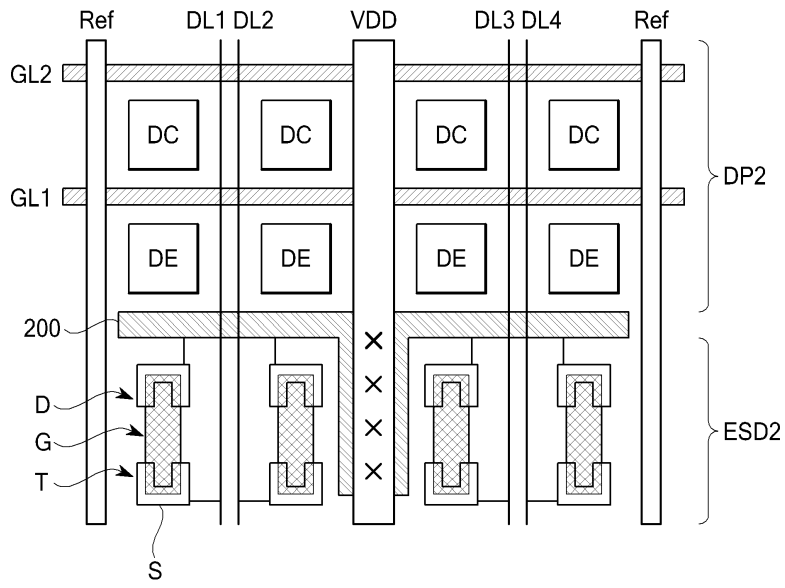
도면4



도면5



도면6



专利名称(译)	相关技术的描述		
公开(公告)号	KR1020160017233A	公开(公告)日	2016-02-16
申请号	KR1020140098945	申请日	2014-08-01
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	MINJAE SHIN 신민재 YUNSIK JEONG 정연식 HYUNHAENG LEE 이현행		
发明人	신민재 정연식 이현행		
IPC分类号	H01L27/32		
CPC分类号	H01L27/3223 H01L23/60 H01L27/3276		
外部链接	Espacenet		

摘要(译)

有机发光显示装置本发明涉及有机发光显示装置。该有机发光显示装置包括：第一像素，形成在基板的像素区域的一侧上，并包括发光单元和电路单元；第一虚设像素，形成在第一像素外部，包括虚设发光单元和虚设电路单元；以及形成在第一虚设像素外部的第一静电放电单元。虚设发光单元形成在第一静电放电单元和虚设电路单元之间。有机发光显示装置可以防止静电放电单元和电路单元之间产生静电。COPYRIGHT KIPO 2016

