



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2015년01월26일

(11) 등록번호 10-1486538

(24) 등록일자 2015년01월20일

(51) 국제특허분류(Int. Cl.)

G09G 3/30 (2006.01)

(21) 출원번호 10-2012-0090192

(22) 출원일자 2012년08월17일

심사청구일자 2013년04월18일

(65) 공개번호 10-2014-0023158

(43) 공개일자 2014년02월26일

(56) 선행기술조사문헌

KR100515305 B1

KR1020110050082 A

KR1020080050878 A

KR1020110048751 A

전체 청구항 수 : 총 12 항

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

곽상현

경기도 파주시 월롱면 덕은리 엘씨디로 201 101동 1008호

(74) 대리인

특허법인천문

심사관 : 조기덕

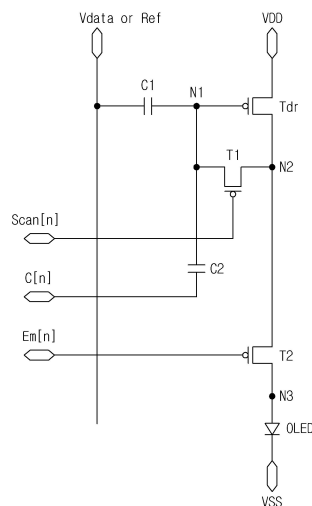
(54) 발명의 명칭 유기 발광 다이오드 표시장치 및 그 구동 방법

(57) 요약

본 발명의 일 측면에 따른 유기 발광 다이오드 표시장치는 데이터 라인 및 제1노드 사이에 연결되며, 상기 데이터 라인을 통해 공급되는 데이터 전압 또는 기준 전압이 인가되는 제1커패시터; 상기 제1노드와 제2노드에 연결되며, 스캔 신호에 따라 상기 제1노드와 상기 제2노드를 연결하는 제1트랜지스터; 저전위 전원 전압 단자 및 제3노드 사이에 연결되는 유기 발광 다이오드; 상기 제2노드 및 상기 제3노드에 연결되며, 상기 유기 발광 다이오드의 발광을 제어하는 제2트랜지스터; 게이트 전극 및 드레인 전극이 각각 상기 제1노드 및 상기 제2노드에 연결되고, 소스 전극이 고전위 전원 전압 단자와 연결되는 구동 트랜지스터; 및 일단으로 제어 신호가 인가되고, 타단은 상기 제1노드와 연결되는 제2커패시터를 포함한다.

대표도 - 도2

SP



특허청구의 범위

청구항 1

데이터 라인 및 제1노드 사이에 연결되며, 상기 데이터 라인을 통해 데이터 전압 또는 기준 전압이 인가되는 제1커패시터;

상기 제1노드와 제2노드에 연결되며, 스캔 신호에 따라 상기 제1노드와 상기 제2노드를 연결하는 제1트랜지스터;

저전위 전원 전압 단자 및 제3노드 사이에 연결되는 유기 발광 다이오드;

상기 제2노드 및 상기 제3노드에 연결되며, 상기 유기 발광 다이오드의 발광을 제어하는 제2트랜지스터;

게이트 전극 및 드레인 전극이 각각 상기 제1노드 및 상기 제2노드에 연결되고, 소스 전극이 고전위 전원 전압 단자와 연결되는 구동 트랜지스터; 및

일단으로 제어 신호가 인가되고, 타단은 상기 제1노드와 연결되는 제2커패시터를 포함하는 유기 발광 다이오드 표시장치.

청구항 2

제 1 항에 있어서,

상기 제1트랜지스터는 스캔 라인을 통해 인가되는 상기 스캔 신호에 의해 턴 온 되고,

상기 제2트랜지스터는 발광 제어 라인을 통해 인가되는 발광 제어 신호에 의해 턴 온 되는 것을 특징으로 하는 유기 발광 다이오드 표시장치.

청구항 3

제 1 항에 있어서,

상기 제1 및 제2 트랜지스터가 턴 온되면,

상기 제1커패시터의 일단으로 상기 데이터 전압 중 제(n-1)번째 데이터 전압이 인가되며,

상기 턴 온된 제1 트랜지스터를 통해 상기 제1 및 제2 노드가 연결되고, 상기 턴 온된 제2 트랜지스터를 통해 상기 제2 및 제3노드가 연결되는 것을 특징으로 하는 유기 발광 다이오드 표시장치.

청구항 4

제 3 항에 있어서,

상기 제1 및 제2 트랜지스터가 턴 온되어 상기 제1 및 제2 노드가 연결되고 상기 제2 및 제3노드가 연결되면, 상기 제1노드로 상기 유기 발광 다이오드의 애노드 전극 전압이 인가되는 것을 특징으로 하는 유기 발광 다이오드 표시장치.

청구항 5

제 1 항에 있어서,

상기 제1트랜지스터가 턴 온되고, 상기 제2트랜지스터가 턴 오프되면,

상기 제1커패시터의 일단으로 상기 데이터 전압 중 제n번째 데이터 전압이 인가되고, 상기 턴 온된 제1 트랜지스터를 통해 상기 제1 및 제2노드가 연결되는 것을 특징으로 하는 유기 발광 다이오드 표시장치.

청구항 6

제 1 항에 있어서,

상기 제1트랜지스터가 턴 온되고, 상기 제2트랜지스터가 턴 오프되면,

상기 제1노드의 전압은 상기 고전위 전원 전압과 상기 구동 트랜지스터의 문턱 전압의 합까지 증가하는 것을 특징으로 하는 유기 발광 다이오드 표시장치.

청구항 7

제 1 항에 있어서,

상기 제1 및 제2 트랜지스터가 턴 오프되면,

상기 제1커패시터의 일단으로 상기 데이터 전압 중 제 n 번째 데이터 전압 이후의 데이터 전압이 연속하여 인가되는 것을 특징으로 하는 유기 발광 다이오드 표시장치.

청구항 8

제 1 항에 있어서,

상기 제1트랜지스터가 턴 오프되고, 상기 제2트랜지스터가 턴 온되면,

상기 제1커패시터의 일단으로 상기 기준 전압이 인가되고, 상기 유기 발광 다이오드가 발광하는 것을 특징으로 하는 유기 발광 다이오드 표시장치.

청구항 9

제 1 항에 있어서,

상기 스캔 신호는 제 n 번째 스캔 신호이며,

상기 제어 신호는 제 $(n+1)$ 번째 스캔 신호의 반전 신호인 것을 특징으로 하는 유기 발광 다이오드 표시장치.

청구항 10

청구항 1에 기재된 유기 발광 다이오드 표시장치의 구동 방법으로서,

상기 제1 및 제2 트랜지스터가 턴 온되는 동안, 상기 구동 트랜지스터의 게이트 전극인 제1노드와 상기 구동 트랜지스터의 드레인 전극인 제2노드가 연결되고, 상기 유기 발광 다이오드의 애노드 전극인 제3노드와 상기 제2노드가 연결되며, 상기 제1노드와 연결되는 상기 제2커패시터의 일단으로 제어 신호가 로우 레벨 전압으로 인가되는 단계;

상기 제1트랜지스터가 턴 온되고, 상기 제2트랜지스터가 턴 오프되는 동안, 상기 제1커패시터의 일단으로 제 n 번째 데이터 전압이 인가되고, 상기 제1커패시터의 타단인 제1노드의 전압이 고전위 전원 전압과 상기 구동 트랜지스터의 문턱 전압의 합까지 증가하며, 상기 제2커패시터의 일단으로 상기 제어 신호가 하이 레벨 전압으로 인가되는 단계;

상기 제1 및 제2 트랜지스터가 턴 오프되는 동안, 상기 제1커패시터의 일단으로 상기 제 n 번째 데이터 전압 이후의 데이터 전압이 연속하여 인가되며, 상기 제어 신호가 상기 하이 레벨 전압에서 상기 로우 레벨 전압으로 변하는 단계; 및

상기 제1트랜지스터가 턴 오프되고, 상기 제2트랜지스터가 턴 온되는 동안, 상기 제1커패시터의 일단으로 기준 전압이 인가되고, 상기 유기 발광 다이오드가 발광하는 단계를 포함하는 유기 발광 다이오드 표시장치의 구동 방법.

청구항 11

제 10 항에 있어서,

상기 제1트랜지스터는 스캔 라인을 통해 인가되는 스캔 신호에 의해 턴 온되고,

상기 제2트랜지스터는 발광 제어 라인을 통해 인가되는 발광 제어 신호에 의해 턴 온 되는 것을 특징으로 하는 유기 발광 다이오드 표시장치의 구동 방법.

청구항 12

제 11 항에 있어서,

상기 스캔 신호는 제 n 번째 스캔 신호이며,

상기 제어 신호는 제 $(n+1)$ 번째 스캔 신호의 반전 신호인 것을 특징으로 하는 유기 발광 다이오드 표시장치의 구동 방법.

명세서

기술분야

[0001] 본 발명은 표시장치에 관한 것으로서, 보다 구체적으로 유기 발광 다이오드 표시장치 및 그 구동 방법에 관한 것이다.

배경기술

[0002] 정보화 사회가 발전함에 따라 디스플레이 분야에 대한 요구도 다양한 형태로 증가하고 있으며, 이에 부응하여 박형화, 경량화, 소비 전력 저감화 등의 특징을 지닌 여러 평판 표시 장치(Flat Panel Display Device), 예를 들어, 액정표시장치(Liquid Crystal Display Device), 플라즈마표시장치(Plasma Display Panel Device), 유기 발광 다이오드 표시장치(Organic Light Emitting Diode Display Device) 등이 연구되고 있다.

[0003] 특히, 최근에 연구가 활발히 진행되고 있는 유기 발광 다이오드 표시장치는 각 화소마다 다양한 크기의 데이터 전압(Vdata)을 인가하여 상이한 계조를 표시함에 따라 영상을 표시할 수 있다.

[0004] 이를 위해, 각 화소는 전류 제어 소자인 유기 발광 다이오드 및 구동 트랜지스터 및 하나 이상의 커패시터 등을 포함하고 있다. 특히, 유기 발광 다이오드에 흐르는 전류는 구동 트랜지스터에 의해 제어되며, 구동 트랜지스터의 문턱 전압 편차 및 각종 파라미터에 의해 유기 발광 다이오드에 흐르는 전류량이 변화되고, 이에 따라 화면의 휘도 불균일이 초래되는 문제점이 있었다.

[0005] 그러나, 구동 트랜지스터의 문턱 전압 편차는 구동 트랜지스터의 제조 공정 변수에 따라 구동 트랜지스터의 특성이 변화하게 되어 발생하며, 이러한 문제점을 해결하기 위하여 화소들 각각에 문턱 전압 편차를 보상하기 위해 복수의 트랜지스터 및 커패시터를 포함하는 보상 회로를 통해 해결하는 것이 일반적이다.

[0006] 한편, 최근에는 소비자의 고화질에 대한 기대가 높아짐에 따라 고해상도 유기 발광 다이오드 표시장치의 필요성이 대두되고 있다. 이를 위해, 보상 회로는 고해상도를 위해 단위 면적당 보다 많은 화소를 집적해야 하므로, 문턱 전압 편차를 보상하는 기능 이외에 트랜지스터, 커패시터 및 배선들의 개수를 줄이는 것이 필요하다.

[0007] 또한, 다른 각종 파라미터에 의해 유기 발광 다이오드에 흐르는 전류량의 불균일에 따른 화질 저하가 초래되므로, 전원 전압 등의 파라미터에 의한 전류량의 변화를 보상하는 것이 필요하다.

발명의 내용

해결하려는 과제

[0008] 본 발명은 상술한 문제점을 해결하기 위한 것으로서, 문턱 전압 편차 보상이 가능하며, 고해상도에 적합한 유기 발광 다이오드 표시장치 및 그 구동 방법을 제공하는 것을 기술적 과제로 한다.

과제의 해결 수단

[0009] 상술한 목적을 달성하기 위한 본 발명의 일 측면에 따른 유기 발광 다이오드 표시장치는 데이터 라인 및 제1노드 사이에 연결되며, 상기 데이터 라인을 통해 공급되는 데이터 전압 또는 기준 전압이 인가되는 제1커패시터; 상기 제1노드와 제2노드에 연결되며, 스캔 신호에 따라 상기 제1노드와 상기 제2노드를 연결하는 제1트랜지스터; 저전위 전원 전압 단자 및 제3노드 사이에 연결되는 유기 발광 다이오드; 상기 제2노드 및 상기 제3노드에 연결되며, 상기 유기 발광 다이오드의 발광을 제어하는 제2트랜지스터; 게이트 전극 및 드레인 전극이 각각 상기 제1노드 및 상기 제2노드에 연결되고, 소스 전극이 고전위 전원 전압 단자와 연결되는 구동 트랜지스터; 및 일단으로 제어 신호가 인가되고, 타단은 상기 제1노드와 연결되는 제2커패시터를 포함한다.

[0010] 상술한 목적을 달성하기 위한 본 발명의 다른 측면에 따른 유기 발광 다이오드 표시장치 구동 방법은 제1 및 제2 트랜지스터, 구동 트랜지스터, 제1 및 제2 커패시터 및 유기 발광 다이오드를 포함하는 유기 발광 다이오드 표시장치 구동 방법으로서, 상기 제1 및 제2 트랜지스터가 턴 온 되는 동안, 상기 구동 트랜지스터의 게이트 전

극인 제1노드와 상기 구동 트랜지스터의 드레인 전극인 제2노드가 연결되고, 상기 유기 발광 다이오드의 애노드 전극인 제3노드와 상기 제2노드가 연결되며, 상기 제1노드와 연결되는 상기 제2커패시터의 일단으로 제어 신호가 로우 레벨 전압으로 인가되는 단계; 상기 제1트랜지스터가 턴 온 되고, 상기 제2트랜지스터가 턴 오프 되는 동안, 상기 제1커패시터의 일단으로 제n번째 데이터 전압이 인가되고, 상기 제1커패시터의 타단인 제1노드의 전압이 고전위 전원 전압과 상기 구동 트랜지스터의 문턱 전압의 합까지 증가하며, 상기 제2커패시터의 일단으로 상기 제어 신호가 하이 레벨 전압으로 인가되는 단계; 상기 제1 및 제2 트랜지스터가 턴 오프 되는 동안, 상기 제1커패시터의 일단으로 상기 제n번째 데이터 전압 이후의 데이터 전압이 연속하여 인가되며, 상기 제어 신호가 상기 하이 레벨 전압에서 상기 로우 레벨 전압으로 변하는 단계; 및 상기 제1트랜지스터가 턴 오프 되고, 상기 제2트랜지스터가 턴 온 되는 동안, 상기 제1커패시터의 일단으로 기준 전압이 인가되고, 상기 유기 발광 다이오드가 발광하는 단계를 포함한다.

발명의 효과

[0011] 본 발명의 실시예들에 따르면, 구동 트랜지스터의 동작 상태에 따른 문턱 전압, 고전위 전원 전압 및 저전위 전원 전압의 편차를 보상함으로써, 유기 발광 다이오드에 흐르는 전류를 일정하게 유지하여 화질 저하를 방지할 수 있는 효과가 있다.

[0012] 또한, 본 발명의 실시예들에 따르면 보상 회로를 구성하는 트랜지스터의 개수가 적으며, 제2커패시터로 별도의 라인을 통한 정전압이 인가되는 것이 아니라, 다른 스캔 신호가 인가됨으로써, 고해상도에 적합할 수 있도록 별도의 라인을 설계할 필요가 없이 패널의 레이아웃(Layout) 면적을 줄일 수 있는 효과가 있다.

도면의 간단한 설명

[0013] 도 1은 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치의 구성을 개략적으로 보여주는 도면;
 도 2는 도 1에 도시된 서브 픽셀의 등가 회로를 개략적으로 보여주는 도면;
 도 3은 도 2에 도시된 등가 회로에 공급되는 제어 신호들의 타이밍도;
 도 4는 도 3에 도시된 타이밍도를 구체화한 도면;
 도 5a 내지 도 5d는 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치의 구동 방법을 설명하기 위한 도면;
 도 6은 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치의 전류 분해능을 설명하기 위한 도면; 및
 도 7 내지 도 9는 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치의 문턱 전압 편차, 고전위 전원 전압 및 저전위 전원 전압에 따른 전류의 변화를 설명하기 위한 도면.

발명을 실시하기 위한 구체적인 내용

[0014] 이하, 첨부되는 도면들을 참고하여 본 발명의 실시예들에 대해 상세히 설명하기로 한다.

[0015] 도 1은 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치의 구성을 개략적으로 보여주는 도면이다.

[0016] 도 1에 도시된 바와 같이, 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치(100)는 패널(110), 타이밍 제어부(120), 스캔 구동부(130) 및 데이터 구동부(140)를 포함한다.

[0017] 패널(100)은 매트릭스 형태로 배치된 서브 픽셀들(SP)을 포함한다. 패널에 포함된 서브 픽셀들(SP)은 스캔 구동부(120)로부터 다수의 스캔 라인들(SL1~SLm)을 통해 공급되는 스캔 신호와 데이터 구동부(130)로부터 다수의 데이터 라인들(DL1~DLn)을 통해 공급되는 데이터 신호에 의해 발광한다. 이를 위해, 하나의 서브 픽셀에는 유기 발광 다이오드와 이를 구동하기 위한 다수의 트랜지스터 및 커패시터가 형성되어 있다. 이러한 서브 픽셀(SP)의 세부 구성에 대해서는 도 2에서 자세히 살펴보기로 한다.

[0018] 타이밍 제어부(120)는 외부로부터 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 데이터 인에이블 신호(DE), 클럭 신호(CLK), 영상 신호를 공급받는다. 또한, 타이밍 제어부(120)는 외부로부터 입력되는 영상 신호를 프레임 단위로 정렬하여 디지털 형태의 영상 데이터(R, G, B)를 생성한다.

[0019] 예를 들어, 타이밍 제어부(120)는 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 데이터 인에이블 신호(DE), 클럭 신호(CLK) 등의 타이밍 신호를 이용하여 스캔 구동부(130) 및 데이터 구동부(140)의 동작 타이밍을 제어한다.

다. 이를 위해, 타이밍 제어부(120)는 스캔 구동부(130)의 동작 타이밍을 제어하기 위한 게이트 제어 신호(GCS)와 데이터 구동부(140)의 동작 타이밍을 제어하기 위한 데이터 제어 신호(DCS)를 생성한다.

- [0020] 스캔 구동부(120)는 타이밍 제어부(120)로부터 공급되는 게이트 제어 신호(GCS)에 따라 패널(100)에 포함된 서브 픽셀들(SP)에 포함된 트랜지스터들이 동작 가능하도록 스캔 신호(Scan)를 생성하고, 생성된 스캔 신호(Scan)를 스캔 라인들(SL)을 통해 패널(100)로 공급한다. 또한, 스캔 구동부(120)는 스캔 신호의 일종으로 발광 제어 신호(Em)를 생성하고, 생성된 발광 제어 신호(Em)를 발광 제어 라인들(미도시)을 통해 패널(100)로 공급한다.
- [0021] 데이터 구동부(130)는 타이밍 제어부(120)로부터 공급되는 디지털 형태의 영상 데이터(R, G, B) 및 데이터 제어 신호(DCS)를 이용하여 생성하고, 생성된 데이터 신호를 데이터 라인들(DL)을 통해 패널(100)로 공급한다.
- [0022] 이하에서는 서브 픽셀의 세부 구성에 대해서 도 1 및 도 2를 참조하여 자세히 살펴보기로 한다.
- [0023] 도 2는 도 1에 도시된 서브 픽셀의 등가 회로를 개략적으로 보여주는 도면이다.
- [0024] 도 2에 도시된 바와 같이, 각 서브 픽셀(SP)은 제1 내지 제2 트랜지스터(T1, T2)와 구동 트랜지스터(Tdr), 제1 내지 제2 커패시터(C1, C2) 및 유기 발광 다이오드(OLED)를 포함할 수 있다.
- [0025] 제1 내지 제2 트랜지스터(T1, T2) 및 구동 트랜지스터(Tdr)는 도 2에 도시된 바와 같이 PMOS 타입의 트랜지스터가 적용되어 있으나, 다른 실시예로 NMOS 타입의 트랜지스터도 가능하며, 이 경우 PMOS 타입의 트랜지스터를 턴 온 시키는 전압은 NMOS 타입의 트랜지스터를 턴 온 시키는 전압과 반대 극성을 갖는다.
- [0026] 먼저, 제1커패시터(C1)의 일단으로 데이터 전압(Vdata) 또는 기준 전압(Ref)이 인가되고, 타단은 구동 트랜지스터(Tdr)의 게이트 전극인 제1노드(N1)와 연결된다.
- [0027] 예를 들어, 데이터 라인(DL)을 통해 데이터 전압(Vdata) 또는 기준 전압(Ref)이 제1커패시터(C1)의 일단으로 인가되며, 제1커패시터(C1)에는 제1노드(N1) 전압과 데이터 전압(Vdata)의 차이만큼의 전압이 저장될 수 있다.
- [0028] 여기서, 기준 전압(Ref)은 일정 크기의 직류 전압이며, 데이터 전압(Vdata)은 1 수평 주기(1H)마다 서로 다른 연속된 전압일 수 있으며, 기준 전압(Ref)은 일정한 크기의 직류 전압일 수 있다. 예를 들어, 제1커패시터(C1)의 일단으로 1 수평 주기(1H) 동안 제(n-1)번째 데이터 전압(Vdata[n-1])이 인가되는 경우, 다음 1 수평 주기(1H)에는 제n번째 데이터 전압(Vdata[n])이 인가되고, 계속해서 1 수평 주기마다 다음 번째 데이터 전압이 연속하여 인가될 수 있다.
- [0029] 다음으로, 제1트랜지스터(T1)의 게이트 전극으로 스캔 신호(Scan[n])가 인가된다. 또한, 제1트랜지스터(T1)의 소스 전극은 제1노드(N1)와 연결되며, 드레인 전극은 구동 트랜지스터(Tdr)의 드레인 전극인 제2노드(N2)와 연결된다. 여기서, 스캔 신호(Scan[n])는 복수의 스캔 라인들 중 제n번째 스캔 라인을 통해 인가되는 제n번째 스캔 신호일 수 있다.
- [0030] 따라서, 제1트랜지스터(T1)는 스캔 라인(SL)을 통해 공급되는 스캔 신호(Scan[n])에 따라 동작이 제어될 수 있다. 예를 들어, 제1트랜지스터(T1)는 스캔 신호(Scan[n])에 따라 턴 온 되어, 제1노드(N1)와 제2노드(N2)를 연결한다. 만일, 제2트랜지스터(T2)가 턴 온 되어 제2노드(N2)와 제3노드(N3)도 연결되는 경우, 제1노드(N1)인 구동 트랜지스터(Tdr)의 게이트 전극의 전압은 유기 발광 다이오드(OLED)의 애노드 전극 전압으로 초기화 될 수 있다.
- [0031] 다음으로, 제2트랜지스터(T2)의 게이트 전극으로 발광 제어 신호(Em)가 인가된다. 또한, 제2트랜지스터(T2)의 소스 전극은 제2노드(N2)와 연결되며, 드레인 전극은 유기 발광 다이오드(OLED)의 애노드 전극인 제3노드(N3)와 연결된다.
- [0032] 따라서, 제2트랜지스터(T2)는 발광 제어 라인(미도시)을 통해 공급되는 발광 제어 신호(Em[n])에 따라 동작이 제어될 수 있다. 예를 들어, 제2트랜지스터(T2)는 발광 제어 신호(Em[n])에 따라 턴 온 되어, 제2노드(N2)와 제3노드(N3)를 연결한다.
- [0033] 따라서, 유기 발광 다이오드(OLED)는 제2트랜지스터(T2)에 의해 발광이 제어된다. 예를 들어, 제2트랜지스터(T2)가 턴 오프 되어 제2노드(N2)와 제3노드(N3)의 연결이 끊기면, 유기 발광 다이오드(OLED)의 발광이 오프 상태를 유지하고, 제2트랜지스터(T2)가 턴 온 되어 제2노드(N2)와 제3노드(N3)가 연결되면, 유기 발광 다이오드(OLED)가 발광하게 된다.

- [0034] 다음으로, 제2커패시터(C2)의 일단으로 제어 신호(C[n])가 인가되며, 타단은 제1트랜지스터(T1)의 소스 전극인 제1노드(N1)와 연결된다. 여기서, 제어 신호(C[n])는 제(n+1)번째 스캔 신호의 반전 신호일 수 있다. 한편, 제어 신호(C[n]) 대신에 전원 전압(VDD, VSS)이 대신 인가될 수 있으며, 다른 정전압이 인가될 수 있다.
- [0035] 다음으로, 구동 트랜지스터(Tdr)의 게이트 전극은 제1노드(N1)와 연결되며, 소스 전극으로 고전위 전원 전압(VDD)이 인가되고, 드레인 전극은 제1트랜지스터(T1)의 드레인 전극이며, 제2트랜지스터(T2)의 소스 전극인 제2노드(N2)와 연결된다.
- [0036] 예를 들어, 제1트랜지스터(T1)이 턴 오프 되어 제1노드(N1)와 제2노드(N2)가 연결되지 않고, 제2트랜지스터(T2)가 턴 온 되어 제2노드(N2)와 제3노드(N3)가 연결되는 경우, 구동 트랜지스터(Tdr)는 게이트 전극인 제1노드(N1)의 전압에 따라 유기 발광 다이오드(OLED)에 흐르는 전류량이 조절될 수 있다. 이 경우, 유기 발광 다이오드(OLED)에 흐르는 전류량은 구동 트랜지스터(Tdr)의 소스 전극과 게이트 전극 사이의 전압(Vsg)과 구동 트랜지스터(Tdr)의 문턱 전압(Vth)의 합(Vsg+Vth)에 의해 결정되며, 보상 회로에 의해 최종적으로 데이터 전압(Vdata)과 기준 전압(Ref)에 의해 결정될 수 있다.
- [0037] 따라서, 유기 발광 다이오드(OLED)에 흐르는 전류의 양은 데이터 전압(Vdata)의 크기에 비례한다. 따라서, 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치는 각 서브 픽셀(SP)마다 다양한 크기의 데이터 전압(Vdata)을 인가하여 상이한 계조를 표시함에 따라 영상을 디스플레이 한다.
- [0038] 다음으로, 유기 발광 다이오드(OLED)의 애노드 전극은 제2트랜지스터(T2)의 드레인 전극인 제3노드(N3)와 연결되고, 캐소드 전극으로 저전위 전원 전압(VSS)이 인가된다.
- [0039] 이하에서는 도 3 및 도 5a 내지 도 5d를 참조하여 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치에 포함된 각 서브 픽셀의 동작을 자세히 살펴보기로 한다.
- [0040] 도 3은 도 2에 도시된 등가 회로에 공급되는 제어 신호들의 타이밍도이고, 도 5a 내지 도 5d는 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치의 구동 방법을 설명하기 위한 도면이다.
- [0041] 도 3에 도시된 바와 같이, 본 발명의 실시예들에 따른 유기 발광 다이오드 표시 장치는 스캔(Scan) 기간과 발광(Emission) 기간으로 구분되어 동작하며, 스캔(Scan) 기간은 초기화(Initial) 기간(t1), 샘플링(Sampling) 기간(t2) 및 홀딩(Holding) 기간(t3)을 포함할 수 있다.
- [0042] 먼저, 초기화(Initial) 기간(t1) 동안에, 도 3에 도시된 바와 같이 로우 레벨의 스캔 신호(Scan[n]), 발광 제어 신호(Em[n]) 및 제어 신호(C[n])가 인가된다.
- [0043] 이에 따라, 도 5a에 도시된 바와 같이, 제1트랜지스터(T1)는 로우 레벨의 스캔 신호(Scan[n])에 의해 턴 온 되고, 제2트랜지스터(T2)는 로우 레벨의 발광 제어 신호(Em[n])에 의해 턴 온 된다. 또한, 제1커패시터(C1)의 일단으로 데이터 라인을 통해 제(n-1)번째 데이터 전압(Vdata[n-1])이 인가되며, 제2커패시터(C2)의 일단으로 제어 신호(C[n])로서 로우 레벨 전압(VGL)이 인가된다.
- [0044] 결국, 초기화 기간(t1) 동안, 제2노드(N2)는 제3노드(N3)와 연결되고, 제1노드(N1)는 제2노드(N2)와 연결되어, 구동 트랜지스터(Tdr)의 게이트 전극인 제1노드(N1)는 제3노드(N3) 전압인 유기 발광 다이오드(OLED)의 애노드 전극 전압으로 초기화 된다.
- [0045] 예를 들어, 초기화 기간(t1) 동안, 제1 및 제2 트랜지스터(T1, T2)가 턴 온 됨에 따라 제1노드(N1)와 저전위 전원 전압(VSS) 단자 사이에 전류 패스가 형성되어, 제1노드(N1)는 유기 발광 다이오드(OLED)의 애노드 전극 전압인 제3노드 전압으로 초기화 될 수 있다.
- [0046] 여기서, 유기 발광 다이오드(OLED)의 애노드 전극 전압은 유기 발광 다이오드에 흐르는 전류(Ioled)가 피크일 때의 전압보다 낮은 전압일 수 있다. 예를 들어, 유기 발광 다이오드에 흐르는 전류(Ioled)가 1μA일 때 전압이 4~5V인 경우, 초기화 기간(t1) 동안에는 4~5V보다 낮은 3~4V의 전압으로 제3노드 전압이 초기화 될 수 있다. 이 경우, 유기 발광 다이오드(OLED)에 전류가 비록 흐르지만 유기 발광 다이오드(OLED)의 기생 커패시턴스 성분에 의해 일정한 전압인 유기 발광 다이오드(OLED)의 애노드 전극 전압으로 초기화 될 수 있다. 또한, 초기화 기간이 매우 짧기 때문에 유기 발광 다이오드(OLED)가 발광하는 것은 시청자의 눈에는 인식되지 않는다.
- [0047] 이는, 하나의 스캔 라인에 연결된 서브 픽셀에 포함된 유기 발광 다이오드(OLED)는 해당 스캔 라인 대응되는 데이터 전압에 의해 발광되어야 하므로, 제n번째 스캔 라인에 연결된 서브 픽셀에 포함된 제1커패시터(C1)에 인가되는 제(n-1)번째 데이터 전압(Vdata[n-1])으로 인한 제1노드(N1) 전압을 제3노드(N3) 전압으로 초기화 시키기

위해서이다.

- [0048] 다음으로, 샘플링(Sampling) 기간(t_2) 동안에, 도 3에 도시된 바와 같이 로우 레벨의 스캔 신호(Scan[n]) 및 하이 레벨의 제어 신호(C[n])가 인가되며, 로우 레벨에서 하이 레벨로 변하는 발광 제어 신호(Em[n])가 인가된다.
- [0049] 이에 따라, 도 5b에 도시된 바와 같이, 제1트랜지스터(T_1)는 로우 레벨의 스캔 신호(Scan[n])에 의해 턴 온 되고, 제2트랜지스터(T_2)는 턴 온 상태에서 하이 레벨의 발광 제어 신호(Em[n])에 의해 턴 오프 된다. 또한, 제1커패시터(C_1)의 일단으로 데이터 라인을 통해 제n번째 데이터 전압(Vdata[n])이 인가되며, 제2커패시터(C_2)의 일단으로 제어 신호(C[n])로서 하이 레벨 전압(VGH)이 인가된다.
- [0050] 결국, 샘플링 기간(t_2) 동안, 제1노드(N_1)는 제2노드(N_2)와 연결되어, 구동 트랜지스터(T_{dr})의 게이트 전극인 제1노드(N_1) 전압은 고전위 전원 전압(VDD)과 구동 트랜지스터(T_{dr})의 문턱 전압(V_{th})의 합(VDD+ V_{th})까지 상승한다. 또한, 제1커패시터(C_1)의 일단에는 제n번째 데이터 전압(Vdata[n])이 인가되어, 제1커패시터(C_1)에는 제n번째 데이터 전압(Vdata[n])과 제1노드(N_1) 전압(VDD+ V_{th})의 차이(Vdata[n]- VDD- V_{th})만큼의 데이터 전압이 충전된다.
- [0051] 예를 들어, 샘플링 기간(t_2) 동안, 제1트랜지스터(T_1)가 턴 온 되고, 제2트랜지스터(T_2)가 턴 오프 됨에 따라, 구동 트랜지스터(T_{dr})의 다이오드 커넥션에 의해 제1노드(N_1) 전압은 고전위 전원 전압(VDD)과 구동 트랜지스터(T_{dr})의 문턱 전압(V_{th})의 합(VDD+ V_{th})까지 상승할 수 있다. 따라서, 제1커패시터(C_1)의 양단에는 제n번째 데이터 전압(Vdata[n])과 제1노드(N_1) 전압(VDD+ V_{th})의 차이(Vdata[n]- VDD- V_{th})만큼의 데이터 전압이 저장될 수 있다. 결국, 제1커패시터(C_1)는 샘플링 기간(t_2) 동안, 데이터 전압(Vdata[n])을 저장하고, 구동 트랜지스터(T_{dr})의 문턱 전압(V_{th})을 센싱하는 역할을 수행한다.
- [0052] 한편, 다시 도 3을 참조하면, 샘플링 기간(t_2)이 처음 시작되는 시점에서 제2커패시터(C_2)의 일단에는 제어 신호(C[n])로서 로우 레벨 전압(VGL)에서 하이 레벨 전압(VGH)이 인가된다. 이 때에는, 제2트랜지스터(T_2)가 턴 온 되어 있어서, 유기 발광 다이오드(OLED)의 기생 커패시턴스 성분 때문에 제2커패시터(C_2)의 일단에 인가되는 전압이 로우 레벨 전압(VGL)에서 하이 레벨 전압(VGH)으로 변하여도 제1노드 전압은 약간 흔들릴 뿐 구동 트랜지스터(T_{dr})의 애노드 전극 전압으로 일정하게 유지될 수 있다.
- [0053] 또한, 제1커패시터(C_1)의 일단으로 제n번째 데이터 전압(Vdata[n])은 도 3 및 도 5b에 도시된 바와 같이, 발광 제어 신호(Em[n])가 로우 레벨(L)에서 하이 레벨(H)로 변하기 전에 인가될 수 있다. 이는, 제2트랜지스터(T_2)가 턴 오프 되기 전에 인가함으로써, 데이터 전압이 인가되더라도 제1노드(N_1) 전압은 약간만 흔들릴 뿐 유기 발광 다이오드(OLED)의 애노드 전극 전압을 유지하기 때문이다. 다시 말해, 제2트랜지스터(T_2)가 턴 오프 된 후 데이터 전압이 인가되면, 인가된 데이터 전압에 의해서 제1노드(N_1) 전압이 크게 흔들리게 되며, 이에 따라 샘플링 기간 동안 제1노드의 전압이 고전위 전원 전압(VDD)과 구동 트랜지스터(T_{dr})의 문턱 전압(V_{th})의 합(VDD+ V_{th})보다 더 크게 증가할 수 도 있기 때문에 이를 사전에 방지하기 위해서이다.
- [0054] 다음으로, 홀딩(Holding) 기간(t_3) 동안에, 도 3에 도시된 바와 같이 하이 레벨의 스캔 신호(Scan[n]) 및 발광 제어 신호(Em[n])가 인가되고, 하이 레벨에서 로우 레벨로 변하는 제어 신호(C[n])가 인가된다.
- [0055] 이에 따라, 도 5c에 도시된 바와 같이, 제1 및 제2트랜지스터(T_1 , T_2)는 하이 레벨의 스캔 신호 및 발광 제어 신호(Scan[n], Em[n])에 의해 턴 오프 된다. 또한, 제1커패시터(C_1)의 일단으로 데이터 라인을 통해 제n번째 데이터 전압(Vdata[n]) 이후의 데이터 전압(Vdata[n+1], Vdata[n+2], ...등)이 연속하여 인가되며, 제2커패시터(C_2)의 일단으로 제어 신호(C[n])로서 하이 레벨 전압(VGH)이 인가되다가 로우 레벨 전압(VGL)으로 상승된 전압이 인가된다.
- [0056] 여기서, 제2커패시터(C_2)의 일단의 전압이 하이 레벨 전압에서 로우 레벨 전압으로 변하는 경우, 구동 트랜지스터(T_{dr})의 게이트 전극인 제1노드(N_1)의 전압이 감소되어, 발광 시간(t_4)에 유기 발광 다이오드에 흐르는 전류(Ioled)가 유기 발광 다이오드의 발광에 필요한 적절 전류 레벨보다 크게 증가할 수 있다.
- [0057] 일 실시예에 있어서, 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치는 제1커패시터 및 제2커패시터의 정전 용량 비율을 조절하여 유기 발광 다이오드에 흐르는 전류(Ioled)를 적절 전류 레벨로 조절할 수 있다. 이는, 제1커패시터(C_1)와 제2커패시터(C_2)가 직렬로 연결되어 있기 때문에, 제1노드(N_1) 전압은 제1커패시터(C_1)의 일단 및 제2커패시터(C_2)의 일단에 인가되는 전압과 각 커패시터의 정전 용량 비율에 따라 결정되기 때문이다.
- [0058] 한편, 제1커패시터(C_1)의 일단으로 제n번째 데이터 전압(Vdata[n])은 도 3 및 도 5c에 도시된 바와 같이, 스캔

신호(Scan[n])가 로우 레벨에서 하이 레벨로 변환 시점 이후까지 인가될 수 있다. 이는, 제1커패시터(C1)에 저장되는 데이터 전압을 일정하게 유지하기 위해서 제1트랜지스터(T1)가 턴 오프 되기 전까지 제1커패시터(C1)의 일단으로 인가되는 전압이 제n번째 데이터 전압(Vdata[n])으로 유지되어야 하기 때문이다.

[0059] 결국, 홀딩 기간(t3) 동안에는 제2트랜지스터(T2)가 턴 오프 상태를 유지하므로, 유기 발광 다이오드(OLED)는 발광하지 않고 오프 상태를 유지하고 있으며, 제1트랜지스터(T1)는 턴 오프 되어 제1노드(N1)와 제2노드(N2)의 연결이 끊기게 된다. 또한, 제1커패시터(C1)의 일단으로 제n번째 데이터 전압(Vdata[n])이후의 데이터 전압(Vdata[n+1], Vdata[n+2], ...등)이 연속적으로 인가됨에 따라, 제1커패시터(C1)의 타단인 제1노드(N1) 전압은 계속해서 변화된다. 그러나, 제1커패시터(C1) 양단에 저장되는 전압은 샘플링 기간(t2) 동안 제1커패시터에 저장된 전압인 “Vdata[n]-VDD-Vth” 만큼의 전압이 홀딩 기간(t3)에도 일정하게 유지된다.

[0060] 한편, 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치에 포함된 유기 발광 다이오드는 매 프레임마다 각각의 스캔 라인의 샘플링이 완료된 후 발광을 시작하는 것이 아니라, 모든 스캔 라인들의 샘플링이 순차적으로 완료될 때까지 홀딩 기간을 유지하다가, 모든 스캔 라인들의 샘플링이 완료된 후 한번에 발광을 시작한다.

[0061] 다시 말해, 모든 스캔 라인들을 스캔한 후 한꺼번에 발광을 하는 것으로 도 4를 참조하여 좀 더 자세히 살펴보기로 한다.

[0062] 도 4는 도 3에 도시된 타이밍도를 구체화한 도면으로, 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치의 스캔 라인들의 개수가 m개라고 가정하면, 제1번째, 제n번째 및 제m번째 스캔 라인 각각에는 스캔 신호로서 Scan[1], Scan[n] 및 Scna[m]이 인가되며, 각각의 스캔 라인과 교차하는 하나의 데이터 라인으로 제1번째 데이터 전압(Vdata[1])부터 제m번째 데이터 전압(Vdata[m])까지 인가되는 것을 알 수 있다.

[0063] 여기서, 데이터 전압들이 인가되는 스캔(Scan) 기간에는 각 스캔 라인 별로 초기화(Initial) 기간, 샘플링(Sampling) 기간, 홀딩(Holding) 기간을 포함할 수 있다.

[0064] 따라서, 각 스캔 라인별로 해당 데이터 전압의 샘플링이 이루어진 후 홀딩 기간을 유지하다가, 최종적으로 발광 제어 신호(Em)에 의해 각각의 서브 픽셀에 포함된 제2트랜지스터가 동시에 턴 온 되면서, 제2트랜지스터에 연결된 유기 발광 다이오드(OLED)가 발광을 동시에 시작하는 것이다.

[0065] 다음으로, 발광(Emission) 기간(t4) 동안에, 도 3에 도시된 바와 같이 하이 레벨의 스캔 신호(Scan[n])가 인가되고, 로우 레벨의 제어 신호(C[n]) 및 발광 제어 신호(Em[n])가 인가된다.

[0066] 이에 따라, 도 5d에 도시된 바와 같이, 제1트랜지스터(T1)는 하이 레벨의 스캔 신호(Scan[n])에 의해 턴 오프 상태를 유지하고, 제2트랜지스터(T2)는 로우 레벨의 발광 제어 신호(Em[n])에 의해 턴 온 된다. 또한, 제1커패시터(C1)의 일단으로 데이터 라인을 통해 직류의 기준 전압(Ref)이 인가되며, 제2커패시터(C2)의 일단으로 제어 신호(C[n])로서 로우 레벨 전압(VGL)이 인가된다.

[0067] 결국, 발광 기간(t4) 동안에는 제1트랜지스터(T1)가 턴 오프 되어 제1노드(N1)와 제2노드(N2)의 연결이 끊어지게 되고, 제2트랜지스터(T2)가 턴 온 되어 제2노드(N2)와 제3노드(N3)가 연결됨으로써 유기 발광 다이오드(OLED)가 발광을 시작한다.

[0068] 따라서, 유기 발광 다이오드(OLED)에 흐르는 전류(Ioled)는 구동 트랜지스터(Tdr)에 흐르는 전류에 의하여 결정될 수 있으며, 구동 트랜지스터의 흐르는 전류는 구동 트랜지스터의 게이트 전극과 소스 전극간의 전압(Vgs) 및 구동 트랜지스터의 문턱 전압(Vth)에 의해 결정되며, 아래의 수학식 1과 같이 정의될 수 있다. 한편, 발광 기간(t4) 동안, 제1커패시터(C1)의 일단으로 기준 전압(Ref)이 인가됨에 따라 제1노드(N1) 전압 또한 변하게 된다. 그러나, 제1커패시터(C1) 양단에 저장된 전압이 일정하게 유지되며, 제1커패시터 및 제2커패시터의 정전 용량(c1, c2) 비율에 의하여 결정되기 때문에, 제1노드(N1)인 구동 트랜지스터(Tdr)의 게이트 전극의 전압은 “ $\{c1/(c1 + c2)\}(Ref - Vdata[n]) + \{c2/(c1 + c2)\}(VGL - VGH) + VDD + Vth$ ” 가 될 수 있다.

수학식 1

$$\begin{aligned}
 I_{oled} &= K \times (V_{gs} - V_{th})^2 \\
 &= K \times (V_{sg} + V_{th})^2 \\
 &= K \times [V_{DD} - \{c1/(c1 + c2)\}(Ref - V_{data}[n]) - \{c2/(c1 + c2)\}(V_{GL} \\
 &\quad - V_{GH}) - V_{DD} - V_{th} + V_{th}]^2 \\
 &= K \times [\{c1/(c1 + c2)\}(V_{data}[n] - Ref) - a]^2
 \end{aligned}$$

[0069]

[0070]

여기서, “K”는 비례 상수로서 구동 트랜지스터(Tdr)의 구조와 물리적 특성에 의해 결정되는 값으로, 구동 트랜지스터(Tdr)의 이동도(mobility) 및 구동 트랜지스터(Tdr)의 채널 폭(W)과 채널 길이(L)의]비인 “W/L” 등에 의해서 결정될 수 있다. 또한, “a”는 제2커패시터(C1)의 일단으로 인가되는 전압에 따른 제1노드의 전압 변화를 고려한 전압인 “{c2/(c1 + c2)}(V_{GL} - V_{GH})”일 수 있으며, 제1커패시터 및 제2커패시터의 정전 용량 비율을 조절함으로써 “a”에 의한 영향을 최소화 할 수 있다. 한편, 구동 트랜지스터(Tdr)의 문턱 전압(V_{th})은 항상 일정한 값을 갖는 것이 아니라, 구동 트랜지스터(Tdr)의 동작 상태에 따라 편차가 발생할 수 있다.

[0071]

다시 말해, 수학식 1을 살펴보면, 본 발명의 실시예들에 따른 유기 발광 다이오드 표시 장치는 발광 기간(t₄) 동안 유기 발광 다이오드(OLED)에 흐르는 전류(I_{oled})가 구동 트랜지스터(Tdr)의 문턱 전압(V_{th}) 및 전원 전압(V_{DD}, V_{SS}) 등의 영향을 받지 않으며, 단지 데이터 전압(V_{data})과 기준 전압(Ref)의 차이에 의해 결정될 수 있다.

[0072]

따라서, 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치는 구동 트랜지스터의 동작 상태에 따른 문턱 전압, 고전위 전원 전압 및 저전위 전원 전압의 편차를 보상함으로써, 유기 발광 다이오드에 흐르는 전류를 일정하게 유지하여 화질 저하를 방지할 수 있다.

[0073]

또한, 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치는 보상 회로를 구성하는 트랜지스터의 개수가 적으며, 제2커패시터로 별도의 라인을 통한 정전압이 인가되는 것이 아니라, 다른 스캔 신호가 인가됨으로써, 별도의 라인을 설계할 필요가 없이 패널의 레이아웃(Layout) 면적을 줄이는 것이 가능하므로 고해상도에 적합할 수 있다.

[0074]

한편, 본 발명의 실시예들에 따른 유기 발광 다이오드 표시 장치는 수학식 1에서와 같이, 제1커패시터 및 제2커패시터의 정전 용량(c1, c2)의 비율에 의해서 유기 발광 다이오드(OLED)에 흐르는 전류(I_{oled})가 결정될 수 있다.

[0075]

이는, 홀딩 기간(t₃) 및 발광 기간(t₄)에 제1커패시터 및 제2커패시터가 직렬로 연결되어 있기 때문이다.

[0076]

다른 실시예에 있어서, 제2커패시터가 제1노드(N1)가 아닌 제2노드(N2)에 연결되어 있다면, 제1커패시터 및 제2커패시터의 정전 용량(c1, c2)의 비율은 유기 발광 다이오드(OLED)에 흐르는 전류(I_{oled})에 영향을 주지 않는다.

[0077]

따라서, 제1커패시터 및 제2커패시터 정전 용량의 비율이 유기 발광 다이오드(OLED)에 흐르는 전류(I_{oled})에 영향을 주는 경우, 영향을 주지 않는 경우 보다 동일한 데이터 전압에 비해 전류(I_{oled})가 적게 흐른다. 다시 말해, 제1커패시터 및 제2커패시터 정전 용량의 비율이 유기 발광 다이오드(OLED)에 흐르는 전류(I_{oled})에 영향을 주는 경우에는, 유기 발광 다이오드(OLED)에 흐르는 전류(I_{oled})가 피크일 때 그렇지 않은 경우보다 더 큰 전압이 필요하므로, 데이터 전압에 따른 유기 발광 다이오드에 흐르는 전류(I_{oled})의 분해능을 향상시킬 수 있다.

[0078]

이하에서는 유기 발광 다이오드에 흐르는 전류(I_{oled})의 분해능에 대해 도 5를 참조하여 살펴보기로 한다.

[0079]

도 6은 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치의 전류 분해능을 설명하기 위한 도면이다.

[0080]

먼저, A-type은 제2커패시터가 제1노드(N1)가 아닌 제2노드(N2)에 연결되어 있어, 제1커패시터 및 제2커패시터 정전 용량의 비율이 유기 발광 다이오드(OLED)에 흐르는 전류(I_{oled})에 영향을 주지 않으며, B-type은 제2커패

시터가 제1노드(N1)에 연결되어 있어, 유기 발광 다이오드(OLED)에 흐르는 전류(Ioled)에 영향을 주는 경우로 가정하기로 한다.

[0081] 도 6에 도시된 바와 같이, 유기 발광 다이오드(OLED)에 흐르는 전류(Ioled)의 피크가 $2.65\mu A$ 라고 하면, A-type의 경우 5V의 데이터 전압이 필요하지만, B-type의 경우 6V의 데이터 전압이 필요하므로, B-type은 A-type에 비해 1V의 전류 분해능이 향상된 것을 알 수 있다.

[0082] 따라서, 본 발명의 실시예에 따른 유기 발광 다이오드 표시장치는 제1커패시터 및 제2커패시터의 직렬 연결에 의해 전류 분해능을 향상시킬 수 있다.

[0083] 한편, 앞에서 유기 발광 다이오드(OLED)에 흐르는 전류(Ioled)는 구동 트랜지스터(Tdr)의 문턱 전압(Vth), 고전위 전원 전압(VDD) 및 저전위 전원 전압(VSS)에 영향을 받지 않는 것으로 설명하였으나, 도 5 내지 도 7을 참조하여 이에 대해 살펴보기로 한다.

[0084] 도 7 내지 도 9는 본 발명의 실시예들에 따른 유기 발광 다이오드 표시장치의 문턱 전압 편차, 고전위 전원 전압 및 저전위 전원 전압에 따른 전류의 변화를 설명하기 위한 도면이다.

[0085] 도 7에 도시된 바와 같이, 유기 발광 다이오드(OLED)에 흐르는 전류(Ioled)의 크기는 데이터 전압(Vdata)에 비례하지만, 동일한 데이터 전압(Vdata)에서는 문턱 전압(Vth)의 편차(dVth)에 관계 없이 일정하게 유지되는 것을 알 수 있다.

[0086] 또한, 도 8에 도시된 바와 같이, 유기 발광 다이오드(OLED)에 흐르는 전류(Ioled)의 크기는 도 7과 마찬가지로 데이터 전압(Vdata)에 비례하지만, 동일한 데이터 전압(Vdata)에서는 8V ~ 10V 사이에서 고전위 전원 전압(VDD)에 관계 없이 일정하게 유지되는 것을 알 수 있다. 따라서, 본 발명의 다양한 실시예들에 따른 유기 발광 다이오드 표시장치의 고전위 전원 전압이 9V이면 $\pm 1V$ 이내에서 고전위 전원 전압의 편차 보상이 가능함을 알 수 있다.

[0087] 그리고, 도 9에 도시된 바와 같이, 유기 발광 다이오드(OLED)에 흐르는 전류(Ioled)의 크기는 도 7과 마찬가지로 데이터 전압(Vdata)에 비례하지만, 동일한 데이터 전압(Vdata)에서는 -1V ~ 1V 사이에서 저전위 전원 전압(VSS)에 관계 없이 일정하게 유지되는 것을 알 수 있다. 따라서, 본 발명의 다양한 실시예들에 따른 유기 발광 다이오드 표시장치의 저전위 전원 전압이 0V이면 $\pm 1V$ 이내에서 저전위 전원 전압의 편차 보상이 가능함을 알 수 있다.

[0088] 본 발명이 속하는 기술분야의 당업자는 상술한 본 발명이 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다.

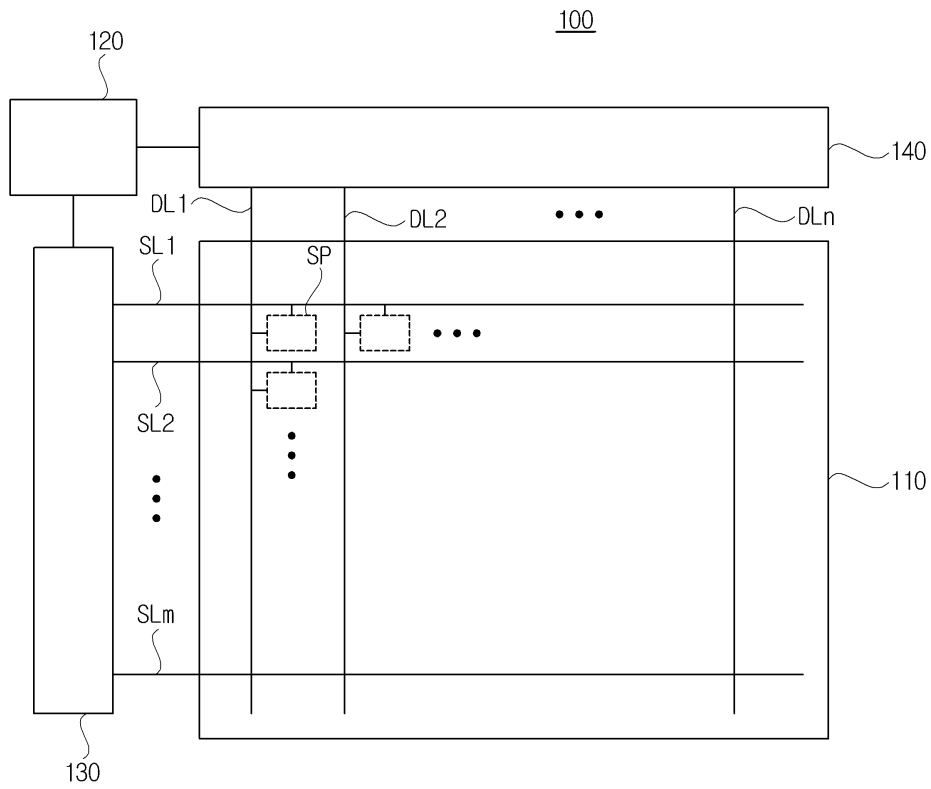
[0089] 그러므로, 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로 이해해야만 한다. 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

부호의 설명

[0090] T1, T2 : 제1 및 제2트랜지스터 C1, C2 : 제1 및 제2 커패시터
Tdr : 구동 트랜지스터 OLED : 유기 발광 다이오드

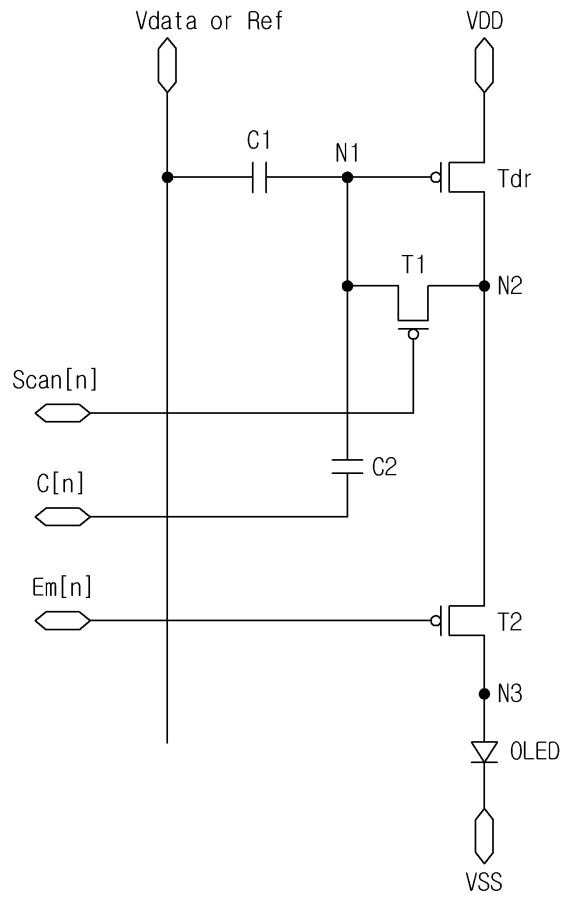
도면

도면1

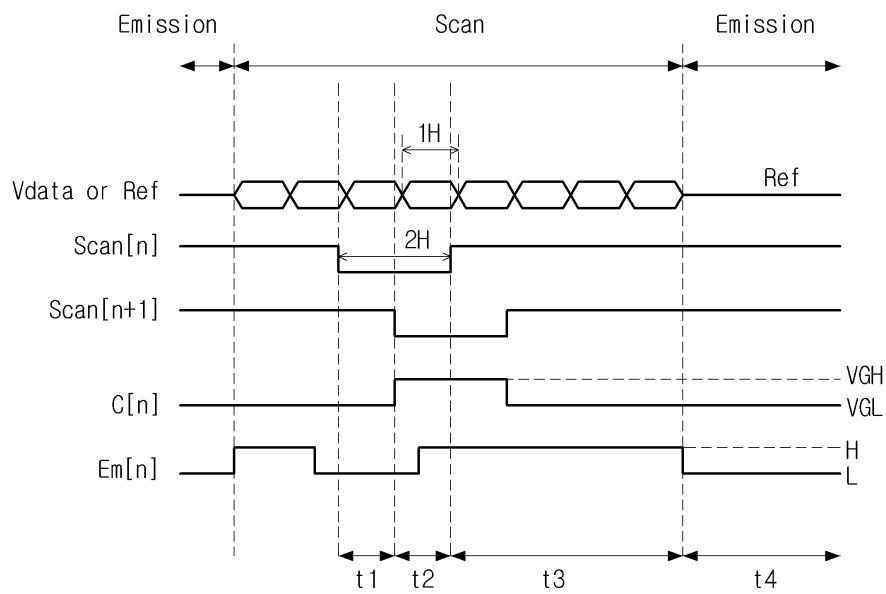


도면2

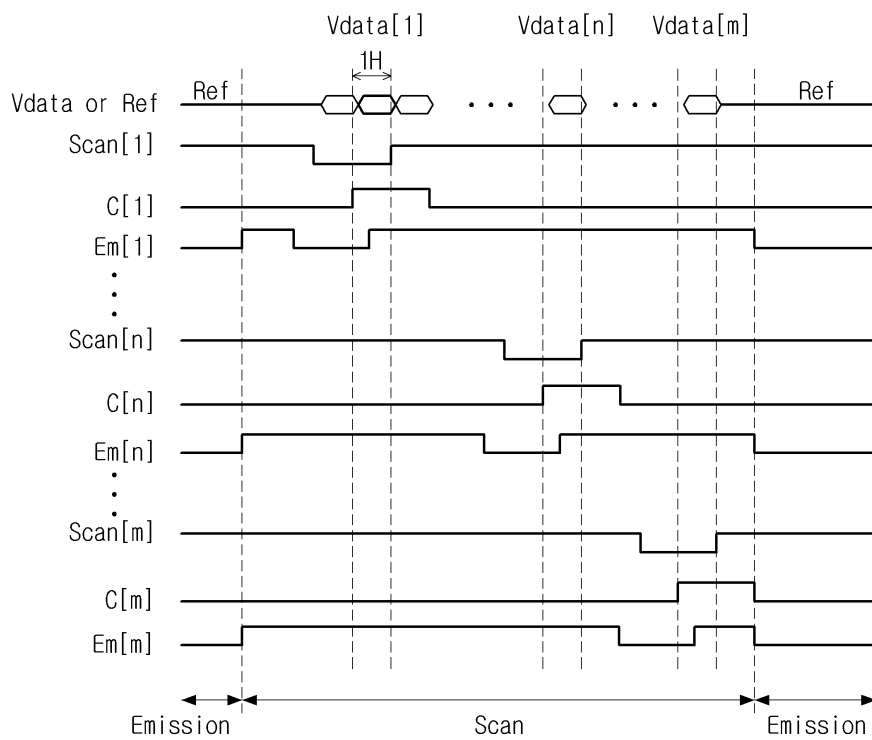
SP



도면3

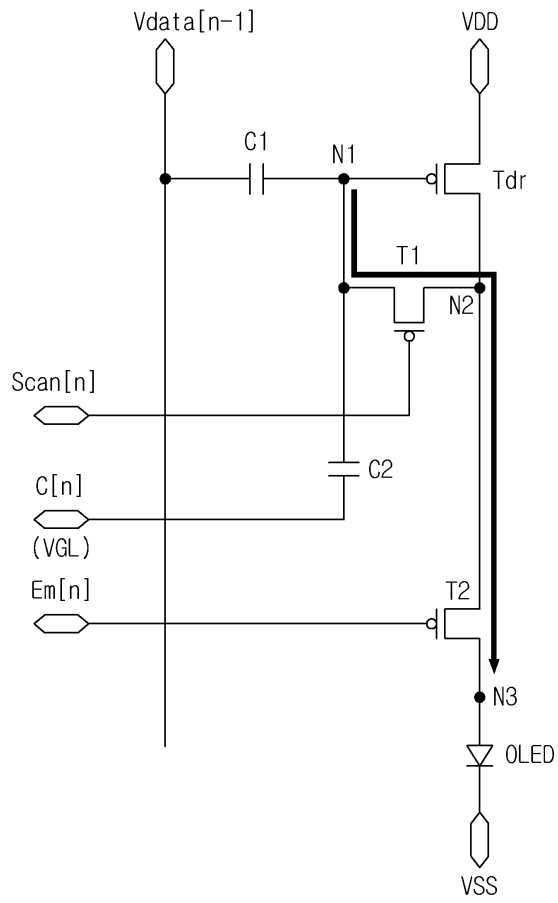


도면4



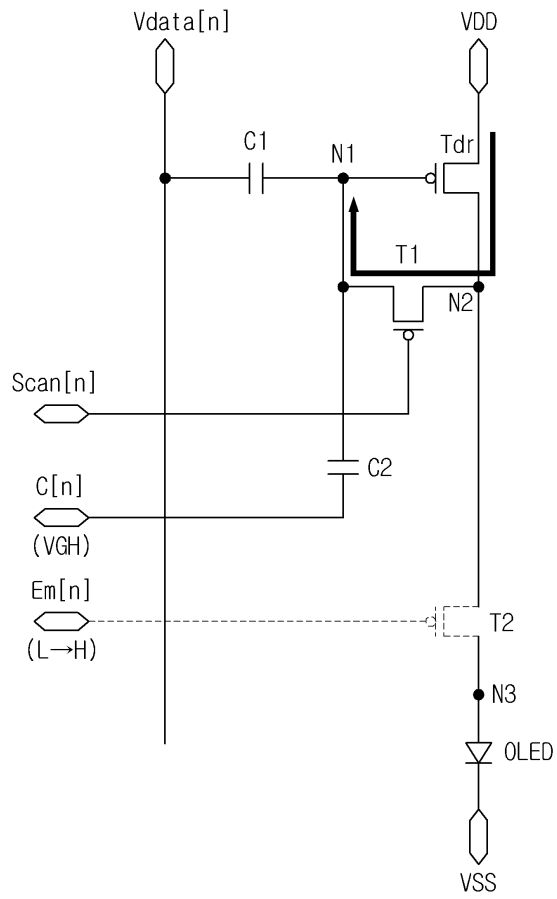
도면5a

SP



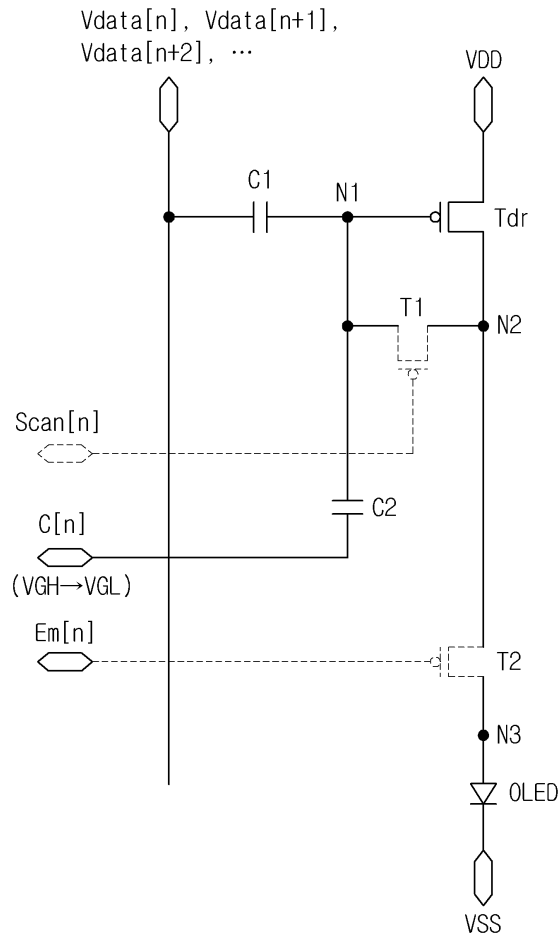
도면5b

SP



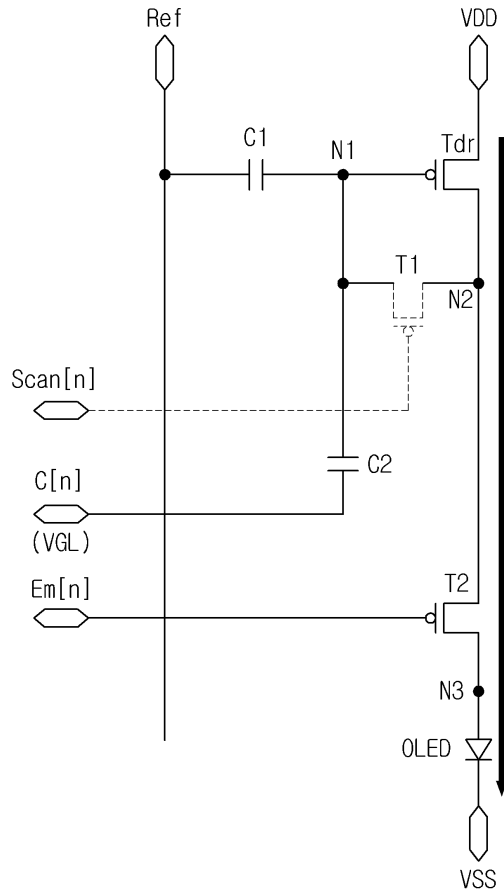
도면5c

SP

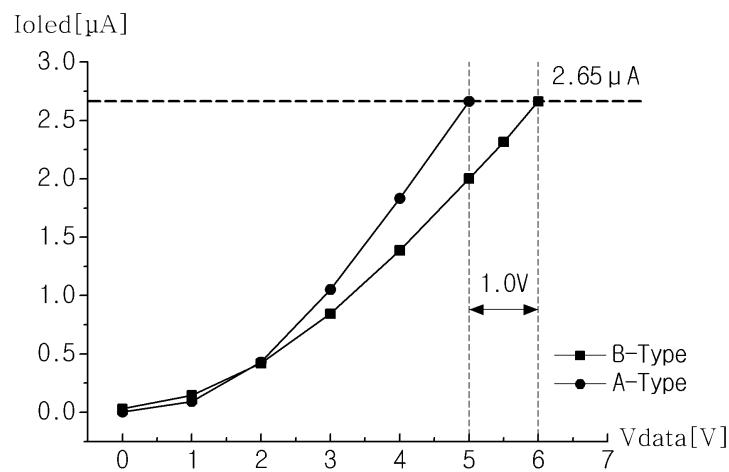


도면5d

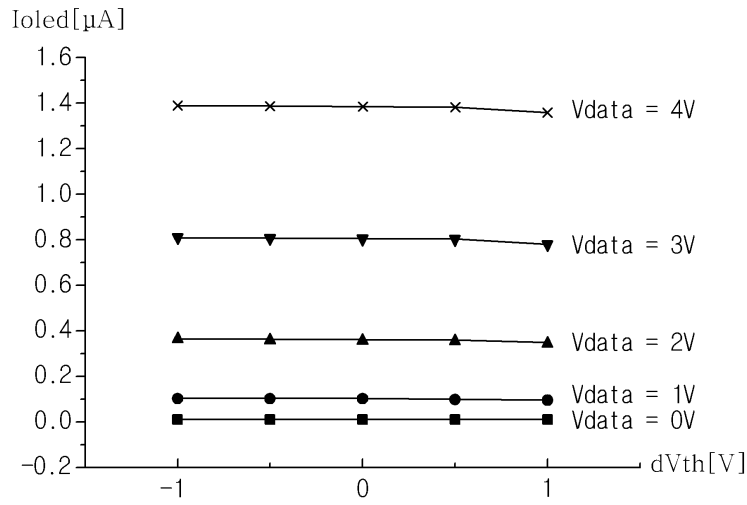
SP



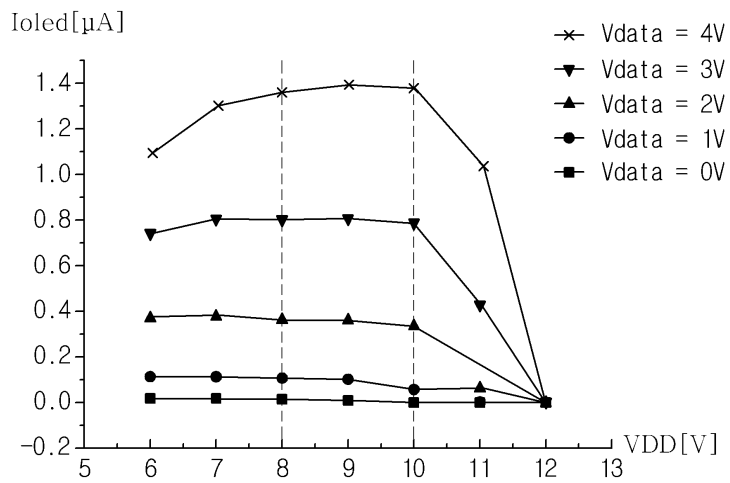
도면6



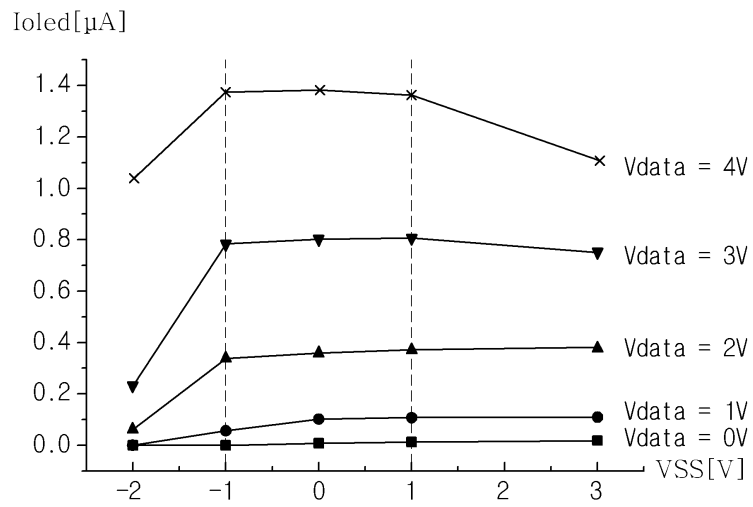
도면7



도면8



도면9



专利名称(译)	标题：有机发光二极管显示装置及其驱动方法		
公开(公告)号	KR101486538B1	公开(公告)日	2015-01-26
申请号	KR1020120090192	申请日	2012-08-17
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SANGHYEON KWAK		
发明人	SANGHYEON KWAK		
IPC分类号	G09G3/30		
CPC分类号	G09G2230/00 G09G2320/045 G09G2300/0852 G09G2300/0861 G09G1/005 G09G3/3225 G09G3/3233		
其他公开文献	KR1020140023158A		
外部链接	Espacenet		

摘要(译)

提供一种OLED显示装置。OLED显示装置可包括连接在数据线和第一节点之间的第一电容器，连接到第一节点和第二节点的第一晶体管，连接在低电平源电压端子和第三节点之间的OLED，第二电容器晶体管连接到第二和第三节点，驱动晶体管和第二电容器。驱动晶体管可以具有连接到第一节点的栅极，连接到第二节点的漏极，以及连接到高电平源电压端子的源极。第二电容器的一端可以接收控制信号，第二电容器的另一端可以连接到第一节点。

