



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0005366
(43) 공개일자 2020년01월15일

(51) 국제특허분류(Int. Cl.)
G09G 3/3225 (2016.01)
(52) CPC특허분류
G09G 3/3225 (2013.01)
G09G 2300/0828 (2013.01)
(21) 출원번호 10-2018-0079027
(22) 출원일자 2018년07월06일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
전원식
경기도 파주시 월롱면 엘지로 245
함중식
경기도 파주시 월롱면 엘지로 245
(74) 대리인
특허법인(유한) 대아

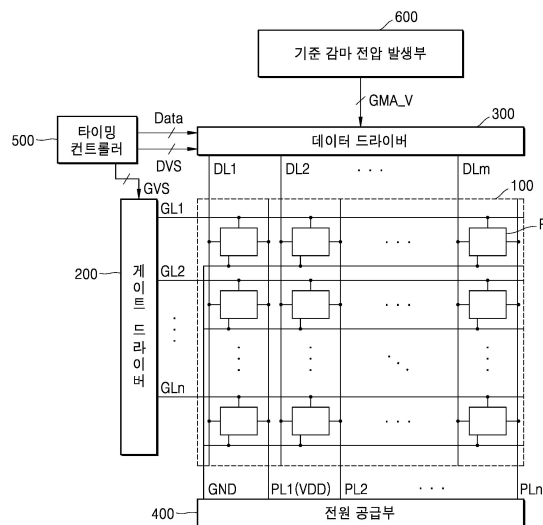
전체 청구항 수 : 총 18 항

(54) 발명의 명칭 유기발광 다이오드 표시장치 및 그 구동방법

(57) 요약

유기발광 다이오드 표시장치 및 그 구동방법에 대해 개시한다. 본 발명의 실시 예에 따른 유기발광 다이오드 표시장치는 복수의 게이트 및 데이터 라인에 의해 복수의 화소 영역이 정의된 유기발광 다이오드 표시패널, 기준 감마 전압을 고계조 또는 저계조의 감마 전압으로 구분하고 영상 데이터의 계조 값에 의해 선택되는 저계조 또는 고계조의 감마 전압이 서로 다른 출력단을 통해서 데이터 라인들에 데이터 전압으로 공급되도록 하는 데이터 드라이버, 및 선택되는 저계조 또는 고계조의 감마 전압이 서로 다른 출력단을 통해 각 데이터 라인으로 출력되도록 스위칭 제어하는 DAC 컨트롤러를 포함하는바, 데이터 드라이버의 소비 전력 증가를 방지하면서도 발열량을 줄여서 데이터 드라이버의 구동을 안정화시킬 수 있다.

대표도 - 도1



(52) CPC특허분류

G09G 2310/0286 (2013.01)

G09G 2310/061 (2013.01)

G09G 2320/0276 (2013.01)

G09G 2330/021 (2013.01)

명세서

청구범위

청구항 1

복수의 게이트 및 데이터 라인에 의해 복수의 화소 영역이 정의된 유기발광 다이오드 표시패널;

기준 감마 전압을 고계조 또는 저계조의 감마 전압으로 구분하고, 영상 데이터의 계조 값에 의해 선택되는 상기 저계조 또는 고계조의 감마 전압이 서로 다른 출력단을 통해서 상기 데이터 라인들에 데이터 전압으로 공급되도록 하는 데이터 드라이버; 및

상기 선택되는 저계조 또는 고계조의 감마 전압이 상기 서로 다른 출력단을 통해 상기 각 데이터 라인으로 출력되도록 스위칭 제어하는 DAC 컨트롤러를 포함하는,

유기발광 다이오드 표시장치.

청구항 2

제 1 항에 있어서,

상기 데이터 드라이버는

샘플링 신호를 출력하는 쉬프트 레지스터;

서브 화소별 영상 데이터를 순차적으로 샘플링하고 샘플링된 1수평 라인분의 영상 데이터를 동시에 출력하는 래치부; 및

상기 기준 감마 전압을 각각의 계조별 감마 전압으로 세분화시키고, 상기 샘플링된 서브 화소별 영상 데이터에 따라 상기 세분화된 계조별 감마 전압을 고계조 또는 저계조의 감마 전압으로 구분해서 선택한 후, 각각 다른 출력단으로 출력하는 디지털-아날로그 변환부를 포함하는,

유기발광 다이오드 표시장치.

청구항 3

제 2 항에 있어서,

디지털-아날로그 변환부는

상기 기준 감마 전압을 각각의 계조별 감마 전압으로 세분화하고 세분화된 계조별 감마 전압을 서브 화소별 영상 데이터의 계조 값에 따라 각각 선택해서 출력하는 분압 출력부; 및

상기 분압 출력부에서 고계조 또는 저계조별 구분되어 입력된 저계조 또는 고계조별 감마 전압을 서로 다른 증폭기로 증폭시켜서 상기 채널로 출력하는 듀얼 타입 DAC를 포함하는,

유기발광 다이오드 표시장치.

청구항 4

제 3 항에 있어서,

상기 분압 출력부는

상기 기준 감마 전압을 상기 각각의 계조별 감마 전압으로 세분화하기 위한 복수의 저항 스트링, 및 상기 각 저항 스트링의 분배 전압을 서브 화소별 영상 데이터의 비트 데이터에 따라 각각 선택해서 출력하는 복수의 스위

치를 포함하여 구성됨으로써,

상기 계조별 감마 전압 중 중간 전압 미만의 감마 전압이 출력되는 저계조 전류 경로, 및 상기 계조별 감마 전압 중 중간 전압 이상의 감마 전압이 출력되는 고계조 전류 경로를 형성하는,

유기발광 다이오드 표시장치.

청구항 5

제 4 항에 있어서,

상기 듀얼 타입 DAC는

상기 고계조 전류 경로를 통해 입력된 고계조의 어느 한 감마 전압을 증폭시켜서 데이터 전압으로 출력하는 제1 증폭기;

DAC 컨트롤러의 제어에 따라 중간 전압을 고계조 전류 경로로 전송하는 제1 스위칭 소자;

상기 저계조 전류 경로를 통해 입력된 저계조의 어느 한 감마 전압을 증폭시켜서 데이터 전압으로 출력하는 제2 증폭기;

상기 DAC 컨트롤러의 제어에 따라 상기 중간 전압을 저계조 전류 경로로 전송하는 제2 스위칭 소자;

상기 DAC 컨트롤러의 제어에 따라 제1 증폭기 또는 제2 증폭기를 통해서 출력되는 데이터 전압과 상기 중간 전압을 상기 채널로 전송하는 출력 제어 스위칭 소자를 포함하는,

유기발광 다이오드 표시장치.

청구항 6

제 5 항에 있어서,

상기 DAC 컨트롤러는

상기 출력 제어 스위칭 소자가 1수평 기간동안 상기 제1 증폭기를 통해 출력되는 고계조 데이터 전압, 또는 상기 제2 증폭기를 통해 출력되는 저계조 데이터 전압을 선택해서 상기 채널로 전송하도록 출력 제어신호를 생성해서 상기 출력 제어 스위칭 소자로 공급하며,

상기 출력 제어 스위칭 소자를 통해 고계조 또는 저계조의 데이터 전압이 채널로 전송된 1수평기간 이후, 블랭크 기간에 미리 설정된 레벨의 중간 전압이 상기 채널로 출력되도록 제1 또는 제2 스위칭 신호를 제1 또는 제2 스위칭 소자로 전송하고,

블랭크 기간 이후, 다음 1수평 라인 기간에도 상기 출력 제어 스위칭 소자가 상기 제1 증폭기를 통해 출력되는 고계조 데이터 전압, 또는 제2 증폭기를 통해 출력되는 저계조 데이터 전압을 선택해서 채널로 전송하도록 상기 출력 제어 스위칭 소자에 출력 제어신호를 공급하는,

유기발광 다이오드 표시장치.

청구항 7

제 5 항에 있어서,

현재의 1수평 라인분에 포함된 서브 화소별 데이터 전압 대비 다음 1수평 라인분에 포함된 서브 화소별 데이터 전압의 차 전압을 검출하고, 상기 검출된 차 전압에 따라 상기 중간 전압의 레벨이 가변되도록 중간 전압 가변 신호를 출력하는 감마 컨트롤러를 더 포함하고,

기준 감마전압 발생부는 상기 감마 컨트롤러로부터 매 수평 라인 단위로 공급되는 중간 전압 가변신호에 따라 매 수평 라인 단위로 상기 중간 전압 레벨을 가변시켜서 상기 듀얼 타입 DAC의 제1 및 제2 스위칭 소자로 전송

하는,
유기발광 다이오드 표시장치.

청구항 8

제 7 항에 있어서,

상기 감마 컨트롤러는

상기 영상 데이터를 수신해서 적어도 1수평 라인 단위로 저장해서 출력하는 영상 데이터 저장부;

상기 영상 데이터 저장부에 저장된 현재의 1수평 라인분 영상 데이터를 수신하여 다음 1수평 라인분의 영상 데이터와 순차적으로 비교하고, 현재의 1수평 라인분에 포함된 서브 화소별 아날로그 데이터 전압 대비 다음 1수평 라인분에 포함된 서브 화소별 아날로그 데이터 전압의 차 전압을 검출함으로써, 각 서브 화소의 차 전압 값이 포함된 차 전압 데이터를 출력하는 전압차 분석부; 및

상기 각 서브 화소의 차전압 값의 1/2 전압 값으로 상기 각 서브 화소의 중간 전압 레벨이 가변되도록 상기 각 서브 화소의 중간 전압 값을 설정하고, 설정된 중간 전압 값이 포함되도록 중간 전압 가변신호를 생성하여 상기 기준 감마전압 발생부로 전송하는,

유기발광 다이오드 표시장치.

청구항 9

제 8 항에 있어서,

상기 DAC 컨트롤러는

상기 출력 제어 스위칭 소자가 1수평기간 동안 상기 제1 증폭기를 통해 출력되는 고계조 데이터 전압, 또는 상기 제2 증폭기를 통해 출력되는 저계조 데이터 전압을 선택해서 채널로 전송하도록 출력 제어신호를 상기 출력 제어 스위칭 소자(SW3)로 공급하며,

상기 출력 제어 스위칭 소자를 통해 고계조 또는 저계조의 데이터 전압이 채널로 전송된 1수평 라인 기간 이후, 블랭크 기간에 상기 각 서브 화소의 차전압 값의 1/2 전압 값으로 가변된 중간 전압이 상기 채널로 출력되도록 제1 또는 제2 스위칭 신호를 제1 또는 제2 스위칭 소자로 전송하고,

블랭크 기간 이후, 다음 1수평 라인 기간에도 출력 제어 스위칭 소자가 제1 증폭기를 통해 출력되는 고계조 데이터 전압, 또는 제2 증폭기를 통해 출력되는 저계조 데이터 전압을 선택해서 채널로 전송하도록 상기 출력 제어 스위칭 소자에 출력 제어신호를 공급하는,

유기발광 다이오드 표시장치.

청구항 10

제 5 항에 있어서,

현재의 1수평 라인분에 포함된 서브 화소별 아날로그 데이터 전압 대비 다음 1수평 라인분에 포함된 서브 화소별 아날로그 데이터 전압의 차 전압 값을 검출하고, 상기 검출된 차 전압 값이 미리 설정된 기준 전압 값 이상이면 상기 중간 전압 레벨이 상기 다음의 1수평 라인분에 포함된 서브 화소의 데이터 전압과 동일한 전압 값으로 가변되도록 중간 전압 가변신호를 출력하는 감마 컨트롤러를 더 포함하고,

기준 감마전압 발생부는 상기 감마 컨트롤러로부터 매 수평 라인 단위로 공급되는 중간 전압 가변신호에 따라 매 수평 라인 단위로 상기 중간 전압 레벨을 가변시키거나 유지시켜서 상기 듀얼 타입 DAC의 제1 및 제2 스위칭 소자로 전송하는,

유기발광 다이오드 표시장치.

청구항 11

복수의 화소 영역이 정의된 유기발광 다이오드 표시패널의 게이트 라인에 순차적으로 게이트 온 신호를 공급하는 단계;

기준 감마 전압을 고계조 또는 저계조의 감마 전압으로 구분하고, 영상 데이터의 계조 값에 의해 선택되는 저계조 또는 고계조의 감마 전압이 서로 다른 출력단을 통해 상기 유기발광 다이오드 표시패널의 데이터 라인들에 데이터 전압으로 공급되도록 하는 단계;

상기 선택되는 저계조 또는 고계조의 감마 전압이 상기의 서로 다른 출력단을 통해 상기 각 데이터 라인으로 출력되도록 스위칭 제어하는 단계를 포함하는,

유기발광 다이오드 표시장치의 구동방법.

청구항 12

제 11 항에 있어서,

상기 데이터 라인들에 데이터 전압이 공급되도록 하는 단계는

쉬프트 레지스터를 통해 샘플링 신호를 출력하는 단계;

서브 화소별 영상 데이터를 1수평라인분씩 순차적으로 샘플링하는 단계; 및

디지털-아날로그 변환부를 통해 기준 감마 전압을 각각의 계조별 감마 전압으로 세분화시키고, 상기 샘플링된 서브 화소별 영상 데이터에 따라 상기 세분화된 계조별 감마 전압을 고계조 또는 저계조의 감마 전압으로 구분해서 선택한 후, 상기 구분된 저계조 또는 고계조의 데이터 전압을 각각 다른 출력단으로 출력하는 단계를 포함하는,

유기발광 다이오드 표시장치의 구동방법.

청구항 13

제 12 항에 있어서,

상기 선택되는 저계조 또는 고계조의 감마 전압이 상기의 서로 다른 출력단을 통해 상기 각 데이터 라인으로 출력되도록 스위칭 제어하는 단계는

DAC 컨트롤러를 이용해서, 상기 디지털-아날로그 변환부가 상기 구분된 고계조 또는 저계조의 데이터 전압을 선택적으로 각각의 채널에 출력하도록 제어하는 단계;

상기 각각의 채널에 고계조 또는 저계조 데이터 전압을 출력하도록 한 이후에, 선택적으로 미리 설정된 중간 계조의 데이터 전압을 출력할 수 있도록 제어하는 단계를 더 포함하는,

유기발광 다이오드 표시장치의 구동방법.

청구항 14

제 13 항에 있어서,

상기 저계조 또는 고계조의 데이터 전압을 각각 다른 출력단으로 출력하는 단계는

분압 출력부 구조를 이용해 상기 기준 감마 전압을 각각의 계조별 감마 전압으로 세분화하고 상기 세분화된 계조별 감마 전압을 서브 화소별 영상 데이터의 계조 값에 따라 각각 선택해서 출력하는 단계; 및

상기 고계조 또는 저계조별 구분되어 입력된 저계조 또는 고계조별 감마 전압을 듀얼 타입 DAC 구조를 이용해서 서로 다른 증폭기로 증폭시켜서 상기 채널로 출력하는 단계를 포함하는,

유기발광 다이오드 표시장치의 구동방법.

청구항 15

제 14 항에 있어서,

상기 듀얼 타입 DAC 구조를 이용해서 상기 저계조 또는 고계조별 감마 전압을 상기 채널로 출력하는 단계는

출력 제어 스위칭 소자를 이용해서 고계조 전류 경로를 통해 입력된 고계조의 어느 한 감마 전압을 제1 증폭기로 증폭시켜서 데이터 전압으로 출력하는 단계;

DAC 컨트롤러의 제어에 따라 제1 스위칭 소자를 통해 중간 전압을 고계조 전류 경로로 전송하는 단계;

상기 저계조 전류 경로를 통해 입력된 저계조의 어느 한 감마 전압을 제2 증폭기로 증폭시켜서 데이터 전압으로 출력하는 단계;

상기 DAC 컨트롤러의 제어에 따라 제2 스위칭 소자를 통해 상기 중간 전압을 저계조 전류 경로로 전송하는 단계; 및

출력 제어 스위칭 소자를 이용해서 상기 제1 증폭기 또는 상기 제2 증폭기를 통해서 출력되는 데이터 전압과 상기 중간 전압을 상기 채널로 전송하는 단계를 포함하는,

유기발광 다이오드 표시장치의 구동방법.

청구항 16

제 15 항에 있어서,

상기 듀얼 타입 DAC 구조를 이용해서 상기 저계조 또는 고계조별 감마 전압을 상기 채널로 출력하는 단계는

감마 컨트롤러를 이용해서 현재의 1수평 라인분에 포함된 서브 화소별 데이터 전압 대비 다음 1수평 라인분에 포함된 서브 화소별 데이터 전압의 차 전압을 검출하고, 상기 검출된 차 전압에 따라 상기 중간 전압의 레벨이 가변되도록 중간 전압 가변신호를 출력하는 단계; 및

상기 감마 컨트롤러로부터 매 수평 라인 단위로 공급되는 중간 전압 가변신호에 따라 매 수평 라인 단위로 상기 중간 전압 레벨을 가변시켜서 상기 듀얼 타입 DAC의 제1 및 제2 스위칭 소자로 전송하는 단계를 더 포함하는,

유기발광 다이오드 표시장치의 구동방법.

청구항 17

제 16 항에 있어서,

상기 중간 전압 가변신호를 출력하는 단계는

영상 데이터 저장부를 이용해서 상기 영상 데이터를 적어도 1수평 라인 단위로 저장해서 출력하는 단계;

상기 영상 데이터 저장부에 저장된 현재의 1수평 라인분 영상 데이터를 수신하여 다음 1수평 라인분의 영상 데이터와 순차적으로 비교하고, 현재의 1수평 라인분에 포함된 서브 화소별 아날로그 데이터 전압 대비 다음 1수평 라인분에 포함된 서브 화소별 아날로그 데이터 전압의 차 전압을 검출함으로써, 각 서브 화소의 차 전압 값이 포함된 차 전압 데이터를 출력하는 단계;

상기 각 서브 화소의 차전압 값의 1/2 전압 값으로 상기 각 서브 화소의 중간 전압 레벨이 가변되도록 상기 각 서브 화소의 중간 전압 값을 설정하는 단계;

설정된 중간 전압 값에 따라 상기 중간 전압을 가변시켜서 상기 듀얼 타입 DAC의 제1 및 제2 스위칭 소자로 전

송하는 단계를 포함하는,
유기발광 다이오드 표시장치의 구동방법.

청구항 18

제 15 항에 있어서,

상기 듀얼 타입 DAC 구조를 이용해서 상기 저계조 또는 고계조별 감마 전압을 상기 채널로 출력하는 단계는

현재의 1수평 라인분에 포함된 서브 화소별 아날로그 데이터 전압 대비 다음 1수평 라인분에 포함된 서브 화소별 아날로그 데이터 전압의 차 전압 값을 검출하는 단계;

상기 검출된 차 전압 값이 미리 설정된 기준 전압 값 이상이면 상기 중간 전압 레벨이 상기 다음의 1수평 라인분에 포함된 서브 화소의 데이터 전압과 동일한 전압 값으로 가변되도록 중간 전압 가변신호를 출력하는 단계;

상기 중간 전압 가변신호에 따라 매 수평 라인 단위로 상기 중간 전압의 레벨을 가변시키거나 유지시켜서 상기 듀얼 타입 DAC의 제1 및 제2 스위칭 소자로 전송하는 단계를 더 포함하는

유기발광 다이오드 표시장치의 구동방법.

발명의 설명

기술 분야

[0001] 본 발명은 유기발광 다이오드 표시장치에 관한 것으로, 상세하게는 데이터 드라이버의 구동 안정화를 통해 소비 전력을 줄이면서도 표시 영상의 화질을 향상시킬 수 있도록 한 유기발광 다이오드 표시장치 및 그 구동방법에 관한 것이다.

배경 기술

[0002] 휴대전화, 태블릿 PC, 노트북 등을 포함한 다양한 종류의 전자제품에는 평판형 영상 표시장치가 이용되고 있다. 평판형 영상 표시장치로는 액정 표시장치, 유기 발광 다이오드 표시장치, 전자 습윤 표시 장치 등이 주로 적용되고 있다.

[0003] 액정 표시장치나 유기 발광 다이오드 표시장치 등은 복수의 화소들이 매트릭스 형태로 배열된 영상 표시패널을 통해, 각 화소들의 광 투과율이나 발광량이 조절되도록 하여 영상을 표시하게 된다. 이를 위해, 영상 표시패널의 화소들을 구동하기 위한 패널 구동회로들이 영상 표시패널에 실장되거나 전기적으로 연결되도록 구성된다.

[0004] 일 예로, 유기 발광 다이오드 표시패널에는 복수의 게이트 라인과 데이터 라인들이 서로 교차하게 배열되고, 게이트 라인들과 데이터 라인들이 교차하여 정의되는 각각의 화소 영역에는 OLED(Organic Light Emitting Diode) 소자와 각 OLED 소자를 독립적으로 구동하는 화소 회로가 구성된다. 그리고 패널 구동회로는 게이트 라인들을 순차적으로 구동하는 게이트 드라이버, 데이터 라인들에 데이터 전압을 공급하는 데이터 드라이버, 게이트 및 데이터 구동회로의 구동 타이밍을 제어하는 타이밍 컨트롤러를 포함한다.

[0005] 데이터 드라이버는 게이트 라인이 순차적으로 구동되는 타이밍에 맞게 각각의 데이터 라인들에 수평 라인 단위로 데이터 전압을 공급함으로써, 각각의 화소들을 통해 영상이 표시되도록 한다. 이를 위해, 데이터 드라이버는 기준 감마 전압 레벨을 계조별 감마 전압으로 세분화하고, 세분화된 계조별 감마 전압을 이용하여 디지털 데이터를 아날로그 데이터 전압으로 변환한다. 그리고 아날로그 데이터 전압들을 각 화소의 화소 회로들로 공급함으로써 각각의 화소들을 통해 영상이 표시되도록 한다.

[0006] 종래의 데이터 드라이버는 다수의 저항 스트링과 저항 스트링들의 각 노드를 선택적으로 연결하는 스위칭 소자들을 구비하여, 저항 스트링의 분배 전압 레벨에 따라 계조별 감마 전압을 설정하고 데이터 전압으로 이용하였다.

[0007] 하지만, 종래에는 저계조의 감마 전압부터 고계조의 전압까지 모두 하나로 연결된 저항 스트링과 스위치 소자들을 이용해 각 화소의 데이터 전압을 생성 및 출력하는바, 저계조나 고계조로 데이터 전압 레벨 변화가 커질수록

소비 전류가 높아지고 발열량이 증가하는 등의 문제점이 있었다. 특히, 소비전류 증가와 발열에 따라서는 데이터 드라이버에 걸리는 부담과 위험이 커지기 때문에 기준 감마 전압의 레벨을 높여야 하는 등의 문제가 추가로 발생하게 되었다.

발명의 내용

해결하려는 과제

[0008] 본 발명은 전술한 바와 같은 문제점을 해결하기 위한 것으로, 데이터 드라이버에서 데이터 전압 생성을 위한 계조별 감마 전압 레벨을 고계조 및 저계조 범위로 구분하고, 각각 다른 증폭부나 출력단을 통해 각각의 데이터 라인으로 출력될 수 있도록 함으로써, 보다 안정적으로 구동되면서도 표시 영상의 화질을 향상시킬 수 있는 유기발광 다이오드 표시장치 및 그 구동방법을 제공하는데 목적이 있다.

과제의 해결 수단

[0009] 전술한 바와 같은 목적을 달성하기 위한 본 발명의 실시 예에 따른 유기발광 다이오드 표시장치는 복수의 게이트 및 데이터 라인에 의해 복수의 화소 영역이 정의된 유기발광 다이오드 표시패널, 기준 감마 전압을 고계조 또는 저계조의 감마 전압으로 구분하고 영상 데이터의 계조 값에 의해 선택되는 저계조 또는 고계조의 감마 전압이 서로 다른 출력단을 통해서 데이터 라인들에 데이터 전압으로 공급되도록 하는 데이터 드라이버, 및 선택되는 저계조 또는 고계조의 감마 전압이 상기의 서로 다른 출력단을 통해 상기 각 데이터 라인으로 출력되도록 스위칭 제어하는 DAC 컨트롤러를 포함을 포함한다.

[0010] 또한, 전술한 바와 같은 목적을 달성하기 위한 본 발명의 실시 예에 따른 유기발광 다이오드 표시장치의 구동방법은 복수의 화소 영역이 정의된 유기발광 다이오드 표시패널의 게이트 라인에 순차적으로 게이트 온 신호를 공급하는 단계, 기준 감마 전압을 고계조 또는 저계조의 감마 전압으로 구분하고 영상 데이터의 계조 값에 의해 선택되는 저계조 또는 고계조의 감마 전압이 서로 다른 출력단을 통해 유기발광 다이오드 표시패널의 데이터 라인들에 데이터 전압으로 공급되도록 하는 단계, 선택되는 저계조 또는 고계조의 감마 전압이 서로 다른 출력단을 통해 각각의 데이터 라인으로 출력되도록 스위칭 제어하는 단계를 포함한다.

발명의 효과

[0011] 전술한 바와 같은 다양한 기술 특징을 갖는 본 발명의 실시 예에 따른 유기발광 다이오드 표시장치 및 그 구동방법은 데이터 드라이버에서 데이터 전압 생성을 위한 계조별 감마 전압 레벨을 고계조 및 저계조 범위로 구분하고, 구분된 고계조 및 저계조별 감마 전압이 각각 다른 증폭부나 출력단을 통해 각각의 데이터 라인에 데이터 전압으로 출력되도록 한다. 이에, 소비 전력 증가를 방지하면서도 발열량을 줄여서 데이터 드라이버의 구동을 안정화시킬 수 있는 효과가 있다.

[0012] 또한, 본 발명의 유기발광 다이오드 표시장치는 영상 데이터의 계조 값에 따른 데이터 전압을 출력한 이후, 다음 영상 데이터의 계조 값에 따른 데이터 전압을 출력하기 이전의 사이 시간인 블랭크 기간 동안 중간 계조의 감마 전압을 데이터 라인으로 출력할 수 있다. 이에, 표시 영상의 계조 변화에 맞게 데이터 전압의 가변 속도를 높여서 표시 영상의 화질을 향상시킬 수 있다.

[0013] 또한, 본 발명의 유기발광 다이오드 표시장치는 현재 표시되는 영상 데이터의 데이터 전압 크기 대비 다음 영상 데이터의 데이터 전압 크기 변화를 분석하여, 분석 결과에 따라 블랭크 기간에 데이터 라인으로 출력되는 감마 전압 크기를 가변시켜 출력시킬 수 있다. 이에 따라서는 표시 영상의 밝기 변화에 대응하여 데이터 전압의 가변 속도를 더욱 높이고 표시 영상의 화질 또한 더욱 향상시킬 수 있다.

도면의 간단한 설명

[0014] 도 1은 본 발명의 제1 실시 예에 따른 데이터 드라이버가 구비된 유기발광 다이오드 표시장치를 구체적으로 나타낸 구성도이다.

도 2는 도 1에 도시된 타이밍 컨트롤러와 기준 감마전압 발생부, 및 데이터 드라이버 구조를 더욱 구체적으로 나타낸 구성도이다.

도 3은 도 2에 도시된 디지털-아날로그 변환부에 구비된 듀얼 타입 DAC 구조를 구체적으로 나타낸 구성도이다.

도 4는 도 3의 듀얼 타입 DAC을 통해 생성 및 출력되는 저계조 및 고계조별 데이터 전압 특성을 나타낸 그래프

이다.

도 5는 도 3에 도시된 듀얼 타입 DAC의 구동방법을 순서대로 설명하기 위한 구성 및 파형도이다.

도 6은 도 3에 도시된 듀얼 타입 DAC의 구동방법을 순서대로 설명하기 위한 또 다른 구성 및 파형도이다.

도 7은 본 발명의 제2 실시 예에 따른 데이터 드라이버가 구비된 유기발광 다이오드 표시장치를 구체적으로 나타낸 구성도이다.

도 8은 도 7에 도시된 타이밍 컨트롤러, 감마 컨트롤러, 기준 감마전압 발생부, 및 데이터 드라이버의 신호 전송 구조를 더욱 구체적으로 나타낸 구성도이다.

도 9는 도 8에 도시된 감마 컨트롤러를 구체적으로 나타낸 구성도이다.

도 10은 본 발명의 제2 실시 예에 따른 듀얼 타입 DAC의 구동방법을 순서대로 설명하기 위한 구성 및 파형도이다.

도 11은 본 발명의 제3 실시 예에 따른 유기발광 다이오드 표시장치의 감마 컨트롤러를 구체적으로 나타낸 구성도이다.

도 12는 본 발명의 제3 실시 예에 따른 듀얼 타입 DAC의 구동방법을 순서대로 설명하기 위한 구성 및 파형도이다.

발명을 실시하기 위한 구체적인 내용

[0015] 전술한 목적, 특징 및 장점은 첨부된 도면을 참조하여 상세하게 후술되며, 이에 따라 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명의 기술적 사상을 용이하게 실시할 수 있을 것이다. 본 발명을 설명함에 있어서 본 발명과 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우에는 상세한 설명을 생략한다. 이하, 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시 예를 상세히 설명하기로 한다.

[0017] 도 1은 본 발명의 제1 실시 예에 따른 데이터 드라이버가 구비된 유기발광 다이오드 표시장치를 구체적으로 나타낸 구성도이다.

[0018] 도 1에 도시된 유기 발광 다이오드 표시장치는 유기발광 다이오드 표시패널(100), 게이트 드라이버(200), 데이터 드라이버(300), 전원 공급부(400), 기준 감마전압 발생부(600), 및 타이밍 컨트롤러(500)를 포함한다.

[0019] 유기발광 다이오드 표시패널(100)에는 복수의 화소영역이 정의되고, 복수의 서브 화소(P)가 각각의 화소 영역에 매트릭스 형태로 배열되어 영상을 표시한다. 여기서, 각각의 화소 영역에 구성되는 서브 화소(P)는 유기 발광 다이오드와 그 발광 다이오드를 독립적으로 구동하는 다이오드 구동회로를 포함한다. 다이오드 구동회로들은 각각 연결된 데이터 라인(DL)으로부터의 아날로그 데이터 전압을 발광 다이오드로 공급하면서도 데이터 전압이 충전되도록 하여 발광 상태가 유지되도록 한다.

[0020] 게이트 드라이버(200)는 매 프레임 기간마다 유기발광 다이오드 표시패널(100)의 게이트 라인(GL1 내지 GLn)들을 순차적으로 구동한다. 구체적으로, 게이트 드라이버(200)는 타이밍 컨트롤러(500)로부터의 게이트 제어신호(GVS) 예를 들어, 게이트 스타트 펄스(GSP; Gate Start Pulse)와 게이트 쉬프트 클럭(GSC; Gate Shift Clock)에 응답하여 게이트 온 신호를 순차적으로 생성하고, 게이트 출력 인에이블(GOE; Gate Output Enable) 신호에 따라 게이트 온 신호의 펄스 폭 제어한다. 그리고 게이트 온 신호들을 게이트 라인들(GL1 내지 GLn)에 순차적으로 공급한다.

[0021] 데이터 드라이버(300)는 매 수평 라인 구동 기간마다 유기발광 다이오드 표시패널(100)의 데이터 라인(DL1 내지 DLm)들에 데이터 전압을 공급한다.

[0022] 구체적으로, 데이터 드라이버(300)는 타이밍 컨트롤러(500)로부터의 데이터 제어신호(DVS) 중 소스 스타트 펄스(SSP; Source Start Pulse)와 소스 쉬프트 클럭(SSC; Source Shift Clock) 등을 이용하여, 타이밍 컨트롤러(500)로부터의 디지털 영상 데이터(Data)를 아날로그의 데이터 전압으로 변환한다. 그리고 소스 출력 인에이블(SOE; Source Output Enable) 신호에 응답하여 데이터 전압을 각각의 데이터 라인(DL1 내지 DLm)에 공급한다. 구체적으로, 데이터 드라이버(300)는 SSC에 따라 입력되는 영상 데이터(Data)를 래치한 후, SOE 신호에 응답하

여 각 게이트 라인(GL1 내지 GLn)에 스캔펄스가 공급되는 1수평 주기마다 1수평 라인분씩 영상 데이터 전압을 각 데이터 라인(DL1 내지 DLm)으로 공급한다.

- [0023] 데이터 드라이버(300)는 디지털 영상 데이터(Data)를 아날로그의 데이터 전압으로 변환하기 위해, 기준 감마전압 발생부(600)로부터 입력되는 복수 레벨의 기준 감마 전압(GMA_V)을 계조별 감마 전압으로 분배하고 세분화시킨다. 여기서, 계조별 감마 전압은 디지털 영상 데이터의 계조 값에 따라 계조별 아날로그 데이터 전압으로 선택 출력되도록 하기 위해, 계조 값에 맞게 세분화된다.
- [0024] 본 발명의 데이터 드라이버(300)는 계조별 감마 전압 출력시, 듀얼 구조의 DAC(Digital to Analog Converter)를 이용하여 계조별 감마 전압 레벨을 고계조 및 저계조 범위로 나눠서 구분한다. 그리고 구분된 고계조 및 저계조별 감마 전압이 각각 다른 증폭부나 출력단을 통해 데이터 라인 연결 채널로 출력되도록 한다. 이에, 고계조 및 저계조로 구분된 감마 전압은 각각 다른 증폭부 등을 통해 증폭된 후 각각의 데이터 라인에 데이터 전압으로 공급될 수 있다. 이러한 본 발명의 데이터 드라이버(300)에 대한 구조 및 구동방법에 대한 설명은 이후에 첨부된 도면을 참조하여 더욱 구체적으로 설명하기로 한다,
- [0025] 전원 공급부(400)는 유기발광 다이오드 표시패널(100)의 전원라인(PL1 내지 PLn)들에 제1 전원신호(VDD)는 공급하고, 그라운드 라인에 제2 전원신호(GND)를 공급한다.
- [0026] 기준 감마전압 발생부(600)는 복수 레벨의 기준 감마 전압(GMA_V)을 적어도 한 세트 단위로 생성하여 데이터 드라이버(300)로 전송한다.
- [0027] 구체적으로, 기준 감마전압 발생부(600)는 최저 계조 값(예를 들어, 0계조)부터 최고 계조 값(예를 들어, 255계조)에 대응되는 감마 전압까지의 전압 범위에서, 복수의 전압 레벨별로 기준 감마 전압(GMA_V)을 생성하여 데이터 드라이버(300)로 전송한다. 기준 감마 전압(GMA_V)은 데이터 드라이버(300)에서 복수의 저항 스트링과 스위칭 소자들을 이용해 계조별 감마 전압들로 분배할 수 있도록 소스 전압으로 제공되는 전압이다. 이러한 기준 감마 전압(GMA_V)은 복수의 저항 스트링과 스위칭 소자들을 통해 세분화되는 계조별 감마 전압 레벨들이 흔들리지 않도록 단계적으로 전압을 고정시키기도 한다.
- [0028] 타이밍 컨트롤러(500)는 외부로부터의 영상 데이터를 유기발광 다이오드 표시패널(100)의 구동에 맞게 정렬하여 데이터 드라이버(300)로 전송함과 동시에, 데이터 및 게이트 제어신호(DVS,GVS)를 생성하여 데이터 및 게이트 드라이버(300,200)의 구동 타이밍을 제어한다.
- [0029] 구체적으로, 타이밍 컨트롤러(500)는 외부로부터의 디지털 영상 데이터를 유기발광 다이오드 표시패널(100)의 해상도 등에 알맞도록 정렬하여 데이터 드라이버(300)로 공급한다. 또한, 타이밍 컨트롤러(500)는 외부로부터 입력되는 동기신호들(미도시)을 이용하여 게이트 및 데이터 제어신호(GVS,DVS)를 생성하고, 이를 게이트 드라이버(200)와 데이터 드라이버(300)로 각각 공급한다.
- [0030] 도 2는 도 1에 도시된 타이밍 컨트롤러와 기준 감마전압 발생부, 및 데이터 드라이버 구조를 더욱 구체적으로 나타낸 구성도이다.
- [0031] 도 2에 도시된 바와 같이, 데이터 드라이버(300)는 쉬프트 레지스터(310), 래치부(320), 디지털-아날로그 변환부(DAC; Digital Analog Converter, 330), DAC 컨트롤러(350), 및 출력버퍼(340)를 포함한다.
- [0032] 쉬프트 레지스터(310)는 타이밍 컨트롤러(500)로부터의 데이터 제어신호(DVS) 중 소스 스타트 펄스(SSP; Source Stsrt Pulse)와 소스 쉬프트 클럭(SSC; Source Shift Clock)에 응답하여 샘플링 신호(SAM; Sampling Signal)를 생성한다. 구체적으로, 쉬프트 레지스터(23)는 소스 쉬프트 클럭(SSC)에 따라 소스 스타트 펄스(SSP)를 쉬프트시켜 순차적으로 샘플링 신호(SAM)를 생성하고, 래치부(320)에 순차적으로 공급한다.
- [0033] 래치부(320)는 타이밍 컨트롤러(500)로부터 공급되는 영상 데이터(Data)를 쉬프트 레지스터(310)로부터의 샘플링 신호(SAM)에 따라 순차적으로 샘플링한다. 이어, 샘플링된 데이터를 1라인분 단위로 저장하고, 데이터 제어신호(DVS) 중 소스 출력 신호(SOE; Source Output Enable)에 응답하여 샘플링된 1라인분의 영상 데이터(RData)를 디지털-아날로그 변환부(330)로 동시에 출력한다.
- [0034] 디지털-아날로그 변환부(330)는 샘플링된 영상 데이터(RData)를 아날로그 데이터 전압(ADData)으로 변환하기 위해 기준 감마전압 발생부(600)로부터의 기준 감마 전압(GMA_V)을 각각의 계조별 감마 전압으로 세분화시킨다. 그리고 세분화된 계조별 감마 전압을 샘플링된 서브 화소별 영상 데이터(RData)의 계조 값에 따라 각각 선택해서 출력하는 방식으로, 각 서브 화소의 영상 데이터(RData)를 아날로그 데이터 전압(ADData)으로 변환한다.

- [0035] 세분화된 계조별 감마 전압을 각 서브 화소의 영상 데이터(RData)의 계조 값에 따라 선택해서 출력할 때는 듀얼 타입 DAC 구조를 이용해 고계조 또는 저계조의 감마 전압으로 구분한 후, 그분된 각각의 데이터 전압(ADa)으로 증폭시켜서 각각의 데이터 라인 연결 채널로 출력한다. 각각의 데이터 라인 연결 채널로 출력된 1라인분의 영상 데이터(ADa)는 동시에 출력버퍼(340)로 전송된다.
- [0036] 출력버퍼(340)는 디지털-아날로그 변환부(330)로부터의 아날로그 데이터 전압(AkData)이 데이터 라인(DL1 내지 DLm)의 RC 시정수에 따라 왜곡되는 것을 방지하기 위해, 아날로그 데이터 전압(ADa)를 증폭하여 증폭된 영상 신호(Vout)를 각각의 데이터 라인(DL1 내지 DLm)으로 공급할 수 있다.
- [0037] DAC 컨트롤러(350)는 디지털-아날로그 변환부(330)가 각 서브 화소들의 데이터 전압(ADa)을 고계조 또는 저계조로 구분해서 데이터 라인과 연결된 각각의 채널에 출력하도록 제어한다. 이때, DAC 컨트롤러(350)는 1수평 라인 기간에 각각의 채널에 고계조 또는 저계조의 아날로그 데이터 전압(ADa)이 출력되도록 한 후, 블랭크 기간에 선택적으로 중간 계조의 전압을 출력할 수 있도록 디지털-아날로그 변환부(330)를 제어한다. 그리고, 다음의 1 수평라인 기간 동안에 다시 고계조 또는 저계조의 아날로그 데이터 전압(ADa)을 각각의 채널로 출력할 수 있도록 디지털-아날로그 변환부(330)를 제어할 수 있다.
- [0038] 구체적으로, DAC 컨트롤러(350)는 디지털-아날로그 변환부(330)가 1수평 라인 기간에 고계조 또는 저계조의 데이터 전압을 선택적으로 각각의 채널에 출력하도록 출력 제어신호(SC)를 생성하여 디지털-아날로그 변환부(330)로 공급한다. 이에, DAC 컨트롤러(350)는 고계조 또는 저계조의 데이터 전압이 출력된 1수평 라인 기간 이후, 디지털-아날로그 변환부(330)가 블랭크 기간에 미리 설정된 레벨의 중간 계조의 데이터 전압을 출력하도록 제1 또는 제2 스위칭 신호(SC1, SC2)를 디지털-아날로그 변환부(330)로 공급한다. DAC 컨트롤러(350)는 블랭크 기간 이후의 다음 1수평 라인 기간에는 디지털-아날로그 변환부(330)가 다시 고계조 또는 저계조의 아날로그 데이터 전압을 각각의 채널로 출력하도록 다시 출력 제어신호(SC)를 디지털-아날로그 변환부(330)로 공급한다.
- [0039] 도 3은 도 2에 도시된 디지털-아날로그 변환부에 구비된 듀얼 타입 DAC 구조를 구체적으로 나타낸 구성도이다. 그리고 도 4는 도 3의 듀얼 타입 DAC을 통해 생성 및 출력되는 저계조 및 고계조별 데이터 전압 특성을 나타낸 그래프이다.
- [0040] 도 3 및 도 4를 참조하면, 디지털-아날로그 변환부(330)는 분압 출력부(330a), 및 듀얼 타입 DAC(330b)를 포함한다.
- [0041] 디지털-아날로그 변환부(330)의 분압 출력부(330a)와 듀얼 타입 DAC(330b)는 데이터 라인에 연결된 각각의 채널 별로 구성된다.
- [0042] 분압 출력부(330a)는 기준 감마 전압(GMA_V)을 각각의 계조별 감마 전압으로 세분화하고, 세분화된 계조별 감마 전압을 서브 화소별 영상 데이터(RData)의 계조 값에 따라 각각 선택해서 출력한다.
- [0043] 구체적으로, 분압 출력부(330a)는 기준 감마 전압(GMA_V)을 각각의 계조별 감마 전압으로 세분화하기 위한 복수의 저항 스트링(R), 및 각 저항 스트링(R)의 분배 전압을 서브 화소별 영상 데이터(RData)의 비트 데이터에 따라 각각 선택해서 출력하는 복수의 스위치(b1, b2, ... b3)를 포함한다.
- [0044] 각각의 스위치(b1, b2, ... b3)들은 영상 데이터(RData)의 비트 데이터에 따라 턴-온되어, 저항 스트링의 분배 전압과 듀얼 타입 DAC(330b) 간의 전류 경로를 설정한다. 일 예로, 8비트의 255계조를 표현하기 위해서는 약 256개의 저항이 연결된 스트링을 필요로 하며, 복수의 스위치(b1, b2, ... b3)는 8비트의 비트 데이터를 입력받아서 전류 경로를 선택하기 위해서 약 510개가 필요할 수 있다.
- [0045] 분압 출력부(330a)는 8비트의 255 계조 중 0~127계조에 포함되는 계조의 감마 전압은 저계조 전류 경로로 출력되도록 저계조 전류 경로를 형성하며, 8비트의 255 계조 중 128~255계조에 포함되는 계조의 감마 전압은 고계조 전류 경로로 출력되도록 고계조 전류 경로를 형성한다.
- [0046] 듀얼 타입 DAC(330b)는 분압 출력부(330a)에서 고계조 또는 저계조별로 나뉘어 입력된 저계조 또는 고계조별 감마 전압을 서로 다른 증폭기로 증폭시켜서 각각의 채널로 출력한다. 이를 위해, 듀얼 타입 DAC(330b)는 제1 증폭기(OP1), 제1 스위칭 소자(SW1), 제2 증폭기(OP2), 제2 스위칭 소자(SW1), 및 출력 제어 스위칭 소자(SW3)를 포함한다.
- [0047] 구체적으로, 듀얼 타입 DAC(330b)의 제1 증폭기(OP1)는 분압 출력부(330a)의 고계조 전류 경로를 통해 입력된 고계조의 어느 한 감마 전압을 증폭시켜서 데이터 전압을 생성하고, 출력 제어 스위칭 소자(SW3)로 출력한다.

- [0048] 제1 스위칭 소자(SW1)는 DAC 컨트롤러(350)의 제어에 따라 턴-온되면, 미리 설정된 중간 전압(Vref)을 고계조 전류 경로로 전송한다.
- [0049] 제2 증폭기(OP2)는 분압 출력부(330a)의 저계조 전류 경로를 통해 저계조로 구분되어 입력된 저계조의 어느 한 감마 전압을 증폭시켜서 데이터 전압을 생성하고, 출력 제어 스위칭 소자(SW3)로 출력한다.
- [0050] 제2 스위칭 소자(SW1)는 DAC 컨트롤러(350)의 제어에 따라 턴-온되면 미리 설정된 중간 전압(Vref)을 저계조 전류 경로로 전송한다.
- [0051] 출력 제어 스위칭 소자(SW3)는 DAC 컨트롤러(350)의 제어에 따라 제1 증폭기(OP1) 또는 제2 증폭기(OP2)를 통해서 출력되는 데이터 전압과 중간 전압(Vref)을 각 채널로 전송한다.
- [0052] 이를 위해, DAC 컨트롤러(350)는 1수평 라인 기간 동안 제1 증폭기(OP1)를 통해 출력되는 고계조 데이터 전압, 또는 제2 증폭기(OP2)를 통해 출력되는 저계조 데이터 전압을 선택해서 채널로 전송하도록 출력 제어신호(SC)를 출력 제어 스위칭 소자(SW3)로 공급한다.
- [0053] 이에, 출력 제어 스위칭 소자(SW3)는 출력 제어신호(SC)에 응답하여 1수평 라인 기간 동안 제1 증폭기(OP1)를 통해 출력되는 고계조 데이터 전압, 또는 제2 증폭기(OP2)를 통해 출력되는 저계조 데이터 전압을 선택해서 채널로 전송한다.
- [0054] DAC 컨트롤러(350)는 출력 제어 스위칭 소자(SW3)를 통해 고계조 또는 저계조의 데이터 전압이 채널로 전송된 1수평 라인 기간 이후, 블랭크 기간에 미리 설정된 레벨의 중간 전압(Vref)이 채널로 출력되도록 제1 또는 제2 스위칭 신호(SC1, SC2)를 제1 또는 제2 스위칭 소자(SW1, SW2)로 전송한다. 블랭크 기간동안 출력 제어신호(SC)는 이전 상태 그대로 유지된다.
- [0055] 블랭크 기간에 제1 스위칭 신호(SC1)가 제1 스위칭 소자(SW1)로 전송되면, 제1 스위칭 소자(SW1)가 턴-온되어 중간 전압(Vref)을 고계조 전류 경로로 전송함으로써, 중간 전압(Vref)이 출력 제어 스위칭 소자(SW3)를 통해 채널로 출력되도록 한다.
- [0056] 만일, 블랭크 기간에 제2 스위칭 신호(SC2)가 제2 스위칭 소자(SW2)로 전송되면, 제2 스위칭 소자(SW2)가 턴-온되어 중간 전압(Vref)을 저계조 전류 경로로 전송함으로써, 중간 전압(Vref)이 출력 제어 스위칭 소자(SW3)를 통해 채널로 출력되도록 한다.
- [0057] 블랭크 기간 이후, 다음 1수평 라인 기간에도 DAC 컨트롤러(350)는 1수평 라인 기간 동안 제1 증폭기(OP1)를 통해 출력되는 고계조 데이터 전압, 또는 제2 증폭기(OP2)를 통해 출력되는 저계조 데이터 전압을 선택해서 채널로 전송하도록 출력 제어 스위칭 소자(SW3)에 출력 제어신호(SC)를 공급한다.
- [0058] 이와 같이, 매 수평 기간마다 출력 제어 스위칭 소자(SW3)는 출력 제어신호(SC)에 응답하여 1수평 라인 기간 동안 제1 증폭기(OP1)의 고계조 데이터 전압, 또는 제2 증폭기(OP2)의 저계조 데이터 전압을 선택해서 채널로 전송한다. 그리고 매 수평 기간의 사이 기간인 블랭크 기간마다 중간 전압(Vref)이 채널로 출력되도록 할 수 있다.
- [0059] 도 5는 도 3에 도시된 듀얼 타입 DAC의 구동방법을 순서대로 설명하기 위한 구성 및 과형도이다.
- [0060] 구체적으로, 도 5는 1수평기간 동안 듀얼 타입 DAC(330b)가 저계조의 데이터 전압을 출력한 후, 블랭크 기간에 중간 전압(Vref)을 출력하고, 다음의 1수평기간 동안 고계조의 데이터 전압을 채널로 출력하는 구동방법을 나타낸 도면이다.
- [0061] 먼저, DAC 컨트롤러(350)는 듀얼 타입 DAC(330b)의 제어를 위해 타이밍 컨트롤러(500)에서 래치부(320)로 전송되는 디지털 영상 데이터(Data)의 컨트롤 패킷(CP)을 읽어들인다. 그리고 읽어들인 컨트롤 패킷(CP)에 포함된 스위칭 제어 신호에 따라 출력 제어신호(SC), 제1 및 제2 스위칭 신호(SC1, SC2)를 생성해서 듀얼 타입 DAC(330b)의 각 스위칭 소자들(SW1, SW2)로 전송한다.
- [0062] 컨트롤 패킷(CP)은 블랭크 기간인 SOE 신호의 디스에이블 기간(예를 들어, 하이 논리의 신호 기간)에 전송되므로, AC 컨트롤러(350)는 블랭크 기간마다 컨트롤 패킷(CP)을 읽어들이어서 출력 제어신호(SC), 제1 및 제2 스위칭 신호(SC1, SC2)를 생성한다. 이를 위해, 타이밍 컨트롤러(500)는 컨트롤 패킷(CP)이 디지털 영상 데이터(Data)의 블랭크 구간에 포함되도록 영상 데이터(Data)를 정렬할 수 있다.
- [0063] 도 5를 참조하면, DAC 컨트롤러(350)는 컨트롤 패킷(CP)을 읽어들이어서, 1수평 라인 기간(1st AData Out) 동안,

출력 제어 스위칭 소자(SW3)가 제2 증폭기(OP2)를 통해 출력되는 저계조 데이터 전압(3V)을 채널로 전송하도록 하이 논리의 출력 제어신호(SC)를 출력 제어 스위칭 소자(SW3)로 공급한다.

[0064] 이에, 출력 제어 스위칭 소자(SW3)는 하이 논리의 출력 제어신호(SC)에 응답하여 1수평 라인 기간 동안 제2 증폭기(OP2)를 통해 출력되는 저계조 데이터 전압(3V)을 선택해서 채널로 전송한다(a).

[0065] 출력 제어 스위칭 소자(SW3)를 통해 저계조의 데이터 전압이 채널로 전송된 1수평 라인 기간 이후, DAC 컨트롤러(350)는 블랭크 기간(blank)에 중간 전압(Vref, 8V)이 채널로 출력되도록 출력 제어신호(SC)와 함께 제2 스위칭 신호(SC2)를 제2 스위칭 소자(SW2)로 전송한다.

[0066] 블랭크 기간에 제2 스위칭 신호(SC2)가 제2 스위칭 소자(SW2)로 전송되면, 제2 스위칭 소자(SW2)는 턴-온되어 중간 전압(Vref, 8V)을 저계조 전류 경로로 전송함으로써, 중간 전압(Vref)이 출력 제어 스위칭 소자(SW3)를 통해 채널로 출력되도록 한다(b).

[0067] 블랭크 기간 이후, 다음 1수평 라인 기간(2nd AData Out)에 DAC 컨트롤러(350)는 1수평 기간 동안 출력 제어 스위칭 소자(SW3)가 제1 증폭기(OP1)를 통해 출력되는 고계조 데이터 전압(12V)을 채널로 전송하도록 출력 제어 스위칭 소자(SW3)에 로우 논리의 출력 제어신호(SC)를 공급한다(c).

[0068] 도 6은 도 3에 도시된 듀얼 타입 DAC의 구동방법을 순서대로 설명하기 위한 또 다른 구성 및 파형도이다.

[0069] 구체적으로, 도 6은 1수평기간 동안 듀얼 타입 DAC(330b)가 고계조의 데이터 전압을 출력한 후, 블랭크 기간에 중간 전압(Vref)을 출력하고, 다음의 1수평기간 동안 저계조의 데이터 전압을 채널로 출력하는 구동방법을 나타낸 도면이다.

[0070] 도 6을 참조하면, DAC 컨트롤러(350)는 컨트롤 패킷(CP)을 읽어들이어서, 1수평 라인 기간(1st AData Out) 동안, 출력 제어 스위칭 소자(SW3)가 제1 증폭기(OP1)를 통해 출력되는 고계조 데이터 전압(12V)을 채널로 전송하도록 로우 논리의 출력 제어신호(SC)를 출력 제어 스위칭 소자(SW3)로 공급한다.

[0071] 이에, 출력 제어 스위칭 소자(SW3)는 로우 논리의 출력 제어신호(SC)에 응답하여 1수평 라인 기간 동안 제1 증폭기(OP1)를 통해 출력되는 고계조 데이터 전압(12V)을 선택해서 채널로 전송한다(a).

[0072] 출력 제어 스위칭 소자(SW3)를 통해 고계조의 데이터 전압이 채널로 전송된 1수평 기간 이후, DAC 컨트롤러(350)는 블랭크 기간(blank)에 중간 전압(Vref, 8V)이 채널로 출력되도록 출력 제어신호(SC)와 함께 제1 스위칭 신호(SC1)를 제1 스위칭 소자(SW1)로 전송한다.

[0073] 블랭크 기간에 제1 스위칭 신호(SC1)가 제1 스위칭 소자(SW1)로 전송되면, 제1 스위칭 소자(SW1)가 턴-온되어 중간 전압(Vref, 8V)을 고계조 전류 경로로 전송함으로써, 중간 전압(Vref)이 출력 제어 스위칭 소자(SW3)를 통해 채널로 출력되도록 한다(b).

[0074] 블랭크 기간 이후, 다음 1수평 라인 기간(2nd AData Out)에 DAC 컨트롤러(350)는 1수평 라인 기간 동안 출력 제어 스위칭 소자(SW3)가 제2 증폭기(OP2)를 통해 출력되는 저계조 데이터 전압(3V)을 채널로 전송하도록 출력 제어 스위칭 소자(SW3)에 하이 논리의 출력 제어신호(SC)를 공급한다(c).

[0075] 이와 같이, 매 수평 기간마다 출력 제어 스위칭 소자(SW3)는 출력 제어신호(SC)에 응답하여 1수평 기간 동안 제1 증폭기(OP1)를 통해 출력되는 고계조 데이터 전압, 또는 제2 증폭기(OP2)를 통해 출력되는 저계조 데이터 전압을 선택해서 채널로 전송한다. 그리고 매 수평 기간의 사이 기간인 블랭크 기간에는 중간 전압(Vref)이 채널로 출력되도록 함으로써, 발열은 최대한 방지하면서 필요에 따라 데이터 전압의 응답 속도를 향상시킬 수 있다.

[0076] 도 7은 본 발명의 제2 실시 예에 따른 데이터 드라이버가 구비된 유기발광 다이오드 표시장치를 구체적으로 나타낸 구성도이다. 그리고, 도 8은 도 7에 도시된 타이밍 컨트롤러, 감마 컨트롤러, 기준 감마전압 발생부, 및 데이터 드라이버의 신호 전송 구조를 더욱 구체적으로 나타낸 구성도이다.

[0077] 도 7, 8에 도시된 바와 같이, 본 발명의 유기발광 다이오드 표시장치는 현재의 1수평 라인분에 포함된 서브 화소별 아날로그 데이터 전압 대비 다음 1수평 라인분에 포함된 서브 화소별 아날로그 데이터 전압의 차 전압을 검출하고, 검출된 차 전압에 따라 중간 전압(Vref) 레벨이 가변되도록 중간 전압 가변신호(GMS)를 출력하는 감마 컨트롤러(700)를 더 포함한다. 여기서, 감마 컨트롤러(700)는 설명의 편의상 타이밍 컨트롤러(500)와 다른 별도의 구성으로 도시하였으나, 감마 컨트롤러(700)는 타이밍 컨트롤러(500)에 포함되도록 구성될 수 있다.

[0078] 구체적으로, 감마 컨트롤러(700)는 타이밍 컨트롤러(500)로부터의 영상 데이터(Data)를 수신하고, 현재의 1수평

라인분의 영상 데이터와 다음 1수평 라인분의 영상 데이터를 순차적으로 비교 분석한다. 이어, 현재의 1수평 라인분에 포함된 서브 화소별 아날로그 데이터 전압 대비 다음 1수평 라인분에 포함된 서브 화소별 아날로그 데이터 전압의 차 전압을 검출한다. 그리고 검출된 차 전압에 따라 중간 전압(Vref) 레벨이 가변되도록 중간 전압 가변신호(GMS)를 생성하여, 기준 감마전압 발생부(600)로 공급한다.

- [0079] 도 9는 도 8에 도시된 감마 컨트롤러를 구체적으로 나타낸 구성도이다.
- [0080] 도 9에 도시된 감마 컨트롤러(700)는 영상 데이터 저장부(710), 전압차 분석부(720), 전압 컨트롤러(730)를 포함한다.
- [0081] 영상 데이터 저장부(710)는 타이밍 컨트롤러(500)로부터의 영상 데이터(Data)를 수신한 후 적어도 1수평 라인 단위로 저장해서 전압차 분석부(720)로 출력한다. 영상 데이터 저장부(710)는 메모리 구조로 영상 데이터(Data)를 적어도 1수평 라인 단위로 지연시켜 출력하게 된다.
- [0082] 전압차 분석부(720)는 영상 데이터 저장부(710)에 저장된 현재의 1수평 라인분 영상 데이터를 수신하여, 다음 1수평 라인분의 영상 데이터와 순차적으로 비교한다. 그리고 비교 결과에 따라 현재의 1수평 라인분에 포함된 서브 화소별 아날로그 데이터 전압 대비 다음 1수평 라인분에 포함된 서브 화소별 아날로그 데이터 전압의 차 전압을 검출한다. 이에, 전압차 분석부(720)는 각 서브 화소의 차 전압 값이 포함되도록 차 전압 데이터를 생성하여 전압 컨트롤러(730)로 전송한다.
- [0083] 전압 컨트롤러(730)는 상기 각 서브 화소의 차 전압에 대한 중간 전압 값, 다시 말해, 차전압 값의 절반인 1/2 전압 값으로 각 서브 화소의 중간 전압(Vref) 레벨이 가변되도록 각 서브 화소의 중간 전압 값을 설정한다. 그리고 설정된 중간 전압 값이 포함되도록 중간 전압 가변신호(GMS)를 생성하여 기준 감마전압 발생부(600)로 전송한다.
- [0084] 기준 감마전압 발생부(600)는 감마 컨트롤러(700)로부터 매 수평 기간 단위로 공급되는 중간 전압 가변신호(GMS)에 따라 매 수평 기간 단위로 중간 전압(Vref) 레벨을 가변시켜서 디지털-아날로그 변환부(330)로 전송한다.
- [0085] 전술한 바와 같이, 본 발명의 디지털-아날로그 변환부(330)는 분압 출력부(330a), 및 듀얼 타입 DAC(330b)를 포함하여 구성되는바, 디지털-아날로그 변환부(330)는 분압 출력부(330a)에서 고계조 또는 저계조별로 구분되는 저계조 또는 고계조별 감마 전압을 듀얼 타입 DAC(330b)의 서로 다른 증폭기로 증폭시켜서 각각의 채널로 출력한다. 이때, 듀얼 타입 DAC(330b)에서는 고계조 또는 저계조별로 구분되는 저계조 또는 고계조별 감마 전압을 각각의 채널(Ch1 ~ Chn)로 출력하는 매 수평 기간 사이의 블랭크 기간마다 전압 레벨이 가변되는 중간 전압(Vref)을 각각의 채널(Ch1 ~ Chn)로 공급하게 된다. 여기서, 매 블랭크 기간에는 현재의 1수평 라인분에 포함된 서브 화소별 아날로그 데이터 전압 대비, 다음 1수평 라인분에 포함된 서브 화소별 아날로그 데이터 전압의 차 전압에 따라 그 레벨이 가변된 중간 전압(Vref)이 채널로 출력되도록 할 수 있다.
- [0086] 도 10은 본 발명의 제2 실시 예에 따른 듀얼 타입 DAC의 구동방법을 순서대로 설명하기 위한 구성 및 파형도이다.
- [0087] 구체적으로, 도 10은 1수평기간 동안 듀얼 타입 DAC(330b)가 저계조의 데이터 전압을 출력한 후, 블랭크 기간에 각 서브 화소간 차전압 값의 1/2 전압 값으로 가변된 중간 전압(Vref)을 출력하고, 다음의 1수평기간 동안 고계조의 데이터 전압을 채널로 출력하는 구동방법을 예로 나타낸 도면이다.
- [0088] 도 10을 참조하면, DAC 컨트롤러(350)는 컨트롤 패킷(CP)을 읽어들이어서, 1수평 라인 기간(1st AData Out) 동안, 출력 제어 스위칭 소자(SW3)가 제2 증폭기(OP2)를 통해 출력되는 저계조 데이터 전압(3V)을 채널로 전송하도록 하이 논리의 출력 제어신호(SC)를 출력 제어 스위칭 소자(SW3)로 공급한다.
- [0089] 이에, 출력 제어 스위칭 소자(SW3)는 하이 논리의 출력 제어신호(SC)에 응답하여 1수평 라인 기간 동안 제2 증폭기(OP2)를 통해 출력되는 저계조 데이터 전압(3V)을 선택해서 채널로 전송한다(a).
- [0090] 출력 제어 스위칭 소자(SW3)를 통해 저계조의 데이터 전압이 채널로 전송된 1수평 라인 기간 이후, DAC 컨트롤러(350)는 블랭크 기간(blank)에 각 서브 화소간 차전압 값의 1/2 전압 값으로 가변된 중간 전압(Vref, 7V)이 채널로 출력되도록 출력 제어신호(SC)와 함께 제2 스위칭 신호(SC2)를 제2 스위칭 소자(SW2)로 전송한다.
- [0091] 블랭크 기간에 제2 스위칭 신호(SC2)가 제2 스위칭 소자(SW2)로 전송되면, 제2 스위칭 소자(SW2)가 턴-온되어 전압 레벨이 가변된 중간 전압(Vref, 7V)을 저계조 전류 경로로 전송함으로써, 중간 전압(Vref)이 출력 제어 스

위칭 소자(SW3)를 통해 채널로 출력되도록 한다(b).

- [0092] 블랭크 기간 이후, 다음 1수평 라인 기간(2nd AData Out)에 DAC 컨트롤러(350)는 1수평 라인 기간 동안 출력 제어 스위칭 소자(SW3)가 제1 증폭기(OP1)를 통해 출력되는 고계조 데이터 전압(12V)을 채널로 전송하도록 출력 제어 스위칭 소자(SW3)에 로우 논리의 출력 제어신호(SC)를 공급한다(c).
- [0093] 도 11은 본 발명의 제3 실시 예에 따른 유기발광 다이오드 표시장치의 감마 컨트롤러를 구체적으로 나타낸 구성도이다.
- [0094] 도 11에 도시된 감마 컨트롤러(700)는 현재의 1수평 라인분에 포함된 서브 화소별 데이터 전압 대비 다음 1수평 라인분에 포함된 서브 화소별 데이터 전압의 차 전압 값을 검출한다. 그리고 검출된 차 전압 값이 미리 설정된 기준 전압 값(RRef) 이상이면 중간 전압(Vref) 레벨이 다음의 1수평 라인분에 포함된 서브 화소의 데이터 전압과 동일한 전압 값으로 가변되도록 중간 전압 가변신호(GMS)를 출력한다.
- [0095] 이를 위해, 감마 컨트롤러(700)는 영상 데이터 저장부(710), 중간 전압 설정부(740), 데이터 전압 분석부(750), 전압 컨트롤러(730)를 포함해서 구성될 수 있다.
- [0096] 영상 데이터 저장부(710)는 타이밍 컨트롤러(500)로부터의 영상 데이터(Data)를 수신한 후, 적어도 1수평 라인 단위로 저장해서 전압차 분석부(720)로 출력한다.
- [0097] 데이터 전압 분석부(750)는 영상 데이터 저장부(710)에 저장된 현재의 1수평 라인분 영상 데이터를 수신하여, 다음 1수평 라인분의 영상 데이터와 순차적으로 비교한다. 이어, 비교 결과에 따라 현재의 1수평 라인분에 포함된 서브 화소별 아날로그 데이터 전압 대비 다음 1수평 라인분에 포함된 서브 화소별 아날로그 데이터 전압의 차 전압을 검출한다. 그리고, 데이터 전압 분석부(750)는 검출된 차 전압 값이 중간 전압 설정부(740)에 미리 설정된 기준 전압 값(RRef) 이상이면 중간 전압(Vref) 레벨이 다음의 1수평 라인분에 포함된 서브 화소의 데이터 전압과 동일한 전압 값으로 가변되도록 전압 가변 데이터(CD)를 생성하여 전압 컨트롤러(730)로 전송한다.
- [0098] 전압 컨트롤러(730)는 전압 가변 데이터(CD)에 따라 선택적으로 중간 전압(Vref) 레벨이 다음의 1수평 라인분에 포함된 서브 화소의 데이터 전압과 동일한 전압 값으로 가변되도록 각 서브 화소의 중간 전압 값을 설정한다. 그리고 선택적으로 가변된 중간 전압 값이 포함되도록 중간 전압 가변신호(GMS)를 생성하여 기준 감마전압 발생부(600)로 전송한다.
- [0099] 이에, 기준 감마전압 발생부(600)는 감마 컨트롤러(700)로부터 매 수평 라인 단위로 공급되는 중간 전압 가변신호(GMS)에 따라 매 수평 라인 단위로 중간 전압(Vref) 레벨을 가변시키거나 유지시켜서 디지털-아날로그 변환부(330)로 전송한다.
- [0100] 전술한 바와 같이, 본 발명의 디지털-아날로그 변환부(330)는 분압 출력부(330a), 및 듀얼 타입 DAC(330b)를 포함하여 구성되는바, 제3 실시 예에 따른 듀얼 타입 DAC(330b)는 DAC 컨트롤러(350)의 출력 제어신호(SC)에 응답하여 1수평 라인 기간 동안 제1 증폭기(OP1)를 통해 출력되는 고계조 데이터 전압, 또는 제2 증폭기(OP2)를 통해 출력되는 저계조 데이터 전압을 선택해서 채널로 전송한다.
- [0101] 블랭크 기간에는 제1 또는 제2 스위칭 신호(SC1, SC2)에 응답하여, 제1 또는 제2 스위칭 소자(SW1, SW2)를 통해 입력되는 기준 감마전압 발생부(600)로부터의 중간 전압(Vref)이 출력 제어 스위칭 소자(SW3)를 통해 채널로 출력되도록 한다. 여기서, 기준 감마전압 발생부(600)로부터의 중간 전압(Vref)은 다음 1수평 라인분에 포함된 서브 화소의 아날로그 데이터 전압과 동일한 레벨의 전압 값으로 가변된 전압이다.
- [0102] 블랭크 기간 이후, 다음 1수평 라인 기간에 출력 제어 스위칭 소자(SW3)는 다시 출력 제어신호(SC)에 응답하여 제1 증폭기(OP1)를 통해 출력되는 고계조 데이터 전압, 또는 제2 증폭기(OP2)를 통해 출력되는 저계조 데이터 전압을 선택해서 채널로 전송한다.
- [0103] 도 12는 본 발명의 제3 실시 예에 따른 듀얼 타입 DAC의 구동방법을 순서대로 설명하기 위한 구성 및 파형도이다.
- [0104] 구체적으로, 도 12는 1수평기간 동안 듀얼 타입 DAC(330b)가 저계조의 데이터 전압을 출력한 후, 블랭크 기간에 다음의 1수평 라인분에 포함된 서브 화소의 데이터 전압과 동일한 전압 값으로 가변된 중간 전압(Vref)을 출력하고, 다음의 1수평기간 동안 고계조의 데이터 전압을 채널로 출력하는 구동방법을 예로 나타낸 도면이다.
- [0105] 도 12를 참조하면, DAC 컨트롤러(350)는 컨트롤 패킷(CP)을 읽어들이어서, 1수평 라인 기간(1st AData Out) 동안, 출력 제어 스위칭 소자(SW3)가 제2 증폭기(OP2)를 통해 출력되는 저계조 데이터 전압(3V)을 채널로 전송하도록

하이 논리의 출력 제어신호(SC)를 출력 제어 스위칭 소자(SW3)로 공급한다.

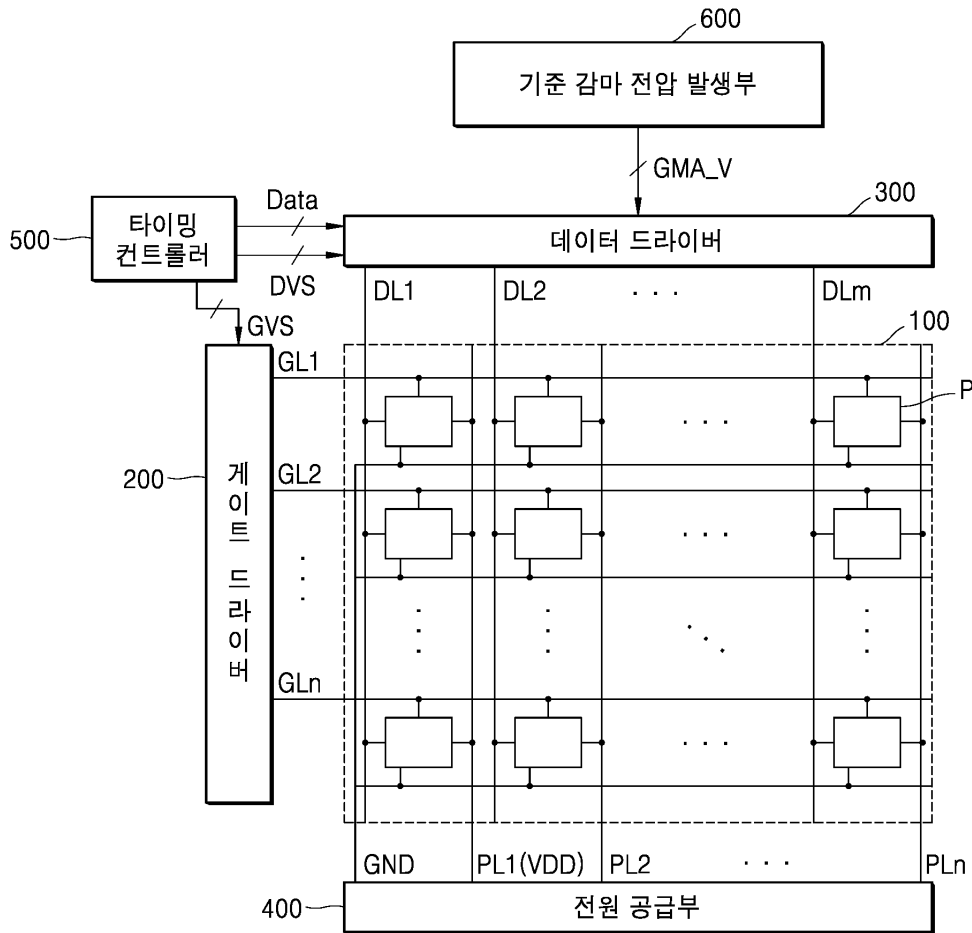
- [0106] 이에, 출력 제어 스위칭 소자(SW3)는 하이 논리의 출력 제어신호(SC)에 응답하여 1수평 라인 기간 동안 제2 증폭기(OP2)를 통해 출력되는 저계조 데이터 전압(3V)을 선택해서 채널로 전송한다(a).
- [0107] 출력 제어 스위칭 소자(SW3)를 통해 저계조의 데이터 전압이 채널로 전송된 1수평 라인 기간 이후, DAC 컨트롤러(350)는 블랭크 기간(blank)에 다음의 1수평 라인분에 포함된 서브 화소의 데이터 전압과 동일한 전압 값으로 가변된 중간 전압(Vref, 12V)이 채널로 출력되도록 출력 제어신호(SC)와 함께 제2 스위칭 신호(SC2)를 제2 스위칭 소자(SW2)로 전송한다.
- [0108] 블랭크 기간에 제2 스위칭 신호(SC2)가 제2 스위칭 소자(SW2)로 전송되면, 제2 스위칭 소자(SW2)가 턴-온되어 전압 레벨이 가변된 중간 전압(Vref, 12V)을 저계조 전류 경로로 전송함으로써, 중간 전압(Vref)이 출력 제어 스위칭 소자(SW3)를 통해 채널로 출력되도록 한다(b).
- [0109] 블랭크 기간 이후, 다음 1수평 라인 기간(2nd AData Out)에 DAC 컨트롤러(350)는 1수평 라인 기간 동안 출력 제어 스위칭 소자(SW3)가 제1 증폭기(OP1)를 통해 출력되는 고계조 데이터 전압(12V)을 채널로 전송하도록 출력 제어 스위칭 소자(SW3)에 로우 논리의 출력 제어신호(SC)를 공급한다(c).
- [0110] 전술한 바와 같은 다양한 기술 특징을 갖는 본 발명의 실시 예에 따른 유기발광 다이오드 표시장치 및 그 구동 방법은 데이터 드라이버(300)가 데이터 전압 생성을 위한 계조별 감마 전압 레벨을 고계조 및 저계조 범위로 구분하고, 구분된 고계조 및 저계조별 감마 전압이 각각 다른 증폭부나 출력단을 통해 각각의 데이터 라인(DL1 내지 DLm)에 데이터 전압으로 출력되도록 한다. 이에, 소비 전력 증가를 방지하면서도 발열량을 줄여서 데이터 드라이버(300)의 구동을 안정화시킬 수 있게 된다.
- [0111] 또한, 본 발명의 데이터 드라이버(300)는 영상 데이터(Data)의 계조 값에 따른 데이터 전압(AData)을 출력한 이후, 다음 영상 데이터의 계조 값에 따른 데이터 전압을 출력하기 이전의 사이 시간인 블랭크 기간 동안 중간 계조의 감마 전압(Vref)을 데이터 라인으로 출력할 수 있다. 이에, 표시 영상의 밝기 변화에 맞게 데이터 전압의 가변 속도를 높여서 표시 영상의 화질을 향상시킬 수 있다.
- [0112] 또한, 본 발명의 데이터 드라이버(300)는 현재 표시되는 영상 데이터(Data)의 데이터 전압 크기 대비 다음 영상 데이터(Data)의 데이터 전압 크기 변화를 분석하여, 분석 결과에 따라 블랭크 기간 동안에 데이터 라인(DL1 내지 DLm)으로 출력되는 감마 전압 크기를 가변시켜 출력시킬 수 있다. 이에 따라서는 표시 영상의 밝기 변화에 대응하여 데이터 전압의 가변 속도를 더욱 높이고 표시 영상의 화질 또한 더욱 향상시킬 수 있다.
- [0113] 이상에서 설명한 본 발명은 전술한 실시 예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사항을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다. 그러므로, 본 발명의 범위는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

부호의 설명

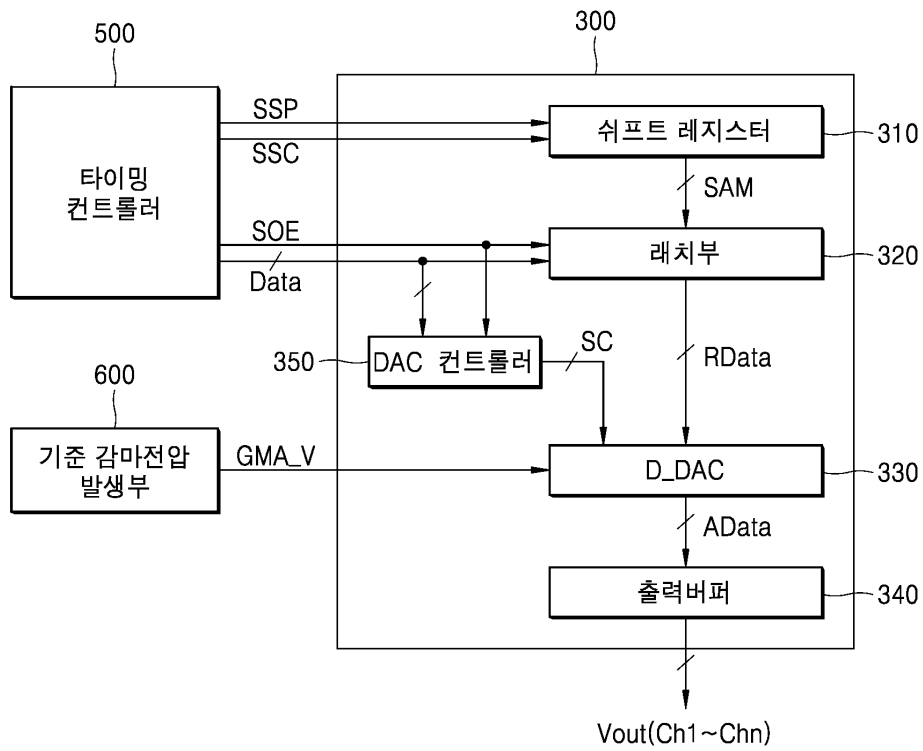
- [0114] 100: 유기발광 다이오드 표시패널
 200: 게이트 드라이버
 300: 데이터 드라이버
 400: 전원 공급부
 500: 타이밍 컨트롤러
 600: 기준 감마전압 발생부

도면

도면1

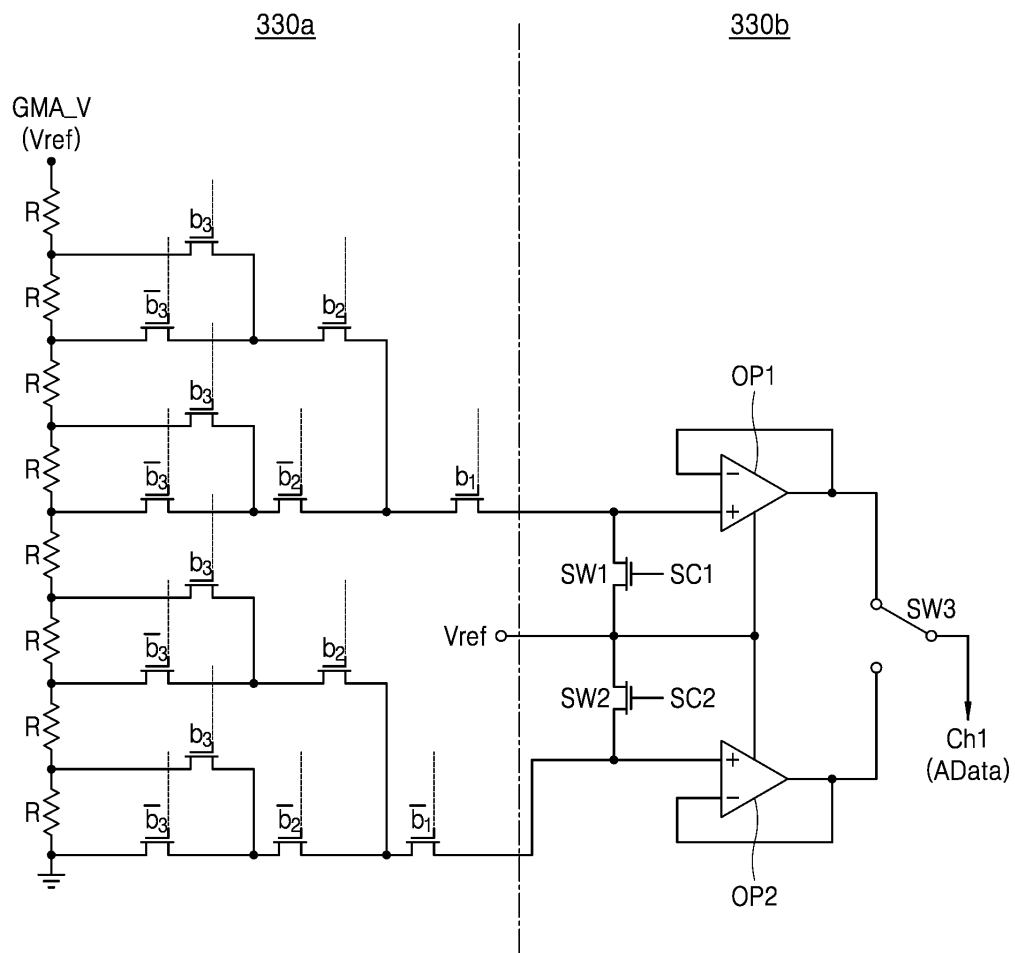


도면2

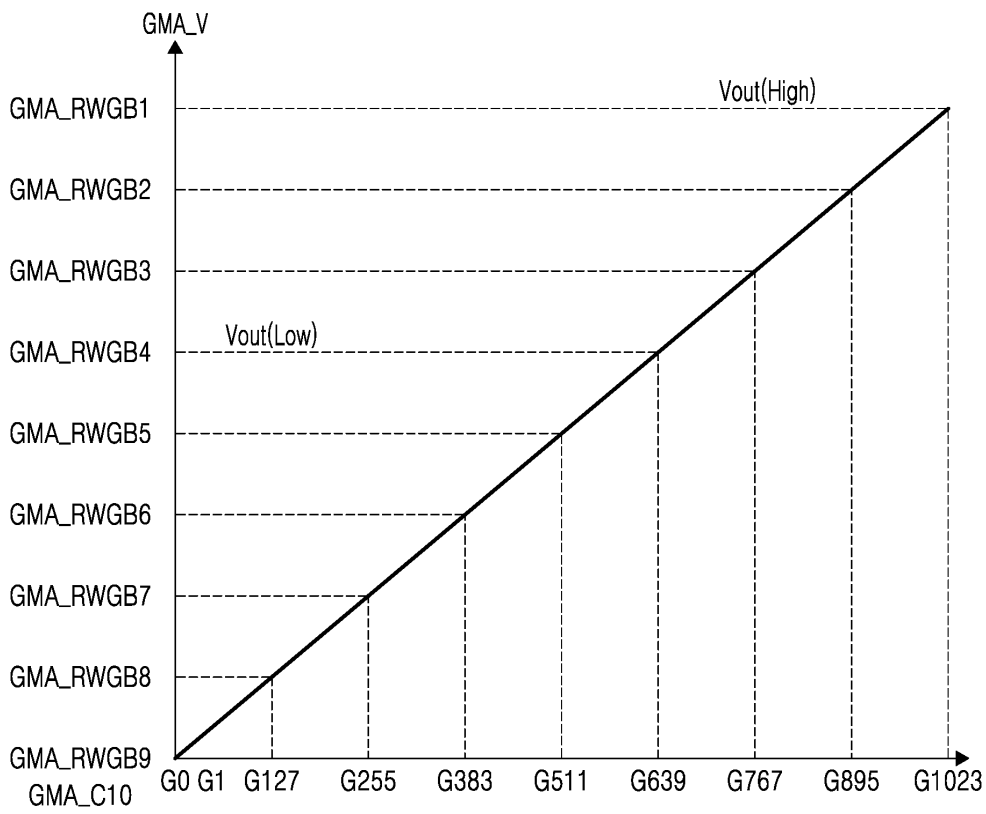


도면3

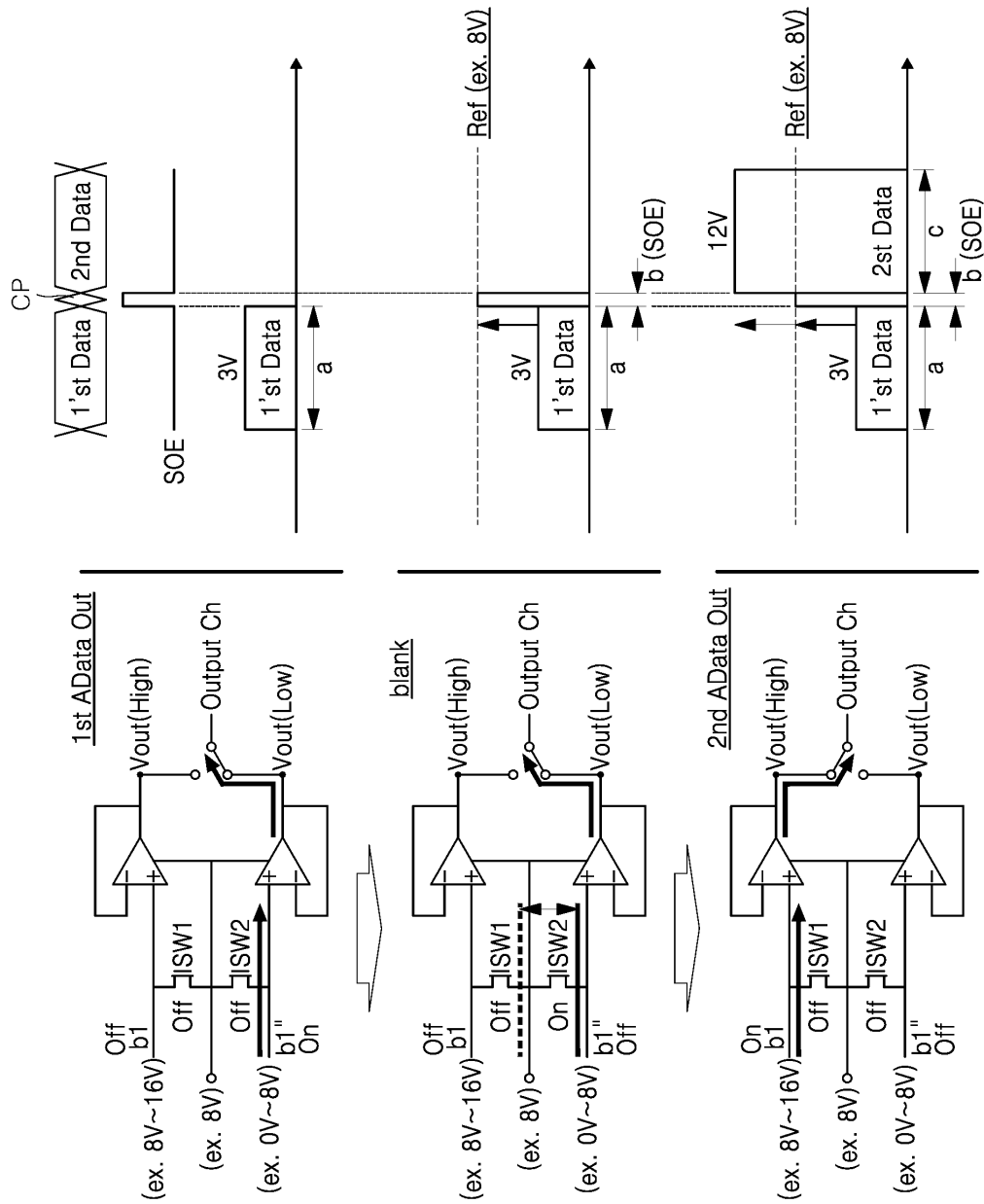
330



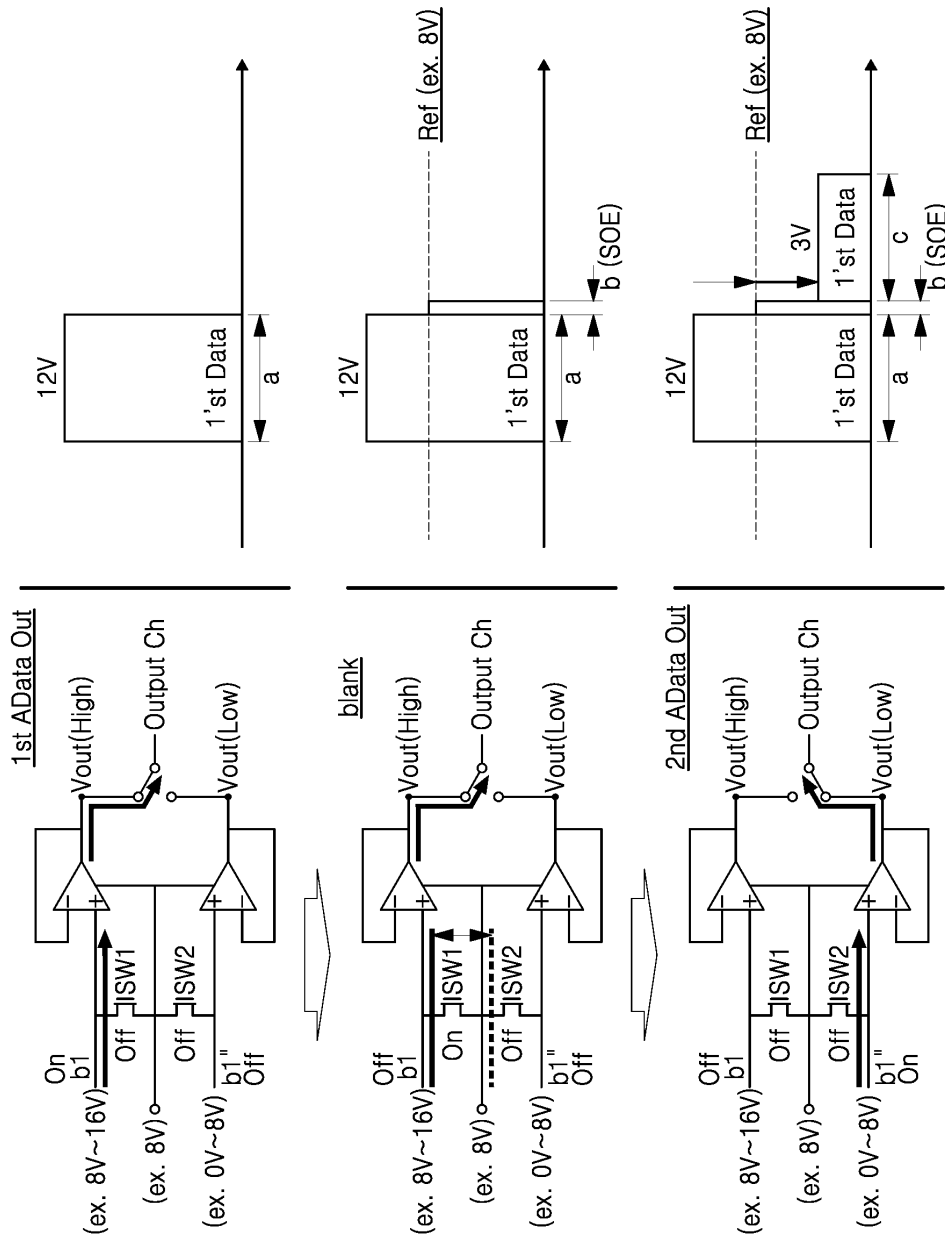
도면4



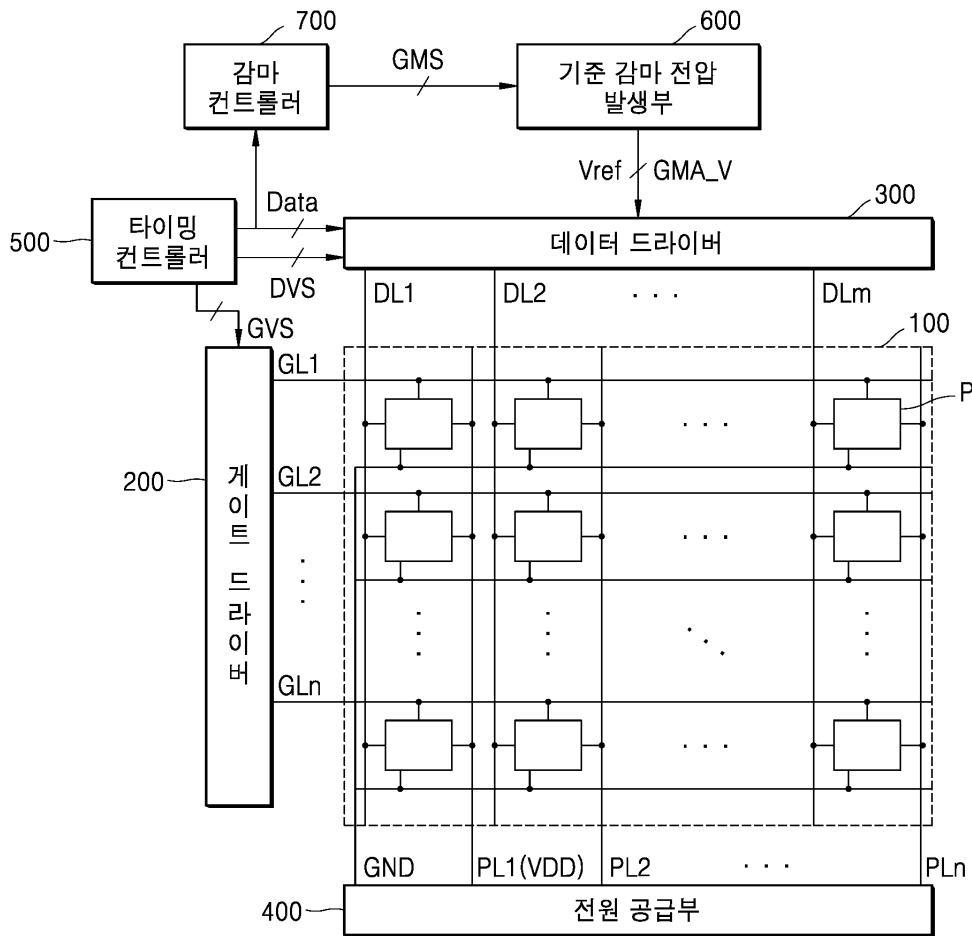
도면5



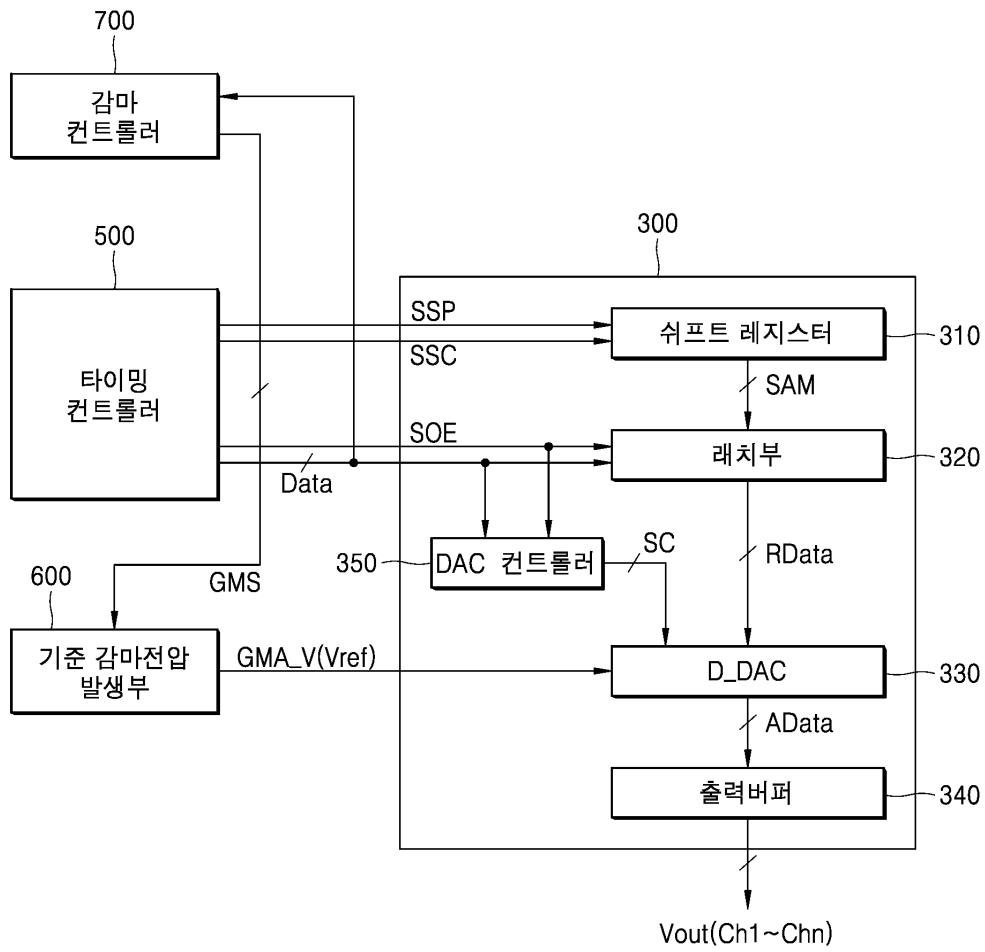
도면6



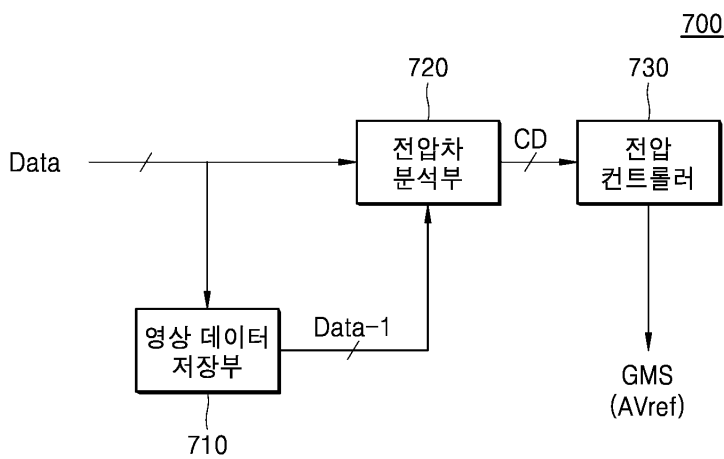
도면7



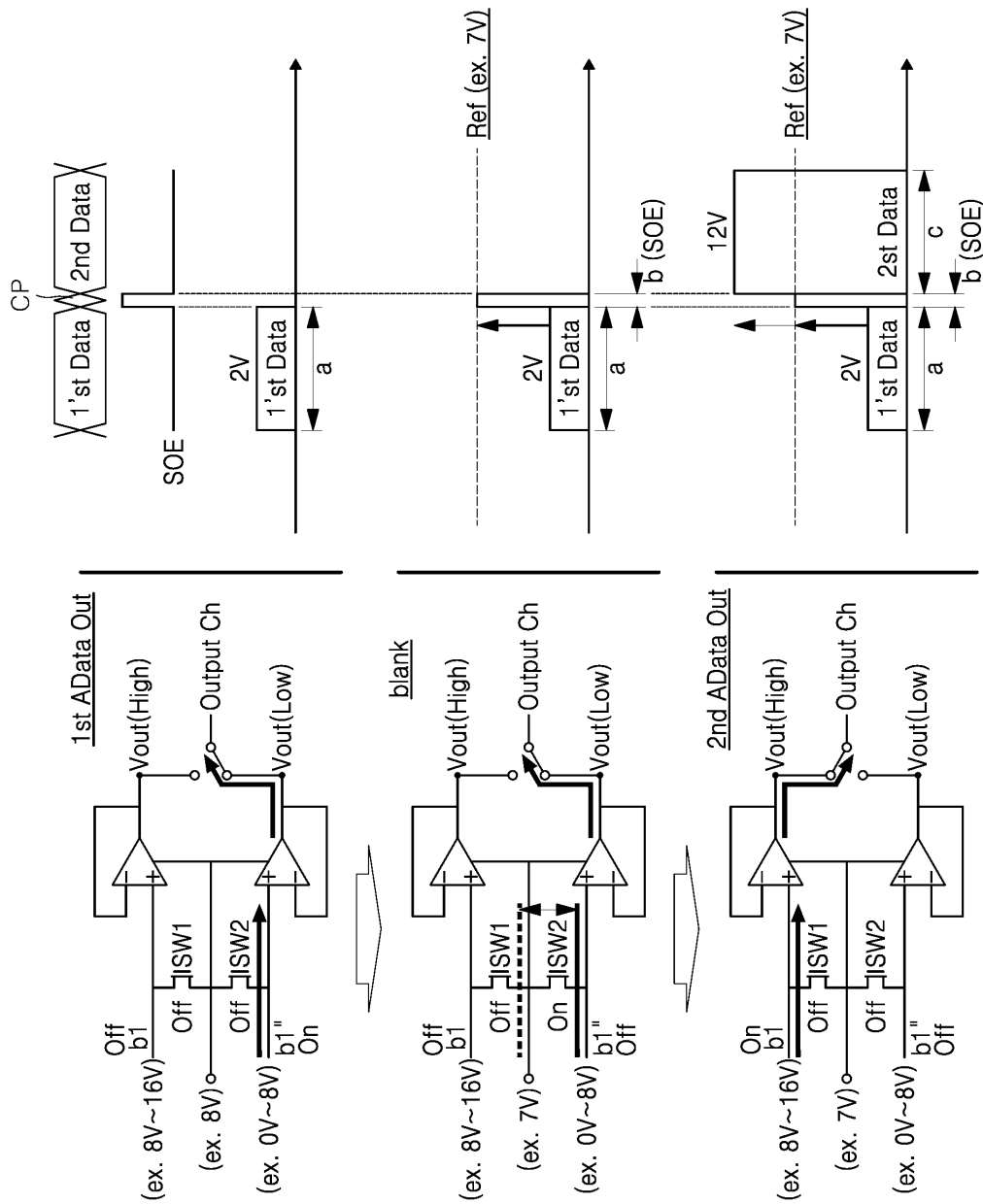
도면8



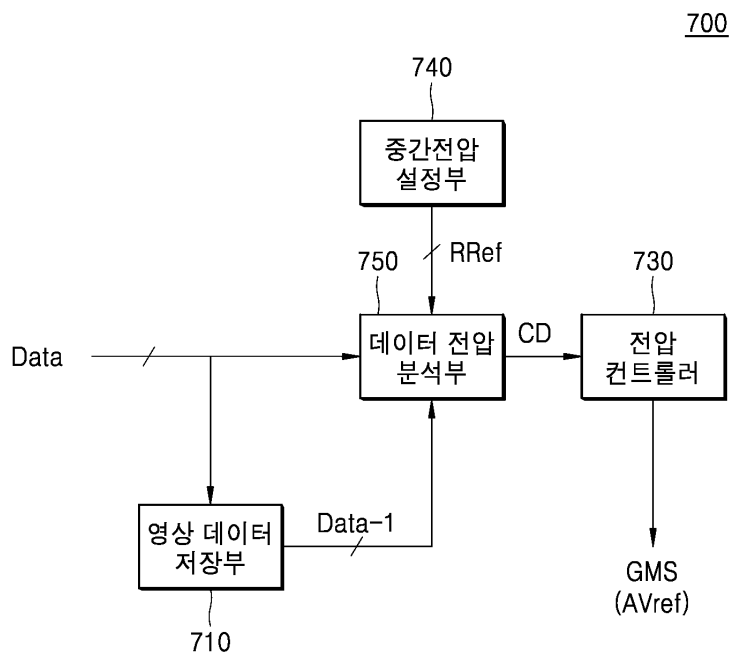
도면9



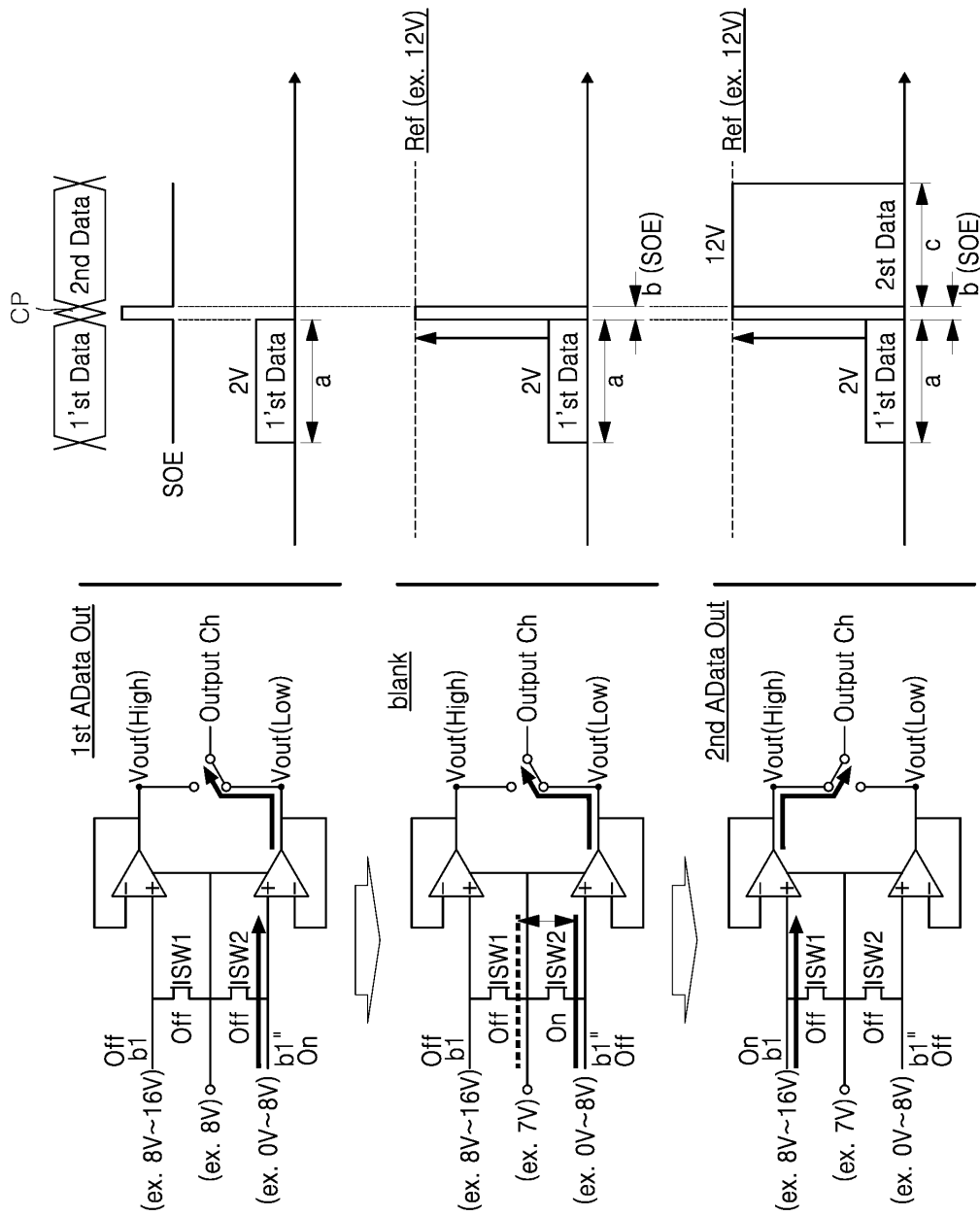
도면10



도면11



도면12



专利名称(译)	OLED显示装置及其驱动方法		
公开(公告)号	KR1020200005366A	公开(公告)日	2020-01-15
申请号	KR1020180079027	申请日	2018-07-06
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	전원식 함종식		
发明人	전원식 함종식		
IPC分类号	G09G3/3225		
CPC分类号	G09G3/3225 G09G2300/0828 G09G2310/0286 G09G2310/061 G09G2320/0276 G09G2330/021 G09G3/3291 G09G2330/045 G09G3/20 G09G3/2074 G09G3/3275 G09G2310/0291 G09G2320/041 G09G2320/0673 G09G3/2011 G09G2310/027		
外部链接	Espacenet		

摘要(译)

公开了一种有机发光二极管显示装置及其驱动方法。根据本发明的实施例，有机发光二极管显示装置包括：有机发光二极管显示面板，其中，多个像素区域由多条栅极线和多条数据线限定；数据驱动器将参考伽马电压分为高或低灰度伽马电压，并允许通过图像数据的灰度值选择的低或高灰度伽马电压作为数据电压通过不同的输出提供给数据线终端；DAC控制器执行开关控制，以使所选择的低或高灰度级伽马电压通过不同的输出端子输出到每条数据线。有机发光二极管显示装置及其驱动方法可以通过降低发热量来防止数据驱动器的功耗增加，同时稳定数据驱动器的驱动。

