



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0064011
(43) 공개일자 2019년06월10일

(51) 국제특허분류(Int. Cl.)
H01L 51/52 (2006.01) H01L 27/32 (2006.01)
(52) CPC특허분류
H01L 51/5237 (2013.01)
H01L 27/3211 (2013.01)
(21) 출원번호 10-2017-0163246
(22) 출원일자 2017년11월30일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
김진후
경기도 파주시 월롱면 엘지로 245
김선호
경기도 파주시 월롱면 엘지로 245
(74) 대리인
네이트특허법인

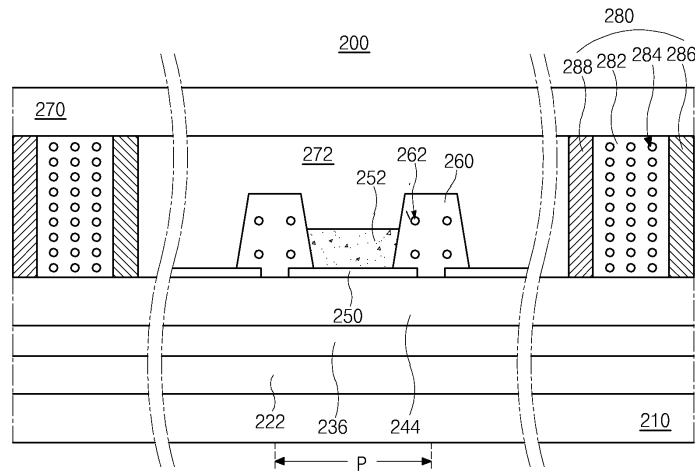
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 **전계발광 표시장치**

(57) 요약

본 발명은, 다수의 화소영역을 포함하는 표시영역과 상기 표시영역을 둘러싸는 비표시영역이 정의된 제 1 기판과; 상기 제 1 기판 상부에, 상기 다수의 화소영역 각각에 위치하는 발광다이오드와; 상기 다수의 화소영역 경계에 위치하며 제 1 기공을 포함하는 बैं크와; 상기 비표시영역에 위치하며 제 2 기공을 포함하는 댐과; 상기 댐 상에 위치하며 상기 발광다이오드를 덮는 제 2 기판을 포함하고, 상기 제 1 기공과 상기 제 2 기공은 크기 또는 부피비에서 차이를 갖는 전계 발광표시장치를 제공한다.

대표도 - 도6



(52) CPC특허분류

H01L 27/3246 (2013.01)

H01L 27/3262 (2013.01)

명세서

청구범위

청구항 1

다수의 화소영역을 포함하는 표시영역과 상기 표시영역을 둘러싸는 비표시영역이 정의된 제 1 기판과;
상기 제 1 기판 상부에, 상기 다수의 화소영역 각각에 위치하는 발광다이오드와;
상기 다수의 화소영역 경계에 위치하며 제 1 기공을 포함하는 बैं크와;
상기 비표시영역에 위치하며 제 2 기공을 포함하는 댐과;
상기 댐 상에 위치하며 상기 발광다이오드를 덮는 제 2 기판을 포함하고,
상기 제 1 기공과 상기 제 2 기공은 크기 또는 부피비에서 차이를 갖는 전계발광 표시장치.

청구항 2

제 1 항에 있어서,
상기 제 1 기공은 제 1 크기를 갖고 상기 제 2 기공은 상기 제 1 크기보다 작은 제 2 크기를 갖는 전계발광 표시장치.

청구항 3

제 2 항에 있어서,
상기 제 1 크기는 수백nm~수십 μ m이고, 상기 제 2 크기는 수nm~수십nm인 전계발광 표시장치.

청구항 4

제 1 항에 있어서,
상기 제 1 기공은 상기 बैं크에 대하여 제 1 부피비를 갖고 상기 제 2 기공은 상기 댐에 대하여 상기 제 1 부피비보다 큰 제 2 부피비를 갖는 전계발광 표시장치.

청구항 5

제 4 항에 있어서,
상기 제 1 부피비는 5~20%이고, 상기 제 2 부피비는 10~40%인 전계발광 표시장치.

청구항 6

제 1 항에 있어서,
상기 댐 외측의 외부 댐과 상기 댐 내측의 내부 댐을 더 포함하는 전계발광 표시장치.

청구항 7

제 1 항에 있어서,

상기 발광다이오드는, 제 1 전극과, 상기 제 1 전극과 마주하는 제 2 전극과, 상기 제 1 전극 및 상기 제 2 전극 사이에 위치하는 발광층을 포함하는 전계발광 표시장치.

청구항 8

제 7 항에 있어서,

상기 발광층은 용액 공정에 의해 형성되는 전계발광 표시장치.

청구항 9

제 7 항에 있어서,

상기 제 1 기공 중 상기 발광층에 인접한 제 1 기공에는 상기 발광층을 이루는 물질이 채워지는 전계발광 표시장치.

청구항 10

제 1 항에 있어서,

상기 제 1 기공과 상기 발광다이오드 사이에 위치하는 박막트랜지스터를 더 포함하고,

상기 발광다이오드는 상기 박막트랜지스터에 연결된 전계발광 표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 전계발광 표시장치에 관한 것으로, 더욱 상세하게는 발광층의 두께 균일도가 향상되고 발광층의 손상이 방지될 수 있는 전계발광 표시장치에 관한 것이다.

배경 기술

[0003] 새로운 평판디스플레이 중 하나인 전계발광 표시장치(Electroluminescent display device)는 자체 발광형이기 때문에 액정표시장치(Liquid Crystal Display Device)에 비해 시야각, 대조비 등이 우수하며 백라이트가 필요하지 않기 때문에 경량박형이 가능하고, 소비전력 측면에서도 유리하다.

[0004] 그리고 직류 저전압 구동이 가능하고 응답속도가 빠르며 전부 고체이기 때문에 외부충격에 강하고 사용온도범위도 넓으며 특히 제조비용 측면에서도 저렴한 장점을 가지고 있다.

[0005] 액티브 매트릭스 방식(active matrix type) 전계발광 표시장치에서는 화소에 인가되는 전류를 제어하는 전압이 스토리지 캐패시터(storage capacitor)에 충전되어 있어, 그 다음 프레임(frame) 신호가 인가될 때까지 전압을 유지해 줌으로써, 게이트 배선 수에 관계없이 한 화면이 표시되는 동안 발광상태를 유지하도록 구동된다.

[0007] 도 1은 종래 전계발광 표시장치의 개략적인 단면도이다.

[0008] 도 1에 도시된 바와 같이, 종래 전계발광 표시장치는 기판(10)과, 상기 기판(10) 상에 위치하는 구동 박막트랜지스터(Td)와, 상기 구동 박막트랜지스터(Td)에 연결되는 발광다이오드(D)를 포함한다.

[0009] 유리 또는 플라스틱으로 이루어지는 상기 기판(10) 상에는 반도체층(20)이 형성된다. 상기 반도체층(20)은 산화물 반도체 물질로 이루어지거나 다결정 실리콘으로 이루어질 수 있다.

- [0010] 반도체층(20) 상부에는 절연물질로 이루어진 게이트 절연막(26)이 기판(10) 전면에 형성된다. 게이트 절연막(26)은 산화 실리콘 또는 질화 실리콘과 같은 무기절연물질로 이루어질 수 있다.
- [0011] 게이트 절연막(26) 상부에는 금속과 같은 도전성 물질로 이루어진 게이트 전극(30)이 반도체층(20)의 중앙에 대응하여 형성된다.
- [0012] 게이트전극(30) 상부에는 절연물질로 이루어진 층간 절연막(36)이 기판(10) 전면에 형성된다. 층간 절연막(36)은 산화 실리콘이나 질화 실리콘과 같은 무기 절연물질로 형성되거나, 벤조사이클로부텐(benzocyclobutene)이나 포토 아크릴(photo-acryl)과 같은 유기 절연물질로 형성될 수 있다.
- [0013] 층간 절연막(36)은 반도체층(20)의 양측을 노출하는 제 1 및 제 2 콘택홀(37, 38)을 갖는다. 제 1 및 제 2 콘택홀(37, 38)은 게이트 전극(30)의 양측에 게이트 전극(30)과 이격되어 위치한다.
- [0014] 층간 절연막(36) 상부에는 금속과 같은 도전성 물질로 소스 전극(40)과 드레인 전극(42)이 형성된다.
- [0015] 상기 반도체층(20)과, 상기 게이트 전극(30)과, 상기 소스 전극(40)과, 상기 드레인 전극(42)은 상기 구동 박막 트랜지스터(Td)를 이룬다.
- [0016] 도시하지 않았으나, 상기 기판(10) 상에는, 제 1 및 제 2 방향을 따라 각각 연장되는 게이트 배선 및 데이터 배선, 상기 게이트 배선 및 상기 데이터 배선에 연결되는 스위칭 박막트랜지스터, 상기 게이트 배선 및 상기 데이터 배선 중 어느 하나와 평행하게 이격하는 파워 배선이 형성될 수 있다.
- [0017] 상기 게이트 배선과 상기 데이터 배선은 교차하여 화소영역을 정의하며, 상기 구동 박막트랜지스터(Td)는 상기 스위칭 박막트랜지스터에 연결된다. 또한, 상기 화소영역에는 스토리지 캐패시터가 구비된다.
- [0018] 상기 구동 박막트랜지스터(Td)의 상기 드레인 전극(42)을 노출하는 드레인 콘택홀(52)을 갖는 보호층(50)이 상기 구동 박막트랜지스터(Td)를 덮으며 형성된다.
- [0019] 상기 보호층(50) 상에는 상기 드레인 콘택홀(52)을 통해 상기 구동 박막트랜지스터(Td)의 상기 드레인 전극(42)에 연결되는 제 1 전극(60)이 형성된다. 또한, 상기 보호층(50) 상에는 상기 제 1 전극(60)의 가장자리를 덮는 बैं크(70)이 형성된다. 상기 बैं크(70)은 상기 제 1 전극(60)의 중앙을 노출하는 개구를 갖는다.
- [0020] 상기 제 1 전극(60) 상에는 발광층(62)과 제 2 전극(64)이 순차 적층된다.
- [0021] 상기 제 1 전극(60), 상기 제 1 전극(60)과 마주하는 상기 제 2 전극(64), 상기 제 1 및 제 2 전극(60, 64) 사이에 위치하는 상기 발광층(62)은 상기 발광 다이오드(D)를 이룬다.
- [0023] 한편, 일반적으로 상기 발광층(62)은 열증착 공정에 의해 형성된다. 그러나, 표시장치가 대형화됨에 따라 증착 공정에 의해 발광층(62)을 형성하는데 한계가 있으며, 최근에는 용액 공정에 의해 상기 발광층(62)을 형성하는 방법이 제안되고 있다.
- [0025] 그러나, 용액 공정에 의해 형성된 발광층(62)의 경우, 발광층(62)이 불균일한 두께를 갖고 이에 따라 발광 효율(또는 표시품질) 및 수명이 저하된다.
- [0026] 즉, 종래 전계발광 표시장치에서 파일-업 문제를 보여주는 개략적인 단면도인 도 2를 참조하면, 용액 공정에 의해 형성된 발광물질 잉크를 건조하는 과정에서 화소영역 가장자리의 발광층(62) 두께가 중앙보다 커지는 파일-업(pile up) 현상(또는 커피-링(coffee-ring) 현상)이 발생한다. 다시 말해, 제 1 전극(60)의 중앙에서 발광층(62)은 제 1 두께를 갖는 반면, बैं크(70)에 근접한 제 1 전극(60)의 가장자리에서 발광층(62)은 제 1 두께보다 큰 제 2 두께를 갖게 된다. 이러한 발광층(62)의 두께 편차에 의해 전계발광 표시장치의 발광 효율 및 수명이 감소하는 문제가 발생한다.
- [0027] 또한, 외부 수분이나 산소가 발광다이오드로 침투하여 발광다이오드가 손상됨으로써 전계발광 표시장치의 발광 효율 및 수명이 더욱 감소하게 된다.

발명의 내용

해결하려는 과제

[0029] 본 발명은, 종래 전계발광 표시장치의 발광 효율 및 수명 저하 문제를 해결하고자 한다.

과제의 해결 수단

[0031] 상기 과제의 해결을 위하여, 본 발명은, 다수의 화소영역을 포함하는 표시영역과 상기 표시영역을 둘러싸는 비표시영역이 정의된 제 1 기판과; 상기 제 1 기판 상부에, 상기 다수의 화소영역 각각에 위치하는 발광다이오드와; 상기 다수의 화소영역 경계에 위치하며 제 1 기공을 포함하는 बैं크와; 상기 비표시영역에 위치하며 제 2 기공을 포함하는 댄과; 상기 댄 상에 위치하며 상기 발광다이오드를 덮는 제 2 기판을 포함하고, 상기 제 1 기공과 상기 제 2 기공은 크기 또는 부피비에서 차이를 갖는 전계발광 표시장치를 제공한다.

발명의 효과

[0033] 본 발명에 따른 전계발광 표시장치에서는, बैं크와 댄 각각이 기공을 포함함으로써, 발광층의 두께 편차와 외부 불순물의 침투가 방지되거나 최소화된다.

[0034] 또한, बैं크의 기공과 댄의 기공은 크기 또는 부피비에서 차이를 가져, 발광층의 두께 편차 문제와 외부 불순물의 침투 문제가 더욱 방지된다.

[0035] 따라서, 발광 효율, 표시 품질 및 수명이 향상된 전계발광 표시장치가 제공된다.

도면의 간단한 설명

- [0037] 도 1은 종래 전계발광 표시장치의 개략적인 단면도이다.
- 도 2는 종래 전계발광 표시장치에서 파일-업 문제를 보여주는 개략적인 단면도이다.
- 도 3은 본 발명에 따른 전계발광 표시장치의 한 화소에 대한 개략적인 회로도이다.
- 도 4는 본 발명의 따른 전계발광 표시장치의 개략적인 평면도이다.
- 도 5는 본 발명의 제 1 실시예에 따른 전계발광 표시장치의 개략적인 도면이며 도 4의 V-V 선을 따라 절단한 단면도이다.
- 도 6은 본 발명의 제 1 실시예에 따른 전계발광 표시장치의 개략적인 도면이며 도 4의 VI-VI 선을 따라 절단한 단면도이다.
- 도 7은 본 발명의 제 2 실시예에 따른 전계발광 표시장치의 개략적인 도면이며 도 4의 VII-VII 선을 따라 절단한 단면도이다.
- 도 8은 본 발명의 제 2 실시예에 따른 전계발광 표시장치의 개략적인 도면이며 도 4의 VIII-VIII 선을 따라 절단한 단면도이다.

발명을 실시하기 위한 구체적인 내용

[0038] 본 발명은, 다수의 화소영역을 포함하는 표시영역과 상기 표시영역을 둘러싸는 비표시영역이 정의된 제 1 기판과; 상기 제 1 기판 상부에, 상기 다수의 화소영역 각각에 위치하는 발광다이오드와; 상기 다수의 화소영역 경계에 위치하며 제 1 기공을 포함하는 बैं크와; 상기 비표시영역에 위치하며 제 2 기공을 포함하는 댄과; 상기 댄 상에 위치하며 상기 발광다이오드를 덮는 제 2 기판을 포함하고, 상기 제 1 기공과 상기 제 2 기공은 크기 또는 부피비에서 차이를 갖는 전계발광 표시장치를 제공한다.

[0039] 본 발명의 전계발광 표시장치에 있어서, 상기 제 1 기공은 제 1 크기를 갖고 상기 제 2 기공은 상기 제 1 크기보다 작은 제 2 크기를 갖는다.

[0040] 본 발명의 전계발광 표시장치에 있어서, 상기 제 1 크기는 수백nm~수십 μ m이고, 상기 제 2 크기는 수nm~수십nm이

다.

- [0041] 본 발명의 전계발광 표시장치에 있어서, 상기 제 1 기공은 상기 बैं크에 대하여 제 1 부피비를 갖고 상기 제 2 기공은 상기 댐에 대하여 상기 제 1 부피비보다 큰 제 2 부피비를 갖는다.
- [0042] 본 발명의 전계발광 표시장치에 있어서, 상기 제 1 부피비는 5~20%이고, 상기 제 2 부피비는 10~40%이다.
- [0043] 본 발명의 전계발광 표시장치는, 상기 댐 외측의 외부 댐과 상기 댐 내측의 내부 댐을 더 포함한다.
- [0044] 본 발명의 전계발광 표시장치에 있어서, 상기 발광다이오드는, 제 1 전극과, 상기 제 1 전극과 마주하는 제 2 전극과, 상기 제 1 전극 및 상기 제 2 전극 사이에 위치하는 발광층을 포함한다.
- [0045] 본 발명의 전계발광 표시장치에 있어서, 상기 발광층은 용액 공정에 의해 형성된다.
- [0046] 본 발명의 전계발광 표시장치에 있어서, 상기 제 1 기공 중 상기 발광층에 인접한 제 1 기공에는 상기 발광층을 이루는 물질이 채워진다.
- [0047] 본 발명의 전계발광 표시장치에 있어서, 상기 제 1 기공과 상기 발광다이오드 사이에 위치하는 박막트랜지스터를 더 포함하고, 상기 발광다이오드는 상기 박막트랜지스터에 연결된다.
- [0049] 이하, 도면을 참조하여 본 발명의 실시예를 설명한다.
- [0050] 도 3은 본 발명에 따른 전계발광 표시장치의 한 화소에 대한 개략적인 회로도이다.
- [0051] 도 3에 도시한 바와 같이, 전계발광 표시장치에는, 서로 교차하여 화소영역(P)을 정의하는 게이트배선(GL), 데이터배선(DL) 및 파워배선(PL)이 형성되고, 화소영역(P)에는, 스위칭 박막트랜지스터(Ts), 구동 박막트랜지스터(Td), 스토리지 캐패시터(Cst), 발광다이오드(D)가 형성된다.
- [0052] 스위칭 박막트랜지스터(Ts)는 게이트배선(GL) 및 데이터배선(DL)에 연결되고, 구동 박막트랜지스터(Td) 및 스토리지 캐패시터(Cst)는 스위칭 박막트랜지스터(Ts)와 파워배선(PL) 사이에 연결되고, 발광다이오드(D)는 구동 박막트랜지스터(Td)에 연결된다.
- [0053] 이러한 전계발광 표시장치에서, 게이트배선(GL)에 인가된 게이트신호에 따라 스위칭 박막트랜지스터(Ts)가 턴-온(turn-on) 되면, 데이터배선(DL)에 인가된 데이터신호가 스위칭 박막트랜지스터(Ts)를 통해 구동 박막트랜지스터(Td)의 게이트전극과 스토리지 캐패시터(Cst)의 일 전극에 인가된다.
- [0054] 구동 박막트랜지스터(Td)는 게이트전극에 인가된 데이터신호에 따라 턴-온 되며, 그 결과 데이터신호에 비례하는 전류가 파워배선(PL)으로부터 구동 박막트랜지스터(Td)를 통하여 발광다이오드(D)로 흐르게 되고, 발광다이오드(D)는 구동 박막트랜지스터(Td)를 통하여 흐르는 전류에 비례하는 휘도로 발광한다.
- [0055] 이때, 스토리지 캐패시터(Cst)에는 데이터신호에 비례하는 전압으로 충전되어, 일 프레임(frame) 동안 구동 박막트랜지스터(Td)의 게이트전극의 전압이 일정하게 유지되도록 한다.
- [0056] 따라서, 전계발광 표시장치는 게이트신호 및 데이터신호에 의하여 원하는 영상을 표시할 수 있다.
- [0058] 도 4는 본 발명의 제 1 실시예에 따른 전계발광 표시장치의 개략적인 평면도이다.
- [0059] 도 4에 도시된 바와 같이, 본 발명의 제 1 실시예에 따른 전계발광 표시장치(100)은 다수의 화소영역(P)이 정의된 표시영역과 표시영역 주변의 비표시영역이 정의된 제 1 기판(110)을 포함한다. 예를 들어, 비표시영역은 상기 표시영역의 네측면을 둘러싸도록 배치될 수 있다.
- [0060] 다수의 화소영역(P) 각각에는 발광다이오드가 위치하며, 전계발광 표시장치(100)의 구동에 의해 상기 발광다이오드가 발광하여 영상을 구현하게 된다.
- [0061] 표시영역에는 각 화소영역을 둘러싸는 बैं크(160)가 형성되고, बैं크(160)는 제 1 기공(미도시)을 포함한다.
- [0062] 또한, 비표시영역에는 제 2 기공(미도시)을 포함하는 댐(dam, 180)이 형성된다. 즉, 댐(180)은 표시영역을 둘러싸며 형성된다. 댐(180)은 제 2 기공을 포함하는 중앙 댐(182), 중앙 댐(182)의 외측에 위치하는 외부 댐(186), 중앙 댐(182)의 내측에 위치하는 내부 댐(188)을 포함한다.

- [0063] 도시하지 않았으나, 댐(180)과 접촉하며 제 1 기판(110)과 합착되는 제 2 기판이 위치하고, 제 2 기판과 발광다이오드 사이에는 충전제(filler)가 위치할 수 있다.
- [0064] 본 발명의 전계발광 표시장치(100)에서는, बैं크(160)가 제 1 기공을 포함함으로써 용액 공정 시 발생하는 발광층의 두께 불균일 문제가 방지된다. 즉, 발광층 잉크가 화소영역(P) 가장자리에 형성된 बैं크(160)의 제 1 기공으로 흡수되어, 발광층 잉크의 건조 공정 시 발생하는 파일-업 문제에 의한 발광층의 두께 편차가 방지된다.
- [0065] 또한, 댐(180)이 제 2 기공을 포함함으로써 외부 수분 및/또는 산소와 같은 불순물에 의한 발광다이오드의 손상이 방지된다. 즉, 비표시영역에 형성된 댐(180)의 제 2 기공에 의해 산소, 수분과 같은 외부 불순물이 트랩(trap)되거나 침투 경로가 증가하여, 외부 불순물이 발광다이오드로 침투되는 것이 방지되거나 최소화된다.
- [0066] 따라서, 발광효율(표시품질) 및/또는 수명이 향상된 전계발광 표시장치(100)가 제공된다.
- [0068] 도 5는 본 발명의 제 1 실시예에 따른 전계발광 표시장치의 개략적인 도면이며 도 4의 V-V 선을 따라 절단한 단면도이다. 또한, 도 6은 본 발명의 제 1 실시예에 따른 전계발광 표시장치의 개략적인 도면이며 도 4의 VI-VI 선을 따라 절단한 단면도이다.
- [0069] 도 5 및 도 6에 도시된 바와 같이, 전계발광 표시장치(100)는, 다수의 화소영역(P)이 정의된 표시영역과 표시영역을 외측의 비표시영역이 정의된 제 1 기판(110)과, 제 1 기판(110) 상에 각 화소영역(P)에 대응하여 위치하는 구동 박막트랜지스터(Td)와, 구동 박막트랜지스터(Td)에 연결되며 각 화소영역(P)에 대응하여 위치하는 발광다이오드(D)와, 각 화소영역(P)을 둘러싸는 बैं크(160)와, 비표시영역에 위치하는 댐(180)과, 댐(180) 상의 제 2 기판(170)을 포함한다.
- [0070] 제 1 기판(110) 상에는, 제 1 및 제 2 방향을 따라 각각 연장되는 게이트 배선(도 3의 GL) 및 데이터 배선(도 3의 DL), 게이트 배선(GL) 및 상기 데이터 배선(DL)에 연결되는 스위칭 박막트랜지스터(도 3의 Ts), 게이트 배선(GL) 및 데이터 배선(DL) 중 어느 하나와 평행하게 이격하는 파워 배선(도 3의 PL)이 형성될 수 있다.
- [0071] 게이트 배선(GL)과 데이터 배선(DL)은 교차하여 화소영역(P)을 정의하며, 구동 박막트랜지스터(Td)는 스위칭 박막트랜지스터(Ts)에 연결된다. 또한, 화소영역(P)에는 스토리지 캐패시터(도 3의 Cst)가 구비될 수 있다.
- [0072] 제 1 및 제 2 기판(110, 170) 각각은 유리 기판 또는 플렉서블한 플라스틱 기판일 수 있다. 예를 들어, 제 1 및 제 2 기판(110, 170) 각각은 폴리이미드 기판일 수 있다.
- [0073] 제 1 기판(110) 상에는 반도체층(120)이 형성된다. 반도체층(120)은 산화물 반도체 물질로 이루어지거나 다결정 실리콘으로 이루어질 수 있다.
- [0074] 반도체층(120)은 산화물 반도체 물질로 이루어질 경우 반도체층(120) 하부에는 차광패턴(도시하지 않음)이 형성될 수 있으며, 차광패턴은 반도체층(120)으로 빛이 입사되는 것을 방지하여 반도체층(120)이 빛에 의해 열화되는 것을 방지한다. 이와 달리, 반도체층(120)은 다결정 실리콘으로 이루어질 수도 있으며, 이 경우 반도체층(120)의 양 가장자리에 불순물이 도핑되어 있을 수 있다.
- [0075] 반도체층(120) 상부에는 절연물질로 이루어진 게이트 절연막(122)이 제 1 기판(110) 전면에 형성된다. 게이트 절연막(122)은 산화 실리콘 또는 질화 실리콘과 같은 무기절연물질로 이루어질 수 있다.
- [0076] 게이트 절연막(122) 상부에는 금속과 같은 도전성 물질로 이루어진 게이트 전극(130)이 반도체층(120)의 중앙에 대응하여 형성된다. 또한, 게이트 절연막(122) 상부에는 게이트 배선(GL)과 스토리지 캐패시터(Cst)의 제1 캐패시터 전극(미도시)이 형성될 수 있다. 게이트 배선(GL)은 제1방향을 따라 연장되고, 제1 캐패시터 전극은 상기 게이트 전극(130)에 연결될 수 있다.
- [0077] 도 5에서는, 게이트 절연막(122)이 기판(110) 전면에 형성되어 있다. 이와 달리, 게이트 절연막(122)은 게이트 전극(130)과 동일한 모양으로 패터닝될 수도 있다.
- [0078] 게이트전극(130) 상부에는 절연물질로 이루어진 층간 절연막(136)이 제 1 기판(110) 전면에 형성된다. 층간 절연막(136)은 산화 실리콘이나 질화 실리콘과 같은 무기 절연물질로 형성되거나, 벤조사이클로부텐(benzocyclobutene)이나 포토 아크릴(photo-acryl)과 같은 유기 절연물질로 형성될 수 있다.
- [0079] 층간 절연막(136)은 반도체층(120)의 양측을 노출하는 제 1 및 제 2 콘택홀(137, 138)을 갖는다. 제 1 및 제 2 콘택홀(137, 138)은 게이트 전극(130)의 양측에 게이트 전극(130)과 이격되어 위치한다.

- [0080] 도 5에서, 제 1 및 제 2 콘택홀(137, 138)은 게이트 절연막(122) 내에도 형성된다. 이와 달리, 게이트 절연막(122)이 게이트 전극(130)과 동일한 모양으로 패터닝될 경우, 제 1 및 제 2 콘택홀(137, 138)은 층간 절연막(136) 내에만 형성될 수도 있다.
- [0081] 층간 절연막(136) 상에는 금속과 같은 도전성 물질로 이루어지는 소스 전극(140)과 드레인 전극(142)이 형성된다. 또한, 층간 절연막(136) 상에는 제 2 방향을 따라 연장되는 데이터 배선(DL)과 전원 배선(PL) 및 제 2 캐패시터 전극(미도시)이 형성될 수 있다.
- [0082] 소스 전극(140)과 드레인 전극(142)은 게이트 전극(130)을 중심으로 이격되어 위치하며, 각각 제 1 및 제 2 콘택홀(137, 138)을 통해 반도체층(120)의 양측과 접촉한다. 데이터 배선(DL)은 제 2 방향을 따라 연장되어 게이트 배선(GL)과 교차함으로써 화소영역(P)을 정의하며, 고전위 전압을 공급하는 파워 배선(PL)은 데이터 배선(DL)과 이격되어 위치한다. 이와 달리, 파워 배선(PL)은 게이트 배선(GL)과 동일 층에 상기 게이트 배선(GL)과 평행하게 이격하여 위치함으로써, 데이터 배선(DL)과 교차하도록 형성될 수도 있다. 제 2 캐패시터 전극은 소스 전극(140)과 연결되고 제 1 캐패시터 전극과 중첩함으로써, 제 1 및 제 2 캐패시터 전극 사이의 층간 절연막(136)을 유전체층으로 하여 스토리지 캐패시터(Cst)를 이룬다.
- [0083] 반도체층(120)과, 게이트 전극(130), 소스 전극(140), 드레인 전극(142)은 구동 박막트랜지스터(Td)를 이루며, 구동 박막트랜지스터(Td)는 반도체층(120)의 상부에 게이트 전극(130), 소스 전극(140) 및 드레인 전극(142)이 위치하는 코플라나(coplanar) 구조를 가진다.
- [0084] 이와 달리, 구동 박막트랜지스터(Td)는 반도체층의 하부에 게이트 전극이 위치하고 반도체층의 상부에 소스 전극과 드레인 전극이 위치하는 역 스테거드(inverted staggered) 구조를 가질 수 있다. 이 경우, 반도체층은 비정질 실리콘으로 이루어질 수 있다.
- [0085] 전술한 바와 같이, 제 1 기판(110) 상에는 스위칭 박막트랜지스터(Ts)가 더 형성되는데, 스위칭 박막트랜지스터(Ts)는 구동 박막트랜지스터(Td)와 실질적으로 동일한 구조를 갖는다.
- [0086] 구동 박막트랜지스터(Td)의 게이트 전극(130)은 스위칭 박막트랜지스터(Ts)의 드레인 전극(미도시)에 연결되고 구동 박막트랜지스터(Td)의 소스 전극(140)은 파워 배선(PL)에 연결된다. 또한, 스위칭 박막트랜지스터(Ts)의 게이트 전극(미도시)과 소스 전극(미도시)은 게이트 배선(GL) 및 데이터 배선(DL)에 각각 연결된다.
- [0087] 구동 박막트랜지스터(Td)의 드레인 전극(142)을 노출하는 드레인 콘택홀(146)을 갖는 보호층(144)이 구동 박막트랜지스터(Td)를 덮으며 형성된다.
- [0088] 보호층(144) 상에는 드레인 콘택홀(146)을 통해 구동 박막트랜지스터(Td)의 드레인 전극(142)에 연결되는 제 1 전극(150)이 각 화소 영역(P) 별로 분리되어 형성된다. 제 1 전극(150)은 애노드(anode)일 수 있으며, 일함수 값이 비교적 큰 도전성 물질로 이루어질 수 있다. 예를 들어, 제 1 전극(150)은 인듐-틴-옥사이드(indium-tin-oxide, ITO) 또는 인듐-징크-옥사이드(indium-zinc-oxide, IZO)와 같은 투명 도전성 물질로 이루어질 수 있다.
- [0089] 한편, 본 발명의 전계발광 표시장치(100)가 상부 발광 방식(top-emission type)인 경우, 제 1 전극(150) 하부에는 반사전극 또는 반사층이 더욱 형성될 수 있다. 예를 들어, 반사전극 또는 반사층은 은(Ag), 알루미늄-팔라듐-구리(aluminum-paladium-copper: APC) 합금으로 이루어질 수 있다. 예를 들어, 제 1 전극(150)은 ITO/Ag/ITO의 삼중층 구조를 가질 수 있다.
- [0090] 또한, 보호층(144) 상에는 제 1 전극(150)의 가장자리를 덮는 बैं크(160)가 형성된다. 즉, बैं크(160)는 화소영역(P)의 경계에 위치한다. बैं크층(160)은 화소영역(P)에 대응하여 개구(opening, OP)를 가져 화소영역(P)을 둘러싸며 제 1 전극(150)의 증앙을 노출시킨다. 또한, बैं크(160)는 제 1 기판(162)을 갖는다.
- [0091] 제 1 전극(150) 상에는 발광층(152)이 형성된다. 발광층(152)은 액체 상태의 발광물질을 이용한 용액 공정(solution process)에 의해 형성된다.
- [0092] 즉, 발광물질이 용매에 녹아있는 발광물질 잉크를 용액 공정에 의해 코팅한 후 용매를 건조시켜 발광층(152)이 형성된다. 예를 들어, 용액 공정은 잉크젯 코팅(inkjet coating) 공정, 슬릿 코팅(slit coating) 공정, 스핀 코팅(spin coating) 공정, 프린팅(printing) 공정, 드랍 코팅(drop coating) 공정 중 어느 하나일 수 있으나, 이에 한정되지 않는다.
- [0093] 발광층(152)은 인광화합물 또는 형광 화합물과 같은 유기발광물질 또는 양자점과 같은 무기발광물질을 포함할 수 있다.

- [0094] 발광층(152)은 발광물질로 이루어지는 발광물질층(emitting material layer)의 단일층 구조일 수 있다. 또한, 발광 효율을 높이기 위해, 발광층(152)은 상기 제 1 전극(150)과 발광물질층 사이에 순차적으로 적층되는 정공 주입층(hole injection layer) 및 정공수송층(hole transporting layer)과, 발광물질층 상에 순차적으로 적층되는 전자수송층(electron transporting layer) 및 전자주입층(electron injection layer)을 더 포함할 수 있다.
- [0095] 전술한 바와 같이, 종래 전계발광 표시장치에서 발광층이 용액 공정에 의해 형성되는 경우, 건조 단계에서 파일-업 문제가 발생하여 발광층의 두께 편차가 발생한다.
- [0096] 그러나, 본 발명의 전계발광 표시장치(100)에서는, 제 1 전극(150)의 가장자리를 덮는 बैं크(160)가 제 1 기공(162)을 포함하기 때문에, 제 1 전극(150)의 가장자리 또는 화소영역(P)의 가장자리에서 발광물질 잉크가 제 1 기공(162)에 흡수됨으로써 파일-업 문제가 방지되거나 최소화된다.
- [0097] 파일-업 문제를 효율적으로 개선하기 위해, 제 1 기공(162)은 수백nm 내지 수십 μ m의 제 1 크기를 가질 수 있다. 예를 들어, 제 1 기공(162)은 100nm-99 μ m의 크기를 가질 수 있다. 제 1 기공(162)의 크기가 작아지면 잉크가 충분히 흡수되지 않아 파일-업 문제의 개선에 한계가 있고, 제 1 기공(162)의 크기가 커지면 인접한 화소간 잉크가 혼합되어 혼색 문제가 발생할 수 있다.
- [0098] 이와 같이 제 1 기공(162)으로 발광물질 잉크가 흡수되기 때문에, 전계발광 표시장치(100)에서 बैं크(160)의 제 1 기공(162)에는 발광층(152)을 이루는 물질이 채워질 수 있다.
- [0099] 예를 들어, बैं크(160)의 표면 측에 위치하는 제 1 기공(162)에는 발광층(152) 물질이 채워지는 반면, बैं크(160)의 중앙 부에 위치하는 제 1 기공(162)은 빈 상태가 될 수 있다.
- [0100] 상기 제 1 기공은 화학적 반응, 선택적 식각(etching), 수용성 염 또는 발포성 염의 추가, 초임계 유체 이용, 또는 블록 공중합체(block co-polymer)의 상분리와 같은 방법에 의해 형성될 수 있으나, 이에 한정되지 않는다.
- [0101] 예를 들어, 계면활성제(surfactant)나 친양매성 고분자(amphiphilic polymer)와 같은 유기 분자를 구조유도 물질로 사용하여 수열 반응을 통해 제 1 기공(162)을 갖는 बैं크(160)가 형성될 수 있다. 즉, 계면활성제나 친양쪽성 고분자는 친수성 부분과 소수성 부분으로 이루어져 있어 수용액 내에서 자기조립(self-assembly) 현상을 통해 다양한 구조의 마이셀(micelle) 또는 액정(liquid crystal) 구조를 이루게 되며, 이에 의해 형성된 거대 분자(supramolecule)를 거푸집(template)으로 사용하면 원하는 형태의 메조포러스 물질을 합성할 수 있다. 계면활성제 또는 친양매성 고분자의 종류와 제조 조건에 따라 기공의 크기와 두께를 제어하는 것이 가능하다.
- [0102] 또한, बैं크(160)의 표면을 산처리한 후, 전기화학적인 방법으로 제 1 기공(162)을 갖는 다공성 बैं크(160)를 형성할 수 있다.
- [0103] 또한, 고분자 용액에 sodium chloride(NaCl), sodium bicarbonate(NaHCO₃) 및 ammonium bicarbonate(NH₄HCO₃)와 같은 수용성의 발포성 염을 첨가하여 제 1 기공(162)을 갖는 다공성 बैं크(160)을 형성할 수도 있다.
- [0104] बैं크(160)는 폴리머이드와 같은 절연성 물질로 이루어질 수 있으나 이에 한정되지 않는다.
- [0105] 발광층(152)이 형성된 상기 제 1 기관(110) 상부로 제 2 전극(154)이 형성된다. 제 2 전극(154)은 표시영역의 전면에 위치하며 일함수 값이 비교적 작은 도전성 물질로 이루어져 캐소드(cathode)로 이용될 수 있다. 예를 들어, 제 2 전극(154)은 알루미늄(Al), 마그네슘(Mg), 알루미늄-마그네슘 합금(AlMg), 마그네슘-은 합금(MgAg) 중 어느 하나로 이루어질 수 있다.
- [0106] 설명의 편의를 위해 도 6에서는 제 2 전극이 생략되었다.
- [0107] 본 발명의 전계발광 표시장치(100)가 상부 발광 방식인 경우, 제 2 전극(154)은 빛이 투과되도록 비교적 얇은 두께를 가질 수 있다. 한편, 본 발명의 전계발광 표시장치(100)가 하부 발광 방식인 경우, 제 2 전극(154)은 반사전극으로 이용된다.
- [0108] 제 1 전극(150)과, 제 1 전극(150)과 마주하는 제 2 전극(154)과, 제 1 및 제 2 전극(150, 154) 사이에 위치하는 발광층(152)은 발광다이오드(D)를 이룬다.
- [0109] 제 1 기관(110)의 비표시영역에는 제 2 기공(184)을 포함하는 댐(180)이 형성된다. 즉, 댐(180)은 다수의 화소영역(P)이 형성된 표시영역을 둘러싼다.
- [0110] 댐(180)은 제 2 기공(184)을 포함하는 중앙 댐(182), 중앙 댐(182)의 외측에 위치하는 외부 댐(186), 중앙 댐

(182)의 내측에 위치하는 내부 댐(188)으로 구성될 수 있다.

- [0111] 각 화소영역(P)에 형성된 발광다이오드(D)는 수분이나 산소에 의해 쉽게 손상되어 전계발광 표시장치의 표시품질 저하 또는 수명 단축의 원인이 된다.
- [0112] 수분이나 산소의 침투를 방지하기 위해 비표시영역에 댐이 형성될 수 있으나, 댐에 크랙과 같은 손상이 발생하는 경우 수분이나 산소가 쉽게 발광다이오드가 형성된 표시영역으로 침투하게 된다.
- [0113] 그러나, 본 발명에서는, 비표시영역에 형성되며 표시영역을 둘러싸는 댐(180)이 제 2 기공(184)을 포함하며, 외부 수분이나 산소와 같은 외부 불순물이 제 2 기공(184)에 트랩되어 표시영역으로의 침투가 방지되거나 최소화된다.
- [0114] 이때, 댐(180)의 제 2 기공(184)은 뱅크(160)의 제 1 기공(162)의 제 1 크기보다 작은 제 2 크기를 갖는다. 제 2 기공(184)은 수nm~수십nm의 크기를 가질 수 있다. 예를 들어, 제 2 기공(184)의 제 2 크기는 1nm~99nm일 수 있다.
- [0115] 제 2 기공(184)의 크기가 너무 작으면 외부 불순물의 트랩에 한계가 있고, 제 2 기공(184)의 크기가 너무 크면 제 2 기공(184)이 서로 연결되어 외부 불순물의 침투 패스(path)가 될 수 있다.
- [0116] 상기 제 2 기공(184)은 화학적 반응, 선택적 식각(etching), 수용성 염 또는 발포성 염의 추가, 초임계 유체 이용, 또는 블록 공중합체(block co-polymer)의 상분리와 같은 방법에 의해 형성될 수 있으나, 이에 한정되지 않는다.
- [0117] 또한, 중앙 댐(182)은 폴리이미드로 이루어질 수 있다. 즉, 뱅크(160)과 중앙 댐(182)은 동일한 물질로 이루어질 수 있다. 이와 달리, 뱅크(160)과 중앙 댐(182)은 다른 물질로 이루어질 수 있다. 예를 들어, 투습 방지 특성을 높이기 위해, 중앙 댐(182)은 실리콘계 수지로 이루어질 수 있다. 그러나, 중앙 댐(182)의 물질은 이에 한정되지 않는다.
- [0118] 외부 댐(186) 및 내부 댐(188) 각각은 에폭시계 또는 아크릴계 물질로 이루어질 수 있으며, 외부 댐(186)과 내부 댐(188)은 동일한 물질 또는 다른 물질로 이루어질 수 있다.
- [0119] 예를 들어, 제 1 전극(150)의 형성 후, 뱅크(160)와 중앙 댐(182)을 형성하고, 발광층(152)과 제 2 전극(154)의 형성 공정 후에 외부 댐(186) 및 내부 댐(188)의 형성 공정이 진행될 수 있다.
- [0120] 제 2 기공(170)이 발광다이오드(D)와 댐(182)이 형성된 제 1 기공(110)에 충전제(172)를 통해 부착된다. 제 2 기공(170)은 충전제(172) 및 댐(182)과 접촉할 수 있다. 즉, 제 2 기공(170)은 댐(182) 상에 위치하며 발광다이오드(D)를 덮는다.
- [0121] 충전제(172)는 에폭시계 수지로 이루어질 수 있고, 전계발광 표시장치(100)가 상부발광 방식인 경우, 충전제(172)는 투명할 수 있다. 이와 달리, 전계발광 표시장치(100)가 하부발광 방식인 경우, 충전제(172)는 불투명할 수 있다.
- [0122] 전술한 바와 같이, 본 발명의 전계발광 표시장치(100)는, 각 화소영역(P)을 둘러싸며 제 1 기공(162)이 구비된 뱅크(160)와 표시영역을 둘러싸며 제 2 기공(184)이 구비된 댐(180)을 포함하며, 제 1 기공(162)에 의해 용액 공정에 의해 형성되는 발광층(152)의 두께 불균일 문제가 방지되거나 최소화되고 제 2 기공(184)에 의해 외부 불순물의 침투가 방지되거나 최소화된다.
- [0123] 또한, 제 1 기공(162)과 제 2 기공(184)은 그 크기에서 차이를 가져, 발광층(152)의 두께 불균일 문제와 외부 불순물의 침투 문제가 더욱 방지된다.
- [0125] 도 7은 본 발명의 제 2 실시예에 따른 전계발광 표시장치의 개략적인 도면이며 도 4의 VII-VII 선을 따라 절단한 단면도이다. 또한, 도 8은 본 발명의 제 2 실시예에 따른 전계발광 표시장치의 개략적인 도면이며 도 4의 VIII-VIII 선을 따라 절단한 단면도이다.
- [0126] 도 7 및 도 8에 도시된 바와 같이, 전계발광 표시장치(200)는, 다수의 화소영역(P)이 정의된 표시영역과 표시영역을 외측의 비표시영역이 정의된 제 1 기공(210)과, 제 1 기공(210) 상에 각 화소영역(P)에 대응하여 위치하는 구동 박막트랜지스터(Td)와, 구동 박막트랜지스터(Td)에 연결되며 각 화소영역(P)에 대응하여 위치하는 발광다이오드(D)와, 각 화소영역(P)을 둘러싸는 뱅크(260)와, 비표시영역에 위치하는 댐(280)과, 댐(280) 상의 제 2

기관(270)을 포함한다.

- [0127] 제 1 기관(210) 상에는, 제 1 및 제 2 방향을 따라 각각 연장되는 게이트 배선(도 3의 GL) 및 데이터 배선(도 3의 DL), 게이트 배선(GL) 및 상기 데이터 배선(DL)에 연결되는 스위칭 박막트랜지스터(도 3의 Ts), 게이트 배선(GL) 및 데이터 배선(DL) 중 어느 하나와 평행하게 이격하는 파워 배선(도 3의 PL)이 형성될 수 있다.
- [0128] 게이트 배선(GL)과 데이터 배선(DL)은 교차하여 화소영역(P)을 정의하며, 구동 박막트랜지스터(Td)는 스위칭 박막트랜지스터(Ts)에 연결된다. 또한, 화소영역(P)에는 스토리지 캐패시터(도 3의 Cst)가 구비될 수 있다.
- [0129] 제 1 및 제 2 기관(210, 270) 각각은 유리 기관 또는 플렉서블한 플라스틱 기관일 수 있다. 예를 들어, 제 1 및 제 2 기관(210, 270) 각각은 폴리이미드 기관일 수 있다.
- [0130] 제 1 기관(210) 상에는 반도체층(220)이 형성된다. 반도체층(220)은 산화물 반도체 물질로 이루어지거나 다결정 실리콘으로 이루어질 수 있다.
- [0131] 반도체층(220) 상부에는 절연물질로 이루어진 게이트 절연막(222)이 제 1 기관(210) 전면에 형성된다. 게이트 절연막(222)은 산화 실리콘 또는 질화 실리콘과 같은 무기절연물질로 이루어질 수 있다.
- [0132] 게이트 절연막(222) 상부에는 금속과 같은 도전성 물질로 이루어진 게이트 전극(230)이 반도체층(220)의 중앙에 대응하여 형성된다. 또한, 게이트 절연막(222) 상부에는 게이트 배선(GL)과 스토리지 캐패시터(Cst)의 제1 캐패시터 전극(미도시)이 형성될 수 있다. 게이트 배선(GL)은 제1방향을 따라 연장되고, 제1 캐패시터 전극은 상기 게이트 전극(230)에 연결될 수 있다.
- [0133] 게이트전극(230) 상부에는 절연물질로 이루어진 층간 절연막(236)이 제 1 기관(210) 전면에 형성된다. 층간 절연막(236)은 산화 실리콘이나 질화 실리콘과 같은 무기 절연물질로 형성되거나, 벤조사이클로부텐(benzocyclobutene)이나 포토 아크릴(photo-acryl)과 같은 유기 절연물질로 형성될 수 있다.
- [0134] 층간 절연막(236)은 반도체층(220)의 양측을 노출하는 제 1 및 제 2 콘택홀(237, 238)을 갖는다. 제 1 및 제 2 콘택홀(237, 238)은 게이트 전극(230)의 양측에 게이트 전극(230)과 이격되어 위치한다.
- [0135] 층간 절연막(236) 상에는 금속과 같은 도전성 물질로 이루어지는 소스 전극(240)과 드레인 전극(242)이 형성된다. 또한, 층간 절연막(236) 상에는 제 2 방향을 따라 연장되는 데이터 배선(DL)과 전원 배선(PL) 및 제 2 캐패시터 전극(미도시)이 형성될 수 있다.
- [0136] 소스 전극(240)과 드레인 전극(242)은 게이트 전극(230)을 중심으로 이격되어 위치하며, 각각 제 1 및 제 2 콘택홀(237, 238)을 통해 반도체층(220)의 양측과 접촉한다. 데이터 배선(DL)은 제 2 방향을 따라 연장되어 게이트 배선(GL)과 교차함으로써 화소영역(P)을 정의하며, 고전위 전압을 공급하는 파워 배선(PL)은 데이터 배선(DL)과 이격되어 위치한다. 이와 달리, 파워 배선(PL)은 게이트 배선(GL)과 동일 층에 상기 게이트 배선(GL)과 평행하게 이격하여 위치함으로써, 데이터 배선(DL)과 교차하도록 형성될 수도 있다. 제 2 캐패시터 전극은 소스 전극(240)과 연결되고 제 1 캐패시터 전극과 중첩함으로써, 제 1 및 제 2 캐패시터 전극 사이의 층간 절연막(236)을 유전체층으로 하여 스토리지 캐패시터(Cst)를 이룬다.
- [0137] 반도체층(220)과, 게이트전극(230), 소스 전극(240), 드레인전극(242)은 구동 박막트랜지스터(Td)를 이룬다.
- [0138] 전술한 바와 같이, 제 1 기관(210) 상에는 스위칭 박막트랜지스터(Ts)가 더 형성되는데, 스위칭 박막트랜지스터(Ts)는 구동 박막트랜지스터(Td)와 실질적으로 동일한 구조를 갖는다.
- [0139] 구동 박막트랜지스터(Td)의 게이트 전극(230)은 스위칭 박막트랜지스터(Ts)의 드레인 전극(미도시)에 연결되고 구동 박막트랜지스터(Td)의 소스 전극(240)은 파워 배선(PL)에 연결된다. 또한, 스위칭 박막트랜지스터(Ts)의 게이트 전극(미도시)과 소스 전극(미도시)은 게이트 배선(GL) 및 데이터 배선(DL)에 각각 연결된다.
- [0140] 구동 박막트랜지스터(Td)의 드레인 전극(242)을 노출하는 드레인 콘택홀(246)을 갖는 보호층(244)이 구동 박막트랜지스터(Td)를 덮으며 형성된다.
- [0141] 보호층(244) 상에는 드레인 콘택홀(246)을 통해 구동 박막트랜지스터(Td)의 드레인 전극(242)에 연결되는 제 1 전극(250)이 각 화소 영역(P) 별로 분리되어 형성된다. 제 1 전극(250)은 애노드(anode)일 수 있으며, 일함수 값이 비교적 큰 도전성 물질로 이루어질 수 있다. 예를 들어, 제 1 전극(250)은 인듐-틴-옥사이드(indium-tin-oxide, ITO) 또는 인듐-징크-옥사이드(indium-zinc-oxide, IZO)와 같은 투명 도전성 물질로 이루어질 수 있다.
- [0142] 제 1 전극(250) 하부에는 반사전극 또는 반사층이 더욱 형성될 수 있으며, 반사전극 또는 반사층은 은(Ag), 알

루미늄-팔라듐-구리(aluminum-paladium-copper: APC) 합금으로 이루어질 수 있다. 예를 들어, 제 1 전극(250)은 ITO/Ag/ITO의 삼중층 구조를 가질 수 있다.

- [0143] 또한, 보호층(244) 상에는 제 1 전극(250)의 가장자리를 덮는 बैं크(260)가 형성된다. 즉, बैं크(260)는 화소영역(P)의 경계에 위치한다. बैं크층(260)은 화소영역(P)에 대응하여 개구(opening, OP)를 가져 화소영역(P)을 둘러싸며 제 1 전극(250)의 중앙을 노출시킨다. 또한, बैं크(260)는 제 1 기공(262)을 갖는다.
- [0144] 제 1 전극(250) 상에는 발광층(252)이 형성된다. 발광층(252)은 액체 상태의 발광물질을 이용한 용액 공정(solution process)에 의해 형성된다.
- [0145] 즉, 발광물질이 용매에 녹아있는 발광물질 잉크를 용액 공정에 의해 코팅한 후 용매를 건조시켜 발광층(252)이 형성된다. 예를 들어, 용액 공정은 잉크젯 코팅(inkjet coating) 공정, 슬릿 코팅(slit coating) 공정, 스핀 코팅(spin coating) 공정, 프린팅(printing) 공정, 드랍 코팅(drop coating) 공정 중 어느 하나일 수 있으나, 이에 한정되지 않는다.
- [0146] 발광층(252)은 인광화합물 또는 형광 화합물과 같은 유기발광물질 또는 양자점과 같은 무기발광물질을 포함할 수 있다.
- [0147] 발광층(252)은 발광물질로 이루어지는 발광물질층(emitting material layer)의 단일층 구조일 수 있다. 또한, 발광 효율을 높이기 위해, 발광층(252)은 상기 제 1 전극(250)과 발광물질층 사이에 순차적으로 적층되는 정공주입층 및 정공수송층과, 발광물질층 상에 순차적으로 적층되는 전자수송층 및 전자주입층을 더 포함할 수 있다.
- [0148] 전술한 바와 같이, 종래 전계발광 표시장치에서 발광층이 용액 공정에 의해 형성되는 경우, 건조 단계에서 파일-업 문제가 발생하여 발광층의 두께 편차가 발생한다.
- [0149] 그러나, 본 발명의 전계발광 표시장치(200)에서는, 제 1 전극(250)의 가장자리를 덮는 बैं크(260)가 제 1 기공(262)을 포함하기 때문에, 제 1 전극(250)의 가장자리 또는 화소영역(P)의 가장자리에서 발광물질 잉크가 제 1 기공(262)에 흡수됨으로써 파일-업 문제가 방지되거나 최소화된다.
- [0150] 파일-업 문제를 효율적으로 개선하기 위해, 제 1 기공(262)은 बैं크(260) 전체부피에서 제 1 부피비를 갖는다. 예를 들어, 제 1 부피비는 5~20%일 수 있다. 제 1 기공(262)의 부피비가 작아지면 잉크가 충분히 흡수되지 않아 파일-업 문제의 개선에 한계가 있고, 제 1 기공(262)의 부피비가 커지면 인접한 화소간 잉크가 혼합되어 혼색 문제가 발생할 수 있다.
- [0151] 이와 같이 제 1 기공(262)으로 발광물질 잉크가 흡수되기 때문에, 전계발광 표시장치(200)에서 बैं크(260)의 제 1 기공(262)에는 발광층(252)을 이루는 물질이 채워질 수 있다.
- [0152] 예를 들어, बैं크(260)의 표면 측에 위치하는 제 1 기공(262)에는 발광층(252) 물질이 채워지는 반면, बैं크(260)의 중앙 부에 위치하는 제 1 기공(262)은 빈 상태가 될 수 있다.
- [0153] 상기 제 1 기공은 화학적 반응, 선택적 식각(etching), 수용성 염 또는 발포성 염의 추가, 초임계 유체 이용, 또는 블록 공중합체(block co-polymer)의 상분리와 같은 방법에 의해 형성될 수 있으나, 이에 한정되지 않는다.
- [0154] बैं크(260)는 폴리머이드와 같은 절연성 물질로 이루어질 수 있으나 이에 한정되지 않는다.
- [0155] 발광층(252)이 형성된 상기 제 1 기공(210) 상부로 제 2 전극(254)이 형성된다. 제 2 전극(254)은 표시영역의 전면에 위치하며 일함수 값이 비교적 작은 도전성 물질로 이루어져 캐소드(cathode)로 이용될 수 있다. 예를 들어, 제 2 전극(254)은 알루미늄(Al), 마그네슘(Mg), 알루미늄-마그네슘 합금(AlMg), 마그네슘-은 합금(MgAg) 중 어느 하나로 이루어질 수 있다.
- [0156] 설명의 편의를 위해 도 8에서는 제 2 전극이 생략되었다.
- [0157] 제 1 전극(250)과, 제 1 전극(250)과 마주하는 제 2 전극(254)과, 제 1 및 제 2 전극(250, 254) 사이에 위치하는 발광층(252)은 발광다이오드(D)를 이룬다.
- [0158] 제 1 기공(210)의 비표시영역에는 제 2 기공(284)을 포함하는 댐(280)이 형성된다. 즉, 댐(280)은 다수의 화소영역(P)이 형성된 표시영역을 둘러싼다.
- [0159] 댐(280)은 제 2 기공(284)을 포함하는 중앙 댐(282), 중앙 댐(282)의 외측에 위치하는 외부 댐(286), 중앙 댐

(282)의 내측에 위치하는 내부 댐(288)으로 구성될 수 있다.

- [0160] 각 화소영역(P)에 형성된 발광다이오드(D)는 수분이나 산소에 의해 쉽게 손상되어 전계발광 표시장치의 표시품질 저하 또는 수명 단축의 원인이 된다.
- [0161] 수분이나 산소의 침투를 방지하기 위해 비표시영역에 댐이 형성될 수 있으나, 댐에 크랙과 같은 손상이 발생하는 경우 수분이나 산소가 쉽게 발광다이오드가 형성된 표시영역으로 침투하게 된다.
- [0162] 그러나, 본 발명에서는, 비표시영역에 형성되며 표시영역을 둘러싸는 댐(280)이 제 2 기공(284)을 포함하며, 외부 수분이나 산소와 같은 외부 불순물이 제 2 기공(284)에 트랩되어 표시영역으로의 침투가 방지되거나 최소화된다.
- [0163] 이때, 제 2 기공(284)은 중앙 댐(282) 전체 부피에 대하여 제 2 부피비를 가질 수 있다. 제 2 부피비는 제 1 부피비보다 클 수 있다. 예를 들어, 제 2 부피비는 약 10~40%일 수 있다.
- [0164] 제 2 기공(284)의 부피비가 너무 작으면 외부 불순물의 트랩에 한계가 있고, 제 2 기공(284)의 부피비가 너무 크면 제 2 기공(284)이 서로 연결되어 외부 불순물의 침투 패스(path)가 될 수 있다. 다만, 제 2 기공(284)의 부피비가 위 부피비 범위 내이면, 제 2 기공(284)이 서로 연결되더라도 외부 불순물의 침투를 지연시키는 역할을 하게 된다.
- [0165] 즉, 도 5 및 도 6에서 보여지는 제 1 실시예의 전계발광 표시장치(100)에서는 제 1 기공(162)과 제 2 기공(184)이 서로 다른 크기를 갖는 반면, 제 2 실시예의 전계발광 표시장치(200)에서는 제 1 기공(262)과 제 2 기공(284)이 실질적으로 동일한 크기를 가지면서 그 밀도를 달리하여 부피비에서 차이를 갖게 된다.
- [0166] 상기 제 2 기공(284)은 화학적 반응, 선택적 식각(etching), 수용성 염 또는 발포성 염의 추가, 초임계 유체 이용, 또는 블록 공중합체(block co-polymer)의 상분리와 같은 방법에 의해 형성될 수 있으나, 이에 한정되지 않는다.
- [0167] 또한, 중앙 댐(282)은 폴리이미드 또는 실리콘계 수지로 이루어질 수 있으며, 외부 댐(286) 및 내부 댐(288) 각각은 에폭시계 또는 아크릴계 물질로 이루어질 수 있다.
- [0168] 제 2 기관(270)이 발광다이오드(D)와 댐(282)이 형성된 제 1 기관(210)에 충전제(272)를 통해 부착된다. 제 2 기관(270)은 충전제(272) 및 댐(282)과 접촉할 수 있다. 즉, 제 2 기관(270)은 댐(282) 상에 위치하며 발광다이오드(D)를 덮는다.
- [0169] 전술한 바와 같이, 본 발명의 전계발광 표시장치(200)는, 각 화소영역(P)을 둘러싸며 제 1 기공(262)이 구비된 बैं크(260)와 표시영역을 둘러싸며 제 2 기공(284)이 구비된 댐(280)을 포함하며, 제 1 기공(262)에 의해 용액 공정에 의해 형성되는 발광층(252)의 두께 불균일 문제가 방지되거나 최소화되고 제 2 기공(284)에 의해 외부 불순물의 침투가 방지되거나 최소화된다.
- [0170] 또한, 제 1 기공(262)과 제 2 기공(284) 각각은 बैं크(260)와 중앙 댐(282)에 대하여 부피비 차이를 가져, 발광층(252)의 두께 불균일 문제와 외부 불순물의 침투 문제가 더욱 방지된다.
- [0172] 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 숙련된 기술자는 하기의 특허청구범위에 기재된 본 발명의 기술적 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

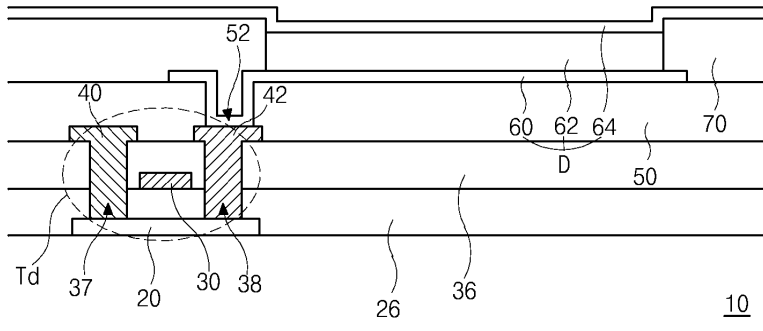
부호의 설명

- [0174] 100, 200: 전계발광 표시장치 110, 170, 210, 270: 기관
- 120, 220: 반도체층 122, 222: 게이트 절연막
- 130, 230: 게이트 전극 136, 236: 층간 절연막
- 140, 240: 소스 전극 142, 242: 드레인 전극
- 144, 244: 보호층 150, 250: 제 1 전극

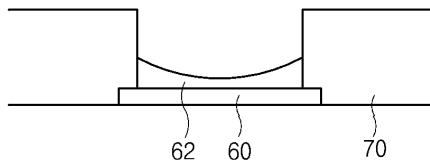
152, 252: 발광층 154, 254: 제 2 전극
 160, 260: बैं크 162, 262: 제 1 기공
 180: 댐 182: 중앙 댐
 184: 제 2 기공 Td: 구동 박막트랜지스터
 D: 발광다이오드

도면

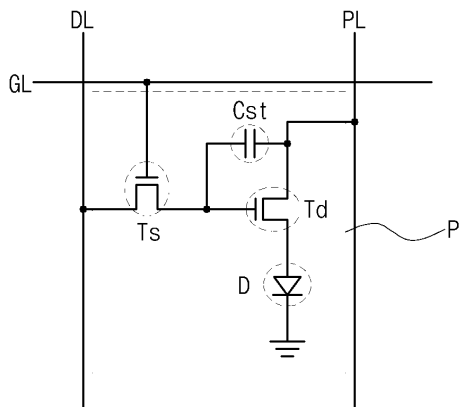
도면1



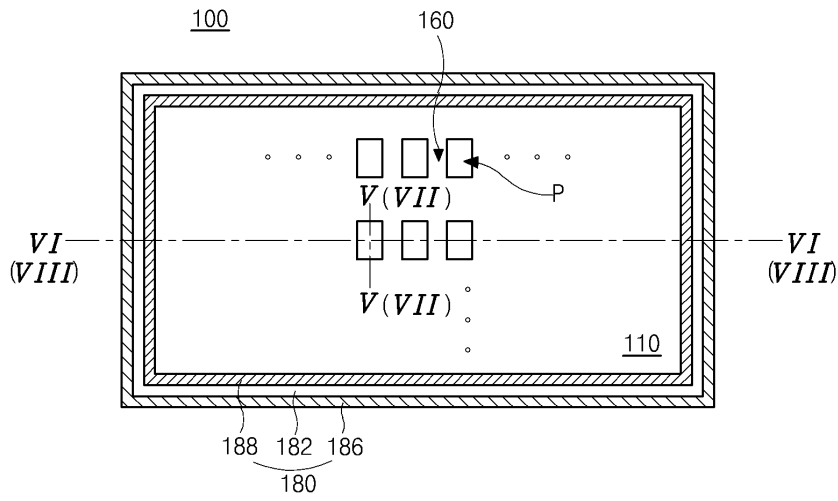
도면2



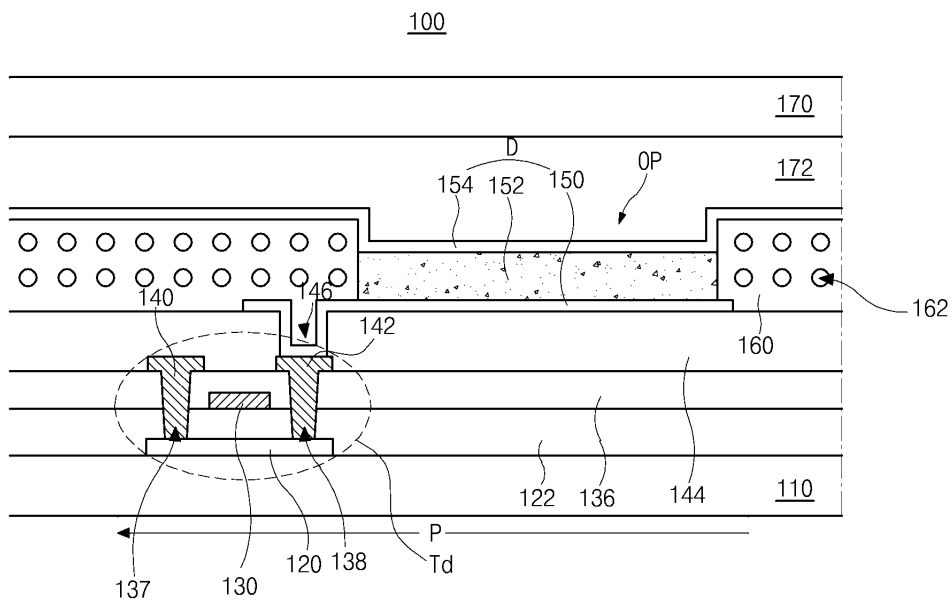
도면3



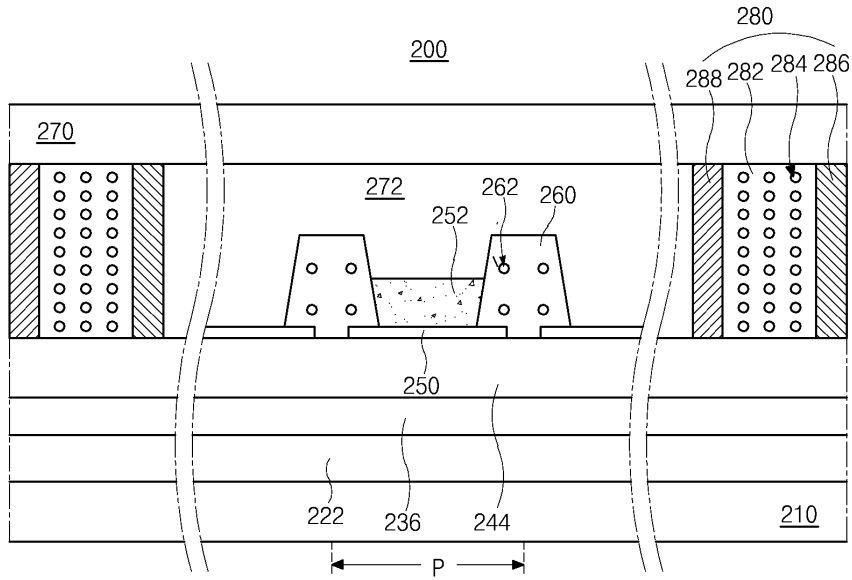
도면4



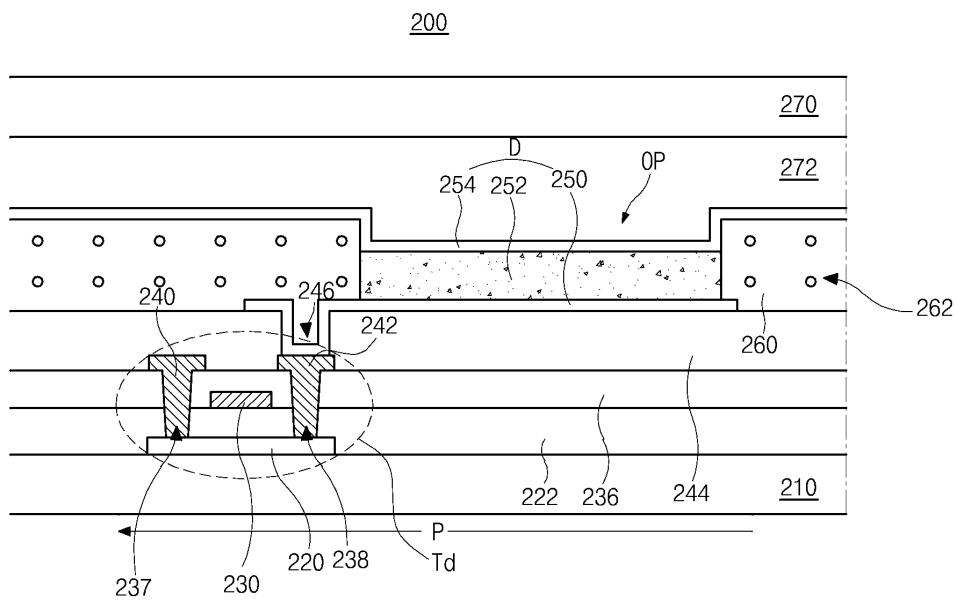
도면5



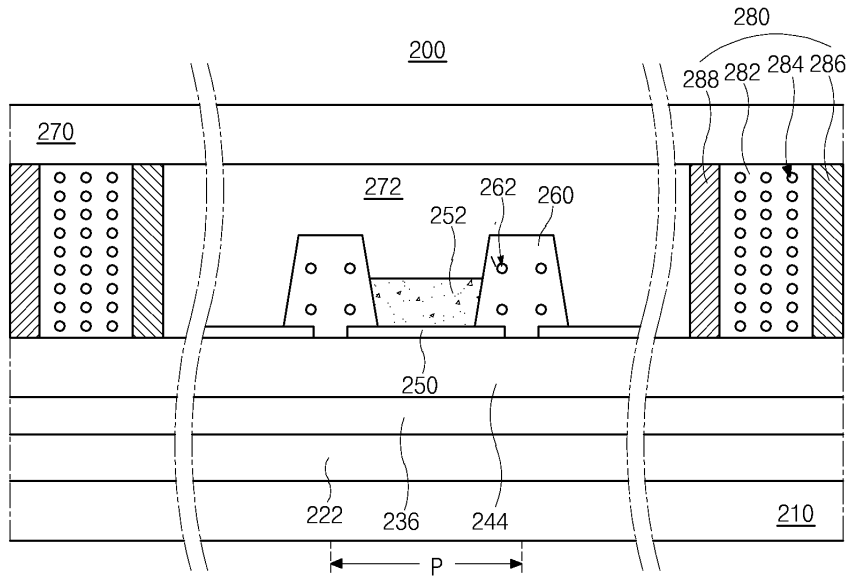
도면6



도면7



도면8



专利名称(译)	电致发光显示器		
公开(公告)号	KR1020190064011A	公开(公告)日	2019-06-10
申请号	KR1020170163246	申请日	2017-11-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	김진후 김선호		
发明人	김진후 김선호		
IPC分类号	H01L51/52 H01L27/32		
CPC分类号	H01L51/5237 H01L27/3211 H01L27/3246 H01L27/3262		
外部链接	Espacenet		

摘要(译)

本发明提供一种显示装置，其包括：第一基板，该第一基板具有包括多个像素区域的显示区域和围绕该显示区域的非显示区域。发光二极管设置在第一基板上的多个像素区域中的每个上；位于多个像素区域的边界并且包括第一孔的堤；坝，位于非显示区域并包括第二孔；以及布置在坝体上并覆盖发光二极管的第二基板，其中，第一孔和第二孔的尺寸或体积比不同。

