



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0077439
(43) 공개일자 2018년07월09일

(51) 국제특허분류(Int. Cl.)
H01L 27/32 (2006.01) H01L 51/52 (2006.01)
H01L 51/56 (2006.01)
(52) CPC특허분류
H01L 27/3246 (2013.01)
H01L 27/3248 (2013.01)
(21) 출원번호 10-2016-0181792
(22) 출원일자 2016년12월29일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
백승한
서울특별시 양천구 중앙로36길 14 (신정동) 103동
802호(신정동 목동 힐스테이트)
이정원
경기도 고양시 일산서구 일산로 790 (대화동, 장
성마을2단지아파트) 205동 1002호
(뒷면에 계속)
(74) 대리인
특허법인천문

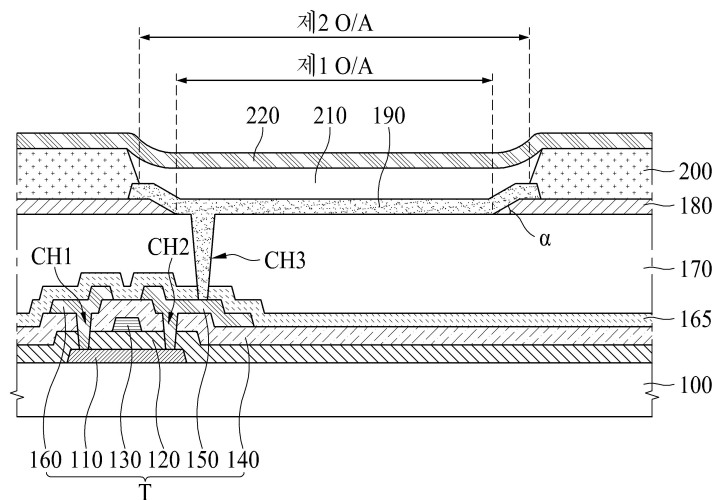
전체 청구항 수 : 총 12 항

(54) 발명의 명칭 전계 발광 표시 장치 및 그 제조 방법

(57) 요약

본 발명은 전계 발광 표시 장치 및 그 제조방법에 관한 것이다. 본 발명에 따른 전계 발광 표시 장치는 기판에 구비된 제1뱅크, 제1뱅크에 의해 노출된 영역에서 제1뱅크의 일측 및 타측으로 연장되어 구비된 애노드 전극, 애노드 전극의 일측 및 타측에 구비된 제2뱅크, 제2뱅크에 의해 노출된 애노드 전극의 상면에 구비된 발광층 및 발광층 상에 구비된 캐소드 전극을 포함한다. 이와 같이 제1뱅크 상에 애노드 전극을 구비함으로써 제1뱅크를 패터닝하는 과정에서 애노드 전극의 손상을 방지할 수 있다.

대표도 - 도2



(52) CPC특허분류

H01L 27/3258 (2013.01)

H01L 27/3262 (2013.01)

H01L 27/3283 (2013.01)

H01L 51/5206 (2013.01)

H01L 51/56 (2013.01)

H01L 2227/323 (2013.01)

(72) 발명자

여중훈

인천광역시 남동구 풀무로 17, 1004호(간석동)

이지훈

경기도 성남시 분당구 판교로 430 (이매동, 아름마을태영아파트) 306동 1205호

명세서

청구범위

청구항 1

기관에 구비된 제1뱅크;

상기 제1뱅크에 의해 노출된 영역에서 상기 제1뱅크의 일측 및 타측으로 연장되어 구비된 애노드 전극;

상기 애노드 전극의 일측 및 타측에 구비된 제2뱅크;

상기 제2뱅크에 의해 노출된 애노드 전극의 상면에 구비된 발광층; 및

상기 발광층 상에 구비된 캐소드 전극을 포함하는, 전계 발광 표시 장치.

청구항 2

제1항에 있어서,

상기 제1뱅크는 상기 기관 상에서 기 설정된 제1개구 영역을 노출하도록 구비되고,

상기 제2뱅크는 상기 애노드 전극 상에서 기 설정된 제2개구 영역을 노출하도록 구비되고,

상기 제2개구 영역은 상기 제1개구 영역 보다 넓게 구비된, 전계 발광 표시 장치.

청구항 3

제1항에 있어서,

상기 제1뱅크는 무기 물질로 구비되고,

상기 제2뱅크는 상면이 소수성을 갖는 유기 물질로 구비된, 전계 발광 표시 장치.

청구항 4

제1항에 있어서,

상기 제1뱅크의 측면은 상기 기관의 표면을 기준으로 소정의 각도로 경사지게 구비된, 전계 발광 표시 장치.

청구항 5

제1항에 있어서,

상기 기관에 구비된 박막 트랜지스터; 및

상기 박막 트랜지스터 상에 구비된 평탄화층을 더 포함하고,

상기 제1뱅크는 상기 평탄화층 상에 구비된, 전계 발광 표시 장치.

청구항 6

제5항에 있어서,

상기 애노드 전극은 상기 평탄화층에 구비된 콘택홀을 통해서 상기 박막 트랜지스터에 연결된, 전계 발광 표시 장치.

청구항 7

제6항에 있어서,

상기 제1뱅크는 상기 콘택홀로부터 이격되어 구비된, 전계 발광 표시 장치.

청구항 8

제5항에 있어서,

상기 애노드 전극은 상기 평탄화층 및 상기 제1뱅크에 구비된 콘택홀을 통해서 상기 박막 트랜지스터에 연결된, 전계 발광 표시 장치.

청구항 9

기관 상에 무기 물질로 구비되는 제1뱅크를 형성하는 공정;

상기 제1뱅크에 의해 노출된 영역에서 상기 제1뱅크의 일측 및 타측으로 연장되도록 애노드 전극을 형성하는 공정;

상기 애노드 전극의 일측 및 타측에 유기 물질로 구비되는 제2뱅크를 형성하는 공정;

상기 제2뱅크에 의해 노출된 상기 애노드 전극의 상면에 발광층을 형성하는 공정; 및

상기 발광층 상에 캐소드 전극을 형성하는 공정을 포함하는, 전계 발광 표시 장치의 제조 방법.

청구항 10

제9항에 있어서,

상기 제1뱅크를 형성하는 공정 전에, 상기 기관 상에 박막 트랜지스터를 형성하는 공정; 및

상기 박막 트랜지스터 상에 평탄화층을 형성하는 공정을 더 포함하는, 전계 발광 표시 장치의 제조 방법.

청구항 11

제10항에 있어서,

상기 애노드 전극을 형성하는 공정 전에, 상기 평탄화층의 소정 영역을 제거하여 상기 박막 트랜지스터를 외부로 노출시키는 콘택홀을 형성하는 공정을 더 포함하고,

상기 콘택홀을 통해 상기 애노드 전극을 상기 박막 트랜지스터에 연결하는, 전계 발광 표시 장치의 제조 방법.

청구항 12

제10항에 있어서,

상기 애노드 전극을 형성하는 공정 전에, 상기 평탄화층과 상기 제1뱅크의 소정 영역을 제거하여 상기 박막 트랜지스터를 외부로 노출시키는 콘택홀을 형성하는 공정을 더 포함하고,

상기 콘택홀을 통해 상기 애노드 전극을 상기 박막 트랜지스터에 연결하는, 전계 발광 표시 장치의 제조 방법.

발명의 설명

기술 분야

[0001] 본 발명은 표시 장치에 관한 것으로서, 보다 구체적으로는 전계 발광 표시 장치 및 그의 제조방법에 관한 것이다.

배경 기술

[0002] 전계 발광 표시 장치는 두 개의 전극 사이에 발광층이 형성된 구조로 이루어져, 상기 두 개의 전극 사이의 전계에 의해 상기 발광층이 발광함으로써 화상을 표시하는 장치이다.

[0003] 상기 발광층은 전자와 정공의 결합에 의해 엑시톤(exciton)이 생성되고 생성된 엑시톤이 여기상태(excited state)에서 기저상태(ground state)로 떨어지면서 발광을 하는 유기물로 이루어질 수도 있고, 퀀텀 도트(Quantum dot)와 같은 무기물로 이루어질 수도 있다.

[0004] 이하 도 1을 참고하여 종래의 전계 발광 표시 장치에 대해서 설명하기로 한다.

[0005] 도 1은 종래의 가용성 전계 발광 표시 장치의 개략적인 단면도이다.

[0006] 도 1에서 알 수 있듯이, 종래의 전계 발광 표시 장치의 기관(미도시) 상에는 평탄화층(1), 애노드 전극(2), 제1

뱅크(3), 제2뱅크(4), 발광층(5) 및 캐소드 전극(6)이 차례로 형성되어 있다.

- [0007] 상기 평탄화층(1)은 상기 기판 상에 구비되는 박막 트랜지스터층(미도시)을 평탄화하는 역할을 하고, 상기 애노드 전극(2)은 상기 평탄화층(1) 상에 형성되어 있다.
- [0008] 상기 제1뱅크(3) 및 제2뱅크(4)는 상기 애노드 전극(2) 상에 형성되어 화소 영역을 정의한다. 상기 제1뱅크(3) 및 제2뱅크(4)는 상기 애노드 전극(2)의 상면을 노출시키면서 상기 애노드 전극(2)의 일측 및 타측 상에 형성된다. 이 때, 상기 제1뱅크(3)는 무기 물질로 형성된다.
- [0009] 상기 발광층(5)은 상기 제1뱅크(3) 및 제2뱅크(4)에 의해 정의된 화소 영역 내에 형성되어 있고, 상기 캐소드 전극(6)은 상기 발광층(5) 상에 형성되어 있다.
- [0010] 구체적으로, 가용성 전계 발광 표시 장치에서는 제조 공정의 편의성 및 효율성을 높이기 위해서 잉크젯 인쇄 방식으로 가용성의 특성을 갖는 발광물질을 상기 제1뱅크(3) 및 제2뱅크(4)에 의해 정의된 화소 영역으로 분사 혹은 드랍한 후 경화시킴으로써 상기 발광층(5)을 형성한다.
- [0011] 특히, 종래의 가용성 전계 발광 표시 장치는 상기 발광층(5)의 파일 업(pile up) 현상을 방지할 수 있도록 상기 와 같이 뱅크를 제1뱅크(3)와 제2뱅크(4)의 다중층으로 형성한다.
- [0012] 파일 업 현상이란, 잉크젯 인쇄 방식으로 발광물질을 분사하는 경우에 이격된 뱅크들 사이의 중심부 보다 뱅크와 인접하는 가장자리에서 상기 발광층(5)이 두껍게 형성되는 것을 의미한다. 이와 같이 발광층(5)이 평탄하지 않게 형성될 경우 화소 영역에서 휘도 불균일이 발생하기 때문에, 종래에는 파일 업 현상을 방지하기 위해 뱅크를 다중층으로 형성하고 제1뱅크(3)의 상면에도 발광물질을 분사함으로써, 상기 애노드 전극(2)의 상면에서 상기 발광층(5)이 평탄하게 형성되도록 하고 있다.
- [0013] 이와 같은 종래의 가용성 전계 발광 표시 장치는 다음과 같은 문제가 있다.
- [0014] 전술한 바와 같이, 상기 평탄화층(1) 및 박막 트랜지스터층 등이 형성된 이후에 CVD(Chemical Vapor Deposition) 공정을 이용하여 무기 물질의 제1뱅크(3)를 증착해야 하는데, CVD를 진행하여 상기 제1뱅크(3)를 형성하는 과정에서 건식 식각 또는 습식 식각 공정을 통해 상기 제1뱅크(3)를 패터닝해야 하기 때문에, 식각 공정에서 상기 애노드 전극(2)이 손상되는 문제가 발생하고 있었다.

발명의 내용

해결하려는 과제

- [0015] 본 발명은 전술한 종래의 문제점을 해결하기 위해 고안된 것으로서, 본 발명은 애노드 전극 상에 형성된 뱅크를 형성하는 과정에서 애노드 전극이 손상되는 것을 방지할 수 있는 전계 발광 표시 장치 및 그 제조 방법을 제공하는 것을 목적으로 한다.
- [0016] 또한, 본 발명은 균일한 휘도를 구현할 수 있도록 애노드 전극 상에서 발광층이 균일한 두께로 구비되는 전계 발광 표시 장치 및 그 제조 방법을 제공하는 것을 목적으로 한다.

과제의 해결 수단

- [0017] 상기 목적을 달성하기 위해서, 본 발명의 일 실시예에 따른 전계 발광 표시 장치는 기판에 구비된 제1뱅크; 상기 제1뱅크에 의해 노출된 영역에서 상기 제1뱅크의 일측 및 타측으로 연장되어 구비된 애노드 전극; 상기 애노드 전극의 일측 및 타측에 구비된 제2뱅크; 상기 제2뱅크에 의해 노출된 애노드 전극의 상면에 구비된 발광층; 및 상기 발광층 상에 구비된 캐소드 전극을 포함하여 제1뱅크를 패터닝하는 과정에서 애노드 전극의 손상을 방지할 수 있다.
- [0018] 또한, 본 발명의 일 실시예에 따른 전계 발광 표시 장치의 제조방법은 기판 상에 무기 물질로 구비되는 제1뱅크를 형성하는 공정; 상기 제1뱅크에 의해 노출된 영역에서 상기 제1뱅크의 일측 및 타측으로 연장되도록 애노드 전극을 형성하는 공정; 상기 애노드 전극의 일측 및 타측에 유기 물질로 구비되는 제2뱅크를 형성하는 공정; 상기 제2뱅크에 의해 노출된 상기 애노드 전극의 상면에 발광층을 형성하는 공정; 및 상기 발광층 상에 캐소드 전극을 형성하는 공정을 포함한다.

발명의 효과

- [0019] 이상과 같은 본 발명에 따르면 다음과 같은 효과가 있다.
- [0020] 본 발명의 실시예에 따르면, 무기 물질로 형성되는 제1뱅크를 형성하고 제1뱅크 상에 애노드 전극을 형성함으로써, 제1뱅크를 형성하는 과정에서 애노드 전극이 손상되는 것을 방지할 수 있다.
- [0021] 또한, 본 발명의 실시예에 따르면, 제1뱅크의 측면이 기판의 표면에 대해 소정의 각도로 경사지게 구비됨으로써, 제1뱅크의 측면에서 발생하는 전류 누설을 방지할 수 있다.
- [0022] 또한, 본 발명의 실시예에 따르면, 제1뱅크를 관통하는 콘택홀을 통해 애노드 전극을 소스 전극에 연결함으로써, 하부 발광 방식으로 구현되는 경우에도 개구율을 유지할 수 있다.

도면의 간단한 설명

- [0023] 도 1은 종래의 가용성 전계 발광 표시 장치의 개략적인 단면도이다.
- 도 2는 본 발명의 제1실시예에 따른 전계 발광 표시 장치의 단면도이다.
- 도 3은 본 발명의 제2실시예에 따른 전계 발광 표시 장치의 단면도이다.
- 도 4a 내지 4f는 본 발명의 제1실시예에 따른 전계 발광 표시 장치의 제조방법을 보여주는 공정 단면도이다.
- 도 5a 내지 도 5f는 본 발명의 제2실시예에 따른 전계 발광 표시 장치의 뱅크를 형성하는 제조방법을 보여주는 공정 단면도이다.

발명을 실시하기 위한 구체적인 내용

- [0024] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.
- [0025] 본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다. 본 명세서 상에서 언급한 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.
- [0026] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.
- [0027] 위치 관계에 대한 설명일 경우, 예를 들어, '~상에', '~상부에', '~하부에', '~옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.
- [0028] 시간 관계에 대한 설명일 경우, 예를 들어, '~후에', '~에 이어서', '~다음에', '~전에' 등으로 시간적 선후 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 연속적이지 않은 경우도 포함할 수 있다.
- [0029] 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성 요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.
- [0030] 본 발명의 여러 실시예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하고, 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시할 수도 있다.
- [0031] 이하, 도면을 참조로 본 발명의 바람직한 실시예에 대해서 상세히 설명하기로 한다.
- [0032] 도 2는 본 발명의 제1실시예에 따른 전계 발광 표시 장치의 단면도이다.
- [0033] 본 발명의 제1실시예에 따른 전계 발광 표시 장치는 상부 발광 방식으로 구현될 수 있다.

- [0034] 도 2에 도시된 바와 같이, 본 발명의 제1실시예에 따른 전계 발광 표시 장치는 기판(100) 상에 박막 트랜지스터층(T), 패시베이션층(165), 평탄화층(170), 제1뱅크(180), 애노드 전극(190), 제2뱅크(200), 발광층(210), 및 캐소드 전극(220)이 형성되어 있다.
- [0035] 상기 박막 트랜지스터층(T)은 액티브층(110), 게이트 절연막(120), 게이트 전극(130), 층간 절연막(140), 소스 전극(150) 및 드레인 전극(160)을 포함하여 이루어진다.
- [0036] 상기 액티브층(110)은 상기 게이트 전극(130)과 중첩되도록 상기 기판(100) 상에 형성된다. 상기 액티브층(110)은 실리콘계 반도체 물질로 이루어질 수도 있고 산화물계 반도체 물질로 이루어질 수도 있다. 도시하지는 않았지만, 상기 기판(100)과 상기 액티브층(110) 사이에 차광막이 추가로 형성될 수 있으며, 이 경우 상기 기판(100)의 하면을 통해서 입사되는 외부광이 상기 차광막에 의해서 차단됨으로써 상기 액티브층(110)이 외부광에 의해서 손상되는 문제가 방지될 수 있다.
- [0037] 상기 게이트 절연막(120)은 상기 액티브층(110) 상에 형성된다. 상기 게이트 절연막(120)은 상기 액티브층(110)과 게이트 전극(130)을 절연시키는 기능을 수행한다. 상기 게이트 절연막(120)은 무기 절연 물질 예를 들어, 실리콘 산화막(SiO₂), 실리콘 질화막(SiN_x), 또는 이들의 다중막으로 이루어질 수 있으나, 반드시 그에 한정되는 것은 아니다.
- [0038] 상기 게이트 전극(130)은 상기 게이트 절연막(120) 상에 형성된다. 상기 게이트 전극(130)은 상기 게이트 절연막(120)을 사이에 두고 상기 액티브층(110)과 중첩되도록 형성된다. 상기 게이트 전극(130)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu) 중 어느 하나 또는 이들의 합금으로 이루어진 단일층 또는 다중층일 수 있으나, 반드시 그에 한정되는 것은 아니다.
- [0039] 상기 층간 절연막(140)은 상기 게이트 전극(130) 상에 형성된다. 상기 층간 절연막(140)은 상기 게이트 절연막(120)과 동일한 무기 절연 물질 예를 들어, 실리콘 산화막(SiO₂), 실리콘 질화막(SiN_x), 또는 이들의 다중막으로 형성될 수 있지만, 반드시 그에 한정되는 것은 아니다.
- [0040] 상기 소스 전극(150) 및 드레인 전극(160)은 상기 층간 절연막(140) 상에서 서로 마주하도록 형성된다. 전술한 게이트 절연막(120)과 층간 절연막(140)에는 상기 액티브층(110)의 일단 영역을 노출시키는 제1콘택홀(CH1) 및 상기 액티브층(110)의 타단 영역을 노출시키는 제2콘택홀(CH2)이 구비되어 있고, 상기 소스 전극(150)은 상기 제2콘택홀(CH2)을 통해서 상기 액티브층(110)의 타단 영역과 연결되고, 상기 드레인 전극(160)은 상기 제1콘택홀(CH1)을 통해서 상기 액티브층(110)의 일단 영역과 연결된다.
- [0041] 도 2에서는 상기 소스 전극(150)과 상기 드레인 전극(160)을 단일층으로 도시하였으나, 본 발명은 이에 한정되지 않는다.
- [0042] 일례로, 상기 소스 전극(150)은 하부 소스 전극(미도시) 및 상부 소스 전극(미도시)을 포함하여 이루어질 수 있고, 상기 하부 소스 전극은 상기 층간 절연막(140)과 상기 상부 소스 전극 사이에 형성되어 상기 층간 절연막(140)과 상기 상부 소스 전극 사이의 접착력을 증진시키는 역할을 할 수 있다. 또한, 상기 하부 소스 전극은 상기 상부 소스 전극의 하면을 보호함으로써 상기 상부 소스 전극의 하면이 부식되는 것을 방지할 수 있다. 따라서, 상기 하부 소스 전극의 산화도는 상기 상부 소스 전극의 산화도보다 작을 수 있다. 즉, 상기 하부 소스 전극을 이루는 물질이 상기 상부 소스 전극을 이루는 물질보다 내식성이 강한 물질로 이루어질 수 있다. 이와 같이, 상기 하부 소스 전극은 접착력 증진층 또는 부식 방지층의 역할을 수행하는 것으로서, 몰리브덴과 티타늄의 합금(MoTi)으로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다.
- [0043] 또한, 상기 상부 소스 전극은 상기 하부 소스 전극의 상면에 형성되며 저항이 낮은 금속인 구리(Cu)로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다. 상기 상부 소스 전극은 상기 하부 소스 전극에 비하여 상대적으로 저항이 낮은 금속으로 이루어질 수 있다. 상기 소스 전극(150)의 전체 저항을 줄이기 위해서 상기 상부 소스 전극의 두께는 상기 하부 소스 전극의 두께보다 두껍게 형성되는 것이 바람직할 수 있다.
- [0044] 상기 드레인 전극(160)도 전술한 소스 전극(150)과 유사하게 하부 드레인 전극(미도시) 및 상부 드레인 전극(미도시)을 포함하여 이루어질 수 있다. 다만, 본 발명은 이에 한정되는 것은 아니므로, 상기 소스 전극(150) 및 상기 드레인 전극(160)은 삼중층 이상의 다중층으로 형성되는 것도 가능하다.
- [0045] 이상과 같은 박막 트랜지스터층(T)의 구성은 도시된 구조로 한정되지 않고, 당업자에게 공지된 구성으로 다양하게 변형 가능하다. 예로서, 도면에는 게이트 전극(130)이 액티브층(110)의 위에 형성되는 탑 게이트 구조(Top Gate) 구조를 도시하였지만, 게이트 전극(130)이 액티브층(110)의 아래에 형성되는 바텀 게이트 구조(Bottom

Gate) 구조로 이루어질 수도 있다.

- [0046] 상기 패시베이션층(165)은 상기 박막 트랜지스터층(T) 상에, 보다 구체적으로는, 상기 소스 전극(150) 및 드레인 전극(160)의 상면 상에 형성되어 있다. 상기 패시베이션층(165)은 상기 박막 트랜지스터층(T)을 보호하는 기능을 하며, 이와 같은 패시베이션층(165)은 무기 절연 물질 예를 들어, 실리콘 산화막(SiO₂) 또는 실리콘 질화막(Si₃N₄)으로 이루어질 수 있으나, 반드시 그에 한정되는 것은 아니다.
- [0047] 상기 평탄화층(170)은 상기 패시베이션층(165) 상에 형성된다. 상기 평탄화층(170)은 상기 박막 트랜지스터(T)가 구비되어 있는 상기 기판(100) 상부를 평탄하게 해주는 기능을 수행한다. 상기 평탄화층(170)은 아크릴 수지(acryl resin), 에폭시 수지(epoxy resin), 페놀 수지(phenolic resin), 폴리아미드 수지(polyamide resin), 폴리이미드 수지(polyimide resin) 등의 유기 절연물로 이루어질 수 있으나, 반드시 그에 한정되는 것은 아니다.
- [0048] 상기 제1뱅크(180)는 상기 평탄화층(170) 상에 형성되어 있다. 상기 제1뱅크(180)는 상기 애노드 전극(190)의 가장자리가 경사를 갖게 하는 기능을 수행한다. 이에 대한 구체적인 설명은 후술하기로 한다. 상기 제1뱅크(180)는 상기 평탄화층(170) 상에서 기 설정된 폭의 제1개구 영역(제1 O/A)을 노출하도록 형성된다. 상기 제1개구 영역(제1 O/A)은 본 발명의 실시예에 따른 전계 발광 표시 장치가 하부 발광 방식으로 구현될 경우 발광 영역에 해당할 수 있다.
- [0049] 상기 제1뱅크(180)는 측면이 상기 기판의 표면을 기준으로 소정의 각도로 경사지게 구비될 수 있다. 구체적으로, 도 2에 도시된 바와 같이 상기 제1뱅크(180)의 측면이 상기 기판의 표면과 이루는 사이각(α)은 45° 이하로 구비될 수 있다.
- [0050] 즉, 상기 제1뱅크(180)의 측면이 상기 기판의 표면에 대해서 수직하게 형성될 경우, 상대적으로 뾰족하게 형성된 상기 제1뱅크(180)의 측면에서 전류 누설(current leakage)이 발생할 수 있으므로, 본 발명의 실시예에서는 상기 제1뱅크(180)의 측면이 상기 기판의 표면과 45° 이하의 사이각을 갖도록 형성하여 상기 제1뱅크(180)를 통한 전류 누설을 방지할 수 있다.
- [0051] 상기 제1뱅크(180)는 무기 물질 예를 들어, 실리콘 산화막(SiO₂), 실리콘 질화막(Si₃N₄), 또는 이들의 다중막으로 이루어질 수 있으나, 반드시 그에 한정되는 것은 아니다. 상기 제1뱅크(180)는 화학 기상 증착법(Chemical Vapor Deposition, CVD)을 이용하여 무기 물질로 상기 평탄화층(170) 상에 형성될 수 있다. 따라서, 상기 제1뱅크(180)는 500Å 정도의 얇은 박막으로 형성될 수 있다.
- [0052] 상기 애노드 전극(190)은 상기 평탄화층(170) 및 상기 제1뱅크(180) 상에 형성된다.
- [0053] 상기 애노드 전극(190)은 상기 제1뱅크(180)에 의해 노출된 상기 평탄화층(170) 상에서 상기 제1뱅크(180)의 일측 및 타측으로 연장되어 형성된다. 전술한 패시베이션층(165)과 평탄화층(170)에는 상기 소스 전극(150)을 노출시키는 제3콘택홀(CH3)이 구비되어 있으며, 상기 제3콘택홀(CH3)을 통하여 상기 소스 전극(150)과 상기 애노드 전극(190)이 연결된다. 따라서, 본 발명의 제1실시예에서는 상기 제3콘택홀(CH3)을 통해 상기 소스 전극(150)과 상기 애노드 전극(190)이 연결될 수 있도록 상기 제1뱅크(180)가 상기 제3콘택홀(CH3)과 오버랩되지 않고 이격되어 형성된다.
- [0054] 이와 같이, 본 발명의 실시예에 따른 전계 발광 표시 장치는 상기 평탄화층(170) 상에 상기 제1뱅크(180)를 먼저 형성하고 상기 제1뱅크(180) 상에 상기 애노드 전극(190)을 형성함으로써, 무기 물질로 형성되는 상기 제1뱅크(180)를 패터닝하는 과정에서 상기 애노드 전극(190)이 손상되는 것을 방지할 수 있다.
- [0055] 구체적으로, 상기 애노드 전극(190)을 먼저 형성하고 상기 애노드 전극(190) 상에 무기 물질로 형성되는 상기 제1뱅크(180)를 증착할 경우, 화학 기상 증착법(CVD)을 이용하여 상기 제1뱅크(180)를 형성하게 된다. 그리고, 이 과정에서 건식 식각 또는 습식 식각 공정을 통해 상기 제1뱅크(180)를 패터닝해야 하기 때문에, 식각 공정에서 상기 애노드 전극(190)이 손상되는 문제가 발생할 수 있다.
- [0056] 따라서, 본 발명의 실시예에서는 상기 제1뱅크(180)를 먼저 형성하고 상기 제1뱅크(180) 상에 상기 애노드 전극(190)을 형성함으로써, 무기 물질로 형성되는 상기 제1뱅크(180)를 패터닝하는 과정에서의 상기 애노드 전극(190) 손상을 방지할 수 있다.
- [0057] 상기 애노드 전극(190)은 상기 평탄화층(170)의 상면뿐만 아니라 상기 제1뱅크(180)의 일측 및 타측까지 연장되어 형성되는데, 상기 제1뱅크(180)의 측면이 상기 기판의 표면을 기준으로 45° 이하의 각도로 경사지게 구비되

기 때문에 상기 애노드 전극(190)도 상기 제1뱅크(180)의 일측 및 타측 상에서 경사를 갖도록 형성된다.

- [0058] 본 발명의 제1실시예에 따른 전계 발광 표시 장치가 상부 발광 방식으로 구현될 경우, 상기 애노드 전극(190)은 상기 발광층(210)에서 발광된 광을 상부 방향으로 반사시키는 역할을 해야 하므로 반사도가 우수한 물질을 포함하여 이루어질 수 있다. 이와 같은 애노드 전극(190)은 다중층으로 이루어질 수 있다.
- [0059] 일례로, 상기 애노드 전극(190)은 하부 애노드 전극(미도시), 상부 애노드 전극(미도시), 및 커버 애노드 전극(미도시)을 포함하여 이루어질 수 있고, 상기 하부 애노드 전극은 상기 평탄화층(170)과 상기 상부 애노드 전극 사이에 형성되어 상기 평탄화층(170)과 상기 상부 애노드 전극 사이의 접착력을 증진시키는 역할을 할 수 있다. 상기 상부 애노드 전극은 상기 하부 애노드 전극과 상기 커버 애노드 전극 사이에 형성된다. 상기 상부 애노드 전극은 상기 하부 애노드 전극 및 상기 커버 애노드 전극에 비하여 상대적으로 저항이 낮은 금속으로 이루어질 수 있다. 상기 애노드 전극(190)의 전체 저항을 줄이기 위해서 상기 상부 애노드 전극의 두께는 상기 하부 애노드 전극 및 상기 커버 애노드 전극 각각의 두께보다 두껍게 형성되는 것이 바람직할 수 있다. 상기 커버 애노드 전극은 상기 상부 애노드 전극 상에 형성되어 있다. 상기 커버 애노드 전극은 상기 상부 애노드 전극의 상면 및 측면을 덮도록 형성됨으로써 상기 상부 애노드 전극이 부식되는 것을 방지한다. 따라서, 상기 커버 애노드 전극의 산화도는 상기 상부 애노드 전극의 산화도보다 작을 수 있다. 즉, 상기 커버 애노드 전극을 이루는 물질이 상기 상부 애노드 전극을 이루는 물질보다 내식성이 강한 물질로 이루어질 수 있다.
- [0060] 다만, 본 발명은 이에 한정되는 것은 아니므로, 상기 애노드 전극(190)은 이중층, 또는 사중층 이상의 다중층으로 형성되는 것도 가능하다.
- [0061] 상기 제2뱅크(200)는 상기 애노드 전극(190) 상에 형성된다.
- [0062] 상기 제2뱅크(200)는 상기 애노드 전극(190)의 상면을 노출시키면서 상기 애노드 전극(190)의 일측 및 타측 상에 형성된다. 상기 제2뱅크(200)가 상기 애노드 전극(190)의 상면을 노출시키도록 형성됨으로써 화상이 디스플레이되는 영역을 확보할 수 있다. 상기 제2뱅크(200)는 상기 애노드 전극(190) 상에서 기 설정된 폭의 제2개구 영역(제2 O/A)을 노출하도록 형성된다. 상기 제2개구 영역(제2 O/A)은 본 발명의 실시예에 따른 전계 발광 표시 장치가 상부 발광 방식으로 구현될 경우 발광 영역에 해당할 수 있다.
- [0063] 상기 제2뱅크(200)에 의해 노출되는 상기 제2개구 영역(제2 O/A)은, 상기 제1뱅크(180)에 의해 노출되는 상기 제1개구 영역(제1 O/A) 보다 넓게 형성된다. 즉, 본 발명의 실시예에 따른 전계 발광 표시 장치가 상부 발광 방식으로 구현될 경우 상기 제2개구 영역(제2 O/A)이 발광 영역에 해당하므로, 상기 제2개구 영역(제2 O/A)을 상기 제1개구 영역(제1 O/A) 보다 넓게 형성함으로써 개구율을 향상시킬 수 있다.
- [0064] 또한, 본 발명의 실시예에 따른 전계 발광 표시 장치는 상기 제2개구 영역(제2 O/A)이 상기 제1개구 영역(제1 O/A) 보다 넓게 형성됨으로써 아래와 같은 향상된 효과를 갖는다.
- [0065] 구체적으로, 상기 제1개구 영역(제1 O/A)이 상기 제2개구 영역(제2 O/A) 보다 넓게 형성된다는 것은, 상기 제1뱅크(180)의 일측 및 타측 상에 구비된 상기 애노드 전극(190)의 상면까지 상기 제2뱅크(200)가 형성됨을 의미한다. 이 경우, 상기 애노드 전극(190)은 상기 기판에 대해 평탄한 상면만이 노출되고, 상기 제1뱅크(180)에 의해 경사를 갖는 영역은 상기 제2뱅크(200)에 의해 가려지게 된다. 그리고 상기 애노드 전극(190)의 평탄한 상면에서 상기 제2뱅크(200)의 측면까지 상기 발광층(210)이 형성됨에 따라 파일 업(Pile up) 현상이 발생하게 된다.
- [0066] 파일 업 현상이란, 잉크젯 인쇄 방식으로 상기 발광층(210)을 형성하는 경우에 상기 발광층(210)을 구성하는 발광물질을 상기 애노드 전극(190) 상에 분사 혹은 드랍한 후 건조시키는 공정을 진행하는데, 상기 발광물질이 건조되어 경화되는 과정을 거친 후 상기 애노드 전극(190)의 상면에 형성된 발광층(210) 보다 상기 제2뱅크(200)와 접촉하는 영역에 형성된 발광층(210)의 두께가 두껍게 형성되어 두께 편차가 발생하는 것을 의미한다.
- [0067] 결과적으로, 상기 발광층(210)은, 상기 제2뱅크(200)에 의해 노출된 상기 애노드 전극(190)의 제2개구 영역(제2 O/A)의 중심부에서는 평탄하게 형성되지만, 상기 제2뱅크(200)와 인접한 부분으로 갈수록 점차 두께가 증가하는 형태의 단면을 갖게 된다. 그리고, 이와 같이 상기 발광층(210)이 상기 애노드 전극(190) 상에서 일정하지 않은 두께로 형성될 경우 휘도 불균일이 발생하는 문제가 있다.
- [0068] 따라서, 본 발명의 실시예에서는 상기 제2개구 영역(제2 O/A)을 상기 제1개구 영역(제1 O/A) 보다 넓게 형성함으로써, 상기 제2뱅크(200)에 의해서 상기 제1뱅크(180)의 일측 및 타측 상에 구비되어 경사를 갖는 상기 애노드 전극(190)의 상면을 노출시킬 수 있다. 그리고, 경사를 갖는 상기 애노드 전극(190) 상에 상기 발광층(210)

을 형성함으로써 상기와 같은 파일 업 현상을 방지한다.

- [0069] 즉, 상기 애노드 전극(190) 상의 평탄한 상면에만 상기 발광층(210)이 형성될 경우, 상기 애노드 전극(190)과 상기 제2뱅크(200)가 인접한 영역에서 상기 발광층(210)이 더 두껍게 형성될 수 있으므로, 본 발명의 실시예에서는 상기 애노드 전극(190)이 경사를 갖는 영역을 노출시키고 해당 영역부터 상기 발광층(210)이 형성되도록 함으로써 상기 발광층(210)의 두께 편차를 줄일 수 있다.
- [0070] 또한, 상기 제2뱅크(200)는 상기 애노드 전극(190)의 일측 및 타측 상에 형성됨으로써, 부식에 취약한 상기 애노드 전극(190)의 측면이 외부로 노출되는 것이 방지하여 상기 애노드 전극(190)의 측면이 부식되는 것을 방지할 수 있다.
- [0071] 이와 같은 제2뱅크(200)는 폴리이미드 수지(polyimide resin), 아크릴 수지(acryl resin), 벤조사이클로뷰텐(BCB) 등과 같은 유기절연물로 이루어질 수 있으나, 반드시 그에 한정되는 것은 아니다.
- [0072] 특히, 본 발명의 실시예에 따른 제2뱅크(200)는 전체적으로 친수성을 갖는 물질로 구비되고, 상면만이 소수성을 갖는 물질로 구비될 수 있다. 즉, 상기 제2뱅크(200)에 의해 노출된 상기 애노드 전극(190) 상에 상기 발광층(210) 및 캐소드 전극(220)이 형성되는데, 상기 발광층(210) 및 상기 캐소드 전극(220)이 상기 애노드 전극(190) 상에서 균일한 두께로 형성되어야 하므로, 본 발명의 실시예에서는 상기 제2뱅크(200)의 측면은 친수성을 갖는 물질로 형성한다. 따라서, 상기 발광층(200)은 상기 제2뱅크(200)의 측면까지만 형성되고 상면을 넘어가지 않을 수 있으며, 상기 제2뱅크(200)의 측면까지 상기 발광층(210)이 균일하게 형성될 수 있으므로 상기 제2뱅크(200)에 의해 노출된 제2개구 영역(제2 O/A)에서 상기 발광층(210)이 균일한 두께로 형성될 수 있다.
- [0073] 상기에서는 소수성을 갖는 영역이 상기 제2뱅크(200)의 상면이라고 기재하였으나, 본 발명은 이에 한정되지 않는다. 즉, 상기 제2뱅크(200)의 상면으로부터 소정의 높이는 소수성을 갖는 물질로 구비되고, 나머지 영역이 친수성을 갖는 물질로 구비될 수 있다.
- [0074] 상기 발광층(210)은 상기 애노드 전극(190) 상에 형성된다. 구체적으로, 상기 발광층(210)은 상기 제2뱅크(200)에 의해 노출된 상기 애노드 전극(190) 상에 형성된다. 상기 발광층(210)은 정공 주입층(Hole Injecting Layer), 정공 수송층(Hole Transporting Layer), 발광층(Emitting Layer), 전자 수송층(Electron Transporting Layer), 및 전자 주입층(Electron Injecting Layer) 중 적어도 하나의 유기층을 포함하여 이루어질 수 있다. 경우에 따라서, 상기 발광층(210)은 퀀텀 도트(Quantum Dot)와 같은 무기물로 이루어질 수도 있다. 상기 발광층(210)의 구조는 당업계에 공지된 다양한 형태로 변경될 수 있다.
- [0075] 본 발명의 실시예에 따른 전계 발광 표시 장치는 상기 발광층(210)이 상기 제2뱅크(200)에 의해 노출된 제2개구 영역(제2 O/A)에서 경사를 갖는 상기 애노드 전극(190) 상에 형성되기 때문에, 상기 발광층(210)의 두께 편차를 줄이고 파일 업 현상을 방지할 수 있다.
- [0076] 특히, 상기 발광층(210)을 구성하는 상기 정공 주입층, 상기 정공 수송층, 상기 발광층, 상기 전자 수송층, 및 상기 전자 주입층은 중 적어도 하나 이상의 레이어는 가용성 프로세스(Soluble process)를 통해 형성될 수 있다. 일례로, 상기 정공 주입층, 정공 수송층, 및 발광층은 가용성 프로세스를 통해 형성하고 상기 전자 수송층 및 상기 전자 주입층은 기상 증착 방식 등으로 형성할 수 있으나, 본 발명은 이에 한정되지 않는다.
- [0077] 가용성 프로세스는 전술한 바와 같이 가용성의 발광물질을 잉크젯 인쇄 방식으로 상기 애노드 전극(190) 상에 분사하고 이를 경화시킴으로써 상기 발광층(210)을 형성하는 공정으로 전계 발광 표시 장치의 제조 공정의 편의성 및 효율성을 높이기 위해서 이용되고 있다.
- [0078] 상기 캐소드 전극(220)은 상기 발광층(210) 상에 형성되어 있다. 본 발명의 실시예에 따른 전계 발광 표시 장치를 상부 발광 방식으로 구현하는 경우, 상기 캐소드 전극(220)은 광이 방출되는 면에 형성되기 때문에 투명한 도전물질로 이루어진다.
- [0079] 도면에 도시되지는 않았으나, 상기 캐소드 전극(220) 상에는 밀봉층(encapsulation layer)이 추가로 형성되어 수분의 침투를 방지할 수 있다. 상기 밀봉층은 당업계에 공지된 다양한 재료가 이용될 수 있다. 또한, 도시하지는 않았지만, 상기 캐소드 전극(220) 상에 각 화소별로 컬러 필터가 추가로 형성될 수도 있으며, 이 경우에는 상기 발광층(210)에서 화이트(white) 광이 발광될 수 있다.
- [0080] 상기와 같이, 본 발명의 실시예에 따른 전계 발광 표시 장치는 상기 발광층(210)에서 발생된 광이 상기 캐소드 전극(220)을 통해 외부로 방출되는 상부 발광 방식, 또는 상기 발광층(210)에서 발생된 광이 상기 애노드 전극(190)과 애노드 전극(190)을 통해 외부로 방출되는 하부 발광 방식이 가능한 구조로 형성될 수 있으며, 본 발명

은 이에 한정되지 않으므로 양면 발광 방식으로 구현되는 것도 가능하다.

- [0081] 도 3은 본 발명의 제2실시예에 따른 전계 발광 표시 장치의 단면도이다.
- [0082] 본 발명의 제2실시예에 따른 전계 발광 표시 장치는 하부 발광 방식 또는 상부 발광 방식으로 구현될 수 있다.
- [0083] 도 3에 따른 본 발명의 제2실시예에 따른 전계 발광 표시 장치는 애노드 전극이 박막 트랜지스터층에 연결되기 위한 콘택홀의 위치가 변경된 것을 제외하고 전술한 도 2에 따른 전계 발광 표시 장치와 동일하다. 따라서, 동일한 구성에 대해서는 동일한 도면부호를 부여하였고, 이하에서는 상이한 구성에 대해서만 설명하기로 한다.
- [0084] 도 3에 도시된 바와 같이, 본 발명의 제2실시예에 따른 전계 발광 표시 장치는 기판(100) 상에 박막 트랜지스터층(T), 패시베이션층(165), 평탄화층(170), 제1뱅크(180), 애노드 전극(190), 제2뱅크(200), 발광층(210), 및 캐소드 전극(220)이 형성되어 있다.
- [0085] 상기 패시베이션층(165), 상기 평탄화층(170), 및 상기 제1뱅크(180)에는 상기 박막 트랜지스터층(T)의 소스 전극(150)을 노출시키는 제3콘택홀(CH3)이 구비되어 있으며, 상기 제3콘택홀(CH3)을 통하여 상기 소스 전극(150)과 상기 애노드 전극(190)이 연결된다.
- [0086] 즉, 본 발명의 제1실시예에 따른 전계 발광 표시 장치는 상기 제3콘택홀(CH3)이 패시베이션층(165)과 평탄화층(170)에 구비되었으나, 본 발명의 제2실시예에 따른 전계 발광 표시 장치는 상기 제3콘택홀(CH3)이 상기 제1뱅크(180)까지 관통하도록 구비된다.
- [0087] 따라서, 본 발명의 제2실시예에 따른 전계 발광 표시 장치는 개구율의 저하 없이 하부 발광 방식으로 구현될 수 있다.
- [0088] 구체적으로, 본 발명의 제1실시예에 따른 전계 발광 표시 장치는 상기 애노드 전극(190)이 상기 제1뱅크(180)를 관통하지 않는 제3콘택홀(CH3)을 통해서 상기 소스 전극(150)에 연결된다. 그리고, 하부 발광 방식에서는 상기 제1뱅크(180)에 의해 노출된 제1개구 영역(제1 O/A)이 발광 영역에 해당하게 되고, 상기 제3콘택홀(CH3)이 형성된 영역에서 상기 소스 전극(150)이 상기 제1개구 영역(제1 O/A)과 오버랩되도록 배치된다. 따라서, 본 발명의 제1실시예에 따른 전계 발광 표시 장치를 하부 발광 방식으로 구현할 경우, 상기 박막 트랜지스터층(T)에 의해 개구율이 저하될 수 있으므로, 본 발명의 제2실시예에 따른 전계 발광 표시 장치는 상기 애노드 전극(190)을 상기 제1뱅크(180)를 관통하는 제3콘택홀(CH3)을 통해서 상기 소스 전극(150)에 연결함으로써 하부 발광 방식에서의 개구율 저하를 방지할 수 있다.
- [0089] 즉, 도 3에 도시된 바와 같이, 제3콘택홀(CH3)이 상기 패시베이션층(165), 상기 평탄화층(170), 및 상기 제1뱅크(180)에 구비되기 때문에, 상기 제1뱅크(180)에 의해 노출된 제1개구 영역(제1 O/A)은 상기 박막 트랜지스터층(T)과 오버랩되지 않을 수 있다. 따라서, 본 발명의 제2실시예에 따른 전계 발광 표시 장치는 상부 발광 방식 또는 하부 발광 방식 중 어떠한 발광 방식으로 구현되더라도 개구율 저하가 방지될 수 있다.
- [0090] 또한, 본 발명의 제2실시예에 따른 전계 발광 표시 장치는 제3콘택홀(CH3)이 상기 제1뱅크(180)까지 관통하도록 구비함으로써 아래와 같은 향상된 효과를 갖는다.
- [0091] 구체적으로, 본 발명의 제2실시예에 따른 전계 발광 표시 장치에서도 상기 제2뱅크(200)에 의해 노출된 제2개구 영역(제2 O/A)이, 상기 제1뱅크(180)에 의해 노출된 제1개구 영역(제1 O/A) 보다 넓게 형성될 수 있다. 따라서, 상기 제2뱅크(200)에 의해서 상기 제1뱅크(180)의 일측 및 타측 상에 구비되어 경사를 갖는 상기 애노드 전극(190)의 상면이 노출되어 파일 업 현상을 방지할 수 있다.
- [0092] 특히, 본 발명의 제2실시예에 따른 전계 발광 표시 장치를 상부 발광 방식으로 구현할 경우 도 2를 통해 설명한 바와 같이 상기 애노드 전극(190) 상에 형성된 상기 발광층(210)의 두께 편차를 줄일 수 있다. 또한, 본 발명의 제2실시예에 따른 전계 발광 표시 장치를 하부 발광 방식으로 구현할 경우 발광 영역이 상기 제1개구 영역(제1 O/A)에 해당하기 때문에 상기 제1개구 영역(제1 O/A)에서 상기 애노드 전극(190) 상에 형성된 상기 발광층(210)은, 상기 제2개구 영역(제2 O/A)에서 상기 애노드 전극(190) 상에 형성된 상기 발광층(210) 보다 더욱 평탄하게 형성될 수 있다. 따라서, 본 발명의 제2실시예에 따른 전계 발광 표시 장치를 하부 발광 방식으로 구현할 경우 상기 애노드 전극(190) 상면의 발광층(210) 두께를 균일하게 형성함으로써 균일한 휘도를 구현할 수 있다.
- [0093] 이와 같이, 본 발명의 제2실시예에 따른 전계 발광 표시 장치는 상기 패시베이션층(165) 및 상기 평탄화층(170)뿐만 아니라, 상기 제1뱅크(180)를 관통하도록 형성된 제3콘택홀(CH3)을 통해 상기 애노드 전극(190)이 상기 소스 전극(150)에 연결됨으로써, 하부 발광 방식으로 구현되는 경우에도 개구율 저하를 방지할 수 있다.

- [0094] 본 발명의 제2실시예에 따른 전계 발광 표시 장치를 상부 발광 방식으로 구현하는 경우, 상기 애노드 전극(190)은 상기 발광층(210)에서 발광된 광을 상부 방향으로 반사시키는 역할을 해야 하므로 반사도가 우수한 물질을 포함하여 이루어질 수 있다. 반면, 본 발명의 제2실시예에 따른 전계 발광 표시 장치를 하부 발광 방식으로 구현하는 경우, 상기 애노드 전극(190)은 광이 방출되는 면에 형성되기 때문에 ITO(Indium Tin Oxide)와 같은 투명한 도전물질로 이루어질 수 있다.
- [0095] 본 발명의 제2실시예에 따른 전계 발광 표시 장치를 상부 발광 방식으로 구현하는 경우, 상기 캐소드 전극(220)은 광이 방출되는 면에 형성되기 때문에 투명한 도전물질로 이루어진다. 반면, 본 발명의 제2실시예에 따른 전계 발광 표시 장치를 하부 발광 방식으로 구현하는 경우, 상기 캐소드 전극(220)은 상기 발광층(210)에서 발광된 광을 하부 방향으로 반사시키는 역할을 해야 하므로 반사도가 우수한 물질을 포함하여 이루어질 수 있다.
- [0096] 또한, 본 발명의 제2실시예에 따른 전계 발광 표시 장치는 상기 제2개구 영역(제2 O/A)이 상기 제1개구 영역(제1 O/A) 보다 넓게 형성됨으로써, 상기 애노드 전극(190)이 경사를 갖는 영역부터 상기 발광층(210)이 형성되도록 함으로써 발광 영역에서 상기 발광층(210)의 두께 편차를 줄이고, 균일한 휘도를 구현할 수 있다.
- [0097] 도 4a 내지 도 4f는 본 발명의 제1실시예에 따른 전계 발광 표시 장치의 제조방법을 보여주는 공정 단면도로서, 이는 전술한 도 2에 따른 전계 발광 표시 장치의 제조방법에 관한 것이다. 따라서, 동일한 구성에 대해서는 동일한 도면부호를 부여하였고, 각각의 구성의 물질 및 구조 등에 있어서 반복되는 부분에 대한 중복 설명은 생략된다.
- [0098] 우선, 도 4a에서 알 수 있듯이, 기판(100) 상에 액티브층(110), 게이트 절연막(120), 게이트 전극(130), 층간 절연막(140), 소스 전극(150) 및 드레인 전극(160)을 차례로 형성한다.
- [0099] 보다 구체적으로 설명하면, 상기 기판(100) 상에 상기 액티브층(110)을 형성하고, 상기 액티브층(110) 상에 상기 게이트 절연막(120)을 형성하고, 상기 게이트 절연막(120) 상에 상기 게이트 전극(130)을 형성하고, 상기 게이트 전극(130) 상에 상기 층간 절연막(140)을 형성하고, 상기 게이트 절연막(120) 및 상기 층간 절연막(140)에 제1콘택홀(CH1)과 제2콘택홀(CH2)을 형성하고, 그 후 상기 제1콘택홀(CH1)을 통해서 상기 액티브층(110)의 일단 영역과 연결되는 상기 드레인 전극(160), 상기 제2콘택홀(CH2)을 통해 상기 액티브층(110)의 타단 영역과 연결되는 상기 소스 전극(150)을 형성한다.
- [0100] 상기 소스 전극(150) 및 드레인 전극(160)은 다중층으로 이루어질 수 있으며, 이와 같은 소스 전극(150) 및 드레인 전극(160)은 동일한 물질로 동일한 패터닝 공정에 의해서 동시에 형성할 수 있다.
- [0101] 다음, 도 4b에서 알 수 있듯이, 상기 소스 전극(150) 및 상기 드레인 전극(160) 상에 패시베이션층(165)을 형성하고, 상기 패시베이션층(165) 상에 평탄화층(170)을 형성한다.
- [0102] 상기 패시베이션층(165)과 상기 평탄화층(170)은 제3콘택홀(CH3)을 구비하도록 형성되어, 상기 제3콘택홀(CH3)을 통해 상기 소스 전극(150)이 외부로 노출된다.
- [0103] 다음, 도 4c에서 알 수 있듯이, 상기 평탄화층(170) 상에 제1뱅크(180)를 형성한다. 상기 제1뱅크(180)는 상기 평탄화층(170) 상에서 기 설정된 제1개구 영역(제1 O/A)을 노출하도록 패터닝된다. 상기 제1뱅크(180)는 상기 제3콘택홀(CH3)과 오버랩되지 않도록 제3콘택홀(CH3)과 이격되어 형성된다.
- [0104] 상기 제1뱅크(180)는 측면이 상기 기판의 표면을 기준으로 소정의 각도로 경사지게 구비될 수 있다. 구체적으로, 상기 제1뱅크(180)의 측면이 상기 기판의 표면과 이루는 사이각(α)은 45° 이하로 구비될 수 있다.
- [0105] 상기 제1뱅크(180)는 당업계에 공지된 다양한 기술을 통해 측면이 소정의 각도로 경사지게 형성될 수 있다. 일례로, 하프톤 마스크 또는 슬릿 마스크를 이용하여 상기 제1뱅크(180)가 가장자리에서 두께가 점차 얇아지도록 형성하고 나머지 영역에서 일정한 두께를 갖도록 형성할 수 있으나, 본 발명은 이에 한정되지 않는다.
- [0106] 상기 제1뱅크(180)는 무기 물질 예를 들어, 실리콘 산화막(SiO_x), 실리콘 질화막(SiN_x), 또는 이들의 다중막으로 이루어질 수 있으나, 반드시 그에 한정되는 것은 아니다. 상기 제1뱅크(180)는 화학 기상 증착법(Chemical Vapor Deposition, CVD)을 이용하여 상기 평탄화층(170) 상에 형성될 수 있다. 따라서, 상기 제1뱅크(180)는 500Å 정도의 얇은 박막으로 형성될 수 있다.
- [0107] 다음, 도 4d에서 알 수 있듯이, 상기 제1뱅크(180) 상에 애노드 전극(190)을 형성한다. 상기 애노드 전극(190)은 상기 제1뱅크(180)에 의해 노출된 상기 평탄화층(170) 상에서 상기 제1뱅크(180)의 일측 및 타측으로 연장되

어 형성된다. 상기 제1뱅크(180)의 측면이 소정의 경사를 갖도록 형성되기 때문에, 상기 제1뱅크(180)의 일측 및 타측 상에 형성된 상기 애노드 전극(190)은 가장자리에 소정의 경사를 갖는 영역이 형성된다. 상기 애노드 전극(190)은 상기 패시베이션층(160) 및 상기 평탄화층(170)에 형성된 제3콘택홀(CH3)을 통해서 상기 소스 전극(150)과 연결되도록 형성된다.

[0108] 다음, 도 4e에서 알 수 있듯이, 상기 애노드 전극(190) 상에 유기 물질로 이루어지는 제2뱅크(200)를 형성한다. 구체적으로, 상기 제2뱅크(200)는 상기 애노드 전극(190)의 상면을 노출시키도록 상기 애노드 전극(190)의 일측 및 타측 상에 형성된다. 상기 제2뱅크(200)는 기 설정된 제2개구 영역(제2 O/A)을 노출하도록 패터닝된다. 상기 제2뱅크(200)에 의해 노출되는 상기 제2개구 영역(제2 O/A)은, 상기 제1뱅크(180)에 의해 노출되는 상기 제1개구 영역(제1 O/A) 보다 넓게 형성된다.

[0109] 구체적으로, 상기 제1개구 영역(제1 O/A)이 상기 제2개구 영역(제2 O/A) 보다 넓게 형성될 경우, 상기 애노드 전극(190)은 상기 기판에 대해 평탄한 상면만이 노출되고, 상기 제1뱅크(180)에 의해 경사를 갖는 영역은 상기 제2뱅크(200)에 의해 가려지게 된다. 그리고 상기 애노드 전극(190)의 평탄한 상면에서 상기 제2뱅크(200)의 측면까지 후술하는 공정을 통해 발광층(210)이 형성됨에 따라 파일 업(Pile up) 현상이 발생하게 된다. 즉, 상기 발광층(210)은, 상기 제2뱅크(200)에 의해 노출된 상기 애노드 전극(190)의 제2개구 영역(제2 O/A)의 중심부에서는 평탄하게 형성되고, 상기 제2뱅크(200)와 인접한 부분으로 갈수록 점차 두께가 증가하는 형태의 단면을 갖게 된다. 그리고, 이와 같이 상기 발광층(210)이 상기 애노드 전극(190) 상에서 일정하지 않은 두께로 형성될 경우 휘도 불균일이 발생하는 문제가 있다.

[0110] 따라서, 본 발명의 실시예에서는 상기 제2개구 영역(제2 O/A)을 상기 제1개구 영역(제1 O/A) 보다 넓게 형성함으로써, 상기 제2뱅크(200)에 의해서 상기 제1뱅크(180)의 일측 및 타측 상에 구비되어 경사를 갖는 상기 애노드 전극(190)의 상면을 노출시킬 수 있다. 그리고, 경사를 갖는 상기 애노드 전극(190) 상에 상기 발광층(210)을 형성함으로써 상기과 같은 파일 업 현상을 방지한다.

[0111] 즉, 상기 애노드 전극(190) 상의 평탄한 상면에만 상기 발광층(210)이 형성될 경우, 상기 애노드 전극(190)과 상기 제2뱅크(200)가 인접한 영역에서 상기 발광층(210)이 더 두껍게 형성될 수 있으므로, 본 발명의 실시예에서는 상기 애노드 전극(190)이 경사를 갖는 영역을 노출시키고 해당 영역부터 상기 발광층(210)이 형성되도록 함으로써 상기 발광층(210)의 두께 편차를 줄일 수 있다.

[0112] 상기 제2뱅크(200)를 상기 애노드 전극(190)의 일측 및 타측 상에 패터닝하는 공정은 포토리소그래피 공정을 이용할 수 있으며 당업계에 공지된 다양한 기술을 통해 패터닝될 수 있다.

[0113] 상기 애노드 전극(190) 상에 상기 제2뱅크(200)를 형성하는 과정에서 상기 제2뱅크(200)의 상면이 소수성을 갖도록 상기 제2뱅크(200)를 소수성 처리할 수 있다. 상기 제2뱅크(200)의 상면을 소수성 처리하는 방법은 당업계에 공지된 다양한 기술을 이용할 수 있다. 일례로, 마스크를 이용하여 상기 제2뱅크(200)를 패터닝하는 과정에서 상기 제2뱅크(200)로 투과되는 노광량을 조절하여 상기 제2뱅크(200)의 상면을 소수성 처리하거나, 소수성 재료가 도포된 롤러 등의 도포장치를 이용하여 상기 제2뱅크(200)의 상면에 소수성 재료를 코팅할 수 있으나, 본 발명은 이에 한정되지 않는다.

[0114] 다음, 도 4f에서 알 수 있듯이, 상기 애노드 전극(190) 상에 발광층(210) 및 캐소드 전극(220)을 순차적으로 형성한다. 상기 발광층(210)은 잉크젯 인쇄 방식을 통해 가용성(Soluble)의 발광물질을 분사하여 형성되며, 전술한 바와 같이 상기 제2뱅크(200)의 상면은 소수성 물질로 이루어지므로 상기 발광층(210)은 상기 애노드 전극(190)의 상면, 및 상기 제2뱅크(200)의 측면까지는 증착될 수 있지만 상기 제2뱅크(200)의 상면에는 증착되지 않게 된다.

[0115] 즉, 본 발명의 실시예에서는 상기 제2뱅크(200)를 전체적으로 친수성 물질로 형성하고 상면만을 소수성 물질로 형성함으로써, 상기 발광층(210)이 상기 제2뱅크(200)의 상면을 벗어나서 다른 화소의 발광 영역으로 분산되는 것을 방지할 수 있다.

[0116] 또한, 본 발명의 실시예에서는 상기 제1뱅크(180)의 일측 및 타측에 상기 애노드 전극(190)을 형성함으로써, 상기 애노드 전극(190)의 가장자리에 경사진 영역을 형성할 수 있다. 그리고 상기 제2뱅크(200)에 의해 노출된 제2개구 영역(제2 O/A)이 상기 제1뱅크(180)에 의해 노출된 제1개구 영역(제1 O/A) 보다 넓게 형성하여, 상기 애노드 전극(190)의 경사진 영역 상면까지 상기 발광층(210)을 형성함으로써, 상기 발광층(210)의 두께 편차를 줄일 수 있다.

[0117] 또한, 본 발명의 실시예에서는 상기 애노드 전극(190)을 형성하기 전에 상기 제1뱅크(180)를 형성하기 때문에,

무기 물질로 형성되는 상기 제1뱅크(180)를 건식 식각 또는 습식 식각하는 공정에서 상기 애노드 전극(190)이 손상되는 것을 방지할 수 있다.

- [0118] 도 5a 내지 도 5f는 본 발명의 제2실시예에 따른 전계 발광 표시 장치의 뱅크를 형성하는 제조방법을 보여주는 공정 단면도이다. 이는 전술한 도 3에 따른 전계 발광 표시 장치의 제조방법에 관한 것이다. 따라서, 동일한 구성에 대해서는 동일한 도면부호를 부여하였고, 각각의 구성의 물질 및 구조 등에 있어서 반복되는 부분에 대한 중복 설명은 생략된다.
- [0119] 우선, 도 5a에서 알 수 있듯이, 기판(100) 상에 액티브층(110), 게이트 절연막(120), 게이트 전극(130), 층간 절연막(140), 소스 전극(150) 및 드레인 전극(160)을 차례로 형성한다.
- [0120] 보다 구체적으로 설명하면, 상기 기판(100) 상에 상기 액티브층(110)을 형성하고, 상기 액티브층(110) 상에 상기 게이트 절연막(120)을 형성하고, 상기 게이트 절연막(120) 상에 상기 게이트 전극(130)을 형성하고, 상기 게이트 전극(130) 상에 상기 층간 절연막(140)을 형성하고, 상기 게이트 절연막(120) 및 상기 층간 절연막(140)에 제1콘택홀(CH1)과 제2콘택홀(CH2)을 형성하고, 그 후 상기 제1콘택홀(CH1)을 통해서 상기 액티브층(110)의 일단 영역과 연결되는 상기 드레인 전극(160), 상기 제2콘택홀(CH2)을 통해 상기 액티브층(110)의 타단 영역과 연결되는 상기 소스 전극(150)을 형성한다.
- [0121] 상기 소스 전극(150) 및 드레인 전극(160)은 다중층으로 이루어질 수 있으며, 이와 같은 소스 전극(150) 및 드레인 전극(160)은 동일한 물질로 동일한 패터닝 공정에 의해서 동시에 형성할 수 있다.
- [0122] 다음, 도 5b에서 알 수 있듯이, 상기 소스 전극(150) 및 상기 드레인 전극(160) 상에 패시베이션층(165)을 형성하고, 상기 패시베이션층(165) 상에 평탄화층(170)을 형성한다.
- [0123] 다음, 도 5c에서 알 수 있듯이, 상기 평탄화층(170) 상에 제1뱅크(180)를 형성한다. 상기 제1뱅크(180)는 상기 평탄화층(170) 상에서 기 설정된 제1개구 영역(제1 O/A)을 노출하도록 패터닝된다. 상기 패시베이션층(165), 상기 평탄화층(170), 및 상기 제1뱅크(180)는 제3콘택홀(CH3)을 구비하도록 형성되어, 상기 제3콘택홀(CH3)을 통해 상기 소스 전극(150)이 외부로 노출된다.
- [0124] 상기 제1뱅크(180)는 측면이 상기 기판의 표면을 기준으로 소정의 각도로 경사지게 구비될 수 있다. 구체적으로, 상기 제1뱅크(180)의 측면이 상기 기판의 표면과 이루는 사이각(α)은 45° 이하로 구비될 수 있다.
- [0125] 상기 제1뱅크(180)는 당업계에 공지된 다양한 기술을 통해 측면이 소정의 각도로 경사지게 형성될 수 있다. 일례로, 하프톤 마스크 또는 슬릿 마스크를 이용하여 상기 제1뱅크(180)가 가장자리에서 두께가 점차 얇아지도록 형성하고 나머지 영역에서 일정한 두께를 갖도록 형성할 수 있으나, 본 발명은 이에 한정되지 않는다.
- [0126] 상기 제1뱅크(180)는 무기 물질 예를 들어, 실리콘 산화막(SiO_x), 실리콘 질화막(SiN_x), 또는 이들의 다중막으로 이루어질 수 있으나, 반드시 그에 한정되는 것은 아니다. 상기 제1뱅크(180)는 화학 기상 증착법(CVD)을 이용하여 상기 평탄화층(170) 상에 형성될 수 있다. 따라서, 상기 제1뱅크(180)는 500Å 정도의 얇은 박막으로 형성될 수 있다.
- [0127] 다음, 도 5d에서 알 수 있듯이, 상기 제1뱅크(180) 상에 애노드 전극(190)을 형성한다. 상기 애노드 전극(190)은 상기 제1뱅크(180)에 의해 노출된 상기 평탄화층(170) 상에서 상기 제1뱅크(180)의 일측 및 타측으로 연장되어 형성된다. 상기 제1뱅크(180)의 측면이 소정의 경사를 갖도록 형성되기 때문에, 상기 제1뱅크(180)의 일측 및 타측 상에 형성된 상기 애노드 전극(190)은 가장자리에 소정의 경사를 갖는 영역이 형성된다. 상기 애노드 전극(190)은 상기 패시베이션층(165), 상기 평탄화층(170), 및 상기 제1뱅크(180)에 형성된 상기 제3콘택홀(CH3)을 통해서 상기 소스 전극(150)과 연결되도록 형성된다.
- [0128] 다음, 도 5e에서 알 수 있듯이, 상기 애노드 전극(190) 상에 유기 물질로 이루어지는 제2뱅크(202)를 순차적으로 형성한다. 구체적으로, 상기 제2뱅크(200)는 상기 애노드 전극(190)의 상면을 노출시키도록 상기 애노드 전극(190)의 일측 및 타측 상에 형성된다. 상기 제2뱅크(200)는 기 설정된 제2개구 영역(제2 O/A)을 노출하도록 패터닝된다. 상기 제2뱅크(200)에 의해 노출되는 상기 제2개구 영역(제2 O/A)은, 상기 제1뱅크(180)에 의해 노출되는 상기 제1개구 영역(제1 O/A) 보다 넓게 형성된다.
- [0129] 즉, 본 발명의 실시예에서는, 상기 제2개구 영역(제2 O/A)이 상기 제1개구 영역(제1 O/A) 보다 넓게 형성함으로써, 상기 애노드 전극(190)이 경사를 갖는 영역을 노출시키고 해당 영역부터 후술하는 공정을 통해 발광층(21

0)이 형성되도록 함으로써 상기 발광층(210)의 두께 편차를 줄일 수 있다.

[0130] 상기 제2뱅크(202)를 상기 애노드 전극(190)의 일측 및 타측 상에 패터닝하는 공정은 포토리소그래피 공정을 이용할 수 있으며 당업계에 공지된 다양한 기술을 통해 패터닝될 수 있다.

[0131] 상기 애노드 전극(190) 상에 상기 제2뱅크(202)를 형성하는 과정에서 상기 제2뱅크(200)의 상면이 소수성을 갖도록 상기 제2뱅크(200)를 소수성 처리할 수 있다. 상기 제2뱅크(200)의 상면을 소수성 처리하는 방법은 당업계에 공지된 다양한 기술을 이용할 수 있다. 일례로, 마스크를 이용하여 상기 제2뱅크(200)를 패터닝하는 과정에서 상기 제2뱅크(200)로 투과되는 노광량을 조절하여 상기 제2뱅크(200)의 상면을 소수성 처리하거나, 소수성 재료가 도포된 롤러 등의 도포장치를 이용하여 상기 제2뱅크(200)의 상면에 소수성 재료를 코팅할 수 있으나, 본 발명은 이에 한정되지 않는다.

[0132] 다음, 도 5f에서 알 수 있듯이, 상기 애노드 전극(190) 상에 발광층(210) 및 캐소드 전극(220)을 순차적으로 형성한다. 상기 발광층(210)은 잉크젯 인쇄 방식을 통해 가용성(Soluble)의 발광물질을 분사하여 형성되며, 전술한 바와 같이 상기 제2뱅크(200)의 상면은 소수성 물질로 이루어지므로 상기 발광층(210)은 상기 애노드 전극(190)의 상면, 및 상기 제2뱅크(200)의 측면까지는 증착될 수 있지만 상기 제2뱅크(200)의 상면에는 증착되지 않게 된다.

[0133] 즉, 본 발명의 실시예에서는 상기 제2뱅크(200)를 전체적으로 친수성 물질로 형성하고 상면만을 소수성 물질로 형성함으로써, 상기 발광층(210)이 상기 제2뱅크(200)의 상면을 벗어나서 다른 화소의 발광 영역으로 분산되는 것을 방지할 수 있다.

[0134] 또한, 본 발명의 실시예에서는 상기 제1뱅크(180)의 일측 및 타측에 상기 애노드 전극(190)을 형성함으로써, 상기 애노드 전극(190)의 가장자리에 경사진 영역을 형성할 수 있다. 그리고 상기 제2뱅크(200)에 의해 노출된 제2개구 영역(제2 O/A)이 상기 제1뱅크(180)에 의해 노출된 제1개구 영역(제1 O/A) 보다 넓게 형성하여, 상기 애노드 전극(190)의 경사진 영역 상면까지 상기 발광층(210)을 형성함으로써, 상기 발광층(210)의 두께 편차를 줄일 수 있다.

[0135] 또한, 본 발명의 실시예에서는 상기 애노드 전극(190)을 형성하기 전에 상기 제1뱅크(180)를 형성하기 때문에, 무기 물질로 형성되는 상기 제1뱅크(180)를 건식 식각 또는 습식 식각하는 공정에서 상기 애노드 전극(190)이 손상되는 것을 방지할 수 있다.

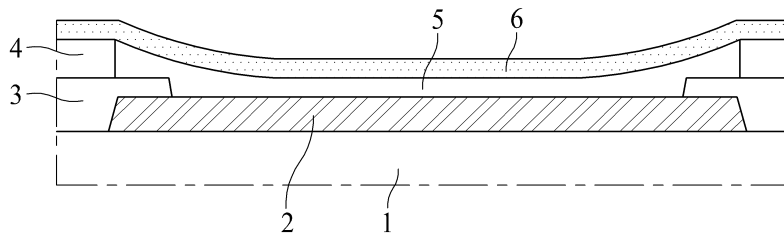
[0136] 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 더욱 상세하게 설명하였으나, 본 발명은 반드시 이러한 실시예로 국한되는 것은 아니고, 본 발명의 기술사상을 벗어나지 않는 범위 내에서 다양하게 변형 실시될 수 있다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 그러므로, 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다. 본 발명의 보호 범위는 청구 범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리 범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

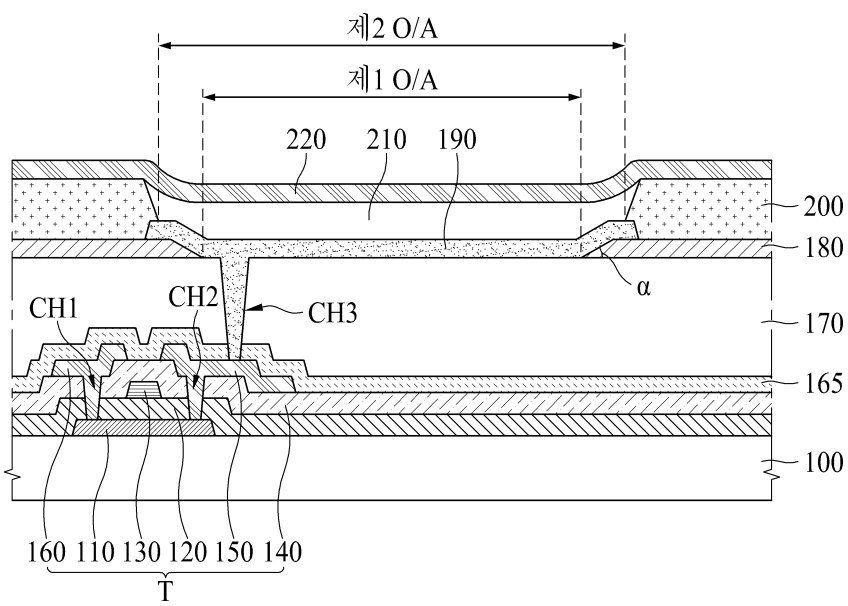
[0137] 100: 기판 T: 박막 트랜지스터층
165: 패시베이션층 170: 평탄화층
180: 제1뱅크 190: 애노드 전극
200: 제2뱅크 210: 발광층
220: 캐소드 전극

도면

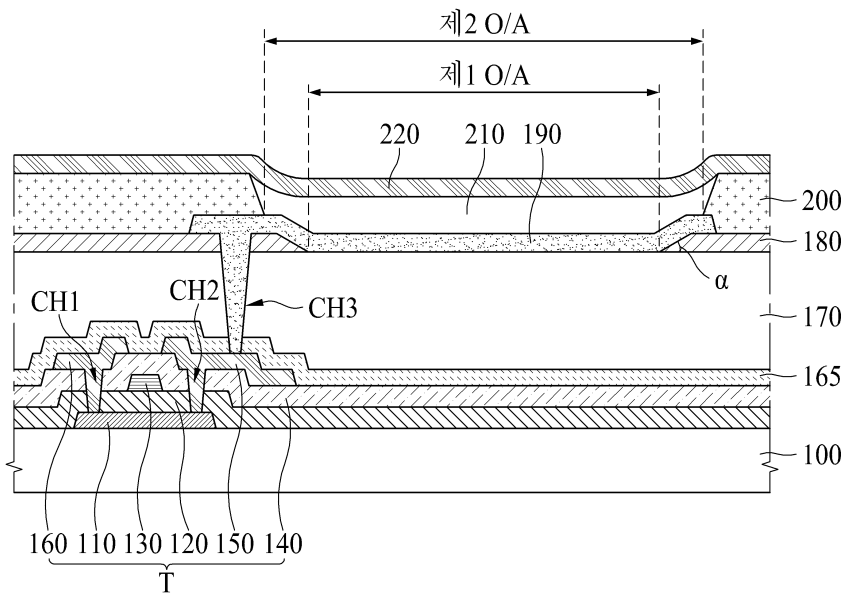
도면1



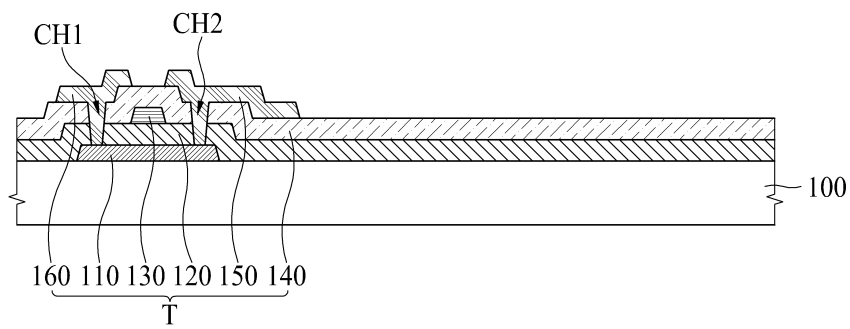
도면2



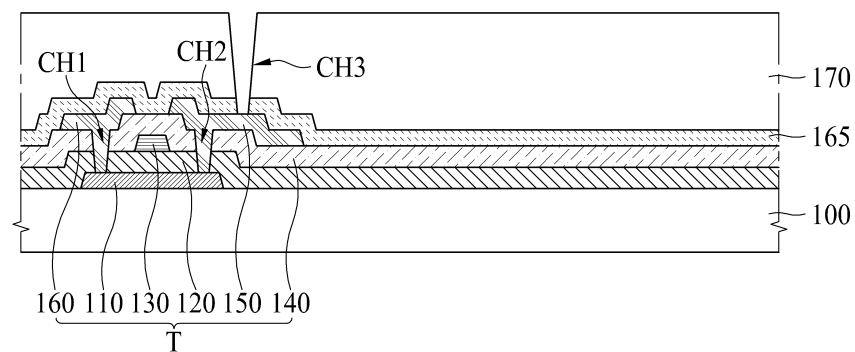
도면3



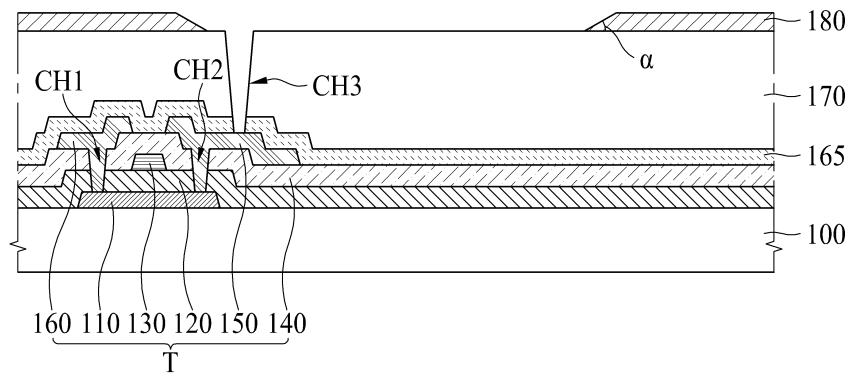
도면4a



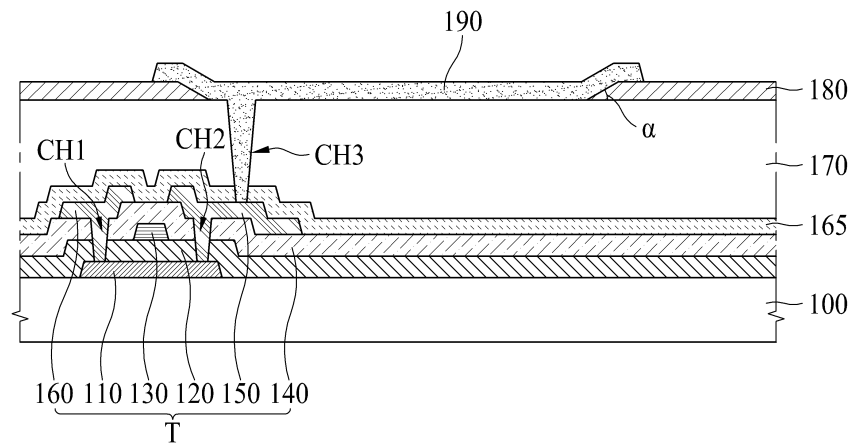
도면4b



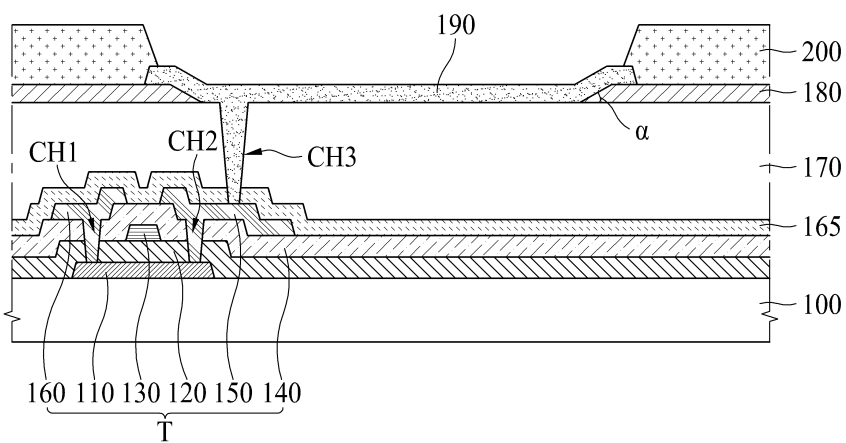
도면4c



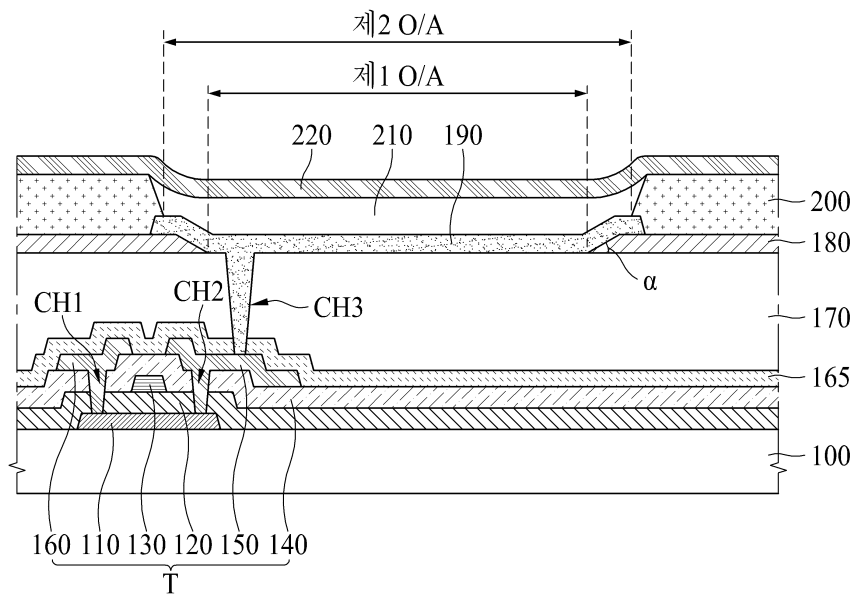
도면4d



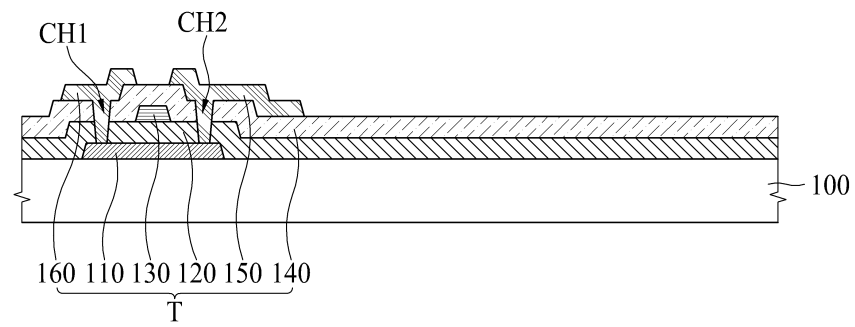
도면4e



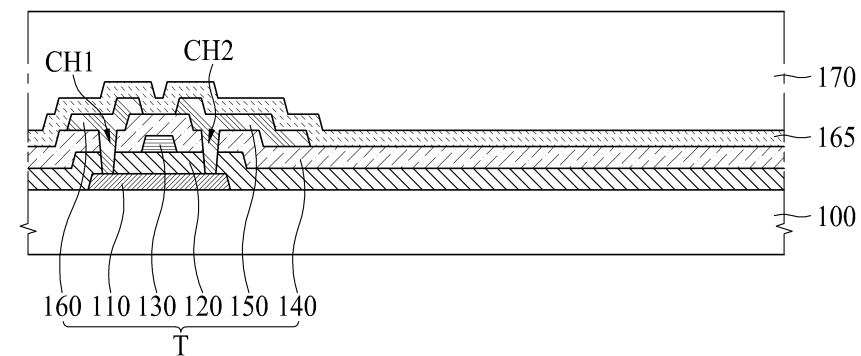
도면4f



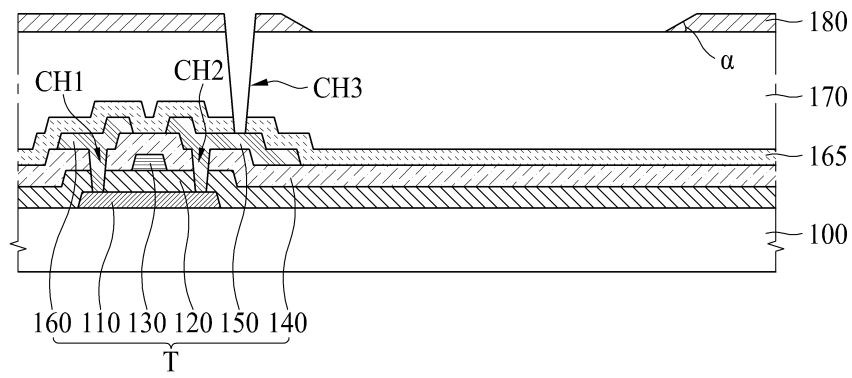
도면5a



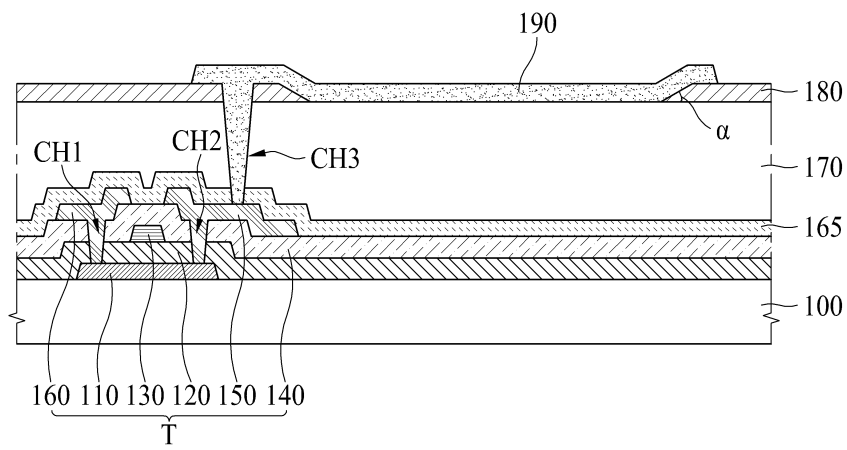
도면5b



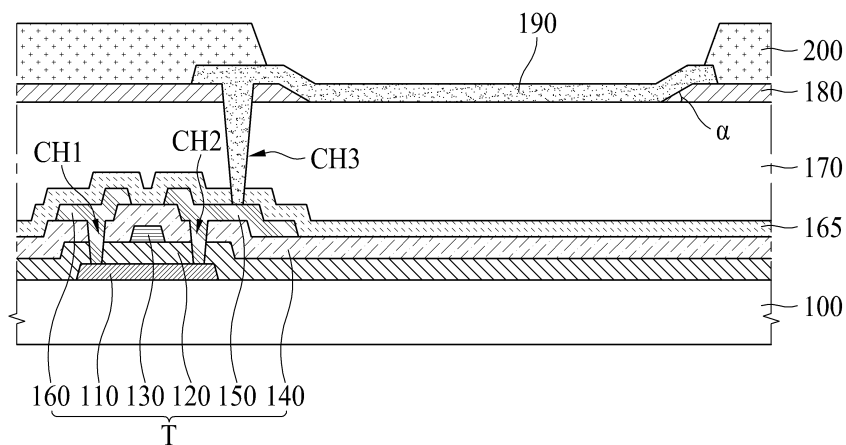
도면5c



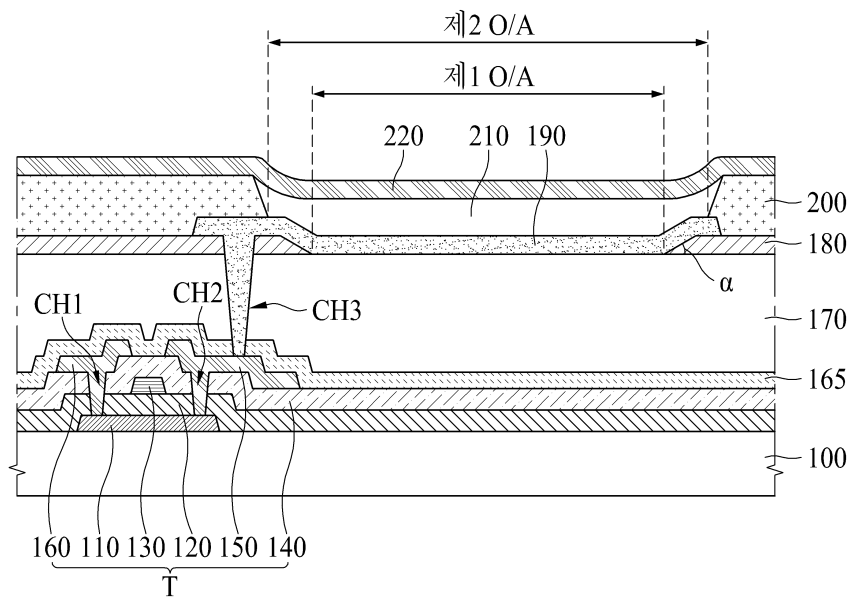
도면5d



도면5e



도면5f



专利名称(译)	电致发光显示装置及其制造方法		
公开(公告)号	KR1020180077439A	公开(公告)日	2018-07-09
申请号	KR1020160181792	申请日	2016-12-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SEUNGHAN PAEK 백승한 JEONGWON LEE 이정원 JONGHOON YEO 여중훈 JIHOON LEE 이지훈		
发明人	백승한 이정원 여중훈 이지훈		
IPC分类号	H01L27/32 H01L51/52 H01L51/56		
CPC分类号	H01L27/3246 H01L51/5206 H01L27/3262 H01L27/3248 H01L27/3258 H01L51/56 H01L27/3283 H01L2227/323 H01L51/5209		
外部链接	Espacenet		

摘要(译)

本发明涉及电致发光显示器及其制造方法。根据本发明的电致发光显示器包括在由基板中配备的第一隔堤暴露的区域中的第一隔堤的一侧，并且第一隔堤和配置在阳极电极的上侧的发光层由装配有阳极电极的阳极电极延伸到配备在阳极电极的一侧和另一侧的第二隔堤的另一侧，并且第二隔堤和阴极电极配备在发光层上。以这种方式，通过在第一隔堤上包括阳极电极，在图案化第一隔堤的过程中可以防止阳极电极的损坏。

