



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0055264

(43) 공개일자 2015년05월21일

(51) 국제특허분류(Int. Cl.)

H01L 27/32 (2006.01) H01L 51/52 (2006.01)

(21) 출원번호 10-2013-0137372

(22) 출원일자 2013년11월13일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

김소현

경기 파주시 월롱면 엘지로 245, 정다운마을 A동 1906호 (파주LCD산업단지)

박영주

서울 성동구 성수일로8길 47, 102동 2201호 (성수동2가, 성수롯데캐슬파크)

(74) 대리인

특허법인천문

전체 청구항 수 : 총 10 항

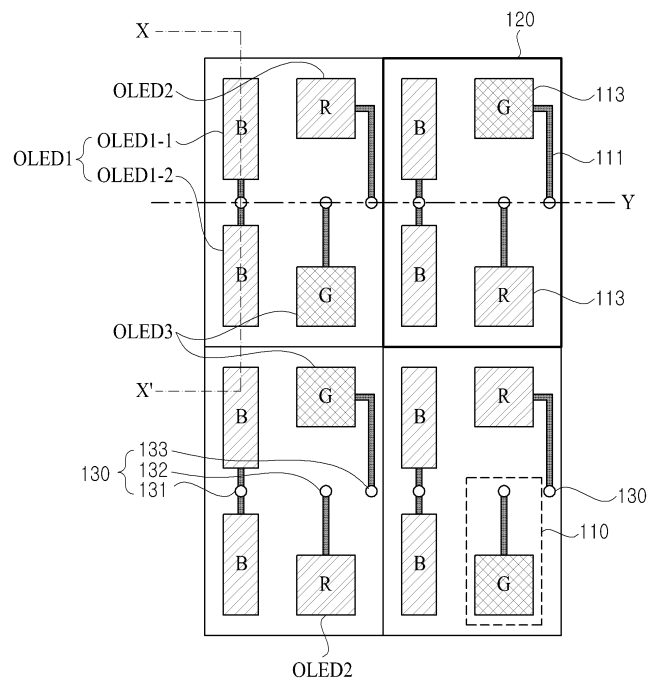
(54) 발명의 명칭 유기발광표시패널 및 이를 이용한 유기발광표시장치

(57) 요약

본 발명은 유기발광표시패널에 관한 것으로서, 특히, 하나의 픽셀에서, 제1서브픽셀을 구성하는 제1유기발광다이오드들은 상하로 분리되어 있고, 제2서브픽셀을 구성하는 제2유기발광다이오드와 제3서브픽셀을 구성하는 제3유기발광다이오드는 상하로 배치되어 있는, 유기발광표시패널 및 이를 이용한 유기발광표시장치를 제공하는 것을

(뒷면에 계속)

대표도 - 도3



기술적 과제로 한다. 이를 위해, 본 발명에 따른 유기발광표시패널은, 복수의 수평라인들을 따라 형성되어 있는 복수의 픽셀들을 포함하고, 상기 픽셀들 각각은, 제1유기발광다이오드로 형성되어 있는 제1서브픽셀; 제2유기발광다이오드로 형성되어 있는 제2서브픽셀; 및 제3유기발광다이오드로 형성되어 있는 제3서브픽셀을 포함하고, 어느 하나의 픽셀에서, 상기 제1유기발광다이오드를 형성하는 제1서브유기발광다이오드와 제2서브유기발광다이오드는, 상기 수평라인에 수직한 제1방향으로 분리되어 있으며, 상기 제2유기발광다이오드와 상기 제3유기발광다이오드는 상기 제1방향을 따라 배치되어 있는 것을 특징으로 한다.

명세서

청구범위

청구항 1

복수의 수평라인들을 따라 형성되어 있는 복수의 픽셀들을 포함하고,
 상기 픽셀들 각각은,
 제1유기발광다이오드로 형성되어 있는 제1서브픽셀;
 제2유기발광다이오드로 형성되어 있는 제2서브픽셀; 및
 제3유기발광다이오드로 형성되어 있는 제3서브픽셀을 포함하고,
 어느 하나의 픽셀에서, 상기 제1유기발광다이오드를 형성하는 제1서브유기발광다이오드와 제2서브유기발광다이오드들은, 상기 수평라인에 수직한 제1방향으로 분리되어 있으며, 상기 제2유기발광다이오드와 상기 제3유기발광다이오드는 상기 제1방향을 따라 배치되어 있는 것을 특징으로 하는 유기발광표시패널.

청구항 2

제 1 항에 있어서,
 상기 픽셀들 각각에서, 어느 하나의 서브픽셀에 형성되어 있는 유기발광다이오드를 구동하는 구동트랜지스터와, 상기 유기발광다이오드를 전기적으로 연결시키기 위한 평탄막홀은, 상기 제1서브유기발광다이오드와 상기 제2서브유기발광다이오드 사이와, 상기 제2유기발광다이오드와 상기 제3유기발광다이오드 사이에 형성되어 있는 평탄막홀부에 형성되어 있는 것을 특징으로 하는 유기발광표시패널.

청구항 3

제 2 항에 있어서,
 상기 제1서브유기발광다이오드 및 상기 제2서브유기발광다이오드를 구동하는 제1구동트랜지스터와, 상기 제1서브유기발광다이오드 및 상기 제2서브유기발광다이오드들을 전기적으로 연결시키는 제1평탄막홀, 상기 제2유기발광다이오드를 구동하는 제2구동트랜지스터와, 상기 제2유기발광다이오드를 전기적으로 연결시키는 제2평탄막홀, 및 상기 제3유기발광다이오드를 구동하는 제3구동트랜지스터와, 상기 제3유기발광다이오드를 전기적으로 연결시키는 제3평탄막홀이, 상기 평탄막홀부를 따라 일렬로 형성되어 있는 것을 특징으로 하는 유기발광표시패널.

청구항 4

제 2 항에 있어서,
 상기 평탄막홀부는, 상기 수평라인과 나란한 제2방향을 따라 형성되는 것을 특징으로 하는 유기발광표시패널.

청구항 5

제 1 항에 있어서,
 상기 제1방향으로 인접되어 있는 픽셀들 각각에 형성되어 있는 상기 제2유기발광다이오드들은 서로 인접되어 있으며,
 상기 제1방향으로 인접되어 있는 픽셀들 각각에 형성되어 있는 상기 제3유기발광다이오드들은 서로 인접되어 있는 것을 특징으로 하는 유기발광표시패널.

청구항 6

제 1 항에 있어서,
 상기 제1방향으로 인접되어 있는 픽셀들 각각에서, 상기 제2유기발광다이오드와 상기 제3유기발광다이오드의 위

치는 서로 다른 것을 특징으로 하는 유기발광표시패널.

청구항 7

제 1 항에 있어서,

상기 수평라인과 나란한 제2방향으로 인접되어 있는 픽셀들 각각에서, 상기 제2유기발광다이오드와 상기 제3유기발광다이오드의 위치는 서로 다른 것을 특징으로 하는 유기발광표시패널.

청구항 8

제 2 항에 있어서,

상기 평탄막홀부는 बैं크에 의해 커버되는 것을 특징으로 하는 유기발광표시패널.

청구항 9

제 2 항에 있어서,

상기 유기발광다이오드를 형성하는 제1전극 또는 제2전극은, 상기 평탄막홀에 형성되는 연결라인을 통해, 상기 구동트랜지스터와 전기적으로 연결되어 있는 것을 특징으로 하는 유기발광표시패널.

청구항 10

복수의 픽셀들을 포함하는 유기발광표시패널; 및

상기 유기발광표시패널을 구동하는 구동부를 포함하고,

상기 픽셀들 각각은,

제1유기발광다이오드로 형성되어 있는 제1서브픽셀;

제2유기발광다이오드로 형성되어 있는 제2서브픽셀; 및

제3유기발광다이오드로 형성되어 있는 제3서브픽셀을 포함하고,

어느 하나의 픽셀에서, 상기 제1서브픽셀을 구성하는 두 개의 제1유기발광다이오드들은, 상하 방향으로 분리되어 있으며, 제2서브픽셀을 구성하는 제2유기발광다이오드와 제3서브픽셀을 구성하는 제3유기발광다이오드는 상하 방향으로 배치되어 있는 것을 특징으로 하는 유기발광표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 유기발광표시패널에 관한 것으로서, 특히, 서브픽셀들의 배치 구조가 변경된 유기발광표시패널에 관한 것이다.

배경 기술

[0002] 휴대전화, 테블릿PC, 노트북 등을 포함한 다양한 종류의 전자제품에는 평판표시장치(FPD : Flat Panel Display)가 이용되고 있다. 평판표시장치에는, 액정표시장치(LCD : Liquid Crystal Display), 플라즈마 디스플레이 패널(PDP : Plasma Display Panel), 유기발광표시장치(OLED : Organic Light Emitting Display Device) 등이 있으며, 최근에는 전기영동표시장치(EPD : ELECTROPHORETIC DISPLAY)도 널리 이용되고 있다.

[0003] 이중, 유기발광표시장치(OLED)는 스스로 발광하는 자발광소자를 이용함으로써 응답속도가 빠르고 발광효율, 휘도 및 시야각이 크다는 장점을 가지고 있다.

[0004] 유기발광표시장치는, 하부기판상에 유기발광다이오드가 형성되고, 유기발광다이오드에서 발생된 빛이 상부기판을 통해 외부로 방출되는 탑 에미션(Top Emission) 방식으로 구성될 수 있다.

[0005] 또한, 유기발광표시장치는, 하부기판상에 유기발광다이오드가 형성되고, 유기발광다이오드에서 발생된 빛이 하부기판으로 방출되는 보텀 에미션(Bottom Emission) 방식으로 구성될 수도 있다.

[0006] 최근에는, 상기한 바와 같은 보텀 에미션 방식과 탑 에미션 방식을 결합하여, 양면으로 발광하는 유기발광표시

장치가 개발되고 있다.

- [0007] 도 1은 종래의 유기발광표시패널을 나타낸 제1예시도로서, 특히, 서브픽셀들이 스트라이프(Stripe) 구조로 형성되어 있는 유기발광표시패널을 나타낸 예시도이다.
- [0008] 종래의 유기발광표시패널(10)에 적용되는 서브픽셀(11)들은, 도 1에 도시된 바와 같이, 스트라이프(Stripe) 구조로 형성되어 있다.
- [0009] 유기발광다이오드(12)의 구동에 이용되는 박막트랜지스터(TFT)와 상기 유기발광다이오드(12)를 전기적으로 연결시키기 위해서는, 도 1에 도시된 바와 같은 평탄막홀(PLN Hole)(13)들이 상기 유기발광표시패널에 형성되어야 한다.
- [0010] 예를 들어, 미도시된 상기 박막트랜지스터(TFT)는, 미도시된 절연막에 의해 상기 유기발광다이오드(12)와 절연되어 있다. 따라서, 상기 절연막에 의해 이격되어 있는 상기 박막트랜지스터와 상기 유기발광다이오드(12)를 전기적으로 연결시키기 위해서는, 상기 절연막에 상기 평탄막홀(13)이 형성되어야 한다.
- [0011] 이 경우, 상기 평탄막홀(13)들은, 도 1에 도시된 바와 같이, 모든 서브픽셀(11)들의 하단부의 동일한 위치에 형성되어 있다.
- [0012] 종래의 유기발광표시패널에서는, 상기 평탄막홀(13)들이 각 서브픽셀의 하단부의 동일한 위치에 형성되어 있기 때문에, 파인 메탈 마스크(FMM: Fine Metal Mask) 제작 상의 제약이 따른다. 이로 인해, 고해상도 유기발광표시패널에서는, 도 1에 도시된 바와 같은 형태의 서브픽셀들의 구조가 형성되기 어렵다. 예를 들어, 300ppi 이상의 고해상도 유기발광표시패널에서는, 도 1에 도시된 바와 같은 형태의 서브픽셀들의 구조가 형성되기 어렵다.
- [0013] 즉, 유기발광표시패널의 해상도는 점점 높아지고 있으나, 상기한 바와 같은 종래의 서브픽셀들의 구조에 의해서는, 고해상도의 유기발광표시패널이 제조되기 어렵다.
- [0014] 부연하여 설명하면, 유기발광표시패널의 해상도가 증가함에 따라, 서브픽셀의 사이즈는 줄어들고 있다. 이 경우, 유기발광표시패널의 제조에 이용되는, 파인 메탈 마스크(Fine Metal Mask : FMM)의 두께에는 한계가 있고, 파인 메탈 마스크의 리브(Rib) 간의 거리가 부족하기 때문에, 종래의 서브픽셀들의 구조를 이용한 유기발광표시패널에서는, 원하는 개구율이 형성될 수 없다. 즉, Evaporation 공정을 이용하는 유기발광표시패널의 제조시, 파인 메탈 마스크(Fine Metal Mask : FMM) 제작의 한계로 인해, 고해상도를 갖는 유기발광표시패널이 제조되기 어렵다.

발명의 내용

해결하려는 과제

- [0015] 본 발명은 상술한 문제점을 해결하기 위해 제안된 것으로서, 하나의 픽셀에서, 제1서브픽셀을 구성하는 제1유기발광다이오드들은 상하로 분리되어 있고, 제2서브픽셀을 구성하는 제2유기발광다이오드와 제3서브픽셀을 구성하는 제3유기발광다이오드는 상하로 배치되어 있는, 유기발광표시패널 및 이를 이용한 유기발광표시장치를 제공하는 것을 기술적 과제로 한다.

과제의 해결 수단

- [0016] 상술한 기술적 과제를 달성하기 위한 본 발명에 따른 유기발광표시패널은, 복수의 수평라인들을 따라 형성되어 있는 복수의 픽셀들을 포함하고, 상기 픽셀들 각각은, 제1유기발광다이오드로 형성되어 있는 제1서브픽셀; 제2유기발광다이오드로 형성되어 있는 제2서브픽셀; 및 제3유기발광다이오드로 형성되어 있는 제3서브픽셀을 포함하고, 어느 하나의 픽셀에서, 상기 제1유기발광다이오드를 형성하는 제1서브유기발광다이오드와 제2서브유기발광다이오드들은, 상기 수평라인에 수직한 제1방향으로 분리되어 있으며, 상기 제2유기발광다이오드와 상기 제3유기발광다이오드는 상기 제1방향을 따라 배치되어 있는 것을 특징으로 한다.
- [0017] 상술한 기술적 과제를 달성하기 위한 본 발명에 따른 유기발광표시장치는, 복수의 픽셀들을 포함하는 유기발광표시패널; 및 상기 유기발광표시패널을 구동하는 구동부를 포함하고, 상기 픽셀들 각각은, 제1유기발광다이오드로 형성되어 있는 제1서브픽셀; 제2유기발광다이오드로 형성되어 있는 제2서브픽셀; 및 제3유기발광다이오드로

형성되어 있는 제3서브픽셀을 포함하고, 어느 하나의 픽셀에서, 상기 제1서브픽셀을 구성하는 두 개의 제1유기발광다이오드들은, 상하 방향으로 분리되어 있으며, 제2서브픽셀을 구성하는 제2유기발광다이오드와 제3서브픽셀을 구성하는 제3유기발광다이오드는 상하 방향으로 배치되어 있는 것을 특징으로 한다.

발명의 효과

[0018] 본 발명에 의하면, 뱅크 오픈 영역의 평탄막홀의 비평탄화로 인해 발생하는, 유기발광다이오드의 미증착 및 픽셀 미발광 불량이 방지될 수 있다.

[0019] 또한, 본 발명에 의하면, 파인 메탈 마스크(FMM)를 이용한 고해상도의 유기발광표시패널이 제조될 수 있다.

도면의 간단한 설명

[0020] 도 1은 종래의 유기발광표시패널을 나타낸 제1예시도.

도 2는 본 발명에 따른 유기발광표시장치의 일실시에 구성도.

도 3은 본 발명에 따른 유기발광표시패널의 평면 구조를 나타낸 예시도.

도 4는 도 3에 도시된 유기발광표시패널을 X-X' 방향으로 절단한 단면을 나타낸 예시도.

도 5는 도 3에 도시된 유기발광표시패널에서의 유기발광다이오드들 사이의 간격을 나타낸 예시도.

발명을 실시하기 위한 구체적인 내용

[0021] 이하, 첨부된 도면을 참조하여 본 발명의 실시 예에 대해 상세히 설명한다.

[0022] 도 2는 본 발명에 따른 유기발광표시장치의 일실시에 구성도이다.

[0023] 본 발명은 고해상도 구현을 위한, 유기발광표시패널의 픽셀 배치 구조에 관한 것이다. 일반적으로, Evaporation 공정을 이용하여 제조되는 유기발광표시패널을 고해상도로 구현하는 것은, 파인 메탈 마스크(Fine Metal Mask : FMM)를 제작하는데에 한계가 있기 때문에, 한계가 있다. 본 발명은 이를 해결하기 위한 것으로서, 특히, 서브픽셀들의 배치 구조가 변경되어, 고해상도가 구현될 수 있는 유기발광표시패널 및 이를 이용한 유기발광표시장치에 관한 것이다.

[0024] 본 발명에서는, 고해상도의 픽셀 구조의 적용을 위해, 슬릿 마스크(Slit mask)를 적용하여 구현되는 제1서브픽셀 내에, 뱅크부를 형성하여, 상기 제1서브픽셀이 2분할되어 있다. 또한, 본 발명에서는, 상하 방향으로 배치되어 있는 제2서브픽셀과 제3서브픽셀 사이에 뱅크부가 형성되어 있다.

[0025] 종래의 픽셀 구조를 이용하는 유기발광표시패널에서는, 절연막에 의해 이격되어 있는 구동트랜지스터와 유기발광다이오드를 전기적으로 연결시키기 위해, 상기 절연막에 형성되는 평탄막홀이, 서브픽셀들 사이에 형성되어 있기 때문에, 파인 메탈 마스크(FMM)를 이용하여 동일한 컬러의 광을 출력하는 유기발광다이오드들이 한번에 증착될 수 없지만, 본 발명에서는, 동일한 컬러의 광을 출력하는 유기발광다이오드들이 한번에 증착될 수 있다.

[0026] 본 발명에 따른 유기발광표시장치는, 도 2에 도시된 바와 같이, 복수의 서브픽셀(110)들을 포함하는 유기발광표시패널(100) 및 상기 유기발광표시패널(100)을 구동하는 구동부를 포함한다. 여기서, 상기 유기발광표시패널(100)에는, 게이트 라인들(GL1 ~ GLg)과 데이터 라인들(DL1 ~ DLd)의 교차영역마다 서브픽셀(P)(110)이 형성되어 있다. 또한, 상기 구동부는, 상기 유기발광표시패널(100)에 형성되어 있는 상기 게이트라인들(GL1 ~ GLg)에 순차적으로 게이트 펄스를 공급하기 위한 게이트 드라이버(200), 상기 패널(100)에 형성되어 있는 상기 데이터 라인들(DL1 ~ DLd)로 데이터 전압을 공급하기 위한 데이터 드라이버(300) 및 상기 게이트 드라이버(200)와 상기 데이터 드라이버(300)의 기능을 제어하기 위한 타이밍 컨트롤러(400)를 포함한다.

[0027] 우선, 상기 패널(100)은 복수의 게이트 라인(GL)과 데이터 라인(DL)이 교차하는 영역마다 서브픽셀(P)(110)이 형성되어 있다. 상기 서브픽셀(110)은 레드 또는 그린 또는 블루를 표현하기 위한 것으로서, 블루서브픽셀, 레드서브픽셀 및 그린서브픽셀이 모여 하나의 픽셀을 형성한다. 즉, 하나의 픽셀은, 상기 블루서브픽셀, 상기 레드서브픽셀 및 상기 그린서브픽셀을 포함한다.

[0028] 각 서브픽셀(110)은, 도 2의 확대된 원(1)에 도시된 바와 같이, 유기발광다이오드(OLED), 데이터 라인(DL)과 게이트 라인(Gn)에 접속되어 유기발광다이오드(OLED)를 제어하기 위한 적어도 두 개 이상의 트랜지스터(TR1, TR

2)들 및, 스토리지 커패시터(Cst)로 구성될 수 있다. 이하에서, 상기 제1트랜지스터(TR1)는 스위칭트랜지스터라 하며, 상기 제2트랜지스터(112)는 구동트랜지스터라 한다.

[0029] 첫째, 상기 유기발광다이오드(113)는 기관, 버퍼층, 인도프드 반도체층, N형 질화물 반도체층, 활성층, P형 질화물 반도체층, 투명전극층 및 투명전극층 상에 형성된 제1전극과, 활성층과 P형 질화물 반도체층의 일부를 식각 함으로써 노출된 N형 질화물 반도체 상에 형성된 제2전극 등을 포함한다. 여기서, 상기 제1전극과 상기 제2전극은, 애노드전극 및 캐소드전극을 형성한다. 또한, 상기 유기발광다이오드(113)를 구성하는 구성요소들 중, 상기 애노드전극과 상기 캐소드전극을 제외한 나머지 구성요소들을 총칭하여, 간단히 발광층이라 한다.

[0030] 상기 유기발광다이오드(OLED)의 애노드전극(anode)은 제1전원(VDD)에 접속되고, 캐소드전극(cathode)은 제2전원(VSS)에 접속된다. 상기 유기발광다이오드(OLED)는, 제2트랜지스터(112)로부터 공급되는 전류에 대응되어 소정 휘도의 빛을 생성한다.

[0031] 둘째, 상기 서브픽셀(110)에 형성되어 있는 각종 회로들은, 상기 게이트 라인(GL)에 게이트 펄스가 공급될 때, 상기 데이터 라인(DL)으로 공급되는 영상신호에 대응되도록, 상기 유기발광다이오드(OLED)로 공급되는 전류량을 제어한다.

[0032] 이를 위해, 상기 서브픽셀(110)에는 상기 제1전원(VDD)과 상기 유기발광다이오드 (113)사이에 접속된 상기 구동트랜지스터(112), 상기 구동트랜지스터(112)와 상기 데이터 라인(DL)과 상기 게이트 라인(Gn) 사이에 접속된 상기 스위칭트랜지스터(TR1) 및 상기 구동트랜지스터(112)의 게이트전극과 상기 유기발광다이오드(113) 사이에 접속된 스토리지 커패시터(Cst)를 구비한다. 도 2에는 본 발명에 적용되는 서브픽셀이 대략적으로 도시되어 있으며, 특히, 도 2에는 두 개의 트랜지스터와 하나의 캐패시터만으로 형성되어 있는 상기 서브픽셀(110)이 도시되어 있다. 그러나, 상기 서브픽셀은, 각종 보상용 트랜지스터들을 포함하여 다양한 형태로 구성될 수 있다.

[0033] 또한, 상기 유기발광다이오드(113)의 상기 애노드전극 또는 상기 캐소드전극은, 도 2에 도시된 바와 같이, 연결라인(111)을 통해, 상기 구동트랜지스터(112)와 연결되어 있다.

[0034] 상기 패널(100)의 세부 구성은, 이하에서, 도 3 내지 도 5를 참조하여 상세히 설명된다.

[0035] 다음, 상기 타이밍 컨트롤러(400)는 외부 시스템(미도시)으로부터 공급되는 수직/수평 동기신호와 클럭신호를 이용하여 상기 게이트 드라이버(200)를 제어하기 위한 게이트 제어신호(GCS)와 상기 데이터 드라이버(300)를 제어하기 위한 데이터 제어신호(DCS)를 출력한다.

[0036] 또한, 상기 타이밍 컨트롤러(400)는 상기 외부 시스템으로부터 입력되는 입력영상데이터를 샘플링한 후에 이를 재정렬하여, 재정렬된 디지털 영상데이터(RGB)를 상기 데이터 드라이버(300)에 공급한다.

[0037] 즉, 상기 타이밍 컨트롤러(400)는, 상기 외부 시스템으로부터 공급된 입력영상데이터를 재정렬하여, 재정렬된 디지털 영상데이터를 상기 데이터 드라이버(300)로 전송하고, 상기 외부 시스템으로부터 공급된 클럭신호와, 수평동기신호와, 수직동기신호(상기 신호들은 간단히 타이밍 신호라 함) 및 데이터 인에이블 신호를 이용해서, 상기 게이트 드라이버(200)를 제어하기 위한 게이트 제어신호(GCS)와 상기 데이터 드라이버(300)를 제어하기 위한 데이터 제어신호(DCS)를 생성하여, 상기 게이트 드라이버(200) 및 상기 데이터 드라이버(300)로 전송한다.

[0038] 특히, 상기한 바와 같은 목적을 달성하기 위해, 상기 타이밍 컨트롤러(400)는, 상기 외부 시스템으로부터 상기 입력영상데이터와 상기한 바와 같은 각종 신호들을 수신하는 수신부, 상기 수신부로부터 수신된 신호들 중 상기 입력영상데이터들을 상기 패널에 맞게 재정렬하여, 재정렬된 상기 디지털 영상데이터들을 생성하기 위한 영상데이터 처리부, 상기 수신부로부터 수신된 신호들을 이용하여 상기 게이트 드라이버(200)와 상기 데이터 드라이버(300)를 제어하기 위한 상기 게이트 제어신호(GCS)와 상기 데이터 제어신호(DCS)들을 생성하기 위한 제어신호 생성부 및 상기 영상데이터 처리부에서 생성된 상기 영상데이터와 상기 제어신호들을 상기 데이터 구동부(300) 또는 상기 게이트 구동부(200)로 출력하기 위한 송신부를 포함하여 구성될 수 있다.

[0039] 다음, 상기 데이터 드라이버(300)는 상기 타이밍 컨트롤러(400)로부터 입력된 상기 영상데이터를 아날로그 데이터 전압으로 변환하여, 상기 게이트 라인에 상기 게이트 펄스가 공급되는 1수평기간마다 1수평라인분의 데이터 전압을 상기 데이터 라인들에 공급한다. 즉, 상기 데이터 드라이버(300)는 감마전압 발생부(도시하지 않음)로부터 공급되는 감마전압들을 이용하여, 상기 영상데이터를 데이터 전압으로 변환시킨 후 상기 데이터 라인들로

출력시킨다.

- [0040] 즉, 상기 데이터 드라이버(300)는 상기 타이밍 컨트롤러(400)로부터의 소스 스타트 펄스(Source Start Pulse; SSP)를 소스 쉬프트 클럭(Source Shift Clock; SSC)에 따라 쉬프트시켜 샘플링 신호를 발생한다. 그리고, 상기 데이터 드라이버(300)는 상기 소스 쉬프트 클럭(SSC)에 따라 입력되는 상기 화소 데이터(RGB)(영상 데이터)를 샘플링 신호에 따라 래치하여, 데이터 전압으로 변경한 후, 상기 소스 출력 인에이블(Source Output Enable; SOE) 신호에 응답하여 수평 라인 단위로 상기 데이터 전압을 상기 데이터라인들에 공급한다.
- [0041] 이를 위해, 상기 데이터 드라이버(300)는 쉬프트 레지스터부, 래치부, 디지털 아날로그 변환부 및 출력버퍼 등을 포함하여 구성될 수 있다.
- [0042] 상기 쉬프트 레지스터부는, 상기 타이밍 컨트롤러(400)로부터 수신된 데이터 제어신호들을 이용하여 샘플링 신호를 출력한다.
- [0043] 상기 래치부는 상기 타이밍 컨트롤러(400)로부터 순차적으로 수신된 상기 디지털 영상데이터(Data)를 래치하고 있다가, 상기 디지털 아날로그 변환부로 동시에 출력하는 기능을 수행한다.
- [0044] 상기 디지털 아날로그 변환부는 상기 래치부로부터 전송되어온 상기 영상데이터들을 동시에 정극성 또는 부극성의 데이터 전압으로 변환하여 출력한다. 즉, 상기 디지털 아날로그 변환부는, 상기 감마전압 발생부(도시하지 않음)로부터 공급되는 감마전압을 이용하여, 상기 타이밍 컨트롤러(400)로부터 전송되어온 극성제어신호에 따라, 상기 영상데이터들을 정극성 또는 부극성의 데이터전압으로 변환하여 상기 데이터라인들로 출력한다.
- [0045] 상기 출력버퍼는 상기 디지털 아날로그 변환부로부터 전송되어온 정극성 또는 부극성의 데이터전압을, 상기 타이밍 컨트롤러(400)로부터 전송되어온 소스출력인에이블신호(SOE)에 따라, 상기 패널의 상기 데이터라인(DL)들로 출력한다.
- [0046] 마지막으로, 상기 게이트 드라이버(200)는 상기 타이밍 컨트롤러(400)로부터 입력되는 상기 게이트 제어신호에 응답하여 상기 패널(100)의 상기 게이트 라인들(GL1~GLg)에 게이트 펄스를 순차적으로 공급한다. 이에 따라, 상기 게이트 펄스가 입력되는 해당 수평라인의 각각의 서브픽셀에 형성되어 있는 상기 스위칭트랜지스터들이 턴온되어, 각 서브픽셀(110)로 영상이 출력될 수 있다.
- [0047] 즉, 상기 게이트 드라이버(200)는 상기 타이밍 컨트롤러(400)로부터 전송되어온 게이트 스타트 펄스(Gate Start Pulse; GSP)를 게이트 쉬프트 클럭(Gate Shift Clock; GSC)에 따라 쉬프트시켜, 순차적으로 상기 게이트라인들(GL1 내지 GLg)에 게이트 온 전압(Von)을 갖는 게이트 펄스를 공급한다. 그리고, 상기 게이트 드라이버(200)는 게이트 온 전압(Von)의 게이트 펄스가 공급되지 않는 나머지 기간 동안에는 상기 게이트 라인(GL1 내지 GLn)에 게이트 오프 전압(Voff)을 공급한다.
- [0048] 한편, 상기 게이트 드라이버(200)는, 상기 패널(100)과 독립되게 형성되어, 다양한 방식으로 상기 패널(100)과 전기적으로 연결될 수 있는 형태로 구성될 수 있으나, 상기 패널(100) 내에 실장되어 있는 게이트 인 패널(Gate In Panel : GIP)방식으로 구성될 수도 있다. 이 경우, 상기 게이트 드라이버(200)를 제어하기 위한 게이트 제어신호들에는, 스타트신호(VST) 및 게이트클럭(GCLK) 등이 포함될 수 있다.
- [0049] 또한, 상기 설명에서는, 상기 데이터 드라이버(300), 상기 게이트 드라이버(200) 및 상기 타이밍 컨트롤러(400)가 독립적으로 구성된 것으로 설명되었으나, 상기 데이터 드라이버(300) 또는 상기 게이트 드라이버(200)들 중 적어도 어느 하나는 상기 타이밍 컨트롤러(400)와 일체로 구성될 수도 있다.
- [0050] 도 3은 본 발명에 따른 유기발광표시패널의 평면 구조를 나타낸 예시도로서, 특히, 유기발광표시패널을 구성하는 서브픽셀들의 구성을 나타낸 것이다.
- [0051] 본 발명에 따른 유기발광표시패널은, 도 2에 도시된 바와 같이, 복수의 수평라인들(미도시)을 따라 형성되어 있는 복수의 픽셀(120)들을 포함하고 있으며, 상기 픽셀(120)들 각각은, 블루를 표현하기 위한 블루서브픽셀, 레드를 표현하기 위한 레드서브픽셀 및 그린을 표현하기 위한 그린서브픽셀을 포함하고 있다.
- [0052] 예를 들어, 상기 픽셀(120)들 각각은 세 개의 서브픽셀(110)들을 포함하고 있으며, 상기 세 개의 서브픽셀(110)들은, 상기 블루서브픽셀, 상기 레드서브픽셀 및 상기 그린서브픽셀이 될 수 있다.

- [0053] 상기 서브픽셀(110)들의 조합에 의해, 화이트(white) 및 블랙(Black)이 표현될 수 있다.
- [0054] 이하에서는, 설명의 편의상, 상기 블루서브픽셀을 제1서브픽셀로 하고, 상기 레드서브픽셀을 제2서브픽셀로 하고, 상기 그린서브픽셀을 제3서브픽셀로 하여, 본 발명에 따른 유기발광표시패널이 설명된다.
- [0055] 상기 제1서브픽셀(110)은, 블루(B)를 표현하는 제1유기발광다이오드(OLED1)(113)를 포함하고, 상기 제2서브픽셀(110)은, 레드(R)를 표현하는 제2유기발광다이오드(OLED2)(113)를 포함하며, 상기 제3서브픽셀(110)은, 그린(G)을 표현하는 제3유기발광다이오드(OLED3)(113)를 포함한다. 여기서, 상기 제1유기발광다이오드(OLED1)는 다시, 제1서브유기발광다이오드(OLED1_1) 및 제2서브유기발광다이오드(OLED1_2)로 구분될 수 있다. 이하에서는, 상기 제1서브유기발광다이오드 및 상기 제2서브유기발광다이오드들(OLED1_1, OLED1_2)을 총칭하여 간단히 제1유기발광다이오드(OLED1)라 한다.
- [0056] 상기 제1유기발광다이오드 내지 상기 제3유기발광다이오드들(OLED1 to OLED3)은 백색 발광다이오드로 구성될 수 있으나, 이하의 설명에서는, 각각 고유한 컬러의 광을 출력하는 발광다이오드인 것으로 하여 본 발명이 설명된다.
- [0057] 따라서, 상기 픽셀(120)들 각각은, 제1유기발광다이오드(OLED1)로 형성되어 있는 제1서브픽셀, 제2유기발광다이오드(OLED2)로 형성되어 있는 제2서브픽셀 및 제3유기발광다이오드(OLED3)로 형성되어 있는 제3서브픽셀을 포함한다.
- [0058] 첫째, 상기 유기발광표시패널에 형성되어 있는 픽셀(120)들 중, 어느 하나의 픽셀(120)에서, 상기 제1서브픽셀을 구성하는 상기 제1유기발광다이오드(OLED1)를 형성하는 상기 제1서브유기발광다이오드(OLED1_1)과 상기 제2서브유기발광다이오드(OLED1_2)들은, 상기 수평라인에 수직인 제1방향으로 분리되어 있으며, 상기 제2서브픽셀을 구성하는 상기 제2유기발광다이오드(OLED2)와 상기 제3서브픽셀을 구성하는 상기 제3유기발광다이오드(OLED3)는 상기 제1방향을 따라 배치되어 있다.
- [0059] 여기서, 상기 제1방향이란, 상기한 바와 같이, 상기 수평라인과 수직인 방향을 말한다. 상기 유기발광표시패널(100)에는, 상기 수평라인을 따라, 게이트 라인이 형성될 수 있다. 이 경우, 상기 제1방향은 상기 게이트 라인에 수직인 방향이 될 수 있다.
- [0060] 상기 제1서브픽셀을 구성하는 상기 제1유기발광다이오드(OLED1)는, 상기 제1서브유기발광다이오드(OLED1_1) 및 상기 제2서브유기발광다이오드(OLED1_2)로 구분되어 있다. 상기 제1서브픽셀이 상기 제1서브유기발광다이오드(OLED1_1) 및 상기 제2서브유기발광다이오드(OLED1_2)로 구성되어 있기 때문에, 상기 제1서브픽셀은, 보다 많은 광을 출력할 수 있다. 따라서, 상기 제1서브유기발광다이오드(OLED1_1) 및 상기 제2서브유기발광다이오드(OLED1_2)들은, 블루(Blue)를 표현하는 유기발광다이오드들이 되는 것이 바람직하다. 그러나, 본 발명이 이에 한정되는 것은 아니므로, 상기 제1서브유기발광다이오드(OLED1_1) 및 상기 제2서브유기발광다이오드(OLED1_2)들은, 레드유기발광다이오드들이 될 수도 있으며, 그린유기발광다이오드들이 될 수도 있다. 이하에서는, 설명의 편의상, 상기 제1유기발광다이오드(OLED1)를 구성하는, 상기 제1서브유기발광다이오드(OLED1_1) 및 상기 제2서브유기발광다이오드(OLED1_2)들이, 블루유기발광다이오드들인 경우를 일례로 하여 본 발명이 설명된다.
- [0061] 부연하여 설명하면, 본 발명에 따른 상기 유기발광표시패널을 구성하는 상기 픽셀(120)들 각각은, 상기 제1방향으로 분리되어 있는 상기 제1서브유기발광다이오드(OLED1_1)와 상기 제2서브유기발광다이오드(OLED1_2)로 구성되는 상기 제1유기발광다이오드(OLED1) 및 상기 제1방향을 따라 이격되어 있는 상기 제2유기발광다이오드(OLED2)와 상기 제3유기발광다이오드(OLED3)를 포함한다.
- [0062] 둘째, 상기 픽셀(120)들 각각에서, 어느 하나의 서브픽셀(110)에 형성되어 있는 유기발광다이오드(113)를 구동하는 구동트랜지스터(112)와, 상기 유기발광다이오드(113)를 전기적으로 연결시키기 위한 평탄막홀(130)은, 상기 제1서브유기발광다이오드(OLED1_1)와 상기 제2서브유기발광다이오드(OLED1_2) 사이와, 상기 제2유기발광다이오드(OLED2)와 상기 제3유기발광다이오드(OLED3) 사이에 형성되어 있는 평탄막홀부(Y)에 형성되어 있다.
- [0063] 예를 들어, 상기 제1서브유기발광다이오드(OLED1_1) 및 상기 제2서브유기발광다이오드(OLED1_2)를 구동하는 제1구동트랜지스터와, 상기 제1서브유기발광다이오드(OLED1_1) 및 상기 제2서브유기발광다이오드(OLED1_2)들을 전기적으로 연결시키는 제1평탄막홀(131), 상기 제2유기발광다이오드(OLED2)를 구동하는 제2박막트랜지스터와, 상기 제2유기발광다이오드(OLED2)를 전기적으로 연결시키는 제2평탄막홀(132), 및 상기 제3유기발광다이오드

(OLED3)를 구동하는 제3박막트랜지스터와, 상기 제3유기발광다이오드(OLED3)를 전기적으로 연결시키는 제3평탄막홀부(133)은, 상기 평탄막홀부(Y)를 따라 일렬로 형성되어 있다.

[0064] 여기서, 상기 평탄막홀부(Y)는, 상기 수평라인과 나란한 제2방향을 따라 형성되어 있다. 예를 들어, 상기 평탄막홀부(Y)는, 상기 픽셀(120)들을 상기 수평라인을 따라 상하로 구분하는 중심라인 부분에 형성되어 있다.

[0065] 부연하여 설명하면, 상기 평탄막홀부(Y)는 상기 제1방향과 수직인 제2방향을 따라 형성되어 있으며, 특히, 상기 픽셀(120)들을 상기 수평라인을 따라 상하로 구분하는 중심라인 부분에 형성되어 있다.

[0066] 셋째, 상기 제1방향으로 인접되어 있는 픽셀(120)들 각각에 형성되어 있는 상기 제2유기발광다이오드(OLED2)들은 서로 인접되어 있으며, 상기 제1방향으로 인접되어 있는 픽셀(120)들 각각에 형성되어 있는 상기 제3유기발광다이오드(OLED3)들은 서로 인접되어 있다.

[0067] 예를 들어, 도 3에 도시된 네 개의 픽셀(120)들 중, 좌측 상단에 형성되어 있는 제1픽셀에는, 상기 제2유기발광다이오드(OLED2)와 상기 제3유기발광다이오드(OLED3)가 상기 제1방향을 따라 상하방향에 배치되어 있으며, 특히, 상기 제3유기발광다이오드(OLED3)가 하측 방향에 배치되어 있다. 또한, 도 3에 도시된 네 개의 픽셀(120)들 중, 좌측 하단에 형성되어 있는 제2픽셀에는, 상기 제2유기발광다이오드(OLED2)와 상기 제3유기발광다이오드(OLED3)가 상기 제1방향을 따라 상하방향에 배치되어 있으며, 특히, 상기 제3유기발광다이오드(OLED3)가 상측 방향에 배치되어 있다.

[0068] 따라서, 상기 제1방향으로 인접되어 있는 상기 제1픽셀과 상기 제2픽셀들 각각에 형성되어 있는 상기 제3유기발광다이오드(OLED3)들은 서로 인접되어 있다.

[0069] 또한, 도 3에 도시된 네 개의 픽셀(120)들 중, 우측 상단에 형성되어 있는 제3픽셀에는, 상기 제2유기발광다이오드(OLED2)와 상기 제3유기발광다이오드(OLED3)가 상기 제1방향을 따라 상하방향에 배치되어 있으며, 특히, 상기 제2유기발광다이오드(OLED2)가 하측 방향에 배치되어 있다. 또한, 도 3에 도시된 네 개의 픽셀(120)들 중, 우측 하단에 형성되어 있는 제4픽셀에는, 상기 제2유기발광다이오드(OLED2)와 상기 제3유기발광다이오드(OLED3)가 상기 제1방향을 따라 상하방향에 배치되어 있으며, 특히, 상기 제2유기발광다이오드(OLED2)가 상측 방향에 배치되어 있다.

[0070] 따라서, 상기 제1방향으로 인접되어 있는 상기 제3픽셀과 상기 제4픽셀들 각각에 형성되어 있는 상기 제2유기발광다이오드(OLED2)들은 서로 인접되어 있다.

[0071] 이 외에도, 상기 유기발광표시패널(100)에 형성되어 있는 상기 픽셀(120)들은, 도 3에 도시된 바와 같은 패턴으로 형성될 수 있기 때문에, 상기 제1방향으로 인접되어 있는 픽셀(120)들 각각에 형성되어 있는 상기 제2유기발광다이오드(OLED2)들은 서로 인접되어 있으며, 상기 제1방향으로 인접되어 있는 픽셀(120)들 각각에 형성되어 있는 상기 제3유기발광다이오드(OLED3)들은 서로 인접되어 있다.

[0072] 넷째, 상기 제1방향으로 인접되어 있는 픽셀들 각각에서, 상기 제2유기발광다이오드와 상기 제3유기발광다이오드의 위치는 서로 다르게 형성된다.

[0073] 예를 들어, 상기에서 설명된 바와 같이, 상기 제1방향으로 인접되어 있는 픽셀(120)들 각각에 형성되어 있는 상기 제2유기발광다이오드(OLED2)들은 서로 인접되어 있으며, 상기 제1방향으로 인접되어 있는 픽셀(120)들 각각에 형성되어 있는 상기 제3유기발광다이오드(OLED3)들은 서로 인접되어 있기 때문에, 상기 제1방향으로 인접되어 있는 픽셀들 각각에서, 상기 제2유기발광다이오드와 상기 제3유기발광다이오드의 위치는 서로 다르게 형성된다.

[0074] 다섯째, 상기 수평라인과 나란한 제2방향으로 인접되어 있는 픽셀들 각각에서, 상기 제2유기발광다이오드와 상기 제3유기발광다이오드의 위치는 서로 다르게 형성될 수 있다.

[0075] 예를 들어, 도 3에 도시된 네 개의 픽셀(120)들 중, 좌측 상단에 형성되어 있는 제1픽셀에는, 상기 제2유기발광다이오드(OLED2)와 상기 제3유기발광다이오드(OLED3)가 상기 제1방향을 따라 상하방향에 배치되어 있으며, 특히, 상기 제3유기발광다이오드(OLED3)가 하측 방향에 배치되어 있다. 또한, 도 3에 도시된 네 개의 픽셀

(120)들 중, 우측 상단에 형성되어 있는 제3픽셀에는, 상기 제2유기발광다이오드(OLED2)와 상기 제3유기발광다이오드(OLED3)가 상기 제1방향을 따라 상하방향에 배치되어 있으며, 특히, 상기 제3유기발광다이오드(OLED3)가 상측 방향에 배치되어 있다.

[0076] 따라서, 상기 제2방향으로 인접되어 있는 상기 제1픽셀과 상기 제3픽셀들 각각에 형성되어 있는 상기 제2유기발광다이오드(OLED2) 및 상기 제3유기발광다이오드(OLED3)의 위치는 서로 다르다.

[0077] 그러나, 상기 제2방향으로 인접되어 있는 상기 제1픽셀과 상기 제3픽셀들 각각에 형성되어 있는 상기 제2유기발광다이오드(OLED2) 및 상기 제3유기발광다이오드(OLED3)의 위치는 서로 동일하게 형성될 수도 있다. 예를 들어, 도 3에 도시된 네 개의 픽셀(120)들 중, 우측 상단에 형성되어 있는 제3픽셀은, 도 3에 도시된 네 개의 픽셀(120)들 중, 좌측 상단에 형성되어 있는 제1픽셀과 동일한 형태로 형성될 수도 있다.

[0078] 여섯째, 상기 평탄막홀부(Y)는 뱅크에 의해 커버되도록 형성될 수 있다. 이에 대해서는, 도 4를 참조하여 설명된다.

[0079] 일곱째, 상기 유기발광다이오드(OLED1 to OLED3)(113)를 형성하는 제1전극 또는 제2전극은, 상기 평탄막홀(130)에 형성되는 상기 연결라인(111)을 통해, 상기 구동트랜지스터(112)와 전기적으로 연결되어 있다.

[0080] 예를 들어, 상기 제1전극 또는 상기 제2전극은, 애노드전극 또는 캐소드 전극이 될 수 있으며, 도 2 및 도 3에 도시된 바와 같이, 상기 제1전극 또는 상기 제2전극은, 상기 연결라인(111)을 통해 상기 구동트랜지스터(112)와 전기적으로 연결되어 있다.

[0081] 상기 연결라인(111)은 상기 제1전극 또는 상기 제2전극과 일체로 형성될 수도 있으며, 또는 상기 제1전극 또는 상기 제2전극과 개별적인 제조 공정에 의해 형성된 후 전기적으로 연결될 수도 있다.

[0082] 도 4는 도 3에 도시된 유기발광표시패널을 X-X' 방향으로 절단한 단면을 나타낸 예시도이다.

[0083] 본 발명에 따른 유기발광표시패널(100)은, 도 4에 도시된 바와 같이, 탑 에미션 방식의 서브픽셀(110)을 포함한다. 도 4에 도시된 유기발광표시패널은, 도 3에 도시된 유기발광표시패널을 X-X'방향으로 절단한 단면이기 때문에, 도 4에 도시된 유기발광표시패널의 좌측으로부터 제2뱅크부(119b), 제1서브유기발광다이오드(OLED1_1), 제1뱅크부(119a), 제2서브유기발광다이오드(OLED1_2), 제2뱅크부(119b), 제1서브유기발광다이오드(OLED1_1) 및 제1뱅크부(119a)가 형성되어 있다.

[0084] 첫째, 상기 제2뱅크부(119b)는 상기 픽셀(120)들을, 상기 제1방향으로 구분하는 기능을 수행한다. 따라서, 상기 제2뱅크부(119b)에는 뱅크(117)가 형성된다.

[0085] 둘째, 상기 제1서브유기발광다이오드(OLED1_1)는, 상기한 바와 같이 상기 제1서브픽셀을 형성하는 유기발광다이오드이다.

[0086] 셋째, 상기 제1뱅크부(119)에는, 상기 평탄막홀(Y)과, 상기 평탄막홀(Y)을 커버하는 뱅크(117)가 형성되어 있다. 이 경우, 상기 평탄막홀(Y)에는 상기 연결라인(111)이 형성되어 있으며, 상기 연결라인(111)을 통해 상기 제1서브유기발광다이오드(OLED1_1)의 제1전극(anode) 및 상기 제2서브유기발광다이오드(OLED1_2)의 제1전극(anode)가 연결되어 있다.

[0087] 상기 제1뱅크부(119)의 하단에는, 평탄막(115)을 사이에 두고 상기 구동트랜지스터(112)가 형성될 수 있다.

[0088] 넷째, 상기 제2서브유기발광다이오드(OLED1_2)는, 상기 제1서브픽셀을 형성하는 유기발광다이오드이다.

[0089] 상기 제1서브유기발광다이오드(OLED1_1) 및 상기 제2서브유기발광다이오드(OLED1_2)는, 상기 제1서브픽셀을 형성하는 상기 제1유기발광다이오드(OLED1)를 형성한다.

[0090] 상기 제1서브유기발광다이오드(OLED1_1) 및 상기 제2서브유기발광다이오드(OLED1_2)는, 하나의 상기 구동트랜지스터(112)와 상기 연결라인(111)을 통해 전기적으로 연결되어 있기 때문에, 상기 구동트랜지스터(112)에 의해 동시에 구동된다.

[0091] 상기 제1서브유기발광다이오드(OLED1_1) 및 상기 제2서브유기발광다이오드(OLED1_2)는, 애노드전극으로 이용되

는 제1전극(anode), 캐소드전극으로 이용되는 제2전극(cathode) 및 상기 제1전극과 상기 제2전극 사이에 형성되는 발광층(114)을 포함한다.

[0092] 상기 제2전극(cathode) 상단에는 보호층(116)이 적층된다.

[0093] 다섯째, 상기 제2뱅크부(119b), 상기에서 설명된 바와 같이, 상기 픽셀(120)들을, 상기 제1방향으로 구분하는 기능을 수행한다. 도 4에서, 상기 제2서브유기발광다이오드(OLED1_2)와 상기 제1서브유기발광다이오드(OLED1_1) 사이에 형성되어 있는 상기 제2뱅크부(119b)는, 도 3에 형성되어 있는 상기 제1픽셀과 상기 제2픽셀을 구분하는 기능을 수행한다.

[0094] 여섯째, 도 4의 우측에 형성되어 있는, 상기 제1서브유기발광다이오드(OLED1_1)와, 상기 제1뱅크부(119a)는 상기에서 설명된 상기 제1서브유기발광다이오드(OLED1_1) 및 상기 제1뱅크부(119a)와 동일한 기능을 수행한다.

[0095] 도 5는 도 3에 도시된 유기발광표시패널에서의 유기발광다이오드들 사이의 간격을 나타낸 예시도이다. 도 5에 도시된 수치의 단위는 μm 가 될 수 있다.

[0096] 본 발명에 따른 유기발광표시패널에서는, 도 5에 도시된 바와 같이, 상기 제1방향으로 인접되어 있는 픽셀들에서, 서로 인접되어 있는 영역에는 동일한 색상의 유기발광다이오드가 형성될 수 있다.

[0097] 따라서, 상기 제1방향으로 인접되어 있는 픽셀들에서, 서로 인접되어 있는 두 개의 유기발광다이오드들 사이의 간격은 예를 들어, $10\mu\text{m}$ 가 될 수 있다. 종래에는, 상기 제1방향으로 인접되어 있는 픽셀들에서, 서로 인접되어 있는 두 개의 유기발광다이오드들 사이의 간격이 $30\mu\text{m}$ 정도였으나, 본 발명에서는 상기한 바와 같이, $20\mu\text{m}$ 가 더 줄어들 수 있다. 따라서, 개구부가 보다 더 넓어질 수 있다.

[0098] 상기에서 설명된 본 발명을 간단히 정리하면 다음과 같다.

[0099] 컬러(Color)의 교번을 2개씩 묶고, 평탄막홀이 픽셀의 하단부에 형성되는 화소구조로 형성되는 유기발광표시패널에서는, 하나의 슬롯 홀(slot hole)을 이용하여 두개의 서브픽셀이 형성될 수 있으므로 슬롯(slot)간의 거리를 줄어둘 수 있으며, 이에 따라, 개구부 면적이 증가될 수 있다. 즉, 동일 개구율 기준으로 볼 때 고해상도 대응이 가능하다. 그러나, 상기 구조를 구동트랜지스터와 같이 고려하게 되면, 마주보고 있는 동일 컬러의 발광다이오드들 사이에 평탄막홀이 존재하게 되므로, 개구부 면적 증가 효과가 줄어들게 된다.

[0100] 따라서, 파인 메탈 마스크(FMM)의 개구부 면적 증가 효과를 극대화 하기 위해, 상기 평탄막홀(130)의 위치를 서로 다르게 형성하는 방법이 제안되었다. 그러나, 이 경우, 상기 구동트랜지스터 설계 시, 라인(line) 및 구동트랜지스터의 위치 틀어짐이 발생하여, 설계에 필요한 추가 면적이 필요하게 되었으며, 고해상도 구현이 제약받게 된다.

[0101] 본 발명은, 상기 컬러 교번 구조에서, 개구부 면적 증가 효과를 극대화 하기 위한 구조로서, 상기 평탄막홀(130)이, 도 3에 도시된 바와 같이, 서로 다른 컬러의 광을 출력하는 유기발광다이오드들 사이에 위치되어 있다. 또한, 본 발명에서는, 슬릿 마스크를 사용하는 색상(일반적으로 blue)의 경우, 동일 선상에 상기 평탄막홀을 위치시키기 위해, 상기 뱅크로 하나의 유기발광다이오드(도 3에서는 제1유기발광다이오드(OLED1))가 두 개의 서브유기발광다이오드로 분리되어 있다.

[0102] 즉, 본 발명에서는, 슬릿 마스크(Slit mask)를 사용하는 화소 내에 상기 평탄막홀이 배치되며, 상기 평탄막홀 위치에 뱅크가 형성된다. 이에 따라, 상기 평탄막홀에 의한 비평탄화가 방지되어, 유기발광표시패널의 증착 불량률이 방지될 수 있다.

[0103] 부연하여 설명하면, 본 발명에서는, 슬릿 마스크(Slit mask)를 사용하는 서브픽셀이, 2분할되어 발광부가 형성됨으로써, 고해상도 구현이 가능하다.

[0104] 또한, 본 발명에서는, 동일 색상간 마주보는 구조가 사용됨으로써, 개구부가 확보될 수 있다.

[0105] 또한, 본 발명에서는, 구동트랜지스터와 연결되는 평탄막홀이 동일 위치에 배치될 수 있기 때문에, 고해상도의 유기발광표시패널의 설계가 가능하다.

[0106] 또한, 본 발명에서는, 상기 평탄막홀 상부에 뱅크가 형성되기 때문에, 높은 단차로 발생하는 유기발광표시패널

의 증착불량이 방지될 수 있다.

[0107]

본 발명이 속하는 기술분야의 당업자는 본 발명이 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로, 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로 이해해야만 한다. 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

부호의 설명

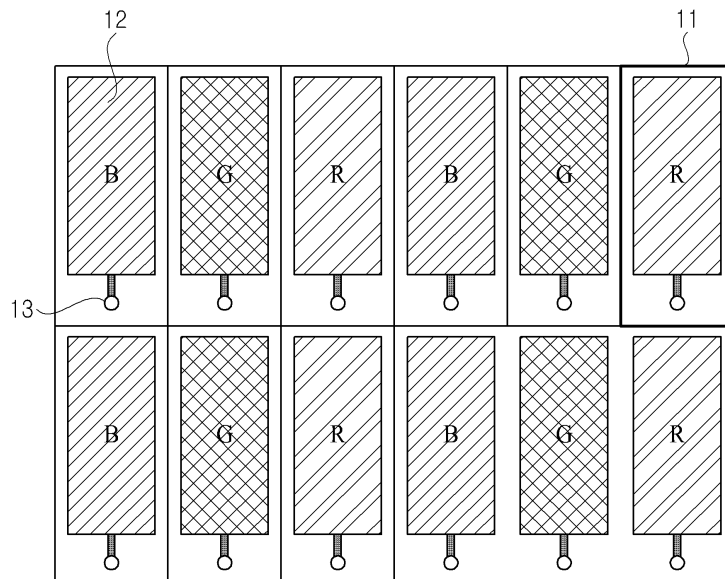
[0108]

100 : 패널 200 : 게이트 구동부

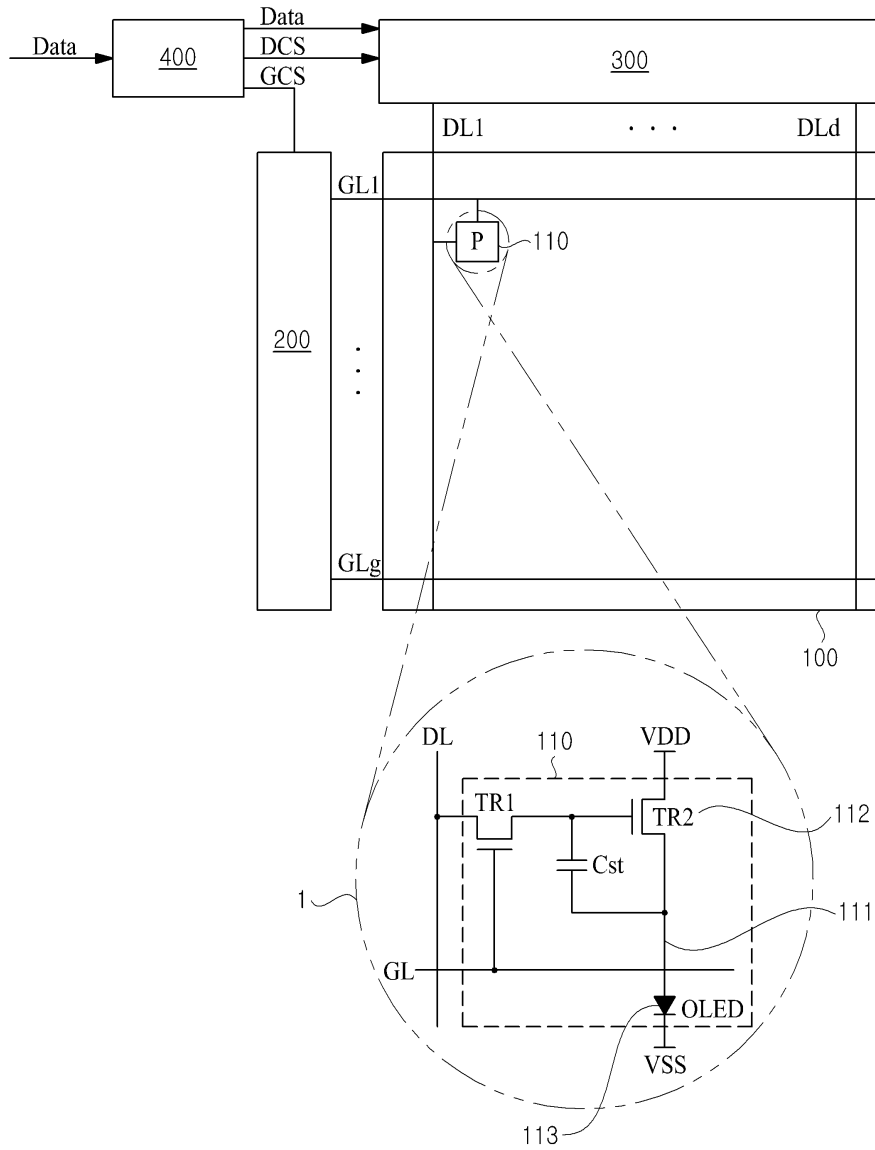
300 : 데이터 구동부 400 : 타이밍 컨트롤러

도면

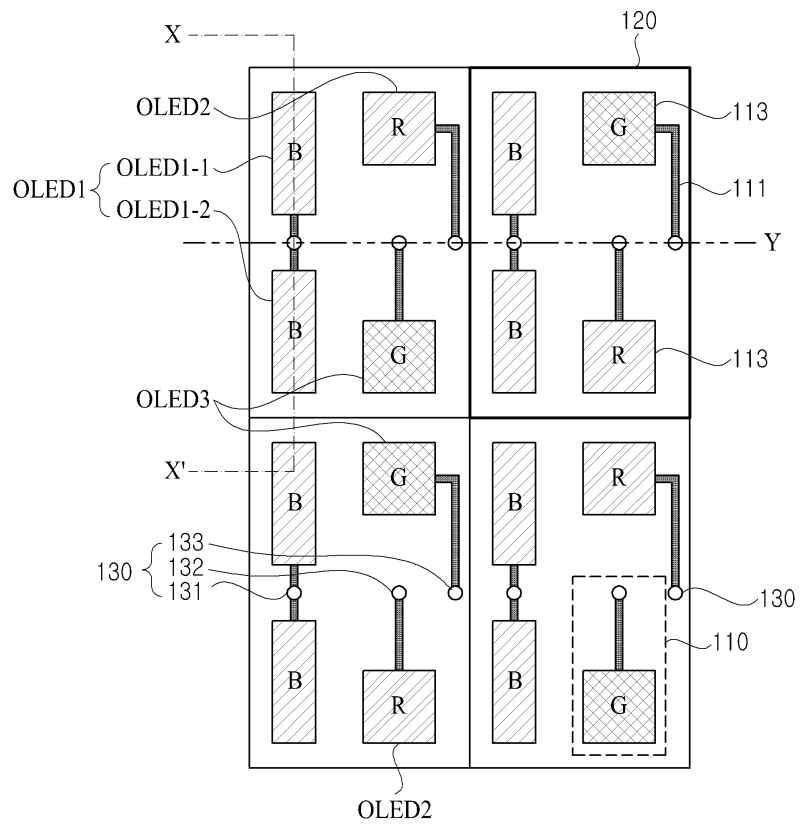
도면1



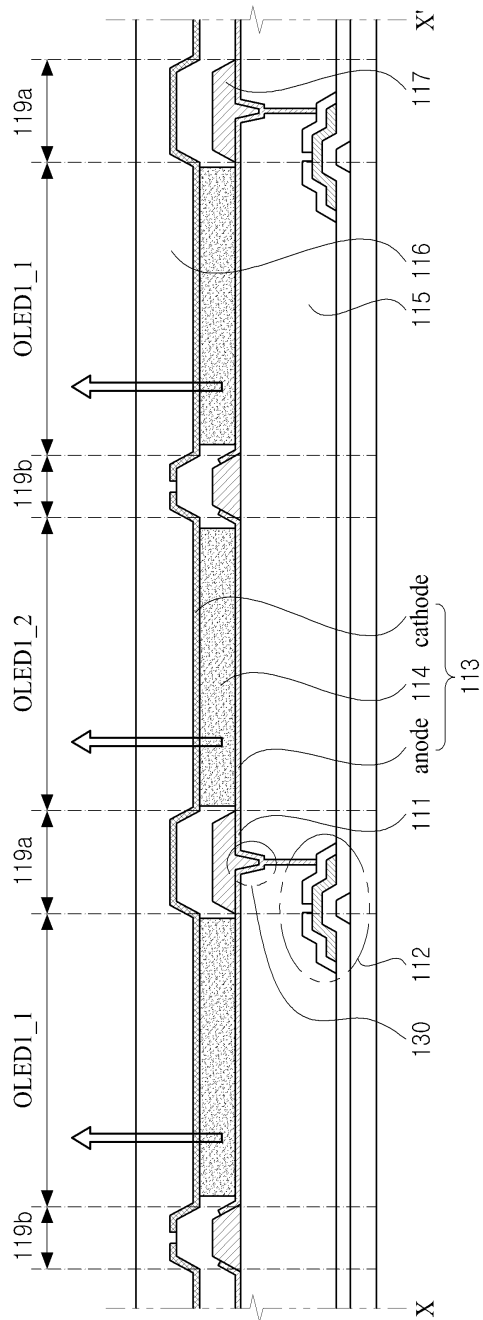
도면2



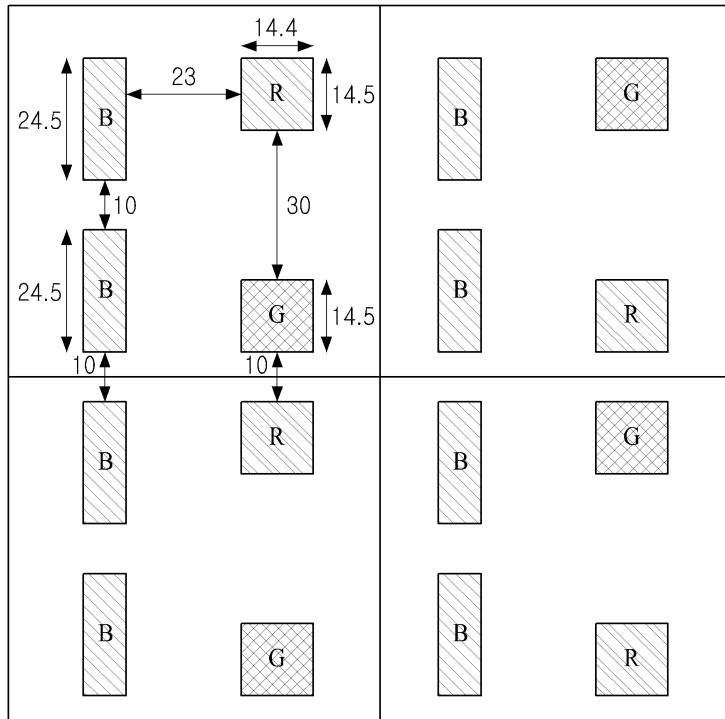
도면3



도면4



도면5



专利名称(译)	标题：有机发光显示面板和使用其的有机发光显示器		
公开(公告)号	KR1020150055264A	公开(公告)日	2015-05-21
申请号	KR1020130137372	申请日	2013-11-13
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SOHYUN KIM 김소현 YOUNGJU PARK 박영주		
发明人	김소현 박영주		
IPC分类号	H01L27/32 H01L51/52		
CPC分类号	G09G3/3208 H01L27/3216 H01L27/3218 H01L27/3246 H01L27/3248		
外部链接	Espacenet		

摘要(译)

公开了一种有机发光显示面板。有机发光显示面板包括多个单位像素 (120)，每个单位像素包括具有不同颜色的第一至第三子像素 (110a, 110b, 110c)。多个单位像素，每个包括分别连接到第一到第三子像素的第一到第三驱动晶体管，将第一子像素连接到第一驱动晶体管的第一接触孔 (131)，第二接触孔 (132) 将第二子像素连接到第二驱动晶体管，并且将第三子像素连接到第三驱动晶体管的第三接触孔 (133) 以矩阵型布置。

