

명세서

청구범위

청구항 1

활성층, 게이트 전극, 소스 전극과 드레인 전극, 상기 소스 전극과 드레인 전극 상에 각각 배치되는 소스 전극 상부층과 드레인 전극 상부층, 상기 활성층과 게이트 전극 사이에 배치된 제1 절연층, 및 상기 게이트 전극과 상기 소스 전극 및 드레인 전극 사이에 배치된 제2 절연층을 포함하는 박막 트랜지스터;

상기 소스 전극 및 드레인 전극과 동일층에 배치된 제1 패드층과, 상기 제1 패드층 상에 배치되고 상기 소스 전극 상부층 및 드레인 전극 상부층과 동일 층에 형성된 제2 패드층을 구비한 패드 전극;

상기 소스 전극과 드레인 전극, 및 상기 패드 전극의 단부를 덮고 유기 절연물을 포함하는 제3 절연층;

반투과 금속층을 포함하고 상기 제3 절연층에 형성된 개구에 배치된 화소 전극;

상기 제3 절연층에 형성된 개구에 대응하는 위치에 개구가 형성되고, 상기 화소 전극의 단부를 덮는 제4 절연층;

상기 화소 전극 상에 배치된 유기 발광층; 및

상기 유기 발광층 상에 배치된 대향 전극;을 포함하는 유기 발광 표시 장치.

청구항 2

제1항에 있어서,

상기 제2 패드층은 투명 도전성 산화물을 포함하는 유기 발광 표시 장치.

청구항 3

제2항에 있어서,

상기 투명 도전성 산화물은 인듐틴옥사이드(indium tin oxide: ITO), 인듐징크옥사이드(indium zinc oxide: IZO), 징크옥사이드(zinc oxide: ZnO), 인듐옥사이드(indium oxide: In₂O₃), 인듐갈륨옥사이드(indium gallium oxide: IGO), 및 알루미늄징크옥사이드(aluminum zinc oxide: AZO)을 포함하는 그룹에서 선택된 적어도 하나 이상을 포함하는 유기 발광 표시 장치.

청구항 4

제1항에 있어서,

상기 소스 전극 및 드레인 전극은 전자 이동도가 다른 이중 금속이 복수층 적층된 유기 발광 표시 장치.

청구항 5

제1항에 있어서,

상기 활성층과 동일층에 배치된 제1 전극과, 상기 게이트 전극과 동일층에 배치된 제2 전극을 포함하는 커패시터를 더 구비하는 유기 발광 표시 장치.

청구항 6

제5항에 있어서,

상기 커패시터의 제2 전극은 투명 도전성 산화물을 포함하는 유기 발광 표시 장치.

청구항 7

제5항에 있어서,

커패시터는 상기 소스 전극 및 드레인 전극과 동일층에 배치된 제3 전극 및 상기 제3 전극 상에 배치되고 상기 제2 패드층과 동일 층에 형성된 제3 전극 상부층을 더 포함하는 유기 발광 표시 장치.

청구항 8

제1항에 있어서,

상기 제1 패드층은 상기 소스 전극 및 드레인 전극과 동일 재료를 포함하는 유기 발광 표시 장치.

청구항 9

제1항에 있어서,

상기 반투과 금속층은 은(Ag) 또는 은 합금으로 이루어진 유기 발광 표시 장치.

청구항 10

제1항에 있어서,

상기 제2 절연층에 형성된 개구, 상기 제3 절연층에 형성된 개구, 및 상기 제4 절연층에 형성된 개구는 중첩적으로 형성되고,

상기 제3 절연층에 형성된 개구는 상기 제4 절연층에 형성된 개구보다 크고, 상기 제2 절연층에 형성된 개구보다 작은 유기 발광 표시 장치.

청구항 11

제5항에 있어서,

상기 제3 절연층에 형성된 콘택홀을 통해 상기 화소 전극을 상기 소스 전극 및 드레인 전극 중 하나와 전기적으로 접속시키는 화소 전극 콘택부를 포함하고,

상기 화소 전극 콘택부는 상기 소스 전극 및 드레인 전극과 동일한 재료를 포함하는 제1 콘택층과,

상기 제2 패드층과 동일한 재료를 포함하는 제2 콘택층과,

상기 제1 절연층과 상기 제2 절연층 사이에 위치하고 상기 커패시터의 제2 전극과 동일한 재료를 포함하는 제3 콘택층을 더 포함하고,

상기 제1 콘택층은 상기 제2 절연층에 형성된 콘택홀을 통하여 상기 제3 콘택층과 전기적으로 접촉하는 유기 발광 표시 장치.

청구항 12

제11항에 있어서,

상기 제3 콘택층의 단부는 상기 제2 절연층에 형성된 개구의 식각면에서 돌출되어 있고, 상기 화소 전극은 상기 제3 절연층에 형성된 콘택홀을 통해 상기 제3 콘택층의 단부와 직접 접촉하는 유기 발광 표시 장치.

청구항 13

제11항에 있어서,

상기 화소 전극 콘택부는, 상기 제3 콘택층과 제1 콘택층 사이에 형성되고 상기 게이트 전극과 동일한 재료를 포함하는 제4 콘택층을 더 포함하는 유기 발광 표시 장치.

청구항 14

제1 항에 있어서,

상기 대향 전극은 반사 금속층을 포함하는 유기 발광 표시 장치.

청구항 15

기판 상에 반도체층을 형성하고, 상기 반도체층을 패터닝하여 박막 트랜지스터의 활성층 및 커패시터의 제1 전

극을 형성하는 제1 마스크 공정;

제1 절연층을 형성하고, 상기 제1 절연층 상에 투명 도전성 산화물층을 형성하고, 상기 투명 도전성 산화물층을 패터닝하여 커패시터의 제2 전극을 형성하는 제2 마스크 공정;

제1 금속층을 형성하고, 상기 제1 금속층을 패터닝하여 상기 제2 전극과 동일층에 박막 트랜지스터의 게이트 전극을 형성하는 제3 마스크 공정;

제2 절연층을 형성하고, 상기 제2 절연층에 상기 활성층의 일부를 노출시키는 콘택홀 및 상기 활성층의 측면에 이격된 영역에 제1 개구를 형성하는 제4 마스크 공정;

제2 금속층 및 투명 도전성 산화물층을 연속으로 형성하고, 상기 제2 금속층을 패터닝하여 소스 전극과 드레인 전극, 및 패드 전극의 제1 패드층을 형성하고 상기 도전성 산화물을 패터닝하여 상기 소스 전극 상에 소스 전극 상부층, 상기 드레인 전극 상에 드레인 전극 상부층, 상기 제1 패드층 상에 제2 패드층을 형성하는 제5 마스크 공정;

유기 절연막으로 제3 절연층을 형성하고, 상기 제3 절연층에 상기 제1 개구와 중첩되는 영역에 상기 제1 개구보다 작은 제2 개구 및, 상기 제2 패드층 상의 상기 제3 절연층을 일부 제거하되 상기 제2 패드층의 상면을 노출시키지 않는 개구를 형성하는 제6 마스크 공정;

반투과 금속층을 형성하고, 상기 반투과 금속층을 패터닝하여 상기 제2 개구에 화소 전극을 형성하며 상기 제2 패드층의 상면을 노출시키는 개구를 형성하는 제7 마스크 공정; 및

유기 절연막으로 제4 절연층을 형성하고, 상기 제4 절연층에 상기 화소 전극의 상면을 노출시키는 제3 개구를 형성하는 제8 마스크 공정;

을 포함하는 유기 발광 표시 장치의 제조 방법.

청구항 16

제15항에 있어서,

상기 제6 마스크 공정은, 상기 제2 패드층에 대응하는 위치에 반투과부를 포함하는 하프톤 마스크(half-tone mask)를 이용하는 유기 발광 표시 장치의 제조 방법.

청구항 17

제15항에 있어서,

상기 제6 마스크 공정에 의해 상기 제2 패드층 상에 잔존하는 제3 절연층의 두께는 3000Å 내지 10000Å인 유기 발광 표시 장치의 제조 방법.

청구항 18

제15항에 있어서,

상기 제7 마스크 공정은 상기 제2 패드층 상에 잔존하는 상기 제3 절연층을 애싱(ashing) 혹은 스트리핑(striping) 공정에 의해 제거하는 유기 발광 표시 장치의 제조 방법.

청구항 19

제15항에 있어서,

상기 게이트 전극 형성 후, 1회의 도핑 공정으로 상기 활성층의 소스 영역과 드레인 영역, 및 상기 커패시터의 제1 전극에 이온 불순물을 동시에 도핑하는 유기 발광 표시 장치의 제조 방법.

청구항 20

제15항에 있어서,

상기 반투과 금속층 상면에 투명 도전성 산화물을 포함하는 보호층을 더 형성하고, 상기 반투과 금속층과 상기 보호층을 함께 패터닝하는 유기 발광 표시 장치의 제조 방법.

청구항 21

제15항에 있어서,

상기 제1 금속층, 상기 제2 금속층, 상기 투명 도전성 산화물층 및 상기 반투과 금속층은 습식 에칭되는 유기 발광 표시 장치의 제조 방법.

청구항 22

제15항에 있어서,

상기 제2 금속층의 패터닝 시 화소 콘택부의 제1 콘택층을 형성하고, 상기 제2 패드층을 형성하는 투명 도전성 산화물로 상기 제1 콘택층 상에 제2 콘택층을 형성하고, 상기 제3 절연층의 패터닝 시 콘택홀을 형성하는 유기 발광 표시 장치의 제조 방법.

청구항 23

제22항에 있어서,

상기 커패시터의 제2 전극을 형성하는 투명 도전성 산화물로 제3 콘택층을 형성하고, 상기 제1 금속층으로 제4 콘택층을 형성하고, 제3 절연층에 콘택홀을 형성하여 상기 화소 전극을 상기 제1 콘택층과 접속시키는 유기 발광 표시 장치의 제조 방법.

발명의 설명

기술 분야

[0001]

유기 발광 표시 장치 및 유기 발광 장치의 제조 방법에 관한 것으로,

배경 기술

[0002]

유기 발광 표시 장치(organic light emitting diode display)는 정공 주입 전극과 전자 주입 전극 그리고 이들 사이에 형성되어 있는 유기 발광층을 포함하며, 정공 주입 전극에서 주입되는 정공과 전자 주입 전극에서 주입되는 전자가 유기 발광층에서 재결합하여 소멸하면서 빛을 내는 자발광형 표시 장치이다. 유기 발광 표시 장치는 낮은 소비 전력, 높은 휘도 및 높은 반응 속도 등의 고품위 특성을 나타내므로 차세대 표시 장치로 주목받고 있다.

발명의 내용

해결하려는 과제

[0003]

본 발명은 표시 품질이 우수한 유기 발광 표시 장치를 제공하는 것을 목적으로 한다.

과제의 해결 수단

[0004]

본 발명의 일 실시예는 활성층, 게이트 전극, 소스 전극과 드레인 전극, 상기 소스 전극과 드레인 전극 상에 각각 배치되는 소스 전극 상부층과 드레인 전극 상부층, 상기 활성층과 게이트 전극 사이에 배치된 제1 절연층, 및 상기 게이트 전극과 상기 소스 전극 및 드레인 전극 사이에 배치된 제2 절연층을 포함하는 박막 트랜지스터; 상기 소스 전극 및 드레인 전극과 동일층에 배치된 제1 패드층과, 상기 제1 패드층 상에 배치되고 상기 소스 전극 상부층 및 드레인 전극 상부층과 동일 층에 형성된 제2 패드층을 구비한 패드 전극; 상기 소스 전극과 드레인 전극, 및 상기 패드 전극 단부를 덮고 유기 절연물을 포함하는 제3 절연층; 반투과 금속층을 포함하고 상기 제3 절연층에 형성된 개구에 배치된 화소 전극; 상기 제3 절연층에 형성된 개구에 대응하는 위치에 개구가 형성되고, 상기 화소 전극의 단부를 덮는 제4절연층; 상기 화소 전극 상에 배치된 유기 발광층; 및 상기 유기 발광층 상에 배치된 대향 전극;을 포함하는 유기 발광 표시 장치를 개시한다.

[0005]

본 실시예에 있어서, 상기 제2 패드층은 투명 도전성 산화물을 포함할 수 있다.

[0006]

본 실시예에 있어서, 상기 투명 도전성 산화물은 인듐틴옥사이드(indium tin oxide: ITO), 인듐징크옥사이드(indium zinc oxide: IZO), 징크옥사이드(zinc oxide: ZnO), 인듐옥사이드(indium oxide: In₂O₃), 인듐갈륨옥

사이드(indium gallium oxide: IGO), 및 알루미늄징크옥사이드(aluminum zinc oxide: AZO)을 포함하는 그룹에서 선택된 적어도 하나 이상을 포함할 수 있다.

- [0007] 본 실시예에 있어서, 상기 소스 전극 및 드레인 전극은 전자 이동도가 다른 이중 금속이 복수층 적층될 수 있다.
- [0008] 본 실시예에 있어서, 상기 활성층과 동일층에 배치된 제1 전극과, 상기 게이트 전극과 동일층에 배치된 제2 전극을 포함하는 커패시터를 더 구비할 수 있다.
- [0009] 본 실시예에 있어서, 상기 커패시터의 제2 전극은 투명 도전성 산화물을 포함할 수 있다.
- [0010] 본 실시예에 있어서, 커패시터는 상기 소스 전극 및 드레인 전극과 동일층에 배치된 제3 전극 및 상기 제3 전극 상에 배치되고 상기 제2 패드층과 동일 층에 형성된 제3 전극 상부층을 더 포함할 수 있다.
- [0011] 본 실시예에 있어서, 상기 제1 패드층은 상기 소스 전극 및 드레인 전극과 동일 재료를 포함할 수 있다.
- [0012] 본 실시예에 있어서, 상기 반투과 금속층은 은(Ag) 또는 은 합금으로 이루어질 수 있다.
- [0013] 본 실시예에 있어서, 상기 제2 절연층에 형성된 개구, 상기 제3 절연층에 형성된 개구, 및 상기 제4 절연층에 형성된 개구는 중첩적으로 형성되고,
- [0014] 상기 제3 절연층에 형성된 개구는 상기 제4 절연층에 형성된 개구보다 크고, 상기 제2 절연층에 형성된 개구보다 작을 수 있다.
- [0015] 본 실시예에 있어서, 상기 제3 절연층에 형성된 콘택홀을 통해 상기 화소 전극을 상기 소스 전극 및 드레인 전극 중 하나와 전기적으로 접속시키는 화소 전극 콘택부를 포함하고, 상기 화소 전극 콘택부는 상기 소스 전극 및 드레인 전극과 동일한 재료를 포함하는 제1 콘택층과, 상기 제2 패드층과 동일한 재료를 포함하는 제2 콘택층과, 상기 제1 절연층과 상기 제2 절연층 사이에 위치하고 상기 커패시터의 제2 전극과 동일한 재료를 포함하는 제3 콘택층을 더 포함하고, 상기 제1 콘택층은 상기 제2 절연층에 형성된 콘택홀을 통하여 상기 제3 콘택층과 전기적으로 접촉할 수 있다.
- [0016] 본 실시예에 있어서, 상기 제3 콘택층의 단부는 상기 제2 절연층에 형성된 개구의 식각면에서 돌출되어 있고, 상기 화소 전극은 상기 제3 절연층에 형성된 콘택홀을 통해 상기 제3 콘택층의 단부와 직접 접촉할 수 있다.
- [0017] 본 실시예에 있어서, 상기 화소 전극 콘택부는, 상기 제3 콘택층과 제1 콘택층 사이에 형성되고 상기 게이트 전극과 동일한 재료를 포함하는 제4 콘택층을 더 포함할 수 있다.
- [0018] 본 실시예에 있어서, 상기 대향 전극은 반사 금속층을 포함할 수 있다.
- [0019] 본 발명의 다른 실시예는, 기판 상에 반도체층을 형성하고, 상기 반도체층을 패터닝하여 박막 트랜지스터의 활성층 및 커패시터의 제1 전극을 형성하는 제1 마스크 공정; 제1 절연층을 형성하고, 상기 제1 절연층 상에 투명 도전성 산화물층을 형성하고, 상기 투명 도전성 산화물층을 패터닝하여 커패시터의 제2 전극을 형성하는 제2 마스크 공정; 제1 금속층을 형성하고, 상기 제1 금속층을 패터닝하여 상기 제2 전극과 동일층에 박막 트랜지스터의 게이트 전극을 형성하는 제3 마스크 공정; 제2 절연층을 형성하고, 상기 제2 절연층에 상기 활성층의 일부를 노출시키는 콘택홀 및 상기 활성층의 측면에 이격된 영역에 제1 개구를 형성하는 제4 마스크 공정; 제2 금속층 및 투명 도전성 산화물층을 연속으로 형성하고, 상기 제2 금속층을 패터닝하여 소스 전극과 드레인 전극, 및 패드 전극의 제1 패드층을 형성하고 상기 도전성 산화물을 패터닝하여 상기 소스 전극 상에 소스 전극 상부층, 상기 드레인 전극 상에 드레인 전극 상부층, 상기 제1 패드층 상에 제2 패드층을 형성하는 제5 마스크 공정; 유기 절연막으로 제3 절연층을 형성하고, 상기 제3 절연층에 상기 제1 개구와 중첩되는 영역에 상기 제1 개구보다 작은 제2 개구 및, 상기 제2 패드층 상의 상기 제3 절연층을 일부 제거하되 상기 제2 패드층의 상면을 노출시키지 않는 개구를 형성하는 제6 마스크 공정; 반투과 금속층을 형성하고, 상기 반투과 금속층을 패터닝하여 상기 제2 개구에 화소 전극을 형성하며 상기 제2 패드층의 상면을 노출시키는 개구를 형성하는 제7 마스크 공정; 및 유기 절연막으로 제4 절연층을 형성하고, 상기 제4 절연층에 상기 화소 전극의 상면을 노출시키는 제3 개구를 형성하는 제8 마스크 공정; 을 포함하는 유기 발광 표시 장치의 제조 방법을 개시한다.
- [0020] 본 실시예에 있어서, 상기 제6 마스크 공정은, 상기 제2 패드 전극에 대응하는 위치에 반투과부를 포함하는 하프톤 마스크(half-tone mask)를 이용할 수 있다.
- [0021] 본 실시예에 있어서, 상기 제6 마스크 공정에 의해 상기 제2 패드층 상에 잔존하는 제3 절연층의 두께는 3000Å

내지 10000Å인 유기 발광 표시 장치의 제조 방법.

- [0022] 본 실시예에 있어서, 상기 제7 마스크 공정은 상기 제2 패드층 상에 잔존하는 상기 제3 절연층을 애싱(ashing) 혹은 스트리핑(striping) 공정에 의해 제거할 수 있다.
- [0023] 본 실시예에 있어서, 상기 게이트 전극 형성 후, 1회의 도핑 공정으로 상기 활성층의 소스 영역과 드레인 영역, 및 상기 커패시터의 제1 전극에 이온 불순물을 동시에 도핑할 수 있다.
- [0024] 본 발명의 다른 실시예는, 상기 반투과 금속층 상면에 투명 도전성 산화물을 포함하는 보호층을 더 형성하고, 상기 반투과 금속층과 상기 보호층을 함께 패터닝할 수 있다.
- [0025] 본 발명의 다른 실시예는, 상기 제1 금속층, 상기 제2 금속층, 상기 투명 도전성 산화물층 및 상기 반투과 금속층은 습식 에칭되는 유기 발광 표시 장치의 제조 방법.
- [0026] 본 발명의 다른 실시예는, 상기 제2 금속층의 패터닝 시 화소 콘택부의 제1 콘택층을 형성하고, 상기 제2 패드층을 형성하는 투명 도전성 산화물로 상기 제1 콘택층 상에 제2 콘택층을 형성하고, 상기 제3 절연층의 패터닝 시 콘택홀을 형성할 수 있다.
- [0027] 본 발명의 다른 실시예는, 상기 커패시터의 제2 전극을 형성하는 투명 도전성 산화물로 제3 콘택층을 형성하고, 상기 제1 금속층으로 제4 콘택층을 형성하고, 제3 절연층에 콘택홀을 형성하여 상기 화소 전극을 상기 제1 콘택층과 접속시킬 수 있다.
- [0028] 전술한 것 외의 다른 측면, 특징, 이점이 이하의 도면, 특허청구범위 및 발명의 상세한 설명으로부터 명확해질 것이다.

발명의 효과

- [0029] 상기와 같은 본 발명에 따른 유기 발광 표시 장치 및 그 제조 방법에 따르면 다음과 같은 효과를 제공한다.
- [0030] 첫째, 화소 전극을 반투과 금속층으로 형성하여 마이크로 캐비티에 의한 표시 장치의 광 효율을 향상시킬 수 있다.
- [0031] 둘째, 소스 전극과 드레인 전극(데이터 배선 포함)이 유기막인 제3 절연층으로 덮여 있기 때문에, 화소 전극의 패터닝 시, 소스 전극과 드레인 전극에 의한 은(Ag)의 재석출을 방지할 수 있다.
- [0032] 셋째, 화소 전극 콘택부의 제1 콘택층 및 패드 전극의 제1 패드층 상부에 각각 보호층을 형성하기 때문에, 화소 전극의 패터닝 시, 제1 콘택층과 제1 패드층에 의한 은(Ag)의 재석출을 방지할 수 있다.
- [0033] 넷째, 소스 전극, 드레인 전극, 제1 콘택층, 제1 패드층 상부와 그 위에 생성된 보호층을 하나의 마스크를 이용하여 생성하므로 마스크 수를 절감할 수 있다.
- [0034] 다섯째, 제3 절연층을 패터닝할 때 하프톤 마스크를 사용하여 제1 패드층 상부의 보호층을 덮는 잔막이 생성되므로, 화소 전극의 패터닝 시 보호층이 보호될 수 있다.

도면의 간단한 설명

- [0035] 도 1은 본 발명의 제1 실시예에 따른 유기 발광 표시 장치(1)를 개략적으로 도시한 평면도이다.
- 도 2는 발명의 제1 실시예에 따른 유기 발광 표시 장치(1)의 화소(P)와 패드(PAD)의 일부를 개략적으로 도시한 단면도이다.
- 도 3a 내지 3j는 본 발명의 일 실시예에 따른 유기 발광 표시 장치(1)의 제조 방법을 설명하기 위한 도면이다.
- 도 4는 비교예에 따른 유기 발광 표시 장치(2)를 개략적으로 도시한 평면도이다.
- 도 5a 내지 도 5i는 비교예에 따른 유기 발광 표시 장치(2)의 제조 방법을 설명하기 위한 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0036] 본 발명은 다양한 변환을 가할 수 있고 여러 가지 실시예를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 상세한 설명에 상세하게 설명하고자 한다. 본 발명의 효과 및 특징, 그리고 그것들을 달성하는 방법은 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시

예들에 한정되는 것이 아니라 다양한 형태로 구현될 수 있다.

- [0037] 이하, 첨부된 도면을 참조하여 본 발명의 실시예들을 상세히 설명하기로 하며, 도면을 참조하여 설명할 때 동일하거나 대응하는 구성 요소는 동일한 도면부호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다.
- [0038] 이하의 실시예에서, 제1, 제2 등의 용어는 한정적인 의미가 아니라 하나의 구성 요소를 다른 구성 요소와 구별하는 목적으로 사용되었다.
- [0039] 이하의 실시예에서, 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다.
- [0040] 이하의 실시예에서, 포함하다 또는 가지다 등의 용어는 명세서상에 기재된 특징, 또는 구성요소가 존재함을 의미하는 것이고, 하나 이상의 다른 특징들 또는 구성요소가 부가될 가능성을 미리 배제하는 것은 아니다.
- [0041] 이하의 실시예에서, 막, 영역, 구성 요소 등의 부분이 다른 부분 위에 또는 상에 있다고 할 때, 다른 부분의 바로 위에 있는 경우뿐만 아니라, 그 중간에 다른 막, 영역, 구성 요소 등이 개재되어 있는 경우도 포함한다.
- [0042] 도면에서는 설명의 편의를 위하여 구성 요소들이 그 크기가 과장 또는 축소될 수 있다. 예컨대, 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 임의로 나타내었으므로, 본 발명이 반드시 도시된 바에 한정되지 않는다.
- [0043] 어떤 실시예가 달리 구현 가능한 경우에 특정한 공정 순서는 설명되는 순서와 다르게 수행될 수도 있다. 예를 들어, 연속하여 설명되는 두 공정이 실질적으로 동시에 수행될 수도 있고, 설명되는 순서와 반대의 순서로 진행될 수 있다.
- [0044] 도 1은 본 발명의 제1 실시예에 따른 유기 발광 표시 장치(1)를 개략적으로 도시한 평면도이고, 도 2는 발명의 제1 실시예에 따른 유기 발광 표시 장치(1)의 화소(P)와 패드(PAD)의 일부를 개략적으로 도시한 단면도이다.
- [0045] 도 1을 참조하면, 본 발명의 제1 실시예에 따른 유기 발광 표시 장치(1)의 기관(10) 상에는 복수의 화소(P)가 포함되어 화상을 표시하는 표시 영역(DA)이 구비된다. 표시 영역(DA)은 밀봉 라인(SL) 내부에 형성되고, 밀봉 라인(SL)을 따라 표시 영역(DA)을 봉지하는 봉지 부재(미도시)가 구비된다. 표시 영역(DA)과 패드(PAD) 사이에는 표시 영역(DA)에 공통으로 형성된 캐소드에 전원을 공급하기 위한 캐소드 콘택부가 형성되어 있다.
- [0046] 도 2를 참조하면, 기관(10) 상에 적어도 하나의 유기 발광층(121)이 구비된 픽셀 영역(PXL1), 적어도 하나의 박막 트랜지스터가 구비된 트랜지스터 영역(TFT1), 적어도 하나의 커패시터가 구비된 커패시터 영역(CAP1), 및 패드 영역(PAD1)이 구비된다.
- [0047] 트랜지스터 영역(TFT1)에는 기관(10) 및 버퍼층(11) 상에 박막 트랜지스터의 활성층(212)이 구비된다.
- [0048] 기관(10)은 유리 기관뿐만 아니라, PET(Polyethylen terephthalate), PEN(Polyethylen naphthalate), 폴리이미드(Polyimide) 등을 포함하는 플라스틱 기관 등 투명 기관으로 구비될 수 있다.
- [0049] 기관(10)의 상부에 평활한 면을 형성하고 불순 원소가 침투하는 것을 차단하기 위한 버퍼층(11)이 더 구비될 수 있다. 버퍼층(11)은 실리콘질화물 및/또는 실리콘산화물 등으로 단층 또는 복수층으로 형성될 수 있다.
- [0050] 버퍼층(11) 상의 박막 트랜지스터 영역(TR1)에 활성층(212)이 구비된다. 활성층(212)은 비정질 실리콘 또는 결정질 실리콘을 포함하는 반도체로 형성될 수 있다. 활성층(212)은 채널영역(212c)과, 채널영역(212c) 외측에 이온 불순물이 도핑된 소스 영역(212a) 및 드레인 영역(212b)을 포함할 수 있다. 활성층(212)은 비정질 실리콘 또는 결정질 실리콘에만 한정되지는 않으며, 산화물 반도체를 포함할 수 있다.
- [0051] 활성층(212) 상에는 게이트 절연막인 제1 절연층(13)을 사이에 두고 활성층(212)의 채널 영역(212c)에 대응되는 위치에 게이트 전극(215)이 구비된다. 게이트 전극(215)은, 예를 들어, 알루미늄(Al), 백금(Pt), 팔라듐(Pd), 은(Ag), 마그네슘(Mg), 금(Au), 니켈(Ni), 네오디뮴(Nd), 이리듐(Ir), 크롬(Cr), 니켈(Li), 칼슘(Ca), 몰리브덴(Mo), 티타늄(Ti), 텅스텐(W), 구리(Cu) 가운데 선택된 하나 이상의 금속으로 단층 또는 복수층으로 형성될 수 있다.
- [0052] 게이트 전극(215) 상에는 층간 절연막인 제2 절연층(16)을 사이에 두고 활성층(212)의 소스 영역(212a) 및 드레인 영역(212b)에 각각 접속하는 소스 전극(217a) 및 드레인 전극(217b)이 구비된다. 소스 전극(217a) 및 드레인 전극(217b)은, 전자 이동도가 다른 이종의 금속층이 2층 이상 형성된 것일 수 있다. 예를 들어, 알루미늄(Al), 백금(Pt), 팔라듐(Pd), 은(Ag), 마그네슘(Mg), 금(Au), 니켈(Ni), 네오디뮴(Nd), 이리듐(Ir), 크롬(Cr), 니켈(Li), 칼슘(Ca), 몰리브덴(Mo), 티타늄(Ti), 텅스텐(W), 구리(Cu) 및 이들의 합금 가운데 선택된 금속층이 2층

이상 형성된 것일 수 있다.

- [0053] 제2 절연층(16) 상에는 소스 전극(217a) 및 드레인 전극(217b)을 덮도록 제3 절연층(16)이 구비된다.
- [0054] 제1 절연층(13) 및 제2 절연층(16)은 단층 또는 복수층의 무기 절연막으로 구비되고, 제1 절연층(13) 및 제2 절연층(16)을 형성하는 무기 절연막으로는 SiO_2 , SiN_x , SiON , Al_2O_3 , TiO_2 , Ta_2O_5 , HfO_2 , ZrO_2 , BST, PZT 등이 포함될 수 있다.
- [0055] 제3 절연층(19)은 유기 절연막으로 구비될 수 있다. 제3 절연층(19)은 일반 범용고분자(PMMA, PS), phenol그룹을 갖는 고분자 유도체, 아크릴계 고분자, 이미드계 고분자, 아릴에테르계 고분자, 아마이드계 고분자, 불소계 고분자, p-자일렌계 고분자, 비닐알콜계 고분자 및 이들의 블렌드 등을 포함할 수 있다.
- [0056] 제3 절연층(19) 상에 제4 절연층(20)이 구비된다. 제4 절연층(20)은 유기 절연막으로 구비될 수 있다. 제4 절연층(20)은 일반 범용고분자(PMMA, PS), phenol그룹을 갖는 고분자 유도체, 아크릴계 고분자, 이미드계 고분자, 아릴에테르계 고분자, 아마이드계 고분자, 불소계고분자, p-자일렌계 고분자, 비닐알콜계 고분자 및 이들의 블렌드 등을 포함할 수 있다.
- [0057] 픽셀 영역(PXL1)에는 버퍼층(11), 제1 절연층(13) 및 화소 전극(120)이 구비된다.
- [0058] 화소 전극(120)은 제3 절연층(19)에 형성된 개구(C5)에 배치된다.
- [0059] 제3 절연층(19)에 형성된 개구(C5)는 제4 절연층(20)에 형성된 개구(C9)보다 크고, 제2 절연층(16)에 형성된 개구(C1)보다 작게 형성되고, 제2 절연층(16)에 형성된 개구(C1), 제3 절연층(19)에 형성된 개구(C5) 및 제4 절연층(20)에 형성된 개구(C9)는 서로 중첩적으로 형성된다.
- [0060] 화소 전극(120)의 단부는 제3 절연층(19)에 형성된 개구(C5)의 상단에 위치하고, 제4 절연층(20)에 의해 커버된다. 한편, 제3 절연층(19)에 형성된 개구(C5)에 배치된 화소 전극(120)의 상면은 제4 절연층(20)에 형성된 개구(C9)에 의해 노출된다.
- [0061] 화소 전극(120)은 반투과 금속층(120b)을 포함한다. 또한, 화소 전극(120)은 반투과 금속층(120b)의 하부 및 상부에 각각 형성되어 반투과 금속층(120b)을 보호하는 투명 도전성 산화물을 포함하는 층(120a, 120c)를 더 포함할 수 있다.
- [0062] 반투과 금속층(120b)은 은(Ag) 또는 은 합금으로 형성될 수 있다. 반투과 금속층(120b)은 후술할 반사 전극인 대향 전극(122)과 함께 마이크로 캐비티(micro-cavity) 구조를 형성함으로써 유기 발광 표시 장치(1)의 광 효율을 향상시킬 수 있다.
- [0063] 투명 도전성 산화물을 포함하는 층(120a, 120c)은 인듐틴옥사이드(indium tin oxide: ITO), 인듐징크옥사이드(indium zinc oxide: IZO), 징크옥사이드(zinc oxide: ZnO), 인듐옥사이드(indium oxide: In₂O₃), 인듐갈륨옥사이드(indium gallium oxide: IGO), 및 알루미늄징크옥사이드(aluminum zinc oxide: AZO)를 포함하는 그룹에서 선택된 적어도 하나 이상을 포함할 수 있다. 반투과 금속층(120b) 하부의 투명 도전성 산화물층(120a)은 제1 절연층(13)과 화소 전극(120)의 접촉력을 강화하고, 반투과 금속층(120b) 상부의 투명 도전성 산화물층(120a)은 반투과 금속층(120b)을 보호하는 배리어층으로 기능할 수 있다.
- [0064] 한편, 반투과 금속층(120b)을 형성하는 은(Ag)과 같이 환원성이 강한 금속은, 화소 전극(120)의 패터닝을 위한 에칭 공정 중, 전자를 공급받게 되면 에천트에서 이온 상태로 존재하던 은(Ag) 이온이 다시 은(Ag)으로 석출되는 문제가 발생할 수 있다. 이렇게 석출된 은(Ag)은 화소 전극(120) 형성의 후속 공정에서 암점을 발생시키는 파티클성 불량 요인이 될 수 있다.
- [0065] 만약, 은(Ag)을 포함하는 화소 전극(120)을 에칭하는 공정에서, 소스 전극(217a)이나 드레인 전극(217b), 화소 전극 콘택부(PECNT1)의 제1 콘택층(117), 패드 전극의 제1 패드층(417), 또는 이들과 동일 재료로 형성되는 데이터 배선(미도시)이 에천트에 노출될 경우, 환원성이 강한 은(Ag) 이온은 이들 금속 재료로부터 전자를 전달받아 은(Ag)으로 재석출 될 수 있다. 예를 들어, 이들 금속이 폴리브텐이나 알루미늄을 포함하고 있을 경우, 폴리브텐은 알루미늄으로부터 전달받은 전자를 다시 은(Ag) 이온에 제공함으로써 은(Ag)이 재석출 될 수 있다. 재석출된 은(Ag) 입자는 파티클성 오염원이 되어 후속 공정에서 암점 불량 등의 불량요인이 될 수 있다.
- [0066] 그러나, 본 실시예에 따른 유기 발광 표시 장치(1)는 소스 전극(217a)이나 드레인 전극(217b)이 유기막인 제3 절연층(19)로 덮인 상태로 있기 때문에, 은(Ag)을 포함하는 화소 전극(120)을 에칭하는 동안 소스 전극(217a)이나 드레인 전극(217b)이 은(Ag) 이온이 포함된 에천트에 노출되지 않는다. 따라서, 은(Ag)의 재석출에 의한 파

티끌성 불량을 방지할 수 있다.

- [0067] 한편, 제1 콘택층(117) 및 제1 패드층(417)은 각각 제3 절연층(19)에 형성된 콘택홀(C7) 및 콘택홀(C8)에 의해 노출된 영역에 위치하고 있지만, 제1 콘택층(117) 및 제1 패드층(417) 상부에 각각 보호층인 제2 콘택층(118) 및 제2 패드층(418)을 형성하였기 때문에, 화소 전극(120)을 에칭하는 동안 제1 콘택층(117)과 제1 패드층(417)이 에칭트에 노출되지 않는다. 따라서, 은(Ag)의 재석출에 의한 파티클성 불량을 방지할 수 있다.
- [0068] 또한 본 발명의 일 실시예에 따르면, 제1 콘택층(117), 소스 전극(217a), 드레인 전극(217b)을 형성하는 금속층과 제2 콘택층(118), 소스 전극 상부층(218a), 드레인 전극 상부층(218b) 및 제2 패드층(418)을 연속 증착한 후 하나의 마스크를 사용하여 패터닝하므로 마스크 수를 감소시킬 수 있다.
- [0069] 화소 전극(120)은 제3 절연층(19)에 형성된 콘택홀(C6, C7)을 통해 화소 전극 콘택부(PECNT1)에 연결된다. 화소 전극 콘택부(PECNT1)는 구동 트랜지스터의 소스 전극 및 드레인 전극 중 하나와 전기적으로 접속되어 화소 전극(120)을 구동한다.
- [0070] 화소 전극 콘택부(PECNT1)는 전술한 소스 전극(217a) 및 드레인 전극(217b)과 동일한 재료를 포함하는 제1 콘택층(117)과, 투명 도전성 산화물을 포함하는 제2 콘택층(118)과, 투명 도전 산화물을 포함하는 제3 콘택층(114)과, 게이트 전극(215)과 동일 재료를 포함하는 제4 콘택층(115a)을 포함한다.
- [0071] 제3 콘택층(114)은 제2 절연층(16)이 형성하는 개구(C1) 및 제3 절연층(19)이 형성하는 개구(C6)의 식각면에서 노출되도록 형성된다. 따라서, 화소 전극(120)은 돌출된 제3 콘택층(114)과 개구(C6)를 통해 접촉된다. 또한, 제3 콘택층(114)은 제4 콘택층(115a)과 접촉되고, 제4 콘택층(115a)과 제1 콘택층(117)은 제2 절연층(16)에 형성된 콘택홀(C2)을 통하여 접촉하게 되며, 화소 전극(120)은 제3 절연층(19)에 형성된 개구(C7)를 통해 제2 콘택층(118)을 통해 제1 콘택층(117)과 접촉한다.
- [0072] 즉, 본 실시예에 따르면, 화소 전극(120)과 구동 소자를 전기적으로 연결하는 방법에 있어서, 제3 절연층(19)에 형성된 콘택홀(C7), 즉 제1 콘택층(117) 및 제2 콘택층(118)을 통한 방법으로만 접속할 경우, 반투과 금속층으로 사용되는 화소 전극(120)의 두께가 얇아 스텝 커버리지에 불량하여, 제3 절연층(19)의 식각면이나 콘택홀(C7)에 안정적인 접속이 힘들 수 있다. 그러나 본 실시예에 따르면 제3 절연층에 형성된 콘택홀(C7)을 통한 접속이 실패하더라도 제3 절연층(19)에 형성된 콘택홀(C6)을 통해 제3 콘택층(114)과 접속할 수 있기 때문에 구동 소자로부터 신호를 정상적으로 받을 수 있는 장점이 있다.
- [0073] 한편, 도 2에는 상세히 도시되어 있지 않으나, 제1 콘택층(117)은 데이터 라인(미도시)과 연결되고, 데이터 라인은 구동 트랜지스터의 소스 전극 및 드레인 전극 중 하나와 전기적으로 접속할 수 있다. 만약 도 2에 도시된 트랜지스터가 구동 트랜지스터라면 제1 콘택층(117)은 도 2의 소스 전극(217a) 또는 드레인 전극(217b)와 직접 접속될 수 있다.
- [0074] 제4 절연층(20)이 형성된 개구(C9)에 의해 상면이 노출된 화소 전극(120) 상에는 유기 발광층(121)을 포함하는 중간층(미도시)이 구비된다. 유기 발광층(121)은 저분자 유기물 또는 고분자 유기물일 수 있다. 유기 발광층(121)이 저분자 유기물일 경우, 유기 발광층(121)을 중심으로 홀 수송층(hole transport layer: HTL), 홀 주입층(hole injection layer: HIL), 전자 수송층(electron transport layer: ETL) 및 전자 주입층(electron injection layer: EIL) 등이 적층될 수 있다. 이외에도 필요에 따라 다양한 층들이 적층될 수 있다. 이때, 사용 가능한 유기 재료로 구리 프탈로시아닌(CuPc: copper phthalocyanine), N'-디(나프탈렌-1-일)-N(N'-Di(naphthalene-1-yl)-N), N'-디페닐-벤지딘(N'-diphenyl-benzidine: NPB), 트리스-8-하이드록시퀴놀린 알루미늄(tris-8-hydroxyquinoline aluminum)(Alq3) 등을 비롯하여 다양하게 적용 가능하다. 한편, 유기 발광층(121)이 고분자 유기물일 경우, 유기 발광층(121) 외에 홀 수송층(HTL)이 포함될 수 있다. 홀 수송층은 폴리에틸렌 디히드록시티오펜 (PEDOT: poly-(2,4)-ethylene-dihydroxy thiophene)이나, 폴리아닐린(PANI: polyaniline) 등을 사용할 수 있다. 이때, 사용 가능한 유기 재료로 PPV(Poly-Phenylenevinylene)계 및 폴리플루오렌(Polyfluorene)계 등의 고분자 유기물을 사용할 수 있다. 또한, 유기 발광층(121)과 화소 전극(120) 및 대향 전극(122) 사이에는 무기 재료가 더 구비될 수도 있다.
- [0075] 도 2에는 유기 발광층(121)이 개구(C8)의 바닥에 위치하는 것으로 도시되어 있으나 이는 설명의 편의를 위한 것이며 본 발명은 이에 한정되지 않는다. 유기 발광층(121)은 개구(C9)의 바닥뿐 아니라 제3 절연층(19)에 형성된 개구(C5)의 식각면을 따라 제4 절연층(20)의 상면까지 연장되어 형성될 수 있다.
- [0076] 유기 발광층(121) 상에는 공통 전극으로 대향 전극(122)이 구비된다. 본 실시예에 따른 유기 발광 표시 장치(1)의 경우, 화소 전극(120)은 애노드로 사용되고, 대향 전극(122)은 캐소드로 사용된다. 물론 전극의 극성은

반대로 적용될 수 있음은 물론이다.

- [0077] 대향 전극(122)은 반사 물질을 포함하는 반사 전극으로 구성될 수 있다. 이때 상기 대향 전극(121)은 Al, Mg, Li, Ca, LiF/Ca, 및 LiF/Al에서 선택된 하나 이상의 재료를 포함할 수 있다. 대향 전극(122)이 반사 전극으로 구비됨으로써, 유기 발광층(121)에서 방출된 빛은 대향 전극(121)에 반사되어 반투과 금속인 화소 전극(120)을 투과하여 기관(10) 측으로 방출된다.
- [0078] 본 발명이 적용되는 유기 발광 표시 장치(1)는 유기 발광층(121)에서 방출된 광이 기관(10) 측으로 방출되어 기관(10)으로 화상이 구현되는 배면 발광형 표시 장치이다. 따라서, 대향 전극(122)은 반사 전극으로 구성된다.
- [0079] 커패시터 영역(CAP1)에는 기관(10) 및 버퍼층(11) 상에, 활성층(212)과 동일층에 배치된 제1 전극(312)과, 게이트 전극(215)과 동일층에 배치된 제2 전극(314)과, 소스 전극(217a) 및 드레인 전극(217b)과 동일층에 배치된 제3 전극(317)과, 제2 콘택층(118)과 동일층에 배치된 제3 전극 상부층(318)을 구비한 커패시터가 배치된다.
- [0080] 커패시터의 제1 전극(312)은 활성층(212)의 소스 영역(212a) 및 드레인 영역(212b)과 같이 이온 불순물이 도핑된 반도체로 형성될 수 있다.
- [0081] 커패시터의 제2 전극(314)은 비록 게이트 전극(215)과 동일하게 제1 절연층(13) 상에 위치하지만 그 재료는 상이하다. 제2 전극(314)의 재료는 투명 도전성 산화물을 포함할 수 있다. 제2 전극(314)을 통하여 1 전극(312)에 이온 불순물이 도핑된 반도체를 형성함으로써 커패시터를 MIM(Metal-insulator-Metal) 구조로 형성할 수 있다.
- [0082] 커패시터의 제3 전극(317)은 소스 전극(217a) 및 드레인 전극(217b)과 동일한 재료로 형성될 수 있다. 전술한 바와 마찬가지로 제3 전극(317)은 유기막인 제3 절연층(19)로 덮인 상태로 있기 때문에, 은(Ag)을 포함하는 화소 전극(120)을 에칭하는 동안 제3 전극(317)이 은(Ag) 이온이 포함된 에천트에 노출되지 않는다. 따라서, 은(Ag)의 재식출에 의한 파티클성 불량을 방지할 수 있다. 또한 제1 전극 및 제2 전극과 함께 커패시터를 병렬 연결함으로써 커패시터의 면적 증가 없이 유기 발광 표시 장치의 정전 용량을 증가시킬 수 있다. 따라서, 증가된 정전 용량만큼 커패시터의 면적을 줄일 수 있으므로 개구율을 증가시킬 수 있다.
- [0083] 또한, 커패시터의 제3 전극 상부층(318)은 인듐틴옥사이드(indium tin oxide: ITO), 인듐징크옥사이드(indium zinc oxide: IZO), 징크옥사이드(zinc oxide: ZnO), 인듐옥사이드(indium oxide: In₂O₃), 인듐갈륨옥사이드(indium gallium oxide: IGO), 및 알루미늄징크옥사이드(aluminum zinc oxide: AZO)를 포함하는 그룹에서 선택된 적어도 하나 이상을 포하는 투명 도전성 산화물로 형성될 수 있다. 상술한 바와 같이 제3 전극 상부층(318)은 제3 전극(317) 형성 시 동일한 마스크로 패터닝되어 마스크 수를 저감할 수 있다.
- [0084] 표시 영역(DA)의 외곽에는 외장 드라이버의 접속 단자인 제1 패드층(417)이 배치되는 패드 영역(PAD1)이 위치한다.
- [0085] 제1 패드층(417)은 전술한 소스 전극(217a) 및 드레인 전극(217b)과 마찬가지로 전자 이동도가 다른 복수의 금속층을 포함할 수 있다. 예를 들어, 제1 패드층(417)은 알루미늄(Al), 백금(Pt), 팔라듐(Pd), 은(Ag), 마그네슘(Mg), 금(Au), 니켈(Ni), 네오디뮴(Nd), 이리듐(Ir), 크롬(Cr), 리튬(Li), 칼슘(Ca), 몰리브덴(Mo), 티타늄(Ti), 텅스텐(W), 구리(Cu) 가운데 선택된 하나 이상의 금속이 다층으로 형성될 수 있다.
- [0086] 제2 패드층(418)은 인듐틴옥사이드(indium tin oxide: ITO), 인듐징크옥사이드(indium zinc oxide: IZO), 징크옥사이드(zinc oxide: ZnO), 인듐옥사이드(indium oxide: In₂O₃), 인듐갈륨옥사이드(indium gallium oxide: IGO), 및 알루미늄징크옥사이드(aluminum zinc oxide: AZO)를 포함하는 그룹에서 선택된 적어도 하나 이상을 포하는 투명 도전성 산화물로 형성될 수 있다. 제1 패드층(417)이 수분과 산소에 노출되는 것을 방지하여 패드의 신뢰성 저하를 방지할 수 있다.
- [0087] 전술한 바와 같이, 제1 패드층(417)은 제3 절연층(19)에 형성된 콘택홀(C8)에 의해 노출된 영역에 위치하지만, 제1 패드층(417) 상부에 보호층인 제2 패드층(418)이 형성되어 있기 때문에, 화소 전극(120)을 에칭하는 동안 제1 패드층(417)이 에천트에 노출되지 않는다.
- [0088] 더욱이 수분이나 산소 등 외부 환경에 민감한 제1 패드층(417)의 단부가 제3 절연층(19)에 의해 덮여있기 때문에, 화소 전극(120)을 에칭하는 동안 제1 패드층(417)의 단부도 에천트에 노출되지 않는다.
- [0089] 한편 제1 패드층(417) 상부에 보호층인 제2 패드층(418)을 형성하므로 화소 전극(120)의 에칭 공정 중 제1 패드층(417)은 에천트에 노출되지 않지만, 제2 패드층(418)은 에천트에 노출될 수 있다. 보다 상세히, 제2 패드층(418)이 인듐징크옥사이드(indium zinc oxide: IZO), 징크옥사이드(zinc oxide: ZnO), 인듐옥사이드(indium

oxide: In₂O₃), 인듐갈륨옥사이드(indium gallium oxide: IGO), 및 알루미늄징크옥사이드(aluminum zinc oxide: AZO)의 그룹에서 선택된 하나 이상의 투명 도전성 산화물을 포함하는 경우, 에천트와 제2 패드층(418)이 반응할 수 있다.

[0090] 에천트와 제2 패드층(418)이 반응하면 제1 패드층(417)의 보호층 역할을 하는 제2 패드층(418)이 손상되므로, 상술한 바와 같이 제1 패드층(417)이 노출되어 은(Ag)이 재식출되는 암점 불량률의 원인이 될 수 있다. 따라서, 제2 패드층(418)이 에천트와 반응하지 않도록 화소 전극(120)을 에칭하는 동안 제2 패드층(418)을 보호할 필요가 있다.

[0091] 본 발명의 일 실시예에서는, 제3 절연층(19)을 패터닝할 때 하프톤 마스크를 이용하여 패드 영역(PAD1)에는 일정 두께의 제3 절연층의 잔막이 형성되도록 패터닝하므로, 제2 패드층(418)이 화소 전극(120)의 에칭 시 노출되지 않는다. 따라서, 은(Ag) 입자의 반응성을 제어함으로써 은(Ag) 입자에 의한 암점 불량 발생을 현저히 개선할 수 있다. 이때, 제2 패드층(418) 보호를 위해 패드 영역(PAD1)에 위치하는 제3 절연막(19)의 잔막의 두께는 3000Å 내지 10000Å 으로 형성할 수 있다.

[0092] 따라서, 은(Ag)의 재식출에 의한 파티클성 불량률 방지할 수 있고 패드 전극의 신뢰성 저하를 방지할 수 있다.

[0093] 한편, 도 2에는 도시되어 있지 않으나, 본 실시예에 따른 유기 발광 표시 장치(1)는 픽셀 영역(PXL1), 커패시터 영역(CAP1), 및 박막 트랜지스터 영역(TFT1)을 포함하는 표시 영역을 봉지하는 봉지 부재(미도시)를 더 포함할 수 있다. 봉지 부재는 글라스재를 포함하는 기관, 금속 필름, 또는 유기 절연막 및 무기 절연막이 교번하여 배치된 봉지 박막 등으로 형성될 수 있다.

[0094] 이하, 도 3a 내지 3i를 참조하여 본 실시예에 따른 유기 발광 표시 장치(1)의 제조 방법을 설명한다.

[0095] 도 3a는 본 실시예에 따른 유기 발광 표시 장치(1)의 제1 마스크 공정을 개략적으로 도시한 단면도이다.

[0096] 도 3a를 참조하면, 기관(10) 상에 버퍼층(11)을 형성하고, 버퍼층(11) 상에 반도체층(미도시)을 형성한 후, 반도체층(미도시)을 패터닝하여 박막 트랜지스터의 활성층(212)과 커패시터의 제1 전극(312)을 형성한다.

[0097] 상기 도면에는 도시되어 있지 않지만, 반도체층(미도시) 상에 포토레지스트 물질(미도시)이 도포된 후, 제1 포토마스크(미도시)를 이용한 포토리소그래피 공정에 의해 반도체층(미도시)을 패터닝하여, 전술한 활성층(212)과 제1 전극(312)이 형성된다. 포토리소그래피에 의한 제1 마스크 공정은 제1 포토마스크(미도시)에 노광 장치(미도시)로 노광 후, 현상(developing), 식각(etching), 및 스트립핑(stripping) 또는 에싱(ashing) 등과 같은 일련의 공정을 거쳐 진행된다.

[0098] 반도체층(미도시)은 비정질 실리콘(amorphous silicon) 또는 결정질 실리콘(poly silicon)으로 구비될 수 있다. 이때, 결정질 실리콘은 비정질 실리콘을 결정화하여 형성될 수도 있다. 비정질 실리콘을 결정화하는 방법은 RTA(rapid thermal annealing)법, SPC(solid phase crystallization)법, ELA(excimer laser annealing)법, MIC(metal induced crystallization)법, MILC(metal induced lateral crystallization)법, SLS(sequential lateral solidification)법 등 다양한 방법에 의해 결정화될 수 있다. 한편, 반도체층(미도시)은 비정질 실리콘 또는 결정질 실리콘에만 한정되지는 않으며, 산화물 반도체를 포함할 수 있다.

[0099] 도 3b는 본 실시예에 따른 유기 발광 표시 장치(1)의 제2 마스크 공정을 개략적으로 도시한 단면도이다.

[0100] 도 3a의 제1 마스크 공정의 결과물 상에 제1 절연층(13)을 형성하고, 제1 절연층(13) 상에 투명도전성 산화물층(미도시)을 형성한 후 이를 패터닝한다.

[0101] 투명 도전성 산화물층(미도시)은 인듐틴옥사이드(indium tin oxide: ITO), 인듐징크옥사이드(indium zinc oxide: IZO), 징크옥사이드(zinc oxide: ZnO), 인듐옥사이드(indium oxide: In₂O₃), 인듐갈륨옥사이드(indium gallium oxide: IGO), 및 알루미늄징크옥사이드(aluminum zinc oxide: AZO)를 포함하는 그룹에서 선택된 적어도 하나 이상을 포함할 수 있다.

[0102] 패터닝 결과, 제1 절연층(13) 상에 화소 전극 콘택부의 제3 콘택층(114)과 커패시터의 제2 전극(314)이 형성된다.

[0103] 도 3c는 본 실시예에 따른 유기 발광 표시 장치(1)의 제3 마스크 공정을 개략적으로 도시한 단면도이다.

[0104] 도 3b의 제2 마스크 공정의 결과물 상에 제1 금속층(미도시)을 적층한 후 이를 패터닝한다. 이때, 제1 금속층(미도시)은 전술한 바와 같이, 알루미늄(Al), 백금(Pt), 팔라듐(Pd), 은(Ag), 마그네슘(Mg), 금(Au), 니켈

(Ni), 네오디뮴(Nd), 이리듐(Ir), 크롬(Cr), 니켈(Li), 칼슘(Ca), 몰리브덴(Mo), 타이타늄(Ti), 텅스텐(W), 구리(Cu) 가운데 선택된 하나 이상의 금속으로 단층 또는 다층으로 형성될 수 있다.

[0105] 패터닝 결과, 제1 절연층(13) 상에 게이트 전극(215) 및 상기 제3 콘택층(114)을 덮는 게이트 금속층(115)이 형성된다.

[0106] 상기와 같은 구조물 위에 이온 불순물이 도핑 된다. 이온 불순물은 B 또는 P 이온을 도핑할 수 있는데, 1×10^{15} atoms/cm² 이상의 농도로 박막 트랜지스터의 활성층(212) 및 커패시터의 제1 전극(312)을 타겟으로 하여 도핑한다.

[0107] 게이트 전극(215)을 셀프-얼라인(self-align) 마스크로 사용하여 활성층(212)에 이온불순물을 도핑함으로써 활성층(212)은 이온불순물이 도핑된 소스 영역(212a) 및 드레인 영역(212b)과, 그 사이에 채널 영역(212c)을 구비하게 된다. 이때, 커패시터의 제1 전극(312)도 이온 불순물로 도핑되어 MIM CAP을 형성하는 전극이 된다.

[0108] 따라서, 1회의 도핑 공정으로 활성층(212) 뿐만 아니라, 커패시터의 제1 전극(312)도 동시에 도핑함으로써 도핑 공정의 감소에 대한 제조 비용을 감소시킬 수 있다.

[0109] 도 3d는 본 실시예에 따른 유기 발광 표시 장치(1)의 제4 마스크 공정의 결과를 개략적으로 도시한 단면도이다.

[0110] 도 3d를 참조하면, 도 3c의 제3 마스크 공정의 결과물 상에 제2 절연층(16)을 형성하고, 제2 절연층(16)을 패터닝하여 활성층(212)의 소스 영역(212a) 및 드레인 영역(212b)을 노출시키는 개구(C3, C4)와, 후술할 화소 전극(120)이 배치될 영역으로 활성층(212)의 측면으로 이격된 영역에 개구(C1), 및 게이트 금속층(115)을 노출시키는 개구(C2)를 형성한다.

[0111] 도 3e는 본 실시예에 따른 유기 발광 표시 장치(1)의 제5 마스크 공정의 결과를 개략적으로 도시한 단면도이다.

[0112] 도 3e를 참조하면, 도 3d의 제4 마스크 공정의 결과물 상에 제2 금속층(미도시) 및 투명 도전성 산화물층(미도시)을 연속적으로 형성하고, 제2 금속층(미도시) 및 투명 도전체층(미도시)을 하나의 마스크를 이용하여 패터닝한다. 패터닝된 제2 금속층(미도시)은 소스 전극(217a)과 드레인 전극(217b), 화소 전극 콘택부의 제1 콘택층(117), 커패시터의 제3 전극(317), 및 패드 전극의 제1 패드층(417)을 동시에 형성한다. 또한, 투명 도전성 산화물층(미도시)은 제2 콘택층(118), 소스 전극 상부층(218a), 드레인 전극 상부층(218b), 커패시터의 제3 전극 상부층(318), 및 패드 전극의 제2 패드층(418)을 형성한다.

[0113] 본 발명의 일 실시예에 따르면, 제5 마스크 공정에서 제2 금속층(미도시) 및 투명 도전체층(미도시)을 연속 증착한 후 하나의 마스크를 사용하여 패터닝함으로써, 에천트로부터 제1 콘택층(117) 및 제1 패드층(417)을 보호하면서 마스크의 수를 감소시킬 수 있다.

[0114] 제2 금속층(미도시)은 전자 이동도가 다른 이종의 금속층이 2층 이상 형성된 것일 수 있다. 예를 들어, 알루미늄(Al), 백금(Pt), 팔라듐(Pd), 은(Ag), 마그네슘(Mg), 금(Au), 니켈(Ni), 네오디뮴(Nd), 이리듐(Ir), 크롬(Cr), 니켈(Li), 칼슘(Ca), 몰리브덴(Mo), 티타늄(Ti), 텅스텐(W), 구리(Cu) 및 이들의 합금 가운데 선택된 금속층이 2층 이상 형성된 것일 수 있다.

[0115] 제2 금속층(미도시)의 구성을 예시적으로 나타내기 위하여 제1 패드층(417)의 구성을 상세히 도시하였다. 예를 들어, 본 실시예의 제2 금속층(미도시)은 몰리브덴(Mo)을 포함하는 제1 층(417a), 알루미늄(Al)을 포함하는 제2 층(417b), 및 몰리브덴(Mo)을 포함하는 제3 층(417c)으로 형성될 수 있다.

[0116] 알루미늄(Al)을 포함하는 제2 층(417b)은 저항이 작고 전기적 특성이 우수한 금속층이고, 제2 층(417b)의 하부에 위치한 몰리브덴(Mo)을 포함하는 제1 층(417a)은 제2 절연층(16) 간의 접착력을 강화하고, 제2 층(417b)의 상부에 위치한 몰리브덴(Mo)을 포함하는 제3 층(417c)은 제2 층(417b)에 포함된 알루미늄의 힐락(heel lock) 방지, 산화 방지, 및 확산을 방지하는 배리어층으로서 기능할 수 있다.

[0117] 투명 도전성 산화물층(미도시)로 인듐틴옥사이드(indium tin oxide: ITO), 인듐징크옥사이드(indium zinc oxide: IZO), 징크옥사이드(zinc oxide: ZnO), 인듐옥사이드(indium oxide: In2O3), 인듐갈륨옥사이드(indium gallium oxide: IGO), 및 알루미늄징크옥사이드(aluminum zinc oxide: AZO)를 포함하는 그룹에서 선택된 적어도 하나 이상을 사용할 수 있다. 투명 도전성 산화물층을 패터닝하여 형성된 제2 패드층(417)은 제1 패드층(417)의 상면을 에천트로부터 보호하는 역할을 수행할 수 있다.

[0118] 한편, 상기 도면에는 상세히 도시하지 않았으나 제5 마스크 공정에서 제2 금속층(미도시)을 패터닝하여 데이터 배선을 함께 형성할 수 있다.

- [0119] 도 3f는 본 실시예에 따른 유기 발광 표시 장치(1)의 제6 마스크 공정의 결과를 개략적으로 도시한 단면도이다.
- [0120] 도 3f를 참조하면, 도 3f의 제6 마스크 공정의 결과물 상에 제3 절연층(19)을 형성하고, 제3 절연층(19)을 패터닝하여 제3 콘택층(114)의 상부를 노출시키는 콘택홀(C6), 화소 전극 콘택부의 제2 콘택층(118)의 상부를 노출시키는 콘택홀(C7), 제2 패드층(418)의 상부에 형성되는 하프홀(C8), 및 후술할 화소 전극(120)이 배치될 픽셀 영역(PXL1)에 개구(C5)를 형성한다.
- [0121] 제3 절연층(19)은 소스 전극(217a)과 드레인 전극(217b)을 완전히 감싸도록 형성되어, 후술할 은(Ag)을 포함하는 화소 전극(120)의 에칭 시 전위차가 다른 이중 배선이 은 이온이 용해된 에천트에 접촉되는 것을 차단한다.
- [0122] 이러한 제3 절연층(19)은 유기 절연막으로 형성하여 평탄화막으로도 기능할 수 있다. 유기 절연막으로는 일반 범용고분자(PMMA, PS), phenol그룹을 갖는 고분자 유도체, 아크릴계 고분자, 이미드계 고분자, 아릴에테르계 고분자, 아마이드계 고분자, 불소계고분자, p-자일렌계 고분자, 비닐알콜계 고분자 및 이들의 블렌드 등이 사용될 수 있다.
- [0123] 제3 절연층(19)에 형성된 개구(C5)와 제2 절연층(16)에 형성된 개구(C1)는 중첩되도록 형성하되, 제3 절연층(19)에 형성된 개구(C5)는 제2 절연층(16)에 형성된 개구(C1)는 보다 작게 형성한다.
- [0124] 한편, 본 발명의 일 실시예에 따르면 도 3f로 예시되는 제6 마스크 공정은 하프톤 마스크를 이용한 공정일 수 있다. 하프톤 마스크를 사용하는 경우, 패터닝되는 층(layer)의 패터닝 두께를 조절할 수 있다. 도 3f의 공정 결과를 참고하면, 제3 절연막(19)이 완전히 패터닝되지 않고 일정 두께의 잔막이 제2 패드층(418) 위에 잔존할 수 있다. 보다 상세히, 하프톤 마스크는 제3 절연층(19)을 패터닝하여 하프홀(C8')을 생성하되, 제2 패드층(418)은 노출시키지 않는다.
- [0125] 하프 홀(C8')에 구비된 제3 절연층(19)의 잔막은 화소 전극(120)을 패터닝하는 과정에서도 제2 패드층(418)이 에천트에 노출되지 보호하는 역할을 한다. 본 발명은 도 3의 제3 절연층(19)의 잔막을 형성하기 위해, 하프톤 마스크를 이용하며, 개구(C5, C6, C7)는 하프톤 마스크의 광투과부에 대응하는 영역이고, 하프홀(C8')은 하프톤 마스크의 반투과부에 해당하는 영역일 수 있다.
- [0126] 도 3g 및 도 3h는 본 실시예에 따른 유기 발광 표시 장치(1)의 제7 마스크 공정의 결과를 개략적으로 도시한 단면도이다.
- [0127] 도 3g를 참조하면, 도 3f의 제7 마스크 공정의 결과물 상에 반투과 금속층(미도시)을 형성하고, 반투과 금속층(미도시)을 패터닝하기 위해 포토 레지스트 물질(미도시)을 균일하게 도포한다. 포토레지스트 물질은 감광성 고분자로서, 광에 반응하는 물질을 포함한다. 포토레지스트 물질은 용제(solvent), 탄화수소 고분자(polymer) 및 감응제(PAC)를 포함할 수 있다.
- [0128] 여기서 포토레지스트 물질은 크게 두가지 타입으로 구분할 수 있는데, 빛을 받은 부분이 굳어지고 다른 부분이 현상되는 것을 네가티브(Negative) 타입이라 하고, 빛을 받은 부분이 녹아내리는 것을 포지티브(Positive) 타입이라 한다. 포토레지스트 물질은 도포한 후, 제 7마스크를 사용한 마스크 공정에 의해 스테퍼(stapper)와 같은 노광 장비로 포토레지스트 물질을 노광시킨 후, 포지티브(positive) 포토레지스트의 경우 감광된 포토레지스트를 현상(developing)하여 제 7마스크의 개구부가 아닌 부분에 따른 패턴을 가진 포토레지스트층(60)을 형성한다. 만약, 네가티브(negative) 포토레지스트의 경우 감광된 포토레지스트를 현상(developing)하여 제 7마스크의 개구부에 따른 패턴을 가진 포토레지스트층(60)을 형성한다. 여기서 제7 마스크는 화소 전극(120)을 형성하기 위한 것이므로, 포토레지스트층(60)은 적어도 화소 전극(120)이 형성될 자리에만 남아있게 된다. 즉, 포토 레지스트층(60)는 픽셀 영역(PXL1)의 개구(C5) 및 화소 전극 콘택부(PECNT1)의 개구(C6, C7)를 덮는 영역까지 존재할 수 있다.
- [0129] 다음으로, 잔존하는 포토레지스트층(60)을 마스크로 하여 반투과 금속층(미도시)을 식각함으로써, 화소 전극(120)을 형성한다. 화소 전극(120)을 에칭할 때 생성되는 에천트로 인해 도 3g의 과정에서 노출된 물질은 영향을 받을 수 있다. 따라서, 본 발명의 일 실시예에서는 제2 패드층(418)이 에천트에 노출되는 일이 없도록 제6 마스크 시 하프톤 마스크를 이용하여 제3 절연층(19)의 잔막을 패드 영역(PAD1)에 형성하였다.
- [0130] 다음으로, 도 3h와 같이 화소 전극(120) 상부의 포토 레지스트층(60)을 제거하면서 패드 영역(PAD1)에 남아있는 제3 절연층(16)의 일부도 함께 제거하여 제2 패드층(418)을 노출시킨다.
- [0131] 본 발명의 일 실시 예에 의하면, 포토레지스트층(60)을 마스크로 하여 식각을 수행한 후, 애싱(Ashing) 및 스트리핑(stripping)을 통해 포토레지스트층(60)을 제거한다. 이때, 애싱 공정을 통해 제2 패드층(418) 상부의 제3

절연층(19)의 잔막도 함께 제거될 수 있다. 애싱 및 스트리핑 공정이란 박리공정이라고도 불리며, 포토공정에서 패턴 형성을 위해 코팅된 포토레지스트(PR·Photoresist)를 식각한 후 잔존 포토레지스트를 벗겨내는 공정이다. 예를 들어, 애싱 공정은 O_2 가스를 이용하는 산소 플라즈마를 사용하여 잔존하는 포토레지스트층(60)을 제거할 수 있다. 포토레지스트는 기본적으로 탄화수소 폴리머를 포함하기 때문에 산소 원자는 포토레지스트와 재빨리 반응하여 휘발성의 일산화탄소(CO), 이산화탄소(CO_2), 및 물(H_2O)을 생성하여 쉽게 제거될 수 있다. 한편 스트리핑 공정은 황산(H_2SO_4) 및 과산화수소(H_2O_2)를 이용하여 포토레지스트층(60)을 제거하는 것이다.

[0132] 제7 마스크 공정의 결과, 화소 전극(120)은 화소 전극 콘택부(PEDOT1)를 통해 구동 트랜지스터와 접속하고, 제3 절연층(19)에 형성된 개구(C5, C6, C7)에 배치된다. 또한, 제2 패드층(418)이 노출된다.

[0133] 화소 전극(120)은 반투과 금속층(120b)을 포함하여 형성된다. 또한, 화소 전극(120)은 반투과 금속층(120b)의 상부 및 하부에 각각 형성되어 반투과 금속층(120b)을 보호하는 투명 도전성 산화물을 포함하는 층(120a, 120c)을 더 포함할 수 있다.

[0134] 반투과 금속층(120b)은 은(Ag) 또는 은 합금으로 형성될 수 있다. 투명 도전성 산화물을 포함하는 층(120a, 120c)은 인듐틴옥사이드(indium tin oxide: ITO), 인듐징크옥사이드(indium zinc oxide: IZO), 징크옥사이드(zinc oxide: ZnO), 인듐옥사이드(indium oxide: In₂O₃), 인듐갈륨옥사이드(indium gallium oxide: IGO), 및 알루미늄징크옥사이드(aluminum zinc oxide: AZO)를 포함하는 그룹에서 선택된 적어도 하나 이상을 포함할 수 있다. 반투과 금속층(120b)은 후술할 반사 전극인 대향 전극(122)과 함께 마이크로 캐비티(micro-cavity) 구조를 형성함으로써 유기 발광 표시 장치(1)의 광 효율을 향상시킬 수 있다.

[0135] 은(Ag)과 같이 환원성이 강한 금속은, 화소 전극(120)의 패턴링을 위한 에칭 공정 중, 전자를 공급받게 되면 에천트에서 이온 상태로 존재하던 은(Ag) 이온이 다시 은(Ag)으로 석출되는 문제가 발생할 수 있다. 만약, 은(Ag)을 포함하는 화소 전극(120)을 에칭하는 공정에서, 소스 전극(217a)이나 드레인 전극(217b), 화소 전극 콘택부의 제1 콘택층(117), 제1 패드층(417), 또는 이들과 동일 재료로 형성되는 데이터 배선(미도시)이 에천트에 노출되었다면, 환원성이 강한 은(Ag) 이온은 이들 금속 재료로부터 전자를 전달받아 은(Ag)으로 재석출 되었을 것이다.

[0136] 그러나, 본 실시예에서 소스 전극(217a)이나 드레인 전극(217b)은 화소 전극(120)을 패턴링하는 제7 마스크 공정 전에 이미 패턴링 되어 유기막인 제3 절연층(19)로 덮인 상태로 있기 때문에, 은(Ag)을 포함하는 화소 전극(120)을 에칭하는 동안 소스 전극(217a)이나 드레인 전극(217b)이 은(Ag) 이온이 포함된 에천트에 노출되지 않는다. 따라서, 은(Ag)의 재석출에 의한 파티클성 불량을 방지할 수 있다.

[0137] 또한, 본 실시예에서 화소 전극 콘택부의 제1 콘택층(117), 및 제1 패드층(417)은 각각 제3 절연층(19)에 형성된 콘택홀(C7), 및 콘택홀(C8)에 노출된 영역에 위치하지만, 화소 전극 콘택부의 제1 콘택층(117), 및 제1 패드층(417) 상부에 각각 보호층인 화소 전극 콘택부의 제2 콘택층(118), 및 제2 패드층(418)을 형성하였기 때문에 화소 전극(120)을 에칭하는 동안 화소 전극 콘택부의 제1 콘택층(117)과 제1 패드층(417)은 에천트에 노출되지 않는다. 따라서, 은(Ag)의 재석출에 의한 파티클성 불량을 방지할 수 있다.

[0138] 또한, 본 발명의 실시예에서 패드 영역(PAD1)의 제2 패드층(418)을 보호하기 위해 하프톤 마스크를 이용하여 제3 절연층(19)의 잔막을 형성하므로, 화소 전극(120)의 패턴링 공정 동안 제2 패드층(418)은 에천트에 노출되지 않아 파티클성 불량을 방지할 수 있다.

[0139] 도 3i는 본 실시예에 따른 유기 발광 표시 장치(1)의 제8 마스크 공정의 결과를 개략적으로 도시한 단면도이다.

[0140] 도 3i를 참조하면, 도 3h의 제8 마스크 공정의 결과물 상에 제4 절연층(20)을 형성한 후, 화소 전극(120) 상부를 노출시키는 개구(C9)를 형성하는 제9 마스크 공정을 실시한다.

[0141] 제4 절연층(20)은 화소 정의막(pixel define layer) 역할을 하는 것으로, 예를 들어, 일반 범용고분자(PMMA, PS), phenol그룹을 갖는 고분자 유도체, 아크릴계 고분자, 이미드계 고분자, 아릴에테르계 고분자, 아마이드계 고분자, 불소계고분자, p-자일렌계 고분자, 비닐알콜계 고분자 및 이들의 블렌드 등을 포함하는 유기 절연막으로 형성될 수 있다.

[0142] 도 3i의 제8 마스크 공정의 결과물 상에 유기 발광층(121, 도 2 참조)을 포함하는 중간층(미도시)을 형성하고, 대향 전극(122, 도 2참조)을 형성한다.

[0143] 상술한 본 발명의 제1 실시예에 따른 유기 발광 표시 장치와 그 제조 방법에 따르면, 화소 전극(120)을 반투과

금속층(120b)으로 형성함으로써 마이크로 캐비티(micro-cavity)에 의한 유기 발광 표시 장치(1)의 광 효율을 향상시킬 수 있다.

[0144] 또한, 소스 전극(217a)이나 드레인 전극(217b)을 유기막인 제3 절연층(19)으로 덮는 구조로서, 소스 전극(217a)이나 드레인 전극(217b)이 은(Ag) 이온이 포함된 에천트에 노출되지 않도록 함으로써, 은(Ag)의 재석출에 의한 파티클성 불량을 방지할 수 있다.

[0145] 또한, 화소 전극 콘택부의 제1 콘택층(117), 및 제1 패드층(417) 상부에 각각 보호층인 화소 전극 콘택부의 제2 콘택층(118), 및 제2 패드층(418)을 형성하여, 화소 전극(120)을 에칭하는 동안 화소 전극 콘택부의 제1 콘택층(117)과, 제1 패드층(417)이 에천트에 노출되지 않도록 함으로써, 은(Ag)의 재석출에 의한 파티클성 불량을 방지할 수 있다. 이때, 제1 콘택층(117), 및 제1 패드층(417)과 제2 콘택층(118), 및 제2 패드층(418)을 동시에 형성하여 마스크의 수를 줄일 수 있다.

[0146] 또한, 화소 전극(120)을 패터닝할 때 패드 영역(PAD1)의 제2 패드층(418) 상부에 하프톤 마스크를 이용하여 제3 절연층(19)의 잔막을 형성하여 에천트로부터 제2 패드층(418)을 보호할 수 있다. 제3 절연층(19)의 잔막의 두께는 3000Å 내지 10000Å 내외일 수 있다.

[0147] 이하, 도 4를 참조하여 본 발명의 비교예에 따른 유기 발광 표시 장치(2)를 설명한다.

[0148] 이하에서 동일한 참조 부호는 동일한 구성 요소를 가리킨다. 그리고, 전술한 본 발명의 제1 실시예에 따른 유기 발광 표시 장치(1)와의 차이점을 중심으로 설명한다.

[0149] 도 4를 참조하면, 기판(10) 상에 적어도 하나의 유기 발광층(121)이 구비된 픽셀 영역(PXL2), 적어도 하나의 박막 트랜지스터가 구비된 트랜지스터 영역(TFT2), 적어도 하나의 커패시터가 구비된 커패시터 영역(CAP2), 캐소드 콘택부(CECT2) 및 패드 영역(PAD2)이 구비된다.

[0150] 본 비교예에 따른 트랜지스터 영역(TFT2), 커패시터 영역(CAP2)은 투명 도전성 산화물을 포함하는 소스 전극 상부층(218a), 드레인 전극 상부층(218b), 및 제3 전극 상부층(318)을 구비하지 않는다. 본 비교예에 따르면, 제2 콘택층(118) 및 제2 패드층(418)을 형성하기 위한 별도의 마스크가 필요하다.

[0151] 화소 전극(120)은 은(Ag) 또는 은 합금을 포함하는 반투과 금속층(120b), 및 반투과 금속층(120b)의 하부 및 상부에 각각 형성되어 반투과 금속층(120b)을 보호하는 투명 도전성 산화물을 포함하는 층(120a, 120c)을 포함한다.

[0152] 이하, 도 5a 내지 5i를 참조하여 비교예에 따른 유기 발광 표시 장치(2)의 제조 방법을 설명한다.

[0153] 도 5a는 비교예에 따른 유기 발광 표시 장치(2)의 제1 마스크 공정을 개략적으로 도시한 단면도이다.

[0154] 기판(10) 상에 박막 트랜지스터의 활성층(212)과 커패시터의 제1 전극(312)을 형성된다.

[0155] 도 5b는 비교예에 따른 유기 발광 표시 장치(2)의 제2 마스크 공정을 개략적으로 도시한 단면도이다.

[0156] 제1 절연층(13) 상에 화소 전극 콘택부의 제3 콘택층(114)과 커패시터의 제2 전극(314)이 형성된다.

[0157] 도 5c는 비교예에 따른 유기 발광 표시 장치(2)의 제3 마스크 공정을 개략적으로 도시한 단면도이다.

[0158] 제1 절연층(13) 상에 게이트 전극(215) 및 상기 제3 콘택층(114)을 덮는 게이트 금속층(115)이 형성된다.

[0159] 도 5d는 비교예에 따른 유기 발광 표시 장치(2)의 제4 마스크 공정의 결과를 개략적으로 도시한 단면도이다.

[0160] 활성층(212)의 소스 영역(212a) 및 드레인 영역(212b)을 노출시키는 개구(C3, C4)와, 화소 전극(120)이 배치될 영역으로 활성층(212)의 측면으로 이격된 영역에 개구(C1)를 형성한다.

[0161] 도 5e는 비교예에 따른 유기 발광 표시 장치(2)의 제5 마스크 공정의 결과를 개략적으로 도시한 단면도이다.

[0162] 도 5e를 참조하면, 도 5d의 제4 마스크 공정의 결과물 상에 제2 금속층(미도시)을 형성하고, 제2 금속층(미도시)을 패터닝하여 소스 전극(217a)과 드레인 전극(217b), 화소 전극 콘택부의 제1 콘택층(117), 및 패드 전극의 제1 패드층(417)을 동시에 형성한다.

[0163] 제2 금속층(미도시)을 패터닝 하는 공정에서, 개구(C1)의 제1 절연층(13) 상에 형성되어 있던 게이트 금속층(115)을 식각하여 제거한다.

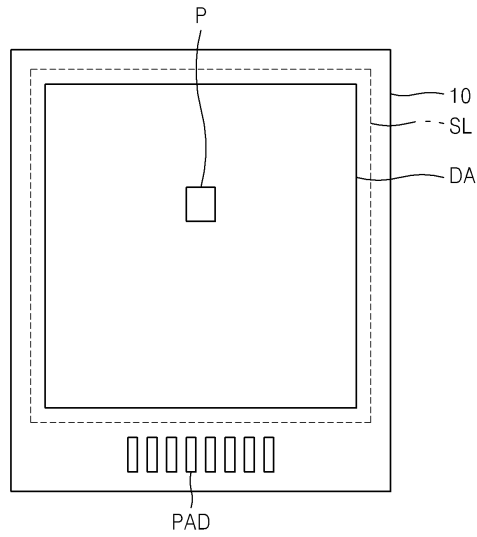
[0164] 도 5f는 비교예에 따른 유기 발광 표시 장치(2)의 제6 마스크 공정의 결과를 개략적으로 도시한 단면도이다.

[0178]

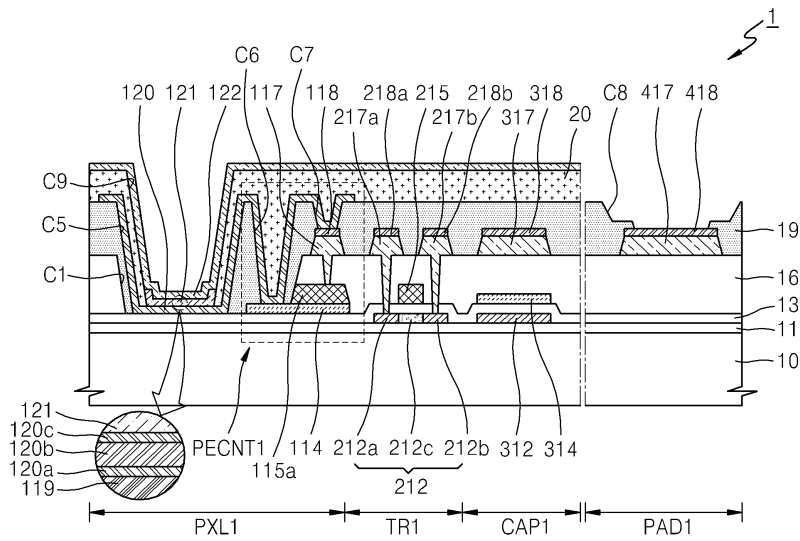
1: 유기 발광 표시 장치			
10: 기관		11: 버퍼층	
13: 제1 절연층		16: 제2 절연층	
19: 제3 절연층		20: 제4 절연층	
119: 투명 보호층		120: 화소 전극	121: 유기발광층
122: 대향 전극		212: 활성층	212a: 소스 영역
212b: 드레인 영역		212c: 채널 영역	215: 게이트 전극
217a: 소스 전극 상부층		217b: 드레인 전극 상부층	
218a: 소스 전극 상부층		218b: 드레인 전극 상부층	312: 제1 전극
314: 제2 전극		317: 제3 전극	
319: 제3 전극 상부층		417: 제1 패드층	418: 제2 패드층

도면

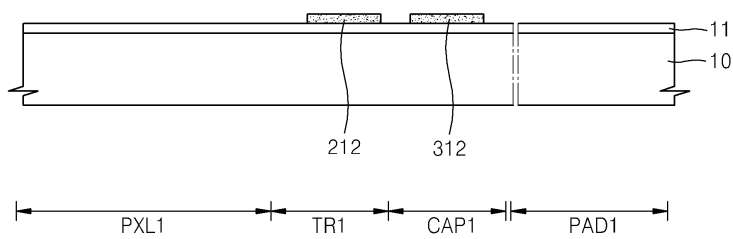
도면1



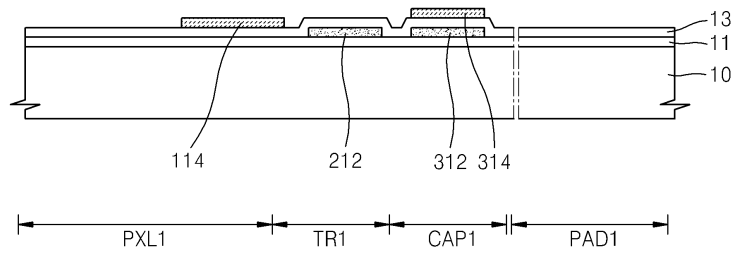
도면2



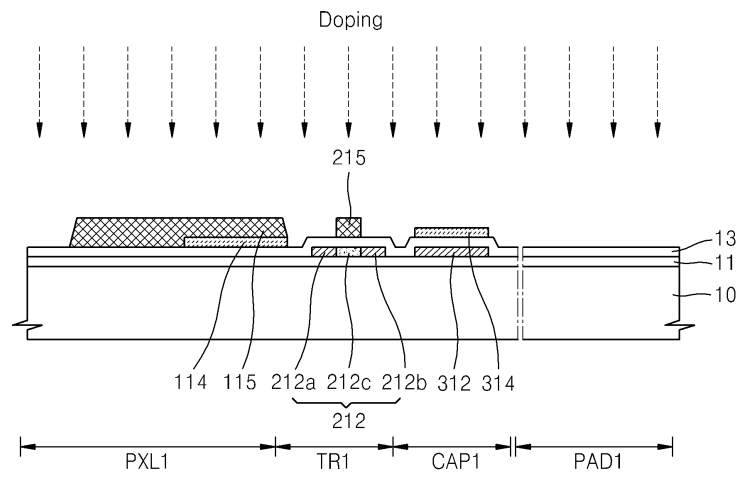
도면3a



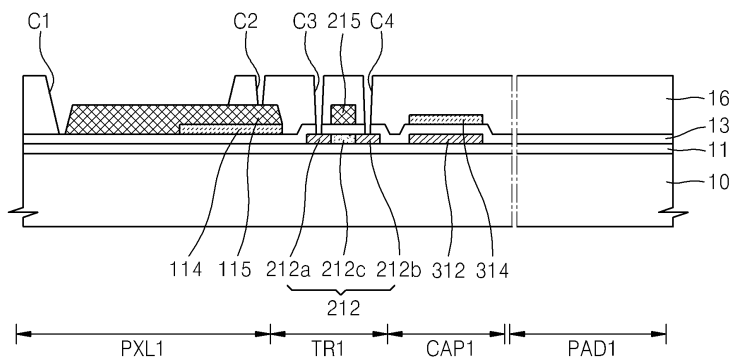
도면3b



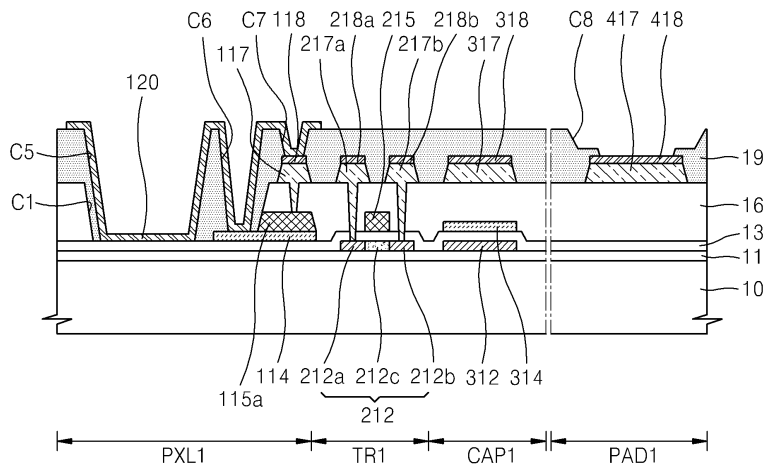
도면3c



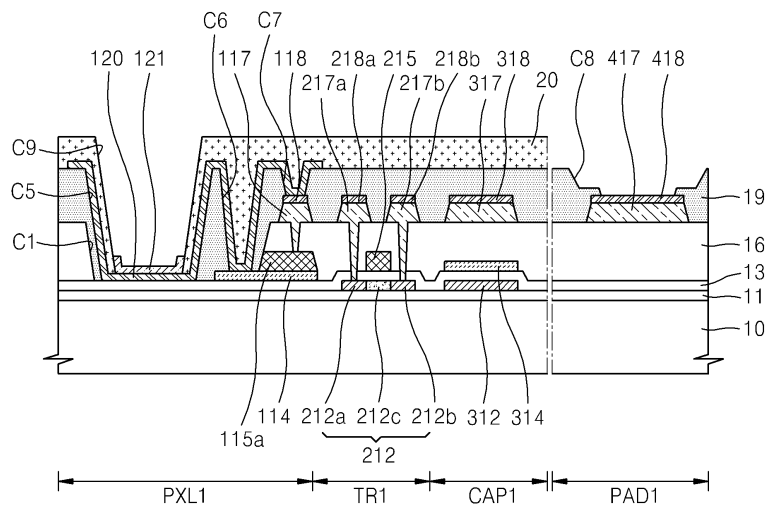
도면3d



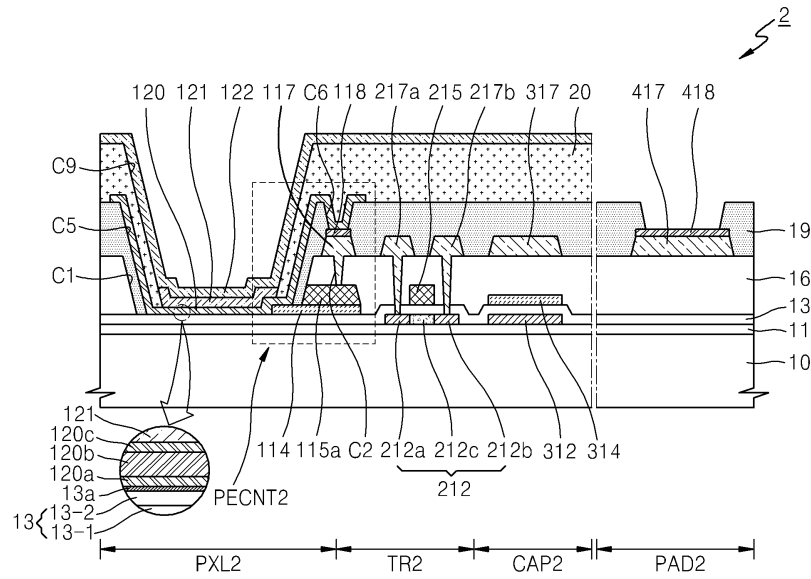
도면3h



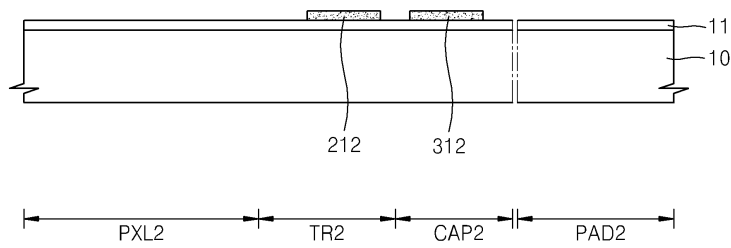
도면3i



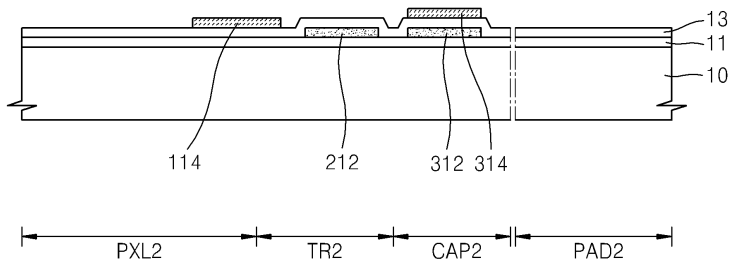
도면4



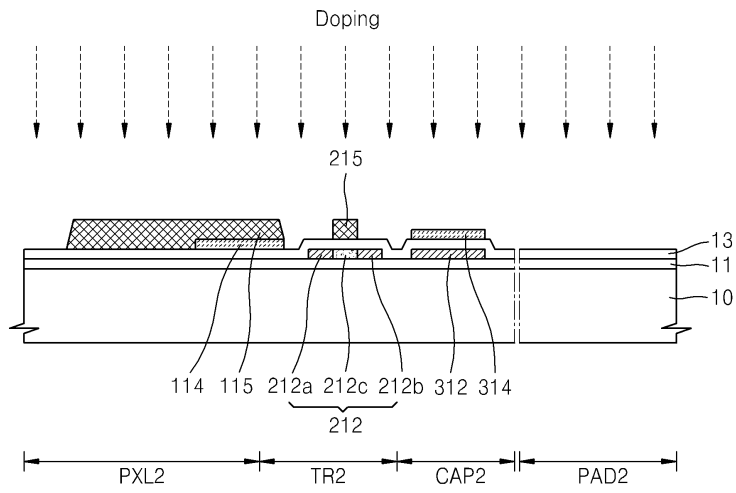
도면5a



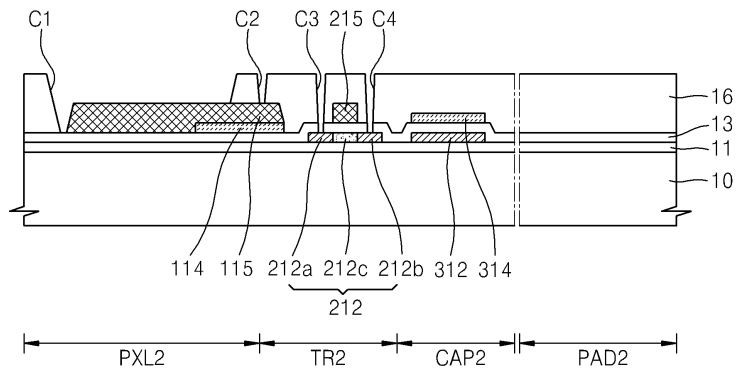
도면5b



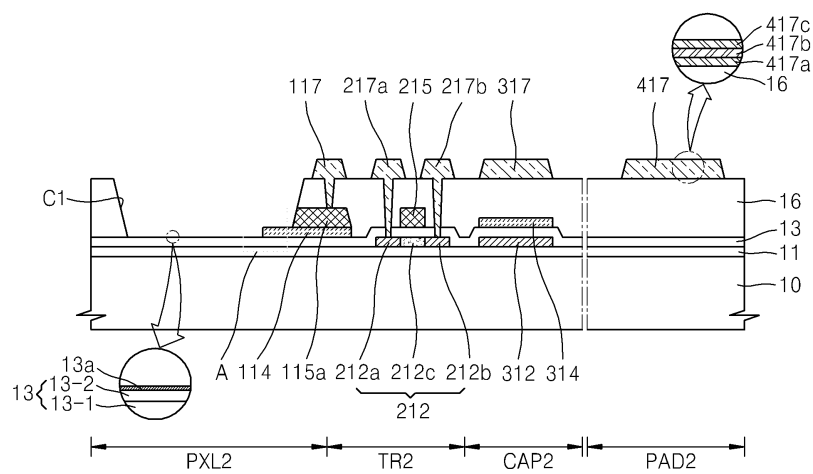
도면5c



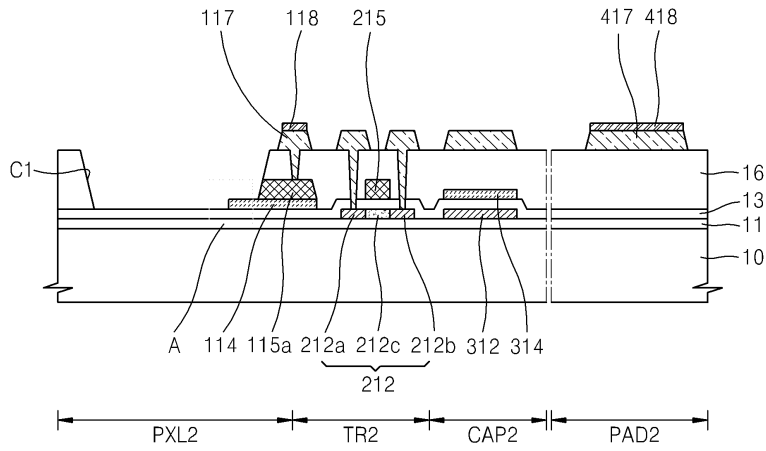
도면5d



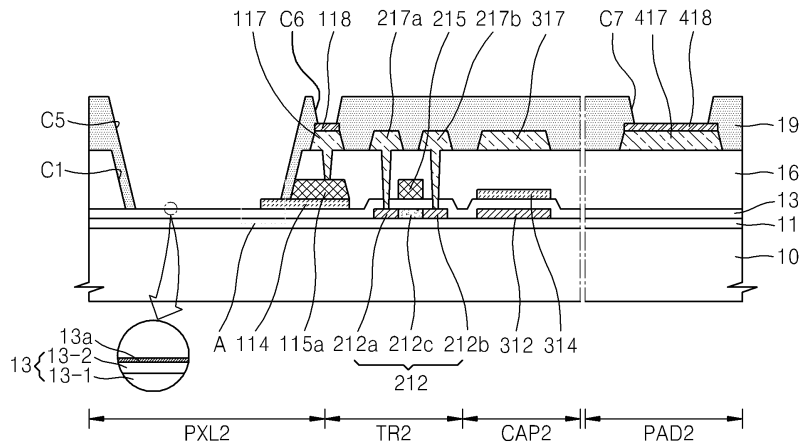
도면5e



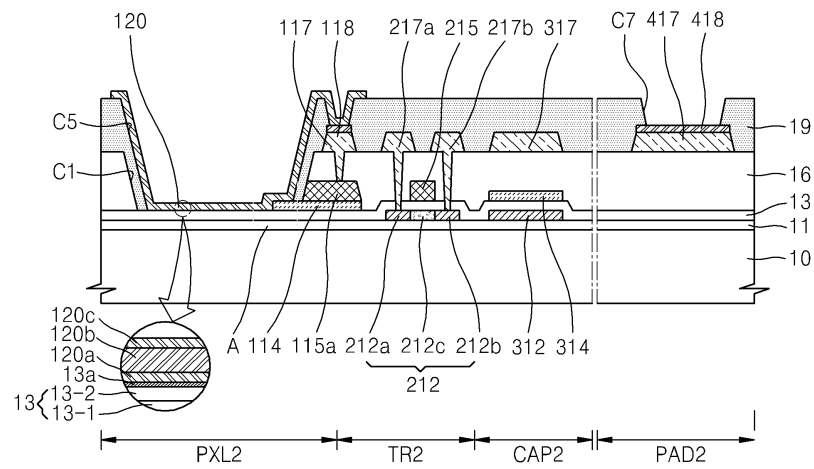
도면5f



도면5g



도면5h



도면5i

