



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2019년08월28일

(11) 등록번호 10-2014853

(24) 등록일자 2019년08월21일

(51) 국제특허분류(Int. Cl.)

G09G 3/32 (2016.01)

(21) 출원번호 10-2013-0098118

(22) 출원일자 2013년08월19일

심사청구일자 2018년05월02일

(65) 공개번호 10-2015-0021170

(43) 공개일자 2015년03월02일

(56) 선행기술조사문헌

JP2008158222 A*

KR1020110028752 A*

KR1020110104705 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

임이랑

경기도 파주시 월롱면 엘씨디로 201 B동 329호
(덕은리, 정다운마을)

유상호

경기 파주시 책향기로 441, 1013동 1403호 (동패동, 책향기마을동문굿모닝힐아파트)

이문준

경기 파주시 책향기로 403, 706동 303호 (동패동, 숲속길마을월드메르디앙센트럴파크)

(74) 대리인

특허법인으로알

전체 청구항 수 : 총 8 항

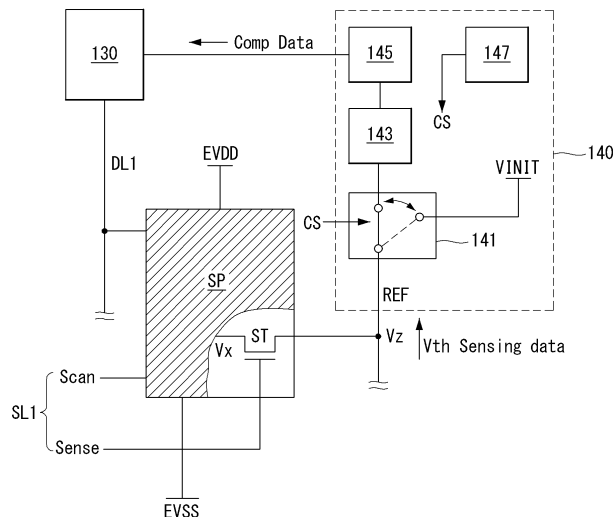
심사관 : 하정균

(54) 발명의 명칭 유기전계발광표시장치와 이의 구동방법

(57) 요약

본 발명은 표시패널; 표시패널에 데이터신호를 공급하는 데이터구동부; 데이터구동부의 내부 또는 외부에 위치하며 적어도 2개로 할당된 뱅크를 갖는 메모리부; 및 표시패널에 포함된 적어도 하나의 구동트랜지스터의 문턱전압을 측정하고 보상 데이터를 마련하는 센싱회로부를 포함하되, 데이터구동부는 센싱회로부로부터 마련된 이전 보상 데이터와 신규 보상 데이터를 메모리부의 적어도 2개로 할당된 뱅크에 각각 구분하여 기록하고 읽어내는 것을 특징으로 하는 유기전계발광표시장치를 제공한다.

대표도 - 도4



명세서

청구범위

청구항 1

표시패널;

상기 표시패널에 데이터신호를 공급하는 데이터구동부;

상기 데이터구동부의 내부 또는 외부에 위치하며 적어도 2개로 할당된 बैं크를 갖는 메모리부; 및

상기 표시패널에 포함된 적어도 하나의 구동트랜지스터의 문턱전압을 측정하고 보상 데이터를 마련하는 센싱회로를 포함하되,

상기 데이터구동부는 상기 보상 데이터를 기반으로 데이터신호를 보상하는 데이터신호 보상부를 포함하고,

상기 데이터신호 보상부는, 상기 표시패널의 첫 번째 줄인 제1라인부터 마지막 번째 줄인 제U라인까지 각 라인의 보상 데이터를 마련하는 동안 상기 메모리부의 제1뱅크로부터 이전 보상 데이터를 읽어내고 상기 메모리부의 제2뱅크에 신규 보상 데이터를 기록하고, 상기 제1라인부터 마지막 번째 줄인 제U라인까지 모든 데이터 라인의 새로운 보상 데이터를 마련할 때마다 상기 이전 보상 데이터를 읽을 बैं크와 상기 신규 보상 데이터를 기록할 बैं크를 서로 바꾸는 것을 특징으로 하는 유기전계발광표시장치.

청구항 2

제1항에 있어서,

상기 표시패널에 영상을 비표시하는 버티칼 블랭크 구간마다 하나의 라인에 위치하는 서브 픽셀에 포함된 구동트랜지스터의 문턱전압을 측정하고 보상 데이터를 마련하는 것을 특징으로 하는 유기전계발광표시장치.

청구항 3

제2항에 있어서,

상기 센싱회로는

상기 표시패널의 첫 번째 줄인 제1라인부터 마지막 번째 줄인 제U라인까지 센싱을 한 다음 영상을 표시하는 구간이나 상기 버티칼 블랭크 구간 동안 모든 보상 데이터를 마련하는 것을 특징으로 하는 유기전계발광표시장치.

청구항 4

삭제

청구항 5

제1항에 있어서,

상기 데이터신호 보상부는

상기 표시패널을 통해 영상을 표시하는 구간 동안 현재 공급할 데이터신호의 보상을 위해 상기 이전 보상 데이터를 읽어내는 것을 특징으로 하는 유기전계발광표시장치.

청구항 6

제1항에 있어서,

상기 센싱회로는

상기 표시패널에 포함된 적어도 하나의 구동트랜지스터의 문턱전압을 측정하기 위한 센싱 동작을 제어하는 회로를 포함하되,

상기 회로부는 프레임과 프레임 사이에 위치하는 버티칼 블랭크 구간의 시작 시점과 종료 시점에 대응하여 센싱

동작을 활성화하는 스위치 제어신호를 출력하는 것을 특징으로 하는 유기전계발광표시장치.

청구항 7

제1항에 있어서,

상기 센싱회로부는

상기 표시패널에 포함된 적어도 하나의 구동트랜지스터의 문턱전압을 측정하고 상기 보상 데이터를 마련할 때,

상기 표시패널의 서브 픽셀의 레퍼런스라인을 통해 초기화전압을 공급하고, 상기 서브 픽셀의 센싱 트랜지스터를 통해 상기 적어도 하나의 구동트랜지스터의 문턱전압을 센싱하는 것을 특징으로 하는 유기전계발광표시장치.

청구항 8

표시패널에 데이터신호를 공급하고 영상을 표시하는 단계;

상기 표시패널에 포함된 적어도 하나의 구동트랜지스터의 문턱전압을 측정하고 보상 데이터를 마련하되, 이전 보상 데이터와 신규 보상 데이터를 메모리부의 적어도 2개로 할당된 बैं크에 각각 구분하여 기록하고 읽어내는 단계; 및

상기 표시패널을 통해 영상을 표시하는 구간 동안 상기 이전 보상 데이터를 읽어내고 현재 공급할 데이터신호를 보상하는 단계를 포함하고,

상기 표시패널의 첫 번째 줄인 제1라인부터 마지막 번째 줄인 제U라인까지 각 라인의 보상 데이터를 마련하는 동안 상기 메모리부의 제1뱅크로부터 이전 보상 데이터를 읽어내고 상기 메모리부의 제2뱅크에 신규 보상 데이터를 기록하고, 상기 제1라인부터 마지막 번째 줄인 제U라인까지 모든 데이터 라인의 새로운 보상 데이터를 마련할 때마다 상기 이전 보상 데이터를 읽을 बैं크와 상기 신규 보상 데이터를 기록할 बैं크를 서로 바꾸는 유기전계발광표시장치의 구동방법.

청구항 9

제8항에 있어서,

상기 표시패널에 영상을 비표시하는 버티칼 블랭크 구간마다 하나의 라인에 위치하는 서브 픽셀에 포함된 구동 트랜지스터의 문턱전압을 측정하고 보상 데이터를 마련하되,

상기 표시패널의 첫 번째 줄인 제1라인부터 마지막 번째 줄인 제U라인까지 센싱을 한 다음 영상을 표시하는 구간이나 상기 버티칼 블랭크 구간 동안 모든 보상 데이터를 마련하는 것을 특징으로 하는 유기전계발광표시장치의 구동방법.

청구항 10

삭제

발명의 설명

기술 분야

[0001] 본 발명은 유기전계발광표시장치와 이의 구동방법에 관한 것이다.

배경 기술

[0002] 유기전계발광표시장치에 사용되는 유기전계발광소자는 두 개의 전극 사이에 발광층이 형성된 자발광소자이다. 유기전계발광소자는 전자(electron) 주입전극(cathode)과 정공(hole) 주입전극(anode)으로부터 각각 전자와 정공을 발광층 내부로 주입시켜, 주입된 전자와 정공이 결합한 엑시톤(exciton)이 여기 상태에서 기저상태로 떨어질 때 발광하는 소자이다.

[0003] 유기전계발광표시장치는 매트릭스 형태로 배치된 복수의 서브 픽셀에 스캔신호, 데이터 신호 및 전원 등이 공급되면, 선택된 서브 픽셀이 발광을 하게 됨으로써 영상을 표시할 수 있다.

[0004] 유기전계발광표시장치는 장시간 사용시 서브 픽셀 내에 포함된 구동 트랜지스터의 특성(문턱전압, 전류 이동도

등)이 변하기 때문에 시간에 따라 구동전류가 낮아져 소자의 수명이 감소하는 등 다양한 문제가 있어 이의 개선이 요구된다.

발명의 내용

해결하려는 과제

[0005] 상술한 배경기술의 문제점을 해결하기 위한 본 발명은 장시간 사용시 발생하는 잔상, 화면 얼룩(무늬 등)이나 수명 단축 문제를 해결함과 더불어 화질을 향상시킬 수 있는 유기전계발광표시장치와 이의 구동방법을 제공하는 것이다.

과제의 해결 수단

[0006] 상술한 과제 해결 수단으로 본 발명은 표시패널; 표시패널에 데이터신호를 공급하는 데이터구동부; 데이터구동부의 내부 또는 외부에 위치하며 적어도 2개로 할당된 뱅크를 갖는 메모리부; 및 표시패널에 포함된 적어도 하나의 구동트랜지스터의 문턱전압을 측정하고 보상 데이터를 마련하는 센싱회로부를 포함하되, 데이터구동부는 센싱회로부로부터 마련된 이전 보상 데이터와 신규 보상 데이터를 메모리부의 적어도 2개로 할당된 뱅크에 각각 구분하여 기록하고 읽어내는 것을 특징으로 하는 유기전계발광표시장치를 제공한다.

[0007] 표시패널에 영상을 비표시하는 버티칼 블랭크 구간마다 하나의 라인에 위치하는 서브 픽셀에 포함된 구동트랜지스터의 문턱전압을 측정하고 보상 데이터를 마련할 수 있다.

[0008] 센싱회로부는 표시패널의 첫 번째 줄인 제1라인부터 마지막 번째 줄인 제U라인까지 센싱을 한 다음 영상을 표시하는 구간이나 버티칼 블랭크 구간 동안 모든 보상 데이터를 마련할 수 있다.

[0009] 데이터구동부는 보상 데이터를 기반으로 데이터신호를 보상하는 데이터신호 보상부를 포함하고, 데이터신호 보상부는 메모리부의 제1뱅크로부터 이전 보상 데이터를 읽어내고, 메모리부의 제2뱅크에 신규 보상 데이터를 기록하며, 이전 보상 데이터가 읽혀지는 위치와 신규 보상 데이터가 기록되는 위치는 새로운 보상 데이터가 마련될 때마다 변경될 수 있다.

[0010] 데이터신호 보상부는 표시패널을 통해 영상을 표시하는 구간 동안 현재 공급할 데이터신호의 보상을 위해 이전 보상 데이터를 읽어낼 수 있다.

[0011] 센싱회로부는 표시패널에 포함된 적어도 하나의 구동트랜지스터의 문턱전압을 측정하기 위한 센싱 동작을 제어하는 회로부를 포함하되, 회로부는 프레임과 프레임 사이에 위치하는 버티칼 블랭크 구간의 시작 시점과 종료 시점에 대응하여 센싱 동작을 활성화하는 스위치 제어신호를 출력할 수 있다.

[0012] 센싱회로부는 표시패널에 포함된 적어도 하나의 구동트랜지스터의 문턱전압을 측정하고 보상 데이터를 마련할 때, 표시패널의 서브 픽셀의 레퍼런스라인을 통해 초기화전압을 공급하고, 서브 픽셀의 센싱 트랜지스터를 통해 적어도 하나의 구동트랜지스터의 문턱전압을 센싱할 수 있다.

[0013] 다른 측면에서 본 발명은 표시패널에 데이터신호를 공급하고 영상을 표시하는 단계; 표시패널에 포함된 적어도 하나의 구동트랜지스터의 문턱전압을 측정하고 보상 데이터를 마련하되, 이전 보상 데이터와 신규 보상 데이터를 메모리부의 적어도 2개로 할당된 뱅크에 각각 구분하여 기록하고 읽어내는 단계; 및 표시패널을 통해 영상을 표시하는 구간 동안 이전 보상 데이터를 읽어내고 현재 공급할 데이터신호를 보상하는 단계를 포함하는 유기전계발광표시장치의 구동방법을 제공한다.

[0014] 표시패널에 영상을 비표시하는 버티칼 블랭크 구간마다 하나의 라인에 위치하는 서브 픽셀에 포함된 구동트랜지스터의 문턱전압을 측정하고 보상 데이터를 마련하되, 표시패널의 첫 번째 줄인 제1라인부터 마지막 번째 줄인 제U라인까지 센싱을 한 다음 영상을 표시하는 구간이나 버티칼 블랭크 구간 동안 모든 보상 데이터를 마련할 수 있다.

[0015] 이전 보상 데이터가 읽혀지는 위치와 신규 보상 데이터가 기록되는 위치는 새로운 보상 데이터가 마련될 때마다 변경될 수 있다.

발명의 효과

[0016] 본 발명은 모든 라인에 대한 데이터신호의 보상이 가능하도록 실시간 보상 시점을 변경하고, 이전 보상 데이터와 신규 보상 데이터 간의 간섭을 방지하여 장시간 사용시 발생하는 잔상, 화면 얼룩(무늬 등)이나 수명 단축

문제를 해결함과 더불어 화질을 향상시킬 수 있는 유기전계발광표시장치와 이의 구동방법을 제공하는 효과가 있다.

도면의 간단한 설명

[0017]

- 도 1은 본 발명의 실시예에 따른 유기전계발광표시장치의 구성 예시도.
- 도 2는 비교예의 센싱회로부를 이용한 보상 방법을 설명하기 위한 도면.
- 도 3은 비교예의 센싱회로부를 이용한 보상 방법의 문제점을 나타낸 도면.
- 도 4는 본 발명의 실시예에 따른 장치의 일부 상세 구성 예시도.
- 도 5는 도 4에 도시된 서브 픽셀의 회로 구성 예시도.
- 도 6은 본 발명의 변형된 실시예에 따른 장치의 일부 상세 구성 예시도.
- 도 7은 본 발명의 실시예에 따라 표시패널 상에서의 센싱 방식을 나타낸 도면.
- 도 8은 본 발명의 실시예에 따라 표시패널에 구성된 서브 픽셀의 센싱 순서를 설명하기 위한 도면.
- 도 9는 본 발명의 실시예에 따라 메모리 뱅크 분리를 통한 기록 및 읽기의 개념을 설명하기 위한 도면.
- 도 10은 메모리 뱅크 스위칭을 통한 기록 및 읽기의 개념을 설명하기 위한 도면.
- 도 11은 실시예를 통한 개선 효과를 설명하기 위한 도면.
- 도 12는 본 발명의 실시예를 55인치에 적용시 센싱 및 보상에 요구되는 시간을 설명하기 위한 도면.
- 도 13은 본 발명의 실시예에 따른 유기전계발광표시장치의 구동방법을 설명하기 위한 흐름도.
- 도 14는 메모리부의 뱅크에 이전 보상 데이터와 신규 보상 데이터를 변경하며 기록하고 읽는 방법을 설명하기 위한 흐름도.

발명을 실시하기 위한 구체적인 내용

[0018]

이하, 본 발명의 실시를 위한 구체적인 내용을 첨부된 도면을 참조하여 설명한다.

[0019]

도 1은 본 발명의 실시예에 따른 유기전계발광표시장치의 구성 예시도이다.

[0020]

도 1에 도시된 바와 같이, 본 발명의 실시예에 따른 유기전계발광표시장치에는 타이밍제어부(110), 스캔구동부(120), 데이터구동부(130), 센싱회로부(140) 및 표시패널(160)이 포함된다.

[0021]

타이밍제어부(110)는 외부로부터 공급된 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(Data Enable, DE), 클럭신호(CLK) 등의 타이밍신호를 이용하여 스캔구동부(120)와 데이터구동부(130)의 동작 타이밍을 제어한다. 타이밍제어부(110)는 1 수평 기간의 데이터 인에이블 신호(DE)를 카운트하여 프레임기간을 판단할 수 있으므로 외부로부터 공급되는 수직 동기신호(Vsync)와 수평 동기신호(Hsync)는 생략될 수 있다. 타이밍제어부(110)에서 생성되는 제어신호들에는 스캔구동부(120)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호(GDC)와 데이터구동부(130)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호(DDC)가 포함된다.

[0022]

스캔구동부(120)는 타이밍제어부(110)로부터 공급된 게이트 타이밍 제어신호(GDC)에 응답하여 게이트 구동전압의 레벨을 시프트시키면서 스캔신호를 순차적으로 생성한다. 스캔구동부(120)는 표시패널(160)에 포함된 서브 픽셀들(SP)에 연결된 스캔라인들(SL1 ~ SLm)을 통해 스캔신호를 공급한다.

[0023]

데이터구동부(130)는 타이밍제어부(110)로부터 공급된 데이터 타이밍 제어신호(DDC)에 응답하여 타이밍제어부(110)로부터 공급되는 데이터신호(DATA)를 샘플링하고 래치하여 병렬 데이터 체계의 데이터로 변환한다. 데이터구동부(130)는 디지털 형태의 데이터신호(DATA)를 감마 기준전압을 기반으로 아날로그 형태로 변환한다. 데이터구동부(130)는 표시패널(160)에 포함된 서브 픽셀들(SP)에 연결된 데이터라인들(DL1 ~ DLn)을 통해 데이터신호(DATA)를 공급한다.

[0024]

표시패널(160)은 매트릭스형태로 배치된 서브 픽셀들(SP)을 포함한다. 서브 픽셀들(SP)에는 적색 서브 픽셀, 녹색 서브 픽셀, 청색 서브 픽셀이 포함되거나, 경우에 따라 백색 서브 픽셀이 포함되기도 한다. 백색 서브 픽셀이 포함된 경우, 표시패널(160)은 서브 픽셀들(SP)의 발광층이 적색, 녹색 및 청색을 발광하지 않고 백색을 발

광할 수 있다. 이 경우, 백색으로 발광된 빛은 RGB 컬러필터에 의해 적색, 녹색 및 청색으로 변환된다. 다만, 백색 서브 픽셀은 백색의 빛을 그대로 출사하게 된다.

- [0025] 센싱회로부(140)는 표시패널(160)의 서브 픽셀에 포함된 구동트랜지스터의 문턱전압을 측정하고 데이터신호를 보상할 수 있는 보상 데이터(Comp Data)를 마련한다. 센싱회로부(140)는 표시패널(160)의 서브 픽셀에 포함된 구동트랜지스터의 문턱전압을 측정하고 보상 데이터를 마련할 때, 표시패널(160)의 서브 픽셀의 레퍼런스라인을 통해 초기화전압을 공급하고, 서브 픽셀의 센싱 트랜지스터를 통해 구동트랜지스터의 문턱전압을 센싱한다.
- [0026] 이하, 비교예의 센싱회로부를 이용한 보상 방법의 문제점에 대해 설명한다.
- [0027] 도 2는 비교예의 센싱회로부를 이용한 보상 방법을 설명하기 위한 도면이고, 도 3은 비교예의 센싱회로부를 이용한 보상 방법의 문제점을 나타낸 도면이다.
- [0028] 유기전계발광표시장치는 장시간 사용시 서브 픽셀 내에 포함된 구동 트랜지스터의 특성(문턱전압, 전류 이동도 등)이 변하기 때문에 시간에 따라 구동전류가 낮아져 소자의 수명이 감소하는 등 다양한 문제가 발생한다. 이에 따라, 비교예에서는 유기전계발광표시장치 내에 센싱회로부를 구성하고, 표시패널의 서브 픽셀에 포함된 구동트랜지스터의 특성 변화를 실시간으로 보상할 수 있는 리얼 타임 보상 알고리즘(Real Time Compensation Algorithm)을 시험하였다.
- [0029] 비교예에 따른 방식은 장치의 출하 전, 메모리(Memory)에 저장된 참조값과 블랭크 구간에 센싱한 센싱값을 비교하고, 그 차이를 다음 프레임의 표시구간 동안 보상해 주는 형태로 진행된다.
- [0030] 비교예에 따른 방식은 장치의 전원을 키면 초기 보상 동작을 수행하여 서브 픽셀 내에 포함된 구동 트랜지스터의 특성 변화를 보상할 수 있으나 초기에 설정된 참조값 대비 차이가 크면 이를 모두 보상할 수 없다. 따라서, 비교예에 따른 방식은 장치의 구동시 미보상된 부분에 대한 보상을 실시간으로 수행해야 한다.
- [0031] 하지만 비교예에 따른 방식은 도 2의 "n-1 VBI" 구간에 나타난 바와 같이 이전 보상 데이터를 기록하는 과정(N-1 Line Comp Data Write)과 선택된 라인을 센싱하는 과정(N Line Sensing)이 하나의 블랭크 구간 동안(n-1 VBI)에 이루어진다. 이때, 하나의 블랭크 구간 동안에는 하나의 라인에 대해서만 센싱값(예: N Line Sensing)을 얻어낼 수 있다. 비교예에 따른 방식은 "n-1 VBI" 구간에 나타난 바와 같이 블랭크 구간에 센싱한 센싱값을 기록하는 과정(W)과 현재 프레임에서 적용할 보상 데이터를 읽는 과정(R)을 메모리(Memory)에 정의된 하나의 뱅크(Bank A)만 점유하며 진행한다.
- [0032] 이 때문에, 비교예에 따른 방식은 이전 보상 데이터와 신규 보상 데이터 간의 간섭을 일으키게 된다. 또한, 비교예에 따른 방식은 선택된 라인만 보상되고, 비선택된 나머지 라인은 미보상되므로 이들 간의 휘도 차가 발생하여 도 3과 같이 가로선 모양의 줄무늬가 발생한다. 또한, 비교예에 따른 방식은 하나의 블랭크 구간 동안 랜덤한 형태로 하나의 라인에 대한 센싱값을 얻어내므로, 가로선 모양의 줄무늬 또한 표시패널 상에 랜덤하게 발생한다.
- [0033] 위와 같은 문제를 해결하기 위해, 본 발명의 실시예는 실시간 보상 알고리즘 사용시 랜덤하게 나타나는 가로선 모양의 줄무늬를 제거하기 위해 센싱 및 보상 방식을 선에서 면으로 바꾸는데 이에 대해서는 이하에서 다룬다.
- [0034] 도 4는 본 발명의 실시예에 따른 장치의 일부 상세 구성 예시도이고, 도 5는 도 4에 도시된 서브 픽셀의 회로 구성 예시도이며, 도 6은 본 발명의 변형된 실시예에 따른 장치의 일부 상세 구성 예시도이다.
- [0035] 도 4 및 도 5와 같이, 본 발명의 실시예에 따른 유기전계발광표시장치에는 데이터구동부(130), 센싱회로부(140) 및 서브 픽셀(SP)이 포함된다. 서브 픽셀(SP)은 스토리지 커패시터, 스위칭 트랜지스터, 구동 트랜지스터, 센서 트랜지스터 및 유기 발광다이오드로 구성된다.
- [0036] 서브 픽셀(SP)에 포함된 소자들의 기능을 개략적으로 설명하면 다음과 같다.
- [0037] 스토리지 커패시터는 데이터신호를 데이터전압으로 저장하는 역할을 한다. 스위칭 트랜지스터는 스토리지 커패시터에 데이터전압이 저장되도록 스위치 역할을 한다. 구동 트랜지스터는 유기 발광다이오드에 구동전류를 공급하는 역할을 한다. 센서 트랜지스터는 구동 트랜지스터의 특성을 센싱하기 위한 노드를 연결하는 역할을 한다. 유기 발광다이오드는 빛을 발광하는 역할을 한다.
- [0038] 앞서 설명된 서브 픽셀(SP)은 둘 이상의 스캔라인(Scan, Sense)과 하나의 데이터라인(DL1)에 연결된다. 서브 픽셀(SP)은 제1스캔라인(Scan)을 통해 제1스캔신호가 공급되면, 데이터구동부(130)로부터 출력된 데이터신호가 스토리지 커패시터에 저장되도록 동작한다. 서브 픽셀(SP)은 제2스캔라인(Sense)을 통해 제2스캔신호가 공급되면,

센싱회로부(140)를 이용한 센싱 동작이 수행되도록 동작한다. 서브 픽셀(SP)에 포함된 센서 트랜지스터(ST)의 센싱 노드(V_z)와 센싱회로부(140) 사이에는 레퍼런스라인(REF)이 형성된다. 센서 트랜지스터(ST)는 서브 픽셀(SP)에 포함된 구동 트랜지스터의 소오스 노드(V_x)에 연결된다.

[0039] 앞서 설명된 서브 픽셀(SP)은 도 5와 같이 스위칭 트랜지스터(SW), 구동 트랜지스터(DT), 스토리지 커패시터(Cst), 유기 발광다이오드(OLED) 및 센싱 트랜지스터(ST)로 구성된다. 그리고 서브 픽셀(SP)에 포함된 트랜지스터들(SW, DT, ST)은 N타입으로 형성되는데, 이들의 전기적인 접속 관계를 설명하면 다음과 같다.

[0040] 스위칭 트랜지스터(SW)는 제1스캔라인(Scan)에 게이트전극이 연결되고 데이터라인(DL1)에 제1전극이 연결되며 구동 트랜지스터(DT)의 게이트전극에 제2전극이 연결된다. 구동 트랜지스터(DT)는 스위칭 트랜지스터(SW)의 제2전극에 게이트전극이 연결되고 제1전위전압라인(EVDD)에 드레인 전극이 연결되고 유기 발광다이오드의 애노드전극에 소오스 전극이 연결된다. 스토리지 커패시터(Cst)는 구동 트랜지스터(DT)의 게이트전극에 일단이 연결되고 구동 트랜지스터(DT)의 소오스전극에 타단이 연결된다. 유기 발광다이오드(OLED)는 구동 트랜지스터(DT)의 소오스전극에 애노드전극이 연결되고 제2전위전압라인(EVSS)에 캐소드전극이 연결된다. 센싱 트랜지스터(ST)는 제2스캔라인(Sense)에 게이트전극이 연결되고 구동 트랜지스터(DT)의 소오스전극에 제2전극이 연결되며 레퍼런스라인(REF)에 제1전극이 연결된다.

[0041] 도시된 서브 픽셀(SP)의 회로 구성은 하나의 예시도일 뿐, 본 발명은 이에 한정되지 않는다. 예컨대, 서브 픽셀(SP)에 포함된 트랜지스터들(SW, DT, ST) 중 하나 이상은 N타입이 아닌 P타입으로 구성될 수도 있다. 그리고 도시된 트랜지스터들(SW, DT, ST) 외에 다른 기능을 수행하는 트랜지스터나 커패시터가 더 포함될 수도 있다.

[0042] 한편, 센싱회로부(140)는 레퍼런스라인(REF)의 전압을 펄스 전압 형태로 변환하는 제1회로부(141), 제1회로부(141)에 의해 변환된 펄스 전압을 스텝 전압 형태로 출력하는 제2회로부(143), 제2회로부(143)에 의해 출력된 스텝 전압을 디지털 형태로 변환하는 제3회로부(145) 및 블랭크 구간 동안 스위치 제어신호(CS)를 출력하는 제4회로부(147)를 포함할 수 있다. 그러나 이는 하나의 예시일뿐, 제2 및 제3회로부(143, 145)는 하나로 통합될 수 있고, 또한 통합된 회로는 레퍼런스라인(REF)을 통해 센싱된 아날로그 형태의 전압을 디지털 형태의 전압으로 변경하여 출력하도록 단순히 구성될 수도 있다.

[0043] 제1회로부(141)는 레퍼런스라인(REF)을 통해 서브 픽셀에 포함된 구동트랜지스터의 문턱전압을 센싱하여 센싱값(V_{th} Sensing data)을 얻는다. 제1회로부(141)는 제4회로부(147)로부터 공급된 스위치 제어신호(CS)에 대응하여 초기화전압단(VINIT)을 통해 공급되는 초기화전압이 레퍼런스라인(REF)에 공급되거나 레퍼런스라인(REF)의 전압이 펄스 전압 형태로 변환되도록 스위칭 동작한다. 이를 위해, 제1회로부(141)는 스위치 제어신호(CS)에 대응하여 초기화전압단(VINIT)의 출력단과 레퍼런스라인(REF)을 전기적으로 연결하거나 제2회로부(143)의 입력단과 레퍼런스라인(REF)을 전기적으로 연결하는 N(N은 1 이상)개의 스위치 회로와 더불어 수동소자로 구성될 수 있다. 여기서, 수동소자는 제2회로부(143)의 입력단과 초기화전압단(VINIT)의 출력단을 통해 입/출력되는 전압의 안정성과 균일도를 높이기 위한 것으로서, 저항기, 커패시터 등으로 이루어질 수 있다. 그러나 수동소자의 경우, 회로의 구성 및 성능에 따라 생략될 수도 있다.

[0044] 제2회로부(143)는 제1회로부(141)의 스위칭 동작에 의해 변환된 펄스 전압이 스텝 전압 형태로 출력되도록 입력 전압을 적산하고 출력전압을 승압하는 차지 펌프 회로로 구성된다. 한편, 제2회로부(143)가 위와 같이 구성되는 이유는 센싱시 레퍼런스라인(REF) 등에 형성된 노이즈(저항 성분 및 커패시터 성분)를 저감하기 위함이다.

[0045] 제3회로부(145)는 제2회로부(143)에 의해 출력된 아날로그 형태의 스텝 전압이 디지털 형태로 변환되도록 아날로그/디지털 변환기로 구성된다. 제3회로부(145)는 아날로그 형태의 스텝 전압을 디지털 형태의 스텝 전압으로 변환하는 역할과 더불어 스텝 전압을 기반으로 데이터신호를 보상할 수 있는 보상 데이터(Comp Data)를 마련한다. 제3회로부(145)는 각종 연산 과정을 통해 보상 수준을 결정할 수 있는 보상 데이터(Comp Data)를 직접적으로 마련하거나 스텝 전압을 기반으로 이전 대비 차이값만 간접적으로 마련할 수 있다.

[0046] 제4회로부(147)는 제1회로부(141)의 스위칭 동작(또는 센싱 동작)을 제어하는 스위치 제어신호(CS)를 출력한다. 제4회로부(147)는 프레임과 프레임 사이에 위치하는 버티칼 블랭크 구간(Vertical Blank Interval)의 시작 시점과 종료 시점에 대응하여 스위치 제어신호(CS)를 출력한다. 제4회로부(147)는 버티칼 블랭크 구간이 시작되면 제1회로부(141)의 스위칭 동작을 활성화는 스위치 제어신호(CS)를 출력하고, 버티칼 블랭크 구간이 종료되면 제1회로부(141)의 스위칭 동작을 비활성화하는 스위치 제어신호(CS)를 출력한다. 제1회로부(141)의 스위칭 동작이 활성화되면 센싱 개시 모드가 되는 반면, 제1회로부(141)의 스위칭 동작이 비활성화되면 센싱 대기 모드가 된다.

- [0047] 앞서 설명된 표시패널의 서브 픽셀(SP)에 포함된 구동 트랜지스터에 대한 특성(문턱전압, 전류 이동도 등)은 시간이 지남에 따라 내부 또는 외부 환경에 의해 변한다. 때문에 센싱회로부(140)는 이를 센싱하고 데이터신호를 보상할 수 있는 보상 데이터(Comp Data)를 마련하는 역할을 한다. 그리고 데이터구동부(130)는 센싱회로부(140)로부터 공급된 보상 데이터(Comp Data)를 기반으로 데이터신호를 보상하여 출력하는 역할을 한다.
- [0048] 한편, 센싱회로부(140)는 데이터구동부(130) 내에 포함될 수 있는데, 이를 기반으로 본 발명의 변형된 실시예에 대해 설명하면 다음과 같다.
- [0049] 도 6과 같이, 데이터구동부(130) 내에는 센싱회로부(140)가 포함된다. 이에 따라, 데이터구동부(130)는 메모리부(132), 데이터신호 보상부(135), 데이터신호 변환부(138) 및 데이터신호 출력부(139) 뿐만 아니라 센싱회로부(140)를 포함하게 된다.
- [0050] 메모리부(132)는 데이터구동부(130)의 내부 또는 외부에 위치하며 적어도 2개로 할당된 बैं크를 갖는다. 메모리부(132)에는 보상 데이터가 기록된다. 메모리부(132)에 기록된 보상 데이터는 데이터신호 보상부(135)에 의해 기록되거나 읽혀진다.
- [0051] 데이터신호 보상부(135)는 센싱회로부(140)로부터 공급된 보상 데이터(Comp Data)를 기반으로 데이터신호(DAT A)를 보상하는 역할을 한다. 데이터신호 보상부(135)는 메모리부(132)의 각기 다른 बैं크를 통해 이전 보상 데이터를 읽어(R)내는 물론 신규 보상 데이터를 기록(W)한다. 이를 위해, 데이터신호 보상부(135)는 메모리부(132)의 बैं크를 제1뱅크와 제2뱅크를 점유하고 이들 बैं크를 통해 이전 보상 데이터를 읽어(R)내는 물론 신규 보상 데이터를 기록(W)한다.
- [0052] 데이터신호 변환부(138)는 디지털 형태의 데이터신호를 아날로그 형태의 데이터신호로 변환하는 역할을 한다. 데이터신호 변환부(138)는 데이터신호 보상부(135)에 의해 보상된 데이터신호 또는 미보상된 데이터신호를 감마 기준전압에 대응하여 변환한다. 데이터신호 출력부(139)는 데이터신호(DATA)를 출력하는 역할을 한다.
- [0053] 이하, 본 발명의 실시예에 따른 유기전계발광표시장치의 센싱회로부를 이용한 센싱 방식에 대해 설명을 구체화 한다.
- [0054] 도 7은 본 발명의 실시예에 따라 표시패널 상에서의 센싱 방식을 나타낸 도면이고, 도 8은 본 발명의 실시예에 따라 표시패널에 구성된 서브 픽셀의 센싱 순서를 설명하기 위한 도면이며, 도 9는 본 발명의 실시예에 따라 메모리 बैं크 분리를 통한 기록 및 읽기의 개념을 설명하기 위한 도면이고, 도 10은 메모리 बैं크 스위칭을 통한 기록 및 읽기의 개념을 설명하기 위한 도면이며, 도 11은 실시예를 통한 개선 효과를 설명하기 위한 도면이고, 도 12는 본 발명의 실시예를 55인치에 적용시 센싱 및 보상에 요구되는 시간을 설명하기 위한 도면이다.
- [0055] 도 7 내지 도 10과 같이, 본 발명의 실시예에 따르면, 센싱회로부(140)와 데이터신호 보상부(135)는 표시패널(160)의 특성을 센싱하고 보상하기 위해 상호 연동한다.
- [0056] 센싱회로부(140)는 표시패널(160)을 통해 영상을 표시하는 구간(Display)을 제외한 버티칼 블랭크 구간(1 VBI ~ xVBI) 동안 표시패널(160)의 첫 번째 줄인 제1라인(1 Line)부터 마지막 번째 줄인 제U라인(U Line)까지 모든 라인을 센싱하여 모든 서브 픽셀에 포함된 구동트랜지스터의 문턱전압에 해당하는 센싱값(Vth Sensing data)을 얻는다.
- [0057] 센싱회로부(140)는 도 8의 (a)와 같이 R->W->G->B 서브 픽셀(SP) 순으로 구동트랜지스터의 문턱전압에 해당하는 센싱값(Vth Sensing data)을 얻거나, 도 8의 (b)와 같이 W->R->G->B 서브 픽셀(SP) 순으로 구동트랜지스터의 문턱전압에 해당하는 센싱값(Vth Sensing data)을 얻거나, 도 8의 (c)와 같이 R->G->B->W 서브 픽셀(SP) 순으로 구동트랜지스터의 문턱전압에 해당하는 센싱값(Vth Sensing data)을 얻을 수 있다.
- [0058] 그러나, 위의 순서는 표시패널(160)이 RGBW를 포함하는 4개의 서브 픽셀(SP)로 이루어진 것을 기준으로 한 예시일뿐 이에 한정되지 않는다. 따라서, 미도시되어 있지만, RGBW를 포함하는 4개의 서브 픽셀(SP)이 아닌 RGB를 포함하는 3개의 서브 픽셀(SP)로 이루어진 경우 R->G->B 등의 순으로 구동트랜지스터의 문턱전압에 해당하는 센싱값(Vth Sensing data)을 얻을 수 있다.
- [0059] 데이터신호 보상부(135)는 센싱회로부(140)에 의해 제1라인(1 Line)부터 제U라인(U Line)까지 모든 라인에 대한 센싱이 완료되면, 이후 표시패널(160)을 통해 영상을 표시하는 구간(Display) 동안 센싱을 통해 마련된 신규 보상 데이터를 메모리부(132)에 기록한다. 그리고 데이터신호 보상부(135)는 표시패널(160)을 통해 영상을 표시하는 구간(Display) 동안 데이터신호의 보상을 위한 이전 보상 데이터를 읽어낸다.

- [0060] 센싱회로부(140)와 데이터신호 보상부(135)의 상호 연동에 따라, 1VBI 구간 동안에는 제1라인에 대한 센싱(1 Line Sensing)을 한다. 그리고 2VBI 구간 동안에는 제1라인에 대한 보상 수준을 연산하고 연산 결과에 따른 보상 데이터를 기록(1 Line Comp Data Write)함과 더불어 제2라인에 대한 센싱(2 Line Sensing)을 한다. 그리고 이러한 과정을 거쳐 모든 서브 픽셀에 포함된 구동트랜지스터의 문턱전압에 해당하는 센싱값(Vth Sensing data)을 얻고 이들에 대한 보상 데이터를 버티칼 구간마다 마련하고 기록한다.
- [0061] 한편, 센싱회로부(140)는 제1라인(1 Line)부터 제U라인(U Line)까지 모든 라인에 대한 센싱을 한 다음 영상을 표시하는 구간(Display)이나 버티칼 블랭크 구간(VBI) 동안 모든 센싱값에 대한 보상 데이터를 마련할 수도 있다. 그러나, 버티칼 블랭크 구간마다 센싱과 더불어 보상 데이터를 마련하는 방식은 제1라인(1 Line)부터 제U라인(U Line)까지 모든 라인에 대한 센싱을 한 다음 보상 데이터를 마련하는 방식 대비 적시에 보상값을 적용할 수 있는 이점이 있다.
- [0062] 데이터신호 보상부(135)는 메모리부(132)의 제1뱅크(Bank A)와 제2뱅크(Bank B)를 점유하고 이들 뱅크를 통해 이전 보상 데이터를 읽어(R)낸 후 물론 신규 보상 데이터를 기록(W)한다.
- [0063] 예컨대, 센싱회로부(140)가 제1라인(1 Line)부터 제U라인(U Line)까지 모든 라인에 대한 센싱을 하고 있는 구간에 속해 있는 표시하는 구간(Display) 동안, 데이터신호 보상부(135)는 메모리부(132)의 제2뱅크(Bank B)를 통해 이전 보상 데이터를 읽어(R)내고 이를 기반으로 데이터신호를 보상한다. 그러나, 센싱회로부(140)에 의해 제1라인(1 Line)부터 제U라인(U Line)까지 모든 라인에 대한 센싱이 완료(xVBI 구간에 센싱이 완료된 것을 일례로 함)되면, 데이터신호 보상부(135)는 메모리부(132)의 제1뱅크(Bank A)를 통해 x+1 Frame에 공급할 데이터신호를 보상한다.
- [0064] 데이터신호 보상부(135)는 메모리부(132)의 제1뱅크(Bank A)와 제2뱅크(Bank B)를 교번한다. 즉, 데이터신호 보상부(135)는 이전 보상 데이터와 신규 보상 데이터가 각기 다른 메모리부(132)의 뱅크에 구분되어 저장되도록 읽기에 사용된 뱅크와 기록에 사용된 뱅크의 위치를 변경한다.
- [0065] 예컨대, 도 9과 같이 메모리부(132)의 제2뱅크(Bank B)는 이전 보상 데이터를 읽어(R)내기 위해 사용되고, 메모리부(132)의 제1뱅크(Bank A)는 신규 보상 데이터를 기록(W)하기 위해 사용된다. 하지만, 일정 프레임이 지난 이후 N번째의 신규 보상 데이터는 N-1번째의 이전 보상 데이터가 되고 센싱 및 연산 과정을 통해 N+1번째의 신규 보상 데이터가 마련된다. 따라서, 도 10과 같이 메모리부(132)의 제2뱅크(Bank B)는 신규 보상 데이터를 기록(W)하기 위해 사용되고, 메모리부(132)의 제1뱅크(Bank A)는 이전 보상 데이터를 읽어(R)내기 위해 사용되도록 설정된다. 그러면, 메모리부(132)의 뱅크들에는 이전 보상 데이터와 신규 보상 데이터가 저장되는 위치가 교번하며 변경된다.
- [0066] 이상과 같이, 모든 서브 픽셀에 포함된 구동트랜지스터의 문턱전압에 해당하는 센싱값(Vth Sensing data)을 얻고 이들에 대한 보상 데이터를 버티칼 구간마다 마련하면, 한 라인에 대한 데이터신호의 보상이 아닌 모든 라인에 대한 데이터신호의 보상이 가능해진다. 또한, 보상 데이터가 새롭게 마련될 때마다 보상 데이터를 읽어내고 기록할 메모리부(132)의 뱅크의 위치를 변경하면, 이전 보상 데이터와 신규 보상 데이터 간의 간섭을 방지할 수 있게 된다.
- [0067] 그러므로, 본 발명의 실시예와 같은 형태로 회로를 구성함과 더불어 보상을 하면, 실시간 보상 알고리즘 사용시 도 11과 같이 표시패널(160) 상에 랜덤하게 나타나는 가로선 모양의 줄무늬를 제거할 수 있게 됨은 물론 이전 보상 데이터와 신규 보상 데이터 간의 간섭을 방지할 수 있게 된다. 도 11의 (a)는 비교예에 따른 실시간 보상 알고리즘 사용시 제N프레임(N Frame)의 화면을 나타내고 (b)는 실시예에 따른 실시간 보상 알고리즘 사용시 제N프레임(N Frame)의 화면을 나타낸다.
- [0068] 본 발명의 실시예를 RWGB의 서브 픽셀로 이루어진 표시패널을 갖는 55인치(inch)의 유기전계발광표시장치에 적용한다고 가정하고 설명을 덧붙이면 다음의 도 12를 참조한 설명과 같다.
- [0069] 센싱회로부(140)는 1 프레임마다 1 라인을 센싱하고, 데이터신호 보상부(135)는 1 프레임마다 1 라인에 대한 보상 데이터를 마련한다. RWGB의 서브 픽셀로 이루어진 표시패널의 라인의 개수는 1080이다. RWGB의 서브 픽셀로 이루어진 표시패널의 모든 라인을 센싱하고 보상 데이터를 마련하기 위해서는 1080 프레임이 소요된다. 표시패널은 1초에 120 프레임을 표시한다. 1080 프레임을 120 프레임으로 나누면 9초가 된다. 표시패널은 RWGB 이상 4개의 서브 픽셀로 이루어진다. 따라서, 표시패널에 대한 센싱 및 보상 데이터를 마련하기 위한 시간을 계산해보면, 9초 * 4개의 서브 픽셀을 곱한 36초가 된다.

- [0070] 이하, 본 발명의 실시예에 따른 유기전계발광표시장치의 구동방법에 대해 설명한다.
- [0071] 본 발명의 실시예에 따른 유기전계발광표시장치의 구동방법은 장시간 사용시 서브 픽셀 내에 포함된 구동 트랜지스터의 특성(문턱전압, 전류 이동도 등)이 변하는 문제를 해결하기 위해 도 4 내지 도 12에서 설명된 외부 보상 회로를 이용한다. 따라서, 이하의 구동방법에서는 설명의 이해를 돕기 위해 도 4 내지 도 12의 설명을 함께 참조한다.
- [0072] 도 13은 본 발명의 실시예에 따른 유기전계발광표시장치의 구동방법을 설명하기 위한 흐름도이다.
- [0073] 본 발명의 실시예에 따른 유기전계발광표시장치의 구동방법은 표시패널(160)에 데이터신호를 공급하고 영상을 표시하는 단계; 표시패널(160)에 포함된 적어도 하나의 구동트랜지스터의 문턱전압을 측정하고 보상 데이터를 마련하되, 이전 보상 데이터와 신규 보상 데이터를 메모리부의 적어도 2개로 할당된 बैं크에 각각 구분하여 기록하고 읽어내는 단계; 및 표시패널을 통해 영상을 표시하는 구간 동안 이전 보상 데이터를 읽어내고 현재 공급할 데이터신호를 보상하는 단계를 포함한다.
- [0074] 본 발명의 실시예에 따른 유기전계발광표시장치의 구동방법을 영상을 표시하는 구간부터 일정한 흐름을 가지고 설명하면 다음과 같다.
- [0075] 제1영상을 표시한다(S110). 제1영상이 표시된 이후 버티칼 블랭크 구간 동안 제1라인을 센싱한다(S120). 제2영상을 표시한다(S130). 제2영상이 표시된 이후 버티칼 블랭크 구간 동안 제1라인의 보상 데이터를 메모리부(132)의 제2뱅크(Bank B)에 기록하고, 제2라인을 센싱한다(S140). 제3영상을 표시한다(S150). 제3영상이 표시된 이후 버티칼 블랭크 구간 동안 제2라인의 보상 데이터를 메모리부(132)의 제2뱅크(Bank B)에 기록하고, 제3라인을 센싱한다(S160). 위와 같은 흐름을 따라 버티칼 블랭크 구간 동안 제U-1 라인의 보상 데이터를 메모리부(132)의 제2뱅크(Bank B)에 기록하고, 제U라인을 센싱한다(S220). 제U영상을 표시한다(S230). 그리고 버티칼 블랭크 구간 동안 표시패널의 맨 마지막이 되는 제U라인의 보상 데이터를 메모리부(132)의 제2뱅크(Bank B)에 기록한다(S240). 그리고 모든 라인의 보상 데이터를 읽고 모든 데이터신호를 보상하여 제U+1영상을 표시한다(S250).
- [0076] 한편, 위와 같은 흐름을 따라 버티칼 블랭크 구간 동안 센싱 및 보상 데이터를 마련하고 영상을 표시하면 이전 보상 데이터와 신규 보상 데이터가 지속적으로 생성되며 기록되고 읽혀진다. 이때, 본 발명의 실시예는 이전 보상 데이터와 신규 보상 데이터 간의 간섭을 방지하기 위해 다음과 같은 방식을 이용한다.
- [0077] 도 14는 메모리부의 बैं크에 이전 보상 데이터와 신규 보상 데이터를 변경하며 기록하고 읽는 방법을 설명하기 위한 흐름도이다.
- [0078] 메모리부의 बैं크에 이전 보상 데이터와 신규 보상 데이터를 변경하며 기록하고 읽는 방법을 설명하면 다음과 같다.
- [0079] 신규 생성된 N번째 보상 데이터를 메모리부(132)의 제1뱅크(Bank A)에 기록하고, 이전에 생성된 N-1번째 보상 데이터를 메모리부(132)의 제2뱅크(Bank B)로부터 읽는다(S310). 이전에 생성된 N-1번째 보상 데이터를 이용하여 모든 데이터신호를 보상한다(S330). 신규 N+1번째 보상 데이터를 메모리부(132)의 제2뱅크(Bank B)에 기록하고, 이전에 생성된 N번째 보상 데이터를 메모리부(132)의 제1뱅크(Bank A)로부터 읽는다(S350). 이전에 생성된 N번째 보상 데이터를 이용하여 모든 데이터신호를 보상한다(S370).
- [0080] 도 14를 통해 알 수 있듯이, 이전 보상 데이터가 읽혀지는 위치와 신규 보상 데이터가 기록되는 위치는 새로운 보상 데이터가 마련될 때마다 변경된다. 이에 따라, 메모리부(132)의 बैं크로부터 이전 보상 데이터와 신규 보상 데이터가 읽혀지거나 기록될 때 이들 간의 간섭은 일어나지 않게 된다.
- [0081] 이상 본 발명은 모든 라인에 대한 데이터신호의 보상이 가능하도록 실시간 보상 시점을 변경하고, 이전 보상 데이터와 신규 보상 데이터 간의 간섭을 방지하여 장시간 사용시 발생하는 잔상, 화면 얼룩(무늬 등)이나 수명 단축 문제를 해결함과 더불어 화질을 향상시킬 수 있는 유기전계발광표시장치와 이의 구동방법을 제공하는 효과가 있다.
- [0082] 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터

터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

부호의 설명

- [0083]
- 110: 타이밍제어부

120: 스캔구동부

130: 데이터구동부

132: 메모리부

140: 센싱회로부

141: 제1회로부

143: 제2회로부

145: 제3회로부

147: 제4회로부

REF: 레퍼런스라인

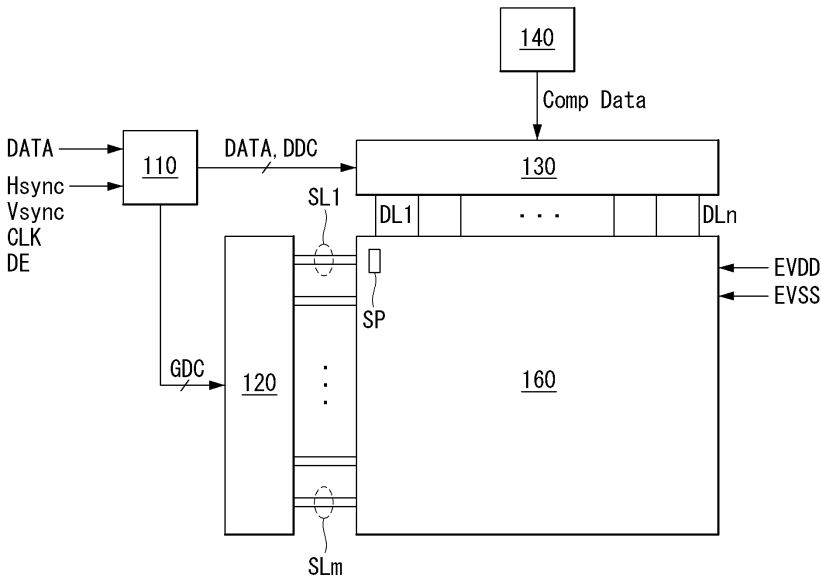
160: 표시패널

제1뱅크: Bank A

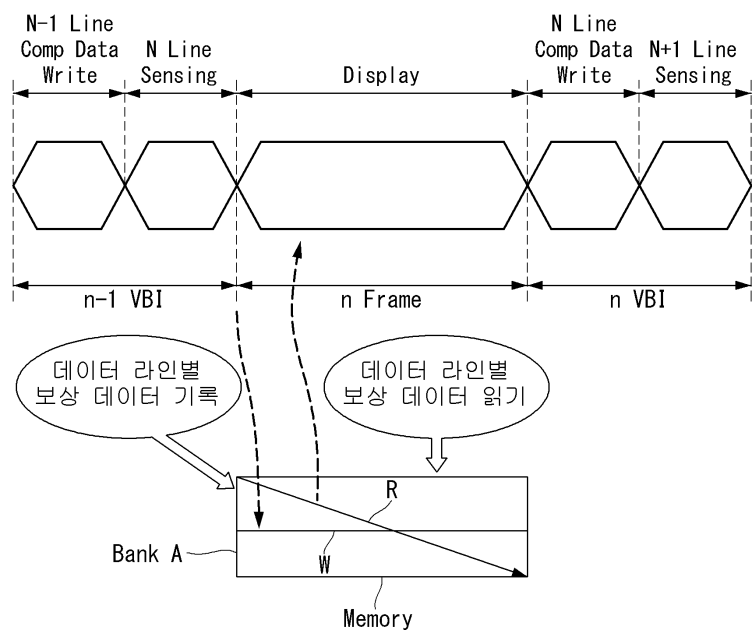
제2뱅크: Bank B

도면

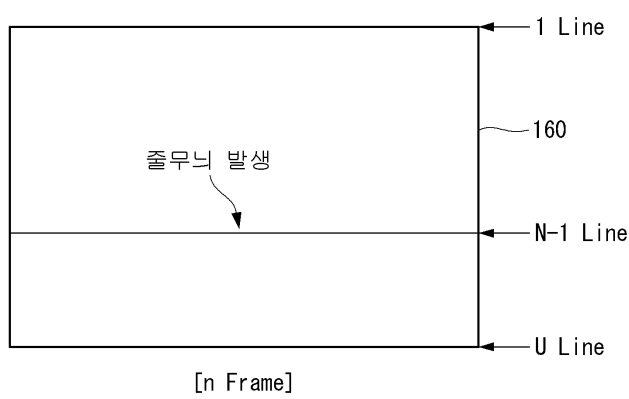
도면1



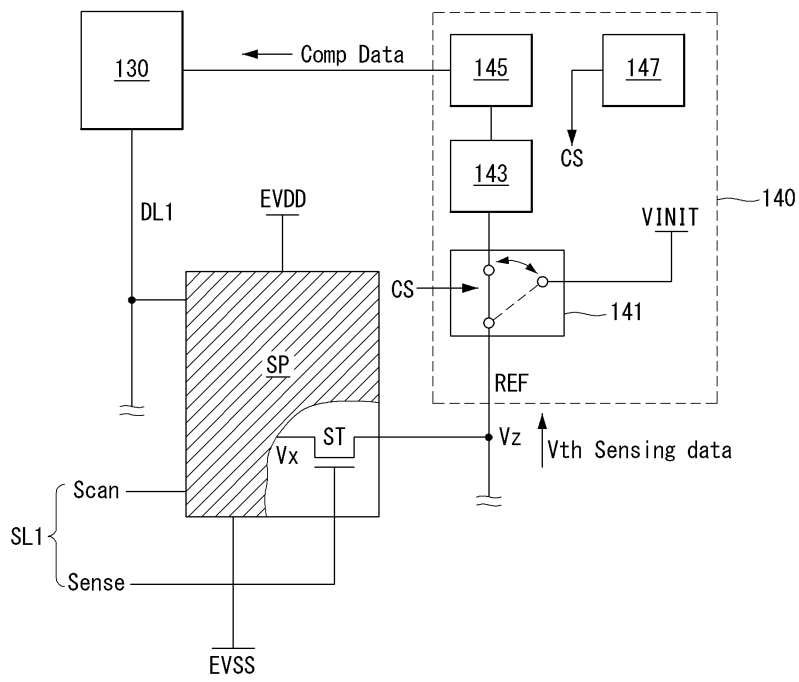
도면2



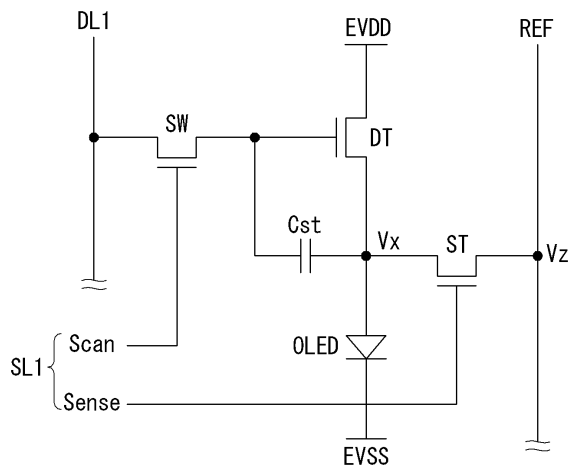
도면3



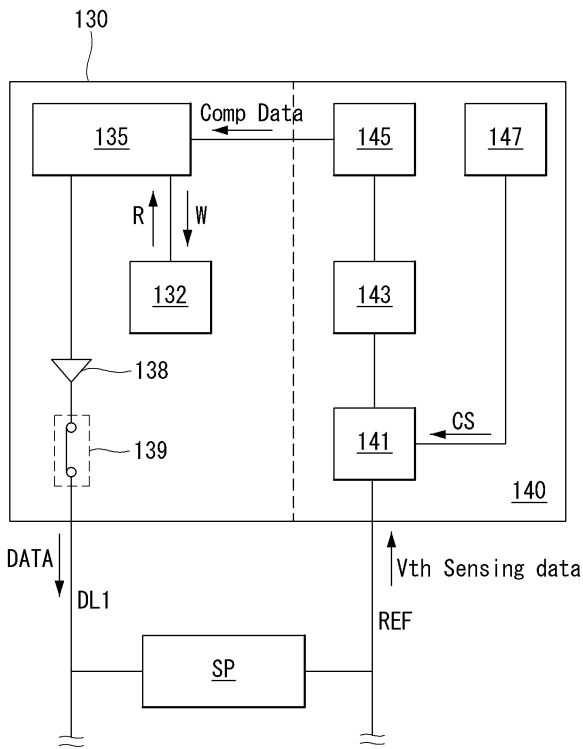
도면4



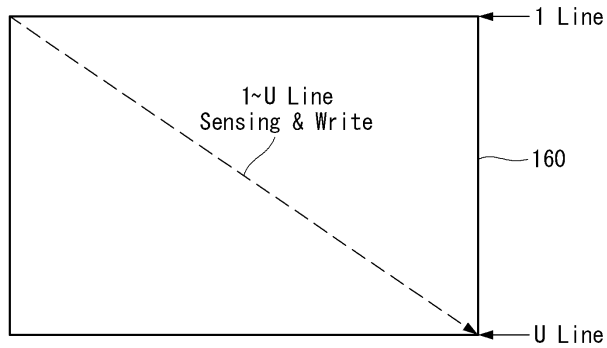
도면5



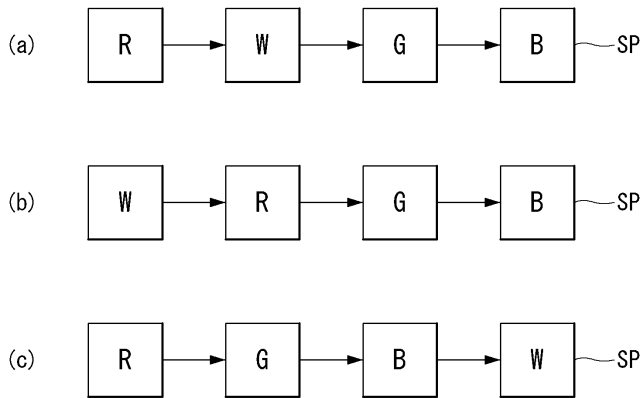
도면6



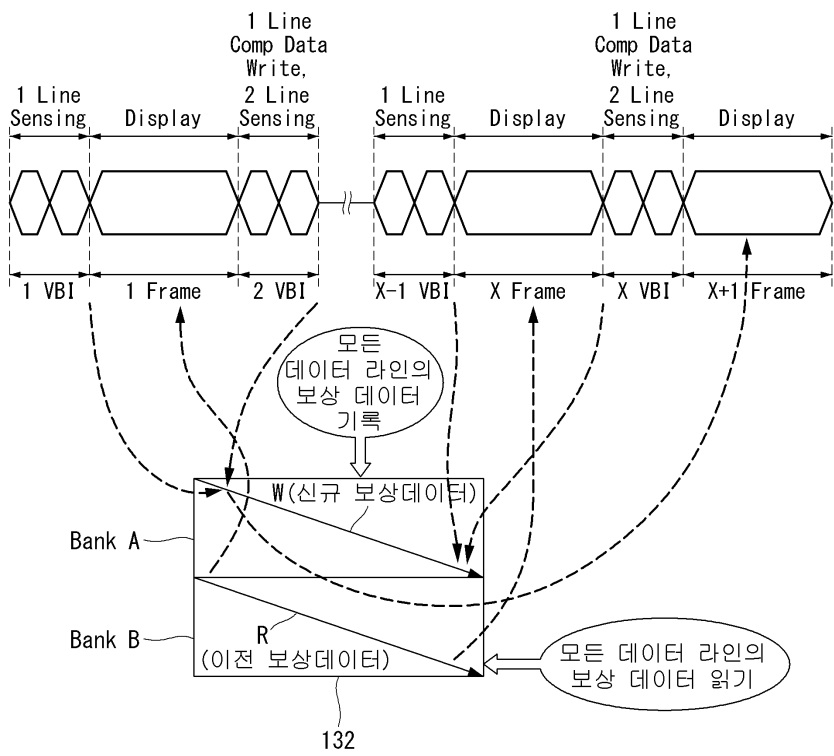
도면7



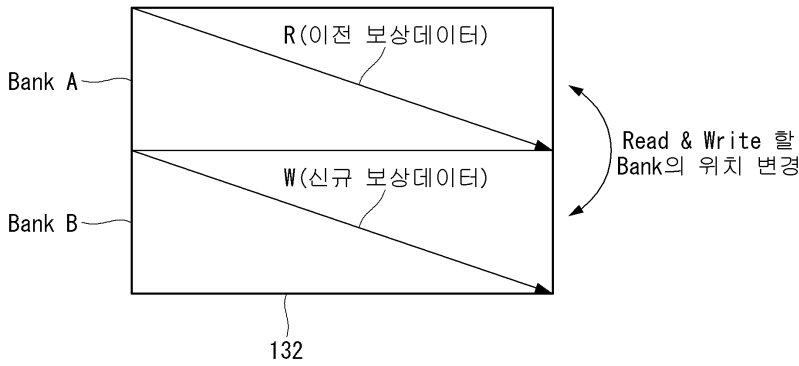
도면8



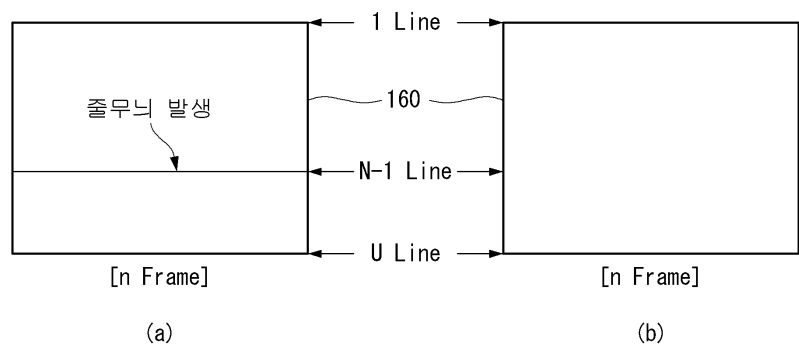
도면9



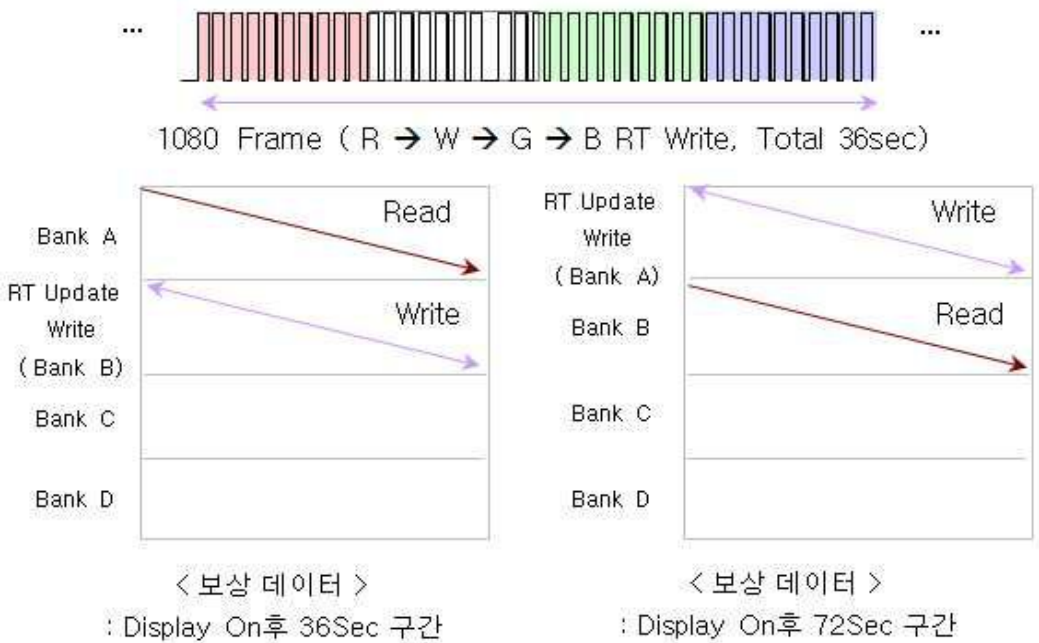
도면10



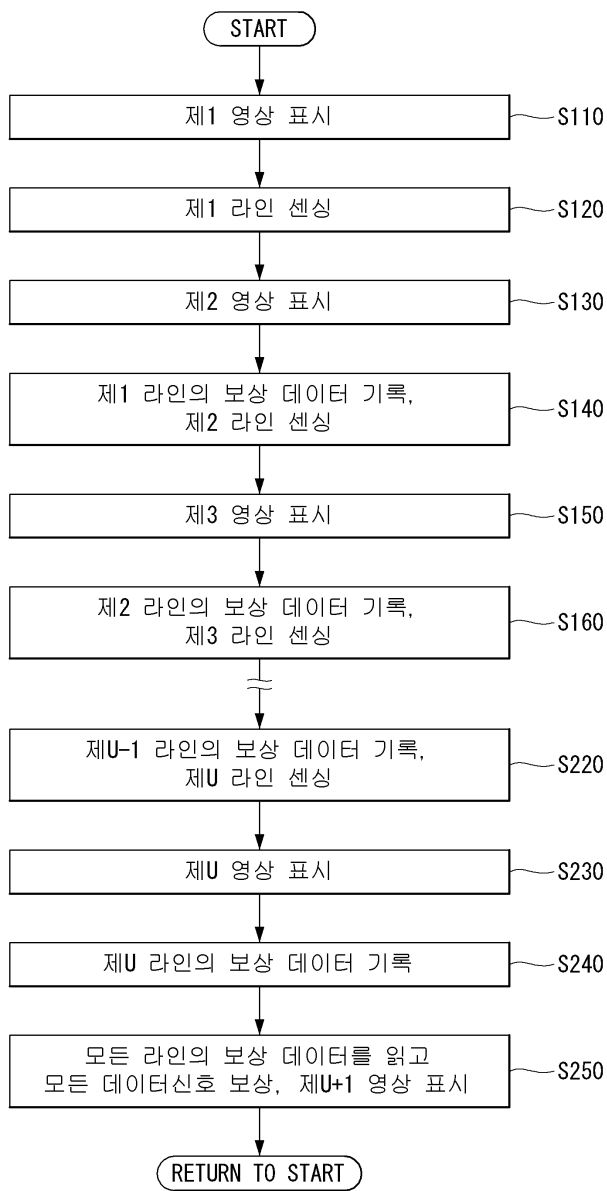
도면11



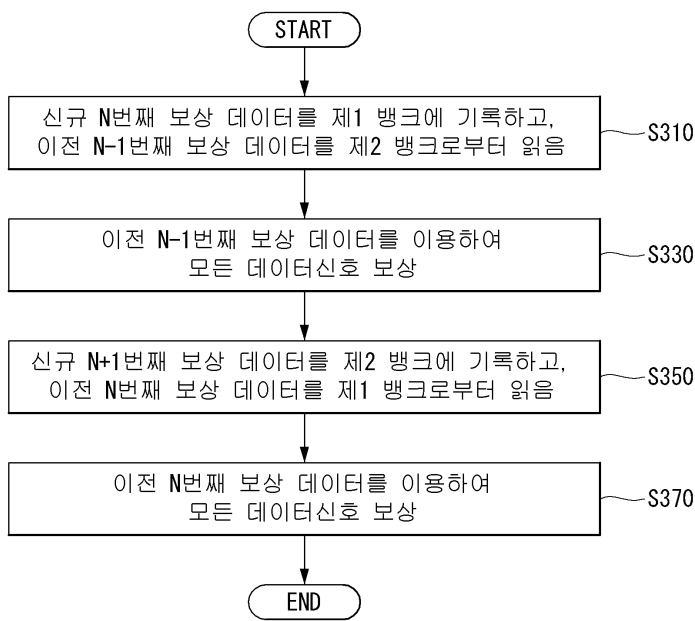
도면12



도면13



도면14



[illegible]