



는 릴레이 트랜지스터, 상기 제2 노드에 연결되어 있는 게이트 전극, 제3 노드에 연결되어 있는 일 전극 및 유기 발광 다이오드에 연결되어 있는 타 전극을 포함하는 구동 트랜지스터, 상기 제3 노드에 연결되어 있는 일 전극 및 제4 노드에 연결되어 있는 타 전극을 포함하는 제2 커패시터, 발광 신호가 인가되는 게이트 전극, 상기 제2 노드에 연결되어 있는 일 전극 및 상기 제4 노드에 연결되어 있는 타 전극을 포함하는 보상 트랜지스터, 리셋 신호가 인가되는 게이트 전극, 상기 데이터 라인에 연결되어 있는 일 전극 및 상기 제4 노드에 연결되어 있는 타 전극을 포함하는 리셋 트랜지스터, 및 상기 발광 신호가 인가되는 게이트 전극, 제1 전원전압에 연결되어 있는 일 전극 및 상기 제3 노드에 연결되어 있는 타 전극을 포함하는 발광 트랜지스터를 포함한다.

특허청구의 범위

청구항 1

복수의 화소를 포함하고,

상기 복수의 화소 각각은,

주사 신호가 인가되는 게이트 전극, 데이터 라인에 연결되어 있는 일 전극 및 제1 노드에 연결되어 있는 타 전극을 포함하는 스위칭 트랜지스터;

기입 신호가 인가되는 게이트 전극, 상기 제1 노드에 연결되어 있는 일 전극 및 제2 노드에 연결되어 있는 타 전극을 포함하는 릴레이 트랜지스터;

상기 제2 노드에 연결되어 있는 게이트 전극, 제3 노드에 연결되어 있는 일 전극 및 유기 발광 다이오드에 연결되어 있는 타 전극을 포함하는 구동 트랜지스터;

상기 제3 노드에 연결되어 있는 일 전극 및 제4 노드에 연결되어 있는 타 전극을 포함하는 제2 커패시터;

발광 신호가 인가되는 게이트 전극, 상기 제2 노드에 연결되어 있는 일 전극 및 상기 제4 노드에 연결되어 있는 타 전극을 포함하는 보상 트랜지스터;

리셋 신호가 인가되는 게이트 전극, 상기 데이터 라인에 연결되어 있는 일 전극 및 상기 제4 노드에 연결되어 있는 타 전극을 포함하는 리셋 트랜지스터; 및

상기 발광 신호가 인가되는 게이트 전극, 제1 전원전압에 연결되어 있는 일 전극 및 상기 제3 노드에 연결되어 있는 타 전극을 포함하는 발광 트랜지스터를 포함하는 표시 장치.

청구항 2

제1 항에 있어서,

상기 복수의 화소 각각은,

상기 기입 신호가 인가되는 게이트 전극, 상기 기입 신호가 인가되는 일 전극 및 상기 구동 트랜지스터의 타 전극에 연결되어 있는 타 전극을 포함하는 제2 보상 트랜지스터를 더 포함하는 표시 장치.

청구항 3

제2 항에 있어서,

상기 복수의 화소 각각은,

상기 발광 신호가 인가되는 게이트 전극, 상기 구동 트랜지스터의 타 전극에 연결되어 있는 일 전극 및 상기 유기 발광 다이오드에 연결되어 있는 타 전극을 포함하는 제2 발광 트랜지스터를 더 포함하는 표시 장치.

청구항 4

제1 항에 있어서,

상기 복수의 화소 각각은,

상기 기입 신호가 인가되는 게이트 전극, 초기화 전압에 연결되어 있는 일 전극 및 상기 구동 트랜지스터의 타 전극에 연결되어 있는 타 전극을 포함하는 제2 보상 트랜지스터를 더 포함하는 표시 장치.

청구항 5

제4 항에 있어서,

상기 복수의 화소 각각은,

상기 발광 신호가 인가되는 게이트 전극, 상기 구동 트랜지스터의 타 전극에 연결되어 있는 일 전극 및 상기 유

기 발광 다이오드에 연결되어 있는 타 전극을 포함하는 제2 발광 트랜지스터를 더 포함하는 표시 장치.

청구항 6

제1 항에 있어서,

상기 제1 노드에 연결되어 있는 일 전극 및 초기화 전압에 연결되어 있는 타 전극을 포함하는 제1 커패시터를 더 포함하고,

상기 발광 트랜지스터 및 상기 보상 트랜지스터가 턴 온되고, 상기 제2 노드에 제1 데이터 전압 및 상기 구동 트랜지스터의 문턱전압이 반영된 전압이 인가됨에 따라 상기 구동 트랜지스터에 흐르는 구동 전류에 의해 상기 유기 발광 다이오드가 발광하는 발광 기간이 상기 복수의 화소에 동시에 수행될 때, 상기 복수의 화소 각각에 대응하는 게이트 온 전압의 주사신호에 대응하는 제2 데이터 전압이 상기 제1 커패시터에 저장되는 표시 장치.

청구항 7

제6 항에 있어서,

상기 제2 데이터 전압은 현재 프레임에서 상기 복수의 화소 각각에 기입되는 데이터 전압이고, 상기 제1 데이터 전압은 현재 프레임의 직전 프레임에서 상기 복수의 화소 각각에 기입된 데이터 전압인 표시 장치.

청구항 8

제7 항에 있어서,

상기 제2 노드에 상기 제2 데이터 전압이 인가되고, 상기 제3 노드에 상기 제2 데이터 전압 및 상기 구동 트랜지스터의 문턱전압이 반영된 전압이 만들어진 후 상기 발광 트랜지스터 및 상기 보상 트랜지스터가 턴 온됨에 따라 상기 제2 커패시터에 의한 커플링으로 상기 데이터 전압 및 상기 구동 트랜지스터의 문턱전압이 반영된 전압이 상기 제2 노드에 인가되는 표시 장치.

청구항 9

데이터 라인과 제1 노드 사이에 연결되어 있는 스위칭 트랜지스터, 상기 제1 노드와 초기화 전압 사이에 연결되어 있는 제1 커패시터, 상기 제1 노드와 제2 노드 사이에 연결되어 있는 릴레이 트랜지스터, 상기 제2 노드에 게이트 전극이 연결되고 제3 노드에 인가되는 제1 전원전압으로부터 유기 발광 다이오드로 흐르는 구동 전류를 제어하는 구동 트랜지스터, 상기 제1 전원전압과 상기 제3 노드 사이에 연결되어 있는 발광 트랜지스터, 상기 제3 노드와 제4 노드 사이에 연결되어 있는 제2 커패시터, 및 상기 제2 노드와 상기 제4 노드 사이에 연결되어 있는 보상 트랜지스터를 포함하는 표시 장치의 구동 방법에 있어서,

제1 프레임의 주사 기간에서, 상기 릴레이 트랜지스터가 턴 오프되고, 상기 스위칭 트랜지스터가 턴 온되어 상기 데이터 라인에 인가되는 제2 데이터 전압이 상기 제1 커패시터에 저장되는 주사 단계; 및

상기 제1 프레임의 발광 기간에서, 상기 발광 트랜지스터 및 상기 보상 트랜지스터가 턴 온되고, 상기 제2 노드에 제1 데이터 전압 및 상기 구동 트랜지스터의 문턱전압이 반영된 전압이 인가됨에 따라 상기 구동 트랜지스터에 흐르는 구동 전류에 의해 상기 유기 발광 다이오드가 발광하는 발광 단계를 포함하고,

상기 주사 단계 및 상기 발광 단계는 시간적으로 중첩되어 수행되는 표시 장치의 구동 방법.

청구항 10

제9 항에 있어서,

상기 발광 단계는 상기 복수의 화소에 동시에 수행되는 표시 장치의 구동 방법.

청구항 11

제9 항에 있어서,

상기 제2 데이터 전압은 현재 프레임에서 상기 복수의 화소 각각에 기입되는 데이터 전압이고, 상기 제1 데이터 전압은 현재 프레임의 직전 프레임에서 상기 복수의 화소 각각에 기입된 데이터 전압인 표시 장치의 구동 방법.

청구항 12

제9 항에 있어서,

상기 구동 트랜지스터의 게이트 전압이 로우 레벨 전압의 상기 초기화 전압으로 리셋되는 리셋 단계를 더 포함하는 표시 장치의 구동 방법.

청구항 13

제12 항에 있어서,

상기 리셋 단계는,

상기 데이터 라인에 상기 초기화 전압이 인가되고, 상기 리셋 트랜지스터 및 상기 보상 트랜지스터가 턴 온되어 상기 데이터 라인에 인가되는 초기화 전압이 상기 구동 트랜지스터의 게이트 전극에 인가되는 단계를 포함하는 표시 장치의 구동 방법.

청구항 14

제13 항에 있어서,

상기 리셋 단계는,

상기 제1 전원전압 및 상기 유기 발광 다이오드의 캐소드 전극에 연결되는 제2 전원전압이 하이 레벨 전압으로 인가되고, 상기 발광 트랜지스터가 턴 온됨에 따라 상기 제1 전원전압이 상기 유기 발광 다이오드의 애노드 전극에 인가되는 단계를 더 포함하는 표시 장치의 구동 방법.

청구항 15

제9 항에 있어서,

상기 주사 단계 이전에, 상기 제1 커패시터에 저장되어 있던 제1 데이터 전압이 상기 제2 노드에 인가되고, 상기 제3 노드에 상기 제1 데이터 전압 및 상기 구동 트랜지스터의 문턱 전압이 반영된 전압이 만들어지는 보상 단계를 더 포함하는 표시 장치의 구동 방법.

청구항 16

제15 항에 있어서,

상기 보상 단계는,

상기 데이터 라인에 기준 전압이 인가되고, 상기 리셋 트랜지스터가 턴 온되어 상기 제4 노드에 상기 기준 전압이 인가되는 단계를 포함하는 표시 장치의 구동 방법.

청구항 17

제16 항에 있어서,

상기 보상 단계는,

상기 유기 발광 다이오드의 캐소드 전극에 인가되는 제2 전원전압이 하이 레벨 전압에서 로우 레벨 전압으로 변동하고, 상기 제3 노드의 전압이 상기 제1 데이터 전압 및 상기 구동 트랜지스터의 문턱 전압이 될 때까지 상기 구동 트랜지스터에 전류가 흐르는 단계를 더 포함하는 표시 장치의 구동 방법.

청구항 18

제16 항에 있어서,

상기 보상 단계는,

상기 기입 신호와 상기 유기 발광 다이오드 사이에 연결되어 있는 제2 보상 트랜지스터가 턴 온되어 상기 유기 발광 다이오드의 애노드 전극에 상기 기입 신호가 인가되는 단계를 더 포함하는 표시 장치의 구동 방법.

청구항 19

제18 항에 있어서,

상기 보상 단계는,

상기 구동 트랜지스터와 상기 유기 발광 다이오드 사이에 연결되어 있는 제2 발광 트랜지스터가 턴 온되는 단계를 더 포함하는 표시 장치의 구동 방법.

청구항 20

제16 항에 있어서,

상기 보상 단계는,

상기 기입 신호와 상기 유기 발광 다이오드 사이에 연결되어 있는 제2 보상 트랜지스터가 턴 온되어 상기 유기 발광 다이오드의 애노드 전극에 상기 초기화 신호가 인가되는 단계; 및

상기 구동 트랜지스터와 상기 유기 발광 다이오드 사이에 연결되어 있는 제2 발광 트랜지스터가 턴 온되는 단계를 더 포함하는 표시 장치의 구동 방법.

명세서

기술분야

[0001] 본 발명은 표시 장치 및 그 구동 방법에 관한 것으로, 보다 상세하게는 유기 발광 다이오드를 포함하는 화소를 포함하는 액티브 매트릭스형(Active Matrix) 유기 발광 표시 장치 및 그 구동 방법에 관한 것이다.

배경기술

[0002] 유기 발광 표시 장치는 전류 또는 전압에 의해 휘도가 제어되는 유기 발광 다이오드(Organic Light Emitting Diode, OLED)를 이용한다. 유기 발광 다이오드는 전계를 형성하는 양극층 및 음극층, 전계에 의해 발광하는 유기 발광 재료를 포함한다.

[0003] 통상적으로, 유기 발광 표시 장치는 유기 발광 다이오드를 구동하는 방식에 따라 패시브 매트릭스형 OLED(PMOLED)와 액티브 매트릭스형 OLED(AMOLED)로 분류된다.

[0004] 이 중 해상도, 콘트라스트, 동작속도의 관점에서 단위 화소마다 선택하여 점등하는 액티브 매트릭스형 OLED가 주류가 되고 있다. 액티브 매트릭스형 표시 장치의 한 프레임은 영상 데이터를 기입하기 위한 주사 기간과 기입된 영상 데이터에 따라 발광하는 발광 기간을 포함한다.

[0005] 현재, 표시 장치는 크기가 대형으로 증가하고 해상도가 증가하는 추세에 있다. 표시 장치의 크기가 대형으로 증가하고 해상도가 증가할수록 영상 데이터를 기입하는 주사 기간이 길어지게 되고, 한 프레임에서 발광 기간의 비율은 줄어들게 된다. 이러한 경우, 영상의 평균 휘도 확보를 위해서는 전원 전압을 높여 발광 휘도를 높여야 한다. 전원 전압의 상승에 따라 표시 장치의 소비전력이 증가하게 된다. 그리고 발광시 화소에 흐르는 구동 전류도 증가하게 되고, 전압 강하에 의한 휘도 불균일 문제도 상대적으로 증가하게 된다.

[0006] 한편, 표시 장치가 입체 영상을 표시하는 경우에는 한 프레임에서 발광 기간의 비율은 더욱 줄어들게 되고, 상술한 문제는 더욱 가중될 수 있다. 예를 들어, 표시 장치가 NTSC(National Television System Committee) 방식에 따라 입체 영상을 표시하는 경우, 표시 장치는 1초에 좌안 영상 60 프레임 및 우안 영상 60 프레임을 교대로 표시하여야 한다. 따라서 입체 영상을 표시하는 표시 장치의 구동 주파수는 일반 영상을 표시하는 표시 장치의 구동 주파수에 비해 적어도 2배 이상이 되어야 하는 문제가 있다.

발명의 내용

해결하려는 과제

[0007] 본 발명이 해결하고자 하는 기술적 과제는 표시 장치의 대형화, 고해상도 및 입체 영상 표시에 적합한 화소를 포함하는 표시 장치 및 그 구동 방법을 제공함에 있다.

과제의 해결 수단

- [0008] 본 발명의 일 실시예에 따른 표시 장치는 복수의 화소를 포함하고, 상기 복수의 화소 각각은, 주사 신호가 인가되는 게이트 전극, 데이터 라인에 연결되어 있는 일 전극 및 제1 노드에 연결되어 있는 타 전극을 포함하는 스위칭 트랜지스터, 기입 신호가 인가되는 게이트 전극, 상기 제1 노드에 연결되어 있는 일 전극 및 제2 노드에 연결되어 있는 타 전극을 포함하는 릴레이 트랜지스터, 상기 제2 노드에 연결되어 있는 게이트 전극, 제3 노드에 연결되어 있는 일 전극 및 유기 발광 다이오드에 연결되어 있는 타 전극을 포함하는 구동 트랜지스터, 상기 제3 노드에 연결되어 있는 일 전극 및 제4 노드에 연결되어 있는 타 전극을 포함하는 제2 커패시터, 발광 신호가 인가되는 게이트 전극, 상기 제2 노드에 연결되어 있는 일 전극 및 상기 제4 노드에 연결되어 있는 타 전극을 포함하는 보상 트랜지스터, 리셋 신호가 인가되는 게이트 전극, 상기 데이터 라인에 연결되어 있는 일 전극 및 상기 제4 노드에 연결되어 있는 타 전극을 포함하는 리셋 트랜지스터, 및 상기 발광 신호가 인가되는 게이트 전극, 제1 전원전압에 연결되어 있는 일 전극 및 상기 제3 노드에 연결되어 있는 타 전극을 포함하는 발광 트랜지스터를 포함한다.
- [0009] 상기 복수의 화소 각각은, 상기 기입 신호가 인가되는 게이트 전극, 상기 기입 신호가 인가되는 일 전극 및 상기 구동 트랜지스터의 타 전극에 연결되어 있는 타 전극을 포함하는 제2 보상 트랜지스터를 더 포함할 수 있다.
- [0010] 상기 복수의 화소 각각은, 상기 발광 신호가 인가되는 게이트 전극, 상기 구동 트랜지스터의 타 전극에 연결되어 있는 일 전극 및 상기 유기 발광 다이오드에 연결되어 있는 타 전극을 포함하는 제2 발광 트랜지스터를 더 포함할 수 있다.
- [0011] 상기 복수의 화소 각각은, 상기 기입 신호가 인가되는 게이트 전극, 초기화 전압에 연결되어 있는 일 전극 및 상기 구동 트랜지스터의 타 전극에 연결되어 있는 타 전극을 포함하는 제2 보상 트랜지스터를 더 포함할 수 있다.
- [0012] 상기 복수의 화소 각각은, 상기 발광 신호가 인가되는 게이트 전극, 상기 구동 트랜지스터의 타 전극에 연결되어 있는 일 전극 및 상기 유기 발광 다이오드에 연결되어 있는 타 전극을 포함하는 제2 발광 트랜지스터를 더 포함할 수 있다.
- [0013] 상기 제1 노드에 연결되어 있는 일 전극 및 초기화 전압에 연결되어 있는 타 전극을 포함하는 제1 커패시터를 더 포함하고, 상기 발광 트랜지스터 및 상기 보상 트랜지스터가 턴 온되고, 상기 제2 노드에 제1 데이터 전압 및 상기 구동 트랜지스터의 문턱전압이 반영된 전압이 인가됨에 따라 상기 구동 트랜지스터에 흐르는 구동 전류에 의해 상기 유기 발광 다이오드가 발광하는 발광 기간이 상기 복수의 화소에 동시에 수행될 때, 상기 복수의 화소 각각에 대응하는 게이트 온 전압의 주사신호에 대응하는 제2 데이터 전압이 상기 제1 커패시터에 저장될 수 있다.
- [0014] 상기 제2 데이터 전압은 현재 프레임에서 상기 복수의 화소 각각에 기입되는 데이터 전압이고, 상기 제1 데이터 전압은 현재 프레임의 직전 프레임에서 상기 복수의 화소 각각에 기입된 데이터 전압일 수 있다.
- [0015] 상기 제2 노드에 상기 제2 데이터 전압이 인가되고, 상기 제3 노드에 상기 제2 데이터 전압 및 상기 구동 트랜지스터의 문턱전압이 반영된 전압이 만들어진 후 상기 발광 트랜지스터 및 상기 보상 트랜지스터가 턴 온됨에 따라 상기 제2 커패시터에 의한 커플링으로 상기 데이터 전압 및 상기 구동 트랜지스터의 문턱전압이 반영된 전압이 상기 제2 노드에 인가될 수 있다.
- [0016] 본 발명의 다른 실시예에 따른 데이터 라인과 제1 노드 사이에 연결되어 있는 스위칭 트랜지스터, 상기 제1 노드와 초기화 전압 사이에 연결되어 있는 제1 커패시터, 상기 제1 노드와 제2 노드 사이에 연결되어 있는 릴레이 트랜지스터, 상기 제2 노드에 게이트 전극이 연결되고 제3 노드에 인가되는 제1 전원전압으로부터 유기 발광 다이오드로 흐르는 구동 전류를 제어하는 구동 트랜지스터, 상기 제1 전원전압과 상기 제3 노드 사이에 연결되어 있는 발광 트랜지스터, 상기 제3 노드와 제4 노드 사이에 연결되어 있는 제2 커패시터, 및 상기 제2 노드와 상기 제4 노드 사이에 연결되어 있는 보상 트랜지스터를 포함하는 표시 장치의 구동 방법은, 제1 프레임의 주사 기간에서, 상기 릴레이 트랜지스터가 턴 오프되고, 상기 스위칭 트랜지스터가 턴 온되어 상기 데이터 라인에 인가되는 제2 데이터 전압이 상기 제1 커패시터에 저장되는 주사 단계, 및 상기 제1 프레임의 발광 기간에서, 상기 발광 트랜지스터 및 상기 보상 트랜지스터가 턴 온되고, 상기 제2 노드에 제1 데이터 전압 및 상기 구동 트랜지스터의 문턱전압이 반영된 전압이 인가됨에 따라 상기 구동 트랜지스터에 흐르는 구동 전류에 의해 상기 유기 발광 다이오드가 발광하는 발광 단계를 포함하고, 상기 주사 단계 및 상기 발광 단계는 시간적으로 중첩되어

수행된다.

- [0017] 상기 발광 단계는 상기 복수의 화소에 동시에 수행될 수 있다.
- [0018] 상기 제2 데이터 전압은 현재 프레임에서 상기 복수의 화소 각각에 기입되는 데이터 전압이고, 상기 제1 데이터 전압은 현재 프레임의 직전 프레임에서 상기 복수의 화소 각각에 기입된 데이터 전압일 수 있다.
- [0019] 상기 구동 트랜지스터의 게이트 전압이 로우 레벨 전압의 상기 초기화 전압으로 리셋되는 리셋 단계를 더 포함할 수 있다.
- [0020] 상기 리셋 단계는, 상기 데이터 라인에 상기 초기화 전압이 인가되고, 상기 리셋 트랜지스터 및 상기 보상 트랜지스터가 턴 온되어 상기 데이터 라인에 인가되는 초기화 전압이 상기 구동 트랜지스터의 게이트 전극에 인가되는 단계를 포함할 수 있다.
- [0021] 상기 리셋 단계는, 상기 제1 전원전압 및 상기 유기 발광 다이오드의 캐소드 전극에 연결되는 제2 전원전압이 하이 레벨 전압으로 인가되고, 상기 발광 트랜지스터가 턴 온됨에 따라 상기 제1 전원전압이 상기 유기 발광 다이오드의 애노드 전극에 인가되는 단계를 더 포함할 수 있다.
- [0022] 상기 주사 단계 이전에, 상기 제1 커패시터에 저장되어 있던 제1 데이터 전압이 상기 제2 노드에 인가되고, 상기 제3 노드에 상기 제1 데이터 전압 및 상기 구동 트랜지스터의 문턱 전압이 반영된 전압이 만들어지는 보상 단계를 더 포함할 수 있다.
- [0023] 상기 보상 단계는, 상기 데이터 라인에 기준 전압이 인가되고, 상기 리셋 트랜지스터가 턴 온되어 상기 제4 노드에 상기 기준 전압이 인가되는 단계를 포함할 수 있다.
- [0024] 상기 보상 단계는, 상기 유기 발광 다이오드의 캐소드 전극에 인가되는 제2 전원전압이 하이 레벨 전압에서 로우 레벨 전압으로 변동하고, 상기 제3 노드의 전압이 상기 제1 데이터 전압 및 상기 구동 트랜지스터의 문턱 전압이 될 때까지 상기 구동 트랜지스터에 전류가 흐르는 단계를 더 포함할 수 있다.
- [0025] 상기 보상 단계는, 상기 기입 신호와 상기 유기 발광 다이오드 사이에 연결되어 있는 제2 보상 트랜지스터가 턴 온되어 상기 유기 발광 다이오드의 애노드 전극에 상기 기입 신호가 인가되는 단계를 더 포함할 수 있다.
- [0026] 상기 보상 단계는, 상기 구동 트랜지스터와 상기 유기 발광 다이오드 사이에 연결되어 있는 제2 발광 트랜지스터가 턴 온되는 단계를 더 포함할 수 있다.
- [0027] 상기 보상 단계는, 상기 기입 신호와 상기 유기 발광 다이오드 사이에 연결되어 있는 제2 보상 트랜지스터가 턴 온되어 상기 유기 발광 다이오드의 애노드 전극에 상기 초기화 신호가 인가되는 단계, 및 상기 구동 트랜지스터와 상기 유기 발광 다이오드 사이에 연결되어 있는 제2 발광 트랜지스터가 턴 온되는 단계를 더 포함할 수 있다.

발명의 효과

- [0028] 제안하는 화소는 한 프레임에서 발광 기간의 비율을 충분히 확보할 수 있도록 한다. 그리고 제안하는 화소는 표시 장치의 대형화, 고해상도 및 입체 영상 표시를 가능하게 한다.

도면의 간단한 설명

- [0029] 도 1은 본 발명의 일 실시예에 따른 표시 장치를 나타내는 블록도이다.
- 도 2는 본 발명의 일 실시예에 따른 표시 장치의 구동 방식을 나타내는 도면이다.
- 도 3은 본 발명의 일 실시예에 따른 화소를 나타내는 회로도이다.
- 도 4는 본 발명의 일 실시예에 따른 표시 장치의 구동 방법을 나타내는 타이밍도이다.
- 도 5는 본 발명의 다른 실시예에 따른 표시 장치의 구동 방식을 나타내는 도면이다.
- 도 6은 본 발명의 다른 실시예에 따른 화소를 나타내는 회로도이다.
- 도 7은 본 발명의 또 다른 실시예에 따른 화소를 나타내는 회로도이다.
- 도 8은 본 발명의 또 다른 실시예에 따른 화소를 나타내는 회로도이다.

도 9는 본 발명의 또 다른 실시예에 따른 화소를 나타내는 회로도이다.

발명을 실시하기 위한 구체적인 내용

- [0030] 이하, 첨부한 도면을 참고로 하여 본 발명의 실시예들에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예들에 한정되지 않는다.
- [0031] 또한, 여러 실시예들에 있어서, 동일한 구성을 가지는 구성요소에 대해서는 동일한 부호를 사용하여 대표적으로 제1 실시예에서 설명하고, 그 외의 실시예에서는 제1 실시예와 다른 구성에 대해서만 설명하기로 한다.
- [0032] 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 동일 또는 유사한 구성요소에 대해서는 동일한 참조 부호를 붙이도록 한다.
- [0033] 명세서 전체에서, 어떤 부분이 다른 부분과 "연결"되어 있다고 할 때, 이는 "직접적으로 연결"되어 있는 경우뿐 아니라, 그 중간에 다른 소자를 사이에 두고 "전기적으로 연결"되어 있는 경우도 포함한다. 또한 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다.
- [0034] 도 1은 본 발명의 일 실시예에 따른 표시 장치를 나타내는 블록도이다.
- [0035] 도 1을 참조하면, 표시 장치(10)는 신호 제어부(100), 주사 구동부(200), 데이터 구동부(300), 전원 공급부(400), 기입 신호부(500), 발광 신호부(600), 리셋 신호부(700) 및 표시부(800)를 포함한다.
- [0036] 신호 제어부(100)는 외부 장치로부터 입력되는 영상 신호(ImS) 및 동기 신호를 수신한다. 입력 영상 신호(ImS)는 복수의 화소의 휘도(luminance) 정보를 담고 있다. 휘도는 정해진 수효, 예를 들어, $1024(=2^{10})$, $256(=2^8)$ 또는 $64(=2^6)$ 개의 계조(gray)를 가지고 있다. 동기 신호는 수평 동기 신호(Hsync), 수직 동기 신호(Vsync) 및 메인 클록 신호(MCLK)를 포함한다.
- [0037] 신호 제어부(100)는 영상 신호(ImS), 수평 동기 신호(Hsync), 수직 동기 신호(Vsync) 및 메인 클록 신호(MCLK)에 따라 제1 내지 제6 구동 제어신호(CONT1, CONT2, CONT3, CONT4, CONT5, CONT6) 및 영상 데이터 신호(ImD)를 생성한다.
- [0038] 신호 제어부(100)는 수직 동기 신호(Vsync)에 따라 프레임 단위로 영상 신호(ImS)를 구분하고, 수평 동기 신호(Hsync)에 따라 주사 라인 단위로 영상 신호(ImS)를 구분하여 영상 데이터 신호(ImD)를 생성한다. 신호 제어부(100)는 영상 데이터 신호(ImD)를 제1 구동 제어신호(CONT1)와 함께 데이터 구동부(300)로 전송한다.
- [0039] 표시부(800)는 복수의 화소를 포함하는 표시 영역이다. 표시부(800)에는 대략 행 방향으로 연장되어 서로가 거의 평행한 복수의 주사 라인 및 대략 열 방향으로 연장되어 서로가 거의 평행한 복수의 데이터 라인이 복수의 화소에 연결되도록 형성된다. 그리고 표시부(800)에는 복수의 전원 라인, 복수의 기입 신호 라인, 복수의 발광 신호 라인 및 복수의 리셋 신호 라인이 복수의 화소에 연결되도록 형성된다. 복수의 화소는 대략 행렬의 형태로 배열될 수 있다.
- [0040] 주사 구동부(200)는 복수의 주사 라인에 연결되고, 제2 구동 제어신호(CONT2)에 따라 복수의 주사 신호(S[1]~S[n])를 생성한다. 주사 구동부(200)는 복수의 주사 라인에 게이트 온 전압의 주사 신호(S[1]~S[n])를 순차적으로 인가할 수 있다.
- [0041] 데이터 구동부(300)는 복수의 데이터 라인에 연결되고, 제1 구동 제어신호(CONT1)에 따라 입력된 영상 데이터 신호(ImD)를 샘플링 및 홀딩하고, 복수의 데이터 라인 각각에 복수의 데이터 신호(data[1]~data[m])를 전달한다. 데이터 구동부(300)는 게이트 온 전압의 주사 신호(S[1]~S[n])에 대응하여 복수의 데이터 라인에 소정의 전압 범위를 갖는 데이터 신호(data[1]~data[m])를 인가한다.
- [0042] 전원 공급부(400)는 복수의 전원 라인에 연결되고, 복수의 화소에 제1 전원전압(ELVDD), 제2 전원전압(ELVSS) 및 초기화 전압(Vinit)을 공급한다. 전원 공급부(400)는 제3 구동 제어신호(CONT3)에 따라 제1 전원전압(ELVDD) 및 제2 전원전압(ELVSS)의 전원 레벨을 조절한다.
- [0043] 기입 신호부(500)는 복수의 기입 신호 라인에 연결되고, 제4 구동 제어신호(CONT4)에 따라 기입 신호(GW)를 생성한다. 기입 신호부(500)는 복수의 화소에 게이트 온 전압의 기입 신호(GW)를 동시에 인가할 수 있다.

- [0044] 발광 신호부(600)는 복수의 발광 신호 라인에 연결되고, 제5 구동 제어신호(CONT5)에 따라 발광 신호(EM)를 생성한다. 발광 신호부(600)는 복수의 화소에 게이트 온 전압의 발광 신호(EM)를 동시에 인가할 수 있다.
- [0045] 리셋 신호부(700)는 복수의 리셋 신호 라인에 연결되고, 제6 구동 제어신호(CONT6)에 따라 리셋 신호(GR)를 생성한다. 리셋 신호부(700)는 복수의 화소에 게이트 온 전압의 리셋 신호(GR)를 동시에 인가할 수 있다.
- [0046] 도 2는 본 발명의 일 실시예에 따른 표시 장치의 구동 방식을 나타내는 도면이다.
- [0047] 도 2를 참조하면, 표시부(800)에 하나의 영상이 표시되는 한 프레임 기간은 화소의 유기 발광 다이오드의 구동 전압을 리셋하는 리셋 기간(1), 화소의 구동 트랜지스터의 문턱 전압을 보상하는 보상 기간(2), 복수의 화소 각각에 데이터가 기입되는 주사 기간(3) 및 복수의 화소가 기입된 데이터에 대응하여 발광하는 발광 기간(4)을 포함한다. 시간적으로 주사 기간(3)과 발광 기간(4)은 중첩되어 발생한다.
- [0048] 현재 프레임의 발광 기간(4)에 화소는 직전 프레임의 주사 기간(4)에 기입된 데이터에 따라 발광한다. 그리고 현재 프레임의 주사 기간(3)에 화소에 기입되는 데이터에 따라 화소는 다음 프레임의 발광 기간(4)에 발광한다.
- [0049] 예를 들어, 기간 T1에 N 번째 프레임의 주사 기간(3) 및 발광 기간(4)이 포함된다고 하자. 기간 T1의 주사 기간(3)에 화소들에 기입되는 데이터는 N 번째 프레임의 데이터이고, 기간 T1의 발광 기간(4)에 화소들은 N-1 번째 프레임의 주사 기간(D)에 기입된 N-1 번째 프레임의 데이터에 따라 발광한다.
- [0050] 기간 T2는 N+1 번째 프레임의 주사 기간(3) 및 발광 기간(4)이 포함된다. 기간 T2의 주사 기간(3)에 화소들에 기입되는 데이터는 N+1 번째 프레임의 데이터이고, 기간 T2의 발광 기간(4)에 화소들은 N 번째 프레임의 주사 기간(3), 즉 기간 T1에 기입된 N 번째 프레임의 데이터에 따라 발광한다.
- [0051] 기간 T3은 N+2 번째 프레임의 주사 기간(3) 및 발광 기간(4)이 포함된다. 기간 T3의 주사 기간(3)에 화소들에 기입되는 데이터는 N+2 번째 프레임의 데이터이고, 기간 T3의 발광 기간(4)에 화소들은 N+1 번째 프레임의 주사 기간(3), 즉 기간 T2에 기입된 N+1 번째 프레임의 데이터에 따라 발광한다.
- [0052] 기간 T4는 N+3 번째 프레임의 주사 기간(3) 및 발광 기간(4)이 포함된다. 기간 T4의 주사 기간(3)에 화소들에 기입되는 데이터는 N+3 번째 프레임의 데이터이고, 기간 T4의 발광 기간(4)에 화소들은 N+2 번째 프레임의 주사 기간(3), 즉 기간 T3에 기입된 N+2 번째 프레임의 데이터에 따라 발광한다.
- [0053] 현재 프레임의 데이터가 주사 기간(3)에 기입되고, 주사 기간(3)과 중첩되는 기간인 발광 기간(4)에 직전 프레임의 데이터에 따라 발광하는 화소 구조를 도 3을 참조하여 설명한다.
- [0054] 도 3은 본 발명의 일 실시예에 따른 화소를 나타내는 회로도이다.
- [0055] 도 3을 참조하면, 제1 실시예에 따른 화소(20)는 스위칭 트랜지스터(M11), 릴레이 트랜지스터(M12), 구동 트랜지스터(M13), 보상 트랜지스터(M14), 리셋 트랜지스터(M15), 발광 트랜지스터(M16), 제1 커패시터(C11), 제2 커패시터(C12) 및 유기 발광 다이오드(OLED)를 포함한다.
- [0056] 스위칭 트랜지스터(M11)는 주사 신호(S[i])가 인가되는 게이트 전극, 데이터 라인(Dj)에 연결되어 있는 일 전극 및 제1 노드(N11)에 연결되어 있는 타 전극을 포함한다. 스위칭 트랜지스터(M11)는 게이트 온 전압의 주사 신호(S[i])에 의해 턴 온되어 데이터 라인(Dj)에 인가되는 전압을 제1 노드(N11)에 인가한다.
- [0057] 릴레이 트랜지스터(M12)는 기입 신호(GW)가 인가되는 게이트 전극, 제1 노드(N11)에 연결되어 있는 일 전극 및 제2 노드(N12)에 연결되어 있는 타 전극을 포함한다. 릴레이 트랜지스터(M12)는 게이트 온 전압의 기입 신호(GW)에 의해 턴 온되어 제1 노드(N11)의 전압을 제2 노드(N12)에 인가한다.
- [0058] 구동 트랜지스터(M13)는 제2 노드(N12)에 연결되어 있는 게이트 전극, 제3 노드(N13)에 연결되어 있는 일 전극 및 유기 발광 다이오드(OLED)의 애노드 전극에 연결되어 있는 타 전극을 포함한다. 구동 트랜지스터(M13)는 제2 노드(N12)의 전압에 의해 온-오프되어 유기 발광 다이오드(OLED)에 공급되는 구동 전류를 제어한다.
- [0059] 보상 트랜지스터(M14)는 발광 신호(EM)가 인가되는 게이트 전극, 제2 노드(N12)에 연결되어 있는 일 전극 및 제4 노드(N14)에 연결되어 있는 타 전극을 포함한다.
- [0060] 리셋 트랜지스터(M15)는 리셋 신호(GR)가 인가되는 게이트 전극, 데이터 라인(Dj)에 연결되어 있는 일 전극 및 제4 노드(N14)에 연결되어 있는 타 전극을 포함한다. 리셋 트랜지스터(M15)는 게이트 온 전압의 리셋 신호(GR)에 의해 턴 온되어 데이터 라인(Dj)에 인가되는 전압을 제4 노드(N14)에 인가한다.

- [0061] 발광 트랜지스터(M16)는 발광 신호(EM)가 인가되는 게이트 전극, 제1 전원전압(ELVDD)에 연결되어 있는 일 전극 및 제3 노드(N13)에 연결되어 있는 타 전극을 포함한다.
- [0062] 제1 커패시터(C11)는 제1 노드(N11)에 연결되어 있는 일 전극 및 초기화 전압(Vinit)에 연결되어 있는 타 전극을 포함한다.
- [0063] 제2 커패시터(C12)는 제3 노드(N13)에 연결되어 있는 일 전극 및 제4 노드(N14)에 연결되어 있는 타 전극을 포함한다.
- [0064] 유기 발광 다이오드(OLED)는 구동 트랜지스터(M13)의 타 전극에 연결되어 있는 애노드 전극 및 제2 전원전압(ELVSS)에 연결되어 있는 캐소드 전극을 포함한다. 유기 발광 다이오드(OLED)는 기본색(primary color) 중 하나의 빛을 낼 수 있다. 기본색의 예로는 적색, 녹색, 청색의 삼원색을 들 수 있으며, 이들 삼원색의 공간적 합 또는 시간적 합으로 원하는 색상이 표시될 수 있다.
- [0065] 스위칭 트랜지스터(M11), 릴레이 트랜지스터(M12), 구동 트랜지스터(M13), 보상 트랜지스터(M14), 리셋 트랜지스터(M15) 및 발광 트랜지스터(M16)는 p-채널 전계 효과 트랜지스터일 수 있다. 이때, 스위칭 트랜지스터(M11), 릴레이 트랜지스터(M12), 구동 트랜지스터(M13), 보상 트랜지스터(M14), 리셋 트랜지스터(M15), 발광 트랜지스터(M16)를 턴 온시키는 게이트 온 전압을 로우 레벨 전압이고 턴 오프시키는 게이트 오프 전압은 하이 레벨 전압이다.
- [0066] 여기서는 p-채널 전계 효과 트랜지스터를 나타내었으나, 스위칭 트랜지스터(M11), 릴레이 트랜지스터(M12), 구동 트랜지스터(M13), 보상 트랜지스터(M14), 리셋 트랜지스터(M15), 발광 트랜지스터(M16) 중 적어도 어느 하나는 n-채널 전계 효과 트랜지스터일 수 있다. 이때 n-채널 전계 효과 트랜지스터를 턴 온시키는 게이트 온 전압은 하이 레벨 전압이고 턴-오프시키는 게이트 오프 전압은 로우 레벨 전압이다.
- [0067] 도 4는 본 발명의 일 실시예에 따른 표시 장치의 구동 방법을 나타내는 타이밍도이다.
- [0068] 도 3 및 4를 참조하면, 제1 실시예에 따른 화소(20)를 포함하는 표시 장치(10)의 구동 방법에 대하여 설명한다.
- [0069] 리셋 기간(1)에서, 제1 전원전압(ELVDD) 및 제2 전원전압(ELVSS)은 하이 레벨 전압으로 인가된다. 그리고 리셋 신호(GR) 및 발광 신호(EM)는 게이트 온 전압으로 인가되고, 기입 신호(GW) 및 주사 신호(S[1]~S[n])는 게이트 오프 전압으로 인가된다. 이때, 데이터 신호(data[1]~data[m])는 초기화 전압(Vinit)으로 인가된다. 게이트 온 전압의 리셋 신호(GR)에 의해 리셋 트랜지스터(M15)가 턴 온되고, 턴 온된 리셋 트랜지스터(M15)를 통해 데이터 라인(Dj)의 초기화 전압(Vinit)이 제4 노드(N14)에 인가된다. 게이트 온 전압의 발광 신호(EM)에 의해 보상 트랜지스터(M14) 및 발광 트랜지스터(M16)가 턴 온된다. 보상 트랜지스터(M14)가 턴 온됨에 따라 제2 노드(N12)와 제4 노드(N14)가 연결되고, 제4 노드(N14)에 인가된 초기화 전압(Vinit)이 제2 노드(N12)에 인가된다. 초기화 전압(Vinit)은 로우 레벨 전압일 수 있다. 턴 온된 발광 트랜지스터(M16)를 통해 제1 전원전압(ELVDD)이 제3 노드(N13)에 인가된다. 구동 트랜지스터(M13)가 턴 온되고, 제1 전원전압(ELVDD)이 유기 발광 다이오드(OLED)의 애노드 전극에 전달된다. 이때, 제2 전원전압(ELVSS)은 하이 레벨 전압으로 인가되고 있으므로, 유기 발광 다이오드(OLED)에는 전류가 흐르지 않는다. 이와 같이, 구동 트랜지스터(M13)의 게이트 전압, 즉 제2 노드(N12)의 전압은 초기화 전압(Vinit)으로 리셋되고, 유기 발광 다이오드(OLED)의 애노드 전압은 하이 레벨 전압으로 리셋된다.
- [0070] 보상 기간(2)에서, 데이터 신호(data[1]~data[m])가 기준전압(Vref)으로 변동된다. 기준전압(Vref)은 하이 레벨 전압일 수 있다. 이때, 리셋 트랜지스터(M15)는 턴 온된 상태를 유지하고, 리셋 트랜지스터(M15)를 통해 제4 노드(N14)에 기준전압(Vref)이 인가된다. 이때, 발광 신호(EM)는 게이트 오프 전압으로 인가되고, 게이트 오프 전압의 발광 신호(EM)에 의해 보상 트랜지스터(M14) 및 발광 트랜지스터(M16)가 턴 오프된다. 그리고 기입 신호(GW)가 게이트 온 전압으로 인가되고, 게이트 온 전압의 기입 신호(GW)에 의해 릴레이 트랜지스터(M12)가 턴 온된다. 턴 온된 릴레이 트랜지스터(M12)를 통해 제1 커패시터(C11)에 저장되어 있는 데이터 전압(data)이 제2 노드(N12)에 인가된다. 제1 커패시터(C11)에 저장되어 있는 데이터 전압(data)은 현재 프레임의 직전 프레임의 주사 기간(3)에 제1 커패시터(C11)에 저장되는 데이터 전압이다. 이후, 제2 전원전압(ELVSS)이 로우 레벨 전압으로 변동되면, 유기 발광 다이오드(OLED)의 기생 커패시터에 의한 커플링으로 유기 발광 다이오드(OLED)의 애노드 전극의 전압이 로우 레벨 전압으로 떨어진다. 유기 발광 다이오드(OLED)의 애노드 전극의 전압이 로우 레벨 전압으로 떨어지면 제3 노드(N13)의 전압이 data-Vth 전압이 될 때까지 구동 트랜지스터(M13)를 통해 제3 노드(N13)로부터 유기 발광 다이오드(OLED)로 전류가 흐르고, 제3 노드(N13)의 전압은 data-Vth 전압이 된다. 여기서, data는 데이터 신호(data[1]~data[m])의 전압을 의미한다. Vth는 구동 트랜지스터(M13)의 문턱전압으로 음

의 값을 가질 수 있다. 즉, 제3 노드(N13)의 전압은 데이터 전압(data) 및 구동 트랜지스터(M13)의 문턱전압(Vth)이 반영된 전압으로 만들어진다.

[0071] 발광 기간(4)에서, 제1 전원전압(ELVDD)은 하이 레벨 전압으로 인가되고, 제2 전원전압(ELVSS)은 로우 레벨 전압으로 인가된다. 그리고 리셋 신호(GR) 및 기입 신호(GW)는 게이트 오프 전압으로 인가되고, 발광 신호(EM)가 게이트 온 전압으로 인가된다. 발광 신호(EM)가 게이트 온 전압으로 인가됨에 따라 보상 트랜지스터(M14) 및 발광 트랜지스터(M16)가 턴 온된다. 턴 온된 발광 트랜지스터(M16)를 통해 제1 전원전압(ELVDD)이 제3 노드(N13)에 전달된다. 제3 노드(N13)의 전압은 data+Vth 전압에서 ELVDD 전압으로 변동된다. 여기서, ELVDD는 제1 전원전압(ELVDD)의 하이 레벨 전압을 의미한다. 제3 노드(N13)의 전압이 ELVDD 전압으로 변동됨에 따라 제2 커패시터(C12)에 의한 커플링으로 제4 노드(N14)의 전압은 ELVDD-(data-Vth) 전압만큼 변동되어 ELVDD-(data-Vth)+Vref 전압이 된다. 턴 온된 보상 트랜지스터(M14)를 통해 제4 노드(N14)의 전압이 제2 노드(N12), 즉 구동 트랜지스터(M13)의 게이트 전극에 전달된다. 즉, 제2 노드에 데이터 전압(data) 및 구동 트랜지스터(M13)의 문턱전압(Vth)이 반영된 전압이 인가된다. 구동 트랜지스터(M13)는 게이트-소스 전압차에 의해 턴 온되고, 구동 트랜지스터(M13)를 통해 구동 전류(Ioled)가 흐른다. 구동 전류(Ioled)는 $I_{oled} = k(V_{gs} - V_{th})^2 = k((ELVDD - (data - V_{th}) + V_{ref}) - ELVDD - V_{th})^2 = k(V_{ref} - data)^2$ 이 된다. 여기서, k는 구동 트랜지스터(M13)의 특성에 따라 결정되는 파라미터이다.

[0072] 구동 전류(Ioled)는 유기 발광 다이오드(OLED)로 흐르고, 유기 발광 다이오드(OLED)는 구동 전류(Ioled)에 대응하는 밝기로 발광한다. 유기 발광 다이오드(OLED)는 제1 전원전압(ELVDD)의 전압 강하, 구동 트랜지스터(M13)의 문턱전압(Vth)에 상관없이 데이터 전압(data)에 대응하는 밝기로 발광할 수 있다. 제2 전원전압(ELVSS)이 하이 레벨 전압으로 변동되면 유기 발광 다이오드(OLED)로 전류가 흐르지 않게 되고 발광 기간(4)이 종료된다.

[0073] 주사 기간(3)에서, 복수의 주사 신호(S[1]~S[n])는 순차적으로 게이트 온 전압으로 인가되고, 복수의 주사 신호(S[1]~S[n])에 대응하여 소정의 전압 범위의 데이터 신호(data[1]~data[m])가 인가된다. 이때, 리셋 신호(GR) 및 기입 신호(GW)는 게이트 오프 전압으로 인가되고, 릴레이 트랜지스터(M12) 및 리셋 트랜지스터(M15)는 턴 오프된다. 게이트 온 전압의 주사 신호(S[i])에 의해 스위칭 트랜지스터(M11)가 턴 온되고, 턴 온된 스위칭 트랜지스터(M11)를 통해 제1 노드(N11)에 데이터 전압(data)이 인가된다. 제1 커패시터(C11)에 Vinit-data 전압이 저장된다. 제1 커패시터(C11)에 저장된 전압은 다음 프레임의 발광 기간(4)에 사용된다.

[0074] 상술한 바와 같이, 제1 실시예에 따른 화소(20)를 포함하는 표시 장치(10)는 데이터 기입 및 발광을 동시에 수행할 수 있으므로 데이터 기입 시간을 충분히 확보할 수 있다.

[0075] 도 5는 본 발명의 다른 실시예에 따른 표시 장치의 구동 방식을 나타내는 도면이다.

[0076] 도 5를 참조하면, 표시 장치(10)가 서터 안정 방식에 따라 좌안 영상과 우안 영상을 교대로 표시하는 구동 방식이다. 도 5에 도시된 바와 같이, 각 프레임은 리셋 기간(1), 보상 기간(2), 주사 기간(3) 및 발광 기간(4)을 포함한다.

[0077] 좌안 영상을 나타내는 복수의 데이터 신호(이하, 좌안 영상 데이터 신호라 함)가 복수의 화소 각각에 기입되는 프레임은 도면 부호 'L'을 사용하여 나타내고, 우안 영상을 나타내는 복수의 데이터 신호(이하, 우안 영상 데이터 신호라 함)가 복수의 화소 각각에 기입되는 프레임은 도면 부호 'R'을 사용하여 나타낸다.

[0078] 리셋 기간(1), 보상 기간(2), 주사 기간(3) 및 발광 기간(4) 각각에서 리셋 신호(GR), 기입 신호(GW), 발광 신호(EM), 주사 신호(S[1]~S[n]) 및 데이터 신호(data[1]~data[m])의 파형은 도 4에 도시된 파형과 동일하므로, 각 기간에 대한 구체적인 설명은 생략한다.

[0079] 기간 T21의 주사 기간(3)에 N_L 프레임의 좌안 영상 데이터 신호가 복수의 화소에 기입된다. 주사 기간(3) 동안 복수의 화소 각각에 대응하는 좌안 영상 데이터 신호가 기입된다. 이때, 기간 T21의 발광 기간(4) 동안 N-1_R 프레임의 주사 기간(3)에 기입된 우안 영상 데이터 신호에 따라 복수의 화소가 발광한다.

[0080] 기간 T22의 주사 기간(3)에 N_R 프레임의 우안 영상 데이터 신호가 복수의 화소에 기입된다. 주사 기간(3) 동안 복수의 화소 각각에 대응하는 우안 영상 데이터 신호가 기입된다. 이때, 기간 T22의 발광 기간(4) 동안 N_L 프레임의 주사 기간(3)에 기입된 좌안 영상 데이터 신호에 따라 복수의 화소가 발광한다.

[0081] 기간 T23의 주사 기간(3)에 N+1_L 프레임의 좌안 영상 데이터 신호가 복수의 화소에 기입된다. 주사 기간(3) 동안 복수의 화소 각각에 대응하는 좌안 영상 데이터 신호가 기입된다. 이때, 기간 T23의 발광 기간(4) 동안 N_R

프레임의 주사 기간(3)에 기입된 우안 영상 데이터 신호에 따라 복수의 화소가 발광한다.

- [0082] 시간 T24의 주사 기간(3)에 N+1_R 프레임의 우안 영상 데이터 신호가 복수의 화소에 기입된다. 주사 기간(3) 동안 복수의 화소 각각에 대응하는 우안 영상 데이터 신호가 기입된다. 이때, 시간 T24의 발광 기간(4) 동안 N+1_L 프레임의 주사 기간(3)에 기입된 좌안 영상 데이터 신호에 따라 복수의 화소가 발광한다.
- [0083] 이와 같은 방식으로 좌안 영상이 기입되는 동안 우안 영상이 동시에 발광하고, 우안 영상이 기입되는 동안 좌안 영상이 동시에 발광한다. 그러면 발광 기간을 충분히 확보할 수 있어, 입체 영상의 화질이 향상된다.
- [0084] 주사 기간(3)과 발광 기간(4)이 동일한 기간에 속해 있으므로, 각 프레임의 발광 기간(4) 간의 간격(T31)을 주사 기간에 관계없이 설정할 수 있다. 이때, 서터 안경의 액정 응답 속도에 최적화된 간격으로 발광 기간(4) 간의 간격(T31)을 설정할 수 있다.
- [0085] 주사 기간(3)과 발광 기간(4)이 동일한 기간에 속하지 않는 종래의 경우, 주사 기간(3) 후에 발광 기간(4)이 위치하므로, 한 프레임의 기간 중 발광 기간(4)을 설정할 수 있는 시간적 마진이 적다. 제안하는 구동 방식에서는 한 프레임의 기간 중 리셋 기간(1) 및 보상 기간(2)을 제외한 기간에 발광 기간(4)을 설정할 수 있다. 따라서 발광 기간(4)을 설정할 수 있는 시간적 마진이 종래에 비해 증가하여, 서터 안경의 액정 응답 속도를 고려하여 발광 기간(4) 간의 간격(T31)을 설정할 수 있다.
- [0086] 예를 들어, 좌안 영상(또는 우안 영상)의 발광이 끝난 시점부터 서터 안경의 우안 렌즈(또는 좌안 렌즈)를 완전히 여는데 소요되는 시간을 고려하여 발광 기간(4) 간의 간격(T31)을 설정할 수 있다.
- [0087] 도 6은 본 발명의 다른 실시예에 따른 화소를 나타내는 회로도이다.
- [0088] 도 6을 참조하면, 제2 실시예에 따른 화소(30)는 스위칭 트랜지스터(M21), 릴레이 트랜지스터(M22), 구동 트랜지스터(M23), 제1 보상 트랜지스터(M24), 리셋 트랜지스터(M25), 발광 트랜지스터(M26), 제2 보상 트랜지스터(M27), 제1 커패시터(C21), 제2 커패시터(C22) 및 유기 발광 다이오드(OLED)를 포함한다.
- [0089] 제1 실시예에 따른 화소(20)와의 차이점으로, 제2 실시예에 따른 화소(30)는 제2 보상 트랜지스터(M27)를 더 포함한다.
- [0090] 제2 보상 트랜지스터(M27)는 기입 신호(GW)가 인가되는 게이트 전극, 기입 신호(GW)가 인가되는 일 전극 및 제5 노드(N25)에 연결되어 있는 타 전극을 포함한다. 제5 노드(N25)에는 구동 트랜지스터(M23)의 타 전극 및 유기 발광 다이오드(OLED)의 애노드 전극이 연결되어 있다. 제2 보상 트랜지스터(M27)는 게이트 온 전압의 기입 신호(GW)에 의해 턴 온되어 게이트 온 전압의 기입 신호(GW)를 제5 노드(N25)에 인가한다.
- [0091] 제2 보상 트랜지스터(M27)는 p-채널 전계 효과 트랜지스터일 수 있다. 여기서는 제2 보상 트랜지스터(M27)가 p-채널 전계 효과 트랜지스터인 것으로 나타내었으나, 제2 보상 트랜지스터(M27)는 n-채널 전계 효과 트랜지스터일 수 있다.
- [0092] 제2 실시예에 따른 화소(30)는 도 4에서 설명한 파형도에 따라 구동될 수 있다.
- [0093] 다만, 보상 기간(2)에서 게이트 온 전압의 기입 신호(GW)에 의해 제2 보상 트랜지스터(M27)가 턴 온되고, 턴 온된 제2 보상 트랜지스터(M27)를 통해 로우 레벨 전압의 기입 신호(GW)가 제5 노드(N25)에 인가된다. 제5 노드(N25)의 전압은 로우 레벨 전압이 되고, 제3 노드(N23)의 전압은 data-Vth 전압이 된다.
- [0094] 이외의 동작은 도 4에서 설명한 바와 동일하므로, 제2 실시예에 따른 화소(30)를 포함하는 표시 장치의 구동 방법에 대한 상세한 설명은 생략한다.
- [0095] 도 7은 본 발명의 또 다른 실시예에 따른 화소를 나타내는 회로도이다.
- [0096] 도 7을 참조하면, 제3 실시예에 따른 화소(40)는 스위칭 트랜지스터(M31), 릴레이 트랜지스터(M32), 구동 트랜지스터(M33), 제1 보상 트랜지스터(M34), 리셋 트랜지스터(M35), 발광 트랜지스터(M36), 제2 보상 트랜지스터(M37), 제1 커패시터(C31), 제2 커패시터(C32) 및 유기 발광 다이오드(OLED)를 포함한다.
- [0097] 제1 실시예에 따른 화소(20)와의 차이점으로, 제3 실시예에 따른 화소(30)는 제2 보상 트랜지스터(M37)를 더 포함한다.
- [0098] 제2 보상 트랜지스터(M37)는 기입 신호(GW)가 인가되는 게이트 전극, 초기화 전압(Vinit)에 연결되어 있는 일 전극 및 제5 노드(N35)에 연결되어 있는 타 전극을 포함한다. 제5 노드(N35)에는 구동 트랜지스터(M33)의 타 전극 및 유기 발광 다이오드(OLED)의 애노드 전극이 연결되어 있다. 제2 보상 트랜지스터(M37)는 게이트 온 전압

의 기입 신호(GW)에 의해 턴 온되어 초기화 전압(Vinit)을 제5 노드(N35)에 인가한다.

- [0099] 제2 보상 트랜지스터(M37)는 p-채널 전계 효과 트랜지스터일 수 있다. 여기서는 제2 보상 트랜지스터(M37)가 p-채널 전계 효과 트랜지스터인 것으로 나타내었으나, 제2 보상 트랜지스터(M37)는 n-채널 전계 효과 트랜지스터일 수 있다.
- [0100] 제3 실시예에 따른 화소(40)는 도 4에서 설명한 파형도에 따라 구동될 수 있다.
- [0101] 다만, 보상 기간(2)에서 게이트 온 전압의 기입 신호(GW)에 의해 제2 보상 트랜지스터(M37)가 턴 온되고, 턴 온된 제2 보상 트랜지스터(M37)를 통해 로우 레벨 전압의 초기화 전압(Vinit)이 제5 노드(N35)에 인가된다. 제5 노드(N35)의 전압은 로우 레벨 전압이 되고, 제3 노드(N33)의 전압은 data-Vth 전압이 된다.
- [0102] 이외의 동작은 도 4에서 설명한 바와 동일하므로, 제3 실시예에 따른 화소(40)를 포함하는 표시 장치의 구동 방법에 대한 상세한 설명은 생략한다.
- [0103] 도 8은 본 발명의 또 다른 실시예에 따른 화소를 나타내는 회로도이다.
- [0104] 도 8을 참조하면, 제4 실시예에 따른 화소(50)는 스위칭 트랜지스터(M41), 릴레이 트랜지스터(M42), 구동 트랜지스터(M43), 제1 보상 트랜지스터(M44), 리셋 트랜지스터(M45), 제1 발광 트랜지스터(M46), 제2 보상 트랜지스터(M47), 제2 발광 트랜지스터(M48), 제1 커패시터(C41), 제2 커패시터(C42) 및 유기 발광 다이오드(OLED)를 포함한다.
- [0105] 제1 실시예에 따른 화소(20)와의 차이점으로, 제4 실시예에 따른 화소(50)는 제2 보상 트랜지스터(M47) 및 제2 발광 트랜지스터(M48)를 더 포함한다.
- [0106] 제2 보상 트랜지스터(M47)는 기입 신호(GW)가 인가되는 게이트 전극, 기입 신호(GW)가 인가되는 일 전극 및 제5 노드(N45)에 연결되어 있는 타 전극을 포함한다. 제2 보상 트랜지스터(M47)는 게이트 온 전압의 기입 신호(GW)에 의해 턴 온되어 게이트 온 전압의 기입 신호(GW)를 제5 노드(N45)에 인가한다. 제5 노드(N45)에는 구동 트랜지스터(M43)의 타 전극이 연결되어 있다.
- [0107] 제2 발광 트랜지스터(M48)는 발광 신호(EM)가 인가되는 게이트 전극, 제5 노드(N45)에 연결되어 있는 일 전극 및 유기 발광 다이오드(OLED)의 애노드 전극에 연결되어 있는 타 전극을 포함한다.
- [0108] 제2 보상 트랜지스터(M47) 및 제2 발광 트랜지스터(M48)는 p-채널 전계 효과 트랜지스터일 수 있다. 여기서는 제2 보상 트랜지스터(M47) 및 제2 발광 트랜지스터(M48)가 p-채널 전계 효과 트랜지스터인 것으로 나타내었으나, 제2 보상 트랜지스터(M47) 및 제2 발광 트랜지스터(M48) 중 적어도 어느 하나는 n-채널 전계 효과 트랜지스터일 수 있다.
- [0109] 제4 실시예에 따른 화소(50)는 도 4에서 설명한 파형도에 따라 구동될 수 있다.
- [0110] 다만, 보상 기간(2)에서 게이트 온 전압의 기입 신호(GW)에 의해 제2 보상 트랜지스터(M47)가 턴 온되고, 턴 온된 제2 보상 트랜지스터(M47)를 통해 로우 레벨 전압의 기입 신호(GW)가 제5 노드(N45)에 전달된다. 제5 노드(N45)의 전압이 로우 레벨 전압이 되고, 제3 노드(N43)의 전압은 data-Vth 전압이 된다. 이때, 제2 발광 트랜지스터(M48)의 게이트 전극에는 게이트 오프 전압의 발광 신호(EM)가 인가되고 제2 발광 트랜지스터(M48)는 턴 오프되어 제5 노드(N45)와 유기 발광 다이오드(OLED)의 연결을 차단한다.
- [0111] 제2 발광 트랜지스터(M48)는 리셋 기간(1)에서 게이트 온 전압의 발광 신호(EM)에 의해 턴 온되어 유기 발광 다이오드(OLED)의 애노드 전극이 하이 레벨 전압으로 리셋될 수 있도록 한다. 그리고 제2 발광 트랜지스터(M48)는 발광 기간(4)에서 게이트 온 전압의 발광 신호(EM)에 의해 턴 온되어 유기 발광 다이오드(OLED)에 구동 전류(Ioled)가 흐를 수 있도록 한다.
- [0112] 이외의 동작은 도 4에서 설명한 바와 동일하므로, 제4 실시예에 따른 화소(50)를 포함하는 표시 장치의 구동 방법에 대한 상세한 설명은 생략한다.
- [0113] 도 9는 본 발명의 또 다른 실시예에 따른 화소를 나타내는 회로도이다.
- [0114] 도 9를 참조하면, 제5 실시예에 따른 화소(60)는 스위칭 트랜지스터(M51), 릴레이 트랜지스터(M52), 구동 트랜지스터(M53), 제1 보상 트랜지스터(M54), 리셋 트랜지스터(M55), 제1 발광 트랜지스터(M56), 제2 보상 트랜지스터(M57), 제2 발광 트랜지스터(M58), 제1 커패시터(C51), 제2 커패시터(C52) 및 유기 발광 다이오드(OLED)를 포함한다.

- [0115] 제1 실시예에 따른 화소(20)와의 차이점으로, 제5 실시예에 따른 화소(60)는 제2 보상 트랜지스터(M57) 및 제2 발광 트랜지스터(M58)를 더 포함한다.
- [0116] 제2 보상 트랜지스터(M57)는 기입 신호(GW)가 인가되는 게이트 전극, 초기화 전압(Vinit)에 연결되어 있는 일 전극 및 제5 노드(N55)에 연결되어 있는 타 전극을 포함한다. 제2 보상 트랜지스터(M57)는 게이트 온 전압의 기입 신호(GW)에 의해 턴 온되어 로우 레벨 전압의 초기화 전압(Vinit)을 제5 노드(N55)에 인가한다. 제5 노드(N55)에는 구동 트랜지스터(M53)의 타 전극이 연결되어 있다.
- [0117] 제2 발광 트랜지스터(M58)는 발광 신호(EM)가 인가되는 게이트 전극, 제5 노드(N55)에 연결되어 있는 일 전극 및 유기 발광 다이오드(OLED)의 애노드 전극에 연결되어 있는 타 전극을 포함한다.
- [0118] 제2 보상 트랜지스터(M57) 및 제2 발광 트랜지스터(M58)는 p-채널 전계 효과 트랜지스터일 수 있다. 여기서는 제2 보상 트랜지스터(M57) 및 제2 발광 트랜지스터(M58)가 p-채널 전계 효과 트랜지스터인 것으로 나타내었으나, 제2 보상 트랜지스터(M57) 및 제2 발광 트랜지스터(M58) 중 적어도 어느 하나는 n-채널 전계 효과 트랜지스터일 수 있다.
- [0119] 제5 실시예에 따른 화소(60)는 도 4에서 설명한 파형도에 따라 구동될 수 있다.
- [0120] 다만, 보상 기간(2)에서 게이트 온 전압의 기입 신호(GW)에 의해 제2 보상 트랜지스터(M57)가 턴 온되고, 턴 온된 제2 보상 트랜지스터(M57)를 통해 로우 레벨 전압의 초기화 신호(Vinit)가 제5 노드(N55)에 전달된다. 제5 노드(N55)의 전압이 로우 레벨 전압이 되고, 제3 노드(N53)의 전압은 data-Vth 전압이 된다. 이때, 제2 발광 트랜지스터(M58)의 게이트 전극에는 게이트 오프 전압의 발광 신호(EM)가 인가되고 제2 발광 트랜지스터(M58)는 턴 오프되어 제5 노드(N55)와 유기 발광 다이오드(OLED)의 연결을 차단한다.
- [0121] 제2 발광 트랜지스터(M58)는 리셋 기간(1)에서 게이트 온 전압의 발광 신호(EM)에 의해 턴 온되어 유기 발광 다이오드(OLED)의 애노드 전극이 하이 레벨 전압으로 리셋될 수 있도록 한다. 그리고 제2 발광 트랜지스터(M58)는 발광 기간(4)에서 게이트 온 전압의 발광 신호(EM)에 의해 턴 온되어 유기 발광 다이오드(OLED)에 구동 전류(Ioled)가 흐를 수 있도록 한다.
- [0122] 이외의 동작은 도 4에서 설명한 바와 동일하므로, 제5 실시예에 따른 화소(60)를 포함하는 표시 장치의 구동 방법에 대한 상세한 설명은 생략한다.
- [0123] 한편, 상술한 제1 실시예에 따른 화소(20), 제2 실시예에 따른 화소(30), 제3 실시예에 따른 화소(40), 제4 실시예에 따른 화소(50) 및 제5 실시예에 따른 화소(60)에서 유기 발광 다이오드(OLED)의 유기 발광층은 저분자 유기물 또는 PEDOT(Poly 3,4-ethylenedioxythiophene) 등의 고분자 유기물로 이루어질 수 있다. 또한, 유기 발광층은 발광층과, 정공 주입층(hole injection layer, HIL), 정공 수송층(hole transporting layer, HTL), 전자 수송층(electron transporting layer, ETL), 및 전자 주입층(electron injection layer, EIL) 중 하나 이상을 포함하는 다층막으로 형성될 수 있다. 이들 모두를 포함할 경우, 정공 주입층이 양극인 화소 전극 상에 배치되고, 그 위로 정공 수송층, 발광층, 전자 수송층, 전자 주입층이 차례로 적층된다.
- [0124] 유기 발광층은 적색을 발광하는 적색 유기 발광층, 녹색을 발광하는 녹색 유기 발광층 및 청색을 발광하는 청색 유기 발광층을 포함할 수 있으며, 적색 유기 발광층, 녹색 유기 발광층 및 청색 유기 발광층은 각각 적색 화소, 녹색 화소 및 청색 화소에 형성되어 컬러 화상을 구현하게 된다.
- [0125] 또한, 유기 발광층은 적색 유기 발광층, 녹색 유기 발광층 및 청색 유기 발광층을 적색 화소, 녹색 화소 및 청색 화소에 모두 함께 적층하고, 각 화소별로 적색 색필터, 녹색 색필터 및 청색 색필터를 형성하여 컬러 화상을 구현할 수 있다. 다른 예로, 백색을 발광하는 백색 유기 발광층을 적색 화소, 녹색 화소 및 청색 화소 모두에 형성하고, 각 화소별로 각각 적색 색필터, 녹색 색필터 및 청색 색필터를 형성하여 컬러 화상을 구현할 수도 있다. 백색 유기 발광층과 색필터를 이용하여 컬러 화상을 구현하는 경우, 적색 유기 발광층, 녹색 유기 발광층 및 청색 유기 발광층을 각각의 개별 화소 즉, 적색 화소, 녹색 화소 및 청색 화소에 증착하기 위한 증착 마스크를 사용하지 않아도 된다.
- [0126] 다른 예에서 설명한 백색 유기 발광층은 하나의 유기 발광층으로 형성될 수 있음은 물론이고, 복수 개의 유기 발광층을 적층하여 백색을 발광할 수 있도록 한 구성까지 포함한다. 예로, 적어도 하나의 엘로우 유기 발광층과 적어도 하나의 청색 유기 발광층을 조합하여 백색 발광을 가능하게 한 구성, 적어도 하나의 시안 유기 발광층과 적어도 하나의 적색 유기 발광층을 조합하여 백색 발광을 가능하게 한 구성, 적어도 하나의 마젠타 유기 발광층과 적어도 하나의 녹색 유기 발광층을 조합하여 백색 발광을 가능하게 한 구성 등도 포함할 수 있다.

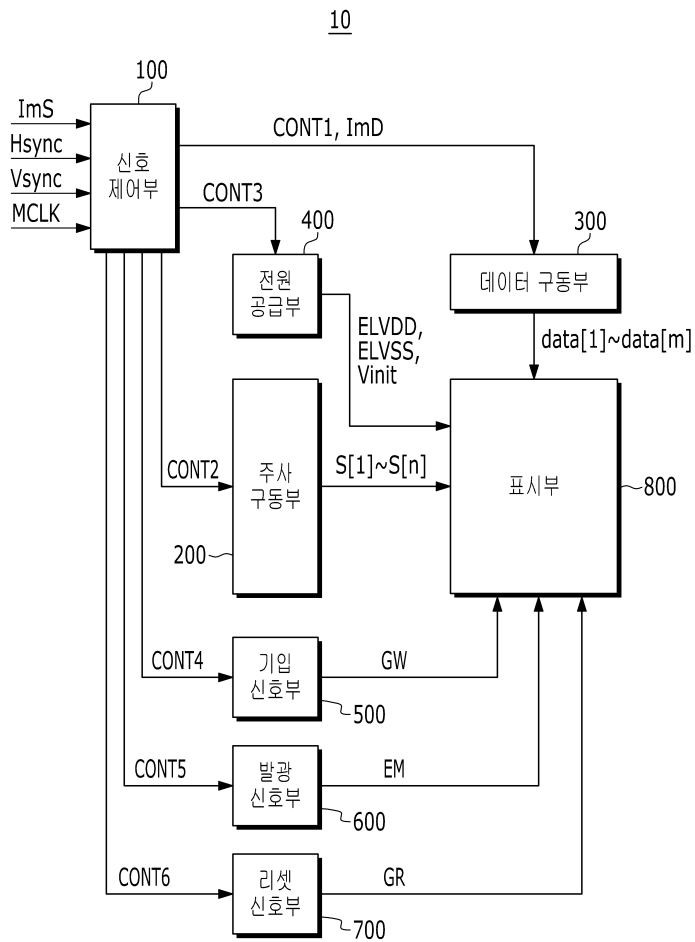
- [0127] 또한, 상술한 제1 실시예에 따른 화소(20), 제2 실시예에 따른 화소(30), 제3 실시예에 따른 화소(40), 제4 실시예에 따른 화소(50) 및 제5 실시예에 따른 화소(60)에서 복수의 트랜지스터 중 적어도 어느 하나는 반도체층이 산화물 반도체로 이루어진 산화물 박막 트랜지스터(Oxide TFT)일 수 있다.
- [0128] 산화물 반도체는 티타늄(Ti), 하프늄(Hf), 지르코늄(Zr), 알루미늄(Al), 탄탈륨(Ta), 게르마늄(Ge), 아연(Zn), 갈륨(Ga), 주석(Sn) 또는 인듐(In)을 기본으로 하는 산화물, 이들의 복합 산화물인 산화아연(ZnO), 인듐-갈륨-아연 산화물(InGaZnO₄), 인듐-아연 산화물(Zn-In-O), 아연-주석 산화물(Zn-Sn-O) 인듐-갈륨 산화물 (In-Ga-O), 인듐-주석 산화물(In-Sn-O), 인듐-지르코늄 산화물(In-Zr-O), 인듐-지르코늄-아연 산화물(In-Zr-Zn-O), 인듐-지르코늄-주석 산화물(In-Zr-Sn-O), 인듐-지르코늄-갈륨 산화물(In-Zr-Ga-O), 인듐-알루미늄 산화물(In-Al-O), 인듐-아연-알루미늄 산화물(In-Zn-Al-O), 인듐-주석-알루미늄 산화물(In-Sn-Al-O), 인듐-알루미늄-갈륨 산화물(In-Al-Ga-O), 인듐-탄탈륨 산화물(In-Ta-O), 인듐-탄탈륨-아연 산화물(In-Ta-Zn-O), 인듐-탄탈륨-주석 산화물(In-Ta-Sn-O), 인듐-탄탈륨-갈륨 산화물(In-Ta-Ga-O), 인듐-게르마늄 산화물(In-Ge-O), 인듐-게르마늄-아연 산화물(In-Ge-Zn-O), 인듐-게르마늄-주석 산화물(In-Ge-Sn-O), 인듐-게르마늄-갈륨 산화물(In-Ge-Ga-O), 티타늄-인듐-아연 산화물(Ti-In-Zn-O), 하프늄-인듐-아연 산화물(Hf-In-Zn-O) 중 어느 하나를 포함할 수 있다.
- [0129] 반도체층은 불순물이 도핑되지 않은 채널 영역과, 채널 영역의 양 옆으로 불순물이 도핑되어 형성된 소스 영역 및 드레인 영역을 포함한다. 여기서, 이러한 불순물은 박막 트랜지스터의 종류에 따라 달라지며, N형 불순물 또는 P형 불순물이 가능하다.
- [0130] 반도체층이 산화물 반도체로 이루어지는 경우에는 고온에 노출되는 등의 외부 환경에 취약한 산화물 반도체를 보호하기 위해 별도의 보호층이 추가될 수 있다.
- [0131] 지금까지 참조한 도면과 기재된 발명의 상세한 설명은 단지 본 발명의 예시적인 것으로서, 이는 단지 본 발명을 설명하기 위한 목적에서 사용된 것이지 의미 한정이나 특허청구범위에 기재된 본 발명의 범위를 제한하기 위하여 사용된 것은 아니다. 그러므로 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시 예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구 범위의 기술적 사상에 의해 정해져야 할 것이다.

부호의 설명

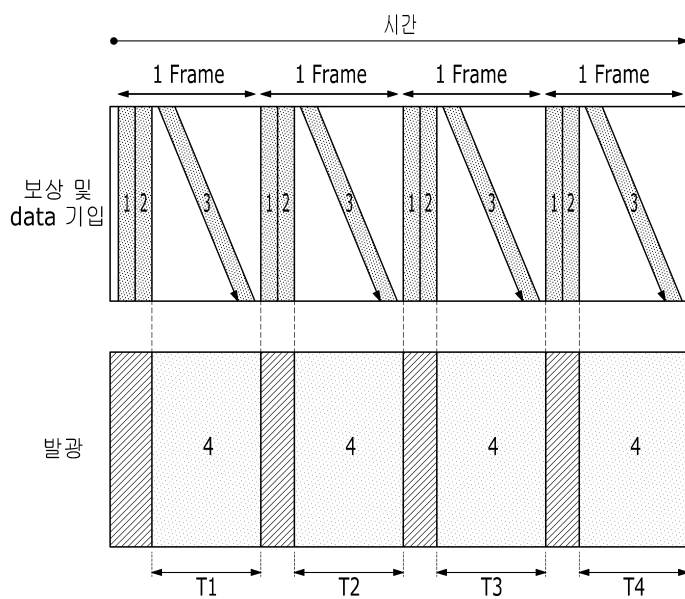
- [0132] 100 : 신호 제어부
200 : 주사 구동부
300 : 데이터 구동부
400 : 전원 공급부
500 : 기입 신호부
600 : 발광 신호부
700 : 리셋 신호부
800 : 표시부

도면

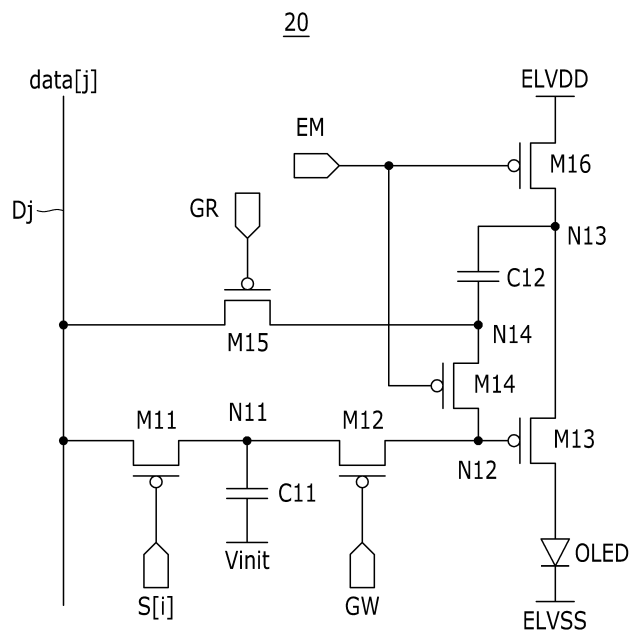
도면1



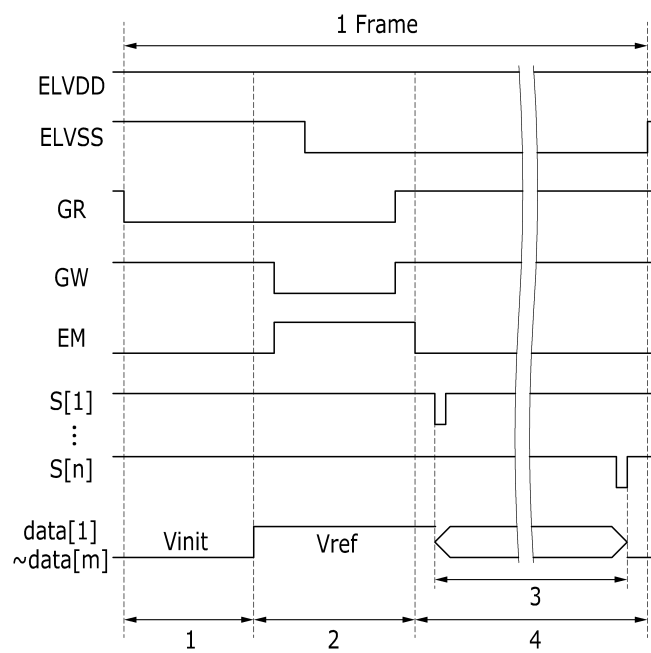
도면2



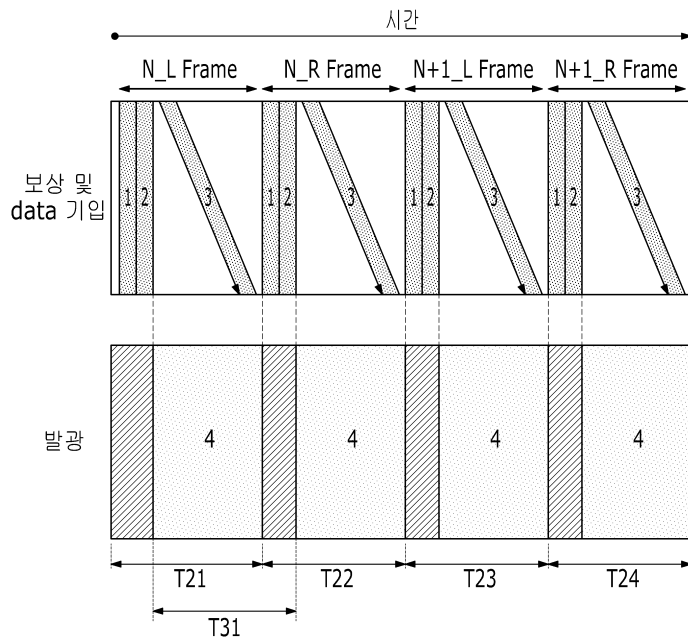
도면3



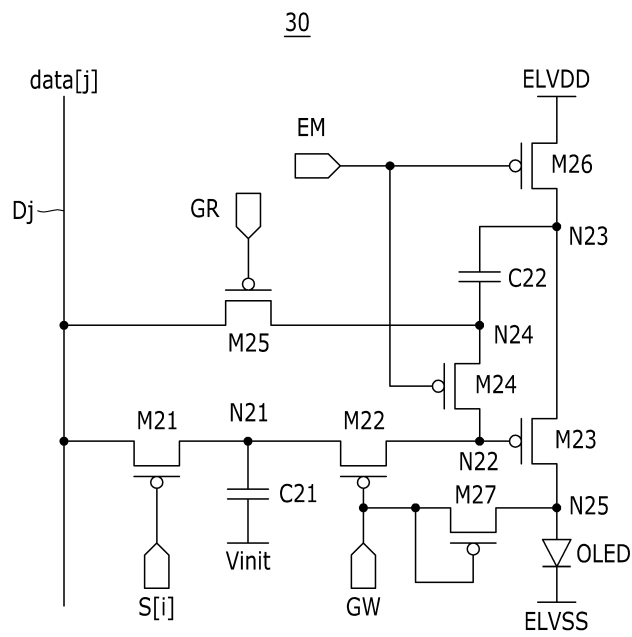
도면4



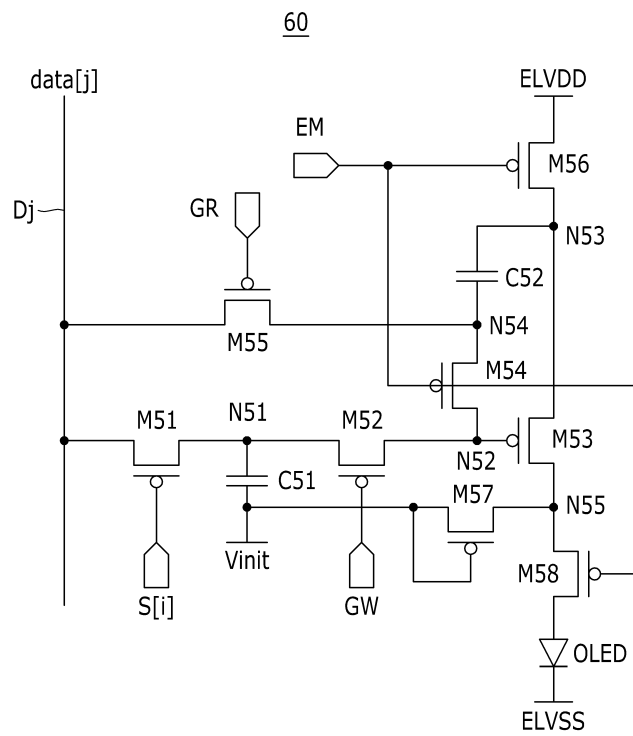
도면5



도면6



도면9



专利名称(译)	标题显示装置及其驱动方法		
公开(公告)号	KR1020140142002A	公开(公告)日	2014-12-11
申请号	KR1020130063503	申请日	2013-06-03
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	CHUNG BO YONG 정보용 LEE HAE YEON 이해연 KIM YONG JAE 김용재		
发明人	정보용 이해연 김용재		
IPC分类号	G09G3/30 H01L51/52		
CPC分类号	H01L27/3241 H01L27/3248 H01L27/326 H01L27/3262 H01L27/3265 H01L27/3276 G09G3/3208 G09F9/301 G09G3/003 G09G3/3233 G09G2300/0819 G09G2300/0852 G09G2300/0866 G09G2310/0216 G09G2310/063 G09G2320/043		
外部链接	Espacenet		

摘要(译)

显示器包括多个像素，每个像素的多个像素中的，所述开关晶体管，包含连接至一个电极和与扫描信号的第一个节点的另一个电极的写入连接到施加的栅极电极，数据线是一种继电器晶体管，包括施加信号的栅电极，连接到第一节点的一个电极和连接到第二节点的另一个电极，连接到第二节点的栅电极，第二电容器，包括连接到第三节点的一个电极和连接到第四节点的另一个电极，连接在第一节点和第二节点之间的第二电容器，栅电极连接到第一节点，第一电极连接到第二节点，另一电极连接到第四节点施加有复位信号的栅电极，包括连接到数据线的的一个电极和连接到第四节点的另一电极的复位晶体管，以及施加有发射信号的栅电极，并且发光晶体管包括连接到电压的一个电极和连接到第三节点的一个电极。

