



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2019년04월04일
 (11) 등록번호 10-1965335
 (24) 등록일자 2019년03월28일

(51) 국제특허분류(Int. Cl.)
 G09G 3/30 (2006.01)
 (21) 출원번호 10-2013-0034217
 (22) 출원일자 2013년03월29일
 심사청구일자 2018년02월12일
 (65) 공개번호 10-2014-0119906
 (43) 공개일자 2014년10월13일
 (56) 선행기술조사문헌
 KR1020100077431 A*
 KR1020130024744 A*
 *는 심사관에 의하여 인용된 문헌

(73) 특허권자
엘지디스플레이 주식회사
 서울특별시 영등포구 여의대로 128(여의도동)
 (72) 발명자
박광모
 경기 의정부시 시민로 49, 606호 (가능동, 신동아
 파라디움)
김범식
 경기도 수원시 권선구 권광로 55 113동 1302호
 (권선동, 권선자이e편한세상아파트)
 (74) 대리인
특허법인로얄

전체 청구항 수 : 총 9 항

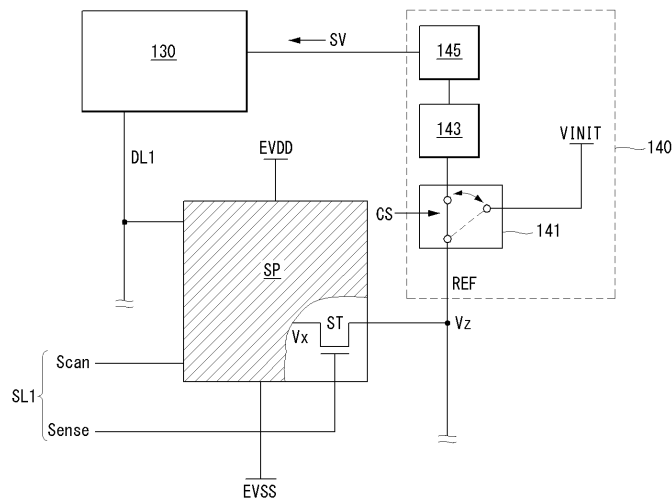
심사관 : 하정균

(54) 발명의 명칭 **유기전계발광표시장치와 이의 구동방법**

(57) 요약

본 발명은 서브 픽셀; 및 서브 픽셀의 레퍼런스라인을 통해 초기화전압을 공급하고 센싱하는 센싱부를 포함하되, 센싱부는 레퍼런스라인의 전압을 펄스 전압 형태로 변환하는 제1회로부와, 제1회로부에 의해 변환된 펄스 전압을 스텝 전압 형태로 출력하는 제2회로부와, 제2회로부에 의해 출력된 스텝 전압을 디지털 형태로 변환하는 제3회로부를 포함하는 유기전계발광표시장치를 제공한다.

대표도 - 도2



명세서

청구범위

청구항 1

서브 픽셀; 및

상기 서브 픽셀의 레퍼런스라인을 통해 초기화전압을 공급하고 센싱하는 센싱부를 포함하되,

상기 센싱부는

상기 레퍼런스라인의 전압을 펄스 전압 형태로 변환하는 제1회로부와,

상기 제1회로부에 의해 변환된 상기 펄스 전압을 스텝 전압 형태로 출력하는 제2회로부와,

상기 제2회로부에 의해 출력된 상기 스텝 전압을 디지털 형태로 변환하는 제3회로부를 포함하고,

상기 제2회로부는 입력전압을 직산하고 출력전압을 승압하여 출력하는 차지 펌프 회로를 포함하는 유기전계발광 표시장치.

청구항 2

삭제

청구항 3

제1항에 있어서,

상기 제2회로부는

고전위 전원라인에 게이트전극과 제1전극이 연결되고 상기 펄스 전압이 입력되는 입력단에 제2전극이 연결된 제1트랜지스터와,

상기 입력단에 게이트전극과 제1전극이 연결되고 상기 스텝 전압이 출력되는 출력단에 제2전극이 연결된 제2트랜지스터와,

상기 출력단에 일단이 연결되고 저전위 전원라인에 타단이 연결된 충전 커패시터를 포함하는 유기전계발광 표시장치.

청구항 4

제1항에 있어서,

상기 제1회로부는

상기 레퍼런스라인을 상기 초기화전압이 공급되는 초기화전압라인에 연결하거나,

상기 레퍼런스라인을 상기 제2회로부의 입력단에 연결하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 5

제4항에 있어서,

상기 제1회로부는

외부 또는 내부로부터 공급된 스위치 제어신호에 대응하여,

상기 레퍼런스라인을 상기 초기화전압라인 또는 상기 제2회로부의 입력단 중 하나에 선택적으로 연결하는 N(N은 1 이상 정수)개의 스위치 회로를 포함하는 유기전계발광 표시장치.

청구항 6

제4항에 있어서,

상기 제1회로부는

상기 레퍼런스라인과 상기 초기화전압라인 사이에 위치하는 제1-1회로부와,

상기 레퍼런스라인과 상기 제2회로부의 입력단 사이에 위치하는 제1-2회로부를 포함하는 유기전계발광표시장치.

청구항 7

제1항에 있어서,

상기 센싱부는

상기 서브 픽셀의 센싱 트랜지스터의 채널 저항이 작은 구간 동안 상기 서브 픽셀의 구동 트랜지스터의 소오스 노드를 센싱하는 것을 특징으로 하는 유기전계발광표시장치.

청구항 8

서브 픽셀의 스위칭 트랜지스터를 턴온시키고 스토리지 커패시터에 데이터전압을 저장하는 단계;

상기 서브 픽셀의 센싱 트랜지스터를 턴온시키고 상기 센싱 트랜지스터에 연결된 레퍼런스라인에 초기화전압을 공급하는 단계; 및

상기 센싱 트랜지스터를 통해 상기 서브 픽셀의 구동 트랜지스터의 특성을 센싱하는 단계를 포함하되,

상기 센싱하는 단계는

상기 레퍼런스라인의 전압을 펄스 전압 형태로 변환하고, 상기 펄스 전압을 스텝 전압 형태로 변환하고, 상기 스텝 전압을 디지털 형태로 변환하는 단계를 포함하되, 상기 펄스 전압이 상기 스텝 전압 형태로 변경되도록 입력전압을 적산하고 출력전압을 승압하는 유기전계발광표시장치의 구동방법.

청구항 9

삭제

청구항 10

제8항에 있어서,

상기 센싱하는 단계는

상기 센싱 트랜지스터의 채널 저항이 작은 구간 동안 상기 구동 트랜지스터의 소오스 노드를 센싱하는 것을 특징으로 하는 유기전계발광표시장치의 구동방법.

청구항 11

제1항에 있어서,

상기 센싱부는

상기 서브 픽셀의 센싱 트랜지스터의 채널 저항이 가변되기 전의 전압만 획득 및 적산하며 적산된 전압의 크기를 가지고 구동 트랜지스터의 특성에 대한 변동성을 추출하는 것을 특징으로 하는 유기전계발광표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 유기전계발광표시장치와 이의 구동방법에 관한 것이다.

배경 기술

[0002] 유기전계발광표시장치에 사용되는 유기전계발광소자는 두 개의 전극 사이에 발광층이 형성된 자발광소자이다.

유기전계발광소자는 전자(electron) 주입전극(cathode)과 정공(hole) 주입전극(anode)으로부터 각각 전자와 정공을 발광층 내부로 주입시켜, 주입된 전자와 정공이 결합한 엑시톤(exciton)이 여기 상태에서부터 기저상태로 떨어질 때 발광하는 소자이다.

- [0003] 유기전계발광소자를 이용한 유기전계발광표시장치는 빛이 방출되는 방향에 따라 전면발광(Top-Emission) 방식, 배면발광(Bottom-Emission) 방식 및 양면발광(Dual-Emission) 등이 있고, 구동방식에 따라 수동매트릭스형(Passive Matrix)과 능동매트릭스형(Active Matrix) 등으로 나누어진다.
- [0004] 유기전계발광표시장치는 매트릭스 형태로 배치된 복수의 서브 픽셀에 스캔신호, 데이터 신호 및 전원 등이 공급되면, 선택된 서브 픽셀이 발광을 하게 됨으로써 영상을 표시할 수 있다.
- [0005] 유기전계발광표시장치는 서브 픽셀 내에 포함된 구동 트랜지스터의 특성(문턱전압, 전류 이동도 등)이 변하기 때문에 시간에 따라 구동전류가 낮아져 소자의 수명이 감소한다. 이를 개선하기 위해, 종래에는 구동 트랜지스터의 노드에 센싱 트랜지스터를 형성하고, 이를 통해 센싱된 센싱값을 기반으로 구동 트랜지스터의 특성(전류의 이동도 등)을 계산함과 더불어 보상을 수행한다.
- [0006] 그런데, 턴온된 센싱 트랜지스터의 경우 시간이 지남에 따라 채널 저항이 가변되므로 저항의 변화로 인하여 정확한 센싱값을 획득하기 어렵다. 이로 인하여, 종래 제안된 보상방식은 센싱 트랜지스터의 채널 저항 가변에 따른 문제를 해결하기 위한 방안이 요구된다.

발명의 내용

해결하려는 과제

- [0007] 상술한 배경기술의 문제점을 해결하기 위한 본 발명은 표시패널의 트랜지스터 편차 특성을 센싱하고 외부 회로를 이용하여 보상하는 방식에 있어서 센싱 시의 편차를 줄여 보상 정확도(또는 균일도)를 높이고 표시품질을 향상시키는 것이다. 또한, 본 발명은 센싱 트랜지스터를 일정 영역에서만 동작시키고 이를 통해 구동 트랜지스터의 특성을 수득하고 변화를 추출 및 보상의 정확도를 높이는 것이다.

과제의 해결 수단

- [0008] 상술한 과제 해결 수단으로 본 발명은 서브 픽셀; 및 서브 픽셀의 레퍼런스라인을 통해 초기화전압을 공급하고 센싱하는 센싱부를 포함하되, 센싱부는 레퍼런스라인의 전압을 펄스 전압 형태로 변환하는 제1회로부와, 제1회로부에 의해 변환된 펄스 전압을 스텝 전압 형태로 출력하는 제2회로부와, 제2회로부에 의해 출력된 스텝 전압을 디지털 형태로 변환하는 제3회로부를 포함하는 유기전계발광표시장치를 제공한다.
- [0009] 제2회로부는 입력전압을 적산하여 출력전압을 증압하여 출력하는 차지 펌프 회로를 포함할 수 있다.
- [0010] 제2회로부는 고전위 전원라인에 게이트전극과 제1전극이 연결되고 펄스 전압이 입력되는 입력단에 제2전극이 연결된 제1트랜지스터와, 입력단에 게이트전극과 제1전극이 연결되고 스텝 전압이 출력되는 출력단에 제2전극이 연결된 제2트랜지스터와, 출력단에 일단이 연결되고 저전위 전원라인에 타단이 연결된 충전 커패시터를 포함할 수 있다.
- [0011] 제1회로부는 레퍼런스라인을 초기화전압이 공급되는 초기화전압라인에 연결하거나, 레퍼런스라인을 제2회로부의 입력단에 연결할 수 있다.
- [0012] 제1회로부는 외부 또는 내부로부터 공급된 스위치 제어신호에 대응하여, 레퍼런스라인을 초기화전압라인 또는 제2회로부의 입력단 중 하나에 선택적으로 연결하는 N(N은 1 이상 정수)개의 스위치 회로를 포함할 수 있다.
- [0013] 제1회로부는 레퍼런스라인과 초기화전압라인 사이에 위치하는 제1-1회로부와, 레퍼런스라인과 제2회로부의 입력단 사이에 위치하는 제1-2회로부를 포함할 수 있다.
- [0014] 센싱부는 서브 픽셀의 센싱 트랜지스터를 통해 서브 픽셀의 구동 트랜지스터의 소오스 노드를 센싱할 수 있다.
- [0015] 다른 측면에서 본 발명은 서브 픽셀의 스위칭 트랜지스터를 턴온시키고 스토리지 커패시터에 데이터전압을 저장하는 단계; 서브 픽셀의 센싱 트랜지스터를 턴온시키고 센싱 트랜지스터에 연결된 레퍼런스라인에 초기화전압을 공급하는 단계; 및 센싱 트랜지스터를 통해 서브 픽셀의 구동 트랜지스터의 특성을 센싱하는 단계를 포함하되, 센싱하는 단계는 레퍼런스라인으로부터 센싱된 전압을 펄스 전압 형태로 변환하는 것을 특징으로 하는 유기전계 발광표시장치의 구동방법을 제공한다.

[0016] 센싱하는 단계는 펄스 전압을 스텝 전압 형태로 변환하고, 스텝 전압을 디지털 형태로 변환하는 단계를 포함할 수 있다.

[0017] 센싱하는 단계는 센싱 트랜지스터의 채널 저항이 작은 구간 동안 구동 트랜지스터의 소오스 노드를 센싱할 수 있다.

발명의 효과

[0018] 본 발명은 표시패널의 트랜지스터 편차 특성을 센싱하고 외부 회로를 이용하여 보상하는 방식에 있어서 센싱 시의 편차를 줄여 보상 정확도(또는 균일도)를 높이고 표시품질을 향상시킬 수 있는 효과가 있다. 또한, 본 발명은 센싱 트랜지스터를 일정 영역에서만 동작시키고 이를 통해 구동 트랜지스터의 특성을 수득하고 변화를 추출 및 보상의 정확도를 높일 수 있는 효과가 있다.

도면의 간단한 설명

- [0019] 도 1은 유기전계발광표시장치의 개략적인 구성도.
- 도 2는 본 발명의 제1실시예에 따른 유기전계발광표시장치의 일부 구성도.
- 도 3 내지 도 6은 종래 기술의 문제점을 설명하기 위한 도면들.
- 도 7은 도 2에 도시된 제2회로부의 입출력단을 나타낸 도면.
- 도 8은 도 7에 도시된 제2회로부의 입출력 파형의 예시도.
- 도 9는 제2회로부의 개략적인 회로 구성도.
- 도 10은 제2회로부의 입출력 파형에 대한 시뮬레이션 결과를 나타낸 도면.
- 도 11 및 도 12는 본 발명의 제1실시예에 따른 동작 설명을 하기 위한 도면들.
- 도 13은 본 발명의 제2실시예에 따른 유기전계발광표시장치의 일부 구성도.
- 도 14는 본 발명의 제3실시예에 따른 유기전계발광표시장치의 일부 구성도.
- 도 15는 본 발명의 제4실시예에 따른 유기전계발광표시장치의 구동방법의 흐름도.

발명을 실시하기 위한 구체적인 내용

- [0020] 이하, 본 발명의 실시를 위한 구체적인 내용을 첨부된 도면을 참조하여 설명한다.
- [0021] 도 1은 유기전계발광표시장치의 개략적인 구성도이다.
- [0022] 도 1에 도시된 바와 같이, 유기전계발광표시장치에는 타이밍제어부(110), 데이터구동부(130), 스캔구동부(120) 및 표시패널(160)이 포함된다.
- [0023] 타이밍제어부(110)는 외부로부터 공급된 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(Data Enable, DE), 클럭신호(CLK) 등의 타이밍신호를 이용하여 데이터구동부(130)와 스캔구동부(120)의 동작 타이밍을 제어한다. 타이밍제어부(110)는 1 수평 기간의 데이터 인에이블 신호(DE)를 카운트하여 프레임기간을 판단할 수 있으므로 외부로부터 공급되는 수직 동기신호(Vsync)와 수평 동기신호(Hsync)는 생략될 수 있다. 타이밍제어부(110)에서 생성되는 제어신호들에는 스캔구동부(120)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호(GDC)와 데이터구동부(130)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호(DDC)가 포함된다.
- [0024] 스캔구동부(120)는 타이밍제어부(110)로부터 공급된 게이트 타이밍 제어신호(GDC)에 응답하여 게이트 구동전압의 레벨을 시프트시키면서 스캔신호를 순차적으로 생성한다. 스캔구동부(120)는 표시패널(160)에 포함된 서브 픽셀들(SP)에 연결된 스캔라인들(SL1 ~ SLm)을 통해 스캔신호를 공급한다.
- [0025] 데이터구동부(130)는 타이밍제어부(110)로부터 공급된 데이터 타이밍 제어신호(DDC)에 응답하여 타이밍제어부(110)로부터 공급되는 데이터신호(DATA)를 샘플링하고 래치하여 병렬 데이터 체계의 데이터로 변환한다. 데이터구동부(130)는 디지털 형태의 데이터신호(DATA)를 감마 기준전압을 기반으로 아날로그 형태로 변환한다. 데이터구동부(130)는 표시패널(160)에 포함된 서브 픽셀들(SP)에 연결된 데이터라인들(DL1 ~ DLn)을 통해 데이터신호(DATA)를 공급한다.

- [0026] 표시패널(160)은 매트릭스형태로 배치된 서브 픽셀들(SP)을 포함한다. 서브 픽셀들(SP)에는 적색 서브 픽셀, 녹색 서브 픽셀, 청색 서브 픽셀이 포함되거나, 경우에 따라 백색 서브 픽셀이 포함되기도 한다.
- [0027] 한편, 백색 서브 픽셀이 포함된 경우, 표시패널(160)은 서브 픽셀들(SP)의 발광층이 적색, 녹색 및 청색을 발광하지 않고 백색을 발광할 수 있다. 이 경우, 백색으로 발광된 빛은 RGB 컬러필터에 의해 적색, 녹색 및 청색으로 변환된다. 다만, 백색 서브 픽셀은 백색의 빛을 그대로 출사하게 된다.
- [0028] <제1실시예>
- [0029] 도 2는 본 발명의 제1실시예에 따른 유기전계발광표시장치의 일부 구성도이고, 도 3 내지 도 6은 종래 기술의 문제점을 설명하기 위한 도면들이다.
- [0030] 도 2에 도시된 바와 같이, 본 발명의 제1실시예에 따른 유기전계발광표시장치에는 데이터구동부(130), 센싱부(140) 및 서브 픽셀(SP)이 포함된다. 서브 픽셀(SP)은 스토리지 커패시터, 스위칭 트랜지스터, 구동 트랜지스터, 센서 트랜지스터 및 유기 발광다이오드로 구성된다. 서브 픽셀(SP)에 포함된 소자들의 기능을 개략적으로 설명하면 다음과 같다.
- [0031] 스토리지 커패시터는 데이터신호를 데이터전압으로 저장하는 역할을 한다. 스위칭 트랜지스터는 스토리지 커패시터에 데이터전압이 저장되도록 스위치 역할을 한다. 구동 트랜지스터는 유기 발광다이오드에 구동전류를 공급하는 역할을 한다. 센서 트랜지스터는 구동 트랜지스터의 특성을 센싱하기 위한 노드를 연결하는 역할을 한다. 유기 발광다이오드는 빛을 발광하는 역할을 한다.
- [0032] 한편, 서브 픽셀(SP)에 포함된 스토리지 커패시터, 스위칭 트랜지스터, 구동 트랜지스터, 센서 트랜지스터 및 유기 발광다이오드는 목적에 따라 하나 또는 그 이상으로 구성될 수도 있다.
- [0033] 앞서 설명된 서브 픽셀(SP)은 둘 이상의 스캔라인(Scan, Sense)과 하나의 데이터라인(DL1)에 연결된다. 서브 픽셀(SP)은 제1스캔라인(Scan)을 통해 제1스캔신호가 공급되면, 데이터구동부(130)로부터 출력된 데이터신호가 스토리지 커패시터에 저장되도록 동작한다. 서브 픽셀(SP)은 제2스캔라인(Sense)을 통해 제2스캔신호가 공급되면, 센싱부(140)를 이용한 센싱 동작이 수행되도록 동작한다.
- [0034] 이를 위해, 레퍼런스라인(REF)은 서브 픽셀(SP)에 포함된 센서 트랜지스터(ST)의 센싱 노드(Vz)에 연결된다. 센서 트랜지스터(ST)는 서브 픽셀(SP)에 포함된 구동 트랜지스터의 소오스 노드(Vx)에 연결된다.
- [0035] 센싱부(140)는 레퍼런스라인(REF)의 전압을 펄스 전압 형태로 변환하는 제1회로부(141), 제1회로부(141)에 의해 변환된 펄스 전압을 스텝 전압 형태로 출력하는 제2회로부(143) 및 제2회로부(143)에 의해 출력된 스텝 전압을 디지털 형태로 변환하는 제3회로부(145)를 포함한다.
- [0036] 제1회로부(141)는 내부 또는 외부로부터 공급된 스위치 제어신호(CS)에 대응하여 초기화전압단(VINIT)을 통해 공급되는 초기화전압이 레퍼런스라인(REF)에 공급되거나 레퍼런스라인(REF)의 전압이 펄스 전압 형태로 변환되도록 동작한다.
- [0037] 이를 위해, 제1회로부(141)는 스위치 제어신호(CS)에 대응하여 초기화전압단(VINIT)의 출력단과 레퍼런스라인(REF)을 전기적으로 연결하거나 제2회로부(143)의 입력단과 레퍼런스라인(REF)을 전기적으로 연결하는 N(N은 1 이상)개의 스위치 회로와 더불어 수동소자로 구성될 수 있다. 여기서, 수동소자는 제2회로부(143)의 입력단과 초기화전압단(VINIT)의 출력단을 통해 입/출력되는 전압의 안정성과 균일도를 높이기 위한 것으로서, 저항기, 커패시터 등으로 이루어질 수 있다. 그러나 수동소자의 경우, 회로의 구성 및 성능에 따라 생략될 수도 있다.
- [0038] 제2회로부(143)는 제1회로부(141)의 스위칭 동작에 의해 변환된 펄스 전압이 스텝 전압 형태로 출력되도록 입력 전압을 적산하여 출력전압을 승압하는 차지 펌프 회로로 구성된다. 제2회로부(143)에 대한 상세 설명은 이하에서 다룬다.
- [0039] 제3회로부(145)는 제2회로부(143)에 의해 출력된 스텝 전압이 디지털 형태로 변환되도록 아날로그/디지털 변환기로 구성된다. 제3회로부(145)는 아날로그 형태의 스텝 전압을 디지털 형태의 스텝 전압으로 변환하는 역할은 물론 스텝 전압을 기반으로 보상값(SV)을 마련할 수도 있다. 이 경우, 데이터구동부(130)는 보상값(SV)을 기반으로 데이터신호를 보상하여 출력하게 된다.
- [0040] 그러나, 제3회로부(145)는 단순히 아날로그 형태의 스텝 전압을 디지털 형태의 스텝 전압으로 변환하여 출력할 수도 있다. 이 경우, 데이터구동부(130)는 디지털 형태의 스텝 전압을 이용하여 보상값을 마련하고 이를 기반

로 데이터신호를 보상하여 출력하게 된다.

- [0041] 한편, 위와 같이 유기전계발광표시장치에 센싱부(140)가 포함되는 이유는 구동 트랜지스터에 대한 특성(문턱전압, 전류 이동도 등)이 시간이 지남에 따라 또는 내부 또는 외부 환경에 따라 변하기 때문에 이를 서브 픽셀(SP)의 외부에서 보상해주기 위함이다.
- [0042] 그런데, 도 3에 도시된 바와 같이 구성된 서브 픽셀의 센서 트랜지스터(ST)를 통해 초기화전압을 공급하고 이를 센싱하면, 구동 트랜지스터(DT)의 소오스 노드(V_x)와 레퍼런스라인(REF)의 센싱 노드(V_z) 사이에 위치하는 센서 트랜지스터(ST)의 채널 저항이 가변하게 됨에 따라 정확한 센싱을 하기 어려운 문제가 있다.
- [0043] 더욱 구체적으로 설명하면, 센싱 동작을 수행하기 위해 센싱 트랜지스터(ST)는 해당 기간만큼 턴온 상태를 유지해야 한다. 그런데, 센싱 트랜지스터(ST)가 턴온 상태가 되면 자신의 채널 영역 또한 도 4와 같이 하나의 저항(R)으로 작용하게 된다.
- [0044] 따라서, 도 5와 같이 센싱 트랜지스터(ST)의 드레인/소오스 전극 사이를 흐르는 전류의 이동 특성(IDS)과 달리 구동 트랜지스터(DT)의 소오스 노드(V_x)와 레퍼런스라인(REF)의 센싱 노드(V_z) 간에는 시간이 지날수록(턴온 상태를 지속할수록) 전압차가 발생하게 된다. 그 결과, 구동 트랜지스터(DT)의 소오스 노드(V_x)와 레퍼런스라인(REF)의 센싱 노드(V_z) 간의 전압차는 도 6과 같이 가변 된다.
- [0045] 위의 설명과 같이 센서 트랜지스터(ST)의 채널 저항이 가변하게 되면 레퍼런스라인(REF)의 센싱 노드(V_z)를 통해 정확한 센싱값을 취득할 수 없게 되므로 부정확한 보상(약 보상이나 강 보상 등)이 이루어지게 된다.
- [0046] 한편, 도 3 및 도 4에서, EVDD는 제1전위전압라인, EVSS는 제2전위전압라인, Cst는 스토리지 커패시터, Vg는 게이트 노드, OLED는 유기 발광다이오드, C_b는 레퍼런스라인(REF)의 기생 용량, Current Path는 전류 패스의 방향을 의미한다.
- [0047] 본 발명은 위와 같은 문제를 방지 및 해결하기 위해 제1 내지 제3회로부(141 ~ 145)를 포함하는 센싱부(140)를 이용하는데 이에 대한 추가적인 설명은 이하에서 다룬다.
- [0048] 도 7은 도 2에 도시된 제2회로부의 입출력단을 나타낸 도면이고, 도 8은 도 7에 도시된 제2회로부의 입출력 파형의 예시도이며, 도 9는 제2회로부의 개략적인 회로 구성도이고, 도 10은 제2회로부의 입출력 파형에 대한 시뮬레이션 결과를 나타낸 도면이다.
- [0049] 도 7 및 도 8에 도시된 바와 같이, 제2회로부(143)는 입력단(Vin)을 통해 펄스 전압(도 8의 입력파형 참조)을 공급받고 입력전압이 되는 펄스 전압을 적산하여 스텝 전압 형태로 출력전압(도 8의 출력파형 참조)을 승압하여 출력한다. 다만, 입력전압과 출력전압의 형태는 초기화전압의 전압범위, 제1회로부의 스위칭 형태 및 제2회로부의 차징 또는 펌핑 용량에 따라 도 8과 다른 양상을 나타낼 수 있다.
- [0050] 도 9에 도시된 바와 같이, 제2회로부(143)는 차지 펌프 회로로 구성된다. 도 9에 도시된 차지 펌프 회로는 본 발명의 제1실시에 따른 제2회로부(143)의 구성을 개략적으로 나타낸 것일 뿐 이에 한정되지 않고 회로의 성능을 고려하여 저항기나 커패시터 등이 더 포함될 수도 있다.
- [0051] 도시된 도면에 따르면, 제2회로부(143)는 제1트랜지스터(M1), 제2트랜지스터(M2) 및 충전 커패시터(Cload)를 포함한다. 여기서, C_{in}은 레퍼런스라인의 전압을 충전하고 제2회로부(143)의 입력단(Vin)으로 방전시켜주는 커패시터로서 이는 제1회로부(141)에 포함되거나 제2회로부(143)에 포함될 수 있다. 그리고 C_{in}은 회로 적으로 간략히 등가적으로 도시한 것일 뿐 이는 다수의 커패시터와 저항기 등으로 구성될 수 있다.
- [0052] 제1트랜지스터(M1)는 고전위 전원라인(VDD)에 게이트전극과 제1전극이 연결되고 펄스 전압이 입력되는 입력단(Vin)에 제2전극이 연결된다. 제2트랜지스터(M2)는 입력단(Vin)에 게이트전극과 제1전극이 연결되고 스텝 전압이 출력되는 출력단(Vout)에 제2전극이 연결된다. 충전 커패시터(Cload)는 출력단(Vout)에 일단이 연결되고 저전위 전원라인(VSS)에 타단이 연결된다.
- [0053] 위와 같이 구성된 제2회로부(143)는 입력단(Vin)을 통해 펄스 전압이 공급되면 C_{in}의 충/방전과 제1 및 제2트랜지스터(M1, M2)의 턴온/오프 동작에 대응하여 충전 커패시터(Cload)에 전압이 적산되며 충/방전된다.
- [0054] 따라서, 도 10과 같은 입력파형(또는 입력전압)이 제2회로부(143)의 입력단(Vin)을 통해 공급되면 출력단(Vout)을 통해 출력되는 출력파형(또는 출력전압)은 스텝 전압 형태로 상승을 하며 승압된다.
- [0055] 예컨대, 도 10과 같이 입력파형의 로직 하이 전압이 2V(4V 또는 7V)인 경우 출력파형이 되는 출력전압은 스텝

전압 형태로 상승한 이후 17.11V(18.9V 또는 21.77V)로 승압된다. 다만, 도 10에 도시된 입력파형 및 출력파형의 전압 레벨은 제2회로부의 입출력 특성을 설명하기 위한 것일 뿐 본 발명에서 사용되는 전압의 레벨은 이에 한정되지 않는다. 또한, 본 발명의 제1실시예에서는 전반적으로 제2회로부(143)로부터 출력되는 출력전압이 스텝 전압 형태를 갖는 것을 일례로 설명하였다. 하지만, 스텝 전압을 구성하는 레벨의 변화는 제2회로부(143)의 충전 특성 및 충전 커패시터(Cload)의 용량에 따라 한번 또는 그 이상의 단계를 거치며 다양한 형태로 발생할 수 있다.

[0056] 이하, 본 발명의 제1실시예에 따른 유기전계발광표시장치의 일부 구성도를 참조하여 이에 대한 동작 설명을 한다.

[0057] 도 11 및 도 12는 본 발명의 제1실시예에 따른 동작 설명을 하기 위한 도면들이다.

[0058] 일례에 따라, 서브 픽셀은 스위칭 트랜지스터(SW), 구동 트랜지스터(DT), 스토리지 커패시터(Cst), 유기 발광다이오드(OLED) 및 센싱 트랜지스터(ST)로 구성된다. 그리고 서브 픽셀에 포함된 트랜지스터들(SW, DT, ST)은 N타입으로 형성되는데, 이들의 전기적인 접속 관계를 설명하면 다음과 같다.

[0059] 스위칭 트랜지스터(SW)는 제1스캔라인(Scan)에 게이트전극이 연결되고 데이터라인(DL1)에 제1전극이 연결되며 구동 트랜지스터(DT)의 게이트전극에 제2전극이 연결된다. 구동 트랜지스터(DT)는 스위칭 트랜지스터(SW)의 제2전극에 게이트전극이 연결되고 제1전위전압라인(EVDD)에 드레인 전극이 연결되고 유기 발광다이오드의 애노드전극에 소오스 전극이 연결된다. 스토리지 커패시터(Cst)는 구동 트랜지스터(DT)의 게이트전극에 일단이 연결되고 구동 트랜지스터(DT)의 소오스전극에 타단이 연결된다. 유기 발광다이오드(OLED)는 구동 트랜지스터(DT)의 소오스전극에 애노드전극이 연결되고 제2전위전압라인(EVSS)에 캐소드전극이 연결된다. 센싱 트랜지스터(ST)는 제2스캔라인(Sense)에 게이트전극이 연결되고 구동 트랜지스터(DT)의 소오스전극에 제2전극이 연결되며 레퍼런스라인(REF)에 제1전극이 연결된다.

[0060] 한편, 도시된 서브 픽셀은 제1실시예에 따른 동작 설명을 하기 위한 예시도일 뿐 본 발명은 이에 한정되지 않는다. 예컨대, 서브 픽셀에 포함된 트랜지스터들(SW, DT, ST) 중 하나 이상은 N타입이 아닌 P타입으로 구성될 수도 있다. 그리고 도시된 트랜지스터들(SW, DT, ST) 외에 다른 기능을 수행하는 트랜지스터나 커패시터가 더 포함될 수도 있다.

[0061] 한편, 도시된 서브 픽셀은 제1스캔신호가 공급되면 스토리지 커패시터(Cst)에 데이터전압이 충전되는 프로그래밍 동작이 진행되고, 제2스캔신호가 공급되면 구동 트랜지스터(DT)의 특정 노드를 초기화하고 센싱하는 초기화 및 센싱 동작이 진행된다. 도시된 서브 픽셀은 구동방법 및 접속 관계에 따라 (1) 제1스캔신호, 제2스캔신호의 순으로 공급되거나 (2) 제2스캔신호, 제1스캔신호의 순으로 공급되거나 (3) 제1 및 제2스캔신호가 동시에 공급되는 형태가 될 수도 있다.

[0062] 이하, 본 발명의 특징이 되는 센싱부의 동작 설명을 구체화한다.

[0063] <초기화전압 공급단계>

[0064] 도 11에 도시된 바와 같이, 제2스캔라인(Sense)을 통해 로직 하이의 제2스캔신호가 공급되면, 센싱 트랜지스터(ST)는 턴온된다. 이때, 제1회로부(141)는 초기화전압단(VINIT)과 레퍼런스라인(REF)을 전기적으로 연결한다. 그러면, 초기화전압단(VINIT)을 통해 공급되는 초기화전압(VI)은 레퍼런스라인(REF)의 센싱 노드(Vz)를 통해 센서 트랜지스터(ST)에 공급된다.

[0065] 센서 트랜지스터(ST)는 턴온된 상태이므로 초기화전압(VI)은 센서 트랜지스터(ST)를 거쳐 구동 트랜지스터(DT)의 소오스 노드(Vx)에 공급된다. 이에 따라, 구동 트랜지스터(DT)의 소오스 노드(Vx)는 초기화전압(VI)에 의해 초기화되며 구동 트랜지스터(DT)의 게이트 노드(Vg)와 소오스 노드(Vx) 사이에는 $Vg - Vx$ 에 해당하는 전압차 형성된다.

[0066] 이를 식으로 표현하면, 구동 트랜지스터(DT)의 게이트/소오스 전압인 $Vgs = Vg - Vx$ 가 된다. 그러나, Vx 와 Vz 의 경우 이들 사이에 위치하는 센싱 트랜지스터(ST)의 채널 저항이 존재하므로 이들의 관계는 $Vx \neq Vz$ 가 된다. 따라서, 이를 다시 정리하면 $Vgs = Vg - (Vz + IR)$ 이 된다. 즉, 센싱 트랜지스터(ST)의 채널 저항이 존재함에 따라 본원 발명의 제1실시예는 $Vx \neq Vz$ 를 최소화하거나 $Vx = Vz$ 의 관계를 형성하기 위해 레퍼런스라인(REF)의 센싱노드(Vz)를 다음과 같이 센싱한다.

[0067] <센싱 전압 수득단계>

[0068] 도 12에 도시된 바와 같이, 제1회로부(141)는 제2회로부(143)와 레퍼런스라인(REF)을 전기적으로 연결하되, 이들이 일정 시간만 전기적으로 연결된 상태를 갖도록 동작시킨다. 즉, 제1회로부(141)는 레퍼런스라인(REF)의 센싱노드(Vz)를 통해 센싱되는 센싱 전압(Vs)이 펄스 전압 형태로 변환되도록 스위치를 턴온 상태와 턴오프 상태(또는 플로팅 상태)를 갖도록 제어한다. 그리고 제1회로부(141)는 비교적 짧은 시간 동안(예컨대 1 수평 시간 이하의 시간)에 한하여 레퍼런스라인(REF)의 센싱노드(Vz)를 센싱한다.

[0069] 그러면, 제2회로부(143)는 센싱 트랜지스터(ST)의 채널 저항이 가변되기 전의 전압만 획득할 수 있게 된다. 그 이유는 센싱 트랜지스터(ST)의 경우 턴온된 이후 초기에는 저항이 작지만 이후 시간이 지날수록 저항이 커지기 때문이다.

[0070] 결국, 센싱부(140)는 센싱 트랜지스터(ST)의 채널 저항이 작은 구간에서 센싱 전압(Vs)의 수득율을 높이고 이때 수득된 전압을 적산하며 적산된 전압의 크기를 가지고 구동 트랜지스터(DT)의 특성에 대한 변동성을 더욱 정확히 추출할 수 있게 된다.

[0071] 위의 설명을 간명하게 요약하면, 센싱부(140)는 센싱 트랜지스터(ST)의 채널 저항에 따른 전압 편차(Vx와 Vz 간의 전압 편차)가 최소화되는 구간 내에서 센싱을 하도록 구성되고 동작하게 된다. 구동 트랜지스터(DT)의 특성에 대한 변동성의 계산은 다음의 수학적식들을 기초로 구할 수 있다.

[0072] 구동 트랜지스터(DT)를 통해 흐르는 전류(I)는 다음의 수학적식 1과 같다.

수학적식 1

$$I = \frac{1}{2} \mu C_{ox} \frac{W}{L} (V_{gs} - V_{th})^2$$

[0073]

[0074] 수학적식 1에서, μ 는 구동 트랜지스터의 전류의 이동도이고, C_{ox} 는 구동 트랜지스터의 단위 면적당 커패시턴스이며, W 는 구동 트랜지스터의 채널의 폭이며, L 은 구동 트랜지스터의 채널의 길이이며, V_{gs} 는 구동 트랜지스터(DT)의 게이트-소오스 간의 전압이고, V_{th} 는 구동 트랜지스터의 문턱전압이다.

[0075] 수학적식 1을 기반으로 구동 트랜지스터(DT)의 특성에 대한 변동성(α)을 계산하므로, 이를 다시 정리하면 다음의 수학적식 2와 같다.

수학적식 2

$$\alpha = \frac{1}{2} \mu C_{ox} \frac{W}{L}$$

[0076]

[0077] 그리고, 수학적식 1에서 V_{gs} 는 기 설명한 바와 같이 V_g 와 V_x 에 관계되므로 다음의 수학적식 3과 같다. 하기 수학적식 3에서 V_g 는 구동 트랜지스터의 게이트 노드 전압이고, V_x 는 구동 트랜지스터의 소오스 노드 전압이며, V_z 는 레퍼런스 라인의 센싱 노드의 전압이고, IR 는 전류 저항이다.

수학적식 3

$$V_{gs} = V_G - V_X = V_G - (V_Z + IR)$$

[0078]

[0079] 그리고, 수학적식 1에서 구동 트랜지스터(DT)를 통해 흐르는 전류(I)에는 기생 용량(C_D)이 존재하는데 이를 표현하면 다음의 수학적식 4와 같다.

수학식 4

$$I = C_D \frac{\Delta V_Z}{\Delta t}$$

[0080]

[0081] 구동 트랜지스터(DT)의 특성에 대한 변동성(α)을 정확히 계산하기 위해서는 수학식 3 및 4에서 표현한 요건들을 고려해야 하므로 이를 다시 정리하면 다음의 수학식 5와 같다.

수학식 5

$$\alpha = \frac{V_Z \times (C_D \times \frac{1}{\Delta t})}{[V_G - V_Z \times (1 + C_D \times \frac{R}{\Delta t}) - V_{th}]^2}$$

[0082]

[0083] 제1실시예의 설명 및 수학식 5를 통해 알 수 있듯이, 본원 발명은 센싱 트랜지스터(ST)의 채널 저항에 의한 변수에 의해 발생하는 $V_x \neq V_z$ 를 최소화하거나 $V_x = V_z$ 의 관계를 형성하므로, 센싱의 정확도를 높여 구동 트랜지스터(DT)의 특성에 대한 변동성(α)을 정확히 계산할 수 있게 된다. 따라서, 본 발명의 제1실시예는 위의 수학식 5를 기반으로 구동 트랜지스터(DT)의 특성에 대한 변동성(α)을 기반으로 정확한 보상을 수행할 수 있기 때문에 표시품질을 향상시킬 수 있게 된다.

[0084] 한편, 초기화전압의 레벨은 모든 서브 픽셀에 동일한 조건으로 공급될 수 있다. 그러나, 표시패널의 공정 편차 등에 의해 구동 트랜지스터의 특성에 편차가 있을 수 있으므로, 초기화전압의 레벨은 표시패널의 특성에 따라 같거나 다를 수 있다. 그리고 초기화전압의 레벨은 구동방식 또는 회로의 구성에 따라 서브 픽셀별로 달리할 수 있으나 이 경우 보상값을 계산하기 위한 변수가 많아지고 회로의 복잡도가 높아질 수 있음을 참고한다.

[0085] 한편, 본 발명의 제1실시예에서는 제1회로부(141)가 하나의 스위치 회로로 구성된 것을 일례로 설명하였다. 그러나 이는 다음의 제2실시예와 같이 구성될 수도 있다.

[0086] <제2실시예>

[0087] 도 13은 본 발명의 제2실시예에 따른 유기전계발광표시장치의 일부 구성도이다. 이하, 도 13에서 설명되는 유기전계발광표시장치는 제1회로부의 구성 및 동작만 다르므로 설명의 중복을 피하기 위해 이에 대한 설명만 추가한다.

[0088] 도 13에 도시된 바와 같이, 제1회로부(141a, 141b)는 제1-1회로부(141a)와 제1-2회로부(141b)를 포함한다. 제1-1회로부(141a)는 초기화전압단(VINIT)과 레퍼런스라인(REF)을 전기적으로 연결하는 역할을 하고, 제1-2회로부(141b)는 제2회로부(143)의 입력단과 레퍼런스라인(REF)을 전기적으로 연결하는 역할을 한다.

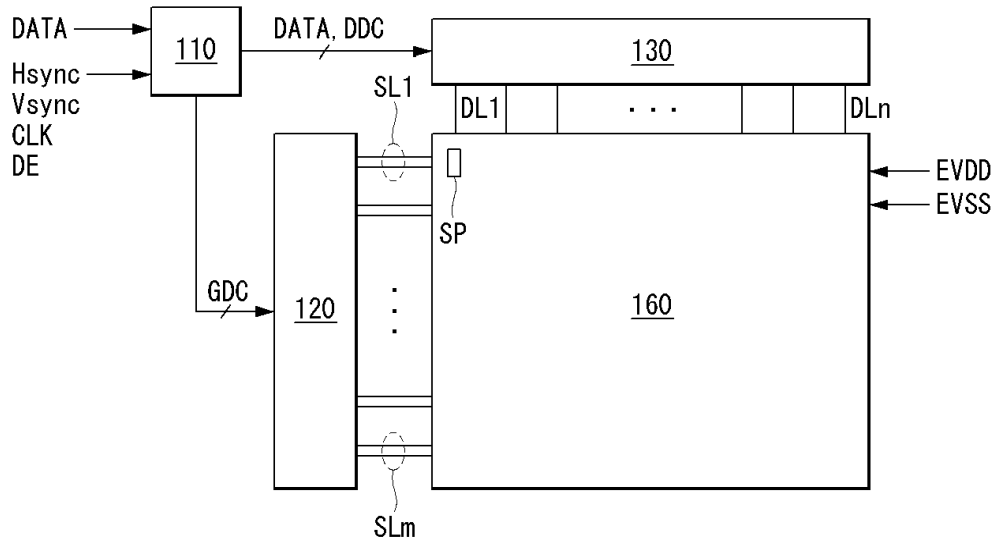
[0089] 제1-1회로부(141a)는 내부 또는 외부로부터 공급된 제1스위치 제어신호(CS1)에 응답하여 초기화전압단(VINIT)과 레퍼런스라인(REF)을 전기적으로 연결한다. 이를 위해, 제1-1회로부(141a)는 초기화전압단(VINIT)과 레퍼런스라인(REF)을 전기적으로 연결하는 스위치 회로와 더불어 수동소자로 구성될 수 있다. 여기서, 수동소자는 초기화전압단(VINIT)의 출력단을 통해 출력되는 전압의 안정성과 균일도를 높이기 위한 것으로서, 저항기, 커패시터 등으로 이루어질 수 있다. 그러나 수동소자의 경우, 회로의 구성 및 성능에 따라 생략될 수도 있다.

[0090] 제1-2회로부(141b)는 내부 또는 외부로부터 공급된 제2스위치 제어신호(CS2)에 응답하여 제2회로부(143)의 입력단과 레퍼런스라인(REF)을 전기적으로 연결한다. 이를 위해, 제1-2회로부(141b)는 제2회로부(143)의 입력단과 레퍼런스라인(REF)을 전기적으로 연결하는 스위치 회로와 더불어 수동소자로 구성될 수 있다. 여기서, 수동소자는 제2회로부(143)의 입력단을 통해 입력되는 전압의 안정성과 균일도를 높이기 위한 것으로서, 저항기, 커패시터 등으로 이루어질 수 있다. 그러나 수동소자의 경우, 회로의 구성 및 성능에 따라 생략될 수도 있다.

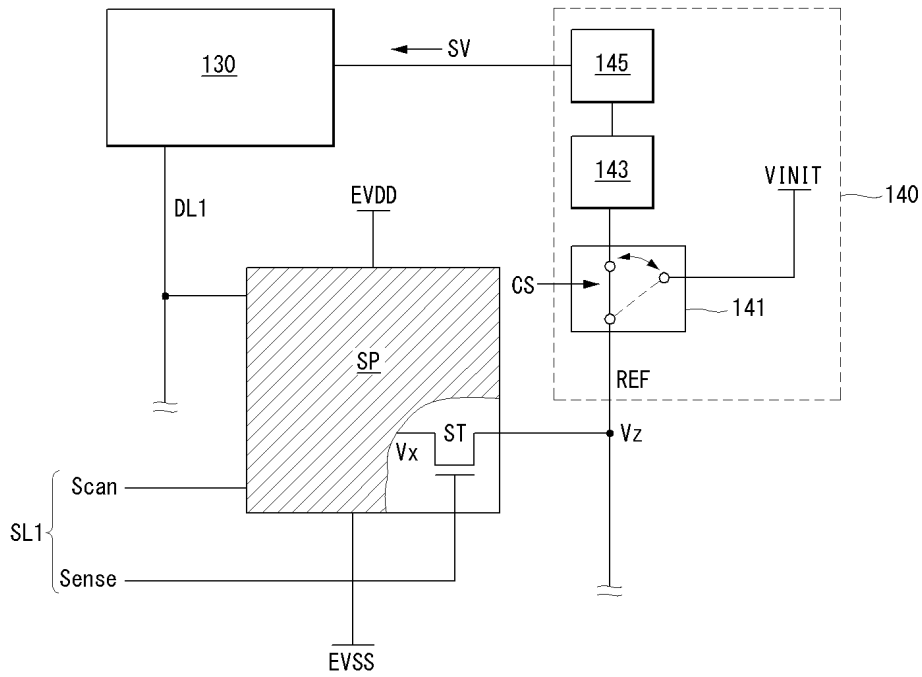
- [0091] 초기화전압 공급단계에서, 센싱 트랜지스터가 턴온되면 제1-1회로부(141a)는 초기화전압단(VINIT)과 레퍼런스라인(REF)이 전기적으로 연결되도록 턴온된다. 그러면, 초기화전압단(VINIT)을 통해 공급되는 초기화전압은 레퍼런스라인(REF)의 센싱 노드를 통해 센서 트랜지스터에 공급된다.
- [0092] 센싱 전압 수득단계에서, 제1-1회로부(141a)는 턴오프되므로, 초기화전압단(VINIT)과 레퍼런스라인(REF) 간의 전기적인 연결은 끊어진다. 이와 달리, 제1-2회로부(141b)는 제2회로부(143)의 입력단과 레퍼런스라인(REF)이 일정 주기를 갖고 전기적으로 연결되도록 턴온과 턴오프 동작이 반복된다.
- [0093] 이때, 제1-2회로부(141b)는 비교적 짧은 시간 동안에 한하여 레퍼런스라인(REF)의 센싱노드(Vz)를 센싱하도록 동작한다. 그러면, 제2회로부(143)는 센싱 트랜지스터(ST)의 채널 저항이 가변되기 전의 전압만 획득할 수 있게 된다.
- [0094] 한편, 위의 설명에서는 제1-1회로부(141a) 및 제1-2회로부(141b)가 각각 하나의 스위치 회로만 포함하는 것을 일례로 하였으나 이는 하나의 예시일 뿐 이들은 회로의 성능을 고려하여 둘 이상의 스위치 회로가 포함될 수도 있다.
- [0095] 한편, 본 발명의 제1 및 제2실시예에서는 센싱부(140)가 독립적으로 구성된 것을 일례로 설명하였다. 그러나 이는 다음의 제3실시예와 같이 구성될 수도 있다.
- [0096] 도 14는 본 발명의 제3실시예에 따른 유기전계발광표시장치의 일부 구성도이다. 이하, 도 143에서 설명되는 유기전계발광표시장치는 센싱부의 위치만 다르므로 설명의 중복을 피하기 위해 이에 대한 설명만 추가한다.
- [0097] 도 14에 도시된 바와 같이, 데이터구동부(130) 내에는 데이터신호 보상부(135), 데이터신호 변환부(138), 데이터신호 출력부(139) 및 센싱부(140)가 포함된다. 데이터신호 보상부(135)는 센싱부(140)로부터 공급된 보상값(SV)을 기반으로 데이터신호를 보상하는 역할을 한다. 데이터신호 변환부(138)는 디지털 형태의 데이터신호를 아날로그 형태의 데이터신호로 변환하는 역할을 한다. 데이터신호 출력부(139)는 데이터신호를 출력하는 역할을 한다.
- [0098] 제1 및 제2실시예에서 설명한 바와 같이, 레퍼런스라인(REF)을 통해 서브 픽셀(SP)의 구동 트랜지스터의 특성이 센싱되면 센싱부(140)는 센싱값을 기반으로 보상값(SV)을 출력한다. 다만, 제3회로부에 아날로그/디지털 변환기만 포함된 경우, 센싱부(140)는 보상값(SV)이 아닌 센싱값을 출력하게 된다.
- [0099] 그러면, 데이터신호 보상부(135)는 데이터신호 변환부(138)와 연동하여 데이터신호(Vdata)를 보상하고 데이터라인(DL1)을 통해 출력하게 된다. 이때, 데이터신호(Vdata)의 보상은 데이터신호 변환부(138)를 이용한 감마 보상 등의 개념이 될 수 있으나 이에 한정되지 않는다.
- [0100] 본 발명의 제3실시예에서는 데이터구동부(130) 내에 센싱부(140)가 포함된 것을 일례로 설명하였으나, 센싱부(140)의 일부 회로는 데이터구동부(130) 내에 포함되지 않고 독립적으로 존재할 수 있다. 이 경우, 센싱부(140)의 일부 회로는 표시패널 상에 존재하거나 데이터구동부(130)와 인접하는 기판 상에 존재할 수도 있다. 또한, 센싱부(140)의 일부 구성(예컨대 제3회로부)은 데이터신호의 보상을 위해 데이터구동부(130)가 아닌 타이밍제어부와 연동할 수 있다. 이 경우, 제3회로부는 보상값(SV)을 타이밍제어부로 공급하게 되고, 타이밍제어부는 이를 기반으로 보상값을 마련한 후 데이터구동부로 출력되는 데이터신호를 보상하게 된다.
- [0101] 이하, 본 발명의 센싱부를 이용한 구동방법에 대해 설명한다.
- [0102] <제4실시예>
- [0103] 도 15는 본 발명의 제4실시예에 따른 유기전계발광표시장치의 구동방법의 흐름도이다. 본 발명의 제4실시예에 따른 구동방법은 도 11 및 도 12를 함께 참조하여 설명한다. 다만, 이하의 설명에서는 구동방법의 일례로 그 흐름에 대해서만 설명한 것일 뿐 이에 대한 구체적인 방법 및 흐름은 제1 내지 제3실시예 전반에 걸쳐 해석되어야 할 것이다.
- [0104] 먼저, 제1스캔라인(Scan)에 제1스캔신호를 공급하여 스위칭 트랜지스터(SW)를 턴온시킨다(S110). 이에 따라, 스토리지 커패시터(Cst)에는 데이터전압이 충전된다.
- [0105] 다음, 제2스캔라인(Sense)에 제2스캔신호를 공급하여 센싱 트랜지스터(ST)를 턴온 시킨다(S120). 이때, 센싱 트랜지스터(ST)는 초기화전압단(VINIT)으로부터 공급된 초기화전압으로 구동 트랜지스터(DT)의 소오스 노드(Vx)를 초기화(또는 리셋)시킨다(S125).

도면

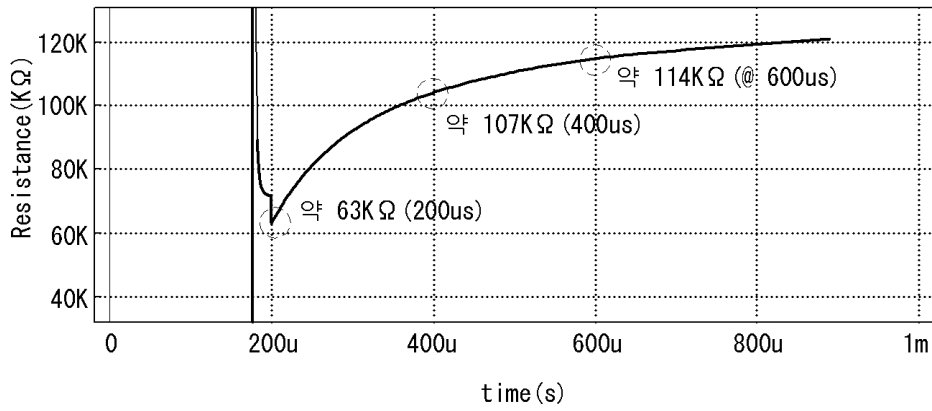
도면1



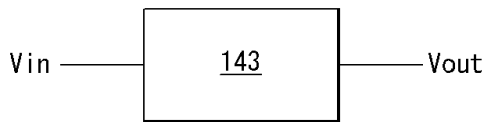
도면2



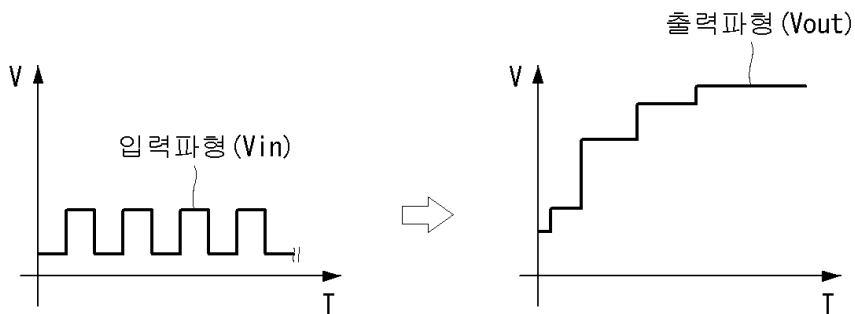
도면6



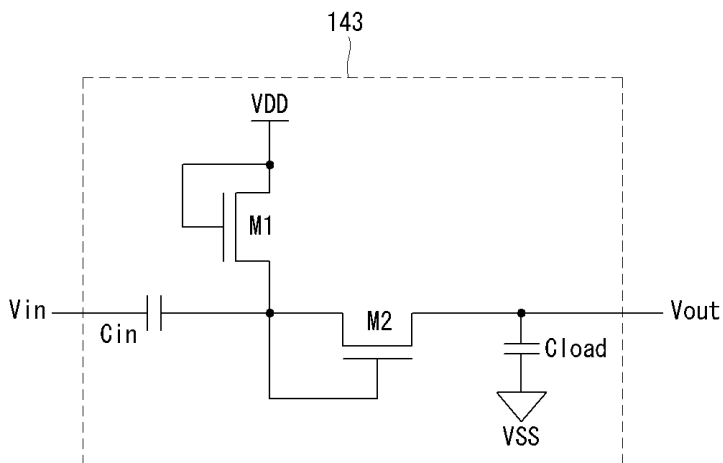
도면7



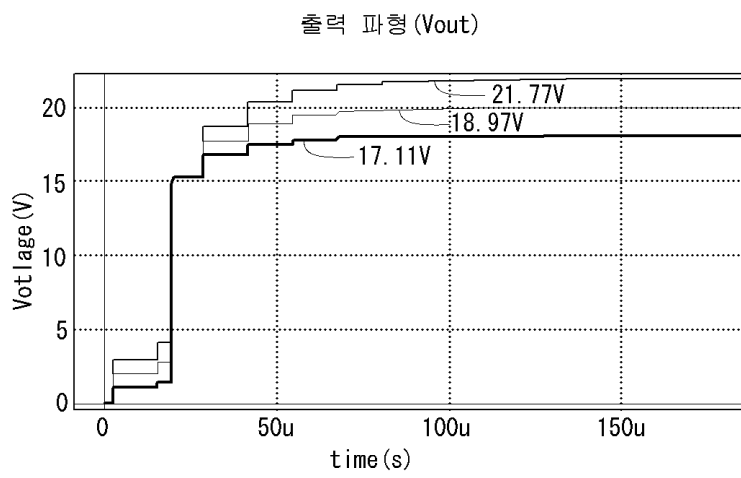
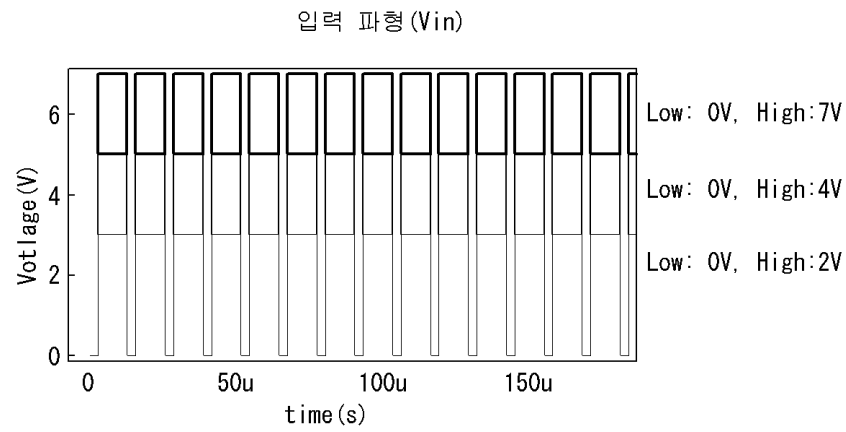
도면8



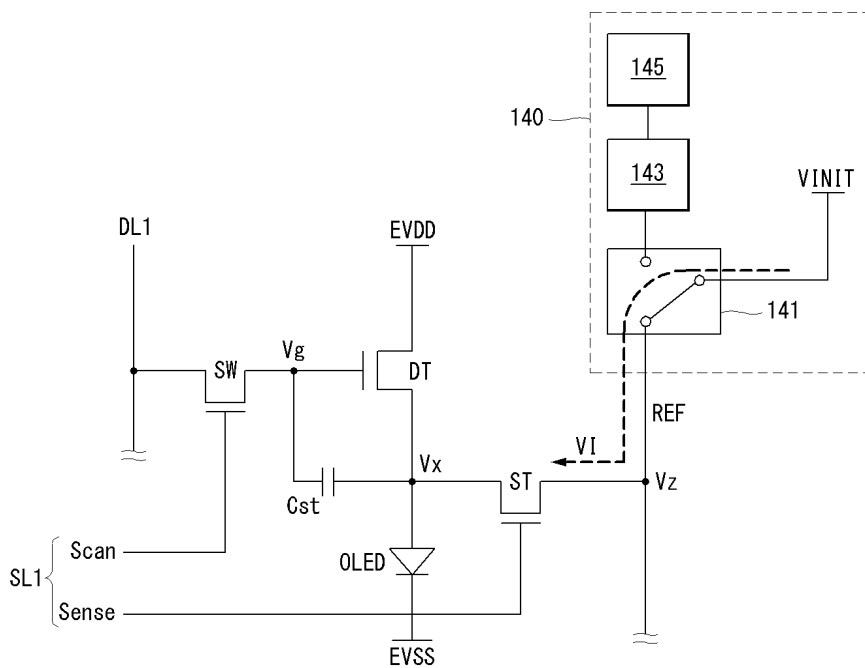
도면9



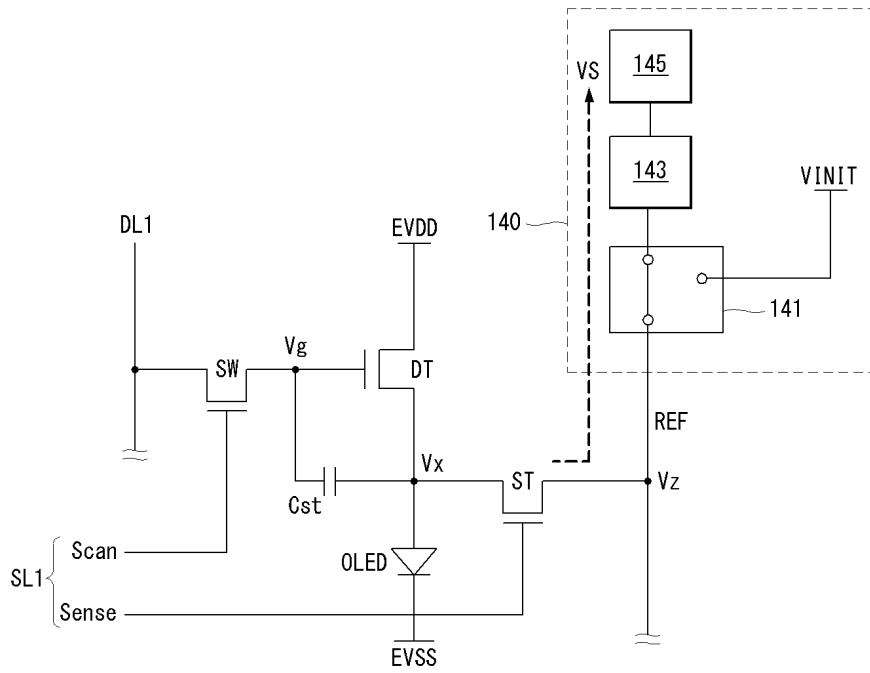
도면10



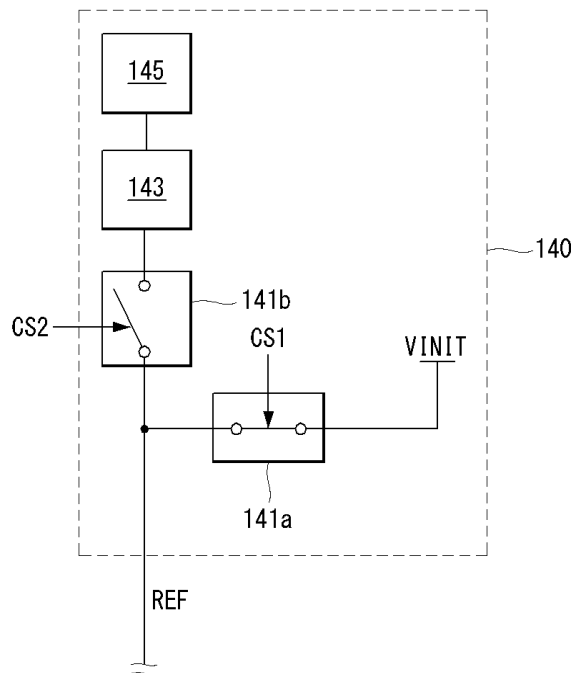
도면11



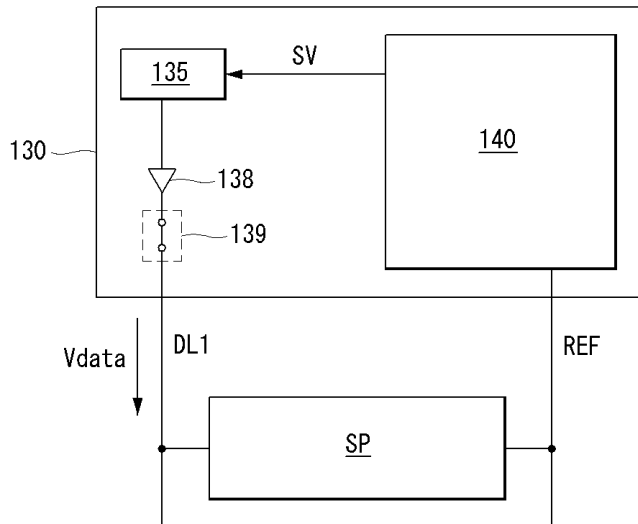
도면12



도면13



도면14



도면15

