

(52) CPC특허분류
H01L 27/1248 (2013.01)

(72) 발명자
한예슬
경기도 과주시 월롱면 엘지로 245

조정옥

경기도 과주시 월롱면 엘지로 245

명세서

청구범위

청구항 1

기저층과, 상기 기저층의 표면 위에서 매트릭스 방식으로 배열된 다수 개의 화소들을 정의하도록 일정 두께 돌출한 격벽을 구비한 플렉서블 기관;

상기 격벽을 타고 넘어 상기 플렉서블 기관의 가로 방향으로 진행되는 스캔 배선;

상기 격벽을 타고 넘어 상기 플렉서블 기관의 세로 방향으로 진행되는 데이터 배선 및 화소 구동 전원 배선;

상기 화소 내에 배치되고 상기 스캔 배선, 상기 데이터 배선 및 상기 화소 구동 전원 배선에 연결된 구동 소자; 그리고

상기 화소 내에 배치되고 상기 구동 소자에 연결된 발광 소자를 포함하는 플렉서블 전계 발광 표시장치.

청구항 2

제 1 항에 있어서,

상기 기저층은 상기 격벽보다 얇은 두께를 가지며,

상기 기저층과 상기 격벽은 일체형으로 형성된 플렉서블 전계 발광 표시장치.

청구항 3

제 1 항에 있어서,

상기 구동 소자와 상기 발광 소자는, 상기 격벽으로 둘러싸인 상기 화소 내부에 배치되며,

상기 스캔 배선, 상기 데이터 배선 및 상기 화소 구동 전원 배선들은, 상기 격벽 위와 상기 기저층 위를 지나가도록 배치된 플렉서블 전계 발광 표시장치.

청구항 4

제 3 항에 있어서,

상기 격벽 위에서 역 테이퍼 단면 형상을 갖고 적층된 스페이서를 더 포함하고,

상기 발광층은, 상기 스페이서에 의해 상기 화소별로 분리되며,

상기 공통 전극은, 상기 스페이서를 타고 넘어 가로 방향으로 이웃하는 화소들의 상기 발광층 위에 공통으로 적층된 플렉서블 전계 발광 표시장치.

청구항 5

제 1 항에 있어서,

상기 구동 소자와 상기 발광 소자 사이에 적층된 평탄화 막을 더 포함하며,

상기 구동 소자에 포함된 무기 물질로 이루어진 절연막의 측면은 상기 격벽의 측면과 접하는 플렉서블 전계 발광 표시장치.

청구항 6

제 5 항에 있어서,
상기 평탄화 막은,
상기 격벽의 높이보다 높게 적층되어 상기 격벽의 상부 표면을 덮는 플렉서블 전계 발광 표시장치.

청구항 7

제 5 항에 있어서,
상기 평탄화 막은,
상기 격벽의 높이보다 낮게 적층되어 상기 평탄화 막의 측면이 상기 격벽의 측면과 접촉하는 전계 발광 표시장치.

청구항 8

제 1 항에 있어서,
상기 플렉서블 기판은,
상기 화소들이 배치된 표시 영역; 그리고
상기 표시 영역을 둘러싸는 비 표시 영역을 포함하고,
상기 비 표시 영역은,
상기 기저층 위에 배치된 게이트 구동 소자;
상기 기저층 위에 배치된 공통 전원 배선;
상기 기저층 위에 배치된 댐 구조체; 그리고
상기 기저층의 최외각 테두리를 따라 상부로 돌출되며, 상기 댐 구조체를 둘러싸는 외부 격벽을 포함하는 플렉서블 전계 발광 표시장치.

청구항 9

제 8 항에 있어서,
상기 외부 격벽의 상부 표면에는 무기 물질층이 적층되지 않은 플렉서블 전계 발광 표시장치.

청구항 10

제 8 항에 있어서,
상기 격벽을 타고 넘어 상기 발광 소자 위에 적층된 제1 무기 봉지층;
상기 제1 무기 봉지층 위에 적층된 유기 봉지층;
상기 유기 봉지층 위에 적층된 제2 무기 봉지층을 더 포함하는 플렉서블 전계 발광 표시장치.

청구항 11

제 10 항에 있어서,

상기 유기 봉지층은, 상기 댐 구조체 내측 영역에 제한되고,

상기 제1 무기 봉지층 및 상기 제2 무기 봉지층은, 상기 유기 봉지층을 밀봉하며, 상기 댐 구조체 외부에서 먼 접촉을 하며, 상기 외부 격벽의 내측면과 접촉하는 플렉서블 전계 발광 표시 장치.

청구항 12

제 1 항에 있어서,

상기 기저층 하부에 적층된 하부 버퍼 층;

상기 하부 버퍼 층 하면에 적층된 하부 기판을 더 포함하는 플렉서블 전계 발광 표시장치.

발명의 설명

기술 분야

[0001] 본 출원은 플렉서블 전계 발광 표시장치에 관한 것이다. 특히, 본 출원은 표시 영역을 접었다 펼때 혹은 등글 게 말았다 펼때 곱힘 응력에 강건한 구조를 갖는 플렉서블 전계 발광 표시장치에 관한 것이다.

배경 기술

[0002] 표시장치들 중에서 전계 발광 표시장치는 자체 발광형으로서, 시야각, 대조비 등이 우수하며, 별도의 백 라이트 가 필요하지 않아 경량 박형이 가능하며, 소비 전력이 유리한 장점이 있다. 특히, 전계 발광 표시장치 중 유기 발광 표시장치는 직류 저전압 구동이 가능하고, 응답 속도가 빠르며, 제조 비용이 저렴한 장점이 있다.

[0003] 전계 발광 표시장치는 다수 개의 전계 발광 다이오드를 포함한다. 전계 발광 다이오드는, 애노드 전극, 애노드 전극 상에 형성되는 발광층, 그리고 발광층 위에 형성되는 캐소드 전극을 포함한다. 애노드 전극에 고전위 전압이 인가되고 캐소드 전극에 저전위 전압이 인가되면, 애노드 전극에서는 정공이 캐소드 전극에서는 전자가 각각 발광층으로 이동된다. 발광층에서 정공과 전자가 결합할 때, 여기 과정에서 여기자(exiton)가 형성되고, 여기자로부터의 에너지로 인해 빛이 발생한다. 전계 발광 표시장치는, 뱅크에 의해 개별적으로 구분되는 다수 개의 전계 발광 다이오드의 발광층에서 발생하는 빛의 양을 전기적으로 제어하여 영상을 표시한다.

[0004] 전계 발광 표시장치는 초박형으로 구현할 수 있고, 유기물질의 특징인 유연성을 최대한 활용할 수 있다는 장점이 있다. 우수한 유연성을 이용하여, 필요에 따라 접고 펼수 있는 폴더블(foldable) 표시장치 혹은 두루마리 방식으로 말아서 보관하고 펼쳐서 사용하는 롤러블(Rollable) 표시장치로의 개발이 용이하다. 하지만, 반복적으로 접고 펴는 동작을 반복할 경우, 구부림 응력에 의해 접히는 부분에서의 갈라짐 혹은 파손이 발생할 수 있다. 이러한 파손이 발생할 경우, 파손된 결합부를 통해 수분 또는 이물질이 외부로부터 롤러블 혹은 폴더블 전계 발광 표시장치 내부로 침투되고, 이는 전계 발광 표시장치의 수명을 단축하는 원인이 될 수 있다.

발명의 내용

해결하려는 과제

[0005] 본 출원은 구부림과 펴는 동작을 반복하더라도 구부림 응력을 최소화하여, 갈라짐이나 파손을 방지할 수 있는 플렉서블 전계 발광 표시장치를 제공하는 것을 기술적 과제로 한다. 또한, 본 출원은 반복되는 구부림 동작에 의한 응력을 흡수할 수 있으며 외부로부터 수분 침투를 억제하는 구조를 갖는 플렉서블 전계 발광 표시장치를 제공하는 것을 기술적 과제로 한다.

과제의 해결 수단

[0006] 본 출원의 일 실시 예에 따른 플렉서블 전계 발광 표시장치는, 플렉서블 기판, 스캔 배선, 데이터 배선, 화소 구동 전원 배선, 구동 소자 및 발광 소자를 포함한다. 플렉서블 기판은, 기저층과, 기저층의 표면 위에서 매트릭스 방식으로 배열된 다수 개의 화소들을 정의하도록 일정 두께 돌출한 격벽을 구비한다. 스캔 배선은, 격벽을 타고 넘어 플렉서블 기판의 가로 방향으로 진행한다. 데이터 배선 및 화소 구동 전원 배선은, 격벽을 타고 넘어 플렉서블 기판의 세로 방향으로 진행한다. 구동 소자는, 화소 내에 배치되고 스캔 배선, 데이터 배선 및

화소 구동 전원 배선에 연결된다. 발광 소자는, 화소 내에 배치되고 구동 소자에 연결된다.

- [0007] 일례로, 기저층은 상기 격벽보다 얇은 두께를 갖는다. 기저층과 격벽은 일체형으로 형성된다.
- [0008] 일례로, 구동 소자와 발광 소자는, 격벽으로 둘러싸인 화소 내부에 배치된다. 스캔 배선, 데이터 배선 및 화소 구동 전류 배선들은, 격벽 위와 기저층 위를 지나가도록 배치된다.
- [0009] 일례로, 격벽 위에서 역 테이퍼 단면 형상을 갖고 적층된 스페이서를 더 포함한다. 발광층은, 스페이서에 의해 화소별로 분리된다. 공통 전극은, 스페이서를 타고 넘어 가로 방향으로 이웃하는 화소들의 발광층 위에 공통으로 적층된다.
- [0010] 일례로, 구동 소자와 발광 소자 사이에 적층된 평탄화 막을 더 포함한다. 구동 소자에 포함된 무기 물질로 이루어진 절연막의 측면은 격벽의 측면과 접한다.
- [0011] 일례로, 평탄화 막은, 격벽의 높이보다 높게 적층되어 격벽의 상부 표면을 덮는다.
- [0012] 일례로, 평탄화 막은, 격벽의 높이보다 낮게 적층되어 평탄화 막의 측면이 격벽의 측면과 접촉한다.
- [0013] 일례로, 플렉서블 기판은, 화소들이 배치된 표시 영역, 그리고 표시 영역을 둘러싸는 비 표시 영역을 포함한다. 비 표시 영역은, 기저층 위에 배치된 게이트 구동 소자, 기저층 위에 배치된 공통 전원 배선, 기저층 위에 배치된 댐 구조체, 그리고 기저층의 최외각 테두리를 따라 상부로 돌출되며, 상기 댐 구조체를 둘러싸는 외부 격벽을 포함한다.
- [0014] 일례로, 외부 격벽의 상부 표면에는 무기 물질층이 적층되지 않는다.
- [0015] 일례로, 격벽을 타고 넘어 발광 소자 위에 적층된 제1 무기 봉지층, 제1 무기 봉지층 위에 적층된 유기 봉지층, 그리고 유기 봉지층 위에 적층된 제2 무기 봉지층을 더 포함한다.
- [0016] 일례로, 유기 봉지층은, 댐 구조체 내측 영역에 제한된다. 제1 무기 봉지층 및 제2 무기 봉지층은, 유기 봉지층을 밀봉하며, 댐 구조체 외부에서 면 접촉을 하며, 외부 격벽의 내측면과 접촉한다.
- [0017] 일례로, 기저층 하부에 적층된 버퍼 층, 그리고 버퍼 층 하부에 적층된 하부 기판을 더 포함한다.

발명의 효과

- [0018] 본 출원에 따른 플렉서블 전계 발광 표시장치는 구부러다 펴는 동작을 반복하더라도 응력을 완화하거나 흡수할 수 있는 구조를 갖는다. 그 결과, 반복되는 구부림 동작을 하더라도, 갈라짐이나 파손이 발생하지 않는다. 본 출원에 따른 플렉서블 전계 발광 표시장치는 구부림 응력에 강건하고, 외부로부터 수분 및 이물질의 침투를 방지할 수 있는 구조를 갖는다.
- [0019] 위에서 언급된 본 출원의 효과 외에도, 본 출원의 다른 특징 및 이점들이 이하에서 기술되거나, 그러한 기술 및 설명으로부터 본 출원이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

도면의 간단한 설명

- [0020] 도 1은 본 출원의 바람직한 실시 예에 의한 플렉서블 전계 발광 표시장치를 나타내는 평면도이다.
- 도 2는 본 출원의 바람직한 실시 예에 의한 플렉서블 전계 발광 표시장치에서 단일 화소의 구조를 나타내는 평면 확대도이다.
- 도 3은 본 출원의 일 실시 예에 의한 플렉서블 전계 발광 표시장치의 구조를 나타내는 것으로 도 2 절취선 I-I'을 따라 도시한 단면도이다.
- 도 4는 본 출원의 다른 실시 예에 의한 플렉서블 전계 발광 표시장치의 구조를 나타내는 것으로 도 2 절취선 I-I'을 따라 도시한 단면도이다.
- 도 5는 본 출원의 또 다른 실시 예에 의한 플렉서블 전계 발광 표시장치의 구조를 나타내는 것으로 도 1 절취선 II-II'을 따라 도시한 단면도이다.

발명을 실시하기 위한 구체적인 내용

- [0021] 본 출원의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 일

예들을 참조하면 명확해질 것이다. 그러나 본 출원은 이하에서 개시되는 일 예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 출원의 일 예들은 본 출원의 개시가 완전하도록 하며, 본 출원의 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 출원의 발명은 청구항의 범주에 의해 정의될 뿐이다.

- [0022] 본 출원의 일 예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 출원이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 출원의 예를 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 출원의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다.
- [0023] 본 명세서에서 언급된 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.
- [0024] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.
- [0025] 위치 관계에 대한 설명일 경우, 예를 들어, '~상에', '~상부에', '~하부에', '~옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.
- [0026] 시간 관계에 대한 설명일 경우, 예를 들어, '~후에', '~에 이어서', '~다음에', '~전에' 등으로 시간적 선후 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 연속적이지 않은 경우도 포함할 수 있다.
- [0027] 제 1, 제 2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제 1 구성요소는 본 출원의 기술적 사상 내에서 제 2 구성요소일 수도 있다.
- [0028] "적어도 하나"의 용어는 하나 이상의 관련 항목으로부터 제시 가능한 모든 조합을 포함하는 것으로 이해되어야 한다. 예를 들어, "제 1 항목, 제 2 항목 및 제 3 항목 중에서 적어도 하나"의 의미는 제 1 항목, 제 2 항목 또는 제 3 항목 각각 뿐만 아니라 제 1 항목, 제 2 항목 및 제 3 항목 중에서 2개 이상으로부터 제시될 수 있는 모든 항목의 조합을 의미할 수 있다.
- [0029] 본 출원의 여러 예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하고, 기술적으로 다양한 연동 및 구동이 가능하며, 각 예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시할 수도 있다.
- [0030] 이하에서는 본 출원에 따른 플렉서블 전계 발광 표시장치의 예를 첨부된 도면을 참조하여 상세히 설명한다. 각 도면의 구성 요소들에 참조 부호를 부가함에 있어서, 동일한 구성 요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 부호를 가질 수 있다.
- [0031] 도 1은 본 출원의 바람직한 실시 예에 의한 플렉서블 전계 발광 표시장치를 나타내는 평면도이다. 도 1을 참조하면, 본 출원에 의한 플렉서블 전계 발광 표시장치는 플렉서블 기관(FS), 화소(P), 격벽(PD), 공통 전원 배선(CPL) 및 댄 구조물(DM)을 포함할 수 있다.
- [0032] 플렉서블 기관(FS)은 베이스 기관(또는 베이스층)으로서, 플라스틱 재질 또는 유리 재질을 포함한다. 특히, 플렉서블 표시장치의 경우, 유연성이 우수한 플라스틱 재질로 형성하는 것이 바람직하다. 하지만, 유리 재질이더라도, 초박형으로 형성하여 플렉서블 표시장치를 구현할 수 있다.
- [0033] 일 예에 따른 플렉서블 기관(FS)은 평면적으로 사각 형태, 각 모서리 부분이 일정한 곡률반경으로 라운딩된 사각 형태, 또는 적어도 6개의 변을 갖는 비사각 형태를 가질 수 있다. 여기서, 비사각 형태를 갖는 플렉서블 기관(FS)은 적어도 하나의 돌출부 또는 적어도 하나의 노치부(notch portion)를 포함할 수 있다.
- [0034] 일 예에 따른 플렉서블 기관(FS)은 표시 영역(AA)과 비 표시 영역(IA)으로 구분될 수 있다. 표시 영역(AA)은 플렉서블 기관(FS)의 중앙 영역에 마련되는 것으로, 영상을 표시하는 영역으로 정의될 수 있다. 일 예에 따른 표시 영역(AA)은 평면적으로 사각 형태, 각 모서리 부분이 일정한 곡률 반경을 가지도록 라운딩 된 사각 형태, 또는 적어도 6개의 변을 갖는 비 사각 형태를 가질 수 있다. 여기서, 비 사각 형태를 갖는 표시 영역(AA)은 적어도 하나의 돌출부 또는 적어도 하나의 노치부를 포함할 수 있다.
- [0035] 비 표시 영역(IA)은 표시 영역(AA)을 둘러싸도록 플렉서블 기관(FS)의 가장자리 영역에 마련되는 것으로, 영상

이 표시되는 양는 영역 또는 주변 영역으로 정의될 수 있다. 일 예에 따른 비 표시 영역(IA)은 플렉서블 기관(FS)의 제1 가장자리에 마련된 제1 비 표시 영역(IA1), 제1 비 표시 영역(IA1)과 나란한 플렉서블 기관(FS)의 제2 가장자리에 마련된 제2 비 표시 영역(IA2), 플렉서블 기관(FS)의 제3 가장자리에 마련된 제3 비 표시 영역(IA3), 및 제3 비 표시 영역과 나란한 플렉서블 기관(FS)의 제4 가장자리에 마련된 제4 비 표시 영역(IA4)을 포함할 수 있다. 예를 들어, 제1 비 표시 영역(IA1)은 플렉서블 기관(FS)의 상측(또는 하측) 가장자리 영역, 제2 비 표시 영역(IA2)은 플렉서블 기관(FS)의 하측(또는 상측) 가장자리 영역, 제3 비 표시 영역(IA3)은 플렉서블 기관(FS)의 좌측(또는 우측) 가장자리 영역, 그리고 제4 비 표시 영역(IA4)은 플렉서블 기관(FS)의 우측(또는 좌측) 가장자리 영역일 수 있으나, 반드시 이에 한정되지 않는다.

[0036] 화소(P)는 플렉서블 기관(FS)의 표시 영역(AA) 상에 마련될 수 있다. 일 예에 따른 화소(P)는 복수 개가 매트릭스 배열을 이루고 플렉서블 기관(FS)의 표시 영역(AA) 내에 배치될 수 있다. 화소(P)는 격벽(PD)에 의해 정의될 수 있다. 격벽(PD)은 일정한 폭을 갖고 화소(P)를 둘러싼다. 예를 들어, 일정한 폭을 갖는 그물 형상의 격벽(PD)에 의해 다수 개의 화소(P)들이 매트릭스 방식으로 구획되며 정의된다.

[0037] 일 예에 따른 화소(P)는 표시 영역(AA) 상에 스트라이프(stripe) 구조를 가지도록 배치될 수 있다. 이 경우, 하나의 단위 화소는 적색 화소, 녹색 화소, 및 청색 화소를 포함할 수 있으며, 나아가 하나의 단위 화소는 백색 화소를 더 포함할 수 있다.

[0038] 다른 예에 따른 화소(P)는 표시 영역(AA) 상에 펜타일(pentile) 구조를 가지도록 배치될 수 있다. 이 경우, 하나의 단위 화소는 평면적으로 다각 형태로 배치된 적어도 하나의 적색 화소, 적어도 2개의 녹색 화소, 및 적어도 하나의 청색 화소들을 포함할 수 있다. 예를 들어, 펜타일 구조를 갖는 하나의 단위 화소는 하나의 적색 화소, 2개의 녹색 화소, 및 하나의 청색 화소가 평면적으로 팔각 형태를 가지도록 배치될 수 있고, 이 경우 청색 화소는 상대적으로 가장 큰 크기의 개구 영역(또는 발광 영역)을 가질 수 있으며, 녹색 화소는 상대적으로 가장 작은 크기의 개구 영역을 가질 수 있다.

[0039] 화소(P)는 스캔 배선(SL), 센싱 배선(RL), 데이터 배선(DL) 및 화소 구동 전원 배선(PL)에 전기적으로 연결된 화소 회로(PC), 및 화소 회로(PC)에 전기적으로 연결된 발광 소자(ED)를 포함할 수 있다.

[0040] 스캔 배선(SL), 센싱 배선(RL), 데이터 배선(DL), 화소 구동 전원 배선(PL)들은 화소(P)의 가장자리에 배치될 수 있다. 이들 배선들은 다수 개의 화소(P)에 걸쳐 연장되어 있다. 따라서, 이들 배선들은 격벽(PD)을 타고 넘어 화소(P)들을 가로 질러 연장된다.

[0041] 스캔 배선(SL)은 제1 방향(X)을 따라 길게 연장되고 제1 방향(X)과 교차하는 제2 방향(Y)을 따라 일정 간격으로 배치된다. 플렉서블 기관(FS)의 표시 영역(AA)은 제1 방향(X)과 나란하면서 제2 방향(Y)을 따라 서로 이격된 복수의 스캔 배선(SL)을 포함한다. 여기서, 제1 방향(X)은 플렉서블 기관(FS)의 가로 방향으로 정의될 수 있고, 제2 방향(Y)은 플렉서블 기관(FS)의 세로 방향으로 정의될 수 있으나, 반드시 이에 한정되지 않고 그 반대로 정의될 수도 있다.

[0042] 센싱 배선(RL)은 스캔 배선(SL)과 나란하도록 플렉서블 기관(FS) 상에 배치된다. 플렉서블 기관(FS)의 표시 영역(AA)은 스캔 배선(SL)과 나란한 복수의 센싱 배선(RL)을 포함한다. 경우에 따라서, 센싱 배선(RL)은 데이터 배선(DL)과 나란한 수직 센싱 배선을 더 포함할 수 있다.

[0043] 데이터 배선(DL)은 제2 방향(Y)을 따라 길게 연장되고 제1 방향(X)을 따라 일정 간격으로 배치된다. 플렉서블 기관(FS)의 표시 영역(AA)은 제2 방향(Y)과 나란하면서 제1 방향(X)을 따라 서로 이격된 복수의 데이터 배선(DL)을 포함한다.

[0044] 화소 구동 전원 배선(PL)은 데이터 배선(DL)과 나란하도록 플렉서블 기관(FS) 상에 배치된다. 플렉서블 기관(FS)의 표시 영역(AA)은 데이터 배선(DL)과 나란한 복수의 화소 구동 전원 배선(PL)을 포함한다. 선택적으로, 화소 구동 전원 배선(PL)은 스캔 배선(SL)과 나란하도록 배치될 수도 있다.

[0045] 화소 회로(PC)는 격벽(PD)로 둘러싸인 화소(P) 내부 영역에 배치되며, 화소(P) 내부 영역을 지나가는 하나의 스캔 배선(SL)으로부터 공급되는 스캔 신호에 응답하여 화소(P) 내부 영역을 지나가는 데이터 배선(DL)으로부터 공급되는 데이터 전압을 기반으로 화소 구동 전원 배선(PL)으로부터 발광 소자(ED)에 흐르는 전류(I_{ed})를 제어한다.

[0046] 일 예에 따른 화소 회로(PC)는 적어도 2개의 박막 트랜지스터 및 하나의 커패시터를 포함할 수 있다. 예를 들어, 일 예에 따른 화소 회로(PC)는 데이터 전압을 기반으로 하는 데이터 전류(I_{ed})를 발광 소자(ED)에 공급하는

구동 박막 트랜지스터, 데이터 배선(DL)으로부터 공급되는 데이터 전압을 구동 박막 트랜지스터에 공급하는 스위칭 박막 트랜지스터, 및 구동 박막 트랜지스터의 게이트-드레인 전압을 저장하는 커패시터를 포함할 수 있다.

[0047] 다른 예에 따른 화소 회로(PC)는 적어도 3개의 박막 트랜지스터 및 적어도 하나의 커패시터를 포함할 수 있다. 예를 들어, 일 예에 따른 화소 회로(PC)는 적어도 3개의 박막 트랜지스터 각각의 동작(또는 기능)에 따라 전류 공급 회로와 데이터 공급 회로 및 보상 회로를 포함할 수 있다. 여기서, 전류 공급 회로는 데이터 전압을 기반으로 하는 데이터 전류(I_{ed})를 발광 소자(ED)에 공급하는 구동 박막 트랜지스터를 포함할 수 있다. 데이터 공급 회로는 적어도 하나의 스캔 신호에 응답하여 데이터 배선(DL)으로부터 공급되는 데이터 전압을 전류 공급 회로에 공급하는 적어도 하나의 스위칭 박막 트랜지스터를 포함할 수 있다. 보상 회로는 적어도 하나의 센싱 신호에 응답하여 구동 박막 트랜지스터의 특성 값(임계 전압 및/또는 이동도) 변화를 보상하는 적어도 하나의 보상 박막 트랜지스터를 포함할 수 있다.

[0048] 발광 소자(ED)는 격벽(PD)으로 둘러싸인 화소(P) 영역 내부에 배치되며, 화소 회로(PC)로부터 공급되는 데이터 전류(I_{ed})에 의해 발광하여 데이터 전류(I_{ed})에 해당하는 휘도의 광을 방출한다. 이 경우, 데이터 전류(I_{ed})는 화소 구동 전원 배선(PL)으로부터 구동 박막 트랜지스터와 발광 소자(ED)를 통해 공통 전원 배선(CPL)으로 흐를 수 있다.

[0049] 일 예에 따른 발광 소자(ED)는 화소 회로(PC)와 전기적으로 연결된 화소 구동 전극(또는 제 1 전극 혹은 애노드), 화소 구동 전극 상에 형성된 발광층, 및 발광층에 전기적으로 연결된 공통 전극(또는 제 2 전극 혹은 캐소드)을 포함할 수 있다.

[0050] 본 출원의 일 실시 예에 의한 전계발광 표시장치는, 배선들(SL, RL, DL, PL)은 격벽(PD)을 타고 넘어, 격벽(PD)에 의해 정의된 화소(P) 내부 영역을 가로 지르면서 플렉서블 기판(FS) 위에 배치된다. 반면에, 화소 회로(PC)와 발광 소자(ED)는 격벽(PD)에 의해 구획된 화소(P) 내부 영역에만 배치되는 특징이 있다.

[0051] 공통 전원 배선(CPL)은 플렉서블 기판(FS)의 비 표시 영역(IA) 상에 배치되고 표시 영역(AA) 상에 배치된 공통 전극과 전기적으로 연결된다. 일 예에 따른 공통 전원 배선(CPL)은 일정한 배선 폭을 가지면서 플렉서블 기판(FS)의 표시 영역(IA)에 인접한 제2 내지 제4 비 표시 영역(IA₂, IA₃, IA₄)을 따라 배치되고, 플렉서블 기판(FS)의 제1 비 표시 영역(IA₁)에 인접한 표시 영역(AA)의 일부를 제외한 나머지 부분을 둘러싼다. 공통 전원 배선(CPL)의 일단은 제1 비 표시 영역(IA₁)의 일측 상에 배치되고, 공통 전원 배선(CPL)의 타단은 제1 비 표시 영역(IA₁)의 타측 상에 배치될 수 있다. 그리고, 공통 전원 배선(CPL)의 일단과 타단 사이는 제2 내지 제4 비 표시 영역(IA₂, IA₃, IA₄)을 둘러싸도록 배치될 수 있다. 이에 따라, 일 예에 따른 공통 전원 배선(CPL)은 평면적으로 플렉서블 기판(FS)의 제1 비표시 영역(IA₁)에 해당하는 일측이 개구된 '∩'자 형태를 가질 수 있다.

[0052] 봉지층은 플렉서블 기판(FS) 상에 형성되어 표시 영역(AA) 및 공통 전원 배선(CPL)의 상부면과 측면을 둘러싸도록 형성할 수 있다. 한편, 봉지층은, 제1 비 표시 영역(IA₁)에서는, 공통 전원 배선(CPL)의 일단과 타단을 노출할 수 있다. 봉지층은 산소 또는 수분이 표시 영역(AA) 내에 마련된 발광 소자(ED)로 침투하는 것을 방지할 수 있다. 일 예에 따른 봉지층은 적어도 하나의 무기막을 포함할 수 있다. 다른 예에 따른 봉지층은 복수의 무기막 및 복수의 무기막 사이의 유기막을 포함할 수 있다.

[0053] 본 출원의 일 예에 따른 플렉서블 전계 발광 표시장치는 패드부(PP), 게이트 구동 회로(200) 및 구동 집적 회로(300)를 더 포함할 수 있다.

[0054] 패드부(PP)는 플렉서블 기판(FS)의 비 표시 영역(IA)에 마련된 복수의 패드를 포함할 수 있다. 일 예에 따른 패드부(PP)는 플렉서블 기판(FS)의 제1 비 표시 영역(IA₁)에 마련된 복수의 공통 전원 공급 패드, 복수의 데이터 입력 패드, 복수의 전원 공급 패드 및 복수의 제어 신호 입력 패드 등을 포함할 수 있다.

[0055] 게이트 구동 회로(200)는 플렉서블 기판(FS)의 제3 비 표시 영역(IA₃) 및/또는 제4 비 표시 영역(IA₄)에 마련되어 표시 영역(AA)에 마련된 스캔 배선들(SL)과 일대일로 연결된다. 게이트 구동 회로(200)는 화소(P)의 제조 공정, 즉 박막 트랜지스터의 제조 공정과 함께 플렉서블 기판(FS)의 제3 비 표시 영역(IA₃) 및/또는 제4 비 표시 영역(IA₄)에 집적된다. 이러한 게이트 구동 회로(200)는 구동 집적 회로(300)로부터 공급되는 게이트 제어 신호를 기반으로 스캔 신호를 생성하여 정해진 순서에 따라 출력함으로써 복수의 스캔 배선(SL) 각각을 정해진 순서에 따라 구동한다. 일 예에 따른 게이트 구동 회로(200)는 쉬프트 레지스터를 포함할 수 있다.

[0056] 램 구조체(DM)는 플렉서블 기판(FS)의 제1 비 표시 영역(IA₁), 제2 비 표시 영역(IA₂), 제3 비 표시 영역(IA₃) 및 제4 비 표시 영역(IA₄)에 마련되어 표시 영역(AA) 주변을 둘러싸는 폐곡선 구조를 가질 수 있다. 일례로, 램 구조체(DM)는 공통 전원 배선(CPL)의 외측에 배치됨으로서 플렉서블 기판(FS) 위에서 최 외각부에 위치할 수

있다. 패드부(PP)와 구동 집적 회로(300)은 댐 구조체(DM)의 외측 영역에 배치되는 것이 바람직하다.

- [0057] 도 1에서는 댐 구조체(DM)가 최외곽에 배치된 경우를 도시하였지만, 이에 국한하는 것은 아니다. 다른 예로, 댐 구조체(DM)는 공통 전원 배선(CPL)과 게이트 구동 회로(200) 사이에 배치될 수 있다. 또 다른 예로, 댐 구조체(DM)는 표시 영역(AA)과 게이트 구동 회로(300) 사이에 배치될 수 있다.
- [0058] 구동 집적 회로(300)는 칩 실장(또는 본딩) 공정을 통해 플렉서블 기관(FS)의 제1 비 표시 영역(IA1)에 정의된 칩 실장 영역에 실장된다. 구동 집적 회로(300)의 출력 단자들은 패드부(PP)에 전기적으로 연결되고, 구동 집적 회로(300)의 출력 단자들은 표시 영역(AA)에 마련된 복수의 데이터 배선(DL)과 복수의 화소 구동 전원 배선(PL)에 전기적으로 연결된다. 구동 집적 회로(300)는 패드부(PP)를 통해 디스플레이 구동 회로부(또는 호스트 회로)로부터 입력되는 각종 전원, 타이밍 동기 신호, 및 디지털 영상 데이터 등을 수신하고, 타이밍 동기 신호에 따라 게이트 제어 신호를 생성하여 게이트 구동 회로(200)의 구동을 제어하고, 이와 동시에 디지털 영상 데이터를 아날로그 형태의 화소 데이터 전압으로 변환하여 해당하는 데이터 배선(DL)에 공급한다.
- [0059] 구동 집적 회로(300)가 칩 형태로 실장된 경우, 폴더블 혹은 롤러블 표시장치에서 구동 집적 회로(300)가 접히는 부분이 되지 않는 것이 바람직하다. 예를 들어, 도 1에 도시한 경우에서 플렉서블 기관(FS)이 X축을 기준으로 상변 하변이 서로 만나도록 구부러질 경우, 구동 집적 회로(300)는 접히거나 등글게 말리지 않아도 되는 하단면에 평행하도록 설정하는 것이 바람직하다.
- [0060] 이하, 본 출원의 주요 특징을 설명하기 위해 구조적 특징을 잘 나타내고 있는 확대도면 및/또는 단면도들을 참조하여 바람직한 실시 예를 상세히 설명한다. 특히, 폴더블 혹은 롤러블 표시장치에서 구부림 응력에 의해 파손을 방지할 수 있는 유기 격벽과 화소 구조를 중심으로 상세히 설명한다
- [0061] 도 2 및 3을 참조하여, 본 출원의 일 실시 예에 대해 설명한다. 필요한 경우, 도 1을 함께 참조한다. 도 2는 본 출원의 바람직한 실시 예에 의한 플렉서블 전계 발광 표시장치에서 단일 화소의 구조를 나타내는 평면 확대도이다. 도 3은 본 출원의 일 실시 예에 의한 플렉서블 전계 발광 표시장치의 구조를 나타내는 것으로 도 2 절취선 I-I'을 따라 도시한 단면도이다.
- [0062] 도 2에 도시한 본 출원의 일 실시 예에 의한 플렉서블 전계 발광 표시장치는 플렉서블 기관(FS) 위에 매트릭스 방식으로 배열된 다수 개의 화소(P)들을 구비한다. 플렉서블 기관(FS)은 격벽(PD)과 기저층(PS)을 구비한다. 격벽(PD)은 일정 폭과 높이를 갖는다. 격벽(PD)은 그물망 형상을 가지면서, 기저층(PS)의 상부 표면 위에서 연결되어 있다. 예를 들어, 폴리이미드와 같은 유기 물질을 판상 형태의 기관으로 형성한 후에, 일정 폭을 갖는 그물 패턴을 마스크로 하여 유기물질로 만든 기관을 일정 깊이 식각하여 기저층(PS)과 격벽(PD)을 형성할 수 있다. 격벽(PD)과 기저층(PS)은 일체로 이루어져 있으며, 동일한 물질로 이루어져 있다. 얇은 두께를 갖는 기저층(PS)의 표면 위에는 일정 폭과 기저층(PS)보다 두꺼운 두께를 갖는 격벽(PD)들이 돌출되고, 격벽(PD)들로 둘러싸인 내부 영역이 화소(P)로 정의된다.
- [0063] 기저층(PS)은 유기 기관을 식각하여 형성하기 때문에 두께가 매우 얇을 수 있다. 두께가 너무 얇을 경우, 그 위에 형성하는 소자들의 안정성을 확보하기 어려울 수 있다. 이를 방지하기 위해, 플렉서블 기관(FS)은, 하부 기관(BS)과 하부 버퍼층(MB)을 더 구비할 수 있다. 예를 들어, 하부 기관(BS)을 먼저 형성하고, 그 위에 하부 버퍼층(MB)을 증착하고, 하부 버퍼층(MB) 위에 유기물질로 기관을 형성한다. 그 후, 유기 기관을 패틴하여, 기저층(PS)과 격벽(PD)을 형성한다.
- [0064] 플렉서블 기관(FS) 위에는 가로 방향으로 배열된 스캔 배선(SL) 및 센싱 배선(RL), 그리고 세로 방향으로 배열된 데이터 배선(DL) 및 화소 구동 전원 배선(PL)을 포함한다. 이들 배선들은 화소(P)의 영역의 내부 영역을 가로지르면서 플렉서블 기관(FS) 위에 배치된다. 도 2에서는 하나의 화소(P)에 센싱 배선(RL)하나, 스캔 배선(SL) 하나, 데이터 배선(DL) 하나와 화소 구동 전원 배선(PL) 하나가 지나간다. 특히, 배선들은 격벽(PD)을 타고 넘어 다수 개의 화소(P)들을 거쳐 연장된다.
- [0065] 격벽(PD)으로 둘러싸인 화소(P) 영역 내부에는 스위칭 박막 트랜지스터(ST), 구동 박막 트랜지스터(DT), 보상 박막 트랜지스터(ET), 커패시터(Cst) 그리고 화소 구동 전극(AE)이 배치되어 있다. 화소 구동 전극(AE) 위에는 발광층(EL) 및 공통 전극(CE)이 순차 적층되어 발광 소자(ED)를 구성한다.
- [0066] 스위칭 박막 트랜지스터(ST)는 스캔 배선(SL)을 통해 공급된 스캔 신호에 응답하여 데이터 배선(DL)을 통해 공급되는 데이터 신호가 커패시터(Cst)에 데이터 전압으로 저장되도록 스위칭 동작한다. 구동 박막 트랜지스터(DT)는 커패시터(Cst)에 저장된 데이터 전압에 따라 화소 구동 전원 배선(PL)과 공통 전원 배선(CPL) 사이에 구동 전류가 흐르도록 동작한다. 발광 소자(ED)는 구동 박막 트랜지스터(DT)에 의해 형성된 구동 전류에 따라 빛

을 발광한다. 보상 박막 트랜지스터(ET)는 구동 박막 트랜지스터(DT)의 문턱 전압 등을 보상하기 위해 화소(P) 내에 배치된 회로이다. 보상 박막 트랜지스터(ET)는 구동 박막 트랜지스터(DT)의 드레인 전극과 발광 소자(ED)의 화소 구동 전극(AE)(혹은 센싱 노드)에 접속된다. 보상 박막 트랜지스터(ET)는 센싱 배선(RL)을 통해 전달되는 초기화 전압을 센싱 노드에 공급하거나 센싱 노드의 전압 또는 전류를 검출하도록 동작한다.

[0067] 스위칭 박막 트랜지스터(ST)는 데이터 배선(DL)에 소스 전극(SS)이 연결되고, 구동 박막 트랜지스터(DT)의 게이트 전극(DG)에 드레인 전극(SD)이 연결된다. 구동 박막 트랜지스터(DT)는 화소 구동 전원 배선(PL)에 소스 전극(DS)이 연결되고, 발광 소자(ED)의 화소 구동 전극(AE)에 드레인 전극(DD)이 연결된다. 커패시터(Cst)는 구동 박막 트랜지스터(DT)의 게이트 전극(DG)에 제1 전극이 연결되고, 발광 소자(ED)의 화소 구동 전극(AE)에 제2 전극이 연결된다.

[0068] 상기 설명은 p-type 박막 트랜지스터의 경우를 중심으로 설명하였다. 하지만 이에 국한되는 것은 아니며, n-type 박막 트랜지스터를 사용할 수도 있다. N-type 박막 트랜지스터의 경우 소스 전극과 드레인 전극이 바뀔 수도 있다.

[0069] 발광 소자(ED)는 구동 박막 트랜지스터(DT)의 드레인 전극(DD)에 화소 구동 전극(AE)이 연결되고 공통 배선(CPL)에 공통 전극(CE)이 연결된다. 보상 박막 트랜지스터(ET)는 센싱 배선(RL)에 소스 전극(ES)이 연결되고 센싱 노드인 발광 소자(ED)의 화소 구동 전극(AE)에 드레인 전극(ED)이 연결된다.

[0070] 스캔 배선(SL)은 스위칭 박막 트랜지스터(ST)와 보상 박막 트랜지스터(ET)의 반도체 층(SA, EA)과 중첩한다. 스캔 배선(SL)에서 스캔 반도체 층(SA)과 중첩하는 부분이 스캔 게이트 전극(SG)이며, 스캔 반도체 층(SA)에서 스캔 게이트 전극(SG)과 중첩하는 영역이 채널 영역으로 정의된다. 마찬가지로, 센싱 배선(RL)에서 센싱 반도체 층(EA)과 중첩되는 부분이 센싱 게이트 전극(EG)이며, 센싱 반도체 층(EA)에서 스캔 게이트 전극(EG)와 중첩하는 영역이 채널 영역으로 정의된다. 한편, 구동 박막 트랜지스터(DT)의 구동 반도체 층(DG)은 일측단이 구동 소스 전극(DS)에 접촉하고 구동 게이트 전극(DG)과 중첩하여 타단이 구동 드레인 전극(DD)에 연결된다.

[0071] 도 3을 더 참조하여, 본 출원의 일 실시 예에 의한 플렉서블 전계 발광 표시장치의 단면 구조에 대해 상세히 설명한다. 본 출원의 일 실시 예에 따른 플렉서블 전계 발광 표시장치는 플렉서블 기판(FS), 화소 어레이 층(120) 및 봉지층(130)을 포함할 수 있다.

[0072] 플렉서블 기판(FS)은 베이스 층으로서, 플라스틱 재질 또는 유리 재질을 포함한다. 일 예에 따른 플렉서블 기판(FS)은 불투명 또는 유색 폴리이미드(polyimide) 재질을 포함할 수 있다. 예를 들어, 폴리이미드 재질의 플렉서블 기판(FS)은 상대적으로 두꺼운 캐리어 기판에 마련되어 있는 릴리즈층의 전면(前面)에 일정 두께로 코팅된 폴리이미드 수지가 경화된 것일 수 있다. 이 경우, 캐리어 유리 기판은 레이저 릴리즈 공정을 이용한 릴리즈층의 릴리즈에 의해 기판(SUB)으로부터 분리된다.

[0073] 일 예에 따른 플렉서블 기판(FS)은 유기물질로 이루어진 기판을 식각하여 형성한 격벽(PD)과 기저층(PS)을 포함한다. 경우에 따라서, 기저층(PS) 하면에는 하부 버퍼층(MB)과 하부 기판(BS)이 부착될 수 있다. 이 경우, 하부 기판(BS)의 상부 표면에 하부 버퍼 층(MB)을 증착한 후, 유기물질을 도포한다. 그 후에, 유기물질을 그물 모양의 패턴으로 식각하여, 격벽(PD)과 기저층(PS)을 형성한다. 그 결과, 기저층(PS)은 격벽(PD)보다 얇은 두께를 갖는다. 또한, 격벽(PD)은 기저층(PS) 위에서 돌출된 메쉬 형태를 가지며, 기저층(PS)은 격벽(PD)으로 둘러싸인 함몰부 형태를 갖는다. 격벽(PD)과 기저층(PS)은 동일한 물질을 포함하며 일체로 이루어져 있다.

[0074] 일 예에 따른 플렉서블 기판(FS)은 두께 방향(Z)을 기준으로, 플렉서블 기판(FS)의 후면에 결합된 백 플레이트(도시하지 않음)를 더 구비할 수 있다. 백 플레이트는 플렉서블 기판(FS)을 평면 상태로 유지시킨다. 일 예에 따른 백 플레이트는 플라스틱 재질, 예를 들어, 폴리에틸렌 테레프탈레이트(polyethylene terephthalate) 재질을 포함할 수 있다. 이러한 백 플레이트는 캐리어 유리 기판으로부터 분리된 플렉서블 기판(FS)의 후면에 라미네이팅 될 수 있다.

[0075] 가장 바람직하게는 플렉서블 기판(FS)은, 자유롭게 접거나 펼 수 있는 유연성이 우수한 재질인 것이 바람직하다. 플렉서블 기판(FS)은 표시 영역(AA)과 표시 영역(AA)을 둘러싸는 비 표시 영역(IA)을 포함할 수 있다.

[0076] 플렉서블 기판(FS)에서 격벽(PD)으로 둘러싸인 화소(P)의 기저층(PS) 상부 표면 상에는 상부 버퍼층(BUF)이 형성되어 있다. 상부 버퍼층(BUF)은 투습에 취약한 플렉서블 기판(FS)을 통해서 화소 어레이 층(120)으로 침투하는 수분을 차단하기 위하여, 기저층(PS)의 표면 상에 형성된다. 일 예에 따른 상부 버퍼층(BUF)은 교번하여 적층된 복수의 무기막들로 이루어질 수 있다. 예를 들어, 상부 버퍼층(BUF)은 실리콘 산화막(SiOx), 실리콘 질화

막(SiNx), 및 실리콘산화막(SiO₂) 중 하나 이상의 무기막이 교번하여 적층된 다중막으로 형성될 수 있다. 상부 버퍼층(BUF)이 무기 물질로 이루어진 절연막인 경우, 상부 버퍼층(BUF)은 격벽(PD)으로 둘러싸인 화소(P) 영역 내부의 기저층(PS) 표면 위에 모두 형성하는 것이 바람직하다. 따라서, 격벽(PD)의 하단은 상부 버퍼층(BUF)과 접촉한다. 상부 버퍼층(BUF)은 격벽(PD)의 상부 표면에 적층될 수도 있다. 그러나, 본 출원은 플렉서블 표시장치에서 표시 패널의 유연성을 확보하기 위해, 각 화소(P) 별로 무기층이 구분되어 형성되도록 하는 것을 특징으로 한다. 이를 위해, 격벽(PD) 위에는 무기 물질층이 적층되지 않는 것이 바람직하다.

- [0077] 화소 어레이 층(120)은 박막 트랜지스터 층, 평탄화 층(PLN), बैं크 패턴(BN), 및 발광 소자(ED)를 포함할 수 있다. 일례로, 화소 어레이 층(120)은 격벽(PD)으로 둘러싸인 화소(P) 영역별로 구분되어 형성될 수 있다. 따라서, 박막 트랜지스터층, 평탄화 층(PLN) 및 बैं크 패턴(BN)은 격벽(PD)의 하단부보다 위에 형성된다.
- [0078] 박막 트랜지스터 층은 플렉서블 기판(FS)의 표시 영역(AA)에 정의된 복수의 화소(P) 및 플렉서블 기판(FS)의 제 4 비표시 영역(IA4)에 정의된 게이트 구동 회로(200)에 각각 마련된다.
- [0079] 일 예에 따른 박막 트랜지스터 층은 상부 버퍼층(BUF) 위에 형성된 스위칭 박막 트랜지스터(ST), 구동 박막 트랜지스터(DT), 보상 박막 트랜지스터(ET), 게이트 절연막(GI) 및 층간 절연막(ILD)을 포함한다. 여기서, 도 3에는, 편의상, 스위칭 박막 트랜지스터(ST)와 구동 박막 트랜지스터(DT)를 중심으로 도시하였다.
- [0080] 스위칭 박막 트랜지스터(ST)는 상부 버퍼층(BUF) 상에 형성된 스위칭 반도체 층(SA), 스위칭 게이트 전극(SG), 스위칭 소스 전극(SS) 및 스위칭 드레인 전극(SD)을 포함한다. 구동 박막 트랜지스터(DT)는 상부 버퍼층(BUF) 상에 형성된 구동 반도체 층(DA), 구동 게이트 전극(DG), 구동 소스 전극(DS) 및 구동 드레인 전극(DD)을 포함한다. 도 3에서 박막 트랜지스터(ST, DT)는 게이트 전극(SG, DG)이 반도체 층(SA, DA)의 상부에 위치하는 상부 게이트(탑 게이트, top gate) 구조를 도시하였으나, 반드시 이에 한정되지 않는다. 다른 예로, 박막 트랜지스터(ST, DT)는 게이트 전극(SG, DG)이 반도체 층(SA, DA)의 하부에 위치하는 하부 게이트(보텀 게이트, bottom gate) 구조 또는 게이트 전극(SG, DG)이 반도체 층(SA, DA)의 상부와 하부에 모두 위치하는 더블 게이트(double gate) 구조를 가질 수 있다.
- [0081] 반도체 층(SA, DA)은 실리콘계 반도체 물질, 산화물계 반도체 물질, 또는 유기물계 반도체 물질을 포함할 수 있으며, 단층 구조 또는 복층 구조를 가질 수 있다.
- [0082] 게이트 절연막(GI)은 반도체 층(SA, DA)을 덮도록 플렉서블 기판(FS) 위에, 특히 기저층(PS) 위에 형성될 수 있다. 게이트 절연막(GI)은 무기막, 예를 들어 실리콘 산화막(SiO₂), 실리콘 질화막(SiNx), 또는 이들의 다중막으로 형성될 수 있다. 특히, 게이트 절연막(GI)이 무기 물질을 포함하는 절연막인 경우, 격벽(PD)으로 둘러싸인 각 화소(P) 영역 내에 구분되어 형성하는 것이 바람직하다. 게이트 절연막(GI)이 무기 물질로 이루어진 경우, 플렉서블 표시장치의 유연성을 확보하기 위해, 유기물질로 이루어진 격벽(PD)의 상부 표면에는 게이트 절연막(GI)이 적층되지 않는 것이 바람직하다.
- [0083] 스위칭 게이트 전극(SG)은 스위칭 반도체 층(SA)과 중첩되도록, 그리고 구동 게이트 전극(DG)은 구동 반도체 층(DA)과 중첩되도록 게이트 절연막(GI) 상에 형성될 수 있다. 게이트 전극(SG, DG)은 스캔 배선(SL)과 함께 형성될 수 있다. 일 예에 따른 게이트 전극(SG, DG)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu) 중 어느 하나 또는 이들의 합금으로 이루어진 단일층 또는 다중층으로 형성될 수 있다.
- [0084] 층간 절연막(ILD)은 게이트 전극(SG, DG)과 게이트 절연막(GI)을 덮도록 플렉서블 기판(FS) 위에 적층된다. 층간 절연막(ILD)이 무기 물질을 포함하는 절연막인 경우, 격벽(PD)으로 둘러싸인 각 화소(P) 영역 내에 구분되어 형성될 수 있다. 이 경우, 플렉서블 표시장치의 유연성을 확보하기 위해, 유기물질로 이루어진 격벽(PD)의 상부 표면에는 층간 절연막(ILD)이 적층되지 않는 것이 바람직하다. 특히, 본 출원의 일 실시 예에서는, 층간 절연막(ILD)의 상부 표면이 격벽(PD)의 상부 표면보다 낮은 높이를 갖는 것이 바람직하다. 그 결과, 무기 물질들은 격벽(PD)으로 둘러싸인 내부 영역의 기저층(PS) 상부 표면에만 배치되는 특징을 갖는다.
- [0085] 층간 절연막(ILD) 및 게이트 절연막(GI)을 패터닝하여, 반도체 층(SA, DA)의 일측단과 타측단을 노출한다. 층간 절연막(ILD) 위에 금속 물질을 증착하고 패터닝하여, 소스 전극(SS, DS)과 드레인 전극(SD, DD)을 형성한다. 이때, 도 2에서 도시한 데이터 배선(DL), 화소 구동 전원 배선(PL) 그리고, 캐패시터(Cst)의 제1 전극을 함께 형성할 수 있다.
- [0086] 스위칭 소스 전극(SS)과 스위칭 드레인 전극(SD)은 스위칭 게이트 전극(SG)을 사이에 두고 스위칭 반도체 층(SA)과 중첩되도록 층간 절연막(ILD) 상에 형성될 수 있다. 구동 소스 전극(DS)과 구동 드레인 전극(DD)은 구

동 게이트 전극(DG)을 사이에 두고 구동 반도체 층(DA)과 증착되도록 층간 절연막(ILD) 상에 형성될 수 있다. 소스 전극(SS, DS)과 드레인 전극(SD, DD)은 데이터 배선(DL)과 화소 구동 전원 배선(PL) 및 공통 전원 배선(CPL)과 함께 형성될 수 있다. 즉, 소스 전극(SS, DS), 드레인 전극(SD, DD), 데이터 배선(DL), 화소 구동 전원 배선(PL) 및 공통 전원 배선(CPL) 각각은 소스 드레인 전극 물질에 대한 패터닝 공정에 의해 동시에 형성될 수 있다.

[0087] 소스 전극(SS, DS)과 드레인 전극(SD, DD) 각각은 층간 절연막(ILD)과 게이트 절연막(GI)을 관통하는 전극 컨택홀을 통해 반도체 층(SA, DA)에 접속될 수 있다. 소스 전극(SS, DS)과 드레인 전극(SD, DD)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu) 중 어느 하나 또는 이들의 합금으로 이루어진 단일층 또는 다중층으로 형성될 수 있다. 여기서, 도 2 및 3에 도시된 구동 박막 트랜지스터(DT)의 구동 소스 전극(DS)은 화소 구동 전원 배선(PL)과 전기적으로 연결될 수 있다.

[0088] 이와 같이, 플렉서블 기관(FS)의 화소(P)에 마련된 박막 트랜지스터들(ST, DT, ET)은 화소 회로(PC)를 구성한다. 또한, 플렉서블 기관(FS)의 제 4 비표시 영역(IA4)에 배치된 게이트 구동 회로(200)는 화소(P)에 마련된 박막 트랜지스터(ST, DT, ET)와 동일하거나 유사한 박막 트랜지스터를 구비할 수 있다.

[0089] 평탄화 층(PLN)은 박막 트랜지스터 층을 덮도록 플렉서블 기관(FS) 전체에 형성된다. 평탄화 층(PLN)은 박막 트랜지스터 층이 형성된 플렉서블 기관(FS)의 표면 상에 평탄면을 제공한다. 일 예에 따른 평탄화 층(PLN)은 아크릴 수지(acryl resin), 에폭시 수지(epoxy resin), 페놀 수지(phenolic resin), 폴리아미드 수지(polyamide resin), 또는 폴리이미드 수지(polyimide resin) 등의 유기막으로 형성될 수 있다.

[0090] 본 출원의 일 실시 예에서, 평탄화 층(PLN)은 격벽(PD) 위에도 적층될 수 있다. 격벽(PD) 위에는 스캔 배선(SL), 데이터 배선(DL) 및 화소 구동 전원 배선(PL)이 각 화소(P)들을 연결하도록 배치되어 있다. 따라서, 배선들을 보호 및 절연하는 목적에서 격벽(PD) 위에 평탄화 층(PLN)을 적층할 수 있다. 평탄화 층(PLN)은 유기 물질로 이루어지므로, 유기물질로 이루어진 격벽(PD) 위에 적층되더라도, 플렉서블 표시장치의 유연성에 문제가 되지 않는다. 이 경우, 평탄화 층(PLN)은 격벽(PD) 위를 지나가는 배선들(SL, DL, PL)을 덮는다. 또한, 평탄화 층(PLN)은 화소(P)에 마련된 구동 박막 트랜지스터(DT)의 구동 드레인 전극(DD)을 노출시키기 위한 화소 컨택홀(PH)을 포함할 수 있다.

[0091] 평탄화 층(PLN) 위에 도전 물질을 증착하고 패터하여 화소 구동 전극(AE)을 형성한다. 화소 구동 전극(AE)은 화소(P) 영역 내부에 국한된 크기를 갖도록 형성한다. 화소 구동 전극(AE) 위에는 बैं크(혹은, बैं크 패턴)(BN)을 형성한다. बैं크(BN)는 평탄화 층(PLN) 상에 배치되어 표시 영역(AA)의 화소(P) 내에 개구 영역(또는 발광 영역)을 정의한다. 이러한 बैं크(BN)는 화소 정의막으로 표현될 수도 있다. बैं크(BN)는 유기 물질로 이루어질 수 있다. 이 경우, बैं크(BN)는 격벽(PD) 위를 덮도록 형성할 수 있다.

[0092] 발광 소자(ED)는 화소 구동 전극(AE), 발광층(EL), 및 공통 전극(CE)을 포함한다. 화소 구동 전극(AE)은 평탄화 층(PLN) 상에 형성되고 평탄화 층(PLN)에 마련된 화소 컨택홀(PH)을 통해 구동 박막 트랜지스터의 드레인 전극(D)에 전기적으로 연결된다. 이 경우, 화소(P)의 개구 영역과 증착되는 화소 구동 전극(AE)의 중간 부분을 제외한 나머지 가장자리 부분은 बैं크(BN)에 의해 덮일 수 있다. बैं크(BN)는 화소 구동 전극(AE)의 가장자리 부분을 덮음으로써 화소(P)의 개구 영역을 정의할 수 있다.

[0093] 일 예에 따른 화소 구동 전극(AE)은 반사율이 높은 금속 물질을 포함할 수 있다. 예를 들어, 화소 구동 전극(AE)은 알루미늄(Al)과 티타늄(Ti)의 적층 구조(Ti/Al/Ti), 알루미늄(Al)과 ITO(Indium Tin Oxide)의 적층 구조(ITO/Al/ITO), APC(Ag/Pd/Cu) 합금, 및 APC 합금과 ITO의 적층 구조(ITO/APC/ITO)와 같은 다층 구조로 형성되거나, 은(Ag), 알루미늄(Al), 몰리브덴(Mo), 금(Au), 마그네슘(Mg), 칼슘(Ca), 또는 바륨(Ba) 중에서 선택된 어느 하나의 물질 또는 2 이상의 합금 물질로 이루어진 단층 구조를 포함할 수 있다.

[0094] 발광층(EL)은 화소 구동 전극(AE)과 बैं크 패턴(BN)을 덮도록 플렉서블 기관(FS)의 표시 영역(AA) 전체에 형성된다. 일 예에 따른 발광층(EL)은 백색 광을 방출하기 위해 수직 적층된 2 이상의 발광부를 포함할 수 있다. 예를 들어, 일 예에 따른 발광층(EL)은 제 1 광과 제 2 광의 혼합에 의해 백색 광을 방출하기 위한 제 1 발광부와 제 2 발광부를 포함할 수 있다. 여기서, 제 1 발광부는 제 1 광을 방출하는 것으로 청색 발광부, 녹색 발광부, 적색 발광부, 황색 발광부, 및 황록색 발광부 중 어느 하나를 포함할 수 있다. 제 2 발광부는 청색 발광부, 녹색 발광부, 적색 발광부, 황색 발광부, 및 황록색 중 제 1 광을 광학적으로 보완하는 제 2 광을 방출하는 발광부를 포함할 수 있다. 일례로, 제 1 발광부는 청색 발광부이고, 제 2 발광부는 황색 발광부와 녹색 발광부의 조합이거나 적색 발광부와 녹색 발광부의 조합일 수 있다. 또는, 기관을 중심으로 발광하는 방향에 따라 제 1

발광부는 황색 발광부와 녹색 발광부의 조합이거나 적색 발광부와 녹색 발광부의 조합이고, 제2 발광부는 청색 발광부일 수 있다.

- [0095] 다른 예에 따른 발광층(EL)은 화소(P)에 설정된 색상과 대응되는 컬러 광을 방출하기 위한, 청색 발광부, 녹색 발광부, 및 적색 발광부 중 어느 하나를 포함할 수 있다. 예를 들어, 다른 예에 따른 발광층(EL)은 유기 발광층, 무기 발광층, 및 양자점 발광층 중 어느 하나를 포함하거나, 유기 발광층(또는 무기 발광층)과 양자점 발광층의 적층 또는 혼합 구조를 포함할 수 있다.
- [0096] 추가적으로, 일 예에 따른 발광 소자(ED)는 발광층(EL)의 발광 효율 및/또는 수명 등을 향상시키기 위한 기능층을 더 포함하여 이루어질 수 있다.
- [0097] 공통 전극(CE)은 발광층(EL)과 전기적으로 연결되도록 형성된다. 공통 전극(CE)은 각 화소(P)에 마련된 발광층(EL)과 공통적으로 연결되도록 플렉서블 기관(FS)의 표시 영역(AA) 전체에 형성된다.
- [0098] 일 예에 따른 공통 전극(CE)은 광을 투과시킬 수 있는 투명 전도성 물질 또는 반투과 전도성 물질을 포함할 수 있다. 공통 전극(CE)이 반투과 전도성 물질로 형성되는 경우, 마이크로 캐비티(micro cavity) 구조를 통해 발광 소자(ED)에서 발광된 광의 출광 효율을 높일 수 있다. 일 예에 따른 반투과 전도성 물질은 마그네슘(Mg), 은(Ag), 또는 마그네슘(Mg)과 은(Ag)의 합금 등을 포함할 수 있다. 추가적으로, 공통 전극(CE) 상에는 발광 소자(ED)에서 발광된 광의 굴절율을 조절하여 광의 출광 효율을 향상시키기 위한 캡핑층(capping layer)이 더 형성될 수 있다.
- [0099] 발광 소자(ED) 위에는 봉지층(130)이 더 적층될 수 있다. 봉지층(130)은 화소 어레이층(120)을 둘러싸도록 형성된다. 봉지층(130)은 산소 또는 수분이 발광 소자(ED)로 침투하는 것을 방지하는 역할을 한다.
- [0100] 일 예에 따른 봉지층(130)은 제 1 무기 봉지층(PAS1), 제 1 무기 봉지층(PAS1) 상의 유기 봉지층(PCL) 및 유기 봉지층(PCL) 상의 제 2 무기 봉지층(PAS2)을 포함할 수 있다.
- [0101] 제 1 무기 봉지층(PAS1)과 제 2 무기 봉지층(PAS2)은 수분이나 산소의 침투를 차단하는 역할을 한다. 일 예에 따른 제 1 무기 봉지층(PAS1)과 제 2 무기 봉지층(PAS2)은 실리콘 질화물, 알루미늄 질화물, 지르코늄 질화물, 티타늄 질화물, 하프늄 질화물, 탄탈륨 질화물, 실리콘 산화물, 알루미늄 산화물, 또는 티타늄 산화물 등의 무기물로 이루어질 수 있다. 이러한 제 1 무기 봉지층(PAS1)과 제 2 무기 봉지층(PAS2)은 화학 기상 증착 공정 또는 원자층 증착 공정에 의해 형성될 수 있다.
- [0102] 유기 봉지층(PCL)은 제 1 무기 봉지층(PAS1)과 제 2 무기 봉지층(PAS2)에 의해 둘러싸인다. 유기 봉지층(PCL)은 제조 공정 중 발생할 수 있는 이물질(particles)을 덮을 수 있도록 제 1 무기 봉지층(PAS1) 및/또는 제 2 무기 봉지층(PAS2) 대비 상대적으로 두꺼운 두께로 형성될 수 있다. 유기 봉지층(PCL)은 실리콘옥시카본(SiOCz) 아크릴 또는 에폭시 계열의 레진(Resin) 등의 유기물로 이루어질 수 있다. 유기 봉지층(133)은 코팅 공정, 예를 들어 잉크젯 코팅 공정 또는 슬릿 코팅 공정에 의해 형성될 수 있다.
- [0103] 본 출원의 일 실시 예에 의한 플렉서블 표시장치에서 각 화소(P)들은 격벽(PD)에 의해 구분되는 구조를 갖는다. 즉, 각 화소(P) 단위로 유연성이 우수한 격벽(PD)으로 구분되므로, 어느 방향으로 구부리더라도, 플렉서블 표시장치의 유연성을 확보할 수 있다. 특히, 격벽(PD) 위에는 박막 트랜지스터의 구성 요소들과 함께 적층되는 무기 물질로 이루어진 절연막인 상부 버퍼층(BUF), 게이트 절연막(GI) 및 중간 절연막(ILD)이 적층되지 않는다. 따라서, 구부러지는 동작에 의해 박막 트랜지스터가 손상되는 문제가 발생하지 않는다. 기저층(PS)의 하부에 적층된 하부 버퍼층(MB), 그리고 봉지층(130)에 포함된 제1 무기 봉지층(PAS1)과 제2 무기 봉지층(PAS2)가 무기 물질층이지만, 박막 트랜지스터와 같은 구동 소자들과 직접 접촉하는 무기 물질층이 아니므로, 구부러지는 동작에서 소자들에 악영향을 직접적으로 주지 않는다. 따라서, 본 출원의 일 실시 예에 의한 플렉서블 표시장치는 유연성이 우수하고, 반복되는 구부림 스트레스로 인해 소자가 파손되는 것을 방지하는 강건 구조를 가질 수 있다.
- [0104] 이하, 도 4를 도 2와 참조하여, 본 출원의 다른 실시 예에 의한 플렉서블 전계 발광 표시장치의 단면 구조에 대해 상세히 설명한다. 본 출원의 다른 실시 예에 따른 플렉서블 전계 발광 표시장치는 플렉서블 기관(FS), 화소 어레이 층(120) 및 봉지층(130)을 포함할 수 있다. 본 출원의 다른 실시 예에 대한 설명에서 앞의 실시 예와 동일하거나 구분되지 않는 구성들에 대한 설명은 생략하거나 간략하게 서술한다.
- [0105] 플렉서블 기관(FS)은 베이스 층으로서, 플라스틱 재질 또는 유리 재질을 포함한다. 일 예에 따른 플렉서블 기관(FS)은 불투명 또는 유색 폴리이미드(polyimide) 재질을 포함할 수 있다. 일 예에 따른 플렉서블 기관(FS)은

유기층을 식각하여 형성한 격벽(PD)과 기저층(PS)을 포함한다. 경우에 따라서, 기저층(PS) 하면에는 하부 버퍼층(MB)과 하부 기판(BS)이 부착될 수 있다. 이 경우, 하부 기판(BS)의 상부 표면에 하부 버퍼층(MB)을 증착한 후, 유기층을 도포한다. 그 후에, 유기층을 그물 모양의 패턴으로 식각하여, 격벽(PD)과 기저층(PS)을 형성한다. 일 예에 따른 플렉서블 기판(FS)은 두께 방향(Z)을 기준으로, 플렉서블 기판(FS)의 후면에 결합된 백 플레이트(도시하지 않음)를 더 구비할 수 있다.

- [0106] 가장 바람직하게는 플렉서블 기판(FS)은, 자유롭게 접거나 펼 수 있는 유연성이 우수한 재질인 것이 바람직하다. 플렉서블 기판(FS)은 표시 영역(AA)과 표시 영역(AA)을 둘러싸는 비 표시 영역(IA)을 포함할 수 있다.
- [0107] 플렉서블 기판(FS)에서 기저층(PS)의 상부 표면 상에는 상부 버퍼층(BUF)이 형성되어 있다. 상부 버퍼층(BUF)은 투습에 취약한 플렉서블 기판(FS)을 통해서 화소 어레이 층(120)으로 침투하는 수분을 차단하기 위하여, 기저층(PS)의 표면 상에 형성된다. 일 예에 따른 상부 버퍼층(BUF)은 교번하여 적층된 복수의 무기막들로 이루어질 수 있다. 상부 버퍼층(BUF)은 격벽(PD)으로 둘러싸인 각 화소(P) 별로 기저층(PS) 표면 위에만 형성하는 것이 바람직하다. 본 출원은 플렉서블 표시장치에서 표시 패널의 유연성을 확보하기 위해, 되도록 하는 것을 특징으로 한다. 이를 위해, 격벽(PD) 위에는 무기 물질층이 적층되지 않는 것이 바람직하다.
- [0108] 화소 어레이 층(120)은 박막 트랜지스터 층, 평탄화 층(PLN), बैं크(BN), 및 발광 소자(ED)를 포함할 수 있다.
- [0109] 박막 트랜지스터 층은 플렉서블 기판(FS)의 표시 영역(AA)에 정의된 복수의 화소(P) 및 플렉서블 기판(FS)의 제 3 및/또는 제4 비표시 영역(IA3, IA4)에 정의된 게이트 구동 회로(200)에 각각 마련된다.
- [0110] 일 예에 따른 박막 트랜지스터 층은 상부 버퍼층(BUF) 위에 형성된 스위칭 박막 트랜지스터(ST), 구동 박막 트랜지스터(DT), 보상 박막 트랜지스터(ET), 게이트 절연막(GI) 및 층간 절연막(ILD)을 포함한다. 스위칭 박막 트랜지스터(ST)는 상부 버퍼층(BUF) 상에 형성된 스위칭 반도체 층(SA), 스위칭 게이트 전극(SG), 스위칭 소스 전극(SS) 및 스위칭 드레인 전극(SD)을 포함한다. 구동 박막 트랜지스터(DT)는 상부 버퍼층(BUF) 상에 형성된 구동 반도체 층(DA), 구동 게이트 전극(DG), 구동 소스 전극(DS) 및 구동 드레인 전극(DD)을 포함한다.
- [0111] 반도체 층(SA, DA)은 실리콘계 반도체 물질, 산화물계 반도체 물질, 또는 유기물계 반도체 물질을 포함할 수 있으며, 단층 구조 또는 복층 구조를 가질 수 있다.
- [0112] 게이트 절연막(GI)은 반도체 층(SA, DA)을 덮도록 플렉서블 기판(FS) 위에 형성될 수 있다. 게이트 절연막(GI)은 무기막, 예를 들어 실리콘 산화막(SiO_x), 실리콘 질화막(SiN_x), 또는 이들의 다중막으로 형성될 수 있다. 특히, 게이트 절연막(GI)이 무기 물질로 이루어진 경우, 격벽(PD)으로 둘러싸인 각 화소(P) 영역 내에 구분되어 형성하는 것이 바람직하다. 이 경우, 플렉서블 표시장치의 유연성을 확보하기 위해, 격벽(PD)의 상부 표면에는 게이트 절연막(GI)이 적층되지 않는 것이 바람직하다.
- [0113] 스위칭 게이트 전극(SG)은 스위칭 반도체 층(SA)과 중첩되도록, 그리고 구동 게이트 전극(DG)은 구동 반도체 층(DA)과 중첩되도록 게이트 절연막(GI) 상에 형성될 수 있다. 게이트 전극(SG, DG)은 스캔 배선(SL)과 함께 형성될 수 있다. 일 예에 따른 게이트 전극(SG, DG)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu) 중 어느 하나 또는 이들의 합금으로 이루어진 단일층 또는 다중층으로 형성될 수 있다.
- [0114] 층간 절연막(ILD)은 게이트 전극(SG, DG)과 게이트 절연막(GI)을 덮도록 플렉서블 기판(FS) 위에 적층된다. 층간 절연막(ILD)이 무기 물질로 이루어진 경우, 격벽(PD)으로 둘러싸인 각 화소(P) 영역 내에 구분되어 형성될 수 있다. 이 경우, 플렉서블 표시장치의 유연성을 확보하기 위해, 격벽(PD)의 상부 표면에는 층간 절연막(ILD)이 적층되지 않는 것이 바람직하다. 특히, 본 출원의 일 실시 예에서는, 층간 절연막(ILD)의 상부 표면이 격벽(PD)의 상부 표면보다 낮은 높이를 갖는 것이 바람직하다. 그 결과, 무기 물질들은 격벽(PD)으로 둘러싸인 내부 영역의 기저층(PS) 상부 표면에만 배치되는 특징을 갖는다.
- [0115] 층간 절연막(ILD) 및 게이트 절연막(GI)을 패턴하여, 반도체 층(SA, GA)의 일측단과 타측단을 노출한다. 층간 절연막(ILD) 위에 금속 물질을 증착하고 패턴하여, 소스 전극(SS, DS)과 드레인 전극(SD, DD)을 형성한다. 이때, 도 2에서 도시한 데이터 배선(DL), 화소 구동 전원 배선(PL) 그리고, 캐패시터(Cst)의 제1 전극을 함께 형성할 수 있다.
- [0116] 스위칭 소스 전극(SS)과 스위칭 드레인 전극(SD)은 스위칭 게이트 전극(SG)을 사이에 두고 스위칭 반도체 층(SA)과 중첩되도록 층간 절연막(ILD) 상에 형성될 수 있다. 구동 소스 전극(DS)과 구동 드레인 전극(DD)은 구

동 게이트 전극(DG)을 사이에 두고 구동 반도체 층(DA)과 증착되도록 층간 절연막(ILD) 상에 형성될 수 있다. 소스 전극(SS, DS), 드레인 전극(SD, DD), 데이터 배선(DL), 화소 구동 전원 배선(PL) 및 공통 전원 배선(CPL) 각각은 소스 드레인 전극 물질에 대한 패터닝 공정에 의해 동시에 형성될 수 있다.

- [0117] 소스 전극(SS, DS)과 드레인 전극(SD, DD) 각각은 층간 절연막(ILD)과 게이트 절연막(GI)을 관통하는 전극 콘택홀을 통해 반도체 층(SA, DA)에 접속될 수 있다. 소스 전극(SS, DS)과 드레인 전극(SD, DD)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu) 중 어느 하나 또는 이들의 합금으로 이루어진 단일층 또는 다중층으로 형성될 수 있다. 여기서, 도 2 및 4에 도시된 구동 박막 트랜지스터(DT)의 구동 소스 전극(DS)은 화소 구동 전원 배선(PL)과 전기적으로 연결될 수 있다.
- [0118] 이와 같이, 플렉서블 기판(FS)의 화소(P)에 마련된 박막 트랜지스터들(ST, DT, ET)은 화소 회로(PC)를 구성한다. 또한, 플렉서블 기판(FS)의 제3 및/또는 제 4 비표시 영역(IA3, IA4)에 배치된 게이트 구동 회로(200)는 화소(P)에 마련된 박막 트랜지스터(ST, DT, ET)와 동일하거나 유사한 박막 트랜지스터를 구비할 수 있다.
- [0119] 평탄화 층(PLN)은 박막 트랜지스터 층을 덮도록 격벽(PD)으로 둘러싸인 각 화소(P) 영역 내에 형성된다. 평탄화 층(PLN)은 박막 트랜지스터 층이 형성된 플렉서블 기판(FS)의 표면 상에 평탄면을 제공한다. 일 예에 따른 평탄화 층(PLN)은 아크릴 수지(acryl resin), 에폭시 수지(epoxy resin), 페놀 수지(phenolic resin), 폴리아미드 수지(polyamide resin), 또는 폴리이미드 수지(polyimide resin) 등의 유기막으로 형성될 수 있다.
- [0120] 도 4에 도시한 본 출원의 다른 실시 예에서, 평탄화 층(PLN)은 격벽(PD) 위에 적층되지 않고, 격벽(PD) 사이의 내부 영역에만 도포된다. 격벽(PD) 위에는 스캔 배선(SL), 데이터 배선(DL) 및 화소 구동 전류 배선(PL)이 각 화소(P)들을 연결하도록 배치되어 있다. 이 경우, 격벽(PD) 위를 지나가는 배선들(SL, DL, PL)은 노출된 상태를 유지한다. 또한, 평탄화 층(PLN)은 화소(P)에 마련된 구동 박막 트랜지스터(DT)의 구동 드레인 전극(DD)을 노출시키기 위한 화소 콘택홀(PH)을 포함할 수 있다.
- [0121] 평탄화 층(PLN) 위에 도전 물질을 증착하고 패터하여 화소 구동 전극(AE)을 형성한다. 화소 구동 전극(AE)은 격벽(PD)으로 둘러싸인 화소(P) 영역 내부에 국한된 크기를 갖도록 형성한다. 화소 구동 전극(AE) 위에는 बैं크(BN)를 형성한다. बैं크(BN)는 평탄화 층(PLN) 상에 배치되어 표시 영역(AA)의 화소(P) 내에 개구 영역(또는 발광 영역)을 정의한다. 이러한 बैं크(BN)는 화소 정의막으로 표현될 수도 있다. 본 출원의 다른 실시 예에서, बैं크(BN)도 격벽(PD) 위에 적층되지 않고, 격벽(PD) 사이의 내부 영역인 각 화소(P) 영역 별로 구분되어 형성된다. 일 예로, बैं크(BN)의 상부 표면은 격벽(PD)의 상부 표면보다 낮은 높이를 가질 수 있다.
- [0122] 발광 소자(ED)는 화소 구동 전극(AE), 발광층(EL), 및 공통 전극(CE)을 포함한다. 화소 구동 전극(AE)은 평탄화 층(PLN) 상에 형성되고 평탄화 층(PLN)에 마련된 화소 콘택홀(PH)을 통해 구동 박막 트랜지스터의 드레인 전극(D)에 전기적으로 연결된다. 이 경우, 화소(P)의 개구 영역과 증착되는 화소 구동 전극(AE)의 중간 부분을 제외한 나머지 가장자리 부분은 बैं크(BN)에 의해 덮일 수 있다. बैं크(BN)는 화소 구동 전극(AE)의 가장자리 부분을 덮음으로써 화소(P)의 개구 영역을 정의할 수 있다.
- [0123] 발광층(EL)은 화소 구동 전극(AE)과 बैं크(BN)를 덮도록 플렉서블 기판(FS)의 표시 영역(AA)에 형성된다. 공통 전극(CE)은 발광층(EL)과 전기적으로 연결되도록 형성된다. 일 예에 따른 공통 전극(CE)은 광을 투과시킬 수 있는 투명 전도성 물질 또는 반투과 전도성 물질을 포함할 수 있다. 공통 전극(CE)이 반투과 전도성 물질로 형성되는 경우, 마이크로 캐비티(micro cavity) 구조를 통해 발광 소자(ED)에서 발광된 광의 출광 효율을 높일 수 있다. 일 예에 따른 반투과 전도성 물질은 마그네슘(Mg), 은(Ag), 또는 마그네슘(Mg)과 은(Ag)의 합금 등을 포함할 수 있다. 추가적으로, 공통 전극(CE) 상에는 발광 소자(ED)에서 발광된 광의 굴절율을 조절하여 광의 출광 효율을 향상시키기 위한 캡핑층(capping layer)이 더 형성될 수 있다.
- [0124] 본 출원의 다른 실시 예에서, 발광 소자(ED)가 가지는 단면 구조의 특징에 대해 설명한다. बैं크(BN)가 형성된 플렉서블 기판(FS) 위에 스페이서(SP)를 형성한다. 특히, 스페이서(SP)는 격벽(PD) 위에 형성한다. 격벽(PD)은 플렉서블 기판(FS) 위에서 연결된 메쉬 형태를 가지고 있다. 스페이서(SP)는 격벽(PD)과 동일한 형상을 가질 수 있다. 다른 예로, 스페이서(SP)는 기둥 모양을 가지며 격벽(PD) 위에서 산포되어 배치될 수 있다. 격벽(PD) 위에는 스캔 배선(SL), 데이터 배선(DL) 및 화소 구동 전원 배선(PL)이 배치되어 있다. 이들 배선들을 보호하기 위한 목적으로 스페이서(SP)는 격벽(PD)과 동일하게 메쉬 형상을 갖는 것이 바람직하다. 특히, 스페이서(SP)는 역 테이퍼 형상을 갖는 것이 바람직하다.
- [0125] 스페이서(SP)가 형성된 플렉서블 기판(FS)의 표면 위에 유기 물질을 포함하는 발광층(EL)이 도포된다. 발광층

(EL)은 스페이서(SP)의 역 테이퍼 구조로 인해, 각 화소(P) 영역 별로 단선된 구조를 갖는다. 즉, 발광층(EL)은 화소(P) 별로 독립되어 화소 전극(AE) 위에 적층된 구조를 갖는다. 다만, 스페이서(SP)의 상부 표면 위에 발광층(EL)의 잔여물이 적층될 수 있다. 하지만, 이 잔여물은 주변의 화소(P) 영역을 덮는 발광층(EL)과는 연결되지 않는다.

- [0126] 발광층(EL)이 형성된 플렉서블 기관(FS)의 표면 위에 공통 전극(CE)을 도포한다. 공통 전극(CE)은 투명한 성질을 갖는 금속 산화물을 포함한다. 일례로, 공통 전극(CE)은 가로 방향의 화소(P)들을 연결하는 띠 형상을 가질 수 있다. 격벽(PD) 위에는 가로 방향으로 진행되는 스캔 배선(SL)이 배치되어 있다. 스캔 배선(SL)과 공통 전극(CE)이 전기적으로 연결되지 않아야 하므로, 공통 전극(CE)은 스캔 배선(SL)과 일정 거리 이격하며, 가로 방향으로 진행하며, 뱅크(BN)에 의해 개방된 화소 전극(AE)을 모두 덮는 띠 형상을 가질 수 있다.
- [0127] 다른 예로, 공통 전극(CE)은, 세로 방향의 화소(P)들을 연결하는 띠 형상을 가질 수 있다. 격벽(PD) 위에는 세로 방향으로 진행되는 데이터 배선(DL) 및 화소 구동 전원 배선(PL)이 배치되어 있다. 공통 전극(CE)은 데이터 배선(DL) 및 화소 구동 전원 배선(PL)과 전기적으로 연결되지 않아야 한다. 따라서, 공통 전극(CE)은 데이터 배선(DL) 및 화소 구동 전원 배선(PL)과 일정 거리 이격하며, 세로 방향으로 진행하며, 뱅크(BN)에 의해 개방된 화소 전극(AE)을 모두 덮는 띠 형상을 가질 수 있다.
- [0128] 발광 소자(ED) 위에는 봉지층(130)이 더 적층될 수 있다. 봉지층(130)은 화소 어레이층(120)을 둘러싸도록 형성된다. 봉지층(130)은 산소 또는 수분이 발광 소자(ED)로 침투하는 것을 방지하는 역할을 한다.
- [0129] 일 예에 따른 봉지층(130)은 제 1 무기 봉지층(PAS1), 제 1 무기 봉지층(PAS1) 상의 유기 봉지층(PCL) 및 유기 봉지층(PCL) 상의 제 2 무기 봉지층(PAS2)을 포함할 수 있다.
- [0130] 제1 무기 봉지층(PAS1)은 스페이서(SP)를 타고 넘어, 플렉서블 기관(FS)의 표면 전체를 덮는다. 제1 무기 봉지층(PAS1)은 무기 물질을 포함하므로, 역 테이퍼 진 스페이서(SP)의 형상을 모두 덮는 형상을 갖는다.
- [0131] 본 출원의 다른 실시 예에 의한 플렉서블 표시장치에서 각 화소(P)들은 격벽(PD)에 의해 구분되는 구조를 갖는다. 즉, 각 화소(P) 단위로 유연성이 우수한 격벽(PD)으로 구분되므로, 어느 방향으로 구부리더라도, 플렉서블 표시장치의 유연성을 확보할 수 있다. 특히, 격벽(PD) 위에는 박막 트랜지스터의 구성 요소들과 함께 적층되는 무기 물질인 상부 버퍼층(BUF), 게이트 절연막(GI) 및 층간 절연막(ILD)이 적층되지 않는다. 따라서, 구부러지는 동작에 의해 박막 트랜지스터가 손상되는 문제가 발생하지 않는다. 기저층(PS)의 배면에 적층된 하부 버퍼층(MB), 그리고 봉지층(130)에 포함된 제1 무기 봉지층(PAS1)과 제2 무기 봉지층(PAS2)이 무기 물질층이지만, 박막 트랜지스터와 같은 구동 소자들과 직접 접촉하는 무기 물질층이 아니므로, 구부러지는 동작에서 소자들에 악영향을 직접적으로 주지 않는다. 따라서, 본 출원에 의한 플렉서블 표시장치는 유연성이 우수하고, 반복되는 구부림 스트레스로 인해 소자가 파손되는 것을 방지하는 강건 구조를 가질 수 있다.
- [0132] 이하, 도 2와 도 5를 참조하여, 본 출원의 또 다른 실시 예에 의한 플렉서블 전계 발광 표시장치에 대해 설명한다. 도 5는 본 출원의 또 다른 실시 예에 의한 플렉서블 전계 발광 표시장치의 구조를 나타내는 것으로 도 1 절취선 II-II'를 따라 도시한 단면도이다. 본 출원의 또 다른 실시 예에서는, 플렉서블 전계 발광 표시 장치의 최 외곽에도 유기물질로 만든 격벽을 더 추가하여, 외부로부터의 수분 및 이물질 침투를 효과적으로 방지할 수 있는 구조를 제공한다. 본 출원의 또 다른 실시 예에 대한 설명에서 앞의 실시 예들과 동일하거나 구분되지 않는 구성들에 대한 설명은 생략하거나 간략하게 서술한다.
- [0133] 플렉서블 기관(FS)은 베이스 층으로서, 플라스틱 재질 또는 유리 재질을 포함한다. 경우에 따라서, 기저층(PS) 하면에는 하부 버퍼층(MB)과 하부 기관(BS)이 부착될 수 있다. 이 경우, 하부 기관(BS)의 상부 표면에 하부 버퍼층(MB)를 증착한 후, 유기층을 도포한다. 그 후에, 유기층을 그물 모양의 패턴으로 식각하여, 격벽(PD)과 기저층(PS)을 형성한다. 격벽(PD)과 기저층(PS)은 일체로 이루어져 있으며, 동일한 물질로 이루어져 있다. 얇은 두께를 갖는 기저층(PS)의 표면 위에는 일정 폭과 기저층(PS)보다 두꺼운 두께를 갖는 격벽(PD)들이 돌출되고, 격벽(PD)들로 둘러싸인 내부 영역이 화소(P)로 정의된다.
- [0134] 가장 바람직하게는 플렉서블 기관(FS)은, 자유롭게 접거나 펼 수 있는 유연성이 우수한 재질인 것이 바람직하다. 플렉서블 기관(FS)은 표시 영역(AA)과 표시 영역(AA)을 둘러싸는 비 표시 영역(IA)을 포함할 수 있다. 특히, 플렉서블 기관(FS)의 최외곽 가장자리에도 격벽(PD)이 돌출 배치되어 있다. 최외곽에 배치된 격벽(PD)은 비 표시 영역(IA)에 포함된다.
- [0135] 플렉서블 기관(FS)에서 기저층(PS)의 상부 표면 상에는 상부 버퍼층(BUF)이 형성되어 있다. 상부 버퍼층(BUF)은 투습에 취약한 플렉서블 기관(FS)을 통해서 화소 어레이 층(120)으로 침투하는 수분을 차단하기 위하여, 기

저층(PS)의 표면 상에 형성된다. 상부 버퍼층(BUF)은 격벽(PD) 상부 표면을 제외한 기저층(PS) 표면 위에 적층되는 것이 바람직하다. 따라서, 게이트 구동 회로(200)가 배치된 제3 비 표시 영역(IA3)에서도, 기저층(PS)의 표면 위에 상부 버퍼층(BUF)이 도포되어 있을 수 있다. 본 출원은 플렉서블 표시장치에서 표시 패널의 유연성을 확보하기 위해, 되도록 하는 것을 특징으로 한다. 이를 위해, 격벽(PD) 위에는 무기 물질층이 적층되지 않는 것이 바람직하다.

- [0136] 화소 어레이 층(120)은 박막 트랜지스터 층, 평탄화 층(PLN), बैं크(BN), 및 발광 소자(ED)를 포함할 수 있다.
- [0137] 박막 트랜지스터 층은 플렉서블 기관(FS)의 표시 영역(AA)에 정의된 복수의 화소(P) 및 플렉서블 기관(FS)의 제 3 비 표시 영역(IA3)에 정의된 게이트 구동 회로(200)에 각각 마련된다.
- [0138] 일 예에 따른 박막 트랜지스터 층은 상부 버퍼층(BUF) 위에 형성된 스위칭 박막 트랜지스터, 구동 박막 트랜지스터, 보상 박막 트랜지스터, 게이트 절연막(GI) 및 층간 절연막(ILD)을 포함한다. 이하에서는 설명의 편의성을 위해 단순히 박막 트랜지스터(T)로 설명한다. 박막 트랜지스터(T)는 상부 버퍼층(BUF) 상에 형성된 반도체 층(A), 게이트 전극(G), 소스 전극(S) 및 드레인 전극(D)을 포함한다.
- [0139] 반도체 층(A)은 실리콘계 반도체 물질, 산화물계 반도체 물질, 또는 유기물계 반도체 물질을 포함할 수 있으며, 단층 구조 또는 복층 구조를 가질 수 있다.
- [0140] 게이트 절연막(GI)은 반도체 층(A)을 덮도록 플렉서블 기관(FS) 위에 형성될 수 있다. 게이트 절연막(GI)은 무기막, 예를 들어 실리콘 산화막(SiO_x), 실리콘 질화막(SiN_x), 또는 이들의 다중막으로 형성될 수 있다. 특히, 게이트 절연막(GI)이 무기 물질로 이루어진 경우, 격벽(PD)으로 둘러싸인 각 화소(P) 영역 내에 구분되어 형성하는 것이 바람직하다. 또한, 비 표시 영역(IA)에서도 기저층(PS) 표면 위에 게이트 절연막(GI)이 적층될 수 있다. 이 경우, 플렉서블 표시장치의 유연성을 확보하기 위해, 격벽(PD)의 상부 표면에는 게이트 절연막(GI)이 적층되지 않는 것이 바람직하다.
- [0141] 게이트 전극(G)은 반도체 층(A)과 중첩되도록 게이트 절연막(GI) 상에 형성될 수 있다. 게이트 전극(G)은 스캔 배선(SL)과 함께 형성될 수 있다. 일 예에 따른 게이트 전극(G)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu) 중 어느 하나 또는 이들의 합금으로 이루어진 단일층 또는 다중층으로 형성될 수 있다.
- [0142] 층간 절연막(ILD)은 게이트 전극(G)과 게이트 절연막(GI)을 덮도록 플렉서블 기관(FS) 위에 적층된다. 층간 절연막(ILD)이 무기 물질로 이루어진 경우, 격벽(PD)으로 둘러싸인 각 화소(P) 영역 내에 구분되어 형성될 수 있다. 이 경우, 플렉서블 표시장치의 유연성을 확보하기 위해, 격벽(PD)의 상부 표면에는 층간 절연막(ILD)이 적층되지 않는 것이 바람직하다. 특히, 본 출원의 일 실시 예에서는, 층간 절연막(ILD)의 상부 표면이 격벽(PD)의 상부 표면보다 낮은 높이를 갖는 것이 바람직하다. 또한, 층간 절연막(ILD)은 최외각 격벽(PD) 내측의 기저층(PS) 위에도 적층될 수 있다. 그 결과, 무기 물질들은 격벽(PD)으로 둘러싸인 내부 영역의 기저층(PS) 상부 표면에만 배치되는 특징을 갖는다.
- [0143] 층간 절연막(ILD) 및 게이트 절연막(GI)을 패터닝하여, 반도체 층(A)의 일측단과 타측단을 노출한다. 층간 절연막(ILD) 위에 금속 물질을 증착하고 패터닝하여, 소스 전극(S)과 드레인 전극(D)을 형성한다. 이 때, 도 2에서 도시한 데이터 배선(DL), 화소 구동 전원 배선(PL) 그리고, 캐패시터(Cst)의 제1 전극을 함께 형성할 수 있다.
- [0144] 소스 전극(S)과 드레인 전극(D)은 게이트 전극(G)을 사이에 두고 반도체 층(A)과 중첩되도록 층간 절연막(ILD) 상에 형성될 수 있다. 소스 전극(S)과 드레인 전극(D)은 게이트 전극(G)을 사이에 두고 반도체 층(A)과 중첩되도록 층간 절연막(ILD) 상에 형성될 수 있다. 소스 전극(S), 드레인 전극(D), 데이터 배선(DL), 화소 구동 전원 배선(PL) 및 공통 전원 배선(CPL) 각각은 소스 드레인 전극 물질에 대한 패터닝 공정에 의해 동시에 형성될 수 있다.
- [0145] 소스 전극(S)과 드레인 전극(D) 각각은 층간 절연막(ILD)과 게이트 절연막(GI)을 관통하는 전극 컨택홀을 통해 반도체 층(A)에 접속될 수 있다. 소스 전극(S)과 드레인 전극(D)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu) 중 어느 하나 또는 이들의 합금으로 이루어진 단일층 또는 다중층으로 형성될 수 있다.
- [0146] 이와 같이, 플렉서블 기관(FS)의 화소(P)에 마련된 박막 트랜지스터들(T)은 화소 회로(PC)를 구성한다. 또한, 플렉서블 기관(FS)의 제3 비 표시 영역(IA3)에 배치된 게이트 구동 회로(200)는 화소(P)에 마련된 박막 트랜지스터(T)와 동일하거나 유사한 박막 트랜지스터를 구비할 수 있다.

- [0147] 평탄화 층(PLN)은 박막 트랜지스터 층을 덮도록 각 화소(P) 영역 내에 형성된다. 평탄화 층(PLN)은 박막 트랜지스터 층이 형성된 플렉서블 기판(FS)의 표면 상에 평탄면을 제공한다.
- [0148] 본 출원의 또 다른 실시 예에서, 평탄화 층(PLN)은 격벽(PD) 위에 적층되지 않고, 격벽(PD) 사이의 내부 영역에만 도포된다. 격벽(PD) 위에는 스캔 배선(SL), 데이터 배선(DL) 및 화소 구동 전류 배선(PL)이 각 화소(P)들을 연결하도록 배치되어 있다. 이 경우, 격벽(PD) 위를 지나가는 배선들(SL, DL, PL)은 노출된 상태를 유지한다. 또한, 평탄화 층(PLN)은 화소(P)에 마련된 구동 박막 트랜지스터(DT)의 구동 드레인 전극(DD)을 노출시키기 위한 화소 컨택홀(PH)을 포함할 수 있다. 반면에, 최외곽에 배치된 격벽(PD)의 상부 표면 위에는 아무것도 형성되지 않는다.
- [0149] 평탄화 층(PLN) 위에 도전 물질을 증착하고 패터닝하여 화소 구동 전극(AE)을 형성한다. 화소 구동 전극(AE)은 화소(P) 영역 내부에 국한된 크기를 갖도록 형성한다. 화소 구동 전극(AE) 위에는 बैं크(BN)를 형성한다. बैं크(BN)는 평탄화 층(PLN) 상에 배치되어 표시 영역(AA)의 화소(P) 내에 개구 영역(또는 발광 영역)을 정의한다. 이러한 बैं크(BN)는 화소 정의막으로 표현될 수도 있다. 본 출원의 다른 실시 예에서, बैं크(BN)도 격벽(PD) 위에 적층되지 않고, 격벽(PD) 사이의 내부 영역인 각 화소(P) 영역 별로 구분되어 형성된다. 일 예로, बैं크(BN)의 상부 표면은 격벽(PD)의 상부 표면보다 낮은 높이를 가질 수 있다.
- [0150] 발광 소자(ED)는 화소 구동 전극(AE), 발광층(EL), 및 공통 전극(CE)을 포함한다. 화소 구동 전극(AE)은 평탄화 층(PLN) 상에 형성되고 평탄화 층(PLN)에 마련된 화소 컨택홀(PH)을 통해 구동 박막 트랜지스터의 드레인 전극(D)에 전기적으로 연결된다. 이 경우, 화소(P)의 개구 영역과 중첩되는 화소 구동 전극(AE)의 중간 부분을 제외한 나머지 가장자리 부분은 बैं크(BN)에 의해 덮일 수 있다. बैं크(BN)는 화소 구동 전극(AE)의 가장자리 부분을 덮음으로써 화소(P)의 개구 영역을 정의할 수 있다.
- [0151] 발광층(EL)은 화소 구동 전극(AE)과 बैं크(BN)를 덮도록 형성된다. 공통 전극(CE)은 발광층(EL)과 전기적으로 연결되도록 형성된다. 일 예에 따른 공통 전극(CE)은 광을 투과시킬 수 있는 투명 전도성 물질 또는 반투과 전도성 물질을 포함할 수 있다.
- [0152] 본 출원의 또 다른 실시 예를 나타내는 도 5에서는, 발광 소자(ED)가 가지는 단면 구조가 도 4에 의한 실시 예와 동일한 구조를 갖는다. 하지만, 이에 국한되는 것은 아니며, 예를 들어, 도 3에 의한 실시 예와 동일한 구조를 가질 수도 있다.
- [0153] बैं크(BN)가 형성된 플렉서블 기판(FS) 위에 스페이서(SP)를 형성한다. 특히, 스페이서(SP)는 격벽(PD) 위에 형성한다. 격벽(PD)은 플렉서블 기판(FS) 위에서 연결된 메쉬 형태를 가지고 있다. 스페이서(SP)는 격벽(PD)과 동일한 형상을 가질 수 있다. 반면에, 최 외곽에 배치된 격벽(PD) 위에는 스페이서(SP)가 형성되지 않는다.
- [0154] 격벽(PD) 위에는 스캔 배선(SL), 데이터 배선(DL) 및 화소 구동 전원 배선(PL)의 일부가 지나가도록 배치되어 있다. 이들 배선들을 보호하기 위한 목적으로 스페이서(SP)는 격벽(PD)과 동일하게 메쉬 형상을 갖는 것이 바람직하다. 특히, 스페이서(SP)는 역 테이퍼 형상을 갖는 것이 바람직하다.
- [0155] 스페이서(SP)가 형성된 플렉서블 기판(FS)의 표면 위에 유기 물질을 포함하는 발광층(EL)이 도포된다. 발광층(EL)은 스페이서(SP)의 역 테이퍼 구조로 인해, 각 화소(P) 영역 별로 단선된 구조를 갖는다. 즉, 발광층(EL)은 화소(P) 별로 독립되어 화소 전극(AE) 위에 적층된 구조를 갖는다. 다만, 스페이서(SP)의 상부 표면 위에 발광층(EL)의 잔여물이 적층될 수 있다. 하지만, 이 잔여물은 주변의 화소(P) 영역을 덮는 발광층(EL)과는 연결되지 않는다.
- [0156] 발광층(EL)이 형성된 플렉서블 기판(FS)의 표면 위에 공통 전극(CE)을 도포한다. 공통 전극(CE)은 투명한 성질을 갖는 금속 산화물을 포함한다. 일례로, 공통 전극(CE)은 가로 방향의 화소(P)들을 연결하는 띠 형상을 가질 수 있다. 격벽(PD) 위에는 가로 방향으로 진행되는 스캔 배선(SL)이 배치되어 있다. 스캔 배선(SL)과 공통 전극(CE)이 전기적으로 연결되지 않아야 하므로, 공통 전극(CE)은 스캔 배선(SL)과 일정 거리 이격하며, 가로 방향으로 진행하며, बैं크(BN)에 의해 개방된 화소 구동 전극(AE)을 모두 덮는 띠 형상을 가질 수 있다.
- [0157] 다른 예로, 공통 전극(CE)은, 세로 방향의 화소(P)들을 연결하는 띠 형상을 가질 수 있다. 격벽(PD) 위에는 세로 방향으로 진행되는 데이터 배선(DL) 및 화소 구동 전원 배선(PL)의 일부가 지나가도록 배치되어 있다. 공통 전극(CE)은 데이터 배선(DL) 및 화소 구동 전원 배선(PL)과 전기적으로 연결되지 않아야 한다. 따라서, 공통 전극(CE)은 데이터 배선(DL) 및 화소 구동 전원 배선(PL)과 일정 거리 이격하며, 세로 방향으로 진행하며, बैं크(BN)에 의해 개방된 화소 전극(AE)을 모두 덮는 띠 형상을 가질 수 있다.

- [0158] 발광 소자(ED) 위에는 봉지층(130)이 더 적층될 수 있다. 봉지층(130)은 화소 어레이층(120)을 둘러싸도록 형성된다. 봉지층(130)은 산소 또는 수분이 발광 소자(ED)로 침투하는 것을 방지하는 역할을 한다.
- [0159] 일 예에 따른 봉지층(130)은 제 1 무기 봉지층(PAS1), 제 1 무기 봉지층(PAS1) 상의 유기 봉지층(PCL) 및 유기 봉지층(PCL) 상의 제 2 무기 봉지층(PAS2)을 포함할 수 있다. 제1 무기 봉지층(PAS1)과 제2 무기 봉지층(PAS2)은 수분이나 산소의 침투를 차단하는 역할을 한다. 일 예에 따른 제1 무기 봉지층(PAS1)과 제2 무기 봉지층(PAS2)은 실리콘 질화물, 알루미늄 질화물, 지르코늄 질화물, 티타늄 질화물, hafnium 질화물, 탄탈륨 질화물, 실리콘 산화물, 알루미늄 산화물, 또는 티타늄 산화물 등의 무기물로 이루어질 수 있다. 이러한 제1 무기 봉지층(PAS1)과 제2 무기 봉지층(PAS2)은 화학 기상 증착 공정 또는 원자층 증착 공정에 의해 형성될 수 있다.
- [0160] 제1 무기 봉지층(PAS1)은 스페이서(SP)를 타고 넘어, 플렉서블 기판(FS)의 표면 전체를 덮는다. 제1 무기 봉지층(PAS1)은 무기 물질을 포함하므로, 역 테이퍼 진 스페이서(SP)의 형상을 모두 덮는 형상을 갖는다. 따라서, 제1 무기 봉지층(PAS1)은 표시 영역(AA)에 배치된 격벽(PD) 위에도 적층된다.
- [0161] 유기 봉지층(PCL)은 제1 무기 봉지층(PAS1)과 제2 무기 봉지층(PAS2)에 의해 둘러싸인다. 유기 봉지층(PCL)은 제조 공정 중 발생할 수 있는 이물들(particles)을 흡착 및/또는 차단할 수 있도록 제1 무기 봉지층(PAS1) 및/또는 제2 무기 봉지층(PAS2) 대비 상대적으로 두꺼운 두께로 형성될 수 있다. 유기 봉지층(PCL)은 실리콘옥시카본(SiOCz) 아크릴 또는 에폭시 계열의 레진(Resin) 등의 유기물로 이루어질 수 있다. 유기 봉지층(PCL)은 코팅 공정, 예를 들어 잉크젯 코팅 공정 또는 슬릿 코팅 공정에 의해 형성될 수 있다.
- [0162] 본 출원의 또 다른 실시 예에 의한 플렉서블 전계 발광 표시장치는, 최외곽 유기 격벽(PD)과 인접한 댐 구조체(DM)를 더 포함할 수 있다. 댐 구조체(DM)는 유기 봉지층(PCL)이 외부로 넘치는 것을 방지할 수 있도록 플렉서블 기판(FS)의 비 표시 영역(IA)에 배치된 구조체이다.
- [0163] 일 예에 따른 댐 구조체(DM)는 표시 영역(AA), 표시 영역(AA) 외측에 배치된 게이트 구동 회로(200) 및 게이트 구동 회로(200) 외측에 배치된 공통 전원 배선(CPL)의 외측에 배치될 수 있다. 경우에 따라서는, 댐 구조체(DM)는 공통 전원 배선(CPL)의 외측부와 중첩되도록 배치될 수 있다. 이 경우, 게이트 구동 회로(200) 및 공통 전원 배선(CPL)이 배치되는 비 표시 영역(IA)의 폭을 줄여 베젤(Bezel) 폭을 줄일 수 있다.
- [0164] 일례로, 댐 구조체(DM)는 플렉서블 기판(FS)에 수직하게 형성된 3층 구조를 가질 수 있다. 예를 들어, 평탄화 막(PLN)으로 형성한 제1 층, 뱅크 패턴(BN)으로 형성한 제2 층, 그리고 스페이서(SP)로 형성한 제3 층을 포함할 수 있다. 댐 구조체(DM)에 포함된 스페이서(SP)는 정 테이퍼 구조를 가질 수 있다.
- [0165] 제1 층은 평탄화 막(PLN)을 패턴 사다리꼴 형상의 단면 구조를 가질 수 있다. 제2 층은 제1 층 위에 적층되는 사다리꼴 형상의 단면 구조를 가질 수 있다. 제3 층은 제2 층 위에 적층되는 사다리꼴 형상의 단면 구조를 가질 수 있다. 유기 봉지층(PCL)의 두께가 얇아서 유기 봉지층(PCL)의 퍼짐성을 제어하기가 용이한 경우에는 댐 구조체(DM)의 높이가 높지 않아도 충분할 수 있다. 이 경우에는 제3 층은 생략될 수 있다.
- [0166] 유기 봉지층(PCL)의 가장자리 영역에서 상부 표면까지의 높이는 댐 구조체(DM)의 전체 높이보다 낮게 도포되는 것이 바람직하다. 그 결과, 댐 구조체(DM)의 상부 표면과 외측 측벽에서는 제1 무기 봉지층(PAS1)과 제2 무기 봉지층(PAS2)이 서로 면 접촉을 이루는 구조를 갖는다.
- [0167] 댐 구조체(DM)의 외부에는 최외곽에 배치된 격벽(PD)을 더 포함한다. 도 5에서 도시한 바와 같이, 제1 무기 봉지층(PAS1)과 제2 무기 봉지층(PAS2) 끝단면이 최외곽 격벽(PD)의 수직면과 맞닿아 있다. 즉, 제1 무기 봉지층(PAS1)과 제2 무기 봉지층(PAS2) 사이의 단면 틈이 격벽(PD)에 의해 밀봉되는 구조를 갖는다. 그 결과, 제1 무기 봉지층(PAS1)과 제2 무기 봉지층(PAS2)이 박리되거나 손상되는 문제가 발생하지 않는다.
- [0168] 본 출원의 또 다른 실시 예에 의한 플렉서블 표시장치에서 각 화소(P)들은 격벽(PD)에 의해 구분되는 구조를 갖는다. 즉, 각 화소(P) 단위로 유연성이 우수한 유기물질을 포함하는 격벽(PD)으로 구분되므로, 어느 방향으로 구부러더라도, 플렉서블 표시장치의 유연성을 확보할 수 있다. 특히, 격벽(PD) 위에는 박막 트랜지스터의 구성 요소들과 함께 적층되는 무기 물질인 상부 버퍼층(BUF), 게이트 절연막(GI) 및 중간 절연막(ILD)이 적층되지 않는다. 따라서, 구부러지는 동작에 의해 박막 트랜지스터가 손상되는 문제가 발생하지 않는다. 기저층(PS)의 하부에 적층된 하부 버퍼층(MB), 그리고 봉지층(130)에 포함된 제1 무기 봉지층(PAS1)과 제2 무기 봉지층(PAS2)이 무기 물질층이지만, 박막 트랜지스터와 같은 구동 소자들과 직접 접촉하는 무기 물질층이 아니므로, 구부러지는 동작에서 소자들에 악영향을 직접적으로 주지 않는다. 따라서, 본 출원의 일 실시 예에 의한 플렉서블 표시장치는 유연성이 우수하고, 반복되는 구부림 스트레스로 인해 소자가 파손되는 것을 방지하는 강건 구조를

가질 수 있다.

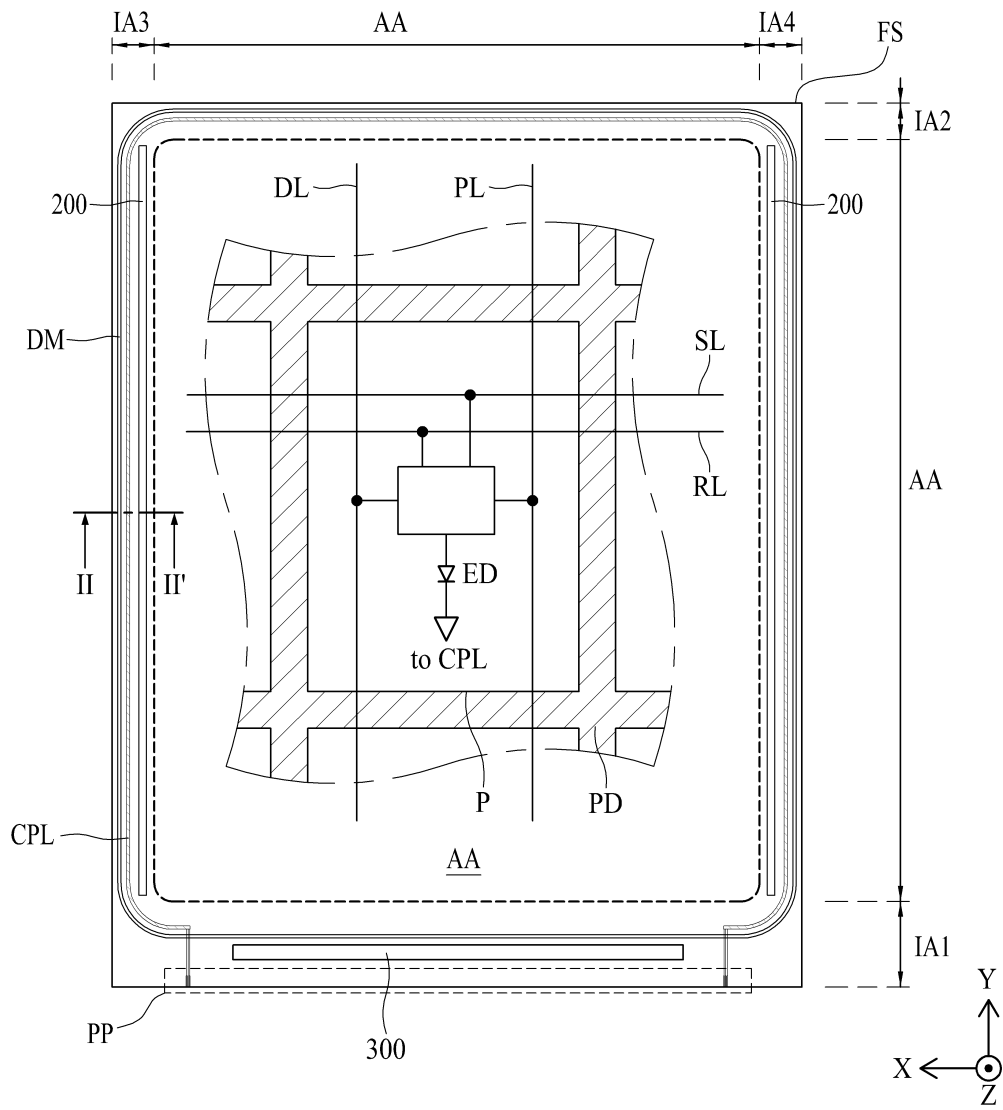
- [0169] 특히, 플렉서블 기판(FS)의 최외곽에도 격벽(PD)이 기저층(PS)보다 두꺼운 두께로 돌출되어 외부 환경과 차단하는 구조를 갖는다. 특히, 최외각의 격벽(PD)은 그 측벽 하단부가 표시 영역(AA)에서 연장되어 댐 구조체(DM)를 타고 넘어 연장된 제1 무기 봉지층(PAS1) 및 제2 무기 봉지층(PAS2)의 끝단과 접촉한다. 그 결과, 댐 구조체(DM) 외부에서 먼 접촉하는 제1 무기 봉지층(PAS1) 및 제2 무기 봉지층(PAS2)의 합착된 끝단이, 최외각 격벽(PD)에 의해 밀봉되는 구조를 갖는다. 따라서, 외부에서 수분이나 이물질이 침투하는 것을 방지할 수 있다. 또한, 적층된 박막들이 분리되거나 들뜨는 문제도 방지할 수 있다.
- [0170] 본 출원에 의한 폴더블 혹은 롤러블 전계 발광 표시장치는, 반복되는 구부림 동작에 의한 스트레스를 흡수 및/또는 분산하며, 주요 소자들이 파손되는 것을 방지함과 동시에, 외부로부터의 수분 침투를 억제할 수 있는 구조를 제공한다.
- [0171] 이와 같은 본 출원의 일 예에 따른 전계 표시 장치는 전자 수첩, 전자 책, PMP(Portable Multimedia Player), 네비게이션, UMPC(Ultra Mobile PC), 스마트 폰(smart phone), 이동 통신 단말기, 모바일 폰, 태블릿 PC(personal computer), 스마트 워치(smart watch), 워치 폰(watch phone), 또는 웨어러블 기기(wearable device) 등과 같은 휴대용 전자 기기뿐만 아니라 텔레비전, 노트북, 모니터, 냉장고, 전자 레인지, 세탁기, 카메라 등의 다양한 제품에 적용될 수 있다.
- [0172] 상술한 본 출원의 다양한 실시 예들에 설명된 특징, 구조, 효과 등은 본 출원의 적어도 하나의 예에 포함되며, 반드시 하나의 예에만 한정되는 것은 아니다. 나아가, 본 출원의 적어도 하나의 예에서 예시된 특징, 구조, 효과 등은 본 출원이 속하는 분야의 통상의 지식을 가지는 자에 의하여 다른 예들에 대해서도 조합 또는 변형되어 실시 가능하다. 따라서 이러한 조합과 변형에 관계된 내용들은 본 출원의 범위에 포함되는 것으로 해석되어야 할 것이다.
- [0173] 이상에서 설명한 본 출원은 전술한 실시 예 및 첨부된 도면에 한정되는 것이 아니고, 본 출원의 기술적 사항을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 출원이 속하는 기술 분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다. 그러므로 본 출원의 범위는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 출원의 범위에 포함되는 것으로 해석되어야 한다.

부호의 설명

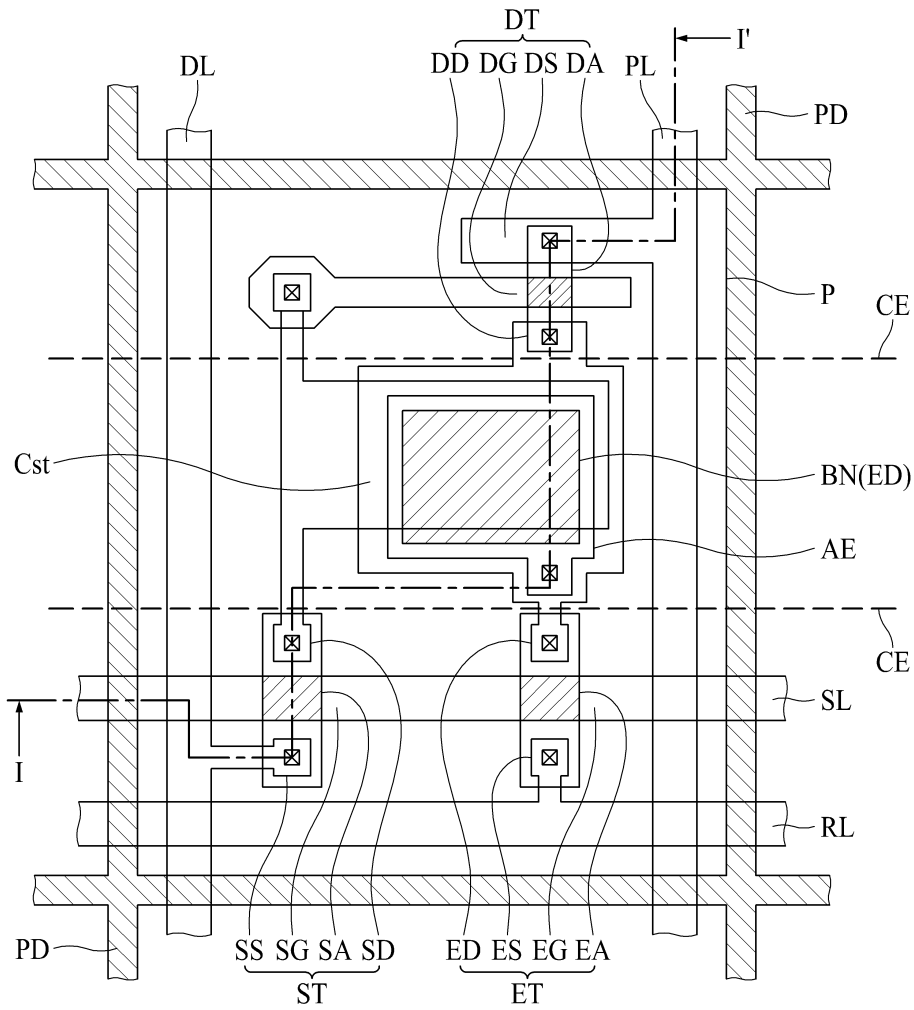
- [0174] SUB: 기판 T: 박막 트랜지스터
- PLN: 평탄화 층 BN: बैं크 패턴
- 200: 게이트 구동 회로 300: 구동 집적 회로
- 120: 화소 어레이층 FS: 플렉서블 기판
- ED: 발광 소자 AE: 화소 구동 전극
- EL: 발광층 CE: 공통 전극
- CPL: 공통 전원 배선 BS: 하부 기판
- BSL: 하부 금속층 TR: 트랜치
- M1: 제1 금속층 M2: 제2 금속층
- W: 합물부
- ORL: 유기 물질층 INO: 무기 물질층
- BD: 구부림 방향 BX: 구부림 축

도면

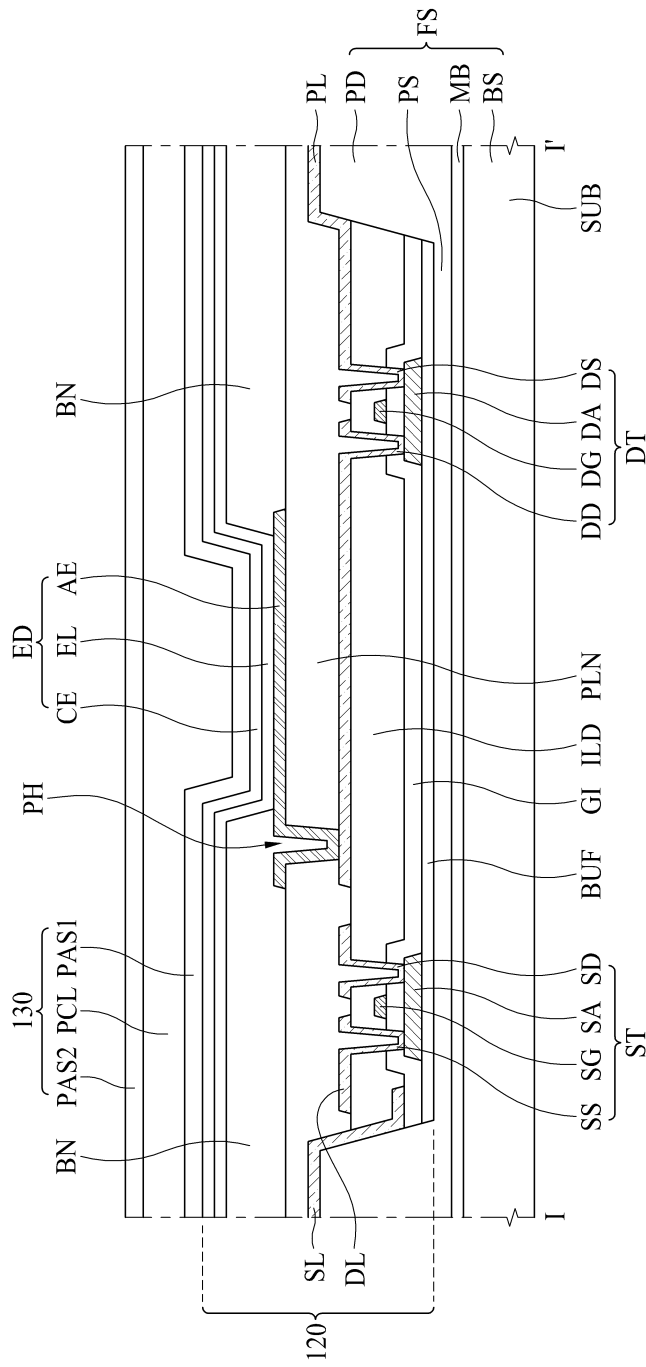
도면1



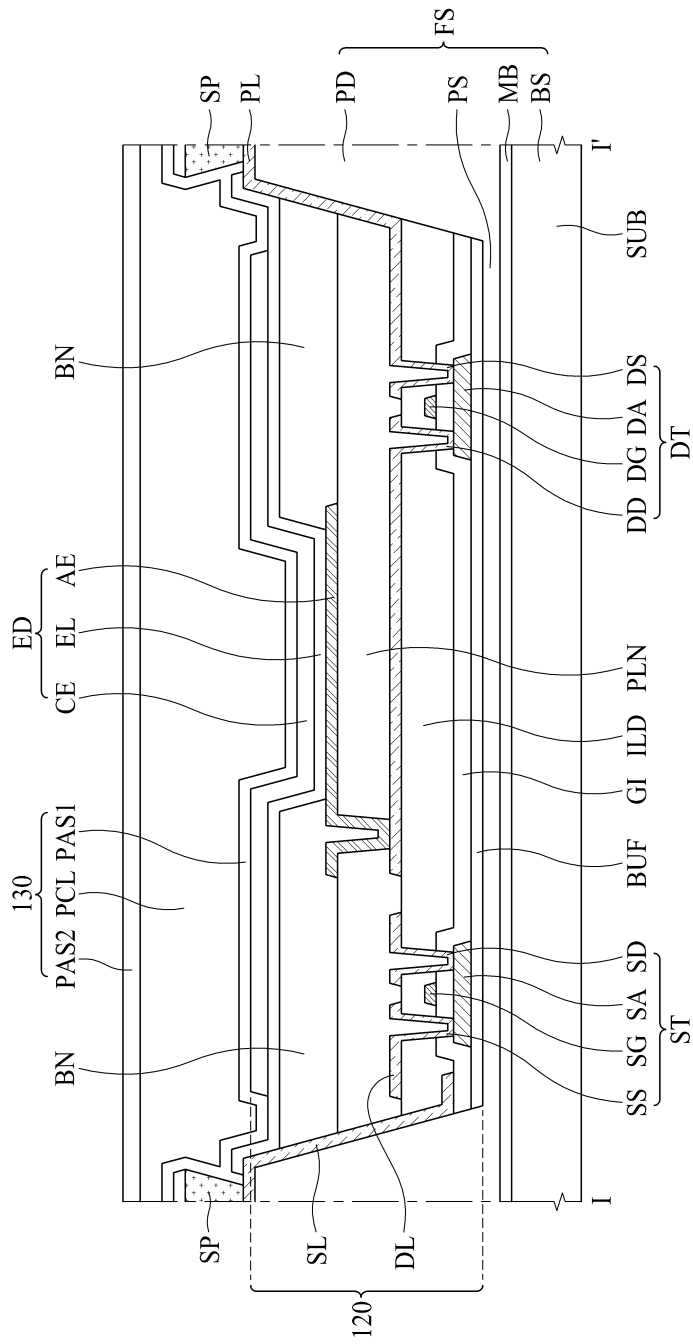
도면2



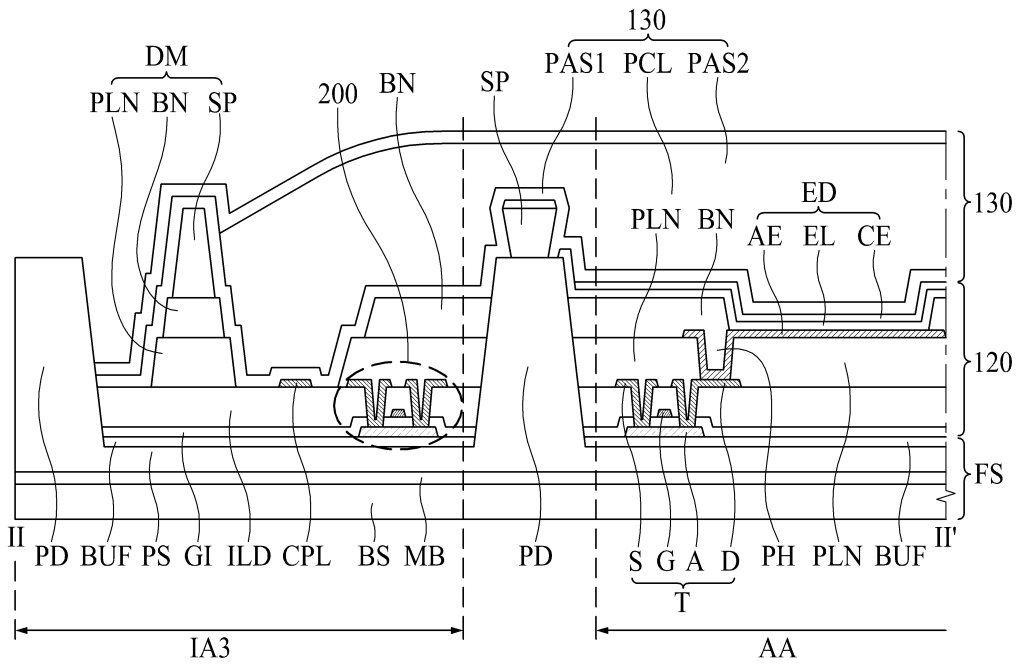
도면3



도면4



도면5



专利名称(译)	柔性电致发光显示器		
公开(公告)号	KR1020200072782A	公开(公告)日	2020-06-23
申请号	KR1020180160755	申请日	2018-12-13
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	김홍식 이민직 한예슬 조정욱		
发明人	김홍식 이민직 한예슬 조정욱		
IPC分类号	H01L27/12		
CPC分类号	H01L27/124 H01L27/1218 H01L27/1248		
外部链接	Espacenet		

摘要(译)

本申请涉及一种柔性电致发光显示装置。根据本申请的示例性实施方式的柔性电致发光显示装置包括柔性基板,扫描配线,数据配线,像素驱动电源配线,驱动元件和发光元件。柔性基板包括基层和突出一定厚度的分隔壁,以限定以矩阵方式布置在基层的表面上的多个像素。扫描配线在柔性基板的水平方向上跨过隔壁行进。数据布线和像素驱动电源布线在柔性基板的垂直方向上穿过隔壁。驱动元件设置在像素中并连接到扫描布线,数据布线和像素驱动电源布线。发光元件设置在像素中并连接到驱动元件。

