



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0078955

(43) 공개일자 2019년07월05일

(51) 국제특허분류(Int. Cl.)

H01L 51/52 (2006.01) *H01L 27/32* (2006.01)

(52) CPC특허분류

H01L 51/5237 (2013.01)

H01L 27/3246 (2013.01)

(21) 출원번호 10-2017-0180779

(22) 출원일자 2017년12월27일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

최대정

경기도 파주시 월롱면 엘지로 245

고현일

경기도 파주시 월롱면 엘지로 245

(74) 대리인

네이트특허법인

전체 청구항 수 : 총 10 항

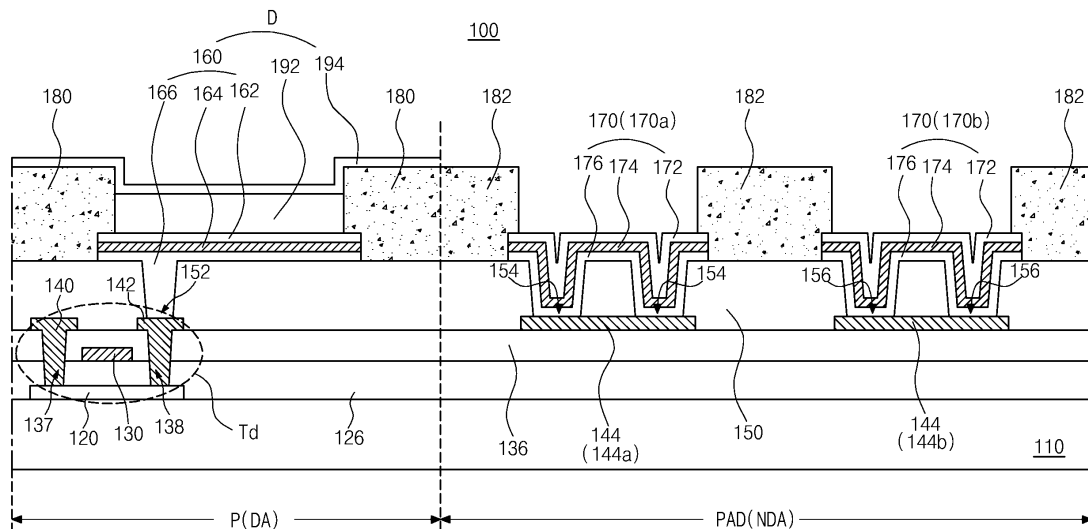
(54) 발명의 명칭 **전계발광 표시장치**

(57) 요약

본 발명은, 표시영역과 패드부가 정의된 기판과; 상기 표시영역에 위치하는 박막트랜지스터와; 상기 패드부에 위치하는 제 1 및 제 2 패드와; 상기 박막트랜지스터와 상기 제 1 및 제 2 패드를 덮고, 상기 제 1 및 제 2 패드를 각각 노출하는 제 1 및 제 2 콘택홀을 갖는 절연층과; 상기 표시영역의 상기 절연층 상부에, 상기 박막트랜지스

(뒷면에 계속)

대표도 - 도4



터와 연결되고 제 1 및 2 전극과 상기 제 1 및 제 2 전극 사이에 위치하는 발광층을 포함하는 발광다이오드와; 상기 패드부의 상기 절연층 상부에, 상기 제 1 및 제 2 패드 콘택홀을 통해 상기 제 1 및 제 2 패드에 각각 연결되는 제 1 및 제 2 보조 패드를 포함하고, 상기 제 1 전극과 상기 제 1 및 제 2 보조 패드의 각각은 금속물질로 이루어지는 제 1 층과 투명 도전성 물질로 이루어지는 제 2 층을 포함하며, 상기 제 1 및 제 2 보조 패드 사이의 표면 길이는 상기 제 1 및 제 2 보조 패드 사이 거리보다 큰 전계발광 표시장치를 제공한다. 이에 따라, 패드부에서 금속 마이그레이션에 의한 전기적 쇼트를 방지할 수 있다.

(52) CPC특허분류

H01L 27/3258 (2013.01)

H01L 27/3262 (2013.01)

H01L 51/5203 (2013.01)

명세서

청구범위

청구항 1

표시영역과 패드부가 정의된 기관과;

상기 표시영역에 위치하는 박막트랜지스터와;

상기 패드부에 위치하는 제 1 및 제 2 패드와;

상기 박막트랜지스터와 상기 제 1 및 제 2 패드를 덮고, 상기 제 1 및 제 2 패드를 각각 노출하는 제 1 및 제 2 패드 콘택홀을 갖는 절연층과;

상기 표시영역의 상기 절연층 상부에, 상기 박막트랜지스터와 연결되고 제 1 및 2 전극과 상기 제 1 및 제 2 전극 사이에 위치하는 발광층을 포함하는 발광다이오드와;

상기 패드부의 상기 절연층 상부에, 상기 제 1 및 제 2 패드 콘택홀을 통해 상기 제 1 및 제 2 패드에 각각 연결되는 제 1 및 제 2 보조 패드

를 포함하고,

상기 제 1 전극과 상기 제 1 및 제 2 보조 패드의 각각은 금속물질로 이루어지는 제 1 층과 투명 도전성 물질로 이루어지는 제 2 층을 포함하며,

상기 제 1 및 제 2 보조 패드 사이의 표면 길이는 상기 제 1 및 제 2 보조 패드 사이 거리보다 큰 전계발광 표시장치.

청구항 2

제 1 항에 있어서,

상기 제 1 전극의 가장자리를 덮는 बैं크와;

상기 제 1 및 제 2 보조 패드 사이에 위치하는 절연패턴을 더 포함하는 전계발광 표시장치.

청구항 3

제 2 항에 있어서,

상기 절연패턴은 상기 제 1 및 제 2 보조 패드 각각과 이격된 전계발광 표시장치.

청구항 4

제 2 항에 있어서,

상기 절연패턴의 일측 또는 타측 끝단은 상기 제 1 및 제 2 보조 패드 각각의 일측 또는 타측 끝단과 접촉하는 전계발광 표시장치.

청구항 5

제 2 항에 있어서,

상기 기관으로부터, 상기 बैं크는 제 1 높이를 갖고 상기 절연패턴은 상기 제 1 높이보다 작은 제 2 높이를 갖는

전계발광 표시장치.

청구항 6

제 5 항에 있어서,

상기 बैं크는 제 1 बैं크와 상기 제 1 बैं크 상에 위치하는 제 2 बैं크를 포함하고, 상기 절연패턴은 상기 제 1 및 제 2 बैं크 중 어느 하나와 동일 높이를 갖는 전계발광 표시장치.

청구항 7

제 1 항에 있어서,

상기 절연층은 상기 제 1 및 제 2 보조 패드 사이에 위치하는 홈을 포함하는 전계발광 표시장치.

청구항 8

제 7 항에 있어서,

상기 제 1 전극의 가장자리를 덮는 बैं크와;

상기 제 1 및 제 2 보조 패드 사이의 상기 홈에 위치하는 절연패턴을 더 포함하는 전계발광 표시장치.

청구항 9

제 1 항에 있어서,

상기 제 1 전극과 상기 제 1 및 제 2 보조 패드의 각각은 상기 제 1 층과 다른 도전성 물질로 이루어지는 제 3 층을 더 포함하며, 상기 제 1 층은 상기 제 2 층과 상기 제 3 층 사이에 위치하는 전계발광 표시장치.

청구항 10

제 1 항 내지 제 9 항 중 어느 한 항에 있어서,

상기 금속물질은 은이나 알루미늄을 포함하는 전계발광 표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 전계발광 표시장치에 관한 것으로, 더욱 상세하게는 패드 간 쇼트 문제를 방지할 수 있는 전계발광 표시장치에 관한 것이다.

배경 기술

[0003] 새로운 평판디스플레이 중 하나인 전계발광 표시장치(Electroluminescent display device)는 자체 발광형이기 때문에 액정표시장치(Liquid Crystal Display Device)에 비해 시야각 등이 우수하며 백라이트가 필요하지 않기 때문에 경량 및 박형이 가능하고, 소비전력 측면에서도 유리하다.

[0004] 그리고 직류 저전압 구동이 가능하고 응답속도가 빠르며, 전부 교체이기 때문에 외부충격에 강하고 사용온도범위도 넓으며, 특히 제조비용 측면에서도 저렴한 장점을 가지고 있다.

[0005] 액티브 매트릭스 방식(active matrix type) 전계발광 표시장치에서는 화소에 인가되는 전류를 제어하는 전압이

스토리지 캐패시터(storage capacitor)에 충전되어 있어, 그 다음 프레임(frame) 신호가 인가될 때까지 전압을 유지해 줌으로써, 게이트 배선 수에 관계없이 한 화면이 표시되는 동안 발광상태를 유지하도록 구동된다.

- [0007] 도 1은 종래 전계발광 표시장치의 개략적인 단면도이다.
- [0008] 도 1에 도시된 바와 같이, 종래 전계발광 표시장치(10)는 표시영역(DA)과 비표시영역(NDA)이 정의된 기판(11)과, 구동 박막트랜지스터(Td)와, 발광다이오드(D)와, 패드(22)와, 보조 패드(80)를 포함한다.
- [0009] 도시하지 않았으나, 구동 박막트랜지스터(Td)는 기판(11) 상에 위치하며 반도체층, 게이트 전극, 소스 전극 및 드레인 전극을 포함할 수 있다.
- [0010] 구동 박막트랜지스터(Td)의 드레인 전극을 노출하는 드레인 콘택홀(32)을 갖는 절연층(30)이 구동 박막트랜지스터(Td)를 덮는다.
- [0011] 발광다이오드(D)는 절연층(30) 상에 형성되며, 드레인 콘택홀(32)을 통해 구동 박막트랜지스터(Td)의 드레인 전극에 연결되는 제 1 전극(40)과, 제 1 전극(40) 상에 형성되는 발광층(50)과, 발광층(50) 상에 형성되는 제 2 전극(60)을 포함한다.
- [0012] 예를 들어, 제 1 전극(40)은 양극(anode)이고, 제 2 전극(60)은 음극(cathode)일 수 있다.
- [0013] 또한, 절연층(30) 상에는 제 1 전극(40)의 가장자리를 덮는 बैं크(70)가 형성된다. बैं크(70)는 제 1 전극(40)의 중앙을 노출하는 개구를 가지며, 발광층(50)은 बैं크(70)의 개구 내에 형성된다.
- [0014] 구동 박막트랜지스터(Td) 및 발광다이오드(D)는 표시영역(DA) 내 각 화소영역(P)에 위치한다.
- [0015] 또한, 패드(22)가 기판(11)의 비표시영역(NDA) 내 패드부(PAD)에 위치한다. 예를 들어, 패드(22)는 데이터 배선에 연결되는 데이터 패드 또는 게이트 배선에 연결되는 게이트 패드일 수 있다.
- [0016] 절연층(30)은 패드(22)를 덮으며 패드(22)를 노출하는 패드 콘택홀(34)을 갖는다. 예를 들어, 패드 콘택홀(34)은 서로 이격된 제 1 및 제 2 패드 콘택홀(34a, 34b)을 포함할 수 있다.
- [0017] 또한, 절연층(30) 상에는 패드 콘택홀(34)을 통해 패드(22)에 연결되는 보조 패드(80)가 형성된다. 보조 패드(80)는 제 1 전극(40)과 동일층에 위치하며 동일물질로 이루어진다.
- [0019] 한편, 발광층(50)으로부터의 빛이 제 2 전극(60)을 통해 표시되는 상부 발광 방식(top-emission type) 전계발광 표시장치(10)에서는, 광 효율을 높이기 위해 제 1 전극(40)이 반사 특성을 갖는다.
- [0020] 제 1 전극(40)은 일함수 값이 비교적 높은 투명 도전성 물질로 이루어지는 제 1 및 제 2 층(42, 46)과, 제 1 및 제 2 층(42, 26) 사이에 위치하며 높은 반사 특성을 갖는 금속물질로 이루어지는 제 3 층(44)을 포함할 수 있다.
- [0021] 또한, 보조 패드(80) 역시 투명 도전성 물질로 이루어지는 제 1 및 제 2 층(82, 86)과, 제 1 및 제 2 층(82, 86) 사이에 위치하는 제 3 층(84)을 포함한다.
- [0022] 따라서, 제 1 전극(40)은 양극으로 이용되며, 발광층(50)으로부터의 빛이 제 1 전극(40)에 의해 반사됨으로써, 상부 발광 방식 전계발광 표시장치(10)의 휘도를 높일 수 있다.
- [0024] 그런데, 이와 같은 전계발광 표시장치(10)에서, 인접한 패드(22) 간에 전기적 쇼트(electrical short)가 발생하고 이에 따라 전계발광 표시장치(10)의 구동 특성에 문제가 발생한다.

발명의 내용

해결하려는 과제

[0026] 본 발명은, 종래 전계발광 표시장치에서 패드 간 전기적 쇼트 문제를 해결하고자 한다.

과제의 해결 수단

[0028] 상기 과제의 해결을 위하여, 본 발명은, 표시영역과 패드부가 정의된 기판과; 표시영역에 위치하는 박막트랜지스터와, 패드부에 위치하는 제 1 및 제 2 패드와, 박막트랜지스터와 제 1 및 제 2 패드를 덮고 제 1 및 제 2 패드를 각각 노출하는 제 1 및 제 2 콘택홀을 갖는 절연층과, 표시영역의 절연층 상부에 박막트랜지스터와 연결되고 제 1 및 제 2 전극, 그리고 제 1 및 제 2 전극 사이에 위치하는 발광층을 포함하는 발광다이오드와, 패드부의 절연층 상부에 제 1 및 제 2 패드 콘택홀을 통해 제 1 및 제 2 패드에 각각 연결되는 제 1 및 제 2 보조 패드를 포함하고, 제 1 전극과 제 1 및 제 2 보조 패드의 각각은 금속물질로 이루어지는 제 1 층과 투명 도전성 물질로 이루어지는 제 2 층을 포함하며, 제 1 및 제 2 보조 패드 사이의 표면 길이는 제 1 및 제 2 보조 패드 사이 거리보다 큰 전계발광 표시장치를 제공한다.

[0029] 이때, 본 발명의 전계발광 표시장치는 제 1 및 제 보조 패드 사이에 위치하는 절연패턴을 포함할 수 있다.

[0030] 이와 달리, 본 발명의 전계발광 표시장치는, 절연층이 제 1 및 제 보조 패드 사이에 홈을 가질 수 있다.

발명의 효과

[0032] 본 발명에 따른 전계발광 표시장치에서는, 인접한 보조 패드 사이에 절연패턴 또는 홈이 형성되어 보조 패드의 적층 구조에서 은이나 은 합금 또는 알루미늄이나 알루미늄 합금으로 이루어지는 층으로부터의 금속 마이그레이션 문제가 방지되거나 최소화된다.

[0033] 따라서, 금속 마이그레이션에 의한 보조 패드의 전기적 연결 및 패드 간 전기적 쇼트 문제가 방지된다.

도면의 간단한 설명

[0035] 도 1은 종래 전계발광 표시장치의 개략적인 단면도이다.

도 2는 패드 간 전기적 쇼트 문제를 설명하기 위한 개략적인 단면도이다.

도 3은 본 발명에 따른 전계발광 표시장치의 한 화소에 대한 개략적인 회로도이다.

도 4는 본 발명의 제 1 실시예에 따른 전계발광 표시장치의 개략적인 단면도이다.

도 5는 본 발명의 제 2 실시예에 따른 전계발광 표시장치의 개략적인 단면도이다.

도 6은 본 발명의 제 3 실시예에 따른 전계발광 표시장치의 개략적인 단면도이다.

도 7은 본 발명의 제 4 실시예에 따른 전계발광 표시장치의 개략적인 단면도이다.

도 8은 본 발명의 제 5 실시예에 따른 전계발광 표시장치의 개략적인 단면도이다.

도 9는 본 발명의 제 6 실시예에 따른 전계발광 표시장치의 개략적인 단면도이다.

발명을 실시하기 위한 구체적인 내용

[0036] 전술한 바와 같이, 종래 상부 발광 방식 전계발광 표시장치에서는 인접한 패드 간에 전기적 쇼트가 발생하는데, 이는 인접한 패드에서 은이나 알루미늄과 같은 금속의 마이그레이션에 의해 인접한 패드가 전기적으로 연결되어 발생된다.

[0037] 즉, 패드 간 전기적 쇼트 문제를 설명하기 위한 개략적인 단면도인 도 2를 참조하면, 패드부(PAD)에는 다수의 패드(22)가 인접하여 형성되고, 각 패드(22)와 전기적으로 연결되는 보조 패드(80)가 형성된다.

[0038] 보조 패드(80)는 투명 도전성 물질로 이루어지는 제 1 및 제 2 층(82, 86)과, 제 1 및 제 2 층(82, 86) 사이에 위치하며 높은 반사 특성을 갖는 금속물질로 이루어지는 제 3 층(84)을 포함하는데, 고온 환경에서 수분 중의 나트륨(Na) 또는 칼륨(K)이 전해질 역할을 하여 제 3 층(84)의 금속물질의 마이그레이션 현상이 발생한다.

- [0039] 따라서, 인접한 보조 패드(80) 사이 영역(A)이 마이그레이션된 금속물질에 의해 전기적으로 연결되고, 인접한 패드(22) 간 전기적 쇼트 문제가 발생한다.
- [0041] 이와 같은 문제의 해결을 위해, 본 발명의 전계발광 표시장치는, 표시영역과 패드부가 정의된 기관과; 상기 표시영역에 위치하는 박막트랜지스터와; 상기 패드부에 위치하는 제 1 및 제 2 패드와; 상기 박막트랜지스터와 상기 제 1 및 제 2 패드를 덮고, 상기 제 1 및 제 2 패드를 각각 노출하는 제 1 및 제 2 패드 콘택홀을 갖는 절연층과; 상기 표시영역의 상기 절연층 상부에, 상기 박막트랜지스터와 연결되고 제 1 및 제 2 전극과 상기 제 1 및 제 2 전극 사이에 위치하는 발광층을 포함하는 발광다이오드와; 상기 패드부의 상기 절연층 상부에, 상기 제 1 및 제 2 패드 콘택홀을 통해 상기 제 1 및 제 2 패드에 각각 연결되는 제 1 및 제 2 보조 패드를 포함하고, 상기 제 1 전극과 상기 제 1 및 제 2 보조 패드의 각각은 금속물질로 이루어지는 제 1 층과 투명 도전성 물질로 이루어지는 제 2 층을 포함하며, 상기 제 1 및 제 2 보조 패드 사이의 표면 길이는 상기 제 1 및 제 2 보조 패드 사이 거리보다 크다.
- [0042] 본 발명의 전계발광 표시장치는 상기 제 1 전극의 가장자리를 덮는 बैं크와; 상기 제 1 및 제 2 보조 패드 사이에 위치하는 절연패턴을 더 포함할 수 있다.
- [0043] 상기 절연패턴은 상기 제 1 및 제 2 보조 패드 각각과 이격될 수 있다.
- [0044] 상기 절연패턴의 일측 또는 타측 끝단은 상기 제 1 및 제 2 보조 패드 각각의 일측 또는 타측 끝단과 접촉할 수 있다.
- [0045] 상기 기관으로부터, 상기 बैं크는 제 1 높이를 갖고 상기 절연패턴은 상기 제 1 높이보다 작은 제 2 높이를 가질 수 있다.
- [0046] 또한, 상기 बैं크는 제 1 बैं크와 상기 제 1 बैं크 상에 위치하는 제 2 बैं크를 포함하고, 상기 절연패턴은 상기 제 1 및 제 2 बैं크 중 어느 하나와 동일 높이를 가질 수 있다.
- [0047] 한편, 상기 절연층은 상기 제 1 및 제 2 보조 패드 사이에 위치하는 홈을 포함할 수 있다. 이때, 본 발명의 전계 발광표시장치는 상기 제 1 전극의 가장자리를 덮는 बैं크와; 상기 제 1 및 제 2 보조 패드 사이의 상기 홈에 위치하는 절연패턴을 더 포함할 수 있다.
- [0048] 본 발명의 전계발광 표시장치에서, 상기 제 1 전극과 상기 제 1 및 제 2 보조 패드의 각각은 상기 제 1 층과 다른 도전성 물질로 이루어지는 제 3 층을 더 포함하며, 상기 제 1 층은 상기 제 2 층과 상기 제 3 층 사이에 위치할 수 있다.
- [0049] 여기서, 상기 금속물질은 은이나 알루미늄을 포함할 수 있다.
- [0051] 이하, 첨부한 도면을 참조하여 본 발명의 실시예에 대해 상세히 설명한다.
- [0052] 도 3은 본 발명에 따른 전계발광 표시장치의 한 화소에 대한 개략적인 회로도이다.
- [0053] 도 3에 도시한 바와 같이, 전계발광 표시장치의 표시영역에는, 서로 교차하여 화소영역(P)을 정의하는 게이트배선(GL), 데이터배선(DL) 및 전원배선(PL)이 형성되고, 화소영역(P)에는, 스위칭 박막트랜지스터(Ts), 구동 박막트랜지스터(Td), 스토리지 캐패시터(Cst), 발광다이오드(D)가 형성된다.
- [0054] 또한, 전계발광 표시장치의 비표시영역에는 게이트 배선(GL)과 데이터 배선(DL)에 신호를 인가하기 위한 게이트 패드와 데이터 패드가 형성된다.
- [0055] 스위칭 박막트랜지스터(Ts)는 게이트배선(GL) 및 데이터배선(DL)에 연결되고, 구동 박막트랜지스터(Td) 및 스토리지 캐패시터(Cst)는 스위칭 박막트랜지스터(Ts)와 전원배선(PL) 사이에 연결되고, 발광다이오드(D)는 구동 박막트랜지스터(Td)에 연결된다.
- [0056] 이러한 전계발광 표시장치에서, 게이트배선(GL)에 인가된 게이트신호에 따라 스위칭 박막트랜지스터(Ts)가 턴-온(turn-on) 되면, 데이터배선(DL)에 인가된 데이터신호가 스위칭 박막트랜지스터(Ts)를 통해 구동 박막트랜지스터(Td)의 게이트전극과 스토리지 캐패시터(Cst)의 일 전극에 인가된다.
- [0057] 구동 박막트랜지스터(Td)는 게이트전극에 인가된 데이터신호에 따라 턴-온 되며, 그 결과 데이터신호에 비례하

는 전류가 전원배선(PL)으로부터 구동 박막트랜지스터(Td)를 통하여 발광다이오드(D)로 흐르게 되고, 발광다이오드(D)는 구동 박막트랜지스터(Td)를 통하여 흐르는 전류에 비례하는 휘도로 발광한다.

[0058] 이때, 스토리지 캐패시터(Cst)에는 데이터신호에 비례하는 전압으로 충전되어, 일 프레임(frame) 동안 구동 박막트랜지스터(Td)의 게이트전극의 전압이 일정하게 유지되도록 한다.

[0059] 따라서, 전계발광 표시장치는 게이트신호 및 데이터신호에 의하여 원하는 영상을 표시할 수 있다.

[0061] 도 4는 본 발명의 제 1 실시예에 따른 전계발광 표시장치의 개략적인 단면도이다.

[0062] 도 4에 도시된 바와 같이, 전계발광 표시장치(100)는, 기판(110)과, 발광다이오드(D)와, 패드(144)와, 패드(144)에 연결되는 보조 패드(170)와, 인접한 보조 패드(170) 사이에 위치하는 절연패턴(182)을 포함한다.

[0063] 패드(144)는 데이터 배선(도 3의 DL)에 연결되는 데이터 패드일 수 있다. 그러나, 패드(144)는 게이트 패드일 수도 있으며, 이때, 게이트 패드는 게이트 배선(도 3의 GL)과 동일물질로 동일층에 형성될 수도 있다.

[0064] 기판(110)은 유리 기판 또는 플렉서블한 플라스틱 기판일 수 있다. 예를 들어, 기판(110)은 폴리이미드 기판일 수 있다. 기판(110)에는 다수의 화소영역(P)을 포함하는 표시영역(DA)과, 표시영역(DA) 외측에 위치하며 패드부(PAD)를 포함하는 비표시영역(NDA)이 정의된다.

[0065] 기판(110) 상에는 화소영역(P)에 대응하여 구동 박막트랜지스터(Td)가 형성된다. 구동 박막트랜지스터(Td)는 반도체층(120), 게이트 전극(130), 소스 전극(140) 및 드레인 전극(142)를 포함할 수 있다.

[0066] 구체적으로, 기판(110) 상에 반도체층(120)이 형성된다. 반도체층(120)은 산화물 반도체 물질로 이루어지거나 다결정 실리콘으로 이루어질 수 있다.

[0067] 반도체층(120)이 산화물 반도체 물질로 이루어질 경우 반도체층(120) 하부에는 차광패턴(도시하지 않음)이 형성될 수 있으며, 차광패턴은 반도체층(120)으로 빛이 입사되는 것을 방지하여 반도체층(120)이 빛에 의해 열화되는 것을 방지한다. 이와 달리, 반도체층(120)은 다결정 실리콘으로 이루어질 수도 있으며, 이 경우 반도체층(120)의 양 가장자리에 불순물이 도핑되어 있을 수 있다.

[0068] 도시하지 않았으나, 기판(110)과 반도체층(120) 사이에는 버퍼층이 형성될 수도 있다.

[0069] 반도체층(120) 상부에는 절연물질로 이루어진 게이트 절연막(126)이 기판(110) 전면에 형성된다. 게이트 절연막(126)은 산화 실리콘 또는 질화 실리콘과 같은 무기절연물질로 이루어질 수 있다.

[0070] 게이트 절연막(126) 상부에는 금속과 같은 도전성 물질로 이루어진 게이트 전극(130)이 반도체층(120)의 중앙에 대응하여 형성된다. 또한, 게이트 절연막(126) 상에는, 게이트 배선(도 3의 GL)이 표시영역(DA)에 형성되고 게이트 배선(GL)에 연결된 게이트 패드(미도시)가 비표시영역(NDA)에 형성된다. 게이트 배선(GL)은 제1방향을 따라 연장된다. 또한, 게이트 절연막(126) 상에는 게이트 전극(130)에 연결되는 제 1 캐패시터 전극(미도시)이 형성될 수 있다.

[0071] 도 4에서, 게이트 절연막(126)이 기판(110) 전면에 형성되어 있다. 이와 달리, 게이트 절연막(126)은 게이트 전극(130)과 동일한 모양으로 패턴닝될 수도 있다.

[0072] 게이트 전극(130) 상부에는 절연물질로 이루어진 층간 절연막(136)이 기판(110) 전면에 형성된다. 층간 절연막(136)은 산화 실리콘이나 질화 실리콘과 같은 무기 절연물질로 형성되거나, 벤조사이클로부텐(benzocyclobutene)이나 포토 아크릴(photo-acryl)과 같은 유기 절연물질로 형성될 수 있다.

[0073] 층간 절연막(136)은 반도체층(120)의 양측을 노출하는 제 1 및 제 2 콘택홀(137, 138)을 갖는다. 제 1 및 제 2 콘택홀(137, 138)은 게이트 전극(130)의 양측에 게이트 전극(130)과 이격되어 위치한다.

[0074] 도 4에서, 제 1 및 제 2 콘택홀(137, 138)은 게이트 절연막(126) 내에도 형성된다. 이와 달리, 게이트 절연막(126)이 게이트 전극(130)과 동일한 모양으로 패턴닝될 경우, 제 1 및 제 2 콘택홀(137, 138)은 층간 절연막(136) 내에만 형성될 수도 있다.

[0075] 층간 절연막(136) 상에는 금속과 같은 도전성 물질로 이루어지는 소스 전극(140)과 드레인 전극(142)이 형성된다. 또한, 층간 절연막(136) 상에는, 제 2 방향을 따라 연장되는 데이터 배선(도 3의 DL)이 표시영역(DA)에 형성되고 데이터 배선(DL)에 연결된 패드(144)가 패드부(PAD)에 형성된다. 패드(144)는 서로 인접하며 이격된 제

1 및 제 2 패드(144a, 144b)를 포함한다.

- [0076] 또한, 층간 절연막(136) 상에는, 소스 전극(140)과 연결되고 제 1 캐패시터 전극과 중첩하는 제 2 캐패시터 전극과, 데이터 배선(DL)과 평행하게 이격되며 연장되는 전원배선(도 3의 PL)이 형성될 수 있다.
- [0077] 소스 전극(140)과 드레인 전극(142)은 게이트 전극(130)을 중심으로 이격되어 위치하며, 각각 제 1 및 제 2 콘택홀(137, 138)을 통해 반도체층(120)의 양측과 접촉한다. 데이터 배선(DL)은 제 2 방향을 따라 연장되어 게이트 배선(GL)과 교차함으로써 화소영역(P)을 정의한다. 전원배선(PL)은 게이트 배선(GL)과 동일 층에 게이트 배선(GL)과 평행하게 이격하여 위치함으로써, 데이터 배선(DL)과 교차하도록 형성될 수도 있다.
- [0078] 구동 박막트랜지스터(Td)는 반도체층(120)의 상부에 게이트 전극(130), 소스 전극(140) 및 드레인 전극(142)이 위치하는 코플라나(coplanar) 구조를 가진다.
- [0079] 이와 달리, 구동 박막트랜지스터(Td)는 반도체층의 하부에 게이트 전극이 위치하고 반도체층의 상부에 소스 전극과 드레인 전극이 위치하는 역 스테거드(inverted staggered) 구조를 가질 수 있다. 이 경우, 반도체층은 비정질 실리콘으로 이루어질 수 있다.
- [0080] 전술한 바와 같이, 기판(110) 상에는 스위칭 박막트랜지스터(Ts)가 더 형성되는데, 스위칭 박막트랜지스터(Ts)는 구동 박막트랜지스터(Td)와 실질적으로 동일한 구조를 갖는다.
- [0081] 구동 박막트랜지스터(Td)의 게이트 전극(130)은 스위칭 박막트랜지스터(Ts)의 드레인 전극(미도시)에 연결되고 구동 박막트랜지스터(Td)의 소스 전극(140)은 전원배선(PL)에 연결된다. 또한, 스위칭 박막트랜지스터(Ts)의 게이트 전극(미도시)과 소스 전극(미도시)은 게이트 배선(GL) 및 데이터 배선(DL)에 각각 연결된다.
- [0082] 구동 박막트랜지스터(Td) 상에는 보호층(150)이 형성된다. 보호층(150)은 산화실리콘 또는 질화실리콘과 같은 무기절연물질 또는 포토-아크릴 또는 벤조싸이클로부텐과 같은 유기절연물질로 이루어질 수 있다.
- [0083] 보호층(150)은, 구동 박막트랜지스터(Td)의 드레인 전극(142)을 노출하는 드레인 콘택홀(152)과 제 1 및 제 2 패드(144a, 144b)를 각각 노출하는 제 1 및 제 2 패드 콘택홀(154, 156)을 포함한다.
- [0084] 도 4에서, 제 1 및 제 2 패드 콘택홀(154, 156) 각각이 두 개씩 형성되고 있으나, 이에 한정되지 않는다. 예를 들어, 제 1 및 제 2 패드(144a, 144b) 각각에 대응하여 하나의 제 1 및 제 2 패드 콘택홀(154, 156)이 형성될 수도 있다.
- [0085] 보호층(150) 상에는, 각 화소영역(P)에 대응되며 드레인 콘택홀(152)을 통해 구동 박막트랜지스터(Td)의 드레인 전극(142)에 연결되는 제 1 전극(160)과 제 1 및 제 2 패드 콘택홀(154, 156)을 통해 제 1 및 제 2 패드(144a, 144b)에 각각 연결되는 제 1 및 제 2 보조 패드(170a, 170b)가 형성된다.
- [0086] 제 1 전극(160)은 애노드(anode)일 수 있으며, 일함수 값이 비교적 큰 도전성 물질로 이루어지는 제 1 층(162)과, 제 1 층(162) 하부에 위치하며 높은 반사 특성을 갖는 금속물질로 이루어지는 제 2 층(164)과, 제 2 층(164) 하부에 위치하며 보호층(150)과의 계면 특성이 좋은 도전성 물질로 이루어지는 제 3 층(166)을 포함한다.
- [0087] 즉, 본 발명의 전계발광 표시장치(100)는 상부 발광 방식이며, 제 1 전극(160)이 높은 반사 특성의 제 2 층(164)을 포함한다.
- [0088] 예를 들어, 제 1 전극(160)에 있어서, 제 1 층(162)은 인듐-틴-옥사이드(indium-tin-oxide, ITO) 또는 인듐-징크-옥사이드(indium-zinc-oxide, IZO)와 같은 투명 도전성 물질로 이루어지고, 제 2 층(164)은 은이나 은 합금 또는 알루미늄이나 알루미늄 합금과 같은 고 반사 금속물질로 이루어지며, 제 3 층(166)은 ITO, IZO, MoTi(molybdenum-titanium alloy) 중 하나로 이루어질 수 있다. 여기서, 은 합금이나 알루미늄 합금은 팔라듐과 구리 중 적어도 하나를 포함할 수 있으며, 이에 한정되지 않는다.
- [0089] 제 1 및 제 2 보조 패드(170a, 170b) 각각은 제 1 전극(160)과 동일한 구조를 갖는다. 즉, 제 1 및 제 2 보조 패드(170a, 170b) 각각은 ITO, IZO와 같은 투명 도전성 물질로 이루어지는 제 1 층(172), 제 1 층(172)과 보호층(150) 사이에 위치하며 은이나 은 합금 또는 알루미늄이나 알루미늄 합금으로 이루어지는 제 2 층(174), 그리고 제 2 층(174)과 보호층(150) 사이에 위치하며 ITO, IZO, MoTi 중 어느 하나로 이루어지는 제 3 층(176) 구조를 가질 수 있다.
- [0090] 한편, 제 1 전극(160)과 제 1 및 제 2 보조 패드(170a, 170b) 각각의 제 3 층(166, 176)은 보호층(150)과 제 1 전극(160)의 제 2 층(164) 간 계면 특성, 예를 들어 접착력을 향상시키기 위한 것으로, 제 3 층(166)은 생략 가

능하다. 즉, 제 1 전극(160), 제 1 및 제 2 보조 패드(170a, 170b) 각각은 ITO, IZO와 같은 투명 도전성 물질로 이루어지는 제 1 층(162, 172)과 제 1 층(162, 172) 각각과 보호층(150) 사이에 위치하며 은이나 은 합금 또는 알루미늄이나 알루미늄 합금으로 이루어지는 제 2 층(164, 174)의 이중층 구조를 가질 수도 있다.

- [0091] 보호층(150) 상에는 제 1 전극(160)의 가장자리를 덮는 बैं크(180)가 형성된다. 즉, बैं크(180)는 화소영역(P)의 경계에 위치하고 화소영역(P)에 대응하는 개구를 가져 화소영역(P)을 둘러싸며 제 1 전극(160)의 중앙을 노출시킨다.
- [0092] 또한, 패드부(PAD)에는 제 1 및 제 2 보조 패드(170a, 170b) 각각의 가장자리를 덮는 절연패턴(182)이 형성된다. 즉, 절연패턴(182)은 제 1 및 제 2 보조 패드(170a, 170b) 각각의 가장자리를 덮으며 제 1 및 제 2 보조 패드(170a, 170b) 각각의 중앙을 노출한다.
- [0093] 제 1 전극(160) 상에는 발광층(192)이 형성된다. 예를 들어, 발광층(192)은 액체 상태의 발광물질을 이용한 용액 공정(solution process)에 의해 형성될 수 있다.
- [0094] 발광층(192)은 인광화합물 또는 형광 화합물과 같은 유기발광물질 또는 양자점과 같은 무기발광물질을 포함할 수 있다.
- [0095] 발광층(192)은 발광물질로 이루어지는 발광물질층(emitting material layer)의 단일층 구조일 수 있다. 또한, 발광 효율을 높이기 위해, 발광층(192)은 제 1 전극(160)과 발광물질층 사이에 순차적으로 적층되는 정공주입층(hole injection layer) 및 정공수송층(hole transporting layer)과, 발광물질층 상에 순차적으로 적층되는 전자수송층(electron transporting layer) 및 전자주입층(electron injection layer)을 더 포함할 수 있다. 여기서, 전자주입층은 표시영역(DA) 전면에 되어, बैं크(180)의 측면 및 상면에도 위치할 수 있다.
- [0096] 발광층(192)이 형성된 기판(110)의 표시영역(DA) 상부로 제 2 전극(194)이 형성된다. 제 2 전극(194)은 표시영역의 전면에 위치하며 일함수 값이 비교적 작은 도전성 물질로 이루어져 캐소드(cathode)로 이용될 수 있다. 예를 들어, 제 2 전극(194)은 알루미늄(Al), 마그네슘(Mg), 알루미늄-마그네슘 합금(AlMg), 마그네슘-은 합금(MgAg) 중 어느 하나로 이루어질 수 있다.
- [0097] 제 1 전극(160), 제 1 전극(160)과 마주하는 제 2 전극(194), 제 1 및 제 2 전극(160, 194) 사이에 위치하는 발광층(192)은 발광다이오드(D)를 이룬다.
- [0098] 본 발명의 제 1 실시예에 따른 전계발광 표시장치(100)에서는, 제 1 및 제 2 보조 패드(170a, 170b) 각각이 은이나 은 합금 또는 알루미늄이나 알루미늄 합금으로 이루어지는 제 2 층(172)을 포함하고 제 1 및 제 2 보조 패드(170a, 170b)의 가장자리는 절연패턴(182)에 의해 덮이며, 이에 따라 은이나 은 합금 또는 알루미늄이나 알루미늄 합금으로 이루어지는 제 2 층(172)으로부터의 금속 마이그레이션은 절연패턴(182)에 의해 차단된다.
- [0099] 따라서, 금속 마이그레이션에 의해 인접한 제 1 및 제 2 보조 패드(170a, 170b)의 전기적 연결과 제 1 및 제 2 패드(144a, 144b)의 전기적 쇼트 문제가 방지된다.
- [0101] 한편, 제 1 및 제 2 보조 패드(170a, 170b)에는 연성회로기판(flexible printed circuit board, FPCB)과 같은 회로기판(미도시)이 부착되고 제 1 및 제 2 패드(144a, 144b)를 통해 데이터 배선(DL)에 신호가 인가된다.
- [0102] 그런데, 보조 패드(170)의 가장자리를 덮는 절연패턴(182)에 의해 보조 패드(170)와 회로기판의 접촉 면적이 감소할 수 있다.
- [0104] 도 5는 본 발명의 제 2 실시예에 따른 전계발광 표시장치의 개략적인 단면도이다.
- [0105] 도 5에 도시된 바와 같이, 본 발명의 제 2 실시예에 따른 전계발광 표시장치(200)는, 기판(210)과, 발광다이오드(D)와, 패드(244)와, 패드(244)에 연결되는 보조 패드(270)와, 인접한 보조 패드(270) 사이에 위치하며 보조 패드(270)와 이격된 절연패턴(282)을 포함한다.
- [0106] 패드(244)는 데이터 배선(도 3의 DL)에 연결되는 데이터 패드일 수 있다. 그러나, 패드(244)는 게이트 패드일 수도 있으며, 이때, 게이트 패드는 게이트 배선(도 3의 GL)과 동일물질로 동일층에 형성될 수도 있다.
- [0107] 전술한 바와 같이, 기판(210)에는 다수의 화소영역(P)을 포함하는 표시영역(DA)과, 표시영역(DA) 외측에 위치하

며 패드부(PAD)를 포함하는 비표시영역(NDA)이 정의된다.

- [0108] 기판(210)의 표시영역(DA)의 화소영역(P)에는 반도체층(220), 게이트 전극(230), 소스 전극(240) 및 드레인 전극(242)을 포함하는 구동 박막트랜지스터(Td)가 형성되고, 기판(210)의 비표시영역(NDA)의 패드부(PAD)에는 제 1 및 제 2 패드(244a, 244b)를 포함하는 패드(244)가 형성된다.
- [0109] 또한, 기판(210)과 패드(244) 사이에는 게이트 절연막(226)과 층간 절연막(236)이 순차 형성된다.
- [0110] 구동 박막트랜지스터(Td)와 제 1 및 제 2 패드(244a, 244b) 상에는, 구동 박막트랜지스터(Td)의 드레인 전극(242)을 노출하는 드레인 콘택홀(252)과 제 1 및 제 2 패드(244a, 244b)를 각각 노출하는 제 1 및 제 2 패드 콘택홀(254, 256)을 포함하는 보호층(250)이 형성된다.
- [0111] 보호층(250) 상에는, 각 화소영역(P)에 대응되며 드레인 콘택홀(252)을 통해 구동 박막트랜지스터(Td)의 드레인 전극(242)에 연결되는 제 1 전극(260)과 제 1 및 제 2 패드 콘택홀(254, 256)을 통해 제 1 및 제 2 패드(244a, 244b)에 각각 연결되는 제 1 및 제 2 보조 패드(270a, 270b)가 형성된다.
- [0112] 제 1 전극(260)은 애노드(anode)일 수 있으며, 일함수 값이 비교적 큰 도전성 물질로 이루어지는 제 1 층(262)과, 제 1 층(262) 하부에 위치하며 높은 반사 특성을 갖는 금속물질로 이루어지는 제 2 층(264)과, 제 2 층(264) 하부에 위치하며 보호층(250)과의 계면 특성이 좋은 도전성 물질로 이루어지는 제 3 층(266)을 포함한다.
- [0113] 예를 들어, 제 1 전극(260)에 있어서, 제 1 층(262)은 인듐-틴-옥사이드(indium-tin-oxide, ITO) 또는 인듐-징크-옥사이드(indium-zinc-oxide, IZO)와 같은 투명 도전성 물질로 이루어지고, 제 2 층(264)은 은이나 은 합금 또는 알루미늄이나 알루미늄 합금과 같은 고 반사 금속로 이루어지며, 제 3 층(266)은 ITO, IZO, MoTi(molybdenum-titanium alloy) 중 하나로 이루어질 수 있다. 여기서, 은 합금이나 알루미늄 합금은 팔라듐과 구리 중 적어도 하나를 포함할 수 있으며, 이에 한정되지 않는다.
- [0114] 제 1 및 제 2 보조 패드(270a, 270b) 각각은 제 1 전극(260)과 동일한 구조를 갖는다. 즉, 제 1 및 제 2 보조 패드(270a, 270b) 각각은 ITO, IZO와 같은 투명 도전성 물질로 이루어지는 제 1 층(272), 제 1 층(272)과 보호층(250) 사이에 위치하며 은이나 은 합금 또는 알루미늄이나 알루미늄 합금으로 이루어지는 제 2 층(274), 그리고 제 2 층(274)과 보호층(250) 사이에 위치하며 ITO, IZO, MoTi 중 어느 하나로 이루어지는 제 3 층(276) 구조를 가질 수 있다.
- [0115] 한편, 제 1 전극(260)과 제 1 및 제 2 보조 패드(270a, 270b) 각각의 제 3 층(266, 276)은 생략 가능하며, 제 1 전극(260), 제 1 및 제 2 보조 패드(270a, 270b) 각각은 ITO, IZO와 같은 투명 도전성 물질로 이루어지는 제 1 층(262, 272)과 제 1 층(262, 272) 각각과 보호층(250) 사이에 위치하며 은이나 은 합금 또는 알루미늄이나 알루미늄 합금으로 이루어지는 제 2 층(264, 274)의 이중층 구조를 가질 수도 있다.
- [0116] 보호층(250) 상에는 제 1 전극(260)의 가장자리를 덮는 बैं크(280)가 형성된다. 즉, बैं크(280)는 화소영역(P)의 경계에 위치하고 화소영역(P)에 대응하는 개구를 가져 화소영역(P)을 둘러싸며 제 1 전극(260)의 중앙을 노출시킨다.
- [0117] 또한, 패드부(PAD)에는 제 1 및 제 2 보조 패드(270a, 270b) 사이에 위치하며 제 1 및 제 2 보조 패드(270a, 270b)와 일정 간격 이격된 절연패턴(282)이 형성된다. 즉, 절연패턴(282)의 폭은 제 1 및 제 2 보조 패드(270a, 270b) 사이 거리보다 작다. 절연패턴(282)은 제 1 및 제 2 보조 패드(270a, 270b) 사이에 위치함으로써 제 1 및 제 2 보조 패드(270a, 270b) 사이의 표면 길이는 제 1 및 제 2 보조 패드(270a, 270b) 사이 거리보다 크게 된다. 여기서, 제 1 및 제 2 보조 패드(270a, 270b) 사이의 표면 길이는 노출된 절연패턴(282)의 상면 길이와, 절연패턴(282)의 측면 길이, 제 1 보조 패드(270a)와 절연패턴(282) 사이의 보호층(250)의 상면 길이, 그리고 제 2 보조 패드(270b)와 절연패턴(282) 사이의 보호층(250)의 상면 길이를 포함한다.
- [0118] 즉, 도 2를 참조하면, 인접한 보조 패드(22) 사이에는 아무런 구성 요소가 없기 때문에, 인접한 보조 패드(22) 사이의 표면 길이, 인접한 보조 패드(22) 사이의 보호층(도 1의 30)의 상부면 폭은 인접한 보조 패드(22) 사이 거리와 동일하다. 따라서, 인접한 보조 패드(22) 사이에서 금속 마이그레이션 패스(path)가 짧고 금속 마이그레이션에 의한 인접한 보조 패드(22) 간 전기적 연결이 쉽게 일어난다.
- [0119] 그러나, 본 발명의 제 2 실시예에 따른 전계발광 표시장치(200)에서는, 인접한 제 1 및 제 2 보조 패드(270a, 270b) 사이에 절연패턴(282)이 위치하기 때문에, 금속 마이그레이션의 패스가 증가하며, 금속 마이그레이션에 의한 인접한 보조 패드(270) 간 전기적 연결을 최소화할 수 있다.

- [0120] 제 1 전극(260) 상에는 발광층(292)이 형성된다. 발광층(292)은 인광화합물 또는 형광 화합물과 같은 유기발광 물질 또는 양자점과 같은 무기발광물질을 포함할 수 있다.
- [0121] 발광층(292)이 형성된 기관(210)의 표시영역(DA) 상부로 제 2 전극(294)이 형성된다. 제 2 전극(294)은 표시영역의 전면에 위치하며 일함수 값이 비교적 작은 도전성 물질로 이루어져 캐소드(cathode)로 이용될 수 있다.
- [0122] 제 1 전극(260), 제 1 전극(260)과 마주하는 제 2 전극(294), 제 1 및 제 2 전극(260, 294) 사이에 위치하는 발광층(292)은 발광다이오드(D)를 이룬다.
- [0123] 전술한 바와 같이, 본 발명의 제 2 실시예에 따른 전계발광 표시장치(200)에서는, 인접한 제 1 및 제 2 보조 패드(270a, 270b) 사이에 절연패턴(282)이 위치하기 때문에, 금속 마이그레이션의 패스가 증가하며, 금속 마이그레이션에 의한 인접한 보조 패드(270) 간 전기적 연결 및 패드(244) 간 전기적 쇼트 문제를 최소화할 수 있다.
- [0124] 또한, 절연패턴(282)은 제 1 및 제 2 보조 패드(270a, 270b)과 이격되기 때문에, 제 1 실시예에 따른 전계발광 표시장치(100)에서와 같이 절연패턴(182)에 의한 제 1 및 제 2 보조 패드(270a, 270b)와 회로기관의 접촉 면적 감소 문제가 방지된다.
- [0126] 도 6은 본 발명의 제 3 실시예에 따른 전계발광 표시장치의 개략적인 단면도이다.
- [0127] 도 6에 도시된 바와 같이, 본 발명의 제 3 실시예에 따른 전계발광 표시장치(300)는, 기관(310)과, 발광다이오드(D)와, 패드(344)와, 패드(344)에 연결되는 보조 패드(370)와, 인접한 보조 패드(370) 사이에 위치하며 보조 패드(370)와 이격된 절연패턴(382)을 포함한다.
- [0128] 패드(344)는 데이터 배선(도 3의 DL)에 연결되는 데이터 패드일 수 있다. 그러나, 패드(344)는 게이트 패드일 수도 있으며, 이때, 게이트 패드는 게이트 배선(도 3의 GL)과 동일물질로 동일층에 형성될 수도 있다.
- [0129] 전술한 바와 같이, 기관(310)에는 다수의 화소영역(P)을 포함하는 표시영역(DA)과, 표시영역(DA) 외측에 위치하며 패드부(PAD)를 포함하는 비표시영역(NDA)이 정의된다.
- [0130] 기관(310)의 표시영역(DA)의 화소영역(P)에는 반도체층(320), 게이트 전극(330), 소스 전극(340) 및 드레인 전극(342)을 포함하는 구동 박막트랜지스터(Td)가 형성되고, 기관(310)의 비표시영역(NDA)의 패드부(PAD)에는 제 1 및 제 2 패드(344a, 344b)를 포함하는 패드(344)가 형성된다.
- [0131] 또한, 기관(310)과 패드(344) 사이에는 게이트 절연막(326)과 층간 절연막(336)이 순차 형성된다.
- [0132] 구동 박막트랜지스터(Td)와 제 1 및 제 2 패드(344a, 344b) 상에는, 구동 박막트랜지스터(Td)의 드레인 전극(342)을 노출하는 드레인 콘택홀(352)과 제 1 및 제 2 패드(344a, 344b)를 각각 노출하는 제 1 및 제 2 패드 콘택홀(354, 356)을 포함하는 보호층(350)이 형성된다.
- [0133] 보호층(350) 상에는, 각 화소영역(P)에 대응되며 드레인 콘택홀(352)을 통해 구동 박막트랜지스터(Td)의 드레인 전극(342)에 연결되는 제 1 전극(360)과 제 1 및 제 2 패드 콘택홀(354, 356)을 통해 제 1 및 제 2 패드(344a, 344b)에 각각 연결되는 제 1 및 제 2 보조 패드(370a, 370b)가 형성된다.
- [0134] 제 1 전극(360)은 애노드(anode)일 수 있으며, 일함수 값이 비교적 큰 도전성 물질로 이루어지는 제 1 층(362)과, 제 1 층(362) 하부에 위치하며 높은 반사 특성을 갖는 금속물질로 이루어지는 제 2 층(364)과, 제 2 층(364) 하부에 위치하며 보호층(350)과의 계면 특성이 좋은 도전성 물질로 이루어지는 제 3 층(366)을 포함한다.
- [0135] 예를 들어, 제 1 전극(360)에 있어서, 제 1 층(362)은 인듐-틴-옥사이드(indium-tin-oxide, ITO) 또는 인듐-징크-옥사이드(indium-zinc-oxide, IZO)와 같은 투명 도전성 물질로 이루어지고, 제 2 층(364)은 은이나 은 합금 또는 알루미늄이나 알루미늄 합금과 같은 고 반사 금속물질로 이루어지며, 제 3 층(366)은 ITO, IZO, MoTi(molybdenum-titanium alloy) 중 하나로 이루어질 수 있다. 여기서, 은 합금이나 알루미늄 합금은 팔라듐과 구리 중 적어도 하나를 포함할 수 있으며, 이에 한정되지 않는다.
- [0136] 제 1 및 제 2 보조 패드(370a, 370b) 각각은 제 1 전극(360)과 동일한 구조를 갖는다. 즉, 제 1 및 제 2 보조 패드(370a, 370b) 각각은 ITO, IZO와 같은 투명 도전성 물질로 이루어지는 제 1 층(372), 제 1 층(372)과 보호층(350) 사이에 위치하며 은이나 은 합금 또는 알루미늄이나 알루미늄 합금으로 이루어지는 제 2 층(374), 그리고 제 2 층(374)과 보호층(350) 사이에 위치하며 ITO, IZO, MoTi 중 어느 하나로 이루어지는 제 3 층(376) 구조를 가질 수 있다.

- [0137] 한편, 제 1 전극(360)과 제 1 및 제 2 보조 패드(370a, 370b) 각각의 제 3 층(366, 376)은 생략 가능하며, 제 1 전극(360), 제 1 및 제 2 보조 패드(370a, 370b) 각각은 IT0, IZ0와 같은 투명 도전성 물질로 이루어지는 제 1 층(362, 372)과 제 1 층(362, 372) 각각과 보호층(350) 사이에 위치하며 은이나 은 합금 또는 알루미늄이나 알루미늄 합금으로 이루어지는 제 2 층(364, 374)의 이중층 구조를 가질 수도 있다.
- [0138] 보호층(350) 상에는 제 1 전극(360)의 가장자리를 덮는 बैं크(380)가 형성된다. 즉, बैं크(380)는 화소영역(P)의 경계에 위치하고 화소영역(P)에 대응하는 개구를 가져 화소영역(P)을 둘러싸며 제 1 전극(360)의 중앙을 노출시킨다.
- [0139] 또한, 패드부(PAD)에는 제 1 및 제 2 보조 패드(370a, 370b) 사이에 위치하며 제 1 및 제 2 보조 패드(270a, 270b)의 끝과 그 끝이 일치하고 접촉하는 절연패턴(382)이 형성된다. 즉, 절연패턴(382)의 폭은 제 1 및 제 2 보조 패드(370a, 370b) 사이 거리와 동일하다. 절연패턴(382)은 제 1 및 제 2 보조 패드(370a, 370b)의 측면을 덮으며 제 1 및 제 2 보조 패드(370a, 370b) 사이에 위치함으로써, 제 2 층(374)으로부터의 금속 마이그레이션이 차단되며 금속 마이그레이션에 의한 인접한 보조 패드(370) 간 전기적 연결과 인접한 패드(344) 간 전기적 쇼트 문제가 방지된다.
- [0140] 한편, 제 2 층(374)과 절연패턴(382)의 계면을 통해 금속 마이그레이션이 발생할 수도 있으나, 절연패턴(382)에 의해 제 2 보조 패드(370a, 370b) 사이의 표면 길이는 제 1 및 제 2 보조 패드(370a, 370b) 사이 거리보다 크게 된다. 따라서, 금속 마이그레이션 패스가 증가하므로 금속 마이그레이션에 의한 보조 패드(370) 간 전기적 연결 가능성이 감소한다. 여기서, 제 1 및 제 2 보조 패드(370a, 370b) 사이의 표면 길이는 노출된 절연패턴(382)의 상면 길이와 절연패턴(382)의 측면 길이를 포함한다.
- [0141] 제 1 전극(360) 상에는 발광층(392)이 형성된다. 발광층(392)은 인광화합물 또는 형광 화합물과 같은 유기발광 물질 또는 양자점과 같은 무기발광물질을 포함할 수 있다.
- [0142] 발광층(392)이 형성된 기관(310)의 표시영역(DA) 상부로 제 2 전극(394)이 형성된다. 제 2 전극(394)은 표시영역의 전면에 위치하며 일함수 값이 비교적 작은 도전성 물질로 이루어져 캐소드(cathode)로 이용될 수 있다.
- [0143] 제 1 전극(360), 제 1 전극(360)과 마주하는 제 2 전극(394), 제 1 및 제 2 전극(360, 394) 사이에 위치하는 발광층(392)은 발광다이오드(D)를 이룬다.
- [0144] 전술한 바와 같이, 본 발명의 제 3 실시예에 따른 전계발광 표시장치(300)에서는, 절연패턴(382)이 제 1 및 제 2 보조 패드(370a, 370b)의 측면을 덮으며 제 1 및 제 2 보조 패드(370a, 370b) 사이에 위치함으로써, 제 2 층(374)으로부터의 금속 마이그레이션이 차단되며 금속 마이그레이션에 의한 인접한 보조 패드(370) 간 전기적 연결과 인접한 패드(344) 간 전기적 쇼트가 방지된다.
- [0145] 또한, 절연패턴(382)은 제 1 및 제 2 보조 패드(370a, 370b)과 그 끝이 일치하여 중첩하지 않기 때문에, 제 1 및 제 2 보조 패드(370a, 370b)와 회로기관의 접촉 면적 감소 문제가 방지된다.
- [0147] 도 7은 본 발명의 제 4 실시예에 따른 전계발광 표시장치의 개략적인 단면도이다.
- [0148] 도 7에 도시된 바와 같이, 본 발명의 제 4 실시예에 따른 전계발광 표시장치(400)는, 기관(410)과, 발광다이오드(D)와, 패드(444)와, 패드(444)에 연결되는 보조 패드(470)와, 인접한 보조 패드(470) 사이에 위치하며 보조 패드(470)와 이격된 절연패턴(482)을 포함한다.
- [0149] 패드(444)는 데이터 배선(도 3의 DL)에 연결되는 데이터 패드일 수 있다. 그러나, 패드(444)는 게이트 패드일 수도 있으며, 이때, 게이트 패드는 게이트 배선(도 3의 GL)과 동일물질로 동일층에 형성될 수도 있다.
- [0150] 전술한 바와 같이, 기관(410)에는 다수의 화소영역(P)을 포함하는 표시영역(DA)과, 표시영역(DA) 외측에 위치하며 패드부(PAD)를 포함하는 비표시영역(NDA)이 정의된다.
- [0151] 기관(410)의 표시영역(DA)의 화소영역(P)에는 반도체층(420), 게이트 전극(430), 소스 전극(440) 및 드레인 전극(442)을 포함하는 구동 박막트랜지스터(Td)가 형성되고, 기관(410)의 비표시영역(NDA)의 패드부(PAD)에는 제 1 및 제 2 패드(444a, 444b)를 포함하는 패드(444)가 형성된다.
- [0152] 또한, 기관(410)과 패드(444) 사이에는 게이트 절연막(426)과 층간 절연막(436)이 순차 형성된다.
- [0153] 구동 박막트랜지스터(Td)와 제 1 및 제 2 패드(444a, 444b) 상에는, 구동 박막트랜지스터(Td)의 드레인 전극

(442)을 노출하는 드레인 콘택홀(452)과 제 1 및 제 2 패드(444a, 444b)를 각각 노출하는 제 1 및 제 2 패드 콘택홀(454, 456)을 포함하는 보호층(450)이 형성된다.

- [0154] 보호층(450) 상에는, 각 화소영역(P)에 대응되며 드레인 콘택홀(452)을 통해 구동 박막트랜지스터(Td)의 드레인 전극(442)에 연결되는 제 1 전극(460)과 제 1 및 제 2 패드 콘택홀(454, 456)을 통해 제 1 및 제 2 패드(444a, 444b)에 각각 연결되는 제 1 및 제 2 보조 패드(470a, 470b)가 형성된다.
- [0155] 제 1 전극(460)은 애노드(anode)일 수 있으며, 일함수 값이 비교적 큰 도전성 물질로 이루어지는 제 1 층(462)과, 제 1 층(462) 하부에 위치하며 높은 반사 특성을 갖는 금속물질로 이루어지는 제 2 층(464)과, 제 2 층(464) 하부에 위치하며 보호층(450)과의 계면 특성이 좋은 도전성 물질로 이루어지는 제 3 층(466)을 포함한다.
- [0156] 예를 들어, 제 1 전극(460)에 있어서, 제 1 층(462)은 인듐-틴-옥사이드(indium-tin-oxide, ITO) 또는 인듐-징크-옥사이드(indium-zinc-oxide, IZO)와 같은 투명 도전성 물질로 이루어지고, 제 2 층(464)은 은이나 은 합금 또는 알루미늄이나 알루미늄 합금과 같은 고 반사 금속물질로 이루어지며, 제 3 층(466)은 ITO, IZO, MoTi(molybdenum-titanium alloy) 중 하나로 이루어질 수 있다. 여기서, 은 합금이나 알루미늄 합금은 팔라듐과 구리 중 적어도 하나를 포함할 수 있으며, 이에 한정되지 않는다.
- [0157] 제 1 및 제 2 보조 패드(470a, 470b) 각각은 제 1 전극(460)과 동일한 구조를 갖는다. 즉, 제 1 및 제 2 보조 패드(470a, 470b) 각각은 ITO, IZO와 같은 투명 도전성 물질로 이루어지는 제 1 층(472), 제 1 층(472)과 보호층(450) 사이에 위치하며 은이나 은 합금 또는 알루미늄이나 알루미늄 합금으로 이루어지는 제 2 층(474), 그리고 제 2 층(474)과 보호층(450) 사이에 위치하며 ITO, IZO, MoTi 중 어느 하나로 이루어지는 제 3 층(476) 구조를 가질 수 있다.
- [0158] 한편, 제 1 전극(460)과 제 1 및 제 2 보조 패드(470a, 470b) 각각의 제 3 층(466, 476)은 생략 가능하며, 제 1 전극(460), 제 1 및 제 2 보조 패드(470a, 470b) 각각은 ITO, IZO와 같은 투명 도전성 물질로 이루어지는 제 1 층(462, 472)과 제 1 층(462, 472) 각각과 보호층(450) 사이에 위치하며 은이나 은 합금 또는 알루미늄이나 알루미늄 합금으로 이루어지는 제 2 층(464, 474)의 이중층 구조를 가질 수도 있다.
- [0159] 보호층(450) 상에는 제 1 전극(460)의 가장자리를 덮는 बैं크(480)가 형성된다. 즉, बैं크(480)는 화소영역(P)의 경계에 위치하고 화소영역(P)에 대응하는 개구를 가져 화소영역(P)을 둘러싸며 제 1 전극(460)의 중앙을 노출시킨다.
- [0160] 또한, 패드부(PAD)에는 제 1 및 제 2 보조 패드(470a, 470b) 사이에 위치하며 제 1 및 제 2 보조 패드(470a, 470b)와 일정 간격 이격되고 बैं크(480)보다 작은 높이(또는 두께)를 갖는 절연패턴(482)이 형성된다.
- [0161] 즉, 절연패턴(482)의 폭은 제 1 및 제 2 보조 패드(470a, 470b) 사이 거리보다 작고, बैं크(480)는 제 1 높이(H1)를 가지며 절연패턴(482)은 제 1 높이(H1)보다 작은 제 2 높이(H2)를 갖는다. 절연패턴(482)의 제 2 높이(H2)는 보조 패드(470)의 높이와 같거나 이보다 클 수 있다.
- [0162] 예를 들어, 제 1 실시예의 전계발광 표시장치(100)에서와 같이 절연패턴(182)이 बैं크(180)와 동일한 높이를 가져 보조 패드(170)와 절연패턴(182)의 단차가 증가하는 경우, 회로기판과 보조 패드(170)의 연결이 어려워지고 이방성 도전입자를 이용한 설계 변경 등이 요구된다.
- [0163] 그러나, 제 4 실시예의 전계발광 표시장치(400)에서는, 절연패턴(482)이 बैं크(480)의 제 1 높이(H1)보다 작은 제 2 높이(H2)를 가져 보조 패드(470)와 절연패턴(482)의 단차가 감소하기 때문에, 회로기판과 보조 패드(470)의 연결이 용이해진다.
- [0164] 도 7에서, 단일층 구조의 बैं크(480)가 도시되고 있다. 이와 달리, बैं크(480)는 친수성의 제 1 बैं크와 소수성의 제 2 बैं크가 순차 적층된 이중 बैं크일 수 있다. 이 경우, 절연패턴(482)은 제 1 및 제 2 बैं크 중 어느 하나로 이루어지며 बैं크(480)보다 작은 높이를 가질 수 있다.
- [0165] 또한, 절연패턴(482)이 제 1 및 제 2 보조 패드(470a, 470b)와 이격된 것으로 보여지고 있으나, 절연패턴(482)은 제 1 및 제 2 보조 패드(470a, 470b)의 측면을 덮도록 그 끝이 제 1 및 제 2 보조 패드(470a, 470b)의 끝과 일치하고 접촉할 수도 있다.
- [0166] 제 1 전극(460) 상에는 발광층(492)이 형성된다. 발광층(492)은 인광화합물 또는 형광 화합물과 같은 유기발광 물질 또는 양자점과 같은 무기발광물질을 포함할 수 있다.
- [0167] 발광층(492)이 형성된 기판(410)의 표시영역(DA) 상부로 제 2 전극(494)이 형성된다. 제 2 전극(494)은 표시영역

역의 전면에 위치하며 일함수 값이 비교적 작은 도전성 물질로 이루어져 캐소드(cathode)로 이용될 수 있다.

- [0168] 제 1 전극(460), 제 1 전극(460)과 마주하는 제 2 전극(494), 제 1 및 제 2 전극(460, 494) 사이에 위치하는 발광층(492)은 발광다이오드(D)를 이룬다.
- [0169] 본 발명의 제 4 실시예에 따른 전계발광 표시장치(400)에서는, 절연패턴(482)이 बैं크(480)의 제 1 높이(H1)보다 작은 제 2 높이(H2)를 가져 보조 패드(470)와 절연패턴(482) 간의 단차가 감소하기 때문에, 회로기관과 보조 패드(470)의 연결이 용이해진다.
- [0170] 또한, 절연패턴(482)은 제 1 및 제 2 보조 패드(470a, 470b) 사이에 위치함으로써 제 1 및 제 2 보조 패드(470a, 470b) 사이의 표면 길이는 제 1 및 제 2 보조 패드(470a, 470b) 사이 거리보다 크게 된다. 따라서, 금속 마이그레이션의 패스가 증가하며, 금속 마이그레이션에 의한 인접한 보조 패드(470) 간 전기적 연결 및 패드(444) 간 전기적 쇼트 문제를 최소화할 수 있다. 여기서, 제 1 및 제 2 보조 패드(470a, 470b) 사이의 표면 길이는 노출된 절연패턴(482)의 상면 길이와, 절연패턴(482)의 측면 길이, 제 1 보조 패드(470a)와 절연패턴(482) 사이의 보호층(450)의 상면 길이, 그리고 제 2 보조 패드(470b)와 절연패턴(482) 사이의 보호층(450)의 상면 길이를 포함한다.
- [0171] 또한, 절연패턴(482)은 제 1 및 제 2 보조 패드(470a, 470b)과 이격되거나 그 끝이 일치하여 중첩하지 않기 때문에, 제 1 및 제 2 보조 패드(470a, 470b)와 회로기관의 접촉 면적 감소 문제가 방지된다.
- [0173] 도 8은 본 발명의 제 5 실시예에 따른 전계발광 표시장치의 개략적인 단면도이다.
- [0174] 도 8에 도시된 바와 같이, 발명의 제 5 실시예에 따른 전계발광 표시장치(500)는, 기관(510)과, 발광다이오드(D)와, 패드(544)와, 패드(544)에 연결되는 보조 패드(570)와, 인접한 보조 패드(570) 사이에 위치하며 홈(558)을 포함한다.
- [0175] 패드(544)는 데이터 배선(도 3의 DL)에 연결되는 데이터 패드일 수 있다. 그러나, 패드(544)는 게이트 패드일 수도 있으며, 이때, 게이트 패드는 게이트 배선(도 3의 GL)과 동일물질로 동일층에 형성될 수도 있다.
- [0176] 전술한 바와 같이, 기관(510)에는 다수의 화소영역(P)을 포함하는 표시영역(DA)과, 표시영역(DA) 외측에 위치하며 패드부(PAD)를 포함하는 비표시영역(NDA)이 정의된다.
- [0177] 기관(510)의 표시영역(DA)의 화소영역(P)에는 반도체층(520), 게이트 전극(530), 소스 전극(540) 및 드레인 전극(542)을 포함하는 구동 박막트랜지스터(Td)가 형성되고, 기관(510)의 비표시영역(NDA)의 패드부(PAD)에는 제 1 및 제 2 패드(544a, 544b)를 포함하는 패드(544)가 형성된다.
- [0178] 또한, 기관(510)과 패드(544) 사이에는 게이트 절연막(526)과 층간 절연막(536)이 순차 형성된다.
- [0179] 구동 박막트랜지스터(Td)와 제 1 및 제 2 패드(544a, 544b) 상에는, 구동 박막트랜지스터(Td)의 드레인 전극(542)을 노출하는 드레인 콘택홀(552)과 제 1 및 제 2 패드(544a, 544b)를 각각 노출하는 제 1 및 제 2 패드 콘택홀(554, 556)을 포함하는 보호층(550)이 형성된다.
- [0180] 또한, 보호층(550)은 패드부(PAD)에 대응하여 홈(558)을 갖는다. 예를 들어, 홈(558)의 깊이는 보호층(550)의 두께보다 작을 수 있다.
- [0181] 보호층(550) 상에는, 각 화소영역(P)에 대응되며 드레인 콘택홀(552)을 통해 구동 박막트랜지스터(Td)의 드레인 전극(542)에 연결되는 제 1 전극(560)과 제 1 및 제 2 패드 콘택홀(554, 556)을 통해 제 1 및 제 2 패드(544a, 544b)에 각각 연결되는 제 1 및 제 2 보조 패드(570a, 570b)가 형성된다.
- [0182] 제 1 전극(560)은 애노드(anode)일 수 있으며, 일함수 값이 비교적 큰 도전성 물질로 이루어지는 제 1 층(562)과, 제 1 층(562) 하부에 위치하며 높은 반사 특성을 갖는 금속물질로 이루어지는 제 2 층(564)과, 제 2 층(564) 하부에 위치하며 보호층(550)과의 계면 특성이 좋은 도전성 물질로 이루어지는 제 3 층(566)을 포함한다.
- [0183] 예를 들어, 제 1 전극(560)에 있어서, 제 1 층(562)은 인듐-틴-옥사이드(indium-tin-oxide, ITO) 또는 인듐-징크-옥사이드(indium-zinc-oxide, IZO)와 같은 투명 도전성 물질로 이루어지고, 제 2 층(564)은 은이나 은 합금 또는 알루미늄이나 알루미늄 합금과 같은 고 반사 금속물질로 이루어지며, 제 3 층(566)은 ITO, IZO, MoTi(molybdenum-titanium alloy) 중 하나로 이루어질 수 있다. 여기서, 은 합금이나 알루미늄 합금은 팔라듐과 구리 중 적어도 하나를 포함할 수 있으며, 이에 한정되지 않는다.

- [0184] 제 1 및 제 2 보조 패드(570a, 570b) 각각은 제 1 전극(560)과 동일한 구조를 갖는다. 즉, 제 1 및 제 2 보조 패드(570a, 570b) 각각은 ITO, IZO와 같은 투명 도전성 물질로 이루어지는 제 1 층(572), 제 1 층(572)과 보호층(550) 사이에 위치하며 은이나 은 합금 또는 알루미늄이나 알루미늄 합금으로 이루어지는 제 2 층(574), 그리고 제 2 층(574)과 보호층(550) 사이에 위치하며 ITO, IZO, MoTi 중 어느 하나로 이루어지는 제 3 층(576) 구조를 가질 수 있다.
- [0185] 한편, 제 1 전극(560)과 제 1 및 제 2 보조 패드(570a, 570b) 각각의 제 3 층(566, 576)은 생략 가능하며, 제 1 전극(560), 제 1 및 제 2 보조 패드(570a, 570b) 각각은 ITO, IZO와 같은 투명 도전성 물질로 이루어지는 제 1 층(562, 572)과 제 1 층(562, 572) 각각과 보호층(550) 사이에 위치하며 은이나 은 합금 또는 알루미늄이나 알루미늄 합금으로 이루어지는 제 2 층(564, 574)의 이중층 구조를 가질 수도 있다.
- [0186] 제 1 및 제 2 보조 패드(570a, 570b)는 홈(558)의 양 측에 위치한다. 즉, 홈(558)은 제 1 및 제 2 보조 패드(570a, 570b) 사이에 위치한다.
- [0187] 이때, 홈(558)의 폭은 제 1 및 제 2 보조 패드(570a, 570b) 사이 거리와 같거나 이보다 작을 수 있다. 제 1 및 제 2 보조 패드(570a, 570b) 사이에 홈(558)이 위치함으로써 제 1 및 제 2 보조 패드(570a, 570b) 사이의 표면 길이는 제 1 및 제 2 보조 패드(570a, 570b) 사이 거리보다 크게 된다.
- [0188] 따라서, 금속 마이그레이션의 패스가 증가하며, 금속 마이그레이션에 의한 인접한 보조 패드(570) 간 전기적 연결을 최소화할 수 있다.
- [0189] 보호층(550) 상에는 제 1 전극(560)의 가장자리를 덮는 बैं크(580)가 형성된다. 즉, बैं크(580)는 화소영역(P)의 경계에 위치하고 화소영역(P)에 대응하는 개구를 가져 화소영역(P)을 둘러싸며 제 1 전극(560)의 중앙을 노출시킨다.
- [0190] 제 1 전극(560) 상에는 발광층(592)이 형성된다. 발광층(592)은 인광화합물 또는 형광 화합물과 같은 유기발광 물질 또는 양자점과 같은 무기발광물질을 포함할 수 있다.
- [0191] 발광층(592)이 형성된 기관(510)의 표시영역(DA) 상부로 제 2 전극(594)이 형성된다. 제 2 전극(594)은 표시영역의 전면에 위치하며 일함수 값이 비교적 작은 도전성 물질로 이루어져 캐소드(cathode)로 이용될 수 있다.
- [0192] 제 1 전극(560), 제 1 전극(560)과 마주하는 제 2 전극(594), 제 1 및 제 2 전극(560, 594) 사이에 위치하는 발광층(592)은 발광다이오드(D)를 이룬다.
- [0193] 본 발명의 제 5 실시예에 따른 전계발광 표시장치(500)에서는, 인접한 보조 패드(570) 사이에 홈(558)이 형성되므로, 제 1 및 제 2 보조 패드(570a, 570b) 사이의 표면 길이는 제 1 및 제 2 보조 패드(570a, 570b) 사이 거리보다 크게 된다. 따라서, 금속 마이그레이션의 패스가 증가하며, 금속 마이그레이션에 의한 인접한 보조 패드(570) 간 전기적 연결 및 패드(444) 간 전기적 쇼트 문제를 최소화할 수 있다. 여기서, 제 1 및 제 2 보조 패드(570a, 570b) 사이의 표면 길이는 홈(558)에 대응하는 보호층(550)의 측면 길이와 상면 길이를 포함한다.
- [0194] 또한, 절연패턴(도 4의 182)에 의한 보조 패드(570)와 회로기관의 접촉 면적 감소 문제 및 절연패턴(182)의 단차로 인한 회로기관 부착 공정의 어려움이 방지된다.
- [0196] 도 9는 본 발명의 제 6 실시예에 따른 전계발광 표시장치의 개략적인 단면도이다.
- [0197] 도 9에 도시된 바와 같이, 본 발명의 제 6 실시예에 따른 전계발광 표시장치(600)는, 기관(610)과, 발광다이오드(D)와, 패드(644)와, 패드(644)에 연결되는 보조 패드(670)와, 인접한 보조 패드(670) 사이에 위치하는 홈(658)과 홈(658)에 대응하는 절연패턴(682)을 포함한다.
- [0198] 패드(644)는 데이터 배선(도 3의 DL)에 연결되는 데이터 패드일 수 있다. 그러나, 패드(644)는 게이트 패드일 수도 있으며, 이때, 게이트 패드는 게이트 배선(도 3의 GL)과 동일물질로 동일층에 형성될 수도 있다.
- [0199] 전술한 바와 같이, 기관(610)에는 다수의 화소영역(P)을 포함하는 표시영역(DA)과, 표시영역(DA) 외측에 위치하며 패드부(PAD)를 포함하는 비표시영역(NDA)이 정의된다.
- [0200] 기관(610)의 표시영역(DA)의 화소영역(P)에는 반도체층(620), 게이트 전극(630), 소스 전극(640) 및 드레인 전극(642)을 포함하는 구동 박막트랜지스터(Td)가 형성되고, 기관(610)의 비표시영역(NDA)의 패드부(PAD)에는 제 1 및 제 2 패드(644a, 644b)를 포함하는 패드(644)가 형성된다.

- [0201] 또한, 기판(610)과 패드(644) 사이에는 게이트 절연막(626)과 층간 절연막(636)이 순차 형성된다.
- [0202] 구동 박막트랜지스터(Td)와 제 1 및 제 2 패드(644a, 644b) 상에는, 구동 박막트랜지스터(Td)의 드레인 전극(642)을 노출하는 드레인 콘택홀(652)과 제 1 및 제 2 패드(644a, 644b)를 각각 노출하는 제 1 및 제 2 패드 콘택홀(654, 656)을 포함하는 보호층(650)이 형성된다.
- [0203] 또한, 보호층(650)은 패드부(PAD)에 대응하여 홈(658)을 갖는다. 예를 들어, 홈(658)의 깊이는 보호층(650)의 두께보다 작을 수 있다.
- [0204] 보호층(650) 상에는, 각 화소영역(P)에 대응되며 드레인 콘택홀(652)을 통해 구동 박막트랜지스터(Td)의 드레인 전극(642)에 연결되는 제 1 전극(660)과 제 1 및 제 2 패드 콘택홀(654, 656)을 통해 제 1 및 제 2 패드(644a, 644b)에 각각 연결되는 제 1 및 제 2 보조 패드(670a, 670b)가 형성된다.
- [0205] 제 1 전극(660)은 애노드(anode)일 수 있으며, 일함수 값이 비교적 큰 도전성 물질로 이루어지는 제 1 층(662)과, 제 1 층(662) 하부에 위치하며 높은 반사 특성을 갖는 금속물질로 이루어지는 제 2 층(664)과, 제 2 층(664) 하부에 위치하며 보호층(650)과의 계면 특성이 좋은 도전성 물질로 이루어지는 제 3 층(666)을 포함한다.
- [0206] 예를 들어, 제 1 전극(660)에 있어서, 제 1 층(662)은 인듐-틴-옥사이드(indium-tin-oxide, ITO) 또는 인듐-징크-옥사이드(indium-zinc-oxide, IZO)와 같은 투명 도전성 물질로 이루어지고, 제 2 층(664)은 은이나 은 합금 또는 알루미늄이나 알루미늄 합금과 같은 고 반사 금속물질로 이루어지며, 제 3 층(666)은 ITO, IZO, MoTi(molybdenum-titanium alloy) 중 하나로 이루어질 수 있다. 여기서, 은 합금이나 알루미늄 합금은 팔라듐과 구리 중 적어도 하나를 포함할 수 있으며, 이에 한정되지 않는다.
- [0207] 제 1 및 제 2 보조 패드(670a, 670b) 각각은 제 1 전극(660)과 동일한 구조를 갖는다. 즉, 제 1 및 제 2 보조 패드(670a, 670b) 각각은 ITO, IZO와 같은 투명 도전성 물질로 이루어지는 제 1 층(672), 제 1 층(672)과 보호층(650) 사이에 위치하며 은이나 은 합금 또는 알루미늄이나 알루미늄 합금으로 이루어지는 제 2 층(674), 그리고 제 2 층(674)과 보호층(650) 사이에 위치하며 ITO, IZO, MoTi 중 어느 하나로 이루어지는 제 3 층(676) 구조를 가질 수 있다.
- [0208] 한편, 제 1 전극(660), 제 1 및 제 2 보조 패드(670a, 670b) 각각의 제 3 층(666, 676)은 생략 가능하며, 제 1 전극(660), 제 1 및 제 2 보조 패드(670a, 670b) 각각은 ITO, IZO와 같은 투명 도전성 물질로 이루어지는 제 1 층(662, 672)과 제 1 층(662, 672) 각각과 보호층(650) 사이에 위치하며 은이나 은 합금 또는 알루미늄이나 알루미늄 합금으로 이루어지는 제 2 층(664, 674)의 이중층 구조를 가질 수도 있다.
- [0209] 제 1 및 제 2 보조 패드(670a, 670b)는 홈(658)의 양 측에 위치한다. 즉, 홈(658)은 제 1 및 제 2 보조 패드(670a, 670b) 사이에 위치하며, 홈(658)의 폭은 제 1 및 제 2 보조 패드(670a, 670b) 사이 거리와 같다.
- [0210] 보호층(650) 상에는 제 1 전극(660)의 가장자리를 덮는 बैं크(680)가 형성된다. 즉, बैं크(680)는 화소영역(P)의 경계에 위치하고 화소영역(P)에 대응하는 개구를 가져 화소영역(P)을 둘러싸며 제 1 전극(660)의 중앙을 노출시킨다.
- [0211] 또한, 패드부(PAD)에는 제 1 및 제 2 보조 패드(670a, 670b) 사이에 위치하며 제 1 및 제 2 보조 패드(670a, 670b)의 끝과 일치하는 절연패턴(682)이 형성된다. 즉, 절연패턴(682)의 폭은 제 1 및 제 2 보조 패드(670a, 670b) 사이 거리와 동일하다. 절연패턴(682)은 제 1 및 제 2 보조 패드(670a, 670b)의 측면을 덮으며 제 1 및 제 2 보조 패드(670a, 670b) 사이에 위치함으로써, 제 2 층(674)으로부터의 금속 마이그레이션이 차단되며 금속 마이그레이션에 의한 인접한 보조 패드(670) 간 전기적 연결과 인접한 패드(644) 간 전기적 쇼트가 방지된다.
- [0212] 또한, 절연패턴(682)이 बैं크(680)와 동일한 두께를 갖더라도, 홈(658)에 의해 절연패턴(682)의 높이가 감소한다. 따라서, 보조 패드(670)와 절연패턴(682)의 단차가 감소하기 때문에, 회로기판과 보조 패드(670)의 연결이 용이해진다.
- [0213] 한편, 절연패턴(682)은 제 1 및 제 2 보조 패드(670a, 670b)와 일정 간격 이격하며 형성됨으로써, 제 1 및 제 2 보조 패드(670a, 670b) 사이의 표면 길이는 제 1 및 제 2 보조 패드(670a, 670b) 사이 거리보다 크게 되도록 하여, 금속 마이그레이션 패스를 더욱 증가시킬 수도 있다. 여기서, 제 1 및 제 2 보조 패드(670a, 670b) 사이의 표면 길이는 노출된 절연패턴(682)의 상면 길이와, 절연패턴(682)의 측면 길이, 그리고 홈(658)에 대응하는 보호층(650)의 측면 길이와 상면 길이를 포함한다.
- [0214] 제 1 전극(660) 상에는 발광층(692)이 형성된다. 발광층(692)은 인광화합물 또는 형광 화합물과 같은 유기발광

물질 또는 양자점과 같은 무기발광물질을 포함할 수 있다.

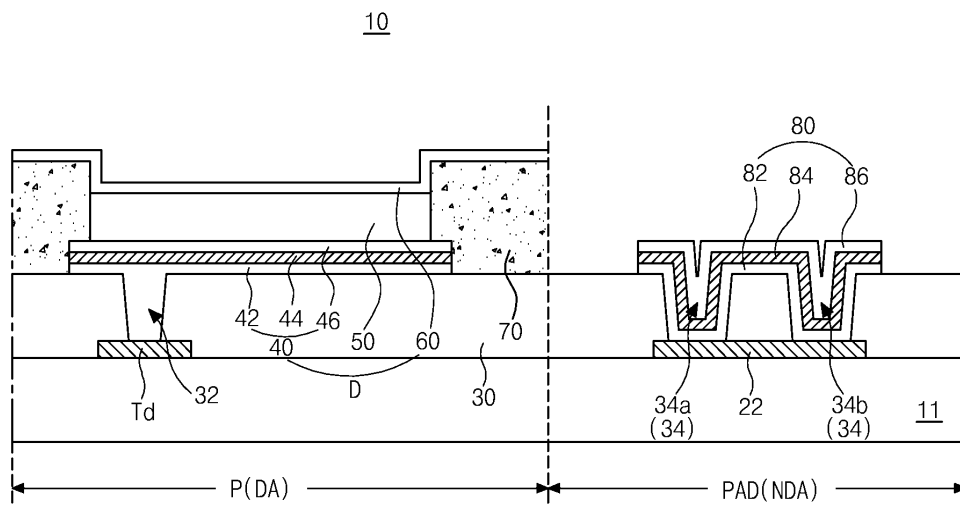
- [0215] 발광층(692)이 형성된 기판(610)의 표시영역(DA) 상부로 제 2 전극(694)이 형성된다. 제 2 전극(694)은 표시영역의 전면에 위치하며 일함수 값이 비교적 작은 도전성 물질로 이루어져 캐소드(cathode)로 이용될 수 있다.
- [0216] 제 1 전극(660), 제 1 전극(660)과 마주하는 제 2 전극(694), 제 1 및 제 2 전극(660, 694) 사이에 위치하는 발광층(692)은 발광다이오드(D)를 이룬다.
- [0217] 본 발명의 제 6 실시예에 따른 전계발광 표시장치(600)에서는, 홈(658)에 대응하여 절연패턴(682)이 형성되기 때문에, 금속 마이그레이션을 차단하거나 금속 마이그레이션 패스를 증가시키면서 절연패턴(682)에 의한 단차를 줄일 수 있다.
- [0218] 따라서, 보조 패드(670)와 회로기판의 접촉 면적 감소 문제 및 회로기판 부착 공정의 어려움 없이 인접한 패드(644) 간 전기적 쇼트 문제를 방지할 수 있다.
- [0220] 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 숙련된 기술자는 하기의 특허청구범위에 기재된 본 발명의 기술적 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

부호의 설명

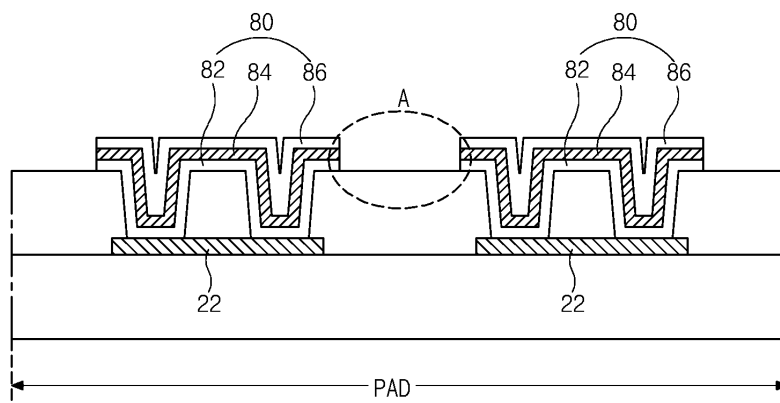
- [0222] 100, 200, 300, 400, 500, 600: 전계발광 표시장치
- 110, 210, 310, 410, 510, 610: 기판
- 144, 244, 344, 444, 544, 644: 패드
- 150, 250, 350, 450, 550, 650: 보호층
- 160, 260, 360, 460, 560, 660: 제 1 전극
- 170, 270, 370, 470, 570, 670: 보조 패드
- 180, 280, 380, 480, 580, 680: 뱅크
- 182, 282, 382, 482, 682: 절연패턴
- 558, 658: 홈 D: 발광다이오드

도면

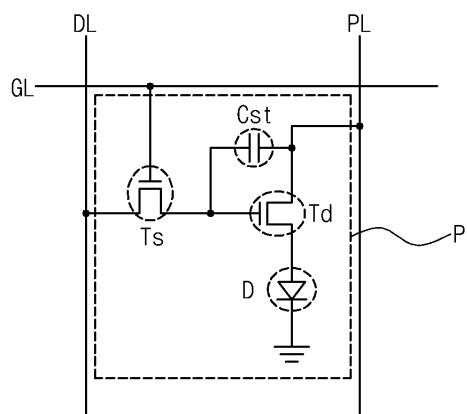
도면1



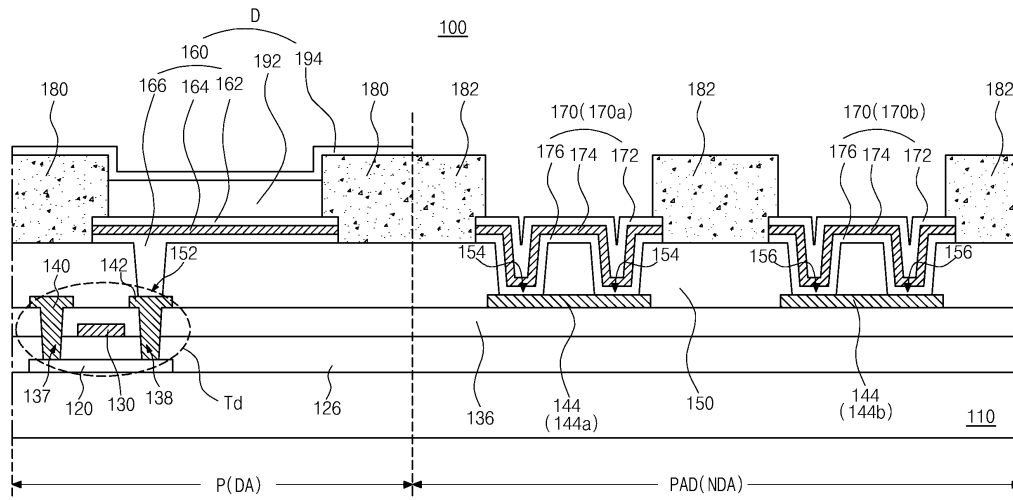
도면2



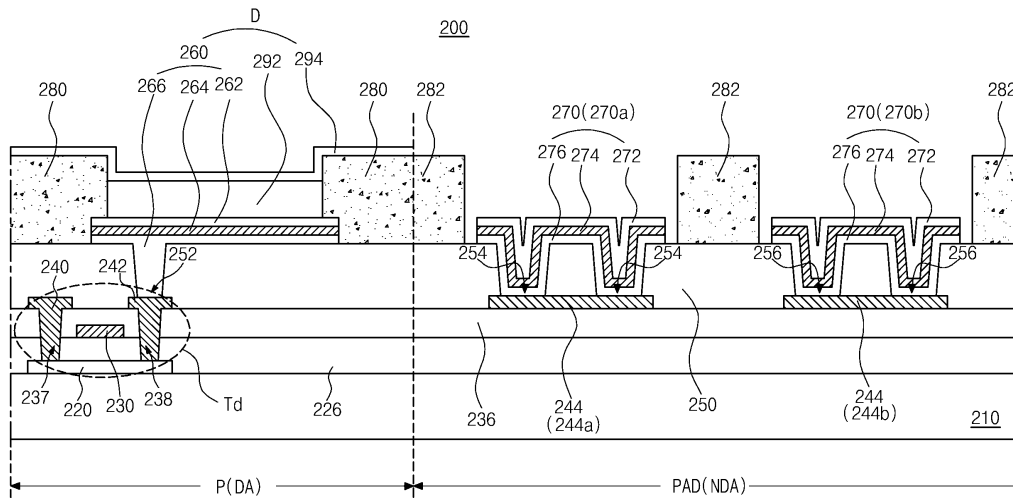
도면3



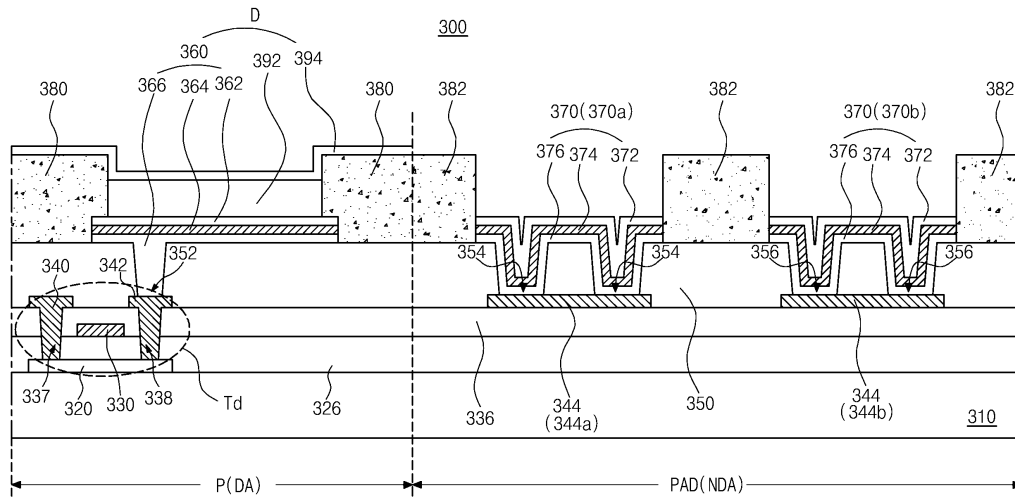
도면4



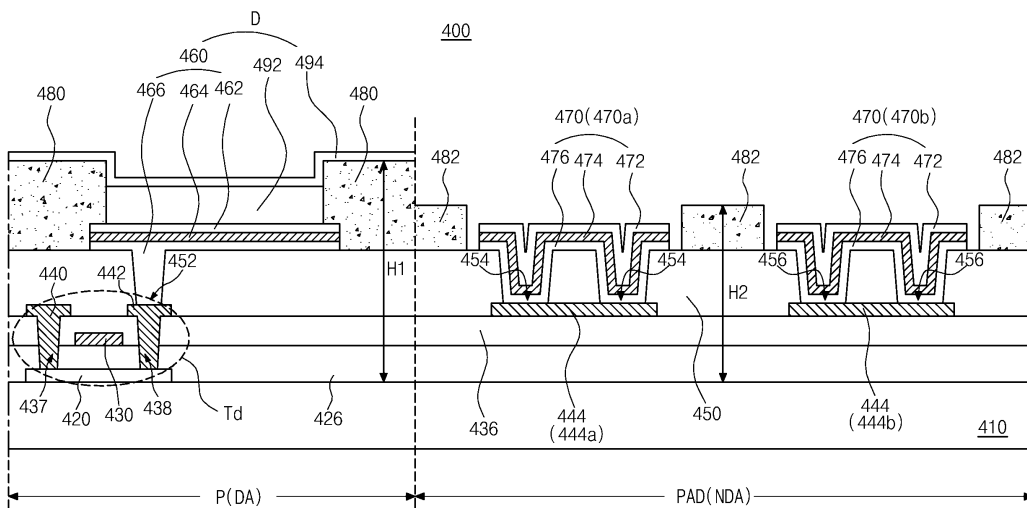
도면5



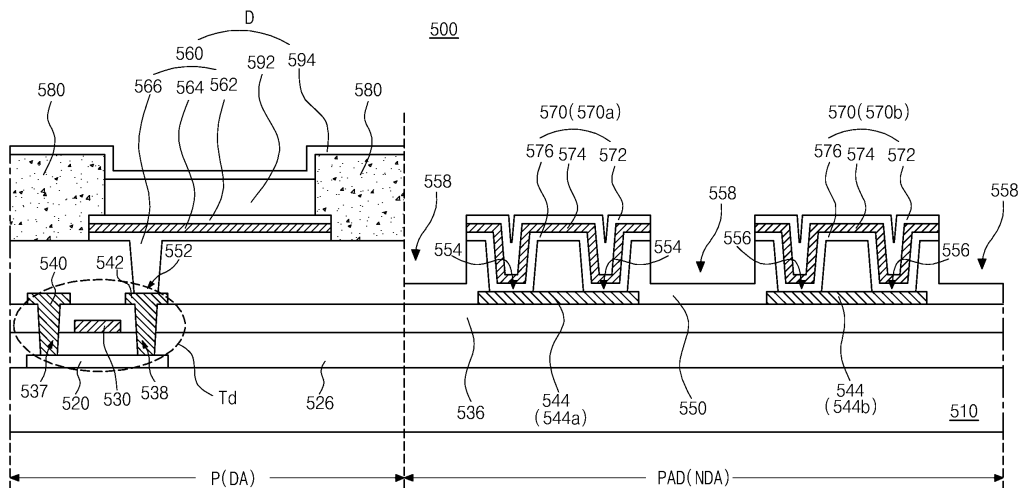
도면6



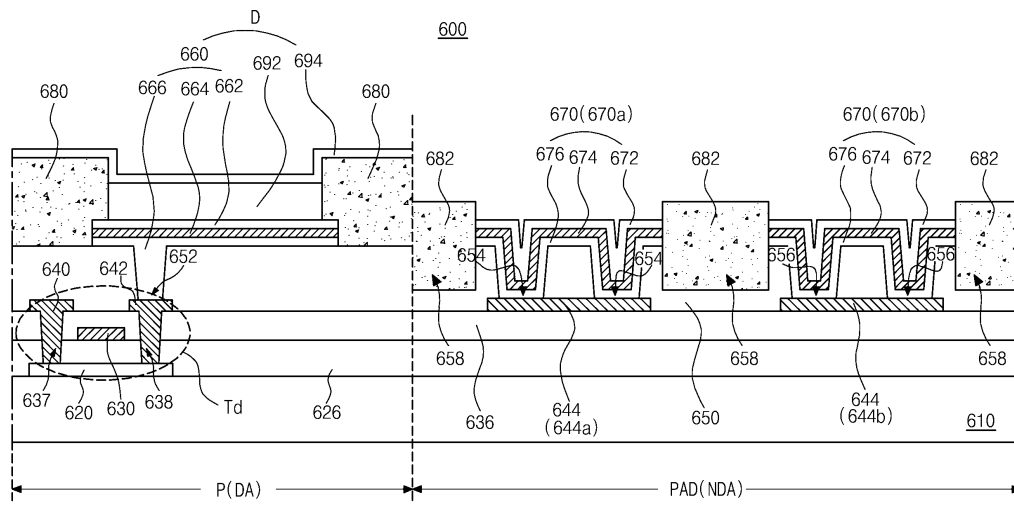
도면7



도면8



도면9



专利名称(译)	电致发光显示器		
公开(公告)号	KR1020190078955A	公开(公告)日	2019-07-05
申请号	KR1020170180779	申请日	2017-12-27
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	최대정 고현일		
发明人	최대정 고현일		
IPC分类号	H01L51/52 H01L27/32		
CPC分类号	H01L51/5237 H01L27/3246 H01L27/3258 H01L27/3262 H01L51/5203 H01L27/1244 H01L27/3276 H01L51/5218 H01L2251/5315 H01L2251/5392		
外部链接	Espacenet		

摘要(译)

本发明提供一种电致发光显示装置。该装置包括：基板，其上限定了显示区域和焊盘部分；以及位于显示区域中的薄膜晶体管；位于垫部分中的第一和第二垫；绝缘层覆盖薄膜晶体管以及第一和第二焊盘，并且具有分别暴露第一和第二焊盘的第一和第二接触孔；发光二极管，其设置在显示区域的绝缘层的上部以连接至薄膜晶体管，并且包括第一电极和第二电极以及位于第一电极和第二电极之间的发光层；第一辅助焊盘和第二辅助焊盘设置在焊盘部分的绝缘层的上部，以分别通过第一焊盘接触孔和第二焊盘接触孔连接到第一焊盘和第二焊盘。第一电极以及第一辅助焊盘和第二辅助焊盘中的每一个包括由金属材料制成的第一层和由透明导电材料制成的第二层。第一和第二辅助垫之间的表面长度大于第一和第二辅助垫之间的距离。结果，可以防止由于金属在焊盘部分中的迁移而引起的电短路。

