



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0063233
(43) 공개일자 2019년06월07일

(51) 국제특허분류(Int. Cl.)
G09G 3/3233 (2016.01) G09G 3/20 (2006.01)
H01L 27/32 (2006.01)
(52) CPC특허분류
G09G 3/3233 (2013.01)
G09G 3/2003 (2013.01)
(21) 출원번호 10-2017-0162167
(22) 출원일자 2017년11월29일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
박종신
경기도 파주시 월롱면 엘지로 245
공인영
경기도 파주시 월롱면 엘지로 245
이동윤
경기도 파주시 월롱면 엘지로 245
(74) 대리인
박영복

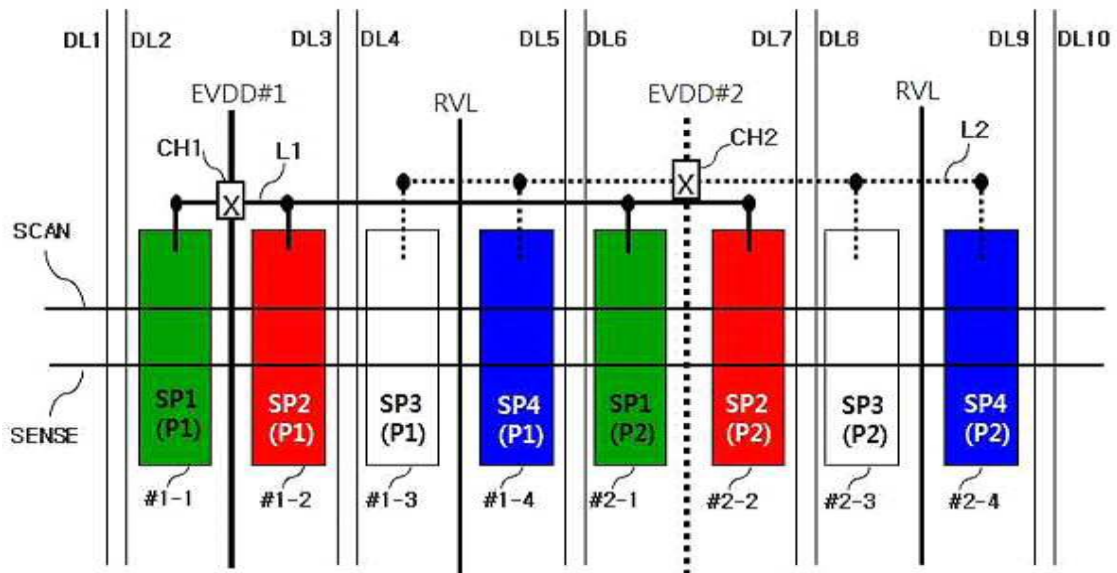
전체 청구항 수 : 총 6 항

(54) 발명의 명칭 유기 발광 표시 장치

(57) 요약

본 발명은 색상별 서브 픽셀에 인가되는 전압을 최적화하여 표시 패널의 발광을 감소시킬 수 있는 유기 발광 표시장치에 관한 것으로서, 다수의 데이터 라인과 다수의 게이트 라인이 배치되고 다수의 서브 픽셀이 배치된 표시 패널; 상기 다수의 데이터 라인을 구동하는 데이터 드라이버; 상기 다수의 게이트 라인을 구동하는 게이트 드라이버; 및 상기 데이터 드라이버 및 상기 게이트 드라이버를 제어하는 타이밍 제어부를 포함하고, 상기 표시 패널은, 백색(W), 적색(R), 청색(B) 및 녹색(G)으로 구성되는 4개의 서브 픽셀들이 하나의 픽셀을 이루며, 하나의 픽셀 중 적어도 하나의 서브 픽셀에 제1 전원을 인가하는 제1 고전위 전압 라인; 및 상기 제1 고전위 전압과 서로 다른 레이어(layer)를 통해 나머지 서브 픽셀에 제2 전원을 인가하는 제2 고전위 전압 라인을 포함하여 이루어진다.

대표도 - 도3



(52) CPC특허분류

H01L 27/3211 (2013.01)

G09G 2300/0452 (2013.01)

G09G 2330/021 (2013.01)

G09G 2330/045 (2013.01)

명세서

청구범위

청구항 1

다수의 데이터 라인과 다수의 게이트 라인이 배치되고 다수의 서브 픽셀이 배치된 표시 패널;

상기 다수의 데이터 라인을 구동하는 데이터 드라이버;

상기 다수의 게이트 라인을 구동하는 게이트 드라이버; 및

상기 데이터 드라이버 및 상기 게이트 드라이버를 제어하는 타이밍 제어부를 포함하고,

상기 표시 패널은, 백색(W), 적색(R), 청색(B) 및 녹색(G)으로 구성되는 4개의 서브 픽셀들이 하나의 픽셀을 이루며,

하나의 픽셀 중 적어도 하나의 서브 픽셀에 제1 전원을 인가하는 제1 고전위 전압 라인; 및

상기 제1 고전위 전압과 서로 다른 레이어(layer)를 통해 나머지 서브 픽셀에 제2 전원을 인가하는 제2 고전위 전압 라인을 포함하여 이루어지는 유기 발광 표시장치.

청구항 2

제1항에 있어서,

상기 제1 고전위 전압 라인에는 인접하는 두 픽셀의 동일 색상의 서브 픽셀들이 연결되고, 제2 고전위 전압 라인에는 인접하는 두 픽셀의 나머지 동일 색상의 서브 픽셀들이 연결되는 것을 특징으로 하는 유기 발광 표시장치.

청구항 3

제2항에 있어서,

상기 제1 고전위 전압 라인에 연결되는 두 개의 서브 픽셀은 $4n-3$ 번째 데이터 라인(이하 "n"은 자연수)에 연결된 제1 서브 픽셀(SP1)과 $4n-2$ 번째 데이터 라인에 연결된 제2 서브 픽셀(SP2)이고,

상기 제2 고전위 전압 라인에 연결되는 두 개의 서브 픽셀은 $4n-1$ 번째 데이터 라인에 연결된 제3 서브 픽셀(SP3)과 $4n$ 번째 데이터 라인에 연결된 제4 서브 픽셀(SP4)인 것을 특징으로 하는 유기 발광 표시장치.

청구항 4

제2항에 있어서,

상기 제1 고전위 전압 라인은 가로 방향 $2m-1$ 번째 픽셀(이하 "m"은 자연수)의 두 개의 서브 픽셀들과 동일한 색상의 가로 방향 $2m$ 번째 픽셀의 두 개의 서브 픽셀에 제1 전원을 인가하고,

상기 제2 고전위 전압 라인은 가로 방향 $2m-1$ 번째 픽셀(이하 "m"은 자연수)의 다른 두 개의 서브 픽셀들과 동일한 색상의 가로 방향 $2m$ 번째 픽셀의 다른 두 개의 서브 픽셀에 제2 전원을 인가하는 것을 특징으로 하는 유기 발광 표시장치.

청구항 5

제4항에 있어서,

상기 제1 고전위 전압 라인에 연결되는 4개 서브 픽셀은 가로 방향 $2m-1$ 번째 픽셀의 $4n-3$ 번째 데이터 라인에 연결된 제1 서브 픽셀(SP1)과, $4n-2$ 번째 데이터 라인에 연결된 제2 서브 픽셀(SP2)과, 가로 방향 $2m$ 번째 픽셀의 $4n-3$ 번째 데이터 라인에 연결된 제1 서브 픽셀(SP1)과, $4n-2$ 번째 데이터 라인에 연결된 제2 서브 픽셀(SP2)이고,

상기 제2 고전위 전압 라인에 연결되는 4개 서브 픽셀은 가로 방향 $2m-1$ 번째 픽셀의 $4n-1$ 번째 데이터 라인에 연

결된 제3 서브 픽셀(SP3)과, 4n번째 데이터 라인에 연결된 제4 서브 픽셀(SP4)과, 가로 방향 2m번째 픽셀의 4n-1번째 데이터 라인에 연결된 제3 서브 픽셀(SP3)과, 4n번째 데이터 라인에 연결된 제4 서브 픽셀(SP4)인 것을 특징으로 하는 유기 발광 표시장치.

청구항 6

제1항에 있어서,

제1 고전위 전압 라인에 연결되는 각 서브 픽셀의 각 구동 트랜지스터의 드레인단에 연결되는 배선은 상기 각 구동 트랜지스터의 게이트 레이어(Gate layer)와 동일한 레이어에 형성되고,

제2 고전위 전압 라인에 연결되는 각 서브 픽셀의 각 구동 트랜지스터의 드레인단에 연결되는 배선은 상기 각 구동 트랜지스터의 차광층 레이어(Light Shield layer)와 동일한 레이어에 형성되는 것을 특징으로 하는 유기 발광 표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 유기 발광 표시장치에 관한 것으로서, 더욱 상세하게는 색상별 서브 픽셀에 인가되는 전압을 최적화하여 표시 패널의 발명을 감소시킬 수 있는 유기 발광 표시장치에 관한 것이다.

배경 기술

[0002] 정보화 사회가 발전함에 따라 화상을 표시하기 위한 표시장치에 대한 요구가 다양한 형태로 증가하고 있으며, 근래에는 액정 표시장치(Liquid Crystal Display Device), 플라즈마 표시장치(Plasma Display Device), 유기발광 표시장치(Organic Light Emitting Display Device) 등과 같은 여러 가지 표시장치가 활용되고 있다.

[0003] 유기발광 표시장치는 매트릭스 형태로 배치된 서브 픽셀들에 스캔 신호, 데이터 신호 및 전원 등이 공급되면, 선택된 서브 픽셀에 포함된 트랜지스터들이 구동하게 된다. 그리고 서브 픽셀에 배치된 유기발광 다이오드(OLED)가 이때 형성된 전류에 대응하여 발광을 하게 됨으로써 영상을 표시하게 된다.

[0004] 유기발광 표시장치 중 일부는 광효율을 증가시키면서 순색의 휘도 저하 및 색감 저하를 방지하기 위해 적색, 백색, 청색 및 녹색을 포함하는 서브 픽셀 구조를 갖도록 설계된다.

[0005] 또한, 유기발광 표시장치의 표시패널에서 백색(White)을 구현할 때, 백색의 휘도 보강과 색좌표 특성을 고려하여 적색, 청색 및 녹색 서브 픽셀들도 함께 발광하도록 하고 있다.

[0006] 예를 들어, 적색(R), 백색(W), 청색(B) 및 녹색(B) 서브 픽셀들(Sub-pixels)을 하나의 픽셀(Pixel)로 정의하고, 각 픽셀에 대해 백색을 구현할 때, 백색(W) 서브 픽셀을 발광하면서, 적색(R), 청색(B) 및 녹색(B) 서브 픽셀들도 소정의 계조 전압으로 발광시키고 있다.

[0007] 하지만, 유기발광 표시장치가 백색을 구현을 하기 위해서는 각 픽셀 단위로 3개 또는 4개의 서브 픽셀들을 모두 발광시켜야 한다. 따라서, 심한 발열과 함께 표시패널의 소비전류가 증가하는 문제가 있다. 또는, 잔상 및 흑열룩 등의 문제가 발생하는 문제가 있다.

발명의 내용

해결하려는 과제

[0008] 본 발명은 구동 트랜지스터에 최적의 전압을 공급할 수 있는 유기 발광 표시 장치를 제공하는 것을 목적으로 한다.

[0009] 본 발명의 다른 목적은 표시 패널의 발열을 줄일 수 있는 유기 발광 표시 장치를 제공하는 것이다.

[0010] 본 발명의 다른 목적은 유기 발광 표시 장치의 소비 전류를 줄이는 것이다.

과제의 해결 수단

- [0011] 이러한 목적을 달성하기 위한 본 발명에 따른 유기 발광 표시장치는 다수의 데이터 라인과 다수의 게이트 라인이 배치되고 다수의 서브 픽셀이 배치된 표시 패널; 상기 다수의 데이터 라인을 구동하는 데이터 드라이버; 상기 다수의 게이트 라인을 구동하는 게이트 드라이버; 및 상기 데이터 드라이버 및 상기 게이트 드라이버를 제어하는 타이밍 제어부를 포함하고, 상기 표시 패널은, 백색(W), 적색(R), 청색(B) 및 녹색(G)으로 구성되는 4개의 서브 픽셀들이 하나의 픽셀을 이루며, 하나의 픽셀 중 적어도 하나의 서브 픽셀에 제1 전원을 인가하는 제1 고전위 전압 라인; 및 상기 제1 고전위 전압과 서로 다른 레이어(layer)를 통해 나머지 서브 픽셀에 제2 전원을 인가하는 제2 고전위 전압 라인을 포함하여 이루어진다.
- [0012] 본 발명의 바람직한 실시 예에 따른 유기 발광 표시장치의 상기 제1 고전위 전압 라인에는 인접하는 두 픽셀의 동일 색상의 서브 픽셀들이 연결되고, 제2 고전위 전압 라인에는 인접하는 두 픽셀의 나머지 동일 색상의 서브 픽셀들이 연결될 수 있다.
- [0013] 본 발명에 따른 유기 발광 표시장치에서 상기 제1 고전위 전압 라인에 연결되는 두 개의 서브 픽셀은 4n-3번째 데이터 라인(이하 "n"은 자연수)에 연결된 제1 서브 픽셀(SP1)과 4n-2번째 데이터 라인에 연결된 제2 서브 픽셀(SP2)이고, 상기 제2 고전위 전압 라인에 연결되는 두 개의 서브 픽셀은 4n-1번째 데이터 라인에 연결된 제3 서브 픽셀(SP3)과 4n번째 데이터 라인에 연결된 제4 서브 픽셀(SP4)이 될 수 있다.
- [0014] 본 발명에 따른 유기 발광 표시장치에서 상기 제1 고전위 전압 라인은 가로 방향 2m-1번째 픽셀(이하 "m"은 자연수)의 두 개의 서브 픽셀들과 동일한 색상의 가로 방향 2m번째 픽셀의 두 개의 서브 픽셀에 제1 전원을 인가하고, 상기 제2 고전위 전압 라인은 가로 방향 2m-1번째 픽셀(이하 "m"은 자연수)의 다른 두 개의 서브 픽셀들과 동일한 색상의 가로 방향 2m번째 픽셀의 다른 두 개의 서브 픽셀에 제2 전원을 인가할 수 있다.
- [0015] 본 발명의 바람직한 실시 예에 따른 유기 발광 표시장치에서 상기 제1 고전위 전압 라인에 연결되는 4개 서브 픽셀은 가로 방향 2m-1번째 픽셀의 4n-3번째 데이터 라인에 연결된 제1 서브 픽셀(SP1)과, 4n-2번째 데이터 라인에 연결된 제2 서브 픽셀(SP2)과, 가로 방향 2m번째 픽셀의 4n-3번째 데이터 라인에 연결된 제1 서브 픽셀(SP1)과, 4n-2번째 데이터 라인에 연결된 제2 서브 픽셀(SP2)이고, 상기 제2 고전위 전압 라인에 연결되는 4개 서브 픽셀은 가로 방향 2m-1번째 픽셀의 4n-1번째 데이터 라인에 연결된 제3 서브 픽셀(SP3)과, 4n번째 데이터 라인에 연결된 제4 서브 픽셀(SP4)과, 가로 방향 2m번째 픽셀의 4n-1번째 데이터 라인에 연결된 제3 서브 픽셀(SP3)과, 4n번째 데이터 라인에 연결된 제4 서브 픽셀(SP4)일 수 있다.
- [0016] 본 발명에 따른 유기 발광 표시장치에서 제1 고전위 전압 라인에 연결되는 각 서브 픽셀의 각 구동 트랜지스터의 드레인단에 연결되는 배선은 상기 각 구동 트랜지스터의 게이트 레이어(Gate layer)와 동일한 레이어에 형성되고, 제2 고전위 전압 라인에 연결되는 각 서브 픽셀의 각 구동 트랜지스터의 드레인단에 연결되는 배선은 상기 각 구동 트랜지스터의 차광층 레이어(Light Shield layer)와 동일한 레이어에 형성되도록 구성할 수 있다.

발명의 효과

- [0017] 본 발명에 따른 유기 발광 표시장치는 다음과 같은 효과를 나타낼 수 있다.
- [0018] 첫째, 유기 발광 표시 장치의 표시 패널에 의한 발열을 줄일 수 있다.
- [0019] 둘째, 유기 발광 표시 장치의 구동 트랜지스터에 최적의 전압을 공급할 수 있다.
- [0020] 셋째, 유기 발광 표시 장치의 소비 전류를 줄일 수 있다.

도면의 간단한 설명

- [0021] 도 1은 본 발명에 따른 유기발광 표시장치의 개략적인 시스템 구성도이다.
- 도 2a 및 도 2b는 본 발명에 실시 예에 따른 유기발광 표시장치 서브 픽셀 구조의 예시도이다.
- 도 3은 본 발명에 따른 유기발광 표시장치의 서브 픽셀과 구동 전압 공급라인을 나타낸 평면도이다.
- 도 4는 본 발명에 따른 유기발광 표시장치의 서브 픽셀과 구동 전압 공급라인을 나타낸 회로도이다.
- 도 5a 및 도 5b는 본 발명에 따른 유기발광 표시장치의 제1 및 제2 구동 전압 공급 라인과 구동 트랜지스터 연결 패턴 사이의 연결 상태를 나타낸 단면도이다.

발명을 실시하기 위한 구체적인 내용

- [0022] 본문에 개시되어 있는 본 발명의 실시 예들에 대해서, 특정한 구조적 내지 기능적 설명들은 단지 본 발명의 실시 예를 설명하기 위한 목적으로 예시된 것으로, 본 발명의 실시 예들은 다양한 형태로 실시될 수 있으며 본문에 설명된 실시 예들에 한정되는 것으로 해석되어서는 안 된다.
- [0023] 본 발명은 다양한 변경을 가할 수 있고 여러 가지 형태를 가질 수 있는 바, 특정 실시 예들을 도면에 예시하고 본문에 상세하게 설명하고자 한다. 그러나 이는 본 발명을 특정한 개시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다.
- [0024] 제1, 제2 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되지 않는다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다. 예를 들어, 본 발명의 권리 범위로부터 이탈되지 않은 채 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소도 제1 구성요소로 명명될 수 있다.
- [0025] 어떤 구성요소가 다른 구성요소에 "연결되어" 있다거나 "접속되어" 있다고 언급된 때에는, 그 다른 구성요소에 직접적으로 연결되어 있거나 또는 접속되어 있을 수도 있지만, 중간에 다른 구성요소가 존재할 수도 있다고 이해되어야 할 것이다. 반면에, 어떤 구성요소가 다른 구성요소에 "직접 연결되어" 있다거나 "직접 접속되어" 있다고 언급된 때에는, 중간에 다른 구성요소가 없는 것으로 이해되어야 할 것이다. 구성요소들 간의 관계를 설명하는 다른 표현들, 즉 "-사이에"와 "바로 ~사이에" 또는 "~에 이웃하는"과 "~에 직접 이웃하는" 등도 마찬가지로 해석되어야 한다.
- [0026] 본 출원에서 사용한 용어는 단지 특정한 실시 예를 설명하기 위해 사용된 것으로, 본 발명을 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 출원에서, "포함한다" 또는 "가진다" 등의 용어는 개시된 특징, 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [0027] 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 나타낸다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥상 가지는 의미와 일치하는 의미를 나타내는 것으로 해석되어야 하며, 본 출원에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.
- [0028] 한편, 어떤 실시 예가 달리 구현 가능한 경우에 특정 블록 내에 명기된 기능 또는 동작이 흐름도에 명기된 순서와 다르게 일어날 수도 있다. 예를 들어, 연속하는 두 블록이 실제로는 실질적으로 동시에 수행될 수도 있고, 관련된 기능 또는 동작에 따라서는 상기 블록들이 거꾸로 수행될 수도 있다.
- [0029] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시 예들을 설명한다.
- [0030] 도 1은 본 발명에 따른 유기 발광 표시장치의 개략적인 시스템 구성도이고, 도 2a 및 도 2b는 본 발명의 실시 예에 따른 유기 발광 표시장치 서브 픽셀 구조의 예시도들이다.
- [0031] 도 1을 참조하면, 본 발명에 따른 유기 발광 표시장치(100)는, 다수의 데이터 라인(DL) 및 다수의 게이트 라인(GL)이 배치되고, 다수의 서브 픽셀(SP: Sub Pixel)이 배치된 표시패널(110)과, 다수의 데이터 라인(DL)을 구동하는 데이터 드라이버(120)와, 다수의 게이트 라인(GL)을 구동하는 게이트 드라이버(130)와, 데이터 드라이버(120) 및 게이트 드라이버(130)를 제어하는 타이밍 제어부(140) 등을 포함한다.
- [0032] 타이밍 제어부(140)는 데이터 드라이버(120) 및 게이트 드라이버(130)로 각종 제어신호를 공급하여, 데이터 드라이버(120) 및 게이트 드라이버(130)를 제어한다.
- [0033] 이러한 타이밍 제어부(140)는 각 프레임에서 구현하는 타이밍에 따라 스캔을 시작하고, 외부에서 입력되는 입력 영상 데이터를 데이터 드라이버(120)에서 사용하는 데이터 신호 형식에 맞게 전환하여 전환된 구동 데이터(DATA)를 출력하고, 스캔 신호에 맞춰 적당한 시간에 디스플레이 구동 데이터를 통제한다.
- [0034] 데이터 드라이버(120)는 다수의 데이터 라인(DL)으로 구동 데이터 전압(Vdata)을 공급함으로써, 다수의 데이터 라인(DL)을 구동한다. 여기서, 데이터 드라이버(120)는 '소스 드라이버'라고도 한다.
- [0035] 게이트 드라이버(130)는 타이밍 제어부(140)의 제어에 따라, 온(On) 전압 또는 오프(Off) 전압의 스캔 신호를 다수의 게이트 라인(GL)으로 스캔 신호를 순차적으로 공급함으로써, 다수의 게이트 라인(GL)을 순차적으로 구동

한다. 여기서, 게이트 드라이버(130)는 '스캔 드라이버'라고도 한다.

- [0036] 데이터 드라이버(120)는 게이트 드라이버(130)에 의해 특정 게이트 라인이 열리면, 타이밍 제어부(140)로부터 수신한 영상 데이터를 아날로그 형태의 데이터 전압으로 변환하여 다수의 데이터 라인(DL)으로 공급한다.
- [0037] 데이터 드라이버(120)는 도 1에서는 표시패널(110)의 일측(예: 상측 또는 하측)에만 위치하는 도시하고 있으나, 구동방식, 패널 설계 방식 등에 따라서, 표시패널(110)의 양측(예: 상측과 하측)에 모두 위치할 수도 있다.
- [0038] 게이트 드라이버(130)는 도 1에서는 표시패널(110)의 일 측(예: 좌측 또는 우측)에만 위치하는 도시하고 있으나, 구동 방식, 패널 설계 방식 등에 따라서, 표시패널(110)의 양측(예: 좌측과 우측)에 모두 위치할 수도 있다.
- [0039] 전술한 타이밍 제어부(140)는 입력 영상 데이터와 함께, 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 입력 데이터 인에이블(DE: Data Enable) 신호, 클럭 신호(CLK) 등을 포함하는 각종 타이밍 신호들을 외부(예: 호스트 시스템)로부터 수신한다.
- [0040] 타이밍 제어부(140)는 외부로부터 입력된 입력 영상 데이터를 데이터 드라이버(120)에서 사용하는 데이터 신호 형식에 맞게 전환하여 전환된 영상 데이터를 출력하는 것 이외에, 데이터 드라이버(120) 및 게이트 드라이버(130)를 제어하기 위하여, 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 입력 DE 신호, 클럭 신호 등의 타이밍 신호를 입력받아, 각종 제어 신호들을 생성하여 데이터 드라이버(120) 및 게이트 드라이버(130)로 출력한다.
- [0041] 예를 들어, 타이밍 제어부(140)는, 게이트 드라이버(130)를 제어하기 위하여, 게이트 스타트 펄스(GSP: Gate Start Pulse), 게이트 쉬프트 클럭(GSC: Gate Shift Clock), 게이트 출력 인에이블 신호(GOE: Gate Output Enable) 등을 포함하는 각종 게이트 제어 신호(GCS: Gate Control Signal)를 출력한다.
- [0042] 여기서, 게이트 스타트 펄스(GSP)는 게이트 드라이버(130)를 구성하는 하나 이상의 게이트 드라이버 집적회로(Gate Driver IC)의 동작 스타트 타이밍을 제어한다. 게이트 쉬프트 클럭(GSC)은 하나 이상의 게이트 드라이버 집적회로에 공통으로 입력되는 클럭 신호로서, 스캔 신호(게이트 펄스)의 쉬프트 타이밍을 제어한다. 게이트 출력 인에이블 신호(GOE)는 하나 이상의 게이트 드라이버 집적회로의 타이밍 정보를 지정하고 있다.
- [0043] 또한, 타이밍 제어부(140)는, 데이터 드라이버(120)를 제어하기 위하여, 데이터 스타트 펄스([0037] SSP: Source Start Pulse), 데이터 샘플링 클럭(SSC: Source Sampling Clock), 데이터 출력 인에이블 신호(SOE: Source Output Enable) 등을 포함하는 각종 데이터 제어 신호(DCS: Data Control Signal)를 출력한다.
- [0044] 여기서, 데이터 스타트 펄스(SSP)는 데이터 드라이버(120)를 구성하는 하나 이상의 데이터 드라이버 집적회로(Source Driver IC)의 데이터 샘플링 시작 타이밍을 제어한다. 데이터 샘플링 클럭(SSC)은 데이터 드라이버 집적회로 각각에서 데이터의 샘플링 타이밍을 제어하는 클럭 신호이다. 데이터 출력 인에이블 신호(SOE)는 데이터 드라이버(120)의 출력 타이밍을 제어한다.
- [0045] 데이터 드라이버(120)는 적어도 하나의 데이터 드라이버 집적회로(SDIC: Source Driver Integrated Circuit)를 포함하여 다수의 데이터 라인을 구동할 수 있다.
- [0046] 각 데이터 드라이버 집적회로(SDIC)는 쉬프트 레지스터(Shift Register), 래치 회로(Latch Circuit), 디지털 아날로그 컨버터(DAC: Digital to Analog Converter), 출력 버퍼(Output Buffer), 감마전압 생성부 등을 포함할 수 있다.
- [0047] 각 데이터 드라이버 집적회로(SDIC)는 경우에 따라서, 아날로그 디지털 컨버터(ADC: Analog to Digital Converter)를 더 포함할 수 있다.
- [0048] 게이트 드라이버(130)는, 적어도 하나의 게이트 드라이버 집적회로(GDIC: Gate Driver Integrated Circuit)를 포함할 수 있다.
- [0049] 각 게이트 드라이버 집적회로(GDIC)는 쉬프트 레지스터(Shift Register), 레벨 쉬프터(Level Shifter) 등을 포함할 수 있다.
- [0050] 표시 패널(110)에 배치되는 각 서브 픽셀(SP)은 트랜지스터 등의 회로 소자를 포함하여 구성될 수 있다.
- [0051] 일 예로, 표시 패널(110)에서, 각 서브 픽셀(SP)은 유기 발광 다이오드(OLED: Organic Light Emitting Diode)와, 이를 구동하기 위한 구동 트랜지스터(DT: Driving Transistor) 등의 회로 소자로 구성되어 있다.
- [0052] 각 서브 픽셀(SP)을 구성하는 회로 소자의 종류 및 개수는 제공 기능 및 설계 방식 등에 따라 다양하게 정해질

수 있다.

- [0053] 도 2a 및 도 2b를 참조하면, 본 발명에 따른 유기 발광 표시장치(100)에서, 각 서브 픽셀은, 유기 발광 다이오드(OLED: Organic Light Emitting Diode)와, 유기 발광 다이오드(OLED)를 구동하는 구동 트랜지스터(DT: Driving Transistor)와, 구동 트랜지스터(DT)의 제1노드(N1)와 기준전압(Vref: Reference Voltage)을 공급하는 기준전압 라인(RVL: Reference Voltage Line) 사이에 전기적으로 연결되는 제1 트랜지스터(T1)와, 구동 트랜지스터(DT)의 제2노드(N2)와 데이터 전압(Vdata)을 공급하는 데이터 라인(DL) 사이에 전기적으로 연결되는 제2 트랜지스터(T2)와, 구동 트랜지스터(DT)의 제1노드(N1)와 제2노드(N2) 사이에 전기적으로 연결되는 스토리지 커패시터(Cst: Storage Capacitor) 등을 포함하여 구성된다.
- [0054] 유기 발광 다이오드(OLED)는 제1전극(예: 애노드 전극 또는 캐소드 전극), 유기 발광층 및 제2전극(예: 캐소드 전극 또는 애노드 전극) 등으로 이루어질 수 있다.
- [0055] 구동 트랜지스터(DT)는, 유기 발광 다이오드(OLED)로 구동 전류를 공급해줌으로써 유기 발광 다이오드(OLED)를 구동해준다.
- [0056] 이러한 구동 트랜지스터(DT)의 제1노드(N1)는 유기 발광 다이오드(OLED)의 제1전극과 전기적으로 연결될 수 있으며, 데이터 노드 또는 드레인 노드일 수 있다. 구동 트랜지스터(DT)의 제2노드(N2)는 제2 트랜지스터(T2)의 데이터 노드 또는 드레인 노드와 전기적으로 연결될 수 있으며, 게이트 노드일 수 있다. 구동 트랜지스터(DT)는 구동전압(EVDD)을 공급하는 구동전압 라인(DVL: Driving Voltage Line)과 전기적으로 연결될 수 있으며, 드레인 노드 또는 데이터 노드일 수 있다.
- [0057] 도 2a에 도시된 바와 같이, 제1 트랜지스터(T1)는 센싱 신호(SENSE)에 의해 턴-온 되어, 구동 트랜지스터(DT)의 제1노드(N1)에 기준전압(Vref)을 인가해줄 수 있다.
- [0058] 또한, 제1 트랜지스터(T1)는, 턴-온 시, 구동 트랜지스터(DT)의 제1노드(N1)에 대한 전압 센싱 경로로 활용될 수도 있다.
- [0059] 제2 트랜지스터(T2)는 스캔 신호(SCAN)에 의해 턴-온 시, 데이터 라인(DL)을 통해 공급된 데이터 전압(Vdata)을 구동 트랜지스터(DT)의 제2노드(N2)에 전달해준다.
- [0060] 스토리지 커패시터(Cst)는 구동 트랜지스터(DT)의 제1노드(N1)와 제2노드(N2) 사이에 전기적으로 연결되어, 영상 신호 전압에 해당하는 데이터 전압 또는 이에 대응되는 전압을 한 프레임 시간동안 유지해줄 수 있다.
- [0061] 이러한 스토리지 커패시터(Cst)는, 구동 트랜지스터(DT)의 제1노드(N1)와 제2노드(N2) 사이에 존재하는 내부 커패시터(Internal Capacitor)인 기생 커패시터(예: Cgs, Cgd)가 아니라, 구동 트랜지스터(DT)의 외부에 의도적으로 설계한 외부 커패시터(External Capacitor)이다.
- [0062] 반면, 도 2b에 도시된 바와 같이, 제1 트랜지스터(T1)와 제2 트랜지스터(T2)는 하나의 스캔 신호(SCAN)에 의해 함께 제어될 수 있다.
- [0063] 즉, 제1 트랜지스터(T1)와 제2 트랜지스터(T2)는 동일한 게이트 라인(GL)에 게이트 노드가 연결되어, 동일한 스캔 신호(SCAN)를 공급받아 함께 온-오프가 제어될 수 있다.
- [0064] 한편, 제1 트랜지스터(T1)의 드레인 노드 또는 데이터 노드에 전기적으로 연결된 기준전압 라인(RVL)은, 1개의 서브 픽셀 열(Sub Pixel Column)마다 1개씩 배치될 수도 있고, 2개 이상의 서브 픽셀 열마다 1개씩 배치될 수도 있다.
- [0065] 예를 들어, 1개의 픽셀이 4개의 서브 픽셀(적색 서브 픽셀, 백색 서브 픽셀, 청색 서브 픽셀, 녹색 서브 픽셀)로 구성된 경우, 기준전압 라인(RVL)은 4개의 서브 픽셀 열(적색 서브 픽셀 열, 백색 서브 픽셀 열, 청색 서브 픽셀 열, 녹색 서브 픽셀 열)마다 1개씩 배치될 수도 있다.
- [0066] 도 3은 본 발명에 따른 유기발광 표시장치의 서브 픽셀과 구동 전압 공급라인을 나타낸 평면도이고, 도 4는 본 발명에 따른 유기발광 표시장치의 서브 픽셀과 구동 전압 공급라인을 나타낸 회로도이다.
- [0067] 도 3 및 도 4는 제1 픽셀(P1) 및 제2 픽셀(P2)을 예로 나타내어 도시하고 있지만, 이러한 배치는 제3 픽셀(P3) 및 제4 픽셀(P4)에서 동일한 형태로 이루어지며, 이후에서 가로 방향으로 두 개의 픽셀씩 동일한 구성으로 이루어질 수 있다. 한편, 세로 방향으로 상·하 픽셀들 간의 구성과 그 배선은 동일한 형태로 이루어진다.
- [0068] 도시한 바와 같이, 제1 픽셀(P1)은 녹색 서브 픽셀(SP1)(#1-1), 적색 서브 픽셀(SP2)(#1-2), 백색 서브 픽셀

(SP3)(#1-3) 및 청색 서브 픽셀(SP4)(#1-4)로 구성된다. 이하의 설명에서 상기 서브 픽셀(SP1, SP2, SP3, SP4)의 색상은 설명을 위해 임의로 그 배치 순서를 나타낸 것이며, 본 발명이 서브 픽셀의 색상의 배치 순서에 한정되는 것은 아니다.

- [0069] 제2 픽셀(P2)은 녹색 서브 픽셀(SP1)(#2-1), 적색 서브 픽셀(SP2)(#2-2), 백색 서브 픽셀(SP3)(#2-3) 및 청색 서브 픽셀(SP4)(#2-4)로 구성된다.
- [0070] 제1 픽셀(P1) 부분의 제1 고전위 전압 라인(EVDD#1)은 제1 픽셀(P1)의 녹색 서브 픽셀(SP1)(#1-1)과 적색 서브 픽셀(SP2)(#1-2)에 연결되고, 제2 고전위 전압 라인(EVDD#2)은 제1 픽셀(P1)의 백색 서브 픽셀(SP3)(#1-3) 및 청색 서브 픽셀(SP4)(#1-4)에 연결된다.
- [0071] 제2 픽셀(P2) 부분의 제1 고전위 전압 라인(EVDD#1)은 제2 픽셀(P2)의 녹색 서브 픽셀(SP1)(#2-1)과 적색 서브 픽셀(SP2)(#2-2)에 연결되고, 제2 고전위 전압 라인(EVDD#2)은 제2 픽셀(P2)의 백색 서브 픽셀(SP3)(#2-3) 및 청색 서브 픽셀(SP4)(#2-4)에 연결된다.
- [0072] 각 서브 픽셀(SP1~SP4)에 연결되는 다수의 데이터 전압 공급라인 DL(4n-3)(이하 "n"은 자연수), DL(4n-2), DL(4n-1), DL(4n)들을 통해 각 서브 픽셀의 구동 신호가 전달된다.
- [0073] 이때, 제1 픽셀(P1) 부분의 첫 번째 데이터 라인 DL1에는 제1 서브 픽셀(SP1)(#1-1)이 연결되고, 두 번째 데이터 라인 DL2에는 제2 서브 픽셀(SP2)(#1-2)이 연결되고, 세 번째 데이터 라인 DL3에는 제3 서브 픽셀(SP3)(#1-3)이 연결되고, 네 번째 데이터 라인 DL4에는 제4 서브 픽셀(SP4)(#1-4)이 연결된다.
- [0074] 제2 픽셀(P2) 부분의 첫 번째 데이터 라인 DL5에는 제1 서브 픽셀(SP1)(#2-1)이 연결되고, 두 번째 데이터 라인 DL6에는 제2 서브 픽셀(SP2)(#2-2)이 연결되고, 세 번째 데이터 라인 DL7에는 제3 서브 픽셀(SP3)(#2-3)이 연결되고, 네 번째 데이터 라인 DL8에는 제4 서브 픽셀(SP4)(#2-4)이 연결된다.
- [0075] 이때, 제1 픽셀(P1)의 제1 서브 픽셀(SP1)(#1-1)과 제2 픽셀(P2)의 제1 서브 픽셀(SP1)(#2-1)은 동일한 색상이고, 제1 픽셀(P1)의 제2 서브 픽셀(SP2)(#1-2)과 제2 픽셀(P2)의 제2 서브 픽셀(SP2)(#2-2)은 동일한 색상이고, 제1 픽셀(P1)의 제3 서브 픽셀(SP3)(#1-3)과 제2 픽셀(P2)의 제3 서브 픽셀(SP3)(#2-3)은 동일한 색상이고, 제1 픽셀(P1)의 제4 서브 픽셀(SP4)(#1-4)과 제2 픽셀(P2)의 제4 서브 픽셀(SP4)(#2-4)은 동일한 색상이다.
- [0076] 이때, 제1 서브 픽셀(SP1)은 녹색(G) 서브 픽셀이 될 수 있고, 제2 서브 픽셀(SP2)은 적색(R) 서브 픽셀이 될 수 있고, 제3 서브 픽셀(SP3)은 백색(W) 서브 픽셀이 될 수 있고, 제4 서브 픽셀(SP4)은 청색(B) 서브 픽셀이 될 수 있다.
- [0077] 제1 고전위 전압 라인(EVDD#1)에 연결되는 각 서브 픽셀(#1-1, #1-2, #2-1, #2-2)의 각 구동 트랜지스터(DT)의 드레인단에 연결되는 배선(L1)은 제1 콘택홀(CH1)을 통해 연결되고, 제2 고전위 전압 라인(EVDD#2)에 연결되는 각 서브 픽셀(#1-3, #1-4, #2-3, #2-4)의 각 구동 트랜지스터(DT)의 드레인단에 연결되는 배선(L2)은 제2 콘택홀(CH2)을 통해 연결된다.
- [0078] 각 픽셀(P1, P2)의 각 서브 픽셀들(SP1~SP4)에는 스캔 라인(SCAN) 및 센싱 라인(SENSE)이 연결되어 있다. 스캔 라인(SCAN)에는 각 서브 픽셀에 포함된 제2 트랜지스터(T2)의 게이트단이 연결되고, 센싱 라인(SENSE)에는 각 서브 픽셀에 포함된 제1 트랜지스터(T1)의 게이트단이 연결된다.
- [0079] 도 5a 및 도 5는 본 발명에 따른 유기발광 표시장치의 제1 및 제2 구동 전압 공급 라인과 구동 트랜지스터 연결 패턴 사이의 연결 상태를 나타낸 단면도이다.
- [0080] 먼저, 도 5a는 제1 고전위 전압 라인(EVDD#1)과, 각 서브 픽셀(#1-1, #1-2, #2-1, #2-2)의 각 구동 트랜지스터(DT)의 드레인단에 연결되는 배선(L1) 사이의 연결 관계를 나타낸 단면도이다. 즉, 제1 고전위 전압 라인(EVDD#1)과 구동 트랜지스터(DT)의 드레인단에 연결되는 배선(L1)은 상기 각 구동 트랜지스터의 게이트 레이어(Gate layer)와 동일한 레이어에 형성된다. 이러한 구성에 따라 제1 고전위 전압라인(EVDD#1)으로부터 게이트 라인층과 동일한 레이어에 형성된 배선(L1)을 따라 구동 전류가 흐르게 된다.
- [0081] 한편, 제2 고전위 전압 라인(EVDD#1)에 연결되는 각 서브 픽셀의 각 구동 트랜지스터의 드레인단에 연결되는 배선(L2)은 상기 각 구동 트랜지스터의 차광층 레이어(Light Shield layer)와 동일한 레이어에 형성된다. 이러한 구성에 따라 제2 고전위 전압라인(EVDD#2)으로부터 차광층과 동일한 레이어에 형성된 배선(L2)을 따라 구동 전류가 흐르게 된다.

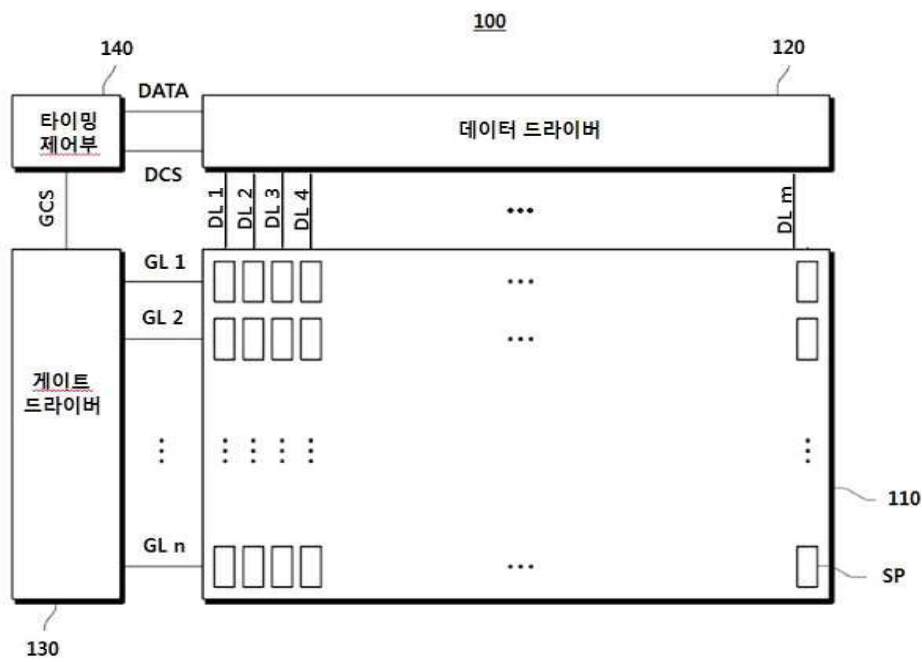
- [0082] 각 서브 픽셀들의 구동 트랜지스터의 드레인단에 고전위 전압 라인은 적층된 서로 다른 레이어를 통해 제공되므로 쇼트가 발생하지 않는다. 각 고전위 전압 라인들을 통해 공급되는 전위는 서로 다를 수 있다. 즉, 각 픽셀(P1, P2)의 각 서브 픽셀(SP1, SP2)(#1-1, #1-2, #2-1, #2-2)에는 제1 전위를 갖는 제1 고전위 전압이 공급되고, 각 픽셀(P1, P2)의 각 서브 픽셀(SP3, SP4)(#1-3, #1-4, #2-3, #2-4)에는 제2 전위를 갖는 제1 고전위 전압이 공급된다.
- [0083] 본 실시 예에서는 녹색 서브 픽셀(G)과 적색 서브 픽셀(R)에는 제1 전위의 제1 고전위 전압이 제공되고, 화이트 서브 픽셀(W)과 청색 서브 픽셀(B)에는 제2 전위의 제2 고전위 전압이 제공되는 것을 예로 하였으나, 서브 픽셀의 배열은 다른 형태로 구현될 수도 있다. 즉, 청색 서브 픽셀(B)과 적색 서브 픽셀(R), 또는 청색 서브 픽셀(B)과 녹색 서브 픽셀(G)에 제1 전위의 제1 고전위 전압이 공급될 수도 있다. 그 조합의 경우는 다양하게 이루어질 수 있다.
- [0084] 또한, 제1 고전위 전압 라인(EVDD#1)과 제2 고전위 전압 라인(EVDD#2)에 각각 두 개의 서브 픽셀이 연결되는 것을 예로 하였으나, 서로 다른 개수의 서브 픽셀이 연결될 수도 있다. 예를 들어, 제1 고전위 전압 라인(EVDD#1)에는 하나의 서브 픽셀이 연결되고, 제2 고전위 전압 라인(EVDD#2)에는 세 개의 서브 픽셀이 연결될 수 있다. 또한, 이러한 경우에도 색상의 배치는 다양한 조합의 형태로 나타날 수 있다. 예를 들어, 백색 서브 픽셀(W)에는 제1 전위의 제1 고전위 전압이 공급되고, 녹색 서브 픽셀(G), 적색 서브 픽셀(R), 청색 서브 픽셀(B)에는 제2 전위의 제2 고전위 전압이 공급되는 경우도 가능하다.
- [0085] 이와 같이, 색상별 서브 픽셀에 인가되는 고전위 전압을 다르게 공급함으로써 유기 발광 다이오드와 구동 트랜지스터에 인가되는 전압을 최적화할 수 있다. 즉, 종래에서는 하나의 픽셀 내의 모든 서브 픽셀에 공급되는 고전위 전압이 모두 동일하므로 유기 발광 다이오드를 구동하기 위해 항상 최대의 고전위 전압을 제공한다. 그러나 본 발명에서는 서브 픽셀의 두 개의 색상별로 또는 하나의 픽셀과 세 개의 나머지 픽셀의 색상에 따라 서로 다른 고전위 전압을 제공할 수 있으므로, 패널이 발열되는 것을 방지할 수 있어, 패널이 열화되는 것을 방지할 수 있게 된다.
- [0086] 상기에서는 본 발명의 바람직한 실시 예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

부호의 설명

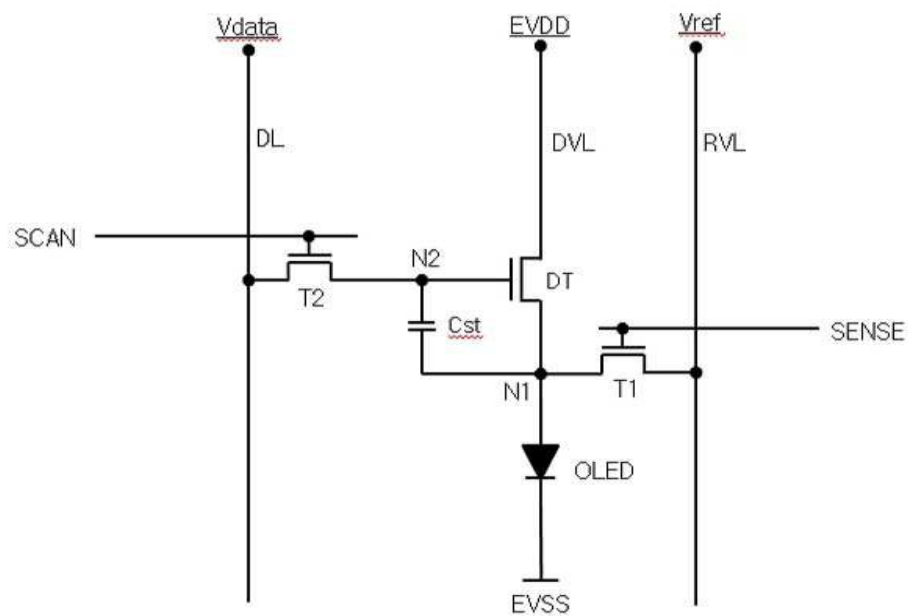
- [0087] 100: 유기 발광 표시장치 110: 표시 패널
120: 스캔 드라이버 130: 데이터 드라이버
140: 타이밍 제어부

도면

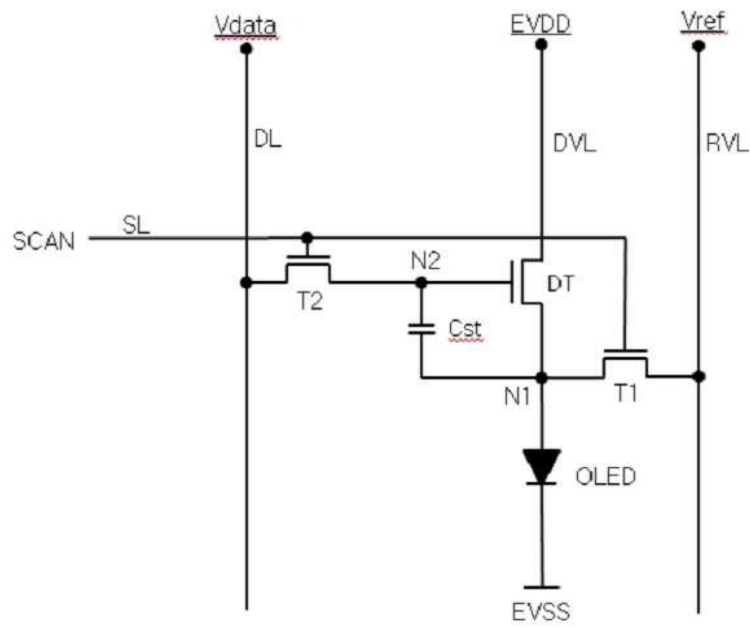
도면1



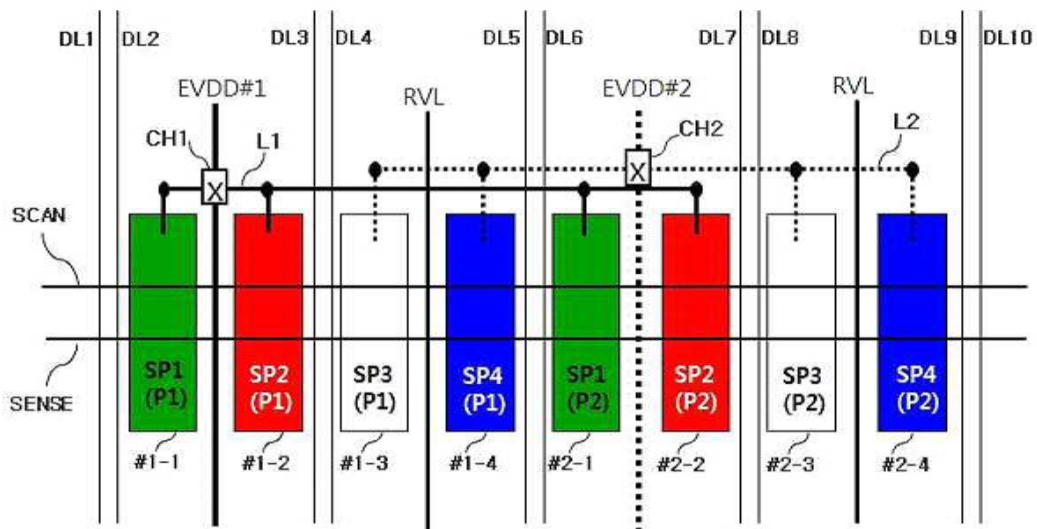
도면2a



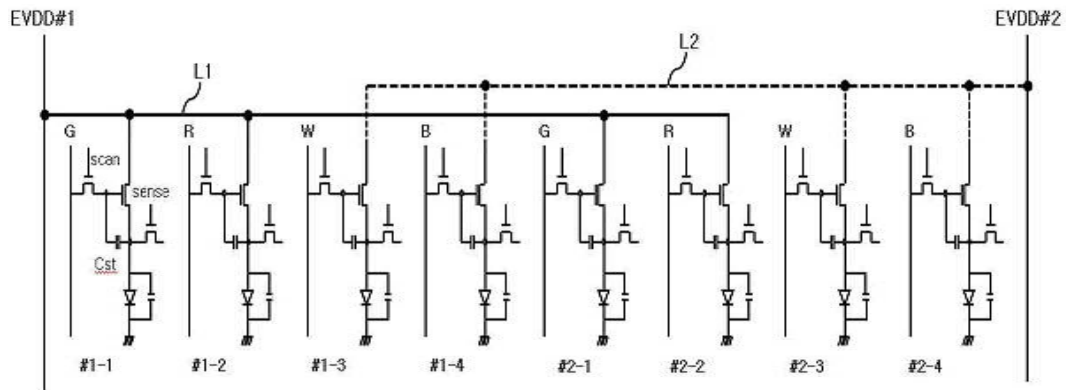
도면2b



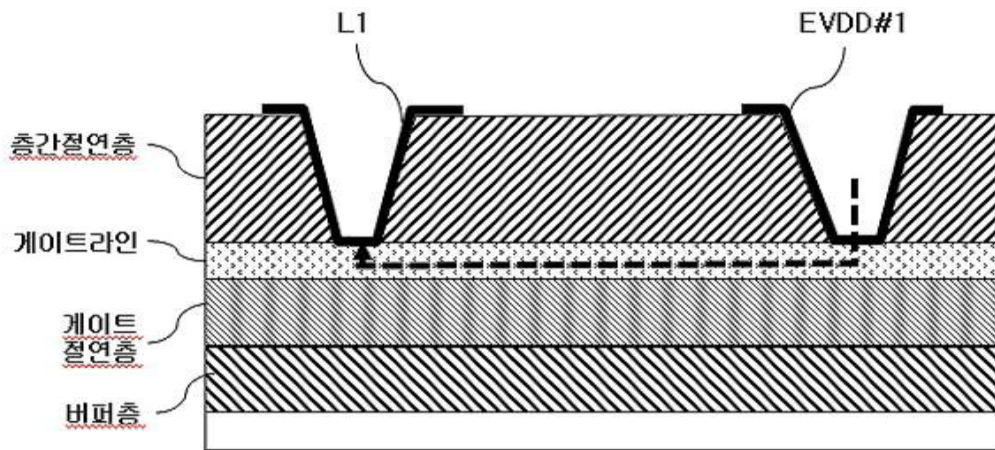
도면3



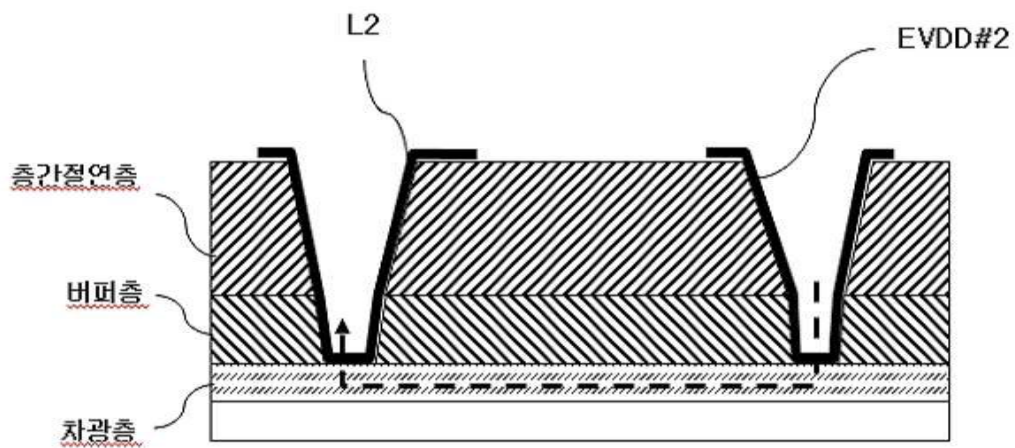
도면4



도면5a



도면5b



专利名称(译)	有机发光显示器		
公开(公告)号	KR1020190063233A	公开(公告)日	2019-06-07
申请号	KR1020170162167	申请日	2017-11-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	박종신 공인영 이동윤		
发明人	박종신 공인영 이동윤		
IPC分类号	G09G3/3233 G09G3/20 H01L27/32		
CPC分类号	G09G3/3233 G09G3/2003 H01L27/3211 G09G2300/0452 G09G2330/021 G09G2330/045		
代理人(译)	Bakyoungbok		
外部链接	Espacenet		

摘要(译)

有机发光显示器技术领域本发明涉及一种有机发光显示器，其可以通过针对每种颜色优化施加到子像素的电压来减少显示面板的发明，并且包括多条数据线和多条选通线，显示面板；数据驱动器，驱动多条数据线；栅极驱动器驱动多条栅极线；以及时序控制器，其被配置为控制数据驱动器和栅极驱动器，其中，显示面板包括由白色（W），红色（R），蓝色（B）和绿色（G）组成的四个子像素。第一高电位电压线将第一电源施加到一个像素的至少一个子像素；第二高电位电压线通过与第一高电位电压不同的层将第二电源施加到其余的子像素。

