



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0080306
(43) 공개일자 2017년07월10일

(51) 국제특허분류(Int. Cl.)

H01L 51/50 (2006.01) *H01L 27/32* (2006.01)
H01L 51/00 (2006.01) *H01L 51/52* (2006.01)
H01L 51/56 (2006.01)

(52) CPC특허분류

H01L 51/5044 (2013.01)
H01L 27/326 (2013.01)

(21) 출원번호 10-2015-0191688

(22) 출원일자 2015년12월31일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

박창범

경기도 파주시 번영로 55, 110동 305호 (금촌동,
새꽃마을아파트)

류순성

경기도 고양시 일산서구 후곡로 36, 406동 1703호
(일산동, 후곡마을4단지아파트)

(뒷면에 계속)

(74) 대리인

박장원

전체 청구항 수 : 총 17 항

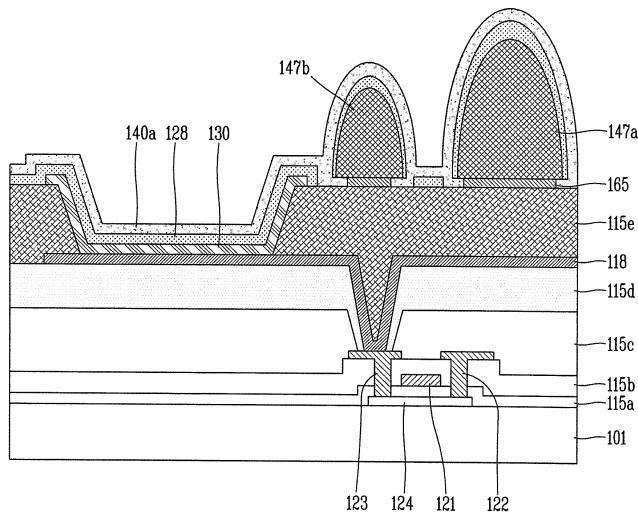
(54) 발명의 명칭 유기전계발광 표시장치 및 그 제조방법

(57) 요약

본 발명의 유기전계발광 표시장치 및 그 제조방법은 스페이서(spacer)나 뱅크(bank) 하부에 언더-컷(under-cut) 구조를 형성하여 유기 화합물층을 아일랜드(island) 형태로 형성하는 것을 특징으로 한다. 또한, 이로 인해 이후 형성되는 박막에 의해 유기층 들뜸(peeling) 현상을 억제하고 유기층-무기층 사이의 접착력(adhesion)을 증가시킨다.

이에 따라 본 발명은, 접거나 구부릴 때 발생하는 기계적 응력(mechanical stress)에 의한 유기 화합물층의 손상을 방지함으로써 신뢰성을 개선할 수 있는 효과를 제공한다. 또한, 이러한 언더-컷 구조는 추가적인 마스크 공정이 필요하지 않으며, FMM(Fine Metal Mask)와 스페이서간 접촉에 의한 이물불량이 감소되는 이점을 제공한다.

대 표 도 - 도9



(52) CPC특허분류

H01L 51/0097 (2013.01)

H01L 51/5012 (2013.01)

H01L 51/5237 (2013.01)

H01L 51/56 (2013.01)

H01L 2227/32 (2013.01)

(72) 발명자

문태형

경기도 고양시 일산서구 대화1로 51, 301동 401호
(대화동, 대화마을3단지아파트)

나형일

서울특별시 강남구 개포로109길 9, 218동 807호
(개포동, 대치아파트)

김정준

서울특별시 마포구 고산11길 30-9, 3층 (대홍동)

명세서

청구범위

청구항 1

기판 위에 구비되는 제 1 전극;

상기 제 1 전극을 포함하는 상기 기판 상부에 구비되며, 상기 제 1 전극의 일부를 노출시키는 개구부를 가진 뱅크;

상기 개구부에 구비되며, 상기 제 1 전극과 접속하는 발광층;

상기 뱅크 상부에 구비되는 다수의 스페이서;

상기 스페이서와 상기 뱅크 사이에 개재되는 언더-컷(under-cut) 구조의 더미층; 및

상기 발광층과 상기 스페이서를 포함하는 상기 제 1 기판 상부에 구비되는 제 2 전극을 포함하는 유기전계발광 표시장치.

청구항 2

기판 위에 구비되는 제 1 전극;

상기 제 1 전극을 포함하는 상기 기판 상부에 구비되며, 상기 제 1 전극의 일부를 노출시키는 개구부를 가진 뱅크;

상기 개구부에 구비되며, 상기 제 1 전극과 접속하는 발광층;

상기 제 1 전극과 상기 뱅크 사이에 개재되는 언더-컷 구조의 더미층;

상기 뱅크 위에 구비되는 다수의 스페이서; 및

상기 발광층과 상기 스페이서를 포함하는 상기 제 1 기판 상부에 구비되는 제 2 전극을 포함하는 유기전계발광 표시장치.

청구항 3

제 1 항 및 제 2 항 중 어느 한 항에 있어서, 상기 제 2 전극을 포함하는 상기 기판 전면에 구비되는 박막 봉지층을 추가로 포함하는 유기전계발광 표시장치.

청구항 4

제 3 항에 있어서, 상기 스페이서는 상부가 하부보다 좁도록 정방향의 테이퍼를 가지는 유기전계발광 표시장치.

청구항 5

제 1 항에 있어서, 상기 스페이서는 제 1 높이를 가진 제 1 스페이서와 상기 제 1 높이보다 낮은 제 2 높이를 가진 제 2 스페이서로 이루어지는 유기전계발광 표시장치.

청구항 6

제 1 항에 있어서, 상기 발광층 상, 하부의 상기 기판 전면에 구비되는 유기층들을 추가로 포함하며,

상기 언더-컷 구조의 더미층으로 인해 상기 발광층 위에 구비되는 상기 제 2 전극과 상기 유기층들은 상기 스페이서 주위에서 끊어진 형태를 가지는 유기전계발광 표시장치.

청구항 7

제 1 항에 있어서, 상기 더미층은 상기 스페이서의 하부 가장자리로부터 내측으로 과식각된 언더-컷 구조를 가지며, 상기 스페이서의 가장자리는 쳐마 형태를 가지는 유기전계발광 표시장치.

청구항 8

제 2 항에 있어서, 상기 발광층 상, 하부의 상기 기판 전면에 구비되는 유기층들을 추가로 포함하며,
상기 언더-컷 구조의 더미층으로 인해 상기 발광층 위에 구비되는 상기 제 2 전극과 상기 유기층들은 상기 뱅크
의 가장자리에서 끊어진 형태를 가지는 유기전계발광 표시장치.

청구항 9

제 2 항에 있어서, 상기 더미층은 상기 뱅크의 하부 가장자리로부터 내측으로 과식각된 언더-컷 구조를 가지며,
상기 뱅크의 가장자리는 처마 형태를 가지는 유기전계발광 표시장치.

청구항 10

기판 위에 제 1 전극을 형성하는 단계;

상기 기판 상부에 상기 제 1 전극의 일부를 노출시키는 개구부를 가진 뱅크를 형성하는 단계;

상기 뱅크가 형성된 상기 기판 전면에 소정의 박막을 형성하는 단계;

상기 박막이 형성된 상기 기판 상부에 다수의 스페이서를 형성하는 단계;

상기 박막을 과식각 하여 상기 스페이서 하부에 언더-컷 구조의 더미층을 형성하는 단계;

상기 개구부에 의해 노출되는 상기 제 1 전극 위에 발광층을 형성하는 단계; 및

상기 발광층이 형성된 상기 기판 위에 제 2 전극을 형성하는 단계를 포함하는 유기전계발광 표시장치의 제조방
법.

청구항 11

제 10 항에 있어서, 상기 박막은 상기 뱅크와 상기 스페이서에 대해 선택적으로 식각되는 물질로 형성하는 유기
전계발광 표시장치의 제조방법.

청구항 12

제 10 항에 있어서, 상기 더미층은 상기 스페이서의 하부 가장자리로부터 내측으로 과식각된 언더-컷 구조를 가
지도록 형성하며, 상기 스페이서의 가장자리는 처마 형태를 가지도록 형성하는 유기전계발광 표시장치의 제조방
법.

청구항 13

제 10 항에 있어서, 상기 스페이서는 제 1 높이를 가진 제 1 스페이서와 상기 제 1 높이보다 낮은 제 2 높이를
가진 제 2 스페이서로 형성하는 유기전계발광 표시장치의 제조방법.

청구항 14

기판 위에 제 1 전극과 도전막패턴을 형성하는 단계;

상기 기판 상부에 상기 도전막패턴의 일부를 노출시키는 개구부를 가진 뱅크를 형성하는 단계;

상기 뱅크가 형성된 상기 기판 상부에 다수의 스페이서를 형성하는 단계;

상기 도전막패턴을 과식각 하여 상기 뱅크 하부에 언더-컷 구조의 더미층을 형성하는 단계;

상기 제 1 전극 위에 발광층을 형성하는 단계; 및

상기 발광층이 형성된 상기 기판 위에 제 2 전극을 형성하는 단계를 포함하는 유기전계발광 표시장치의 제조방
법.

청구항 15

제 14 항에 있어서, 상기 도전막패턴은 상기 제 1 전극 위에 상기 제 1 전극과 동일한 형태로 형성하는 유기전
계발광 표시장치의 제조방법.

청구항 16

제 14 항에 있어서, 상기 더미층은 상기 제 1 전극과, 상기 스페이서 및 상기 뱅크에 대해 선택적으로 식각 될 수 있는 도전성 물질로 형성하는 유기전계발광 표시장치의 제조방법.

청구항 17

제 14 항에 있어서, 상기 더미층은 상기 뱅크의 하부 가장자리로부터 내측으로 파식각된 언더-컷 구조를 가지고 를 형성하며, 상기 뱅크의 가장자는 처마 형태를 가지도록 형성하는 유기전계발광 표시장치의 제조방법.

발명의 설명

기술 분야

[0001]

본 발명은 유기전계발광 표시장치에 관한 것으로, 보다 상세하게는 플렉서블 특성을 가지는 유기전계발광 표시 장치 및 그 제조방법에 관한 것이다.

배경 기술

[0002]

최근 정보 디스플레이에 관한 관심이 고조되고 휴대가 가능한 정보매체를 이용하려는 요구가 높아지면서 기존의 표시장치인 브라운관(Cathode Ray Tube; CRT)을 대체하는 경량 박형 평판표시장치(Flat Panel Display; FPD)에 대한 연구 및 상업화가 중점적으로 이루어지고 있다.

[0003]

이러한 평판표시장치 분야에서, 지금까지는 가볍고 전력소모가 적은 액정표시장치(Liquid Crystal Display Device; LCD)가 가장 주목받는 표시장치였지만, 액정표시장치는 발광소자가 아니라 수광소자이며 밝기, 명암비(contrast ratio) 및 시야각 등에 단점이 있기 때문에 이러한 단점을 극복할 수 있는 새로운 표시장치에 대한 개발이 활발하게 전개되고 있다.

[0004]

새로운 표시장치 중 하나인 유기전계발광 표시장치는 자체 발광형이기 때문에 액정표시장치에 비해 시야각과 명암비 등이 우수하다. 또한, 백라이트(backlight)가 필요하지 않기 때문에 경량 박형이 가능하고, 소비전력 측면에서도 유리하다. 그리고, 직류 저전압 구동이 가능하고 응답속도가 빠르다는 장점이 있다.

[0005]

이하, 유기전계발광 표시장치의 기본적인 구조 및 동작 특성에 대해서 도면을 참조하여 상세히 설명한다.

[0006]

도 1은 일반적인 유기발광다이오드의 발광원리를 설명하는 다이어그램이다.

[0007]

일반적으로 유기전계발광 표시장치는 도 1과 같이, 유기발광다이오드를 구비한다.

[0008]

이때, 유기발광다이오드는 화소전극인 양극(anode)(18)과 공통전극인 음극(cathode)(28) 및 이들 사이에 형성된 유기층(30a, 30b, 30c, 30d, 30e)으로 구성된다.

[0009]

그리고, 유기층(30a, 30b, 30c, 30d, 30e)은 정공수송층(30b)과 전자수송층(30d) 및 정공수송층(30b)과 전자수 송층(30d) 사이에 개재된 발광층(30c)으로 구성된다.

[0010]

이때, 발광 효율을 향상시키기 위해서 양극(18)과 정공수송층(30b) 사이에 정공주입층(30a)이 개재되며, 음극(28)과 전자수송층(30d) 사이에 전자주입층(30e)이 개재된다.

[0011]

이렇게 구성되는 유기발광다이오드는 양극(18)과 음극(28)에 각각 양(+)과 음(-)의 전압이 인가되면, 정공수송 층(30b)을 통과한 정공과 전자수송층(30d)을 통과한 전자가 발광층(30c)으로 이동되어 엑시톤(exciton)을 형성하고, 그 엑시톤이 여기상태(excited state)에서 기저상태, 즉 안정한 상태(stable state)로 천이될 때 빛이 발생된다.

[0012]

유기전계발광 표시장치는 전술한 구조의 유기발광다이오드를 가지는 서브-화소를 매트릭스 형태로 배열하고 그 서브-화소들을 데이터전압과 스캔전압으로 선택적으로 제어함으로써 화상을 표시한다.

[0013]

이때, 유기전계발광 표시장치는 수동 매트릭스(passive matrix) 방식 또는 스위칭소자로써 박막 트랜ジ스터(Thin Film Transistor; TFT)를 이용하는 능동 매트릭스(active matrix) 방식으로 나뉘어진다. 이 중 능동 매 트릭스 방식은 능동소자인 TFT를 선택적으로 턴-온(turn on)시켜 서브-화소를 선택하고 스토리지 커패시터에 유지되는 전압으로 서브-화소의 발광을 유지한다.

[0014]

이와 같이 구동되는 일반적인 유기전계발광 표시장치는 다수의 TFT와 유기발광다이오드가 형성된 기판과 기판

위에 형성되는 봉지층(encapsulation layer)으로 이루어진다.

- [0015] 표시장치를 접거나 말아서 넣더라도 손상되지 않는 플렉서블(flexible) 표시장치가 표시장치 분야의 새로운 기술로 떠오를 전망이다. 이러한 플렉서블 표시장치로 액정표시장치나 유기전계발광 표시장치, 또는 전기영동 표시장치가 사용될 수 있다.
- [0016] 플렉서블 표시장치를 제작하기 위해서는 통상 유연성을 가지는 재료를 기초로 하여 TFT 어레이와 유기발광다이오드를 형성하게 된다. 이때, 플렉서블 표시장치를 제작하는 과정 및/또는 사용 시에 접거나 구부릴 때 발생하는 기계적 응력(mechanical stress)에 의해 유기발광다이오드의 층들 사이에서 들뜸 현상 등이 발생하고 있다.
- [0017] 도 2는 일반적인 플렉서블 표시장치의 구부러짐 특성을 예시적으로 보여주는 도면이다.
- [0018] 그리고, 도 3은 접거나 구부릴 때 발생하는 기계적 응력에 의한 유기발광다이오드의 들뜸 현상을 예시적으로 보여주는 단면도이다.
- [0019] 도 2 및 도 3을 참조하면, 접거나 구부릴 때 발생하는 기계적 응력은 플렉서블 표시장치(10) 전체에 영향을 주게 되며, 이는 다시 TFT 어레이 및 유기발광다이오드의 층(18, 30, 28)들의 크랙(crack)이나 들뜸 등의 소자 내의 물리적인 결함을 발생시킬 수 있는 요인으로 작용하게 된다.
- [0020] 일 예로, 플렉서블 표시장치(10)에 기계적 응력이 발생할 경우 유기발광다이오드와 봉지층인 1차 무기절연막(40a) 사이의 약한 접착력(adhesion)으로 인해 유기발광다이오드의 층(18, 30, 28)들의 박리현상이 쉽게 발생하며, 이는 플렉서블 표시장치에 있어 소자의 열화 및 발광불량 등의 주요한 원인으로 작용한다.
- [0021] 미설명 도면부호 15d 및 15e는 각각 평탄화층 및 뱅크를 나타낸다.

발명의 내용

해결하려는 과제

- [0022] 본 발명은 상기한 문제를 해결하기 위한 것으로, 접거나 구부릴 때 발생하는 기계적 응력에 의한 유기 화합물층의 손상을 방지하도록 한 유기전계발광 표시장치 및 그 제조방법을 제공하는데 목적이 있다.
- [0023] 기타, 본 발명의 다른 목적 및 특징들은 후술되는 발명의 구성 및 특허청구범위에서 설명될 것이다.

과제의 해결 수단

- [0024] 상기한 목적을 달성하기 위하여, 본 발명의 일 실시예에 따른 유기전계발광 표시장치는 제 1 전극의 일부를 노출시키는 개구부를 가진 뱅크, 상기 개구부에 구비되며, 상기 제 1 전극과 접속하는 발광층, 상기 뱅크 상부에 구비되는 다수의 스페이서, 상기 스페이서와 상기 뱅크 사이에 개재되는 언더-컷(under-cut) 구조의 더미층 및 상기 발광층과 상기 스페이서를 포함하는 제 1 기판 상부에 구비되는 제 2 전극을 포함하여 구성될 수 있다.
- [0025] 본 발명의 다른 일 실시예에 따른 유기전계발광 표시장치는 제 1 전극의 일부를 노출시키는 개구부를 가진 뱅크, 상기 개구부에 구비되며, 상기 제 1 전극과 접속하는 발광층, 상기 제 1 전극과 상기 뱅크 사이에 개재되는 언더-컷 구조의 더미층, 상기 뱅크 위에 구비되는 다수의 스페이서 및 상기 발광층과 상기 스페이서를 포함하는 제 1 기판 상부에 구비되는 제 2 전극을 포함하여 구성될 수 있다.
- [0026] 이때, 상기 제 2 전극을 포함하는 상기 기판 전면에 구비되는 박막 봉지층을 추가로 포함할 수 있다.
- [0027] 이때, 상기 스페이서는 상부가 하부보다 좁도록 정방향의 테이퍼를 가질 수 있다.
- [0028] 상기 스페이서는 제 1 높이를 가진 제 1 스페이서와 상기 제 1 높이보다 낮은 제 2 높이를 가진 제 2 스페이서로 이루어질 수 있다.
- [0029] 상기 발광층 상, 하부의 상기 기판 전면에 구비되는 유기층들을 추가로 포함하며, 상기 언더-컷 구조의 더미층으로 인해 상기 발광층 위에 구비되는 상기 제 2 전극과 상기 유기층들은 상기 스페이서 주위에서 끊어진 형태를 가질 수 있다.
- [0030] 상기 더미층은 상기 스페이서의 하부 가장자리로부터 내측으로 과식각된 언더-컷 구조를 가지며, 상기 스페이서의 가장자리는 처마 형태를 가질 수 있다.
- [0031] 상기 발광층 상, 하부의 상기 기판 전면에 구비되는 유기층들을 추가로 포함하며, 상기 언더-컷 구조의 더미층

으로 인해 상기 발광층 위에 구비되는 상기 제 2 전극과 상기 유기층들은 상기 뱅크의 가장자리에서 끊어진 형태를 가질 수 있다.

[0032] 상기 더미층은 상기 뱅크의 하부 가장자리로부터 내측으로 과식각된 언더-컷 구조를 가지며, 상기 뱅크의 가장자리는 쳐마 형태를 가질 수 있다.

[0033] 본 발명의 일 실시예에 따른 유기전계발광 표시장치의 제조방법은 기판 상부에 제 1 전극의 일부를 노출시키는 개구부를 가진 뱅크를 형성하는 단계, 상기 뱅크가 형성된 상기 기판 전면에 소정의 박막을 형성하는 단계, 상기 박막이 형성된 상기 기판 상부에 다수의 스페이서를 형성하는 단계, 상기 박막을 과식각하여 상기 스페이서 하부에 언더-컷 구조의 더미층을 형성하는 단계, 상기 개구부에 의해 노출되는 상기 제 1 전극 위에 발광층을 형성하는 단계 및 상기 발광층이 형성된 상기 기판 위에 제 2 전극을 형성하는 단계를 포함하여 구성될 수 있다.

[0034] 이때, 상기 박막은 상기 뱅크와 상기 스페이서에 대해 선택적으로 식각되는 물질로 형성할 수 있다.

[0035] 상기 더미층은 상기 스페이서의 하부 가장자리로부터 내측으로 과식각된 언더-컷 구조를 가지도록 형성하며, 상기 스페이서의 가장자리는 쳐마 형태를 가지도록 형성할 수 있다.

[0036] 상기 스페이서는 제 1 높이를 가진 제 1 스페이서와 상기 제 1 높이보다 낮은 제 2 높이를 가진 제 2 스페이서로 형성할 수 있다.

[0037] 본 발명의 다른 일 실시예에 따른 유기전계발광 표시장치의 제조방법은 기판 위에 제 1 전극과 도전막패턴을 형성하는 단계, 상기 기판 상부에 상기 도전막패턴의 일부를 노출시키는 개구부를 가진 뱅크를 형성하는 단계, 상기 뱅크가 형성된 상기 기판 상부에 다수의 스페이서를 형성하는 단계, 상기 도전막패턴을 과식각하여 상기 뱅크 하부에 언더-컷 구조의 더미층을 형성하는 단계, 상기 제 1 전극 위에 발광층을 형성하는 단계 및 상기 발광층이 형성된 상기 기판 위에 제 2 전극을 형성하는 단계를 포함하여 구성될 수 있다.

[0038] 이때, 상기 도전막패턴은 상기 제 1 전극 위에 상기 제 1 전극과 동일한 형태로 형성할 수 있다.

[0039] 상기 더미층은 상기 제 1 전극과, 상기 스페이서 및 상기 뱅크에 대해 선택적으로 식각될 수 있는 도전성 물질로 형성할 수 있다.

[0040] 상기 더미층은 상기 뱅크의 하부 가장자리로부터 내측으로 과식각된 언더-컷 구조를 가지도록 형성하며, 상기 뱅크의 가장자리는 쳐마 형태를 가지도록 형성할 수 있다.

발명의 효과

[0041] 상술한 바와 같이, 본 발명의 일 실시예에 따른 유기전계발광 표시장치 및 그 제조방법은 접거나 구부릴 때 발생하는 기계적 응력에 의한 유기 화합물층의 손상을 방지함으로써 신뢰성을 개선할 수 있는 효과를 제공한다. 또한, 이러한 언더-컷 구조는 추가적인 마스크 공정이 필요하지 않으며, FMM와 스페이서간 접촉에 의한 이물불량이 감소되는 이점을 제공한다.

도면의 간단한 설명

[0042] 도 1은 일반적인 유기발광다이오드의 발광원리를 설명하는 다이어그램.

도 2는 일반적인 플렉서블 표시장치의 구부러짐 특성을 예시적으로 보여주는 도면.

도 3은 접거나 구부릴 때 발생하는 기계적 응력에 의한 유기발광다이오드의 들뜸 현상을 예시적으로 보여주는 단면도.

도 4는 본 발명에 따른 유기전계발광 표시장치를 개략적으로 보여주는 블록도.

도 5는 유기전계발광 표시장치의 서브-화소에 대한 회로 구성을 보여주는 예시도.

도 6은 본 발명의 제 1 실시예에 따른 유기전계발광 표시장치의 구조를 개략적으로 보여주는 사시도.

도 7은 본 발명의 제 1 실시예에 따른 유기전계발광 표시장치의 구조를 예시적으로 보여주는 단면도.

도 8은 도 7에 도시된 본 발명의 제 1 실시예에 따른 유기전계발광 표시장치에 있어, 유기 화합물층의 구조를 예시적으로 보여주는 단면도.

도 9는 본 발명의 제 1 실시예에 따른 유기전계발광 표시장치의 서브-화소 구조를 예로 들어 보여주는 단면도.

도 10a 및 도 10b는 본 발명의 제 1 실시예에 따른 유기전계발광 표시장치에 있어, 화소 일부를 예시적으로 보여주는 평면도.

도 11a 내지 도 11f는 도 9에 도시된 본 발명의 제 1 실시예에 따른 유기전계발광 표시장치의 제조공정을 순차적으로 보여주는 단면도.

도 12는 본 발명의 제 2 실시예에 따른 유기전계발광 표시장치의 서브-화소 구조를 예로 들어 보여주는 단면도.

도 13a 내지 도 13f는 도 12에 도시된 본 발명의 제 2 실시예에 따른 유기전계발광 표시장치의 제조공정을 순차적으로 보여주는 단면도.

발명을 실시하기 위한 구체적인 내용

- [0043] 이하, 첨부한 도면을 참조하여 본 발명에 따른 유기전계발광 표시장치 및 그 제조방법의 바람직한 실시예를 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다.
- [0044] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나, 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성요소를 지칭한다. 도면에서 층 및 영역들의 크기 및 상대적인 크기는 설명의 명료성을 위해 과장될 수 있다.
- [0045] 소자(element) 또는 층이 다른 소자 또는 "위(on)" 또는 "상(on)"으로 지칭되는 것은 다른 소자 또는 층의 바로 위뿐만 아니라 중간에 다른 층 또는 다른 소자를 개재한 경우를 모두 포함한다. 반면, 소자가 "직접 위(directly on)" 또는 "바로 위"로 지칭되는 것은 중간에 다른 소자 또는 층을 개재하지 않는 것을 나타낸다.
- [0046] 공간적으로 상대적인 용어인 "아래(below, beneath)", "하부(lower)", "위(above)", "상부(upper)" 등은 도면에 도시되어 있는 바와 같이 하나의 소자 또는 구성 요소들과 다른 소자 또는 구성 요소들과의 상관관계를 용이하게 기술하기 위해 사용될 수 있다. 공간적으로 상대적인 용어는 도면에 도시되어 있는 방향에 더하여 사용시, 또는 동작 시 소자의 서로 다른 방향을 포함하는 용어로 이해되어야 한다. 예를 들면, 도면에 도시되어 있는 소자를 뒤집을 경우, 다른 소자의 "아래(below)" 또는 "아래(beneath)"로 기술된 소자는 다른 소자의 "위(above)"에 놓여질 수 있다. 따라서, 예시적인 용어인 "아래"는 아래와 위의 방향을 모두 포함할 수 있다.
- [0047] 본 명세서에서 사용된 용어는 실시예들을 설명하기 위한 것이며, 따라서 본 발명을 제한하고자 하는 것은 아니다. 본 명세서에서, 단수형은 문구에서 특별히 언급하지 않는 한 복수형도 포함한다. 명세서에서 사용되는 "포함한다(comprise)" 및/또는 "포함하는(comprising)"은 언급된 구성요소, 단계, 동작 및/또는 소자는 하나 이상의 다른 구성요소, 단계, 동작 및/또는 소자의 존재 또는 추가를 배제하지 않는다.
- [0048] 도 4는 본 발명에 따른 유기전계발광 표시장치를 개략적으로 보여주는 블록도이다.
- [0049] 도 4를 참조하면, 본 발명에 따른 유기전계발광 표시장치에는 영상처리부(115), 데이터변환부(114), 타이밍제어부(113), 데이터구동부(112), 게이트구동부(111) 및 표시패널(116)이 포함될 수 있다.
- [0050] 영상처리부(115)는 RGB 데이터신호(RGB)를 이용하여 평균화상레벨에 따라 최대 휙도를 구현하도록 감마전압을 설정하는 등 다양한 영상처리를 수행한 후 RGB 데이터신호(RGB)를 출력한다. 영상처리부(115)는 RGB 데이터신호(RGB)는 물론 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(DES) 및 클럭신호(CLK) 중 하나 이상을 포함하는 구동신호를 출력한다.
- [0051] 타이밍제어부(113)는 영상처리부(115) 또는 데이터변환부(114)로부터 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(DES) 및 클럭신호(CLK) 중 하나 이상을 포함하는 구동신호를 공급받는다. 타이밍제어부(113)는 구동신호에 기초하여 게이트구동부(111)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호(GCS)와 데이터구동부(112)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호(DCS)를 출력한다.
- [0052] 타이밍제어부(113)는 게이트 타이밍 제어신호(GCS)와 데이터 타이밍 제어신호(DCS)에 대응하여 데이터신호(DATA)를 출력한다.
- [0053] 데이터구동부(112)는 타이밍제어부(113)로부터 공급된 데이터 타이밍 제어신호(DCS)에 응답하여 타이밍제어부

(113)로부터 공급되는 데이터신호(DATA)를 샘플링하고 래치(latch)하여 감마 기준전압으로 변환하여 출력한다. 데이터구동부(112)는 데이터라인들(DL1 ~ DLm)을 통해 변환된 데이터신호(DATA)를 출력한다. 데이터구동부(112)는 IC(Integrated Circuit) 형태로 형성된다.

[0054] 게이트구동부(111)는 타이밍제어부(113)로부터 공급된 게이트 타이밍 제어신호(GCS)에 응답하여 게이트전압의 레벨을 시프트 시키면서 게이트신호를 출력한다. 게이트구동부(111)는 게이트라인들(GL1 ~ GLn)을 통해 게이트 신호를 출력한다. 게이트구동부(111)는 IC 형태로 형성되거나 표시패널(116)에 게이트-인-패널(Gate In Panel; GIP) 방식으로 형성된다.

[0055] 표시패널(116)은 일 예로, 적색 서브-화소(SPr)와, 녹색 서브-화소(SPg) 및 청색 서브-화소(SPb)를 포함하는 서브-화소 구조로 구현될 수 있다. 즉, 하나의 화소(P)는 RGB 서브-화소(SPr, SPg, SPb)로 이루어진다. 다만, 본 발명이 이에 한정되는 것은 아니며, 백색 서브-화소를 포함할 수도 있다.

[0056] 도 5는 유기전계발광 표시장치의 서브-화소에 대한 회로 구성을 보여주는 예시도이다.

[0057] 이때, 도 5에 도시된 서브-화소는 스위칭 트랜지스터, 구동 트랜지스터, 커패시터 및 유기발광다이오드를 포함하는 2T(Transistor)1C(Capacitor) 구조로 구성된 경우를 예로 들고 있다. 그러나, 본 발명이 이에 한정되는 것은 아니며, 보상회로가 추가된 경우에는 3T1C, 4T2C, 5T2C 등 다양하게 구성될 수 있다.

[0058] 도 5를 참조하면, 유기전계발광 표시장치는 제 1 방향으로 배열된 게이트라인(GL) 및 제 1 방향과 교차하는 제 2 방향으로 서로 이격하여 배열된 데이터라인(DL)과 구동 전원라인(VDDL)에 의해 서브-화소영역이 정의된다.

[0059] 하나의 서브-화소에는 스위칭 트랜지스터(SW), 구동 트랜지스터(DR), 커패시터(Cst), 보상회로(CC) 및 유기발광 다이오드(OLED)가 포함될 수 있다.

[0060] 유기발광다이오드(OLED)는 구동 트랜지스터(DR)에 의해 형성된 구동 전류에 따라 빛을 발광하도록 동작한다.

[0061] 스위칭 트랜지스터(SW)는 게이트라인(GL)을 통해 공급된 게이트신호에 응답하여 데이터라인(DL)을 통해 공급되는 데이터신호가 커패시터(Cst)에 데이터전압으로 저장되도록 스위칭 동작한다.

[0062] 구동 트랜지스터(DR)는 커패시터(Cst)에 저장된 데이터전압에 따라 구동 전원라인(VDDL)과 그라운드배선(GND) 사이로 구동 전류가 흐르도록 동작한다.

[0063] 보상회로(CC)는 구동 트랜지스터(DR)의 문턱전압 등을 보상한다. 보상회로(CC)는 하나 이상의 트랜지스터와 커패시터로 구성될 수 있다. 보상회로(CC)의 구성은 매우 다양한바 이에 대한 구체적인 예시 및 설명은 생략한다.

[0064] 이와 같은 서브-화소 구조를 갖는 유기전계발광 표시장치는 빛이 방출되는 방향에 따라 전면발광(top emission) 방식이나 후면발광(bottom emission) 방식, 또는 양면발광(dual emission) 방식으로 구현될 수 있다.

[0065] 도 6은 본 발명의 제 1 실시예에 따른 유기전계발광 표시장치의 구조를 개략적으로 보여주는 사시도이다. 이때, 도 6은 연성 회로기판이 체결된 상태의 유기전계발광 표시장치를 예로 들어 보여주고 있다.

[0066] 도 7은 본 발명의 제 1 실시예에 따른 유기전계발광 표시장치의 구조를 예시적으로 보여주는 단면도로써, A-A선에 따라 절단한 단면을 예시적으로 보여준다. 이때, 도 7에는 편의상 기판 위에 발광층만이 구비된 상태를 예시적으로 보여주고 있다.

[0067] 도 8은 도 7에 도시된 본 발명의 제 1 실시예에 따른 유기전계발광 표시장치에 있어, 유기 화합물층의 구조를 예시적으로 보여주는 단면도이다.

[0068] 도 9는 본 발명의 제 1 실시예에 따른 유기전계발광 표시장치의 서브-화소 구조를 예로 들어 보여주는 단면도로써, 패널부 및 박막 봉지층의 구체적인 단면이 도시되어 있다. 패널부는 평면상에서 볼 때 다수의 서브-화소가 매트릭스 형태로 배열되어 있는데, 각 서브-화소는 적색을 발광하는 적색 서브-화소와, 녹색을 발광하는 녹색 서브-화소 및 청색을 발광하는 청색 서브-화소를 포함할 수 있다. 도 9에서는 설명의 편의를 위해 하나의 서브-화소의 단면 구조만을 예로 들어 도시하고 있다.

[0069] 그리고, 도 10a 및 도 10b는 본 발명의 제 1 실시예에 따른 유기전계발광 표시장치에 있어, 화소 일부를 예시적으로 보여주는 평면도이다.

[0070] 도 6을 참조하면, 본 발명의 제 1 실시예에 따른 유기전계발광 표시장치는 크게 영상을 표시하는 패널 어셈블리(100)와 패널 어셈블리(100)에 연결되는 연성 회로기판(150)을 포함한다.

- [0071] 패널 어셈블리(100)는 기판(101) 위에 구비되며, 액티브영역(AA)과 패드영역(PA)으로 구분되는 패널부(110) 및 액티브영역(AA)을 덮으면서 패널부(110) 위에 구비되는 박막 봉지층(140)을 포함한다.
- [0072] 액티브영역(AA)은 다수의 서브-화소들이 배치되어 실제로 영상을 표시하는 화소부(AAa) 및 화소부(AAa)의 외곽에 형성되어 외부로부터 인가되는 신호를 화소부(AAa) 내에 전달하는 외곽부(AAb)로 구분할 수 있으며, 박막 봉지층(140)은 화소부(AAa)와 외곽부(AAb) 일부를 덮으면서 패널부(110) 위에 형성되게 된다.
- [0073] 이때, 박막 봉지층(140)에 의해 덮이지 않고 노출되는 패널부(110)는 패드가 형성되는 패드부(PA)를 구성한다.
- [0074] 기판(101)은 가요성 있는 플렉서블 기판일 수 있다. 이때, 플렉서블 기판은 폴리에틸렌에테르프탈레이트(Polyethylene Terephthalate; PET), 폴리에틸렌나프탈레이트(polyethylene Napthalate; PEN), 폴리카보네이트(PC), 폴리아릴레이트(polyallylate), 폴리에테르이미드(Polyether imide; PEI), 폴리에테르су폰(Polyethersulphone; PES) 및 폴리이미드(polyimide) 등과 같이 내열성 및 내구성이 우수한 플라스틱을 소재로 사용할 수 있다. 다만, 본 발명이 이에 한정되지 않으며, 가요성 있는 다양한 소재가 사용될 수 있다.
- [0075] 화상이 기판(101) 방향으로 구현되는 후면발광 방식의 경우 기판(101)은 투명한 재질로 형성해야 한다. 그러나, 화상이 기판(101)의 반대방향으로 구현되는 전면발광 방식의 경우 기판(101)은 반드시 투명한 재질로 형성할 필요는 없다. 이 경우 금속으로 기판(101)을 형성할 수 있다. 금속으로 기판(101)을 형성할 경우, 기판(101)은 탄소, 철, 크롬, 망간, 니켈, 티타늄, 몰리브덴 및 스테인레스스틸로 이루어진 군으로부터 선택된 하나 이상의 금속을 포함할 수 있으나, 이에 한정되는 것은 아니다.
- [0076] 기판(101)의 상면에는 패널부(110)가 배치된다. 본 명세서에서 언급되는 패널부(110)라는 용어는 유기발광다이오드 및 이를 구동하기 위한 TFT 어레이를 통칭하는 것으로, 화상을 표시하는 액티브영역(AA)과 화상을 표시하기 위한 패드영역(PA)을 함께 의미하는 것이다.
- [0077] 이때, 도시하지 않았지만, 액티브영역(AA)에는 화소들이 매트릭스 형태로 배치되며, 액티브영역(AA)의 외측에는 화소들을 구동시키기 위한 스캔 드라이버와 데이터 드라이버 등의 구동소자 및 기타 부품들이 위치한다.
- [0078] 기판(101) 상면에는 패널부(110)의 일부를 덮도록 박막 봉지층(140)이 형성된다. 패널부(110)에 포함된 유기발광다이오드는 유기물로 구성되어 외부의 수분이나 산소에 의해 쉽게 열화 된다. 따라서, 이러한 유기발광다이오드를 보호하기 위해 패널부(110)를 밀봉해야 한다. 박막 봉지층(140)은 패널부(110)를 밀봉하는 수단으로 다수의 무기막들 및 유기막들을 교번 하여 적층한 구조를 갖는다. 이렇게 패널부(110)를 밀봉 기판이 아닌 박막 봉지층(140)으로 밀봉함으로써 유기전계발광 표시장치의 박형화 및 플렉서블화가 가능하다.
- [0079] 이때, 박막 봉지층(140)에 의해 덮이지 않고 노출되는 부분은 전술한 패드영역(PA)을 구성하게 된다.
- [0080] 이렇게 구성된 패널 어셈블리(100)의 패드영역(PA)에는 칩-온-글라스(Chip On Glass; COG) 방식으로 접적회로 칩(미도시)이 실장(mount)될 수 있다.
- [0081] 연성 회로기판(150)에는 구동 신호를 처리하기 위한 전자 소자(미도시)들이 칩-온-필름(Chip On Film; COF) 방식으로 실장 되고, 외부 신호를 연성 회로기판(150)으로 전송하기 위한 커넥터(미도시)가 설치될 수 있다.
- [0082] 이러한 연성 회로기판(150)은 패널 어셈블리(100)의 뒤쪽으로 접혀 연성 회로기판(150)이 패널 어셈블리(100)의 배면과 마주하도록 구성할 수 있다. 이때, 패널부(110)의 단자부와 연성 회로기판(150)의 접속부가 서로 전기적으로 접속하기 위하여 이방성 도전필름(미도시)을 이용할 수 있다.
- [0083] 도 7 내지 도 9를 참조하면, 전술한 바와 같이 각각의 화소는 적색과, 녹색 및 청색 서브-화소를 포함하여 구성될 수 있다.
- [0084] 그리고, 각각의 서브-화소는 유기발광다이오드 및 유기발광다이오드와 전기적으로 연결된 전자 소자를 포함한다. 전자 소자는 적어도 2개 이상의 TFT, 스토리지 커패시터 등을 포함할 수 있다. 전자 소자는 배선들과 전기적으로 연결되어 패널부 외부의 구동소자로부터 전기적인 신호를 전달받아 구동한다. 이렇게 유기발광다이오드와 전기적으로 연결된 전자 소자 및 배선들의 배열을 TFT 어레이라 지칭한다.
- [0085] 도 9에서는 각 서브-화소별로 유기발광다이오드와 유기발광다이오드를 구동하는 구동 TFT만 도시되어 있는데, 이는 설명의 편의를 위한 것일 뿐 본 발명은 도시된 바에 한정되지 않으며, 다수의 TFT, 스토리지 커패시터 및 각종 배선들이 더 포함될 수 있다.
- [0086] 도 9에 도시된 TFT는 탑 게이트(top gate) 방식이고, 액티브층(124)과, 게이트전극(121) 및 소오스/드레인전극

(122, 123)을 순차적으로 포함한다. 본 발명은 도시된 TFT의 탑 게이트 방식에 한정되지 않고, 다양한 방식의 TFT가 채용될 수 있다.

[0087] TFT는 기본적으로 스위칭 트랜지스터와 구동 트랜지스터를 포함한다.

[0088] 도시하지 않았지만, 스위칭 트랜지스터는 스캔라인과 데이터라인에 연결되고, 스캔라인에 입력되는 스위칭 전압에 따라 데이터라인에 입력되는 데이터 전압을 구동 트랜지스터로 전송한다. 스토리지 커패시터는 스위칭 트랜지스터와 전원 라인에 연결되며, 스위칭 트랜지스터로부터 전송 받은 전압과 전원라인에 공급되는 전압의 차이에 해당하는 전압을 저장한다.

[0089] 구동 트랜지스터는 전원 라인과 스토리지 커패시터에 연결되어 스토리지 커패시터에 저장된 전압과 문턱 전압의 차이의 제곱에 비례하는 출력 전류를 유기발광다이오드로 공급하고, 유기발광다이오드는 출력 전류에 의해 발광 한다.

[0090] 구동 트랜지스터는 액티브층(124)과, 게이트전극(121) 및 소오스/드레인전극(122, 123)을 포함하며, 유기발광다이오드의 제 1 전극(118)이 구동 트랜지스터의 드레인전극(123)에 연결될 수 있다. 즉, 구동 트랜지스터는 기판(101) 위에 형성된 베퍼층(미도시), 베퍼층 위에 형성된 액티브층(124), 액티브층(124)이 형성된 기판(101) 위에 형성된 제 1 절연층(115a), 제 1 절연층(115a) 위에 형성된 게이트전극(121), 게이트전극(121)이 형성된 기판(101) 위에 형성된 제 2 절연층(115b) 및 제 2 절연층(115b) 위에 형성되어 제 1 컨택홀을 통해 액티브층(124)의 소오스/드레인영역과 전기적으로 접속하는 소오스/드레인전극(122, 123)으로 구성된다.

[0091] 이때, 베퍼층은 단층이나 2층 이상의 다중층으로 이루어질 수 있으며, 기판(101)으로부터 유출되는 알칼리 이온과 같은 불순물로부터 후속 공정에서 형성되는 TFT를 보호하기 위해서 형성될 수 있다.

[0092] 액티브층(124)은 산화물 반도체로 형성할 수 있다.

[0093] 산화물 반도체를 이용하여 액티브층(124)을 형성하는 경우 높은 이동도와 정전류 테스트 조건을 만족하는 한편 균일한 특성이 확보되어 대면적 디스플레이에 적용 가능한 장점을 가지고 있다.

[0094] 또한, 최근 투명 전자회로에 관심과 활동이 집중되고 있는데, 산화물 반도체를 액티브층(124)으로 적용한 산화물 TFT는 높은 이동도를 가지는 한편 저온에서 제작이 가능함에 따라 투명 전자회로에 사용될 수 있는 장점이 있다.

[0095] 다만, 본 발명이 이에 한정되는 것은 아니며, 액티브층(124)은 비정질 실리콘막이나 비정질 실리콘을 결정화한 다결정 실리콘막, 또는 유기물 반도체 등으로 구성될 수 있다.

[0096] 게이트전극(121)은 알루미늄(Al)이나 알루미늄 합금(Al alloy) 등 알루미늄 계열 금속, 은(Ag)이나 은 합금 등은 계열 금속, 구리(Cu)나 구리 합금 등 구리 계열 금속, 몰리브덴(Mo)이나 몰리브덴 합금 등 몰리브덴 계열 금속, 크롬(Cr), 탄탈륨(Ta), 티타늄(Ti)과 같은 저저항 불투명 도전물질을 사용할 수 있다. 그러나, 이들은 물리적 성질이 다른 2개의 도전막을 포함하는 다층막 구조를 가질 수 있다.

[0097] 제 1 절연층(115b)과 제 2 절연층(115c)은 실리콘질화막(SiNx)이나 실리콘산화막(SiO₂)과 같은 무기절연물질로 이루어진 단일 층, 또는 실리콘질화막과 실리콘산화막으로 이루어진 이중의 층으로 이루어질 수 있다.

[0098] 소오스전극(122)과 드레인전극(123)은 알루미늄이나 알루미늄 합금 등 알루미늄 계열 금속, 은이나 은 합금 등은 계열 금속, 구리나 구리 합금 등 구리 계열 금속, 몰리브덴이나 몰리브덴 합금 등 몰리브덴 계열 금속, 크롬, 탄탈륨, 티타늄과 같은 저저항 불투명 도전물질을 사용할 수 있다. 그러나, 이들은 물리적 성질이 다른 2개의 도전막을 포함하는 다층막 구조를 가질 수 있다.

[0099] 다만, 이러한 TFT의 구성은 전술한 예에 한정되지 않으며 다양하게 변형 가능하다.

[0100] 이렇게 구성된 구동 트랜지스터가 형성된 기판(101) 위에는 제 3 절연층(115c)이 형성되며, 제 3 절연층(115c)은 실리콘질화막이나 실리콘산화막과 같은 무기절연물질로 형성될 수 있다.

[0101] 이때, 제 3 절연층(115c) 위에는 소정의 유기 절연물질로 이루어진 평탄화층(115d)이 형성될 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니며, 제 3 절연층(115c)이 평탄화층(115d)의 역할을 할 수도 있다.

[0102] 구동 트랜지스터의 드레인전극(123)은 제 3 절연층(115c)과 평탄화층(115d)에 형성된 제 2 컨택홀을 통해 제 1 전극(118)과 전기적으로 접속된다.

- [0103] 그리고, 평탄화층(115d) 상부의 서브-화소들의 경계에는 뱅크(115e)가 형성될 수 있다. 뱅크(115e)는 각각의 서브-화소를 구획하여 인접하는 서브-화소에서 출력되는 특정 컬러의 광이 혼합되어 출력되는 것을 방지하기 위한 것이다.
- [0104] 그리고, 유기발광다이오드는 제 1 전극(118)과, 유기 화합물층(130) 및 제 2 전극(128)을 포함하여 구성될 수 있다.
- [0105] 이때, 유기 화합물층(130)은 실제 발광이 이루어지는 발광층(130c) 이외에 정공 또는 전자의 캐리어를 발광층(130c)까지 효율적으로 전달하기 위한 다양한 유기층(130a, 130b, 130d, 130e)들을 더 포함할 수 있다.
- [0106] 유기층(130a, 130b, 130d, 130e)들은 제 1 전극(118)과 발광층(130c) 사이에 위치하는 정공주입층(130a) 및 정공수송층(130b), 제 2 전극(128)과 발광층(130c) 사이에 위치하는 전자주입층(130e) 및 전자수송층(130d)을 포함할 수 있다.
- [0107] 이와 같이 TFT 어레이가 구비된 기판(101) 위에 제 1 전극(118)이 형성되며, 제 1 전극(118) 위에는 순차적으로 유기 화합물층(130) 및 제 2 전극(128)이 적층될 수 있다.
- [0108] 발광층(130c)은 전계발광(Electro Luminescence; EL)에 의해 발광하는 유기 재료 및/또는 무기 나노 입자를 가지는 EL 발광층이며, 제 1 전극(118)과 제 2 전극(128) 사이에 개재된다.
- [0109] 발광층(130c)은 단층이나 2층 이상의 다중층으로 구성될 수 있다.
- [0110] 발광층(130c)은 적색과, 녹색 및 청색 서브-화소에 대응하여 각각 적색과, 녹색 및 청색의 빛을 발광하는 적색과, 녹색 및 청색 발광층(130cr, 130cg, 130cb)으로 구성될 수 있다.
- [0111] 이때, EL 재료로는 유기 재료, 또는 무기 재료가 있으며, 유기 EL 재료를 이용하는 경우에는 고분자 계의 유기 EL 재료, 또는 저분자 계의 유기 EL 재료가 있다. 유기 EL 재료는 1종, 또는 2종 이상의 호스트 재료와 발광성 화합물인 발광 재료를 포함할 수 있다.
- [0112] 그리고, 제 1 전극(118)과 제 2 전극(128)은 EL 재료를 갖는 발광층(130c)에 정공과 전자를 공급하기 위한 전극이다.
- [0113] 제 1 전극(118)은 양극으로서 금속, 도전성 산화물, 도전성 고분자 등의 박막이 이용될 수 있다. 일 예로, 인듐-틴-옥사이드(Indium Tin Oxide; ITO) 또는 인듐-징크-옥사이드(Indium Zinc Oxide; IZO) 등의 투명 도전막과, 금, 크롬과 같은 흘 주입성이 양호한 일 함수가 큰 금속 및 폴리 아닐린, 폴리 아세틸렌, 폴리 알킬 티오펜 유도체, 폴리실란 유도체와 같은 도전성 고분자 등을 들 수 있다.
- [0114] 제 2 전극(128)은 음극으로서 금속, 도전성 산화물, 도전성 고분자 등의 박막이 이용될 수 있다. 일 예로, MgAg 등의 마그네슘 합금, AlLi, AlCa, AlMg 등의 알루미늄 합금, Li, Ca를 시작으로 하는 알칼리 금속류, 알칼리 금속류의 합금과 같은 전자 주입성이 양호한 일 함수가 작은 금속 등을 들 수 있다.
- [0115] 이러한 구조를 기반으로 유기발광다이오드는 제 1 전극(118)에서 주입되는 정공과 제 2 전극(128)에서 주입되는 전자가 각각의 수송을 위한 수송층을 경유하여 발광층(130c)에서 결합한 후 낮은 에너지 준위로 이동하면서 발광층(130c)에서의 에너지 차에 해당하는 파장의 빛을 생성하게 된다.
- [0116] 이때, 본 발명의 제 1 실시예에 따른 유기 화합물층(130)은 뱅크(115e) 사이의 제 1 전극(118) 위에 아일랜드(island) 형태로 형성되는 것을 특징으로 한다. 또한, 이로 인해 이후 형성되는 박막에 의해 유기층 들뜸(peeling) 현상을 억제하고 유기층-무기층 사이의 접착력(adhesion)을 증가시킨다. 따라서, 접거나 구부릴 때 발생하는 기계적 응력에 의한 유기 화합물층(130)의 손상을 최소화할 수 있게 된다.
- [0117] 다만, 본 발명이 이에 한정되는 것은 아니며, 발광층(130c) 이외의 유기층(130a, 130b, 130d, 130e)들은 FMM(Fine Metal Mask)을 사용하지 않고 기판(101) 전면에 증착될 수 있으며, 이 경우에는 후술하는 제 2 전극(128)과 동일하게 다수의 제 1 스페이서(147a)와 제 2 스페이서(147b) 주위에서 끊어진 형태를 가질 수 있다.
- [0118] 또한, 본 발명의 제 1 실시예에 따른 유기전계발광 표시장치는 유기 화합물층(130)이 형성되지 않은 뱅크(115e) 상부에 제 1 높이를 가진 다수의 제 1 스페이서(147a)와 제 2 높이를 가진 다수의 제 2 스페이서(147b)가 형성되어 있는 것을 특징으로 한다. 다만, 본 발명이 이에 한정되는 것은 아니며, 한 종류의 스페이서만, 즉 다수의 제 1 스페이서(147a), 또는 다수의 제 2 스페이서(147b)만 형성될 수도 있다. 또한, 본 발명은 3종류 이상의 서로 다른 높이를 가진 다수의 스페이서들을 적용할 수도 있다.

- [0119] 이때, 제 1 높이는 제 2 높이보다 높을 수 있으며, 제 1 스페이서(147a)와 제 2 스페이서(147b)는 상부가 하부 보다 좁도록 정방향의 테이퍼(taper)를 가질 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니며, 제 1 높이는 제 2 높이와 같을 수 있다.
- [0120] 제 1 스페이서(147a)와 제 2 스페이서(147b)는 하프-톤(half-tone) 마스크 또는 슬릿마스크를 이용함으로써 서로 다른 높이를 가지도록 동시에 패터닝 될 수 있다.
- [0121] 제 1 스페이서(147a)는 유기 화합물층(130), 즉 발광층(130c)의 중착을 위해 사용되는 FMM을 지지하는 역할을 하며, 파티클 이슈(particle issue)를 최소화하기 위해 FMM과 접촉하는 면적을 최소화하는 형태를 가질 수 있다.
- [0122] 도 10a 및 도 10b를 참조하면, 화소부(AAa)에는 다수의 서브-화소들이 매트릭스 형태로 배치되어 실제로 영상을 표시하는 서브-화소영역(125)이 정의되어 있다.
- [0123] 이때, 서브-화소영역(125) 주위, 즉 유기 화합물층이 형성되지 않은 뱅크 상부에는 스페이서(147)가 배치되어 있다.
- [0124] 이러한 스페이서(147)는 도 10a와 같은 점(point) 형태를 가지며 배치되거나 도 10b와 같은 바(bar) 형태를 가지며 배치될 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니며, 본 발명의 스페이서(147)는 다양한 형태를 가지며 서브-화소영역(125) 주위에 배치될 수 있다.
- [0125] 또한, 전술한 도 7 내지 도 9를 한번 더 참조하면, 본 발명의 제 1 실시예에 따른 유기전계발광 표시장치는 제 1 스페이서(147a)와 제 2 스페이서(147b) 하부에 언더-컷(under-cut) 구조의 더미층(dummy layer)(165)이 형성되는 것을 특징으로 한다.
- [0126] 이러한 언더-컷 구조의 더미층(165)으로 인해 유기 화합물층(130) 위에 중착되는 제 2 전극(128)(및 전술한 유기 화합물층(130)의 일부 유기층들)이 다수의 제 1 스페이서(147a)와 제 2 스페이서(147b) 주위에서 끊어질 수 있으며, 이에 따라 접거나 구부릴 때 발생하는 기계적 응력을 최소화할 수 있게 된다.
- [0127] 이때, 더미층(165)은 습식각에 의해 과식각(over etch)될 수 있는 IGZO 등의 물질로 이루어질 수 있으며, 제 1 스페이서(147a)와 제 2 스페이서(147b) 각각의 하부 가장자리로부터 내측으로 약 $0.2\mu\text{m}$ 의 폭으로 과식각된 언더-컷을 형성할 수 있다.
- [0128] 이에 따라 본 발명은 기계적 응력에 의한 유기 화합물층(130)의 손상을 방지함으로써 신뢰성을 개선할 수 있는 효과를 제공한다. 또한, 이러한 언더-컷 구조는 추가적인 마스크 공정이 필요하지 않으며, 스페이서(147a, 147b)에 역방향의 테이퍼를 형성하는 기준에 비해 FMM과 스페이서(147a, 147b)간 접촉에 의한 이물불량이 감소되는 이점을 제공한다.
- [0129] 다음으로, 제 2 전극(128)이 형성된 기판(101) 상부에는 다층으로 구성된 박막 봉지층(140)이 형성될 수 있다.
- [0130] 패널부에 포함된 유기발광다이오드는 유기물로 구성되어 외부의 수분이나 산소에 의해 쉽게 열화 된다. 따라서, 이러한 유기발광다이오드를 보호하기 위해 패널부를 밀봉해야 한다. 박막 봉지층(140)은 패널부를 밀봉하는 수단으로 다수의 무기막들 및 유기막들을 교변 하여 적층한 구조를 가질 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니다. 이렇게 패널부를 밀봉 기판이 아닌 박막 봉지층(140)으로 밀봉함으로써 하이브리드 표시장치의 박형화 및 플렉서블화가 가능하다.
- [0131] 이때, 박막 봉지층(140)에 의해 덮이지 않고 노출되는 부분은 전술한 패드영역을 구성하게 된다.
- [0132] 박막 봉지층(140)을 구체적으로 설명하면, 일 예로 유기발광다이오드가 형성된 기판(101) 상부에는 봉지수단으로 1차 보호막(140a)과 유기막(140b) 및 2차 보호막(140c)이 차례대로 형성되어 박막 봉지층(140)을 구성한다. 다만, 전술한 바와 같이 박막 봉지층(140)을 구성하는 무기막들과 유기막들의 수는 이에 한정되지 않는다.
- [0133] 1차 보호막(140a)의 경우 약 $1\mu\text{m}$ 두께의 무기절연막으로 이루어져 있으며, 언더-컷이 형성된 스페이서(147a, 147b) 주위를 커버(cover)하는 동시에 유기 화합물층(130)을 캐핑(capping)하는 역할을 한다.
- [0134] 1차 보호막(140a)은 그 하부의 뱅크(115e)와 상부의 유기막(140b)과 직접 접촉함으로써 구부림(bending) 응력으로 인한 유기 화합물층(130)의 박리현상을 효과적으로 방지할 수 있다.
- [0135] 유기막(140b)은 평탄화 역할을 하며, 폴리머로 이루어진 유기막(140b)의 두께가 충분히 두껍기 때문에 이물에 의한 크랙도 보완할 수 있다.

- [0136] 그리고, 2차 보호막(140c)을 포함하는 기판(101) 전면에는 봉지를 위해 다층으로 이루어진 보호필름(145)이 대향하여 위치하게 되며, 기판(101)과 보호필름(145) 사이에는 투명하며 접착 특성을 갖는 접착제(146)가 개재될 수 있다.
- [0137] 이때, 보호필름(145)은 커버 글라스로 구성될 수 있다.
- [0138] 보호필름(145) 위에는 외부로부터 입사된 광의 반사를 막기 위한 원형 편광판(150)이 부착될 수 있다.
- [0139] 이하, 이와 같이 구성되는 본 발명의 제 1 실시예에 따른 유기전계발광 표시장치의 제조방법을 도면을 참조하여 상세히 설명한다.
- [0140] 도 11a 내지 도 11f는 도 9에 도시된 본 발명의 제 1 실시예에 따른 유기전계발광 표시장치의 제조공정을 순차적으로 보여주는 단면도이다.
- [0141] 도 11a를 참조하면, 투명한 유리재질 또는 유연성이 우수한 투명한 플라스틱이나 고분자 필름 등의 절연물질로 이루어진 기판(101)을 준비한다.
- [0142] 그리고, 자세히 도시하지 않았지만, 기판(101)의 적색과, 녹색 및 청색 서브-화소 각각에 TFT와 스토리지 커패시터를 형성한다.
- [0143] 우선, 기판(101) 위에 베퍼층(미도시)을 형성한다.
- [0144] 이때, 베퍼층은 반도체층의 결정화 시 기판(101)으로부터 유출되는 알칼리 이온과 같은 불순물로부터 TFT를 보호하기 위해서 형성할 수 있으며, 실리콘산화막으로 형성할 수 있다.
- [0145] 다음으로, 베퍼층이 형성된 기판(101) 위에 반도체 박막과 절연막 및 제 1 도전막(또는, 금속층)을 형성한다.
- [0146] 반도체 박막은 비정질 실리콘이나 다결정 실리콘, 산화물 반도체, 또는 유기물 반도체 등으로 형성할 수 있다.
- [0147] 이때, 다결정 실리콘은 기판(101) 위에 비정질 실리콘을 증착한 후 여러 가지 결정화 방식을 이용하여 형성할 수 있다. 그리고, 반도체 박막으로 산화물 반도체를 이용하는 경우 산화물 반도체를 증착한 후에 소정의 열처리 공정을 진행할 수 있다.
- [0148] 제 1 도전막은 게이트 배선을 형성하기 위해 알루미늄(Al), 구리(Cu), 몰리브덴(Mo), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 또는 이들의 합금과 같은 저저항 불투명 도전물질을 사용할 수 있다. 이때, 상기 제 1 도전막은 물리적 성질이 다른 2개의 도전막을 포함하는 다중층 구조를 가질 수 있다. 이 중 한 도전막은 신호 지연이나 전압 강하를 줄일 수 있도록 낮은 비저항(resistivity)의 금속일 수 있다. 예를 들어, 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속 등으로 이루어질 수 있다.
- [0149] 이후, 포토리소그래피공정을 통해 반도체 박막과 절연막 및 제 1 도전막을 선택적으로 제거함으로써 반도체 박막으로 이루어진 반도체층(124)을 형성한다.
- [0150] 이때, 반도체층(124) 위에는 절연막으로 이루어진 제 1 절연층(115a)이 형성된다.
- [0151] 그리고, 그 위에 제 1 도전막으로 이루어진 게이트전극(121)을 포함하는 게이트라인(미도시) 및 제 1 유지전극(미도시)이 형성된다.
- [0152] 다음으로, 게이트전극(121)을 포함하는 게이트라인 및 제 1 유지전극이 형성된 기판(101) 전면에 실리콘질화막 또는 실리콘산화막 등으로 이루어진 제 2 절연층(115b)을 형성한다.
- [0153] 그리고, 포토리소그래피공정을 통해 제 2 절연층(115b)을 선택적으로 패터닝하여 반도체층(124)의 소오스/드레인영역을 노출시키는 반도체층 컨택홀을 형성한다.
- [0154] 다음으로, 제 2 절연층(115b)이 형성된 기판(101) 전면에 제 2 도전막을 형성한다. 이후, 포토리소그래피공정을 통해 제 2 도전막을 선택적으로 제거함으로써 제 2 도전막으로 이루어진 데이터 배선(즉, 소오스/드레인전극(122, 123), 구동 전압라인(미도시), 데이터라인(미도시) 및 제 2 유지전극(미도시))을 형성한다.
- [0155] 이때, 제 2 도전막은 데이터 배선을 형성하기 위해 알루미늄, 구리, 몰리브덴, 크롬, 금, 티타늄, 니켈, 네오디뮴 또는 이들의 합금과 같은 저저항 불투명 도전물질을 사용할 수 있다. 이때, 상기 제 2 도전막은 물리적 성질이 다른 2개의 도전막을 포함하는 다중층 구조를 가질 수 있다. 이 중 한 도전막은 신호 지연이나 전압 강하를 줄일 수 있도록 낮은 비저항의 금속, 예를 들면 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속 등으로 이

루어질 수 있다.

[0156] 이때, 소오스/드레인전극(122, 123)은 반도체층 컨택홀을 통해 반도체층(124)의 소오스/드레인영역에 전기적으로 접속한다. 그리고, 제 2 유지전극은 제 2 절연층(115b)을 사이에 두고 그 하부의 제 1 유지전극의 일부와 중첩하여 스토리지 커페시터를 형성할 수 있다.

[0157] 다음으로, 소오스/드레인전극(122, 123), 구동 전압라인, 데이터라인 및 제 2 유지전극이 형성된 기판(101) 위에 실리콘질화막 또는 실리콘산화막 등으로 이루어진 제 3 절연층(115c)과 유기 절연물질로 이루어진 평탄화층(115d)이 형성된다.

[0158] 이때, 전술한 바와 같이 제 3 절연층(115c)이 평탄화층(115d)의 역할도 할 수 있으며, 이 경우 평탄화층(115d)을 형성하지 않을 수 있다.

[0159] 그리고, 포토리소그래피공정을 통해 제 3 절연층(115c)과 평탄화층(115d)을 선택적으로 패터닝하여 드레인전극(123)을 노출시키는 드레인 컨택홀을 형성한다.

[0160] 다음으로, 평탄화층(115d)이 형성된 기판(101) 전면에 제 3 도전막을 형성한다. 이후, 포토리소그래피공정을 통해 제 3 도전막을 선택적으로 제거함으로써 제 3 도전막으로 이루어진 제 1 전극(118)을 형성한다.

[0161] 제 3 도전막은 ITO 또는 IZO와 같은 투명 도전성 물질로 이루어질 수 있다.

[0162] 양극인 제 1 전극(118)은 드레인 컨택홀을 통해 구동 박막트랜지스터의 드레인전극(123)과 전기적으로 접속될 수 있다.

[0163] 이때, 제 1 전극(118)은 기판(101) 상부에 적색과, 녹색 및 청색 서브-화소 각각에 대응하여 형성될 수 있다.

[0164] 다음으로, 제 1 전극(118)이 형성된 기판(101) 위에 소정의 뱅크(115e)를 형성한다.

[0165] 이때, 뱅크(115e)는 제 1 전극(118) 가장자리 주변을 둑처럼 둘러싸서 개구부를 정의하며 유기 절연물질 또는 무기 절연물질로 만들어질 수 있다. 뱅크(115e)는 또한 검정색 안료를 포함하는 감광제로 만들어질 수 있는데, 이때, 뱅크(115e)는 차광부재의 역할을 할 수 있다.

[0166] 그리고, 뱅크(115e)가 형성된 기판(101) 전면에 소정의 박막(160)을 형성한다.

[0167] 박막(160)은 더미층을 형성하기 위한 절연막이나 도전막일 수 있으며, 습식각에 의해 과식각 될 수 있는 IGZO 등의 물질로 이루어질 수 있다.

[0168] 또한, 박막(160)은 식각 시에 그 하부의 뱅크(115e)와 상부의 스페이서(미도시)에 대해 선택적으로 식각 될 수 있는 물질로 이루어질 수 있다.

[0169] 다음으로, 도 11b를 참조하면, 박막(160)이 형성된 기판(101) 위에 제 1 높이를 가진 다수의 제 1 스페이서(147a)와 제 2 높이를 가진 다수의 제 2 스페이서(147b)를 형성한다. 다만, 본 발명이 이에 한정되는 것은 아니며, 한 종류의 스페이서만, 즉 다수의 제 1 스페이서(147a), 또는 다수의 제 2 스페이서(147b)만 형성될 수도 있다. 또한, 본 발명은 3종류 이상의 서로 다른 높이를 가진 다수의 스페이서들을 적용할 수도 있다.

[0170] 이때, 제 1 높이는 제 2 높이보다 높을 수 있으며, 제 1 스페이서(147a)와 제 2 스페이서(147b)는 상부가 하부 보다 좁도록 정방향의 테이퍼를 가질 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니며, 제 1 높이는 제 2 높이와 같을 수 있다.

[0171] 제 1 스페이서(147a)와 제 2 스페이서(147b)는 하프-톤 마스크, 또는 슬릿마스크를 이용함으로써 서로 다른 높이를 가지도록 동시에 패터닝 될 수 있다.

[0172] 이러한 제 1 스페이서(147a)와 제 2 스페이서(147b)는 뱅크(115e) 상부에 형성될 수 있다.

[0173] 다음으로, 도 11c를 참조하면, 습식각을 통해 박막(160)을 과식각 하여 제 1 스페이서(147a)와 제 2 스페이서(147b) 하부에 언더-컷 구조의 더미층(165)을 형성한다.

[0174] 이때, 서브-화소영역의 제 1 전극(118) 표면이 노출된다.

[0175] 일 예로, 더미층(165)은 제 1 스페이서(147a)와 제 2 스페이서(147b) 각각의 하부 가장자리로부터 내측으로 약 $0.2\mu\text{m}$ 의 폭으로 과식각된 언더-컷을 형성할 수 있다.

[0176] 다음으로, 도 11d를 참조하면, FMM(M)을 통해 뱅크(115e) 사이의 제 1 전극(118) 위에 아일랜드 형태의 유기 화

합물층(130)을 형성한다.

[0177] 이때, 증발(evaporation) 방식을 이용할 수 있으며, 증발에 의한 증착은 직진성을 가지기 때문에 FMM(M) 하부에는 증착되지 않는다.

[0178] 전술한 바와 같이 제 1 스페이서(147a)는 유기 화합물층(130)의 증착을 위해 사용되는 FMM(M)을 지지하는 역할을 하며, 따라서 제 1 스페이서(147a)는 파티클 이슈를 최소화하기 위해 FMM(M)과 접촉하는 면적을 최소화하는 형태를 가질 수 있다.

[0179] 이때, 자세히 도시하지 않았지만, 이를 위해 우선, 기판(101) 위에 정공주입층과 정공수송층을 차례대로 형성한다.

[0180] 이때, 정공주입층과 정공수송층은 적색과, 녹색 및 청색 서브-화소에 공통으로 형성되어, 정공의 주입 및 수송을 원활하게 하는 역할을 한다. 이때, FMM(M)을 이용하지 않고 기판(101) 전면에 증착할 수 있으며, 이 경우 정공주입층과 정공수송층은 다수의 제 1 스페이서(147a)와 제 2 스페이서(147b) 주위에서 끊어진 형태를 가질 수 있다.

[0181] 정공주입층과 정공수송층 중 어느 하나의 층은 생략될 수 있다.

[0182] 다음으로, 정공수송층이 형성된 기판(101) 위에 FMM(M)을 통해 발광층을 형성한다.

[0183] 이때, 발광층은 적색과, 녹색 및 청색 서브-화소에 대응하여 적색과, 녹색 및 청색 발광층을 포함할 수 있다.

[0184] 또한, 발광층은 뱅크(115e) 사이의 정공주입층과 정공수송층 위에 아일랜드 형태로 형성될 수 있다.

[0185] 다음으로, 발광층이 형성된 기판(101) 위에 전자수송층을 형성한다.

[0186] 이때, 전자수송층은 발광층 상부의 적색과, 녹색 및 청색 서브-화소에 공통으로 형성되어 전자의 수송을 원활하게 하는 역할을 한다.

[0187] 전자수송층 상부에는 전자의 주입을 원활하게 하기 위하여 전자주입층이 더욱 형성될 수 있다. 이때, FMM(M)을 이용하지 않고 기판(101) 전면에 증착할 수 있으며, 이 경우 전자수송층과 전자주입층은 다수의 제 1 스페이서(147a)와 제 2 스페이서(147b) 주위에서 끊어진 형태를 가질 수 있다.

[0188] 다음으로, 도 11e를 참조하면, 유기 화합물층(130)이 형성된 기판(101) 위에 스퍼터링(sputtering)을 통해 제 4 도전막으로 이루어진 제 2 전극(128)을 형성한다.

[0189] 이때, 언더-컷 구조의 더미층(165)으로 인해 제 2 전극(128)(및 전술한 유기 화합물층(130)의 일부 유기층들)은 다수의 제 1 스페이서(147a)와 제 2 스페이서(147b) 주위에서 끊어질 수 있으며, 이에 따라 접거나 구부릴 때 발생하는 기계적 응력의 영향을 최소화할 수 있게 된다.

[0190] 다음으로, 이렇게 제조된 유기발광다이오드 위에 소정의 박막 봉지층으로 유기발광다이오드를 밀봉한다.

[0191] 즉, 도 11f를 참조하면, 유기발광다이오드가 형성된 기판(101) 상부에 봉지수단으로 1차 보호막(140a)과 유기막(미도시) 및 2차 보호막(미도시)을 차례대로 형성한다. 다만, 전술한 바와 같이 박막 봉지층을 구성하는 무기막들과 유기막들의 수는 이에 한정되지 않는다.

[0192] 이때, 1차 보호막(140a)의 경우 약 $1\mu m$ 두께의 무기절연막으로 이루어져 있으며, 언더-컷이 형성된 스페이서(147a, 147b) 주위를 커버하는 동시에 유기 화합물층(130)을 캐핑 하는 역할을 할 수 있다.

[0193] 1차 보호막(140a)은 그 하부의 뱅크(115e)와 상부의 유기막과 직접 접촉함으로써 구부림 응력으로 인한 유기 화합물층(130)의 박리현상을 효과적으로 방지할 수 있다.

[0194] 유기막은 평탄화 역할을 하며, 폴리머로 이루어진 유기막의 두께가 충분히 두껍기 때문에 이물에 의한 크랙도 보완할 수 있다.

[0195] 그리고, 도시하지 않았지만, 2차 보호막을 포함하는 기판(101) 전면에는 봉지를 위해 다층으로 이루어진 보호필름이 대향하여 위치하게 되며, 기판(101)과 보호필름 사이에는 투명하며 접착 특성을 갖는 접착제가 개재될 수 있다.

[0196] 이때, 보호필름은 커버 글라스로 구성될 수 있다.

[0197] 또한, 박막 봉지층 상면에는 유기전계발광 표시장치의 외광의 반사를 줄여 콘트라스트를 향상시키기 위해 편광

필름(polarization film)이 구비될 수 있다.

[0198] 한편, 본 발명은 스페이서 하부 대신에 뱅크 하부에 언더-컷 구조를 형성하여 유기 화합물층을 아일랜드 형태로 형성할 수도 있는데, 이를 다음의 본 발명의 제 2 실시예를 통해 상세히 설명한다.

[0199] 도 12는 본 발명의 제 2 실시예에 따른 유기전계발광 표시장치의 서브-화소 구조를 예로 들어 보여주는 단면도로써, 패널부 및 박막 봉지층의 구체적인 단면이 도시되어 있다. 패널부는 평면상에서 볼 때 다수의 서브-화소가 매트릭스 형태로 배열되어 있는데, 각 서브-화소는 적색을 발광하는 적색 서브-화소와, 녹색을 발광하는 녹색 서브-화소 및 청색을 발광하는 청색 서브-화소를 포함할 수 있다. 도 12에서는 설명의 편의를 위해 하나의 서브-화소의 단면 구조만을 예로 들어 도시하고 있다.

[0200] 이때, 전술한 바와 같이 각각의 서브-화소는 유기발광다이오드 및 유기발광다이오드와 전기적으로 연결된 전자 소자를 포함한다. 전자 소자는 적어도 2개 이상의 TFT, 스토리지 커패시터 등을 포함할 수 있다. 전자 소자는 배선들과 전기적으로 연결되어 패널부 외부의 구동소자로부터 전기적인 신호를 전달받아 구동한다.

[0201] 도 12에서는 각 서브-화소별로 유기발광다이오드와 유기발광다이오드를 구동하는 구동 TFT만 도시되어 있는데, 이는 설명의 편의를 위한 것일 뿐 본 발명은 도시된 바에 한정되지 않으며, 다수의 TFT, 스토리지 커패시터 및 각종 배선들이 더 포함될 수 있다.

[0202] 도 12에 도시된 TFT는 탑 게이트 방식이고, 액티브층(224)과, 게이트전극(221) 및 소오스/드레인전극(222, 223)을 순차적으로 포함한다. 본 발명은 도시된 TFT의 탑 게이트 방식에 한정되지 않고, 다양한 방식의 TFT가 채용될 수 있다.

[0203] TFT는 기본적으로 스위칭 트랜지스터와 구동 트랜지스터를 포함한다.

[0204] 도시하지 않았지만, 스위칭 트랜지스터는 스캔라인과 데이터라인에 연결되고, 스캔라인에 입력되는 스위칭 전압에 따라 데이터라인에 입력되는 데이터 전압을 구동 트랜지스터로 전송한다. 스토리지 커패시터는 스위칭 트랜지스터와 전원 라인에 연결되며, 스위칭 트랜지스터로부터 전송 받은 전압과 전원라인에 공급되는 전압의 차이에 해당하는 전압을 저장한다.

[0205] 구동 트랜지스터는 전원 라인과 스토리지 커패시터에 연결되어 스토리지 커패시터에 저장된 전압과 문턱 전압의 차이의 제곱에 비례하는 출력 전류를 유기발광다이오드로 공급하고, 유기발광다이오드는 출력 전류에 의해 발광한다.

[0206] 도 12를 참조하면, 구동 트랜지스터는 액티브층(224)과, 게이트전극(221) 및 소오스/드레인전극(222, 223)을 포함하며, 유기발광다이오드의 제 1 전극(218)이 구동 트랜지스터의 드레인전극(223)에 연결될 수 있다. 즉, 구동 트랜지스터는 기판(201) 위에 형성된 베퍼층(미도시), 베퍼층 위에 형성된 액티브층(224), 액티브층(224)이 형성된 기판(201) 위에 형성된 제 1 절연층(215a), 제 1 절연층(215a) 위에 형성된 게이트전극(221), 게이트전극(221)이 형성된 기판(201) 위에 형성된 제 2 절연층(215b) 및 제 2 절연층(215b) 위에 형성되어 제 1 콘택홀을 통해 액티브층(224)의 소오스/드레인영역과 전기적으로 접속하는 소오스/드레인전극(222, 223)으로 구성된다.

[0207] 이때, 베퍼층은 단층이나 2층 이상의 다중층으로 이루어질 수 있다.

[0208] 액티브층(224)은 산화물 반도체로 형성할 수 있다.

[0209] 다만, 본 발명이 이에 한정되는 것은 아니며, 액티브층(224)은 비정질 실리콘막이나 비정질 실리콘을 결정화한 다결정 실리콘막, 또는 유기물 반도체 등으로 구성될 수 있다.

[0210] 게이트전극(221)은 알루미늄이나 알루미늄 합금 등 알루미늄 계열 금속, 은이나 은 합금 등 은 계열 금속, 구리나 구리 합금 등 구리 계열 금속, 몰리브덴이나 몰리브덴 합금 등 몰리브덴 계열 금속, 크롬, 탄탈륨, 티타늄과 같은 저저항 불투명 도전물질을 사용할 수 있다. 그러나, 이들은 물리적 성질이 다른 2개의 도전막을 포함하는 다층막 구조를 가질 수 있다.

[0211] 제 1 절연층(215b)과 제 2 절연층(215c)은 실리콘질화막이나 실리콘산화막과 같은 무기절연물질로 이루어진 단일 층, 또는 실리콘질화막과 실리콘산화막으로 이루어진 이중의 층으로 이루어질 수 있다.

[0212] 소오스전극(222)과 드레인전극(223)은 알루미늄이나 알루미늄 합금 등 알루미늄 계열 금속, 은이나 은 합금 등 은 계열 금속, 구리나 구리 합금 등 구리 계열 금속, 몰리브덴이나 몰리브덴 합금 등 몰리브덴 계열 금속, 크롬, 탄탈륨, 티타늄과 같은 저저항 불투명 도전물질을 사용할 수 있다. 그러나, 이들은 물리적 성질이 다른 2

개의 도전막을 포함하는 다층막 구조를 가질 수 있다.

[0213] 다만, 이러한 TFT의 구성은 전술한 예에 한정되지 않으며 다양하게 변형 가능하다.

[0214] 이렇게 구성된 구동 트랜지스터가 형성된 기판(201) 위에는 제 3 절연층(215c)이 형성되며, 제 3 절연층(215c)은 실리콘질화막이나 실리콘산화막과 같은 무기절연물질로 형성될 수 있다.

[0215] 이때, 제 3 절연층(215c) 위에는 소정의 유기 절연물질로 이루어진 평탄화층(215d)이 형성될 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니며, 제 3 절연층(215c)이 평탄화층(215d)의 역할을 할 수도 있다.

[0216] 구동 트랜지스터의 드레인전극(223)은 제 3 절연층(215c)과 평탄화층(215d)에 형성된 제 2 컨택홀을 통해 제 1 전극(218a)과 전기적으로 접속된다.

[0217] 그리고, 평탄화층(215d) 상부의 서브-화소들의 경계에는 뱅크(215e)가 형성될 수 있다.

[0218] 그리고, 유기발광다이오드는 제 1 전극(218a)과, 유기 화합물층(230) 및 제 2 전극(228)을 포함하여 구성될 수 있다.

[0219] 이때, 자세히 도시하지 않았지만, 유기 화합물층(230)은 실제 발광이 이루어지는 발광층 이외에 정공 또는 전자의 캐리어를 발광층까지 효율적으로 전달하기 위한 다양한 유기층들을 더 포함할 수 있다.

[0220] 유기층들은 제 1 전극(218a)과 발광층 사이에 위치하는 정공주입층 및 정공수송층, 제 2 전극(228)과 발광층 사이에 위치하는 전자주입층 및 전자수송층을 포함할 수 있다.

[0221] 이와 같이 TFT 어레이가 구비된 기판(201) 위에 제 1 전극(218a)이 형성되며, 제 1 전극(218a) 위에는 순차적으로 유기 화합물층(230) 및 제 2 전극(228)이 적층될 수 있다.

[0222] 발광층은 EL에 의해 발광하는 유기 재료 및/또는 무기 나노 입자를 가지는 EL 발광층이며, 제 1 전극(218a)과 제 2 전극(228) 사이에 개재된다.

[0223] 발광층은 단층이나 2층 이상의 다중층으로 구성될 수 있다.

[0224] 발광층은 적색과, 녹색 및 청색 서브-화소에 대응하여 각각 적색과, 녹색 및 청색의 빛을 발광하는 적색과, 녹색 및 청색 발광층으로 구성될 수 있다.

[0225] 이때, EL 재료로는 유기 재료, 또는 무기 재료가 있으며, 유기 EL 재료를 이용하는 경우에는 고분자 계의 유기 EL 재료, 또는 저분자 계의 유기 EL 재료가 있다. 유기 EL 재료는 1종, 또는 2종 이상의 호스트 재료와 발광성 화합물인 발광 재료를 포함할 수 있다.

[0226] 그리고, 제 1 전극(218a)과 제 2 전극(228)은 EL 재료를 갖는 발광층에 정공과 전자를 공급하기 위한 전극이다.

[0227] 제 1 전극(218a)은 양극으로서 금속, 도전성 산화물, 도전성 고분자 등의 박막이 이용될 수 있다. 일 예로, 인듐-틴-옥사이드 또는 인듐-징크-옥사이드 등의 투명 도전막과, 금, 크롬과 같은 홀 주입성이 양호한 일 함수가 큰 금속 및 폴리 아닐린, 폴리 아세틸렌, 폴리 알킬 티오펜 유도체, 폴리실란 유도체와 같은 도전성 고분자 등을 들 수 있다.

[0228] 이때, 본 발명의 제 2 실시예는 서브-화소영역 이외의 제 1 전극(218a) 위에 언더-컷 구조의 더미층(218b')이 형성되어 있는 것을 특징으로 한다.

[0229] 더미층(218b')은 뱅크(215e) 하부에 언더-컷 구조로 형성되며, 이러한 언더-컷 구조의 더미층(218b')으로 인해 유기 화합물층(230) 및 제 2 전극(228)이 서브-화소영역에서 아일랜드 형태를 가질 수 있으며, 이에 따라 접거나 구부릴 때 발생하는 기계적 응력의 영향을 최소화할 수 있게 된다.

[0230] 다만, 본 발명이 이에 한정되는 것은 아니며, 발광층 이외의 유기층들은 FMM을 사용하지 않고 기판(201) 전면에 증착될 수 있으며, 이 경우에는 제 2 전극(228)과 동일하게 뱅크(215e) 가장자리에서 끊어진 형태를 가질 수 있다.

[0231] 이때, 더미층(218b')은 습식각에 의해 파식각 될 수 있는 Mo 등의 물질로 이루어질 수 있으며, 뱅크(215e)의 하부 가장자리로부터 내측으로 약 0.2 μm 의 폭으로 파식각된 언더-컷을 형성할 수 있다.

[0232] 또한, 더미층(218b')은 식각 시에 그 하부의 제 1 전극(218a)과, 상부의 스페이서(247) 및 뱅크(215e)에 대해 선택적으로 식각 될 수 있는 도전성 물질로 이루어질 수 있다.

- [0233] 제 2 전극(228)은 음극으로서 금속, 도전성 산화물, 도전성 고분자 등의 박막이 이용될 수 있다. 일 예로, MgAg 등의 마그네슘 합금, AlLi, AlCa, AlMg 등의 알루미늄 합금, Li, Ca를 시작으로 하는 알칼리 금속류, 알칼리 금속류의 합금과 같은 전자 주입성이 양호한 일 함수가 작은 금속 등을 들 수 있다.
- [0234] 이러한 구조를 기반으로 유기발광다이오드는 제 1 전극(218a)에서 주입되는 정공과 제 2 전극(228)에서 주입되는 전자가 각각의 수송을 위한 수송층을 경유하여 발광층에서 결합한 후 낮은 에너지 준위로 이동하면서 발광층에서의 에너지 차에 해당하는 파장의 빛을 생성하게 된다.
- [0235] 이때, 본 발명의 제 2 실시예에 따른 유기 화합물층(230)은 뱅크(115e) 사이의 제 1 전극(218) 위에 아일랜드(island) 형태로 형성되는 것을 특징으로 한다. 또한, 이로 인해 이후 형성되는 박막에 의해 유기층 들뜸 현상을 억제하고 유기층-무기층 사이의 점착력을 증가시킨다. 따라서, 접거나 구부릴 때 발생하는 기계적 응력에 의한 유기 화합물층(230)의 손상을 최소화할 수 있게 된다.
- [0236] 다음으로, 본 발명의 제 2 실시예에 따른 유기전계발광 표시장치는 유기 화합물층(230)이 형성되지 않은 뱅크(215e) 상부에 스페이서(247)가 형성될 수 있다.
- [0237] 이때, 스페이서(247)는 상부가 하부보다 좁도록 정방향의 테이퍼를 가질 수 있다.
- [0238] 스페이서(247)는 유기 화합물층(230), 즉 발광층의 증착을 위해 사용되는 FMM을 지지하는 역할을 하며, 파티클 이슈를 최소화하기 위해 FMM과 접촉하는 면적을 최소화하는 형태를 가질 수 있다.
- [0239] 전술한 바와 같이 이러한 스페이서(247)는 점 형태를 가지며 배치되거나 바 형태를 가지며 배치될 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니며, 본 발명의 스페이서(247)는 다양한 형태를 가지며 서브-화소영역 주위에 배치될 수 있다.
- [0240] 다음으로, 자세히 도시하지 않았지만, 제 2 전극(228)이 형성된 기판(201) 상부에는 다층으로 구성된 박막 봉지층이 형성될 수 있다.
- [0241] 박막 봉지층은 패널부를 밀봉하는 수단으로 다수의 무기막들 및 유기막들을 교번 하여 적층한 구조를 가질 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니다.
- [0242] 박막 봉지층을 구체적으로 설명하면, 일 예로 유기발광다이오드가 형성된 기판(201) 상부에는 봉지수단으로 1차 보호막(240a)과 유기막 및 2차 보호막이 차례대로 형성되어 박막 봉지층을 구성한다. 다만, 전술한 바와 같이 박막 봉지층을 구성하는 무기막들과 유기막들의 수는 이에 한정되지 않는다.
- [0243] 1차 보호막(240a)의 경우 약 $1\mu\text{m}$ 두께의 무기절연막으로 이루어져 있으며, 언더-컷이 형성된 뱅크(215e) 가장자리를 커버하는 동시에 유기 화합물층(230)을 캐핑 하는 역할을 한다.
- [0244] 1차 보호막(240a)은 그 하부의 뱅크(215e)와 상부의 유기막과 직접 접촉함으로써 구부림 응력으로 인한 유기 화합물층(230)의 박리현상을 효과적으로 방지할 수 있다.
- [0245] 유기막은 평탄화 역할을 하며, 폴리머로 이루어진 유기막의 두께가 충분히 두껍기 때문에 이물에 의한 크랙도 보완할 수 있다.
- [0246] 그리고, 2차 보호막(240c)을 포함하는 기판(201) 전면에는 봉지를 위해 다층으로 이루어진 보호필름이 대향하여 위치하게 되며, 기판(201)과 보호필름 사이에는 투명하며 접착 특성을 갖는 점착제가 개재될 수 있다.
- [0247] 이때, 보호필름은 커버 글라스로 구성될 수 있다.
- [0248] 보호필름 위에는 외부로부터 입사된 광의 반사를 막기 위한 원형 편광판이 부착될 수 있다.
- [0249] 이하, 이와 같이 구성되는 본 발명의 제 2 실시예에 따른 유기전계발광 표시장치의 제조방법을 도면을 참조하여 상세히 설명한다.
- [0250] 도 13a 내지 도 13f는 도 12에 도시된 본 발명의 제 2 실시예에 따른 유기전계발광 표시장치의 제조공정을 순차적으로 보여주는 단면도이다.
- [0251] 도 13a를 참조하면, 투명한 유리재질 또는 유연성이 우수한 투명한 플라스틱이나 고분자 필름 등의 절연물질로 이루어진 기판(201)을 준비한다.
- [0252] 그리고, 자세히 도시하지 않았지만, 기판(201)의 적색과, 녹색 및 청색 서브-화소 각각에 TFT와 스토리지 커패

시터를 형성한다.

[0253] 우선, 기판(201) 위에 벼퍼층(미도시)을 형성한다.

[0254] 다음으로, 벼퍼층이 형성된 기판(201) 위에 반도체 박막과 절연막 및 제 1 도전막(또는, 금속층)을 형성한다.

[0255] 이후, 포토리소그래피공정을 통해 반도체 박막과 절연막 및 제 1 도전막을 선택적으로 제거함으로써 반도체 박막으로 이루어진 반도체층(224)을 형성한다.

[0256] 이때, 반도체층(224) 위에는 절연막으로 이루어진 제 1 절연층(215a)이 형성된다.

[0257] 그리고, 그 위에 제 1 도전막으로 이루어진 게이트전극(221)을 포함하는 게이트라인(미도시) 및 제 1 유지전극(미도시)이 형성된다.

[0258] 다음으로, 게이트전극(221)을 포함하는 게이트라인 및 제 1 유지전극이 형성된 기판(201) 전면에 실리콘질화막 또는 실리콘산화막 등으로 이루어진 제 2 절연층(215b)을 형성한다.

[0259] 그리고, 포토리소그래피공정을 통해 제 2 절연층(215b)을 선택적으로 패터닝하여 반도체층(224)의 소오스/드레인영역을 노출시키는 반도체층 컨택홀을 형성한다.

[0260] 다음으로, 제 2 절연층(215b)이 형성된 기판(201) 전면에 제 2 도전막을 형성한다. 이후, 포토리소그래피공정을 통해 제 2 도전막을 선택적으로 제거함으로써 제 2 도전막으로 이루어진 데이터 배선(즉, 소오스/드레인전극(222, 223), 구동 전압라인(미도시), 데이터라인(미도시) 및 제 2 유지전극(미도시))을 형성한다.

[0261] 이때, 소오스/드레인전극(222, 223)은 반도체층 컨택홀을 통해 반도체층(224)의 소오스/드레인영역에 전기적으로 접속한다. 그리고, 제 2 유지전극은 제 2 절연층(215b)을 사이에 두고 그 하부의 제 1 유지전극의 일부와 중첩하여 스토리지 커패시터를 형성할 수 있다.

[0262] 다음으로, 소오스/드레인전극(222, 223), 구동 전압라인, 데이터라인 및 제 2 유지전극이 형성된 기판(201) 위에 실리콘질화막 또는 실리콘산화막 등으로 이루어진 제 3 절연층(215c)과 유기 절연물질로 이루어진 평탄화층(215d)이 형성된다.

[0263] 이때, 전술한 바와 같이 제 3 절연층(215c)이 평탄화층(215d)의 역할도 할 수 있으며, 이 경우 평탄화층(215d)을 형성하지 않을 수 있다.

[0264] 그리고, 포토리소그래피공정을 통해 제 3 절연층(215c)과 평탄화층(215d)을 선택적으로 패터닝하여 드레인전극(223)을 노출시키는 드레인 컨택홀을 형성한다.

[0265] 다음으로, 평탄화층(215d)이 형성된 기판(201) 전면에 제 3 도전막과 제 4 도전막을 형성한다. 이후, 포토리소그래피공정을 통해 제 3 도전막과 제 4 도전막을 선택적으로 제거함으로써 제 3 도전막으로 이루어진 제 1 전극(218a)과 제 4 도전막패턴(218b)을 형성한다.

[0266] 이때, 제 4 도전막패턴(218b)은 그 하부의 제 1 전극(218a)과 실질적으로 동일한 형태를 가질 수 있다.

[0267] 제 3 도전막은 ITO 또는 IZO와 같은 투명 도전성 물질로 이루어질 수 있다.

[0268] 제 4 도전막은 후술하는 습식각에 의해 과식각 될 수 있는 Mo 등의 물질로 이루어질 수 있다.

[0269] 또한, 제 4 도전막은 식각 시에 그 하부의 제 1 전극(218a)과, 상부의 스페이서(미도시) 및 뱅크(215e)에 대해 선택적으로 식각 될 수 있는 도전성 물질로 이루어질 수 있다.

[0270] 양극인 제 1 전극(218a)은 드레인 컨택홀을 통해 구동 박막트랜지스터의 드레인전극(223)과 전기적으로 접속될 수 있다.

[0271] 이때, 제 1 전극(218a)과 제 4 도전막패턴(218b)은 기판(201) 상부에 적색과, 녹색 및 청색 서브-화소 각각에 대응하여 형성될 수 있다.

[0272] 다음으로, 제 1 전극(218a)과 제 4 도전막패턴(218b)이 형성된 기판(201) 위에 소정의 뱅크(215e)를 형성한다.

[0273] 이때, 뱅크(215e)는 제 1 전극(218a)과 제 4 도전막패턴(218b) 가장자리 주변을 둑처럼 둘러싸서 개구부를 정의 하며 유기 절연물질 또는 무기 절연물질로 만들어질 수 있다. 뱅크(215e)는 또한 검정색 안료를 포함하는 감광제로 만들어질 수 있는데, 이때, 뱅크(215e)는 차광부재의 역할을 할 수 있다.

- [0274] 다음으로, 도 13b를 참조하면, 뱅크(215e)가 형성된 기판(201) 위에 다수의 스페이서(247)를 형성한다.
- [0275] 이때, 스페이서(247)는 상부가 하부보다 좁도록 정방향의 테이퍼를 가질 수 있다.
- [0276] 다음으로, 도 13c를 참조하면, 습식각을 통해 제 4 도전막을 과식각 하여 뱅크(215e) 하부에 언더-컷 구조의 더미층(218b')을 형성한다.
- [0277] 이때, 서브-화소영역의 제 1 전극(218a) 표면이 노출된다.
- [0278] 일 예로, 더미층(218b')은 뱅크(215e)의 하부 가장자리로부터 내측으로 약 $0.2\mu\text{m}$ 의 폭으로 과식각된 언더-컷을 형성할 수 있다. 따라서, 뱅크(215e)의 가장자리는 처마(eaves) 형태를 가질 수 있다.
- [0279] 다음으로, 도 13d를 참조하면, FMM(M)을 통해 뱅크(215e) 사이의 제 1 전극(218a) 위에 아일랜드 형태의 유기화합물층(230)을 형성한다.
- [0280] 이때, 증발 방식을 이용할 수 있으며, 증발에 의한 증착은 직진성을 가지기 때문에 FMM(M) 하부에는 증착되지 않는다.
- [0281] 이때, 뱅크(215e)의 상부 일부나 측면에 소량의 유기 화합물층(230)이 증착될 수도 있으나, 더미층(218b')의 언더-컷 구조로 인해 뱅크(215e)의 가장자리가 처마 형태를 가짐에 따라 제 1 전극(218a) 위에 증착되는 유기 화합물층(230)은 뱅크(215e)의 가장자리에서 끊어져 아일랜드 형태를 가지게 된다.
- [0282] 전술한 바와 같이 스페이서(247)는 유기 화합물층(230)의 증착을 위해 사용되는 FMM(M)을 지지하는 역할을 하며, 따라서 스페이서(247)는 파티클 이슈를 최소화하기 위해 FMM(M)과 접촉하는 면적을 최소화하는 형태를 가질 수 있다.
- [0283] 이때, 자세히 도시하지 않았지만, 이를 위해 우선, 기판(201) 위에 정공주입층과 정공수송층을 차례대로 형성한다.
- [0284] 이때, 정공주입층과 정공수송층은 적색과, 녹색 및 청색 서브-화소에 공통으로 형성되어, 정공의 주입 및 수송을 원활하게 하는 역할을 한다. 이때, FMM(M)을 이용하지 않고 기판(201) 전면에 증착할 수 있으며, 이 경우 정공주입층과 정공수송층은 뱅크(215e)의 가장자리에서 끊어진 형태를 가질 수 있다.
- [0285] 정공주입층과 정공수송층 중 어느 하나의 층은 생략될 수 있다.
- [0286] 다음으로, 정공수송층이 형성된 기판(201) 위에 FMM(M)을 통해 발광층을 형성한다.
- [0287] 이때, 발광층은 적색과, 녹색 및 청색 서브-화소에 대응하여 적색과, 녹색 및 청색 발광층을 포함할 수 있다.
- [0288] 또한, 발광층은 뱅크(215e) 사이의 정공주입층과 정공수송층 위에 아일랜드 형태로 형성될 수 있다.
- [0289] 다음으로, 발광층이 형성된 기판(201) 위에 전자수송층을 형성한다.
- [0290] 이때, 전자수송층은 발광층 상부의 적색과, 녹색 및 청색 서브-화소에 공통으로 형성되어 전자의 수송을 원활하게 하는 역할을 한다.
- [0291] 전자수송층 상부에는 전자의 주입을 원활하게 하기 위하여 전자주입층이 더욱 형성될 수 있다. 이때, FMM(M)을 이용하지 않고 기판(201) 전면에 증착할 수 있으며, 이 경우 전자수송층과 전자주입층은 뱅크(215e)의 가장자리에서 끊어진 형태를 가질 수 있다.
- [0292] 다음으로, 도 13e를 참조하면, 유기 화합물층(230)이 형성된 기판(201) 위에 스퍼터링을 통해 제 5 도전막으로 이루어진 제 2 전극(228)을 형성한다.
- [0293] 이때, 언더-컷 구조의 더미층(218b')으로 인해 제 2 전극(228)(및 전술한 유기 화합물층(230)의 일부 유기층들)은 뱅크(215e)의 가장자리에서 끊어질 수 있으며, 이에 따라 접거나 구부릴 때 발생하는 기계적 응력의 영향을 최소화할 수 있게 된다. 즉, 더미층(218b')의 언더-컷 구조로 인해 뱅크(215e)의 가장자리가 처마 형태를 가짐에 따라 유기 화합물층(230) 위에 증착되는 제 2 전극(228)은 뱅크(215e)의 가장자리에서 끊어져 아일랜드 형태를 가지게 된다.
- [0294] 다음으로, 이렇게 제조된 유기발광다이오드 위에 소정의 박막 봉지층으로 유기발광다이오드를 밀봉한다.
- [0295] 즉, 도 13f를 참조하면, 유기발광다이오드가 형성된 기판(201) 상부에 봉지수단으로 1차 보호막(240a)과 유기막(미도시) 및 2차 보호막(미도시)을 차례대로 형성한다. 다만, 전술한 바와 같이 박막 봉지층을 구성하는 무기막

들과 유기막들의 수는 이에 한정되지 않는다.

[0296] 이때, 1차 보호막(240a)의 경우 약 $1\mu\text{m}$ 두께의 무기절연막으로 이루어져 있으며, 언더-컷이 형성된 뱅크(215e) 가장자리를 커버하는 동시에 유기 화합물층(230)을 캐핑 하는 역할을 할 수 있다.

[0297] 1차 보호막(240a)은 그 하부의 뱅크(215e)와 상부의 유기막과 직접 접촉함으로써 구부림 응력으로 인한 유기 화합물층(230)의 박리현상을 효과적으로 방지할 수 있다.

[0298] 유기막은 평탄화 역할을 하며, 폴리머로 이루어진 유기막의 두께가 충분히 두껍기 때문에 이물에 의한 크랙도 보완할 수 있다.

[0299] 그리고, 도시하지 않았지만, 2차 보호막을 포함하는 기판(201) 전면에는 봉지를 위해 다층으로 이루어진 보호필름이 대향하여 위치하게 되며, 기판(201)과 보호필름 사이에는 투명하며 접착 특성을 갖는 접착제가 개재될 수 있다.

[0300] 이때, 보호필름은 커버 글라스로 구성될 수 있다.

[0301] 또한, 박막 봉지층 상면에는 유기전계발광 표시장치의 외광의 반사를 줄여 콘트라스트를 향상시키기 위해 편광 필름이 구비될 수 있다.

[0302] 상기한 설명에 많은 사항이 구체적으로 기재되어 있으나 이것은 발명의 범위를 한정하는 것이라기보다 바람직한 실시예의 예시로서 해석되어야 한다. 따라서 발명은 설명된 실시예에 의하여 정할 것이 아니고 특허청구범위와 특허청구범위에 균등한 것에 의하여 정하여야 한다.

부호의 설명

101,201 : 기판 115e,215e : 뱅크

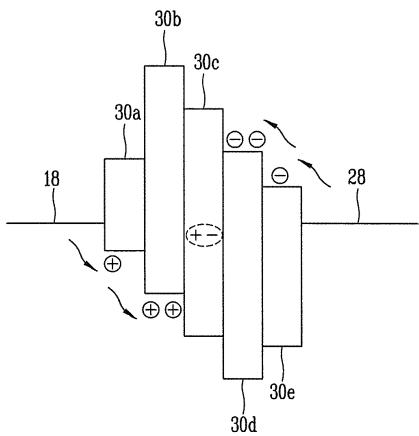
118,218a : 제 1 전극 128,228 : 제 2 전극

130,230 : 유기 화합물층 140,240 : 박막 봉지층

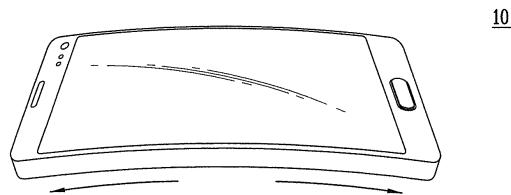
147a,147b,247 : 스페이서 165,218b' : 더미층

도면

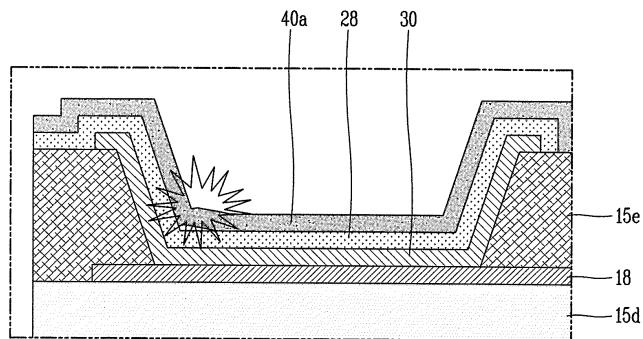
도면1



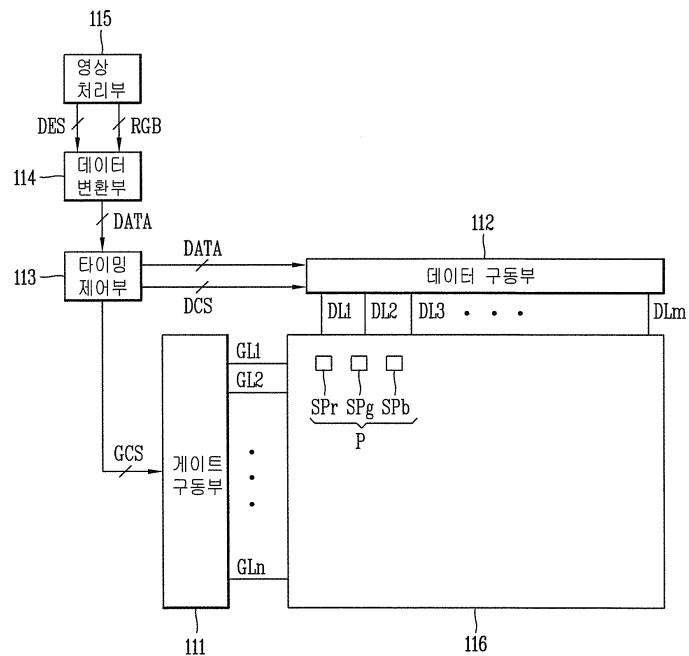
도면2

10

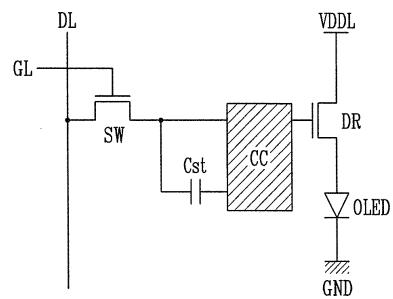
도면3



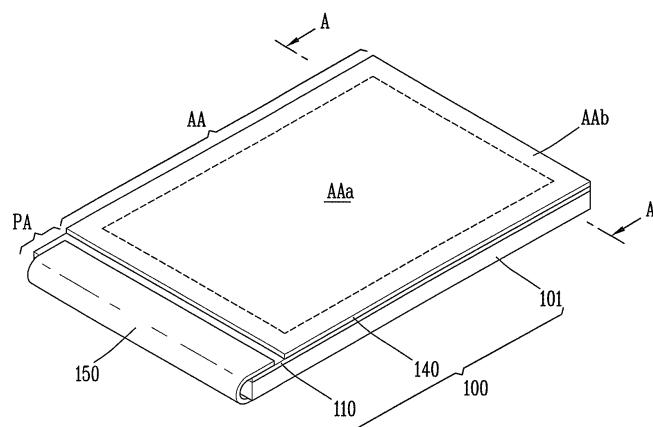
도면4



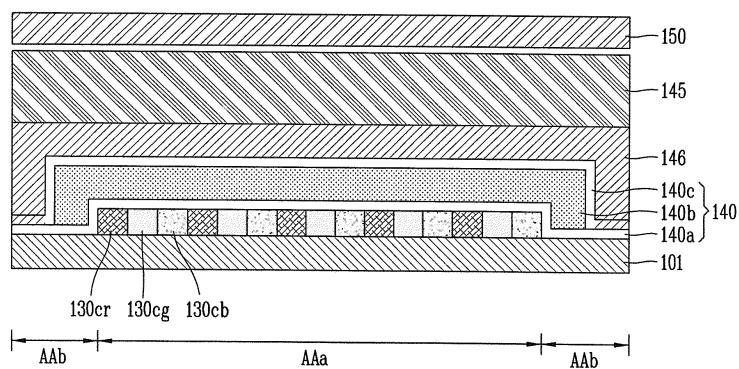
도면5



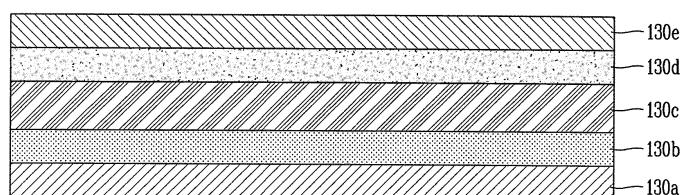
도면6



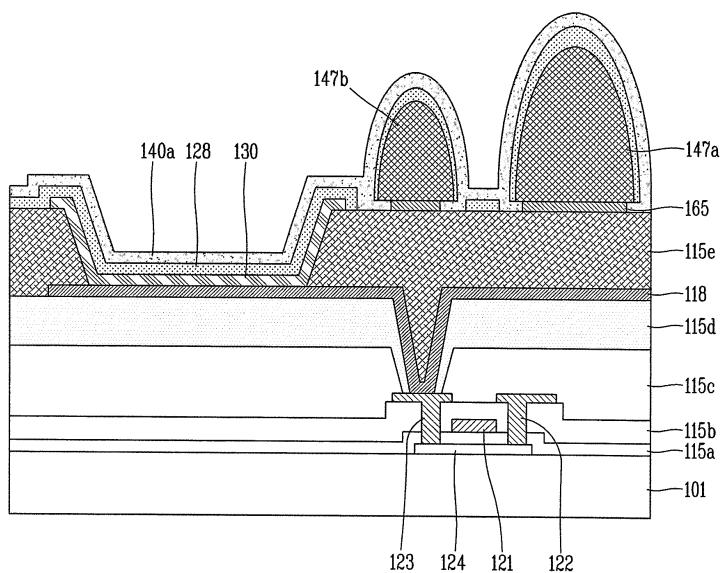
도면7



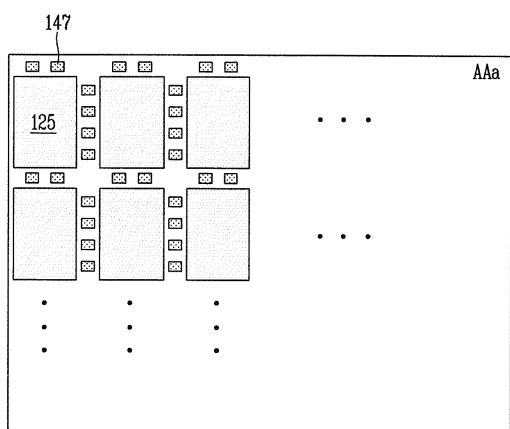
도면8

130

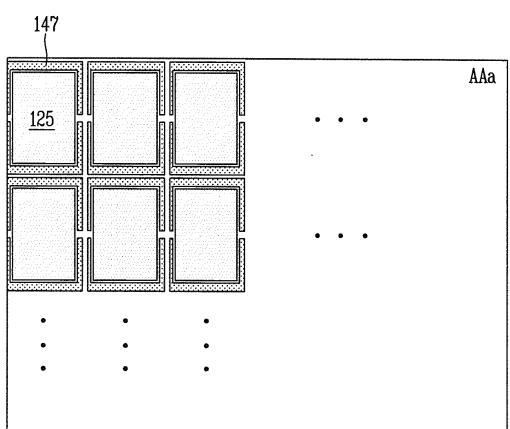
도면9



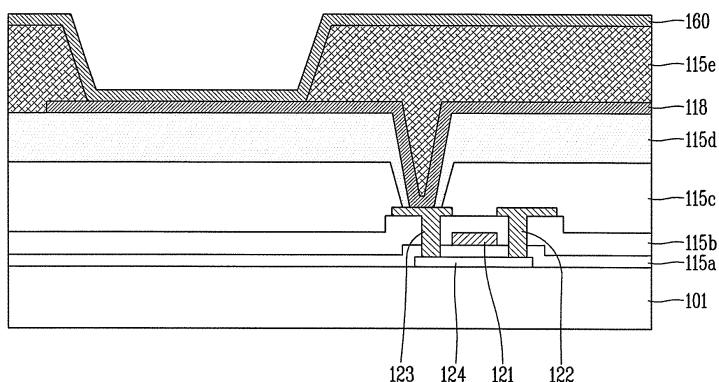
도면10a



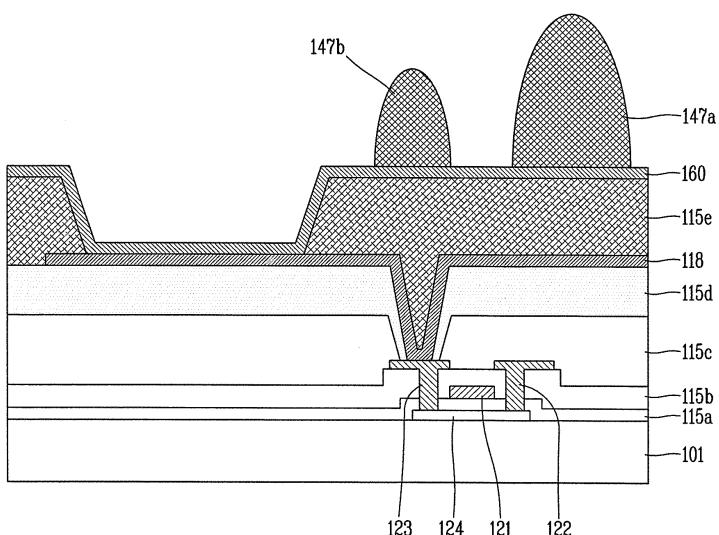
도면10b



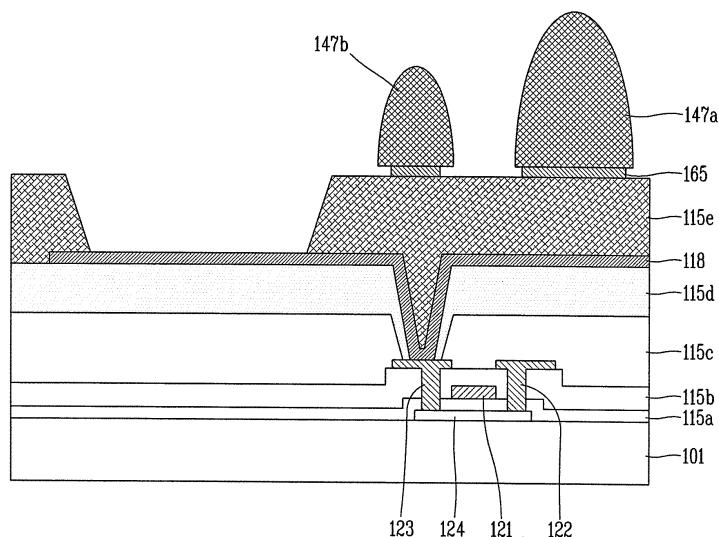
도면11a



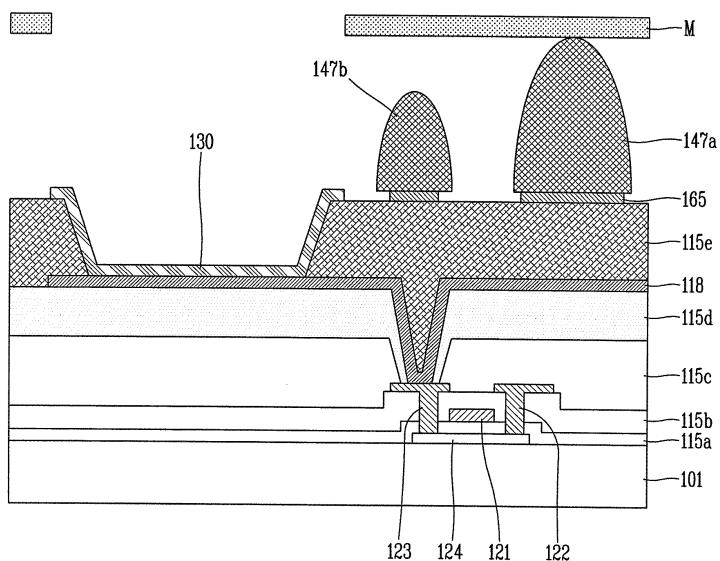
도면11b



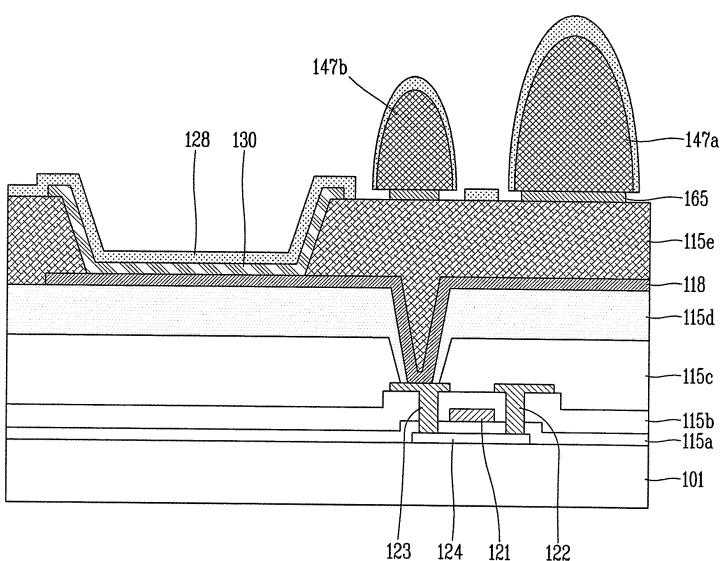
도면11c



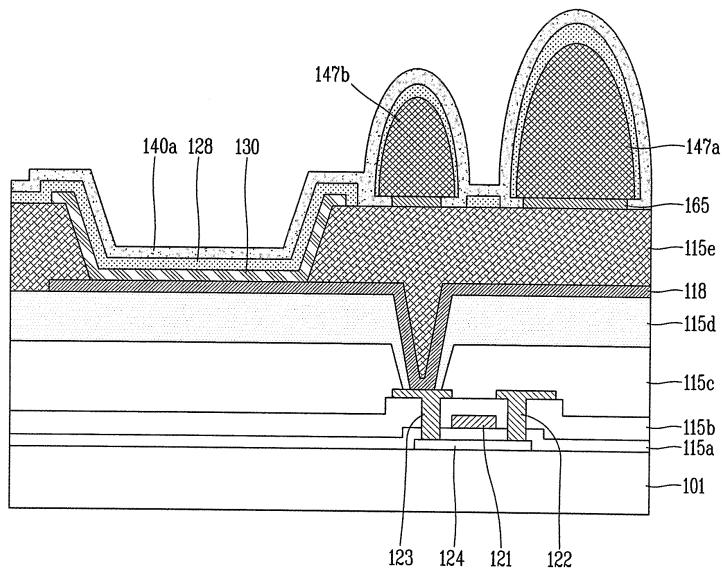
도면11d



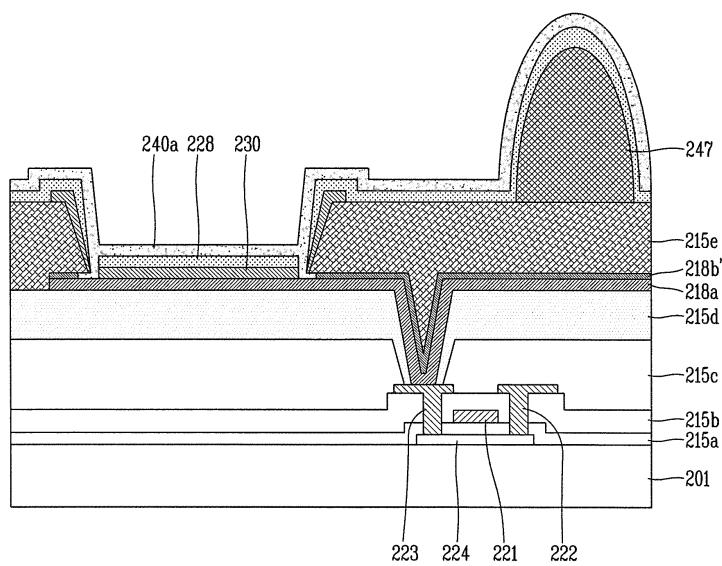
도면11e



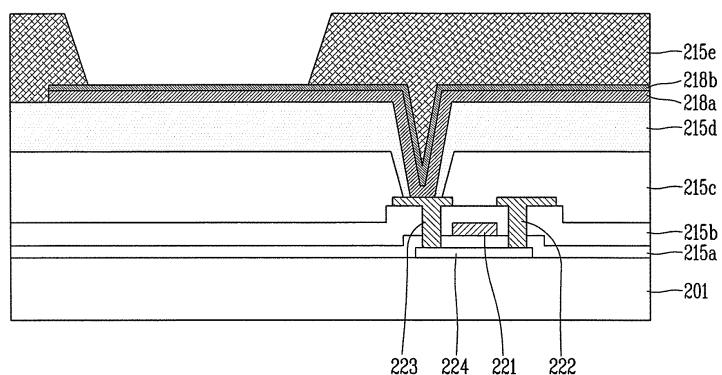
도면11f



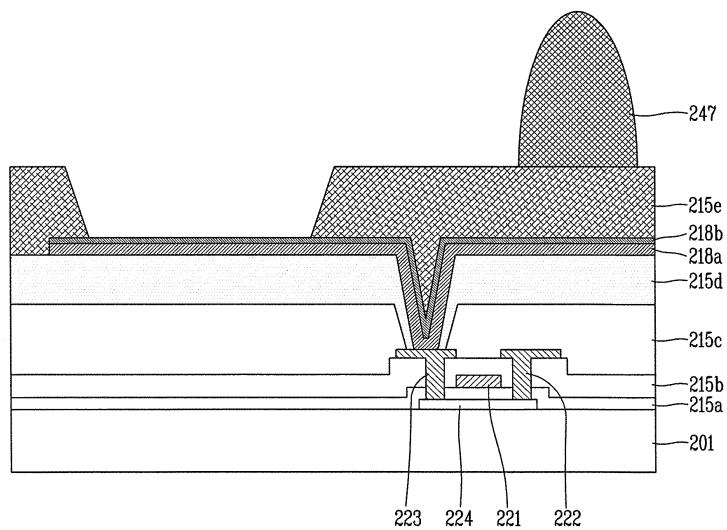
도면12



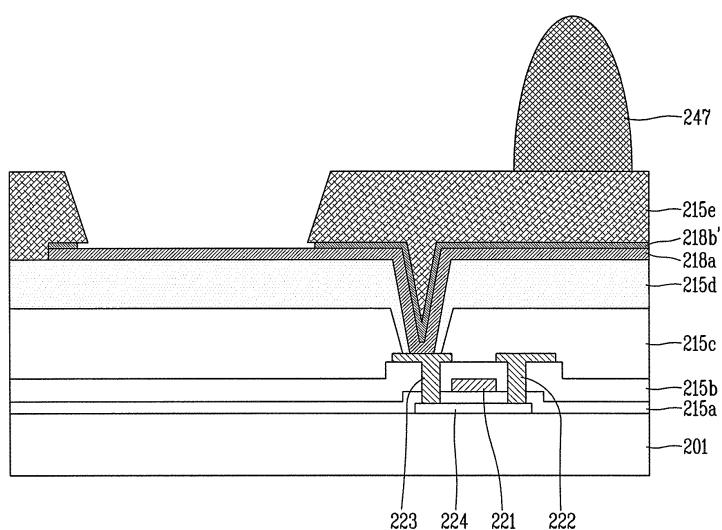
도면13a



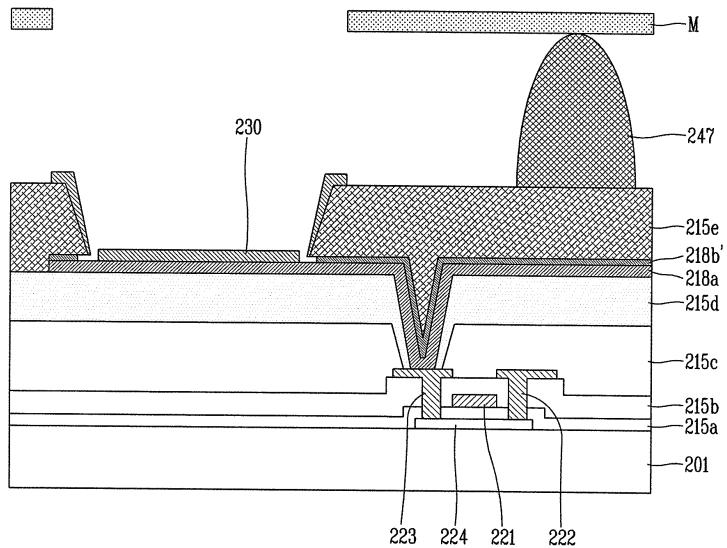
도면13b



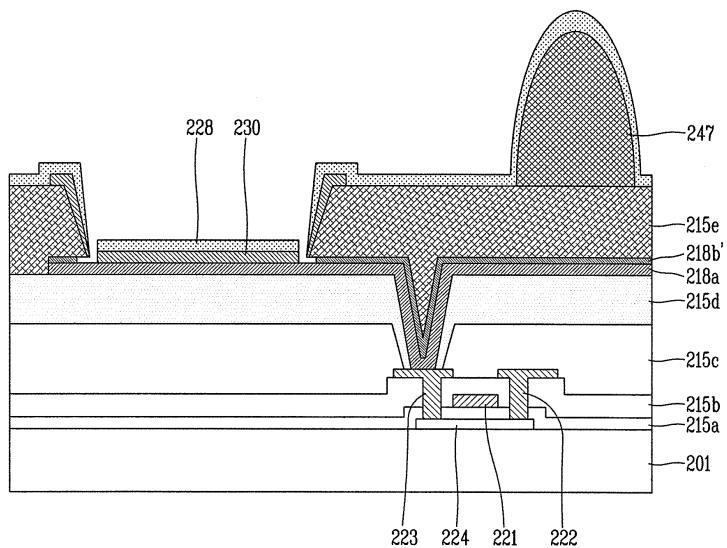
도면13c



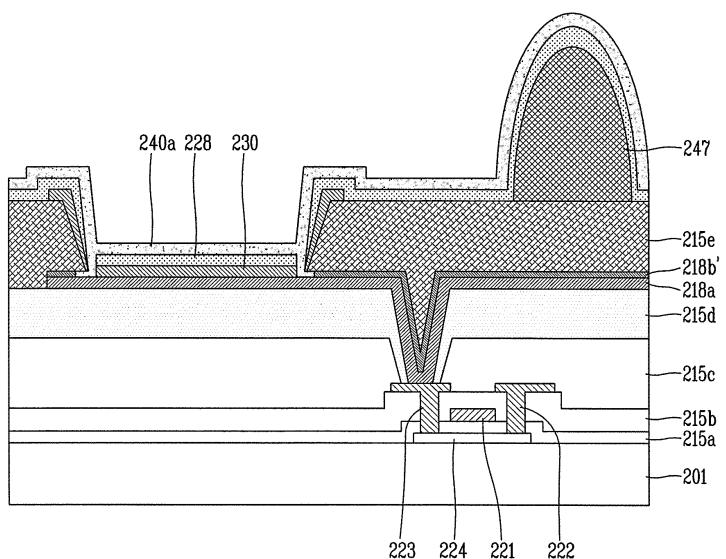
도면13d



도면13e



도면13f



专利名称(译)	标题 : 有机电致发光显示装置及其制造方法		
公开(公告)号	KR1020170080306A	公开(公告)日	2017-07-10
申请号	KR1020150191688	申请日	2015-12-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	PARK CHANGBUM 박창범 YOO SOONSUNG 류순성 MOON TAEHYOUNG 문태형 NA HYUNGIL 나형일 KIM JUNGJUNE 김정준		
发明人	박창범 류순성 문태형 나형일 김정준		
IPC分类号	H01L51/50 H01L27/32 H01L51/00 H01L51/52 H01L51/56		
CPC分类号	H01L51/5044 H01L51/0097 H01L51/5012 H01L27/326 H01L51/5237 H01L51/56 H01L2227/32		
代理人(译)	박장원		
外部链接	Espacenet		

摘要(译)

本发明的有机电致发光显示装置及其制造方法在隔离物或堤的下部形成下 - (切割下) 结构，并且有机化合物层以岛的形式形成。而且，由此，使用形成的有机层薄膜(剥离)看起来黄色和膨胀，抑制了该现象，并且增加了有机层 - 无机层之间的粘附性。因此，本发明的目的是提供通过防止折叠或弯曲时产生的机械应力对有机化合物层造成损害而提高可靠性的效果。此外，不需要额外的掩模处理这种底层结构，并且提供了在FMM(精细金属掩模)和间隔物之间减少接触引起的异物问题的优点。

