



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0054210
(43) 공개일자 2015년05월20일

(51) 국제특허분류(Int. Cl.)

H01L 27/32 (2006.01) H01L 29/786 (2006.01)

H01L 51/52 (2006.01)

(21) 출원번호 10-2013-0136378

(22) 출원일자 2013년11월11일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼정2로 95 (농서동)

(72) 발명자

전무경

울산 중구 우정2길 45, 106동 2103호 (우정동, 우정아이파크)

(74) 대리인

팬코리아특허법인

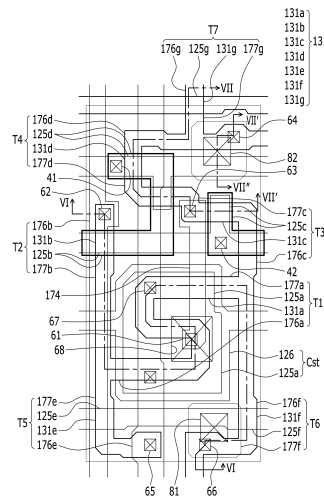
전체 청구항 수 : 총 18 항

(54) 발명의 명칭 유기 발광 표시 장치

(57) 요약

본 발명에 따른 유기 발광 표시 장치는 기관, 상기 기관 위에 형성되어 있으며 스캔 신호 및 이전 스캔 신호를 각각 전달하는 스캔선 및 이전 스캔선, 상기 스캔선과 교차하며 데이터 신호 및 구동 전압을 각각 전달하는 데이터선 및 구동 전압선, 상기 스캔선, 이전 스캔선 및 상기 데이터선과 연결되어 있는 스위칭 트랜지스터, 상기 스위칭 트랜지스터와 연결되어 있는 구동 트랜지스터, 상기 구동 트랜지스터에 연결되어 있는 유기 발광 다이오드를 포함하고, 상기 스위칭 트랜지스터는 서로 다른 층에 형성되어 있는 제1 스위칭 게이트 전극 및 제2 스위칭 게이트 전극을 포함하는 스위칭 게이트 전극을 포함하고, 상기 제1 스위칭 게이트 전극에는 상기 이전 스캔 신호가 전달되고, 상기 제2 스위칭 게이트 전극에는 상기 스캔 신호가 전달될 수 있다.

대표도 - 도4



명세서

청구범위

청구항 1

기관,

상기 기관 위에 형성되어 있으며 스캔 신호 및 이전 스캔 신호를 각각 전달하는 스캔선 및 이전 스캔선,

상기 스캔선과 교차하며 데이터 신호 및 구동 전압을 각각 전달하는 데이터선 및 구동 전압선,

상기 스캔선, 이전 스캔선 및 상기 데이터선과 연결되어 있는 스위칭 트랜지스터,

상기 스위칭 트랜지스터와 연결되어 있는 구동 트랜지스터,

상기 구동 트랜지스터에 연결되어 있는 유기 발광 다이오드

를 포함하고,

상기 스위칭 트랜지스터는 서로 다른 층에 형성되어 있는 제1 스위칭 게이트 전극 및 제2 스위칭 게이트 전극을 포함하는 스위칭 게이트 전극을 포함하고,

상기 제1 스위칭 게이트 전극에는 상기 이전 스캔 신호가 전달되고, 상기 제2 스위칭 게이트 전극에는 상기 스캔 신호가 전달되는 유기 발광 표시 장치.

청구항 2

제1항에서,

상기 제1 스위칭 게이트 전극 및 상기 제2 스위칭 게이트 전극은 상기 스위칭 반도체층과 중첩하고 있는 유기 발광 표시 장치.

청구항 3

제2항에서,

상기 기관 위에 형성되어 있는 제1 백바이어스선을 더 포함하고,

상기 제1 스위칭 게이트 전극은 상기 제1 백바이어스선의 일부인 유기 발광 표시 장치.

청구항 4

제3항에서,

상기 제1 백바이어스선을 덮고 있는 제1 게이트 절연막,

상기 제1 게이트 절연막 위에 형성되어 있는 스위칭 반도체층 및 구동 반도체층을 포함하는 반도체층,

상기 반도체층을 덮고 있는 제2 게이트 절연막,

상기 제2 게이트 절연막 위에 형성되어 있으며 상기 스위칭 반도체층과 중첩하고 있는 상기 제2 스위칭 게이트 전극을 덮고 있는 제3 게이트 절연막

을 더 포함하는 유기 발광 표시 장치.

청구항 5

제4항에서,

상기 제1 스위칭 게이트 전극은 상기 이전 스캔선과 연결되어 있고, 상기 제2 스위칭 게이트 전극은 상기 스캔선의 일부인 유기 발광 표시 장치.

청구항 6

제5항에서,

상기 제1 백바이어스선과 상기 이전 스캔선은 서로 다른 층에 위치하고 있으며, 상기 제1 백바이어스선은 상기 제1 게이트 절연막 및 제2 게이트 절연막에 형성된 접촉 구멍을 통해 상기 이전 스캔선과 연결되어 있는 유기 발광 표시 장치.

청구항 7

제6항에서,

상기 구동 트랜지스터를 초기화시키는 초기화 전압을 전달하는 초기화 전압선,

상기 이전 스캔 신호에 따라 턴 온되어 상기 초기화 전압을 상기 구동 트랜지스터의 구동 게이트 전극에 전달하는 초기화 트랜지스터를 더 포함하고,

상기 초기화 트랜지스터는 서로 다른 층에 형성되어 있는 제1 초기화 게이트 전극 및 제2 초기화 게이트 전극을 포함하는 초기화 게이트 전극을 포함하고,

상기 제1 초기화 게이트 전극 및 제2 초기화 게이트 전극은 상기 이전 스캔선과 연결되어 있는 유기 발광 표시 장치.

청구항 8

제7항에서,

상기 제1 초기화 게이트 전극은 제1 백바이어스선의 일부인 유기 발광 표시 장치.

청구항 9

제6항에서,

상기 스캔 신호에 따라 턴 온되어 상기 구동 트랜지스터의 문턱 전압을 보상하며 상기 구동 트랜지스터에 연결되어 있는 보상 트랜지스터를 더 포함하고,

상기 보상 트랜지스터는 서로 다른 층에 형성되어 있는 제1 보상 게이트 전극 및 제2 보상 게이트 전극을 포함하는 보상 게이트 전극을 포함하고,

상기 제1 보상 게이트 전극 및 제2 보상 게이트 전극은 상기 스캔선과 연결되어 있는 유기 발광 표시 장치.

청구항 10

제9항에서,

상기 보상 트랜지스터와 일부 중첩하고 있으며 상기 제1 백바이어스선과 동일한 층에 형성되어 있는 제2 백바이어스선을 더 포함하고,

상기 제1 보상 게이트 전극은 상기 제2 백바이어스선의 일부인 유기 발광 표시 장치.

청구항 11

제6항에서,

상기 구동 반도체층은 굴곡되어 있는 유기 발광 표시 장치.

청구항 12

제11항에서,

상기 제2 게이트 절연막 위에 형성되어 있으며 상기 구동 반도체층과 중첩하고 있는 상기 구동 게이트 전극인 제1 스토리지 축전판,

상기 제1 스토리지 축전판을 덮고 있는 상기 제3 게이트 절연막 위에 형성되어 있으며 상기 제1 스토리지 축전

판과 중첩하고 있는 제2 스토리지 축전판

을 포함하는 스토리지 커패시터를 포함하는 유기 발광 표시 장치.

청구항 13

제12항에서,

상기 제2 스토리지 축전판을 덮고 있는 층간 절연막,

상기 층간 절연막 위에 형성되어 있으며 데이터 신호 및 구동 전압을 각각 전달하는 데이터선, 구동 전압선 및 연결 부재,

상기 층간 절연막, 데이터선, 구동 전압선 및 연결 부재를 덮고 있는 보호막

을 더 포함하고,

상기 연결 부재는 상기 제2 스토리지 축전판에 형성된 축전 개구부, 상기 제3 게이트 절연막 및 상기 층간 절연막에 형성된 접촉 구멍을 통해 상기 제1 스토리지 축전판과 상기 보상 박막 트랜지스터의 보상 드레인 전극을 연결하고 있는 유기 발광 표시 장치.

청구항 14

제13항에서,

상기 스캔선 및 이전 스캔선은 상기 제1 스토리지 축전판과 동일한 층에 형성되어 있는 유기 발광 표시 장치.

청구항 15

제14항에서,

상기 구동 전압선은 상기 층간 절연막에 형성된 접촉 구멍을 통해 상기 제2 스토리지 축전판과 연결되어 있는 유기 발광 표시 장치.

청구항 16

제4항에서,

상기 제1 백바이어스선을 통해 상기 제1 스위칭 게이트 전극으로 상기 이전 스캔 신호가 전달되고, 상기 제2 스위칭 게이트 전극은 상기 스캔선의 일부인 유기 발광 표시 장치.

청구항 17

제16항에서,

상기 제1 백바이어스선과 상기 이전 스캔선은 서로 분리되어 있는 유기 발광 표시 장치.

청구항 18

제17항에서,

상기 구동 트랜지스터를 초기화시키는 초기화 전압을 전달하는 초기화 전압선,

상기 이전 스캔 신호에 따라 턴 온되어 상기 초기화 전압을 상기 구동 트랜지스터의 구동 게이트 전극에 전달하는 초기화 트랜지스터를 더 포함하고,

상기 초기화 트랜지스터는 서로 다른 층에 형성되어 있는 제1 초기화 게이트 전극 및 제2 초기화 게이트 전극을 포함하는 초기화 게이트 전극을 포함하고,

상기 제1 초기화 게이트 전극은 상기 제1 백바이어스선의 일부이고, 상기 제2 초기화 게이트 전극은 상기 이전 스캔선의 일부인 유기 발광 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 유기 발광 표시 장치에 관한 것이다.

배경 기술

[0002] 유기 발광 표시 장치는 두 개의 전극과 그 사이에 위치하는 유기 발광층을 포함하며, 하나의 전극으로부터 주입된 전자(electron)와 다른 전극으로부터 주입된 정공(hole)이 유기 발광층에서 결합하여 여기자(exciton)를 형성하고, 여기자가 에너지를 방출하면서 발광한다.

[0003] 이러한 유기 발광 표시 장치는 자발광 소자인 유기 발광 다이오드를 포함하는 복수개의 화소를 포함하며, 각 화소에는 유기 발광 다이오드를 구동하기 위한 복수개의 트랜지스터 및 스토리지 커패시터(Storage capacitor)가 형성되어 있다. 복수개의 트랜지스터는 기본적으로 스위칭 트랜지스터 및 구동 트랜지스터를 포함한다.

[0004] 유기 발광 다이오드에 흐르는 구동 전류(Id)에 따라 유기 발광 다이오드가 발광하는 빛이 검은색(black)에서 흰색(white)으로 표현될 때, 검은색을 표현하는 게이트 전압과 흰색을 표현하는 게이트 전압간의 간격을 게이트 전압의 구동 범위로 정의한다. 유기 발광 표시 장치는 고해상도로 갈수록 하나의 화소의 크기가 작아지므로 화소당 흐르는 전류량이 감소하여 구동 트랜지스터의 게이트 전극에 인가되는 게이트 전압의 구동 범위(driving range)가 좁아지게 된다. 따라서, 풍부한 계조를 가지도록 구동 트랜지스터에 인가되는 게이트 전압(Vgs)의 크기를 조절하는 것은 어렵게 된다.

[0005] 또한, 이러한 유기 발광 표시 장치는 검은색(black)을 구현하는 오프 바이어스(Off Bias) 상태와, 흰색(white)을 구현하는 온 바이어스(On Bias) 상태에 따라 히스테리시스(Hysteresis)가 발생하여 응답 속도 문제가 발생한다. 따라서, 화소의 휘도가 검은색(black)에서 흰색(white)으로 변동될 때와, 흰색(white)에서 흰색(white)으로 변동될 때 흰색(white)의 휘도가 서로 차이 나는 현상이 발생한다.

[0006] 또한, Full HD(FHD, 1920x1080) 고해상도의 유기 발광 표시 장치는 듀얼 게이트(Dual gate)를 적용하여 오프 전류(off current)를 낮추었으나, UHD 초고해상도의 유기 발광 표시 장치에서 800PPI(Pixel Per Inch)까지 화소의 크기가 작아지면 스토리지 커패시터의 면적이 감소하므로 오프 전류를 더 낮추어야 하나, 면적 상 듀얼 게이트(Dual gate)를 적용하기 어렵게 된다.

발명의 내용

해결하려는 과제

[0007] 본 발명은 진술한 배경 기술의 문제점을 해결하기 위한 것으로서, 고해상도에서 응답 속도를 개선하고, 오프 전류를 최소화할 수 있는 유기 발광 표시 장치에 관한 것이다.

과제의 해결 수단

[0008] 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 기판, 상기 기판 위에 형성되어 있으며 스캔 신호 및 이전 스캔 신호를 각각 전달하는 스캔선 및 이전 스캔선, 상기 스캔선과 교차하며 데이터 신호 및 구동 전압을 각각 전달하는 데이터선 및 구동 전압선, 상기 스캔선, 이전 스캔선 및 상기 데이터선과 연결되어 있는 스위칭 트랜지스터, 상기 스위칭 트랜지스터와 연결되어 있는 구동 트랜지스터, 상기 구동 트랜지스터에 연결되어 있는 유기 발광 다이오드를 포함하고, 상기 스위칭 트랜지스터는 서로 다른 층에 형성되어 있는 제1 스위칭 게이트 전극 및 제2 스위칭 게이트 전극을 포함하는 스위칭 게이트 전극을 포함하고, 상기 제1 스위칭 게이트 전극에는 상기 이전 스캔 신호가 전달되고, 상기 제2 스위칭 게이트 전극에는 상기 스캔 신호가 전달될 수 있다.

[0009] 상기 제1 스위칭 게이트 전극 및 상기 제2 스위칭 게이트 전극은 상기 스위칭 반도체층과 중첩하고 있을 수 있다.

[0010] 상기 기판 위에 형성되어 있는 제1 백바이어스선을 더 포함하고, 상기 제1 스위칭 게이트 전극은 상기 제1 백바이어스선의 일부일 수 있다.

[0011] 상기 제1 백바이어스선을 덮고 있는 제1 게이트 절연막, 상기 제1 게이트 절연막 위에 형성되어 있는 스위칭 반도체층 및 구동 반도체층을 포함하는 반도체층, 상기 반도체층을 덮고 있는 제2 게이트 절연막, 상기 제2 게이트 절연막 위에 형성되어 있으며 상기 스위칭 반도체층과 중첩하고 있는 상기 제2 스위칭 게이트 전극을 덮고

있는 제3 게이트 절연막을 더 포함할 수 있다.

- [0012] 상기 제1 스위칭 게이트 전극은 상기 이전 스캔선과 연결되어 있고, 상기 제2 스위칭 게이트 전극은 상기 스캔선의 일부일 수 있다.
- [0013] 상기 제1 백바이어스선과 상기 이전 스캔선은 서로 다른 층에 위치하고 있으며, 상기 제1 백바이어스선은 상기 제1 게이트 절연막 및 제2 게이트 절연막에 형성된 접촉 구멍을 통해 상기 이전 스캔선과 연결되어 있을 수 있다.
- [0014] 상기 구동 트랜지스터를 초기화시키는 초기화 전압을 전달하는 초기화 전압선, 상기 이전 스캔 신호에 따라 턴 온되어 상기 초기화 전압을 상기 구동 트랜지스터의 구동 게이트 전극에 전달하는 초기화 트랜지스터를 더 포함하고, 상기 초기화 트랜지스터는 서로 다른 층에 형성되어 있는 제1 초기화 게이트 전극 및 제2 초기화 게이트 전극을 포함하는 초기화 게이트 전극을 포함하고, 상기 제1 초기화 게이트 전극 및 제2 초기화 게이트 전극은 상기 이전 스캔선과 연결되어 있을 수 있다.
- [0015] 상기 제1 초기화 게이트 전극은 제1 백바이어스선의 일부일 수 있다.
- [0016] 상기 스캔 신호에 따라 턴 온되어 상기 구동 트랜지스터의 문턱 전압을 보상하며 상기 구동 트랜지스터에 연결되어 있는 보상 트랜지스터를 더 포함하고, 상기 보상 트랜지스터는 서로 다른 층에 형성되어 있는 제1 보상 게이트 전극 및 제2 보상 게이트 전극을 포함하는 보상 게이트 전극을 포함하고, 상기 제1 보상 게이트 전극 및 제2 보상 게이트 전극은 상기 스캔선과 연결되어 있을 수 있다.
- [0017] 상기 보상 트랜지스터와 일부 중첩하고 있으며 상기 제1 백바이어스선과 동일한 층에 형성되어 있는 제2 백바이어스선을 더 포함하고, 상기 제1 보상 게이트 전극은 상기 제2 백바이어스선의 일부일 수 있다.
- [0018] 상기 구동 반도체층은 굴곡되어 있을 수 있다.
- [0019] 상기 제2 게이트 절연막 위에 형성되어 있으며 상기 구동 반도체층과 중첩하고 있는 상기 구동 게이트 전극인 제1 스토리지 축전판, 상기 제1 스토리지 축전판을 덮고 있는 상기 제3 게이트 절연막 위에 형성되어 있으며 상기 제1 스토리지 축전판과 중첩하고 있는 제2 스토리지 축전판을 포함하는 스토리지 커패시터를 포함할 수 있다.
- [0020] 상기 제2 스토리지 축전판을 덮고 있는 층간 절연막, 상기 층간 절연막 위에 형성되어 있으며 데이터 신호 및 구동 전압을 각각 전달하는 데이터선, 구동 전압선 및 연결 부재, 상기 층간 절연막, 데이터선, 구동 전압선 및 연결 부재를 덮고 있는 보호막을 더 포함하고, 상기 연결 부재는 상기 제2 스토리지 축전판에 형성된 축전 개구부, 상기 제3 게이트 절연막 및 상기 층간 절연막에 형성된 접촉 구멍을 통해 상기 제1 스토리지 축전판과 상기 보상 박막 트랜지스터의 보상 드레인 전극을 연결하고 있을 수 있다.
- [0021] 상기 스캔선 및 이전 스캔선은 상기 제1 스토리지 축전판과 동일한 층에 형성되어 있을 수 있다.
- [0022] 상기 구동 전압선은 상기 층간 절연막에 형성된 접촉 구멍을 통해 상기 제2 스토리지 축전판과 연결되어 있을 수 있다.
- [0023] 상기 제1 백바이어스선을 통해 상기 제1 스위칭 게이트 전극으로 상기 이전 스캔 신호가 전달되고, 상기 제2 스위칭 게이트 전극은 상기 스캔선의 일부일 수 있다.
- [0024] 상기 제1 백바이어스선과 상기 이전 스캔선은 서로 분리되어 있을 수 있다.
- [0025] 상기 구동 트랜지스터를 초기화시키는 초기화 전압을 전달하는 초기화 전압선, 상기 이전 스캔 신호에 따라 턴 온되어 상기 초기화 전압을 상기 구동 트랜지스터의 구동 게이트 전극에 전달하는 초기화 트랜지스터를 더 포함하고, 상기 초기화 트랜지스터는 서로 다른 층에 형성되어 있는 제1 초기화 게이트 전극 및 제2 초기화 게이트 전극을 포함하는 초기화 게이트 전극을 포함하고, 상기 제1 초기화 게이트 전극은 상기 제1 백바이어스선의 일부이고, 상기 제2 초기화 게이트 전극은 상기 이전 스캔선의 일부일 수 있다.

발명의 효과

- [0026] 본 발명에 따르면, 제1 스위칭 게이트 전극은 제1 백바이어스선을 통해 이전 스캔선과 연결되어 있고, 제2 스위칭 게이트 전극은 스캔선의 일부로 형성함으로써, 제1 스위칭 게이트 전극에는 이전 스캔 신호가 전달되고, 제2 스위칭 게이트 전극에는 스캔 신호가 전달되어 스캔 신호(Sn)에 의한 스위칭 동작 이전에 이전 스캔 신호(Sn-1)에 의해 스위칭 트랜지스터(T2)가 턴 온되어 구동 트랜지스터(T1)에 온 바이어스(On Bias)의 데이터 신호가

인가된다. 이와 같이, 구동 트랜지스터(T1)에 연속적으로 온 바이어스(On Bias)의 데이터 신호가 인가되므로, 히스테리시스가 발생하지 않아 응답 속도를 개선할 수 있다.

[0027] 또한, 보상 게이트 전극과 초기화 게이트 전극을 수직 이중 게이트 전극 구조로 형성함으로써, 동일한 오프 전압이 각각 보상 게이트 전극과 초기화 게이트 전극으로 동시에 인가되어 오프 전류를 최소화할 수 있다.

[0028] 또한, 보상 게이트 전극 및 초기화 게이트 전극을 수직 이중 게이트 전극 구조로 형성함으로써, 보상 게이트 전극 및 초기화 게이트 전극이 차지하는 면적을 줄일 수 있어 고해상도 구현이 가능하다.

[0029] 또한, 이전 스캔 신호를 전달하는 별도의 제1 백바이어스선을 이전 스캔선과 분리하여 형성함으로써 이전 스캔선의 로드(load)를 감소시켜 줄 수 있으므로, 대면적 고해상도의 유기 발광 표시 장치에서도 이전 스캔 신호(Sn-1)에 의한 구동 트랜지스터(T1)의 구동 게이트 전극의 초기화가 가능하다.

[0030] 또한, 굴곡된 형상의 구동 반도체층을 형성함으로써, 좁은 공간 내에 길게 구동 반도체층을 형성할 수 있어, 구동 게이트 전극에 인가되는 게이트 전압의 구동 범위를 확대할 수 있다. 따라서, 게이트 전압의 크기를 변화시켜 유기 발광 다이오드(OLED)에서 방출되는 빛의 계조를 보다 세밀하게 제어할 수 있으며, 그 결과 유기 발광 표시 장치의 해상도를 높이고 표시 품질을 향상시킬 수 있다.

[0031] 또한, 굴곡부를 가지는 구동 반도체층에 의해 줄어드는 스토리지 커패시터의 영역을 확보하기 위해 구동 반도체층과 중첩하여 스토리지 커패시터를 형성함으로써, 고해상도에서도 스토리지 캐패시턴스를 충분히 확보할 수 있다.

도면의 간단한 설명

[0032] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 하나의 화소의 등가 회로도이다.

도 2는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 일부 타이밍도이다.

도 3은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 복수개의 트랜지스터 및 커패시터를 개략적으로 도시한 도면이다.

도 4는 도 3의 구체적인 배치도이다.

도 5는 도 4의 일부 확대도이다.

도 6은 도 4의 유기 발광 표시 장치를 VI-VI선을 따라 자른 단면도이다.

도 7은 도 4의 유기 발광 표시 장치를 VII-VII'선 및 VII'-VII"선을 따라 자른 단면도이다.

도 8은 종래의 유기 발광 표시 장치에 발생하는 히스테리시스 곡선을 도시한 그래프이다.

도 9는 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 복수개의 트랜지스터 및 커패시터를 개략적으로 도시한 도면이다.

도 10은 도 9의 구체적인 배치도이다.

발명을 실시하기 위한 구체적인 내용

[0033] 이하, 첨부한 도면을 참고로 하여 본 발명의 여러 실시예들에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예들에 한정되지 않는다.

[0034] 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 동일 또는 유사한 구성요소에 대해서는 동일한 참조 부호를 붙이도록 한다.

[0035] 또한, 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 임의로 나타내었으므로, 본 발명이 반드시 도시된 바에 한정되지 않는다.

[0036] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 그리고 도면에서, 설명의 편의를 위해, 일부 층 및 영역의 두께를 과장되게 나타내었다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 또는 "상에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다.

- [0037] 또한, 명세서 전체에서, 어떤 부분이 어떤 구성요소를 "포함" 한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다. 또한, 명세서 전체에서, "~상에"라 함은 대상 부분의 위 또는 아래에 위치함을 의미하는 것이며, 반드시 중력 방향을 기준으로 상 측에 위치하는 것을 의미하는 것은 아니다.
- [0038] 또한, 명세서 전체에서, "평면상"이라 할 때, 이는 대상 부분을 위에서 보았을 때를 의미하며, "단면상"이라 할 때, 이는 대상 부분을 수직으로 자른 단면을 옆에서 보았을 때를 의미한다.
- [0039] 그러면 본 발명의 일 실시예에 따른 유기 발광 표시 장치에 대하여 도 1 내지 도 8을 참고로 상세하게 설명한다.
- [0040] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 하나의 화소의 등가 회로도이다.
- [0041] 도 1에 도시한 바와 같이, 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 하나의 화소(1)는 복수의 신호선(121, 122, 123, 124, 128, 171, 172), 복수의 신호선에 연결되어 있는 복수개의 트랜지스터(T1, T2, T3, T4, T5, T6, T7), 스토리지 커패시터(storage capacitor, Cst) 및 유기 발광 다이오드(organic light emitting diode, OLED)를 포함한다.
- [0042] 트랜지스터는 구동 트랜지스터(driving thin film transistor)(T1), 스위칭 트랜지스터(switching thin film transistor)(T2), 보상 트랜지스터(T3), 초기화 트랜지스터(T4), 동작 제어 트랜지스터(T5), 발광 제어 트랜지스터(T6) 및 바이패스 트랜지스터(T7)를 포함한다.
- [0043] 신호선은 스캔 신호(Sn)를 전달하는 스캔선(121), 초기화 트랜지스터(T4)에 이전 스캔 신호(Sn-1)를 전달하는 이전 스캔선(122), 동작 제어 트랜지스터(T5) 및 발광 제어 트랜지스터(T6)에 발광 제어 신호(En)를 전달하는 발광 제어선(123), 구동 트랜지스터(T1)를 초기화하는 초기화 전압(Vint)을 전달하는 초기화 전압선(124), 바이패스 박막 트랜지스터(T7)에 바이패스 신호(BP)를 전달하는 바이패스 제어선(128), 스캔선(121)과 교차하며 데이터 신호(Dm)를 전달하는 데이터선(171), 구동 전압(ELVDD)을 전달하며 데이터선(171)과 거의 평행하게 형성되어 있는 구동 전압선(172)을 포함한다.
- [0044] 구동 트랜지스터(T1)의 게이트 전극(G1)은 스토리지 커패시터(Cst)의 일단(Cst1)과 연결되어 있고, 구동 트랜지스터(T1)의 소스 전극(S1)은 동작 제어 트랜지스터(T5)를 경유하여 구동 전압선(172)과 연결되어 있으며, 구동 트랜지스터(T1)의 드레인 전극(D1)은 발광 제어 트랜지스터(T6)를 경유하여 유기 발광 다이오드(OLED)의 애노드(anode)와 전기적으로 연결되어 있다. 구동 트랜지스터(T1)는 스위칭 트랜지스터(T2)의 스위칭 동작에 따라 데이터 신호(Dm)를 전달받아 유기 발광 다이오드(OLED)에 구동 전류(Id)를 공급한다.
- [0045] 스위칭 트랜지스터(T2)의 게이트 전극(G2)은 제1 게이트 전극(G21) 및 제2 게이트 전극(G22)을 포함하고, 제1 게이트 전극(G21)은 제1 백바이어스선(21)을 통해 이전 스캔선(122)과 연결되어 있고, 제2 게이트 전극(G22)은 스캔선(121)과 연결되어 있다. 그리고, 스위칭 트랜지스터(T2)의 소스 전극(S2)은 데이터선(171)과 연결되어 있으며, 스위칭 트랜지스터(T2)의 드레인 전극(D2)은 구동 트랜지스터(T1)의 소스 전극(S1)과 연결되어 있으면서 동작 제어 트랜지스터(T5)를 경유하여 구동 전압선(172)과 연결되어 있다. 이러한 스위칭 트랜지스터(T2)는 스캔선(121)을 통해 전달받은 스캔 신호(Sn)에 따라 턴 온되어 데이터선(171)으로 전달된 데이터 신호(Dm)를 구동 트랜지스터(T1)의 소스 전극으로 전달하는 스위칭 동작을 수행한다.
- [0046] 그리고, 스위칭 트랜지스터(T2)의 제1 게이트 전극(G21)에 제1 백바이어스선(21)을 통해 이전 스캔 신호(Sn-1)가 전달되므로, 스캔 신호(Sn)에 의한 스위칭 동작 이전에 이전 스캔 신호(Sn-1)에 의해 스위칭 트랜지스터(T2)가 턴 온되어 구동 트랜지스터(T1)에 온 바이어스(On Bias)의 데이터 신호가 인가된다. 이와 같이, 구동 트랜지스터(T1)에 연속적으로 온 바이어스(On Bias)의 데이터 신호가 인가되므로, 오프 바이어스(Off Bias) 상태와 온 바이어스(On Bias) 상태의 차이에 의한 히스테리시스가 발생하지 않아 응답 속도를 개선할 수 있다.
- [0047] 보상 트랜지스터(T3)의 게이트 전극(G3)은 제1 게이트 전극(G31) 및 제2 게이트 전극(G32)을 포함하고, 제1 게이트 전극(G31)은 제2 백바이어스선(22)을 통해 스캔선(121)과 연결되어 있고, 제2 게이트 전극(G32)은 스캔선(121)과 직접 연결되어 있다. 그리고, 보상 트랜지스터(T3)의 소스 전극(S3)은 구동 트랜지스터(T1)의 드레인 전극(D1)과 연결되어 있으면서 발광 제어 트랜지스터(T6)를 경유하여 유기 발광 다이오드(OLED)의 애노드(anode)와 연결되어 있으며, 보상 트랜지스터(T3)의 드레인 전극(D3)은 스토리지 커패시터(Cst)의 일단(Cst1), 초기화 트랜지스터(T4)의 드레인 전극(D4) 및 구동 트랜지스터(T1)의 게이트 전극(G1)에 함께 연결되어 있다. 이러한 보상 트랜지스터(T3)는 스캔선(121)을 통해 전달받은 스캔 신호(Sn)에 따라 턴 온되어 구동 트랜지스터

(T1)의 게이트 전극(G1)과 드레인 전극(D1)을 서로 연결하여 구동 트랜지스터(T1)를 다이오드 연결시킨다. 그리고, 보상 트랜지스터(T3)에 제2 백바이어스선(22)을 통해 스캔 신호(Sn)가 전달되므로, 동일한 오프 전압이 보상 트랜지스터(T3)의 제1 게이트 전극(G31) 및 제2 게이트 전극(G32)으로 동시에 인가되어 오프 전류를 최소화할 수 있다.

[0048] 초기화 트랜지스터(T4)의 게이트 전극(G4)은 제1 게이트 전극(G41) 및 제2 게이트 전극(G42)을 포함하고, 제1 게이트 전극(G41)은 제1 백바이어스선(21)을 통해 이전 스캔선(122)과 연결되어 있고, 제2 게이트 전극(G42)은 이전 스캔선(122)과 직접 연결되어 있다. 그리고, 초기화 트랜지스터(T4)의 소스 전극(S4)은 초기화 전압선(124)과 연결되어 있으며, 초기화 트랜지스터(T4)의 드레인 전극(D4)은 스토리지 커패시터(Cst)의 일단(Cst1), 보상 트랜지스터(T3)의 드레인 전극(D3) 및 구동 트랜지스터(T1)의 게이트 전극(G1)에 함께 연결되어 있다. 이러한 초기화 트랜지스터(T4)는 이전 스캔선(122)을 통해 전달받은 이전 스캔 신호(Sn-1)에 따라 턴 온되어 초기화 전압(Vint)을 구동 트랜지스터(T1)의 게이트 전극(G1)에 전달하여 구동 트랜지스터(T1)의 게이트 전극(G1)의 전압을 초기화시키는 초기화 동작을 수행한다. 그리고, 초기화 트랜지스터(T4)에 제1 백바이어스선(21)을 통해 이전 스캔 신호(Sn-1)가 전달되므로, 동일한 오프 전압이 초기화 트랜지스터(T4)의 제1 게이트 전극(G41) 및 제2 게이트 전극(G42)으로 동시에 인가되어 오프 전류를 줄일 수 있다.

[0049] 동작 제어 트랜지스터(T5)의 게이트 전극(G5)은 발광 제어선(123)과 연결되어 있으며, 동작 제어 트랜지스터(T5)의 소스 전극(S5)은 구동 전압선(172)과 연결되어 있고, 동작 제어 트랜지스터(T5)의 드레인 전극(D5)은 구동 트랜지스터(T1)의 소스 전극(S1) 및 스위칭 트랜지스터(T2)의 드레인 전극(S2)에 연결되어 있다.

[0050] 발광 제어 트랜지스터(T6)의 게이트 전극(G6)은 발광 제어선(123)과 연결되어 있으며, 발광 제어 트랜지스터(T6)의 소스 전극(S6)은 구동 트랜지스터(T1)의 드레인 전극(D1) 및 보상 트랜지스터(T3)의 소스 전극(S3)과 연결되어 있고, 발광 제어 트랜지스터(T6)의 드레인 전극(D6)은 유기 발광 다이오드(OLED)의 애노드(anode)와 전기적으로 연결되어 있다. 이러한 동작 제어 트랜지스터(T5) 및 발광 제어 트랜지스터(T6)는 발광 제어선(123)을 통해 전달받은 발광 제어 신호(En)에 따라 동시에 턴 온되어 구동 전압(ELVDD)이 유기 발광 다이오드(OLED)에 전달되어 유기 발광 다이오드(OLED)에 발광 전류(Ioled)가 흐르게 된다.

[0051] 바이패스 박막 트랜지스터(T7)의 게이트 전극(G7)은 바이패스 제어선(128)과 연결되어 있고, 바이패스 박막 트랜지스터(T7)의 소스 전극(S7)은 발광 제어 박막 트랜지스터(T6)의 드레인 전극(D6) 및 유기 발광 다이오드(OLED)의 애노드와 함께 연결되어 있고, 바이패스 박막 트랜지스터(T7)의 드레인 전극(D7)은 초기화 전압선(124) 및 초기화 박막 트랜지스터(T4)의 소스 전극(S4)에 함께 연결되어 있다.

[0052] 스토리지 커패시터(Cst)의 타단(Cst2)은 구동 전압선(172)과 연결되어 있으며, 유기 발광 다이오드(OLED)의 캐소드(cathode)는 공통 전압(ELVSS)과 연결되어 있다. 이에 따라, 유기 발광 다이오드(OLED)는 구동 트랜지스터(T1)로부터 발광 전류(Ioled)를 전달받아 발광함으로써 화상을 표시한다.

[0053] 이하에서 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 한 화소의 구체적인 동작 과정을 상세히 설명한다.

[0054] 도 2는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 일부 타이밍도이다.

[0055] 도 2에 도시한 바와 같이, 우선, 초기화 기간 동안 이전 스캔선(122)을 통해 로우 레벨(low level)의 이전 스캔 신호(Sn-1)가 공급된다. 그러면, 로우 레벨의 이전 스캔 신호(Sn-1)에 대응하여 초기화 트랜지스터(T4)가 턴 온(Turn on)되며, 초기화 전압선(124)으로부터 초기화 트랜지스터(T4)를 통해 초기화 전압(Vint)이 구동 트랜지스터(T1)의 게이트 전극에 연결되고, 초기화 전압(Vint)에 의해 구동 트랜지스터(T1)가 초기화된다. 이 때, 이전 스캔 신호(Sn-1)에 의해 스위칭 트랜지스터(T2)가 턴 온되어 구동 트랜지스터(T1)에 온 바이어스(On Bias)의 데이터 신호가 인가된다.

[0056] 이 후, 데이터 프로그래밍 기간 중 스캔선(121)을 통해 로우 레벨의 스캔 신호(Sn)가 공급된다. 그러면, 로우 레벨의 스캔 신호(Sn)에 대응하여 스위칭 트랜지스터(T2) 및 보상 트랜지스터(T3)가 턴 온된다.

[0057] 이 때, 구동 트랜지스터(T1)는 턴 온된 보상 트랜지스터(T3)에 의해 다이오드 연결되고, 순방향으로 바이어스된다.

[0058] 그러면, 데이터선(171)으로부터 공급된 데이터 신호(Dm)에서 구동 트랜지스터(T1)의 문턱 전압(Threshold voltage, V_{th})만큼 감소한 보상 전압($Dm+V_{th}$, V_{th} 는 (-)의 값)이 구동 트랜지스터(T1)의 게이트 전극에 인가된다.

- [0059] 스토리지 커패시터(Cst)의 양단에는 구동 전압(ELVDD)과 보상 전압(Dm+Vth)이 인가되고, 스토리지 커패시터(Cst)에는 양단 전압 차에 대응하는 전하가 저장된다. 이 후, 발광 기간 동안 발광 제어선(123)으로부터 공급되는 발광 제어 신호(En)가 하이 레벨에서 로우 레벨로 변경된다. 그러면, 발광 기간 동안 로우 레벨의 발광 제어 신호(En)에 의해 동작 제어 트랜지스터(T5) 및 발광 제어 트랜지스터(T6)가 턴 온된다.
- [0060] 그러면, 구동 트랜지스터(T1)의 게이트 전극의 전압과 구동 전압(ELVDD) 간의 전압차에 따르는 구동 전류(Id)가 발생하고, 발광 제어 트랜지스터(T6)를 통해 구동 전류(Id)가 유기 발광 다이오드(OLED)에 공급된다. 발광 기간 동안 스토리지 커패시터(Cst)에 의해 구동 트랜지스터(T1)의 게이트-소스 전압(Vgs)은 '(Dm+Vth)-ELVDD'으로 유지되고, 구동 트랜지스터(T1)의 전류-전압 관계에 따르면, 구동 전류(Id)는 소스-게이트 전압에서 문턱 전압을 차감한 값의 제곱 ' $(Dm-ELVDD)^2$ '에 비례한다. 따라서 구동 전류(Id)는 구동 트랜지스터(T1)의 문턱 전압(Vth)에 관계 없이 결정된다.
- [0061] 이 때, 바이패스 트랜지스터(T7)는 바이패스 제어선(128)으로부터 바이패스 신호(BP)를 전달받는다. 바이패스 신호(BP)는 바이패스 트랜지스터(T7)를 항상 오프시킬 수 있는 소정 레벨의 전압으로서, 바이패스 트랜지스터(T7)는 트랜지스터 오프 레벨의 전압을 게이트 전극(G7)에 전달받게 됨으로써, 바이패스 트랜지스터(T7)가 항상 오프되고, 오프된 상태에서 구동 전류(Id)의 일부는 바이패스 전류(Ibp)로 바이패스 트랜지스터(T7)를 통해 빠져나가게 한다.
- [0062] 따라서, 블랙 영상을 표시하는 구동 전류가 흐를 경우에 구동 전류(Id)로부터 바이패스 트랜지스터(T7)를 통해 빠져나온 바이패스 전류(Ibp)의 전류량만큼 감소된 유기 발광 다이오드의 발광 전류(Ioled)는 블랙 영상을 확실하게 표현할 수 있는 수준으로 최소의 전류량을 가지게 된다. 따라서, 바이패스 트랜지스터(T7)를 이용하여 정확한 블랙 휘도 영상을 구현하여 콘트라스트비를 향상시킬 수 있다.
- [0063] 그러면 도 1에 도시한 유기 발광 표시 장치의 화소의 상세 구조에 대하여 도 3 내지 도 8을 도 1과 함께 참고하여 상세하게 설명한다.
- [0064] 도 3은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 복수개의 트랜지스터 및 커패시터를 개략적으로 도시한 도면이고, 도 4는 도 3의 구체적인 배치도이고, 도 5는 도 4의 일부 확대도이고, 도 6은 도 4의 유기 발광 표시 장치를 VI-VI'선을 따라 자른 단면도이고, 도 7은 도 4의 유기 발광 표시 장치를 VII-VII'선 및 VII''-VII'''선을 따라 자른 단면도이고, 도 8은 종래의 유기 발광 표시 장치에 발생하는 히스테리시스 곡선을 도시한 그래프이다.
- [0065] 도 3에 도시한 바와 같이, 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 스캔 신호(Sn), 이전 스캔 신호(Sn-1), 발광 제어 신호(En) 및 바이패스 신호(BP)를 각각 인가하며 행 방향을 따라 형성되어 있는 스캔선(121), 이전 스캔선(122), 발광 제어선(123) 및 바이패스 제어선(128)을 포함하고, 스캔선(121), 이전 스캔선(122), 발광 제어선(123) 및 바이패스 제어선(128)과 교차하고 있으며 화소에 데이터 신호(Dm) 및 구동 전압(ELVDD)을 각각 인가하는 데이터선(171) 및 구동 전압선(172)을 포함한다. 초기화 전압(Vint)은 초기화 전압선(124)을 통해 유기 발광 다이오드(OLED)로부터 초기화 트랜지스터(T4)를 거쳐 구동 트랜지스터(T1)로 전달된다.
- [0066] 또한, 화소에는 구동 트랜지스터(T1), 스위칭 트랜지스터(T2), 보상 트랜지스터(T3), 초기화 트랜지스터(T4), 동작 제어 트랜지스터(T5), 발광 제어 트랜지스터(T6), 바이패스 트랜지스터(T7), 스토리지 커패시터(Cst), 그리고 유기 발광 다이오드(OLED)가 형성되어 있다.
- [0067] 구동 트랜지스터(T1), 스위칭 트랜지스터(T2), 보상 트랜지스터(T3), 초기화 트랜지스터(T4), 동작 제어 트랜지스터(T5), 발광 제어 트랜지스터(T6) 및 바이패스 트랜지스터(T7)는 반도체층(131)을 따라 형성되어 있으며, 반도체층(131)은 다양한 형상으로 굴곡되어 형성되어 있다. 이러한 반도체층(131)은 폴리 실리콘 또는 산화물 반도체로 이루어질 수 있다. 산화물 반도체는 티타늄(Ti), hafnium(Hf), 지르코늄(Zr), 알루미늄(Al), 탄탈륨(Ta), 게르마늄(Ge), 아연(Zn), 갈륨(Ga), 주석(Sn) 또는 인듐(In)을 기본으로 하는 산화물, 이들의 복합 산화물인 산화아연(ZnO), 인듐-갈륨-아연 산화물(InGaZnO4), 인듐-아연 산화물(Zn-In-O), 아연-주석 산화물(Zn-Sn-O) 인듐-갈륨 산화물(In-Ga-O), 인듐-주석 산화물(In-Sn-O), 인듐-지르코늄 산화물(In-Zr-O), 인듐-지르코늄-아연 산화물(In-Zr-Zn-O), 인듐-지르코늄-주석 산화물(In-Zr-Sn-O), 인듐-지르코늄-갈륨 산화물(In-Zr-Ga-O), 인듐-알루미늄 산화물(In-Al-O), 인듐-아연-알루미늄 산화물(In-Zn-Al-O), 인듐-주석-알루미늄 산화물(In-Sn-Al-O), 인듐-알루미늄-갈륨 산화물(In-Al-Ga-O), 인듐-탄탈륨 산화물(In-Ta-O), 인듐-탄탈륨-아연 산화물(In-Ta-Zn-O), 인듐-탄탈륨-주석 산화물(In-Ta-Sn-O), 인듐-탄탈륨-갈륨 산화물(In-Ta-Ga-O), 인듐-게르마늄 산화물(In-Ge-O), 인듐-게르마늄-아연 산화물(In-Ge-Zn-O), 인듐-게르마늄-주석 산화물(In-Ge-Sn-O), 인듐-게르마늄-갈륨

산화물(In-Ge-Ga-O), 티타늄-인듐-아연 산화물(Ti-In-Zn-O), hafnium-인듐-아연 산화물(Hf-In-Zn-O) 중 어느 하나를 포함할 수 있다. 반도체층(131)이 산화물 반도체로 이루어지는 경우에는 고온 등의 외부 환경에 취약한 산화물 반도체를 보호하기 위해 별도의 보호층이 추가될 수 있다.

[0068] 반도체층(131)은 N형 불순물 또는 P형 불순물로 채널 도핑이 되어 있는 채널 영역과, 채널 영역의 양 옆에 형성되어 있으며 채널 영역에 도핑된 도핑 불순물과 반대 타입의 도핑 불순물이 도핑되어 형성된 소스 영역 및 드레인 영역을 포함한다.

[0069] 이하에서 도 3 내지 도 5를 참조하여 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 구체적인 평면상 구조에 대해 우선 상세히 설명하고, 도 6 및 도 7을 참조하여 구체적인 단면상 구조에 대해 상세히 설명한다.

[0070] 우선, 도 3 내지 도 5에 도시한 바와 같이, 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 화소(1)는 구동 트랜지스터(T1), 스위칭 트랜지스터(T2), 보상 트랜지스터(T3), 초기화 트랜지스터(T4), 동작 제어 트랜지스터(T5), 발광 제어 트랜지스터(T6), 바이패스 트랜지스터(T7), 스토리지 커패시터(Cst), 그리고 유기 발광 다이오드(OLED)를 포함하며, 이들 트랜지스터(T1, T2, T3, T4, T5, T6, T7)는 반도체층(131)을 따라 형성되어 있으며, 이러한 반도체층(131)은 구동 트랜지스터(T1)에 형성되는 구동 반도체층(131a), 스위칭 트랜지스터(T2)에 형성되는 스위칭 반도체층(131b), 보상 트랜지스터(T3)에 형성되는 보상 반도체층(131c), 초기화 트랜지스터(T4)에 형성되는 초기화 반도체층(131d), 동작 제어 트랜지스터(T5)에 형성되는 동작 제어 반도체층(131e), 발광 제어 트랜지스터(T6)에 형성되는 발광 제어 반도체층(131f) 및 바이패스 박막 트랜지스터(T7)에 형성되는 바이패스 반도체층(131g)을 포함한다.

[0071] 구동 트랜지스터(T1)는 구동 반도체층(131a), 구동 게이트 전극(125a), 구동 소스 전극(176a) 및 구동 드레인 전극(177a)을 포함한다.

[0072] 구동 반도체층(131a)은 굴곡되어 있으며, 지그재그 형상을 가질 수 있다. 이와 같이, 굴곡된 형상의 구동 반도체층(131a)을 형성함으로써, 좁은 공간 내에 길게 구동 반도체층(131a)을 형성할 수 있다. 따라서, 구동 반도체층(131a)의 구동 채널 영역(131a1)을 길게 형성할 수 있으므로 구동 게이트 전극(125a)에 인가되는 게이트 전압의 구동 범위(driving range)는 넓어지게 된다. 따라서, 게이트 전압의 구동 범위가 넓으므로 게이트 전압의 크기를 변화시켜 유기 발광 다이오드(OLED)에서 방출되는 빛의 계조를 보다 세밀하게 제어할 수 있으며, 그 결과 유기 발광 표시 장치의 해상도를 높이고 표시 품질을 향상시킬 수 있다. 이러한 구동 반도체층(131a)은 그 형상을 다양하게 변형하여 '역S', 'S', 'M', 'W' 등의 다양한 실시예가 가능하다.

[0073] 구동 소스 전극(176a)은 구동 반도체층(131a)에서 불순물이 도핑된 구동 소스 영역(176a)에 해당하고, 구동 드레인 전극(177a)은 구동 반도체층(131a)에서 불순물이 도핑된 구동 드레인 영역(177a)에 해당한다. 구동 게이트 전극(125a)은 구동 반도체층(131a)과 중첩하고 있으며, 구동 게이트 전극(125a)은 스캔선(121), 이전 스캔선(122), 발광 제어선(123), 제2 스위칭 게이트 전극(1252b), 제2 보상 게이트 전극(1252c), 제2 초기화 게이트 전극(1252d), 동작 제어 게이트 전극(125e), 발광 제어 게이트 전극(125f)과 동일한 물질로 동일한 층에 형성되어 있다.

[0074] 스위칭 트랜지스터(T2)는 스위칭 반도체층(131b), 스위칭 게이트 전극(125b), 스위칭 소스 전극(176b) 및 스위칭 드레인 전극(177b)을 포함한다. 스위칭 게이트 전극(125b)은 서로 다른 층에 형성되어 있으며 서로 중첩하고 있는 제1 스위칭 게이트 전극(1251b) 및 제2 스위칭 게이트 전극(1252b)을 포함한다. 제1 스위칭 게이트 전극(1251b)은 제1 백바이어스선(21)의 일부이며, 제1 스위칭 게이트 전극(1251b)은 제1 백바이어스선(21)을 통해 이전 스캔선(122)과 연결되어 있고, 제2 스위칭 게이트 전극(1252b)은 스캔선(121)의 일부이다. 이 때, 제1 백바이어스선(21)은 제1 게이트 절연막(141) 및 제2 게이트 절연막(142)에 형성된 접촉 구멍(41)을 통해 이전 스캔선(122)과 연결되어 있다. 따라서, 제1 스위칭 게이트 전극(1251b)에는 이전 스캔 신호(Sn-1)가 전달되고, 제2 스위칭 게이트 전극(1252b)에는 스캔 신호(Sn)가 전달된다. 따라서, 스캔 신호(Sn)에 의한 스위칭 동작 이전에 이전 스캔 신호(Sn-1)에 의해 스위칭 트랜지스터(T2)가 턴 온되어 구동 트랜지스터(T1)에 온 바이어스(On Bias)의 데이터 신호가 인가된다. 이와 같이, 구동 트랜지스터(T1)에 연속적으로 온 바이어스(On Bias)의 데이터 신호가 인가되므로, 도 8에 도시한 바와 같은 오프 바이어스(Off Bias) 상태와 온 바이어스(On Bias) 상태의 차이에 의한 히스테리시스 발생하지 않아 응답 속도를 개선할 수 있다.

[0075] 데이터선(171)의 일부인 스위칭 소스 전극(176b)은 접촉 구멍(62)을 통해 스위칭 반도체층(131b)에서 불순물이 도핑된 스위칭 소스 영역(132b)과 연결되어 있으며, 스위칭 드레인 전극(177b)은 스위칭 반도체층(131b)에서 불순물이 도핑된 스위칭 드레인 영역(177b)에 해당한다.

- [0076] 보상 트랜지스터(T3)는 보상 반도체층(131c), 보상 게이트 전극(125c), 보상 소스 전극(176c) 및 보상 드레인 전극(177c)을 포함하며, 보상 소스 전극(176c)은 보상 반도체층(131c)에서 불순물이 도핑된 보상 소스 영역(176c)에 해당하고, 보상 드레인 전극(177c)은 불순물이 도핑된 보상 드레인 영역(177c)에 해당한다.
- [0077] 보상 게이트 전극(125c)은 서로 다른 층에 형성되어 있는 제1 보상 게이트 전극(1251c) 및 제2 보상 게이트 전극(1252c)을 포함한다. 제1 보상 게이트 전극(1251c)은 제2 백바이어스선(22)의 일부이며, 제1 보상 게이트 전극(1251c)은 제2 백바이어스선(22)을 통해 스캔선(121)과 연결되어 있고, 제2 보상 게이트 전극(1252c)은 스캔선(121)과 직접 연결되어 있다. 이 때, 제2 백바이어스선(22)은 제1 게이트 절연막(141) 및 제2 게이트 절연막(142)에 형성된 접촉 구멍(42)을 통해 스캔선(121)과 연결되어 있다. 따라서, 제1 보상 게이트 전극(1251c) 및 제2 보상 게이트 전극(1252c)은 모두 스캔선(121)과 연결되어 있는 수직 이중 게이트 전극 구조를 가지게 되므로, 동일한 오프 전압이 제1 보상 게이트 전극(1251c) 및 제2 보상 게이트 전극(1252c)으로 동시에 인가되어 오프 전류를 최소화할 수 있다.
- [0078] 초기화 트랜지스터(T4)는 초기화 반도체층(131d), 초기화 게이트 전극(125d), 초기화 소스 전극(176d) 및 초기화 드레인 전극(177d)을 포함한다. 초기화 소스 전극(176d)은 불순물이 도핑된 초기화 소스 영역(176d)에 해당하고, 초기화 드레인 전극(177d)은 불순물이 도핑된 초기화 드레인 영역(177d)에 해당한다.
- [0079] 초기화 게이트 전극(125d)은 서로 다른 층에 형성되어 있는 제1 초기화 게이트 전극(1251d) 및 제2 초기화 게이트 전극(1252d)을 포함한다. 제1 초기화 게이트 전극(1251d)은 제1 백바이어스선(21)의 일부이며, 제1 초기화 게이트 전극(1251d)은 제1 백바이어스선(21)을 통해 이전 스캔선(122)과 연결되어 있고, 제2 초기화 게이트 전극(1252d)은 이전 스캔선(122)과 직접 연결되어 있으므로, 제1 초기화 게이트 전극(1251d) 및 제2 초기화 게이트 전극(1252d)은 모두 이전 스캔선(122)과 연결되어 있는 수직 이중 게이트 전극 구조를 가지게 된다. 따라서, 동일한 오프 전압이 제1 초기화 게이트 전극(1251d) 및 제2 초기화 게이트 전극(1252d)으로 동시에 인가되어 오프 전류를 최소화할 수 있다.
- [0080] 이와 같이, 보상 게이트 전극(125c) 및 초기화 게이트 전극(125d)을 수직 이중 게이트 전극 구조로 형성함으로써, 보상 게이트 전극(125c) 및 초기화 게이트 전극(125d)이 차지하는 면적을 줄일 수 있어 고해상도 구현이 가능하다.
- [0081] 동작 제어 트랜지스터(T5)는 동작 제어 반도체층(131e), 동작 제어 게이트 전극(125e), 동작 제어 소스 전극(176e) 및 동작 제어 드레인 전극(177e)을 포함한다. 구동 전압선(172)의 일부인 동작 제어 소스 전극(176e)은 접촉 구멍(65)을 통해 동작 제어 반도체층(131e)과 연결되어 있고, 동작 제어 드레인 전극(177e)은 동작 제어 반도체층(131e)에서 불순물이 도핑된 동작 제어 드레인 영역(177e)에 해당한다.
- [0082] 발광 제어 트랜지스터(T6)는 발광 제어 반도체층(131f), 발광 제어 게이트 전극(125f), 발광 제어 소스 전극(176f) 및 발광 제어 드레인 전극(177f)을 포함한다. 발광 제어 소스 전극(176f)은 발광 제어 반도체층(131f)에서 불순물이 도핑된 발광 제어 소스 영역(176f)에 해당하고, 발광 제어 드레인 전극(177f)은 접촉 구멍(66)을 통해 발광 제어 반도체층(131f)과 연결되어 있다.
- [0083] 바이패스 박막 트랜지스터(T7)는 바이패스 반도체층(131g), 바이패스 게이트 전극(125g), 바이패스 소스 전극(176g) 및 바이패스 드레인 전극(177g)을 포함한다. 바이패스 소스 전극(176g)은 바이패스 반도체층(131g)에서 불순물이 도핑된 바이패스 소스 영역(176g)에 해당하고, 바이패스 드레인 전극(177g)은 바이패스 반도체층(131g)에서 불순물이 도핑된 바이패스 드레인 영역(177g)에 해당한다. 바이패스 소스 전극(176g)은 발광 제어 드레인 영역(133f)과 직접 연결되어 있다.
- [0084] 구동 트랜지스터(T1)의 구동 반도체층(131a)의 일단은 스위칭 반도체층(131b) 및 동작 제어 반도체층(131e)과 연결되어 있으며, 구동 반도체층(131a)의 타단은 보상 반도체층(131c) 및 발광 제어 반도체층(131f)과 연결되어 있다. 따라서, 구동 소스 전극(176a)은 스위칭 드레인 전극(177b) 및 동작 제어 드레인 전극(177e)과 연결되고, 구동 드레인 전극(177a)은 보상 소스 전극(176c) 및 발광 제어 소스 전극(176f)과 연결된다.
- [0085] 스토리지 커패시터(Cst)는 제3 게이트 절연막(143)을 사이에 두고 배치되는 제1 스토리지 축전판(125a)과 제2 스토리지 축전판(126)을 포함한다. 제1 스토리지 축전판(125a)은 구동 게이트 전극(125a)이고, 제3 게이트 절연막(143)은 유전체가 되며, 스토리지 커패시터(Cst)에서 축전된 전하와 양 축전판(125a, 179) 사이의 전압에 의해 스토리지 커패시턴스(Storage Capacitance)가 결정된다.
- [0086] 구동 게이트 전극(125a)인 제1 스토리지 축전판(125a)은 제2 스토리지 축전판(126)에 형성된 축전 개구부(68)를

통하고, 제3 게이트 절연막(143) 및 층간 절연막(160)에 형성된 접촉 구멍(61)을 통하여 연결 부재(174)와 연결되어 있다. 연결 부재(174)는 데이터선(171)과 평행하게 동일한 층에 형성되어 있으며 구동 게이트 전극(125a)과 보상 박막 트랜지스터(T3)의 보상 드레인 전극(177c)을 서로 연결하고 있다.

[0087] 따라서, 스토리지 커패시터(Cst)는 구동 전압선(172)을 통해 제2 스토리지 축전판(126)에 전달된 구동 전압(ELVDD)과 구동 게이트 전극(125a)의 게이트 전압간의 차에 대응하는 스토리지 커패시턴스를 저장한다.

[0088] 한편, 스위칭 트랜지스터(T2)는 발광시키하고자 하는 화소를 선택하는 스위칭 소자로 사용된다. 스위칭 게이트 전극(125b)은 스캔선(121)에 연결되어 있고, 스위칭 소스 전극(176b)은 데이터선(171)에 연결되어 있으며, 스위칭 드레인 전극(177b)은 구동 트랜지스터(T1) 및 동작 제어 트랜지스터(T5)와 연결되어 있다. 그리고, 발광 제어 트랜지스터(T6)의 발광 제어 드레인 전극(177f)은 유기 발광 다이오드(70)의 화소 전극(191)과 직접 연결되어 있다.

[0089] 이하, 도 6 및 도 7을 참조하여 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 구조에 대해 적층 순서에 따라 구체적으로 설명한다.

[0090] 이 때, 동작 제어 트랜지스터(T5)는 발광 제어 트랜지스터(T6)의 적층 구조와 대부분 동일하므로 상세한 설명은 생략한다.

[0091] 기관(110) 위에는 버퍼층(120)이 형성되어 있고, 기관(110)은 유리, 석영, 세라믹, 플라스틱 등으로 이루어진 절연성 기관으로 형성되어 있다.

[0092] 버퍼층(120) 위에는 제1 스위칭 게이트 전극(1251b), 제1 보상 게이트 전극(1251c) 및 제1 초기화 게이트 전극(1251d)이 형성되어 있다.

[0093] 제1 스위칭 게이트 전극(1251b), 제1 보상 게이트 전극(1251c) 및 제1 초기화 게이트 전극(1251d) 위에는 제1 게이트 절연막(141)이 형성되어 있다.

[0094] 제1 게이트 절연막(141) 위에는 구동 반도체층(131a), 스위칭 반도체층(131b), 보상 반도체층(131c), 초기화 반도체층(131d), 발광 제어 반도체층(131f) 및 바이패스 반도체층(131g)이 형성되어 있다.

[0095] 구동 반도체층(131a)은 구동 채널 영역(131a1) 및 구동 채널 영역(131a1)을 사이에 두고 서로 마주보는 구동 소스 영역(176a) 및 구동 드레인 영역(177a)을 포함하고, 스위칭 반도체층(131b)은 스위칭 채널 영역(131b1) 및 스위칭 채널 영역(131b1)을 사이에 두고 서로 마주보는 스위칭 소스 영역(132b) 및 스위칭 드레인 영역(177b)을 포함한다. 그리고, 보상 반도체층(131c)은 보상 채널 영역(131c), 보상 소스 영역(176c) 및 보상 드레인 영역(177c)을 포함하고, 초기화 반도체층(131d)은 초기화 채널 영역(131d), 초기화 소스 영역(176d) 및 초기화 드레인 영역(177d)을 포함하며, 발광 제어 반도체층(131f)은 발광 제어 채널 영역(131f1), 발광 제어 소스 영역(176f) 및 발광 제어 드레인 영역(133f)을 포함하고, 바이패스 반도체층(131g)은 바이패스 채널 영역(131g), 바이패스 소스 영역(176g) 및 바이패스 드레인 영역(177g)을 포함한다.

[0096] 구동 반도체층(131a), 스위칭 반도체층(131b), 보상 반도체층(131c), 초기화 반도체층(131d), 발광 제어 반도체층(131f) 및 바이패스 반도체층(131g) 위에는 제2 게이트 절연막(142)이 형성되어 있다. 제1 게이트 절연막(142) 위에는 제2 스위칭 게이트 전극(1252b) 및 제2 보상 게이트 전극(1252c)를 포함하는 스캔선(121), 제2 초기화 게이트 전극(1252d)를 포함하는 이전 스캔선(122), 발광 제어 게이트 전극(125f)을 포함하는 발광 제어선(123) 및 구동 게이트 전극(제1 스토리지 축전판)(125a)을 포함하는 게이트 배선(121, 122, 123, 125a, 1252b, 1252c, 1252d, 125f)이 형성되어 있다.

[0097] 게이트 배선(121, 122, 123, 125a, 1252b, 1252c, 1252d, 125f) 및 제2 게이트 절연막(142) 위에는 제3 게이트 절연막(143)이 형성되어 있다. 제1 게이트 절연막(141) 내지 제3 게이트 절연막(143)은 질화 규소(SiNx) 또는 산화 규소(SiO₂) 따위로 형성되어 있다.

[0098] 제3 게이트 절연막(143) 위에는 제1 스토리지 축전판(125a)과 중첩하는 제2 스토리지 축전판(126)이 형성되어 있다.

[0099] 제3 게이트 절연막(143) 및 제2 스토리지 축전판(126) 위에는 층간 절연막(160)이 형성되어 있다. 층간 절연막(160)은 질화 규소(SiNx) 또는 산화 규소(SiO₂) 등의 세라믹(ceramic) 계열의 소재를 사용하여 만들어질 수 있다.

- [0100] 층간 절연막(160) 위에는 스위칭 소스 전극(176b)을 포함하는 데이터선(171), 구동 전압선(172), 연결 부재(174), 발광 제어 드레인 전극(177f) 및 초기화 전압선(124)을 포함하는 데이터 배선(171, 172, 174, 176b, 177f, 124)이 형성되어 있다.
- [0101] 스위칭 소스 전극(176b)은 제2 게이트 절연막(142) 및 제3 게이트 절연막(143) 및 층간 절연막(160)에 형성된 접촉 구멍(62)을 통해 스위칭 반도체층(131b)과 연결되어 있으며, 발광 제어 드레인 전극(177f)은 제2 게이트 절연막(142), 제3 게이트 절연막(143) 및 층간 절연막(160)에 형성된 접촉 구멍(66)을 통해 발광 제어 반도체층(131f)과 연결되어 있고, 초기화 전압선(124)은 제2 게이트 절연막(142), 제3 게이트 절연막(143) 및 층간 절연막(160)에 형성된 접촉 구멍(64)을 통해 반도체층(131)과 연결되어 있다. 구동 전압선(172)은 층간 절연막(160)에 형성된 접촉 구멍(67)을 통해 제2 스토리지 축전관(126)과 연결되어 있고, 연결 부재(174)의 일단은 제3 게이트 절연막(143) 및 층간 절연막(160)에 형성된 접촉 구멍(61)을 통해 구동 게이트 전극(125a)과 연결되어 있고, 연결 부재(174)의 타단은 제2 게이트 절연막(124), 제3 게이트 절연막(143) 및 층간 절연막(160)에 형성된 접촉 구멍(63)을 통해 보상 드레인 전극(176c)과 연결되어 있다.
- [0102] 층간 절연막(160) 상에는 데이터 배선(171, 172, 174, 176b, 177f, 124)을 덮는 보호막(180)이 형성되어 있고, 보호막(180) 위에는 화소 전극(191)이 형성되어 있다. 화소 전극(191)은 보호막(180)에 형성된 접촉 구멍(81)을 통해 화소 전극(191)과 연결되어 있고, 초기화 전압선(124)은 보호막(180)에 형성된 접촉 구멍(82)을 통해 화소 전극(191)과 연결되어 있다.
- [0103] 화소 전극(191)의 가장자리 및 보호막(180) 위에는 격벽(350)이 형성되어 있고, 격벽(350)은 화소 전극(191)을 드러내는 격벽 개구부(351)를 가진다. 격벽(350)은 폴리아크릴계 수지(polyacrylates resin) 및 폴리이미드계(polyimides) 등의 수지 또는 실리카 계열의 무기물 등으로 만들 수 있다.
- [0104] 격벽 개구부(351)로 노출된 화소 전극(191) 위에는 유기 발광층(370)이 형성되고, 유기 발광층(370) 상에는 공통 전극(270)이 형성된다. 이와 같이, 화소 전극(191), 유기 발광층(370) 및 공통 전극(270)을 포함하는 유기 발광 다이오드(70)가 형성된다.
- [0105] 여기서, 화소 전극(191)은 정공 주입 전극인 애노드이며, 공통 전극(270)은 전자 주입 전극인 캐소드가 된다. 그러나 본 발명에 따른 일 실시예는 반드시 이에 한정되는 것은 아니며, 유기 발광 표시 장치의 구동 방법에 따라 화소 전극(191)이 캐소드가 되고, 공통 전극(270)이 애노드가 될 수도 있다. 화소 전극(191) 및 공통 전극(270)으로부터 각각 정공과 전자가 유기 발광층(370) 내부로 주입되고, 주입된 정공과 전자가 결합한 엑시톤(exiton)이 여기상태로부터 기저상태로 떨어질 때 발광이 이루어진다.
- [0106] 유기 발광층(370)은 저분자 유기물 또는 PEDOT(Poly 3,4-ethylenedioxythiophene) 등의 고분자 유기물로 이루어진다. 또한, 유기 발광층(370)은 발광층과, 정공 주입층(hole injection layer, HIL), 정공 수송층(hole transporting layer, HTL), 전자 수송층(electron transporting layer, ETL), 및 전자 주입층(electron injection layer, EIL) 중 하나 이상을 포함하는 다중막으로 형성될 수 있다. 이들 모두를 포함할 경우, 정공 주입층이 양극인 화소 전극(191) 상에 배치되고, 그 위로 정공 수송층, 발광층, 전자 수송층, 전자 주입층이 차례로 적층된다.
- [0107] 유기 발광층(370)은 적색을 발광하는 적색 유기 발광층, 녹색을 발광하는 녹색 유기 발광층 및 청색을 발광하는 청색 유기 발광층을 포함할 수 있으며, 적색 유기 발광층, 녹색 유기 발광층 및 청색 유기 발광층은 각각 적색 화소, 녹색 화소 및 청색 화소에 형성되어 컬러 화상을 구현하게 된다.
- [0108] 또한, 유기 발광층(370)은 적색 유기 발광층, 녹색 유기 발광층 및 청색 유기 발광층을 적색 화소, 녹색 화소 및 청색 화소에 모두 함께 적층하고, 각 화소별로 적색 색필터, 녹색 색필터 및 청색 색필터를 형성하여 컬러 화상을 구현할 수 있다. 다른 예로, 백색을 발광하는 백색 유기 발광층을 적색 화소, 녹색 화소 및 청색 화소 모두에 형성하고, 각 화소별로 각각 적색 색필터, 녹색 색필터 및 청색 색필터를 형성하여 컬러 화상을 구현할 수도 있다. 백색 유기 발광층과 색필터를 이용하여 컬러 화상을 구현하는 경우, 적색 유기 발광층, 녹색 유기 발광층 및 청색 유기 발광층을 각각의 개별 화소 즉, 적색 화소, 녹색 화소 및 청색 화소에 증착하기 위한 증착 마스크를 사용하지 않아도 된다.
- [0109] 다른 예에서 설명한 백색 유기 발광층은 하나의 유기 발광층으로 형성될 수 있음은 물론이고, 복수 개의 유기 발광층을 적층하여 백색을 발광할 수 있도록 한 구성까지 포함한다. 예로, 적어도 하나의 옐로우 유기 발광층과 적어도 하나의 청색 유기 발광층을 조합하여 백색 발광을 가능하게 한 구성, 적어도 하나의 시안 유기 발광층과 적어도 하나의 적색 유기 발광층을 조합하여 백색 발광을 가능하게 한 구성, 적어도 하나의 마젠타 유기 발광층

과 적어도 하나의 녹색 유기 발광층을 조합하여 백색 발광을 가능하게 한 구성 등도 포함할 수 있다.

- [0110] 공통 전극(270) 상에는 유기 발광 소자(70)를 보호하는 봉지 부재(도시하지 않음)가 형성될 수 있으며, 봉지 부재는 실런트에 의해 기판(110)에 밀봉될 수 있으며, 유리, 석영, 세라믹, 플라스틱, 및 금속 등 다양한 소재로 형성될 수 있다. 한편, 실런트를 사용하지 않고 공통 전극(270) 상에 무기막과 유기막을 증착하여 박막 봉지층을 형성할 수도 있다.
- [0111] 한편, 상기 일 실시예에서는 제1 백바이어스선이 이전 스캔선과 연결되어 이전 스캔 신호를 전달받았으나, 제1 백바이어스선과 이전 스캔선은 서로 분리되어 있고 제1 백바이어스선으로 직접 이전 스캔 신호가 전달되는 다른 실시예도 가능하다.
- [0112] 이하에서, 도 9 및 도 10을 참조하여, 본 발명의 다른 실시예에 따른 유기 발광 표시 장치에 대해 상세히 설명한다.
- [0113] 도 9는 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 복수개의 트랜지스터 및 커패시터를 개략적으로 도시한 도면이고, 도 10은 도 9의 구체적인 배치도이다.
- [0114] 도 9 및 도 10에 도시한 다른 실시예는 도 1 내지 도 7에 도시된 일 실시예와 비교하여 제1 백바이어스선과 이전 스캔선은 서로 분리되어 있는 것만을 제외하고 실질적으로 동일한 바 반복되는 설명은 생략한다.
- [0115] 도 9 및 도 10에 도시한 바와 같이, 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 스위칭 트랜지스터(T2)는 스위칭 반도체층(131b), 스위칭 게이트 전극(125b), 스위칭 소스 전극(176b) 및 스위칭 드레인 전극(177b)을 포함한다. 스위칭 게이트 전극(125b)은 서로 다른 층에 형성되어 있으며 서로 중첩하고 있는 제1 스위칭 게이트 전극(1251b) 및 제2 스위칭 게이트 전극(1252b)을 포함한다. 제1 스위칭 게이트 전극(1251b)은 제1 백바이어스선(21)의 일부이고, 제2 스위칭 게이트 전극(1252b)은 스캔선(121)의 일부이다. 제1 백바이어스선(21)을 통해 직접 이전 스캔 신호(Sn-1)가 전달되므로, 제1 백바이어스선(21)의 일부인 제1 스위칭 게이트 전극(1251b)에는 이전 스캔 신호(Sn-1)가 전달되고, 스캔선(121)의 일부인 제2 스위칭 게이트 전극(1252b)에는 스캔 신호(Sn)가 전달된다. 따라서, 스캔 신호(Sn)에 의한 스위칭 동작 이전에 이전 스캔 신호(Sn-1)에 의해 스위칭 트랜지스터(T2)가 턴 온되어 구동 트랜지스터(T1)에 온 바이어스(On Bias)의 데이터 신호가 인가된다. 이와 같이, 구동 트랜지스터(T1)에 연속적으로 온 바이어스(On Bias)의 데이터 신호가 인가되므로, 히스테리시스 발생하지 않아 응답 속도를 개선할 수 있다.
- [0116] 초기화 트랜지스터(T4)는 초기화 반도체층(131d), 초기화 게이트 전극(125d), 초기화 소스 전극(176d) 및 초기화 드레인 전극(177d)을 포함한다.
- [0117] 초기화 게이트 전극(125d)은 서로 다른 층에 형성되어 있는 제1 초기화 게이트 전극(1251d) 및 제2 초기화 게이트 전극(1252d)을 포함한다. 제1 초기화 게이트 전극(1251d)은 제1 백바이어스선(21)의 일부이며, 제2 초기화 게이트 전극(1252d)은 이전 스캔선(122)의 일부이다. 제1 백바이어스선(21)을 통해 직접 이전 스캔 신호(Sn-1)가 전달되므로, 제1 백바이어스선(21)의 일부인 제1 초기화 게이트 전극(1251d)에는 이전 스캔 신호(Sn-1)가 전달되고, 이전 스캔선(122)의 일부인 제2 초기화 게이트 전극(1252d)에도 이전 스캔 신호(Sn-1)가 전달된다.
- [0118] 이와 같이, 제1 초기화 게이트 전극(1251d) 및 제2 초기화 게이트 전극(1252d)은 모두 이전 스캔 신호(Sn-1)가 전달되는 수직 이중 게이트 전극 구조를 가지게 된다. 따라서, 동일한 오프 전압이 제1 초기화 게이트 전극(1251d) 및 제2 초기화 게이트 전극(1252d)으로 동시에 인가되어 오프 전류를 최소화할 수 있다.
- [0119] 이와 같이, 이전 스캔 신호를 전달하는 별도의 제1 백바이어스선을 이전 스캔선과 분리하여 형성함으로써 이전 스캔선의 로드(load)를 감소시켜 줄 수 있으므로, 대면적 고해상도의 유기 발광 표시 장치에서도 이전 스캔 신호(Sn-1)에 의한 구동 트랜지스터(T1)의 구동 게이트 전극의 초기화가 가능하다.
- [0120] 본 발명을 앞서 기재한 바에 따라 바람직한 실시예를 통해 설명하였지만, 본 발명은 이에 한정되지 않으며 다음에 기재하는 특허청구범위의 개념과 범위를 벗어나지 않는 한, 다양한 수정 및 변형이 가능하다는 것을 본 발명이 속하는 기술 분야에 종사하는 자들은 쉽게 이해할 것이다.

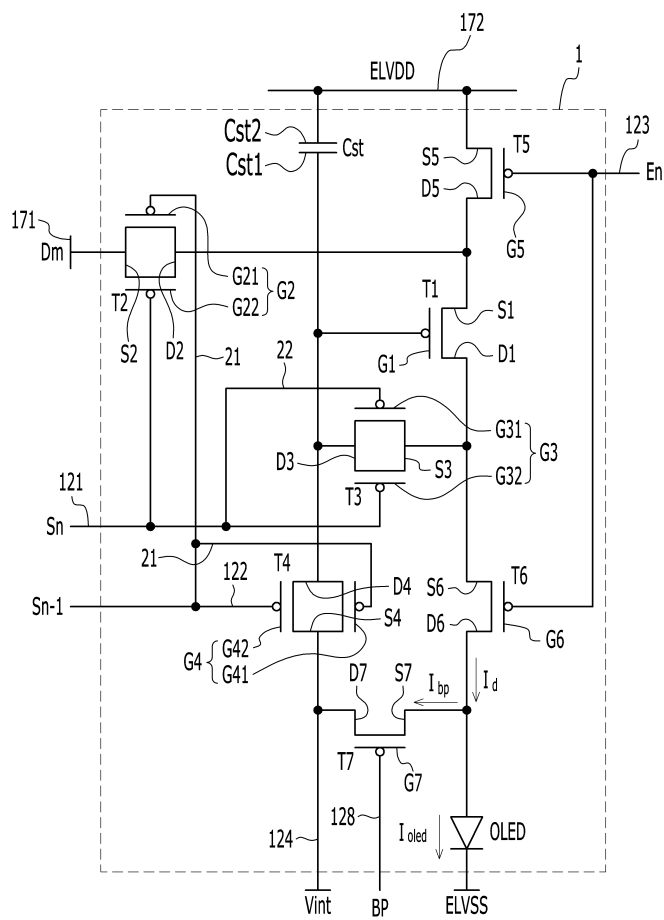
부호의 설명

- [0121] 21: 제1 백바이어스선 22: 제2 백바이어스선
110: 기판 121: 스캔선

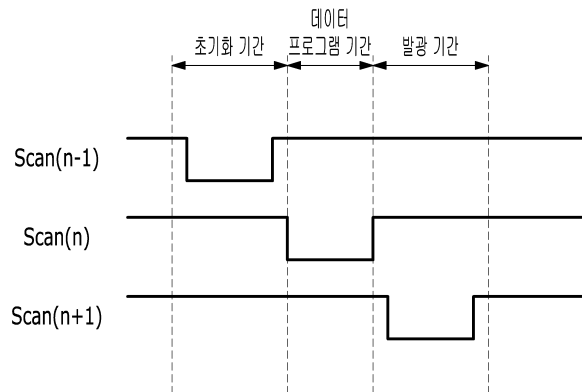
122: 이전 스캔선 123: 발광 제어선
124: 초기화 전압선 128: 바이패스 제어선
125a: 구동 게이트 전극 125b: 스위칭 게이트 전극
131a: 구동 반도체층 132b: 스위칭 반도체층
141: 제1 게이트 절연막 142: 제2 게이트 절연막
143: 제3 게이트 절연막 171: 데이터선
172: 구동 전압선

도면

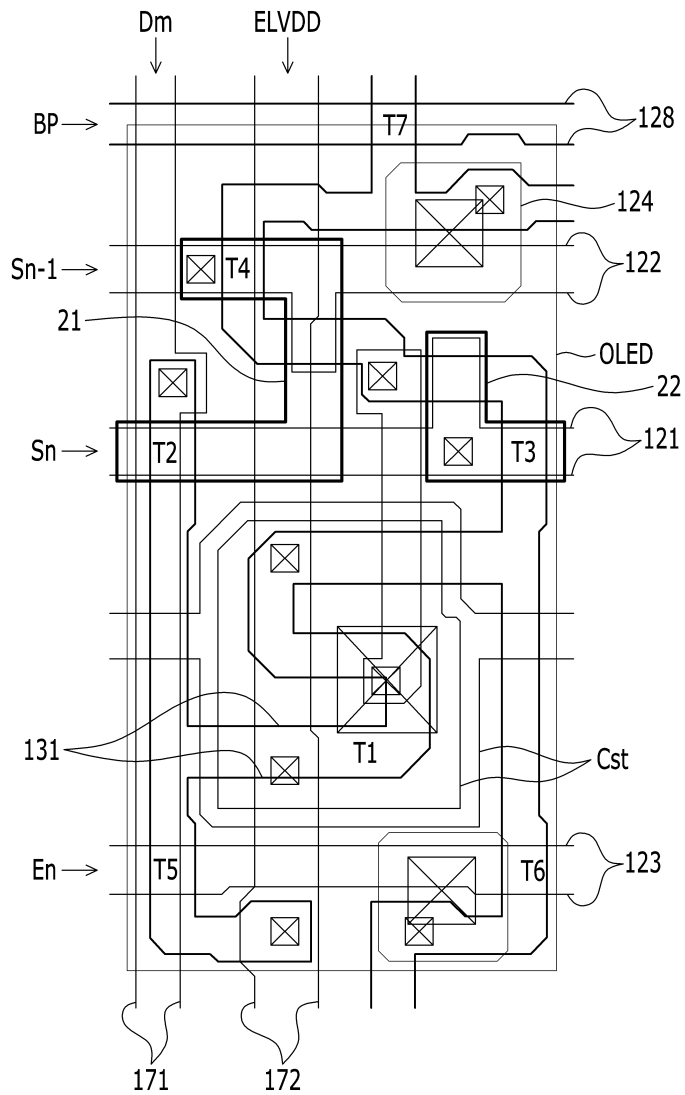
도면1



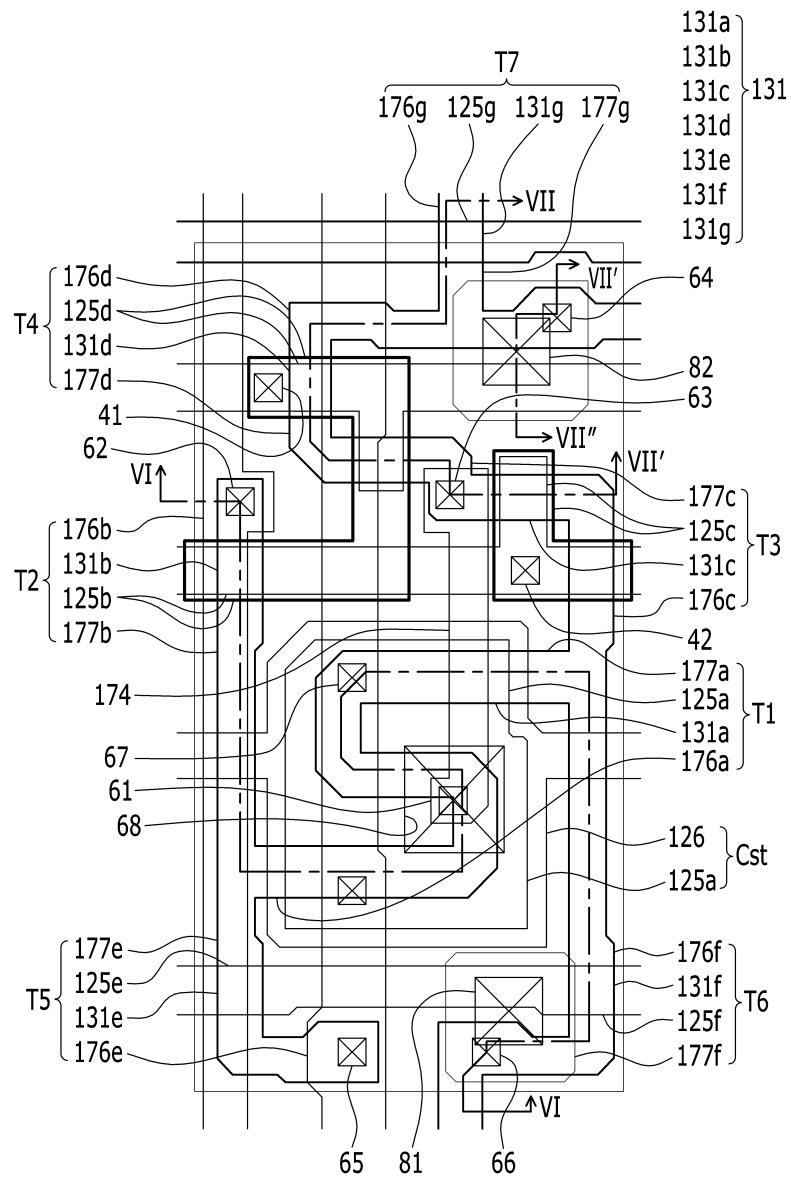
도면2



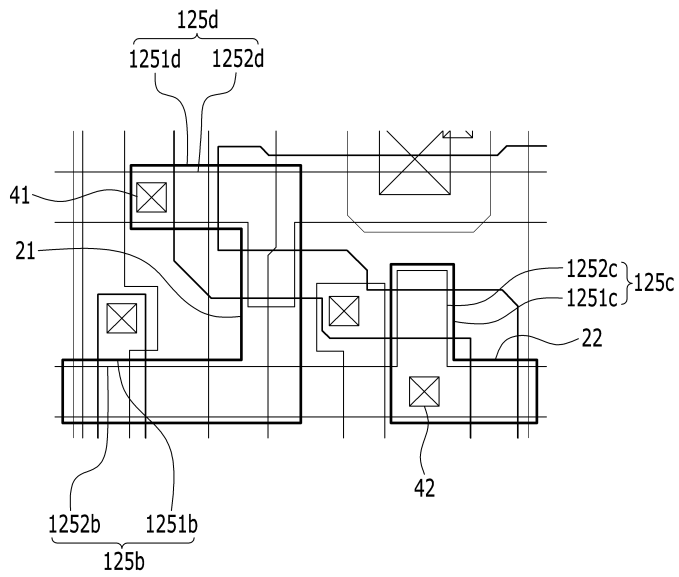
도면3



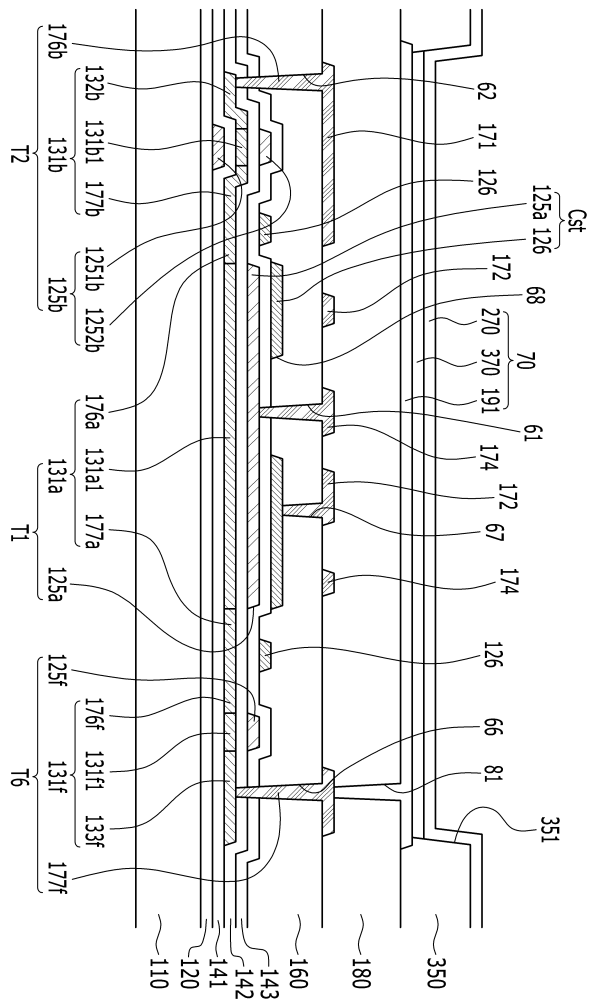
도면4



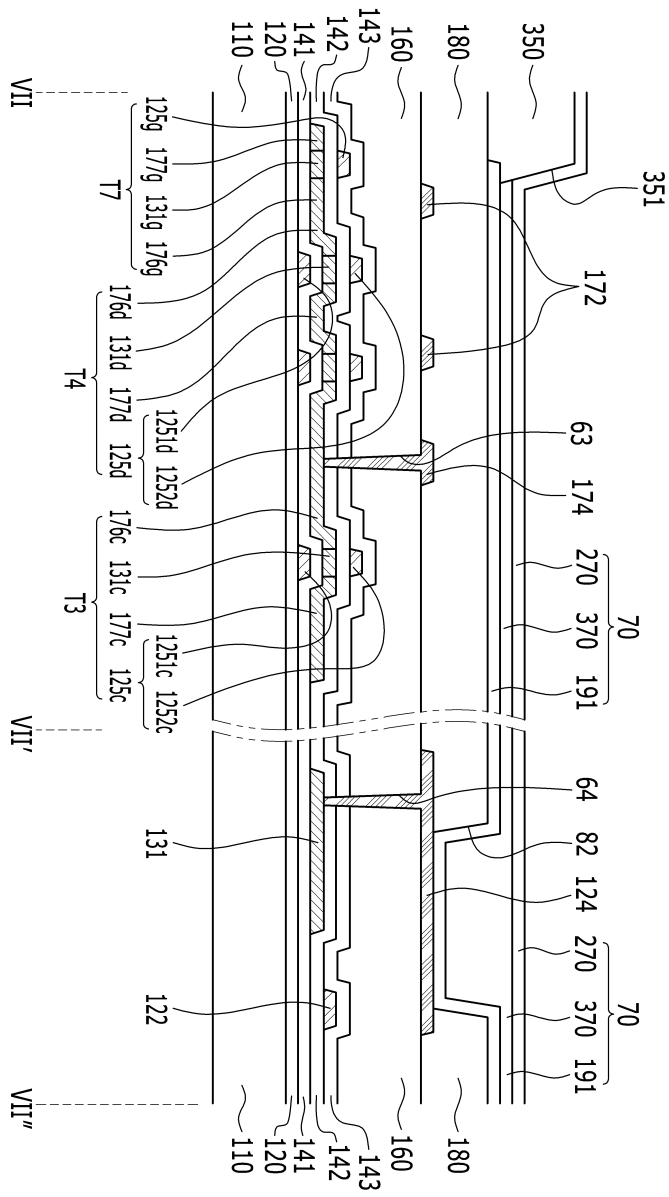
도면5



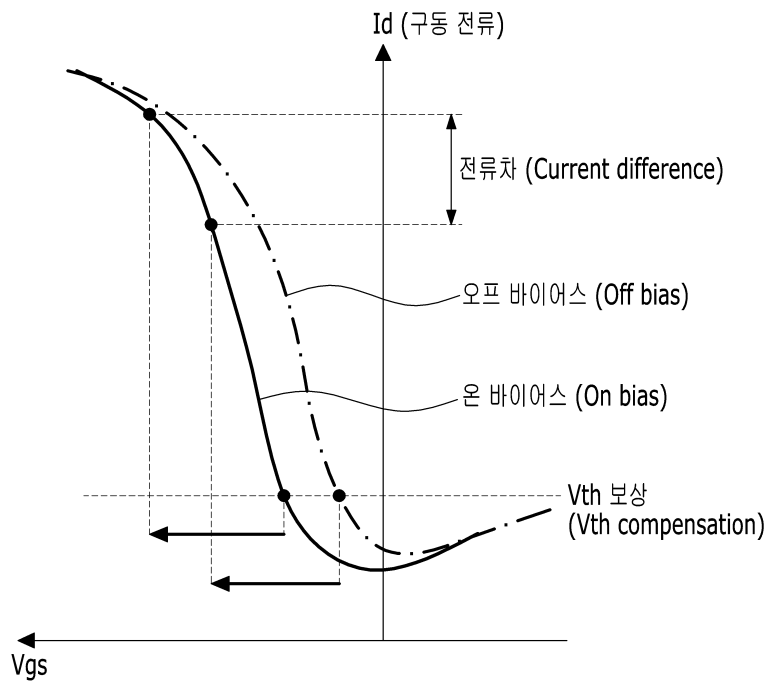
도면6



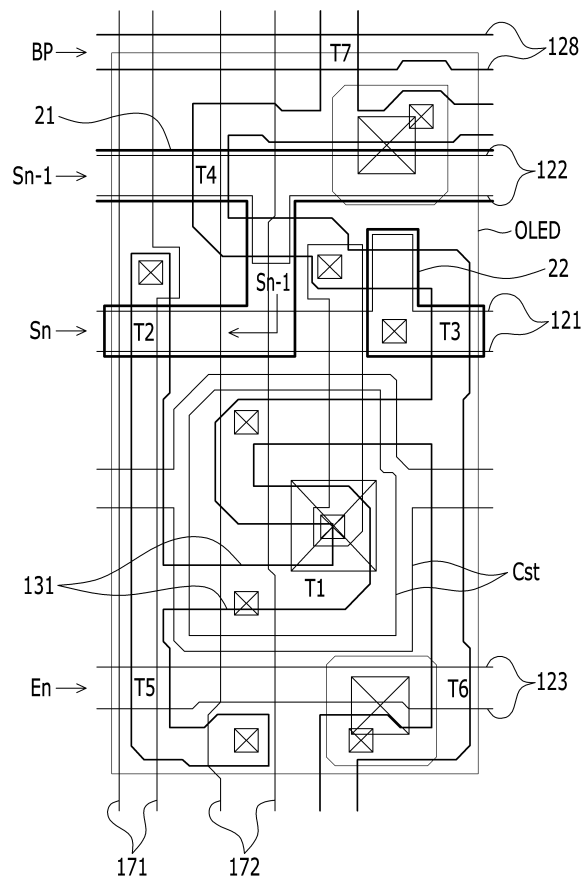
도면7



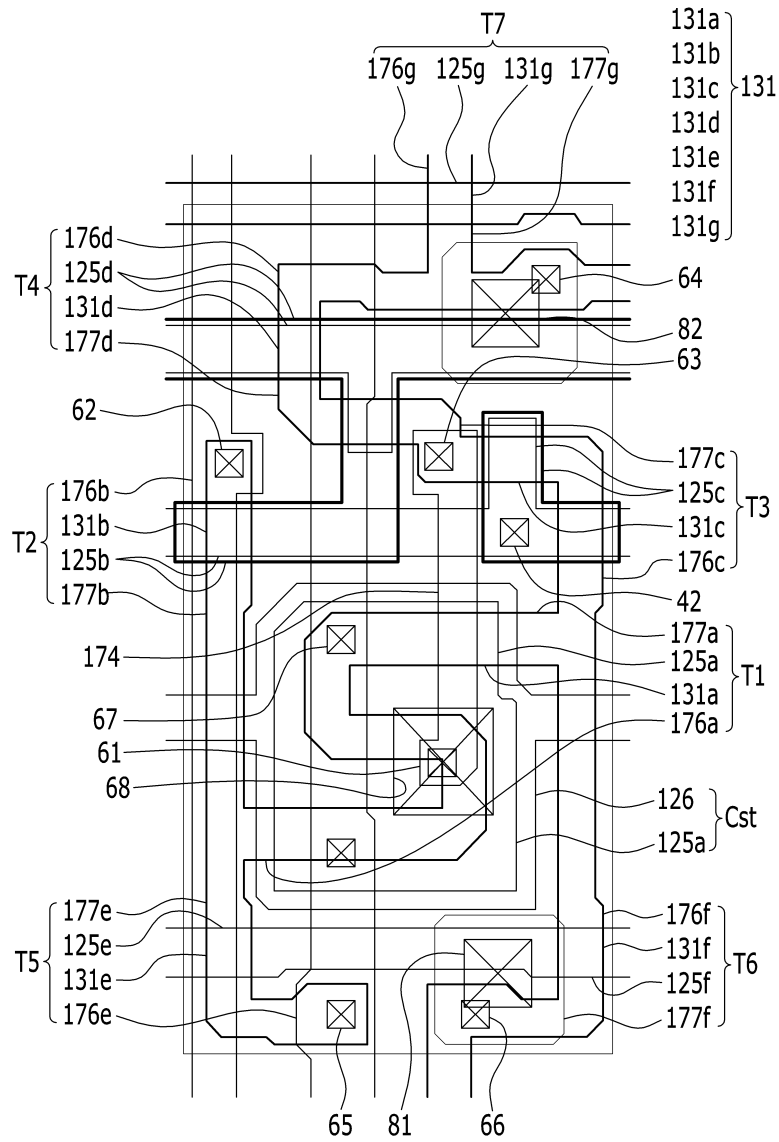
도면8



도면9



도면10



专利名称(译)	相关技术的描述		
公开(公告)号	KR1020150054210A	公开(公告)日	2015-05-20
申请号	KR1020130136378	申请日	2013-11-11
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	JEON MU KYUNG		
发明人	JEON, MU KYUNG		
IPC分类号	H01L27/32 H01L29/786 H01L51/52		
CPC分类号	G09G3/3225 G09G2300/0861 G09G2310/0216 G09G2310/0262 H01L27/3262 H01L27/3265 H01L27/3276		
外部链接	Espacenet		

摘要(译)

根据本发明的有机发光显示器包括基板，用于传输扫描信号和先前扫描信号的扫描线，先前扫描线，用于穿过扫描线的数据线，驱动晶体管连接到扫描线，扫描线和数据线，驱动晶体管连接到开关晶体管，有机发光二极管连接到驱动晶体管，以及开关栅电极，包括形成在另一层上的第一开关栅电极和第二开关栅电极，其中先前的扫描信号被传送到第一开关栅电极，可以发送扫描信号。

