



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2017년11월01일

(11) 등록번호 10-1792221

(24) 등록일자 2017년10월25일

- (51) 국제특허분류(Int. Cl.)
H01L 51/50 (2006.01) *H05B 33/10* (2006.01)
H05B 33/22 (2006.01) *H05B 33/26* (2006.01)
- (21) 출원번호 10-2011-0063048
- (22) 출원일자 2011년06월28일
 심사청구일자 2016년06월27일
- (65) 공개번호 10-2013-0007052
- (43) 공개일자 2013년01월18일

- (73) 특허권자
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성로 1 (농서동)
- (72) 발명자
최중현
경기도 용인시 기흥구 삼성2로 95 (농서동)
- (74) 대리인
리앤목특허법인

(56) 선행기술조사문헌
KR1020100088269 A*
(뒷면에 계속)

전체 청구항 수 : 총 20 항

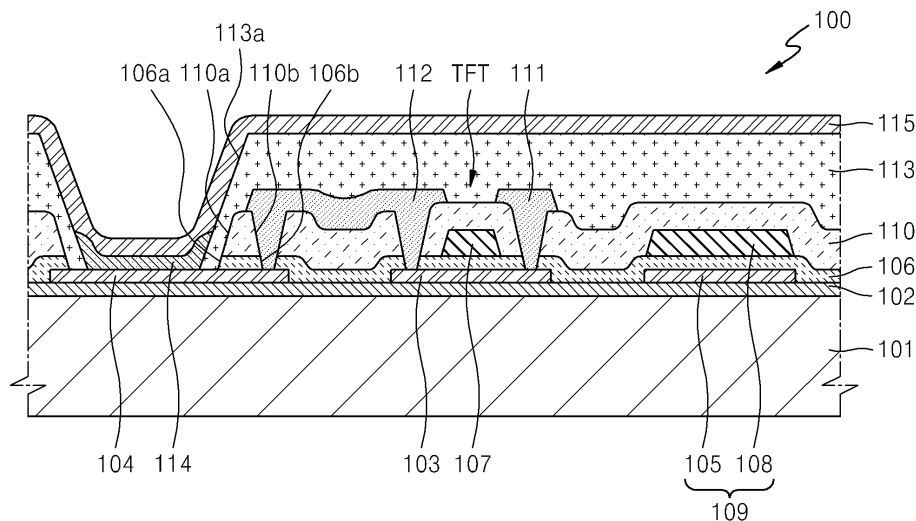
심사관 : 정명주

(54) 발명의 명칭 유기 발광 표시 장치 및 유기 발광 표시 장치 제조 방법

(57) 요약

화질 특성을 향상하도록 본 발명은 기판, 상기 기판 상에 형성되고 활성층, 게이트 전극, 소스 전극 및 드레인 전극을 구비하는 박막 트랜지스터, 상기 게이트 전극과 상기 활성층 사이에 배치되고 개구부를 구비하는 제1 게이트 절연막, 상기 기판과 상기 제1 게이트 절연막 사이에 배치되고, 상기 개구부와 중첩되도록 배치된 제1 전극, 상기 제1 전극 상에 형성되고 유기 발광층을 구비하는 중간층, 상기 중간층상에 형성되는 제2 전극 및 상기 기판과 상기 제1 게이트 절연막 사이에 배치된 제1 캐패시터 전극, 상기 제1 게이트 절연막 상부에 배치된 제2 캐패시터 전극을 구비하는 캐패시터를 포함하는 유기 발광 표시 장치 및 제조 방법을 제공한다.

대표도 - 도1



(56) 선행기술조사문헌

KR1020090059629 A*

KR100689316 B1*

KR1020060106209 A*

KR1020090087273 A*

*는 심사관에 의하여 인용된 문헌

명세서

청구범위

청구항 1

기관;

상기 기관 상에 형성되고 활성층, 게이트 전극, 소스 전극 및 드레인 전극을 구비하는 박막 트랜지스터;

상기 게이트 전극과 상기 활성층 사이에 배치되고 개구부를 구비하는 제1 게이트 절연막;

상기 기관과 상기 제1 게이트 절연막 사이에 배치되고, 상기 개구부와 중첩되도록 배치된 제1 전극;

상기 제1 전극 상에 형성되고 유기 발광층을 구비하는 중간층;

상기 중간층상에 형성되는 제2 전극; 및

상기 기관과 상기 제1 게이트 절연막 사이에 배치된 제1 캐패시터 전극, 상기 제1 게이트 절연막 상부에 배치된 제2 캐패시터 전극을 구비하는 캐패시터를 포함하고,

상기 게이트 전극은 상기 활성층의 상부에 배치되고,

상기 제1 게이트 절연막은 상기 활성층을 덮도록 배치되고, 상기 제1 게이트 절연막의 개구부는 상기 활성층의 상부에 상기 활성층 및 상기 게이트 전극과 중첩되지 않도록 배치되고,

상기 제1 전극은 상기 기관과 제1 게이트 절연막의 사이에 배치되어 상기 게이트 전극이 배치되는 층과 상이한 층에 배치되는 유기 발광 표시 장치.

청구항 2

제1 항에 있어서,

상기 제1 게이트 절연막과 상기 활성층 사이에 배치되고, 상기 기관과 상기 제1 전극 사이에 배치되는 제2 게이트 절연막을 더 포함하는 유기 발광 표시 장치.

청구항 3

제2 항에 있어서,

상기 제2 게이트 절연막은 상기 기관과 상기 제1 캐패시터 전극 사이에 배치되는 유기 발광 표시 장치.

청구항 4

제1 항에 있어서,

상기 제1 캐패시터 전극은 상기 제1 전극과 동일한 재질로 형성되는 유기 발광 표시 장치.

청구항 5

제1 항에 있어서,

상기 제2 캐패시터 전극은 상기 게이트 전극과 동일한 재질로 형성되는 유기 발광 표시 장치.

청구항 6

제1 항에 있어서,

상기 제1 게이트 절연막은 상기 개구부와 이격되고 상기 제1 전극과 중첩되는 비아홀을 더 구비하고,

상기 소스 전극 및 상기 드레인 전극 중 어느 하나의 전극은 상기 비아홀에서 상기 제1 전극과 전기적으로 연결되는 유기 발광 표시 장치.

청구항 7

제1 항에 있어서,
상기 제1 전극은 투과형 도전물을 함유하는 유기 발광 표시 장치.

청구항 8

제7 항에 있어서,
상기 투과형 도전물은 IT0, IZO, ZnO, In2O3, IG0 및 AZO로 이루어지는 군으로부터 선택된 적어도 어느 하나를 포함하는 유기 발광 표시 장치.

청구항 9

제1 항에 있어서,
상기 제1 전극은 반투과 금속층 상부에 투과형 도전물층이 순차로 적층되어 형성된 유기 발광 표시 장치.

청구항 10

제9 항에 있어서,
상기 제1 전극은 상기 반투과 금속층의 하부에 형성된 투과형 도전물층을 더 구비하는 유기 발광 표시 장치.

청구항 11

제9 항에 있어서,
상기 반투과 금속층은 Ag를 함유하는 유기 발광 표시 장치.

청구항 12

제1 항에 있어서,
상기 게이트 전극과 상기 소스 전극 사이, 상기 게이트 전극과 상기 드레인 전극 사이 및 상기 제1 게이트 절연막 상에 배치되고 개구부를 구비하는 층간 절연막을 더 포함하고,
상기 층간 절연막의 개구부는 상기 제1 전극과 중첩되고 상기 제1 게이트 절연막의 개구부와 동일한 패턴으로 형성된 유기 발광 표시 장치.

청구항 13

제1 항에 있어서,
상기 중간층은 상기 제1 게이트 절연막의 개구부의 내에 배치되고,
상기 제1 게이트 절연막의 개구부는 상기 박막 트랜지스터와 중첩되지 않도록 형성되는 유기 발광 표시 장치.

청구항 14

제1 항에 있어서,
상기 제1 전극 상에 상기 개구부와 중첩되지 않도록 형성된 보호층을 더 포함하는 유기 발광 표시 장치.

청구항 15

제14 항에 있어서,
상기 보호층은 Mo, W, Ti, Cu 및 Ag로 이루어지는 군으로부터 선택된 적어도 어느 하나를 함유하는 유기 발광 표시 장치.

청구항 16

기관상에 활성층, 게이트 전극, 소스 전극 및 드레인 전극을 구비하는 박막 트랜지스터를 형성하는 단계;

상기 게이트 전극과 상기 활성층 사이에 배치되고 개구부를 구비하는 제1 게이트 절연막을 형성하는 단계;

상기 기판과 상기 제1 게이트 절연막 사이에 상기 개구부와 중첩되도록 제1 전극을 형성하는 단계;

상기 제1 전극 상에 유기 발광층을 구비하는 중간층을 형성하는 단계;

상기 중간층상에 제2 전극을 형성하는 단계; 및

상기 기판과 상기 제1 게이트 절연막 사이에 배치되는 제1 캐패시터 전극, 상기 제1 게이트 절연막 상부에 배치되는 제2 캐패시터 전극을 구비하는 캐패시터를 형성하는 단계를 포함하고,

상기 게이트 전극은 상기 활성층의 상부에 배치되고,

상기 제1 게이트 절연막은 상기 활성층을 덮도록 배치되고, 상기 제1 게이트 절연막의 개구부는 상기 활성층의 상부에 상기 활성층 및 상기 게이트 전극과 중첩되지 않도록 배치되고,

상기 제1 전극은 상기 기판과 제1 게이트 절연막의 사이에 배치되어 상기 게이트 전극이 배치되는 층과 상이한 층에 배치되는 유기 발광 표시 장치 제조 방법.

청구항 17

제16 항에 있어서,

상기 제1 전극과 상기 제1 캐패시터 전극은 동시에 형성하는 유기 발광 표시 장치 제조 방법.

청구항 18

제16 항에 있어서,

상기 제2 캐패시터 전극과 상기 게이트 전극은 동시에 형성하는 유기 발광 표시 장치 제조 방법.

청구항 19

제16 항에 있어서,

상기 박막 트랜지스터를 형성하는 단계, 상기 제1 전극을 형성하는 단계 및 상기 캐패시터를 형성하는 단계는,

상기 활성층을 형성하고 나서 제1 전극 및 상기 제1 캐패시터 전극을 형성하는 것을 특징으로 하는 유기 발광 표시 장치 제조 방법.

청구항 20

제16 항에 있어서,

상기 박막 트랜지스터를 형성하는 단계, 상기 제1 전극을 형성하는 단계 및 상기 캐패시터를 형성하는 단계는,

상기 활성층을 형성하고 나서 상기 활성층을 덮도록 상기 활성층과 상기 제1 게이트 절연막 사이에 제2 게이트 절연막을 형성하는 단계, 상기 제2 게이트 절연막 상에 상기 제1 전극 및 상기 제1 캐패시터 전극을 형성하는 단계를 구비하는 유기 발광 표시 장치 제조 방법.

발명의 설명

기술 분야

[0001] 본 발명은 유기 발광 표시 장치 및 유기 발광 표시 장치 제조 방법에 관한 것으로 더 상세하게는 화질 특성을 향상하는 유기 발광 표시 장치 및 유기 발광 표시 장치 제조 방법에 관한 것이다.

배경 기술

[0002] 근래에 표시 장치는 휴대가 가능한 박형의 평판 표시 장치로 대체되는 추세이다. 평판 표시 장치 중에서도 유기 발광 표시 장치는 자발광형 표시 장치로서 시야각이 넓고 콘트라스트가 우수할 뿐만 아니라 응답속도가 빠르다는 장점을 가져서 차세대 디스플레이 장치로 주목 받고 있다.

[0003] 유기 발광 표시 장치는 중간층, 제1 전극 및 제2 전극을 구비한다. 중간층은 유기 발광층을 구비하고, 제1 전극

및 제2 전극에 전압을 가하면 유기 발광층에서 가시광선을 발생하게 된다.

[0004] 한편 유기 발광 표시 장치는 전기적 구동을 위하여 하나 이상의 캐패시터를 포함한다.

[0005] 이 때 제1 전극, 캐패시터의 전극들을 형성하는 공정이 용이하지 않아 제1 전극, 캐패시터의 전기적 특성 및 물리적 특성이 저하되고 결과적으로 유기 발광 표시 장치의 화질 특성을 향상하는데 한계가 있다.

발명의 내용

해결하려는 과제

[0006] 본 발명은 화질 특성을 용이하게 향상하는 유기 발광 표시 장치 및 유기 발광 표시 장치 제조 방법을 제공할 수 있다.

과제의 해결 수단

[0007] 본 발명은 기판, 상기 기판 상에 형성되고 활성층, 게이트 전극, 소스 전극 및 드레인 전극을 구비하는 박막 트랜지스터, 상기 게이트 전극과 상기 활성층 사이에 배치되고 개구부를 구비하는 제1 게이트 절연막, 상기 기판과 상기 제1 게이트 절연막 사이에 배치되고, 상기 개구부와 중첩되도록 배치된 제1 전극, 상기 제1 전극 상에 형성되고 유기 발광층을 구비하는 중간층, 상기 중간층상에 형성되는 제2 전극 및 상기 기판과 상기 제1 게이트 절연막 사이에 배치된 제1 캐패시터 전극, 상기 제1 게이트 절연막 상부에 배치된 제2 캐패시터 전극을 구비하는 캐패시터를 포함하는 유기 발광 표시 장치를 개시한다.

[0008] 본 발명에 있어서 상기 제1 게이트 절연막과 상기 활성층 사이에 배치되고, 상기 기판과 상기 제1 전극 사이에 배치되는 제2 게이트 절연막을 더 포함할 수 있다.

[0009] 본 발명에 있어서 상기 제2 게이트 절연막은 상기 기판과 상기 제1 캐패시터 전극 사이에 배치될 수 있다.

[0010] 본 발명에 있어서 상기 제1 캐패시터 전극은 상기 제1 전극과 동일한 재질로 형성될 수 있다.

[0011] 본 발명에 있어서 상기 제2 캐패시터 전극은 상기 게이트 전극과 동일한 재질로 형성될 수 있다.

[0012] 본 발명에 있어서 상기 제1 게이트 절연막은 상기 개구부와 이격되고 상기 제1 전극과 중첩되는 비아홀을 더 구비하고, 상기 소스 전극 및 상기 드레인 전극 중 어느 하나의 전극은 상기 비아홀에서 상기 제1 전극과 전기적으로 연결될 수 있다.

[0013] 본 발명에 있어서 상기 제1 전극은 투과형 도전물을 함유할 수 있다.

[0014] 본 발명에 있어서 상기 투과형 도전물은 ITO, IZO, ZnO, In₂O₃, IGO 및 AZO로 이루어지는 군으로부터 선택된 적어도 어느 하나를 포함할 수 있다.

[0015] 본 발명에 있어서 상기 제1 전극은 반투과 금속층 상부에 투과형 도전물층이 순차로 적층되어 형성될 수 있다.

[0016] 본 발명에 있어서 상기 제1 전극은 상기 반투과 금속층의 하부에 형성된 투과형 도전물층을 더 구비할 수 있다.

[0017] 본 발명에 있어서 상기 반투과 금속층은 Ag를 함유할 수 있다.

[0018] 본 발명에 있어서 상기 게이트 전극과 상기 소스 전극 사이, 상기 게이트 전극과 상기 드레인 전극 사이 및 상기 제1 게이트 절연막 상에 배치되고 개구부를 구비하는 층간 절연막을 더 포함하고, 상기 층간 절연막의 개구부는 상기 제1 전극과 중첩되고 상기 제1 게이트 절연막의 개구부와 동일한 패턴으로 형성될 수 있다.

[0019] 본 발명에 있어서 상기 중간층은 상기 제1 게이트 절연막의 개구부의 내에 배치되고, 상기 제1 게이트 절연막의 개구부는 상기 박막 트랜지스터와 중첩되지 않도록 형성될 수 있다.

[0020] 본 발명에 있어서 상기 제1 전극 상에 상기 개구부와 중첩되지 않도록 형성된 보호층을 더 포함할 수 있다.

[0021] 본 발명에 있어서 상기 보호층은 Mo, W, Ti, Cu 및 Ag로 이루어지는 군으로부터 선택된 적어도 어느 하나를 함유할 수 있다.

[0022] 본 발명의 다른 측면에 따르면 기판상에 활성층, 게이트 전극, 소스 전극 및 드레인 전극을 구비하는 박막 트랜지스터를 형성하는 단계, 상기 게이트 전극과 상기 활성층 사이에 배치되고 개구부를 구비하는 제1 게

이트 절연막을 형성하는 단계, 상기 기판과 상기 제1 게이트 절연막 사이에 상기 개구부와 중첩되도록 제1 전극을 형성하는 단계, 상기 제1 전극 상에 유기 발광층을 구비하는 중간층을 형성하는 단계, 상기 중간층상에 제2 전극을 형성하는 단계 및 상기 기판과 상기 제1 게이트 절연막 사이에 배치되는 제1 캐패시터 전극, 상기 제1 게이트 절연막 상부에 배치되는 제2 캐패시터 전극을 구비하는 캐패시터를 형성하는 단계를 포함하는 유기 발광 표시 장치 제조 방법을 개시한다.

[0023] 본 발명에 있어서 상기 제1 전극과 상기 제1 캐패시터 전극은 동시에 형성할 수 있다.

[0024] 본 발명에 있어서 상기 제2 캐패시터 전극과 상기 게이트 전극은 동시에 형성할 수 있다.

[0025] 본 발명에 있어서 상기 박막 트랜지스터를 형성하는 단계, 상기 제1 전극을 형성하는 단계 및 상기 캐패시터를 형성하는 단계는, 상기 활성층을 형성하고 나서 제1 전극 및 상기 제1 캐패시터 전극을 형성하는 것을 특징으로 할 수 있다.

[0026] 본 발명에 있어서 상기 박막 트랜지스터를 형성하는 단계, 상기 제1 전극을 형성하는 단계 및 상기 캐패시터를 형성하는 단계는, 상기 활성층을 형성하고 나서 상기 활성층을 덮도록 상기 활성층과 상기 제1 게이트 절연막 사이에 제2 게이트 절연막을 형성하는 단계, 상기 제2 게이트 절연막 상에 상기 제1 전극 및 상기 제1 캐패시터 전극을 형성하는 단계를 구비할 수 있다.

발명의 효과

[0027] 본 발명에 관한 유기 발광 표시 장치 및 유기 발광 표시 장치 제조 방법은 화질 특성을 용이하게 향상할 수 있다.

도면의 간단한 설명

[0028] 도 1은 본 발명의 일 실시예에 관한 유기 발광 표시 장치를 도시한 개략적인 단면도이다.

도 2는 본 발명의 다른 실시예에 관한 유기 발광 표시 장치를 도시한 개략적인 단면도이다.

도 3a 내지 도 3f는 본 발명의 일 실시예에 관한 유기 발광 표시 장치의 제조 방법을 순차적으로 도시한 단면도들이다.

도 4a 내지 도 4f는 본 발명의 일 실시예에 관한 유기 발광 표시 장치의 제조 방법을 순차적으로 도시한 단면도들이다.

발명을 실시하기 위한 구체적인 내용

[0029] 이하 첨부된 도면들에 도시된 본 발명에 관한 실시예를 참조하여 본 발명의 구성 및 작용을 상세히 설명한다.

[0030] 도 1은 본 발명의 일 실시예에 관한 유기 발광 표시 장치를 도시한 개략적인 다.

[0031] 도 1을 참조하면 유기 발광 표시 장치(100)는 기판(101), 박막 트랜지스터(TFT), 제1 전극(104), 중간층(114), 제2 전극(115), 제1 게이트 절연막(106) 및 캐패시터(109)를 포함한다.

[0032] 박막 트랜지스터(TFT)는 활성층(103), 게이트 전극(107), 소스 전극(111) 및 드레인 전극(112)을 구비한다. 캐패시터(109)는 제1 캐패시터 전극(105) 및 제2 캐패시터 전극(108)을 구비한다.

[0033] 각 부재의 구성에 대하여 구체적으로 설명하기로 한다.

[0034] 기판(101)은 SiO₂를 주성분으로 하는 투명한 유리 재질로 이루어질 수 있다. 기판(101)은 반드시 이에 한정되는 것은 아니며 투명한 플라스틱 재질로 형성할 수도 있다. 이 때 기판(101)을 형성하는 플라스틱 재질은 다양한 유기물들 중 선택된 하나 이상일 수 있다.

[0035] 기판(101)상에 버퍼층(102)이 형성된다. 버퍼층(102)은 SiO₂ 또는 SiN_x를 함유할 수 있다. 버퍼층(102)은 기판(101)의 상부에 평탄한 면을 제공하고 기판(101)방향으로 수분 및 이물이 침투하는 것을 방지한다.

[0036] 버퍼층(102)상에 활성층(103)이 형성된다. 활성층(103)은 반도체 물질을 함유하는데 구체적인 예로 비정질 실리콘 또는 다결정질 실리콘 물질을 이용하여 형성한다.

[0037] 버퍼층(102)상에 제1 전극(104) 및 제1 캐패시터 전극(105)이 형성된다.

- [0038] 제1 전극(104)은 투과형 도전물을 함유할 수 있다. 구체적인 예로 제1 전극(104)은 인듐틴옥사이드(indium tin oxide: ITO), 인듐징크옥사이드(indium zinc oxide: IZO), 징크옥사이드(zinc oxide: ZnO), 인듐옥사이드(indium oxide: In₂O₃), 인듐갈륨옥사이드(indium gallium oxide: IGO), 및 알루미늄징크옥사이드(aluminum zinc oxide: AZO)을 포함하는 그룹에서 선택된 적어도 하나 이상을 함유할 수 있다.
- [0039] 또한 제1 전극(104)은 단층이 아닌 복층 구조를 가질 수 있는데, 은(Ag)과 같은 반투과 금속층 상부에 투과형 도전물층을 형성할 수 있다. 즉 제1 전극(104)은 ITO/Ag의 적층 구조를 가질 수 있는데, ITO대신 IZO, ZnO, In₂O₃, IGO, 및 AZO를 사용할 수 있음은 물론이다.
- [0040] 또한 제1 전극(104)은 3층 구조, 즉 ITO/Ag/ITO의 적층 구조를 가질 수 있는데, ITO대신 IZO, ZnO, In₂O₃, IGO, 및 AZO를 사용할 수 있음은 물론이다.
- [0041] 제1 전극(104)이 반투과 금속층을 포함하도록 형성하여 중간층(114)에서 발생한 가시 광선이 제1 전극(104)과 제2 전극(115)사이에서 공진하도록 할 수 있다.
- [0042] 그러나 본 발명은 이에 한정되지 않고 제1 전극(104)이 다양한 도전물을 함유할 수 있음은 물론이다.
- [0043] 제1 캐패시터 전극(105)은 제1 전극(104)과 동일한 재질로 형성하는 것이 바람직하다. 즉 제1 캐패시터 전극(105)은 전술한 제1 전극(104)의 구성과 동일하게 투과형 도전물을 함유할 수 있고, 2층 구조 또는 3층 구조일 수 있다.
- [0044] 또한 도시하지 않았으나 본 발명은 제1 전극(104)상에 보호층(미도시)을 형성할 수 있다. 구체적으로 보호층은 제1 게이트 절연막(106)의 개구부(106a)와 중첩되지 않도록 형성된다. 보호층은 도전성 재료를 형성하는데 Mo, W, Ti, Cu 및 Ag로 이루어지는 군으로부터 선택된 어느 하나 이상을 함유하도록 형성한다. 또한 이러한 보호층은 제1 캐패시터 전극(105)상부에 제1 캐패시터 전극(105)과 동일한 패턴으로 형성할 수도 있다.
- [0045] 활성층(103), 제1 전극(104) 및 제1 캐패시터 전극(105)상에 제1 게이트 절연막(106)이 형성된다. 제1 게이트 절연막(106)은 개구부(106a) 및 비아홀(106b)을 구비한다. 개구부(106a)는 제1 전극(104)과 중첩되도록 형성되어 제1 전극(104)의 소정의 영역을 노출하도록 형성된다.
- [0046] 비아홀(106b)은 제1 전극(104)의 소정의 영역과 중첩되고 개구부(106a)와 이격되도록 형성된다.
- [0047] 또한 개구부(106a)는 박막 트랜지스터(TFT)와 중첩되지 않고, 캐패시터(109)와 중첩되지 않도록 형성하는 것이 바람직하다. 이를 통하여 개구부(106a)내에 형성되는 중간층(114)에서 발생한 가시 광선이 박막 트랜지스터(TFT) 및 캐패시터(109)에 간섭 받지 않고 기관(101)방향으로 추출될 수 있다.
- [0048] 제1 게이트 절연막(106)상에 게이트 전극(107) 및 제2 캐패시터 전극(108)이 형성된다. 게이트 전극(107)은 Mo, MoW, Al계 합금 등과 같은 금속 또는 금속의 합금을 함유하도록 형성할 수 있으나, 이에 한정되는 것은 아니다. 제2 캐패시터 전극(108)은 게이트 전극(107)과 동일한 재질로 형성되는 것이 바람직하다.
- [0049] 게이트 전극(107) 및 제2 캐패시터 전극(108)을 덮도록 층간 절연막(110)이 형성된다. 층간 절연막(110)은 유기물 또는 무기물 등 다양한 재질의 절연 물질을 함유할 수 있다.
- [0050] 층간 절연막(110)은 개구부(110a) 및 비아홀(110b)을 구비한다. 층간 절연막(110)의 개구부(110a)는 제1 전극(104)과 중첩되고 상기 제1 게이트 절연막(106)의 개구부(106a)와 동일한 패턴으로 형성된다. 또한 층간 절연막(110)의 비아홀(110b)은 제1 전극(104)과 중첩되고 개구부(110a)와 이격된다. 또한 층간 절연막(110)의 비아홀(110b)은 제1 게이트 절연막(106)의 비아홀(106b)과 동일한 패턴으로 형성된다.
- [0051] 층간 절연막(110)상에 소스 전극(111) 및 드레인 전극(112)이 형성된다. 소스 전극(111) 및 드레인 전극(112)은 활성층(103)과 연결되도록 형성된다.
- [0052] 또한 소스 전극(111) 및 드레인 전극(112) 중 어느 하나의 전극은 제1 전극(104)과 전기적으로 연결되는데 도 1에는 드레인 전극(112)이 제1 전극(104)과 전기적으로 연결된 것이 도시되어 있다. 구체적으로, 드레인 전극(112)은 길게 연장되도록 형성되어 그 일단이 비아홀(110b, 106b)내에서 제1 전극(104)과 전기적으로 연결된다.
- [0053] 소스 전극(111) 및 드레인 전극(112)은 다양한 물질을 이용하여 형성할 수 있는데 Au, Pd, Pt, Ni, Rh, Ru, Ir, Os, Al, Mo, Nd, Mo, W 등과 같은 금속을 이용하여 형성할 수 있고, 이들 중 2 종 이상으로 이루어진 합금을 사용할 수 있으며 이에 한정되지는 않는다.
- [0054] 층간 절연막(110)상에 박막 트랜지스터(TFT)를 덮도록 화소 정의막(113)이 형성된다. 화소 정의막(113)은 제1

전극(104)의 상면의 소정의 영역을 노출하도록 형성된다. 즉 화소 정의막(113)은 제1 전극(104)과 중첩되도록 형성된 개구부(113a)를 구비한다. 화소 정의막(113)의 개구부(113a)는 박막 트랜지스터(TFT) 및 캐패시터(109)와 중첩되지 않도록 한다. 이를 통하여 개구부(113a)내에 형성되는 중간층(114)에서 발생한 가시 광선이 박막 트랜지스터(TFT) 및 캐패시터(109)에 간섭 받지 않고 기관(101)방향으로 취출될 수 있다.

[0055] 제1 전극(104)과 접하도록 중간층(114)이 형성된다. 중간층(114)은 유기 발광층(미도시)을 구비한다. 구체적으로 중간층(114)은 개구부(113a, 110a, 106a)들의 내에 형성되고, 중간층(114)은 유기 발광층(미도시)을 구비한다.

[0056] 중간층(114)상에는 제2 전극(115)이 형성된다. 이 때 제2 전극(115)은 다양한 도전 물질을 함유할 수 있다.

[0057] 구체적인 예로 제2 전극(115)은 반사형 물질을 함유할 수 있다. 이를 통하여 중간층(114)에서 발생한 가시 광선이 제2 전극(115)에서 반사되도록 하여 제1 전극(104)과 제2 전극(115)사이에서 가시 광선의 공진 효과를 발생시킬 수 있다.

[0058] 즉 중간층(114)에서 발생한 가시 광선은 제1 전극(104)과 제2 전극(115)사이에서 공진 후 제1 전극(104)방향으로 취출되고 이를 통하여 유기 발광 표시 장치(100)의 광효율을 향상한다.

[0059] 제1 전극(104) 및 제2 전극(115)을 통하여 전압이 인가되면 중간층(114)의 유기 발광층에서 가시 광선이 구현된다.

[0060] 제2 전극(115) 상에 밀봉 부재(미도시)가 배치될 수 있다. 밀봉 부재(미도시)는 외부의 수분이나 산소 등으로부터 중간층(114) 및 기타층을 보호하기 위해 형성하는 것으로 밀봉 부재(미도시)는 투명한 재질로 형성된다. 이를 위해 밀봉 부재는 글라스, 플라스틱, 유기물, 무기물 또는 유기물과무기물의 의 중첩 구조 기타 다양한 종류로 형성할 수 있다.

[0061] 본 실시예의 유기 발광 표시 장치(100)는 제1 게이트 절연막(106)과 기관(101)사이에 제1 전극(104)을 형성한다. 이를 통하여 제1 전극(104)을 게이트 전극(107), 소스 전극(111) 및 드레인 전극(112)과 동일한 층에 형성하지 않게 되고 게이트 전극(107), 소스 전극(111) 및 드레인 전극(112)의 형성 시 발생할 수 있는 제1 전극(104)의 오염 및 불량을 방지할 수 있다. 이를 통하여 제1 전극(104)의 전기적 특성이 향상되고 결과적으로 유기 발광 표시 장치(100)의 화질 특성이 향상된다.

[0062] 또한 제1 캐패시터 전극(105)을 게이트 전극(107), 소스 전극(111) 및 드레인 전극(112)과 동일한 층에 형성하지 않게 되고 게이트 전극(107), 소스 전극(111) 및 드레인 전극(112)의 형성 시 발생할 수 있는 제1 캐패시터 전극(105)의 오염 및 불량을 방지할 수 있다.

[0063] 또한 제1 전극(104) 및 제1 캐패시터 전극(105)을 기관(101)상에, 즉 활성층(103)과 동일한 층에 배치하여 유기 발광 표시 장치(100)의 전체적인 두께를 용이하게 감소할 수 있다.

[0064] 또한 캐패시터(109)의 제1 캐패시터 전극(105)은 제1 전극(104)과 동일한 층에 동일한 재질로 형성되고, 제2 캐패시터 전극(108)은 게이트 전극(107)과 동일한 층에 동일한 재질로 형성되어 캐패시터(109)를 용이하게 형성하고, 유기 발광 표시 장치(100)의 두께를 증가시키지 않을 수 있다.

[0065] 또한 제1 전극(104)이 반투과 금속층을 포함하도록 하여 중간층(114)에서 발생한 가시 광선이 제1 전극(104)과 제2 전극(115)사이에서 공진하도록 하여 유기 발광 표시 장치(100)의 광효율을 향상하고 화질 특성이 향상된다.

[0066] 또한 제1 전극(104)상에 형성된 보호층(미도시)은 제1 전극(104)의 상면을 효과적으로 보호하여 제1 전극(104)과 드레인 전극(112)의 전기적 연결 시 전기적 특성이 저하되는 것을 방지한다. 또한 이러한 보호층(미도시)을 제1 캐패시터 전극(105)상에도 배치하여 제1 캐패시터 전극(105)의 내구성을 향상하고, 캐패시터(109)의 전기 용량 증가 효과가 향상된다.

[0067] 도 2는 본 발명의 다른 실시예에 관한 유기 발광 표시 장치를 도시한 개략적인 다.

[0068] 도 2를 참조하면 유기 발광 표시 장치(200)는 기관(201), 박막 트랜지스터(TFT), 제1 전극(204), 중간층(214), 제2 전극(215), 제1 게이트 절연막(216), 제2 게이트 절연막(206) 및 캐패시터(209)를 포함한다.

[0069] 설명의 편의를 위하여 전술한 실시예와 동일한 부재의 구체적인 구성에 대한 설명은 생략한다.

[0070] 박막 트랜지스터(TFT)는 활성층(203), 게이트 전극(207), 소스 전극(211) 및 드레인 전극(212)을 구비한다. 캐

패시터(209)는 제1 캐패시터 전극(205) 및 제2 캐패시터 전극(208)을 구비한다.

- [0071] 기판(201)상에 버퍼층(202)이 형성된다. 버퍼층(202)상에 활성층(203)이 형성된다. 활성층(203)상에 제2 게이트 절연막(206)이 형성된다.
- [0072] 제2 게이트 절연막(206)상에 제1 전극(204) 및 제1 캐패시터 전극(205)이 형성된다. 제1 전극(204)은 전술한 실시예와 마찬가지로 구성을 가지므로 구체적인 설명은 생략한다. 또한 전술한 실시예와 마찬가지로 제1 전극(204)상에 개구부(216a)와 중첩되지 않도록 보호층(미도시)을 형성하고, 이러한 보호층을 제1 캐패시터 전극(205)상부에 형성할 수 있음은 물론이다.
- [0073] 제1 캐패시터 전극(205)은 제1 전극(204)과 동일한 재질로 형성하는 것이 바람직하다.
- [0074] 제1 전극(204) 및 제1 캐패시터 전극(205)상에 제1 게이트 절연막(216)이 형성된다. 제1 게이트 절연막(216)은 개구부(216a) 및 비아홀(216b)을 구비한다. 개구부(216a)는 제1 전극(204)과 중첩되도록 형성되어 제1 전극(204)의 소정의 영역을 노출하도록 형성된다.
- [0075] 비아홀(216b)은 제1 전극(204)의 소정의 영역과 중첩되고 개구부(216a)와 이격되도록 형성된다.
- [0076] 또한 개구부(216a)는 박막 트랜지스터(TFT)와 중첩되지 않고, 캐패시터(209)와 중첩되지 않도록 형성하는 것이 바람직하다. 이를 통하여 개구부(216a)내에 형성되는 중간층(214)에서 발생한 가시 광선이 박막 트랜지스터(TFT) 및 캐패시터(209)에 간섭 받지 않고 기판(201)방향으로 취출될 수 있다.
- [0077] 제1 게이트 절연막(216)은 제2 게이트 절연막(206)과 동일한 재질로 형성하거나 상이한 재질로 형성할 수 있다.
- [0078] 제1 게이트 절연막(216)상에 게이트 전극(207) 및 제2 캐패시터 전극(208)이 형성된다. 제2 캐패시터 전극(208)은 게이트 전극(207)과 동일한 재질로 형성되는 것이 바람직하다.
- [0079] 게이트 전극(207) 및 제2 캐패시터 전극(208)을 덮도록 층간 절연막(210)이 형성된다.
- [0080] 층간 절연막(210)은 개구부(210a) 및 비아홀(210b)을 구비한다. 층간 절연막(210)의 개구부(210a)는 제1 전극(204)과 중첩되고 상기 제1 게이트 절연막(216)의 개구부(216a)와 동일한 패턴으로 형성된다. 또한 층간 절연막(210)의 비아홀(210b)은 제1 전극(204)과 중첩되고 개구부(210a)와 이격된다. 또한 층간 절연막(210)의 비아홀(210b)은 제1 게이트 절연막(216)의 비아홀(216b)과 동일한 패턴으로 형성된다.
- [0081] 층간 절연막(210)상에 소스 전극(211) 및 드레인 전극(212)이 형성된다. 소스 전극(211) 및 드레인 전극(212)은 활성층(203)과 연결되도록 형성된다.
- [0082] 또한 소스 전극(211) 및 드레인 전극(212) 중 어느 하나의 전극은 제1 전극(204)과 전기적으로 연결되는데 도 2에는 드레인 전극(212)이 제1 전극(204)과 전기적으로 연결된 것이 도시되어 있다. 구체적으로, 드레인 전극(212)은 길게 연장되도록 형성되어 그 일단이 비아홀(210b, 216b)내에서 제1 전극(204)과 전기적으로 연결된다.
- [0083] 층간 절연막(210)상에 박막 트랜지스터(TFT)를 덮도록 화소 정의막(213)이 형성된다. 화소 정의막(213)은 제1 전극(204)의 상면의 소정의 영역을 노출하도록 형성된다. 즉 화소 정의막(213)은 제1 전극(204)과 중첩되도록 형성된 개구부(213a)를 구비한다.
- [0084] 제1 전극(204)과 접하도록 중간층(214)이 형성된다. 구체적으로 중간층(214)은 개구부(213a, 210a, 216a)들의 내에 형성되고, 중간층(214)은 유기 발광층(미도시)을 구비한다.
- [0085] 중간층(214)상에는 제2 전극(215)이 형성된다. 제2 전극(215) 상에 밀봉 부재(미도시)가 배치될 수 있다.
- [0086] 본 실시예의 유기 발광 표시 장치(200)는 제1 게이트 절연막(216)과 제2 게이트 절연막(206)사이에 제1 전극(204)을 형성한다. 이를 통하여 제1 전극(204)을 게이트 전극(207), 소스 전극(211) 및 드레인 전극(212)과 동일한 층에 형성하지 않게 되고 게이트 전극(207), 소스 전극(211) 및 드레인 전극(212)의 형성 시 발생할 수 있는 제1 전극(204)의 오염 및 불량을 방지할 수 있다. 이를 통하여 제1 전극(204)의 전기적 특성이 향상되고 결과적으로 유기 발광 표시 장치(200)의 화질 특성이 향상된다.
- [0087] 또한 본 실시예는 활성층(203)상에 제2 게이트 절연막(206)이 형성되고, 제2 게이트 절연막(206)상에 제1 전극(204) 및 제1 캐패시터 전극(205)이 형성된다. 이를 통하여 박막 트랜지스터(TFT)의 전기적 특성에 크게 영향을 주는 활성층(203)의 손상을 용이하게 방지한다. 특히 제1 전극(204) 및 제1 캐패시터 전극(205)형성 시 활성층(203)이 손상되는 것을 방지한다. 결과적으로 박막 트랜지스터(TFT)의 전기적 특성을 향상하여 전술한 유기 발

광 표시 장치(200)의 화질 특성 향상 효과가 증대된다.

- [0088] 또한 제1 캐패시터 전극(205)을 게이트 전극(207), 소스 전극(211) 및 드레인 전극(212)과 동일한 층에 형성하지 않게 되고 게이트 전극(207), 소스 전극(211) 및 드레인 전극(212)의 형성 시 발생할 수 있는 제1 캐패시터 전극(205)의 오염 및 불량을 방지할 수 있다.
- [0089] 또한 캐패시터(209)의 제1 캐패시터 전극(205)은 제1 전극(204)과 동일한 층에 동일한 재질로 형성되고, 제2 캐패시터 전극(208)은 게이트 전극(207)과 동일한 층에 동일한 재질로 형성되어 캐패시터(209)를 용이하게 형성하고, 유기 발광 표시 장치(200)의 두께를 효과적으로 감소할 수 있다.
- [0090] 또한 제1 전극(204)이 반투과 금속층을 포함하도록 하여 중간층(214)에서 발생한 가시 광선이 제1 전극(204)과 제2 전극(215)사이에서 공진하도록 하여 유기 발광 표시 장치(200)의 광효율을 향상하고 화질 특성이 향상된다.
- [0091] 도 3a 내지 도 3f는 본 발명의 일 실시예에 관한 유기 발광 표시 장치의 제조 방법을 순차적으로 도시한 단면도들이다. 구체적으로 도 3a 내지 도 3f는 도 1의 유기 발광 표시 장치(100)의 제조 방법을 설명한다. 설명의 편의를 위하여 전술한 실시예에서 설명한 각 부재의 구체적인 재료 등 자세한 구성에 관한 설명은 생략한다.
- [0092] 도 3a를 참조하면 기판(101)상에 버퍼층(102), 활성층(103)을 형성한다. 구체적으로 기판(101)상에 버퍼층(102)을 형성하고, 버퍼층(102)상에 소정의 패턴을 갖도록 활성층(103)을 형성한다.
- [0093] 그리고 나서 도 3b를 참조하면 버퍼층(102)상에 활성층(103)과 이격되도록 제1 전극(104) 및 제1 캐패시터 전극(105)을 형성한다. 제1 전극(104) 및 제1 캐패시터 전극(105)은 동일한 재질로 형성되고 1개의 마스크를 이용하여 동시에 패턴화하여 형성된다. 도 3b에 도시하지 않았으나 도 1의 실시예에서와 마찬가지로 제1 전극(104) 및 제1 캐패시터 전극(105)상에 Mo, W, Ti, Cu 및 Ag로 이루어지는 군으로부터 선택된 어느 하나를 함유하는 보호층(미도시)을 형성할 수 있다. 구체적으로 보호층(미도시)은 제1 전극(104) 및 제1 캐패시터 전극(105)의 패턴닝 공정을 이용하여 제1 전극(104)과 제1 캐패시터 전극(105)과 동일한 패턴을 갖도록 형성된다.
- [0094] 활성층(103)을 형성하고 나서 제1 전극(104) 및 제1 캐패시터 전극(105)을 형성하므로, 활성층(103)의 형성을 위한 패턴닝 공정 중에 제1 전극(104) 및 제1 캐패시터 전극(105)이 손상되는 것을 원천적으로 방지한다.
- [0095] 그리고 나서 도 3c를 참조하면 활성층(103), 제1 전극(104) 및 제1 캐패시터 전극(105)을 덮도록 제1 게이트 절연막의 재료인 제1 절연층(106x)을 형성한다. 도 3c에 도시된 대로 제1 절연층(106x)은 소정의 패턴없이 형성된다.
- [0096] 그리고 나서 도 3d를 참조하면 제1 절연층(106x)상에 게이트 전극(107), 제2 캐패시터 전극(108) 및 제2 절연층(110x)을 형성한다.
- [0097] 구체적으로 제1 절연층(106x)상에 게이트 전극(107) 및 제2 캐패시터 전극(108)을 형성한다. 게이트 전극(107) 및 제2 캐패시터 전극(108)은 동일 재질로 동시에 패턴닝 하여 형성하는 것이 바람직하다.
- [0098] 게이트 전극(107) 및 제2 캐패시터 전극(108)을 덮도록 층간 절연막의 재료인 제2 절연층(110x)을 형성한다. 도 3d에 도시된 대로 제2 절연층(110x)은 소정의 패턴없이 형성된다.
- [0099] 그리고 나서 도 3e를 참조하면 소스 전극(111) 및 드레인 전극(112)을 형성한다. 또한 제1 절연층(106x)을 패턴닝하여 개구부(106a) 및 비아홀(106b)을 갖는 제1 게이트 절연막(106)을 형성한다. 또한 제2 절연층(110x)을 패턴닝하여 개구부(110a) 및 비아홀(110b)을 갖는 층간 절연막(110)을 형성한다.
- [0100] 드레인 전극(112)은 길게 연장되도록 형성되어 그 일단이 비아홀(106b, 110b)내에 배치되어 제1 전극(104)과 접한다.
- [0101] 제1 게이트 절연막(106)의 개구부(106a) 및 층간 절연막(110)의 개구부(110a)는 제1 전극(104)과 중첩되도록 형성되고 서로 나란하게 형성된다. 즉 1개의 마스크를 이용하여 제1 게이트 절연막(106)의 개구부(106a) 및 층간 절연막(110)의 개구부(110a)를 동시에 형성하고 결과적으로 제1 게이트 절연막(106)의 개구부(106a) 및 층간 절연막(110)의 개구부(110a)는 동일한 패턴을 갖는다.
- [0102] 제1 게이트 절연막(106)의 비아홀(106b) 및 층간 절연막(110)의 비아홀(110b)는 제1 전극(104)과 중첩되도록 형성되고 서로 나란하게 형성된다. 즉 1개의 마스크를 이용하여 제1 게이트 절연막(106)의 비아홀(106b) 및 층간 절연막(110)의 비아홀(110b)을 동시에 형성하고 결과적으로 제1 게이트 절연막(106)의 비아홀(106b) 및 층간 절연막(110)의 비아홀(110b)은 동일한 패턴을 갖는다.

- [0103] 또한 1개의 마스크를 이용하여 개구부(110a, 106a) 및 비아홀(110b, 106b)을 동시에 형성하는 것이 바람직하다.
- [0104] 도시하지 않았으나 전술한 보호층(미도시)이 패터닝된다. 구체적으로 전술한 제1 전극(104)의 상부의 보호층의 영역 중 개구부(110a, 106a)에 대응되는 부분은 제거된다. 즉 제1 전극(104)의 상부의 보호층은 개구부(110a, 106a)와 중첩되지 않도록 형성된다.
- [0105] 도 3e에 도시된 소스 전극(111) 및 드레인 전극(112)을 형성하기 전에 제1 게이트 절연막(106) 및 층간 절연막(110)의 소정의 영역을 제거하여 활성층(103)의 소정의 영역을 노출한다. 그리고 나서 노출된 활성층(103)의 표면을 세정하여 활성층(103)과 소스 전극(111) 및 활성층(103)과 드레인 전극(115)의 접촉 특성을 향상한다. 이때 투과형 도전물을 함유하는 제1 전극(104)은 이러한 세정 공정 시 세정 용액에 의하여 손상되기 쉽다. 그러나 본 실시예에서는 제1 전극(104)상에 보호층(미도시)을 형성하여 세정 공정 시 제1 전극(104)이 손상되는 것을 방지한다.
- [0106] 그리고 나서 도 3f를 참조하면 중간층(114) 및 제2 전극(115)을 형성하여 유기 발광 표시 장치(100)를 완성한다.
- [0107] 구체적으로 층간 절연막(110)상에 박막 트랜지스터(TFT)를 덮도록 화소 정의막(113)을 형성한다. 화소 정의막(113)은 제1 전극(104)의 상면의 소정의 영역을 노출하도록 개구부(113a)를 구비하고, 중간층(114)은 개구부(113a)내에서 제1 전극(104)과 연결된다.
- [0108] 중간층(114)상에는 제2 전극(115)이 형성된다. 제2 전극(115)은 패턴없이 화소 정의막(113)상부에도 형성되는 것이 바람직하다.
- [0109] 제1 전극(104) 및 제2 전극(115)을 통하여 전압이 인가되면 중간층(114)의 유기 발광층에서 가시 광선이 구현된다.
- [0110] 제2 전극(115) 상에 밀봉 부재(미도시)을 배치할 수 있다.
- [0111] 도 4a 내지 도 4f는 본 발명의 일 실시예에 관한 유기 발광 표시 장치의 제조 방법을 순차적으로 도시한 단면도들이다. 구체적으로 도 4a 내지 도 4f는 도 2의 유기 발광 표시 장치(200)의 제조 방법을 설명한다. 설명의 편의를 위하여 전술한 실시예에서 설명한 각 부재의 구체적인 재료 등 자세한 구성에 관한 설명은 생략한다.
- [0112] 도 4a를 참조하면 기판(201)상에 버퍼층(202), 활성층(203) 및 제2 게이트 절연막(206)을 형성한다. 구체적으로 기판(201)상에 버퍼층(202)을 형성하고, 버퍼층(202)상에 소정의 패턴을 갖도록 활성층(203)을 형성하고, 활성층(203)을 덮도록 제2 게이트 절연막(206)을 형성한다.
- [0113] 그리고 나서 도 4b를 참조하면 제2 게이트 절연막(206)상에 제1 전극(204) 및 제1 캐패시터 전극(205)을 형성한다. 제1 전극(204) 및 제1 캐패시터 전극(205)은 동일한 재료로 형성되고 1개의 마스크를 이용하여 동시에 패턴화하여 형성된다.
- [0114] 도 4b에 도시하지 않았으나 전술한 실시예에서와 마찬가지로 제1 전극(204) 및 제1 캐패시터 전극(205)상에 Mo, W, Ti, Cu 및 Ag로 이루어지는 군으로부터 선택된 어느 하나를 함유하는 보호층(미도시)을 형성할 수 있다. 구체적으로 보호층(미도시)은 제1 전극(204) 및 제1 캐패시터 전극(205)의 패턴화 공정을 이용하여 제1 전극(204)과 제1 캐패시터 전극(205)과 동일한 패턴을 갖도록 형성된다.
- [0115] 그리고 나서 도 4c를 참조하면 제1 전극(204) 및 제1 캐패시터 전극(205)을 덮도록 제1 게이트 절연막의 재료인 제1 절연층(216x)을 형성한다. 도 4c에 도시된 대로 제1 절연층(216x)은 소정의 패턴없이 형성된다.
- [0116] 그리고 나서 도 4d를 참조하면 제1 절연층(216x)상에 게이트 전극(207), 제2 캐패시터 전극(208) 및 제2 절연층(210x)을 형성한다.
- [0117] 구체적으로 제1 절연층(216x)상에 게이트 전극(207) 및 제2 캐패시터 전극(208)을 형성한다. 게이트 전극(207) 및 제2 캐패시터 전극(208)은 동일 재료로 동시에 패턴화 하여 형성하는 것이 바람직하다.
- [0118] 게이트 전극(207) 및 제2 캐패시터 전극(208)을 덮도록 층간 절연막의 재료인 제2 절연층(110x)을 형성한다. 도 3d에 도시된 대로 제2 절연층(110x)은 소정의 패턴없이 형성된다.
- [0119] 그리고 나서 도 4e를 참조하면 소스 전극(211) 및 드레인 전극(212)을 형성한다. 또한 제1 절연층(216x)을 패터

닝하여 개구부(216a) 및 비아홀(216b)을 갖는 제1 게이트 절연막(216)을 형성한다. 또한 제2 절연층(210x)을 패터닝하여 개구부(210a) 및 비아홀(210b)을 갖는 층간 절연막(210)을 형성한다.

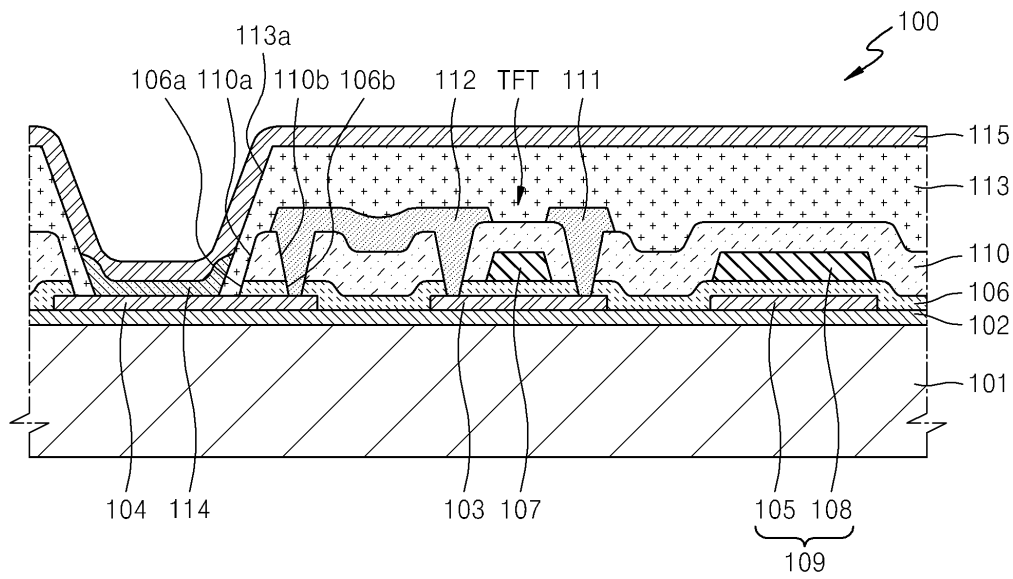
- [0120] 드레인 전극(212)은 길게 연장되도록 형성되어 그 일단이 비아홀(206b, 210b)내에 배치되어 제1 전극(204)과 접한다.
- [0121] 제1 게이트 절연막(216)의 개구부(216a) 및 층간 절연막(210)의 개구부(210a)는 제1 전극(204)과 중첩되도록 형성되고 서로 나란하게 형성된다. 즉 1개의 마스크를 이용하여 제1 게이트 절연막(216)의 개구부(216a) 및 층간 절연막(210)의 개구부(210a)를 동시에 형성하고 결과적으로 제1 게이트 절연막(216)의 개구부(216a) 및 층간 절연막(210)의 개구부(210a)는 동일한 패턴을 갖는다.
- [0122] 제1 게이트 절연막(216)의 비아홀(216b) 및 층간 절연막(210)의 비아홀(210b)는 제1 전극(204)과 중첩되도록 형성되고 서로 나란하게 형성된다. 즉 1개의 마스크를 이용하여 제1 게이트 절연막(216)의 비아홀(216b) 및 층간 절연막(210)의 비아홀(210b)을 동시에 형성하고 결과적으로 제1 게이트 절연막(216)의 비아홀(216b) 및 층간 절연막(210)의 비아홀(210b)은 동일한 패턴을 갖는다.
- [0123] 또한 1개의 마스크를 이용하여 개구부(210a, 216a) 및 비아홀(210b, 216b)을 동시에 형성하는 것이 바람직하다.
- [0124] 도시하지 않았으나 전술한 보호층(미도시)이 패터닝된다. 구체적으로 전술한 제1 전극(204)의 상부의 보호층의 영역 중 개구부(210a, 206a)에 대응되는 부분은 제거된다. 즉 제1 전극(204)의 상부의 보호층은 개구부(210a, 206a)와 중첩되지 않도록 형성된다.
- [0125] 그리고 나서 도 4f를 참조하면 중간층(214) 및 제2 전극(215)을 형성하여 유기 발광 표시 장치(200)를 완성한다.
- [0126] 구체적으로 층간 절연막(210)상에 박막 트랜지스터(TFT)를 덮도록 화소 정의막(213)을 형성한다. 화소 정의막(213)은 제1 전극(204)의 상면의 소정의 영역을 노출하도록 개구부(213a)를 구비하고, 중간층(214)은 개구부(213a)내에서 제1 전극(204)과 연결된다.
- [0127] 중간층(214)상에는 제2 전극(215)이 형성된다. 제2 전극(215)은 패턴없이 화소 정의막(213)상부에도 형성되는 것이 바람직하다.
- [0128] 제1 전극(204) 및 제2 전극(215)을 통하여 전압이 인가되면 중간층(214)의 유기 발광층에서 가시 광선이 구현된다.
- [0129] 제2 전극(215) 상에 밀봉 부재(미도시)를 배치할 수 있다.
- [0130] 본 발명은 도면에 도시된 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 당해 기술 분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 다른 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의하여 정해져야 할 것이다.

부호의 설명

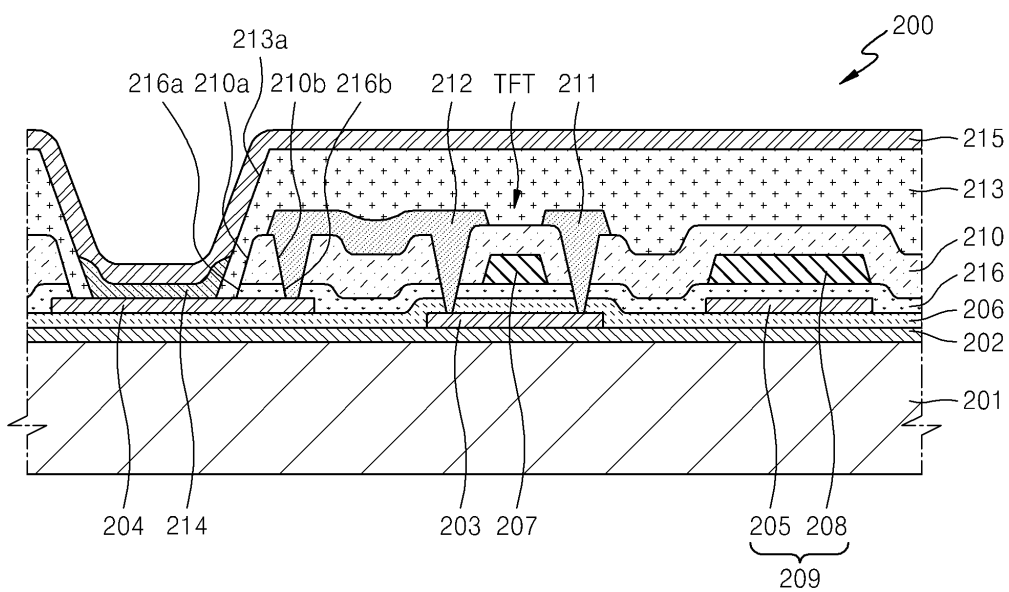
- [0131] 100, 200: 유기 발광 표시 장치 101, 201: 기판
- 102, 202: 버퍼층 103, 203: 활성층
- 104, 204: 제1 전극 105, 205: 제1 캐패시터 전극
- 106, 216: 제1 게이트 절연막 107, 207: 게이트 전극
- 108, 208: 제2 캐패시터 전극 109, 209: 캐패시터
- 110, 210: 층간 절연막 111, 211: 소스 전극
- 112, 212: 드레인 전극 113, 213: 화소 정의막
- 114, 214: 중간층 115, 215: 제2 전극
- 206: 제2 게이트 절연막 TFT: 박막 트랜지스터

도면

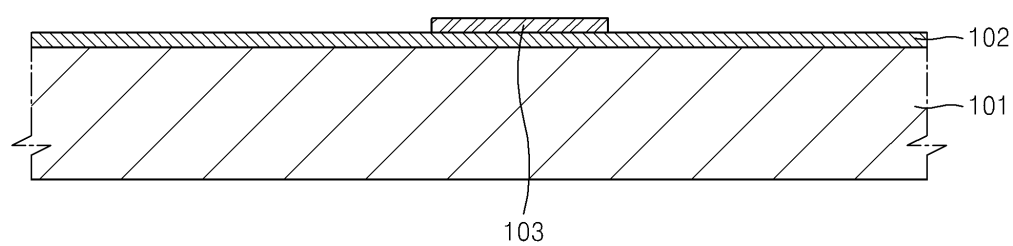
도면1



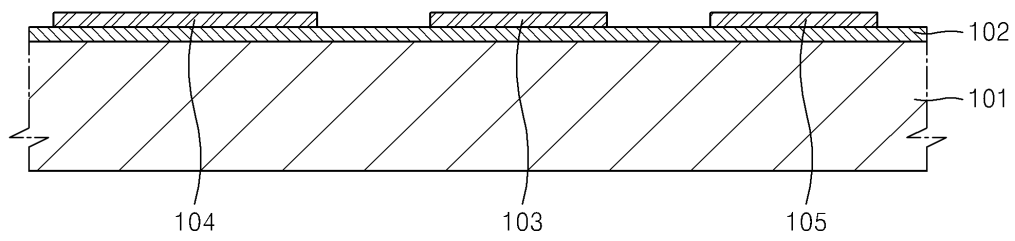
도면2



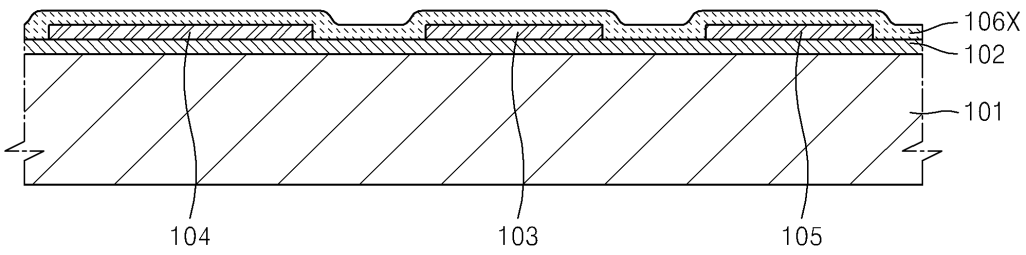
도면3a



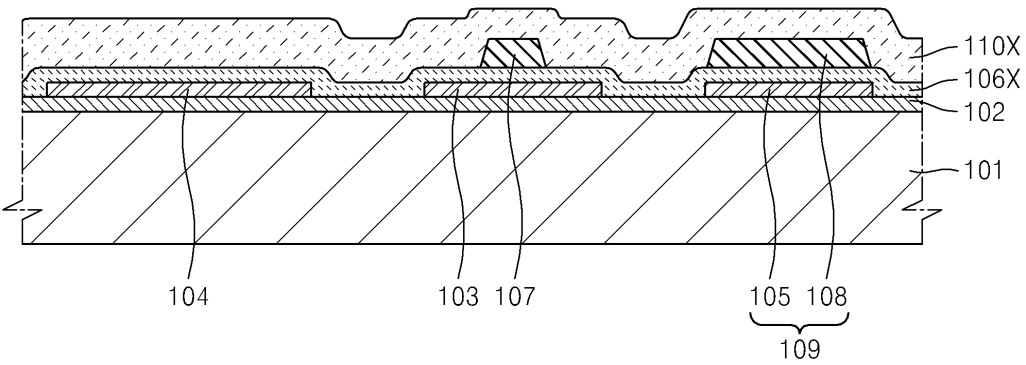
도면3b



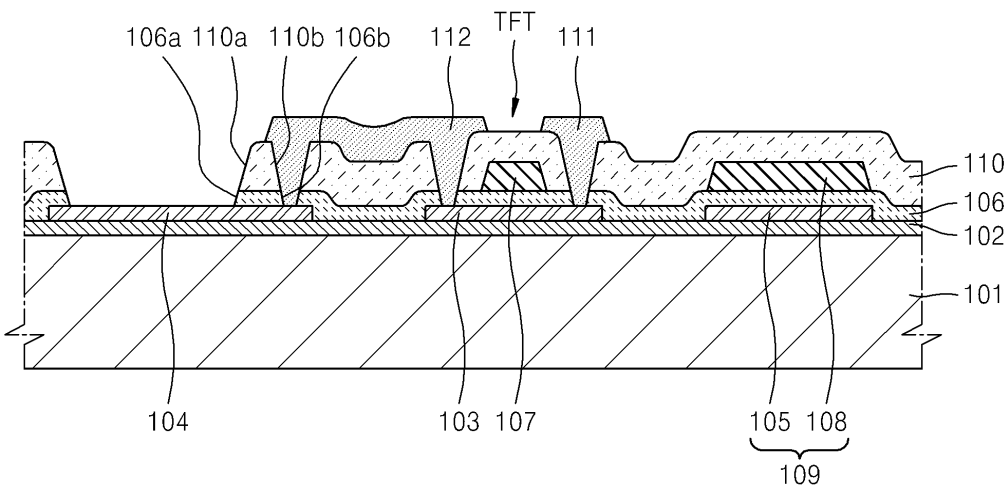
도면3c



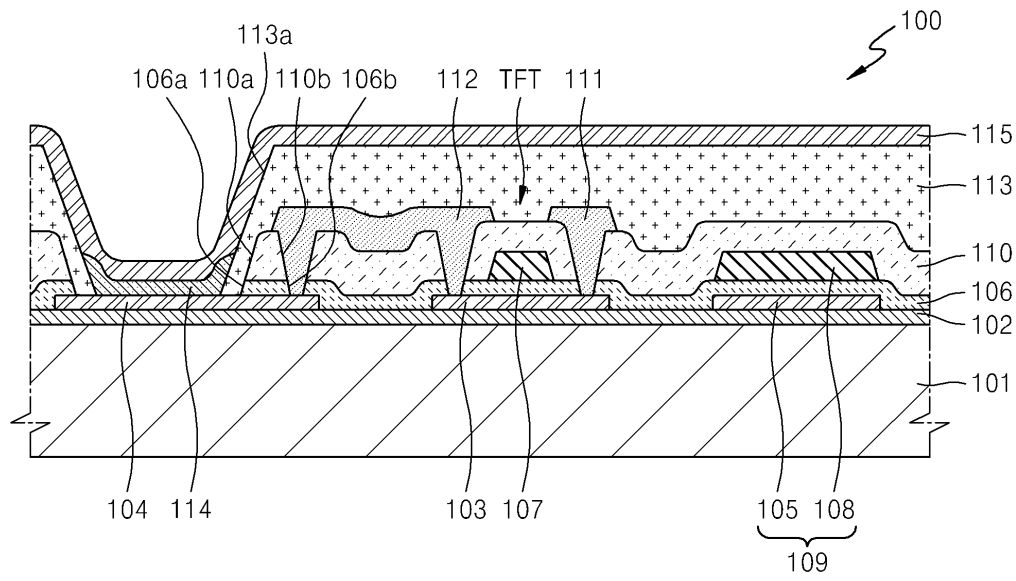
도면3d



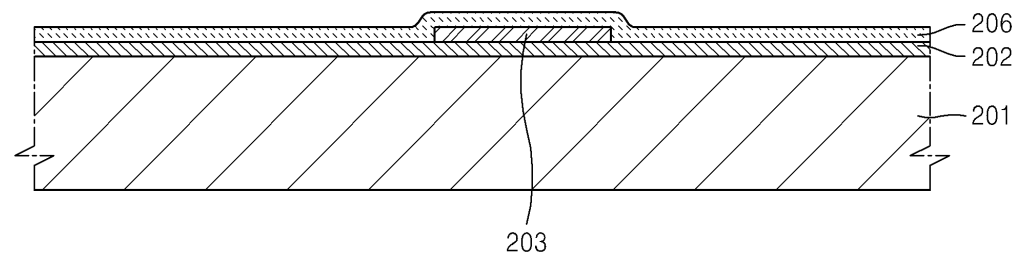
도면3e



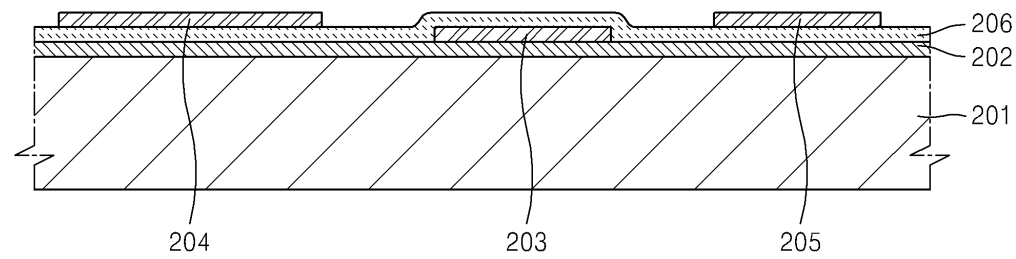
도면3f



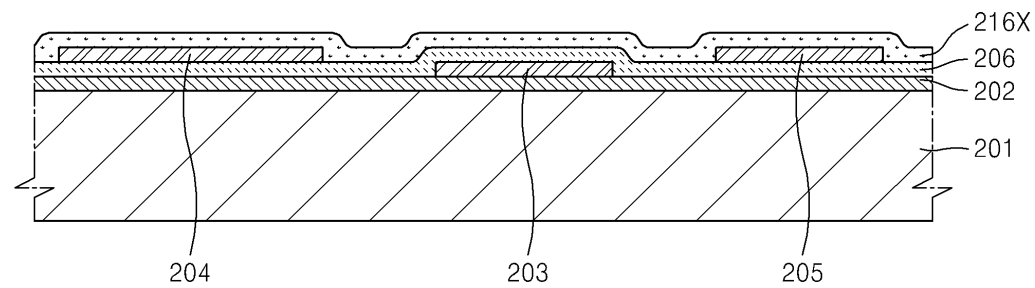
도면4a



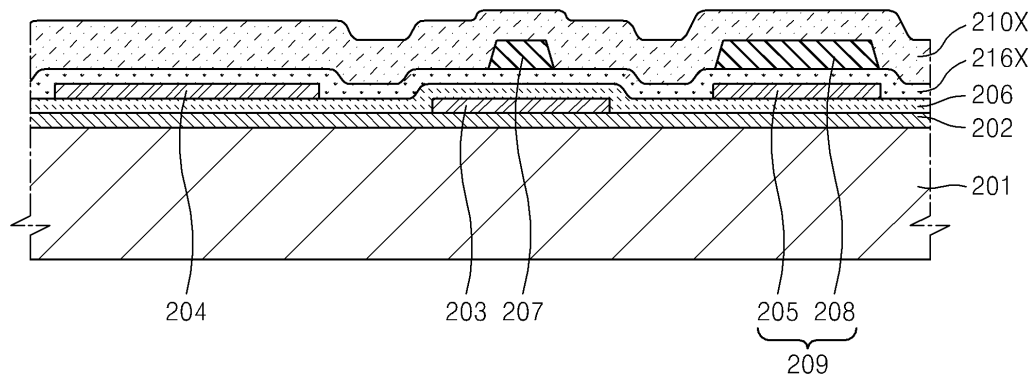
도면4b



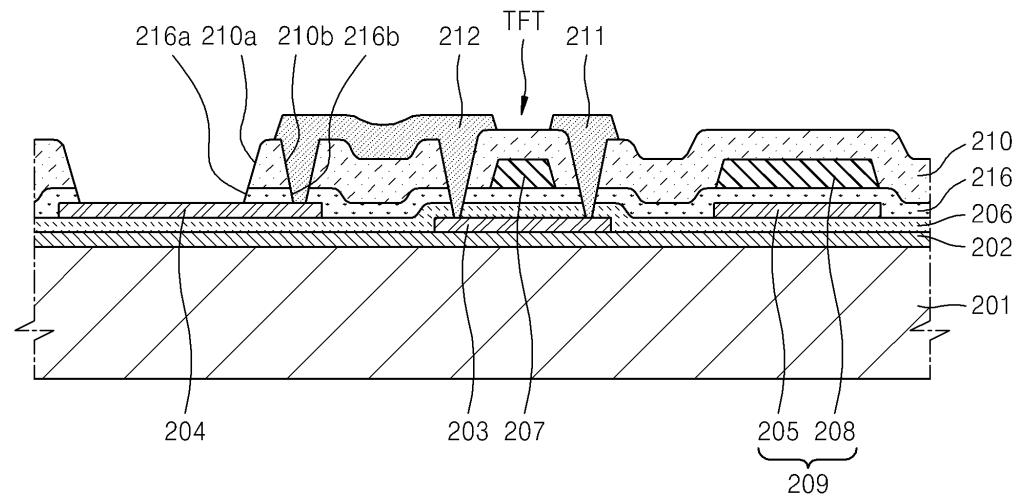
도면4c



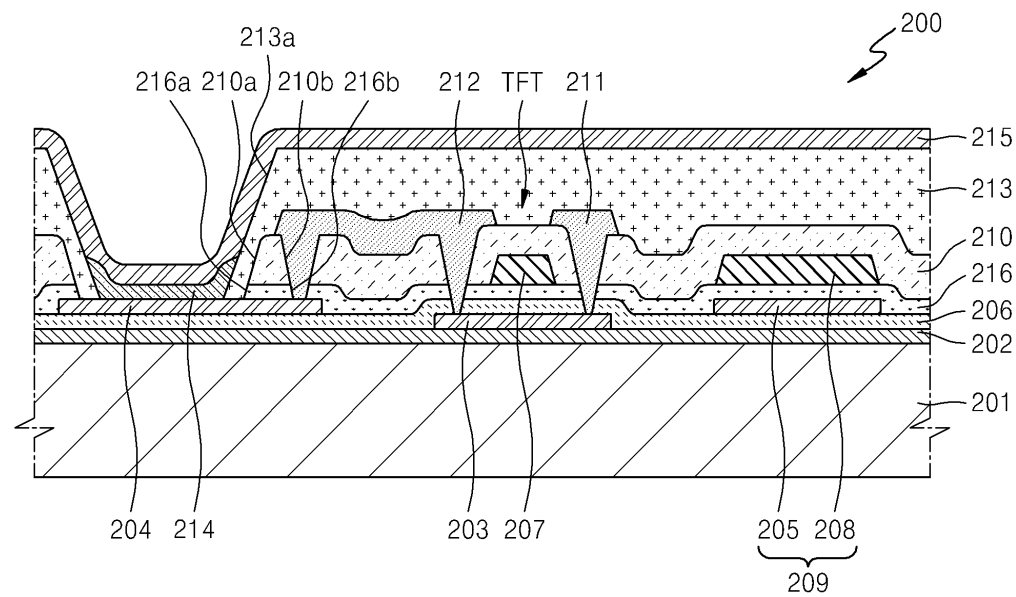
도면4d



도면4e



도면4f



专利名称(译)	标题：OLED显示装置和制造OLED显示装置的方法		
公开(公告)号	KR101792221B1	公开(公告)日	2017-11-01
申请号	KR1020110063048	申请日	2011-06-28
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	CHOI JONG HYUN 최종현		
发明人	최종현		
IPC分类号	H01L51/50 H05B33/10 H05B33/22 H05B33/26		
CPC分类号	H01L27/3258 H01L27/3265 H01L27/326 H01L27/3276 H01L2251/50		
其他公开文献	KR1020130007052A		
外部链接	Espacenet		

摘要(译)

目的：提供一种有机发光显示装置及其制造方法，通过容易地形成用于电驱动的电容器的电极来改善对比度。组成：在基板上形成薄膜晶体管（TFT）。第一栅极绝缘层设置在栅电极（107）和有源层之间。第一电极（104）布置在基板和第一栅极绝缘层之间。在第一电极上形成中间层。在中间层上形成第二电极。

