

(52) CPC특허분류

H01L 27/3246 (2013.01)

H01L 27/3262 (2013.01)

H01L 51/5203 (2013.01)

명세서

청구범위

청구항 1

기관 상에 배치되는 발광 소자와;

상기 발광 소자와 접속되는 화소 구동 회로와;

상기 발광 소자의 애노드 전극과 동일 평면 상에 배치되며 상기 화소 구동 회로와 중첩되는 상부 차광층과;

상기 발광 소자가 배치되는 발광 영역을 마련하며 상기 상부 차광층의 측면을 덮도록 배치되는 बैं크를 구비하는 유기 발광 표시 장치.

청구항 2

제 1 항에 있어서,

상기 상부 차광층의 하부에 상기 애노드 전극과 동일 재질로 상기 애노드 전극과 동일 평면 상에 배치되는 투명 도전층을 더 구비하며,

상기 상부 차광층은 상기 투명 도전층 상에서 상기 투명 도전층과 접촉하도록 배치되는 불투명 도전층으로 이루어지는 유기 발광 표시 장치.

청구항 3

제 2 항에 있어서,

상기 투명 도전층은 상기 애노드 전극과 분리되어 배치되는 유기 발광 표시 장치.

청구항 4

제 3 항에 있어서,

상기 화소 구동 회로는

상기 발광 소자와 접속되는 구동 트랜지스터를 구비하며,

상기 상부 차광층은 상기 구동 트랜지스터의 드레인 전극과 비중첩되는 유기 발광 표시 장치

청구항 5

제 2 항에 있어서,

상기 투명 도전층은 상기 애노드 전극과 전기적으로 접속되는 유기 발광 표시 장치.

청구항 6

제 5 항에 있어서,

상기 화소 구동 회로는

상기 발광 소자와 접속되는 구동 트랜지스터를 구비하며,

상기 상부 차광층은 상기 구동 트랜지스터의 드레인 전극과 중첩되는 유기 발광 표시 장치

청구항 7

제 1 항에 있어서,

상기 발광 소자가 배치되는 발광 영역을 가지는 각 서브 화소는 투과 영역을 더 구비하며,

상기 투과 영역에 배치되는 बैं크와 상기 기관 사이에는 투명 재질로 이루어진 박막층들이 배치되는 유기 발광

표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 유기 발광 표시 장치에 관한 것으로, 특히 박막트랜지스터의 문턱 전압이 변동되는 것을 방지할 수 있는 유기 발광 표시 장치에 관한 것이다.

배경 기술

[0002] 다양한 정보를 화면으로 구현해 주는 영상 표시 장치는 정보 통신 시대의 핵심 기술로 더 얇고 더 가볍고 휴대가 가능하면서도 고성능의 방향으로 발전하고 있다. 이에 음극선관(CRT)의 단점인 무게와 부피를 줄일 수 있는 평판 표시 장치로 유기 발광층의 발광량을 제어하여 영상을 표시하는 유기 발광 표시 장치 등이 각광받고 있다. 이 유기 발광 표시 장치(OLED)는 자발광 소자로서, 소비전력이 낮고, 고속의 응답 속도, 높은 발광 효율, 높은 휘도 및 광시야각을 가진다.

[0003] 유기 발광 표시 장치는 다수의 서브 화소들이 매트릭스 형태로 배열되어 화상을 표시하게 된다. 여기서, 각 서브 화소는 발광 소자와, 그 발광 소자를 독립적으로 구동하는 화소 구동 회로를 구비한다.

[0004] 이러한 화소 구동 회로에 포함되는 다수의 트랜지스터는 외부광에 노출되면, 문턱 전압이 네거티브 방향으로 변동된다. 이러한 문턱 전압의 변동으로 인해 외부광에 노출된 트랜지스터와 접속된 서브 화소의 휘도는 외부광에 노출되지 않은 트랜지스터와 접속된 서브 화소의 휘도 대비 높게 나타나 얼룩으로 인지되는 문제점이 있다.

발명의 내용

해결하려는 과제

[0005] 본 발명은 상기 문제점을 해결하기 위한 것으로서, 본 발명은 박막트랜지스터의 문턱 전압이 변동되는 것을 방지할 수 있는 유기 발광 표시 장치를 제공하는 것을 기술적 과제로 한다.

과제의 해결 수단

[0006] 상기 목적을 달성하기 위하여, 본 발명에 따른 유기 발광 표시 장치에서는 발광 소자를 구동하는 화소 구동 회로와 중첩되는 상부 차광층이 애노드 전극과 동일 평면 상에 배치되며, 뱅크는 상부 차광층의 측면을 덮도록 배치된다.

발명의 효과

[0007] 본 발명에서는 발광 소자의 애노드 전극과 동일 평면 상에 배치되며 화소 구동 회로와 중첩되는 상부 차광층을 구비한다. 이 상부 차광층은 외부로부터 입사되는 광 또는 발광 소자에서 발생된 광을 흡수하거나 반사하므로, 액티브층의 측면 및 상부로 입사되는 광을 차단할 수 있다. 이에 따라, 본원 발명은 광에 의한 트랜지스터의 문턱전압의 변동을 방지할 수 있으므로, 문턱 전압 변동으로 인해 발생하는 얼룩 불량을 개선할 수 있다.

도면의 간단한 설명

[0008] 도 1은 본 발명에 따른 유기 발광 표시 장치를 나타내는 평면도이다.
 도 2는 도 1에 도시된 각 서브 화소의 발광 영역 및 구동 회로 영역을 나타내는 평면도이다.
 도 3은 도 1에 도시된 유기 발광 표시 장치의 각 서브 화소를 나타내는 단면도이다.
 도 4는 도 3에 도시된 상부 차광층의 다른 실시 예를 나타내는 단면도이다.
 도 5는 상부 차광층을 구비하지 않는 비교예와 상부 차광층을 구비하는 실시 예에 따른 액티브층에 유입되는 광량을 설명하기 위한 도면이다.
 도 6a 및 도 6b는 비교예와 실시 예에 따른 박막트랜지스터의 문턱 전압 변동량을 설명하기 위한 도면이다.
 도 7a 내지 도 7e는 도 3에 도시된 유기 발광 표시 장치의 제조 방법을 설명하기 위한 단면도들이다.

도 8은 본 발명의 제2 실시 예에 따른 유기 발광 표시 장치를 나타내는 단면도이다.

발명을 실시하기 위한 구체적인 내용

- [0009] 이하, 첨부된 도면을 참조하여 본 발명에 따른 실시 예를 상세하게 설명하기로 한다.
- [0010] 도 1은 본 발명에 따른 유기 발광 표시 장치를 나타내는 평면도이다.
- [0011] 도 1에 도시된 유기 발광 표시 장치는 액티브 영역(AA)과 패드 영역(PA)을 구비한다.
- [0012] 패드 영역(PA)에는 액티브 영역(AA)에 배치되는 스캔 라인(SL), 데이터 라인(DL), 고전위 전압(VDD) 공급 라인 및 저전위 전압(VSS) 공급 라인 각각에 구동 신호를 공급하는 다수의 패드들이 형성된다.
- [0013] 액티브 영역(AA)은 발광 소자(130)를 포함하는 단위 화소를 통해 영상을 표시한다. 단위 화소는 적색(R), 녹색(G) 및 청색(B) 서브 화소로 구성되거나, 적색(R), 녹색(G), 청색(B) 및 백색(W) 서브 화소로 구성된다. 각 서브 화소는 발광 소자(130)와, 발광 소자(130)를 독립적으로 구동하는 화소 구동 회로를 구비한다. 여기서, 발광 소자는 도 2에 도시된 바와 같이 각 서브 화소의 발광 영역(EA)에 배치되며, 화소 구동 회로는 각 서브 화소의 구동 회로 영역(CA)에 배치된다.
- [0014] 화소 구동 회로는 스위칭 트랜지스터(TS), 구동 트랜지스터(TD) 및 스토리지 커패시터(Cst)를 구비한다.
- [0015] 스위칭 트랜지스터(TS)는 스캔 라인(SL)에 스캔 펄스가 공급되면 턴-온되어 데이터 라인(DL)에 공급된 데이터 신호를 스토리지 커패시터(Cst) 및 구동 트랜지스터(TD)의 게이트 전극으로 공급한다.
- [0016] 구동 트랜지스터(TD)는 그 구동 트랜지스터(TD)의 게이트 전극에 공급되는 데이터 신호에 응답하여 고전위 전압(VDD) 공급 라인으로부터 발광 소자(130)로 공급되는 전류(I)를 제어함으로써 발광 소자(130)의 발광량을 조절하게 된다. 그리고, 스위칭 트랜지스터(TS)가 턴-오프되더라도 스토리지 커패시터(Cst)에 충전된 전압에 의해 구동 트랜지스터(TD)는 다음 프레임의 데이터 신호가 공급될 때까지 일정한 전류(I)를 공급하여 발광 소자(130)가 발광을 유지하게 한다.
- [0017] 이를 위해, 구동 트랜지스터(TD)는 도 3에 도시된 바와 같이 게이트 전극(106), 소스 전극(108), 드레인 전극(110) 및 액티브층(104)을 구비한다.
- [0018] 게이트 전극(106)은 그 게이트 전극(106)과 동일 패턴의 게이트 절연 패턴(112) 상에 형성된다. 이 게이트 전극(106)은 게이트 절연 패턴(112)을 사이에 두고, 액티브층(104)의 채널 영역과 중첩된다. 이러한 게이트 전극(106)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu) 중 어느 하나 또는 이들의 합금으로 이루어진 단일층 또는 다중층일 수 있으나, 이에 한정되지 않는다. 예를 들어, 게이트 전극(106)은 Cu/MoTi 순으로 적층된 다층 구조로 이루어진다.
- [0019] 소스 전극(108)은 층간 절연막(116)을 관통하는 소스 컨택홀(124S)을 통해 노출된 액티브층(104)과 접속된다. 드레인 전극(110)은 층간 절연막(116)을 관통하는 드레인 컨택홀(124D)을 통해 노출된 액티브층(104)과 접속된다. 또한, 드레인 전극(110)은 보호막(118) 및 평탄화층(128)을 관통하도록 형성된 화소 컨택홀(120)을 통해 노출되어 애노드 전극(132)과 접속된다.
- [0020] 이러한 소스 전극(108) 및 드레인 전극(110)은 예를 들어, 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu) 중 어느 하나 또는 이들의 합금으로 이루어진 단일층 또는 다중층일 수 있지만, 이에 한정되지 않는다.
- [0021] 액티브층(104)은 게이트 절연 패턴(112)을 사이에 두고 게이트 전극(106)과 중첩되어 소스 및 드레인 전극(108, 110) 사이에 채널을 형성한다. 이러한 액티브층(104)은 비정질 반도체 물질, 다결정 반도체 물질 및 산화물 반도체 물질 중 적어도 어느 하나를 이용하여 버퍼막(114) 상에 형성된다. 버퍼막(114)은 유리 또는 폴리이미드(PI) 등과 같은 플라스틱 수지로 형성된 기판(101) 상에 산화 실리콘 또는 질화 실리콘으로 단층 또는 복층 구조로 형성된다. 이 버퍼막(114)은 기판(101)에서 발생하는 수분 또는 불순물의 확산을 방지하거나 결정화시 열의 전달 속도를 조절함으로써, 액티브층(104)의 결정화가 잘 이루어질 수 있도록 하는 역할을 한다.
- [0022] 스토리지 커패시터(Cst)는 층간 절연막(116)을 사이에 두고 스토리지 하부 전극(152) 및 스토리지 상부 전극(154)이 중첩됨으로써 형성된다. 스토리지 하부 전극(152)은 게이트 전극(106)과 동일층에 동일 재질로 형성되며, 스토리지 상부 전극(154)은 드레인 전극(110)과 동일층에 동일 재질로 형성된다. 스토리지 하부 전극(152)은 스위칭 트랜지스터(TS) 및 구동 트랜지스터(TD) 중 어느 하나의 드레인 전극(110)과 접속되며, 스토리지

상부 전극(154)은 스위칭 트랜지스터(TS) 및 구동 트랜지스터(TD) 중 나머지 하나의 드레인 전극(110)과 접속된다. 이러한 스토리지 캐패시터(Cst)에 충전된 전압에 의해 스위칭 트랜지스터(TS)가 턴-오프되더라도 구동 트랜지스터(TD)는 다음 프레임의 데이터 신호가 공급될 때까지 일정한 전류를 공급하여 발광 소자(130)의 발광을 유지하게 한다.

[0023] 발광 소자(130)는 구동 트랜지스터(TD)의 드레인 전극(110)과 접속된 애노드 전극(132)과, 애노드 전극(132) 상에 형성되는 적어도 하나의 유기층(134)과, 저전압(VSS) 공급 라인에 접속되도록 유기층(134) 위에 형성된 캐소드 전극(136)을 구비한다. 여기서, 저전압(VSS) 공급 라인은 고전압(VDD)보다 낮은 저전압(VSS)을 공급한다.

[0024] 애노드 전극(132)은 배면 발광형 유기 발광 표시 장치에 적용되는 경우, 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)과 같은 투명 도전층으로 이루어진다. 이러한 애노드 전극(132)의 상부면은 बैं크(138)에 의해 노출되어 발광 영역을 마련한다. 즉, बैं크(138)는 발광 영역(EA)을 제외한 애노드 전극(132)의 테두리를 따라 애노드 전극(132)의 측면을 덮도록 형성된다. 또한, बैं크(138)는 구동 회로 영역(CA)을 덮도록 형성되므로, 구동 회로 영역(CA)에 배치되는 상부 차광층(122)의 상부면 및 측면을 덮도록 형성된다. 이러한 बैं크(138)는 상부 차광층(122)의 측면과 유기층(134)이 접촉되는 것을 방지할 수 있다.

[0025] 유기층(134)은 애노드 전극(132) 상에 정공 수송층, 발광층, 전자 수송층 순으로 또는 역순으로 적층되어 형성된다.

[0026] 캐소드 전극(136)은 유기층(134)을 사이에 두고 애노드 전극(132)과 대향하도록 유기층(134) 및 बैं크(138)의 상부면 및 측면 상에 형성된다. 이러한 캐소드 전극(136)은 배면 발광형 유기 발광 표시 장치에 적용되는 경우, 투명 도전막 및 반사효율이 높은 불투명 도전막을 포함하는 다층 구조로 이루어진다. 투명 도전막으로는 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)과 같은 일함수값이 비교적 큰 재질로 이루어지고, 불투명 도전막으로는 Al, Ag, Cu, Pb, Mo, Ti 또는 이들의 합금을 포함하는 단층 또는 다층 구조로 이루어진다. 예를 들어, 캐소드 전극(136)은 투명 도전막, 불투명 도전막 및 투명 도전막이 순차적으로 적층된 구조로 형성된다.

[0027] 컬러 필터(160)는 बैं크(138)에 의해 마련된 발광영역(EA)과 중첩되도록 보호막(118) 상에 배치된다. 각 서브 화소에는 적색(R), 녹색(G), 청색(B)의 컬러 필터 중 어느 하나가 배치된다. 즉, 적색(R) 서브 화소에는 적색 컬러 필터(160)가, 녹색(G) 서브 화소에는 녹색 컬러 필터(160)가, 청색(B) 서브 화소에는 청색 컬러 필터(160)가 배치된다. 이에 따라, 유기층(130)에서 생성된 백색광은 컬러 필터(160)를 통과함으로써 컬러 필터(160)는 그 컬러 필터(160)에 해당하는 색의 광을 구현한다. 한편, 컬러필터(160)는 스위칭 및 구동 박막트랜지스터(TS,TD) 중 적어도 어느 하나를 덮도록 연장되어 형성될 수도 있다.

[0028] 이와 같이, 유기층(134)이 백색광을 생성하는 경우, 유기층(134)에서 생성된 백색광은 컬러 필터(160)에 입사되므로 컬러 영상을 구현한다. 반면에, 컬러 필터(148)없이 각 유기층(134)에서 각 서브 화소(SP)에 해당하는 컬러광을 생성하여 컬러 영상을 구현할 수도 있다. 즉, 적색(R) 서브 화소(SP)의 유기층(134)은 적색광을, 녹색(G) 서브 화소(SP)의 유기층(134)은 녹색광을, 청색(B) 서브 화소(SP)의 유기층(134)은 청색광을 생성할 수도 있다.

[0029] 평탄화층(128)은 컬러 필터(160)가 형성된 기판(101) 상에 평탄화를 위해 아크릴 수지 등의 투명한 유기 절연물질로 형성된다. 이 평탄화층(128)은 컬러 필터(160)가 형성되지 않은 백색 서브 화소(SP)에서 백색 컬러 필터 역할을 한다.

[0030] 이와 같은, 본 발명에서는 구동 트랜지스터(TD) 및 스위칭 트랜지스터(TS)로 외부광이 입사되는 것을 방지하기 위해, 하부 차광층(102)과 상부 차광층(122)을 구비한다.

[0031] 하부 차광층(102)은 액티브층(104)과 기판(101) 사이에 배치된다. 즉, 하부 차광층(102)은 액티브층(104)과 중첩되도록 기판(101) 상에 형성된다. 이 하부 차광층(102)은 외부로부터 입사되는 광을 흡수하거나 반사하므로, 액티브층(104)의 측면 및 하부로 입사되는 외부광을 차단할 수 있다. 이러한 하부 차광층(102)은 Mo, Ti, Al, Cu, Cr, Co, W, Ta, Ni과 같은 불투명 금속으로 형성된다.

[0032] 상부 차광층(122)은 스위칭 트랜지스터(TS), 구동 트랜지스터(TD) 및 스토리지 캐패시터(Cst)를 포함하는 각 서브 화소(SP)의 화소 구동 회로와 중첩되도록 평탄화층(128) 상에 배치된다. 즉, 상부 차광층(122)은 각 서브 화소(SP)의 구동 회로 영역(CA)에 배치된다. 이러한 상부 차광층(122)과 평탄화층(128) 사이에는 투명 도전층(121)이 배치된다.

[0033] 투명 도전층(121)은 상부 차광층(122) 하부에서 상부 차광층(122)과 직접 접촉하도록 배치된다. 이 투명 도전

층(121)은 애노드 전극(132)과 동일 재질로 동일 평면 상에 배치된다. 즉, 투명 도전층(121)은 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)와 같은 투명재질로 이루어진다. 이러한 투명 도전층(121)은 도 3에 도시된 애노드 전극(132)과 전기적으로 분리되어 형성되거나, 도 4에 도시된 바와 같이 애노드 전극(132)과 전기적으로 접촉되도록 형성된다. 도 3에 도시된 바와 같이 애노드 전극(132)과 투명 도전층(121)이 전기적으로 분리되면, 구동 트랜지스터(TD), 스토리지 커패시터(Cst) 및 스위칭 트랜지스터(TS) 각각에 포함된 다수의 전극들과, 상부 차광층(122) 사이에 기생커패시터가 형성되는 것을 방지할 수 있다. 또한, 도 4에 도시된 바와 같이 애노드 전극(132)과 투명 도전층(121)이 전기적으로 접촉되면, 투명 도전층(121) 상에 배치되는 상부 차광층(122)의 면적을 화소 컨택홀(120) 영역까지 신장시킬 수 있어 액티브층(104)의 유입되는 광을 효과적으로 차단할 수 있다.

[0034] 상부 차광층(122)은 투명 도전층(121) 상에 하부 차광층(102)과 동일 재질 또는 유사 재질인 불투명 도전층으로 형성된다. 즉, 상부 차광층(122)은 Mo, Ti, Al, Cu, Cr, Co, W, Ta, Ni와 같은 불투명 금속으로 형성된다. 이러한 상부 차광층(122)은 도 3에 도시된 바와 같이 구동 회로 영역(CA)에서 투명 도전층(121)과 동일 선폭으로 형성되어 구동 트랜지스터(TD)의 드레인 전극(110)과 비중첩되거나, 도 4에 도시된 바와 같이 구동 회로 영역(CA)뿐만 아니라 구동 트랜지스터(TD)의 드레인 전극(110)과 중첩되도록 형성된다.

[0035] 이와 같은 상부 차광층(122)은 외부로부터 입사되는 외부광 또는 발광 소자에서 발생되어 액티브층(104)으로 유입되는 내부광을 흡수하거나 반사하므로, 액티브층(104)의 측면 및 상부로 입사되는 광을 차단할 수 있다.

[0036] 이에 따라, 상부 차광층(122)을 구비하는 본 발명의 실시예는 도 5에 도시된 바와 같이 상부 차광층을 구비하지 않는 비교예보다 액티브층으로 유입되는 광량이 줄어들음을 알 수 있다.

[0037] 이 경우, 상부 차광층을 구비하지 않는 비교예는 액티브층이 외부광에 노출되는 시간이 길어질수록 도 6a에 도시된 바와 같이 광에 의한 스트레스(NBiS; Negative Bias illumination Stress)에 의해 문턱 전압이 네거티브 방향으로 쉬프트된다. 반면에 상부 차광층(122)을 구비하는 실시예는 도 6b에 도시된 바와 같이 액티브층(104)이 외부광에 노출되는 시간이 길어지더라도 상부 차광층(122)에 의해 광에 의한 스트레스(NBiS)를 줄일 수 있으므로 문턱전압의 변동을 방지할 수 있다. 이에 따라, 본원 발명은 문턱 전압 변동으로 인해 발생하는 얼룩 불량을 개선할 수 있다.

[0038] 도 7a 내지 도 7e는 도 3에 도시된 유기 발광 표시 장치의 제조 방법을 설명하기 위한 단면도들이다.

[0039] 먼저, 도 7a에 도시된 바와 같이 기판(101) 상에 다수번의 마스크 공정을 통해 스토리지 커패시터(Cst), 구동 트랜지스터(TD), 컬러 필터(160) 및 평탄화층(128)이 형성된다. 그런 다음, 평탄화층(128)이 형성된 기판(101) 상에 투명 도전층(121) 및 불투명 도전층(123)이 순차적으로 적층된다. 그런 다음, 불투명 도전층(123) 상에 포토레지스트를 전면 도포한 후 포토리소그래피 공정을 통해 패터닝함으로써 다단 구조의 포토레지스트 패턴(150)이 형성된다. 포토레지스트 패턴(150)은 발광 영역에서 제1 두께로 형성되고, 구동 회로 영역(CA)에서 제1 두께보다 두꺼운 제2 두께로 형성된다. 이러한 포토레지스트 패턴(150)을 마스크로 이용한 식각 공정을 통해 투명 도전층(121) 및 불투명 도전층(123)이 패터닝됨으로써 도 7b에 도시된 바와 같이 상부 차광층(122) 및 애노드 전극(132)이 형성된다. 이 때, 상부 차광층(122) 하부에는 투명 도전층(121)이 배치되며, 애노드 전극(132)은 투명 도전층(121) 및 불투명 도전층(123)이 순차적으로 적층된 구조로 이루어진다.

[0040] 그런 다음, 도 7c에 도시된 바와 같이 포토레지스트 패턴(150)을 에칭함으로써 제1 두께의 포토레지스트 패턴(150)은 제거되어 애노드 전극(132)에 포함된 불투명 도전층(123)이 노출된다. 그리고, 제2 두께의 포토레지스트 패턴(150)은 두께가 얇아질 뿐, 상부 차광층(122)의 상부면을 덮도록 형성된다. 두께가 얇아진 포토레지스트 패턴(150)을 마스크로 이용한 식각 공정을 통해 노출된 애노드 전극(132)의 불투명 도전층(123)이 제거된다. 이에 따라, 도 7d에 도시된 바와 같이 애노드 전극(132)은 투명 도전층(121)으로 이루어진다.

[0041] 그런 다음, 상부 차광층(122) 및 애노드 전극(132)이 형성된 기판(101) 상에 포토아크릴 수지와 같은 유기막이 전면 도포된다. 그런 다음, 포토리소그래피 공정을 통해 그 유기막이 패터닝됨으로써 도 7e에 도시된 바와 같이 뱅크(138)가 형성된다. 그런 다음, 뱅크(138)가 형성된 기판(101) 상에 유기층(134)을 전면 도포하고, 유기층(134)이 형성된 기판(101) 상에 캐소드 전극(136)이 형성된다.

[0042] 도 8은 본 발명의 제2 실시 예에 따른 유기 발광 표시 장치를 나타내는 단면도이다.

[0043] 도 8에 도시된 유기 발광 표시 장치는 도 3 및 도 4에 도시된 유기 발광 표시 장치와 대비하여, 각 서브 화소(SP)마다 투과 영역(TA)를 더 구비하는 것을 제외하고는 동일한 구성요소를 구비한다. 이에 따라, 동일한 구성

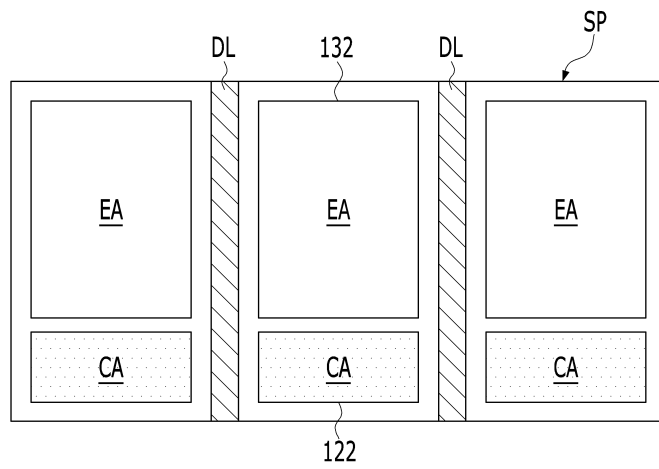
요소에 대한 상세한 설명은 생략하기로 한다.

- [0044] 도 8에 도시된 투과 영역(TA)은 유기 발광 표시 장치의 후면에 위치하는 물체 또는 풍경 등의 배경 영상을 볼 수 있도록 후면을 통해 입사되는 광을 거의 그대로 통과시키는 영역이다. 즉, 투과 영역(TA)은 유기 발광 표시 장치가 배면 발광형 구조인 경우, 캐소드 전극(136)의 전면으로 입사되는 광을 그대로 투과시키며, 전면 발광형 구조인 경우, 기관(101) 배면으로 입사되는 광을 그대로 투과시킨다.
- [0045] 이를 위해, 투과 영역(TA)에는 투명 재질로 이루어진 박막층만이 배치된다. 투과 영역(TA)에는 기관(101), 버퍼층(114), 층간 절연막(116), 보호막(118), 평탄화층(128), 애노드 전극(122) 및 बैं크(138)가 배치된다. 이러한 투과 영역(TA)에 배치되는 बैं크(138) 하부에는 불투명 재질로 이루어진 박막층인 상부 차광층(122) 등이 배치되지 않으므로, 투명 표시 장치를 구현할 수 있다.
- [0046] 이와 같은 투명 표시 장치는 화소 구동 회로와 중첩되도록 평탄화층(128) 상에 배치되는 상부 차광층(122)을 구비한다. 이 상부 차광층(122)은 외부로부터 입사되는 광 또는 발광 소자에서 발생된 광을 흡수하거나 반사하므로, 액티브층(104)의 측면 및 상부로 입사되는 광을 차단할 수 있다. 이에 따라, 본원 발명은 광에 의한 트랜지스터의 문턱전압의 변동을 방지할 수 있으므로, 문턱 전압 변동으로 인해 발생하는 얼룩 불량을 개선할 수 있다.
- [0047] 이상의 설명은 본 발명을 예시적으로 설명한 것에 불과하며, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 본 발명의 기술적 사상에서 벗어나지 않는 범위에서 다양한 변형이 가능할 것이다. 따라서 본 발명의 명세서에 개시된 실시 예들은 본 발명을 한정하는 것이 아니다. 본 발명의 범위는 아래의 특허청구범위에 의해 해석되어야 하며, 그와 균등한 범위 내에 있는 모든 기술도 본 발명의 범위에 포함되는 것으로 해석해야 할 것이다.

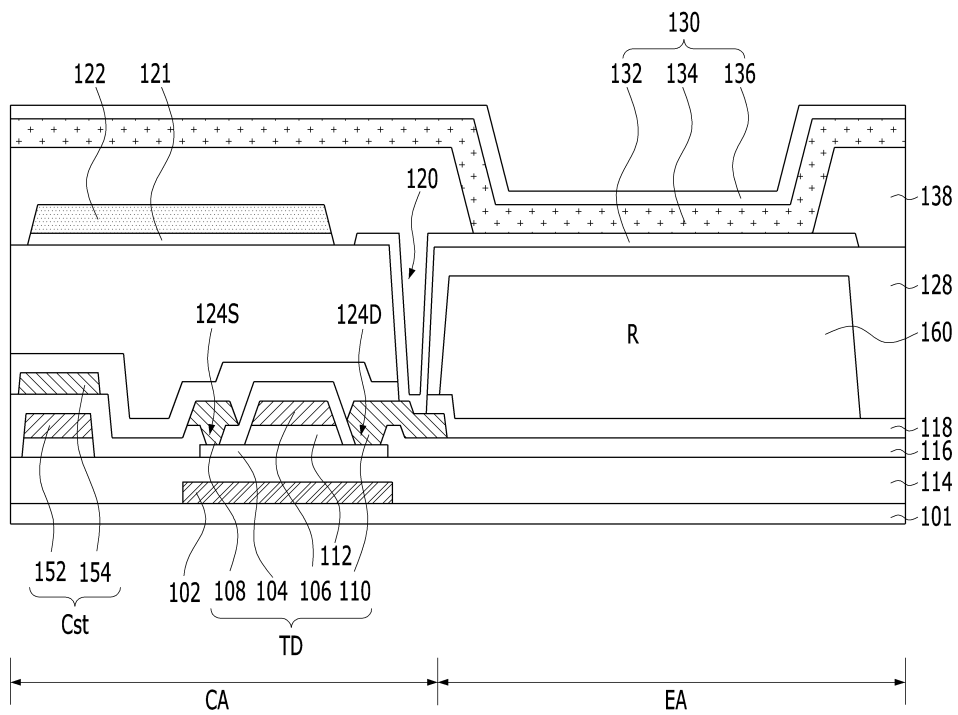
부호의 설명

- [0048] 101 : 기관 122 : 상부 차광층
130 : 발광 소자 132 : 애노드 전극
134 : 발광층 136 : 캐소드 전극
138 : बैं크

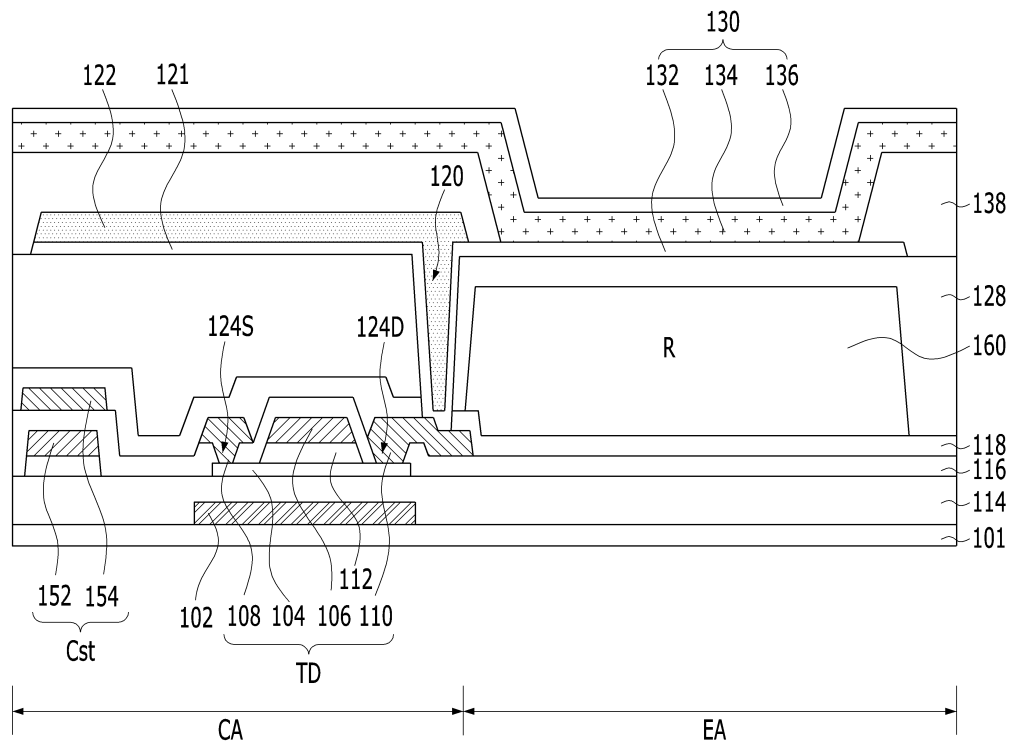
도면2



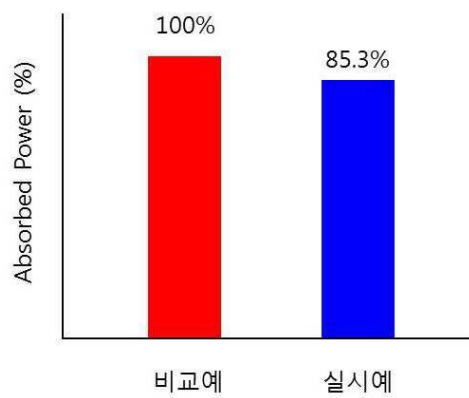
도면3



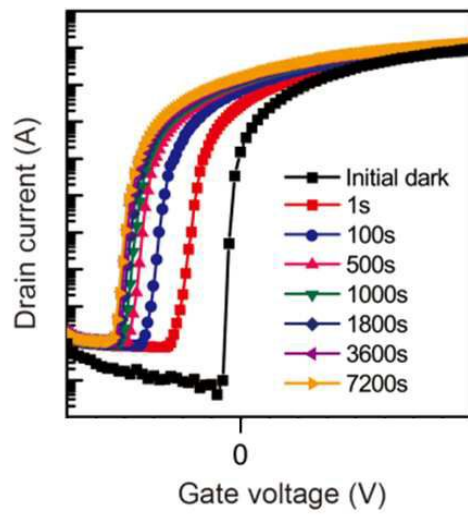
도면4



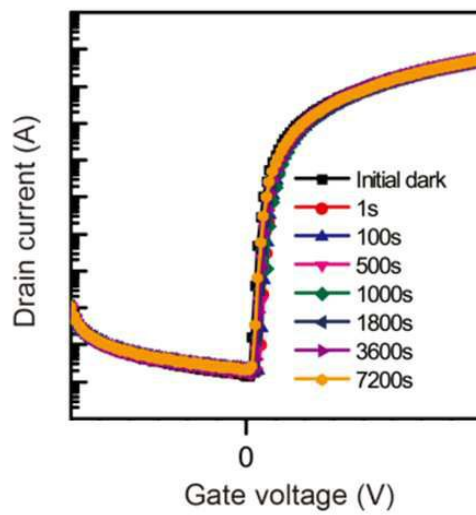
도면5



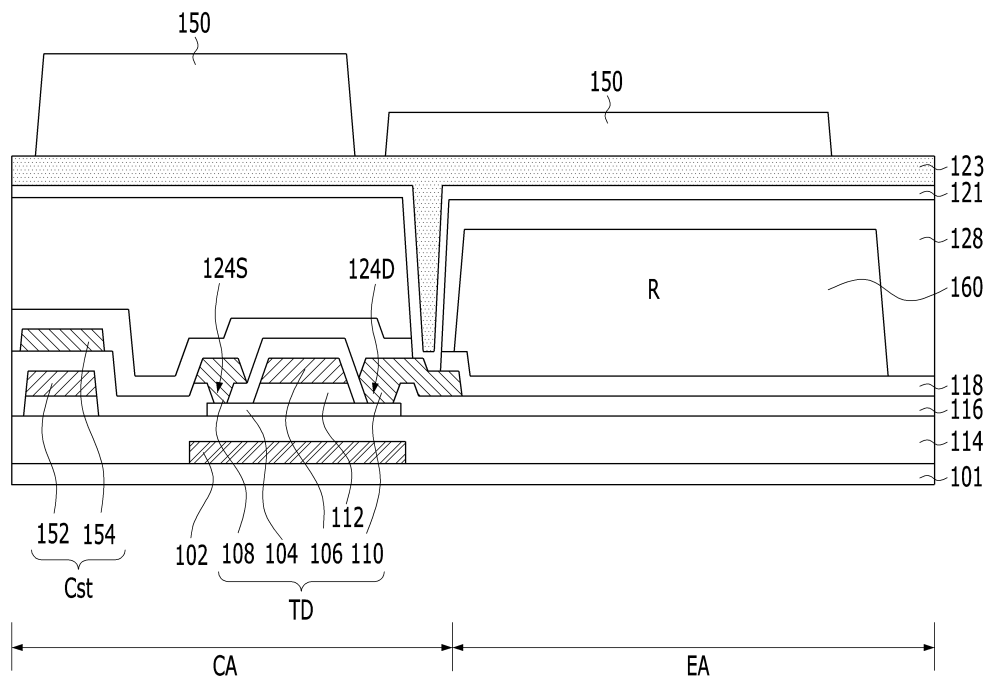
도면6a



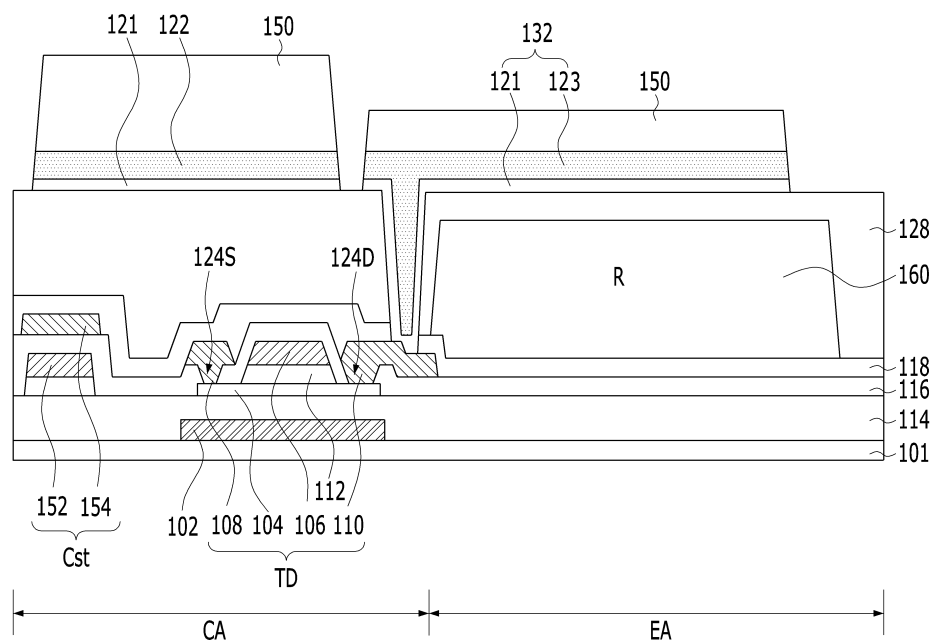
도면6b



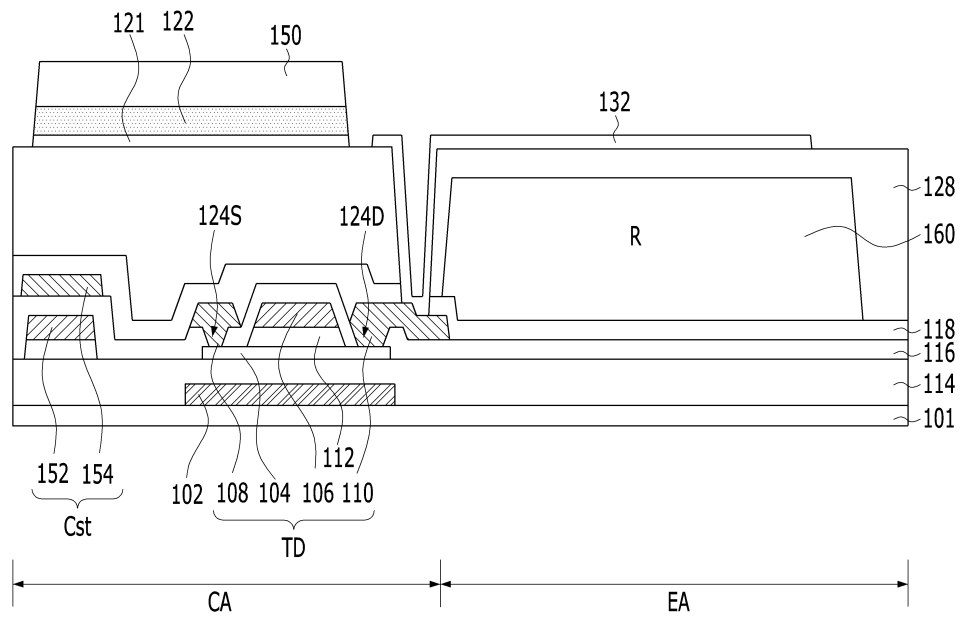
도면7a



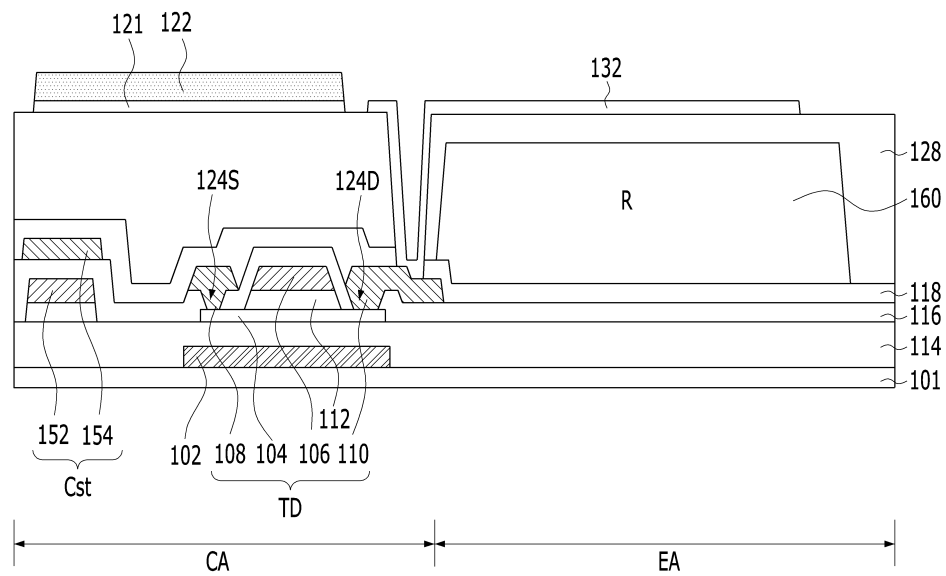
도면7b



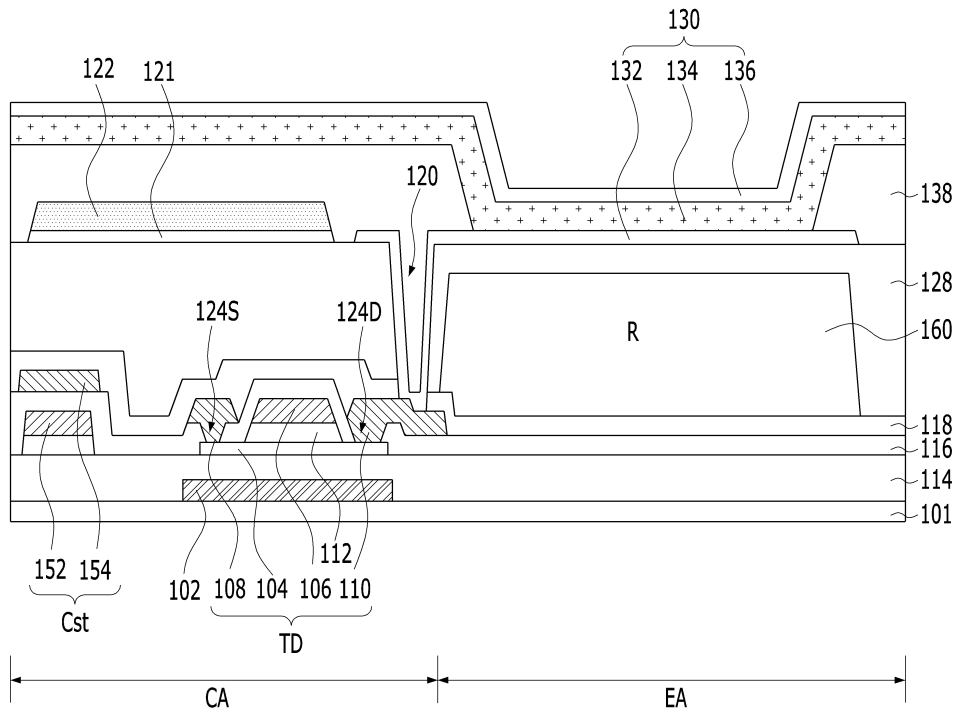
도면7c



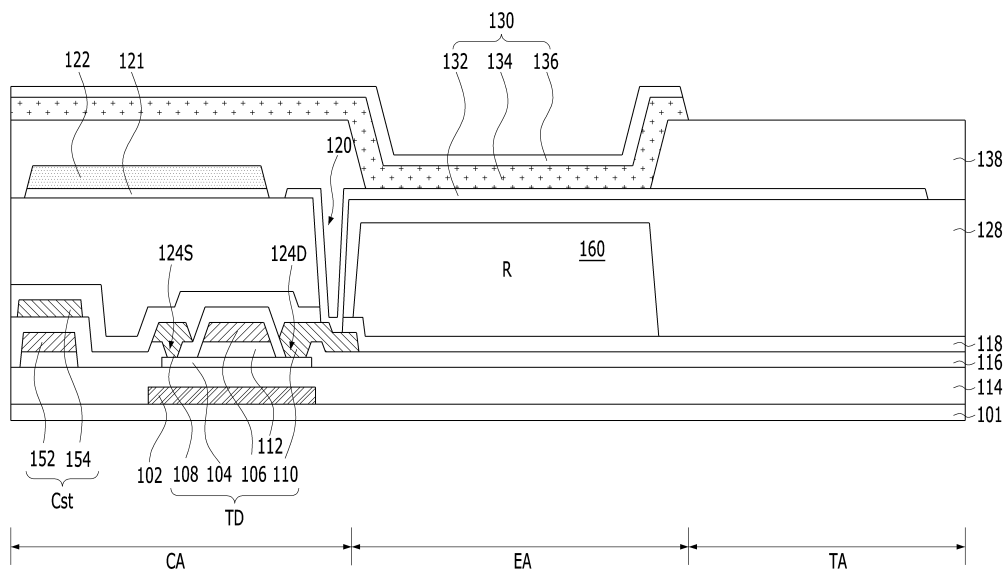
도면7d



도면7e



도면8



专利名称(译)	有机发光显示器		
公开(公告)号	KR1020190064004A	公开(公告)日	2019-06-10
申请号	KR1020170163237	申请日	2017-11-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	공인영 박종신 이동윤		
发明人	공인영 박종신 이동윤		
IPC分类号	H01L51/52 H01L27/32		
CPC分类号	H01L51/5237 H01L27/3211 H01L27/3246 H01L27/3262 H01L51/5203		
代理人(译)	Bakyoungbok		
外部链接	Espacenet		

摘要(译)

有机发光显示装置技术领域本发明涉及一种能够防止薄膜晶体管的阈值电压变动的有机发光显示装置，在本发明的有机发光显示装置中，与驱动发光元件的像素驱动电路重叠的上部遮光层为阳极。由于堤设置在同一平面上并且堤覆盖上光阻挡层的侧表面，所以上光阻挡层可以阻挡入射到有源层的侧面和顶部的光。

