



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0116182
(43) 공개일자 2016년10월07일

(51) 국제특허분류(Int. Cl.)

H01L 27/32 (2006.01)

(52) CPC특허분류

H01L 27/3258 (2013.01)

H01L 27/3262 (2013.01)

(21) 출원번호 10-2015-0042536

(22) 출원일자 2015년03월26일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성로 1 (농서동)

(72) 발명자

이왕우

경기도 오산시 양산로 460, 127동 701호 (양산동, 세마e-편한세상아파트)

박영우

경기도 성남시 분당구 궁내로40번길 11, 110동 201호 (궁내동)

(뒷면에 계속)

(74) 대리인

팬코리아특허법인

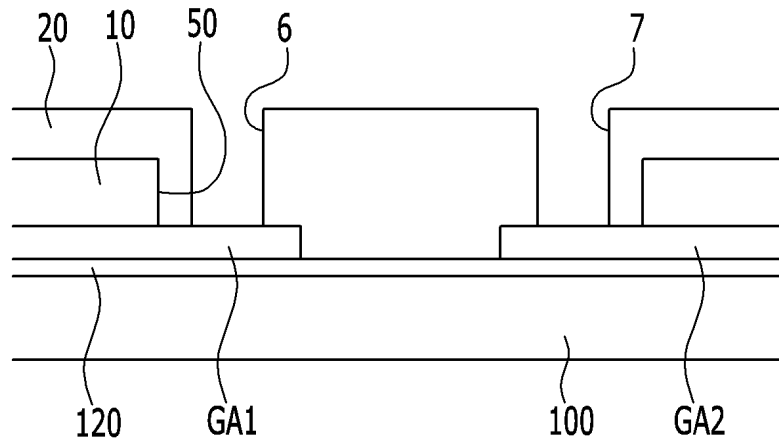
전체 청구항 수 : 총 15 항

(54) 발명의 명칭 유기 발광 표시 장치

(57) 요약

본 발명의 한 실시예에 따른 유기 발광 표시 장치는 기판, 기판 위에 형성되어 있으며 복수의 트랜지스터의 각각의 채널, 채널의 양쪽에 형성되는 도핑 영역을 가지는 반도체, 반도체 위에 형성되어 있으며 서로 다른 두 트랜지스터의 도핑 영역을 노출하는 절연막 개구부를 가지는 게이트 절연막, 게이트 절연막 위에 형성되어 있으며 채널과 중첩하는 게이트 전극, 게이트 전극 위에 형성되어 있으며 절연막 개구부 내에 위치하는 도핑 영역을 각각 노출하는 제1 접촉 구멍 및 제2 접촉 구멍을 가지는 층간 절연막, 층간 절연막 위에 형성되어 있으며 도핑 영역과 각각 연결되는 데이터 배선을 포함하고, 층간 절연막은 유기막으로 이루어지고 제1 접촉 구멍 및 제2 접촉 구멍은 절연막 개구부의 경계선 내에 위치하는 제1 측벽을 포함한다.

대표도 - 도2



(52) CPC특허분류

H01L 27/3274 (2013.01)

H01L 2227/32 (2013.01)

(72) 발명자

손세완

경기도 용인시 수지구 대지로 139, 107동 1404호
(죽전동, 동부아파트)

우민우

경기도 부천시 원미구 부흥로 150, 1617동 1802호
(상동, 사랑마을아파트)

명세서

청구범위

청구항 1

기관,

상기 기관 위에 형성되어 있으며 복수의 트랜지스터의 각각의 채널, 상기 채널의 양쪽에 형성되는 도핑 영역을 가지는 반도체,

상기 반도체 위에 형성되어 있으며 서로 다른 두 트랜지스터의 도핑 영역을 노출하는 절연막 개구부를 가지는 게이트 절연막,

상기 게이트 절연막 위에 형성되어 있으며 상기 채널과 중첩하는 게이트 전극,

상기 게이트 전극 위에 형성되어 있으며 상기 절연막 개구부 내에 위치하는 상기 도핑 영역을 각각 노출하는 제 1 접촉 구멍 및 제2 접촉 구멍을 가지는 층간 절연막,

상기 층간 절연막 위에 형성되어 있으며 상기 도핑 영역과 각각 연결되는 데이터 배선을 포함하고,

상기 층간 절연막은 유기막으로 이루어지고 상기 제1 접촉 구멍 및 제2 접촉 구멍은 상기 절연막 개구부의 경계선 내에 위치하는 제1 측벽을 포함하는 유기 발광 표시 장치.

청구항 2

제1항에서,

상기 제1 접촉 구멍 및 제2 접촉 구멍은 상기 절연막 개구부의 경계선과 중첩하거나 상기 절연막 개구부의 경계선 밖에 위치하는 제2 측벽을 더 포함하는 유기 발광 표시 장치.

청구항 3

제2항에서,

상기 제1 측벽은 상기 층간 절연막으로 이루어지고,

상기 제2 측벽은 상기 게이트 절연막 및 상기 층간 절연막으로 이루어지는 유기 발광 표시 장치.

청구항 4

기관,

상기 기관 위에 형성되어 있으며 스캔 신호를 전달하는 스캔선,

상기 스캔선과 교차하며 데이터 전압 및 구동 전압을 각각 전달하는 데이터선 및 구동 전압선,

상기 스캔선 및 상기 데이터선과 연결되어 있는 스위칭 트랜지스터,

상기 스위칭 트랜지스터에 연결되어 있는 구동 트랜지스터,

상기 스캔 신호에 따라 턴 온되어 상기 구동 트랜지스터의 문턱 전압을 보상하며 상기 구동 트랜지스터의 구동 드레인 전극에 연결되어 있는 보상 트랜지스터,

상기 보상 트랜지스터의 보상 드레인 전극과 상기 구동 트랜지스터의 구동 게이트 전극을 서로 연결하고 있는 제1 데이터 연결 부재

상기 구동 트랜지스터와 전기적으로 연결되어 있는 유기 발광 다이오드를 포함하고,

상기 제1 데이터 연결 부재의 일단은 제1 접촉 구멍을 통해서 상기 보상 드레인 전극과 연결되고, 상기 스위칭

트랜지스터의 스위칭 소스 전극은 제2 접촉 구멍을 통해서 상기 데이터선과 연결되어 있으며, 상기 제1 접촉 구멍 및 상기 제2 접촉 구멍을 이루는 제1 측벽은 상기 보상 드레인 전극과 상기 스위칭 소스 전극을 동시에 노출하는 절연막 개구부의 경계선 내에 위치하는 유기 발광 표시 장치.

청구항 5

제4항에서,

상기 기판 위에 차례로 형성되어 있는 게이트 절연막 및 층간 절연막을 더 포함하고,

상기 제1 측벽은 상기 층간 절연막만으로 이루어지는 유기 발광 표시 장치.

청구항 6

제5항에서,

상기 절연막 개구부는 상기 게이트 절연막에 형성되어 있는 유기 발광 표시 장치.

청구항 7

제6항에서,

상기 제1 접촉 구멍 및 제2 접촉 구멍은 상기 게이트 절연막 및 층간 절연막이 적층된 제2 측벽을 더 포함하는 유기 발광 표시 장치.

청구항 8

제4항에서,

상기 게이트 절연막은 제1 게이트 절연막 및 제2 게이트 절연막을 포함하고,

상기 제2 게이트 절연막 위에 위치하며 상기 구동 게이트 전극과 연결된 제1 스토리지 전극과 중첩하고 있으며, 상기 구동 전압선과 연결되어 있는 제2 스토리지 전극

을 더 포함하는 유기 발광 표시 장치.

청구항 9

제8항에서,

상기 제2 스토리지 전극은 상기 제2 게이트 절연막을 노출하는 스토리지 개구부를 가지며,

상기 제1 데이터 연결 부재의 타단은 상기 스토리지 개구부를 통해서 상기 구동 게이트 전극과 연결되어 있는 유기 발광 표시 장치.

청구항 10

제8항에서,

상기 스캔선은 상기 제1 게이트 절연막과 상기 제2 게이트 절연막 사이에 형성되어 있고, 상기 제1 데이터 연결 부재는 상기 층간 절연막 위에 형성되어 있는 유기 발광 표시 장치.

청구항 11

제4항에서,

상기 제1 데이터 연결 부재는 상기 데이터선 및 구동 전압선과 동일한 층에 형성되어 있는 유기 발광 표시 장치.

청구항 12

제4항에서,

상기 제1 데이터 연결 부재는 상기 데이터선과 나란한 방향으로 뻗어 있으며, 상기 데이터선과 평면상 이격되어

있는 유기 발광 표시 장치.

청구항 13

제4항에서,

상기 구동 트랜지스터의 구동 채널은 평면상 굴곡되어 있는 유기 발광 표시 장치.

청구항 14

제4항에서,

상기 유기 발광 다이오드는

상기 구동 트랜지스터에 전기적으로 연결되어 있는 제1 전극,

상기 제1 전극 위에 형성되어 있는 유기 발광층,

상기 유기 발광층 위에 형성되어 있는 제2 전극

을 포함하고,

상기 제1 전극은 상기 제1 데이터 연결 부재와 평면상 이격되어 있는 유기 발광 표시 장치.

청구항 15

제13항에서,

상기 데이터선, 구동 전압선 및 제1 데이터 연결 부재를 덮고 있는 보호막,

상기 보호막 위에 형성된 상기 제1 전극의 가장자리를 덮고 있는 화소 정의막,

상기 제1 전극과 동일한 층에 형성되어 있으며 상기 구동 트랜지스터를 초기화시키는 초기화 전압을 전달하는 초기화 전압선

을 더 포함하는 유기 발광 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 유기 발광 표시 장치에 관한 것이다.

배경 기술

[0002] 유기 발광 표시 장치는 두 개의 전극과 그 사이에 위치하는 유기 발광층을 포함하며, 하나의 전극으로부터 주입된 전자(electron)와 다른 전극으로부터 주입된 정공(hole)이 유기 발광층에서 결합하여 여기자(exciton)를 형성하고, 여기자가 에너지를 방출하면서 발광한다.

[0003] 이러한 유기 발광 표시 장치는 자발광 소자인 유기 발광 다이오드를 포함하는 복수의 화소를 포함하며, 각 화소에는 유기 발광 다이오드를 구동하기 위한 복수의 트랜지스터 및 스토리지 커패시터(Storage capacitor)가 형성되어 있다. 복수의 트랜지스터는 기본적으로 스위칭 트랜지스터 및 구동 트랜지스터를 포함한다.

[0004] 구동 트랜지스터는 유기 발광 다이오드로 흐르는 구동 전류를 제어하며, 이러한 구동 트랜지스터의 구동 게이트 노드(driving gate node)에 연결된 스토리지 커패시터에 데이터 전압을 저장하여 1 프레임(frame) 동안 유지한다. 따라서, 1 프레임 동안 구동 트랜지스터에서 유기 발광 다이오드로 일정한 양의 구동 전류를 공급하여 발광하게 된다.

[0005] 그러나, 구동 트랜지스터의 구동 게이트 전극에 연결된 구동 게이트 노드와 데이터선 사이에 형성된 기생 커패시턴스(Parasitic Capacitance) 또는 구동 트랜지스터의 구동 게이트 노드와 스캔선의 중첩부에 형성된 기생 커패시턴스 때문에, 데이터선의 전압 변화 또는 스캔선의 스캔 신호가 구동 트랜지스터의 구동 게이트 노드의 전압에 영향을 미치게 된다. 이러한 구동 게이트 노드의 전압 변화가 유기 발광 다이오드에 흐르는 구동 전류를 변경시켜 휘도 변화를 발생시키는 수직 크로스톡(Vertical Crosstalk) 현상이 발생하게 된다.

[0006] 이를 방지하기 위해 데이터선과 구동 게이트 노드간 각격을 최대한 멀리 형성하고 있으나, 고해상도 구조로 갈수록 화소의 크기는 작아지고, 설비 스펙 및 사진 식각 공정 능력의 한계로 인해서 공정 디자인 룰(Design Rule)이 계속 작아질 수만은 없으므로, 크로스톡을 최소화하는데 한계가 있다.

발명의 내용

해결하려는 과제

[0007] 따라서 본 발명은 상기한 문제점을 해결하기 위한 것으로서, 고해상도 구조에서 크로스톡을 최소화할 수 있는 유기 발광 표시 장치를 제공하는 것이다.

과제의 해결 수단

[0008] 본 발명의 한 실시예에 따른 유기 발광 표시 장치는 기관, 기관 위에 형성되어 있으며 복수의 트랜지스터의 각각의 채널, 채널의 양쪽에 형성되는 도핑 영역을 가지는 반도체, 반도체 위에 형성되어 있으며 서로 다른 두 트랜지스터의 도핑 영역을 노출하는 절연막 개구부를 가지는 게이트 절연막, 게이트 절연막 위에 형성되어 있으며 채널과 중첩하는 게이트 전극, 게이트 전극 위에 형성되어 있으며 절연막 개구부 내에 위치하는 도핑 영역을 각각 노출하는 제1 접촉 구멍 및 제2 접촉 구멍을 가지는 층간 절연막, 층간 절연막 위에 형성되어 있으며 도핑 영역과 각각 연결되는 데이터 배선을 포함하고, 층간 절연막은 유기막으로 이루어지고 제1 접촉 구멍 및 제2 접촉 구멍은 절연막 개구부의 경계선 내에 위치하는 제1 측벽을 포함한다.

[0009] 상기 제1 접촉 구멍 및 제2 접촉 구멍은 절연막 개구부의 경계선과 중첩하거나 절연막 개구부의 경계선 밖에 위치하는 제2 측벽을 더 포함할 수 있다.

[0010] 상기 제1 측벽은 층간 절연막으로 이루어지고, 제2 측벽은 게이트 절연막 및 층간 절연막으로 이루어질 수 있다.

[0011] 상기한 과제를 달성하기 위한 본 발명의 다른 실시예에 따른 유기 발광 표시 장치는 기관, 기관 위에 형성되어 있으며 스캔 신호를 전달하는 스캔선, 스캔선과 교차하며 데이터 전압 및 구동 전압을 각각 전달하는 데이터선 및 구동 전압선, 스캔선 및 데이터선과 연결되어 있는 스위칭 트랜지스터, 스위칭 트랜지스터에 연결되어 있는 구동 트랜지스터, 스캔 신호에 따라 턴 온되어 구동 트랜지스터의 문턱 전압을 보상하며 구동 트랜지스터의 구동 드레인 전극에 연결되어 있는 보상 트랜지스터, 보상 트랜지스터의 보상 드레인 전극과 구동 트랜지스터의 구동 게이트 전극을 서로 연결하고 있는 제1 데이터 연결 부재, 구동 트랜지스터와 전기적으로 연결되어 있는 유기 발광 다이오드를 포함하고, 제1 데이터 연결 부재의 일단은 제1 접촉 구멍을 통해서 상기 보상 드레인 전극과 연결되고, 스위칭 트랜지스터의 스위칭 소스 전극은 제2 접촉 구멍을 통해서 데이터선과 연결되어 있으며, 제1 접촉 구멍 및 제2 접촉 구멍을 이루는 제1 측벽은 보상 드레인 전극과 상기 스위칭 소스 전극을 동시에 노출하는 절연막 개구부의 경계선 내에 위치한다.

[0012] 상기 기관 위에 차례로 형성되어 있는 게이트 절연막 및 층간 절연막을 더 포함하고, 제1 측벽은 층간 절연막만으로 이루어질 수 있다.

[0013] 상기 절연막 개구부는 게이트 절연막에 형성되어 있을 수 있다.

[0014] 상기 제1 접촉 구멍 및 제2 접촉 구멍은 게이트 절연막 및 층간 절연막이 적층된 제2 측벽을 더 포함할 수 있다.

[0015] 상기 게이트 절연막은 제1 게이트 절연막 및 제2 게이트 절연막을 포함하고, 제2 게이트 절연막 위에 위치하며 구동 게이트 전극과 연결된 제1 스토리지 전극과 중첩하고 있으며, 구동 전압선과 연결되어 있는 제2 스토리지 전극을 더 포함할 수 있다.

[0016] 상기 제2 스토리지 전극은 제2 게이트 절연막을 노출하는 스토리지 개구부를 가지며, 제1 데이터 연결 부재의 타단은 스토리지 개구부를 통해서 구동 게이트 전극과 연결되어 있을 수 있다.

[0017] 상기 스캔선은 상기 제1 게이트 절연막과 제2 게이트 절연막 사이에 형성되어 있고, 제1 데이터 연결 부재는 상기 층간 절연막 위에 형성되어 있을 수 있다.

[0018] 상기 제1 데이터 연결 부재는 상기 데이터선 및 구동 전압선과 동일한 층에 형성되어 있을 수 있다.

[0019] 상기 제1 데이터 연결 부재는 상기 데이터선과 나란한 방향으로 뻗어 있으며, 상기 데이터선과 평면상 이격되어

있을 수 있다.

[0020] 상기 구동 트랜지스터의 구동 채널은 평면상 굴곡되어 있을 수 있다.

[0021] 상기 유기 발광 다이오드는 구동 트랜지스터에 전기적으로 연결되어 있는 제1 전극, 제1 전극 위에 형성되어 있는 유기 발광층, 유기 발광층 위에 형성되어 있는 제2 전극을 포함하고, 제1 전극은 상기 제1 데이터 연결 부재와 평면상 이격되어 있을 수 있다.

[0022] 상기 데이터선, 구동 전압선 및 제1 데이터 연결 부재를 덮고 있는 보호막, 보호막 위에 형성된 상기 제1 전극의 가장자리를 덮고 있는 화소 정의막, 제1 전극과 동일한 층에 형성되어 있으며 상기 구동 트랜지스터를 초기화시키는 초기화 전압을 전달하는 초기화 전압선을 더 포함할 수 있다.

발명의 효과

[0023] 본 발명에 따르면, 크로스톡이 발생하는 신호선 사이에 유기막을 위치시킴으로써 기생 커패시터의 발생을 최소화할 수 있다.

[0024] 따라서, 기생 커패시터에 의한 킥백 전압을 최소화하여 구동 게이트 노드인 제1 데이터 연결 부재에 연결된 구동 게이트 전극의 구동 게이트 전압(V_g)의 변화를 작게하여 크로스톡을 최소화할 수 있다.

[0025] 또한, 기생 커패시터에 의한 킥백 전압을 최소화하여 데이터 전압을 증가시킬 수 있으므로 제1 데이터 연결 부재에 연결된 구동 게이트 전극과 구동 소스 전극간의 구동 게이트-소스 전압(V_{gs})의 구동 범위(driving range)를 넓게 할 수 있다. 따라서, 유기 발광 다이오드(OLED)에서 방출되는 빛의 계조를 보다 세밀하게 제어할 수 있으며, 그 결과 유기 발광 표시 장치의 해상도를 높이고 표시 품질을 향상시킬 수 있다.

도면의 간단한 설명

[0026] 도 1은 본 발명의 한 실시예에 따른 표시 장치에 형성된 접촉 구멍 및 신호선의 일부분을 확대 도시한 확대도이다.

도 2는 도 1의 II-II선을 따라 잘라 도시한 단면도이다.

도 3은 본 발명의 다른 실시예로, 도 1의 II-II선을 따라 잘라 도시한 단면도이다.

도 4는 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 하나의 화소의 등가 회로도이다.

도 5는 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 하나의 화소에 인가되는 신호의 타이밍도이다.

도 6은 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 복수의 화소의 개략적인 배치도이다.

도 7은 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 복수의 화소의 배치도이다.

도 8은 도 7의 VIII-VIII선을 따라 잘라 도시한 단면도이다.

도 9는 도 7의 IX-IX선을 따라 잘라 도시한 단면도이다.

도 10은 본 발명에 따른 유기 발광 표시 장치를 제조하는 방법을 설명하기 위한 중간 단계에서의 배치도이다.

도 11은 도 10의 XI-XI선을 따라 잘라 도시한 단면도이다.

도 12는 도 10의 XII-XII선을 따라 잘라 도시한 단면도이다.

도 13은 도 10의 다음 단계에서의 배치도이다.

도 14는 도 13의 XIV-XIV선을 따라 잘라 도시한 단면도이다.

도 15는 도 13의 XV-XV선을 따라 잘라 도시한 단면도이다.

도 16은 도 13의 다음 단계에서의 배치도이다.

도 17은 도 16의 XVII-XVII선을 따라 잘라 도시한 단면도이다.

도 18은 도 16의 XVIII-XVIII선을 따라 잘라 도시한 단면도이다.

도 19는 도 16의 다음 단계에서의 배치도이다.

도 20은 도 19의 XX-XX선을 따라 잘라 도시한 단면도이다.

도 21은 도 19의 XXI-XXI선을 따라 잘라 도시한 단면도이다.

발명을 실시하기 위한 구체적인 내용

- [0027] 이하, 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.
- [0028] 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 동일 또는 유사한 구성요소에 대해서는 동일한 참조 부호를 붙이도록 한다.
- [0029] 또한, 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 임의로 나타내었으므로, 본 발명이 반드시 도시된 바에 한정되지 않는다. 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 그리고 도면에서, 설명의 편의를 위해, 일부 층 및 영역의 두께를 과장되게 나타내었다.
- [0030] 또한, 명세서 전체에서 어떤 부분이 어떤 구성 요소를 "포함"한다고 할 때, 이는 특별히 반대되는 발명이 없는 한 다른 구성 요소를 더 포함할 수 있는 것을 의미한다. 또한, 명세서 전체에서 층, 막, 영역, 판 등의 부분이 다른 부분 "상에" 또는 "위에" 있다고 할 때, 이는 다른 부분의 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 또한, "~ 상에" 또는 "~ 위에"라 함은 대상 부분의 위 또는 아래에 위치하는 것을 의미하며, 반드시 중력 방향을 기준으로 상측에 위치하는 것을 의미하지 않는다.
- [0031] 또한, 명세서 전체에서, "평면상"이라 할 때, 이는 대상 부분을 위에서 보았을 때를 의미하며, "단면상"이라 할 때, 이는 대상 부분을 수직으로 자른 단면을 옆에서 보았을 때를 의미한다.
- [0032] 또한, 첨부 도면에서는, 하나의 화소에 7개의 박막 트랜지스터(thin film transistor, TFT)와 1개의 커패시터(capacitor)를 구비하는 7 트랜지스터 1 커패시터 구조의 능동 구동(active matrix, AM)형 유기 발광 표시 장치를 도시하고 있지만, 본 발명이 이에 한정되는 것은 아니다. 따라서 유기 발광 표시 장치는 하나의 화소에 복수의 트랜지스터와 하나 이상의 커패시터를 구비할 수 있으며, 별도의 배선이 더 형성되거나 기존의 배선이 생략되어 다양한 구조를 갖도록 형성할 수도 있다. 여기서, 화소는 화상을 표시하는 최소 단위를 말하며, 유기 발광 표시 장치는 복수의 화소들을 통해 화상을 표시한다.
- [0033] 도 1은 본 발명의 한 실시예에 따른 표시 장치에 형성된 접촉 구멍 및 신호선의 일부분을 확대 도시한 확대도이고, 도 2는 도 1의 II-II선을 따라 잘라 도시한 단면도이고, 도 3은 본 발명의 다른 실시예로, 도 1의 II-II선을 따라 잘라 도시한 단면도이다.
- [0034] 도 1 및 도 2에 도시한 바와 같이, 본 발명의 한 실시예에 따른 표시 장치는 서로 다른 신호가 인가되는 제1 신호선(11)과 제2 신호선(13)을 포함한다.
- [0035] 제1 신호선(11)과 제2 신호선(13)은 절연막(10, 20)에 형성되어 있는 접촉 구멍(6, 7)을 통해서 제1 신호선(11) 및 제2 신호선(13)과 다른 층에 형성되어 있는 제1 반도체(GA1) 및 제2 반도체(GA2)와 연결될 수 있다. 제1 반도체 및 제2 반도체는 각각 서로 다른 트랜지스터의 반도체일 수 있다.
- [0036] 절연막(10, 20)은 표시 장치에 형성되는 각 층의 특성에 따라서 무기막으로 이루어지는 하부 절연막(10)과 유기막으로 이루어지는 상부 절연막(20)을 포함할 수 있다.
- [0037] 절연막(10, 20)은 하부 절연막에 형성되는 절연막 개구부(50)와 상부 절연막(20)에 형성되는 접촉 구멍(6, 7)을 포함하고, 절연막 개구부(50)와 접촉 구멍(6, 7)의 모양 및 크기는 다를 수 있다.
- [0038] 절연막 개구부(50)는 제1 반도체(GA1)와 제2 반도체(GA2)를 모두 노출하고, 접촉 구멍(6, 7)은 제1 반도체(GA1) 및 제2 반도체(GA2)를 각각 노출한다. 접촉 구멍(6, 7)의 경계선은 절연막 개구부(50)의 경계선 내에 위치할 수 있으며, 따라서 절연막 개구부(50)의 경계선 내에 위치하는 접촉 구멍(6, 7) 사이에는 유기막이 남겨진다.
- [0039] 한편, 도 2에서는 접촉 구멍(6, 7)의 경계선이 모두 절연막 개구부(50) 내에 위치하여, 접촉구멍(6, 7)의 측벽이 모두 유기막으로 이루어지는 것을 도시하였으나, 이에 한정되는 것은 아니며 도 3에서와 같이 서로 다른 적층 구조의 측벽으로 이루어질 수 있다.
- [0040] 도 3에서와 같이, 접촉 구멍(6, 7)을 이루는 측벽 중 일부는 절연막 개구부(50)의 경계선과 중첩(도시하지

않음)하거나, 절연막 개구부(50)의 경계선 밖에 위치할 수 있다.

- [0041] 따라서 제1 반도체(GA1)를 노출하는 접촉 구멍(6)을 이루는 측벽 중 일부는 하부 절연막(10)과 상부 절연막(20)을 모두 포함하여 이루어지고, 나머지 측벽은 상부 절연막(20)으로 이루어진다. 그리고 제2 반도체(GA2)를 노출하는 접촉 구멍(7)을 이루는 측벽 중 일부는 하부 절연막(10)으로 이루어지고, 나머지 측벽은 상부 절연막(20)으로 이루어진다.
- [0042] 이처럼, 본 발명의 한 실시예에서와 같이 접촉 구멍 중 일부를 절연막 개구부의 경계선 내에 위치시키도록 형성하면, 두 접촉 구멍 사이에는 유기막으로 이루어지는 하부 절연막만 존재하므로, 두 접촉 구멍 사이의 간격이 줄어들더라도 기생 용량으로 인한 크로스톡의 발생을 최소화할 수 있다.
- [0043] 이하에서는 기 설명한 접촉 구멍을 가지는 유기 발광 표시 장치에 대해서 도면을 참조하여 구체적으로 설명한다.
- [0044] 도 4는 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 하나의 화소의 등가 회로도이다.
- [0045] 도 4에 도시한 바와 같이, 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 하나의 화소(PX)는 복수의 신호선(151, 152, 153, 158, 171, 172, 192), 복수의 신호선에 연결되어 있는 복수의 트랜지스터(T1, T2, T3, T4, T5, T6, T7), 스토리지 커패시터(storage capacitor, Cst) 및 유기 발광 다이오드(organic light emitting diode, OLED)를 포함한다.
- [0046] 트랜지스터(T1, T2, T3, T4, T5, T6, T7)는 구동 트랜지스터(driving transistor)(T1), 스위칭 트랜지스터(switching transistor)(T2), 보상 트랜지스터(compensation transistor)(T3), 초기화 트랜지스터(initialization transistor)(T4), 동작 제어 트랜지스터(operation control transistor)(T5), 발광 제어 트랜지스터(light emission control transistor)(T6) 및 바이패스 트랜지스터(bypass transistor)(T7)를 포함한다.
- [0047] 신호선(151, 152, 153, 158, 171, 172, 192)은 스캔 신호(Sn)를 전달하는 스캔선(151), 초기화 트랜지스터(T4)에 전단 스캔 신호(Sn-1)를 전달하는 전단 스캔선(152), 동작 제어 트랜지스터(T5) 및 발광 제어 트랜지스터(T6)에 발광 제어 신호(EM)를 전달하는 발광 제어선(153), 바이패스 트랜지스터(T7)에 바이패스 신호(BP)를 전달하는 바이패스 제어선(158), 스캔선(151)과 교차하며 데이터 신호(Dm)를 전달하는 데이터선(171), 구동 전압(ELVDD)을 전달하며 데이터선(171)과 거의 평행하게 형성되어 있는 구동 전압선(172), 구동 트랜지스터(T1)를 초기화하는 초기화 전압(Vint)을 전달하는 초기화 전압선(192)을 포함한다.
- [0048] 구동 트랜지스터(T1)의 게이트 전극(G1)은 스토리지 커패시터(Cst)의 일단(Cst1)과 연결되어 있고, 구동 트랜지스터(T1)의 소스 전극(S1)은 동작 제어 트랜지스터(T5)를 경유하여 구동 전압선(172)과 연결되어 있으며, 구동 트랜지스터(T1)의 드레인 전극(D1)은 발광 제어 트랜지스터(T6)를 경유하여 유기 발광 다이오드(OLED)의 애노드(anode)와 전기적으로 연결되어 있다. 구동 트랜지스터(T1)는 스위칭 트랜지스터(T2)의 스위칭 동작에 따라 데이터 신호(Dm)를 전달받아 유기 발광 다이오드(OLED)에 구동 전류(Id)를 공급한다.
- [0049] 스위칭 트랜지스터(T2)의 게이트 전극(G2)은 스캔선(151)과 연결되어 있고, 스위칭 트랜지스터(T2)의 소스 전극(S2)은 데이터선(171)과 연결되어 있으며, 스위칭 트랜지스터(T2)의 드레인 전극(D2)은 구동 트랜지스터(T1)의 소스 전극(S1)과 연결되어 있으면서 동작 제어 트랜지스터(T5)를 경유하여 구동 전압선(172)과 연결되어 있다. 이러한 스위칭 트랜지스터(T2)는 스캔선(151)을 통해 전달받은 스캔 신호(Sn)에 따라 턴 온되어 데이터선(171)으로 전달된 데이터 신호(Dm)를 구동 트랜지스터(T1)의 소스 전극(S1)으로 전달하는 스위칭 동작을 수행한다.
- [0050] 보상 트랜지스터(T3)의 게이트 전극(G3)은 스캔선(151)에 연결되어 있고, 보상 트랜지스터(T3)의 소스 전극(S3)은 구동 트랜지스터(T1)의 드레인 전극(D1)과 연결되어 있으면서 발광 제어 트랜지스터(T6)를 경유하여 유기 발광 다이오드(OLED)의 애노드(anode)와 연결되어 있으며, 보상 트랜지스터(T3)의 드레인 전극(D3)은 초기화 트랜지스터(T4)의 드레인 전극(D4), 스토리지 커패시터(Cst)의 일단(Cst1) 및 구동 트랜지스터(T1)의 게이트 전극(G1)에 함께 연결되어 있다. 이러한 보상 트랜지스터(T3)는 스캔선(151)을 통해 전달받은 스캔 신호(Sn)에 따라 턴 온되어 구동 트랜지스터(T1)의 게이트 전극(G1)과 드레인 전극(D1)을 서로 연결하여 구동 트랜지스터(T1)를 다이오드 연결시킨다.
- [0051] 초기화 트랜지스터(T4)의 게이트 전극(G4)은 전단 스캔선(152)과 연결되어 있고, 초기화 트랜지스터(T4)의 소스 전극(S4)은 초기화 전압선(192)과 연결되어 있으며, 초기화 트랜지스터(T4)의 드레인 전극(D4)은 보상 트랜지스터(T3)의 드레인 전극(D3)을 거쳐 스토리지 커패시터(Cst)의 일단(Cst1) 및 구동 트랜지스터(T1)의 게이트 전극(G1)에 함께 연결되어 있다. 이러한 초기화 트랜지스터(T4)는 전단 스캔선(152)을 통해 전달받은 전단 스캔 신

호(Sn-1)에 따라 턴 온되어 초기화 전압(Vint)을 구동 트랜지스터(T1)의 게이트 전극(G1)에 전달하여 구동 트랜지스터(T1)의 게이트 전극(G1)의 게이트 전압을 초기화시키는 초기화 동작을 수행한다.

[0052] 동작 제어 트랜지스터(T5)의 게이트 전극(G5)은 발광 제어선(153)과 연결되어 있으며, 동작 제어 트랜지스터(T5)의 소스 전극(S5)은 구동 전압선(172)과 연결되어 있고, 동작 제어 트랜지스터(T5)의 드레인 전극(D5)은 구동 트랜지스터(T1)의 소스 전극(S1) 및 스위칭 트랜지스터(T2)의 드레인 전극(S2)에 연결되어 있다.

[0053] 발광 제어 트랜지스터(T6)의 게이트 전극(G6)은 발광 제어선(153)과 연결되어 있으며, 발광 제어 트랜지스터(T6)의 소스 전극(S6)은 구동 트랜지스터(T1)의 드레인 전극(D1) 및 보상 트랜지스터(T3)의 소스 전극(S3)과 연결되어 있고, 발광 제어 트랜지스터(T6)의 드레인 전극(D6)은 유기 발광 다이오드(OLED)의 애노드(anode)와 전기적으로 연결되어 있다. 이러한 동작 제어 트랜지스터(T5) 및 발광 제어 트랜지스터(T6)는 발광 제어선(153)을 통해 전달받은 발광 제어 신호(EM)에 따라 동시에 턴 온되고 이를 통해 구동 전압(ELVDD)이 다이오드 연결된 구동 트랜지스터(T1)를 통해 보상되어 유기 발광 다이오드(OLED)에 전달된다.

[0054] 바이패스 트랜지스터(T7)의 게이트 전극(G7)은 바이패스 제어선(158)과 연결되어 있고, 바이패스 트랜지스터(T7)의 소스 전극(S7)은 발광 제어 트랜지스터(T6)의 드레인 전극(D6) 및 유기 발광 다이오드(OLED)의 애노드에 함께 연결되어 있고, 바이패스 트랜지스터(T7)의 드레인 전극(D7)은 초기화 전압선(192) 및 초기화 트랜지스터(T4)의 소스 전극(S4)에 함께 연결되어 있다. 여기서, 바이패스 제어선(158)은 전단 스캔선(152)에 연결되어 있으므로, 바이패스 신호(BP)는 전단 스캔 신호(Sn-1)와 동일하다.

[0055] 스토리지 커패시터(Cst)의 타단(Cst2)은 구동 전압선(172)과 연결되어 있으며, 유기 발광 다이오드(OLED)의 캐소드(cathode)는 공통 전압(ELVSS)을 전달하는 공통 전압선(도시하지 않음)과 연결될 수 있다.

[0056] 한편, 본 발명의 한 실시예에서는 바이패스 트랜지스터(T7)를 포함하는 7 트랜지스터 1 커패시터 구조를 도시하고 있지만, 본 발명이 이에 한정되는 것은 아니며 트랜지스터의 수와 커패시터의 수는 다양하게 변형 가능하다.

[0057] 이하에서 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 하나의 화소의 구체적인 동작 과정을 도 5를 참고하여 상세히 설명한다.

[0058] 도 5는 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 하나의 화소에 인가되는 신호의 타이밍도이다.

[0059] 도 5에 도시한 바와 같이, 우선, 초기화 기간 동안 전단 스캔선(152)을 통해 로우 레벨(low level)의 전단 스캔 신호(Sn-1)가 공급된다. 그러면, 로우 레벨의 전단 스캔 신호(Sn-1)에 대응하여 초기화 트랜지스터(T4)가 턴 온(Turn on)되며, 초기화 전압선(192)으로부터 초기화 트랜지스터(T4)를 통해 초기화 전압(Vint)이 구동 트랜지스터(T1)의 게이트 전극(G1)에 연결되고, 초기화 전압(Vint)에 의해 구동 트랜지스터(T1)가 초기화된다.

[0060] 이 후, 데이터 프로그래밍 기간 중 스캔선(151)을 통해 로우 레벨의 스캔 신호(Sn)가 공급된다. 그러면, 로우 레벨의 스캔 신호(Sn)에 대응하여 스위칭 트랜지스터(T2) 및 보상 트랜지스터(T3)가 턴 온된다. 이 때, 구동 트랜지스터(T1)는 턴 온된 보상 트랜지스터(T3)에 의해 다이오드 연결되고, 순방향으로 바이어스 된다.

[0061] 그러면, 데이터선(171)으로부터 공급된 데이터 신호(Dm)에서 구동 트랜지스터(T1)의 문턱 전압(Threshold voltage, V_{th})만큼 감소한 보상 전압($Dm+V_{th}$, V_{th} 는 (-)의 값)이 구동 트랜지스터(T1)의 게이트 전극(G1)에 인가된다. 스토리지 커패시터(Cst)의 양단에는 구동 전압(ELVDD)과 보상 전압($Dm+V_{th}$)이 인가되고, 스토리지 커패시터(Cst)에는 양단 전압 차에 대응하는 전하가 저장된다.

[0062] 이 후, 발광 기간 동안 발광 제어선(153)으로부터 공급되는 발광 제어 신호(EM)가 하이 레벨에서 로우 레벨로 변경된다. 그러면, 발광 기간 동안 로우 레벨의 발광 제어 신호(EM)에 의해 동작 제어 트랜지스터(T5) 및 발광 제어 트랜지스터(T6)가 턴 온된다.

[0063] 그러면, 구동 트랜지스터(T1)의 게이트 전극(G1)의 게이트 전압과 구동 전압(ELVDD) 간의 전압차에 따르는 구동 전류(I_d)가 발생하고, 발광 제어 트랜지스터(T6)를 통해 구동 전류(I_d)가 유기 발광 다이오드(OLED)에 공급된다. 발광 기간동안 스토리지 커패시터(Cst)에 의해 구동 트랜지스터(T1)의 구동 게이트-소스 전압(V_{gs})은 ' $(Dm+V_{th})-ELVDD$ '으로 유지되고, 구동 트랜지스터(T1)의 전류-전압 관계에 따르면, 구동 전류(I_d)는 구동 게이트-소스 전압에서 문턱 전압을 차감한 값의 제곱 ' $(Dm-ELVDD)^2$ '에 비례한다. 따라서 구동 전류(I_d)는 구동 트랜지스터(T1)의 문턱 전압(V_{th})에 관계 없이 결정된다.

[0064] 이 때, 바이패스 트랜지스터(T7)는 바이패스 제어선(158)으로부터 바이패스 신호(BP)를 전달받는다. 이때, 구동 전류(I_d)의 일부는 바이패스 전류(I_{bp})로 바이패스 트랜지스터(T7)를 통해 빠져나가게 한다.

- [0065] 블랙 영상을 표시하는 구동 트랜지스터(T1)의 최소 전류가 구동 전류로 흐를 경우에도 유기 발광 다이오드(OLED)가 발광하게 된다면 제대로 블랙 영상이 표시되지 않는다.
- [0066] 따라서, 본 발명의 한 실시예에 따른 폴더블 표시 장치의 바이패스 트랜지스터(T7)는 구동 트랜지스터(T1)의 최소 전류의 일부를 바이패스 전류(Ibp)로서 유기 발광 다이오드 쪽의 전류 경로 외의 다른 전류 경로로 분산시킬 수 있다.
- [0067] 여기서 구동 트랜지스터(T1)의 최소 전류란 구동 트랜지스터(T1)의 구동 게이트-소스 전압(Vgs)이 문턱 전압(Vth)보다 작아서 구동 트랜지스터(T1)가 오프되는 조건에서의 전류를 의미한다. 이렇게 구동 트랜지스터(T1)를 오프시키는 조건에서의 최소 구동 전류(예를 들어 10pA 이하의 전류)가 유기 발광 다이오드(OLED)에 전달되어 블랙 휘도의 영상으로 표현된다. 블랙 영상을 표시하는 최소 구동 전류가 흐르는 경우 바이패스 전류(Ibp)의 우회 전달의 영향이 큰 반면, 일반 영상 또는 화이트 영상과 같은 영상을 표시하는 큰 구동 전류가 흐를 경우에는 바이패스 전류(Ibp)의 영향이 거의 없다고 할 수 있다.
- [0068] 따라서, 블랙 영상을 표시하는 구동 전류가 흐를 경우에 구동 전류(Id)로부터 바이패스 트랜지스터(T7)를 통해 빠져나온 바이패스 전류(Ibp)의 전류량만큼 감소된 유기 발광 다이오드(OLED)의 발광 전류(Ioled)는 블랙 영상을 확실하게 표현할 수 있는 수준으로 최소의 전류량을 가지게 된다. 따라서, 바이패스 트랜지스터(T7)를 이용하여 정확한 블랙 휘도 영상을 구현하여 콘트라스트비를 향상시킬 수 있다. 도 4에서는 바이패스 신호(BP)는 전단 스캔 신호(Sn-1)와 동일하나, 반드시 이에 한정되는 것은 아니다.
- [0069] 그러면 도 4 및 도 5에 도시한 유기 발광 표시 장치의 복수의 화소의 배치 구조에 대해 도 6을 참고하여 상세하게 설명한다.
- [0070] 도 6은 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 복수의 화소의 개략적인 배치도이다.
- [0071] 도 6에 도시한 바와 같이, 제1 행(1N)에는 복수의 녹색 화소(G)가 소정 간격 이격되어 배치되어 있고, 인접한 제2 행(2N)에는 적색 화소(R)와 청색 화소(B)가 교대로 배치되어 있으며, 인접한 제3 행(3N)에는 복수의 녹색 화소(G)가 소정 간격 이격되어 배치되어 있고, 인접한 제4 행(4N)에는 청색 화소(B)와 적색 화소(R)가 교대로 배치되어 있으며, 이러한 화소의 배치가 제N 행까지 반복되어 있다.
- [0072] 이 때, 제1 행(1N)에 배치된 복수의 녹색 화소(G)와 제2 행(2N)에 배치된 복수의 적색 화소(R) 및 청색 화소(B)는 서로 엇갈려서 배치되어 있다. 따라서, 제1 열(1M)에는 적색 화소(R) 및 청색 화소(B)가 교대로 배치되어 있으며, 인접한 제2 열(2M)에는 복수의 녹색 화소(G)가 소정 간격 이격되어 배치되어 있고, 인접한 제3 열(3M)에는 청색 화소(B) 및 적색 화소(R)가 교대로 배치되어 있으며, 인접한 제4 열(4M)에는 복수의 녹색 화소(G)가 소정 간격 이격되어 배치되어 있으며, 이러한 화소의 배치가 제M 열까지 반복되어 있다.
- [0073] 이러한 화소 배치 구조를 펜타일 매트릭스(PenTile Matrix)라고 하며, 인접한 화소를 공유하여 색상을 표현하는 렌더링(Rendering) 구동을 적용함으로써, 작은 수의 화소로 고해상도를 구현할 수 있다.
- [0074] 이하에서, 도 6에 도시한 화소 배치 구조가 적용된 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 상세 구조에 대하여 도 7 내지 도 9를 참고하여 상세하게 설명한다.
- [0075] 도 7은 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 복수의 화소의 배치도이고, 도 8은 도 7의 VIII-VIII선을 따라 잘라 도시한 단면도이고, 도 9는 도 7의 IX-IX선을 따라 잘라 도시한 단면도이다.
- [0076] 이하에서 도 7을 참고하여 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 구체적인 평면상 구조에 대해 우선 상세히 설명하고, 도 8 및 도 9를 참고하여 구체적인 단면상 구조에 대해 상세히 설명한다.
- [0077] 도 7에 도시한 바와 같이, 본 발명의 한 실시예에 따른 유기 발광 표시 장치는 스캔 신호(Sn), 전단 스캔 신호(Sn-1), 발광 제어 신호(EM) 및 바이패스 신호(BP)를 각각 인가하며 행 방향을 따라 형성되어 있는 스캔선(151), 전단 스캔선(152), 발광 제어선(153) 및 바이패스 제어선(158)을 포함한다. 그리고, 스캔선(151), 전단 스캔선(152), 발광 제어선(153) 및 바이패스 제어선(158)과 교차하고 있으며 화소에 데이터 신호(Dm) 및 구동 전압(ELVDD)을 각각 인가하는 데이터선(171) 및 구동 전압선(172)을 포함한다. 초기화 전압(Vint)은 초기화 전압선(192)에서 초기화 트랜지스터(T4)를 경유하여 보상 트랜지스터(T3)로 전달된다. 초기화 전압선(192)은 직선부와 사선부를 교대로 가지며 형성되어 있다.
- [0078] 또한, 화소(PX)에는 구동 트랜지스터(T1), 스위칭 트랜지스터(T2), 보상 트랜지스터(T3), 초기화 트랜지스터(T4), 동작 제어 트랜지스터(T5), 발광 제어 트랜지스터(T6), 바이패스 트랜지스터(T7), 스토리지 커패시터

(Cst), 그리고 유기 발광 다이오드(OLED)가 형성되어 있다. 도 7에 도시한 화소(PX)는 펜타일 매트릭스 구조를 이루는 적색 화소(R) 또는 청색 화소(B)에 해당할 수 있다.

- [0079] 유기 발광 다이오드(OLED)는 제1 전극(710), 유기 발광층(720) 및 제2 전극(730)으로 이루어진다. 이 때, 보상 트랜지스터(T3)와 초기화 트랜지스터(T4)는 누설 전류를 차단하기 위해 듀얼 게이트(dual gate) 구조의 트랜지스터로 구성되어 있다.
- [0080] 구동 트랜지스터(T1), 스위칭 트랜지스터(T2), 보상 트랜지스터(T3), 초기화 트랜지스터(T4), 동작 제어 트랜지스터(T5), 발광 제어 트랜지스터(T6) 및 바이패스 트랜지스터(T7)의 각각의 채널(channel)은 연결되어 있는 하나의 반도체(130)의 내부에 형성되어 있으며, 반도체(130)는 다양한 형상으로 굴곡되어 형성될 수 있다.
- [0081] 이러한 반도체(130)는 다결정 규소 또는 산화물 반도체로 이루어질 수 있다. 산화물 반도체는 티타늄(Ti), hafnium(Hf), 지르코늄(Zr), 알루미늄(Al), 탄탈륨(Ta), 게르마늄(Ge), 아연(Zn), 갈륨(Ga), 주석(Sn) 또는 인듐(In)을 기본으로 하는 산화물, 이들의 복합 산화물인 인듐-갈륨-아연 산화물(InGaZnO₄), 인듐-아연 산화물(Zn-In-O), 아연-주석 산화물(Zn-Sn-O) 인듐-갈륨 산화물 (In-Ga-O), 인듐-주석 산화물(In-Sn-O), 인듐-지르코늄 산화물(In-Zr-O), 인듐-지르코늄-아연 산화물(In-Zr-Zn-O), 인듐-지르코늄-주석 산화물(In-Zr-Sn-O), 인듐-지르코늄-갈륨 산화물(In-Zr-Ga-O), 인듐-알루미늄 산화물(In-Al-O), 인듐-아연-알루미늄 산화물(In-Zn-Al-O), 인듐-주석-알루미늄 산화물(In-Sn-Al-O), 인듐-알루미늄-갈륨 산화물(In-Al-Ga-O), 인듐-탄탈륨 산화물(In-Ta-O), 인듐-탄탈륨-아연 산화물(In-Ta-Zn-O), 인듐-탄탈륨-주석 산화물(In-Ta-Sn-O), 인듐-탄탈륨-갈륨 산화물(In-Ta-Ga-O), 인듐-게르마늄 산화물(In-Ge-O), 인듐-게르마늄-아연 산화물(In-Ge-Zn-O), 인듐-게르마늄-주석 산화물(In-Ge-Sn-O), 인듐-게르마늄-갈륨 산화물(In-Ge-Ga-O), 티타늄-인듐-아연 산화물(Ti-In-Zn-O), hafnium-인듐-아연 산화물(Hf-In-Zn-O) 중 어느 하나를 포함할 수 있다. 반도체(130)가 산화물 반도체로 이루어지는 경우에는 고온 등의 외부 환경에 취약한 산화물 반도체를 보호하기 위해 별도의 보호층이 추가될 수 있다.
- [0082] 반도체(130)는 N형 불순물 또는 P형 불순물로 채널 도핑이 되어 있는 채널 (channel)과, 채널의 양 옆에 형성되어 있으며 채널에 도핑된 도핑 불순물보다 도핑 농도가 높은 소스 도핑 영역 및 드레인 도핑 영역을 포함한다. 본 실시예에서 소스 도핑 영역 및 드레인 도핑 영역은 각각 소스 전극 및 드레인 전극에 해당한다. 반도체(130)에 형성되어 있는 소스 전극 및 드레인 전극은 해당 영역만 도핑하여 형성할 수 있다. 또한, 반도체(130)에서 서로 다른 트랜지스터의 소스 전극과 드레인 전극의 사이 영역도 도핑되어 소스 전극과 드레인 전극이 전기적으로 연결될 수 있다.
- [0083] 도 7에 도시한 바와 같이, 반도체(130)는 구동 트랜지스터(T1)에 형성되는 구동 채널(CH1), 스위칭 트랜지스터(T2)에 형성되는 스위칭 채널(CH2), 보상 트랜지스터(T3)에 형성되는 보상 채널(CH3), 초기화 트랜지스터(T4)에 형성되는 초기화 채널(CH4), 동작 제어 트랜지스터(T5)에 형성되는 동작 제어 채널(CH5), 발광 제어 트랜지스터(T6)에 형성되는 발광 제어 채널(CH6) 및 바이패스 트랜지스터(T7)에 형성되는 바이패스 채널(CH7)을 포함한다.
- [0084] 구동 트랜지스터(T1)는 구동 채널(CH1), 구동 게이트 전극(G1), 구동 소스 전극(S1) 및 구동 드레인 전극(D1)을 포함한다. 구동 채널(CH1)은 굴곡되어 있으며, 사행 형상 또는 지그재그 형상을 가질 수 있다. 이와 같이, 굴곡된 형상의 구동 채널(CH1)을 형성함으로써, 좁은 공간 내에 길게 구동 채널(CH1)을 형성할 수 있다. 따라서, 길게 형성된 구동 채널(CH1)에 의해 구동 게이트 전극(G1)과 구동 소스 전극(S1) 간의 구동 게이트-소스 전압(V_{gs})의 구동 범위(driving range)는 넓어지게 된다. 구동 게이트-소스 전압(V_{gs})의 구동 범위가 넓으므로 구동 게이트-소스 전압(V_{gs})의 크기를 변화시켜 유기 발광 다이오드(OLED)에서 방출되는 빛의 계조를 보다 세밀하게 제어할 수 있으며, 그 결과 유기 발광 표시 장치의 해상도를 높이고 표시 품질을 향상시킬 수 있다. 이러한 구동 채널(CH1)의 형상을 다양하게 변형하여 '역S', 'S', 'M', 'W' 등의 다양한 실시예가 가능하다.
- [0085] 구동 게이트 전극(G1)은 구동 채널(CH1)과 중첩하고 있으며, 구동 소스 전극(S1) 및 구동 드레인 전극(D1)은 구동 채널(CH1)의 양 옆에 인접하여 각각 형성되어 있다. 구동 게이트 전극(G1)은 접촉 구멍(61)을 통해 제1 데이터 연결 부재(174)와 연결되어 있다.
- [0086] 스위칭 트랜지스터(T2)는 스위칭 채널(CH2), 스위칭 게이트 전극(G2), 스위칭 소스 전극(S2) 및 스위칭 드레인 전극(D2)을 포함한다. 스캔선(151)에서 돌출된 스위칭 게이트 전극(G2)은 스위칭 채널(CH2)과 중첩하고 있으며, 스위칭 소스 전극(S2) 및 스위칭 드레인 전극(D2)은 스위칭 채널(CH2)의 양 옆에 인접하여 각각 형성되어 있다. 스위칭 소스 전극(S2)은 접촉 구멍(62)을 통해 데이터선(171)과 연결되어 있다.
- [0087] 보상 트랜지스터(T3)는 보상 채널(CH3), 보상 게이트 전극(G3), 보상 소스 전극(S3) 및 보상 드레인 전극(D3)을 포함한다. 스캔선(151)의 일부인 보상 게이트 전극(G3)은 누설 전류 방지를 위해 2개가 형성되어 있으며 보상

채널(CH3)과 중첩하고 있다. 보상 소스 전극(S3) 및 보상 드레인 전극(D3)은 보상 채널(CH3)의 양 옆에 인접하여 각각 형성되어 있다. 보상 드레인 전극(D3)은 접촉 구멍(63)을 통해 제1 데이터 연결 부재(174)와 연결되어 있다.

[0088] 초기화 트랜지스터(T4)는 초기화 채널(CH4), 초기화 게이트 전극(G4), 초기화 소스 전극(S4) 및 초기화 드레인 전극(D4)을 포함한다. 전단 스캔선(152)의 일부인 초기화 게이트 전극(G4)은 누설 전류 방지를 위해 2개가 형성되어 있으며 초기화 채널(CH4)과 중첩하고 있다. 초기화 소스 전극(S4) 및 초기화 드레인 전극(D4)은 초기화 채널(CH4)의 양 옆에 인접하여 각각 형성되어 있다. 초기화 소스 전극(S4)은 접촉 구멍(64)을 통해 제2 데이터 연결 부재(175)와 연결되어 있다.

[0089] 동작 제어 트랜지스터(T5)는 동작 제어 채널(CH5), 동작 제어 게이트 전극(G5), 동작 제어 소스 전극(S5) 및 동작 제어 드레인 전극(D5)을 포함한다. 발광 제어선(153)의 일부인 동작 제어 게이트 전극(G5)은 동작 제어 채널(CH5)과 중첩하고 있으며, 동작 제어 소스 전극(S5) 및 동작 제어 드레인 전극(D5)은 동작 제어 채널(CH5)의 양 옆에 인접하여 각각 형성되어 있다. 동작 제어 소스 전극(S5)은 접촉 구멍(65)을 통해 구동 전압선(172)에서 확장된 일부와 연결되어 있다.

[0090] 발광 제어 트랜지스터(T6)는 발광 제어 채널(CH6), 발광 제어 게이트 전극(G6), 발광 제어 소스 전극(S6) 및 발광 제어 드레인 전극(D6)을 포함한다. 발광 제어선(153)의 일부인 발광 제어 게이트 전극(G6)은 발광 제어 채널(CH6)과 중첩하고 있으며, 발광 제어 소스 전극(S6) 및 발광 제어 드레인 전극(D6)은 발광 제어 채널(CH6)의 양 옆에 인접하여 각각 형성되어 있다. 발광 제어 드레인 전극(D6)은 접촉 구멍(66)을 통해 제3 데이터 연결 부재(179)와 연결되어 있다.

[0091] 바이패스 트랜지스터(T7)는 바이패스 채널(CH7), 바이패스 게이트 전극(G7), 바이패스 소스 전극(S7) 및 바이패스 드레인 전극(D7)을 포함한다. 바이패스 제어선(158)의 일부인 바이패스 게이트 전극(G7)은 바이패스 채널(CH7)과 중첩하고 있으며, 바이패스 소스 전극(S7) 및 바이패스 드레인 전극(D7)은 바이패스 채널(CH7)의 양 옆에 인접하여 각각 형성되어 있다.

[0092] 바이패스 소스 전극(S7)은 발광 제어 드레인 전극(D7)과 직접 연결되어 있고, 바이패스 드레인 전극(D7)은 초기화 소스 전극(S4)과 직접 연결되어 있다.

[0093] 구동 트랜지스터(T1)의 구동 채널(CH1)의 일단은 스위칭 드레인 전극(D2) 및 동작 제어 드레인 전극(D5)과 연결되어 있으며, 구동 채널(CH1)의 타단은 보상 소스 전극(S3) 및 발광 제어 소스 전극(S6)과 연결되어 있다.

[0094] 스토리지 커패시터(Cst)는 제2 게이트 절연막(142)을 사이에 두고 배치되는 제1 스토리지 전극(128)과 제2 스토리지 전극(138)을 포함한다. 제1 스토리지 전극(128)은 구동 게이트 전극(G1)에 해당하고, 제2 스토리지 전극(138)은 스토리지선(157)에서 확장된 부분으로서, 구동 게이트 전극(G1)보다 넓은 면적을 차지하며 구동 게이트 전극(G1)을 전부 덮고 있다.

[0095] 여기서, 제2 게이트 절연막(142)은 유전체가 되며, 스토리지 커패시터(Cst)에서 축전된 전하와 양 축전판(128, 138) 사이의 전압에 의해 스토리지 커패시턴스(Storage Capacitance)가 결정된다. 이와 같이, 구동 게이트 전극(G1)을 제1 스토리지 전극(128)으로 사용함으로써, 화소 내에서 큰 면적을 차지하는 구동 채널(CH1)에 의해 좁아진 공간에서 스토리지 커패시터를 형성할 수 있는 공간을 확보할 수 있다.

[0096] 구동 게이트 전극(G1)인 제1 스토리지 전극(128)은 접촉 구멍(61) 및 스토리지 개구부(51)를 통하여 제1 데이터 연결 부재(174)의 일단과 연결되어 있다. 스토리지 개구부(51)는 제2 스토리지 전극(138)에 형성된 개구부이다. 따라서, 스토리지 개구부(51) 내부에 제1 데이터 연결 부재(174)의 일단과 구동 게이트 전극(G1)을 연결하는 접촉 구멍(61)이 형성되어 있다. 제1 데이터 연결 부재(174)는 데이터선(171)과 거의 평행하게 동일한 층에 형성되어 있으며 제1 데이터 연결 부재(174)의 타단은 접촉 구멍(63)을 통해 보상 트랜지스터(T3)의 보상 드레인 전극(D3) 및 초기화 트랜지스터(T4)의 초기화 드레인 전극(D4)과 연결되어 있다. 따라서, 제1 데이터 연결 부재(174)는 구동 게이트 전극(G1)과 보상 트랜지스터(T3)의 보상 드레인 전극(D3) 및 초기화 트랜지스터(T4)의 초기화 드레인 전극(D4)을 서로 연결하고 있다. 이러한 제1 데이터 연결 부재(174)는 도 3의 등가 회로도 상에 도시한 구동 게이트 노드(GN)에 해당한다.

[0097] 제2 스토리지 전극(138)은 접촉 구멍(69)을 통해 구동 전압선(172)과 연결되어 있다.

[0098] 따라서, 스토리지 커패시터(Cst)는 구동 전압선(172)을 통해 제2 스토리지 전극(138)에 전달된 구동 전압(ELVDD)과 구동 게이트 전극(G1)의 구동 게이트 전압(Vg)간의 차에 대응하는 스토리지 커패시턴스를 저장한다.

- [0099] 데이터선(171)과 평행한 방향으로 뻗어 있는 제1 데이터 연결 부재(174)는 스캔선(151)과 교차하고 있다.
- [0100] 한편, 제3 데이터 연결 부재(179)는 접촉 구멍(81)을 통해 제1 전극(710)과 연결되어 있으며, 제2 데이터 연결 부재(175)는 접촉 구멍(82)을 통해 초기화 전압선(192)과 연결되어 있다.
- [0101] 이하, 도 8 및 도 9를 참고하여 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 단면상 구조에 대해 적층 순서에 따라 구체적으로 설명한다.
- [0102] 이 때, 동작 제어 트랜지스터(T5)는 발광 제어 트랜지스터(T6)의 적층 구조와 대부분 동일하므로 상세한 설명은 생략한다.
- [0103] 기관(100) 위에는 버퍼층(120)이 형성되어 있다. 기관(100)은 유리, 석영, 세라믹, 플라스틱 등으로 이루어진 절연성 기관으로 형성될 수 있고, 버퍼층(120)은 다결정 규소를 형성하기 위한 결정화 공정 시 기관(100)으로부터 불순물을 차단하여 다결정 규소의 특성을 향상시키고, 기관(100)이 받는 스트레스를 줄이는 역할을 할 수 있다.
- [0104] 버퍼층(120) 위에는 구동 채널(CH1), 스위칭 채널(CH2), 보상 채널(CH3), 초기화 채널(CH4), 동작 제어 채널(CH5), 발광 제어 채널(CH6) 및 바이패스 채널(CH7)을 포함하는 반도체(130)가 형성되어 있다. 반도체(130) 중 구동 채널(CH1)의 양 옆에는 구동 소스 전극(S1) 및 구동 드레인 전극(D1)이 형성되어 있고, 스위칭 채널(CH2)의 양 옆에는 스위칭 소스 전극(S2) 및 스위칭 드레인 전극(D2)이 형성되어 있다. 그리고, 보상 채널(CH3)의 양 옆에는 보상 소스 전극(S3) 및 보상 드레인 전극(D3)이 형성되어 있고, 초기화 채널(CH4)의 양 옆에는 초기화 소스 전극(S4) 및 초기화 드레인 전극(D4)이 형성되어 있다. 그리고, 동작 제어 채널(CH5)의 양 옆에는 동작 제어 소스 전극(S5) 및 동작 제어 드레인 전극(D5)이 형성되어 있고, 발광 제어 채널(CH6)의 양 옆에는 발광 제어 소스 전극(S6) 및 발광 제어 드레인 전극(D6)이 형성되어 있다. 그리고, 바이패스 채널(CH7)의 양 옆에는 바이패스 소스 전극(S7) 및 바이패스 드레인 전극(D7)이 형성되어 있다.
- [0105] 반도체(130) 위에는 이를 덮는 제1 게이트 절연막(141)이 형성되어 있다. 제1 게이트 절연막(141) 위에는 스위칭 게이트 전극(G2), 보상 게이트 전극(G3)을 포함하는 스캔선(151), 초기화 게이트 전극(G4)을 포함하는 전단 스캔선(152), 동작 제어 게이트 전극(G5) 및 발광 제어 게이트 전극(G6)을 포함하는 발광 제어선(153), 바이패스 게이트 전극(G7)을 포함하는 바이패스 제어선(158), 그리고 구동 게이트 전극(G1)을 포함하는 제1 게이트 배선(151, 152, 153, 158, G1, G2, G3, G4, G5, G6, G7)이 형성되어 있다.
- [0106] 제1 게이트 배선(151, 152, 153, 158, G1, G2, G3, G4, G5, G6, G7) 및 제1 게이트 절연막(141) 위에는 이를 덮는 제2 게이트 절연막(142)이 형성되어 있다. 제1 게이트 절연막(141) 및 제2 게이트 절연막(142)은 질화 규소(SiNx) 또는 산화 규소(SiO2) 따위로 형성될 수 있다.
- [0107] 제2 게이트 절연막(142), 제1 게이트 절연막(141)에는 초기화 드레인 전극(D4)과 스위칭 소스 전극(S2)을 노출하는 절연막 개구부(50)가 형성되어 있다.
- [0108] 제2 게이트 절연막(142) 위에는 스캔선(151)과 평행하게 배치되어 있는 스토리지선(157), 스토리지선(157)에서 확장된 부분인 제2 스토리지 전극(138)을 포함하는 제2 게이트 배선(157, 138)이 형성되어 있다. 제2 스토리지 전극(138)은 구동 게이트 전극으로 역할하는 제1 스토리지 전극(128)보다 넓게 형성되어 있으므로 제2 스토리지 전극(138)은 구동 게이트 전극(G1)을 모두 덮게 된다. 따라서, 제2 스토리지 전극(138)은 구동 게이트 전극(G1)의 전압 변화가 구동 게이트 전극(G1)과 중첩하는 제1 전극(710)의 전압에 영향을 미치는 것을 차단하게 된다.
- [0109] 제2 게이트 절연막(142) 및 제2 게이트 배선(157, 138) 위에는 층간 절연막(160)이 형성되어 있다. 층간 절연막(160)은 질화 규소(SiNx) 또는 산화 규소(SiO2) 따위로 형성될 수 있다.
- [0110] 층간 절연막(160)에는 접촉 구멍(61, 62, 63, 64, 65, 66, 69)이 형성되어 있다. 층간 절연막(160) 위에는 데이터선(171), 구동 전압선(172), 제1 데이터 연결 부재(174), 제2 데이터 연결 부재(175), 그리고 제3 데이터 연결 부재(179)를 포함하는 데이터 배선(171, 172, 174, 175, 179)이 형성되어 있다.
- [0111] 접촉 구멍(62, 63)은 절연막 개구부(50)의 경계선 내에 위치한다.
- [0112] 데이터선(171)은 제1 게이트 절연막(141), 제2 게이트 절연막(142) 및 층간 절연막(160)에 형성된 접촉 구멍(62)을 통해 스위칭 소스 전극(S2)과 연결되어 있으며, 제1 데이터 연결 부재(174)의 일단은 제2 게이트 절연막(142) 및 층간 절연막(160)에 형성된 접촉 구멍(61)을 통하여 제1 스토리지 전극과 연결된 구동 게이트 전극

(G1)과 연결되어 있고, 제1 데이터 연결 부재(174)의 타단은 제1 게이트 절연막(141), 제2 게이트 절연막(142) 및 층간 절연막(160)에 형성된 접촉 구멍(63)을 통해 보상 드레인 전극(D3) 및 초기화 드레인 전극(D4)과 연결되어 있다.

- [0113] 데이터선(171)과 평행하게 뻗어 있는 제2 데이터 연결 부재(175)는 제1 게이트 절연막(141), 제2 게이트 절연막(142) 및 층간 절연막(160)에 형성된 접촉 구멍(64)을 통해 초기화 소스 전극(S4)과 연결되어 있다. 그리고, 제3 데이터 연결 부재(179)는 제1 게이트 절연막(141), 제2 게이트 절연막(142) 및 층간 절연막(160)에 형성된 접촉 구멍(66)을 통해 발광 제어 드레인 전극(D6)과 연결되어 있다.
- [0114] 데이터 배선(171, 172, 174, 175, 179) 및 층간 절연막(160) 위에는 이를 덮는 보호막(180)이 형성되어 있다. 보호막(180)은 유기막으로 형성될 수 있다.
- [0115] 보호막(180) 위에는 제1 전극(710) 및 초기화 전압선(192)이 형성되어 있다. 제3 데이터 연결 부재(179)는 보호막(180)에 형성된 접촉 구멍(81)을 통해 제1 전극(710)과 연결되어 있고, 제2 데이터 연결 부재(175)는 보호막(180)에 형성된 접촉 구멍(82)을 통해 초기화 전압선(192)과 연결되어 있다.
- [0116] 보호막(180), 초기화 전압선(192) 및 제1 전극(710)의 가장자리 위에는 이를 덮는 화소 정의막(Pixel Defined Layer, PDL)(190)이 형성되어 있고, 화소 정의막(190)은 제1 전극(710)을 드러내는 화소 개구부(95)를 가진다. 화소 정의막(190)은 폴리아크릴계 수지(polyacrylates resin) 및 폴리이미드계(polyimides) 등의 수지 또는 실리콘계 열의 무기물 등으로 만들 수 있다.
- [0117] 화소 개구부(95)에 의해 노출된 제1 전극(710) 위에는 유기 발광층(720)이 형성되고, 유기 발광층(720) 상에는 제2 전극(730)이 형성된다. 제2 전극(730)은 화소 정의막(190) 위에도 형성되어 복수의 화소(PX)에 걸쳐 형성된다. 이와 같이, 제1 전극(710), 유기 발광층(720) 및 제2 전극(730)을 포함하는 유기 발광 다이오드(OLED)가 형성된다.
- [0118] 여기서, 제1 전극(710)은 정공 주입 전극인 애노드이며, 제2 전극(730)은 전자 주입 전극인 캐소드가 된다. 그러나 본 발명에 따른 한 실시예는 반드시 이에 한정되는 것은 아니며, 폴터블 표시 장치의 구동 방법에 따라 제1 전극(710)이 캐소드가 되고, 제2 전극(730)이 애노드가 될 수도 있다. 제1 전극(710) 및 제2 전극(730)으로부터 각각 정공과 전자가 유기 발광층(720) 내부로 주입되고, 주입된 정공과 전자가 결합한 엑시톤(exiton)이 여기 상태에서 기저상태로 떨어질 때 발광이 이루어진다.
- [0119] 유기 발광층(720)은 저분자 유기물 또는 PEDOT(Poly 3,4-ethylenedioxythiophene) 등의 고분자 유기물로 이루어진다. 또한, 유기 발광층(720)은 발광층과, 정공 주입층(hole injection layer, HIL), 정공 수송층(hole transporting layer, HTL), 전자 수송층(electron transporting layer, ETL), 및 전자 주입층(electron injection layer, EIL) 중 하나 이상을 포함하는 다층막으로 형성될 수 있다. 이들 모두를 포함할 경우, 정공 주입층이 양극인 제1 전극(710) 상에 배치되고, 그 위로 정공 수송층, 발광층, 전자 수송층, 전자 주입층이 차례로 적층된다.
- [0120] 유기 발광층(720)은 적색을 발광하는 적색 유기 발광층, 녹색을 발광하는 녹색 유기 발광층 및 청색을 발광하는 청색 유기 발광층을 포함할 수 있으며, 적색 유기 발광층, 녹색 유기 발광층 및 청색 유기 발광층은 각각 적색 화소, 녹색 화소 및 청색 화소에 형성되어 컬러 화상을 구현하게 된다.
- [0121] 또한, 유기 발광층(720)은 적색 유기 발광층, 녹색 유기 발광층 및 청색 유기 발광층을 적색 화소, 녹색 화소 및 청색 화소에 모두 함께 적층하고, 각 화소별로 적색 색필터, 녹색 색필터 및 청색 색필터를 형성하여 컬러 화상을 구현할 수 있다. 다른 예로, 백색을 발광하는 백색 유기 발광층을 적색 화소, 녹색 화소 및 청색 화소 모두에 형성하고, 각 화소별로 각각 적색 색필터, 녹색 색필터 및 청색 색필터를 형성하여 컬러 화상을 구현할 수도 있다. 백색 유기 발광층과 색필터를 이용하여 컬러 화상을 구현하는 경우, 적색 유기 발광층, 녹색 유기 발광층 및 청색 유기 발광층을 각각의 개별 화소 즉, 적색 화소, 녹색 화소 및 청색 화소에 증착하기 위한 증착 마스크를 사용하지 않아도 된다.
- [0122] 다른 예에서 설명한 백색 유기 발광층은 하나의 유기 발광층으로 형성될 수 있음은 물론이고, 복수 개의 유기 발광층을 적층하여 백색을 발광할 수 있도록 한 구성까지 포함한다. 예로, 적어도 하나의 옐로우 유기 발광층과 적어도 하나의 청색 유기 발광층을 조합하여 백색 발광을 가능하게 한 구성, 적어도 하나의 시안 유기 발광층과 적어도 하나의 적색 유기 발광층을 조합하여 백색 발광을 가능하게 한 구성, 적어도 하나의 마젠타 유기 발광층과 적어도 하나의 녹색 유기 발광층을 조합하여 백색 발광을 가능하게 한 구성 등도 포함할 수 있다.

- [0123] 제1 전극(710) 상에는 유기 발광 다이오드(OLED)를 보호하는 봉지 부재(도시하지 않음)가 형성될 수 있으며, 봉지 부재는 실런트에 의해 기판(100)에 밀봉될 수 있으며, 유리, 석영, 세라믹, 플라스틱, 및 금속 등 다양한 소재로 형성될 수 있다. 한편, 실런트를 사용하지 않고 제2 전극(730) 상에 무기막과 유기막을 증착하여 박막 봉지층을 형성할 수도 있다.
- [0124] 그림 이하에서는 도 10 내지 도 21과 기 설명한 도 7 내지 도 9를 참조하여 본 발명의 한 실시예에 따른 유기 발광 표시 장치를 제조하는 방법에 대해서 구체적으로 설명한다.
- [0125] 도 10은 본 발명에 따른 유기 발광 표시 장치를 제조하는 방법을 설명하기 위한 중간 단계에서의 배치도이고, 도 11은 도 10의 XI-XI선을 따라 잘라 도시한 단면도이고, 도 12는 도 10의 XII-XII선을 따라 잘라 도시한 단면도이고, 도 13은 도 10의 다음 단계에서의 배치도이고, 도 14는 도 13의 XIV-XIV선을 따라 잘라 도시한 단면도이고, 도 15는 도 13의 XV-XV선을 따라 잘라 도시한 단면도이고, 도 16은 도 13의 다음 단계에서의 배치도이고, 도 17은 도 16의 XVII-XVII선을 따라 잘라 도시한 단면도이고, 도 18은 도 16의 XVIII-XVIII선을 따라 잘라 도시한 단면도이고, 도 19는 도 16의 다음 단계에서의 배치도이고, 도 20은 도 19의 XX-XX선을 따라 잘라 도시한 단면도이고, 도 21은 도 19의 XXI-XXI선을 따라 잘라 도시한 단면도이다.
- [0126] 먼저, 도 10 내지 도 12에 도시한 바와 같이, 기판(100) 위에 버퍼층(120)을 형성한다. 버퍼층(120)은 질화 규소 또는 산화 규소로 형성할 수 있다.
- [0127] 그리고 버퍼층(120) 위에 다결정 규소막을 형성한 후 패터닝하여 반도체(130)를 형성한다.
- [0128] 이후, 반도체(130) 위에 제1 게이트 절연막(141)을 형성한다. 제1 게이트 절연막(141)은 질화 규소 또는 산화 규소과 같은 무기막으로 이루어질 수 있다.
- [0129] 그리고 제1 게이트 절연막(141) 위에 금속막을 형성한 후 패터닝하여 제1 게이트 배선(151, 152, 153, 158, G1, G2, G3, G4, G5, G6, G7)을 형성한다.
- [0130] 다음, 도 13 내지 도 15에 도시한 바와 같이, 제1 게이트 배선(151, 152, 153, 158, G1, G2, G3, G4, G5, G6, G7) 위에 제2 게이트 절연막(142)을 형성한다. 제2 게이트 절연막(142)은 질화 규소 또는 산화 규소과 같은 무기막으로 이루어질 수 있다.
- [0131] 그리고 사진 식각 공정으로 제2 게이트 절연막(142) 및 제1 게이트 절연막(141)을 식각하여 초기화 드레인 전극(D4)과 스위칭 소스 전극(S2)을 노출하는 하는 절연막 개구부(50)를 형성한다. 이때, 구동 게이트 전극(G1), 초기화 소스 전극(S4) 및 발광 제어 드레인 전극(D6)을 노출하는 예비 접촉 구멍(60)도 함께 형성한다.
- [0132] 그런 다음, 제2 게이트 절연막(142) 위에 금속막을 형성한 후 패터닝하여 제2 게이트 배선(157, 138)을 형성한다. 이때, 제2 스토리지 전극(138)은 예비 접촉 구멍(60)을 노출하는 스토리지 개구부(51)를 가지도록 패터닝한다..
- [0133] 다음, 도 16 내지 도 18에 도시한 바와 같이, 제2 게이트 배선(157, 138) 위에 유기막으로 층간 절연막(160)을 형성한다.
- [0134] 이후, 층간 절연막(160)을 사진 식각 공정으로 식각하여 절연막 개구부(50)내에 위치하며 각각 구동 소스 전극(S1) 및 초기화 드레인 전극(D4)을 노출하는 접촉 구멍(62, 63)을 형성한다. 이때, 예비 접촉 구멍을 통해서 구동 게이트 전극(G1), 초기화 소스 전극(S4) 및 발광 제어 드레인 전극(D6)을 각각 노출하는 접촉 구멍(61, 64, 66)을 형성한다.
- [0135] 유기막으로 이루어지는 층간 절연막과 무기막으로 이루어지는 게이트 절연막을 함께 식각할 경우 하부에 위치하는 게이트 절연막을 식각하는 동안 층간 절연막이 파식각 되어 접촉 구멍을 통해서 연결되는 두 신호선 사이의 거리가 줄어들어, 이로 인해서 크로스 특이 발생할 수 있었다. 그러나 본 발명에서와 같이 절연막 개구부(50)를 형성한 후 절연막 개구부(50) 내에 접촉 구멍(62, 63)을 형성하면 두 접촉 구멍 사이에는 유기막만 남겨지므로 접촉 구멍을 통해서 연결되는 두 신호선 사이의 거리가 증가하여 이들 사이의 크로스 특의 발생을 최소화할 수 있다.
- [0136] 또한, 저유전을 유기막으로 층간 절연막을 형성할 경우 무기막에 비해서 상대적으로 유전율이 적어, 두 신호선 사이의 기생 용량을 최소화할 수 있다.
- [0137] 다음, 도 19 내지 도 21에 도시한 바와 같이, 층간 절연막(160) 위에 금속막을 형성한 후 패터닝하여 접촉 구멍(62, 63, 64, 66)을 통해서 스위칭 소스 전극(S2), 초기화 드레인 전극(D4), 초기화 소스 전극(S4) 및 발광 제

어 드레인 전극(D6)과 각각 연결되는 데이터선(171), 제1 데이터 연결 부재(174), 제2 데이터 연결 부재(175) 및 제3 데이터 연결 부재(179)와 구동 전압선(172)을 포함하는 데이터 배선을 형성한다.

[0138] 다음, 도 7 내지 도 9에 도시한 바와 같이, 데이터 배선(171, 172, 174, 175, 179) 위에 보호막(180)을 형성한다. 그리고 보호막(180)에 제3 데이터 연결 부재(179)를 노출하는 접촉 구멍(81)을 형성한다.

[0139] 이후, 보호막(180) 위에 접촉 구멍(81, 82)을 통해서 제3 데이터 연결 부재(179) 및 제2 데이터 연결 부재(175)와 각각 연결되는 제1 전극(710)과 초기화 전압선(192)을 형성한다.

[0140] 그리고 제1 전극(710) 위에 개구부(95)를 노출하는 화소 정의막(190)을 형성하고, 개구부(95) 내에 유기 발광층(720)을 형성하고, 유기 발광층(720) 위에 제2 전극(730) 및 봉지막(260)을 형성한다.

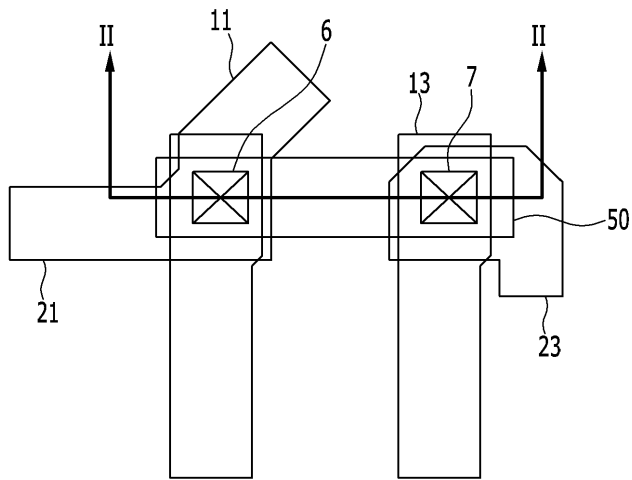
[0141] 본 발명을 앞서 기재한 바에 따라 바람직한 실시예를 통해 설명하였지만, 본 발명은 이에 한정되지 않으며 다음에 기재하는 특허청구범위의 개념과 범위를 벗어나지 않는 한, 다양한 수정 및 변형이 가능하다는 것을 본 발명이 속하는 기술 분야에 종사하는 자들은 쉽게 이해할 것이다.

부호의 설명

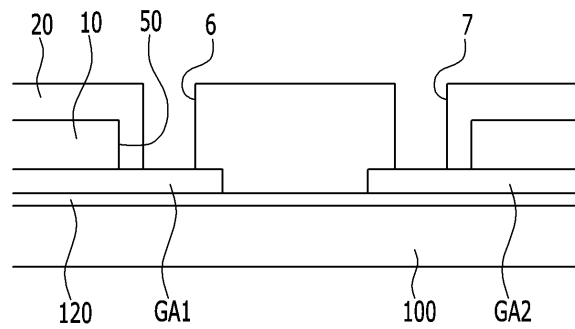
[0142] 6, 7: 접촉 구멍 10: 하부 절연막
11: 제1 신호선 13: 제2 신호선
20: 상부 절연막 50: 절연막 개구부
51: 스토리지 개구부 60: 예비 접촉 구멍
61, 62, 63, 64, 65, 66, 69, 81, 82: 접촉 구멍
95: 개구부 120: 버퍼층
100: 기판 128: 제1 스토리지 전극
130: 반도체 138: 제2 스토리지 전극
141: 제1 게이트 절연막 142: 제2 게이트 절연막
151: 스캔선 152: 전단 스캔선
153: 발광 제어선 157: 스토리지선
158: 바이패스 제어선 160: 층간 절연막
171: 데이터선 172: 구동 전압선
174: 제1 데이터 연결 부재
175: 제2 데이터 연결 부재
179: 제3 데이터 연결 부재
180: 보호막 190: 화소 정의막
192: 초기화 전압선 260: 봉지막
710: 제1 전극 720: 유기 발광층
730: 제2 전극

도면

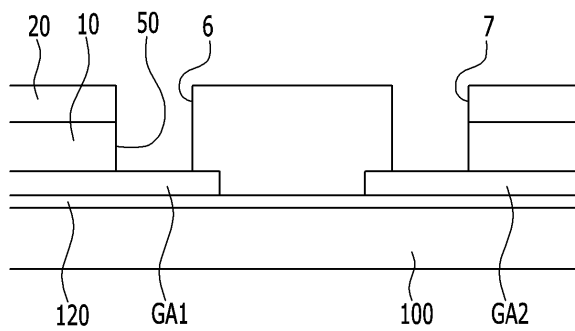
도면1



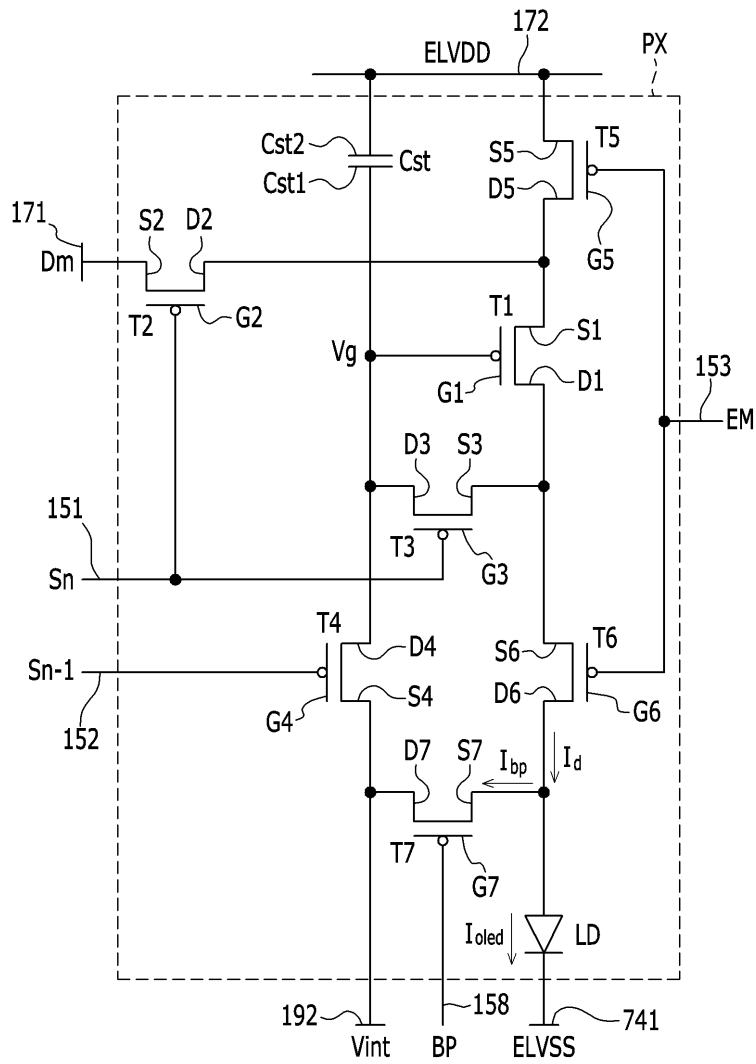
도면2



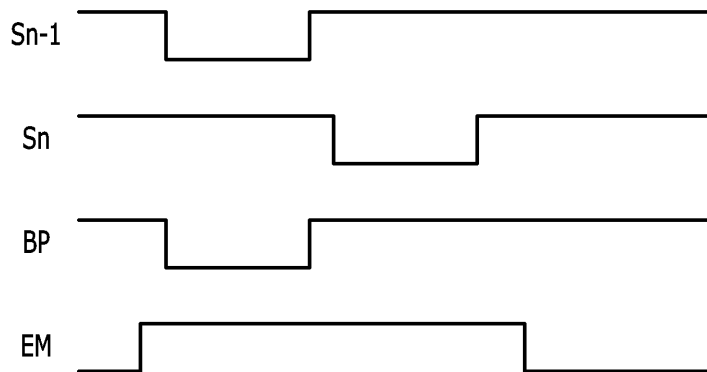
도면3



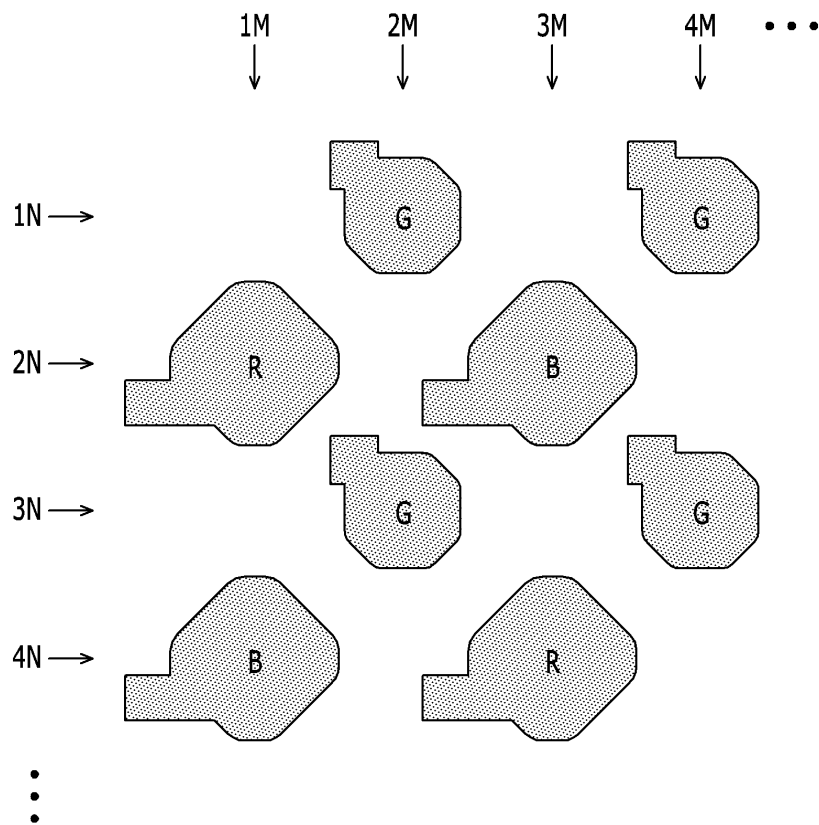
도면4



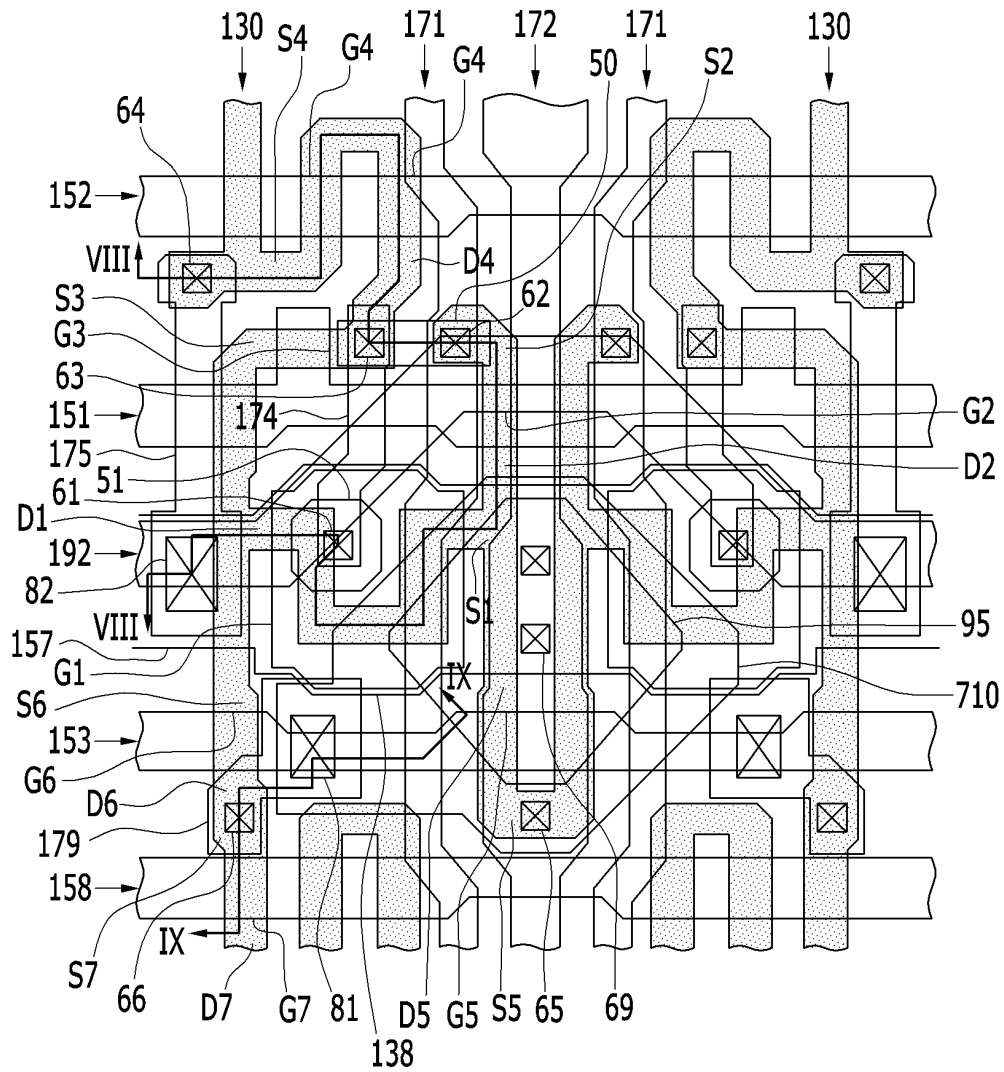
도면5



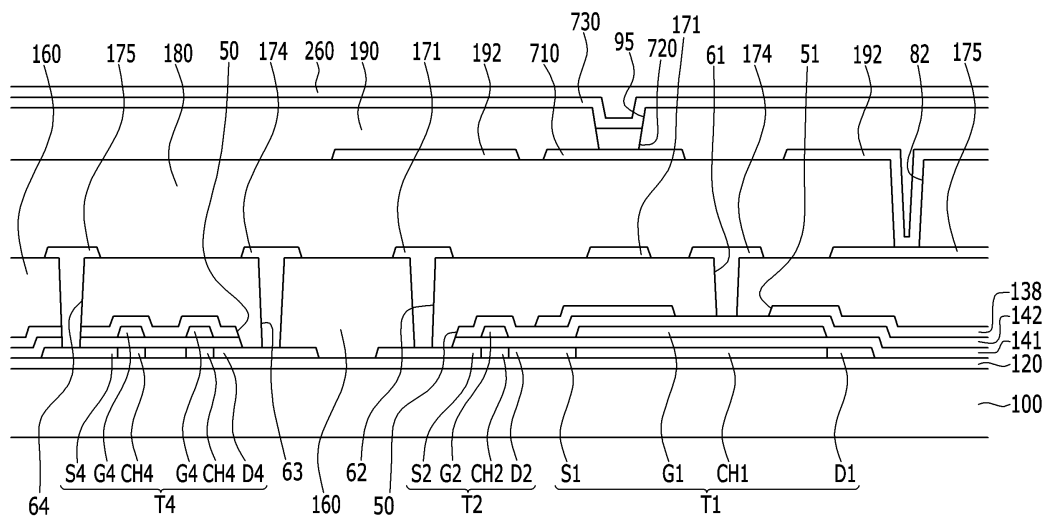
도면6



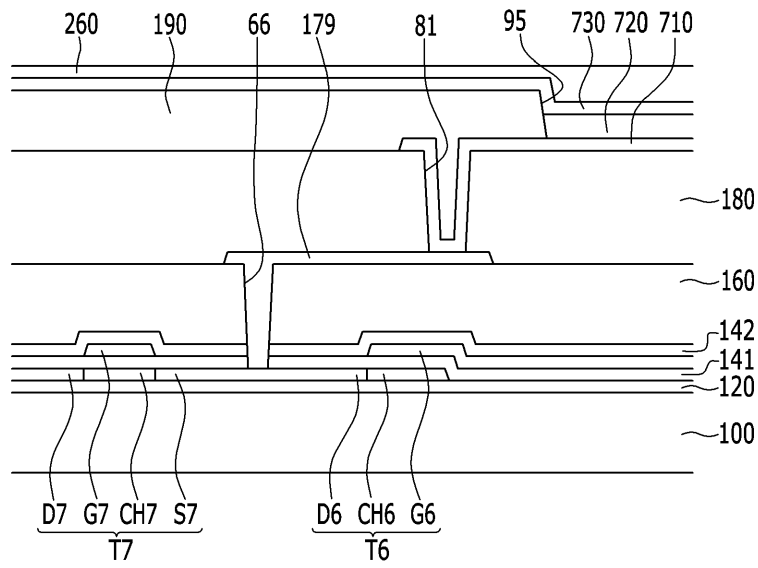
도면7



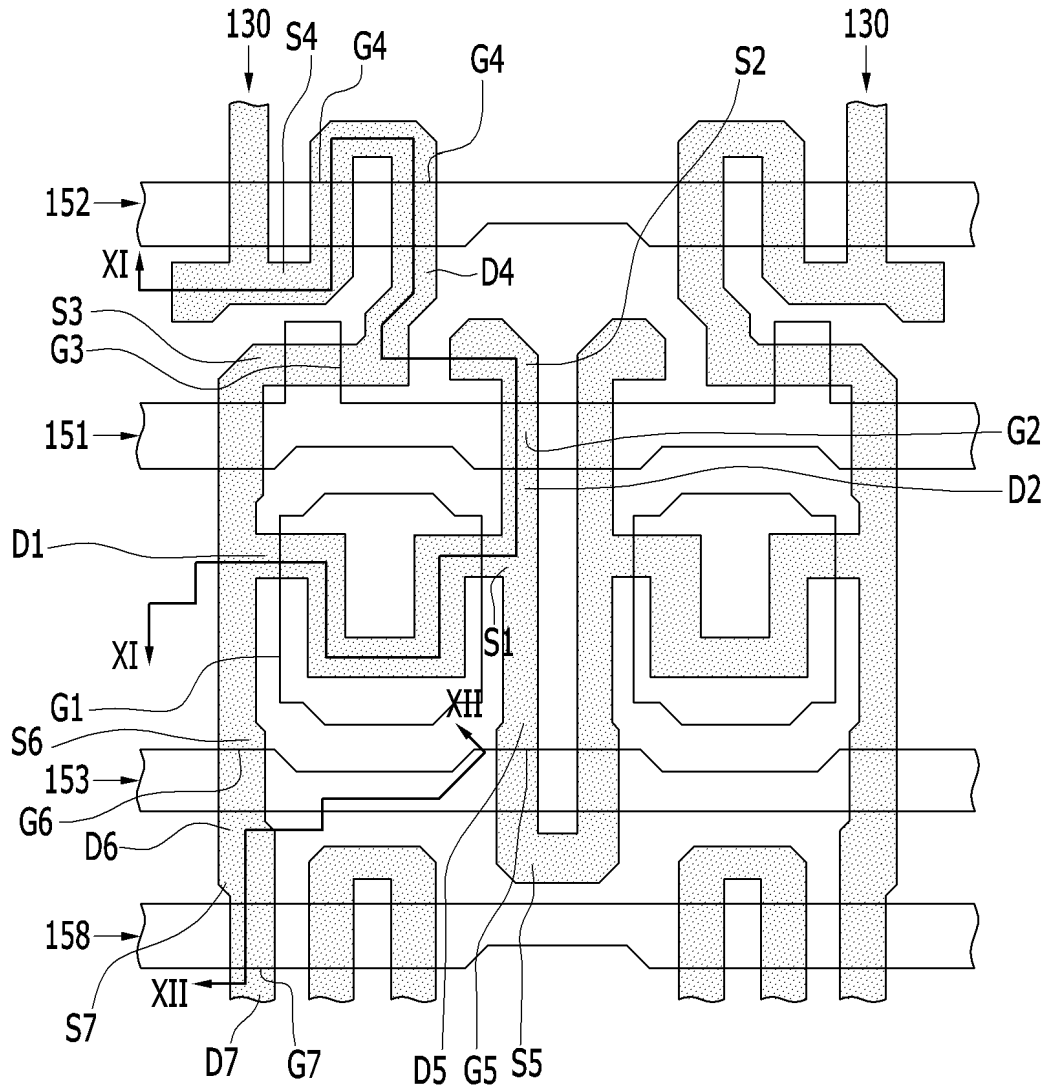
도면8



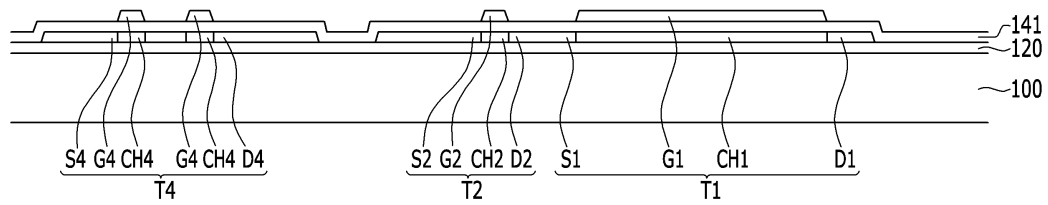
도면9



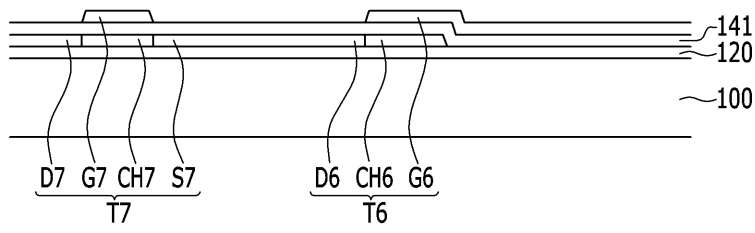
도면10



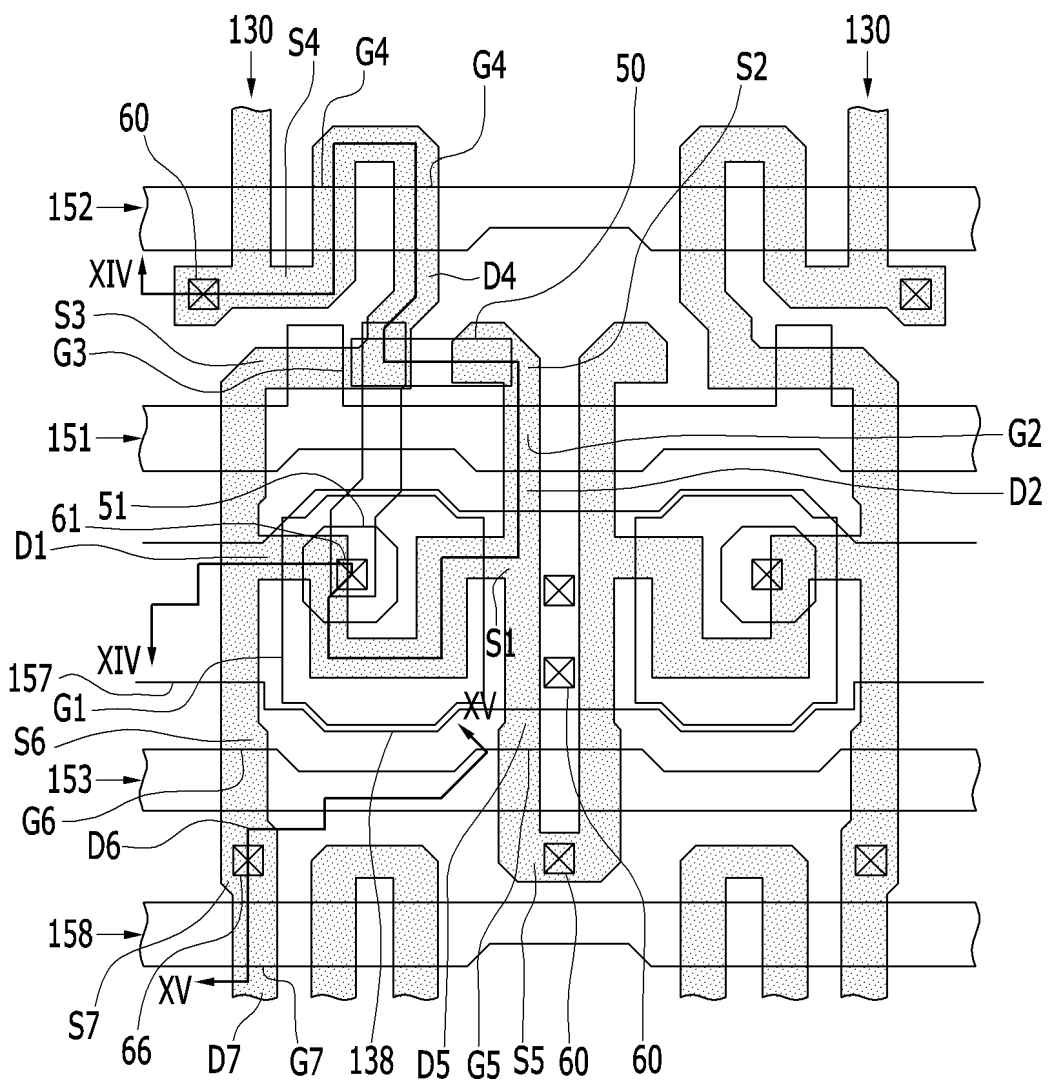
도면11



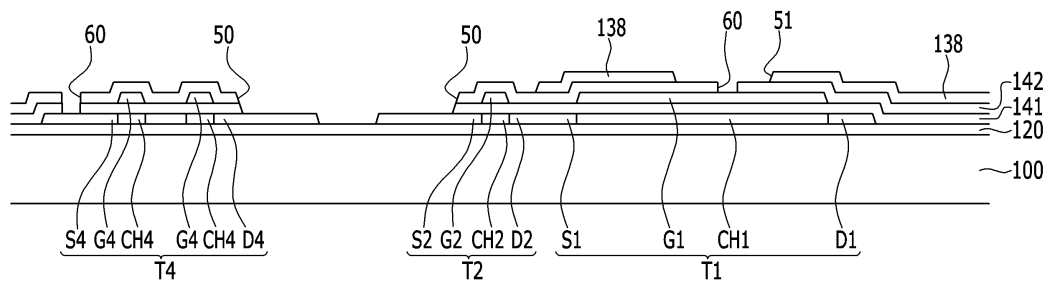
도면12



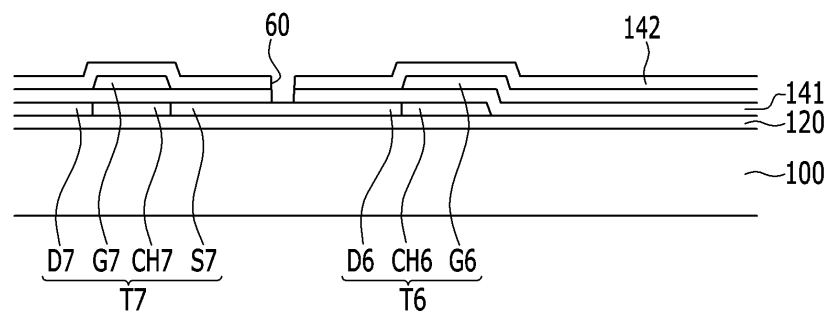
도면13



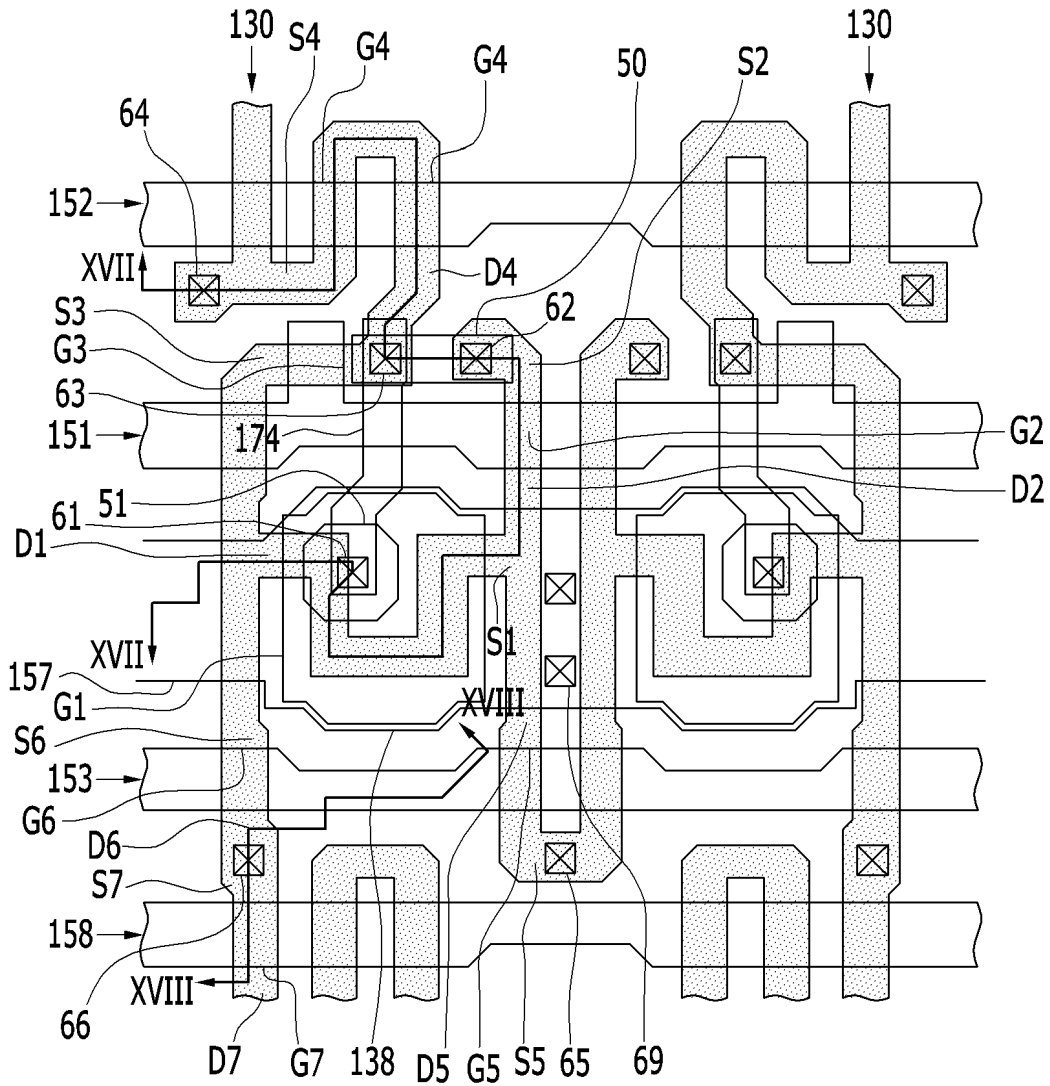
도면14



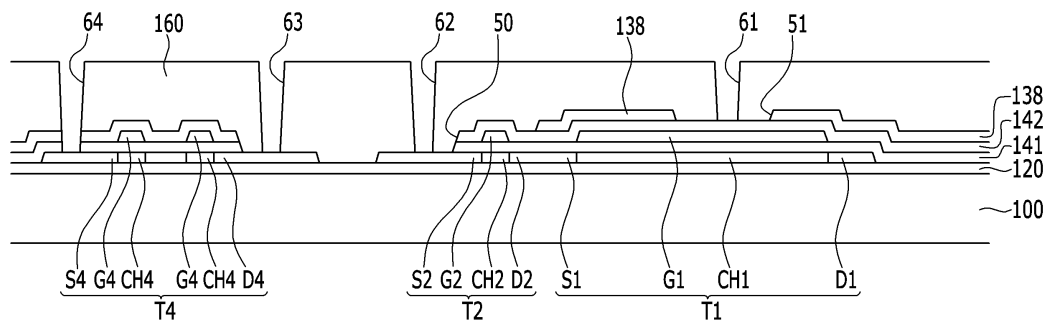
도면15



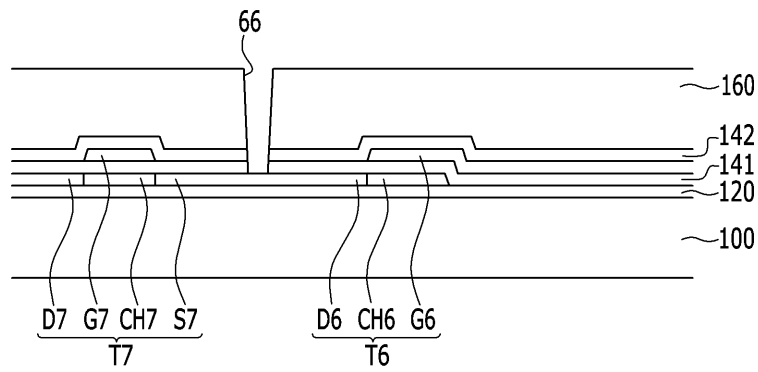
도면16



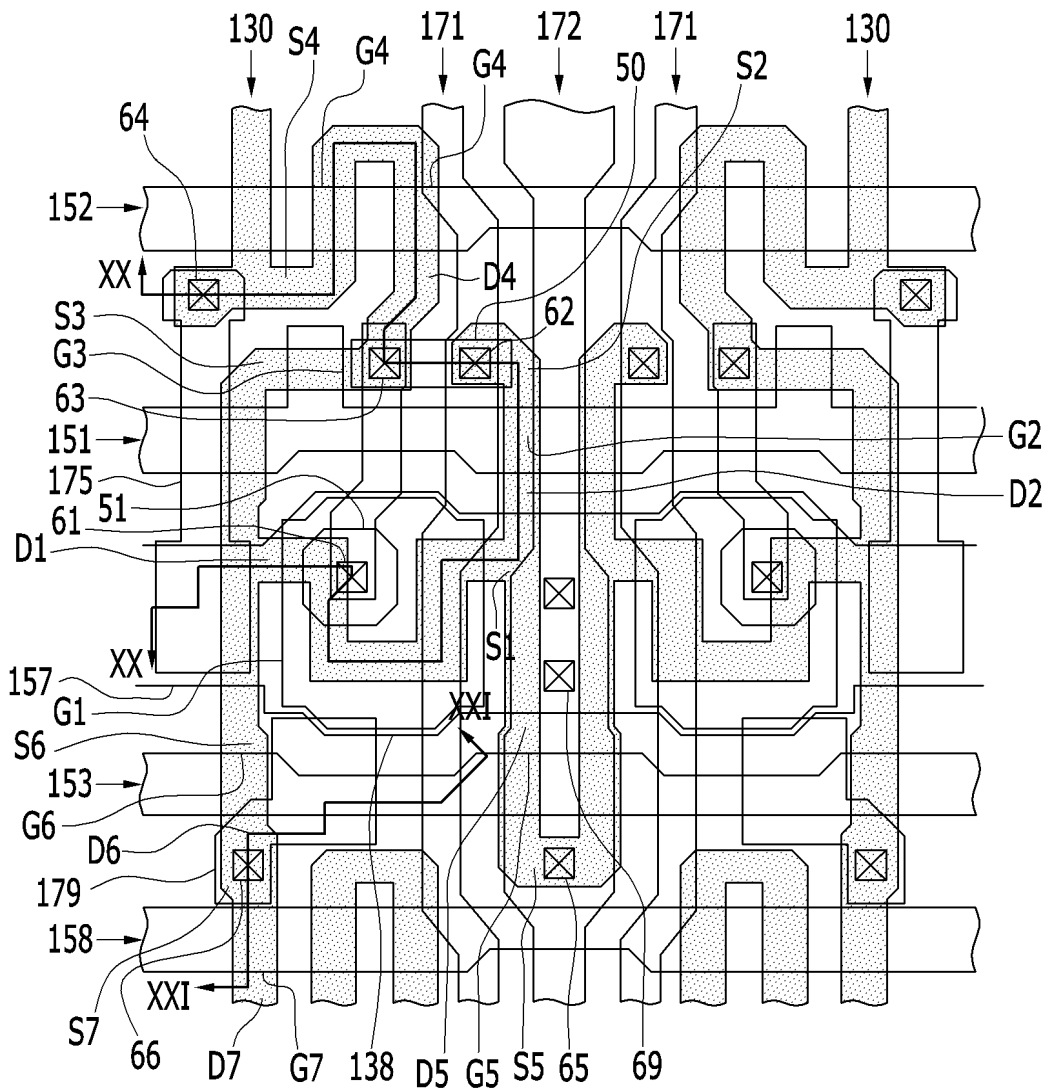
도면17



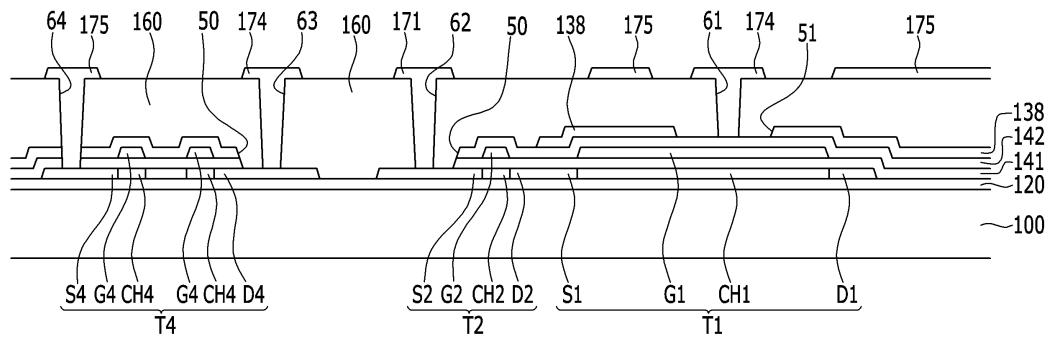
도면18



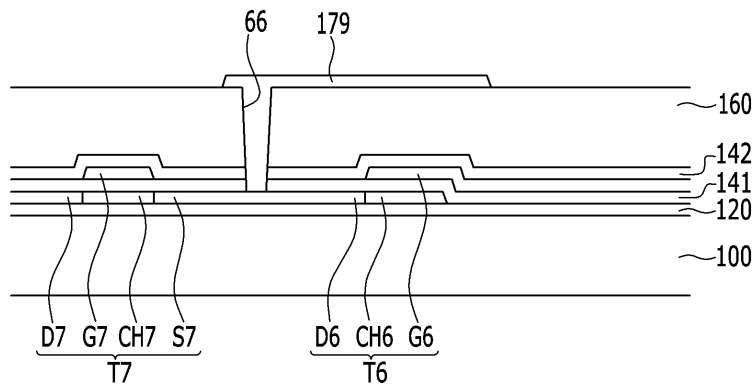
도면19



도면20



도면21



专利名称(译)	相关技术的描述		
公开(公告)号	KR1020160116182A	公开(公告)日	2016-10-07
申请号	KR1020150042536	申请日	2015-03-26
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	LEE WANG WOO 이왕우 PARK YOUNG WOO 박영우 SON SE WAN 손세완 WOO MIN WOO 우민우		
发明人	이왕우 박영우 손세완 우민우		
IPC分类号	H01L27/32		
CPC分类号	H01L27/3258 H01L27/3262 H01L27/3274 H01L2227/32 G09G3/3208 H01L27/1225 H01L27/124 H01L27/1248 H01L27/1255 H01L27/3241 H01L27/3246 H01L27/3248 H01L27/3265 H01L27/3276 H01L2227/323		
外部链接	Espacenet		

摘要(译)

根据本发明实施例的有机发光二极管显示器包括：基板；半导体，形成在基板上，并且具有多个晶体管的每个沟道和在沟道两侧形成的掺杂区域；栅极绝缘膜，形成在半导体上，并具有暴露两个不同晶体管的掺杂区域的绝缘膜孔部分；栅电极，形成在栅极绝缘膜上并与沟道重叠；层间绝缘膜，形成在栅电极上，并具有第一接触孔和第二接触孔，分别暴露位于绝缘膜孔部分中的掺杂区域；数据线形成在层间绝缘膜上并分别连接到掺杂区。层间绝缘膜由有机膜形成，第一接触孔和第二接触孔包括位于绝缘膜开口部分的边界线内的第一侧壁。有机发光二极管显示器可以最大限度地减少高分辨率结构中的串扰。COPYRIGHT KIPO 2016

