



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0094579
(43) 공개일자 2016년08월10일

(51) 국제특허분류(Int. Cl.)
H01L 27/32 (2006.01) H01L 51/56 (2006.01)
(52) CPC특허분류
H01L 27/3262 (2013.01)
H01L 27/3265 (2013.01)
(21) 출원번호 10-2015-0015531
(22) 출원일자 2015년01월30일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
정득수
경기도 파주시 문산읍 당동1로 12 502동 1503호
(당동리, 자연엔꿈에그린5단지아파트)
김환
대구광역시 수성구 범어동 청호로 411-3(화산샬레 102동1001호)
(뒷면에 계속)
(74) 대리인
특허법인인벤투스

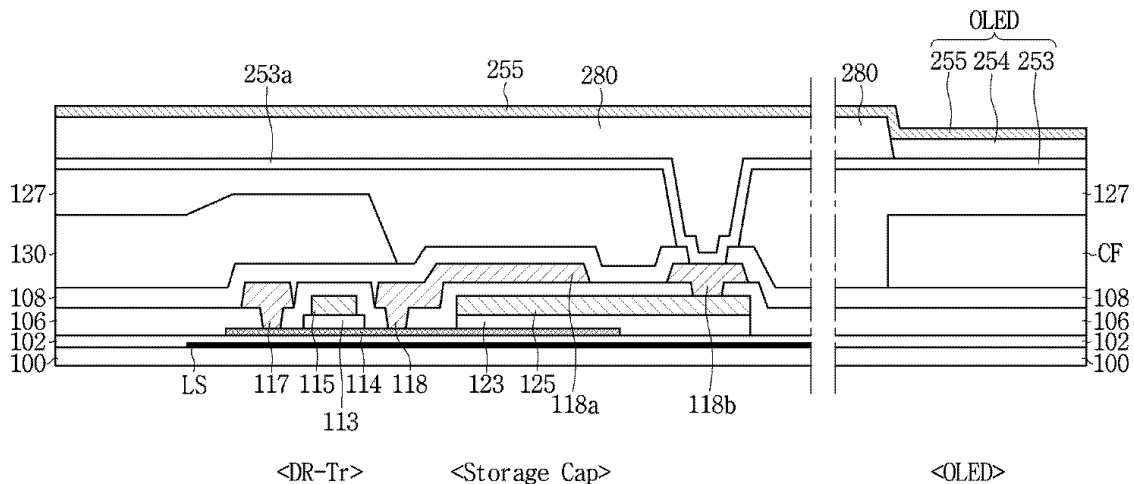
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 유기발광표시장치 및 그 제조방법

(57) 요약

본 발명은 유기발광표시장치 및 이의 제조방법을 개시한다. 개시된 본 발명의 유기발광표시장치는, 유기발광 다이오드 영역, 스토리지 커패시터 영역 및 트랜지스터 영역이 구획된 기판과, 상기 트랜지스터 영역에 배치되고, 상기 스토리지 커패시터 영역으로 확장된 드레인 연장부와 드레인 콘택부를 구비한 트랜지스터와, 상기 스토리지 커패시터 영역에서 상기 드레인 연장부 및 상기 트랜지스터의 채널층과 중첩되도록 배치된 보조 스토리지 전극과, 상기 트랜지스터 상에 오버코트층을 사이에 두고 배치된 화소 전극과, 상기 유기발광 다이오드 영역에 배치된 유기발광 다이오드를 포함함으로써, 유기발광표시장치의 스토리지 커패시터 영역에 보조 스토리지 전극을 추가로 배치하여 스토리지 커패시턴스를 확보한 효과가 있다.

대표도



(52) CPC특허분류

H01L 51/56 (2013.01)

(72) 발명자

김동영

경기도 과주시 책향기로 403 707동 1403호 (동패
동, 숲속길마을월드메르디앙센트럴파크아파트)

조용선

서울특별시 마포구 동교로 162-6 (서교동) 서교에
텐빌 302호

명세서

청구범위

청구항 1

유기발광 다이오드 영역, 스토리지 커패시터 영역 및 트랜지스터 영역이 구획된 기판;

상기 트랜지스터 영역에 배치되고, 상기 스토리지 커패시터 영역으로 확장된 드레인 연장부와 드레인 콘택부를 구비한 트랜지스터;

상기 스토리지 커패시터 영역에서 상기 드레인 연장부 및 상기 트랜지스터의 채널층과 중첩되도록 배치된 보조 스토리지 전극;

상기 트랜지스터 상에 오버코트층을 사이에 두고 배치된 화소전극; 및

상기 유기발광 다이오드 영역에 배치된 유기발광 다이오드를 포함하는 유기발광표시장치.

청구항 2

제1항에 있어서, 상기 스토리지 커패시터 영역에서는 상기 화소전극, 드레인 연장부, 보조 스토리지 전극 및 트랜지스터의 채널층이 서로 중첩되는 유기발광표시장치.

청구항 3

제1항에 있어서, 상기 오버코트층은 상기 트랜지스터 영역과 스토리지 커패시터 영역에서 서로 동일한 두께를 갖는 유기발광표시장치.

청구항 4

제1항에 있어서, 상기 트랜지스터의 콘택부는 상기 화소전극과 전기적으로 연결된 유기발광표시장치.

청구항 5

제1항에 있어서, 상기 스토리지 커패시터 영역 및 트랜지스터 영역과 대응되는 기판 상에 광차단층이 더 배치된 유기발광표시장치.

청구항 6

제1항에 있어서, 상기 보조 스토리지 전극은 상기 드레인 연장부와 상기 스토리지 커패시터 영역으로 확장된 채널층 사이에 배치된 유기발광표시장치.

청구항 7

화소 영역들이 배치된 액티브 어레이 영역, 상기 액티브 어레이 영역 둘레의 패드 영역, 상기 액티브 어레이 영역과 패드 영역 사이의 링크 라인 영역 및 상기 액티브 어레이 영역의 가장자리 둘레의 액티브 엡지영역으로 구분된 어레이 기판을 제공하는 단계;

상기 어레이 기판 상에 오버코트층을 형성하고, 광 투과율이 서로 다른 제1 내지 제4 영역을 포함하는 마스크를 이용하여 노광 및 현상하는 단계; 및

상기 노광 및 현상 공정에 따라 상기 패드 영역과 대응되는 오버코트층에 콘택홀을 형성하는 단계를 포함하는 유기발광표시장치 제조방법.

청구항 8

제7항에 있어서, 상기 마스크의 제1영역은 상기 액티브 어레이 영역과 대응되고, 상기 제2영역은 액티브 엣지영역과 대응되며, 상기 제3영역은 상기 링크 라인 영역과 대응되고, 상기 제4영역은 상기 오버코트층의 콘택홀과 대응되는 유기발광표시장치 제조방법.

청구항 9

제7항에 있어서, 상기 액티브 엣지 영역과 상기 링크 라인 영역과 대응되는 상기 오버코트층의 두께는 동일한 유기발광표시장치 제조방법.

청구항 10

제7항에 있어서, 상기 어레이 기판은 스위칭 트랜지스터, 구동 트랜지스터, 스토리지 커패시터 및 유기발광 다이오드들이 형성된 유기발광표시장치 제조방법.

발명의 설명

기술 분야

[0001] 본 발명은 유기발광표시장치에 관한 것으로서, 보다 구체적으로는 유기막의 뜯김 불량을 방지할 수 있는 유기발광표시장치 및 그 제조방법에 관한 것이다.

배경 기술

[0002] 기존의 음극선관(Cathode Ray Tube) 표시장치를 대체하기 위해 제안된 평판표시장치(Flat Panel Display Device)로는, 액정표시장치(Liquid Crystal Display), 전계방출 표시장치(Field Emission Display), 플라즈마 표시장치(Plasma Display Panel) 및 유기발광표시장치(Organic Light-Emitting Diode Display, OLED Display) 등이 있다.

[0003] 이중, 유기발광표시장치는, 표시패널에 구비되는 유기전계 발광다이오드가 높은 휘도와 낮은 동작 전압 특성을 가지며, 또한 스스로 빛을 내는 자체발광형이기 때문에 명암대비(contrast ratio)가 크고, 초박형 디스플레이의 구현이 가능하다는 장점이 있다. 또한, 응답시간이 수 마이크로초(μs) 정도로 동화상 구현이 쉽고, 시야각의 제한이 없으며 저온에서도 안정적인 특성이 있다.

[0004] 상기 유기발광표시장치에서 색상을 표현하기 위해서는 적(R), 녹(G), 청(B) 색의 빛을 각각 발광하거나 백(W) 색의 빛을 발광하는 유기 발광층들을 사용하는데, 유기 발광층들은 두 개의 전극 사이에 형성되어 유기발광 다이오드(OLED)를 형성한다.

[0005] 또한, 상기 유기발광표시장치는 비디오 신호가 공급되는 데이터 라인과 구동신호가 공급되는 게이트 라인, 유기 발광 다이오드에 전원을 공급하는 전원 라인 등이 서로 교차되어, 화소 영역을 정의한다. 상기 화소 영역에는 스위칭 박막트랜지스터, 구동 박막트랜지스터, 스토리지 커패시터 및 유기발광 다이오드(OLED)가 배치된다.

[0006] 하지만, 최근에는 고해상도 및 고속 응답 특성 요구에 따라 상기 유기발광 표시장치의 화소 영역이 좁아지고 있어, 화소 영역의 개구율 확보가 문제되고 있다. 또한, 고속 응답 특성의 요구에 따라 빠른 응답특성을 갖는 박막트랜지스터의 구현과 화면 품질을 개선하기 위해 화소 영역에서 데이터 신호(비디오 신호)를 충분히 충전할 수 있는 대용량 스토리지 커패시터가 요구되고 있다.

[0007] 도 1은 종래 기술에 따라 유기발광표시장치의 오버코트층에서 발생하는 들뜸 불량을 도시한 도면으로써, 일반적

으로 유기발광표시장치에는 오버코트층이 형성된다.

- [0008] 특히, 유기발광표시장치의 스토리지 커패시터는 유기발광 다이오드의 제1전극과 동일층으로 형성되는 화소전극과 구동 트랜지스터의 드레인 전극과 연결되는 액티브층으로 형성된다.
- [0009] 상기 유기발광표시장치의 스토리지 커패시턴스가 크면, 데이터 전압을 안정적으로 유지할 수 있는 장점이 있다.
- [0010] 따라서, 종래 유기발광표시장치는 스토리지 커패시턴스를 확보하기 위해 화소 전극과 구동 트랜지스터 사이에 형성되는 오버코트층(OC: Over Coat layer)의 두께를 하프톤 노광 하여 얇게 형성한다.
- [0011] 하지만, 화소 전극과 구동 트랜지스터의 드레인 전극과의 연결을 위해 오버코트층 하부 보호막을 식각하여 콘택홀을 형성할 때, 현상액이 콘택홀 영역의 얇은 오버코트층 하부로 침투하여 오버코트층의 들뜸 및 뜯김 불량이 발생된다.
- [0012] 또한, 상기와 같이 오버코트층의 뜯김 불량을 방지하기 위해 스토리지 커패시터 영역의 오버코트층을 두껍게 형성하면, 스토리지 커패시터의 용량(capacitance)이 감소하는 문제가 발생된다.

발명의 내용

해결하려는 과제

- [0013] 본 발명은, 유기발광표시장치의 스토리지 커패시터 영역에 보조 스토리지 전극을 추가로 배치하여 스토리지 커패시턴스를 확보한 유기발광표시장치 및 그의 제조방법을 제공하는데 그 목적이 있다.
- [0014] 또한, 본 발명은, 스토리지 커패시터 영역의 오버코트층을 두껍게 형성하여 오버코트층의 뜯김 불량을 방지하면서, 스토리지 커패시터의 용량을 확보한 유기발광표시장치 및 그의 제조방법을 제공하는데 다른 목적이 있다.
- [0015] 또한, 본 발명은, 유기발광표시장치 패드 영역의 오버코트층 두께를 조절하여, 패드 영역에서의 오버코트층 뜯김 불량을 방지한 유기발광표시장치 및 그의 제조방법을 제공하는데 다른 목적이 있다.

과제의 해결 수단

- [0016] 상기와 같은 종래 기술의 과제를 해결하기 위한 본 발명의 유기발광표시장치는, 유기발광 다이오드 영역, 스토리지 커패시터 영역 및 트랜지스터 영역이 구획된 기판과, 상기 트랜지스터 영역에 배치되고, 상기 스토리지 커패시터 영역으로 확장된 드레인 연장부와 드레인 콘택부를 구비한 트랜지스터와, 상기 스토리지 커패시터 영역에서 상기 드레인 연장부 및 상기 트랜지스터의 채널층과 중첩되도록 배치된 보조 스토리지 전극과, 상기 트랜지스터 상에 오버코트층을 사이에 두고 배치된 화소 전극과, 상기 유기발광 다이오드 영역에 배치된 유기발광 다이오드를 포함함으로써, 유기발광표시장치의 스토리지 커패시터 영역에 보조 스토리지 전극을 추가로 배치하여 스토리지 커패시턴스를 확보한 효과가 있다.
- [0017] 또한, 본 발명의 유기발광표시장치 제조방법은, 화소 영역들이 배치된 액티브 어레이 영역, 상기 액티브 어레이 영역 둘레의 패드 영역, 상기 액티브 어레이 영역과 패드 영역 사이의 링크 라인 영역 및 상기 액티브 어레이 영역의 가장자리 둘레의 액티브 엠티영역으로 구분된 어레이 기판을 제공하는 단계; 상기 어레이 기판 상에 오버코트층을 형성하고, 광 투과율이 서로 다른 제1 내지 제4 영역을 포함하는 마스크를 이용하여 노광 및 현상하는 단계; 및 상기 노광 및 현상 공정에 따라 상기 패드 영역과 대응되는 오버코트층에 콘택홀을 형성하는 단계를 포함함으로써, 스토리지 커패시터 영역의 오버코트층을 두껍게 형성하여 오버코트층의 뜯김 불량을 방지하면서, 스토리지 커패시터의 용량을 확보한 효과가 있다.

발명의 효과

- [0018] 본 발명의 유기발광표시장치 및 그의 제조방법은, 유기발광표시장치의 스토리지 커패시터 영역에 보조 스토리지 전극을 추가로 배치하여 스토리지 커패시턴스를 확보한 효과가 있다.
- [0019] 또한, 본 발명의 유기발광표시장치 및 그의 제조방법은, 스토리지 커패시터 영역의 오버코트층을 두껍게 형성하

여 오버코트층의 뜯김 불량을 방지하면서, 스토리지 커패시터의 용량을 확보한 효과가 있다.

[0020] 또한, 본 발명의 유기발광표시장치 및 그의 제조방법은, 유기발광표시장치 패드 영역의 오버코트층 두께를 조절하여, 패드 영역에서의 오버코트층 뜯김 불량을 방지한 효과가 있다.

도면의 간단한 설명

[0021] 도 1은 종래 기술에 따라 유기발광표시장치의 오버코트층에서 발생하는 들뜸 불량을 도시한 도면이다.

도 2는 본 발명의 유기발광표시장치의 화소 구조를 도시한 도면이다.

도 3은 상기 도 2의 등가 회로도이다.

도 4는 본 발명의 유기발광표시장치의 단면도이다.

도 5a 내지 도 5c는 본 발명의 유기발광표시장치의 제조공정을 도시한 도면이다.

도 6은 본 발명의 유기발광표시장치의 평면도이다.

도 7a 내지 도 7c는 본 발명의 유기발광표시장치에 형성되는 오버코트층의 구조들을 도시한 도면이다.

발명을 실시하기 위한 구체적인 내용

[0022] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

[0023] 본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다.

[0024] 본 명세서 상에서 언급한 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.

[0025] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.

[0026] 위치 관계에 대한 설명일 경우, 예를 들어, '~상에', '~상부에', '~하부에', '~옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.

[0027] 시간 관계에 대한 설명일 경우, 예를 들어, '~후에', '~에 이어서', '~다음에', '~전에' 등으로 시간 적 선후 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 연속적이지 않은 경우도 포함할 수 있다.

[0028] 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.

[0029] 본 발명의 여러 실시예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하고, 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시할 수도 있다.

[0030] 이하, 본 발명의 실시예들은 도면을 참고하여 상세하게 설명한다. 그리고 도면들에 있어서, 장치의 크기 및 두께 등은 편의를 위하여 과장되어 표현될 수도 있다. 명세서 전체에 걸쳐서 동일한 참조번호들은 동일한 구성요소들을 나타낸다.

- [0031] 도 2는 본 발명의 유기발광표시장치의 화소 구조를 도시한 도면이고, 도 3은 상기 도 2의 등가 회로도이다.
- [0032] 도 2 및 도 3을 참조하면, 본 발명의 유기발광표시장치는 복수개의 데이터 라인(Vdata)과 스캔 라인(Scan) 및 전원 라인들(VDD)이 교차되어 매트릭스 형태의 화소 영역을 정의한다. 상기 각각의 화소 영역은 백(W) 색광을 발광하는 백색유기발광층을 구비한 유기발광 다이오드(OLED)가 배치되는데, 이들은 서브 픽셀(Sub_Pixel)로 명명될 수 있다. 또한, 서브 픽셀(Sub_Pixel)들 3개 또는 4개는 하나의 단위로 하여 픽셀(Pixel)로 명명될 수 있다.
- [0033] 또한, 상기 데이터 라인(Vdata)과 인접하며 평행하게 기준전압 라인(Vref)이 배치될 수 있고, 상기 기준전압 라인(Vref)은 화소 영역에 배치되는 센싱 박막트랜지스터(S-Tr)에 접속되어 구동 박막트랜지스터(DR-Tr) 또는 유기발광 다이오드(OLED)의 열화 상태를 센싱한다.
- [0034] 상기 스캔 라인(Scan)과 데이터 라인(Vdata)이 교차되는 영역에는 스위칭 박막트랜지스터(SW-Tr)가 배치되고, 상기 기준전압 라인(Vref)과 접속된 센싱 라인(Sense)과 상기 데이터 라인(Vdate)의 교차 영역에는 센싱 트랜지스터(S-Tr) 및 구동 트랜지스터(DR-Tr)가 각각 배치된다.
- [0035] 상기 센싱 트랜지스터(S-Tr)는 유기발광 다이오드(OLED) 및 구동 트랜지스터(DR-Tr)의 연결 노드(node)에 연결되어, 상기 유기발광 다이오드(OLED) 또는 구동 트랜지스터(DR-Tr)의 트래시홀드 전압(Vth)을 센싱하고, 열화 여부를 검사한다.
- [0036] 또한, 상기 화소 영역에는 백(W)색 광을 발생하는 유기발광 다이오드(OLED)가 배치될 수 있고, 상기 구동 트랜지스터(DR-Tr)를 제어하여 상기 유기발광 다이오드(OLED)에 공급되는 전류를 조절할 수 있도록 데이터 신호(비디오 신호)가 충전되는 스토리지 커패시터(Cst)가 배치될 수 있다.
- [0037] 즉, 상기 스위칭 박막트랜지스터(SW-Tr)는 스캔 라인(Scan)에 공급되는 게이트 구동신호에 응답하여, 턴온(Turn-On)되어 데이터 라인(Vdata)으로부터 공급되는 데이터 신호를 스토리지 커패시터(Cst)에 충전한다. 상기 스토리지 커패시터(Cst)에 충전되는 데이터 신호에 응답하여 상기 구동 박막트랜지스터(DR-Tr)가 턴온되며, 상기 구동 박막트랜지스터(DR-Tr)의 동작에 따라 상기 전원 라인(VDD)으로부터 유기발광 다이오드(OLED)에 공급되는 전류량이 조절된다.
- [0038] 상기 도 2와 도 3에서는 박막트랜지스터들이 N-Type 트랜지스터인 것을 일례로 도시하였지만, 이는 일 실시예로써, P-Type 박막 트랜지스터들로 형성할 수 있다. 또한, 상기 유기발광 다이오드(OLED)는 백(W)색 유기발광층을 구비하는 것을 중심으로 설명하지만, 적(R), 녹(G) 및 청(B) 색 유기발광층들 중 어느 하나의 유기발광층들이 형성될 수 있다.
- [0039] 또한, 상기 유기발광 다이오드(OLED)는 애노드 전극과 캐소드 전극 및 상기애노드 전극과 캐소드 전극 사이에 배치된 유기발광층을 포함할 수 있다. 상기 유기발광층은 유기 화합물층(HIL, HTL, EML, ETL, EIL)으로 구성될 수 있는데, 상기 유기 화합물층은 정공주입층(Hole Injection Layer, HIL), 정공수송층(Hole Transport Layer, HTL), 발광층(Emission Layer, EML), 전자수송층(Electron Transport Layer, ETL) 및 전자주입층(Electron Injection Layer, EIL)을 포함할 수 있다.
- [0040] 또한, 상기 유기발광 다이오드(OLED)를 포함하는 서브 픽셀의 회로도의 구체적인 동작 설명은 생략한다.
- [0041] 특히, 본 발명에서는 스토리지 커패시터(Cst)에 형성되는 오버코트층의 두께를 트랜지스터 소자에 형성되는 오버코트층의 두께로 크게 하여 오버코트층의 뜯김 불량을 방지할 수 있도록 하였다.
- [0042] 또한, 상기 오버코트층의 두께 증가로 인하여 상기 스토리지 커패시터(Cst)의 캐패시턴스(capacitance)가 줄어드는 것을 방지하기 위해 상기 스토리지 커패시터(Cst) 영역에 보조 스토리지 전극을 추가로 배치하였다.
- [0043] 이와 관련된 구체적인 구조와 제조방법은 도 4 및 도 5a 내지 도 5c에서 상세히 설명한다.
- [0044] 도 4는 본 발명의 유기발광표시장치의 단면도이고, 도 5a 내지 도 5c는 본 발명의 유기발광표시장치의 제조공정을 도시한 도면이다.
- [0045] 유기발광표시장치의 서브 픽셀은 도 2 및 도 3에서 설명한 바와 같이, 스캔 라인(Scan)과 데이터 라인(Vdata)이 교차되는 영역에 스위칭 박막트랜지스터(SW-Tr), 센싱 트랜지스터(S-Tr), 스토리지 커패시터(Storage Capacitor), 구동 트랜지스터(DR-Tr) 및 유기발광 다이오드(OLED)가 배치된다. 여기서는 구동 트랜지스터(DR-Tr), 스토리지 커패시터(Storage Capacitor) 및 유기발광 다이오드(OLED)를 중심으로 설명한다.

- [0046] 도 4 내지 도 5c를 참조하면, 본 발명의 유기발광표시장치는, 기판(100) 상에 구동 트랜지스터(DR-Tr) 영역, 스토리지 커패시터(Storage Capacitor) 영역 및 유기발광 다이오드(OLED) 영역으로 구획된다.
- [0047] 상기 구동 트랜지스터(DR-Tr) 영역에는 기판(100) 상에 광차단층(LS: Light Shielding Layer)이 배치되고, 상기 광차단층(LS) 상에는 버퍼층(102)을 사이에 두고 액티브층(114), 게이트 전극(115), 소스 전극(117), 드레인 전극(118) 및 게이트 절연패턴(113)으로 구성된 구동 트랜지스터(DR-Tr)가 배치되어 있다.
- [0048] 또한, 상기 스토리지 커패시터 영역에는 상기 구동 트랜지스터(DR-Tr)의 드레인 전극(118)과 전기적으로 연결된 액티브층(114), 스토리지 절연패턴(123)을 사이에 두고 배치된 보조 스토리지 전극(125), 상기 드레인 전극(118)로부터 연장된 드레인 연장부(118a) 및 상기 구동 트랜지스터(DR-Tr) 상부에 배치된 화소전극(253 a)과 전기적 연결을 위한 드레인 콘택부(118b)를 포함한다.
- [0049] 상기 드레인 전극(118), 드레인 연장부(118a) 및 드레인 콘택부(118b)는 일체로 형성될 수 있다.
- [0050] 또한, 상기 스토리지 커패시터 영역에서 보호막(108) 및 오버코트층(127) 상에 배치된 화소 전극(253a)과 상기 드레인 연장부(118a) 및 액티브층(114) 사이에 스토리지 커패시터가 형성될 수 있다.
- [0051] 따라서, 스토리지 커패시터 영역은 구동 트랜지스터(DR-Tr)의 액티브층(114), 보조 스토리지 전극(125), 스토리지 절연패턴(123) 및 드레인 연장부(118a)가 서로 중첩되어 있다. 이때, 상기 구동 트랜지스터(DR-Tr)의 액티브층(114)은 상기 스토리지 커패시터 영역까지 확장되어 배치된다.
- [0052] 상기 구동 트랜지스터(DR-Tr) 상에는 보호막(108), 오버코트층(127), 광흡수층(130), 화소전극(253a), बैं크층(280) 및 유기발광 다이오드(OLED)의 제2 전극층(255)이 적층되어 있다. 상기 광흡수층(130)은 적색(R), 녹색(G) 및 청색(B) 컬러필터층이 형성될 때, 구동 트랜지스터(DR-Tr) 영역으로의 입사되는 광을 흡수하기 위해 형성한다. 적색(R), 녹색(G) 및 청색(B) 컬러필터층들 중 어느 하나, 또는 두 개 이상의 컬러필터층들을 적층하여 형성할 수 있다.
- [0053] 또한, 유기발광 다이오드(OLED) 영역에는 기판(100) 상에 버퍼층(102), 층간절연막(106), 보호막(108)이 순차적으로 적층되어 있고, 상기 보호막(108) 상에는 컬러필터층(CF)과 오버코트층(127)이 배치되어 있다. 또한, 상기 오버코트층(127) 상에는 유기발광 다이오드(OLED)를 구성하는 제1 전극(253), 유기발광층(254) 및 제2 전극(255)이 배치되어 있다.
- [0054] 상기 유기발광 다이오드(OLED)의 제1 전극(253)과 화소전극(253a)은 일체로 형성되거나 유기발광 다이오드(OLED) 영역과 구동 트랜지스터(DR-Tr) 영역에서 서로 분리될 수 있다.
- [0055] 이와 같이, 본 발명의 유기발광표시장치는 스토리지 커패시터 영역과 구동 트랜지스터 영역의 오버코트층(127) 두께를 동일하게 하여, 화소 전극(253a)과 드레인 콘택부(118b) 영역에서 발생하는 오버코트층(127)의 뜯김 불량량을 방지한 효과가 있다.
- [0056] 또한, 본 발명의 유기발광표시장치는, 스토리지 커패시터 영역에 보조 스토리지 전극(125)을 추가적으로 배치하여, 스토리지 커패시터의 용량을 증가시킨 효과가 있다.
- [0057] **<유기발광표시장치 제조방법>**
- [0058] 도 5a 내지 도 5c를 참조하면, 구동 트랜지스터(DR-Tr) 영역, 스토리지 커패시터 영역 및 유기발광 다이오드 영역으로 구획된 기판(100) 상에 금속막을 형성한 다음, 마스크 공정에 따라 광차단층(LS)을 형성한다. 상기 광차단층(LS)은 스토리지 커패시터 영역까지 확장된 구조로 형성된다.
- [0059] 상기와 같이, 기판(100) 상에 광차단층(LS)이 형성되면, 상기 기판(100) 상에 절연물질을 형성하여, 버퍼층(102)을 형성한다.
- [0060] 그런 다음, 상기 광차단층(LS)이 형성된 기판(100) 상에 비정질 실리콘 또는 결정질 실리콘으로 구성된 반도체층을 형성한 다음, 마스크 공정에 따라 상기 구동 트랜지스터(DR-Tr) 영역과 스토리지 커패시터(Storage Cap) 영역에 액티브층(114)을 형성한다.
- [0061] 상기 액티브층(114)은 산화물 반도체로 형성될 수 있다. 산화물 반도체는 인듐(In), 아연(Zn), 갈륨(Ga) 또는 하프늄(Hf) 중 적어도 하나를 포함하는 비정질 산화물로 이루어질 수 있다. 예컨대 스퍼터링(sputtering) 공정으로 Ga-In-Zn-O 산화물 반도체를 형성할 경우, In₂O₃, Ga₂O₃ 및 ZnO 로 형성된 각각의 타겟을 이용하거나, Ga-

In-Zn 산화물의 단일 타겟을 이용할 수 있다. 또한, 스퍼터링 (sputtering) 공정으로 hf-In-Zn-O 산화물 반도체를 형성할 경우, HfO₂, In₂O₃ 및 ZnO로 형성된 각각의 타겟을 이용하거나, Hf-In-Zn 산화물의 단일 타겟을 이용할 수 있다.

- [0062] 상기와 같이, 기판(100) 상에 액티브층(114)이 형성되면, 기판(100)의 전면에서 게이트 절연막과 게이트 금속막을 순차적으로 형성한 다음, 마스크 공정에 따라 상기 구동 트랜지스터(DR-Tr) 영역과 스토리지 커패시터 영역에 각각 게이트 전극(115)과 게이트 절연패턴(113), 상기 보조 스토리지 전극(125)과 스토리지 절연패턴(123)을 형성한다.
- [0063] 상기 게이트 금속막은 알루미늄(aluminium; Al), 알루미늄 합금(Al alloy), 텅스텐(tungsten; W), 구리(copper; Cu), 니켈(nickel; Ni), 크롬(chromium; Cr), 몰리브덴(molybdenum; Mo), 티타늄(titanium; Ti), 백금(platinum; Pt), 탄탈(tantalum; Ta) 등과 같은 저저항 불투명 도전물질을 사용할 수 있다. 또한, 인듐-틴-옥사이드(Indium Tin Oxide; ITO), 인듐-징크-옥사이드(Indium Zinc Oxide; IZO) 등의 투명한 도전물질과 불투명 도전물질이 적층된 다층 구조로 형성할 수 있다.
- [0064] 상기와 같이, 기판(100) 상에 게이트 전극(115)과 보조 스토리지 전극(125)이 형성되면, 상기 기판(100)의 전면에서 층간절연막(106)을 형성한다. 그런 다음, 마스크 공정을 진행하여, 소스 전극(117)과 드레인 전극(118)이 형성될 영역 및 보조 스토리지 전극(125) 일부에 콘택홀(contact hole)을 형성한다.
- [0065] 상기와 같이, 층간절연막(106) 상에 콘택홀이 형성되면, 기판(100)의 전면에서 소스/드레인 금속막을 형성한 다음, 마스크 공정에 따라 상기 구동 트랜지스터(DR-Tr) 영역에 소스 전극(117)과 드레인 전극(118), 상기 드레인 전극(118)으로부터 상기 보조 스토리지 전극(125)과 중첩되는 드레인 연장부(118a) 및 상기 층간절연막(106)에 형성된 콘택홀을 통하여 상기 보조 스토리지 전극(125)과 전기적으로 콘택되는 드레인 콘택부(118b)를 형성한다.
- [0066] 상기 드레인 전극(118), 상기 드레인 연장부(118a) 및 상기 드레인 콘택부(118b)는 일체로 형성된다.
- [0067] 상기 소스/드레인 금속막은, 몰리브덴(Mo), 티타늄(Ti), 탄탈륨(Ta), 텅스텐(W), 구리(Cu), 크롬(Cr), 알루미늄(Al), 이들의 조합으로부터 형성되는 합금 중 어느 하나를 이용할 수 있다.
- [0068] 상기와 같이, 소스 전극(117) 및 드레인 전극(118)이 기판(100) 상에 형성되면, 기판(100)의 전면에서 보호막(108)을 형성한 다음, 마스크 공정에 따라 상기 드레인 전극(118)의 일부와 상기 드레인 콘택부(118b)에 콘택홀을 형성한다.
- [0069] 따라서, 상기 유기발광 다이오드(OLED) 영역에는 기판(100) 상에 버퍼층(102), 층간절연막(106) 및 보호막(108)이 적층된다.
- [0070] 상기와 같이, 보호막(108) 상에 콘택홀이 형성되면, 상기 유기발광 다이오드(OLED) 영역에 컬러필터층(CF: Color Filter layer)을 형성하고, 상기 구동 트랜지스터(DR-Tr) 영역에 광흡수층(130)을 형성한다.
- [0071] 상기 컬러필터층(CF)은 적(R), 녹(G) 및 청(B)색 컬러필터층들이 각각의 서브 픽셀 단위로 형성되고, 상기 구동 트랜지스터(DR-Tr) 영역의 광흡수층(130)은 적(R), 녹(G) 및 청(B)색 컬러필터층 중 어느 하나일 수 있다. 대체적으로 광흡수가 좋은 적(R)색 컬러필터층을 형성하는 것이 바람직하다.
- [0072] 상기와 같이, 기판(100)의 유기발광 다이오드(OLED) 영역에 컬러필터층(CF)이 형성되면, 상기 기판(100)의 전면에서 오버코트층(127)을 형성하고, 상기 드레인 콘택부(118b)를 노출하는 콘택홀 공정을 진행한다.
- [0073] 상기 오버코트층(127)은 구동 트랜지스터(DR-Tr) 영역과 스토리지 커패시터 영역에서 모두 동일한 두께로 형성하여, 상기 드레인 콘택부(118b) 영역에 콘택홀을 형성할 때, 상기 오버코트층(127)의 뜯김 불량이 방지되도록 한다.
- [0074] 상기와 같이, 기판(100) 상에 오버코트층(127)이 형성되면, 기판(100)의 전면에서 투명성 도전물질을 형성한 다음, 마스크 공정에 따라 상기 컬러필터층(CF)과 대응되는 오버코트층(127) 상에 유기발광 다이오드(OLED)의 제1 전극(253)을 형성한다.
- [0075] 이때, 상기 구동 트랜지스터(DR-Tr) 영역과 스토리지 커패시터 영역에는 상기 제1 전극(253)과 동시에 패터닝되는 화소전극(253a)이 형성된다. 상기 제1 전극(253)과 화소전극(253a)은 일체로 형성되고, 상기 화소전극(253a)의 일부는 상기 오버코트층(127) 영역에 형성된 콘택홀을 통하여, 상기 드레인 콘택부(118b)와 전기적으로 연

결된다.

- [0076] 상기와 같이, 기판(100) 상에 제1 전극(253)과 화소전극(253a)이 형성되면, 기판(100)의 전면에 절연물질을 형성한 다음, 마스크 공정에 따라 서브 픽셀 단위로 상기 제1 전극(253)이 노출된 बैं크층(280)을 형성한다.
- [0077] 상기와 같이, 기판(100) 상에 बैं크층(280)이 형성되면, 상기 노출된 제1 전극(253) 상에 유기발광층(254)을 형성한다. 그런 다음, 상기 유기발광층(254)이 형성된 기판(100)의 전면에 금속막을 형성하여, 유기발광다이오드(OLED)의 제2 전극(255)을 형성한다.
- [0078] 이와 같이, 본 발명의 유기발광표시장치는, 서브 픽셀의 스토리지 커패시터 영역에 스토리지 영역까지 확장된 액티브층(114), 드레인 연장부(118a), 화소전극(253a) 및 보조 스토리지 전극(125)이 스토리지 커패시터를 형성하여, 종래 보다 용량이 큰 스토리지 커패시턴스(Storage Capacitance)를 확보할 수 있다.
- [0079] 도 6은 본 발명의 유기발광표시장치의 평면도이고, 도 7a 내지 도 7c는 본 발명의 유기발광표시장치에 형성되는 오버코트층의 구조들을 도시한 도면이다.
- [0080] 도 6 내지 도 7c를 참조하면, 본 발명의 유기발광표시장치(300)는, 도 2에 도시된 바와 같이, 복수개의 데이터 라인(Vdata)과 스캔 라인(Scan) 및 전원 라인들(VDD)이 교차되어 화소 영역이 정의되고, 각 화소 영역에는 스위칭 트랜지스터, 구동 트랜지스터, 스토리지 커패시터 및 유기발광 다이오드가 배치된다.
- [0081] 상기와 같이, 매트릭스 구조의 화소 영역들을 액티브 어레이 영역(A/A:Active Array), 상기 액티브 어레이 영역(A/A) 둘레에 게이트 패드 영역(G_PAD)과 데이터 패드 영역(D_PAD)으로 구성된 패드 영역, 상기 액티브 어레이 영역(A/A)과 게이트 패드 영역(G_PAD) 및 데이터 패드 영역(D_PAD) 사이에 배치된 링크 라인 영역(L/L) 및 상기 액티브 어레이 영역(A/A)의 가장자리 둘레의 액티브 엣지영역(A/E: Active Edge Area)으로 구분된다.
- [0082] 도 7a 내지 도 7c는 유기발광표시장치의 오버코트층 형성 구조를 구체적으로 도시한 도면으로써, 어레이 기판(A/S: Array Substrate)은 도 4에 도시한 도면에서 기판(100) 상에 컬러필터층(CF)과 광흡수층(130)까지 형성된 기판을 의미할 수 있다.
- [0083] 도 7a에 도시된 바와 같이, 어레이 기판(A/S) 상에 오버코트층(OC)을 형성하고, 제1 마스크(400)를 이용하여, 패드 영역(G_PAD, D_PAD)에 콘택홀(C)을 형성한다.
- [0084] 상기 제1 마스크(400)는 서로 다른 광 투과율 영역들을 구비한 하프톤 마스크 또는 회절 마스크를 사용한다. 따라서, 상기 제1 마스크(400)는 광 투과율이 100%인 제1 영역(401), 15%인 제2 영역(402), 25~30%인 제3 영역(403) 및 0%인 제4 영역(404)을 포함한다.
- [0085] 상기 제1 마스크(400)의 제1 영역(401)은 어레이 기판(A/S)에서 액티브 어레이 영역(A/A)과 대응되고, 제2 영역(402)은 어레이 기판(A/S)의 액티브 엣지영역(A/E)과 대응되며, 제3 영역(403)은 어레이 기판(A/S)의 링크 라인 영역(L/L) 및 콘택홀(C) 영역을 제외한 패드 영역(PAD)과 대응되고, 제4 영역(404)은 어레이 기판(A/S)의 콘택홀(C)과 대응된다.
- [0086] 상기 오버코트층(OC)은 네가티브(Negative) 오버코트층 재료를 사용하고, 어레이 기판(A/S)의 액티브 어레이 영역(A/A)과 대응되는 제1층(410), 어레이 기판(A/S)의 액티브 엣지영역(A/E)과 대응되는 제2층(411), 어레이 기판(A/S)의 링크 라인 영역(L/L)과 대응되는 제3층(412) 및 콘택홀(C)을 제외한 어레이 기판(A/S)의 패드 영역과 대응되는 제4층(413)을 포함한다.
- [0087] 상기 제2층 내지 제4층들(411, 412, 413)은 서로 동일한 두께로 형성된다. 상기 제3층 및 제4층(412, 413)과 대응되는 제1 마스크(400)의 제3 영역(403)은 제2 영역(402) 보다 높은 투과율을 갖지만, 상기 어레이 기판(A/S)의 액티브 엣지영역(A/E)과 링크 라인 영역(L/L)에서 적층된 형성물이 서로 다르기 때문에 동일한 두께의 오버코트층(OC)이 형성된다.
- [0088] 일반적으로 상기 어레이 기판(A/S)의 액티브 엣지영역(A/E)과 링크 라인 영역(L/L)에 동일한 투과율로 광을 조사하면, 상기 어레이 기판(A/S)에 형성된 형성물의 차이로 인하여 액티브 엣지영역(A/E) 보다 링크 라인 영역(L/L)에서 더 얇은 오버코트층(OC)이 형성된다.
- [0089] 이와 같이, 본 발명의 실시예에서는 유기발광표시장치의 패드 영역(PAD)과, 상기 패드 영역(PAD)과 인접한 링크 라인 영역(L/L)에서 오버코트층(OC)의 두께를 동일하게 하여 노광 및 현상 공정으로 오버코트층(OC)의 콘택홀(C) 영역에서의 오버코트층(OC) 뜯김 현상을 방지한 효과가 있다.

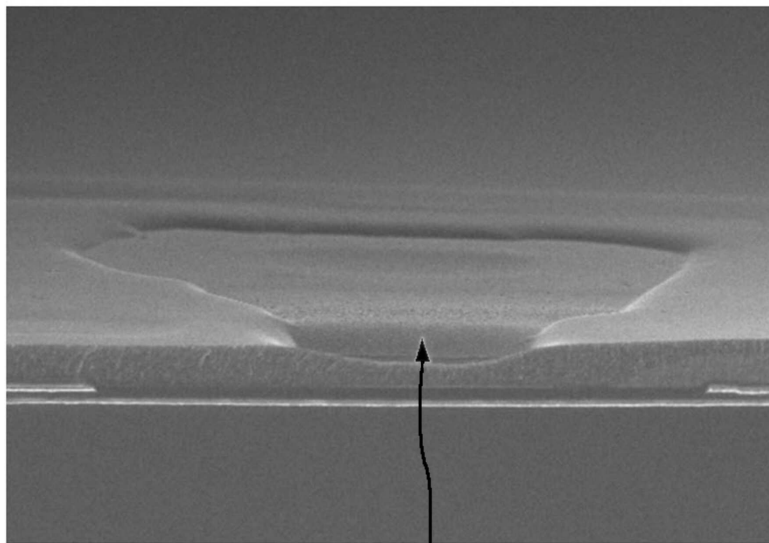
- [0090] 또한, 도 7b를 참조하면, 본 발명의 다른 실시예로서, 어레이 기판(A/S)의 패드 영역(PAD)과 대응되는 영역의 오버코트층(OC)을 모두 삭제하여, 종래 콘택홀(C) 영역에서 발생하는 오버코트층(OC)의 뜯김 불량을 방지한 효과가 있다.
- [0091] 구체적으로 보면, 상기 어레이 기판(A/S) 상에 형성되는 오버코트층(OC)은 액티브 어레이 영역(A/A)과 대응되는 제1층(510), 액티브 엣지영역(A/E)과 대응되는 제2층(511) 및 링크 라인 영역(L/L)과 대응되는 제3층(512)을 포함하고, 패드 영역(PAD)에서는 오버코트층(OC)을 완전히 제거하였다.
- [0092] 여기에 사용되는 제2 마스크(500)는 서로 다른 광 투과율 영역들을 구비한 하프톤 마스크 또는 회절 마스크일 수 있다. 따라서, 상기 제2 마스크(500)는 광 투과율이 100%인 제1 영역(501), 투과율이 15%인 제2 영역(502), 투과율이 0%인 제3 영역(503)을 포함한다.
- [0093] 상기 제2 마스크(500)의 제1 영역(501)은 어레이 기판(A/S)의 액티브 어레이 영역(A/A)과 대응되고, 제2 영역(502)은 어레이 기판(A/S)의 액티브 엣지영역(A/E) 및 링크 라인 영역(L/L)과 대응되며, 제3 영역(503)은 패드 영역(PAD)과 대응된다.
- [0094] 따라서, 본 발명에서는 패드 영역과 대응되는 오버코트층(OC)의 뜯김 불량을 방지하기 위해 패드 영역에 형성되는 오버코트층(OC)을 모두 제거하여, 오버코트층(OC)의 뜯김 불량을 원천적으로 방지하였다.
- [0095] 도 7c를 참조하면, 본 발명의 또 다른 실시예로서, 어레이 기판(A/S)의 패드 영역(PAD)과 대응되는 영역의 오버코트층(OC)의 두께를 액티브 어레이 영역(A/A)과 대응되는 두께로 형성하여, 종래 콘택홀(C) 영역에서 발생하는 오버코트층(OC)의 뜯김 불량을 방지한 효과가 있다.
- [0096] 구체적으로 보면, 상기 어레이 기판(A/S) 상에 형성되는 오버코트층(OC)은 액티브 어레이 영역(A/A)과 대응되는 제1층(610), 액티브 엣지영역(A/E)과 대응되는 제2층(611) 및 링크 라인 영역(L/L)과 대응되는 제3층(612)을 포함하고, 패드 영역(PAD)과 대응되는 제4층(610)을 포함한다.
- [0097] 여기에 사용되는 제3 마스크(600)는 서로 다른 광 투과율 영역들을 구비한 하프톤 마스크 또는 회절 마스크일 수 있다. 따라서, 상기 제3 마스크(600)는 광 투과율이 100%인 제1 영역(601), 투과율이 15%인 제2 영역(602), 투과율이 0%인 제3 영역(603)을 포함한다.
- [0098] 상기 제3 마스크(600)의 제1 영역(601)은 어레이 기판(A/S)의 액티브 어레이 영역(A/A)과 대응되고, 제2 영역(602)은 어레이 기판(A/S)의 액티브 엣지영역(A/E) 및 링크 라인 영역(L/L)과 대응되며, 제3 영역(603)은 패드 영역(PAD)의 콘택홀과 대응된다.
- [0099] 이와 같이, 본 발명에서는 콘택홀 영역의 오버코트층(OC)의 두께를 액티브 영역(A/A)의 오버코트층(OC) 두께로 형성하여, 콘택홀 영역에서의 오버코트층(OC)의 뜯김 불량을 방지한 효과가 있다.

부호의 설명

- [0100] 100: 기판 102: 버퍼층
- 114: 액티브층 115: 게이트 전극
- 117: 소스 전극 118: 드레인 전극
- 123: 스토리지 절연패턴 125: 보조 스토리지 전극
- 127: 오버코트층 280: 뱅크층
- 118a: 드레인 연장부 253a: 화소전극
- 118b: 드레인 콘택부

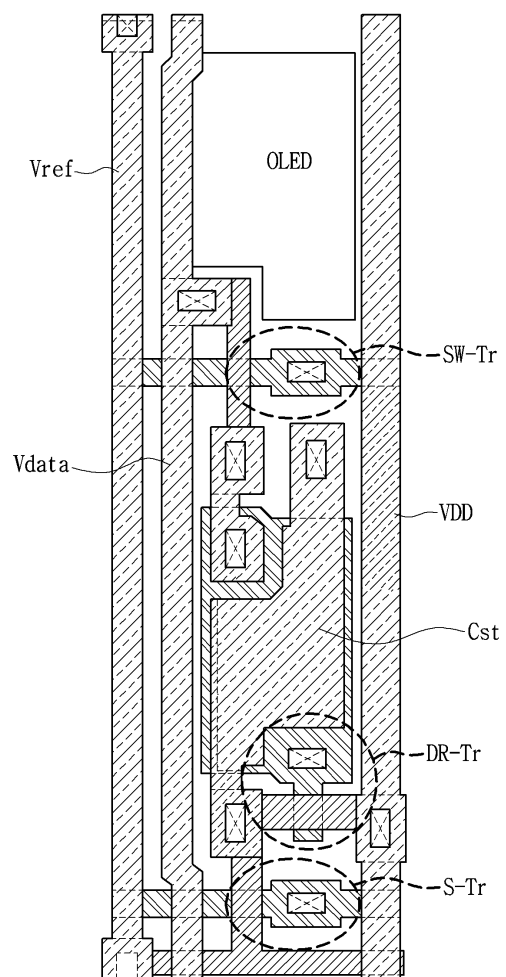
도면

도면1

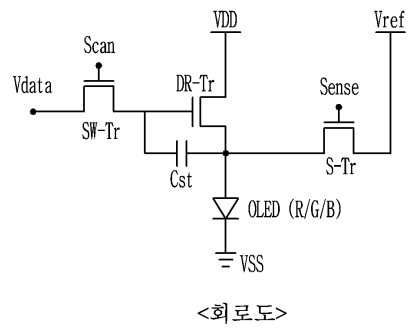


OC 들뜸

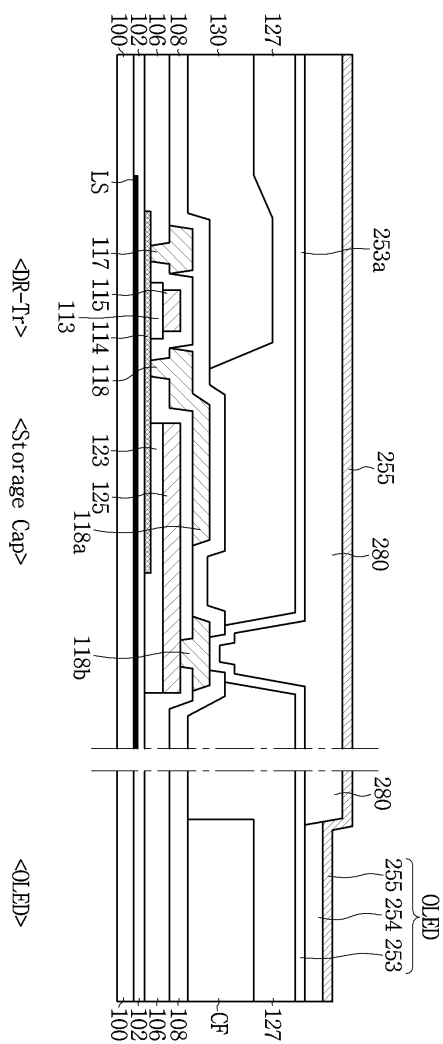
도면2



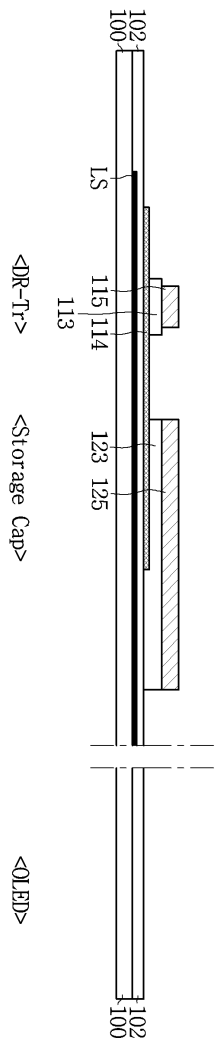
도면3



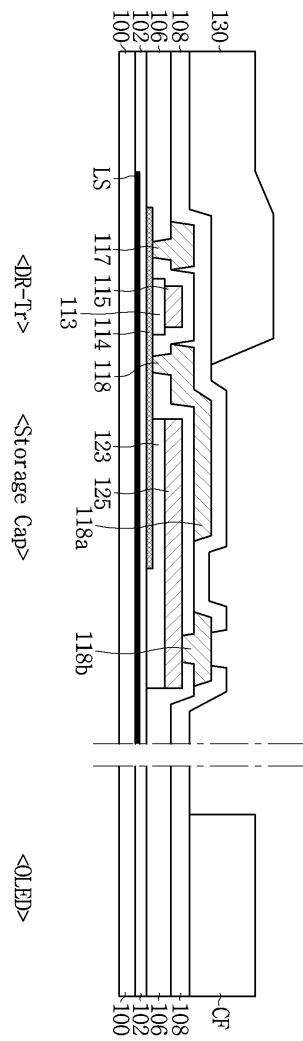
도면4



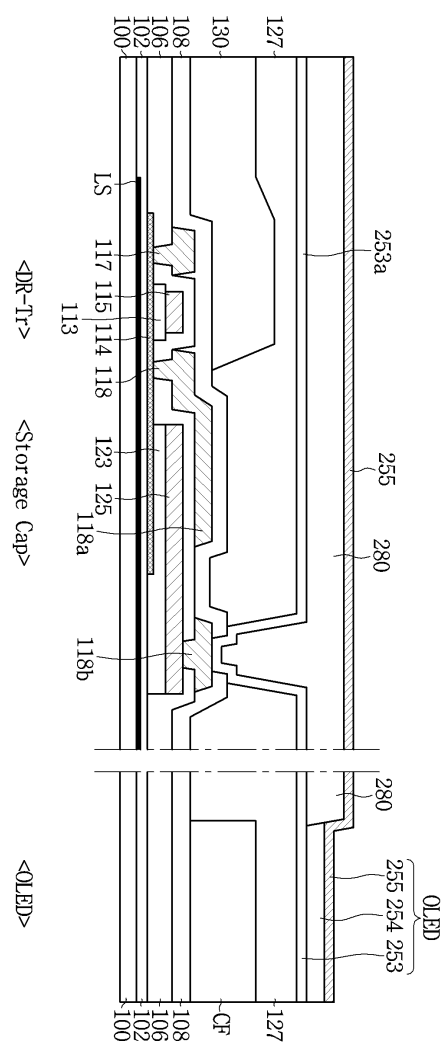
도면5a



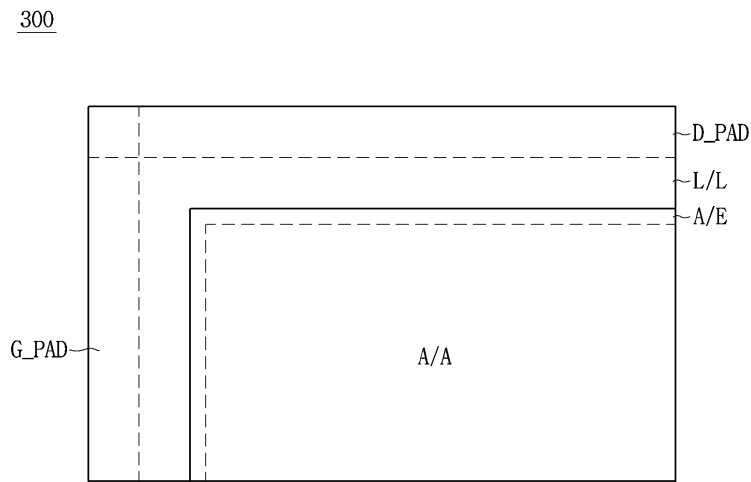
도면5b



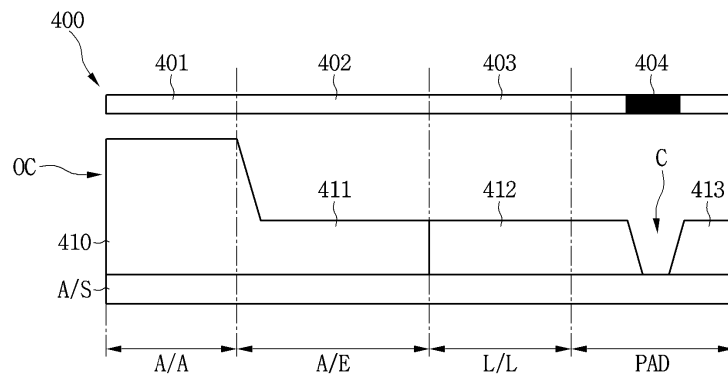
도면5c



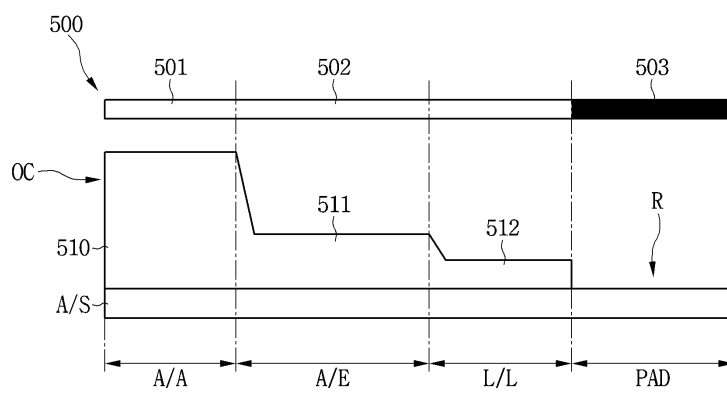
도면6



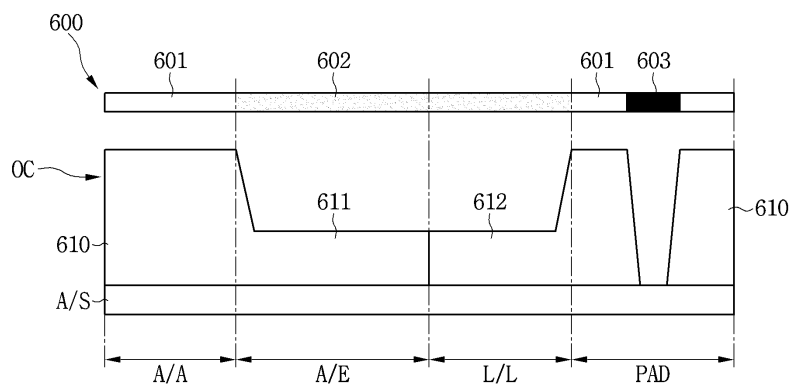
도면7a



도면7b



도면7c



专利名称(译)	标题：OLED显示器及其制造方法		
公开(公告)号	KR1020160094579A	公开(公告)日	2016-08-10
申请号	KR1020150015531	申请日	2015-01-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	JUNG DEUK SOO 정득수 KIM HWAN 김환 KIM DONG YOUNG 김동영 JO YONG SUN 조용선		
发明人	정득수 김환 김동영 조용선		
IPC分类号	H01L27/32 H01L51/56		
CPC分类号	H01L27/3262 H01L27/3265 H01L51/56		
外部链接	Espacenet		

摘要(译)

本发明公开了一种有机发光显示装置及其制造方法。晶体管，子存储电极，将覆盖层放置在晶体管上的间隔中的像素电极被布置，并且有机发光二极管布置在有机发光二极管域中，该有机发光二极管域配备有有机发光显示装置。本发明公开了有机发光二极管区域，存储电容器区域和基板，以及漏极延伸和漏极部分。以这种方式，它具有将子存储电极另外布置到有机发光显示装置的存储电容器区域并确保存储电容的效果。关于存储电容器区域和衬底，晶体管区域被分段。漏极延伸部分和漏极部分布置在晶体管区域中并且延伸到存储电容器区域。子存储电极设置为与存储电容器区域中的晶体管的沟道层和漏极延伸部分重叠。

