



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0082736
(43) 공개일자 2016년07월11일

(51) 국제특허분류(Int. Cl.)
H01L 27/32 (2006.01) H01L 51/56 (2006.01)
(21) 출원번호 10-2014-0191695
(22) 출원일자 2014년12월29일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
박대현
경기도 고양시 일산서구 현충로 33 202동 707호
(탄현동, 탄현마을2단지아파트)
임호민
경기도 고양시 일산동구 위시티4로 79 303동 90
4호 (식사동, 위시티일산블루밍3단지아파트)
(74) 대리인
김은구, 송해모

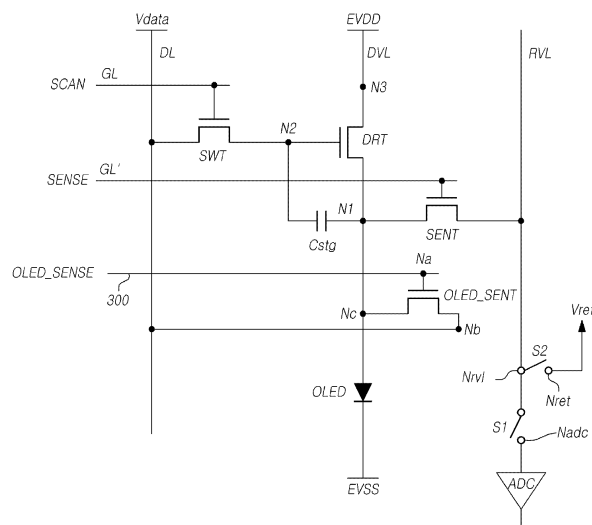
전체 청구항 수 : 총 9 항

(54) 발명의 명칭 유기발광표시패널, 유기발광표시장치 및 그 구동방법

(57) 요약

본 실시예들은, 유기발광다이오드의 열화 특성 편차를 센싱하여 보상해줌으로써, 화면 잔상이 개선되어 높은 휘도 균일도를 갖게 하는 유기발광표시패널, 유기발광표시장치 및 그 구동방법에 관한 것이다.

대표도



명세서

청구범위

청구항 1

다수의 데이터 라인 및 다수의 게이트 라인이 배치되고 다수의 서브픽셀이 매트릭스 타입으로 배치된 유기발광 표시패널;

상기 데이터 라인들을 구동하는 데이터 구동부;

상기 게이트 라인들을 구동하는 게이트 구동부; 및

상기 데이터 구동부 및 상기 게이트 구동부를 제어하는 타이밍 컨트롤러를 포함하고,

상기 다수의 서브픽셀 각각은,

유기발광다이오드;

상기 유기발광다이오드의 제1전극에 전기적으로 연결된 제1노드, 게이트 노드에 해당하는 제2노드 및 구동전압 라인과 전기적으로 연결된 제3노드를 갖는 구동 트랜지스터;

게이트 노드에 인가되는 스캔신호에 의해 제어되고, 상기 구동 트랜지스터의 제2노드와 데이터 라인 사이에 전기적으로 연결된 스위칭 트랜지스터;

상기 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결된 스토리지 캐패시터;

게이트 노드에 인가되는 제1센스신호에 의해 제어되고, 상기 구동 트랜지스터의 제1노드와 기준전압 라인 사이에 전기적으로 연결된 제1센싱 트랜지스터; 및

게이트 노드에 인가되는 제2센스신호에 의해 제어되고, 상기 유기발광다이오드의 제1전극과 상기 데이터 라인 사이에 전기적으로 연결된 제2센싱 트랜지스터를 포함하여 구성되는 것을 특징으로 하는 유기발광표시장치.

청구항 2

제1항에 있어서,

상기 유기발광표시패널은,

상기 제2센싱 트랜지스터의 게이트 노드로 상기 제2센스신호를 인가해주는 제2센스신호 라인이 배치된 것을 특징으로 하는 유기발광표시장치.

청구항 3

제1항에 있어서,

상기 제2센싱 트랜지스터가 턴 온 되어, 상기 유기발광다이오드의 제1전극에 데이터 전압이 인가되는 동안, 상기 스위칭 트랜지스터 및 상기 제1센싱 트랜지스터는 오프 상태이고,

상기 제2센싱 트랜지스터가 턴 오프 되면, 상기 스위칭 트랜지스터는 오프 상태를 유지하고, 상기 제1센싱 트랜지스터는 턴 온 되는 것을 특징으로 하는 유기발광표시장치.

청구항 4

제3항에 있어서,

상기 기준전압 라인의 전압을 센싱하는 아날로그 디지털 컨버터; 및

상기 기준전압 라인을 상기 아날로그 디지털 컨버터 또는 기준전압 노드와 연결해주는 스위치를 더 포함하는 유기발광표시장치.

청구항 5

제4항에 있어서,

상기 제1센싱 트랜지스터가 턴 온 된 이후,

상기 스위치는, 상기 기준전압 라인을 상기 아날로그 디지털 컨버터에 연결해주고,

상기 아날로그 디지털 컨버터는, 상기 기준전압 라인의 전압을 센싱하는 것을 특징으로 하는 유기발광표시장치.

청구항 6

제1항에 있어서,

상기 제2센싱 트랜지스터는,

상기 구동 트랜지스터, 상기 스위칭 트랜지스터 및 상기 제1센싱 트랜지스터보다 사이즈가 작은 것을 특징으로 하는 유기발광표시장치.

청구항 7

서로 교차하는 방향으로 형성된 다수의 데이터 라인 및 다수의 게이트 라인; 및

매트릭스 타입으로 배치된 다수의 서브픽셀을 포함하고,

상기 다수의 서브픽셀 각각은,

유기발광다이오드;

상기 유기발광다이오드의 제1전극에 전기적으로 연결된 제1노드, 게이트 노드에 해당하는 제2노드 및 구동전압 라인과 전기적으로 연결된 제3노드를 갖는 구동 트랜지스터;

게이트 노드에 인가되는 스캔신호에 의해 제어되고, 상기 구동 트랜지스터의 제2노드와 데이터 라인 사이에 전기적으로 연결된 스위칭 트랜지스터;

상기 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결된 스토리지 캐패시터;

게이트 노드에 인가되는 제1센스신호에 의해 제어되고, 상기 구동 트랜지스터의 제1노드와 기준전압 라인 사이에 전기적으로 연결된 제1센싱 트랜지스터; 및

게이트 노드에 인가되는 제2센스신호에 의해 제어되고, 상기 유기발광다이오드의 제1전극과 상기 데이터 라인 사이에 전기적으로 연결된 제2센싱 트랜지스터를 포함하여 구성되는 것을 특징으로 하는 유기발광표시장치.

청구항 8

유기발광다이오드와, 상기 유기발광다이오드의 제1전극에 전기적으로 연결된 제1노드, 게이트 노드에 해당하는 제2노드 및 구동전압 라인과 전기적으로 연결된 제3노드를 갖는 구동 트랜지스터와, 게이트 노드에 인가되는 스캔신호에 의해 제어되고, 상기 구동 트랜지스터의 제2노드와 데이터 라인 사이에 전기적으로 연결된 스위칭 트랜지스터와, 상기 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결된 스토리지 캐패시터와, 게이트 노드에 인가되는 제1센스신호에 의해 제어되고, 상기 구동 트랜지스터의 제1노드와 기준전압 라인 사이에 전기적으로 연결된 제1센싱 트랜지스터를 포함하여 구성된 다수의 서브픽셀이 매트릭스 타입으로 배치된 유기발광표시장치의 구동방법에 있어서,

상기 스위칭 트랜지스터 및 상기 제1센싱 트랜지스터는 오프 상태에서, 게이트 노드에 인가되는 제2센스신호에 의해 제어되고 상기 유기발광다이오드의 제1전극과 상기 데이터 라인 사이에 전기적으로 연결된 제2센싱 트랜지스터를 턴 온 시켜, 상기 데이터 라인에서 공급된 데이터 전압을 상기 유기발광다이오드의 제1전극에 인가하는 구동 단계;

상기 제2센싱 트랜지스터를 턴 오프 시키고, 상기 스위칭 트랜지스터를 오프 상태로 유지시키고, 상기 제1센싱 트랜지스터를 턴 온 시키는 센싱 준비 단계; 및

상기 기준전압 라인의 전압을 센싱하는 센싱 단계를 포함하는 유기발광표시장치의 구동방법.

청구항 9

제8항에 있어서,

상기 센싱 단계에서, 상기 기준전압 라인의 전압은,

상기 유기발광다이오드의 제1전극의 전압, 또는 상기 유기발광다이오드의 제1전극과 연결된 상기 제2센싱 트랜지스터의 드레인 노드 또는 소스 노드의 전압인 것을 특징으로 하는 유기발광표시장치의 구동방법.

발명의 설명

기술 분야

[0001] 본 실시예들은 유기발광표시패널, 유기발광표시장치 및 그 구동방법에 관한 것이다.

배경 기술

[0002] 최근, 표시장치로서 각광받고 있는 유기발광표시장치는 스스로 발광하는 유기발광다이오드(OLED: Organic Light Emitting Diode)를 이용함으로써 응답속도가 빠르고, 명암비(Contrast Ratio), 발광효율, 휘도 및 시야각 등이 크다는 장점이 있다.

[0003] 이러한 유기발광표시장치의 유기발광표시패널에는 배치되는 각 서브픽셀은, 기본적으로, 유기발광다이오드와 이를 구동하는 구동 트랜지스터를 포함하여 구성된다.

[0004] 이러한 유기발광표시장치는, 데이터 구동부에서 출력되는 데이터 전압을 기준으로 결정된 구동 트랜지스터의 구동 전류로 유기발광다이오드의 밝기를 조절하여, 영상을 표현한다.

[0005] 한편, 유기발광표시패널 상의 각 서브픽셀 내 구동 트랜지스터는, 문턱전압, 이동도 등의 고유 특성치를 갖는다. 이러한 구동 트랜지스터는, 구동 시간이 증가함에 따라, 열화(Degradation)가 진행되어, 고유 특성치가 변하게 된다.

[0006] 이러한 구동 트랜지스터의 열화는, 각 서브픽셀에서의 구동 트랜지스터 간의 고유 특성치 편차를 발생시켜, 서브픽셀 간의 휘도 편차를 초래하여, 화상 품질을 떨어뜨릴 수 있다.

[0007] 따라서, 서브픽셀 간의 휘도 편차를 보상해주는 기술, 즉, 구동 트랜지스터 간의 고유 특성치 편차를 보상해주는 기술이 제안되었다.

[0008] 이러한, 구동 트랜지스터의 고유 특성치 편차 보상을 통해, 휘도 불균일(화면 불균일) 현상은 어느 정도 개선되었다.

[0009] 그럼에도 불구하고, 유기발광다이오드의 열화 정도의 차이는 여전히 보상되지 못하고 발생하고 있기 때문에, 유기발광다이오드의 열화 정도의 차이로 인한 휘도 차이에 의해 화면 잔상 현상 등이 유발되고, 화면 불균일 현상이 여전히 발생하고 있는 실정이다.

발명의 내용

해결하려는 과제

[0010] 본 실시예들의 목적은, 유기발광다이오드의 열화 특성을 직접적으로 센싱할 수 있는 유기발광표시패널, 유기발광표시장치 및 그 구동방법을 제공하는 데 있다.

[0011] 본 실시예들의 다른 목적은, 유기발광다이오드의 열화 특성 편차를 센싱하여 보상해줌으로써, 화면 잔상이 개선되어 높은 휘도 균일도를 갖게 하는 유기발광표시패널, 유기발광표시장치 및 그 구동방법을 제공하는 데 있다.

[0012] 본 실시예들의 다른 목적은, 유기발광다이오드의 열화 특성을 센싱할 수 있도록 해주는 서브픽셀 구조를 갖는 유기발광표시패널 및 유기발광표시장치와, 유기발광표시장치의 구동방법을 제공하는 데 있다.

과제의 해결 수단

[0013] 일 실시예는, 다수의 데이터 라인 및 다수의 게이트 라인이 배치되고 다수의 서브픽셀이 매트릭스 타입으로 배치된 유기발광표시패널과, 데이터 라인들을 구동하는 데이터 구동부와, 게이트 라인들을 구동하는 게이트 구동부와, 데이터 구동부 및 게이트 구동부를 제어하는 타이밍 컨트롤러를 포함하는 유기발광표시장치를 제공할 수

있다.

[0014] 이러한 유기발광표시장치에서, 다수의 서브픽셀 각각은, 유기발광다이오드와, 유기발광다이오드의 제1전극에 전기적으로 연결된 제1노드, 게이트 노드에 해당하는 제2노드 및 구동전압 라인과 전기적으로 연결된 제3노드를 갖는 구동 트랜지스터와, 게이트 노드에 인가되는 스캔신호에 의해 제어되고, 상기 구동 트랜지스터의 제2노드와 데이터 라인 사이에 전기적으로 연결된 스위칭 트랜지스터와, 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결된 스토리지 캐패시터와, 게이트 노드에 인가되는 제1센스신호에 의해 제어되고, 구동 트랜지스터의 제1노드와 기준전압 라인 사이에 전기적으로 연결된 제1센싱 트랜지스터를 포함하여 구성되되, 게이트 노드에 인가되는 제2센스신호에 의해 제어되고, 상기 유기발광다이오드의 제1전극과 상기 데이터 라인 사이에 전기적으로 연결된 제2센싱 트랜지스터를 더 포함하여 구성될 수 있다.

[0015] 다른 실시예는, 서로 교차하는 방향으로 형성된 다수의 데이터 라인 및 다수의 게이트 라인과, 매트릭스 타입으로 배치된 다수의 서브픽셀을 포함하는 유기발광표시패널을 제공할 수 있다.

[0016] 이러한 유기발광표시패널에서 다수의 서브픽셀 각각은, 유기발광다이오드와, 유기발광다이오드의 제1전극에 전기적으로 연결된 제1노드, 게이트 노드에 해당하는 제2노드 및 구동전압 라인과 전기적으로 연결된 제3노드를 갖는 구동 트랜지스터와, 게이트 노드에 인가되는 스캔신호에 의해 제어되고, 상기 구동 트랜지스터의 제2노드와 데이터 라인 사이에 전기적으로 연결된 스위칭 트랜지스터와, 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결된 스토리지 캐패시터와, 게이트 노드에 인가되는 제1센스신호에 의해 제어되고, 구동 트랜지스터의 제1노드와 기준전압 라인 사이에 전기적으로 연결된 제1센싱 트랜지스터를 포함하여 구성되되, 게이트 노드에 인가되는 제2센스신호에 의해 제어되고, 상기 유기발광다이오드의 제1전극과 상기 데이터 라인 사이에 전기적으로 연결된 제2센싱 트랜지스터를 더 포함하여 구성될 수 있다.

[0017] 또 다른 실시예는, 유기발광다이오드와, 유기발광다이오드의 제1전극에 전기적으로 연결된 제1노드, 게이트 노드에 해당하는 제2노드 및 구동전압 라인과 전기적으로 연결된 제3노드를 갖는 구동 트랜지스터와, 게이트 노드에 인가되는 스캔신호에 의해 제어되고, 구동 트랜지스터의 제2노드와 데이터 라인 사이에 전기적으로 연결된 스위칭 트랜지스터와, 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결된 스토리지 캐패시터와, 게이트 노드에 인가되는 제1센스신호에 의해 제어되고, 구동 트랜지스터의 제1노드와 기준전압 라인 사이에 전기적으로 연결된 제1센싱 트랜지스터를 포함하여 구성된 다수의 서브픽셀이 매트릭스 타입으로 배치된 유기발광표시장치의 구동방법에 있어서,

[0018] 스위칭 트랜지스터 및 제1센싱 트랜지스터는 오프 상태에서, 게이트 노드에 인가되는 제2센스신호에 의해 제어되고 유기발광다이오드의 제1전극과 데이터 라인 사이에 전기적으로 연결된 제2센싱 트랜지스터를 턴 온 시켜, 데이터 라인에서 공급된 데이터 전압을 유기발광다이오드의 제1전극에 인가하는 구동 단계와, 제2센싱 트랜지스터를 턴 오프 시키고, 스위칭 트랜지스터를 오프 상태로 유지시키고, 제1센싱 트랜지스터를 턴 온 시키는 센싱 준비 단계와, 기준전압 라인의 전압을 센싱하는 센싱 단계를 포함하는 유기발광표시장치의 구동방법을 제공할 수 있다.

[0019] 이러한 구동방법의 센싱 단계에서, 기준전압 라인의 전압은, 유기발광다이오드의 제1전극의 전압, 또는 유기발광다이오드의 제1전극과 연결된 제2센싱 트랜지스터의 드레인 노드 또는 소스 노드의 전압일 수 있다.

발명의 효과

[0020] 이상에서 설명한 바와 같은 본 실시예들에 의하면, 유기발광다이오드의 열화 특성을 직접적으로 센싱할 수 있는 유기발광표시패널, 유기발광표시장치 및 그 구동방법을 제공할 수 있다.

[0021] 또한, 본 실시예들에 의하면, 유기발광다이오드의 열화 특성 편차를 센싱하여 보상해줌으로써, 화면 잔상이 개선되어 높은 휘도 균일도를 갖게 하는 유기발광표시패널, 유기발광표시장치 및 그 구동방법을 제공할 수 있다.

[0022] 또한, 본 실시예들에 의하면, 유기발광다이오드의 열화 특성을 센싱할 수 있도록 해주는 서브픽셀 구조를 갖는 유기발광표시패널 및 유기발광표시장치와, 유기발광표시장치의 구동방법을 제공할 수 있다.

도면의 간단한 설명

[0023] 도 1은 본 실시예들에 따른 유기발광표시장치의 개략적인 시스템 구성도이다.

도 2는 본 실시예들에 따른 유기발광표시장치에서, 구동 트랜지스터의 센싱 구조가 있는 서브픽셀의 등가회로도

이다.

도 3은 본 실시예들에 따른 유기발광표시장치에서, 유기발광다이오드의 센싱 구조가 추가된 서브픽셀의 증가회로도이다.

도 4는 본 실시예들에 따른 유기발광표시장치에서, 유기발광다이오드의 센싱을 위한 구동 타이밍도이다.

도 5 내지 도 7은 본 실시예들에 따른 유기발광표시장치에서, 유기발광다이오드의 센싱을 위한 각 단계에 대응되는 증가회로도들이다.

도 8은 본 실시예들에 따른 유기발광표시장치에서, 제1센싱 트랜지스터의 구동 영역을 나타낸 그래프이다.

발명을 실시하기 위한 구체적인 내용

- [0024] 이하, 본 발명의 일부 실시예들을 예시적인 도면을 참조하여 상세하게 설명한다. 각 도면의 구성요소들에 참조부호를 부가함에 있어서, 동일한 구성요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 부호를 가질 수 있다. 또한, 본 발명을 설명함에 있어, 관련된 공지 구성 또는 기능에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명은 생략할 수 있다.
- [0025] 또한, 본 발명의 구성 요소를 설명하는 데 있어서, 제 1, 제 2, A, B, (a), (b) 등의 용어를 사용할 수 있다. 이러한 용어는 그 구성 요소를 다른 구성 요소와 구별하기 위한 것일 뿐, 그 용어에 의해 해당 구성 요소의 본질, 차례, 순서 또는 개수 등이 한정되지 않는다. 어떤 구성 요소가 다른 구성요소에 "연결", "결합" 또는 "접속"된다고 기재된 경우, 그 구성 요소는 그 다른 구성요소에 직접적으로 연결되거나 또는 접속될 수 있지만, 각 구성 요소 사이에 다른 구성 요소가 "개재"되거나, 각 구성 요소가 다른 구성 요소를 통해 "연결", "결합" 또는 "접속"될 수도 있다고 이해되어야 할 것이다.
- [0026] 도 1은 본 실시예들에 따른 유기발광표시장치(100)의 개략적인 시스템 구성도이다.
- [0027] 도 1을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)는, 유기발광표시패널(110), 데이터 구동부(120), 게이트 구동부(130), 타이밍 컨트롤러(140) 등을 포함한다.
- [0028] 유기발광표시패널(110)에는, 제1방향으로 다수의 데이터 라인(DL1, ..., DLm, m: 2 이상의 자연수)이 배치되고, 제1방향과 교차하는 제2방향으로 다수의 게이트 라인(GL1, ..., GLn, n: 2 이상의 자연수)이 배치되며, 다수의 서브픽셀(SP: Sub-Pixel)이 매트릭스 타입으로 배치된다.
- [0029] 데이터 구동부(120)는, 다수의 데이터 라인(DL1, ..., DLm)으로 데이터전압을 공급하여 다수의 데이터 라인(DL1, ..., DLm)을 구동한다.
- [0030] 게이트 구동부(130)는, 다수의 게이트 라인(GL1, ..., GLn)으로 스캔신호를 순차적으로 공급하여 다수의 게이트 라인(GL1, ..., GLn)을 순차적으로 구동한다.
- [0031] 타이밍 컨트롤러(140)는, 데이터 구동부(120) 및 게이트 구동부(130)로 제어신호를 공급하여, 데이터 구동부(120) 및 게이트 구동부(130)의 동작을 제어한다.
- [0032] 타이밍 컨트롤러(140)는, 각 프레임에서 구현하는 타이밍에 따라 스캔을 시작하고, 호스트 시스템(150)에서 입력되는 영상데이터(Data)를 데이터 구동부(120)에서 사용하는 데이터 신호 형식에 맞게 전환하여 전환된 영상데이터(Data')를 출력하고, 스캔에 맞춰 적당한 시간에 데이터 구동을 통제한다.
- [0033] 게이트 구동부(130)는, 타이밍 컨트롤러(140)의 제어에 따라, 온(On) 전압 또는 오프(Off) 전압의 스캔신호를 다수의 게이트 라인(GL1, ..., GLn)으로 순차적으로 공급하여 다수의 게이트 라인(GL1, ..., GLn)을 순차적으로 구동한다.
- [0034] 게이트 구동부(130)는, 구동 방식에 따라서, 도 1에서와 같이, 유기발광표시패널(110)의 일측에 위치할 수도 있고, 경우에 따라서는, 양측에만 위치할 수도 있다.
- [0035] 또한, 게이트 구동부(130)는, 다수의 게이트 드라이버 집적회로(Gate Driver IC)를 포함할 수 있는데, 이러한 다수의 게이트 드라이버 집적회로는, 테이프 오토메티드 본딩(TAB: Tape Automated Bonding) 방식 또는 칩 온 글래스(COG) 방식으로 유기발광표시패널(110)의 본딩 패드(Bonding Pad)에 연결되거나, GIP(Gate In Panel) 타입으로 구현되어 유기발광표시패널(110)에 직접 배치될 수도 있으며, 경우에 따라서, 유기발광표시패널(110)에 집적화되어 배치될 수도 있다.

- [0036] 위에서 언급한 다수의 게이트 드라이버 집적회로 각각은 쉬프트 레지스터, 레벨 쉬프터 등을 포함할 수 있다.
- [0037] 데이터 구동부(120)는, 특정 게이트 라인이 열리면, 타이밍 컨트롤러(140)로부터 수신한 영상데이터(Data')를 아날로그 형태의 데이터 전압(Vdata)으로 변환하여 다수의 데이터 라인(DL1, ... , DLm)으로 공급함으로써, 데이터 라인들을 구동한다.
- [0038] 데이터 구동부(120)는, 다수의 소스 드라이버 집적회로(Source Driver IC, 데이터 드라이버 집적회로(Data Driver IC)라고도 함)를 포함할 수 있는데, 이러한 다수의 소스 드라이버 집적회로는, 테이프 오토메티드 본딩(TAB: Tape Automated Bonding) 방식 또는 칩 온 글래스(COG) 방식으로 유기발광표시패널(110)의 본딩 패드(Bonding Pad)에 연결되거나, 유기발광표시패널(110)에 직접 배치될 수도 있으며, 경우에 따라서, 유기발광표시패널(110)에 집적화되어 배치될 수도 있다.
- [0039] 위에서 언급한 다수의 소스 드라이버 집적회로 각각은, 쉬프트 레지스터, 래치, 디지털 아날로그 컨버터(DAC: Digital Analog Converter), 출력 버퍼 등을 포함하고, 경우에 따라서, 서브픽셀 보상(휘도 편차 보상 또는 데이터 보상 등이라고도 함)을 위해 아날로그 전압 값을 센싱하여 디지털 값으로 변환하고 센싱 데이터를 생성하여 출력하는 아날로그 디지털 컨버터(ADC: Analog Digital Converter)를 더 포함할 수 있다.
- [0040] 다수의 소스 드라이버 집적회로는, 일 예로, 칩 온 필름(COF: Chip On Film) 방식으로 구현될 수 있다. 다수의 소스 드라이버 집적회로 각각에서, 일 단은 적어도 하나의 소스 인쇄회로기판(S-PCB: Source Printed Circuit Board)에 본딩되고, 타 단은 유기발광표시패널(110)의 본딩 패드부에 본딩된다.
- [0041] 한편, 위에서 언급한 호스트 시스템(150)은 입력 영상의 영상데이터(Data)와 함께, 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 입력 데이터 인에이블(DE: Data Enable) 신호, 클럭 신호(CLK) 등을 포함하는 각종 타이밍 신호들을 타이밍 컨트롤러(140)로 전송한다.
- [0042] 타이밍 컨트롤러(140)는, 호스트 시스템(150)으로부터 입력된 영상데이터(Data)를 데이터 구동부(120)에서 사용하는 데이터 신호 형식에 맞게 전환하여 전환된 영상데이터(Data')를 출력하는 것 이외에, 데이터 구동부(120) 및 게이트 구동부(130)를 제어하기 위하여, 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 입력 DE 신호, 클럭 신호 등의 타이밍 신호를 입력받아, 각종 제어 신호들을 생성하여 데이터 구동부(120) 및 게이트 구동부(130)로 출력한다.
- [0043] 예를 들어, 타이밍 컨트롤러(140)는, 게이트 구동부(130)를 제어하기 위하여, 게이트 스타트 펄스(GSP: Gate Start Pulse), 게이트 쉬프트 클럭(GSC: Gate Shift Clock), 게이트 출력 인에이블 신호(GOE: Gate Output Enable) 등을 포함하는 게이트 제어 신호(GCS)를 출력한다.
- [0044] 게이트 스타트 펄스(GSP)는 게이트 구동부(130)를 구성하는 게이트 드라이버 집적회로들의 동작 스타트 타이밍을 제어한다. 게이트 쉬프트 클럭(GSC)은 게이트 드라이버 집적회로들에 공통으로 입력되는 클럭 신호로서, 스캔 신호(게이트 펄스)의 쉬프트 타이밍을 제어한다. 게이트 출력 인에이블 신호(GOE)는 게이트 드라이버 집적회로들의 타이밍 정보를 지정하고 있다.
- [0045] 타이밍 컨트롤러(140)는, 데이터 구동부(120)를 제어하기 위하여, 소스 스타트 펄스(SSP: Source Start Pulse), 소스 샘플링 클럭(SSC: Source Sampling Clock), 소스 출력 인에이블 신호(SOE: Source Output Enable) 등을 포함하는 데이터 제어 신호(DCS)를 출력한다.
- [0046] 소스 스타트 펄스(SSP)는 데이터 구동부(120)를 구성하는 소스 드라이버 집적회로들의 데이터 샘플링 시작 타이밍을 제어한다. 소스 샘플링 클럭(SSC)은 소스 드라이버 집적회로들 각각에서 데이터의 샘플링 타이밍을 제어하는 클럭 신호이다. 소스 출력 인에이블 신호(SOE)는 데이터 구동부(120)의 출력 타이밍을 제어한다. 경우에 따라서, 데이터 구동부(120)의 데이터 전압의 극성을 제어하기 위하여, 데이터 제어 신호(DCS)에 극성 제어 신호(POL)가 더 포함될 수 있다. 데이터 구동부(120)에 입력된 영상데이터(Data')가 mini LVDS(Low Voltage Differential Signaling) 인터페이스 규격에 따라 전송된다면, 소스 스타트 펄스(SSP)와 소스 샘플링 클럭(SSC)은 생략될 수 있다.
- [0047] 도 1을 참조하면, 유기발광표시장치(100)는, 유기발광표시패널(110), 데이터 구동부(120) 및 게이트 구동부(130) 등으로 각종 전압 또는 전류를 공급해주거나 공급할 각종 전압 또는 전류를 제어하는 전원 컨트롤러(미도시)를 더 포함할 수 있다. 이러한 전원 컨트롤러는 전원 관리 집적회로(PMIC: Power Management IC)라고도 한다.
- [0048] 도 2는 본 실시예들에 따른 유기발광표시장치(100)에서, 구동 트랜지스터(DRT)의 센싱 구조가 있는 서브픽셀

(SP)의 등가회로도이다.

- [0049] 도 2를 참조하면, 유기발광표시패널(110)의 각 서브픽셀(SP)에는, 기본적으로, 유기발광다이오드(OLED)를 구동하기 위한 구동 트랜지스터(DRT)가 배치되어 있다.
- [0050] 이러한 구동 트랜지스터(DRT)는, 문턱전압, 이동도 등의 고유 특성치를 갖는다.
- [0051] 구동 트랜지스터(DRT)는 구동 시간이 증가함에 따라 열화(Degradation)가 되어, 고유 특성치가 변하게 된다.
- [0052] 각 서브픽셀에서의 구동 트랜지스터(DRT) 마다 열화 정도가 달라, 각 서브픽셀에서의 구동 트랜지스터(DRT) 간의 고유 특성치(문턱전압, 이동도)에 대한 편차가 발생할 수 있다.
- [0053] 이로 인해, 서브픽셀 간의 휘도 편차가 발생하여, 화상 품질을 떨어뜨리는 요인이 될 수 있다.
- [0054] 이에, 서브픽셀 간의 휘도 편차를 보상해 주기 위하여, 즉, 구동 트랜지스터(DRT) 간의 고유 특성치 편차를 보상해 주기 위하여, 각 구동 트랜지스터(DRT)의 고유 특성치를 센싱하는 것이 필요하다. 이러한 구동 트랜지스터(DRT)의 고유 특성치에 대한 센싱을, 아래에서는, "구동 트랜지스터(DRT)의 센싱"이라고 한다.
- [0055] 따라서, 본 실시예들에 따른 유기발광표시패널(110)에서의 각 서브픽셀은, 구동 트랜지스터(DRT)의 센싱 용도로 사용될 수 있는 트랜지스터(이하, 제1센싱 트랜지스터(SENT)라고 함)를 더 포함한다.
- [0056] 도 2를 참조하여 더욱 상세하게 살펴보면, 구동 트랜지스터(DRT)의 센싱 구조가 있는 서브픽셀(SP)은, 유기발광다이오드(OLED), 구동 트랜지스터(DRT), 스위칭 트랜지스터(SWT), 스토리지 캐패시터(Cstg), 제1센싱 트랜지스터(SENT) 등을 포함한다.
- [0057] 구동 트랜지스터(DRT)는, 유기발광다이오드(OLED)로 구동전류를 공급하여 유기발광다이오드(OLED)를 구동하는 트랜지스터로서, 유기발광다이오드(OLED)의 제1전극(예: 애노드 전극 또는 캐소드 전극)에 전기적으로 연결된 제1노드(이하, "N1 노드"라 함), 게이트 노드에 해당하는 제2노드(이하, "N2 노드"라 함) 및 구동전압 라인(DVL: Driving Voltage Line)과 전기적으로 연결된 제3노드(이하, "N3 노드"라 함)를 갖는다.
- [0058] 스위칭 트랜지스터(SWT)는, 해당 게이트 라인(GL)을 통해 게이트 노드에 인가되는 스캔신호(SCAN)에 의해 제어되고, 구동 트랜지스터(DRT)의 N2 노드와 데이터 라인(DL) 사이에 전기적으로 연결된다.
- [0059] 스토리지 캐패시터(Cstg)는, 구동 트랜지스터(DRT)의 N1노드와 N2 노드 사이에 전기적으로 연결되고, 한 프레임 동안 일정 전압을 유지시켜 주는 역할을 한다.
- [0060] 제1센싱 트랜지스터(SENT)는, 해당 게이트 라인(GL')을 통해 게이트 노드에 인가되는 스캔신호의 일종인 제1센스신호(SENSE)에 의해 제어되고, 구동 트랜지스터(DRT)의 N1노드와 기준전압 라인(RVL: Reference Voltage Line) 사이에 전기적으로 연결된다.
- [0061] 도 2를 참조하면, 본 실시예들에 따른 유기발광표시장치(100)는, 구동 트랜지스터(DRT)의 고유 특성치를 센싱하는 주체로서, 기준전압 라인(RVL)을 통해, 구동 트랜지스터(DRT)의 N1 노드의 전압을 센싱하는 아날로그 디지털 컨버터(ADC)를 더 포함할 수 있다.
- [0062] 여기서, 아날로그 디지털 컨버터(ADC)는 소스 드라이버 집적회로의 내부에 포함될 수 있다.
- [0063] 도 2를 참조하면, 본 실시예들에 따른 유기발광표시장치(100)는, 기준전압 라인(RVL)이 연결된 노드(Nrv1)를 아날로그 디지털 컨버터(ADC)에 연결된 노드(Nadc) 또는 기준전압(Vref)의 공급 노드(Nref)와 연결해 주기 위한 스위치(S1, S2)를 더 포함할 수 있다.
- [0064] 전술한 바와 같이, 기준전압 라인(RVL)과 전기적으로 연결된 제1센싱 트랜지스터(SENT)를 포함하는 서브픽셀 구조 하에서, 스위치(S1, S2)의 스위칭 동작을 제어하여, 구동 트랜지스터(DRT)의 N1 노드의 전압이 구동 트랜지스터(DRT)의 고유 특성치(예: 문턱전압, 이동도)에 대한 성분을 포함하도록 한 이후, 아날로그 디지털 컨버터(ADC)가, 기준전압 라인(RVL)을 통해, 구동 트랜지스터(DRT)의 N1 노드의 전압을 센싱함으로써, 구동 트랜지스터(DRT)의 고유 특성치(예: 문턱전압, 이동도)를 센싱할 수 있게 된다.
- [0065] 아래에서는, 이상에서 간략하게 설명한 구동 트랜지스터(DRT)의 센싱 동작에 대하여 더 설명한다. 단, 구동 트랜지스터(DRT)의 문턱전압에 대한 센싱 동작에 대하여 설명한다.
- [0066] 먼저, 구동 트랜지스터(DRT)의 N1 노드와 N2 노드 각각에, 기준전압(Vref) 및 데이터 전압(Vdata)을 인가해준다.

- [0067] 이러한 전압 인가를 위해, 스위칭 트랜지스터(SWT)는 게이트 노드에 인가된 스캔신호(SCAN)에 의해 온 상태이고, 제1센싱 트랜지스터(SENT)는 게이트 노드에 인가된 제1센스신호(SENSE)에 의해 온 상태이다. 그리고, 스위치 S2는 Nrv1 노드와 Nref 노드를 연결한 상태이다.
- [0068] 이에 따라, 데이터 구동부(120)에서 데이터 라인(DL)으로 출력된 데이터 전압(Vdata)이, 스위칭 트랜지스터(SWT)를 통해, 구동 트랜지스터(DRT)의 N2 노드에 인가된다.
- [0069] 또한, 기준전압 공급 노드(Nref)에 공급된 기준전압(Vref)이, 기준전압 라인(RVL) 및 제1센싱 트랜지스터(SENT)를 통해, 구동 트랜지스터(DRT)의 N1 노드로 인가된다.
- [0070] 이후, 스위치 S2를 오프 시켜, 즉, Nrv1 노드와 Nref 노드의 연결을 해제시켜, 구동 트랜지스터(DRT)의 N1 노드를 플로팅 시킨다.
- [0071] 이에 따라, 구동 트랜지스터(DRT)의 N1 노드의 전압이 기준전압(Vref)에서 상승한다. 이때, 구동 트랜지스터(DRT)의 N2 노드에는 데이터 전압(Vdata)이 여전히 인가되고 있는 상태이다.
- [0072] 이러한 구동 트랜지스터(DRT)의 N1 노드의 전압은, 상승하다가 어느 수준이 되면, 포화한다.
- [0073] 구동 트랜지스터(DRT)의 N1 노드의 포화한 전압은, 데이터 전압(Vdata)에서 일정 전압만큼 차이가 나는 전압이다. 즉, 구동 트랜지스터(DRT)의 N1 노드의 포화한 전압은 데이터 전압(Vdata)에서 구동 트랜지스터(DRT)의 문턱전압(Vth)을 뺀 전압(Vdata-Vth)이다.
- [0074] 이후, 스위치 S1이 Nrv1 노드와 Nadc 노드를 연결해준다.
- [0075] 이에 따라, 아날로그 디지털 컨버터(ADC)는, 기준전압 라인(RVL)을 통해, 구동 트랜지스터(DRT)의 N1 노드의 전압을 센싱하고, 센싱된 전압을 디지털 값으로 변환하여 센싱 데이터를 생성하여 타이밍 컨트롤러(140)로 전송한다.
- [0076] 타이밍 컨트롤러(140)는, 센싱 데이터를 토대로, 각 서브픽셀 내 구동 트랜지스터(DRT)의 문턱전압(Vth)을 알아낼 수 있고, 구동 트랜지스터(DRT) 간의 문턱전압 편차도 파악할 수 있다.
- [0077] 타이밍 컨트롤러(140)는, 파악된 문턱전압 편차를 보상해주기 위하여, 각 서브픽셀에 대한 데이터 보상량을 연산하고, 연산된 데이터 보상량에 기초하여, 각 서브픽셀에 대한 데이터를 변경하여, 변경된 데이터를 데이터 구동부(120)로 전송한다.
- [0078] 데이터 구동부(120)는, 수신한 데이터를 데이터 전압(Vdata)로 변환하여 데이터 라인으로 출력함으로써, 서브픽셀 보상이 이루어지게 된다.
- [0079] 전술한 바와 같이, 구동 트랜지스터(DRT)의 센싱을 통해, 구동 트랜지스터(DRT)의 고유 특성치 편차를 보상해줌으로써, 구동 트랜지스터(DRT)의 고유 특성치 편차에 의한 휘도 편차, 즉, 화면 불균일을 개선해줄 수 있다.
- [0080] 이와 같이, 구동 트랜지스터(DRT)의 고유 특성치 편차를 보상해줌에도 불구하고, 유기발광다이오드(OLED)의 열화에 의한 유기발광다이오드(OLED)의 편차(문턱전압 등의 고유 특성치 편차)를 보상해주지 못하게 되면, 화면 불균일 개선에 한계가 있으며, 유기발광표시패널(110)에 대한 수명을 단축시킬 수도 있다.
- [0081] 유기발광다이오드(OLED)는, 유기발광다이오드(OLED)의 구동 시, 전기적인 스트레스, 발열 등에 의해, 열화(Degradation)가 일어날 수 있으며, 열화가 일어나면, 효율이 저하되어, 휘도가 감소할 수 있다.
- [0082] 이러한 유기발광다이오드(OLED)의 열화는, 유기발광다이오드(OLED)마다 서로 다를 수 있다. 따라서, 유기발광다이오드(OLED)마다 휘도 편차가 존재할 수 있다.
- [0083] 따라서, 패널 전체로 봤을 때, 유기발광다이오드(OLED)의 열화 정도의 차이, 즉, 유기발광다이오드(OLED)의 편차는, 화면 잔상을 유발하여, 화면상의 휘도 균일도를 저하시킬 수 있다.
- [0084] 따라서, 본 실시예들은, 유기발광다이오드(OLED)의 편차(문턱전압 등의 고유 특성치 편차)를 센싱할 수 있는 서브픽셀 구조 및 구동방법을 개시한다.
- [0085] 도 3은 본 실시예들에 따른 유기발광표시장치(100)에서, 유기발광다이오드(OLED)의 센싱 구조가 추가된 서브픽셀의 등가회로도이다.
- [0086] 도 3을 참조하면, 전술한 바와 같이, 유기발광다이오드(OLED)의 편차(문턱전압 등의 고유 특성치 편차)를 센싱할 수 있도록, 본 실시예들에 따른 유기발광표시패널(110)에 배치된 다수의 서브픽셀 각각은, 도 2의 서브픽셀

구조 이외에, 게이트 노드에 인가되는 제2센스신호(OLED_SENSE)에 의해 제어되고, 유기발광다이오드(OLED)의 제1전극과 데이터 라인(DL) 사이에 전기적으로 연결된 제2센싱 트랜지스터(OLED_SENT)가 더 배치될 수 있다.

- [0087] 이러한 제2센싱 트랜지스터(OLED_SENT)는, 게이트 노드에 해당하는 Na 노드, 데이터 라인(DL)과 전기적으로 연결된 Nb 노드, 유기발광다이오드(OLED)의 제1전극(예: 애노드 전극 또는 캐소드 전극)과 전기적으로 연결된 Nc 노드를 갖는다.
- [0088] 여기서, Nb 노드는 소스 노드 또는 드레인 노드일 수 있고, Nc 노드는 드레인 노드 또는 소스 노드일 수 있다.
- [0089] 제2센싱 트랜지스터(OLED_SENT)의 Nc 노드는, 유기발광다이오드(OLED)의 제1전극(예: 애노드 전극 또는 캐소드 전극)와 전기적으로 연결되면서, 구동 트랜지스터(DRT)의 N1 노드 및 제1센싱 트랜지스터(SENT)의 드레인 노드 또는 소스 노드와도 동시에 연결되는 지점이다.
- [0090] 그리고, 제2센싱 트랜지스터(OLED_SENT)의 Nc 노드는, 유기발광다이오드(OLED)의 열화 특성(예: 문턱전압)을 센싱하기 위하여, 전압 센싱이 이루어지는 센싱 노드일 수 있다.
- [0091] 전술한 바와 같이, 제2센싱 트랜지스터(OLED_SENT)를 각 서브픽셀에 더 배치함으로써, 유기발광다이오드(OLED)의 열화 특성을 직접 센싱할 수 있다.
- [0092] 도 3을 참조하면, 본 실시예들에 따른 유기발광표시패널(110)에는, 제2센싱 트랜지스터(OLED_SENT)의 게이트 노드에 해당하는 Na 노드로 제2센스신호(OLED_SENSE)를 인가해주는 제2센스신호 라인(300)이 배치될 수 있다.
- [0093] 이와 같이, 별도의 제2센스신호 라인(300)을 배치하여, 이를 통해, 제2센싱 트랜지스터(OLED_SENT)의 게이트 노드에 해당하는 Na 노드로 제2센스신호(OLED_SENSE)를 인가함으로써, 제2센싱 트랜지스터(OLED_SENT)를 다른 트랜지스터(DRT, SWT, SENT)와는 관계없이, 독립적으로 제어할 수 있게 되어, 서브픽셀 내 다른 소자들(DRT, SWT, SENT, Cstg)의 영향을 받지 않고, 유기발광다이오드(OLED)의 열화 특성을 정확하게 센싱할 수 있다.
- [0094] 도 4는 본 실시예들에 따른 유기발광표시장치(100)에서, 유기발광다이오드(OLED)의 센싱을 위한 구동 타이밍도이다. 도 5 내지 도 7은 본 실시예들에 따른 유기발광표시장치(100)에서, 유기발광다이오드(OLED)의 센싱을 위한 각 단계에 대응되는 등가회로도들이다.
- [0095] 도 4를 참조하면, 본 실시예들에 따른 유기발광표시장치(100)의 구동방법은, 즉, 유기발광다이오드(OLED)의 센싱을 위한 구동방법은, 구동 단계(STEP 1), 센싱 준비 단계(STEP 2) 및 센싱 단계(STEP 3)로 이루어진다.
- [0096] 도 5는 구동 단계(STEP 1)에 대응되는 서브픽셀의 등가회로도이고, 도 6은 센싱 준비 단계(STEP 2)에 대응되는 서브픽셀의 등가회로도이며, 도 7은 센싱 단계(STEP 3)에 대응되는 서브픽셀의 등가회로도이다.
- [0097] 먼저, 유기발광다이오드(OLED)의 센싱을 위한 구동방법을 제공하는 유기발광표시장치(100)는, 유기발광다이오드(OLED)와, 유기발광다이오드(OLED)의 제1전극에 전기적으로 연결된 N1노드, 게이트 노드에 해당하는 N2 노드 및 구동전압 라인(DVL)과 전기적으로 연결된 N3 노드를 갖는 구동 트랜지스터(DRT)와, 게이트 노드에 인가되는 스캔신호(SCAN)에 의해 제어되고, 구동 트랜지스터(DRT)의 N2 노드와 데이터 라인(DL) 사이에 전기적으로 연결된 스위칭 트랜지스터(SWT)와, 구동 트랜지스터(DRT)의 N1노드와 N2 노드 사이에 전기적으로 연결된 스토리지 캐패시터(Cstg)와, 게이트 노드에 인가되는 제1센스신호(SENSE)에 의해 제어되고, 구동 트랜지스터(DRT)의 N1노드와 기준전압 라인(RVL) 사이에 전기적으로 연결된 제1센싱 트랜지스터(SENT)를 포함하여 구성된 다수의 서브픽셀이 유기발광표시패널(110)에 매트릭스 타입으로 배치되어 있다.
- [0098] 도 4 및 도 5를 참조하면, 구동 단계(STEP 1)에서, 유기발광표시장치(100)의 게이트 구동부(130)는, 스위칭 트랜지스터(SWT) 및 제1센싱 트랜지스터(SENT)를 오프 시키고, 제2센싱 트랜지스터(OLED_SENT)를 턴 온 시키는 게이트 신호들(예: SWT에 대한 Low Level SCAN, SENT에 대한 Low Level SENSE, OLED_SENT에 대한 High Level OLED_SENSE)을 해당 게이트 라인들로 출력한다.
- [0099] 이에 따라, 구동 단계(STEP 1)에서, 유기발광표시장치(100)는, 스위칭 트랜지스터(SWT) 및 제1센싱 트랜지스터(SENT)는 오프(Off) 상태에서, 게이트 노드에 인가되는 제2센스신호(OLED_SENSE)에 의해 제어되고 유기발광다이오드(OLED)의 제1전극(예: 애노드 전극 또는 캐소드 전극)과 데이터 라인(DL) 사이에 전기적으로 연결된 제2센싱 트랜지스터(OLED_SENT)를 턴 온 시킨다.
- [0100] 또한, 구동 단계(STEP 1)에서, 유기발광표시장치(100)의 데이터 구동부(120)는, 데이터 전압(Vdata)을 해당 데이터 라인(DL)으로 출력한다.

- [0101] 이에 따라, 유기발광표시장치(100)는, 데이터 라인(DL)에서 공급된 데이터 전압(Vdata)을 제2센싱 트랜지스터(OLED_SENT)의 드레인 노드 또는 소스 노드에 해당하는 Nc 노드에 인가해줌으로써, 유기발광다이오드(OLED)의 제1전극에 인가해준다.
- [0102] 이와 같이, 구동 단계(STEP 1)에서는, 제2센싱 트랜지스터(OLED_SENT)가 턴 온 되어, 유기발광다이오드(OLED)의 제1전극에 데이터 전압이 인가되는 동안, 스위칭 트랜지스터(SWT) 및 제1센싱 트랜지스터(SENT)는 오프 상태이다.
- [0103] 이와 같이, 구동 단계(STEP 1)에서, 스위칭 트랜지스터(SWT) 및 제1센싱 트랜지스터(SENT)를 모두 오프 시켜 놓음으로써, 구동 트랜지스터(DRT) 및 다른 트랜지스터들(SWT, SENT) 등에 의한 영향을 받지 않고, 유기발광다이오드(OLED)의 열화 특성만을 정확하게 센싱할 수 있는 상태로 만들어 줄 수 있다.
- [0104] 도 4 및 도 5를 참조하면, 센싱 노드에 해당하는 Nc 노드의 전압은, Vdata로 잡혀 있다.
- [0105] 도 4 및 도 6을 참조하면, 구동 단계(STEP 1) 이후, 진행되는 센싱 준비 단계(STEP 2)에서, 유기발광표시장치(100)의 게이트 구동부(130)는, 스위칭 트랜지스터(SWT)를 오프 시키고, 제1센싱 트랜지스터(SENT)를 턴 온 시키고, 제2센싱 트랜지스터(OLED_SENT)를 턴 오프 시키는 게이트 신호들(예: SWT에 대한 Low Level SCAN, SENT에 대한 High Level SENSE, OLED_SENT에 대한 Low Level OLED_SENSE)을 해당 게이트 라인들로 출력한다.
- [0106] 이에 따라, 센싱 준비 단계(STEP 2)에서, 유기발광표시장치(100)는, 제2센싱 트랜지스터(OLED_SENT)를 턴 오프(Turn Off) 시키고, 스위칭 트랜지스터(SWT)를 오프 상태로 유지시키고, 제1센싱 트랜지스터(SENT)를 턴 온(Turn On) 시킨다.
- [0107] 이와 같이, 센싱 준비 단계(STEP 2)에서, 제2센싱 트랜지스터(OLED_SENT)가 턴 오프 되면, 스위칭 트랜지스터(SWT)는 오프 상태를 유지하고, 제1센싱 트랜지스터(SENT)는 턴 온 된다.
- [0108] 이에 따라, 센싱 준비 단계(STEP 2)에서는, 유기발광다이오드(OLED)의 열화 특성을 센싱할 수 있는 상태, 즉, 유기발광다이오드(OLED)의 제1전극의 전압을 센싱할 수 있는 상태로 만들어줄 수 있다.
- [0109] 센싱 준비 단계(STEP 2)에서, 센싱 노드에 해당하는 Nc 노드의 전압은, Vdata에서 일정 전압값 만큼 상승하게 된다.
- [0110] 도 4 및 도 7을 참조하면, 센싱 준비 단계(STEP 2) 이후, 센싱 단계(STEP 3)가 진행된다.
- [0111] 도 4 및 도 7을 참조하면, 센싱 단계(STEP 3)에서의 서브픽셀 내 전압 인가 상태 및 트랜지스터들(SWT, SENT, OLED_SENT)의 온-오프 상태는, 센싱 준비 단계(STEP 2)에서와 동일하다.
- [0112] 도 4 및 도 7을 참조하면, 제2센싱 트랜지스터(OLED_SENT)가 턴 오프 된 이후 진행되는 센싱 단계(STEP 3)에서, 일 예로, 유기발광표시장치(100)의 타이밍 컨트롤러(140)는, 스위치 S1가 온(On) 되도록 제어한다.
- [0113] 이에 따라, 스위치 S1은 Nrv1 노드를 Nadc 노드와 연결해주어, 기준전압 라인(RVL)을 아날로그 디지털 컨버터(ADC)에 연결해준다.
- [0114] 이에 따라, 센싱 단계(STEP 3)에서, 아날로그 디지털 컨버터(ADC)는, 기준전압 라인(RVL)의 전압을 센싱할 수 있다.
- [0115] 아날로그 디지털 컨버터(ADC)는, 센싱한 전압(Vsen)을 디지털 값으로 변환하고, 변환된 디지털 값(들)을 포함하는 센싱 데이터를 타이밍 컨트롤러(140)로 전송해준다.
- [0116] 전술한 바와 같이, 아날로그 디지털 컨버터(ADC) 및 스위치 S1를 이용하여, 기준전압 라인(RVL)의 전압을 센싱함으로써, 유기발광다이오드(OLED)의 열화 특성(예: 유기발광다이오드(OLED)의 문턱전압 변화 등)을 효율적으로 센싱할 수 있다.
- [0117] 한편, 센싱 단계(STEP 3)에서, 아날로그 디지털 컨버터(ADC)에 의해 센싱되는 기준전압 라인(RVL)의 전압은, 유기발광다이오드(OLED)의 제1전극(예: 애노드 전극 또는 캐소드 전극)의 전압, 또는 유기발광다이오드(OLED)의 제1전극과 연결된 제2센싱 트랜지스터(OLED_SENT)의 소스 노드 또는 드레인 노드에 해당하는 Nc 노드의 전압일 수 있다.
- [0118] 따라서, 아날로그 디지털 컨버터(ADC)가 기준전압 라인(RVL)의 전압을 센싱함으로써, 유기발광다이오드(OLED)의 열화 특성을 직접 센싱할 수 있게 된다.

- [0119] 전술한 바와 같이, 아날로그 디지털 컨버터(ADC)가 센싱 데이터 전송하게 되면, 타이밍 컨트롤러(140)는, 센싱 데이터를 수신하여, 이를 토대로, 각 서브픽셀 내 유기발광다이오드(OLED)의 열화 특성을 파악하여, 각 서브픽셀 내 유기발광다이오드(OLED) 간의 열화 특성 편차를 확인하고, 이를 보상해주기 위한 보상 프로세스를 수행할 수 있다.
- [0120] 여기서, 각 서브픽셀 내 유기발광다이오드(OLED) 간의 열화 특성 편차를 보상해주기 위한 보상 프로세스는, 일 예로, 각 서브픽셀 내 유기발광다이오드(OLED) 간의 열화 차이로 인한 휘도 편차를 보상해주는 프로세스일 수 있다.
- [0121] 이에 따르면, 타이밍 컨트롤러(140)는, 유기발광다이오드(OLED)의 센싱 과정을 통해 알게 된 유기발광다이오드(OLED) 간의 열화 특성 편차를 기초로, 유기발광다이오드(OLED) 간의 열화 특성 편차에 위한 휘도 편차를 없애 줄 수 있도록, 각 서브픽셀로 공급할 데이터를 변경하여, 변경된 데이터를 데이터 구동부(120)로 제공할 수 있다.
- [0122] 이러한 보상 프로세스를 통해, 유기발광다이오드(OLED)의 열화 특성 편차에 의해 발생하는 화면 불균일 현상을 개선해줄 수 있다. 이러한 화면 불균일 현상에 의해 발생할 수 있는 화면 잔상 현상도 상당히 개선되어, 화면 품질을 향상시킬 수 있다.
- [0123] 전술한 바와 같이 유기발광표시장치(100)의 구동방법을 통해, 유기발광다이오드(OLED)의 열화 특성을 직접 센싱할 수 있고, 이를 통해, 유기발광다이오드(OLED)의 열화 특성 편차 보상을 가능하게 해줄 수 있다.
- [0124] 도 8은 본 실시예들에 따른 유기발광표시장치(100)에서, 제1센싱 트랜지스터(SENT)의 구동 영역을 나타낸 그래프이다.
- [0125] 도 8을 참조하면, 유기발광다이오드(OLED)의 센싱을 위해 추가로 배치된 제2센싱 트랜지스터(OLED_SENT)는, 다른 트랜지스터들에 비해, 낮은 전류 영역을 구동 영역으로 사용하여 구동된다.
- [0126] 이와 같이, 제2센싱 트랜지스터(OLED_SENT)의 구동 영역을 낮은 전류 영역으로 사용함으로써, 제2센싱 트랜지스터(OLED_SENT)의 사이즈를 다른 트랜지스터(구동 트랜지스터(DRT), 스위칭 트랜지스터(SWT), 제1센싱 트랜지스터(SENT))의 사이즈보다 작게 할 수 있다.
- [0127] 따라서, 유기발광다이오드(OLED)의 센싱을 위해, 제2센싱 트랜지스터(OLED_SENT)를 추가로 배치함에도 불구하고, 유기발광표시패널(110)의 개구율이 지나치게 낮아지는 것을 방지해줄 수 있다.
- [0128] 이상에서 설명한 바와 같은 본 실시예들에 의하면, 유기발광다이오드의 열화 특성을 직접적으로 센싱할 수 있는 유기발광표시패널(110), 유기발광표시장치(100) 및 그 구동방법을 제공할 수 있다.
- [0129] 또한, 본 실시예들에 의하면, 유기발광다이오드의 열화 특성 편차를 센싱하여 보상해줌으로써, 화면 잔상이 개선되어 높은 휘도 균일도를 갖게 하는 유기발광표시패널(110), 유기발광표시장치(100) 및 그 구동방법을 제공할 수 있다.
- [0130] 이를 통해, 유기발광다이오드 및 이를 포함하는 유기발광표시패널(110)의 수명 단축을 방지할 수도 있다.
- [0131] 또한, 본 실시예들에 의하면, 유기발광다이오드의 열화 특성을 센싱할 수 있도록 해주는 서브픽셀 구조를 갖는 유기발광표시패널(110) 및 유기발광표시장치(100)와, 유기발광표시장치(100)의 구동방법을 제공할 수 있다.
- [0132] 이상에서의 설명 및 첨부된 도면은 본 발명의 기술 사상을 예시적으로 나타낸 것에 불과한 것으로서, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 구성의 결합, 분리, 치환 및 변경 등의 다양한 수정 및 변형이 가능할 것이다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

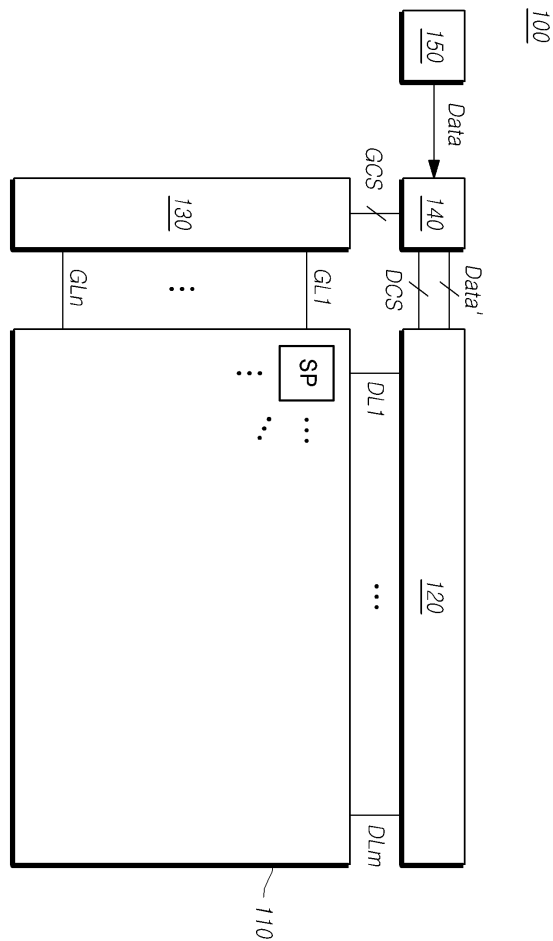
부호의 설명

- [0133] 100: 표시장치
110: 표시패널
120: 데이터 구동부

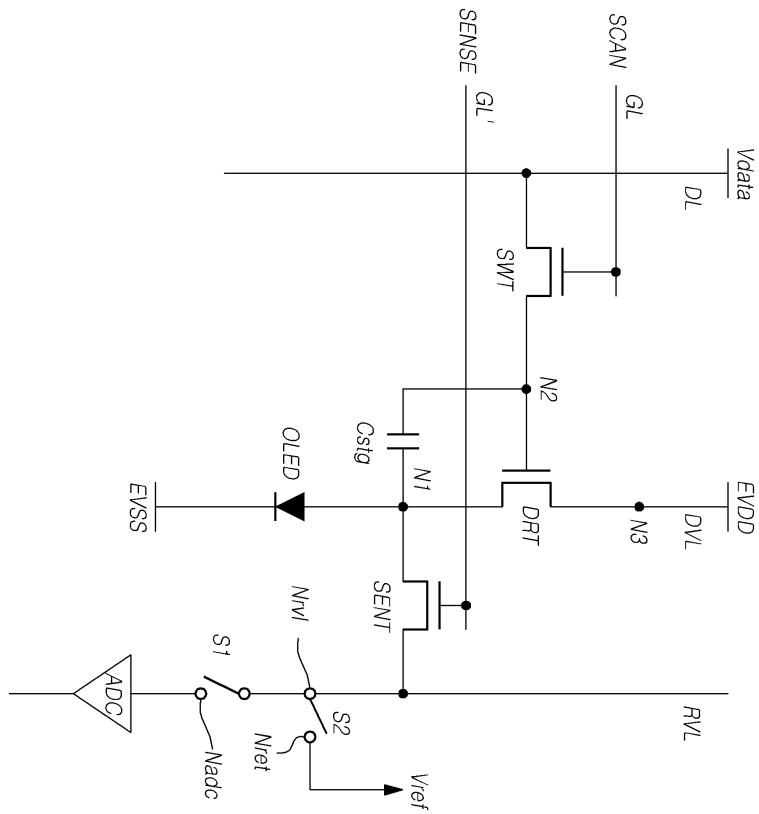
- 130: 게이트 구동부
- 140: 타이밍 컨트롤러

도면

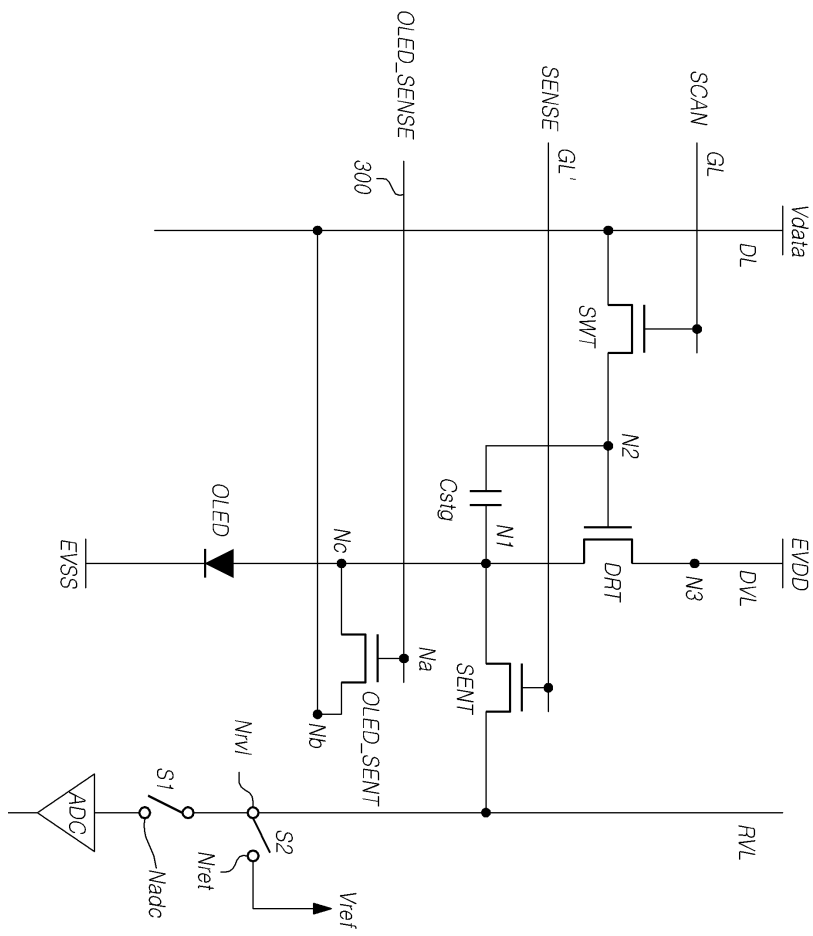
도면1



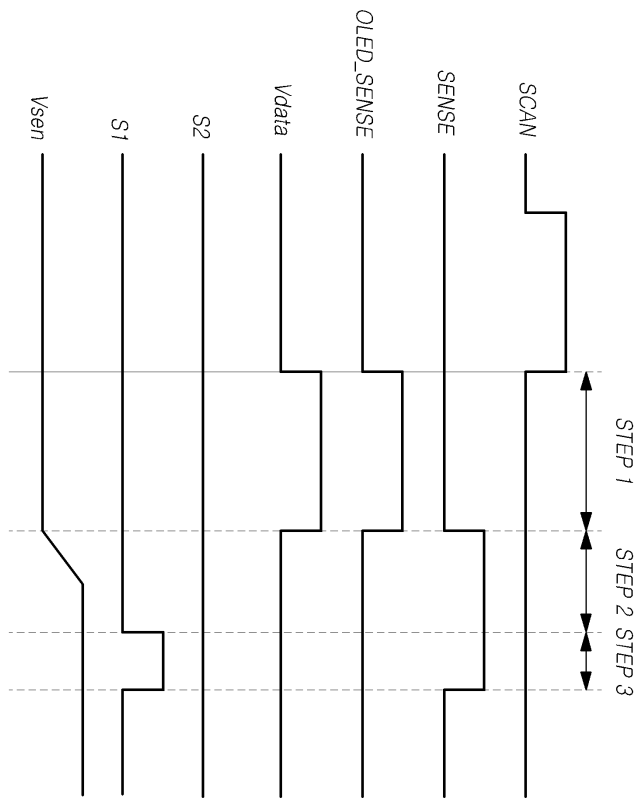
도면2



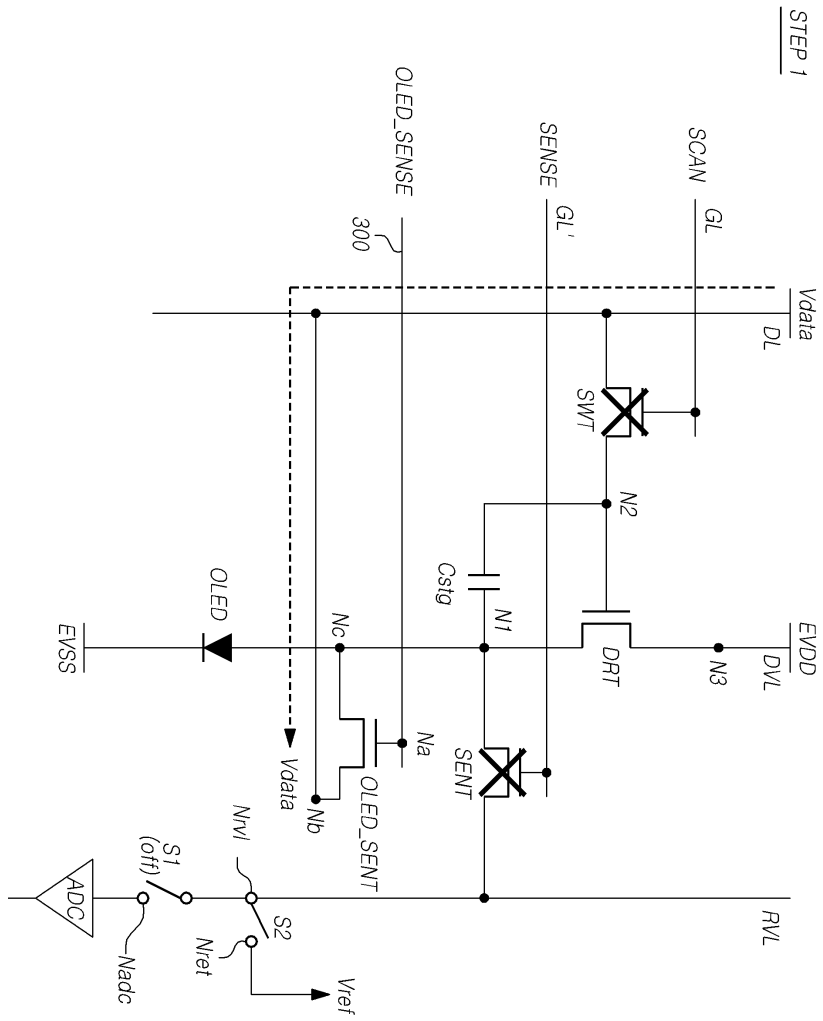
도면3



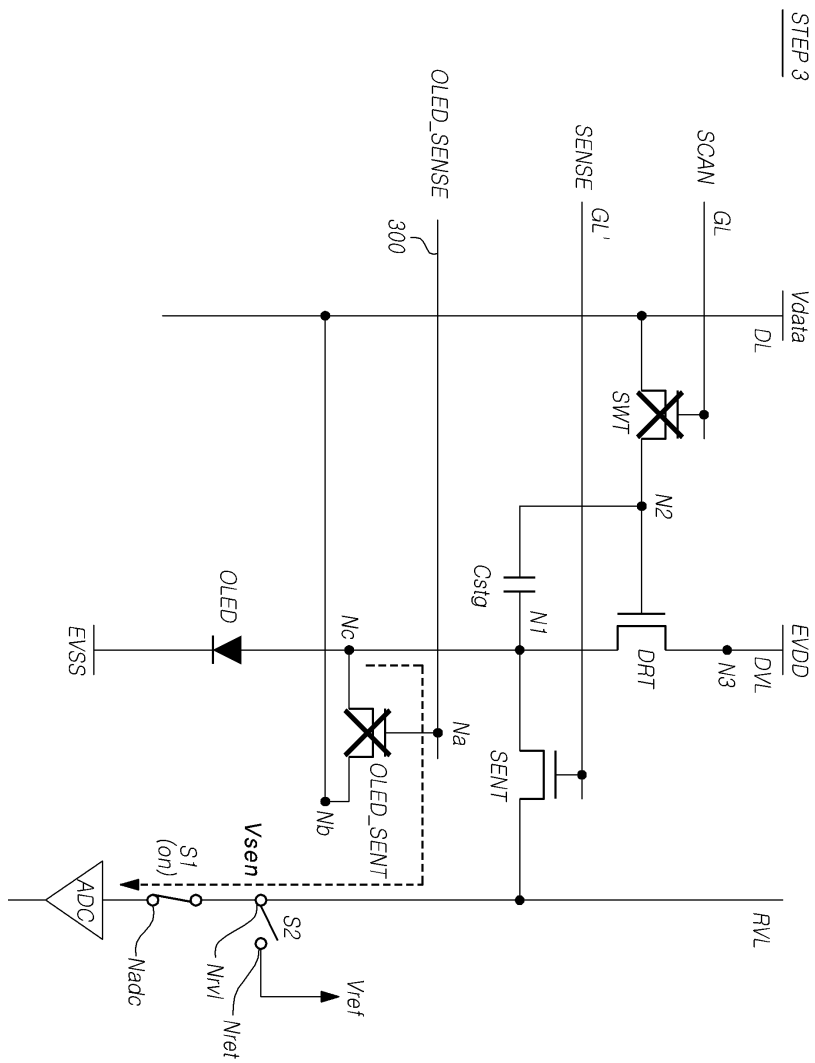
도면4



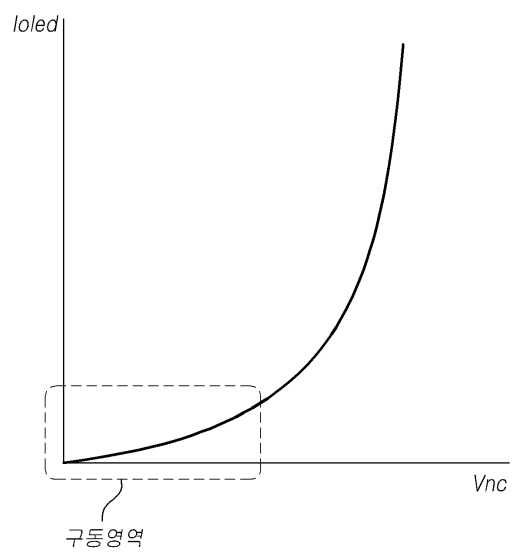
도면5



도면7



도면8



专利名称(译)	标题：有机发光显示面板，有机发光显示装置及其驱动方法		
公开(公告)号	KR1020160082736A	公开(公告)日	2016-07-11
申请号	KR1020140191695	申请日	2014-12-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	PARK DAE HYEON 박대현 LIM HO MIN 임호민		
发明人	박대현 임호민		
IPC分类号	H01L27/32 H01L51/56		
CPC分类号	H01L27/32 H01L51/56 H01L27/3202		
代理人(译)	Gimeungu 宋.		
外部链接	Espacenet		

摘要(译)

本实施例是，通过给予补偿特征变化感应的有机发光二极管的劣化，进行了改进，图像之后的屏幕涉及一种有机发光显示面板，有机发光显示装置和一种具有高亮度的均匀性的驱动方法。

