



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0093909
(43) 공개일자 2015년08월19일

(51) 국제특허분류(Int. Cl.)

G09G 3/32 (2006.01)

(21) 출원번호 10-2014-0014451

(22) 출원일자 2014년02월07일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기 용인시 기흥구 삼성로1(농서동)

(72) 발명자

황현빈

경기도 용인시 기흥구 삼성2로 95 (농서동)

허명구

경기도 용인시 기흥구 삼성2로 95 (농서동)

(74) 대리인

리엔목특허법인

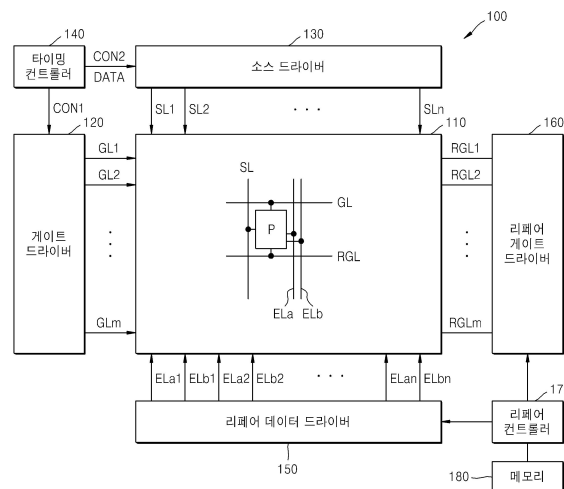
전체 청구항 수 : 총 12 항

(54) 발명의 명칭 유기 발광 표시 장치

(57) 요약

다양한 실시예들에 따른 유기 발광 표시 장치가 제공된다. 상기 유기 발광 표시 장치는 제1 및 제2 유기 발광 소자, 스캔 신호에 응답하여 데이터 신호를 수신하고, 상기 데이터 신호에 대응하여 구동 전류를 생성하는 픽셀 회로, 제1 인에이블 신호에 따라, 상기 구동 전류의 적어도 일부를 상기 제1 유기 발광 소자에 전달하거나 상기 제1 유기 발광 소자를 상기 픽셀 회로로부터 전기적으로 분리하는 제1 리페어 회로, 및 제2 인에이블 신호에 따라, 상기 구동 전류의 적어도 일부를 상기 제2 유기 발광 소자에 전달하거나 상기 제2 유기 발광 소자를 상기 픽셀 회로로부터 전기적으로 분리하는 제2 리페어 회로를 포함한다.

대표도 - 도1



명세서

청구범위

청구항 1

제1 및 제2 유기 발광 소자;

스캔 신호에 응답하여 데이터 신호를 수신하고, 상기 데이터 신호에 대응하여 구동 전류를 생성하는 픽셀 회로;

제1 인에이블 신호에 따라, 상기 구동 전류의 적어도 일부를 상기 제1 유기 발광 소자에 전달하거나 상기 제1 유기 발광 소자를 상기 픽셀 회로로부터 전기적으로 분리하는 제1 리페어 회로; 및

제2 인에이블 신호에 따라, 상기 구동 전류의 적어도 일부를 상기 제2 유기 발광 소자에 전달하거나 상기 제2 유기 발광 소자를 상기 픽셀 회로로부터 전기적으로 분리하는 제2 리페어 회로를 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 2

제1 항에 있어서,

상기 제1 리페어 회로는 게이트 신호에 응답하여 상기 제1 인에이블 신호를 수신하고,

상기 제2 리페어 회로는 상기 게이트 신호에 응답하여 상기 제2 인에이블 신호를 수신하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 3

제2 항에 있어서,

각각 상기 픽셀 회로, 상기 제1 및 제2 리페어 회로, 및 상기 제1 및 제2 유기 발광 소자를 포함하는 복수의 픽셀들이 행렬로 배열되는 표시 패널;

상기 제1 및 제2 리페어 회로에 연결되는 리페어 게이트 라인을 통해 상기 게이트 신호를 제공하는 리페어 게이트 드라이버; 및

상기 제1 리페어 회로에 연결되는 제1 인에이블 라인을 통해 상기 제1 인에이블 신호를 제공하고 상기 제2 리페어 회로에 연결되는 제2 인에이블 라인을 통해 상기 제2 인에이블 신호를 제공하는 리페어 데이터 드라이버를 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 4

제3 항에 있어서,

상기 복수의 픽셀들의 상기 제1 및 제2 유기 발광 소자 각각의 불량 여부를 나타내는 리페어 데이터를 저장하는 메모리; 및

상기 리페어 데이터를 기초로 상기 리페어 게이트 드라이버 및 상기 리페어 데이터 드라이버를 제어하는 리페어 컨트롤러를 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 5

제3 항에 있어서,

상기 제1 리페어 회로는,

상기 리페어 게이트 라인 및 상기 제1 인에이블 라인에 연결되고, 상기 게이트 신호에 응답하여 상기 제1 인에이블 신호를 수신하는 제1 리페어 수신 트랜지스터;

상기 제1 인에이블 신호를 저장하는 제1 리페어 저장 커패시터; 및

상기 픽셀 회로와 상기 제1 유기 발광 소자 사이에 연결되고, 상기 제1 인에이블 신호에 따라 턴 온 또는 턴 오프

프되는 제1 리페어 스위칭 트랜지스터를 포함하고,

상기 제2 리페어 회로는,

상기 리페어 게이트 라인 및 상기 제2 인에이블 라인에 연결되고, 상기 게이트 신호에 응답하여 상기 제2 인에이블 신호를 수신하는 제2 리페어 수신 트랜지스터;

상기 제2 인에이블 신호를 저장하는 제2 리페어 저장 커패시터; 및

상기 픽셀 회로와 상기 제2 유기 발광 소자 사이에 연결되고, 상기 제2 인에이블 신호에 따라 턴 온 또는 턴 오프되는 제2 리페어 스위칭 트랜지스터를 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 6

제1 항에 있어서,

상기 제1 리페어 회로는 상기 스캔 신호에 응답하여 상기 제1 인에이블 신호를 수신하고,

상기 제2 리페어 회로는 상기 스캔 신호에 응답하여 상기 제2 인에이블 신호를 수신하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 7

제6 항에 있어서,

각각 상기 픽셀 회로, 상기 제1 및 제2 리페어 회로, 및 상기 제1 및 제2 유기 발광 소자를 포함하는 복수의 픽셀들이 배열되는 표시 패널; 및

상기 픽셀 회로 및 상기 제1 및 제2 리페어 회로에 연결되는 게이트 라인을 통해 상기 스캔 신호를 제공하는 게이트 드라이버;

상기 스캔 신호에 동기하여 상기 픽셀 회로에 상기 데이터 신호를 제공하는 소스 드라이버; 및

상기 스캔 신호에 동기하여, 상기 제1 리페어 회로에 연결되는 제1 인에이블 라인을 통해 상기 제1 인에이블 신호를 제공하고 상기 제2 리페어 회로에 연결되는 제2 인에이블 라인을 통해 상기 제2 인에이블 신호를 제공하는 리페어 데이터 드라이버를 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 8

제7 항에 있어서,

상기 복수의 픽셀들의 상기 제1 및 제2 유기 발광 소자 각각의 불량 여부를 나타내는 리페어 데이터가 저장되는 메모리; 및

상기 게이트 드라이버 및 상기 소스 드라이버를 제어하고, 상기 리페어 데이터를 기초로 상기 리페어 데이터 드라이버를 제어하는 타이밍 컨트롤러를 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 9

제6 항에 있어서,

상기 제1 리페어 회로는,

상기 게이트 라인 및 상기 제1 인에이블 라인에 연결되고, 상기 스캔 신호에 응답하여 상기 제1 인에이블 신호를 수신하는 제1 리페어 수신 트랜지스터;

상기 제1 인에이블 신호를 저장하는 제1 리페어 저장 커패시터; 및

상기 픽셀 회로와 상기 제1 유기 발광 소자 사이에 연결되고, 상기 제1 인에이블 신호에 따라 턴 온 또는 턴 오프되는 제1 리페어 스위칭 트랜지스터를 포함하고,

상기 제2 리페어 회로는,

상기 게이트 라인 및 상기 제2 인에이블 라인에 연결되고, 상기 스캔 신호에 응답하여 상기 제2 인에이블 신호

를 수신하는 제2 리페어 수신 트랜지스터;

상기 제2 인에이블 신호를 저장하는 제2 리페어 저장 커패시터; 및

상기 픽셀 회로와 상기 제2 유기 발광 소자 사이에 연결되고, 상기 제2 인에이블 신호에 따라 턴 온 또는 턴 오프되는 제2 리페어 스위칭 트랜지스터를 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 10

제1 항에 있어서,

상기 픽셀 회로는,

상기 스캔 신호에 응답하여 상기 데이터 신호를 수신하는 스위칭 트랜지스터;

상기 데이터 신호를 저장하는 저장 커패시터; 및

상기 데이터 신호에 대응하여 상기 구동 전류를 생성하는 구동 트랜지스터를 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 11

제1 항에 있어서,

각각 상기 픽셀 회로, 상기 제1 및 제2 리페어 회로, 및 상기 제1 및 제2 유기 발광 소자를 포함하는 복수의 픽셀들이 배열되는 표시 패널;

상기 픽셀 회로에 연결되는 게이트 라인을 통해 상기 스캔 신호를 제공하는 게이트 드라이버;

상기 픽셀 회로에 연결되는 소스 라인을 통해 상기 데이터 신호를 제공하는 소스 드라이버; 및

상기 게이트 드라이버 및 상기 소스 드라이버를 제어하는 타이밍 컨트롤러를 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 12

제11 항에 있어서,

상기 픽셀들 각각은,

상기 픽셀 회로;

상기 제1 및 제2 리페어 회로를 포함하는 복수의 리페어 회로; 및

상기 제1 및 제2 유기 발광 소자를 포함하는 복수의 유기 발광 소자를 포함하고,

상기 복수의 유기 발광 소자는 상기 복수의 리페어 회로 중에서 대응하는 리페어 회로를 통해 상기 픽셀 회로에 전기적으로 연결되는 것을 특징으로 하는 유기 발광 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명의 실시예들은 유기 발광 표시 장치에 관한 것이다.

배경 기술

[0002] 최근 평판 표시 장치로서 유기 발광 표시 장치가 주목 받고 있다. 유기 발광 표시 장치는 자발광 소자로 픽셀을 구성하기 때문에 시야각이 넓고 백라이트를 필요로 하지 않아서 박형화가 가능하며 소비 전력이 낮고 응답 속도가 빠르다는 특징을 갖는다.

[0003] 유기 발광 표시 장치는 기판 상에 행렬로 배열되고, 애노드 전극과 캐소드 전극 사이에 개재되는 발광 기능을 갖는 유기 발광층을 포함하는 유기 발광 소자들을 포함한다. 유기 발광 소자를 형성할 때, 공중에 부유하는 미세한 이물 등이 애노드 전극과 캐소드 전극 사이에 부착하면, 애노드 전극과 캐소드 전극 간에 단락 결함이 생

겨 유기 발광 소자가 발광하지 않으며, 소위 멸점 불량으로서 시인된다.

발명의 내용

해결하려는 과제

[0004] 본 발명의 실시예들이 해결하고자 하는 과제는 멸점 불량을 리페어할 수 있는 유기 발광 표시 장치를 제공하는 것이다.

과제의 해결 수단

[0005] 상기 기술적 과제를 달성하기 위한 일 측면에 따른 유기 발광 표시 장치는 제1 및 제2 유기 발광 소자, 스캔 신호에 응답하여 데이터 신호를 수신하고, 상기 데이터 신호에 대응하여 구동 전류를 생성하는 픽셀 회로, 제1 인에이블 신호에 따라, 상기 구동 전류의 적어도 일부를 상기 제1 유기 발광 소자에 전달하거나 상기 제1 유기 발광 소자를 상기 픽셀 회로로부터 전기적으로 분리하는 제1 리페어 회로, 및 제2 인에이블 신호에 따라, 상기 구동 전류의 적어도 일부를 상기 제2 유기 발광 소자에 전달하거나 상기 제2 유기 발광 소자를 상기 픽셀 회로로부터 전기적으로 분리하는 제2 리페어 회로를 포함한다.

[0006] 상기 유기 발광 표시 장치의 일 예에 따르면, 상기 제1 리페어 회로는 게이트 신호에 응답하여 상기 제1 인에이블 신호를 수신할 수 있다. 상기 제2 리페어 회로는 상기 게이트 신호에 응답하여 상기 제2 인에이블 신호를 수신할 수 있다.

[0007] 상기 유기 발광 표시 장치의 다른 예에 따르면, 상기 유기 발광 표시 장치는 복수의 픽셀들이 행렬로 배열되는 표시 패널, 상기 제1 및 제2 리페어 회로에 연결되는 리페어 게이트 라인을 통해 상기 게이트 신호를 제공하는 리페어 게이트 드라이버, 및 상기 제1 리페어 회로에 연결되는 제1 인에이블 라인을 통해 상기 제1 인에이블 신호를 제공하고 상기 제2 리페어 회로에 연결되는 제2 인에이블 라인을 통해 상기 제2 인에이블 신호를 제공하는 리페어 데이터 드라이버를 포함할 수 있다. 상기 복수의 픽셀들 각각은 상기 픽셀 회로, 상기 제1 및 제2 리페어 회로, 및 상기 제1 및 제2 유기 발광 소자를 포함할 수 있다.

[0008] 상기 유기 발광 표시 장치의 또 다른 예에 따르면, 상기 유기 발광 표시 장치는 상기 복수의 픽셀들의 상기 제1 및 제2 유기 발광 소자 각각의 불량 여부를 나타내는 리페어 데이터를 저장하는 메모리, 및 상기 리페어 데이터를 기초로 상기 리페어 게이트 드라이버 및 상기 리페어 데이터 드라이버를 제어하는 리페어 컨트롤러를 포함할 수 있다.

[0009] 상기 유기 발광 표시 장치의 또 다른 예에 따르면, 상기 제1 리페어 회로는, 상기 리페어 게이트 라인 및 상기 제1 인에이블 라인에 연결되고, 상기 게이트 신호에 응답하여 상기 제1 인에이블 신호를 수신하는 제1 리페어 수신 트랜지스터, 상기 제1 인에이블 신호를 저장하는 제1 리페어 저장 커패시터, 및 상기 픽셀 회로와 상기 제1 유기 발광 소자 사이에 연결되고, 상기 제1 인에이블 신호에 따라 턴 온 또는 턴 오프되는 제1 리페어 스위칭 트랜지스터를 포함할 수 있다. 상기 제2 리페어 회로는, 상기 리페어 게이트 라인 및 상기 제2 인에이블 라인에 연결되고, 상기 게이트 신호에 응답하여 상기 제2 인에이블 신호를 수신하는 제2 리페어 수신 트랜지스터, 상기 제2 인에이블 신호를 저장하는 제2 리페어 저장 커패시터, 및 상기 픽셀 회로와 상기 제2 유기 발광 소자 사이에 연결되고, 상기 제2 인에이블 신호에 따라 턴 온 또는 턴 오프되는 제2 리페어 스위칭 트랜지스터를 포함할 수 있다.

[0010] 상기 유기 발광 표시 장치의 또 다른 예에 따르면, 상기 제1 리페어 회로는 상기 스캔 신호에 응답하여 상기 제1 인에이블 신호를 수신할 수 있다. 상기 제2 리페어 회로는 상기 스캔 신호에 응답하여 상기 제2 인에이블 신호를 수신할 수 있다.

[0011] 상기 유기 발광 표시 장치의 또 다른 예에 따르면, 상기 유기 발광 표시 장치는, 복수의 픽셀들이 배열되는 표시 패널, 및 상기 픽셀 회로 및 상기 제1 및 제2 리페어 회로에 연결되는 게이트 라인을 통해 상기 스캔 신호를 제공하는 게이트 드라이버, 상기 스캔 신호에 동기하여 상기 픽셀 회로에 상기 데이터 신호를 제공하는 소스 드라이버, 및 상기 스캔 신호에 동기하여, 상기 제1 리페어 회로에 연결되는 제1 인에이블 라인을 통해 상기 제1 인에이블 신호를 제공하고 상기 제2 리페어 회로에 연결되는 제2 인에이블 라인을 통해 상기 제2 인에이블 신호를 제공하는 리페어 데이터 드라이버를 포함할 수 있다. 상기 픽셀들 각각은 상기 픽셀 회로, 상기 제1 및 제2 리페어 회로, 및 상기 제1 및 제2 유기 발광 소자를 포함할 수 있다.

[0012] 상기 유기 발광 표시 장치의 또 다른 예에 따르면, 상기 유기 발광 표시 장치는, 상기 복수의 픽셀들의 상기 제

1 및 제2 유기 발광 소자 각각의 불량 여부를 나타내는 리페어 데이터가 저장되는 메모리, 및 상기 게이트 드라이버 및 상기 소스 드라이버를 제어하고, 상기 리페어 데이터를 기초로 상기 리페어 데이터 드라이버를 제어하는 타이밍 컨트롤러를 포함할 수 있다.

[0013] 상기 유기 발광 표시 장치의 또 다른 예에 따르면, 상기 제1 리페어 회로는, 상기 게이트 라인 및 상기 제1 인에이블 라인에 연결되고, 상기 스캔 신호에 응답하여 상기 제1 인에이블 신호를 수신하는 제1 리페어 수신 트랜지스터, 상기 제1 인에이블 신호를 저장하는 제1 리페어 저장 커패시터, 및 상기 픽셀 회로와 상기 제1 유기 발광 소자 사이에 연결되고, 상기 제1 인에이블 신호에 따라 턴 온 또는 턴 오프되는 제1 리페어 스위칭 트랜지스터를 포함할 수 있다. 상기 제2 리페어 회로는, 상기 게이트 라인 및 상기 제2 인에이블 라인에 연결되고, 상기 스캔 신호에 응답하여 상기 제2 인에이블 신호를 수신하는 제2 리페어 수신 트랜지스터, 상기 제2 인에이블 신호를 저장하는 제2 리페어 저장 커패시터, 및 상기 픽셀 회로와 상기 제2 유기 발광 소자 사이에 연결되고, 상기 제2 인에이블 신호에 따라 턴 온 또는 턴 오프되는 제2 리페어 스위칭 트랜지스터를 포함할 수 있다.

[0014] 상기 유기 발광 표시 장치의 또 다른 예에 따르면, 상기 픽셀 회로는, 상기 스캔 신호에 응답하여 상기 데이터 신호를 수신하는 스위칭 트랜지스터, 상기 데이터 신호를 저장하는 저장 커패시터, 및 상기 데이터 신호에 대응하여 상기 구동 전류를 생성하는 구동 트랜지스터를 포함할 수 있다.

[0015] 상기 유기 발광 표시 장치의 또 다른 예에 따르면, 상기 유기 발광 표시 장치는, 복수의 픽셀들이 배열되는 표시 패널, 상기 픽셀 회로에 연결되는 게이트 라인을 통해 상기 스캔 신호를 제공하는 게이트 드라이버, 상기 픽셀 회로에 연결되는 소스 라인을 통해 상기 데이터 신호를 제공하는 소스 드라이버, 및 상기 게이트 드라이버 및 상기 소스 드라이버를 제어하는 타이밍 컨트롤러를 포함할 수 있다.

[0016] 상기 유기 발광 표시 장치의 또 다른 예에 따르면, 상기 픽셀들 각각은, 상기 픽셀 회로, 상기 제1 및 제2 리페어 회로를 포함하는 복수의 리페어 회로, 및 상기 제1 및 제2 유기 발광 소자를 포함하는 복수의 유기 발광 소자를 포함할 수 있다. 상기 복수의 유기 발광 소자는 상기 복수의 리페어 회로 중에서 대응하는 리페어 회로를 통해 상기 픽셀 회로에 전기적으로 연결될 수 있다.

[0017] 전술한 것 외의 다른 측면, 특징, 이점이 이하의 도면, 특허청구범위 및 발명의 상세한 설명으로부터 명확해질 것이다.

발명의 효과

[0018] 본 발명의 다양한 실시예들에 따르면 애노드 전극과 캐소드 전극 간의 단락 결함으로 인한 멸점 불량이 레이저를 이용한 단락 공정을 수행하지 않고 리페어될 수 있다.

도면의 간단한 설명

[0019] 도 1은 일 실시예에 따른 유기 발광 표시 장치를 개략적으로 도시한 블록도이다.

도 2는 일 실시예에 따른 유기 발광 표시 장치의 픽셀을 개략적으로 도시한 블록도이다.

도 3은 도 2에 도시된 픽셀의 예시적인 회로도도를 도시한다.

도 4a는 도 3에 도시된 픽셀에서 제1 및 제2 유기 발광 소자가 모두 정상인 경우를 도시한다.

도 4b는 도 3에 도시된 픽셀에서 제1 유기 발광 소자가 불량인 경우를 도시한다.

도 5는 다른 실시예에 따른 유기 발광 표시 장치를 개략적으로 도시한 블록도이다.

도 6은 다른 실시예에 따른 유기 발광 표시 장치의 픽셀을 개략적으로 도시한 블록도이다.

도 7은 도 6에 도시된 픽셀의 예시적인 회로도도를 도시한다.

발명을 실시하기 위한 구체적인 내용

[0020] 본 발명은 다양한 변환을 가할 수 있고 여러 가지 실시예를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 상세한 설명에 상세하게 설명하고자 한다. 본 발명의 효과 및 특징, 그리고 그것들을 달성하는 방법은 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 다양한 형태로 구현될 수 있다.

[0021] 이하, 첨부된 도면을 참조하여 본 발명의 실시예들을 상세히 설명하기로 하며, 도면을 참조하여 설명할 때 동일

하거나 대응하는 구성 요소는 동일한 도면부호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다.

- [0022] 이하의 실시예에서, 제1, 제2 등의 용어는 한정적인 의미가 아니라 하나의 구성 요소를 다른 구성 요소와 구별하는 목적으로 사용된다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 포함하다 또는 가지다 등의 용어는 명세서상에 기재된 특징, 또는 구성요소가 존재함을 의미하는 것이고, 하나 이상의 다른 특징들 또는 구성요소가 부가될 가능성을 미리 배제하는 것은 아니다.
- [0023] 도 1은 일 실시예에 따른 유기 발광 표시 장치를 개략적으로 도시한 블록도이다.
- [0024] 도 1을 참조하면, 유기 발광 표시 장치(100)는 표시 패널(110), 게이트 드라이버(120), 소스 드라이버(130), 및 타이밍 컨트롤러(140)를 포함할 수 있다. 게이트 드라이버(120), 소스 드라이버(130), 및 타이밍 컨트롤러(140)는 각각 별개의 반도체 칩으로 형성되거나, 하나의 반도체 칩에 통합될(integrated) 수 있다. 게이트 드라이버(120)는 동일한 기판 상에 표시 패널(110)과 함께 형성될 수 있다.
- [0025] 유기 발광 표시 장치(100)는 리페어 데이터 드라이버(150), 리페어 게이트 드라이버(160), 리페어 컨트롤러(170) 및 메모리(180)를 더 포함할 수 있다. 리페어 데이터 드라이버(150), 리페어 게이트 드라이버(160), 리페어 컨트롤러(170)는 각각 별개의 반도체 칩으로 형성되거나, 하나의 반도체 칩에 통합될 수 있다. 리페어 데이터 드라이버(150)는 소스 드라이버(130)와 통합될 수 있다. 리페어 게이트 드라이버(160)는 게이트 드라이버(120)와 통합될 수 있다. 리페어 컨트롤러(170)는 타이밍 컨트롤러(140)와 통합될 수 있다. 리페어 게이트 드라이버(160)는 동일한 기판 상에 표시 패널(110)과 함께 형성될 수 있다.
- [0026] 표시 패널(110)은 픽셀들(P)을 포함한다. 픽셀들(P)은 행렬로 배열될 수 있다. 픽셀들(P)은 예컨대 스트라이프 배열, 펜타일 배열, 다이아몬드 펜타일 배열 등과 같이 다양한 방식으로 표시 패널(110) 상에 배열될 수 있다.
- [0027] 소정 개수의 픽셀들(P)은 자연 색을 표시하는 단위 픽셀을 구성할 수 있다. 예컨대, 적색을 표시하는 픽셀(P), 녹색을 표시하는 픽셀(P) 및 청색을 표시하는 픽셀(P)은 하나의 단위 픽셀을 구성할 수 있으며, 이 경우, 픽셀(P)은 서브 픽셀로 지칭될 수 있다. 픽셀(P)은 예컨대 적색, 녹색, 청색, 또는 백색과 같은 색상을 표시할 수 있다.
- [0028] 픽셀(P)은 픽셀 회로(PC), 제1 리페어 회로(RCa), 제2 리페어 회로(RCb), 제1 리페어 회로(RCa)를 통해 픽셀 회로(PC)에 연결되는 제1 유기 발광 소자(OLEDa), 및 제2 리페어 회로(RCb)를 통해 픽셀 회로(PC)에 연결되는 제2 유기 발광 소자(OLEDb)를 포함한다. 픽셀 회로(PC)는 스캔 신호(S)에 응답하여 데이터 신호(D)를 수신하고, 데이터 신호(D)에 대응하여 구동 전류(Id)를 생성한다. 제1 리페어 회로(RCa)는 제1 인에이بل 신호(Ea)에 따라, 구동 전류(Id)의 적어도 일부를 제1 유기 발광 소자(OLEDa)에 전달하거나 제1 유기 발광 소자(OLEDa)를 픽셀 회로(PC)로부터 전기적으로 분리한다. 제2 리페어 회로(RCb)는 제2 인에이블 신호(Eb)에 따라, 구동 전류(Id)의 적어도 일부를 제2 유기 발광 소자(OLEDb)에 전달하거나 제2 유기 발광 소자(OLEDb)를 픽셀 회로(PC)로부터 전기적으로 분리한다.
- [0029] 픽셀(P)은 2개의 유기 발광 소자(OLEDa, OLEDb)를 포함하는 것으로 예시하였지만, 픽셀(P)은 셋 이상의 유기 발광 소자들을 포함할 수도 있다. 픽셀(P)이 셋 이상의 유기 발광 소자들을 포함하는 경우, 픽셀(P)은 유기 발광 소자들의 개수와 동일한 개수의 리페어 회로들을 포함할 수 있다. 본 발명은 하나의 픽셀이 2개의 유기 발광 소자를 포함하는 것으로 한정되지 않는다. 본 발명의 용이한 이해를 위하여, 2개의 유기 발광 소자(OLEDa, OLEDb)를 포함하는 픽셀(P)에 대하여 설명한다. 픽셀(P)의 구체적인 기능 및 회로에 대하여, 도 2 및 도 3을 참조하여 아래에서 더욱 자세히 설명한다.
- [0030] 표시 패널(110)에는 게이트 드라이버(120)에 의해 구동되고 행 방향으로 연장되는 복수의 게이트 라인들(GL1-GLm)이 배열된다. 표시 패널(110)에는 소스 드라이버(130)에 의해 구동되고 열 방향으로 연장되는 복수의 소스 라인들(SL1-SLn)이 배열된다. 픽셀들(P)은 게이트 라인들(GL1-GLm)과 소스 라인들(SL1-SLn)이 교차하는 지점에 위치한다. 게이트 라인들(GL1-GLm) 각각은 동일 행에 배열되는 픽셀들(P)에 연결되고, 소스 라인들(SL1-SLn) 각각은 동일 열에 배열되는 픽셀들(P)에 연결된다.
- [0031] 표시 패널(110)에는 리페어 게이트 드라이버(160)에 의해 구동되고 행 방향으로 연장되는 복수의 리페어 게이트 라인(RGL1-RGLm)이 배열될 수 있다. 표시 패널(110)에는 리페어 데이터 드라이버(150)에 의해 구동되고 열 방향으로 연장되는 복수의 제1 인에이블 라인(ELa1-ELAn) 및 복수의 제2 인에이블 라인(ELb1-ELbn)이 배열될 수 있다. 리페어 게이트 라인들(RGL1-RGLm) 각각은 동일 행에 배열되는 픽셀들(P)에 연결된다. 제1 인에이블 라인들(ELa1-ELAn) 각각은 동일 열에 배열되는 픽셀들(P)의 제1 리페어 회로(RCa)에 연결되고, 제2 인에이블 라인

들(ELb1-ELbn) 각각은 동일 열에 배열되는 픽셀들(P)의 제2 리페어 회로(RCb)에 연결된다. 픽셀(P)이 3개 이상의 유기 발광 소자들을 포함하는 경우, 픽셀(P)은 3개 이상의 리페어 회로를 포함하고, 3개 이상의 리페어 회로들은 각각 3개 이상의 인에이블 라인들에 연결된다.

[0032] 타이밍 컨트롤러(140)는 게이트 드라이버(120) 및 소스 드라이버(130)를 제어할 수 있다. 타이밍 컨트롤러(140)는 입력된 프레임에 대한 수직 동기 신호, 수평 동기 신호, 클럭 신호 및 RGB 데이터를 수신하고, 제1 제어 신호(CON1) 및 제2 제어 신호(CON2)를 포함하는 복수의 제어 신호들, 및 디지털 영상 데이터(DATA)를 생성할 수 있다.

[0033] 게이트 드라이버(120)는 제1 제어 신호(CON1)를 수신하고, 게이트 라인들(GL1-GLm)을 순차적으로 구동할 수 있다. 예컨대, 제1 제어 신호(CON1)는 게이트 드라이버(120)가 게이트 라인들(GL1-GLm)의 스캐닝을 시작하도록 지시하는 지시 신호일 수 있다. 게이트 드라이버(120)는 스캔 신호를 생성하고, 게이트 라인들(GL1-GLm)을 통해 픽셀들(P)에 스캔 신호(S)를 순차적으로 제공할 수 있다.

[0034] 소스 드라이버(130)는 제2 제어 신호(CON2) 및 디지털 영상 데이터(DATA)를 수신하고, 소스 라인들(SL1-SLn)을 구동할 수 있다. 소스 드라이버(130)는 디지털 영상 데이터(DATA)를 데이터 신호들(D)로 변환하고, 데이터 신호들(D)을 소스 라인들(SL1-SLn)을 통해 픽셀들(P)에 순차적으로 제공할 수 있다.

[0035] 픽셀(P)의 픽셀 회로(PC)는 게이트 라인(GL)을 통해 전달되는 스캔 신호(S)에 응답하여 소스 라인(SL)을 통해 전달되는 데이터 신호(D)를 수신한다. 픽셀 회로(PC)는 데이터 신호(D)에 대응하여 구동 전류(Id)를 생성한다. 픽셀(P)은 아날로그 구동 방식으로 동작할 수 있으며, 구동 전류(Id)의 레벨 값은 데이터 신호(D)에 대응할 수 있다. 픽셀(P)은 디지털 구동 방식으로 동작할 수 있으며, 데이터 신호(D)에 대응하여 구동 전류(Id)가 흐르거나 흐르지 않을 수 있다.

[0036] 픽셀(P)의 제1 유기 발광 소자(OLEDa)와 제2 유기 발광 소자(OLEDb)가 모두 정상인 경우, 구동 전류(Id)는 제1 유기 발광 소자(OLEDa)와 제2 유기 발광 소자(OLEDb)에 절반씩 공급되며, 제1 유기 발광 소자(OLEDa)와 제2 유기 발광 소자(OLEDb)는 데이터 신호(D)에 대응하여 발광한다. 픽셀(P)은 아날로그 구동 방식으로 동작하는 경우, 제1 유기 발광 소자(OLEDa)와 제2 유기 발광 소자(OLEDb)는 모두 데이터 신호(D)에 대응하는 밝기로 발광할 수 있다.

[0037] 픽셀(P)의 제1 유기 발광 소자(OLEDa)와 제2 유기 발광 소자(OLEDb) 중 하나가 불량일 수 있다. 예컨대, 제1 유기 발광 소자(OLEDa)의 애노드와 캐소드가 예컨대 이물에 의해 전기적으로 단락되는 불량이 발생할 수 있다. 이 경우, 구동 전류(Id)는 모두 제1 유기 발광 소자(OLEDa)로 흐르게 되고, 제2 유기 발광 소자(OLEDb)에는 전류가 흐르지 않게 되어, 제2 유기 발광 소자(OLEDb)는 발광하지 않게 된다. 제1 유기 발광 소자(OLEDa)에 공급된 구동 전류(Id)는 제1 유기 발광 소자(OLEDa)의 애노드와 캐소드 사이를 전기적으로 단락하는 이물을 통해 흐르기 때문에, 제1 유기 발광 소자(OLEDa)도 발광하지 않게 된다.

[0038] 이 경우, 픽셀 회로(PC)와 제1 유기 발광 소자(OLEDa) 사이에서 구동 전류(Id)를 전달하는 배선을 절단할 경우, 구동 전류(Id)는 제2 유기 발광 소자(OLEDb)로 흐르게 되며, 제2 유기 발광 소자(OLEDb)는 구동 전류(Id)에 의해 발광한다. 제2 유기 발광 소자(OLEDb)는 구동 전류(Id)에 의해 대략 2배 밝게 발광하지만, 제1 유기 발광 소자(OLEDa)가 발광하지 않기 때문에 발광 면적이 절반으로 감소한다. 따라서, 제1 유기 발광 소자(OLEDa)와 제2 유기 발광 소자(OLEDb)가 모두 정상으로 발광하는 경우와 제1 유기 발광 소자(OLEDa)를 절단하고 제2 유기 발광 소자(OLEDb)만으로 발광하는 경우의 밝기는 대략적으로 비슷하다. 따라서, 불량한 제1 유기 발광 소자(OLEDa)와 정상적인 제2 유기 발광 소자(OLEDb)를 포함하는 픽셀(P)은 불량한 제1 유기 발광 소자(OLEDa)에 연결되는 배선을 절단함으로써 리페어될 수 있다.

[0039] 그러나, 불량 유기 발광 소자에 연결된 배선을 절단하기 위해서는 예컨대 레이저를 이용한 리페어 공정이 수행되어야 한다. 리페어 공정에서 불량 유기 발광 소자에 연결된 배선들을 개별적으로 절단해야 하므로, 공정 시간이 증가하게 된다. 또한, 리페어 공정을 수행하는 작업자의 작업 능력에 따라 성공률에 편차가 발생하고, 작업자가 잘못 작업할 수도 있다는 문제가 있다. 게다가, 제조 공정 단계에서의 불량은 리페어 공정에 의해 리페어될 수 있지만, 사용 중에 유기 발광층에 크랙이 발생하여 유기 발광 소자의 애노드와 캐소드가 단락되는 불량과 같은 진행성 불량은 리페어될 수 없다.

[0040] 본 발명에 따르면, 픽셀 회로(PC)와 불량한 제1 유기 발광 소자(OLEDa) 사이에 개재되는 제1 리페어 회로(RCa)를 이용하여 회로적으로 제1 유기 발광 소자(OLEDa)를 픽셀 회로(PC)로부터 전기적으로 분리할 수 있다. 또한, 픽셀 회로(PC)와 정상적인 제2 유기 발광 소자(OLEDb) 사이에 개재되는 제2 리페어 회로(RCb)를 이용하여 회로

적으로 제2 유기 발광 소자(OLEDb)를 픽셀 회로(PC)에 전기적으로 연결할 수 있다. 예컨대, 제1 리페어 회로(RCa)는 제1 인에이블 신호(Ea)에 따라 제1 유기 발광 소자(OLEDa)를 픽셀 회로(PC)로부터 전기적으로 분리할 수 있다. 또한, 제2 리페어 회로(RCb)는 제2 인에이블 신호(Eb)에 따라 구동 전류(Id)의 적어도 일부를 제2 유기 발광 소자(OLEDb)에 전달할 수 있다. 제1 인에이블 신호(Ea)는 "디세이블(Disable)"에 해당하는 레벨(예컨대, 디세이블 레벨)을 갖고, 제2 인에이블 신호(Eb)는 "인에이블(Enable)"에 해당하는 레벨(예컨대, 인에이블 레벨)을 가질 수 있다.

[0041] 제1 리페어 회로(RCa)는 리페어 게이트 라인(RGL)을 통해 전달되는 게이트 신호(G)에 응답하여 제1 인에이블 라인(ELa)을 통해 전달되는 제1 인에이블 신호(Ea)를 수신할 수 있다. 또한, 제2 리페어 회로(RCb)는 리페어 게이트 라인(RGL)을 통해 전달되는 게이트 신호(G)에 응답하여 제2 인에이블 라인(ELb)을 통해 전달되는 제2 인에이블 신호(Eb)를 수신할 수 있다.

[0042] 메모리(180)는 픽셀들(P)의 제1 유기 발광 소자(OLEDa) 및 제2 유기 발광 소자(OLEDb)의 불량 여부를 나타내는 리페어 데이터를 저장할 수 있다. 예컨대, 메모리(180)는 픽셀들(P)의 어드레스에 대응하는 메모리 어드레스를 가질 수 있다. 메모리(180)의 상기 메모리 어드레스에는, 상기 메모리 어드레스에 대응하는 픽셀(P)의 상태를 나타내는 데이터가 저장될 수 있다. 예컨대, 픽셀(P)의 제1 유기 발광 소자(OLEDa) 및 제2 유기 발광 소자(OLEDb)가 모두 정상인 경우, 상기 메모리 어드레스에는 데이터 "0"이 저장될 수 있다. 픽셀(P)의 제1 유기 발광 소자(OLEDa)가 불량인 경우, 상기 메모리 어드레스에는 데이터 "1"이 저장될 수 있다. 픽셀(P)의 제2 유기 발광 소자(OLEDb)가 불량인 경우, 상기 메모리 어드레스에는 데이터 "2"가 저장될 수 있다.

[0043] 리페어 컨트롤러(170)는 메모리(180)로부터 리페어 데이터를 수신하고, 상기 리페어 데이터를 기초로 리페어 게이트 드라이버(160) 및 리페어 데이터 드라이버(150)를 제어할 수 있다.

[0044] 리페어 게이트 드라이버(160)는 리페어 컨트롤러(170)의 제어에 따라, 리페어 게이트 라인들(RGL1-RGLm)을 순차적으로 구동할 수 있다. 예컨대, 리페어 게이트 드라이버(160)는 게이트 신호(G)를 생성하고, 리페어 게이트 라인들(RGL1-RGLm)을 통해 픽셀들(P)에 게이트 신호(G)를 순차적으로 제공할 수 있다. 게이트 신호(G)를 제공하는 타이밍은 스캔 신호(S)를 제공하는 타이밍과 아무런 관련이 없을 수 있다. 게이트 신호(G)를 제공하는 주기는 픽셀(P)의 제1 및 제2 리페어 회로(RCa, RCb)의 데이터 저장 능력에 의해 결정될 수 있다.

[0045] 리페어 데이터 드라이버(150)는 리페어 데이터에 따라 인에이블 라인들(ELa1-ELan, ELb1-ELbn)을 구동할 수 있다. 리페어 데이터 드라이버(150)는 리페어 데이터를 인에이블 신호(Ea, Eb)로 변환하고, 인에이블 라인들(ELa1-ELan, ELb1-ELbn)을 통해 인에이블 신호(Ea, Eb)를 픽셀들(P)에 순차적으로 제공할 수 있다. 인에이블 신호(Ea, Eb)는 게이트 신호(G)와 동기하여 픽셀들(P)에 제공될 수 있다.

[0046] 도 2는 일 실시예에 따른 유기 발광 표시 장치의 픽셀을 개략적으로 도시한 블록도이다.

[0047] 도 2를 참조하면, 픽셀(P)은 픽셀 회로(PC), 제1 리페어 회로(RCa), 제2 리페어 회로(RCb), 제1 리페어 회로(RCa)를 통해 픽셀 회로(PC)에 연결되는 제1 유기 발광 소자(OLEDa), 및 제2 리페어 회로(RCb)를 통해 픽셀 회로(PC)에 연결되는 제2 유기 발광 소자(OLEDb)를 포함한다. 픽셀(P)이 2개의 유기 발광 소자(OLEDa, OLEDb)를 포함하는 것으로 예시되었지만, 픽셀(P)은 셋 이상의 유기 발광 소자를 포함할 수도 있다.

[0048] 픽셀 회로(PC)는 행 방향으로 연장되는 게이트 라인(GL)과 열 방향으로 연장되는 소스 라인(SL)에 연결된다. 픽셀 회로(PC)는 게이트 라인(GL)을 통해 전달되는 스캔 신호(S), 및 소스 라인(SL)을 통해 전달되는 데이터 신호(D)를 수신한다. 픽셀 회로(PC)는 스캔 신호(S)에 응답하여 데이터 신호(D)를 수신하고, 데이터 신호(D)에 대응하여 구동 전류(Id)를 생성한다.

[0049] 제1 리페어 회로(RCa)는 행 방향으로 연장되는 리페어 게이트 라인(RGL)과 열 방향으로 연장되는 제1 인에이블 라인(ELa)에 연결된다. 제1 리페어 회로(RCa)는 리페어 게이트 라인(RGL)을 통해 전달되는 게이트 신호(G), 및 제1 인에이블 라인(ELa)을 통해 전달되는 제1 인에이블 신호(Ea)를 수신한다. 제1 리페어 회로(RCa)는 제1 인에이블 신호(Ea)에 따라, 제1 유기 발광 소자(OLEDa)를 픽셀 회로(PC)에 연결하거나, 제1 유기 발광 소자(OLEDa)를 픽셀 회로(PC)로부터 전기적으로 분리한다. 제1 인에이블 신호(Ea)는 인에이블 레벨 또는 디세이블 레벨을 가질 수 있다. 제1 인에이블 신호(Ea)가 인에이블 레벨을 갖는 경우, 제1 리페어 회로(RCa)는 제1 유기 발광 소자(OLEDa)를 픽셀 회로(PC)에 연결하고, 구동 전류(Id)의 적어도 일부를 제1 유기 발광 소자(OLEDa)에 전달할 수 있다. 제1 인에이블 신호(Ea)가 디세이블 레벨을 갖는 경우, 제1 리페어 회로(RCa)는 제1 유기 발광

소자(OLEDa)를 픽셀 회로(PC)로부터 전기적으로 분리할 수 있다.

- [0050] 제2 리페어 회로(RCb)는 행 방향으로 연장되는 리페어 게이트 라인(RGL)과 열 방향으로 연장되는 제2 인에이블 라인(ELb)에 연결된다. 제2 리페어 회로(RCb)는 리페어 게이트 라인(RGL)을 통해 전달되는 게이트 신호(G), 및 제2 인에이블 라인(ELb)을 통해 전달되는 제2 인에이블 신호(Eb)를 수신한다. 제2 리페어 회로(RCb)는 제2 인에이블 신호(Eb)에 따라, 제2 유기 발광 소자(OLEDb)를 픽셀 회로(PC)에 연결하거나, 제2 유기 발광 소자(OLEDb)를 픽셀 회로(PC)로부터 전기적으로 분리한다. 제2 인에이블 신호(Eb)는 인에이블 레벨 또는 디세이بل 레벨을 가질 수 있다. 제2 인에이블 신호(Eb)가 인에이블 레벨을 갖는 경우, 제2 리페어 회로(RCb)는 제2 유기 발광 소자(OLEDb)를 픽셀 회로(PC)에 연결하고, 구동 전류(Id)의 적어도 일부를 제2 유기 발광 소자(OLEDb)에 전달할 수 있다. 제2 인에이블 신호(Eb)가 디세이블 레벨을 갖는 경우, 제2 리페어 회로(RCb)는 제2 유기 발광 소자(OLEDb)를 픽셀 회로(PC)로부터 전기적으로 분리할 수 있다.
- [0051] 제1 유기 발광 소자(OLEDa)는 제1 리페어 회로(RCa)에 연결된다. 예를 들면, 제1 유기 발광 소자(OLEDa)는 제1 리페어 회로(RCa)에 연결되는 애노드 및 제2 전원(예컨대, ELVSS)에 연결되는 캐소드를 포함할 수 있다.
- [0052] 제2 유기 발광 소자(OLEDb)는 제2 리페어 회로(RCb)에 연결된다. 예를 들면, 제2 유기 발광 소자(OLEDb)는 제2 리페어 회로(RCb)에 연결되는 애노드 및 제2 전원(예컨대, ELVSS)에 연결되는 캐소드를 포함할 수 있다.
- [0053] 도 3은 도 2에 도시된 픽셀의 예시적인 회로도를 도시한다.
- [0054] 도 3을 참조하면, 픽셀(P)은 픽셀 회로(PC), 제1 리페어 회로(RCa), 제2 리페어 회로(RCb), 제1 유기 발광 소자(OLEDa), 및 제2 유기 발광 소자(OLEDb)를 포함한다.
- [0055] 픽셀 회로(PC)는 스위칭 트랜지스터(STr), 저장 커패시터(SC), 및 구동 트랜지스터(DTr)를 포함할 수 있다. 스위칭 트랜지스터(STr)는 게이트 라인(GL)을 통해 전달되는 스캔 신호(S)에 응답하여, 소스 라인(SL)을 통해 전달되는 데이터 신호(D)를 수신할 수 있다. 저장 커패시터(SC)는 데이터 신호(D)를 저장할 수 있다. 구동 트랜지스터(DTr)는 데이터 신호(D)에 대응하여 구동 전류(Id)를 생성할 수 있다.
- [0056] 스위칭 트랜지스터(STr)는 게이트 라인(GL)에 연결되는 게이트 전극, 소스 라인(DL)에 연결되는 제1 연결 전극, 및 구동 트랜지스터(DTr)의 게이트 전극에 연결되는 제2 연결 전극을 포함할 수 있다. 저장 커패시터(SC)는 제1 전원(ELVDD)에 연결되는 제1 전극, 및 구동 트랜지스터(DTr)의 게이트 전극에 연결되는 제2 전극을 포함할 수 있다. 구동 트랜지스터(DTr)는 저장 커패시터(SC)의 제2 전극에 연결되는 게이트 전극, 제1 전원(ELVDD)에 연결되는 제1 연결 전극, 및 제1 및 제2 리페어 회로(RCa, RCb)의 공통 노드에 연결되는 제2 연결 전극을 포함할 수 있다.
- [0057] 픽셀 회로(PC)는 아날로그 구동 방식으로 동작할 수 있다. 다른 예에 따르면, 픽셀 회로(PC)는 디지털 구동 방식으로 동작할 수 있다. 도 3에 도시된 픽셀 회로(PC)는 예시적이며, 본 발명의 도 3에 도시된 픽셀 회로(PC)로 한정되지 않는다. 구동 트랜지스터(DTr)의 문턱 전압의 차이, 제1 전원(ELVDD)의 레벨 편차 등을 보상하기 위하여, 적어도 하나의 트랜지스터 및/또는 적어도 하나의 커패시터가 픽셀 회로(PC)에 추가될 수 있다. 또한, 추가된 적어도 하나의 트랜지스터 및/또는 적어도 하나의 커패시터를 제어하기 위한 추가적인 제어 라인들이 추가될 수 있다.
- [0058] 제1 리페어 회로(RCa)는 제1 리페어 수신 트랜지스터(RTra), 제1 리페어 저장 커패시터(RCa), 및 제1 리페어 스위칭 트랜지스터(RSTra)를 포함할 수 있다. 제1 리페어 수신 트랜지스터(RTra)는 리페어 게이트 라인(RGL) 및 제1 인에이블 라인(ELa)에 연결되고, 게이트 신호(G)에 응답하여 제1 인에이블 신호(Ea)를 수신할 수 있다. 제1 리페어 저장 커패시터(RCa)는 제1 인에이블 신호(Ea)를 저장할 수 있다. 제1 리페어 스위칭 트랜지스터(RSTra)는 픽셀 회로(PC)와 제1 유기 발광 소자(OLEDa) 사이에 연결되고, 제1 인에이블 신호(Ea)에 따라 턴 온 또는 턴 오프될 수 있다. 제1 인에이블 신호(Ea)가 인에이블 레벨을 갖는 경우, 제1 리페어 스위칭 트랜지스터(RSTra)는 턴 온되고, 제1 인에이블 신호(Ea)가 디세이블 레벨을 갖는 경우, 제1 리페어 스위칭 트랜지스터(RSTra)는 턴 오프될 수 있다.
- [0059] 제1 리페어 수신 트랜지스터(RTra)는 리페어 게이트 라인(RGL)에 연결되는 게이트 전극, 제1 인에이블 라인(ELa)에 연결된 제1 연결 전극, 및 제1 리페어 스위칭 트랜지스터(RSTra)의 게이트 전극에 연결되는 제2 연결 전극을 포함할 수 있다. 제1 리페어 저장 커패시터(RCa)는 제3 전원(VDD)에 연결되는 제1 전극, 및 제1 리페어 스위칭 트랜지스터(RSTra)의 게이트 전극에 연결되는 제2 전극을 포함할 수 있다. 제1 리페어 스위칭 트랜지스터(RSTra)는 제1 리페어 저장 커패시터(RCa)의 제2 전극에 연결되는 게이트 전극, 픽셀 회로(PC)에 연결되어 구동 전류(Id)의 적어도 일부를 수신하는 제1 연결 전극, 및 제1 유기 발광 소자(OLEDa)에 연결되는 제2 연결 전

극을 포함할 수 있다.

- [0060] 제2 리페어 회로(RCb)는 제2 리페어 수신 트랜지스터(RTrb), 제2 리페어 저장 커패시터(RCb), 및 제2 리페어 스위칭 트랜지스터(RSTrb)를 포함할 수 있다. 제2 리페어 수신 트랜지스터(RTrb)는 리페어 게이트 라인(RGL) 및 제2 인에이블 라인(ELb)에 연결되고, 게이트 신호(G)에 응답하여 제2 인에이블 신호(Eb)를 수신할 수 있다. 제2 리페어 저장 커패시터(RCb)는 제2 인에이블 신호(Eb)를 저장할 수 있다. 제2 리페어 스위칭 트랜지스터(RSTrb)는 픽셀 회로(PC)와 제2 유기 발광 소자(OLEDb) 사이에 연결되고, 제2 인에이블 신호(Eb)에 따라 턴 온 또는 턴 오프될 수 있다. 제2 인에이블 신호(Eb)가 인에이블 레벨을 갖는 경우, 제2 리페어 스위칭 트랜지스터(RSTrb)는 턴 온되고, 제2 인에이블 신호(Eb)가 디세이블 레벨을 갖는 경우, 제2 리페어 스위칭 트랜지스터(RSTrb)는 턴 오프될 수 있다.
- [0061] 제2 리페어 수신 트랜지스터(RTrb)는 리페어 게이트 라인(RGL)에 연결되는 게이트 전극, 제2 인에이블 라인(ELb)에 연결된 제1 연결 전극, 및 제2 리페어 스위칭 트랜지스터(RSTrb)의 게이트 전극에 연결되는 제2 연결 전극을 포함할 수 있다. 제2 리페어 저장 커패시터(RCb)는 제3 전원(VDD)에 연결되는 제1 전극, 및 제2 리페어 스위칭 트랜지스터(RSTrb)의 게이트 전극에 연결되는 제2 전극을 포함할 수 있다. 제2 리페어 스위칭 트랜지스터(RSTrb)는 제2 리페어 저장 커패시터(RCb)의 제2 전극에 연결되는 게이트 전극, 픽셀 회로(PC)에 연결되어 구동 전류(Id)의 적어도 일부를 수신하는 제1 연결 전극, 및 제2 유기 발광 소자(OLEDb)에 연결되는 제2 연결 전극을 포함할 수 있다.
- [0062] 제1 유기 발광 소자(OLEDa)는 제1 리페어 회로(RCa)에 의해 픽셀 회로(PC)에 선택적으로 연결된다. 제1 유기 발광 소자(OLEDa)는 제1 리페어 스위칭 트랜지스터(RSTra)의 제2 연결 전극에 연결되는 제1 전극, 및 제2 전원(ELVSS)에 연결되는 제2 전극을 포함할 수 있다. 제1 유기 발광 소자(OLEDa)의 제1 전극은 애노드 전극이고, 제2 전극은 캐소드 전극일 수 있다.
- [0063] 제2 유기 발광 소자(OLEDb)는 제2 리페어 회로(RCb)에 의해 픽셀 회로(PC)에 선택적으로 연결된다. 제2 유기 발광 소자(OLEDb)는 제2 리페어 스위칭 트랜지스터(RSTrb)의 제2 연결 전극에 연결되는 제1 전극, 및 제2 전원(ELVSS)에 연결되는 제2 전극을 포함할 수 있다. 제2 유기 발광 소자(OLEDb)의 제1 전극은 애노드 전극이고, 제2 전극은 캐소드 전극일 수 있다.
- [0064] 제3 전원(VDD)은 제1 및 제2 리페어 회로(RCa, RCb)의 제1 및 제2 리페어 저장 커패시터(RCa, RCb)에 기준 전위를 제공할 수 있다. 제3 전원(VDD)은 제1 전원(ELVDD)과 동일한 전압 레벨을 갖거나, 제2 전원(ELVSS)과 동일한 전압 레벨을 가질 수도 있다. 제3 전원(VDD)은 접지 전압(GND)과 동일한 전압 레벨을 가질 수도 있다.
- [0065] 도 3에서 트랜지스터들(STr, DTr, RTra, RSTra, RTrb, RSTrb)이 P형 MOS(금속 산화물 반도체) 트랜지스터인 것으로 도시되어 있지만, 이는 예시적이다. 트랜지스터들(STr, DTr, RTra, RSTra, RTrb, RSTrb)의 적어도 일부는 N형 MOS 트랜지스터, 또는 다른 종류의 트랜지스터일 수 있다.
- [0066] 제1 및 제2 리페어 스위칭 트랜지스터(RSTra, RSTrb)가 P형 MOS 트랜지스터인 경우, 제1 및 제2 인에이블 신호(Ea, Eb)가 로우 레벨인 경우에 제1 및 제2 리페어 스위칭 트랜지스터(RSTra, RSTrb)가 턴 온되고, 제1 및 제2 인에이블 신호(Ea, Eb)가 하이 레벨인 경우에 제1 및 제2 리페어 스위칭 트랜지스터(RSTra, RSTrb)가 턴 오프된다. 제1 및 제2 인에이블 신호(Ea, Eb)에서, 로우 레벨은 인에이블 레벨에 대응하고, 하이 레벨은 디세이블 레벨에 대응할 수 있다.
- [0067] 도 4a는 도 3에 도시된 픽셀에서 제1 및 제2 유기 발광 소자가 모두 정상인 경우를 도시한다.
- [0068] 도 4a를 참조하면, 제1 인에이블 라인(ELa)을 통해 인에이블(Enable) 레벨의 제1 인에이블 신호(Ea)가 제1 픽셀 회로(PCa)에 전달된다. 인에이블 레벨의 제1 인에이블 신호(Ea)는 제1 리페어 저장 커패시터(RCa)에 저장된다. 제1 인에이블 신호(Ea)에 따라 제1 리페어 스위칭 트랜지스터(RSTra)가 턴 온되며, 구동 전류(Id)의 적어도 일부는 제1 유기 발광 소자(OLEDa)에 공급된다.
- [0069] 제2 인에이블 라인(ELb)을 통해 인에이블(Enable) 레벨의 제2 인에이블 신호(Eb)가 제2 픽셀 회로(PCb)에 전달된다. 인에이블 레벨의 제2 인에이블 신호(Eb)는 제2 리페어 저장 커패시터(RCb)에 저장된다. 제2 인에이블 신호(Eb)에 따라 제2 리페어 스위칭 트랜지스터(RSTrb)가 턴 온되며, 구동 전류(Id)의 적어도 일부는 제2 유기 발광 소자(OLEDb)에 공급된다.
- [0070] 제1 유기 발광 소자(OLEDa)와 제2 유기 발광 소자(OLEDb)가 동일한 구조 또는 저항 성분을 갖는 경우, 구동 전류(Id)는 절반씩 제1 유기 발광 소자(OLEDa)와 제2 유기 발광 소자(OLEDb)에 공급된다. 제1 유기 발광 소자

(OLEDa)와 제2 유기 발광 소자(OLEDb)는 각각 전류($I_d/2$)에 상응하는 밝기로 발광한다.

[0071] 도 4b는 도 3에 도시된 픽셀에서 제1 유기 발광 소자(OLEDa)가 불량인 경우를 도시한다.

[0072] 도 4b를 참조하면, 예컨대 제1 유기 발광 소자(OLEDa)의 불량 원인은 캐소드와 애노드 간에 누설 전류일 수 있다. 이 경우, 도 4b에 도시된 바와 같이 누설 전류는 제1 유기 발광 소자(OLEDa)에 병렬로 연결된 저항을 통해 흐르는 것으로 이해될 수 있다. 제1 유기 발광 소자(OLEDa)를 통해 흘러야 할 전류가 상기 저항을 통해 흘러버리기 때문에, 제1 유기 발광 소자(OLEDa)는 발광하지 않거나 약한 밝기로 발광할 수 있다.

[0073] 제1 인에이블 라인(ELa)를 통해 디세이블(Disable) 레벨의 제1 인에이블 신호(Ea)가 제1 픽셀 회로(PCa)에 전달된다. 디세이블 레벨의 제1 인에이블 신호(Ea)는 제1 리페어 저장 커패시터(RCa)에 저장된다. 제1 인에이블 신호(Ea)에 따라 제1 리페어 스위칭 트랜지스터(RSTra)가 턴 오프되며, 제1 유기 발광 소자(OLEDa)는 픽셀 회로(PC)로부터 전기적으로 분리된다.

[0074] 제2 인에이블 라인(ELb)를 통해 인에이블(Enable) 레벨의 제2 인에이블 신호(Eb)가 제2 픽셀 회로(PCb)에 전달된다. 인에이블 레벨의 제2 인에이블 신호(Eb)는 제2 리페어 저장 커패시터(RCb)에 저장된다. 제2 인에이블 신호(Eb)에 따라 제2 리페어 스위칭 트랜지스터(RSTrb)가 턴 온되며, 구동 전류(I_d)는 모두 제2 유기 발광 소자(OLEDb)에 공급된다. 제2 유기 발광 소자(OLEDb)는 전류(I_d)에 상응하는 밝기로 발광한다.

[0075] 제1 및 제2 리페어 저장 커패시터(RCa, RCb)에 누설 전류가 없다면, 제1 및 제2 리페어 저장 커패시터(RCa, RCb)는 제1 및 제2 인에이블 신호(Ea, Eb)의 전압 레벨을 영구적으로 저장할 것이다. 그러나, 제1 및 제2 리페어 저장 커패시터(RCa, RCb)는 예컨대 기관으로 약간의 전류가 누설될 수 있으므로, 제1 및 제2 리페어 저장 커패시터(RCa, RCb)는 제1 및 제2 인에이블 신호(Ea, Eb)의 전압 레벨을 영구적으로 저장할 수 없다. 제1 및 제2 리페어 저장 커패시터(RCa, RCb)는 제1 및 제2 인에이블 신호(Ea, Eb)의 전압 레벨을 완전히 소실하기 전에 리프레쉬될 필요가 있다. 게이트 신호(G)와 인에이블 신호(Ea, Eb)는 제1 및 제2 리페어 저장 커패시터(RCa, RCb)가 제1 및 제2 인에이블 신호(Ea, Eb)의 전압 레벨을 완전히 소실하기 전에 제공되어야 한다. 게이트 신호(G)와 인에이블 신호(Ea, Eb)가 제공되는 주기는 제1 및 제2 리페어 저장 커패시터(RCa, RCb)의 데이터 보유 시간에 의해 결정될 수 있다.

[0076] 도 5는 다른 실시예에 따른 유기 발광 표시 장치를 개략적으로 도시한 블록도이다.

[0077] 도 5를 참조하면, 유기 발광 표시 장치(200)는 표시 패널(210), 게이트 드라이버(220), 소스 드라이버(230), 타이밍 컨트롤러(240), 리페어 데이터 드라이버(250), 및 메모리(280)를 포함할 수 있다.

[0078] 게이트 드라이버(220), 소스 드라이버(230), 타이밍 컨트롤러(240), 및 리페어 데이터 드라이버(250)는 각각 별개의 반도체 칩으로 형성되거나, 하나의 반도체 칩에 통합될(integrated) 수 있다. 리페어 데이터 드라이버(250)는 소스 드라이버(230)와 통합될 수 있다. 게이트 드라이버(220)는 동일한 기관 상에 표시 패널(110)과 함께 형성될 수 있다.

[0079] 표시 패널(210)은 픽셀들(P)을 포함한다. 표시 패널(210)은 도 1에 도시된 표시 패널(110)에 대응하며, 표시 패널(210)에 대한 자세한 설명은 반복하지 않는다.

[0080] 표시 패널(210)에는 게이트 드라이버(220)에 의해 구동되고 행 방향으로 연장되는 복수의 게이트 라인들(GL1-GLm)이 배열된다. 표시 패널(210)에는 소스 드라이버(230)에 의해 구동되고 열 방향으로 연장되는 복수의 소스 라인들(SL1-SLn)이 배열된다. 표시 패널(110)에는 리페어 데이터 드라이버(150)에 의해 구동되고 열 방향으로 연장되는 복수의 제1 인에이블 라인(ELa1-ELan) 및 복수의 제2 인에이블 라인(ELb1-ELbn)이 배열될 수 있다. 픽셀(P)은 게이트 라인(GL), 소스 라인(SL), 및 제1 및 제2 인에이블 라인(ELa, ELb)에 연결된다.

[0081] 픽셀(P)은 픽셀 회로(PC), 제1 리페어 회로(RCa), 제2 리페어 회로(RCb), 제1 리페어 회로(RCa)를 통해 픽셀 회로(PC)에 연결되는 제1 유기 발광 소자(OLEDa), 및 제2 리페어 회로(RCb)를 통해 픽셀 회로(PC)에 연결되는 제2 유기 발광 소자(OLEDb)를 포함한다. 픽셀 회로(PC)는 스캔 신호(S)에 응답하여 데이터 신호(D)를 수신하고, 데이터 신호(D)에 대응하여 구동 전류(I_d)를 생성한다. 제1 리페어 회로(RCa)는 스캔 신호(S)에 응답하여 제1 인에이블 신호(Ea)를 수신하고, 제1 인에이블 신호(Ea)에 따라, 구동 전류(I_d)의 적어도 일부를 제1 유기 발광 소자(OLEDa)에 전달하거나 제1 유기 발광 소자(OLEDa)를 픽셀 회로(PC)로부터 전기적으로 분리한다. 제2 리페어 회로(RCb)는 스캔 신호(S)에 응답하여 제2 인에이블 신호(Eb)를 수신하고, 제2 인에이블 신호(Eb)에 따라, 구동 전류(I_d)의 적어도 일부를 제2 유기 발광 소자(OLEDb)에 전달하거나 제2 유기 발광 소자(OLEDb)를 픽셀 회로(PC)로부터 전기적으로 분리한다.

- [0082] 픽셀(P)은 2개의 유기 발광 소자(OLEDa, OLEDb)를 포함하는 것으로 예시하였지만, 픽셀(P)은 셋 이상의 유기 발광 소자들을 포함할 수도 있다. 본 발명의 용이한 이해를 위하여, 2개의 유기 발광 소자(OLEDa, OLEDb)를 포함하는 픽셀(P)에 대하여 설명한다.
- [0083] 픽셀(P)의 제1 유기 발광 소자(OLEDa)와 제2 유기 발광 소자(OLEDb)가 모두 정상인 경우, 구동 전류(Id)는 제1 유기 발광 소자(OLEDa)와 제2 유기 발광 소자(OLEDb)에 절반씩 공급되며, 제1 유기 발광 소자(OLEDa)와 제2 유기 발광 소자(OLEDb)는 데이터 신호(D)에 대응하여 발광한다.
- [0084] 픽셀(P)의 제1 유기 발광 소자(OLEDa)와 제2 유기 발광 소자(OLEDb) 중 하나가 불량일 수 있다. 예컨대, 제1 유기 발광 소자(OLEDa)가 불량일 수 있다. 상술한 바와 같이, 제1 및 제2 유기 발광 소자(OLEDa, OLEDb)는 모두 발광하지 않게 된다. 픽셀 회로(PC)와 제1 유기 발광 소자(OLEDa) 간에 연결되는 배선을 절단함으로써, 픽셀(P)은 리페어될 수 있다.
- [0085] 픽셀 회로(PC)와 제1 유기 발광 소자(OLEDa) 사이의 제1 리페어 회로(RCa)를 이용하여 회로적으로 제1 유기 발광 소자(OLEDa)를 픽셀 회로(PC)로부터 전기적으로 분리하고, 픽셀 회로(PC)와 제2 유기 발광 소자(OLEDb) 사이의 제2 리페어 회로(RCb)를 이용하여 회로적으로 제2 유기 발광 소자(OLEDb)를 픽셀 회로(PC)에 전기적으로 연결함으로써, 픽셀(P)은 리페어될 수 있다. 제1 리페어 회로(RCa)는 리페어 게이트 라인(RGL)을 통해 전달되는 게이트 신호(G)에 응답하여 제1 인에이بل 라인(ELa)을 통해 전달되는 제1 인에이블 신호(Ea)를 수신할 수 있다. 또한, 제2 리페어 회로(RCb)는 리페어 게이트 라인(RGL)을 통해 전달되는 게이트 신호(G)에 응답하여 제2 인에이블 라인(ELb)을 통해 전달되는 제2 인에이블 신호(Eb)를 수신할 수 있다.
- [0086] 메모리(280)는 픽셀들(P)의 제1 유기 발광 소자(OLEDa) 및 제2 유기 발광 소자(OLEDb)의 불량 여부를 나타내는 데이터를 저장할 수 있다. 예컨대, 메모리(280)는 픽셀들(P)의 어드레스에 대응하는 메모리 어드레스를 가질 수 있다. 메모리(280)의 상기 메모리 어드레스에는, 상기 메모리 어드레스에 대응하는 픽셀(P)의 제1 및 제2 유기 발광 소자(OLEDa, OLEDb)의 상태를 나타내는 데이터가 저장될 수 있다.
- [0087] 타이밍 컨트롤러(240)는 메모리(280)에 저장된 데이터를 수신하고, 게이트 드라이버(220), 소스 드라이버(230) 및 리페어 데이터 드라이버(250)를 제어할 수 있다. 타이밍 컨트롤러(240)는 입력된 프레임에 대한 수직 동기 신호, 수평 동기 신호, 클럭 신호 및 RGB 데이터를 수신하고, 제1 제어 신호(CON1), 제2 제어 신호(CON2) 및 제3 제어 신호(CON3)를 포함하는 복수의 제어 신호들, 디지털 영상 데이터(DATA), 및 리페어 데이터(RDATA)를 생성할 수 있다.
- [0088] 게이트 드라이버(220)는 제1 제어 신호(CON1)를 수신하고, 게이트 라인들(GL1-GLm)을 순차적으로 구동할 수 있다. 게이트 드라이버(220)는 스캔 신호를 생성하고, 게이트 라인들(GL1-GLm)을 통해 픽셀들(P)에 스캔 신호(S)를 순차적으로 제공할 수 있다.
- [0089] 소스 드라이버(230)는 제2 제어 신호(CON2) 및 디지털 영상 데이터(DATA)를 수신하고, 소스 라인들(SL1-SLn)을 구동할 수 있다. 소스 드라이버(230)는 디지털 영상 데이터(DATA)를 데이터 신호들(D)로 변환하고, 데이터 신호들(D)을 소스 라인들(SL1-SLn)을 통해 픽셀들(P)에 순차적으로 제공할 수 있다.
- [0090] 리페어 데이터 드라이버(250)는 제3 제어 신호(CON3) 및 리페어 데이터(RDATA)를 수신하고, 제1 및 제2 인에이블 라인들(ELa1-ELan, ELb1-ELbn)을 구동할 수 있다. 리페어 데이터 드라이버(250)는 리페어 데이터(RDATA)를 제1 및 제2 인에이블 신호들(Ea, Eb)로 변환하고, 제1 및 제2 인에이블 신호들(Ea, Eb)을 제1 및 제2 인에이블 라인들(ELa1-ELan, ELb1-ELbn)을 통해 픽셀들(P)에 순차적으로 제공할 수 있다. 제1 및 제2 인에이블 신호(Ea, Eb)는 스캔 신호(S)와 동기하여 픽셀들(P)에 제공될 수 있다.
- [0091] 도 6은 다른 실시예에 따른 유기 발광 표시 장치의 픽셀을 개략적으로 도시한 블록도이다.
- [0092] 도 6을 참조하면, 픽셀(P)은 픽셀 회로(PC), 제1 리페어 회로(RCa), 제2 리페어 회로(RCb), 제1 리페어 회로(RCa)를 통해 픽셀 회로(PC)에 연결되는 제1 유기 발광 소자(OLEDa), 및 제2 리페어 회로(RCb)를 통해 픽셀 회로(PC)에 연결되는 제2 유기 발광 소자(OLEDb)를 포함한다. 픽셀(P)이 2개의 유기 발광 소자(OLEDa, OLEDb)를 포함하는 것으로 예시되었지만, 픽셀(P)은 셋 이상의 유기 발광 소자를 포함할 수도 있다.
- [0093] 픽셀 회로(PC)는 행 방향으로 연장되는 게이트 라인(GL)과 열 방향으로 연장되는 소스 라인(SL)에 연결된다. 픽셀 회로(PC)는 게이트 라인(GL)을 통해 전달되는 스캔 신호(S), 및 소스 라인(SL)을 통해 전달되는 데이터 신호(D)를 수신한다. 픽셀 회로(PC)는 스캔 신호(S)에 응답하여 데이터 신호(D)를 수신하고, 데이터 신호(D)에 대응하여 구동 전류(Id)를 생성한다.

- [0094] 제1 리페어 회로(RCa)는 게이트 라인(GL)과 열 방향으로 연장되는 제1 인에이블 라인(ELa)에 연결된다. 제1 리페어 회로(RCa)는 게이트 라인(GL)을 통해 전달되는 스캔 신호(S), 및 제1 인에이블 라인(ELa)을 통해 전달되는 제1 인에이블 신호(Ea)를 수신한다. 제1 리페어 회로(RCa)는 제1 인에이블 신호(Ea)에 따라, 제1 유기 발광 소자(OLEDa)를 픽셀 회로(PC)에 연결하거나, 제1 유기 발광 소자(OLEDa)를 픽셀 회로(PC)로부터 전기적으로 분리한다.
- [0095] 제2 리페어 회로(RCb)는 게이트 라인(GL)과 열 방향으로 연장되는 제2 인에이블 라인(ELb)에 연결된다. 제2 리페어 회로(RCb)는 게이트 라인(GL)을 통해 전달되는 스캔 신호(S), 및 제2 인에이블 라인(ELb)을 통해 전달되는 제2 인에이블 신호(Eb)를 수신한다. 제2 리페어 회로(RCb)는 제2 인에이블 신호(Eb)에 따라, 제2 유기 발광 소자(OLEDb)를 픽셀 회로(PC)에 연결하거나, 제2 유기 발광 소자(OLEDb)를 픽셀 회로(PC)로부터 전기적으로 분리한다. 제1 및 제2 인에이블 신호(Ea, Eb)는 인에이블 레벨 또는 디세이블 레벨을 가질 수 있다.
- [0096] 제1 유기 발광 소자(OLEDa)는 제1 리페어 회로(RCa)에 연결된다. 제2 유기 발광 소자(OLEDb)는 제2 리페어 회로(RCb)에 연결된다. 예를 들면, 제1 및 제2 유기 발광 소자(OLEDa, OLEDb)는 제1 및 제2 리페어 회로(RCa, RCb)에 연결되는 애노드, 및 제2 전원(예컨대, ELVSS)에 연결되는 캐소드를 포함할 수 있다.
- [0097] 도 7은 도 6에 도시된 픽셀의 예시적인 회로도도를 도시한다.
- [0098] 도 7을 참조하면, 픽셀(P)은 픽셀 회로(PC), 제1 리페어 회로(RCa), 제2 리페어 회로(RCb), 제1 유기 발광 소자(OLEDa), 및 제2 유기 발광 소자(OLEDb)를 포함한다.
- [0099] 픽셀 회로(PC)는 스위칭 트랜지스터(STr), 저장 커패시터(SC), 및 구동 트랜지스터(DTr)를 포함할 수 있다. 스위칭 트랜지스터(STr)는 게이트 라인(GL)을 통해 전달되는 스캔 신호(S)에 응답하여, 소스 라인(SL)을 통해 전달되는 데이터 신호(D)를 수신할 수 있다. 저장 커패시터(SC)는 데이터 신호(D)를 저장할 수 있다. 구동 트랜지스터(DTr)는 데이터 신호(D)에 대응하여 구동 전류(Id)를 생성할 수 있다.
- [0100] 제1 리페어 회로(RCa)는 제1 리페어 수신 트랜지스터(RTra), 제1 리페어 저장 커패시터(RCa), 및 제1 리페어 스위칭 트랜지스터(RSTra)를 포함할 수 있다. 제1 리페어 수신 트랜지스터(RTra)는 게이트 라인(GL) 및 제1 인에이블 라인(ELa)에 연결되고, 스캔 신호(S)에 응답하여 제1 인에이블 신호(Ea)를 수신할 수 있다. 제1 리페어 저장 커패시터(RCa)는 제1 인에이블 신호(Ea)를 저장할 수 있다. 제1 리페어 스위칭 트랜지스터(RSTra)는 픽셀 회로(PC)와 제1 유기 발광 소자(OLEDa) 사이에 연결되고, 제1 인에이블 신호(Ea)에 따라 턴 온 또는 턴 오프될 수 있다.
- [0101] 제2 리페어 회로(RCb)는 제2 리페어 수신 트랜지스터(RTrb), 제2 리페어 저장 커패시터(RCb), 및 제2 리페어 스위칭 트랜지스터(RSTrb)를 포함할 수 있다. 제2 리페어 수신 트랜지스터(RTrb)는 게이트 라인(GL) 및 제2 인에이블 라인(ELb)에 연결되고, 스캔 신호(S)에 응답하여 제2 인에이블 신호(Eb)를 수신할 수 있다. 제2 리페어 저장 커패시터(RCb)는 제2 인에이블 신호(Eb)를 저장할 수 있다. 제2 리페어 스위칭 트랜지스터(RSTrb)는 픽셀 회로(PC)와 제2 유기 발광 소자(OLEDb) 사이에 연결되고, 제2 인에이블 신호(Eb)에 따라 턴 온 또는 턴 오프될 수 있다.
- [0102] 제1 유기 발광 소자(OLEDa)는 제1 리페어 회로(RCa)에 의해 픽셀 회로(PC)에 선택적으로 연결된다. 제1 인에이블 신호(Ea)가 인에이블 레벨을 갖는 경우, 제1 유기 발광 소자(OLEDa)는 픽셀 회로(PC)에 전기적으로 연결되고, 제1 인에이블 신호(Ea)가 디세이블 레벨을 갖는 경우, 제1 유기 발광 소자(OLEDa)는 픽셀 회로(PC)로부터 전기적으로 분리된다.
- [0103] 제2 유기 발광 소자(OLEDb)는 제2 리페어 회로(RCb)에 의해 픽셀 회로(PC)에 선택적으로 연결된다. 제2 인에이블 신호(Eb)가 인에이블 레벨을 갖는 경우, 제2 유기 발광 소자(OLEDb)는 픽셀 회로(PC)에 전기적으로 연결되고, 제2 인에이블 신호(Eb)가 디세이블 레벨을 갖는 경우, 제2 유기 발광 소자(OLEDb)는 픽셀 회로(PC)로부터 전기적으로 분리된다.
- [0104] 제3 전원(VDD)은 제1 및 제2 리페어 회로(RCa, RCb)의 제1 및 제2 리페어 저장 커패시터(RCa, RCb)에 기준 전위를 제공할 수 있다. 제3 전원(VDD)은 예컨대, 제1 전원(ELVDD), 제2 전원(ELVSS), 또는 접지 전압(GND)과 동일한 전압 레벨을 가질 수 있다.
- [0105] 본 명세서에서는 본 발명을 한정된 실시예를 중심으로 설명하였으나, 본 발명의 범위 내에서 다양한 실시예가 가능하다. 또한 설명되지는 않았으나, 균등한 수단도 또한 본 발명에 그대로 결합되는 것이라 할 것이다. 따라서 본 발명의 진정한 보호범위는 아래의 특허청구범위에 의하여 정해져야 할 것이다.

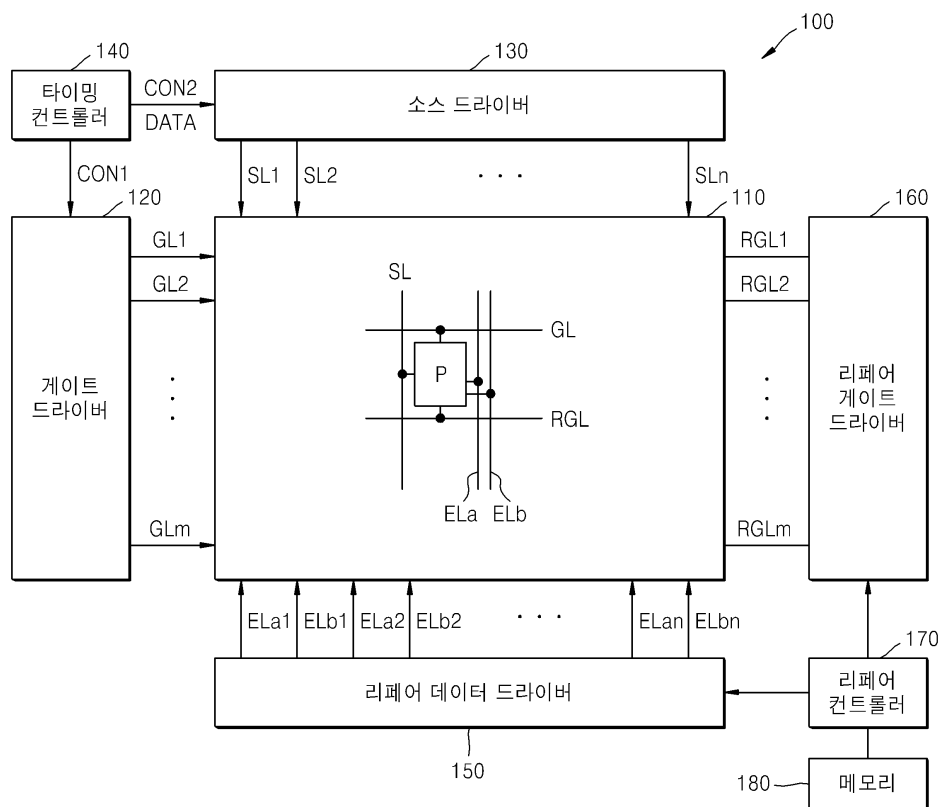
부호의 설명

[0106]

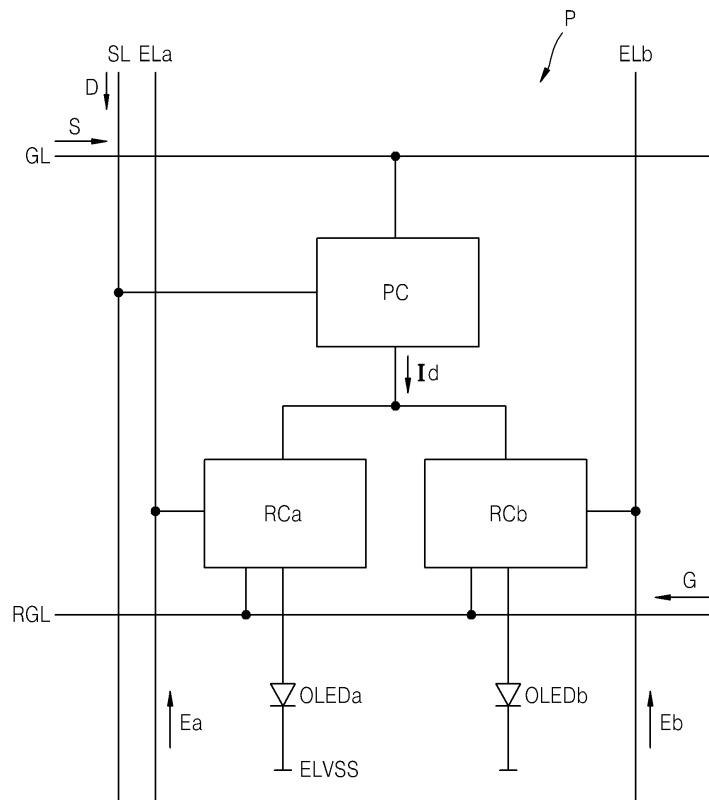
100, 200: 유기 발광 표시 장치
 110, 210: 표시 패널
 120, 220: 게이트 드라이버
 130, 230: 소스 드라이버
 140, 240: 타이밍 컨트롤러
 150, 250: 리페어 데이터 드라이버
 160: 리페어 게이트 드라이버
 170: 리페어 컨트롤러
 180, 280: 메모리

도면

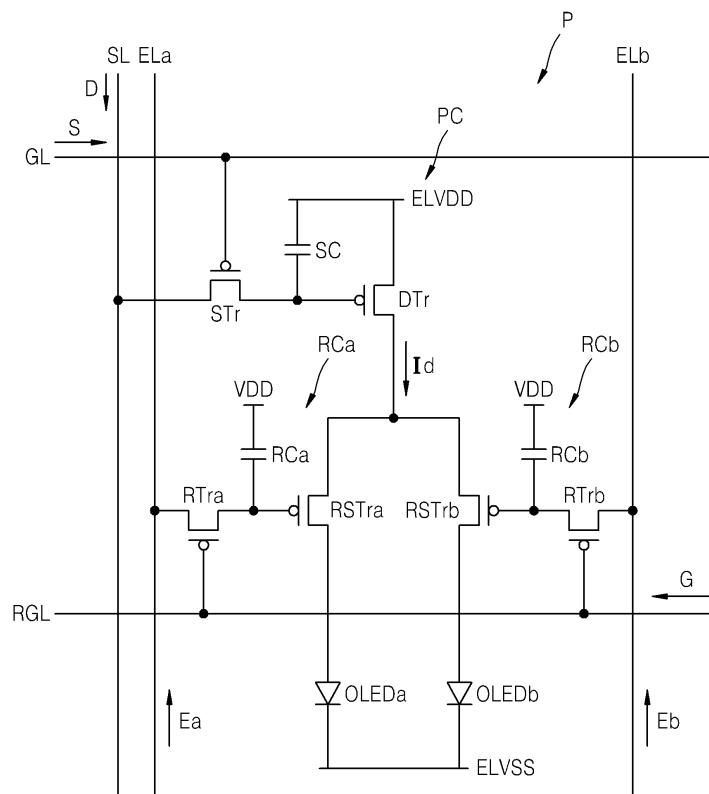
도면1



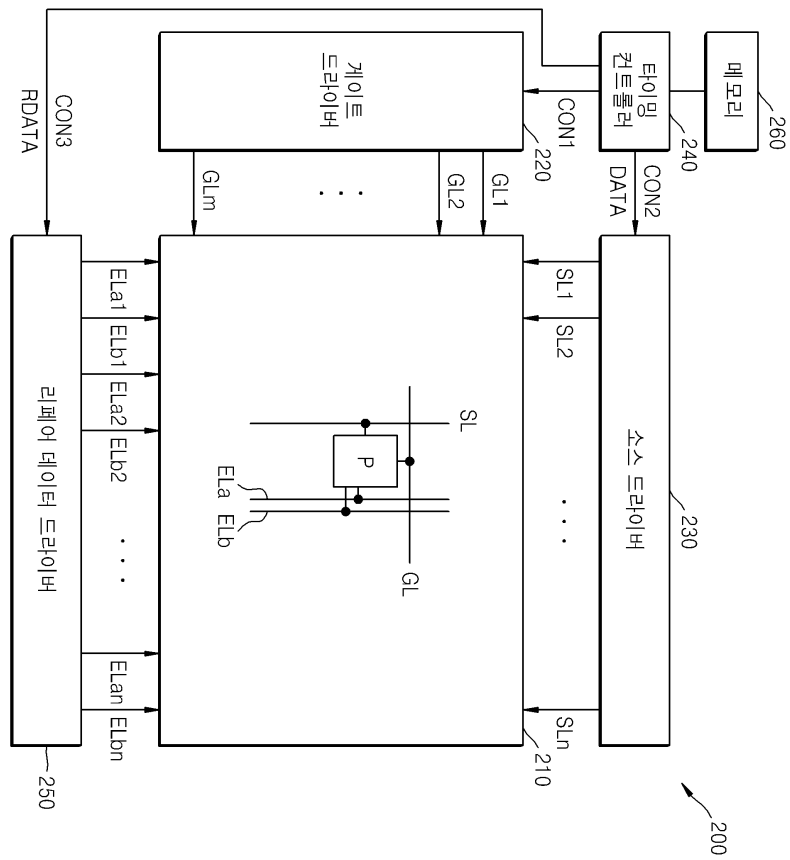
도면2



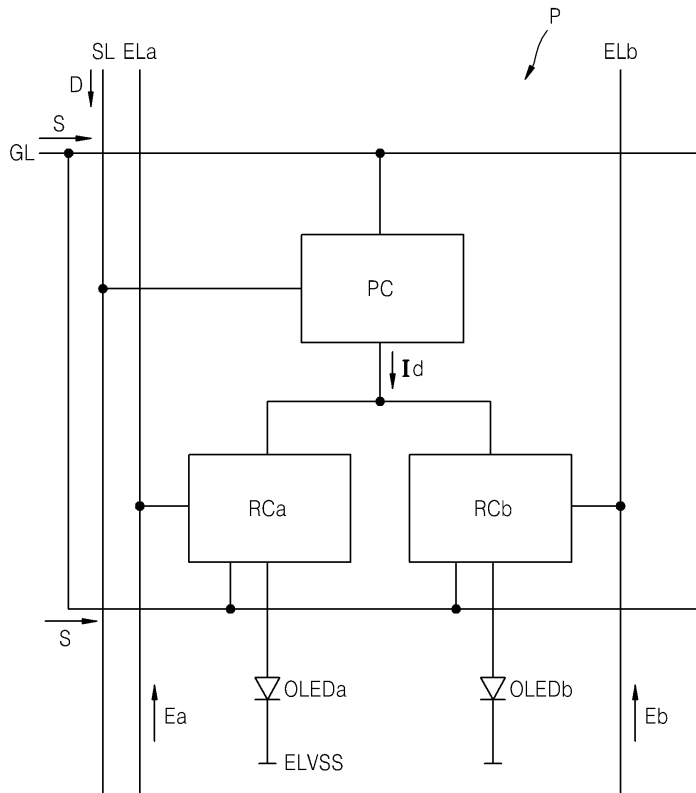
도면3



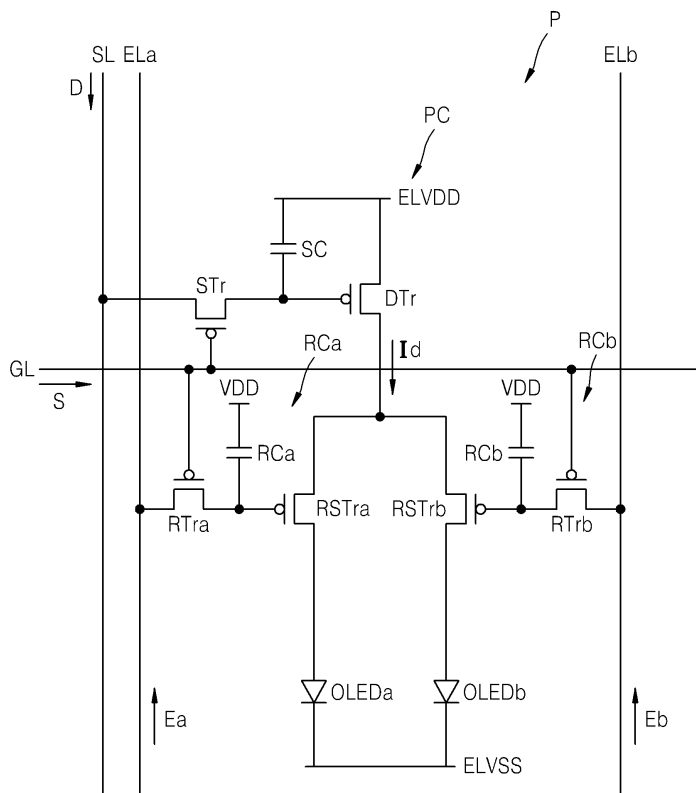
도면5



도면6



도면7



专利名称(译)	相关技术的描述		
公开(公告)号	KR1020150093909A	公开(公告)日	2015-08-19
申请号	KR1020140014451	申请日	2014-02-07
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	HWANG HYUN BEEN 황현빈 HUR MYUNG KOO 허명구		
发明人	황현빈 허명구		
IPC分类号	G09G3/32		
CPC分类号	G09G3/006 G09G3/3241 G09G3/3283 G09G2310/0278		
外部链接	Espacenet		

摘要(译)

公开了根据各种实施例的有机发光显示装置。有机发光显示装置包括第一和第二发光元件，用于通过响应扫描信号接收数据信号并产生与数据信号对应的工作电流的像素电路，用于传送至少部分操作的第一修复电路根据第一使能信号向第一发光元件提供电流或者将第一发光元件与像素电路电分离，以及根据第二使能向第二发光元件输出部分工作电流的第二修复电路信号或将第二发光元件与像素电路电隔离。COPYRIGHT KIPO 2015

