

	(19) 대한민국특허청(KR) (12) 공개특허공보(A)	(11) 공개번호 10-2014-0052228 (43) 공개일자 2014년05월07일
(51) 국제특허분류(Int. Cl.) G09G 3/30 (2006.01)		(71) 출원인 엘지디스플레이 주식회사 서울특별시 영등포구 여의대로 128(여의도동)
(21) 출원번호	10-2012-0117943	(72) 발명자 심종식 서울 성북구 삼선동3가 29-170(6/4) 홍성진 경기 고양시 일산서구 킨텍스로 340, 710동 806호 (주엽동, 문촌마을7단지아파트)
(22) 출원일자	2012년10월23일	(74) 대리인 특허법인로알
심사청구일자	없음	

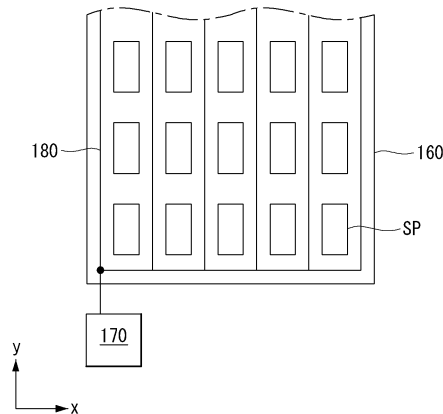
전체 청구항 수 : 총 11 항

(54) 발명의 명칭 유기전계발광표시장치

(57) 요약

본 발명은 트랜지스터부와 유기발광소자부를 포함하는 패널; 패널에 전원을 공급하는 전원공급부; 유기발광소자부에 형성된 센싱배선; 및 센싱배선과 패널에 형성된 전극 또는 전원배선 간의 쇼트여부를 센싱하며, 쇼트 발생시 전원공급부를 턴오프 시키는 셧다운 신호를 출력하는 쇼트검출부를 포함하는 유기전계발광표시장치를 제공한다.

대표도 - 도3



특허청구의 범위

청구항 1

트랜지스터부와 유기발광소자부를 포함하는 패널;

상기 패널에 전원을 공급하는 전원공급부;

상기 유기발광소자부에 형성된 센싱배선; 및

상기 센싱배선과 상기 패널에 형성된 전극 또는 전원배선 간의 쇼트여부를 센싱하며, 쇼트 발생시 상기 전원공급부를 턴오프 시키는 셋다운 신호를 출력하는 쇼트검출부를 포함하는 유기전계발광표시장치.

청구항 2

제1항에 있어서,

상기 센싱배선은

상기 유기발광소자부의 하부전극과 동일한 층에 구분되어 형성된 것을 특징으로 하는 유기전계발광표시장치.

청구항 3

제1항에 있어서,

상기 센싱배선은

상기 패널의 X축방향, Y축방향 또는 X축 및 Y축방향으로 배열된 것을 특징으로 하는 유기전계발광표시장치.

청구항 4

제1항에 있어서,

상기 쇼트검출부는

상기 센싱배선에 센싱신호를 공급하고 센싱하며, 상기 센싱신호에 변화량이 발생하면 쇼트로 판별하고 상기 셋다운 신호를 출력하는 것을 특징으로 하는 유기전계발광표시장치.

청구항 5

트랜지스터부와 유기발광소자부를 포함하는 패널;

상기 패널에 전원을 공급하는 전원공급부;

상기 유기발광소자부 상에 형성된 센싱배선; 및

상기 센싱배선을 통해 상기 패널에 형성된 전극 또는 전원배선 간의 쇼트에 따른 발열 여부를 센싱하며, 쇼트 발생시 상기 전원공급부를 턴오프 시키는 셋다운 신호를 출력하는 쇼트검출부를 포함하는 유기전계발광표시장치.

청구항 6

제5항에 있어서,

상기 센싱배선은

상기 유기발광소자부의 상부전극 상에 위치하는 유기물층과,

상기 유기물층 상에 위치하는 금속층을 포함하는 유기전계발광표시장치.

청구항 7

제6항에 있어서,

상기 쇼트검출부는

상기 금속층에 센싱신호를 공급하고 센싱하며, 상기 패널의 쇼트발생시 발열에 의해 상기 유기물층이 용융되어 상기 센싱신호에 변화량이 발생하면 쇼트로 판별하고 상기 셧다운 신호를 출력하는 것을 특징으로 하는 유기전계발광표시장치.

청구항 8

트랜지스터부와 유기발광소자부를 포함하는 패널;

상기 패널에 전원을 공급하는 전원공급부;

상기 패널의 비표시면에 해당하는 기관의 전면에 형성된 센싱배선; 및

상기 센싱배선을 통해 상기 패널에 형성된 전극 또는 전원배선 간의 쇼트에 따른 발열 여부를 센싱하며, 쇼트 발생시 상기 전원공급부를 턴오프 시키는 셧다운 신호를 출력하는 쇼트검출부를 포함하는 유기전계발광표시장치.

청구항 9

제8항에 있어서,

상기 센싱배선은

상기 유기발광소자부와 마주보지 않는 기관의 외부표면 또는 상기 유기발광소자와 마주보는 기관의 내부표면에 위치하는 것을 특징으로 하는 유기전계발광표시장치.

청구항 10

제8항에 있어서,

상기 센싱배선은 제1금속층, 유기물층 및 제2금속층으로 이루어지고,

상기 유기물층은 상기 패널의 쇼트발생시 발열에 의해 용융되는 재료로 이루어진 것을 특징으로 하는 유기전계발광표시장치.

청구항 11

제10항에 있어서,

상기 쇼트검출부는

상기 제1금속층 및 상기 제2금속층에 서로 다른 제1 및 제2센싱신호를 공급하고 센싱하며, 상기 패널의 쇼트발생시 발열에 의해 상기 유기물층이 용융되어 상기 제1 및 제2센싱신호에 변화량이 발생하면 쇼트로 판별하고 상기 셧다운 신호를 출력하는 것을 특징으로 하는 유기전계발광표시장치.

명세서

기술분야

[0001] 본 발명은 유기전계발광표시장치에 관한 것이다.

배경기술

[0002] 유기전계발광표시장치에 사용되는 유기전계발광소자는 기관 상에 위치하는 두 개의 전극 사이에 발광층이 형성된 자발광소자이다. 유기전계발광표시장치는 빛이 방출되는 방향에 따라 전면발광(Top-Emission) 방식, 배면발광(Bottom-Emission) 방식 또는 양면발광(Dual-Emission) 방식 등이 있다. 그리고, 구동방식에 따라 수동매트릭스형(Passive Matrix)과 능동매트릭스형(Active Matrix) 등으로 나누어져 있다.

[0003] 유기전계발광표시장치패널에 배치된 서브 픽셀은 스위칭 트랜지스터, 구동 트랜지스터 및 커패시터를 포함하는 트랜지스터부와 트랜지스터부에 포함된 구동 트랜지스터에 연결된 하부전극, 유기 발광층 및 상부전극을 포함하는 유기 발광다이오드를 포함한다.

[0004] 유기전계발광표시패널은 유기 발광다이오드를 통해 흐르는 전류의 양에 따라 빛의 밝기가 달라진다. 유기전계발광표시패널은 액정표시패널 대비 고전류가 요구되므로, 쇼트 발생 시 서브 픽셀에 포함된 소자에 과전류가 흐르게 된다. 쇼트는 제조과정(또는 모듈과정)시, 유기전계발광표시패널에 유입된 파티클, 크랙(Crack), 패드부의 미스얼라인, 협소한 배선 레이아웃과 같은 내부 구조적 요인은 물론 정전기와 같은 외부적 요인 등으로 원인, 위치 및 대상이 다양하다.

[0005] 한편, 쇼트가 발생하면 과전류가 패널의 내부로 유입되어 고온의 열을 발생하게 되고 패널의 서브 픽셀에 포함된 소자를 연소(burnt)시키는 물론 이로 인한 화재를 일으킬 가능성이 매우 높은바 이를 방지할 수 있는 방안이 요구된다.

발명의 내용

해결하려는 과제

[0006] 상술한 배경기술의 문제점을 해결하기 위한 본 발명은 전원 또는 전극 간의 쇼트나 과전류 발생 여부를 검출하여 소자의 국부적인 연소(burnt)가 전면으로 확산되어 화재로 이어질 수 있는 가능성을 제거할 수 있는 유기전계발광표시장치를 제공하는 것이다.

과제의 해결 수단

[0007] 상술한 과제 해결 수단으로 본 발명은 트랜지스터부와 유기발광소자부를 포함하는 패널; 패널에 전원을 공급하는 전원공급부; 유기발광소자부에 형성된 센싱배선; 및 센싱배선과 패널에 형성된 전극 또는 전원배선 간의 쇼트여부를 센싱하며, 쇼트 발생시 전원공급부를 턴오프 시키는 셧다운 신호를 출력하는 쇼트검출부를 포함하는 유기전계발광표시장치를 제공한다.

[0008] 센싱배선은 유기발광소자부의 하부전극과 동일한 층에 구분되어 형성될 수 있다.

[0009] 센싱배선은 패널의 X축방향, Y축방향 또는 X축 및 Y축방향으로 배열될 수 있다.

[0010] 쇼트검출부는 센싱배선에 센싱신호를 공급하고 센싱하며, 센싱신호에 변화량이 발생하면 쇼트로 판별하고 셧다운 신호를 출력할 수 있다.

[0011] 다른 측면에서 본 발명은 트랜지스터부와 유기발광소자부를 포함하는 패널; 패널에 전원을 공급하는 전원공급부; 유기발광소자부 상에 형성된 센싱배선; 및 센싱배선을 통해 패널에 형성된 전극 또는 전원배선 간의 쇼트에 따른 발열 여부를 센싱하며, 쇼트 발생시 전원공급부를 턴오프 시키는 셧다운 신호를 출력하는 쇼트검출부를 포함하는 유기전계발광표시장치를 제공한다.

[0012] 센싱배선은 유기발광소자부의 상부전극 상에 위치하는 유기물층과, 유기물층 상에 위치하는 금속층을 포함할 수 있다.

[0013] 쇼트검출부는 금속층에 센싱신호를 공급하고 센싱하며, 패널의 쇼트발생시 발열에 의해 유기물층이 용융되어 센싱신호에 변화량이 발생하면 쇼트로 판별하고 셧다운 신호를 출력할 수 있다.

[0014] 또 다른 측면에서 본 발명은 트랜지스터부와 유기발광소자부를 포함하는 패널; 패널에 전원을 공급하는 전원공급부; 패널의 비표시면에 해당하는 기관의 전면에 형성된 센싱배선; 및 센싱배선을 통해 패널에 형성된 전극 또는 전원배선 간의 쇼트에 따른 발열 여부를 센싱하며, 쇼트 발생시 전원공급부를 턴오프 시키는 셧다운 신호를 출력하는 쇼트검출부를 포함하는 유기전계발광표시장치를 제공한다.

[0015] 센싱배선은 유기발광소자부와 마주보지 않는 기관의 외부표면 또는 유기발광소자와 마주보는 기관의 내부표면에 위치할 수 있다.

[0016] 센싱배선은 제1금속층, 유기물층 및 제2금속층으로 이루어지고, 유기물층은 패널의 쇼트발생시 발열에 의해 용융되는 재료로 이루어질 수 있다.

[0017] 쇼트검출부는 제1금속층 및 제2금속층에 서로 다른 제1 및 제2센싱신호를 공급하고 센싱하며, 패널의 쇼트발생시 발열에 의해 유기물층이 용융되어 제1 및 제2센싱신호에 변화량이 발생하면 쇼트로 판별하고 셧다운 신호를 출력할 수 있다.

발명의 효과

[0018] 본 발명은 전원 또는 전극 간의 쇼트나 과전류 발생 여부를 검출할 수 있는 패널의 구조 및 회로 구조를 이용하여 소자의 국부적인 연소가 전면으로 확산되어 화재로 이어질 수 있는 가능성을 제거할 수 있는 유기전계발광표시장치를 제공하는 효과가 있다.

도면의 간단한 설명

[0019] 도 1은 본 발명의 제1실시예에 따른 유기전계발광표시장치의 개략적인 구성도.
 도 2는 서브 픽셀의 회로 구성 예시도.
 도 3 내지 도 5는 패널에 형성된 센싱배선의 다양한 예시도.
 도 6 및 도 7은 본 발명의 제1실시예에 따른 센싱배선의 구조를 설명하기 위한 단면 예시도.
 도 8은 센싱배선에 공급되는 신호의 예시도.
 도 9는 쇼트 발생시 전원공급부의 출력 상태를 설명하기 위한 도면.
 도 10은 타이밍제어부에 쇼트검출부가 포함된 예를 설명하기 위한 도면.
 도 11은 본 발명의 제2실시예에 따른 센싱배선의 구조를 설명하기 위한 단면 예시도.
 도 12는 도 11에 도시된 센싱배선을 평면 상에 나타낸 도면.
 도 13은 본 발명의 제3실시예에 따른 센싱배선의 구조를 설명하기 위한 단면 예시도.
 도 14는 도 13에 도시된 센싱배선을 평면 상에 나타낸 도면.
 도 15는 센싱배선에 공급되는 신호의 예시도.

발명을 실시하기 위한 구체적인 내용

[0020] 이하, 본 발명의 실시를 위한 구체적인 내용을 첨부된 도면을 참조하여 설명한다.

[0021] <제1실시예>

[0022] 도 1은 본 발명의 제1실시예에 따른 유기전계발광표시장치의 개략적인 구성도이고, 도 2는 서브 픽셀의 회로 구성 예시도이며, 도 3 내지 도 5는 패널에 형성된 센싱배선의 다양한 예시도 이다.

[0023] 도 1 내지 도 5에 도시된 바와 같이, 본 발명의 제1실시예에 따른 유기전계발광표시장치에는 영상처리부(120), 전원공급부(125), 타이밍제어부(130), 데이터구동부(150), 스캔구동부(140), 패널(160) 및 쇼트검출부(170)가 포함된다.

[0024] 영상처리부(120)는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(Data Enable, DE), 클럭신호(CLK) 및 데이터신호(DATA)를 타이밍제어부(130)에 공급한다. 영상처리부(120)는 시스템보드(110)에 형성된다.

[0025] 타이밍제어부(130)는 영상처리부(120)로부터 공급된 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(Data Enable, DE), 클럭신호(CLK) 등의 타이밍신호를 이용하여 데이터구동부(150)와 스캔구동부(140)의 동작 타이밍을 제어한다. 타이밍제어부(130)는 1 수평기간의 데이터 인에이블 신호(DE)를 카운트하여 프레임기간을 판단할 수 있으므로 외부로부터 공급되는 수직 동기신호(Vsync)와 수평 동기신호(Hsync)는 생략될 수 있다. 타이밍제어부(130)에서 생성되는 제어신호들에는 스캔구동부(140)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호(GDC)와 데이터구동부(150)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호(DDC)가 포함된다. 게이트 타이밍 제어신호(GDC)에는 게이트 스타트 펄스, 게이트 시프트 클럭, 게이트 출력 인에이블신호 등이 포함된다. 데이터 타이밍 제어신호(DDC)에는 소스 스타트 펄스, 소스 샘플링 클럭, 소스 출력 인에이블신호 등이 포함된다.

[0026] 스캔구동부(140)는 타이밍제어부(130)로부터 공급된 게이트 타이밍 제어신호(GDC)에 응답하여 게이트 구동전압의 레벨을 시프트시키면서 스캔신호를 순차적으로 생성한다. 스캔구동부(140)는 패널(160)에 포함된 서브 픽셀들(SP)에 연결된 스캔라인들(GL)을 통해 스캔신호를 공급한다.

[0027] 데이터구동부(150)는 타이밍제어부(130)로부터 공급된 데이터 타이밍 제어신호(DDC)에 응답하여 타이밍제어부(130)로부터 공급되는 데이터신호(DATA)를 샘플링하고 래치하여 병렬 데이터 체계의 데이터로 변환한다. 데이터

구동부(150)는 데이터신호(DATA)를 감마 기준전압으로 변환한다. 데이터구동부(150)는 패널(160)에 포함된 서브 픽셀들(SP)에 연결된 데이터라인들(DL)을 통해 데이터신호(DATA)를 공급한다.

- [0028] 패널(160)은 매트릭스형태로 배치된 서브 픽셀들(SP)을 포함한다. 서브 픽셀들(SP)에는 적색 서브 픽셀, 녹색 서브 픽셀, 청색 서브 픽셀이 포함되고 경우에 따라 백색 서브 픽셀이 포함되기도 한다. 한편, 백색 서브 픽셀이 포함된 패널(160)은 각 서브 픽셀들(SP)의 발광층이 적색, 녹색 및 청색을 발광하지 않고 백색을 발광할 수 있다. 이 경우, 백색으로 발광된 광은 RGB 컬러필터에 의해 적색, 녹색 및 청색으로 변환된다.
- [0029] 한편, 패널(160)에 포함된 서브 픽셀의 예를 들면 다음의 도 2와 같이 구성될 수 있다. 하나의 서브 픽셀에는 스위칭 트랜지스터(SW), 구동 트랜지스터(DR), 커패시터(Cst), 보상회로(CC) 및 유기 발광다이오드(D)가 포함된다. 스위칭 트랜지스터(SW)는 제1스캔라인(GL1)을 통해 공급된 스캔신호에 응답하여 제1데이터라인(DL1)을 통해 공급되는 데이터신호가 커패시터(Cst)에 데이터전압으로 저장되도록 스위칭 동작한다. 구동 트랜지스터(DR)는 커패시터(Cst)에 저장된 데이터전압에 따라 제1전원배선(VDD)과 그라운드배선(GND) 사이로 구동 전류가 흐르도록 동작한다. 보상회로(CC)는 구동 트랜지스터(DR)의 문턱전압 등을 보상한다. 보상회로(CC)는 하나 이상의 트랜지스터와 커패시터로 구성된다. 보상회로(CC)의 구성은 매우 다양한바 이에 대한 구체적인 예시 및 설명은 생략한다. 유기 발광다이오드(D)는 구동 트랜지스터(DR)에 의해 형성된 구동 전류에 따라 빛을 발광하도록 동작한다.
- [0030] 하나의 서브 픽셀은 스위칭 트랜지스터(SW), 구동 트랜지스터(DR), 커패시터(Cst) 및 유기 발광다이오드(D)를 포함하는 2T(Transistor)1C(Capacitor) 구조로 구성된다. 그러나 보상회로(CC)가 추가된 경우 3T1C, 4T2C, 5T2C 등으로 구성된다. 위와 같은 구성을 갖는 서브 픽셀은 구조에 따라 전면발광(Top-Emission) 방식, 배면발광(Bottom-Emission) 방식 또는 양면발광(Dual-Emission) 방식으로 형성된다.
- [0031] 한편, 패널(160)에는 도 3 내지 도 5와 같이 센싱배선(180)이 형성된다. 센싱배선(180)은 스트라이프 형태(도 3, 도 4) 또는 매쉬 형태(도 5)로 배선된다. 구체적으로 설명하면 다음과 같다.
- [0032] 센싱배선(180)은 도 3과 같이 패널(160)의 Y축방향으로 배선된다. 센싱배선(180)은 서브 픽셀들(SP) 간의 이격 공간을 지나도록 데이터라인과 동일한 방향으로 배열된다. 센싱배선(180)은 도 4와 같이 패널(160)의 X축방향으로 배선된다. 센싱배선(180)은 서브 픽셀들(SP) 간의 이격 공간을 지나도록 스캔라인과 동일한 방향으로 배열된다. 센싱배선(180)은 도 5와 같이 패널(160)의 X축 및 Y축방향으로 배선된다. 센싱배선(180)은 서브 픽셀들(SP) 간의 이격 공간을 지나도록 데이터라인 및 스캔라인과 동일한 방향으로 배열된다.
- [0033] 전원공급부(125)는 외부로부터 공급된 외부전압을 변환하여 제1전위전압(예컨대 20V 수준), 제2전위전압(예컨대 3.3V 수준) 및 저전위전압(예컨대 0V 수준) 등을 출력한다. 제1전위전압은 제1전원배선(VDD)에 공급되는 전압이고, 제2전위전압은 제2전원배선(VCC)에 공급되는 전압이며, 저전위전압은 그라운드배선(GND)에 공급되는 전압이다. 전원공급부(125)는 영상처리부(120)와 함께 시스템보드(110)에 형성된다. 전원공급부(125)로부터 출력된 전원은 영상처리부(120), 타이밍제어부(130), 데이터구동부(150), 스캔구동부(140) 및 패널(160)에 이용된다.
- [0034] 쇼트검출부(170)는 패널(160)에 형성된 센싱배선(180)과 패널(160)에 형성된 전극 또는 전원배선 간의 쇼트여부를 센싱하며, 쇼트 발생시 전원공급부(125)를 턴오프 시키는 셧다운 신호(SDS)를 출력한다.
- [0035] 한편, 패널(160)은 고전류에 의해 구동되므로, 쇼트가 발생하면 과전류가 패널(160)의 내부로 유입되어 고온의 열을 발생하게 되고 패널(160)의 서브 픽셀에 포함된 소자를 연소(burnt)시키는 물론 이로 인한 화재를 일으키기도 한다.
- [0036] 쇼트는 제조공정(또는 모듈공정)시, 패널(160)에 유입된 파티클, 크랙(Crack), 패드부의 미스얼라인, 협소한 배선 레이아웃과 같은 내부 구조적 요인은 물론 정전기와 같은 외부적 요인 등으로 원인, 위치 및 대상이 다양하다.
- [0037] 따라서, 쇼트검출부(170)는 이러한 문제를 사전에 차단하여 패널(160) 등에 화재가 발생할 가능성을 방지할 수 있도록 전원공급부(125)를 제어하여 한다. 이를 위해, 쇼트검출부(170)는 패널(160)에 형성된 센싱배선(180)을 이용하는데, 이에 대한 구체적인 설명은 다음과 같다.
- [0038] 도 6 및 도 7은 본 발명의 제1실시예에 따른 센싱배선의 구조를 설명하기 위한 단면 예시도 이다.
- [0039] 도 6에 도시된 패널은 적색 서브 픽셀, 녹색 서브 픽셀, 청색 서브 픽셀을 포함한다. 패널을 구성하는 제1기판(160a) 상에는 트랜지스터부(TFT) 및 유기발광소자부(OLED)가 형성된다. 트랜지스터부(TFT)에는 제1기판(160a) 상에 위치하는 스위칭 트랜지스터, 구동 트랜지스터, 커패시터 및 보상회로 등이 포함된다. 유기발광소자부

(OLED)에는 하부전극, 센싱배선, 유기 발광층, बैं크층 및 상부전극 등이 포함된다. 이하, 트랜지스터부(TFT) 상에 위치하는 구성에 대해 더욱 자세히 설명한다.

- [0040] 트랜지스터부(TFT)를 덮는 절연막(162) 상에는 하부전극(163)이 형성된다. 하부전극(163)은 서브 픽셀의 영역별로 구분되어 형성된다. 하부전극(163)은 트랜지스터부(TFT)에 포함된 구동 트랜지스터의 소오스전극 또는 드레인전극에 연결된다. 하부전극(163)은 애노드전극 또는 캐소드전극으로 선택된다. 하부전극(163)이 애노드전극으로 선택된 경우, 이는 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ITZO(Indium Tin Zinc Oxide), ZnO(Zinc Oxide), IGZO(Indium Gallium Zinc Oxide)나 그래핀(graphene) 등과 같은 투명도전성 재료로 선택된다. 하부전극(163)이 캐소드전극으로 선택된 경우, 이는 알루미늄(Al), 은(Ag), 마그네슘(Mg), 칼슘(Ca) 또는 이들의 합금 등과 같은 금속 재료로 선택된다.
- [0041] 절연막(162) 상에는 하부전극(163)과 구분되어 센싱배선(180)이 형성된다. 센싱배선(180)은 하부전극(163)과 동일한 층에 형성되되, 하부전극(163) 간의 이격된 공간에 위치한다. 센싱배선(180)은 앞서 도 3 내지 도 5에 도시된 형태로 배열된다. 센싱배선(180)은 하부전극(163)과 동일한 투명도전성 재료로 형성되거나 금속 재료로 형성된다.
- [0042] 하부전극(163) 상에는 서브 픽셀의 개구부를 정의하는 बैं크층(164)이 형성된다. बैं크층(164)은 하부전극(163)의 일부와 센싱배선(180)을 모두 덮도록 형성된다.
- [0043] बैं크층(164)에 의해 노출된 하부전극(163) 상에는 유기 발광층(165)이 형성된다. 유기 발광층(165)은 정공주입층(HIL), 정공수송층(HTL), 발광층(EML), 전자수송층(ETL) 및 전자주입층(EIL)로 구성되거나 이들 중 하나 이상이 생략되도록 구성된다. 유기 발광층(165)은 정공과 전자의 이동 특성을 조절하는 기능층이나 층간의 계면 안정화를 도모하는 기능층 등이 더 포함될 수도 있다.
- [0044] 유기 발광층(165) 상에는 상부전극(166)이 형성된다. 상부전극(166)은 모든 서브 픽셀 영역에 걸쳐 공통으로 연결되도록 전면전극 형태로 형성된다. 상부전극(166)은 하부전극(163)이 캐소드전극(하부전극이 애노드전극으로 선택된 경우) 또는 애노드전극(하부전극이 캐소드전극으로 선택된 경우)으로 선택된다.
- [0045] 도 7에 도시된 패널은 적색 서브 픽셀, 녹색 서브 픽셀, 청색 서브 픽셀 및 백색 서브 픽셀을 포함한다. 패널을 구성하는 제1기판(160a) 상에는 트랜지스터부(TFT) 및 유기발광소자부(OLED)가 형성된다. 도 7의 구조는 백색 유기 발광다이오드로부터 출사된 백색의 광을 RGB 컬러필터(168)로 변환하여 RGB를 구현하는 점을 제외하고 도 6과 유사하므로 이에 대한 구체적인 설명은 생략한다.
- [0046] 도 6의 (a)는 정상적인 패널의 예를 나타내고, 도 6의 (b)는 패널의 제조공정 중 크랙이나 패턴의 유실 등으로 인해 상부전극(166)과 센싱배선(180) 간에 쇼트가 발생한 패널의 예를 나타낸다. 그리고, 도 7의 (a)는 정상적인 패널의 예를 나타내고, 도 7의 (b)는 패널의 제조공정 중 크랙이나 패턴의 유실 등으로 인해 하부배선(161)과 센싱배선(180) 간에 쇼트가 발생한 패널의 예를 나타낸다. 여기서, 하부배선(161)에는 제1전원배선(VDD) 및 그라운드배선(GND)과 같은 전원배선은 물론 데이터라인들(DL) 및 스캔라인들(GL)과 같은 신호배선이 포함된다. 또한, 하부배선(161)에는 보상회로에 보조전압을 전달하는 보조전원배선, 기준전압을 전달하는 기준전원배선 및 초기화전압을 전달하는 초기화전원배선 등이 더 포함된다. 그러므로, 하부배선(161)은 앞서 나열된 배선 중 하나로 해석되어야 한다.
- [0047] 한편, 도 1에 도시된 쇼트검출부(170)는 도 6의 (b) 및 도 7의 (b)와 같이 쇼트가 발생하면 이를 센싱하고 전원공급부의 출력을 차단할 수 있는데 이를 설명하면 다음과 같다.
- [0048] 도 8은 센싱배선에 공급되는 신호의 예시도이고, 도 9는 쇼트 발생시 전원공급부의 출력 상태를 설명하기 위한 도면이며, 도 10은 타이밍제어부에 쇼트검출부가 포함된 예를 설명하기 위한 도면이다.
- [0049] 도 1 내지 도 8에 도시된 바와 같이, 쇼트검출부(170)는 예컨대 도 8의 좌측과 같이 센싱신호(SS)를 펄스신호(PLS) 형태로 생성하여 센싱배선(180)을 통해 공급할 수 있다.
- [0050] 도 6 및 도 7의 (a)와 같이 패널이 정상적인 상태일 때, 쇼트검출부(170)는 도 8의 (a)와 같이 펄스신호(PLS)를 그대로 센싱하게 된다. 반면, 도 6 및 도 7의 (b)와 같이 쇼트가 발생한 상태일 때, 쇼트검출부(170)는 도 8의 (b)와 같이 펄스신호(PLS)가 왜곡된 형태의 신호를 센싱하게 된다.
- [0051] 그러면, 쇼트검출부(170)는 센싱배선(180)을 통해 패널(160)이 정상상태(Normal)가 아닌 쇼트 등에 의한 비정상상태(Abnormal)라고 판단한다. 그리고 쇼트검출부(170)는 전원공급부(125)에 섯다운 신호(SDS)를 출력하게

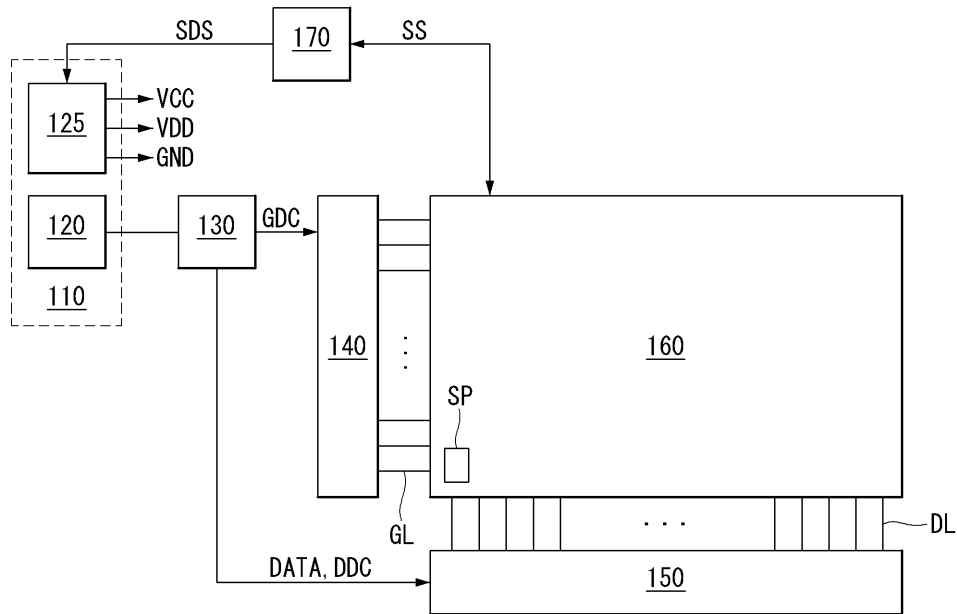
된다.

- [0052] 한편, 쇼트검출부(170)로부터 셧다운 신호(SDS)가 미출력된 경우, 전원공급부(125)는 도 9의 (a)와 같이 출력을 유지한다. 반면, 쇼트검출부(170)로부터 셧다운 신호(SDS)가 출력된 경우, 전원공급부(125)는 도 9의 (b)와 같이 출력을 차단한다.
- [0053] 쇼트검출부(170)는 앞서 설명한 바와 같이 펄스신호(PLS) 형태로 센싱신호(SS)를 공급하고 센싱한다. 이 경우, 쇼트검출부(170)는 도 10과 같이 타이밍제어부(130) 내에 포함될 수 있다.
- [0054] 앞서 설명한 바와 같이, 센싱배선(180)이 패널의 비발광영역에 해당하는 बैं크층의 하부에 형성된 구조는 전면발광(Top-Emission) 방식, 배면발광(Bottom-Emission) 방식 및 양면발광(Dual-Emission) 방식으로 형성된 구조에 적용할 수 있다.
- [0055] <제2실시예>
- [0056] 도 11은 본 발명의 제2실시예에 따른 센싱배선의 구조를 설명하기 위한 단면 예시도 이고, 도 12는 도 11에 도시된 센싱배선을 평면 상에 나타낸 도면이다.
- [0057] 도 11에 도시된 패널(160)은 광(L)을 제1기판(160a) 방향으로 발광하는 배면발광(Bottom-Emission) 방식으로 형성된다.
- [0058] 이 구조에서, 센싱배선(180)은 패널(160)을 구성하는 제1기판(160a)과 제2기판(160b) 사이에 형성된다. 센싱배선(180)은 유기발광소자부(OLED) 상에 형성된다. 센싱배선(180)은 유기발광소자부(OLED)의 상부전극 상에 위치하는 유기물층(182)과 유기물층(182) 상에 위치하는 금속층(181)으로 이루어진다.
- [0059] 유기발광소자부(OLED)의 상부전극은 표시영역(AA)의 전면에 전면전극 형태로 형성된다. 그러므로, 센싱배선(180)은 도 12에 도시된 바와 같이, 발광영역(AA)에 대응하여 전면에 형성될 수 있다. 단, 센싱배선(180)은 광(L)을 출사하지 않는 상부전극 상에 위치함에 주의해야 한다.
- [0060] 도 11의 (a)는 정상적인 패널(160)의 예를 나타내고, 도 11의 (b)는 패널(160)의 제조공정 중 상부전극과 하부전극 또는 제1전원배선 간에 쇼트가 발생한 패널(160)의 예를 나타낸다. 상부전극이 다른 전극이나 배선과 쇼트되면 쇼트된 영역에 과전류가 흐르게 됨으로써 고열이 발생하게 된다. 그러면, 이때 발생한 고열에 의해 유기물층(182)이 용융되어 녹게 되고 상부전극과 센싱배선(180) 간에 쇼트가 발생하게 된다.
- [0061] 쇼트검출부(170)는 금속층(181)에 센싱신호를 공급하고 센싱한다. 이때, 도 11의 (a)와 같이 패널(160)이 정상적인 상태면, 금속층(181)으로부터 센싱된 센싱신호에는 왜곡이 발생하지 않는다. 반면, 도 11의 (b)와 같이 쇼트가 발생한 상태면, 금속층(181)으로부터 센싱된 센싱신호에는 왜곡이 발생하게 된다.
- [0062] 그러면, 쇼트검출부(170)는 센싱배선(180)을 통해 패널(160)이 정상상태(Normal)가 아닌 쇼트 등에 의한 비정상상태(Abnormal)라고 판단한다. 그리고 쇼트검출부(170)는 전원공급부(125)에 셧다운 신호(SDS)를 출력하게 된다.
- [0063] 한편, 쇼트검출부(170)로부터 셧다운 신호(SDS)가 미출력된 경우, 전원공급부(125)는 도 9의 (a)와 같이 출력을 유지한다. 반면, 쇼트검출부(170)로부터 셧다운 신호(SDS)가 출력된 경우, 전원공급부(125)는 도 9의 (b)와 같이 출력을 차단한다.
- [0064] 앞서 설명한 바와 같이, 쇼트검출부(170)는 금속층(181)에 센싱신호를 공급하고 센싱하며, 패널(160)의 쇼트발생시 발열에 의해 유기물층(182)이 용융되어 센싱신호에 변화량이 발생하면 쇼트로 판별하고 셧다운 신호(SDS)를 출력하게 된다. 이를 가능하게 하기 위해, 유기물층(182)은 고열에 잘 녹는 저융점 재료로 선택되는 것이 바람직하다.
- [0065] <제3실시예>
- [0066] 도 13은 본 발명의 제3실시예에 따른 센싱배선의 구조를 설명하기 위한 단면 예시도 이고, 도 14는 도 13에 도시된 센싱배선을 평면 상에 나타낸 도면이며, 도 15는 센싱배선에 공급되는 신호의 예시도 이다.
- [0067] 도 13에 도시된 패널(160)은 광(L)을 제1기판(160a) 방향으로 발광하는 배면발광(Bottom-Emission) 방식으로 형성된다.
- [0068] 이 구조에서, 센싱배선(180)은 패널(160)을 구성하는 제2기판(160b)의 전면에 형성된다. 이때, 센싱배선(180)은 제2기판(160b)의 전면에 필름 형태로 형성될 수 있다. 센싱배선(180)은 제1금속층(181), 유기물층(182) 및 제2

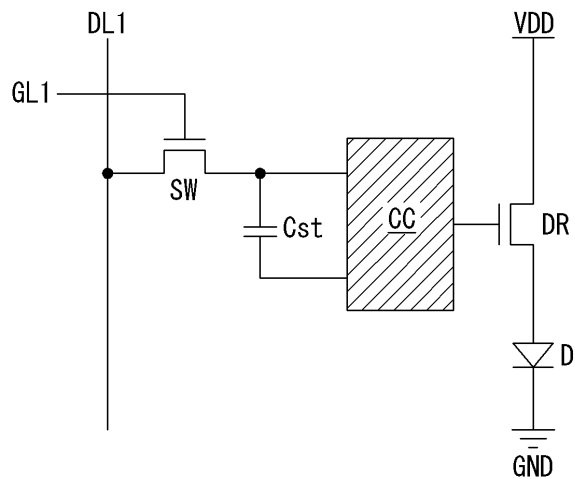
- 170: 쇼트검출부 180: 센싱배선
 181: 금속층, 제1금속층 182: 유기물층
 183: 제2금속층

도면

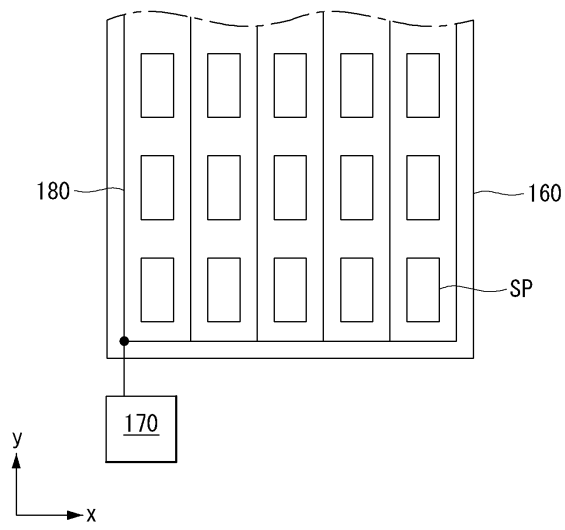
도면1



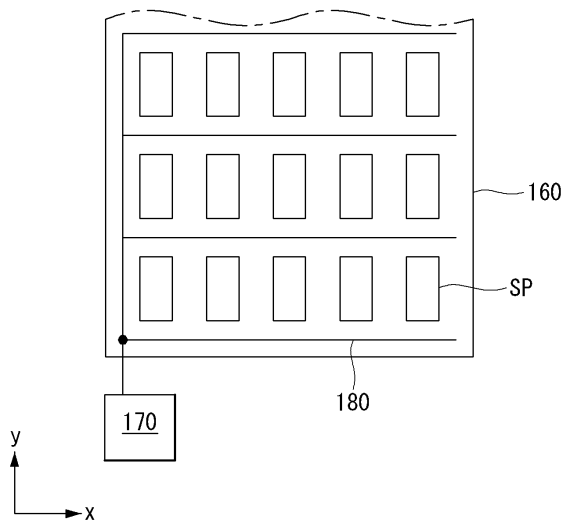
도면2



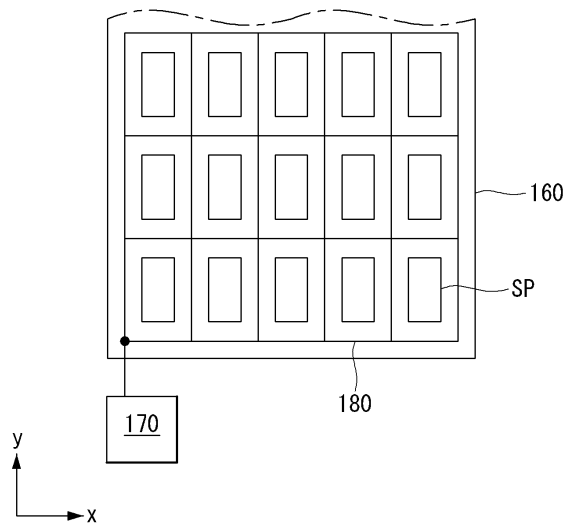
도면3



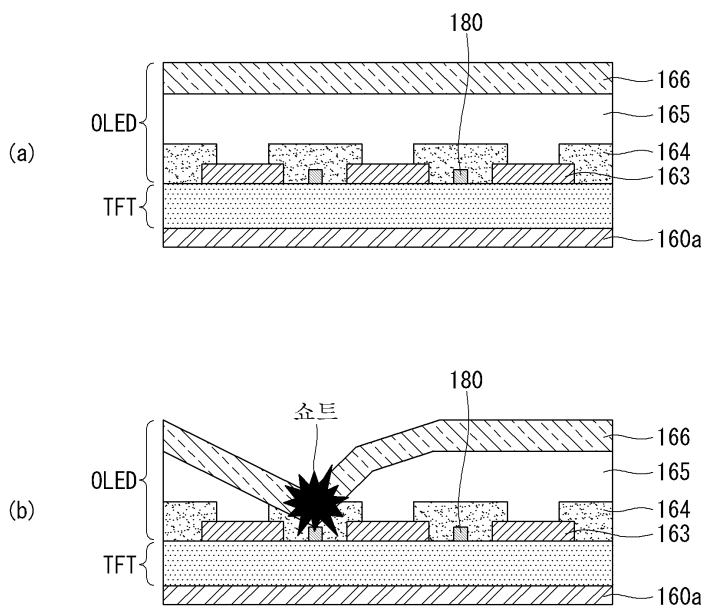
도면4



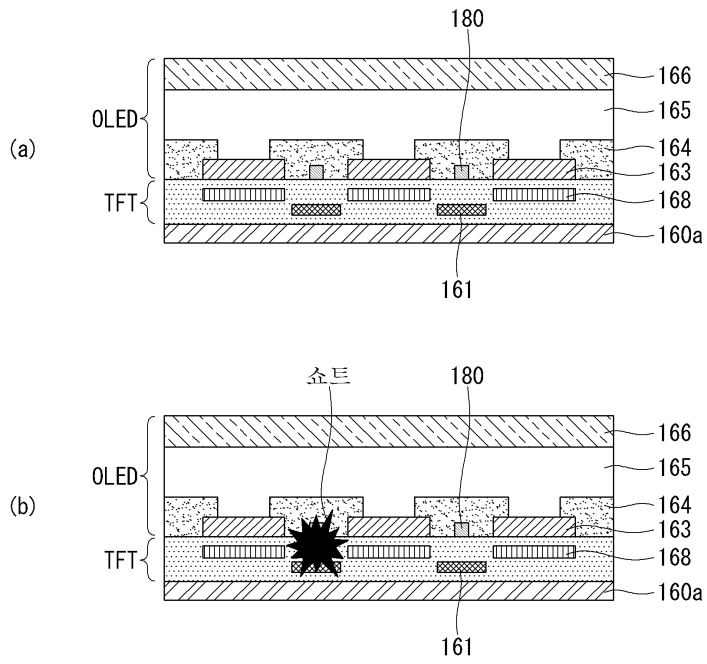
도면5



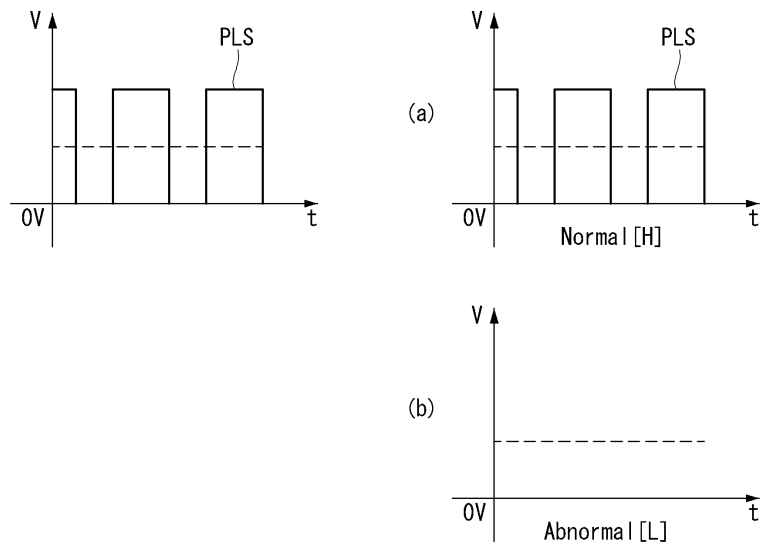
도면6



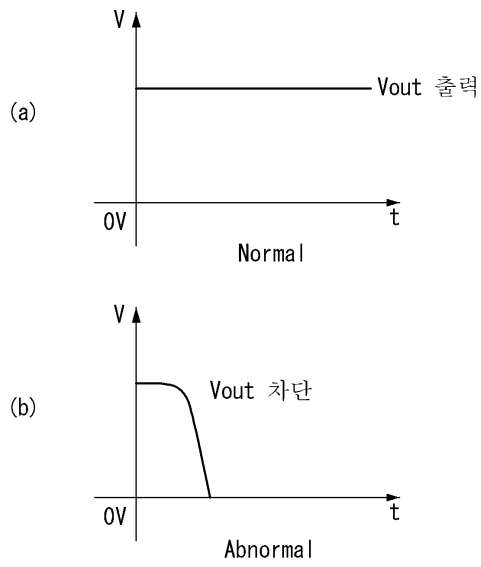
도면7



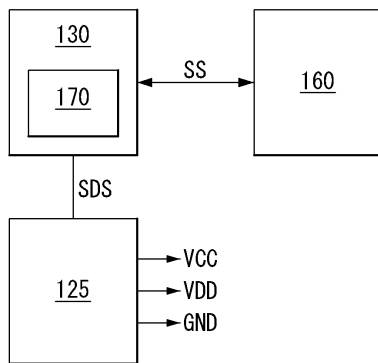
도면8



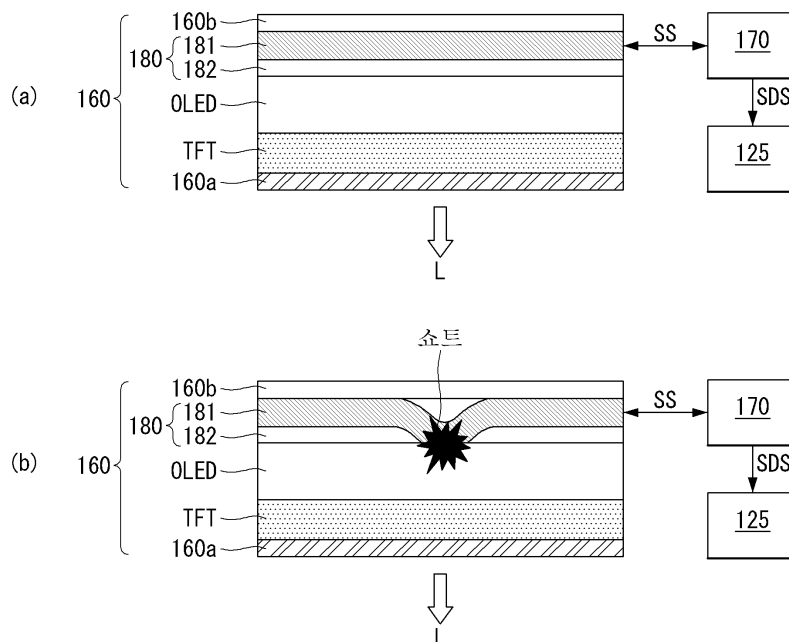
도면9



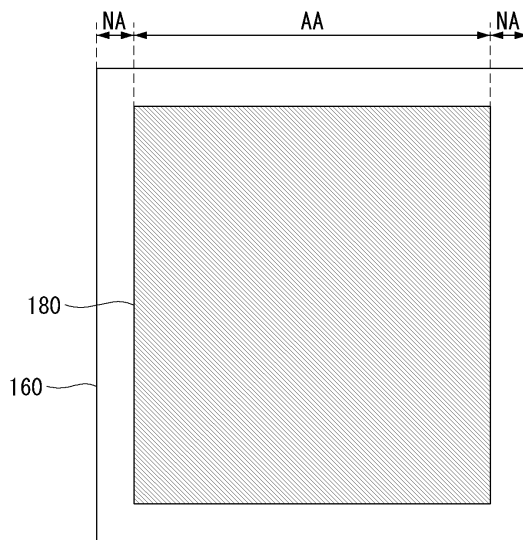
도면10



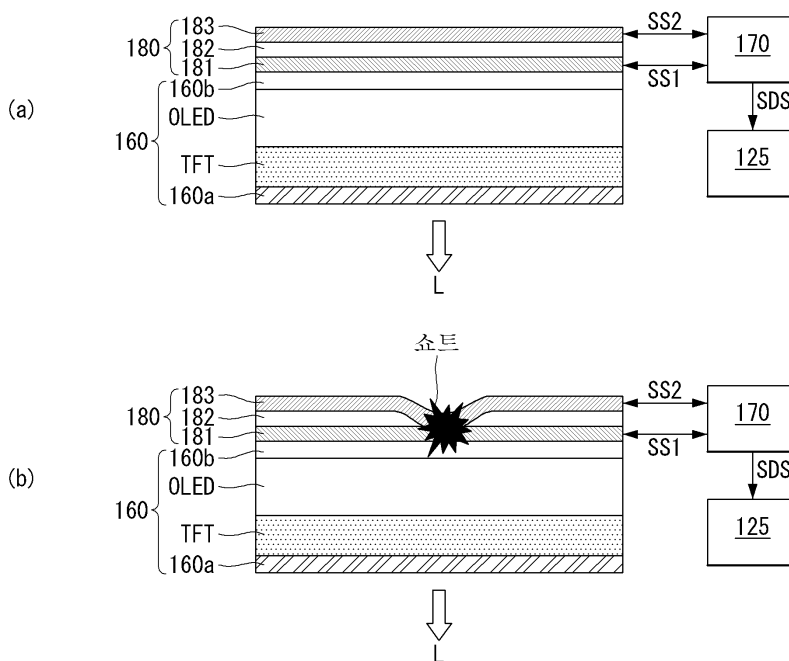
도면11



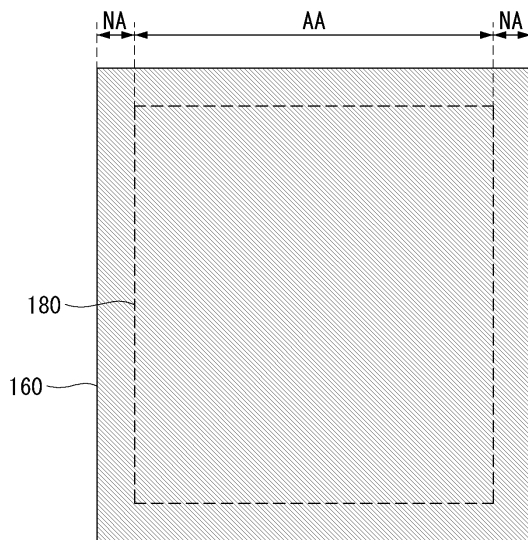
도면12



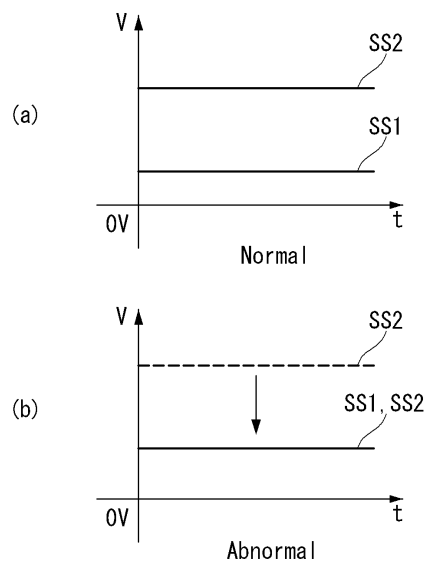
도면13



도면14



도면15



专利名称(译)	标题：有机电致发光显示装置		
公开(公告)号	KR1020140052228A	公开(公告)日	2014-05-07
申请号	KR1020120117943	申请日	2012-10-23
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SHIM JONG SIK 심종식 HONG SUNG JIN 홍성진		
发明人	심종식 홍성진		
IPC分类号	G09G3/30		
其他公开文献	KR102024777B1		
外部链接	Espacenet		

摘要(译)

提供一种有机电致发光显示装置，包括：面板，包括晶体管单元和有机发光装置单元；用于向面板供电的电源单元；形成在有机发光器件单元上的传感布线；短路检测单元，用于检测电源线或形成在面板上的电极与感应线之间是否有短路，并在产生短路时输出关闭信号以关闭电源单元。

