



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0074839
(43) 공개일자 2020년06월25일

(51) 국제특허분류(Int. Cl.)
G09G 3/3233 (2016.01)

(52) CPC특허분류
G09G 3/3233 (2013.01)
G09G 2310/0297 (2013.01)

(21) 출원번호 10-2019-0099633

(22) 출원일자 2019년08월14일
심사청구일자 없음

(30) 우선권주장
1020180163450 2018년12월17일 대한민국(KR)

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자
윤문채
경기도 파주시 월롱면 엘지로 245
최성우
경기도 파주시 월롱면 엘지로 245
이성원
경기도 파주시 월롱면 엘지로 245

(74) 대리인
이승찬

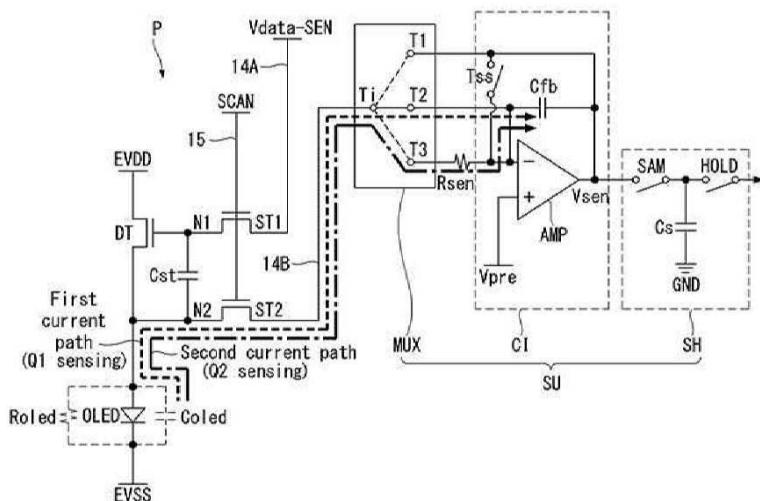
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 유기발광 표시장치

(57) 요약

본 실시예에 따른 표시장치는 애노드, 캐소드, 내부 저항 및 기생 커패시터를 가지며 빛을 방출하는 유기발광다이오드; 상기 유기발광다이오드의 상기 애노드에 연결된 입력 단자를 갖는 멀티 회로; 반전 단자, 비반전 단자, 및 출력 단자를 갖는 앰프; 상기 앰프의 상기 반전 단자에 연결된 제1 전극과 상기 앰프의 상기 출력 단자에 연결된 제2 전극을 갖는 피드백 커패시터; 상기 앰프의 상기 반전 단자와 상기 출력 단자 사이에 연결된 리셋 스위치; 상기 앰프의 상기 출력 단자에 선택적으로 연결된 상기 멀티 회로의 제1 출력; 상기 피드백 커패시터의 상기 제1 전극에 선택적으로 연결된 상기 멀티 회로의 제2 출력; 상기 앰프의 상기 반전 단자에 선택적으로 연결된 상기 멀티 회로의 제3 출력; 및 상기 멀티 회로의 상기 제3 출력과 상기 앰프의 상기 반전 단자 사이에 직렬로 연결된 셋팅 저항을 갖는다.

대표 도 - 도4



(52) CPC특허분류

G09G 2320/0233 (2013.01)

G09G 2320/029 (2013.01)

G09G 2320/043 (2013.01)

G09G 2320/045 (2013.01)

명세서

청구범위

청구항 1

애노드, 캐소드, 내부 저항 및 기생 커패시터를 가지며 빛을 방출하는 유기발광다이오드;

상기 유기발광다이오드의 상기 애노드에 연결된 입력 단자를 갖는 멀티 회로;

반전 단자, 비반전 단자, 및 출력 단자를 갖는 앰프;

상기 앰프의 상기 반전 단자에 연결된 제1 전극과 상기 앰프의 상기 출력 단자에 연결된 제2 전극을 갖는 피드백 커패시터;

상기 앰프의 상기 반전 단자와 상기 출력 단자 사이에 연결된 리셋 스위치;

상기 앰프의 상기 출력 단자에 선택적으로 연결된 상기 멀티 회로의 제1 출력;

상기 피드백 커패시터의 상기 제1 전극에 선택적으로 연결된 상기 멀티 회로의 제2 출력;

상기 앰프의 상기 반전 단자에 선택적으로 연결된 상기 멀티 회로의 제3 출력; 및

상기 멀티 회로의 상기 제3 출력과 상기 앰프의 상기 반전 단자 사이에 직렬로 연결된 센싱 저항을 갖는 표시장치.

청구항 2

제 1 항에 있어서,

상기 유기발광다이오드의 구동 특성값은 상기 내부 저항과 상기 센싱 저항의 비율에 따라 결정되는 표시장치.

청구항 3

제 2 항에 있어서,

상기 유기발광다이오드의 구동 특성값은, 상기 내부 저항과 상기 센싱 저항의 합산값으로 상기 내부 저항을 나눈 값에 따라 결정되는 표시장치.

청구항 4

제 1 항에 있어서,

상기 피드백 커패시터와 상기 앰프는 전류 적분기로 동작하는 표시장치.

청구항 5

제 1 항에 있어서,

상기 앰프의 비반전 단자는 기준 전압원에 연결된 표시장치.

청구항 6

제 1 항에 있어서,

제1 게이트전극, 제1 소스전극, 및 제1 드레인전극을 갖는 제1 스위칭 트랜지스터;

제2 게이트전극, 제2 소스전극, 및 제2 드레인전극을 갖는 제2 스위칭 트랜지스터;

상기 제1 스위칭 트랜지스터의 상기 제1 게이트전극에 연결됨과 아울러, 상기 제2 스위칭 트랜지스터의 상기 제2 게이트전극에 연결된 게이트라인;

상기 제1 스위칭 트랜지스터의 상기 제1 드레인전극에 연결된 데이터라인;

상기 제2 스위칭 트랜지스터의 상기 제2 드레인전극에 연결됨과 아울러, 상기 멀티 회로의 상기 입력 단자에 연결된 센싱 라인;

케이트전극이 상기 제1 스위칭 트랜지스터의 상기 제1 소스전극에 연결되고, 드레인전극이 고전위 구동전압원에 연결되며, 소스전극이 상기 유기발광다이오드의 애노드와 상기 제2 스위칭 트랜지스터의 상기 제2 소스전극에 연결된 구동 트랜지스터; 및

상기 제1 스위칭 트랜지스터의 상기 제1 소스전극과 상기 제2 스위칭 트랜지스터의 상기 제2 소스전극 사이에 연결된 스토리지 커패시터를 더 포함한 표시장치.

청구항 7

제 6 항에 있어서,

상기 케이트라인은 상기 제1 및 제2 스위칭 트랜지스터들에 스캔 신호를 공급하고,

상기 데이터라인은 상기 구동 트랜지스터에 데이터전압을 공급하고,

상기 센싱 라인은 상기 멀티 회로의 상기 제1 출력, 상기 제2 출력, 및 상기 제3 출력 중 어느 하나에 연결된 표시장치.

청구항 8

제 7 항에 있어서,

데이터 구동회로를 더 포함하고,

상기 데이터 구동회로는,

상기 유기발광다이오드를 초기화하기 위한 제1 기간 동안 상기 센싱 라인을 통해 상기 전류 적분기로부터 상기 유기발광다이오드의 애노드에 기준 전압을 공급하고,

제2 기간 동안 상기 구동 트랜지스터를 턴 온 시키기 위해 상기 데이터라인을 통해 온 구동용 데이터전압을 상기 구동 트랜지스터에 공급하고, 상기 구동 트랜지스터를 통해 상기 유기발광다이오드에 구동 신호를 공급하고,

제3 기간 동안 상기 유기발광다이오드의 기생 커패시터를 충전시키고,

제4 기간 동안 상기 유기발광다이오드의 기생 커패시터, 상기 센싱 라인 및 상기 전류 적분기의 피드백 커패시터를 연결하는 제1 센싱 경로를 형성하고, 상기 유기발광다이오드의 기생 커패시터로 상기 전류 적분기의 피드백 커패시터를 충전시킨 후, 상기 피드백 커패시터의 저장된 제1 전하량을 센싱하는 표시장치.

청구항 9

제 8 항에 있어서,

상기 유기발광다이오드의 상기 애노드는 상기 제1 및 제2 기간들 동안 상기 기준 전압을 유지하는 표시장치.

청구항 10

제 9 항에 있어서,

상기 데이터 구동회로는,

상기 제1 기간 동안 상기 센싱 라인을 통해 상기 전류 적분기로부터 상기 유기발광다이오드의 애노드에 기준 전압을 공급하기 위해,

상기 전류 적분기에 연결된 리셋 스위치를 턴 온 시켜 상기 패드백 커패시터를 방전시키고,

상기 전류 적분기의 출력 단자에 상기 기준 전압을 공급하고,

상기 멀티 회로를 통해 상기 센싱 라인과 상기 전류 적분기의 출력 단자를 연결시키는 표시장치.

청구항 11

제 9 항에 있어서,

상기 구동 신호는 상기 유기발광다이오드로 흘러 들어가는 구동 전류를 포함하는 표시장치.

청구항 12

제 9 항에 있어서,

상기 데이터 구동회로는,

상기 제3 기간 동안 상기 유기발광다이오드의 기생 커패시터를 충전시키기 위해,

상기 구동 트랜지스터에 연결된 제1 스위칭 트랜지스터에 게이트 신호를 인가하여 상기 제1 스위칭 트랜지스터를 턴 오프 시키고,

상기 유기발광다이오드의 상기 애노드에 연결된 제2 스위칭 트랜지스터에 상기 게이트 신호를 인가하여 상기 제2 스위칭 트랜지스터를 턴 오프 시키고,

상기 기생 커패시터에 상기 구동 신호를 공급하여 상기 기생 커패시터에 전하를 축적하는 표시장치.

청구항 13

제 9 항에 있어서,

상기 데이터 구동회로는,

상기 제4 기간 동안 상기 유기발광다이오드의 기생 커패시터, 상기 센싱 라인 및 상기 전류 적분기의 피드백 커패시터를 연결하는 상기 제1 센싱 경로를 형성하기 위해,

상기 센싱 라인을 상기 멀티 회로의 입력 단자에 연결하고,

상기 멀티 회로의 상기 제2 출력을 상기 전류 적분기의 상기 피드백 커패시터에 연결하고,

상기 게이트신호를 상기 제2 스위칭 트랜지스터에 인가하여 상기 제2 스위칭 트랜지스터를 턴 온 시키고,

오프 구동용 데이터전압을 상기 구동 트랜지스터에 인가하여 상기 구동 트랜지스터를 턴 오프 시키는 표시장치.

청구항 14

제 8 항에 있어서,

상기 제1 센싱 경로에는 상기 유기발광다이오드의 내부 저항은 비 포함된 표시장치.

청구항 15

제 8 항에 있어서,

상기 데이터 구동회로는,

상기 유기발광다이오드를 초기화하기 위한 제5 기간 동안 상기 센싱 라인을 통해 상기 전류 적분기의 상기 기준 전압을 상기 유기발광다이오드의 상기 애노드에 공급하고,

제6 기간 동안 상기 유기발광다이오드의 상기 애노드에 연결된 상기 구동 트랜지스터를 통해 상기 유기발광다이오드에 상기 구동 신호를 공급하고,

제7 기간 동안 상기 유기발광다이오드의 상기 기생 커패시터를 충전시키고,

제8 기간 동안 상기 유기발광다이오드의 내부 저항, 상기 기생 커패시터, 상기 센싱 라인, 상기 전류 적분기의 센싱 저항, 및 상기 피드백 커패시터를 연결하는 제2 센싱 경로를 형성하고, 상기 유기발광다이오드의 기생 커패시터로 상기 전류 적분기의 피드백 커패시터를 충전시킨 후, 상기 피드백 커패시터의 저장된 제2 전하량을 센싱하는 표시장치.

청구항 16

제 15 항에 있어서,

상기 데이터 구동회로는,

상기 제8 기간 동안 상기 유기발광다이오드의 상기 내부 저항, 상기 기생 커패시터, 상기 센싱 라인, 상기 전류 적분기의 상기 센싱 저항, 및 상기 피드백 커패시터를 연결하는 상기 제2 센싱 경로를 형성하기 위해,
상기 센싱 라인을 멕스 회로의 입력 단자에 연결하고,
상기 멕스 회로의 상기 제3 출력을 상기 전류 적분기의 상기 센싱 저항에 연결하고,
상기 게이트신호를 상기 제2 스위칭 트랜지스터에 인가하여 상기 제2 스위칭 트랜지스터를 턴 온 시키고,
오프 구동용 데이터전압을 상기 구동 트랜지스터에 인가하여 상기 구동 트랜지스터를 턴 오프 시키는 표시장치.

청구항 17

제 16 항에 있어서,
상기 데이터 구동회로에 연결된 보상 회로를 더 포함하고,
상기 보상 회로는,
상기 제1 센싱 경로에 따른 상기 제1 전하량을 기반으로 제1 값을 결정하고,
상기 제2 센싱 경로에 따른 상기 제2 전하량을 기반으로 제2 값을 결정하고,
상기 제1 값과 상기 제2 값의 비율을 기초로 상기 유기발광다이오드의 구동 특성값을 계산하는 표시장치.

청구항 18

제 1 항에 있어서,
샘플 앤 홀드 회로를 더 포함하고,
상기 샘플 앤 홀드 회로는,
상기 앰프의 상기 출력 단자에 연결된 샘플링 스위치;
상기 샘플링 스위치에 연결된 홀딩 스위치; 및
상기 샘플링 스위치와 상기 홀딩 스위치 사이에 연결된 샘플링 커패시터를 포함한 표시장치.

청구항 19

제 18 항에 있어서,
상기 샘플 앤 홀드 회로의 출력단에 연결된 아날로그-디지털 컨버터; 및
상기 아날로그-디지털 컨버터에 연결된 보상 회로를 더 포함하고,
상기 보상 회로는 상기 내부 저항과 상기 센싱 저항의 합산값으로 상기 내부 저항을 나눈 값을 기반으로 상기 유기발광다이오드의 구동 특성값을 결정하는 표시장치.

청구항 20

제 19 항에 있어서,
상기 보상회로는 상기 결정된 유기발광다이오드의 구동 특성값을 기반으로 휘도 편차를 보상하기 위한 데이터전압을 결정하는 표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 유기발광 표시장치에 관한 것으로, 특히 유기 발광다이오드의 구동 특성값을 센싱할 수 있는 유기발광 표시장치에 관한 것이다.

배경 기술

- [0003] 액티브 매트릭스 탑입의 유기발광 표시장치는 스스로 발광하는 유기발광다이오드(Organic Light Emitting Diode: 이하, "OLED"라 함)를 포함하며, 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.
- [0004] 유기발광 표시장치는 OLED를 각각 포함한 픽셀들을 매트릭스 형태로 배열하고 영상 데이터의 계조에 따라 픽셀들의 휘도를 조절한다. 픽셀들 각각은 자신의 게이트전극과 소스전극 사이에 걸리는 전압(이하, 게이트-소스간 전압이라 함)에 따라 OLED에 흐르는 구동 전류를 제어하는 구동 TFT(Thin Film Transistor)를 포함하며, 구동 전류에 비례하는 OLED의 발광량으로 영상의 휘도를 조절한다.
- [0005] OLED는 공정 편차에 의해 특성값(즉, 동작점 전압)이 달라질 수 있다. 또한, OLED는 발광시간이 경과함에 따라서 동작점 전압이 쉬프트되고 발광효율이 감소하는 열화 특성을 갖는다. 공정 또는 열화 특성에 따라 OLED 동작점 전압은 픽셀마다 달라질 수 있다. 픽셀들 간 OLED 구동 특성이 다르면, 휘도 편차로 인해 영상 고착화(Image Sticking) 현상이 발생될 수 있다.
- [0006] 휘도 편차로 인한 화질 저하를 보상하기 위해, OLED 구동 특성을 센싱하고 이 센싱값을 기초로 디지털 영상 데이터를 변조하는 보상 기술이 알려져 있다. 종래의 보상 기술은 OLED에 구동전류가 흐를 때 OLED의 기생 커페시터에 축적된 전하량만을 기반으로 OLED의 동작점 변화를 판단한다.
- [0007] 그런데, OLED의 전하량 변화는 OLED의 기생 커페시턴스 변화에만 의존하는 것이 아니다. OLED의 전하량은 구동 전류를 생성하는 구동 TFT(Thin Film Transistor)의 전자 이동도, 구동 TFT의 소스전극 전압, 구동 TFT의 게이트전극과 소스전극에 접속된 스토리지 커페시터의 충방전 특성, 픽셀 회로 구성 등에 따라 더 변할 수 있다. 이와 같이 OLED의 전하량은 여러 가지 요인에 의해 변하기 때문에, 종래의 보상 기술은 불안정한 센싱값으로 인해 OLED 구동 특성을 정확히 센싱하기 어렵다.

발명의 내용

해결하려는 과제

- [0009] 따라서, 본 발명은 OLED의 구동 특성을 정확히 센싱할 수 있도록 한 유기발광 표시장치를 제공한다.

과제의 해결 수단

- [0011] 본 발명의 실시예에 따른 표시장치는 애노드, 캐소드, 내부 저항 및 기생 커페시터를 가지며 빛을 방출하는 유기발광다이오드; 상기 유기발광다이오드의 상기 애노드에 연결된 입력 단자를 갖는 멕스 회로; 반전 단자, 비반전 단자, 및 출력 단자를 갖는 앰프; 상기 앰프의 상기 반전 단자에 연결된 제1 전극과 상기 앰프의 상기 출력 단자에 연결된 제2 전극을 갖는 피드백 커페시터; 상기 앰프의 상기 반전 단자와 상기 출력 단자 사이에 연결된 리셋 스위치; 상기 앰프의 상기 출력 단자에 선택적으로 연결된 상기 멕스 회로의 제1 출력; 상기 피드백 커페시터의 상기 제1 전극에 선택적으로 연결된 상기 멕스 회로의 제2 출력; 상기 앰프의 상기 반전 단자에 선택적으로 연결된 상기 멕스 회로의 제3 출력; 및 상기 멕스 회로의 상기 제3 출력과 상기 앰프의 상기 반전 단자 사이에 직렬로 연결된 센싱 저항을 갖는다.

- [0012]

발명의 효과

- [0013] 본 발명은 센싱 저항이 없는 제1 전류 패스와 센싱 저항이 있는 제2 전류 패스를 이용하여 OLED의 기생 커페시터에 저장된 전하량을 2회 센싱하여 제1 센싱 출력 전압과 제2 센싱 출력 전압을 생성한다. 본 발명은 제2 센싱 출력 전압에 대응되는 제2 센싱 결과 데이터를 제1 센싱 출력 전압에 대응되는 제1 센싱 결과 데이터로 나누어 각 픽셀에 대한 OLED의 구동 특성값을 도출한다.

- [0014] 이를 통해 본 발명은 OLED의 구동 특성값을 센싱함에 있어 다른 회로 요소들의 영향을 배제함으로써 센싱의 정확도를 크게 향상시킬 수 있다. 나아가, 본 발명은 센싱의 정확도를 향상시킴으로써 과 보상/미흡 보상을 사전에 예방하고 보상 성능을 크게 높일 수 있다.

도면의 간단한 설명

[0016]

도 1은 본 발명의 실시예에 따른 유기발광 표시장치를 보여주는 블록도이다.

도 2는 센싱 라인과 단위 픽셀의 접속 예를 보여주는 도면이다.

도 3은 픽셀 어레이와 데이터 드라이버 IC의 구성 예를 보여주는 도면이다.

도 4는 본 발명에 따른 일 픽셀과 센싱부의 일 구성 예를 보여주는 도면이다.

도 5는 OLED의 기생 커패시터에 축적된 전하량을 센싱하기 위한 제1 전류 패스를 보여주는 도면이다.

도 6은 OLED의 기생 커패시터에 축적된 전하량을 센싱하기 위한 제2 전류 패스를 보여주는 도면이다.

도 7은 본 발명의 실시예에 따른 유기발광 표시장치의 픽셀 센싱 방법을 보여주는 도면이다.

도 8은 도 7의 S1~S8에 대응되는 픽셀과 센싱부의 구동 과정도이다.

도 9a는 도 8의 ①, ⑤ 기간들에서 픽셀과 센싱부의 동작을 보여주는 등가 회로도이다.

도 9b는 도 8의 ②, ⑥ 기간들에서 픽셀과 센싱부의 동작을 보여주는 등가 회로도이다.

도 9c는 도 8의 ③, ⑦ 기간들에서 픽셀과 센싱부의 동작을 보여주는 등가 회로도이다.

도 9d는 도 8의 ④ 기간에서 픽셀과 센싱부의 동작을 보여주는 등가 회로도이다.

도 9e는 도 8의 ⑧ 기간에서 픽셀과 센싱부의 동작을 보여주는 등가 회로도이다.

발명을 실시하기 위한 구체적인 내용

[0017]

본 명세서의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나, 본 명세서는 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 명세서의 개시가 완전하도록 하며, 본 명세서가 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 명세서는 청구항의 범주에 의해 정의될 뿐이다.

[0018]

본 명세서의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것으로 본 명세서가 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 본 명세서 상에서 언급된 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 ' ~ 만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.

[0019]

구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.

[0020]

위치 관계에 대한 설명일 경우, 예를 들어, ' ~ 상에', ' ~ 상부에', ' ~ 하부에', ' ~ 옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.

[0021]

제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용될 수 있으나, 이 구성요소들은 이를 용어에 의해 제한되지 않는다. 이를 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 명세서의 기술적 사상 내에서 제2 구성요소일 수도 있다.

[0022]

본 명세서에서 표시패널의 기판 상에 형성되는 픽셀 회로는 n 타입 MOSFET(Metal Oxide Semiconductor Field Effect Transistor) 구조의 TFT로 구현되거나 또는 p 타입 MOSFET 구조의 TFT로 구현될 수도 있다. TFT는 게이트(gate), 소스(source) 및 드레인(drain)을 포함한 3 전극 소자이다. 소스는 캐리어(carrier)를 트랜지스터에 공급하는 전극이다. TFT 내에서 캐리어는 소스로부터 흐르기 시작한다. 드레인은 TFT에서 캐리어가 외부로 나가는 전극이다. 즉, MOSFET에서의 캐리어의 흐름은 소스로부터 드레인으로 흐른다. n 타입 TFT (NMOS)의 경우, 캐리어가 전자(electron)이기 때문에 소스에서 드레인으로 전자가 흐를 수 있도록 소스 전압이 드레인 전압보다 낮은 전압을 가진다. n 타입 TFT에서 전자가 소스로부터 드레인 쪽으로 흐르기 때문에 전류의 방향은 드레인으로부터 소스 쪽으로 흐른다. 이에 반해, p 타입 TFT(PMOS)의 경우, 캐리어가 정공(hole)이기 때문에 소스로부터

드레인으로 정공이 흐를 수 있도록 소스 전압이 드레인 전압보다 높다. p 타입 TFT에서 정공이 소스로부터 드레인 쪽으로 흐르기 때문에 전류가 소스로부터 드레인 쪽으로 흐른다. MOSFET의 소스와 드레인은 고정된 것이 아니라는 것에 주의하여야 한다. 예컨대, MOSFET의 소스와 드레인은 인가 전압에 따라 변경될 수 있다.

[0023] 한편, 본 명세서에서 TFT의 반도체층은 옥사이드 소자, 아몰포스 실리콘 소자, 폴리 실리콘 소자 중 적어도 어느 하나로 구현될 수 있다.

[0024] 이하, 침부된 도면을 참조하여 본 명세서의 실시예를 상세히 설명한다. 이하의 설명에서, 본 명세서와 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 명세서의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다.

[0025] 도 1은 본 발명의 실시예에 따른 유기발광 표시장치를 보여주는 블록도이다. 도 2는 센싱 라인과 단위 픽셀의 접속 예를 보여주는 도면이다. 그리고, 도 3은 도 2의 픽셀 어레이에 연결된 데이터 구동부의 일 구성을 보여주는 도면이다.

[0026] 도 1 내지 도 3을 참조하면, 본 발명의 실시예에 따른 유기발광 표시장치는 표시패널(10), 타이밍 콘트롤러(11), 픽셀 센싱 장치, 메모리(16)를 구비한다. 본 발명의 픽셀 센싱 장치는 센싱부(SU)와 보상부(20)를 포함한다. 본 발명의 픽셀 센싱 장치는 데이터 구동부(12)와 게이트 구동부(13)로 구성된 패널 구동부를 더 포함할 수 있다.

[0027] 표시패널(10)에는 다수의 데이터라인들(14A) 및 센싱라인들(14B)과, 다수의 게이트라인들(15)이 교차되고, 이 교차영역마다 픽셀들(P)이 매트릭스 형태로 배치된다.

[0028] 서로 다른 데이터라인들(14A)에 연결된 2 이상의 픽셀들(P)이 동일한 센싱라인(14B)과 동일한 게이트라인(15)을 공유할 수 있다. 예를 들어, 도 2와 같이, 서로 수평으로 이웃하여 동일한 게이트라인(15)에 접속된 적색 표시용 R 픽셀, 백색 표시용 W 픽셀, 녹색 표시용 G 픽셀, 청색 표시용 B 픽셀이 하나의 센싱 라인(14B)에 공통으로 접속될 수 있다. 이렇게 센싱 라인(14B)이 다수의 픽셀 열마다 하나씩 할당되는 센싱 라인 공유 구조는 표시패널의 개구율을 확보하기가 용이하다. 센싱 라인 구조 하에서, 센싱 라인(14B)은 다수의 데이터라인들(14A)마다 하나씩 배치될 수 있다. 도면에, 센싱 라인(14B)은 데이터라인(14A)과 평행하게 도시되어 있으나, 데이터라인(14A)과 교차되게 배치될 수도 있다.

[0029] R 픽셀, W 픽셀, G 픽셀, 및 B 픽셀은 도 2와 같이 하나의 단위 픽셀을 구성할 수 있다. 다만, 단위 픽셀은 R 픽셀, G 픽셀, B 픽셀로 구성될 수도 있다.

[0030] 픽셀(P) 각각은 전원 생성부로부터 고전위 픽셀전압(EVDD)과 저전위 픽셀전압(EVSS)을 공급받는다. 본 발명의 픽셀(P)은 공정 편차에 따른 발광 소자의 구동 특성 편차를 센싱하는 데 적합한 구조를 가질 수 있다. 또한, 본 발명의 픽셀(P)은 구동 시간 경과 및/또는 패널 온도 등의 환경 조건에 따른 발광 소자의 구동 특성 편차를 센싱하는 데 적합한 구조를 가질 수 있다. 픽셀(P) 회로의 구성은 다양한 변형이 가능하다. 예컨대, 픽셀(P)은 발광 소자와 구동 소자 이외에, 복수의 스위치 소자들과 적어도 하나 이상의 스토리지 커패시터를 포함할 수 있다.

[0031] 타이밍 콘트롤러(11)는 센싱 구동과 디스플레이 구동을 정해진 제어 시퀀스에 따라 구현할 수 있다. 여기서, 센싱 구동은 발광 소자의 구동 특성(동작점 전압)을 센싱하고 그에 따른 보상값을 업데이트하기 위한 구동이고, 디스플레이 구동은 보상값이 반영된 보정 영상 데이터(CDATA)를 표시패널(10)에 기입하여 영상을 재현하는 구동이다. 타이밍 콘트롤러(11)의 제어에 의해, 센싱 구동은 디스플레이 구동이 시작되기 전의 부팅 기간에서 수행되거나, 또는 디스플레이 구동이 끝난 후의 파워 오프 기간에서 수행될 수 있다. 부팅 기간은 시스템 전원이 인가된 후부터 화면이 켜지기 전까지의 기간을 의미한다. 파워 오프 기간은 화면이 꺼진 후 시스템 전원이 해제될 때까지의 기간을 의미한다.

[0032] 한편, 센싱 구동은 시스템 전원이 인가되고 있는 도중에 표시장치의 화면만 꺼진 상태, 예컨대, 대기모드, 슬립모드, 저전력모드 등에서 수행될 수도 있다. 타이밍 콘트롤러(11)는 미리 정해진 감지 프로세스에 따라 대기모드, 슬립모드, 저전력모드 등을 감지하고, 센싱 구동을 위한 제반 동작을 제어할 수 있다.

[0033] 타이밍 콘트롤러(11)는 호스트 시스템으로부터 입력되는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 도트클럭신호(DCLK) 및 데이터 인에이블신호(DE) 등의 타이밍 신호들에 기초하여 데이터 구동부(12)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호(DDC)와, 게이트 구동부(13)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호(GDC)를 생성할 수 있다. 타이밍 콘트롤러(11)는 디스플레이 구동을 위한 타이밍 제어신호들

(DDC,GDC)과 센싱 구동을 위한 타이밍 제어신호들(DDC,GDC)을 서로 다르게 생성할 수 있다.

[0034] 게이트 타이밍 제어신호(GDC)는 게이트 스타트 펄스(Gate Start Pulse), 게이트 쉬프트 클럭(Gate Shift Clock) 등을 포함한다. 게이트 스타트 펄스는 첫 번째 출력을 생성하는 게이트 스테이지에 인가되어 그 게이트 스테이지를 제어한다. 게이트 쉬프트 클럭은 게이트 스테이지들에 공통으로 입력되는 클럭신호로써 게이트 스타트 펄스를 쉬프트시키기 위한 클럭신호이다.

[0035] 데이터 타이밍 제어신호(DDC)는 소스 스타트 펄스(Source Start Pulse), 소스 샘플링 클럭(Source Sampling Clock), 및 소스 출력 인에이블신호(Source Output Enable) 등을 포함한다. 소스 스타트 펄스는 데이터 구동부(12)의 데이터 샘플링 시작 타이밍을 제어한다. 소스 샘플링 클럭은 라이징 또는 폴링 에지에 기준하여 데이터의 샘플링 타이밍을 제어하는 클럭신호이다. 소스 출력 인에이블신호는 데이터 구동부(12)의 출력 타이밍을 제어한다.

[0036] 타이밍 콘트롤러(11)는 보상부(20)를 내장할 수 있다.

[0037] 보상부(20)는 센싱 구동시 발광 소자의 구동 특성을 나타내는 센싱 결과 데이터(SDATA)를 센싱부(SU)로부터 각 픽셀당 2회씩 입력 받는다. 보상부(20)는 제1 센싱 결과 데이터와 제2 센싱 결과 데이터를 기반으로 각 픽셀에 대한 발광 소자의 구동 특성값을 도출한다. 제1 센싱 결과 데이터는 제1 센싱 출력 전압(도 8의 Vsen1 참조)에 대응되고, 제2 센싱 결과 데이터는 제2 센싱 출력 전압(도 8의 Vsen2 참조)에 대응될 수 있다. 일 실시예에서, 보상부(20)는 제1 센싱 결과 데이터와 제2 센싱 결과 데이터 간의 비율을 기반으로 발광 소자의 구동 특성값을 도출할 수 있다. 예를 들어, 보상부(20)는 제2 센싱 결과 데이터를 제1 센싱 결과 데이터로 나누어 각 픽셀에 대한 발광 소자의 구동 특성값을 도출할 수 있다. 이렇게 2회의 센싱 결과 데이터를 나누면, 발광 소자의 구동 특성값이 발광 소자의 기생 커패시터에 축적된 전하량과 무관하게 결정될 수 있다. 즉, 발광 소자의 구동 특성값은 발광 소자의 내부 저항값/(센싱 저항의 값+발광 소자의 내부 저항값)으로 결정되기 때문에, 센싱의 정확도가 획기적으로 향상될 수 있다. 발광 소자의 구동 특성값을 도출하는 것에 대해서는 이하의 실시예에서 상세히 설명된다.

[0038] 보상부(20)는 도출된 발광 소자의 구동 특성값을 기반으로 발광 소자의 공정 편차 또는 열화(즉, 동작점 전압의 쉬프트) 편차에 따른 휘도 편차를 보상할 수 있는 보상값을 계산하고, 이 보상값을 메모리(16)에 저장한다. 메모리(16)에 저장되는 보상값은 센싱 동작이 반복될 때마다 업데이트 될 수 있다. 보상부(20)는 디스플레이 구동시 메모리(16)로부터 읽어들인 보상값을 기초로 입력 영상의 데이터(DATA)를 보정하고, 보정된 영상 데이터(CDATA)를 데이터 구동부(12)에 공급함으로써, 발광 소자의 특성 차이로 인한 휘도 편차를 용이하게 보상할 수 있다.

[0039] 데이터 구동부(12)는 적어도 하나 이상의 데이터 드라이버 IC(Integrated Circuit)(SDIC)를 포함한다. 이 데이터 드라이버 IC(SDIC)에는 각 데이터라인(14A)에 연결된 디지털-아날로그 컨버터(이하, DAC)가 내장된다.

[0040] DAC는 디스플레이 구동시 타이밍 콘트롤러(11)로부터 인가되는 데이터 타이밍 제어신호(DDC)에 따라 보정 영상 데이터(CDATA)를 디스플레이용 데이터전압으로 변환하여 데이터라인들(14A)에 공급한다. 한편, 데이터 드라이버 IC(SDIC)의 DAC는 센싱 구동시 타이밍 콘트롤러(11)로부터 인가되는 데이터 타이밍 제어신호(DDC)에 따라 센싱 용 데이터전압을 생성하여 데이터라인들(14A)에 공급할 수 있다.

[0041] 센싱용 데이터전압은 구동 소자를 온 구동시킬 수 있는 제1 센싱용 데이터전압(이하, 온 구동용 데이터전압이라 함)과 구동 소자를 오프 구동시킬 수 있는 제2 센싱용 데이터전압(이하, 오프 구동용 데이터전압이라 함)을 포함한다. 온 구동용 데이터전압은 센싱 구동시 구동 소자의 게이트전극에 인가되어 구동소자를 턴 온 시키는 전압(즉, 구동 전류를 도통시키는 전압)이고, 오프 구동용 데이터전압은 센싱 구동시 구동 소자의 게이트전극에 인가되어 구동소자를 턴 오프 시키는 전압(즉, 구동 전류를 차단하는 전압)이다. 온 구동용 데이터전압은 컬러 별로 구동 소자/발광 소자의 구동 특성이 다름을 고려하여 R(적색),G(녹색),B(청색),W(백색) 픽셀들 단위로 다른 크기로 설정될 수 있다.

[0042] 온 구동용 데이터전압은 1 단위 픽셀 내에서 센싱의 대상이 되는 센싱 픽셀에 인가되고, 오프 구동용 데이터전압은 1 단위 픽셀 내에서 센싱 픽셀과 함께 센싱 라인(14B)을 공유하는 비 센싱 픽셀들에 인가된다. 예를 들어, 도 2에서, R 픽셀이 센싱되고, W,G,B 픽셀들이 비 센싱되는 경우, 온 구동용 데이터전압은 R 픽셀의 구동소자에 인가되고, 오프 구동용 데이터전압은 W,G,B 픽셀들 각각의 구동소자에 인가될 수 있다.

[0043] 한편, 센싱 픽셀에는 온 구동용 데이터전압뿐만 아니라 오프 구동용 데이터전압도 인가된다. 온 구동용 데이터전압은 센싱 픽셀에서 구동 전류를 프로그래밍하는 기간 동안 공급되고, 그 외에는 오프 구동용 데이터전압이

센싱 픽셀에 인가될 수 있다.

[0044] 데이터 드라이버 IC(SDIC)에는 다수의 센싱부(SU)가 실장될 수 있다.

[0045] 각 센싱부(SU)는 센싱라인(14B)에 연결됨과 아울러, 샘플링 스위치들(SS1,SS2) 중 어느 하나를 통해 아날로그-디지털 컨버터(이하, ADC)에 선택적으로 연결될 수 있다. 각 센싱부(SU)는 전류 적분기로 구현될 수 있다. 각 센싱부(SU)는 전류 센싱형으로 구현되므로, 저 전류 센싱 및 고속 센싱에 적합하다. 다시 말해, 각 센싱부(SU)를 전류 센싱형으로 구성하면 센싱 시간을 줄이고 센싱 감도를 높이는 데 유리하다.

[0046] 센싱부(SU)는 센싱 라인(14B)과 전류 적분기 사이에서 스위칭되는 멀티 회로를 더 포함한다. 여기서, 멀티 회로는 멀티플렉서 뿐만 디멀티플렉서를 포함할 수 있다. 멀티 회로는 다양한 회로 설계에 따라, 다중 입력과 단일 출력의 기능을 수행하거나 또는, 단일 입력과 다중 출력의 기능을 수행하거나 또는, 다중 입력과 다중 출력의 기능을 수행할 수도 있다. 멀티 회로는 기생 커패시터에 축적된 전하량을 센싱하기 위한 2개의 전류 패스들을 형성한다. 멀티 회로는 발광 소자의 기생 커패시터에 축적된 전하량을 제1 차 센싱하기 위한 제1 전류 패스와 상기 전하량을 제2 차 센싱하기 위한 제2 전류 패스를 형성한다. 센싱부(SU)는 제1 전류 패스와 제2 전류 패스를 통해, 각 픽셀당 발광 소자의 구동 특성을 2회씩 센싱 한다. 이는 발광 소자의 구동 특성값이 발광 소자의 기생 커패시터에 축적된 전하량과 무관하게 결정되도록 하여 센싱의 정확도가 높이기 위함이다. 이에 대해서는 도 4 내지 도 9e를 참조하여 자세히 설명한다.

[0047] ADC는 센싱부(SU)에서 각 픽셀당 2회씩 출력된 센싱 출력 전압을 센싱 결과 데이터(SDATA)로 변환하여 보상부(20)에 출력할 수 있다.

[0048] 게이트 구동부(13)는 센싱 구동시 게이트 제어신호(GDC)를 기반으로 센싱용 게이트신호를 생성한 후, 게이트라인들(15)에 순차적으로 공급할 수 있다. 센싱용 게이트신호는 센싱용 데이터전압에 동기되는 센싱용 스캔 신호이다. 센싱용 게이트신호와 센싱용 데이터전압에 의해 표시라인들(L1~Ln)은 순차적으로 센싱 구동된다. 여기서, 각 표시라인(L1~Ln)은 물리적인 신호 라인이 아니라, 수평 방향을 따라 이웃하게 배치된 R,W,G,B 픽셀들의 집합체를 의미한다.

[0049] 게이트 구동부(13)는 디스플레이 구동시 게이트 제어신호(GDC)를 기반으로 디스플레이용 게이트신호를 생성한 후, 게이트라인들(15)에 순차적으로 공급할 수 있다. 디스플레이용 게이트신호는 디스플레이용 데이터전압에 동기되는 디스플레이용 스캔 신호이다. 디스플레이용 게이트신호와 디스플레이용 데이터전압에 의해 표시라인들(L1~Ln)은 순차적으로 디스플레이 구동된다.

[0050] 본 발명에서, 발광 소자의 구동 특성을 검출하는 센싱 구동 시퀀스는 R,W,G,B 픽셀 별로 독립적으로 수행될 수 있다. 예컨대, 본 발명의 센싱 구동 시퀀스는 표시패널(10)의 모든 표시라인들을 대상으로 R 픽셀들을 라인 순차 방식으로 센싱한 후, W 픽셀들을 라인 순차 방식으로 센싱하고, 이어서 G 픽셀들을 라인 순차 방식으로 센싱한 후, B 픽셀들을 라인 순차 방식으로 센싱할 수 있다. 다만, 컬러에 따른 센싱 순서는 얼마든지 다르게 설정될 수 있다.

[0051] 도 4는 본 발명에 따른 픽셀(P)과 센싱부(SU)의 일 구성 예를 보여주는 도면이다. 도 5는 OLED의 기생 커패시터에 축적된 전하량을 센싱하기 위한 제1 전류 패스를 보여주는 도면이다. 그리고, 도 6은 OLED의 기생 커패시터에 축적된 전하량을 센싱하기 위한 제2 전류 패스를 보여주는 도면이다.

[0052] 도 4를 참조하면, 각 픽셀(P)은 OLED, 구동 TFT(Thin Film Transistor)(DT), 스토리지 커패시터(Cst), 제1 스위치 TFT(ST1), 및 제2 스위치 TFT(ST2)를 구비할 수 있다. 픽셀(P)을 구성하는 TFT들은 p 타입으로 구현되거나 또는, n 타입으로 구현되거나, 또는 p 타입과 n 타입이 혼용된 하이브리드 타입으로 구현될 수 있다. 또한, 픽셀(P)을 구성하는 TFT들의 반도체층은, 아몰포스 실리콘 또는, 폴리 실리콘 또는, 산화물을 포함할 수 있다.

[0053] OLED는 구동 전류에 따라 발광하는 발광소자이다. OLED는 제2 노드(N2)에 접속된 애노드전극과, 저전위 픽셀전압(EVSS)의 입력단에 접속된 캐소드전극과, 애노드전극과 캐소드전극 사이에 위치하는 유기화합물층을 포함한다. 유기 화합물층은 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL)으로 이루어진다. 애노드전극과 캐소드전극에 구동전압이 인가되면 정공수송층(HTL)을 통과한 정공과 전자수송층(ETL)을 통과한 전자가 발광층(EML)으로 이동되어 여기자를 형성하고, 그 결과 발광층(EML)이 가시광을 발생하게 된다.

[0054] 구동 TFT(DT)는 게이트-소스 간 전압(즉, 게이트전압과 소스전압 간의 전압차)에 대응되는 구동 전류를 생성하

는 구동소자이다. 구동 TFT(DT)는 제1 노드(N1)에 접속된 게이트전극, 고전위 픽셀전압(EVDD)의 입력단에 접속된 드레인전극, 및 제2 노드(N2)에 접속된 소스전극을 구비한다. 구동 TFT(DT)는 게이트-소스 간 전압이 클수록 큰 구동 전류를 생성하고, 반대로 게이트-소스 간 전압이 작을수록 작은 구동 전류를 생성한다.

[0055] 스토리지 커페시터(Cst)는 제1 노드(N1)와 제2 노드(N2) 사이에 접속되어, 구동 TFT(DT)의 게이트-소스 간 전압을 유지한다. 제1 스위치 TFT(ST1)는 센싱용 게이트신호(SCAN)에 응답하여 데이터라인(14A)에 충전된 센싱용 데이터전압(Vdata-SEN)을 제1 노드(N1)에 인가한다. 센싱용 데이터전압(Vdata-SEN)은 온 구동용 데이터전압과 오프 구동용 데이터전압을 포함한다. 제1 스위치 TFT(ST1)는 게이트라인(15)에 접속된 게이트전극, 데이터라인(14A)에 접속된 드레인전극, 및 제1 노드(N1)에 접속된 소스전극을 구비한다. 제2 스위치 TFT(ST2)는 센싱용 게이트신호(SCAN)에 응답하여 제2 노드(N2)와 센싱 라인(14B) 간의 전류 흐름을 온/오프 한다. 제2 스위치 TFT(ST2)는 게이트라인(15)에 접속된 게이트전극, 센싱 라인(14B)에 접속된 드레인전극, 및 제2 노드(N2)에 접속된 소스전극을 구비한다.

[0056] 이러한 각 픽셀(P)에서, OLED의 공정 편차 또는 열화 편차에 따라 OLED의 기생 커페시터(Coled)의 용량이 달라질 수 있다. 예를 들어, OLED 열화가 클수록 OLED의 기생 커페시터(Coled)의 용량은 줄어들 수 있다. OLED의 기생 커페시터(Coled)의 용량을 센싱하면 OLED의 문턱전압을 간접적으로 알아낼 수 있다. OLED의 기생 커페시터(Coled)의 용량을 센싱하는 방법은 구동 전류에 대응하여 OLED의 기생 커페시터(Coled)에 축적되는 전하량을 센싱하는 것이다. 그런데, 전술했듯이 상기 OLED 전하량은 OLED 뿐만 아니라 다른 회로 요소들의 영향도 받기 때문에, OLED 전하량을 1회 센싱한 결과로 OLED 구동 특성을 결정할 수는 없다. 본 발명은 서로 다른 2개의 전류 패스들을 통해 각 픽셀당 OLED 전하량을 2회씩 센싱 함으로써, 발광 소자의 구동 특성값이 OLED 전하량과 무관하게 결정되도록 하여 센싱의 정확도를 높인다.

[0057] 이를 위해, 센싱부(SU)는 전류 적분기(CI)와 먹스 회로(MUX)를 포함한다.

[0058] 전류 적분기(CI)는 센싱 저항(Rsen)에 접속된 제1 입력 단자(-)와, 앰프 기준전압(Vpre)이 인가되는 제2 입력 단자(+)와, 센싱 출력 전압(Vsen)이 로드되는 출력 단자를 갖는 앰프(AMP)를 구비한다. 또한, 전류 적분기(CI)는 일측 전극이 앰프(AMP)의 제1 입력 단자(-)에 접속되고 타측 전극이 앰프(AMP)의 출력 단자에 접속된 피드백 커페시터(Cfb)를 구비한다. 또한, 전류 적분기(CI)는 앰프(AMP)의 제1 입력 단자(-)와 출력 단자 사이에 접속된 리셋 스위치(Tss)를 포함한다.

[0059] 먹스 회로(MUX)는 먹스 입력 단자(Ti)를 먹스 출력 단자들 T1, T2, T3에 선택적으로 연결한다. 먹스 입력 단자(Ti)는 센싱 라인(14B)에 접속되고, 먹스 출력 단자 T1은 앰프(AMP)의 출력 단자에 접속된다. 먹스 출력 단자 T2는 앰프(AMP)의 제1 입력 단자(-)와 피드백 커페시터(Cfb)의 일측 전극에 직접 접속되고, 먹스 출력 단자 T3은 센싱 저항(Rsen)을 통해 앰프(AMP)의 제1 입력 단자(-)와 피드백 커페시터(Cfb)의 타측 전극에 접속된다.

[0060] 먹스 회로(MUX)는 OLED의 기생 커페시터(Coled)에 축적된 전하량을 Q1만큼 제1 차 센싱하기 위한 제1 전류 패스와, 상기 전하량을 Q2만큼 제2 차 센싱하기 위한 제2 전류 패스를 형성한다.

[0061] 도 5와 같이 전하량 Q1을 센싱하기 위한 제1 전류 패스 형성시 먹스 입력 단자(Ti)와 먹스 출력 단자 T2가 서로 연결된다. 제1 전류 패스에는 센싱 저항(Rsen)이 포함되어 있지 않기 때문에, 저항이 더 작은 쪽으로 흐르는 전류 특성에 의해 OLED의 기생 커페시터(Coled)에 축적된 전하량 Q1이 모두 전류 적분기(CI)의 피드백 커페시터(Cfb)에 축적된다. 전류 적분기(CI)는 전하량 Q1의 축적 결과, 즉 제1 센싱 출력 전압(Vsen1)을 출력한다.

[0062] 도 6과 같이 전하량 Q2를 센싱하기 위한 제2 전류 패스 형성시 먹스 입력 단자(Ti)와 먹스 출력 단자 T3이 서로 연결된다. 제2 전류 패스에는 센싱 저항(Rsen)이 포함되어 있기 때문에, 서로 병렬 연결된 OLED 내부 저항(Roled)와 센싱 저항(Rsen) 간에 전류 분배가 생긴다. 이러한 전류 분배에 의해 OLED의 기생 커페시터(Coled)에 축적된 전하량 Q1 중에서 일부에 해당되는 전하량 Q2가 전류 적분기(CI)의 피드백 커페시터(Cfb)에 축적된다. 전류 적분기(CI)는 전하량 Q2의 축적 결과, 즉 제2 센싱 출력 전압(Vsen2)을 출력한다.

[0063] 한편, 제1 전류 패스가 형성되기 전의 제1 초기화 및 OLED 충전 시에, 그리고 제2 전류 패스가 형성되기 전의 제2 초기화 및 OLED 충전 시에 먹스 입력 단자(Ti)와 먹스 출력 단자 T1이 서로 연결된다. 제1 초기화 동작과 제2 초기화 동작은 OLED 충전에 앞서 센싱 라인(14B)과 구동 TFT(DT)의 소스전극 노드(제2 노드)를 앰프 기준전압(Vpre)으로 초기화하는 것을 말한다. OLED 충전은 구동 TFT(DT)로부터 입력되는 구동 전류에 대응하여 OLED의 기생 커페시터(Coled)에 전하를 축적하는 것을 말한다. 구동 TFT(DT)는 센싱용 데이터전압(Vdata-SEN) 중에서 온 구동용 데이터전압에 응답하여 구동 전류를 생성한다.

[0064] 본 발명의 센싱부(SU)는 전류 적분기(CI)에서 출력되는 제1 센싱 출력 전압(Vsen1)과 제2 센싱 출력 전압

(Vsen2)을 순차적으로 샘플링 및 홀딩한 후 ADC로 출력하는 샘플 앤 홀드부(SH)를 더 포함할 수 있다. 샘플 앤 홀드부(SH)는 전류 적분기(CI)와 ADC 사이에 직렬 접속된 샘플링 스위치(SAM)와 홀딩 스위치(HOLD), 및 양 스위치들(SAM,HOLD) 사이 노드와 기저 전압원(GND) 사이에 접속된 샘플링 커패시터(Cs)를 구비한다.

[0065] 도 7은 본 발명의 실시예에 따른 유기발광 표시장치의 픽셀 센싱 방법을 보여주는 도면이다. 도 8은 도 7의 S1~S8에 대응되는 픽셀과 센싱부의 구동 과정도이다. 도 9a는 도 8의 ①, ⑤ 기간들에서 픽셀과 센싱부의 동작을 보여주는 등가 회로도이다. 도 9b는 도 8의 ②, ⑥ 기간들에서 픽셀과 센싱부의 동작을 보여주는 등가 회로도이다. 도 9c는 도 8의 ③, ⑦ 기간들에서 픽셀과 센싱부의 동작을 보여주는 등가 회로도이다. 도 9d는 도 8의 ④ 기간에서 픽셀과 센싱부의 동작을 보여주는 등가 회로도이다. 그리고, 도 9e는 도 8의 ⑧ 기간에서 픽셀과 센싱부의 동작을 보여주는 등가 회로도이다.

[0066] 도 7, 도 8 및 도 9a를 참조하면, 제1 초기화 기간(①)에서 픽셀(P)의 제1 및 제2 스위치 TFT들(ST1, ST2)은 온레벨의 센싱용 게이트신호(SCAN)에 응답하여 턴 온 되고, 멀티 회로(MUX)에서 멀티 입력 단자(Ti)와 멀티 출력 단자 T1이 연결되고, 전류 적분기(CI) 내의 리셋 스위치(Tss)는 턴 온 된다. 제1 초기화 기간(①)에서 앰프(AMP)의 출력단자와 센싱 라인(14B), 및 픽셀(P)의 제2 노드(N2)는 앰프 기준전압(Vpre)으로 초기화된다(S1). 그리고, 픽셀(P)의 제1 노드(N1)에는 오프 구동용 테이터전압(Voff)이 충전되어 구동 TFT(DT)가 턴 오프 된다. 제1 초기화 기간(①)에서 OLED 애노드전극의 전압(Vanode)과 센싱 출력 전압(Vsen)은 앰프 기준전압(Vpre)이 된다.

[0067] 도 7, 도 8 및 도 9b를 참조하면, 제1 Vgs 프로그래밍 기간(②)에서 픽셀(P)의 제1 및 제2 스위치 TFT들(ST1, ST2)과 리셋 스위치(Tss)는 턴 온 상태를 유지하고, 멀티 회로(MUX)에서 멀티 입력 단자(Ti)와 멀티 출력 단자 T1 간의 연결 상태가 유지된다. 이때, 센싱용 데이터전압(Vdata-SEN)은 온 구동용 데이터전압(Von)으로 제1 노드(N1)에 충전되고, 제2 노드(N2)의 전압(VN2)은 앰프 기준전압(Vpre)을 유지한다. 제1 Vgs 프로그래밍 기간(②)에서 구동 TFT(DT)를 턴 온 시킬 수 있는 게이트-소스 간 전압(Von-Vpre)이 설정된다(S2). 제1 Vgs 프로그래밍 기간(②)에서 OLED 애노드전극의 전압(Vanode)과 센싱 출력 전압(Vsen)은 앰프 기준전압(Vpre)을 유지한다.

[0068] 도 7, 도 8 및 도 9c를 참조하면, 제1 OLED 충전 기간(③)에서 픽셀(P)의 제1 및 제2 스위치 TFT들(ST1, ST2)은 턴 오프 되고, 멀티 회로(MUX)에서 멀티 입력 단자(Ti)와 멀티 출력 단자 T1 간의 연결 상태가 유지된다. 이때, 픽셀(P)의 스토리지 커패시터(Cst)에 의해 구동 TFT(DT)의 게이트-소스 간 전압 차이는 유지된다. 제1 OLED 충전 기간(③)에서 구동 TFT(DT)는 턴 온 되어 구동 전류(Ids)를 생성한다. OLED의 기생 커패시터(Coled)는 구동 TFT(DT)로부터 입력되는 구동 전류(Ids)를 축적한다(S3). OLED의 기생 커패시터(Coled)에 축적되는 전하량(Qsen)은 기생 커패시터(Coled)의 용량에 비례한다. 제1 OLED 충전 기간(③)에서 OLED 애노드전극의 전압(Vanode)은 OLED의 동작점 전압까지 부스팅되고, OLED는 발광한다. 이때, 센싱 출력 전압(Vsen)은 앰프 기준전압(Vpre)을 유지한다. 한편, 제1 OLED 충전 기간(③)에서 OLED 애노드전극의 전압(Vanode)인 제2 노드(N2)의 전압(VN2)이 부스팅되면, 스토리지 커패시터(Cst)의 커플링 효과에 의해 제1 노드(N2)의 전압(VN1)도 부스팅된다. 따라서, 단계 S3에서의 구동 TFT(DT)의 게이트-소스 간 전압 차이는 단계 S2에서의 그것과 동일하게 유지된다.

[0069] 도 7, 도 8 및 도 9d를 참조하면, Q1 센싱 기간(④)에서 픽셀(P)의 제1 및 제2 스위치 TFT들(ST1, ST2)은 턴 온 되고 리셋 스위치(Tss)는 턴 오프 되며, 제1 전류 패스가 형성되도록 멀티 회로(MUX)의 멀티 입력 단자(Ti)와 멀티 출력 단자 T2가 연결된다. 이때, 센싱용 데이터전압(Vdata-SEN)은 오프 구동용 데이터전압(Voff)으로 제1 노드(N1)에 인가되어 구동 TFT(DT)를 턴 오프 시킨다. 따라서, Q1 센싱 기간(④)에서 OLED의 기생 커패시터(Coled)에 축적된 전하량(Qsen)이 제1 전류 패스(즉, Q1 센싱 패스)를 따라 전류 적분기(CI)의 피드백 커패시터(Cfb)로 이동하여 저장된다. 이때, 제1 전류 패스 상에는 센싱 저항(Rsen)이 없기 때문에 전류 분배 동작은 생기지 않는다. 즉, OLED의 기생 커패시터(Coled)에 축적된 전하량(Qsen)은 OLED 내부 저항(Roled)을 통해 저전위 픽셀전압(EVSS) 단자로 이동되지 않고, 전하량(Qsen) 전부에 해당되는 Q1이 전류 적분기(CI)의 피드백 커패시터(Cfb)에 저장된다. Q1 센싱 기간(④)에서 센싱 출력 전압(Vsen)은 앰프 기준전압(Vpre)으로부터 점차 낮아져 Q1에 대응되는 제1 센싱 출력 전압(Vsen1)이 된다(S4). 제1 센싱 출력 전압(Vsen1)은 Qsen/Cout이 된다. 여기서, Cout은 피드백 커패시터(Cfb)의 용량이다. 제1 센싱 출력 전압(Vsen1)은 샘플 앤 홀드부를 거쳐 ADC에서 제1 센싱 결과 데이터로 변환된 후 보상부(20)로 출력된다. 한편, Q1 센싱 기간(④)에서 OLED 애노드전극의 전압(Vanode)은 OLED의 동작점 전압에서 Q1만큼 낮아진다.

[0070] 도 7, 도 8 및 도 9a를 참조하면, 제2 초기화 기간(⑤)의 동작은 제1 초기화 기간(①)의 동작과 실질적으로 동일하다. 제2 초기화 기간(⑤)에서는 앰프(AMP)의 출력단자와 센싱 라인(14B), 및 픽셀(P)의 제2 노드(N2)는 앤

프 기준전압(Vpre)으로 제자 초기화된다(S5).

[0071] 도 7, 도 8 및 도 9b를 참조하면, 제2 Vgs 프로그래밍 기간(⑥)의 동작은 제1 Vgs 프로그래밍 기간(②)의 동작과 실질적으로 동일하다. 제2 Vgs 프로그래밍 기간(⑥)에서는 구동 TFT(DT)를 턴 온 시킬 수 있는 게이트-소스간 전압(Von-Vpre)이 설정된다(S6).

[0072] 도 7, 도 8 및 도 9c를 참조하면, 제2 OLED 충전 기간(⑦)의 동작은 제1 OLED 충전 기간(③)의 동작과 실질적으로 동일하다. 제2 OLED 충전 기간(⑦)에서는 OLED의 기생 커패시터(Coled)는 구동 TFT(DT)로부터 입력되는 구동 전류(Ids)를 측정한다(S7).

[0073] 도 7, 도 8 및 도 9e를 참조하면, Q2 센싱 기간(⑧)에서 픽셀(P)의 제1 및 제2 스위치 TFT들(ST1, ST2)은 턴 온되고 리셋 스위치(Tss)는 턴 오프 되며, 제2 전류 패스가 형성되도록 멀티 희로(MUX)의 멀티 입력 단자(Ti)와 멀티 출력 단자 T3가 연결된다. 이때, 센싱용 데이터전압(Vdata-SEN)은 오프 구동용 데이터전압(Voff)으로 제1 노드(N1)에 인가되어 구동 TFT(DT)를 턴 오프 시킨다. Q2 센싱 기간(⑧)에서 OLED의 기생 커패시터(Coled)에 축적된 전하량(Qsen)이 제2 전류 패스(즉, Q2 센싱 패스)를 따라 전류 적분기(CI)의 피드백 커패시터(Cfb)로 이동하여 저장된다. 이때, 제1 전류 패스 상에는 센싱 저항(Rsen)이 있기 때문에 전류 분배 동작은 생긴다. 즉, OLED의 기생 커패시터(Coled)에 축적된 전하량(Qsen)은 OLED 내부 저항(Roled)을 통해 저전위 픽셀전압(EVSS) 단자로 일부가 이동되고, 전하량(Qsen) 일부에 해당되는 Q2가 전류 적분기(CI)의 피드백 커패시터(Cfb)에 저장된다. Q2 센싱 기간(⑧)에서 센싱 출력 전압(Vsen)은 앰프 기준전압(Vpre)으로부터 점차 낮아져 Q2에 대응되는 제2 센싱 출력 전압(Vsen2)이 된다(S8). 제2 센싱 출력 전압(Vsen2)은 $Qsen \cdot Roled / [(Rsen + Roled) \cdot Cout]$ 이 된다. 여기서, Cout은 피드백 커패시터(Cfb)의 용량이다. 제2 센싱 출력 전압(Vsen2)은 샘플 앤 홀드부를 거쳐 ADC에서 제2 센싱 결과 데이터로 변환된 후 보상부(20)로 출력된다. 한편, Q2 센싱 기간(⑧)에서 OLED 애노드전극의 전압(Vanode)은 OLED의 동작점 전압에서 Q2만큼 낮아진다.

[0074] 도 7을 참조하면, 보상부(20)는 제2 센싱 출력 전압(Vsen2)에 대응되는 제2 센싱 결과 데이터를 제1 센싱 출력 전압(Vsen1)에 대응되는 제1 센싱 결과 데이터로 나누어 OLED의 구동 특성값을 도출한다. OLED의 구동 특성값은 "Roled / (Rsen + Roled)"으로 결정된다. "Roled / (Rsen + Roled)"은 "Qsen"과 달리 다른 회로 요소들의 영향을 받지 않기 때문에 센싱의 정확도가 크게 향상된다.

[0075] 전술한 바와 같이, 본 발명은 센싱 저항이 없는 제1 전류 패스와 센싱 저항이 있는 제2 전류 패스를 이용하여 OLED의 기생 커패시터에 저장된 전하량을 2회 센싱하여 제1 센싱 출력 전압과 제2 센싱 출력 전압을 생성한다. 본 발명은 제2 센싱 출력 전압에 대응되는 제2 센싱 결과 데이터를 제1 센싱 출력 전압에 대응되는 제1 센싱 결과 데이터로 나누어 각 픽셀에 대한 OLED의 구동 특성값을 도출한다.

[0076] 이를 통해 본 발명은 OLED의 구동 특성값을 센싱함에 있어 다른 회로 요소들의 영향을 배제함으로써 센싱의 정확도를 크게 향상시킬 수 있다. 나아가, 본 발명은 센싱의 정확도를 향상시킴으로써 과 보상/미흡 보상을 사전에 예방하고 보상 성능을 크게 높일 수 있다.

[0077] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

부호의 설명

[0079] 10 : 표시패널 11 : 타이밍 콘트롤러

12 : 데이터 구동부 13 : 게이트 구동부

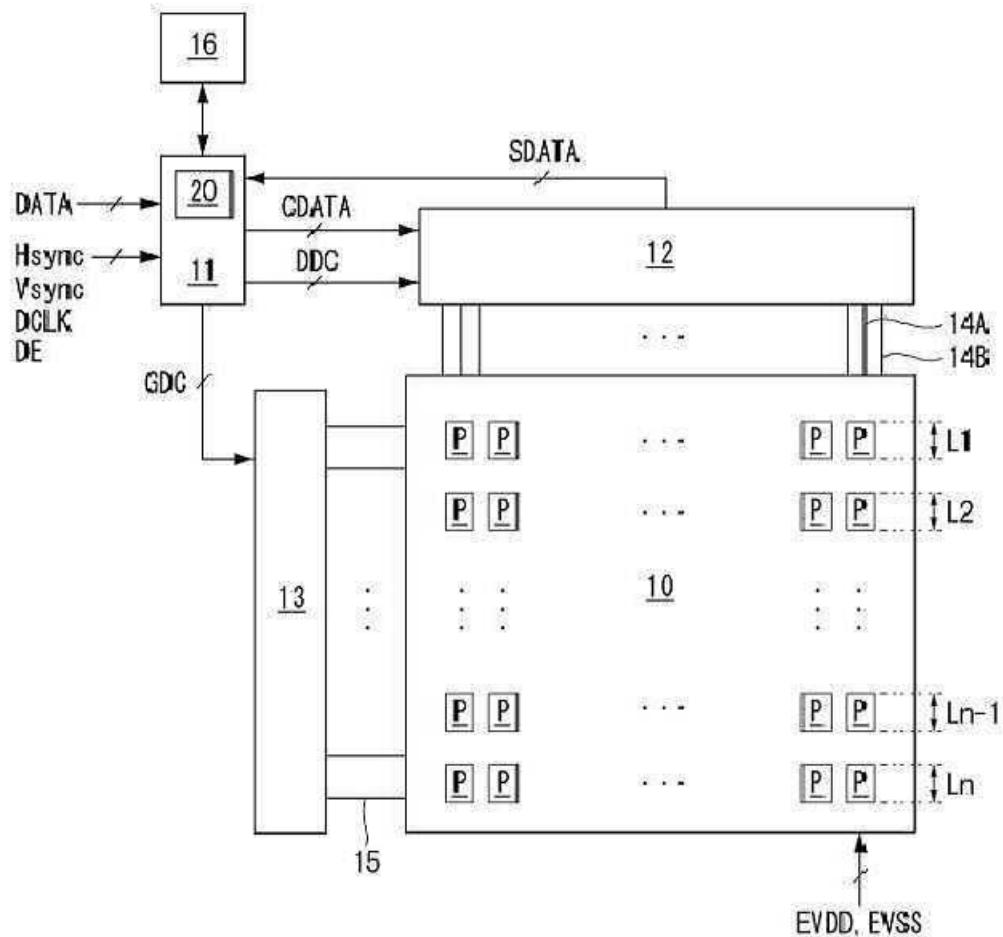
14A : 데이터라인 14B : 센싱 라인

15 : 게이트라인 20 : 보상부

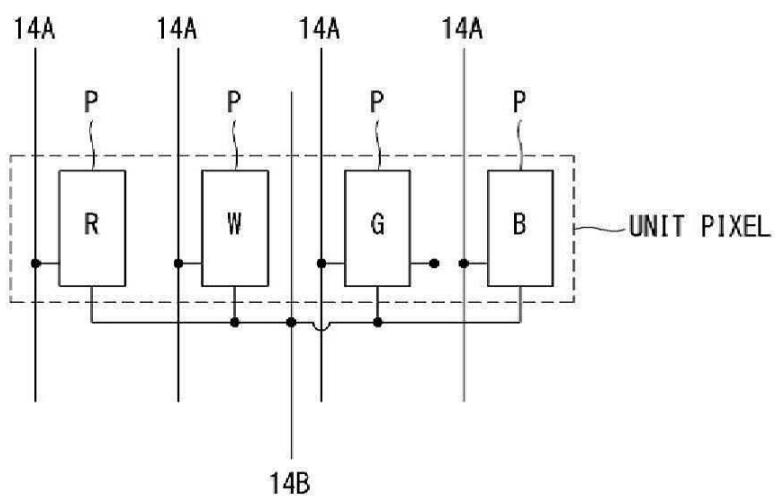
SU : 센싱부 30 : 전원 생성부

도면

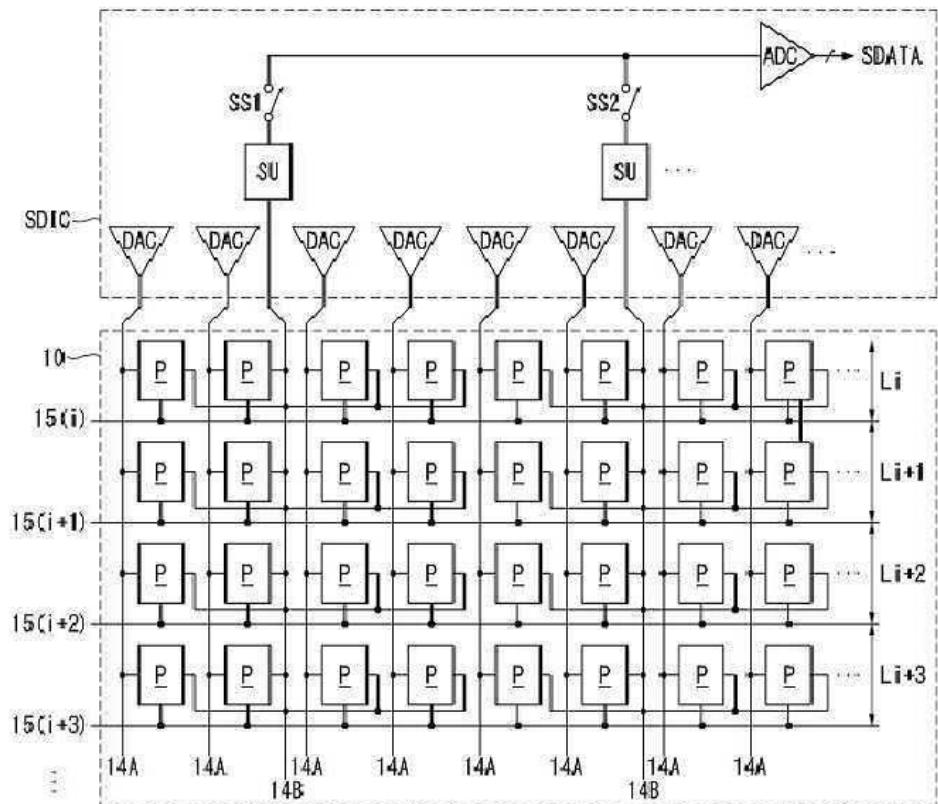
도면1



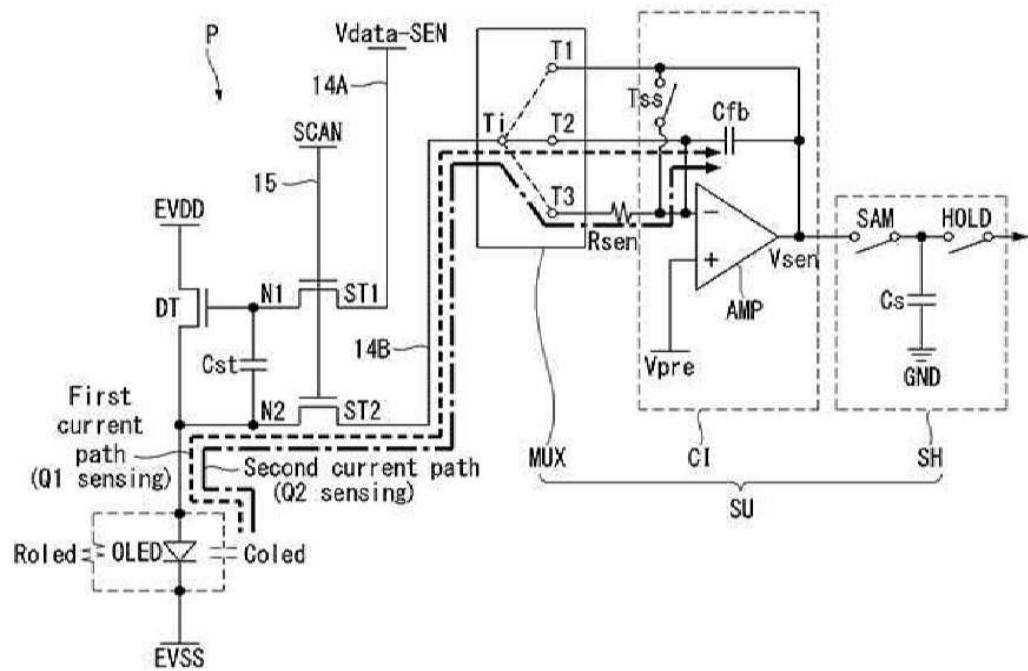
도면2



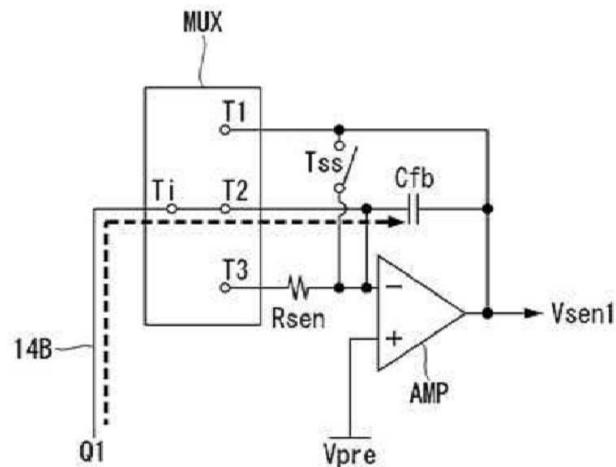
도면3



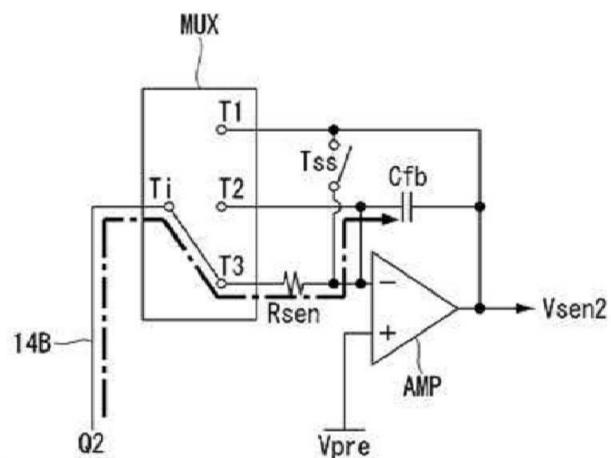
도면4



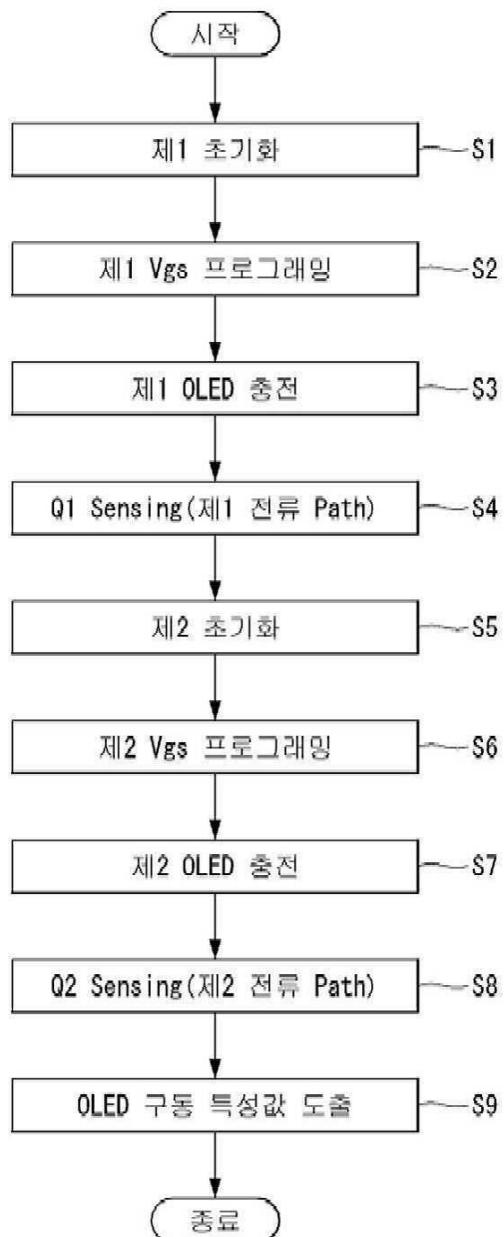
도면5



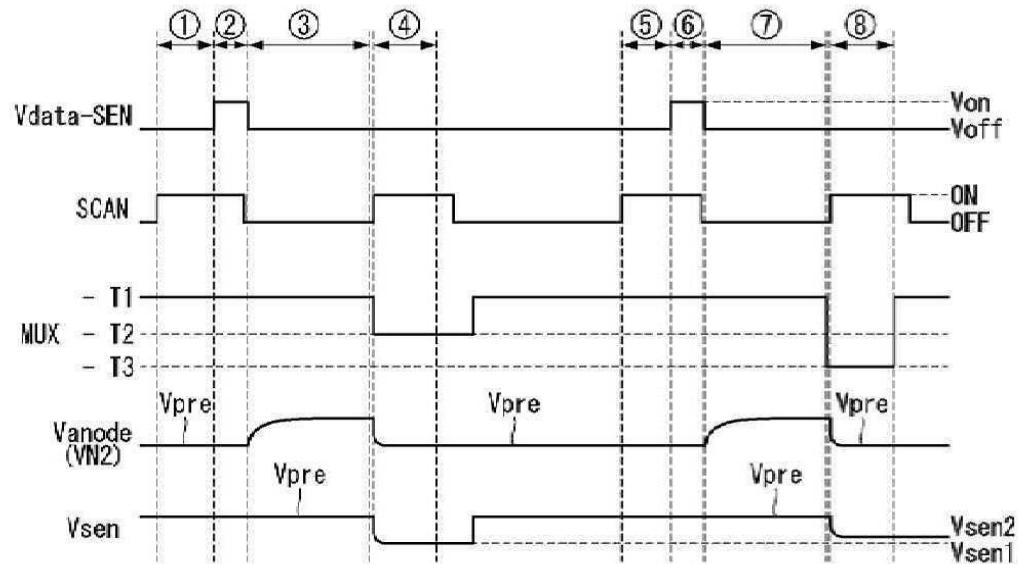
도면6



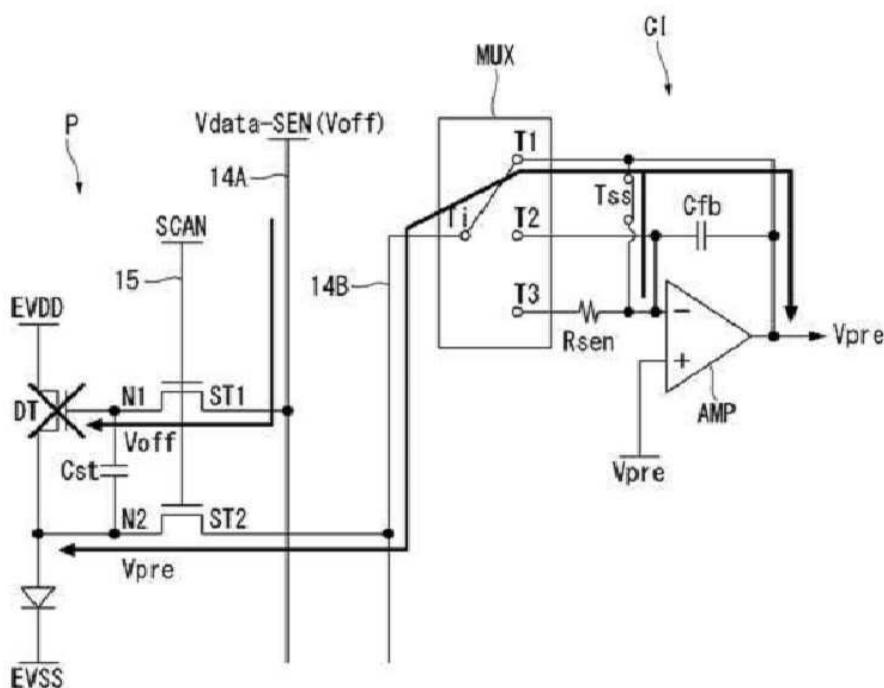
도면7



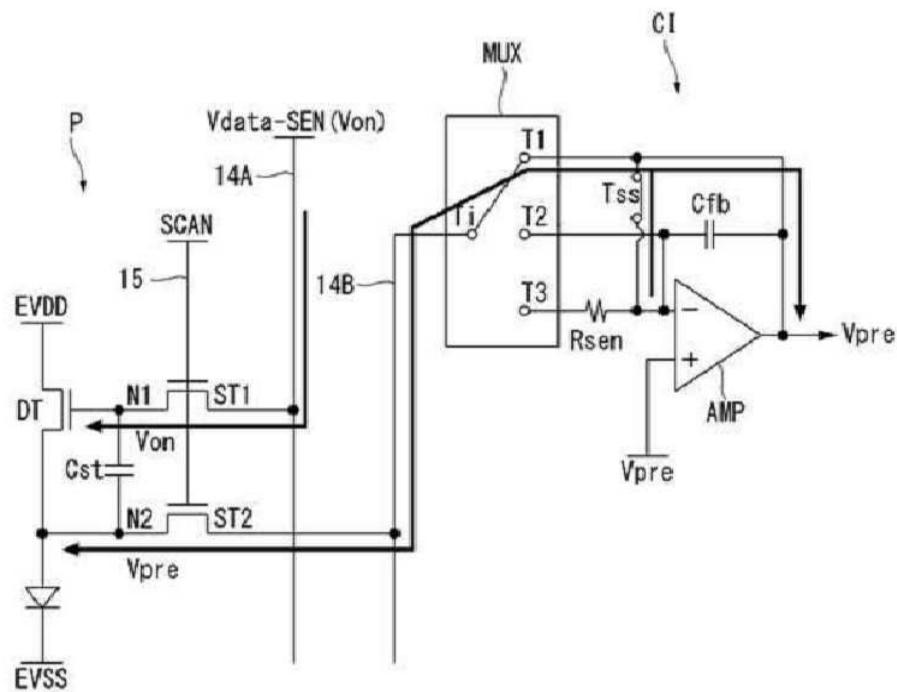
도면8



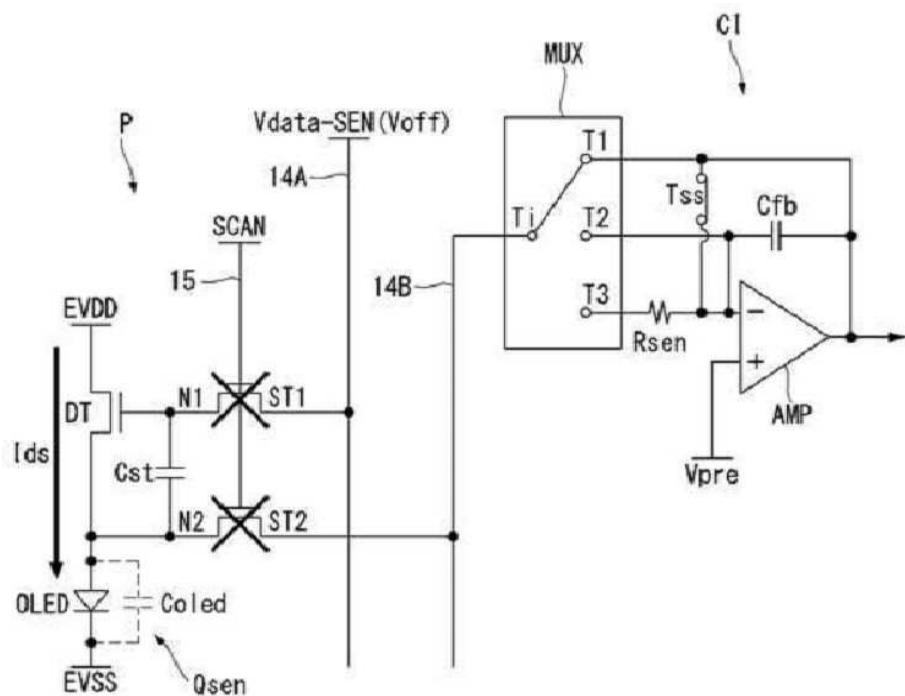
도면9a



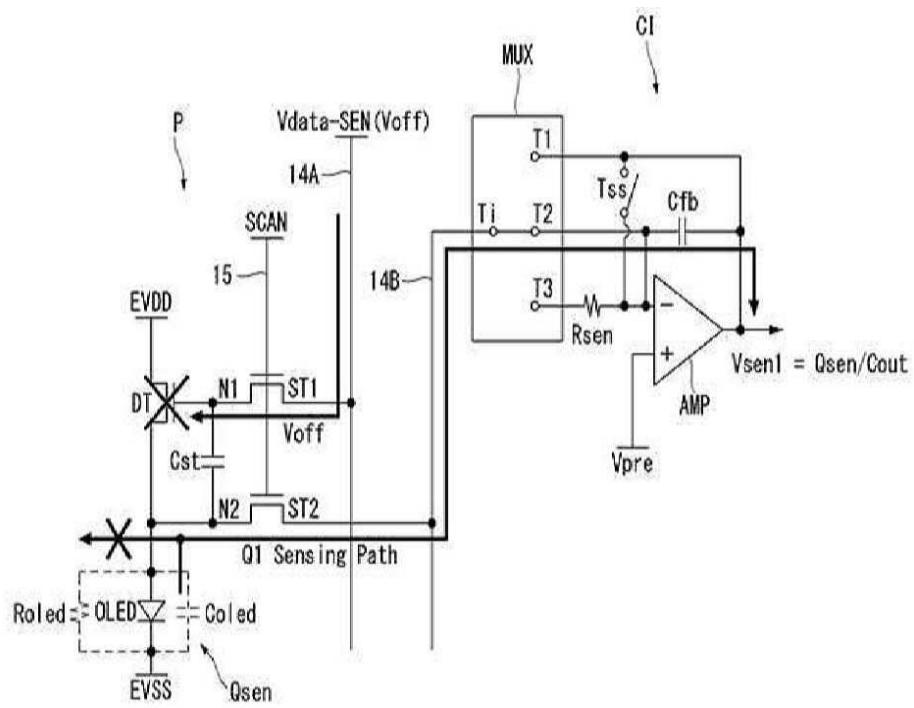
도면9b



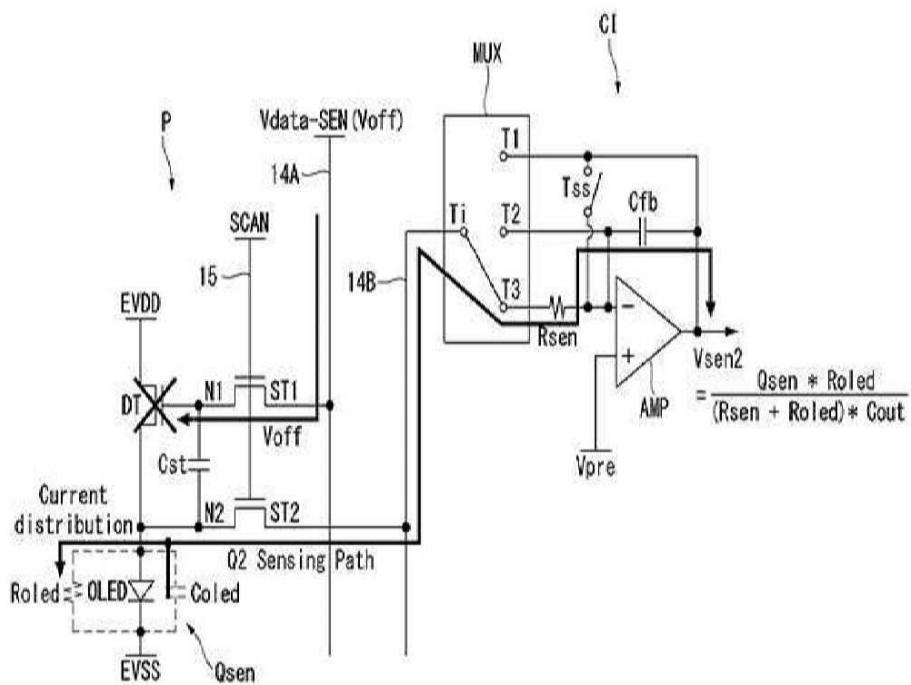
도면9c



도면9d



도면9e



专利名称(译)	有机发光显示装置		
公开(公告)号	KR1020200074839A	公开(公告)日	2020-06-25
申请号	KR1020190099633	申请日	2019-08-14
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	최성욱 이성원		
发明人	윤문채 최성욱 이성원		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233 G09G2310/0297 G09G2320/0233 G09G2320/029 G09G2320/043 G09G2320/045		
代理人(译)	이승찬		
优先权	1020180163450 2018-12-17 KR		
外部链接	Espacenet		

摘要(译)

根据本实施例的显示装置包括阳极,阴极,具有内部电阻和寄生电容器并发光的有机发光二极管;有机发光二极管具有内部电阻和寄生电容器。多路复用器电路,其输入端子连接到有机发光二极管的阳极;一种放大器,具有反相端,同相端和输出端;一种反馈电容器,其第一电极连接到放大器的反相端,第二电极连接到放大器的输出端。复位开关,连接在放大器的反相端子和输出端子之间;复用器电路的第一输出选择性地连接到放大器的输出端;复用器电路的第二输出选择性地连接到反馈电容器的第一电极;多路复用器电路的第三输出选择性地连接到放大器的反相端子;在MUX电路的第三输出端和放大器的反相端之间串联连接一个检测电阻。

