



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0057564
(43) 공개일자 2019년05월29일

(51) 국제특허분류(Int. Cl.)
G09G 3/3233 (2016.01)
(52) CPC특허분류
G09G 3/3233 (2013.01)
G09G 2230/00 (2013.01)
(21) 출원번호 10-2017-0154648
(22) 출원일자 2017년11월20일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
이영장
경기도 파주시 월롱면 엘지로 245
이준호
경기도 파주시 월롱면 엘지로 245
(74) 대리인
특허법인인벤싱크

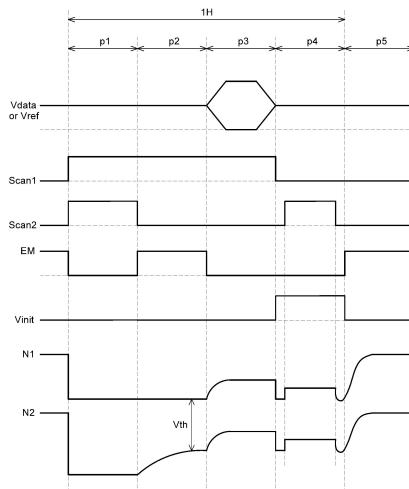
전체 청구항 수 : 총 11 항

(54) 발명의 명칭 유기 발광 표시 장치 및 이의 구동 방법

(57) 요 약

본 발명은 플리커를 방지할 수 있는 유기 발광 표시 장치 및 이의 구동 방법에 관한 것이다. 본 발명은 장치는 게이트 라인 및 데이터 라인에 연결되는 복수의 화소를 구비하는 표시패널, 게이트 라인에 제1 스캔 신호, 제2 스캔 신호 및 발광 제어 신호를 출력하는 게이트 구동부 및 데이터 라인에 리프레시 구간동안 데이터 전압을 출력하고, 수평 홀딩 구간동안 기준 전압을 출력하는 데이터 구동부를 포함하고, 제1 스캔 신호가 하이 상태일 때, 복수의 화소에 데이터 전압이 인가되고, 제2 스캔 신호가 하이 상태일 때, 복수의 화소에 초기화 전압이 인가되고, 제1 스캔 신호가 로우 상태로 풀링된 후, 제2 스캔 신호는 하이 상태로 라이징시켜, 출력 휘도 자연 현상을 방지할 수 있다.

대 표 도 - 도4



(52) CPC특허분류
G09G 2320/0247 (2013.01)

명세서

청구범위

청구항 1

게이트 라인 및 데이터 라인에 연결되는 복수의 화소를 구비하는 표시패널;

상기 게이트 라인에 제1 스캔 신호, 제2 스캔 신호 및 발광 제어 신호를 출력하는 게이트 구동부 및

상기 데이터 라인에 리프레시 구간동안 데이터 전압을 출력하고, 수평 홀딩 구간동안 기준 전압을 출력하는 데 이터 구동부를 포함하고,

상기 제1 스캔 신호가 하이 상태일 때, 상기 복수의 화소에 상기 데이터 전압이 인가되고,

상기 제2 스캔 신호가 하이 상태일 때, 상기 복수의 화소에 초기화 전압이 인가되고,

상기 제1 스캔 신호가 로우 상태로 풀링된 후, 상기 제2 스캔 신호는 하이 상태로 라이징되는, 유기 발광 표시 장치.

청구항 2

제1 항에 있어서,

상기 하이 상태인 제2 스캔 신호는 상기 발광 제어 신호가 하이 상태로 라이징되기 이전에 로우 상태로 풀링되는, 유기 발광 표시 장치.

청구항 3

제1 항에 있어서,

상기 제1 스캔 신호가 로우 상태이고 상기 제2 스캔 신호가 하이 상태인 동안에, 상기 초기화 전압은 하이 상태로 유지되는, 유기 발광 표시 장치.

청구항 4

제1 항에 있어서,

상기 복수의 화소에 배치되는 화소 회로는,

게이트 노드 및 소스 노드에 인가된 전압에 기초하여, 유기 발광 소자에 흐르는 전류를 제어하는 구동 TFT;

상기 제1 스캔 신호에 기초하여, 상기 데이터 전압 및 상기 기준 전압을 상기 구동 TFT의 게이트 노드에 인가하는 제1 스위칭 TFT;

상기 제2 스캔 신호에 기초하여, 상기 초기화 전압을 상기 구동 TFT의 소스 노드에 인가하는 제2 스위칭 TFT 및

상기 발광 제어 신호에 기초하여, 고전위 전압을 상기 구동 TFT의 드레인 노드에 인가하는 제3 스위칭 TFT를 포함하는, 유기 발광 표시 장치.

청구항 5

제4 항에 있어서,

상기 화소 회로는,

상기 구동 TFT의 게이트 노드 및 소스 노드에 연결되는 제1 커패시터 및

상기 구동 TFT의 소스 노드 및 상기 고전위 전압이 인가되는 전압 라인에 연결되는 제2 커패시터를 더 포함하는, 유기 발광 표시 장치.

청구항 6

제4 항에 있어서,

상기 하이 상태의 초기화 전압은 상기 유기 발광 소자의 문턱 전압보다 저전위인, 유기 발광 표시 장치.

청구항 7

게이트 노드 및 소스 노드에 인가된 전압에 기초하여, 유기 발광 소자에 흐르는 전류를 제어하는 구동 TFT;

제1 스캔 신호에 기초하여, 데이터 전압 및 기준 전압을 상기 구동 TFT의 게이트 노드에 인가하는 제1 스위칭 TFT;

제2 스캔 신호에 기초하여, 초기화 전압을 상기 구동 TFT의 소스 노드에 인가하는 제2 스위칭 TFT 및

상기 발광 제어 신호에 기초하여, 고전위 전압을 상기 구동 TFT의 드레인 노드에 인가하는 제3 스위칭 TFT을 각각 포함하는 복수의 화소를 구비하고, 리프레시 구간과 수평 홀딩 구간으로 분할 구동 하는 유기 발광 표시 장치의 구동 방법에 있어서,

상기 리프레시 구간은 초기화 구간, 샘플링 구간, 프로그래밍 구간, 보상 구간 및 발광 구간을 포함하고,

상기 보상 구간에 상기 제2 스캔 신호는 하이 상태로 라이징되는, 유기 발광 표시 장치의 구동 방법.

청구항 8

제7 항에 있어서,

상기 보상 구간에 상기 초기화 전압은 하이 상태로 라이징되는, 유기 발광 표시 장치의 구동 방법.

청구항 9

제8 항에 있어서,

상기 하이 상태의 초기화 전압은 상기 유기 발광 소자의 문턱 전압보다 저전위인, 유기 발광 표시 장치의 구동 방법.

청구항 10

제7 항에 있어서,

상기 초기화 구간, 상기 샘플링 구간, 상기 프로그래밍 구간 및 상기 보상 구간은 일 수평 기간 내에 포함되는, 유기 발광 표시 장치의 구동 방법.

청구항 11

제7 항에 있어서,

상기 초기화 구간은 제1 수평 기간에 포함되고,

상기 샘플링 구간, 상기 프로그래밍 구간 및 상기 보상 구간은 상기 제1 수평 기간에 연속되는 제2 수평 기간에 포함되는, 유기 발광 표시 장치의 구동 방법.

발명의 설명

기술 분야

[0001] 유기 발광 표시 장치 및 이의 구동 방법에 관한 것으로서, 보다 상세하게는 플리커를 방지할 수 있는 유기 발광 표시 장치 및 이의 구동 방법에 관한 것이다.

배경 기술

[0002] 최근 정보화 시대로 접어들에 따라 전기적 정보신호를 시각적으로 표현하는 디스플레이(display) 분야가 급속도로 발전해 왔고, 이에 부응하여 박형화, 경량화, 저소비전력화의 우수한 성능을 지닌 여러 가지 다양한 표시 장

치(Display Device)가 개발되고 있다.

[0003] 이와 같은 표시 장치의 구체적인 예로는 액정 표시 장치(Liquid Crystal Display device: LCD), 전계 방출 표시 장치(Field Emission Display device: FED), 유기 발광 표시 장치(Organic Light Emitting Display Device: OLED) 등을 들 수 있다.

[0004] 유기 발광 표시 장치를 구성하는 다수의 화소들 각각은 애노드 및 캐소드 사이의 유기 발광층으로 구성된 유기 발광 소자와, 유기 발광 소자를 독립적으로 구동하는 화소 회로를 구비한다. 화소 회로는 스위칭 박막 트랜지스터(Thin Film Transistor; 이하 TFT라고 함), 구동 TFT 및 커패시터를 포함한다. 여기서, 스위칭 TFT는 스캔 펄스에 응답하여 데이터 전압을 커패시터에 충전하고, 구동 TFT는 커패시터에 충전된 데이터 전압에 따라 유기 발광 소자로 공급되는 전류량을 제어하여 유기 발광 소자의 발광량을 조절한다.

[0005] 유기 발광 표시 장치는 자체 발광형 표시 장치로서, 액정 표시 장치와는 달리 별도의 광원이 필요하지 않아 경량 박형으로 제조 가능하다. 또한, 유기 발광 표시 장치는 저전압 구동에 의해 소비전력 측면에서 유리할 뿐만 아니라, 색상 구현, 응답 속도, 시야각, 명암 대비비(contrast ratio; CR)도 우수하여, 다방면에서 차세대 표시 장치로서 연구되고 있다. 또한, 유기 발광 소자는 면 발광 구조를 가지므로, 플렉서블(flexible)한 형태의 구현에 용이하다.

[0006] 상기의 장점을 가지는 유기 발광 표시 장치는 공정 편차 등의 이유로 화소마다 구동 TFT의 문턱 전압(Vth) 및 이동도(mobility)와 같은 특성 차이가 발생하고, 고전위 전압(VDD)의 전압 강하가 발생하여 유기 발광 소자를 구동하는 전류량이 달라짐으로써 화소들 간에 휘도 편차가 발생하게 된다. 일반적으로, 초기의 구동 TFT의 특성 차이로 인해 화면에 의도치 않았던 얼룩이나 무늬가 발생되는 문제점이 있고, 유기 발광 소자를 구동하면서 발생하는 구동 TFT의 열화로 인한 특성 차이는 유기 발광 표시 패널의 수명을 감소시키거나 잔상을 발생시키는 문제점이 있다. 이에, 구동 TFT의 특성 편차를 보상하고, 고전위 전압(VDD)의 전압 강하를 보상하는 보상 회로를 도입함으로써, 화소 간의 휘도 편차를 줄여 화질을 향상시키고자 하는 시도가 계속되고 있다.

[0007] 이에, 유기 발광 표시 장치의 구동 방식을 다양하게 변경함으로써 유기 발광 표시 장치의 소비전력을 저감시키고자 하였다. 이러한 구동 방식 중 하나는 유기 발광 표시 장치를 구동하는 주파수를 기본 구동 주파수보다 감소시키고 발광 상태를 수평 흘당하는 구간을 길게 제어한다.

[0008] 다만 이러한 구동 방식에서 낮은 계조를 표현할 경우, 유기 발광 소자의 문턱 전압으로 인해 정상 휘도 출력까지 일정 시간이 지연되는 문제점이 발생하였다. 이러한 출력 휘도 지연 현상은 표시 패널에 플리커를 발생시키는 원인이 된다.

발명의 내용

해결하려는 과제

[0009] 본 발명의 발명자들은 유기 발광 표시 장치에서 저속 구동을 하는 경우, 유기 발광 표시 장치의 각 화소마다 내부 보상 회로 또는 외부 전압 보상 방법에 의해 리프레시 구간동안 휘도가 감소되는 현상을 억제할 수 있음을 인식하였다. 이에, 본 발명자들은 유기 발광 표시 장치의 출력 휘도 지연 현상을 방지할 수 있는 유기 발광 표시 장치를 발명하였다.

[0010] 이에, 본 발명이 해결하고자 하는 과제는 낮은 계조에서 출력 휘도 지연 현상을 방지할 수 있는 유기 발광 표시 장치를 제공하는 것이다.

[0011] 본 발명의 과제들은 이상에서 언급한 과제들로 제한되지 않으며, 언급되지 않은 또 다른 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0012] 전술한 바와 같은 과제를 해결하기 위하여 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 게이트 라인 및 데이터 라인에 연결되는 복수의 화소를 구비하는 표시패널, 게이트 라인에 제1 스캔 신호, 제2 스캔 신호 및 발광 제어 신호를 출력하는 게이트 구동부 및 데이터 라인에 리프레시 구간동안 데이터 전압을 출력하고, 수평 흘당 구간동안 기준 전압을 출력하는 데이터 구동부를 포함하고, 제1 스캔 신호가 하이 상태일 때, 복수의 화소에 데이터 전압이 인가되고, 제2 스캔 신호가 하이 상태일 때, 복수의 화소에 초기화 전압이 인가되고, 제1 스캔 신호가 로우 상태로 폴링된 후, 제2 스캔 신호는 하이 상태로 라이징시켜, 출력 휘도 지연 현상을 방지할 수 있

다.

[0013] 전술한 바와 같은 과제를 해결하기 위하여 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 구동 방법에 따르면, 리프레시 구간은 초기화 구간, 샘플링 구간, 프로그래밍 구간, 보상 구간 및 발광 구간을 포함하고, 보상 구간에 제2 스캔 신호는 하이 상태로 라이징시켜, 출력 휘도 지연 현상을 방지할 수 있다.

[0014] 기타 실시예의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

발명의 효과

[0015] 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 각 화소에 구비된 구동 TFT의 소스 노드의 전압이 유기 발광 소자의 문턱 전압에 도달하는 시간을 감소시킬 수 있다. 이에, 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 지연없이 타겟 휘도를 출력할 수 있고, 이는 플리커와 같은 영상 불량을 방지할 수 있다.

[0016] 본 발명에 따른 효과는 이상에서 예시된 내용에 의해 제한되지 않으며, 더욱 다양한 효과들이 본 명세서 내에 포함되어 있다.

도면의 간단한 설명

[0017] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치를 설명하기 위한 개략적인 블록도이다.

도 2는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 저속 구동 모드에 의한 게이트 신호를 나타내는 파형도이다.

도 3은 본 발명의 일 실시예에 따른 유기 발광 표시 장치에 구비된 4T2C 화소 회로를 나타내는 회로도이다.

도 4는 리프레시 구간 동안에 도 3에 도시된 화소 회로에 입력되는 신호를 나타내는 파형도이다.

도 5는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 초기 휘도 감소량을 설명하기 위한 그래프이다.

도 6는 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 리프레시 구간 동안에 화소 회로에 입력되는 신호를 나타내는 파형도이다.

발명을 실시하기 위한 구체적인 내용

[0018] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

[0019] 본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다. 본 명세서 상에서 언급된 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.

[0020] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.

[0021] 위치 관계에 대한 설명일 경우, 예를 들어, '~상에', '~상부에', '~하부에', '~옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.

[0022] 소자 또는 층이 다른 소자 또는 층 "위 (on)"로 지칭되는 것은 다른 소자 바로 위에 또는 중간에 다른 층 또는 다른 소자를 개재한 경우를 모두 포함한다.

[0023] 비록 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.

- [0024] 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.
- [0025] 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 도시된 것이며, 본 발명이 도시된 구성의 크기 및 두께에 반드시 한정되는 것은 아니다.
- [0026] 본 발명의 여러 실시예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하고, 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시할 수도 있다.
- [0027] 본 발명에서 TFT는 P 타입 또는 N 타입으로 구성될 수 있으며, 이하의 실시예에서는 설명의 편의를 위해 TFT를 N 타입으로 구성하여 설명한다. 또한, 펠스 형태의 신호를 설명함에 있어서, 게이트 하이 전압(VGH) 상태를 "하이 상태"로 정의하고, 게이트 로우 전압(VGL) 상태를 "로우 상태"로 정의한다.
- [0028] 이하, 첨부된 도면을 참조하여 본 발명의 다양한 실시예들을 상세히 설명한다.
- [0029] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치를 설명하기 위한 개략적인 블록도이다.
- [0030] 도 1을 참조하면, 유기 발광 표시 장치(100)는 게이트 라인(GL) 및 데이터 라인(DL)에 연결된 복수의 화소(P)를 포함하는 표시 패널(110), 게이트 라인(GL) 각각에 게이트 신호를 공급하는 게이트 드라이버(130), 데이터 라인(DL) 각각에 데이터 신호를 공급하는 데이터 드라이버(140) 및 게이트 드라이버(130)와 데이터 드라이버(140)를 제어하는 타이밍 컨트롤러(120)를 포함한다.
- [0031] 타이밍 컨트롤러(120)는 외부로부터 입력되는 영상 데이터(RGB)를 표시 패널(110)의 크기 및 해상도에 적합하게 처리하여, 데이터 드라이버(140)에 공급한다. 그리고, 타이밍 컨트롤러(120)는 외부로부터 입력되는 동기 신호(SYNC)들, 예를 들어, 도트 클럭신호(DCLK), 데이터 인에이블 신호(DE), 수평 동기신호(Hsync), 수직 동기신호(Vsync)를 이용해 다수의 게이트 및 데이터 제어신호(GCS, DCS)를 생성한다. 생성된 다수의 게이트 및 데이터 제어신호(GCS, DCS)를 게이트 드라이버(130) 및 데이터 드라이버(140)에 각각 공급함으로써, 게이트 드라이버(130) 및 데이터 드라이버(140)를 제어한다.
- [0032] 게이트 드라이버(130)는 타이밍 컨트롤러(120)로부터 공급된 게이트 제어 신호(GCS)에 따라 게이트 라인(GL)에 게이트 신호를 공급한다. 여기서, 게이트 신호는 제1 스캔 신호(SCAN1), 제2 스캔 신호(SCAN2) 및 발광 제어 신호(EM)를 포함한다. 도 1에서는 게이트 드라이버(130)가 표시 패널(110)의 일 측에 이격되어 배치된 것으로 도시되었으나, 게이트 드라이버(130)의 수와 배치 위치는 이에 제한되지 않는다. 즉, 게이트 드라이버(130)는 GIP(Gate In Panel) 방식으로 표시 패널(110)의 일측 또는 양측에 배치될 수도 있다.
- [0033] 데이터 드라이버(140)는 타이밍 컨트롤러(120)로부터 공급된 데이터 제어 신호(DCS)에 따라 영상 데이터(RGB)를 데이터 전압(Vdata)으로 변환하고, 변환된 데이터 전압(Vdata)을 데이터 라인(DL)을 통해 화소(P)에 공급한다.
- [0034] 표시 패널(110)에서 복수의 게이트 라인(GL) 및 복수의 데이터 라인(DL)이 서로 교차되고, 복수의 화소(P) 각각은 게이트 라인(GL) 및 데이터 라인(DL)에 연결된다.
- [0035] 여기서, 하나의 화소(P)는 게이트 라인(GL)을 통해 게이트 드라이버(130)로부터 게이트 신호를 공급받고, 데이터 라인(DL)을 통해 데이터 드라이버(140)로부터 데이터 신호를 공급받으며, 전원 공급 라인을 통해 다양한 전원을 공급받는다.
- [0036] 구체적으로, 하나의 화소(P)는 게이트 라인(GL)을 통해 제1 스캔 신호(SCAN1), 제2 스캔 신호(SCAN2) 및 발광 제어 신호(EM)를 수신하고, 데이터 라인(DL)을 통해 데이터 전압(Vdata)과 기준 전압(Vref)을 수신하며, 전원 공급 라인을 통해 고전위 전압(VDD), 저전위 전압(VSS) 및 초기화 전압(Vinit)을 수신한다.
- [0037] 또한, 화소(P) 각각은 유기 발광 소자(OD) 및 유기 발광 소자(OD)의 구동을 제어하는 화소 회로를 포함한다. 여기서, 유기 발광 소자(OD)는 애노드, 캐소드, 및 애노드와 캐소드 사이의 유기 발광층으로 이루어진다. 화소 회로는 스위칭 TFT, 구동 TFT 및 커패시터를 포함한다. 구체적으로, 화소 회로에서 구동 TFT는 커패시터에 충전된 데이터 전압(Vdata)에 따라 유기 발광 소자(OD)에 공급되는 전류량을 제어하여 유기 발광 소자(OD)의 발광량을 조절하고, 스위칭 TFT는 게이트 라인(GL)을 통해 공급되는 스캔 신호(SCAN)를 수신하여 데이터 전압(Vdata)을 커패시터에 충전한다.
- [0038] 이와 같이 유기 발광 표시 장치(100)는 화소 회로에 구동 TFT 및 스위칭 TFT를 포함하고, 구동 TFT 및 스위칭 TFT 각각을 구성하는 액티브층은 서로 다른 물질로 구성될 수 있다. 이와 같이 하나의 화소 회로에서 구동 TFT 및 스위칭 TFT 각각이 서로 다른 특성을 갖는 TFT로 이루어져, 유기 발광 표시 장치(100)는 멀티 타입의 TFT를

포함할 수 있다.

[0039] 구체적으로, 멀티 타입의 TFT를 포함하는 유기 발광 표시 장치(100)에서는 다결정 반도체 물질을 액티브층으로 하는 TFT로서 저온 폴리 실리콘(Low Temperature Poly-Silicon; 이하, LTPS라고 함)을 이용한 LTPS TFT가 사용된다. 폴리 실리콘 물질은 이동도가 높아 ($100\text{cm}^2/\text{Vs}$ 이상), 에너지 소비전력이 낮고 신뢰성이 우수하므로, 표시 소자용 TFT들을 구동하는 구동 소자용 게이트 드라이버(130) 및/또는 멀티플렉서(MUX)에 적용할 수 있다. 또는 유기 발광 표시 장치(100)에서 화소(P) 내 구동 TFT로 적용하는 것이 좋다.

[0040] 또한, 멀티 타입의 TFT를 포함하는 유기 발광 표시 장치(100)에서는 산화물 반도체 물질을 액티브층으로 하는 산화물 반도체 TFT가 사용된다. 산화물 반도체 물질은 오프-전류(Off-Current)가 낮으므로, 턴 온(turn On) 시간이 짧고 턴 오프(turn Off) 시간을 길게 유지하는 스위칭 TFT에 적합하다.

[0041] 특히, 본 발명의 실시예에 따른 멀티 타입의 TFT를 포함하는 유기 발광 표시 장치(100)는 스위칭 TFT가 산화물 반도체 TFT로 이루어지고 구동 TFT는 LTPS TFT로 이루어진 화소 회로를 포함한다. 다만, 본 발명의 유기 발광 표시 장치(100)에서 스위칭 TFT는 산화물 반도체 TFT, 구동 TFT는 LTPS TFT로 한정되지 않으며, 멀티 타입의 TFT가 다양하게 구성될 수 있다. 또한, 본 발명의 유기 발광 표시 장치(100)에서 화소 회로는 멀티 타입의 TFT를 포함하지 않고 하나의 종류로 이루어진 TFT를 포함할 수도 있다.

[0042] 유기 발광 표시 장치(100)는 구동 주파수를 가변하면서 구동될 수 있다. 구체적으로, 유기 발광 표시 장치(100)에서 타이밍 컨트롤러(120)는 리프레시 레이트(refresh rate) 조절 신호를 통해 프레임 레이트(frame rate)를 조절하여 유기 발광 표시 장치(100)가 구동되는 방식을 조절할 수 있다. 예를 들어, 유기 발광 표시 장치(100)는 기준 리프레시 레이트보다 높거나 낮은 리프레시 레이트로 구동될 수 있다. 특히, 기준 리프레시 레이트보다 낮게 유기 발광 표시 장치(100)를 구동하는 것을 '저속 구동'('저 리프레시 레이트(low refresh rate) 구동'이라고도 함)이라고 하며, 기준 리프레시 레이트보다 높게 유기 발광 표시 장치(100)를 구동하는 것을 '고속 구동'이라 한다.

[0043] 여기서, 저속 구동이란, 기준 리프레시 레이트인 60Hz보다 낮은 리프레시 레이트로 구동하는 것을 의미하며, 이는 1초 동안 60개의 프레임(frame)보다 적은 개수의 프레임을 출력하도록 유기 발광 표시 장치(100)를 구동하는 것을 의미한다. 즉, 리프레시 레이트가 60Hz인 경우에는 1초 동안 60 프레임 수만큼 구동되며, 60Hz보다 낮은 리프레시 레이트로 구동되는 것을 저속 구동이라 한다. 예를 들어, 저속 구동은 리프레시 레이트가 1Hz일 수 있으며, 1Hz 저속 구동은 1초 동안 1 프레임만을 출력할 수 있다.

[0044] 이하, 도 2를 참조하여, 유기 발광 표시 장치에서 저속 구동에 대해 상세히 설명한다.

[0045] 도 2는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 저속 구동 모드에 의한 게이트 신호를 나타내는 파형도이다.

[0046] 도 2를 참조하면, 유기 발광 표시 장치의 소비전력을 저감하기 위해 저속 구동 모드는 단위 시간 동안 수평 홀딩 구간(Ph)을 길게 제어하고, 리프레시 구간(Pr)을 짧게 제어할 수 있다.

[0047] 여기서, 수평 홀딩 구간(Ph)이란, 유기 발광 소자(OD)들 각각에 연결된 데이터 라인(DL)들을 통해 데이터 전압(Vdata)은 공급되지 않고 기준 전압(Vref)이 인가되더라도 유기 발광 소자(OD)들이 발광하는 기간이다. 리프레시 구간(Pr)은 수평 홀딩 구간(Ph) 동안 유기 발광 소자(OD)가 발광할 수 있도록 유기 발광 소자(OD)에 초기화 전압(Vinit)을 인가하는 초기화 기간, 유기 발광 소자(OD)의 구동 TFT의 문턱 전압(Vth)을 샘플링 또는 센싱하는 샘플링 기간 및 유기 발광 소자(OD)에 연결된 커패시터에 데이터 전압(Vdata)을 저장하는 프로그래밍 기간을 포함한다.

[0048] 예를 들어, 저속 구동 모드에서 1초 시간 중 리프레시 구간(Pr)을 16.6밀리초(이하, msec) 동안 유지하고, 수평 홀딩 구간(Ph)을 983.4msec 동안 유지할 수 있다. 다만 이에 한정되지 않고, 저속 구동 모드에서 리프레시 구간(Pr)은 복수의 프레임에 해당하는 기간 일 수 있다.

[0049] 도 2를 참조하면, 게이트 신호는 리프레시 구간(Pr) 동안 게이트 라인(GL) 각각에 순차적으로 시프트 되어 화소(P)에 공급된다. 구체적으로, 게이트 신호는 제1 게이트 라인(GL1)부터 제n 게이트 라인(GLn)까지 리프레시 구간(Pr) 동안 순차적으로 시프트 되어 공급된다. 여기서, n은 유기 발광 표시 장치에서의 전체 게이트 라인의 개수를 의미한다.

[0050] 이에 따라, 리프레시 구간(Pr)에서 샘플링하고 프로그래밍한 데이터 전압(Vdata)에 의해 수평 홀딩 구간(Ph) 동

안 유기 발광 소자(OD)는 발광한다.

[0051] 이하에서는 본 발명의 일 실시예에 따른 유기 발광 표시 장치가 4T2C의 화소 회로를 포함할 경우, 리프레시 구간과 수평 훌딩 구간에서의 화소 회로의 동작 대해서 상세히 설명한다.

[0052] 도 3은 본 발명의 일 실시예에 따른 유기 발광 표시 장치에 구비된 4T2C 화소 회로를 나타내는 회로도이다.

[0053] 도 3을 참조하면, 화소 회로는 구동 TFT(DT), 3개의 스위칭 TFT(T1, T2, T3) 및 2개의 커패시터(C1, C2)를 포함한다.

[0054] 구동 TFT(DT)는 제1 스위칭 TFT(T1)와 연결된 제1 노드(N1)인 게이트 노드, 제2 스위칭 TFT(T2)와 연결된 제2 노드(N2)인 소스 노드 및 제3 스위칭 TFT(T3)와 연결된 제3 노드(N3)인 드레인 노드를 포함한다.

[0055] 구체적으로, 구동 TFT(DT)의 게이트 노드는 데이터 전압(Vdata) 및 기준 전압(Vref)을 공급하는 데이터 라인에 전기적으로 연결된다. 이에, 구동 TFT(DT)의 게이트 노드는 제1 스위칭 TFT(T1)의 소스 노드에 연결되어 데이터 전압(Vdata) 및 기준 전압(Vref)을 공급 받는다. 구동 TFT(DT)의 드레인 노드는 고전위 전압(VDD) 라인에 전기적으로 연결된다. 이에, 구동 TFT(DT)의 드레인 노드는 제3 스위칭 TFT(T3)의 소스 노드에 연결되어 고전위 전압(VDD)을 공급 받는다. 구동 TFT(DT)의 소스 노드는 유기 발광 소자(OD)와 전기적으로 연결된다. 구체적으로, 구동 TFT(DT)의 소스 노드는 유기 발광 소자(OD)의 애노드와 연결되고, 제2 스위칭 TFT(T2)의 소스 노드와 연결된다.

[0056] 이에 따라, 발광 제어 신호(EM)에 의해 제3 스위칭 TFT(T3)가 턴 온되고 구동 TFT(DT)도 턴 온 되면, 구동 TFT(DT)는 게이트 노드 및 소스 노드에 인가된 전압에 기초하여 유기 발광 소자(OD)에 흐르는 전류의 크기를 제어하여, 유기 발광 소자(OD)의 휘도를 제어한다.

[0057] 제1 스위칭 TFT(T1)는 제1 스캔 신호(SCAN1) 라인에 연결된 게이트 노드, 데이터 라인에 연결된 드레인 노드 및 구동 TFT(DT)와 연결된 제1 노드(N1)인 소스 노드를 포함한다. 구체적으로, 제1 스위칭 TFT(T1)의 게이트 노드는 제1 스캔 신호(SCAN1) 라인에 연결되어 제1 스캔 신호(SCAN1)에 의해 턴 온되거나 턴 오프된다. 제1 스위칭 TFT(T1)의 드레인 노드는 데이터 라인에 연결되어 데이터 전압(Vdata) 및 기준 전압(Vref)을 구동 TFT(DT)의 게이트 노드에 전달한다.

[0058] 이에 따라, 제1 스캔 신호(SCAN1)가 하이 상태인 경우, 제1 스위칭 TFT(T1)는 턴 온되어 데이터 전압(Vdata) 및 기준 전압(Vref)을 구동 TFT(DT)의 게이트 노드에 공급한다.

[0059] 제2 스위칭 TFT(T2)는 제2 스캔 신호(SCAN2) 라인에 연결된 게이트 노드, 초기화 전압(Vinit) 라인에 연결된 드레인 노드 및 구동 TFT(DT)의 소스 노드와 연결된 소스 노드를 포함한다. 구체적으로, 제2 스위칭 TFT(T2)의 게이트 노드는 제2 스캔 신호(SCAN2)가 하이 상태인 경우 제2 스위칭 TFT(T2)가 턴 온 된다. 제2 스위칭 TFT(T2)는 초기화 전압(Vinit)을 제2 노드(N2)에 공급한다. 이에 따라, 제2 스캔 신호(SCAN2)가 하이 상태인 경우, 제2 스위칭 TFT(T2)는 턴 온되어 초기화 전압(Vinit)을 제2 노드(N2)에 공급하여, 유기 발광 소자(OD)에 기입된 데이터 전압(Vdata)을 초기화 시킨다.

[0060] 제3 스위칭 TFT(T3)는 발광 제어 신호(EM) 라인에 연결된 게이트 노드, 고전위 전압(VDD) 라인에 연결된 드레인 노드 및 구동 TFT(DT)의 드레인 노드와 연결된 소스 노드를 포함한다. 구체적으로, 제3 스위칭 TFT(T3)의 게이트 노드는 발광 제어 신호(EM) 라인에 연결되어, 발광 제어 신호(EM)가 하이 상태인 경우 제3 스위칭 TFT(T3)는 턴 온 된다. 제3 스위칭 TFT(T3)의 드레인 노드는 고전위 전압(VDD) 라인에 직접 연결된다. 이에 따라, 발광 제어 신호(EM)가 하이 상태인 경우, 제3 스위칭 TFT(T3)는 턴 온되어 고전위 전압(VDD)을 구동 TFT(DT)의 드레인 노드에 공급하여, 구동 TFT(DT)가 데이터 전압(Vdata)에 의해 유기 발광 소자(OD)의 전류량을 조절한다.

[0061] 2개의 커패시터는 구동 TFT(DT)의 게이트 노드 또는 소스 노드에 인가되는 전압을 저장하는 저장 커패시터일 수 있다. 또한, 2개의 커패시터는 구동 TFT(DT)의 소스 노드에서 직렬로 연결된다.

[0062] 구체적으로, 제1 커패시터(C1)는 구동 TFT(DT)의 게이트 노드인 제1 노드(N1) 및 구동 TFT(DT)의 소스 노드인 제2 노드(N2)와 전기적으로 연결된다. 이에, 제1 커패시터(C1)는 제1 노드(N1) 및 제2 노드(N2)에 인가되는 전압의 차이만큼 전압을 저장한다. 제2 커패시터(C2)는 구동 TFT(DT)의 소스 노드인 제2 노드(N2) 및 고전위 전압(VDD) 라인과 전기적으로 연결된다. 또한, 제2 커패시터(C2)는 제2 노드(N2)에서 제1 커패시터(C1)와 직렬로 연결된다. 이에, 제2 커패시터(C2)는 제1 커패시터(C1)와 함께 전압 분배에 의한 전압을 저장한다.

[0063] 예를 들어, 제1 커패시터(C1)는 제1 노드(N1) 및 제2 노드(N2)의 전압 차이로 구동 TFT(DT)의 문턱 전압을 저장

하여 샘플링한다. 또한, 데이터 전압(Vdata)이 인가되는 경우, 제1 커패시터(C1)는 제2 커패시터(C2)와의 전압 분배에 의해 결정되는 전압을 저장하여 프로그래밍한다. 즉, 제1 커패시터(C1) 및 제2 커패시터(C2)는 소스 팔로워(source-follower) 방식으로 구동 TFT(DT)의 문턱 전압을 샘플링한다. 제1 노드(N1) 및 제2 노드(N2)의 전위가 변하는 경우, 제1 커패시터(C1) 및 제2 커패시터(C2)는 전압 분배를 통해 제1 노드(N1) 및 제2 노드(N2)의 전위를 각각 저장한다.

[0064] 도 4는 리프레시 구간 동안에 도 3에 도시된 화소 회로에 입력되는 신호를 나타내는 파형도이다. 설명의 편의를 위해 도 3을 참조하여 후술한다.

[0065] 도 4를 참조하면, 리프레시 구간(Pr)은 초기화 구간(p1), 샘플링 구간(p2), 프로그래밍 구간(p3), 보상 구간(p4) 및 발광 구간(p5)을 포함한다. 리프레시 구간(Pr)은 대략 1 수평 기간(1H)으로 설정될 수 있으며, 몇몇 실시예에서 1 수평 구간(1H) 내에 발광 구간(p5)이 포함되지 않을 수도 있다. 즉, 초기화 구간(p1), 샘플링 구간(p2), 프로그래밍 구간(p3) 및 보상 구간(p4)은 1 수평 기간(1H) 내에 포함될 수 있다.

[0066] 리프레시 구간(Pr) 동안 화소 어레이의 1 수평 라인에 배열된 화소에 데이터가 기입된다. 구체적으로, 리프레시 구간(Pr) 동안 화소 회로의 구동 TFT(DT)의 문턱 전압이 샘플링 되고, 문턱 전압만큼 데이터 전압(Vdata)이 보상된다. 이에, 문턱 전압에 무관하게 유기 발광 소자(OD)의 전류량이 결정될 수 있도록 데이터 전압(Vdata)이 보상되어 화소에 기입된다.

[0067] 도 4에서는 초기화 구간(p1), 샘플링 구간(p2), 프로그래밍 구간(p3), 보상 구간(p4) 및 발광 구간(p5) 각각이 동일한 시간 동안 유지되는 것으로 도시되었으나, 초기화 구간(p1), 샘플링 구간(p2), 프로그래밍 구간(p3), 보상 구간(p4) 및 발광 구간(p5) 각각의 시간은 실시예에 따라 다양하게 변화할 수 있다.

[0068] 먼저, 초기화 구간(p1)이 시작되는 순간 제1 스캔 신호(SCAN1) 및 제2 스캔 신호(SCAN2)가 라이징되어 하이 상태로 된다. 이와 동시에 발광 제어 신호(EM)는 폴링되어 로우 상태로 된다. 이에, 초기화 구간(p1) 동안 제1 스위칭 TFT(T1) 및 제2 스위칭 TFT(T2)는 턴 온되고, 제3 스위칭 TFT(T3)는 턴 오프된다. 이에 따라, 제1 스위칭 TFT(T1)에 의해 데이터 라인으로부터 기준 전압(Vref)이 제1 노드(N1)에 공급된다. 또한, 제2 스위칭 TFT(T2)에 의해 초기화 전압(Vinit) 라인으로부터 초기화 전압(Vinit)이 제2 노드(N2)에 공급된다. 즉, 구동 TFT(DT)의 소스 노드인 제2 노드(N2)에 초기화 전압(Vinit)이 공급됨에 따라, 유기 발광 소자(OD)에 기입된 데이터 전압(Vdata)이 초기화된다.

[0069] 샘플링 구간(p2) 동안, 제1 스캔 신호(SCAN1)는 하이 상태로 유지되고, 제2 스캔 신호(SCAN2)는 로우 상태를 유지한다. 샘플링 구간(p2)이 시작되는 순간 발광 제어 신호(EM)는 라이징되어 샘플링 구간(p2) 동안 하이 상태를 유지한다. 이에, 샘플링 구간(p2) 동안 제1 스위칭 TFT(T1) 및 제3 스위칭 TFT(T3)는 턴 온되고, 제2 스위칭 TFT(T2)는 턴 오프된다. 이에 따라, 턴 온된 제1 스위칭 TFT(T1)를 통해 기준 전압(Vref)이 제1 노드(N1)로 공급되고, 턴 온된 제3 스위칭 TFT(T3)를 통해 고전위 전압(VDD)이 구동 TFT(DT)의 드레인 노드로 공급된다. 즉, 샘플링 구간(p2) 동안 제1 노드(N1)의 전압은 기준 전압(Vref)으로 유지되고, 제2 노드(N2)의 전압은 구동 TFT(DT)의 드레인-소스 간 전류(이하, Ids 라고 함)에 의해 상승한다. 여기서, 소스 팔로워(source-follower) 방식에 의해 구동 TFT(DT)의 게이트-소스 간 전압(이하, Vgs 라고 함)은 구동 TFT(DT)의 문턱 전압으로 샘플링된다. 이와 같이 샘플링된 구동 TFT(DT)의 문턱 전압은 제1 커패시터(C1)에 저장된다. 이에, 샘플링 구간(p2) 동안 제1 노드(N1)의 전압은 기준 전압(Vref)이고, 제2 노드(N2)의 전압은 $Vref-Vth$ 이다.

[0070] 프로그래밍 구간(p3) 동안 제1 스캔 신호(SCAN1)는 하이 상태로 유지되고, 제2 스캔 신호(SCAN2)는 로우 상태를 유지한다. 프로그래밍 구간(p3)이 시작되는 순간 발광 제어 신호(EM)는 폴링되어 프로그래밍 구간(p3) 동안 로우 상태를 유지한다. 이에, 프로그래밍 구간(p3) 동안 제1 스위칭 TFT(T1)만 턴 온되고, 제2 스위칭 TFT(T2) 및 제3 스위칭 TFT(T3)는 턴 오프된다. 이에 따라, 턴 온된 제1 스위칭 TFT(T1)를 통해 데이터 전압(Vdata)이 제1 노드(N1)로 공급되고, 구동 TFT(DT)의 드레인 노드 및 소스 노드는 플로팅 된다.

[0071] 프로그래밍 구간(p3) 동안 제1 노드(N1)에 데이터 전압(Vdata)이 공급됨으로써, 제1 노드(N1)의 전압 변화량은 제1 커패시터(C1) 및 제2 커패시터(C2) 사이에서 전압 분배되고, 제2 노드(N2)의 전압은 전압 분배된 전압값으로 결정된다. 구체적으로, 제1 노드(N1)의 전압 변화량은 $Vdata-Vref$ 이고, 직렬로 연결된 제1 커패시터(C1) 및 제2 커패시터(C2) 사이의 전압 분배로 인해, 프로그래밍 구간(p3) 동안 제2 노드(N2)에서의 전압 변화량은 $C1/(C1+C2)*(Vdata-Vref)$ 이다. 즉, 제2 노드(N2)의 전압은 샘플링 구간(p2)에서 결정된 $Vref-Vth$ 에 프로그래밍 구간(p3) 동안 제2 노드(N2)에서의 전압 변화량인 $C1/(C1+C2)*(Vdata-Vref)$ 을 더한 값이 된다. 다시 말해, 프로그래밍 구간(p3)에서 제2 노드(N2)의 전압은 $(Vref-Vth)+C1/(C1+C2)*(Vdata-Vref)$ 이고, 구동 TFT(DT)의 Vgs

는 $(1 - C/(C1+C2)) * (Vdata - Vref) + Vth$ 로 프로그래밍된다.

[0072] 보상 구간(p4) 동안, 제1 스캔 신호(SCAN1)는 로우 상태로 풀링된 후, 제2 스캔 신호(SCAN2)는 하이 상태로 라이징된다. 이후, 보상 구간(p4)이 끝나기 전에, 제2 스캔 신호(SCAN2)는 로우 상태로 풀링된다. 그리고 보상 구간(p4) 동안 발광 제어 신호(EM)는 로우 상태를 유지하고, 초기화 전압(Vinit)은 하이 상태로 라이징된다. 즉, 제1 스캔 신호(SCAN1)가 로우 상태이고 제2 스캔 신호(SCAN2)가 하이 상태인 보상 구간(p4) 동안에, 초기화 전압(Vinit)은 하이 상태로 라이징된다.

[0073] 이에, 보상 구간(p4) 동안 제1 스위칭 TFT(T1) 및 제3 스위칭 TFT(T3)는 턴 오프되고, 제2 스위칭 TFT(T2)는 턴 온된다. 이에 따라, 턴 온된 제2 스위칭 TFT(T2)를 통해 하이 상태의 초기화 전압(Vinit)이 구동 TFT(DT)의 소스 노드인 제2 노드(N2)로 공급된다. 따라서, 제1 노드(N1) 및 제2 노드(N2)의 전압은 보상 구간(p4)이 시작할 때 제1 스캔 신호(SCAN1)의 풀링에 의해 일정 전압만큼 풀링되나, 하이 상태의 초기화 전압(Vinit)에 의해 제2 노드(N2)의 전압이 일정 전압만큼 라이징되고, 제1 커패시터(C1)를 통해 제2 노드(N2)와 커플링되는 제1 노드(N1)의 전압 또한 제2 노드(N2) 전압 상승분만큼 라이징된다. 즉, 제1 노드(N1) 및 제2 노드(N2)의 전압은 모두 하이 상태의 초기화 전압(Vinit)으로 인해, 일정 전압만큼 상승하게된다.

[0074] 발광 구간(p5) 동안, 제1 스캔 신호(SCAN1)는 로우 상태를 유지하고, 제2 스캔 신호(SCAN2)도 로우 상태를 유지한다. 발광 구간(p5)이 시작되는 순간 발광 제어 신호(EM)는 라이징되어 발광 구간(p5) 동안 하이 상태를 유지한다. 이에, 발광 구간(p5) 동안 제1 스위칭 TFT(T1) 및 제2 스위칭 TFT(T2)는 턴 오프되고, 제3 스위칭 TFT(T3)는 턴 온된다. 이에 따라, 턴 온된 제3 스위칭 TFT(T3)를 통해 고전위 전압(VDD)이 구동 TFT(DT)의 드레인 노드로 공급되고, $Vds > Vgs > Vth$ 가 되어 구동 TFT(DT)를 통해 유기 발광 소자(OD)로 전류가 흐른다. 구체적으로, 발광 구간(p5) 동안 구동 TFT(DT)의 Vgs 에 의해 유기 발광 소자(OD)에 흐르는 전류(Ioled)가 조절되고, Ioled에 의해 유기 발광 소자(OD)가 발광하여 휘도가 상승하게 된다. 이와 같이 발광 구간(p5) 동안 유기 발광 소자(OD)에 흐르는 전류(Ioled)는 다음 [수학식 1]과 같다.

[0075] [수학식 1]

$$I_{oled} = \frac{k}{2} [(1 - C') \times (Vdata - Vref)]^2$$

[0077] 여기서, k 는 화소 회로의 다양한 요인이 반영된 비례 상수이고, $C' = C1/(C1+C2)$ 이다. [수학식 1]을 검토해보면, [수학식 1]에서 Vth 가 소거되어, 유기 발광 소자(OD)에 흐르는 전류(Ioled)는 구동 TFT(DT)의 문턱 전압의 영향을 받지 않는다.

[0078] 여기서, 일반적인 유기 발광 표시 장치는, 보상 구간(p4)이 없이 곧 바로 프로그래밍 구간(p3)에서 발광 구간(p5)으로 넘어가므로, 프로그래밍 구간(p3)의 끝에서 발생하는 제1 스캔 신호(SCAN1)의 풀링으로 인한 제1 노드(N1) 및 제2 노드(N2)의 전압 하강으로 인해, 제2 노드(N2)의 전압이 제2 노드(N2)에 연결된 유기 발광 소자(OD)의 문턱 전압에 도달하는데 일정 시간이 필요하여, 유기 발광 표시 장치의 휘도 출력 지연이 발생하였다.

[0079] 그러나, 본 발명의 일 실시예에 따른 유기 발광 표시 장치(100)는 프로그래밍 구간(p3)과 발광 구간(p5) 사이에 보상 구간(p4)을 더 포함하여, 프로그래밍 구간(p3)의 끝에서 발생하는 제1 스캔 신호(SCAN1)의 풀링으로 인한 제1 노드(N1) 및 제2 노드(N2)의 전압 하강을 하이 상태의 초기화 전압(Vinit)을 이용하여 보상해 줌으로써, 제2 노드(N2)의 전압이 제2 노드(N2)에 연결된 유기 발광 소자(OD)의 문턱 전압에 도달하는 시간을 감소시킬 수 있다. 이에, 본 발명의 일 실시예에 따른 유기 발광 표시 장치(100)는 자연없이 타겟 휘도를 출력할 수 있고, 이는 플리커와 같이 영상 불량을 방지할 수 있다.

[0080] 도 5는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 초기 휘도 감소량을 설명하기 위한 그래프이다.

[0081] 즉, 도 5에서는 하이 상태의 초기화 전압(Vinit)의 전위에 따라, 발광 초기 휘도 감소량을 백분율로 나타내었다.

[0082] 하이 상태의 초기화 전압(Vinit)은 유기 발광 소자(OD)의 문턱 전압보다 저전위이고, 하이 상태의 초기화 전압(Vinit)이 유기 발광 소자의 문턱 전압에 가까워질수록 제2 노드(N2)의 전압이 제2 노드(N2)에 연결된 유기 발광 소자(OD)의 문턱 전압에 도달하는 시간이 감소되어, 발광 초기 휘도 감소가 완화될 수 있다.

[0083] 구체적으로, 하이 상태의 초기화 전압(Vinit)이 0V인 경우 약 10% 정도 발광 초기 휘도가 감소하였고, 하이 상태의 초기화 전압(Vinit)이 1V 내지 1.5V인 경우 약 6% 정도 발광 초기 휘도가 감소하였고, 하이 상태의 초기화

전압(Vinit)이 2V인 경우 약 4% 정도 발광 초기 휘도가 감소하였다.

[0084] 그리고, 다른 측면으로 표 1에서는 하이 상태의 초기화 전압(Vinit)의 전위에 따른 플리커 레벨을 나타내었다.

[표 1]

Vinit [V]	0.0	1.0	1.5	2.0
Flicker Level	3	2	1	0

[0086]

하이 상태의 초기화 전압(Vinit)이 0V인 경우 플리커 레벨이 3으로 가장 높았고, 다음으로 하이 상태의 초기화 전압(Vinit)이 1V인 경우 플리커 레벨 2로 완화되고, 다음으로 하이 상태의 초기화 전압(Vinit)이 1.5V인 경우 플리커 레벨이 1로 완화되고, 하이 상태의 초기화 전압(Vinit)이 0V인 경우 플리커 레벨이 0으로 완전히 개선된다.

[0088]

즉, 도 5와 표 1을 참조하였을 때, 하이 상태의 초기화 전압(Vinit)이 유기 발광 소자의 문턱 전압 이하이면서, 유기 발광 소자의 문턱 전압에 가깝게 설정될 경우, 발광 초기 휘도 감소량이 최소화되어 플리커 개선 정도가 가장 높은 것으로 판명되었다. 이에, 하이 상태의 초기화 전압(Vinit)이 높을수록 플리커 개선 정도가 상승될 수 있으나, 유기 발광 소자(OD)의 구동 전압 범위 내에서 하이 상태의 초기화 전압(Vinit)이 상승되어야 할 것이다.

[0089]

도 6는 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 리프레시 구간 동안에 화소 회로에 입력되는 신호를 나타내는 과정도이다. 본 발명의 일 실시예와 본 발명의 다른 실시예의 화소 회로는 동일하나 화소 회로에 인가되는 신호만 다르므로, 화소 회로에 관해서는 도 3을 참조하여 후술한다.

[0090]

도 6에 도시된 바와 같이, 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 리프레시는 2개의 수평 기간 (H1, H2) 동안 이루어질 수 있다.

[0091]

여기서 2개의 수평 기간(H1, H2) 각각은 전술한 본 발명의 일 실시예에 따른 유기 발광 표시 장치에 대한 설명에서의 1 수평 기간(1H)에 해당하는 구간일 수 있다.

[0092]

즉, 제1 수평 기간(H1)에 초기화 구간(p1)이 포함되고, 제2 수평 기간(H2)에 샘플링 구간(p2), 프로그래밍 구간(p3) 및 보상 구간(p4)이 포함될 수 있다. 여기서 제1 수평 기간(H1)은 전단 수평 라인에 배열된 화소(P)에 데이터가 기입되는 기간일 수 있고, 제2 수평 기간(H2)은 당해 수평 라인에 배열된 화소(P)에 데이터가 기입되는 기간일 수 있다.

[0093]

구체적으로, 제1 수평 기간(H1)에 초기화 구간(p1)이 포함되므로, 제1 스캔 신호(SCAN1) 및 제2 스캔 신호(SCAN2)가 라이징되어 하이 상태로 된다. 이와 동시에 발광 제어 신호(EM)는 폴링되어 로우 상태로 된다. 이에, 초기화 구간(p1) 동안 제1 스위칭 TFT(T1) 및 제2 스위칭 TFT(T2)는 턴 온되고, 제3 스위칭 TFT(T3)는 턴 오프된다. 이에 따라, 제1 스위칭 TFT(T1)에 의해 데이터 라인으로부터 기준 전압(Vref)이 제1 노드(N1)에 공급된다. 또한, 제2 스위칭 TFT(T2)에 의해 초기화 전압(Vinit) 라인으로부터 초기화 전압(Vinit)이 제2 노드(N2)에 공급된다. 즉, 구동 TFT(DT)의 소스 노드인 제2 노드(N2)에 초기화 전압(Vinit)이 공급됨에 따라, 유기 발광 소자(OD)에 기입된 데이터 전압(Vdata)이 초기화된다.

[0094]

그리고, 초기화 구간(p1)을 제외한 나머지 제1 수평 구간(p1')에서 제1 스캔 신호(SCAN1) 및 제2 스캔 신호(SCAN2)가 순차적으로 폴링되어 로우 상태로 된다. 이에, 제1 스위칭 TFT(T1) 및 제2 스위칭 TFT(T2) 및 제3 스위칭 TFT(T3)는 턴 오프된다. 따라서, 전단 수평 라인의 화소(P)에 대응하는 데이터 전압(Vdata)이 당해 수평 라인의 화소(P)의 구동 TFT(DT)에 인가되지 않고, 구동 TFT(DT)의 게이트 노드 및 소스 노드인 제1 노드(N1) 및 제2 노드(N2)는 초기화된 상태로 유지된다.

[0095]

제2 수평 구간(H2)은 샘플링 구간(p2), 프로그래밍 구간(p3) 및 보상 구간(p4)을 포함할 수 있다. 본 발명의 일 실시예와 본 발명의 다른 실시예는 샘플링 구간(p2)의 길이에 대하여 상이할 수 있다. 즉 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 샘플링 구간(p2)이 더 길 수 있고, 각 구간에서 동작은 전술한바와 동일하므로, 중복 설명은 생략한다.

[0096]

이렇게, 본 발명의 다른 실시예에 따른 유기 발광 표시는 2개의 수평 기간에 걸쳐 리프레시하므로, 초기화 구간

과 샘플링 구간을 길게 설정할 수 있다.

[0097] 이에, 구동 TFT의 게이트 노드 소스 노드의 제1 노드와 제2 노드의 초기화를 보다 정확하게 수행할 수 있으며, 구동 TFT의 문턱 전압 샘플링 또한 보다 정확하게 수행할 수 있어, 유기 발광 표시 장치의 내부 보상을 보다 정확하게 수행할 수 있다.

[0098] 전술한 바와 같은 과제를 해결하기 위하여 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 게이트 라인 및 데이터 라인에 연결되는 복수의 화소를 구비하는 표시패널, 게이트 라인에 제1 스캔 신호, 제2 스캔 신호 및 발광 제어 신호를 출력하는 게이트 구동부 및 데이터 라인에 리프레시 구간동안 데이터 전압을 출력하고, 수평 훌딩 구간동안 기준 전압을 출력하는 데이터 구동부를 포함하고, 제1 스캔 신호가 하이 상태일 때, 복수의 화소에 데이터 전압이 인가되고, 제2 스캔 신호가 하이 상태일 때, 복수의 화소에 초기화 전압이 인가되고, 제1 스캔 신호가 로우 상태로 풀링된 후, 제2 스캔 신호는 하이 상태로 라이징시켜, 출력 휘도 지연 현상을 방지할 수 있다.

[0099] 본 발명의 다른 특징에 따르면, 하이 상태인 제2 스캔 신호는 발광 제어 신호가 하이 상태로 라이징되기 이전에 로우 상태로 풀링된다.

[0100] 본 발명의 또 다른 특징에 따르면, 제1 스캔 신호가 로우 상태이고 제2 스캔 신호가 하이 상태인 동안에, 초기화 전압은 하이 상태로 유지된다.

[0101] 본 발명의 또 다른 특징에 따르면, 하이 상태의 초기화 전압은 0V 내지 2V이다.

[0102] 본 발명의 또 다른 특징에 따르면, 복수의 화소에 배치되는 화소 회로는 게이트 노드 및 소스 노드에 인가된 전압에 기초하여, 유기 발광 소자에 흐르는 전류를 제어하는 구동 TFT, 제1 스캔 신호에 기초하여, 데이터 전압 및 기준 전압을 구동 TFT의 게이트 노드에 인가하는 제1 스위칭 TFT, 제2 스캔 신호에 기초하여, 초기화 전압을 구동 TFT의 소스 노드에 인가하는 제2 스위칭 TFT 및 발광 제어 신호에 기초하여, 고전위 전압을 구동 TFT의 드레인 노드에 인가하는 제3 스위칭 TFT를 포함한다.

[0103] 본 발명의 또 다른 특징에 따르면, 화소 회로는 구동 TFT의 게이트 노드 및 소스 노드에 연결되는 제1 커패시터 및 구동 TFT의 소스 노드 및 고전위 전압이 인가되는 전압 라인에 연결되는 제2 커패시터를 더 포함한다.

[0104] 전술한 바와 같은 과제를 해결하기 위하여 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 구동 방법에 따르면, 리프레시 구간은 초기화 구간, 샘플링 구간, 프로그래밍 구간, 보상 구간 및 발광 구간을 포함하고, 보상 구간에 제2 스캔 신호는 하이 상태로 라이징시켜, 출력 휘도 지연 현상을 방지할 수 있다.

[0105] 본 발명의 다른 특징에 따르면, 보상 구간에 초기화 전압은 하이 상태로 라이징된다.

[0106] 본 발명의 또 다른 특징에 따르면, 하이 상태의 초기화 전압은 유기 발광 소자의 문턱 전압보다 저전위이다.

[0107] 본 발명의 또 다른 특징에 따르면, 초기화 구간, 샘플링 구간, 프로그래밍 구간 및 보상 구간은 일 수평 기간 내에 포함된다.

[0108] 본 발명의 또 다른 특징에 따르면, 초기화 구간, 샘플링 구간, 프로그래밍 구간 및 보상 구간은 일 수평 기간 내에 포함된다.

[0109] 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 더욱 상세하게 설명하였으나, 본 발명은 반드시 이러한 실시예로 국한되는 것은 아니고, 본 발명의 기술사상을 벗어나지 않는 범위 내에서 다양하게 변형 실시될 수 있다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 그러므로, 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

[0110] 100: 유기 발광 표시 장치

110: 표시 패널

120: 타이밍 컨트롤러

130: 게이트 드라이버

140: 데이터 드라이버

Vdata: 데이터 전압

Vref: 기준 전압

Scan: 스캔 신호

EM: 발광 제어 신호

P1: 초기화 구간

P2: 샘플링 구간

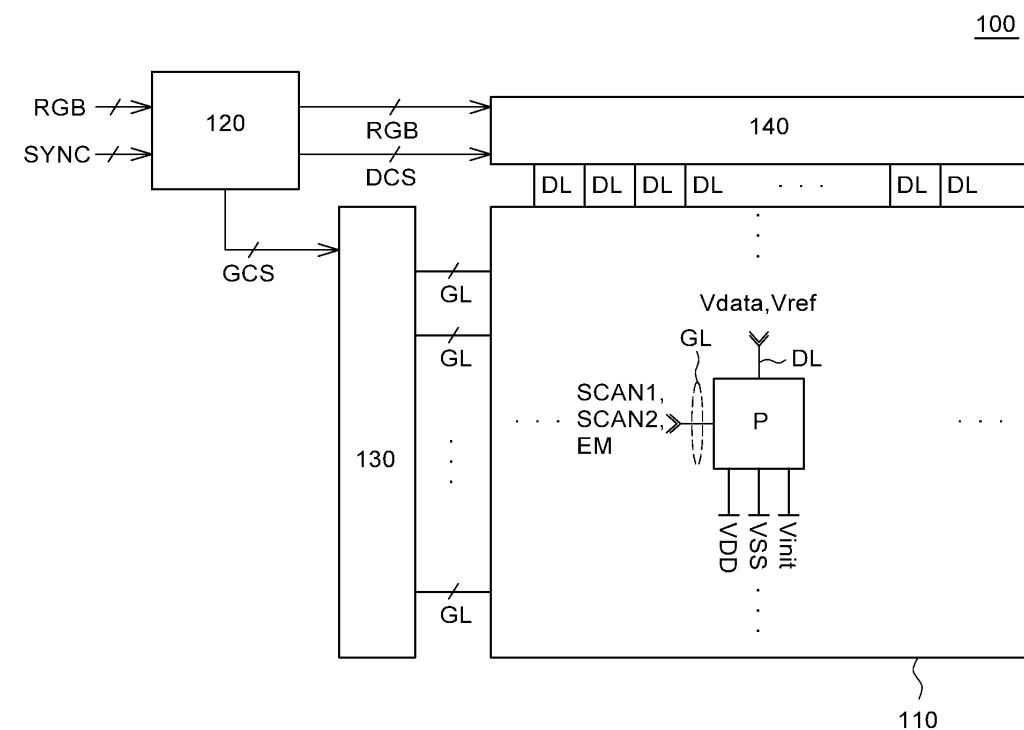
P3: 프로그래밍 구간

P4: 보상 구간

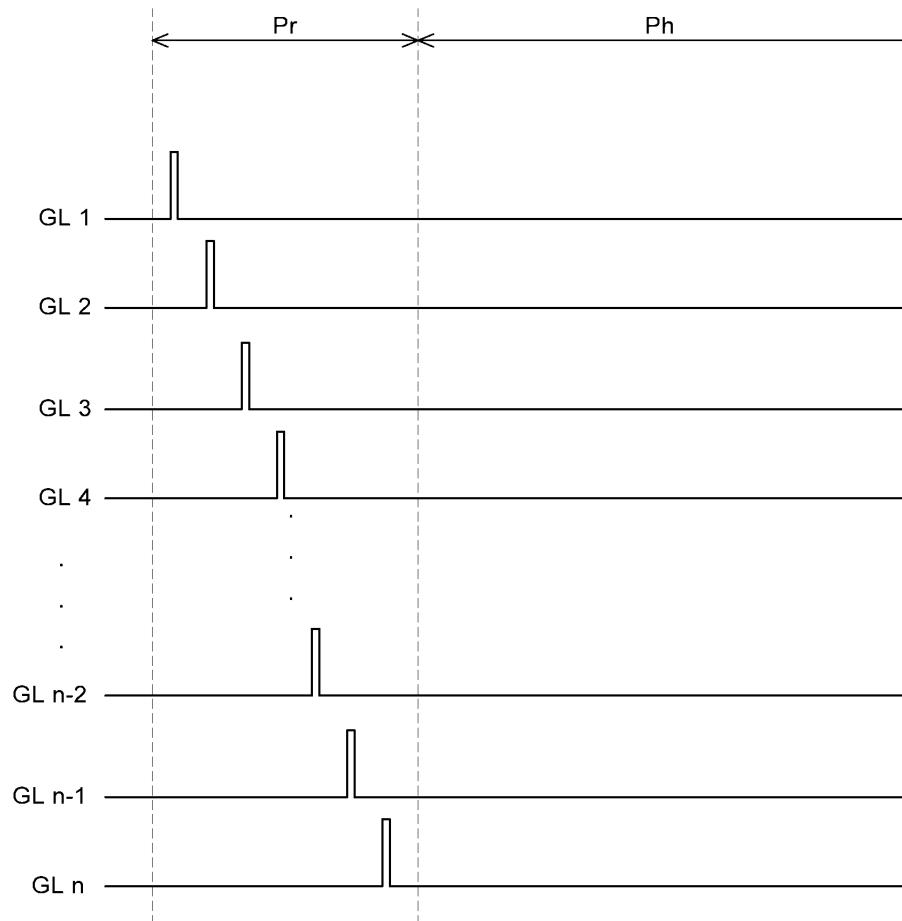
P5: 발광 구간

도면

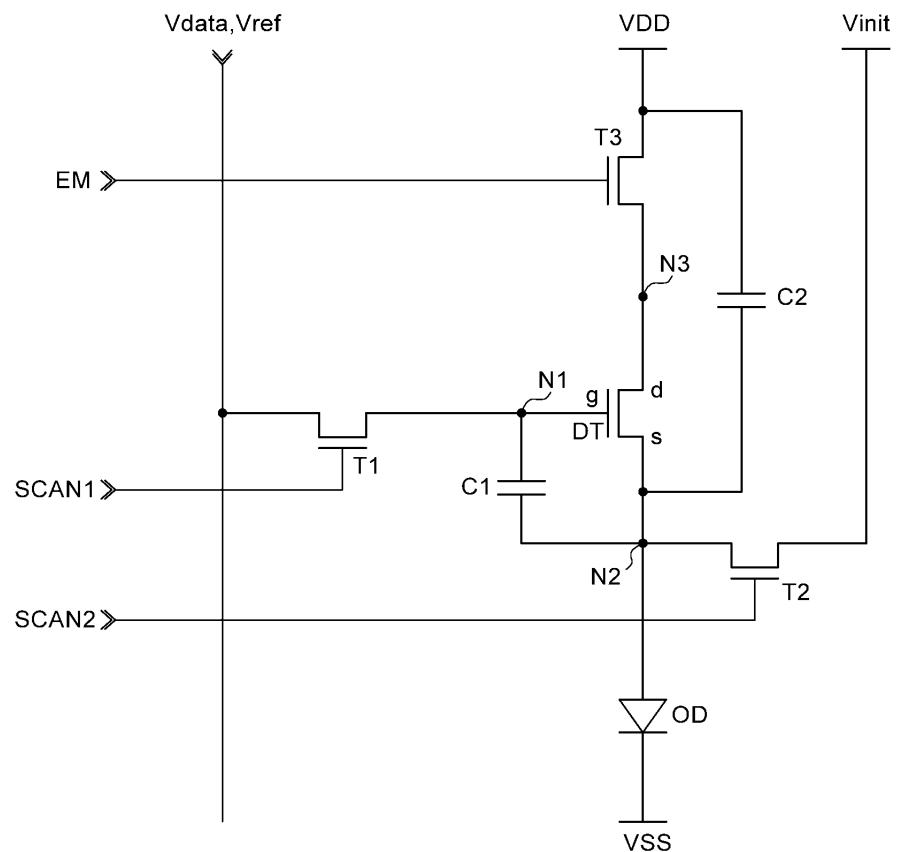
도면1



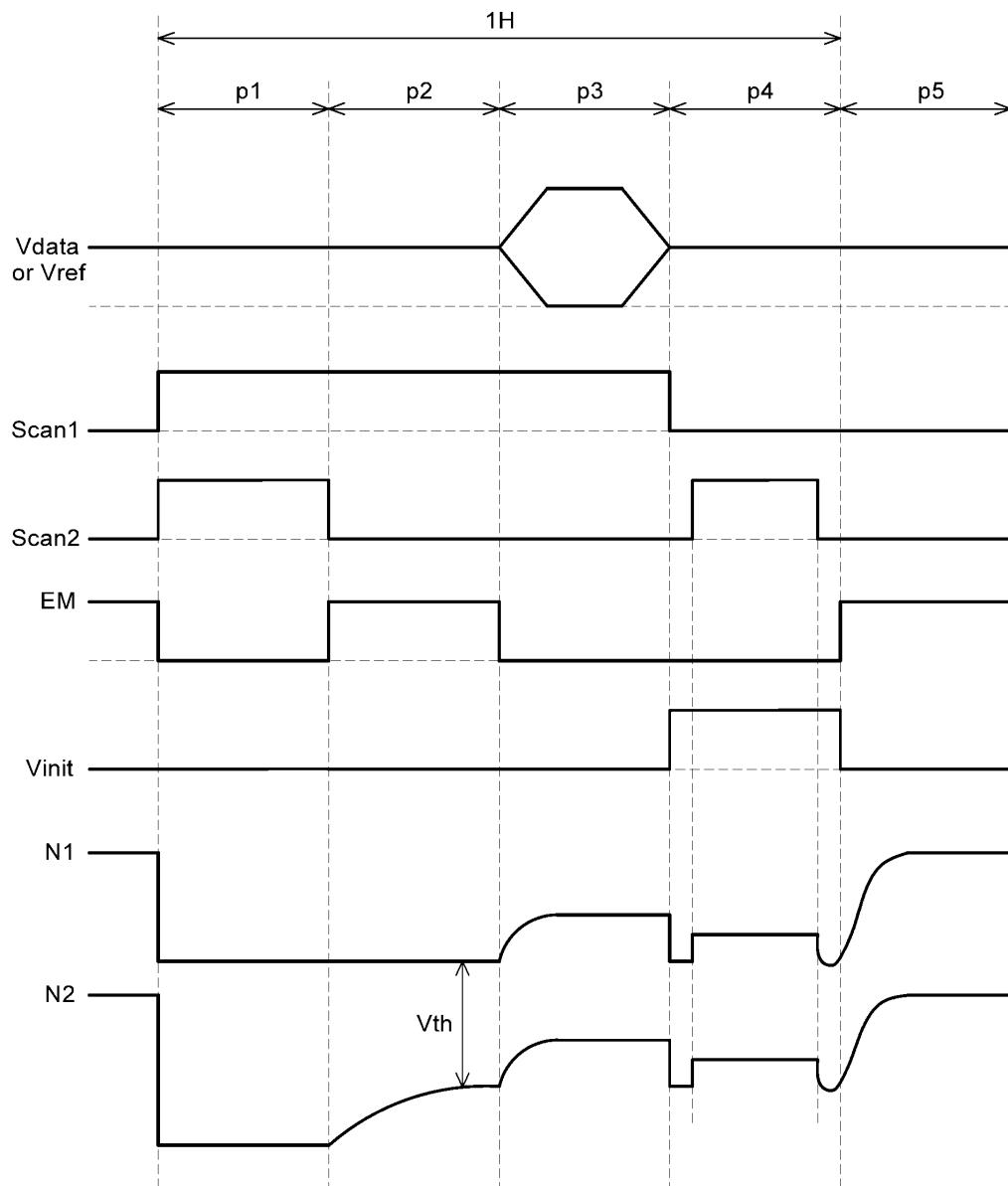
도면2



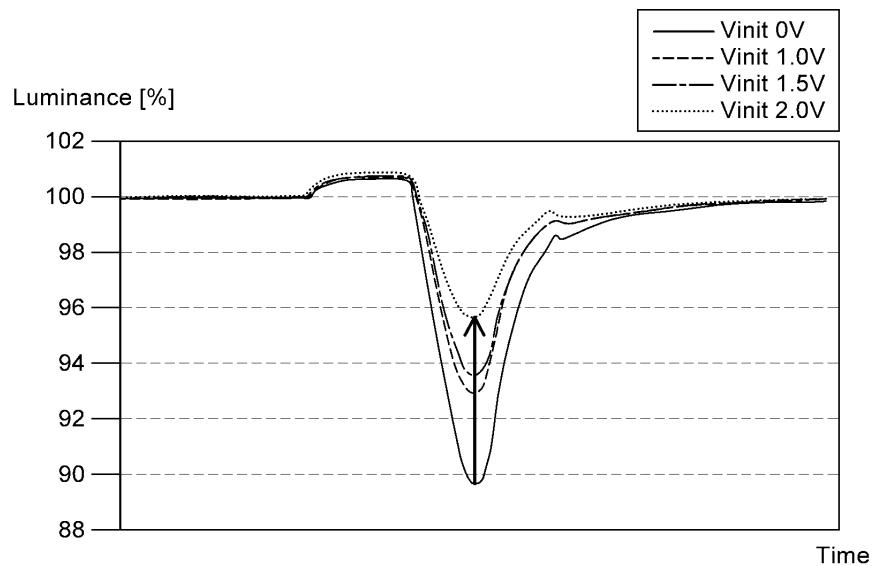
도면3



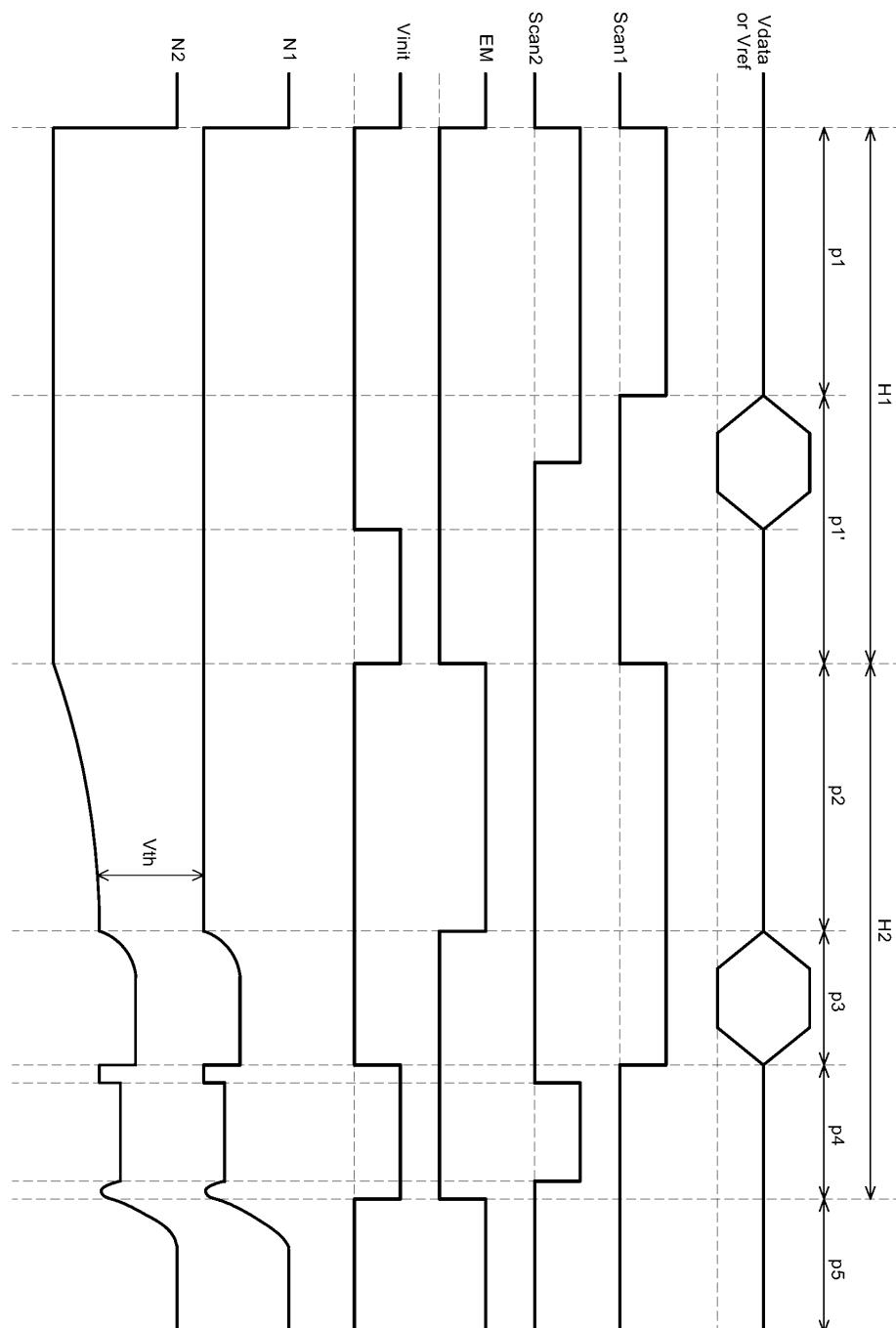
도면4



도면5



도면6



专利名称(译)	OLED显示装置及其驱动方法		
公开(公告)号	KR1020190057564A	公开(公告)日	2019-05-29
申请号	KR1020170154648	申请日	2017-11-20
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	이영장 이준호		
发明人	이영장 이준호		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233 G09G2230/00 G09G2320/0247		
外部链接	Espacenet		

摘要(译)

技术领域本发明涉及一种能够防止闪烁的有机发光显示装置及其驱动方法。本发明提供一种显示面板，该显示面板包括具有连接至栅极线和数据线的多个像素的显示面板，用于向栅极线输出第一扫描信号，第二扫描信号和发射控制信号的栅极驱动器，以及向数据线的刷新周期。以及一种数据驱动器，用于在水平保持时段期间，当第一扫描信号为高时，当数据电压被施加至多个像素时，以及当第二扫描信号为高时，输出数据电压并输出参考电压。在将初始化电压施加到多个像素并且以低状态轮询第一扫描信号之后，可以将第二扫描信号升高到高状态以防止输出亮度延迟现象。

