



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0117995
(43) 공개일자 2017년10월24일

(51) 국제특허분류(Int. Cl.)

G09G 3/3233 (2016.01)

(52) CPC특허분류

G09G 3/3233 (2013.01)

G09G 2300/0842 (2013.01)

(21) 출원번호 10-2017-0129769(분할)

(22) 출원일자 2017년10월11일

심사청구일자 없음

(62) 원출원 특허 10-2017-0052668

원출원일자 2017년04월25일

심사청구일자 2017년04월25일

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

권오경

서울특별시 강남구 압구정로 201 현대아파트 22동 801호

(74) 대리인

특허법인인벤투스

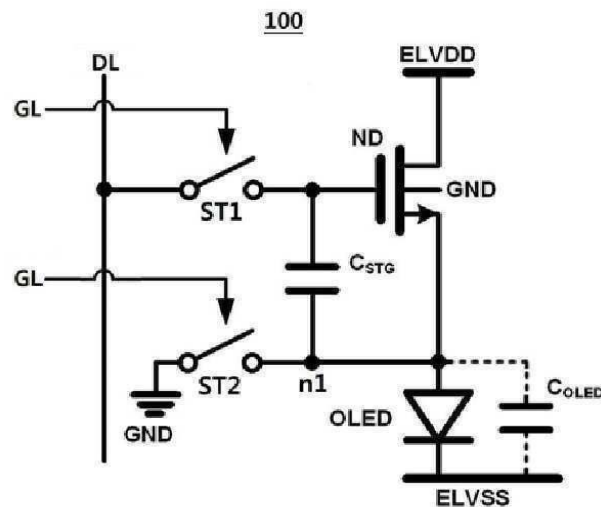
전체 청구항 수 : 총 7 항

(54) 발명의 명칭 유기발광다이오드 표시장치와 그 구동방법

(57) 요약

구동 트랜지스터의 문턱전압 보상과 넓은 입력전압 범위를 갖는 유기발광다이오드 표시장치와 그 구동방법이 개시된다. 구동 트랜지스터의 게이트-소스 전압을 유기발광소자의 발광 동작이 차단된 상태에서 입력하고, 유기발광소자의 발광시 구동 트랜지스터의 문턱전압에 따라 구동 트랜지스터의 게이트-소스 전압이 조정되어 구동 트랜지스터의 문턱전압 변화를 보상할 수 있으며, 발광시 구동 트랜지스터의 게이트와 소스 사이의 전압 감소로 인한 전류 감소와 기판 바이어스 효과에 따라 넓은 입력전압 범위를 갖는 유기발광다이오드 표시장치를 제공한다.

대표도 - 도1



(52) CPC특허분류

G09G 2320/0214 (2013.01)

G09G 2320/0233 (2013.01)

G09G 2320/0247 (2013.01)

명세서

청구범위

청구항 1

애노드 전극 및 캐소드 전극을 포함하는 유기발광다이오드;

게이트, 소스 및 드레인을 포함하고, 상기 소스는 상기 유기발광다이오드의 애노드 전극과 연결되고, 상기 드레인은 전원 전압과 연결되는 구동 트랜지스터;

상기 구동 트랜지스터의 게이트와 소스에 병렬 접속되는 저장 커패시터;

상기 구동 트랜지스터의 게이트와 연결되고, 제1 제어신호에 따른 스위칭 동작을 통해 데이터 전압을 상기 구동 트랜지스터로 공급하는 제1 스위칭 트랜지스터; 및

접지 전원과 연결되고, 상기 제1 제어신호에 따른 스위칭 동작에 의해 접지 전원을 상기 유기발광다이오드의 애노드 전극에 공급하는 제2 스위칭 트랜지스터를 포함하며,

상기 제1 스위칭 트랜지스터 및 제2 스위칭 트랜지스터는 상기 제1 제어신호에 따라 동시에 턴온 및 턴오프되는 유기발광다이오드 표시 장치.

청구항 2

제1항에 있어서,

상기 제1 스위칭 트랜지스터 및 제2 스위칭 트랜지스터가 턴온되었을 경우, 상기 저장 커패시터는 상기 구동 트랜지스터의 게이트와 소스 사이의 전압을 한 프레임 시간동안 저장시키는 유기발광다이오드 표시장치.

청구항 3

제1항에 있어서,

상기 제1 스위칭 트랜지스터의 입력 단자는 데이터라인에 연결되고, 상기 제1 스위칭 트랜지스터의 출력 단자는 상기 구동 트랜지스터의 게이트와 연결되는 유기발광다이오드 표시장치.

청구항 4

제1항에 있어서,

상기 제2 스위칭 트랜지스터는 상기 구동 트랜지스터의 소스 및 상기 유기발광다이오드의 애노드 전극에 공통 접속되는 유기발광다이오드 표시장치.

청구항 5

제1항에 있어서,

상기 제1 스위칭 트랜지스터가 턴온되었을 경우, 상기 데이터 전압이 상기 구동 트랜지스터의 게이트에 공급되는 유기발광다이오드 표시장치.

청구항 6

제1항에 있어서,

상기 제2 스위칭 트랜지스터가 턴온되었을 경우, 상기 유기발광다이오드의 발광이 차단되는 유기발광다이오드 표시장치.

청구항 7

제1항에 있어서,

상기 유기발광다이오드의 발광 전류(I_{OLED})는 하기의 수학식에 의해 결정되는 유기발광다이오드 표시장치.

$$I_{OLED} = \frac{W}{L} I_0 \exp \left\{ \frac{V_{DATA} - \left(1 - \frac{C_{STG}}{C_{STG} + C_{GATE,ND}} \right) V_{ANODE} - V_{TH}}{n V_T} \right\}$$

(여기서, W 는 구동 트랜지스터의 채널폭(width), L 은 구동 트랜지스터의 채널길이(length), I_0 는 구동트랜지스터의 게이트-소스 전압이 문턱전압과 같을 때 구동 트랜지스터에 흐르는 전류(residual drain current), V_{DATA} 는 데이터 전압, C_{STG} 는 저장 커패시터, $C_{GATE,ND}$ 는 구동 트랜지스터의 게이트에서 발생된 기생 커패시턴스, V_{ANODE} 는 유기발광다이오드의 애노드 전압, V_{TH} 는 문턱전압, n 는 구동 트랜지스터의 게이트-소스 전압의 변화에 의해 변하는 전류의 변화 정도를 나타내는 상수(subthreshold slope factor), V_T 는 볼츠만 상수(Boltzmann constant)이다.)

발명의 설명

기술 분야

[0001] 본 발명은 유기발광다이오드 표시장치에 관한 것으로, 더욱 상세하게는 구동 트랜지스터의 문턱전압 보상과 넓은 입력 전압 범위를 가지는 유기발광다이오드 표시장치 및 그 구동방법에 관한 것이다.

배경 기술

[0002] 최근 이동통신의 발달과 함께 생활환경의 변화에 따라 멀티미디어 장치는 보다 경량화된 저전력, 초박형의 디스플레이 장치를 요구하고 있다. 이러한 요구에 부응하는 새로운 디스플레이 장치 중 유기 발광 표시 장치는 자체 발광형이기 때문에 액정 표시 장치에 비해 시야각(Viewing Angle), 대조비(Contrast Ratio)등이 우수하며, 백라이트가 필요하지 않기 때문에 경량 박형이 가능하고, 소비 전력 측면에서도 유리하다.

[0003] 유기 발광 표시 장치는 양극과 음극을 교차되도록 형성하고 라인을 선택하여 구동하는 패시브 매트릭스(Passive Matrix)방식과, 스위칭 트랜지스터에 의해 스위칭되는 구동 전압을 커패시터로 유지시켜 구동 트랜지스터에 인가함으로써 유기 발광 소자에 흐르는 전류를 제어하는 액티브 매트릭스(Active Matrix) 방식으로 구분될 수 있다.

[0004] 하지만, 종래 액티브 매트릭스 방식의 유기 발광 표시 장치는, 구동 트랜지스터의 문턱전압 특성이 유기 발광 표시 패널의 위치에 따라 다르게 나타나는 문제점이 있다. 이러한 문턱전압의 편차는, 박막 트랜지스터 형성공정의 공정 오차에 기인하는 것으로서, 각 화소의 구동 트랜지스터에 동일한 구동 전압을 인가하여도 유기 발광 소자에 흐르는 전류의 차이를 유발시켜 결과적으로 각 화소에 다른 휘도가 표시되게 한다.

[0005] 즉, 구동 트랜지스터의 문턱전압 편차가 유기 발광 표시 패널 내에서 나타나게 되면 휘도의 균일성 불량 및 얼룩으로 시인되게 된다. 반면, 구동 트랜지스터의 문턱전압의 편차가 유기 발광 표시 패널별로 나타나게 되면 패널에 따라 다른 블랙 레벨과 화이트 레벨을 가지게 되므로 패널의 휘도 및 대조비 등 패널마다 패널의 특성이 일정하지 않게 된다.

[0006] 또한 좁은 입력 전압 범위에 따른 화질 저하 및 복잡한 화소 구조 때문에 높은 화소 밀도 구현에 문제가 발생된다. 여기서 입력 전압 범위란 전압기입형 유기발광 다이오드의 화소가 최소 밝기(블랙 레벨)의 입력 전압부터 최대 밝기(화이트 레벨)의 입력 전압까지의 범위를 뜻한다. 입력 전압 범위에 의해 계조에 따른 그레이 레벨(gray level)별 LSB 전압의 크기가 결정된다. 그레이 레벨별 LSB 전압이 작을수록 기입된 입력 전압의 변화에 따른 휘도 변화가 크다. 그러므로 입력 전압 범위는 기입된 입력 전압을 변화시키는 요소인 킥백(kick back) 전압과 누설 전류 등과 밀접한 관련이 있기 때문에 전압기입형 화소를 사용하는 디스플레이의 화질에 큰 영향을 미친다. 즉, 입력 전압 범위가 좁은 경우, 높은 계조를 표현하기 위해서는 그레이 레벨별 LSB 전압이 줄어든다. 이런 경우, 킥백 전압 또는 누설 전류와 같은 효과들에 의한 기입된 전압 변화에 의해 휘도 변화가 커 화질이 저하된다. 그에 반해 입력 전압 범위가 높은 경우, 높은 계조에서도 그레이 레벨별 LSB 전압이 크기 때문에, 킥백 전압 또는 누설 전류와 같은 효과들에 의한 영향이 적어 높은 화질을 유지할 수 있다.

선행기술문헌

특허문헌

[0007] (특허문헌 0001) 한국특허공개 10-2009-0006057

발명의 내용

해결하려는 과제

[0008] 본 발명은 구동 트랜지스터의 문턱전압 보상과 넓은 입력 전압 범위를 제공하며, 높은 화소 밀도를 위해 간단한 화소 회로를 갖는 유기발광다이오드 표시장치와 그 구동방법을 제공하는데 있다.

과제의 해결 수단

[0009] 상기 과제를 해결하기 위한 본 발명에 따른 유기발광다이오드 표시장치는 애노드 전극 및 캐소드 전극을 포함하는 유기발광다이오드; 게이트, 소스 및 드레인을 포함하고, 상기 소스는 상기 유기발광다이오드의 애노드 전극과 연결되고, 상기 드레인은 전원 전압과 연결되는 구동 트랜지스터; 상기 구동 트랜지스터의 게이트와 소스에 병렬 접속되는 저장 커패시터; 상기 구동 트랜지스터의 게이트와 연결되고, 제1 제어신호에 따른 스위칭 동작을 통해 데이터 전압을 상기 구동 트랜지스터로 공급하는 제1 스위칭 트랜지스터; 및 접지 전원과 연결되고, 상기 제1 제어신호에 따른 스위칭 동작에 의해 접지 전원을 상기 유기발광다이오드의 애노드 전극에 공급하는 제2 스위칭 트랜지스터를 포함하며, 상기 제1 스위칭 트랜지스터 및 제2 스위칭 트랜지스터는 상기 제1 제어신호에 따라 동시에 턴온 및 턴오프될 수 있다.

[0010] 여기서, 상기 제1 스위칭 트랜지스터 및 제2 스위칭 트랜지스터가 턴온되었을 경우, 상기 저장 커패시터는 상기 구동 트랜지스터의 게이트와 소스 사이의 전압을 한 프레임 시간동안 저장시킬 수 있다.

[0011] 그리고 상기 제1 스위칭 트랜지스터의 입력 단자는 데이터라인에 연결되고, 상기 제1 스위칭 트랜지스터의 출력 단자는 상기 구동 트랜지스터의 게이트와 연결될 수 있다.

[0012] 또한, 상기 제2 스위칭 트랜지스터는 상기 구동 트랜지스터의 소스 및 상기 유기발광다이오드의 애노드 전극에 공통 접속될 수 있다.

[0013] 또한, 상기 제1 스위칭 트랜지스터가 턴온되었을 경우, 상기 데이터 전압이 상기 구동 트랜지스터의 게이트에 공급될 수 있다.

[0014] 또한, 상기 제2 스위칭 트랜지스터가 턴온되었을 경우, 상기 유기발광다이오드의 발광이 차단될 수 있다.

[0015] 또한, 상기 유기발광다이오드의 발광 전류(I_{OLED})는 하기의 수학적식에 의해 결정될 수 있다.

$$I_{OLED} = \frac{W}{L} I_0 \exp \left\{ \frac{V_{DATA} - \left(1 - \frac{C_{STG}}{C_{STG} + C_{GATE,ND}} \right) V_{ANODE} - V_{TH}}{n V_T} \right\}$$

[0016] (여기서, W는 구동 트랜지스터의 채널폭(width), L은 구동 트랜지스터의 채널길이(length), I_0 는 구동트랜지스터의 게이트-소스 전압이 문턱전압과 같을 때 구동 트랜지스터에 흐르는 전류(residual drain current), V_{DATA} 는 데이터 전압, C_{STG} 는 저장 커패시터, $C_{GATE,ND}$ 는 구동 트랜지스터의 게이트에서 발생한 기생 커패시턴스, V_{ANODE} 는 유기발광다이오드의 애노드 전압, V_{TH} 는 문턱전압, n는 구동 트랜지스터의 게이트-소스 전압의 변화에 의해 변하는 전류의 변화 정도를 나타내는 상수(subthreshold slope factor), V_T 는 볼츠만 상수(Boltzmann constant)이다.)

발명의 효과

[0018] 본 발명에 따르면, 구동 트랜지스터의 게이트-소스 전압을 유기발광소자의 발광 동작이 차단된 상태에서 입력하

고, 유기발광소자 발광시 구동 트랜지스터의 문턱전압에 따라 구동 트랜지스터의 게이트-소스 전압이 조정됨으로써 구동 트랜지스터의 문턱전압 변화를 보상할 수 있다.

[0019] 또한, 입력 데이터 전압에 따른 유기발광다이오드에 흐르는 발광 전류의 변화량이 감소됨으로써 넓은 입력 전압 범위를 가질 수 있고, 발광 전류를 조절하는 것이 가능하여 고화질을 얻을 수 있으며, 트랜지스터의 사이즈 변경을 통해 입력 데이터 전압 범위의 조절이 가능하다.

[0020] 더 나아가, 화소 회로의 구성을 간단히 함으로써 높은 화소 밀도(PPI) 구현이 가능하며, 본 발명에 따른 화소 구조들은 초소형 마이크로 디스플레이부터 대형 TV까지 대상의 크기에 상관없이 적용이 가능하다.

[0021] 본 발명의 기술적 효과들은 이상에서 언급한 것들로 제한되지 않으며, 언급되지 않은 또 다른 기술적 효과들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

도면의 간단한 설명

[0022] 도 1은 본 발명의 제1 실시예에 따른 유기발광다이오드 표시장치에 있어서 화소를 등가적으로 나타내는 회로도이다.

도 2는 상기 도 1에 도시된 등가 회로의 동작을 설명하기 위한 구동 타이밍도이다.

도 3은 상기 도 1에 도시된 등가 회로의 동작을 설명하기 위한 흐름도이다.

도 4는 상기 도 1의 제1 실시예에 따른 유기발광다이오드 표시장치에 있어서 구동 트랜지스터를 PMOS 트랜지스터를 이용하여 구현한 회로도이다.

도 5는 본 발명의 제2 실시예에 따른 유기발광다이오드 표시장치에 있어서 화소를 등가적으로 나타내는 회로도이다.

도 6는 상기 도 5에 도시된 등가 회로의 동작을 설명하기 위한 구동 타이밍도이다.

도 7은 상기 도 5에 도시된 등가 회로의 동작을 설명하기 위한 흐름도이다.

도 8은 상기 도 5의 제2 실시예에 따른 유기발광다이오드 표시장치에 있어서 구동 트랜지스터를 PMOS 트랜지스터를 이용하여 구현한 회로도이다.

도 9는 본 발명의 제3 실시예에 따른 유기발광다이오드 표시장치에 있어서 화소를 등가적으로 나타내는 회로도이다.

도 10은 상기 도 9에 도시된 등가 회로의 동작을 설명하기 위한 구동 타이밍도이다.

도 11은 상기 도 9에 도시된 등가 회로의 동작을 설명하기 위한 흐름도이다.

도 12는 상기 도 9의 제3 실시예에 따른 유기발광다이오드 표시장치에 있어서 구동 트랜지스터 및 프로그래밍 트랜지스터를 PMOS 트랜지스터를 이용하여 구현한 회로도이다.

도 13은 본 발명의 제4 실시예에 따른 유기발광다이오드 표시장치에 있어서 화소를 등가적으로 나타내는 회로도이다.

도 14는 상기 도 13에 도시된 등가 회로의 동작을 설명하기 위한 구동 타이밍도이다.

도 15는 상기 도 13에 도시된 등가 회로의 동작을 설명하기 위한 흐름도이다.

도 16은 상기 도 13의 제4 실시예에 따른 유기발광다이오드 표시장치에 있어서 구동 트랜지스터를 NMOS 트랜지스터를 이용하여 구현한 회로도이다.

도 17은 본 발명의 유기발광다이오드의 표시장치를 포함하는 디스플레이 장치를 나타내는 도면이다.

발명을 실시하기 위한 구체적인 내용

[0023] 본 발명은 본 발명은 다양한 변경을 가할 수 있고 여러 가지 형태를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 본문에 상세하게 설명하고자 한다. 그러나, 이는 본 발명을 특정한 개시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다. 각 도면을 설명하면서 유사한 참조부호를 유사한 구성요소에 대해 사용하였다.

- [0024] 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가지고 있다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥 상 가지는 의미와 일치하는 의미를 가지는 것으로 해석되어야 하며, 본 출원에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.
- [0025] 이하, 본 발명에 따른 실시 예들을 첨부도면을 참조하여 상세히 설명하기로 하며, 첨부 도면을 참조하여 설명함에 있어, 동일하거나 대응하는 구성 요소는 동일한 도면번호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다.
- [0027] 제1 실시예
- [0028] 도 1은 본 발명의 제1 실시예에 따른 유기발광다이오드 표시장치에 있어서 화소를 증가적으로 나타내는 회로도이다.
- [0029] 도 1을 참조하면, 본 발명의 제1 실시예에 따른 유기발광다이오드 표시장치(100)는 유기발광다이오드(OLED), 구동 트랜지스터(ND), 저장 커패시터(CSTG), 제1 스위칭 트랜지스터(ST1) 및 제2 스위칭 트랜지스터(ST2)를 포함한다.
- [0030] 유기발광다이오드(OLED)는 발광층을 가지는 발광 다이오드로서, 애노드(Anode) 전극이 구동 트랜지스터(ND)의 소스에 연결되고, 캐소드(Cathode) 전극이 저전위 전압원(ELVSS)에 연결된다. 유기발광다이오드(OLED)는 구동 트랜지스터(ND)로부터 구동 전류를 제공받아 빛을 방출한다.
- [0031] 구동 트랜지스터(ND)는 드레인이 고전위 전압원(ELVDD)에 연결되고, 소스는 유기발광다이오드(OLED)의 애노드 전극이 연결되며, 게이트에 제1 스위칭 트랜지스터(ST1)의 출력 단자가 연결된다. 구동 트랜지스터(ND)는 제1 스위칭 트랜지스터(ST1)를 통하여 게이트로 제공되는 데이터 전압(VDATA)에 응답하여 구동 전류를 유기발광다이오드(OLED)에 제공한다. 바람직하게는 제1 실시예에 따른 구동 트랜지스터(ND)는 NMOS 트랜지스터일 수 있다. 이러한 구동 트랜지스터(ND)는 PMOS 트랜지스터로도 구성될 수도 있으나 NMOS 트랜지스터와 PMOS 트랜지스터는 서로 상보형(complementary)이므로 PMOS 트랜지스터의 동작과 전압 및 전류는 NMOS 트랜지스터와 반대가 될 수 있다.
- [0032] 저장 커패시터(CSTG)는 구동 트랜지스터(ND)의 게이트와 소스에 병렬 접속되고, 제어신호에 따라 인가되는 구동 트랜지스터(ND)의 게이트와 소스 사이의 전압을 한 프레임 시간동안 저장시킨다.
- [0033] 제1 스위칭 트랜지스터(ST1)는 입력단자가 데이터라인(DL)에 연결되고, 출력 단자가 구동 트랜지스터(ND)의 게이트에 연결되며, 제어단자가 스캔라인(GL)에 연결된다. 제1 스위칭 트랜지스터(ST1)는 스캔라인(GL)을 통해 제공되는 스캔신호(SCAN)에 응답하여 스위칭 동작을 통해 데이터 전압(VDATA)을 구동 트랜지스터(ND)의 게이트에 제공한다.
- [0034] 제2 스위칭 트랜지스터(ST2)는 입력단자가 노드1(n1)에 연결되고, 출력 단자가 접지 전원(GND)에 연결되며, 제어단자가 스캔라인(GL)에 연결된다. 제2 스위칭 트랜지스터(ST2)가 스캔라인(GL)을 통해 제공되는 스캔신호(SCAN)에 응답하여 스위칭 동작을 수행함으로써 노드1(n1)이 접지 전원(GND)과 연결될 수 있다. 즉, 제2 스위칭 트랜지스터(ST2)의 턴온에 의해 유기발광다이오드(OLED)의 발광 동작이 차단될 수 있다.
- [0035] 따라서, 스캔신호(SCAN)에 의해 제1 스위칭 트랜지스터(ST1)와 제2 스위칭 트랜지스터(ST2)가 동시에 턴온되면, 제1 스위칭 트랜지스터(ST1)의 스위칭에 의해 입력되는 데이터 전압(VDATA)은, 스위칭시 접지 전원(GND)과 연결되는 제2 스위칭 트랜지스터(ST2)에 기인하여 유기발광다이오드(OLED)의 발광 동작이 차단된 상태에서 저장 커패시터(CSTG)로 입력된다.
- [0036] 또한, 본 발명의 제1 실시예에 따른 유기발광다이오드 표시장치(100)는 데이터 전압(VDATA)을 전달하는 데이터라인(DL) 및 스캔신호(SCAN)를 전달하는 스캔라인(GL)을 포함할 수 있다.
- [0037] 데이터라인(DL)은 화소에 데이터 전압(VDATA)을 전달하고, 열 방향으로 뻗어 있으며 각 데이터라인(DL)들은 서로가 실질적으로 평행하다. 여기서 데이터 전압(VDATA)은 표시 데이터에 대응하는 전압이다.
- [0038] 스캔라인(GL)은 화소에 스캔신호(SCAN)를 전달하고, 행 방향으로 뻗어 있으며 각 스캔라인(GL)들은 서로가 실질적으로 평행하다. 바람직하게는 본 발명의 제1 실시예에 따른 유기발광다이오드 표시장치(100)는 하나의 화소에

하나의 스캔라인(GL)을 포함하여, 하나의 스캔라인(GL)에 의한 스캔신호(SCAN)를 통해 제1 스위칭 트랜지스터(ST1) 및 제2 스위칭 트랜지스터(ST2)가 동시에 온/오프 제어될 수 있다.

[0039] 상술한 바와같이, 본 발명의 제1 실시예에 따른 유기발광다이오드 표시장치(100)는 3개의 트랜지스터와 1개의 커패시터를 이용하여 종래에 비해 간단한 회로 구성이 가능하기 때문에 높은 화소 밀도(Pixel Per Inch, PPI) 구현이 가능하다.

[0040] 도 2는 상기 도 1에 도시된 등가 회로의 동작을 설명하기 위한 구동 타이밍도이다.

[0041] 도 3은 상기 도 1에 도시된 등가 회로의 동작을 설명하기 위한 흐름도이다.

[0042] 도 2 및 도 3을 참조하여, 본 발명의 제1 실시예에 따른 유기발광다이오드 표시장치의 구동방법을 단계적으로 설명한다.

[0043] 본 발명의 제1 실시예에 따른 유기발광다이오드 표시장치(100)의 구동방법은 스캔신호(SCAN)가 활성화되어 데이터 전압(VDATA)이 인가되는 데이터 기입 단계(S110) 및 스캔신호(SCAN)가 비활성화되고, 구동 트랜지스터(ND)의 게이트-소스 전압(VGS)에 의해 상기 유기발광다이오드(OLED)가 발광하는 발광 단계(S120)를 포함할 수 있다.

[0044] 보다 구체적으로, 데이터 기입 단계(S110)는 도 2에서 제1 기간(T1)을 포함할 수 있다. 제1 기간(T1)에서는 스캔신호(SCAN)가 하이(high)레벨을 가지며, 스캔신호(SCAN)에 의해 제1 스위칭 트랜지스터(ST1) 및 제2 스위칭 트랜지스터(ST2)가 동시에 턴온 된다.

[0045] 제1 스위칭 트랜지스터(ST1)가 턴온되면 구동 트랜지스터(ND)의 게이트에 입력 전압인 데이터 전압(VDATA)이 제공되고, 제1 스위칭 트랜지스터(ST1)의 턴온과 동시에 제2 스위칭 트랜지스터(ST2)가 턴온 됨으로써 제2 스위칭 트랜지스터(ST2)의 스위칭에 의해 노드(n1)는 접지 전원(GND)과 연결된다. 이에 따라 구동 트랜지스터(ND)의 소스전압(Vs) 즉, 유기발광다이오드(OLED)의 애노드 전압(VANODE)은 0V가 된다. 또한, 제2 스위칭 트랜지스터(ST2)의 턴온에 의해 구동 트랜지스터(ND)의 전류가 노드(n1)를 통해 접지 전원(GND)으로 흐르기 때문에 유기발광다이오드(OLED)의 발광 동작이 차단된다.

[0046] 따라서, 데이터 기입 단계(S110)에서는 유기발광다이오드(OLED)의 발광 동작이 차단된 상태에서 데이터 전압(VDATA)이 구동 트랜지스터(ND)의 게이트에 공급되기 때문에 디스플레이의 명암비(contrast ratio)를 증가시킬 수 있다.

[0047] 발광 단계(S120)는 도 2에서 제2 기간(T2)을 포함할 수 있다. 제2 기간(T2)에서는 스캔신호(SCAN)가 로우(low)레벨을 가지며, 스캔신호(SCAN)에 의해 제1 스위칭 트랜지스터(ST1) 및 제2 스위칭 트랜지스터(ST2)가 동시에 턴오프 되고, 유기발광다이오드(OLED)의 애노드 전압(VANODE)을 통해 형성되는 구동 트랜지스터(ND)의 게이트-소스(VGS) 전압에 의해 유기발광다이오드(OLED)가 발광 동작을 수행한다.

[0048] 발광 단계(S120)에서 유기발광다이오드(OLED)로 흐르는 발광 전류(IOLED)는 구동 트랜지스터(ND)의 게이트-소스 전압(VGS)에 의해 결정되므로, 유기발광다이오드(OLED)로 흐르는 발광 전류(IOLED)는 수학식 1과 같이 나타낼 수 있다.

수학식 1

$$I_{OLED} = \frac{W}{L} I_0 \exp \left\{ \frac{V_{GS} - V_{TH}}{\eta V_T} \right\}$$

[0049]

[0050] 여기서, W는 구동 트랜지스터(ND)의 채널폭(width), L은 구동 트랜지스터(ND)의 채널길이(length), Io는 구동 트랜지스터(ND)의 게이트-소스 전압(VGS)이 문턱전압(VTH)과 같을 때 구동 트랜지스터(ND)에 흐르는 전류(residual drain current), VGS는 구동 트랜지스터(ND)의 게이트-소스 전압, VTH는 구동 트랜지스터(ND)의 문턱전압, η는 구동 트랜지스터(ND)의 게이트-소스 전압(VGS) 변화에 의해 변하는 전류의 변화 정도를 나타내는 상수(subthreshold slope factor), VT는 볼츠만 상수(Boltzmann constant)를 나타낸다.

[0051] 수학식 1에 나타난 유기발광다이오드(OLED)에 흐르는 발광 전류(IOLED)는 상술한 바와 같이 구동 트랜지스터(ND)의 게이트-소스 전압(VGS)에 의해 결정되어지며, 이는 유기발광다이오드(OLED)의 밝기를 결정한다. 또한, 발광 단계(S120)에서는 스캔신호(SCAN)의 로우레벨에 의해 제2 스위칭 트랜지스터(ST2)가 턴오프 되어, 접지 전

원(GND)과 노드(n1)가 연결되지 않기 때문에 구동 트랜지스터(ND)의 전류가 유기발광다이오드(OLED)로 흐를 때 유기발광다이오드(OLED)의 애노드 전압(VANODE)은 유기발광다이오드(OLED)에 흐르는 발광 전류(IOLED)에 의해 결정된다.

[0052] 따라서, 변화한 유기발광다이오드(OLED)의 애노드 전압(VANODE)은 수학적 식 2와 같이 나타낼 수 있다.

수학적 식 2

$$V_{ANODE} = ELVSS + nV_T \ln\left(\frac{I_{OLED}}{I_S} + 1\right)$$

[0053]

[0054] 여기서, ELVSS는 저전위 전압원, n은 유기발광소자의 특성을 나타내는 상수(empirical constant), IOLED는 유기 발광다이오드(OLED)로 흐르는 전류, Is는 유기발광다이오드(OLED)에 역바이어스가 걸리면 흐르는 전류(reverse saturation current)를 나타낸다.

[0055] 이때 변화한 유기발광다이오드(OLED)의 애노드 전압(VANODE)으로 인해 저장 커패시터(CSTG)와 구동 트랜지스터(ND)의 게이트에서 발생된 기생 커패시턴스 간의 전기용량결합효과(Capacitive coupling effect)로 구동 트랜지스터(ND)의 게이트 전압(VG)이 변하게 되며, 변화한 구동 트랜지스터의 게이트 전압(VG)은 수학적 식 3과 같이 나타낼 수 있다.

수학적 식 3

$$V_{G,ND} = V_{DATA} + \frac{C_{STG}}{C_{STG} + C_{GATE,ND}} V_{ANODE}$$

[0056]

[0057] 여기서, VDATA는 데이터 전압, CSTG는 저장 커패시터, CGATE,ND는 구동 트랜지스터(ND)의 게이트에서 발생된 기생 커패시턴스, VANODE는 유기발광다이오드(OLED)의 애노드 전압을 나타낸다.

[0058] 구동 트랜지스터(ND)의 게이트 전압(VG)이 수학적 식 3과 같이 결정되기 때문에, 구동 트랜지스터(ND)의 게이트-소스 전압(VGS)은 수학적 식 4와 같이 나타낼 수 있다.

수학적 식 4

$$V_{GS,ND} = V_{DATA} - \left(1 - \frac{C_{STG}}{C_{STG} + C_{GATE,ND}}\right) V_{ANODE}$$

[0059]

[0060] 따라서, 수학적 식 1과 수학적 식 4에 의해 유기발광다이오드(OLED)에 흐르는 발광 전류(IOLED)는 수학적 식 5와 같이 나타낼 수 있다.

수학적 식 5

$$I_{OLED} = \frac{W}{L} I_0 \exp\left\{ \frac{V_{DATA} - \left(1 - \frac{C_{STG}}{C_{STG} + C_{GATE,ND}}\right) V_{ANODE} - V_{TH}}{nV_T} \right\}$$

[0061]

[0062] 수학적 식 5를 참조하면, 본 발명의 제1 실시예에 따른 유기발광다이오드 표시장치(100)는 구동 트랜지스터(ND)의 문턱전압(VTH)이 공정 변화로 인해 변화하면 유기발광다이오드(OLED)의 발광 동작시에 구동 트랜지스터(ND)에서 유기발광다이오드(OLED)로 흐르는 전류의 크기 또한 변화하여 문턱전압(VTH) 변화에 따른 발광전류의 변화를 보상할 수 있다. 즉, 수학적 식 4와 수학적 식 5에서와 같이 문턱전압(VTH)이 증가하면 유기발광다이오드(OLED)의 애노드

전압(VANODE)이 감소하고, 이에 따라 구동 트랜지스터(ND)의 게이트-소스 전압(VGS)이 증가하여 문턱전압(VTH) 증가에 의한 전류의 변화를 보상할 수 있고, 반대로 문턱전압(VTH)이 감소하면 유기발광다이오드(OLED)의 애노드 전압(VANODE)이 증가하고, 이에 따라 구동 트랜지스터(ND)의 게이트-소스 전압(VGS)이 감소하여 문턱전압(VTH) 감소에 의한 전류의 변화를 보상할 수 있다.

[0063] 또한, 본 발명의 제1 실시예에 따른 유기발광다이오드 표시장치(100)는 유기발광다이오드(OLED)의 애노드 전압(VANODE)의 증가와 기판 바이어스 효과(Body effect)를 이용하여 작은 전류 레벨을 쉽게 제어 할 수 있는 넓은 입력전압 범위를 제공함으로써, 종래의 좁은 입력전압 범위 때문에 발생하는 화질 저하에 대한 문제를 해결할 수 있다. 즉, 데이터 기입 단계(S110)에서 인가되는 입력전압인 데이터 전압(VDATA)이 증가하게 되면, 발광 단계(S120)에서 유기발광다이오드(OLED)로 흐르는 발광 전류(IOLED)의 크기가 증가되고, 이에 따라 유기발광다이오드(OLED)의 애노드 전압(VANODE)이 더욱 증가한다. 또한, 유기발광다이오드(OLED)의 애노드 전압(VANODE)이 증가함으로써 구동 트랜지스터(ND)의 소스와 기판 사이에 역바이어스가 발생되어 기판 바이어스 효과(Body Effect)에 의해 구동 트랜지스터(ND)의 문턱전압(VTH)이 상승한다. 따라서, 입력 전압인 데이터 전압(VDATA)에 의한 유기발광다이오드(OLED)에 흐르는 발광 전류(IOLED)의 변화량이 줄어들게 되므로 넓은 입력 전압 범위를 갖는다.

[0064] 도 4는 도 1의 제1 실시예에 따른 유기발광다이오드 표시장치에 있어서 구동 트랜지스터를 PMOS 트랜지스터를 이용하여 구현한 회로도이다.

[0065] 상술한 제1 실시예는 구동 트랜지스터(ND)를 NMOS 트랜지스터를 이용한 회로구성이었으나, 구동 트랜지스터(ND)를 PMOS 트랜지스터를 이용해도 동일한 동작 특성을 갖는 회로 구성이 가능하다. 즉, 구동 트랜지스터(PD)를 PMOS 트랜지스터를 이용한 회로는 도 4에서와 같이 구동 트랜지스터(PD)의 드레인이 저전위 전압원(ELVSS)에 연결되고, 소스는 유기발광다이오드(OLED)의 캐소드 전극이 연결되며, 게이트에는 제1 스위칭 트랜지스터(ST1)의 출력 단자가 연결된다. 유기발광다이오드(OLED)는 캐소드 전극이 구동 트랜지스터(PD)의 소스에 연결되고, 애노드 전극이 고전위 전압원(ELVDD)에 연결된다. 또한, 제2 스위칭 트랜지스터(ST2)가 고전위 전압원(ELVDD)에 연결되게 구성함으로써 구동 트랜지스터(ND)를 NMOS 트랜지스터를 이용한 회로구성과 동일한 동작 특성을 가질 수 있다.

[0067] 제2 실시예

[0068] 도 5는 본 발명의 제2 실시예에 따른 유기발광다이오드 표시장치에 있어서 화소를 등가적으로 나타내는 회로도이다.

[0069] 도 5를 참조하면, 본 발명의 제2 실시예에 따른 유기발광다이오드 표시장치(200)는 유기발광다이오드(OLED), 구동 트랜지스터(ND), 저장 커패시터(CSTG), 제1 스위칭 트랜지스터(ST1) 및 제2 스위칭 트랜지스터(ST2)를 포함한다. 또한, 본 발명의 제2 실시예에는 데이터 전압(VDATA)을 전달하는 데이터라인(DL) 외에 제1 제어신호를 전달하는 스캔라인(GL) 및 제2 제어신호를 전달하는 초기화라인(IL)을 포함할 수 있다. 바람직하게는 제1 제어신호는 스캔신호(SCAN)일 수 있으며, 제2 제어신호는 초기화신호(INIT)일 수 있다.

[0070] 유기발광다이오드(OLED)는 발광층을 가지는 발광 다이오드로서, 애노드(Anode) 전극이 구동 트랜지스터(ND)의 소스에 연결되고, 캐소드(Cathode) 전극이 저전위 전압원(ELVSS)에 연결된다. 유기발광다이오드(OLED)는 구동 트랜지스터(ND)로부터 구동 전류를 제공받아 빛을 방출한다.

[0071] 구동 트랜지스터(ND)는 드레인에 고전위 전압원(ELVDD)이 연결되고, 소스에 유기발광다이오드(OLED)의 애노드 전극이 연결되며, 게이트에 제1 스위칭 트랜지스터(ST1)의 출력 단자가 연결된다. 구동 트랜지스터(ND)는 제1 스위칭 트랜지스터(ST1)를 통하여 게이트로 제공되는 데이터 전압(VDATA)에 응답하여 구동 전류를 유기발광다이오드(OLED)에 제공한다. 바람직하게는 제2 실시예에 따른 구동 트랜지스터(ND)는 NMOS 트랜지스터일 수 있다. 이러한 구동 트랜지스터(ND)는 PMOS 트랜지스터로도 구성될 수도 있으나 NMOS 트랜지스터와 PNMOS 트랜지스터는 서로 상보형(complementary)이므로 PMOS 트랜지스터의 동작과 전압 및 전류는 NMOS 트랜지스터와 반대가 될 수 있다.

[0072] 저장 커패시터(CSTG)는 구동 트랜지스터(ND)의 게이트와 소스에 병렬 접속되고, 제어신호에 따라 인가되는 구동 트랜지스터(ND)의 게이트와 소스 사이의 전압을 한 프레임 시간동안 저장시킨다.

[0073] 제1 스위칭 트랜지스터(ST1)는 입력단자가 데이터라인(DL)에 연결되고, 출력 단자가 구동 트랜지스터(ND)의 게

이트에 연결되며, 제어단자가 제1 제어신호를 인가하는 스캔라인(GL)에 연결된다. 제1 스위칭 트랜지스터(ST1)는 스캔라인(GL)을 통해 제공되는 스캔신호(SCAN)에 응답하여 스위칭 동작을 통해 데이터 전압(VDATA)을 구동 트랜지스터(ND)의 게이트에 제공한다.

[0074] 제2 스위칭 트랜지스터(ST2)는 입력단자가 노드1(n1)에 연결되고, 출력 단자가 접지 전원(GND)에 연결되며, 제어단자가 제2 제어신호를 인가하는 초기화라인(IL)에 연결된다. 제2 스위칭 트랜지스터(ST2)가 초기화라인(IL)을 통해 제공되는 초기화신호(INIT)에 응답하여 스위칭 동작을 수행함으로써 노드1(n1)이 접지 전원(GND)과 연결될 수 있다. 즉, 제2 스위칭 트랜지스터(ST2)의 턴온에 의해 유기발광다이오드(OLED)의 발광 동작이 차단될 수 있다.

[0075] 따라서, 스캔신호(SCAN)와 초기화신호(INIT)가 동시에 하이레벨의 신호를 인가하면 제1 스위칭 트랜지스터(ST1)와 제2 스위칭 트랜지스터(ST2)가 턴온되며, 이에 따라 제1 스위칭 트랜지스터(ST1)의 스위칭에 의해 입력되는 데이터 전압(VDATA)은, 스위칭시 접지 전원(GND)과 연결되는 제2 스위칭 트랜지스터(ST2)에 기인하여 유기발광다이오드(OLED)의 발광 동작이 차단된 상태에서 구동 트랜지스터(ND)의 게이트에 공급된다.

[0076] 데이터라인(DL)은 화소에 데이터 전압(VDATA)을 전달하고, 열 방향으로 뻗어 있으며 각 데이터라인(DL)들은 서로가 실질적으로 평행하다. 여기서 데이터 전압(VDATA)은 표시 데이터에 대응하는 전압이다.

[0077] 스캔라인(GL)과 초기화라인(IL)은 화소에 각각 스캔신호(SCAN) 및 초기화신호(INIT)를 전달하고, 각각 행 방향으로 뻗어 있으며 각 스캔라인(GL)과 초기화라인(IL)들은 서로가 실질적으로 평행하다. 바람직하게는 본 발명의 제2 실시예에 따른 유기발광다이오드 표시장치는 제1 제어신호인 스캔신호(SCAN)가 제1 스위칭 트랜지스터(ST1)를 제어하며, 제2 제어신호인 초기화신호(INIT)가 제2 스위칭 트랜지스터(ST2)를 제어할 수 있다.

[0078] 상술한 바와 같이, 본 발명의 제2 실시예에 따른 유기발광다이오드 표시장치(200)는 제1 스위칭 트랜지스터(ST1) 및 제2 스위칭 트랜지스터(ST2)를 제어하는 제어신호만 다르고, 화소 구조는 3개의 트랜지스터와 1개의 커패시터로 제1 실시예와 동일한 구성으로써, 간단한 회로 구성이 가능하기 때문에 종래에 비해 높은 화소 밀도(Pixel Per Inch, PPI) 구현이 가능하다.

[0079] 도 6은 상기 도 5에 도시된 등가 회로의 동작을 설명하기 위한 구동 타이밍도이다.

[0080] 도 7은 상기 도 5에 도시된 등가 회로의 동작을 설명하기 위한 흐름도이다.

[0081] 도 6 및 도 7을 참조하여, 본 발명의 제2 실시예에 따른 유기발광다이오드 표시장치(200)의 구동방법을 단계적으로 설명한다.

[0082] 본 발명의 제2 실시예에 따른 유기발광다이오드 표시장치(200)의 구동방법은 구동 트랜지스터(ND)의 게이트에 기준전압(VREF)이 인가되고, 소스에는 접지 전원(GND)이 인가되는 초기화 단계(S210), 저장 커패시터(CSTG)에 구동 트랜지스터(ND)의 문턱전압(VTH)이 저장되는 문턱전압(VTH) 샘플링 단계(S220), 구동 트랜지스터(ND)의 게이트에 데이터 전압(VDATA)이 인가되는 데이터 기입 단계(S230), 구동 트랜지스터(ND)의 게이트-소스(VGS) 전압에 의해 유기발광다이오드(OLED)의 밝기가 결정되는 발광 단계(S240)를 포함할 수 있다.

[0083] 보다 구체적으로, 초기화 단계(S210)는 도 5에서 제1 기간(T1)을 포함할 수 있다. 제1 기간(T1)에서는 스캔신호(SCAN)와 초기화신호(INIT)는 모두 하이레벨을 가지며, 스캔신호(SCAN)에 의해 제1 스위칭 트랜지스터(ST1)가 턴온되고, 초기화신호(INIT)에 의해 제2 스위칭 트랜지스터(ST2)가 턴온된다.

[0084] 제1 스위칭 트랜지스터(ST1)가 턴온되면 구동 트랜지스터(ND)의 게이트에 입력 전압인 기준전압(VREF)이 제공되고, 제1 스위칭 트랜지스터(ST1)의 턴온과 동시에 제2 스위칭 트랜지스터(ST2)가 턴온됨으로써 제2 스위칭 트랜지스터(ST2)의 스위칭에 의해 노드1(n1)은 접지 전원(GND)과 연결된다. 이에 따라 구동 트랜지스터(ND)의 소스전압 즉, 유기발광다이오드(OLED)의 애노드 전압(VANODE)은 0V가 된다. 또한, 구동 트랜지스터(ND)의 전류가 노드1(n1)를 통해 접지 전원(GND)으로 흐르기 때문에 유기발광다이오드(OLED)의 발광 동작이 차단된다.

[0085] 문턱전압(VTH) 샘플링 단계(S220)는 도 5에서 제2 기간(T2)을 포함할 수 있다. 제2 기간(T2)에서는 스캔신호(SCAN)는 하이레벨을 가지며, 초기화신호(INIT)는 로우레벨을 갖는다. 따라서, 스캔신호(SCAN)에 의해 제1 스위칭 트랜지스터(ST1)는 턴온을 유지하며, 초기화신호(INIT)에 의해 제2 스위칭 트랜지스터(ST2)는 턴오프 된다. 이때, 제2 스위칭 트랜지스터(ST2)가 턴오프 됨에 따라 구동 트랜지스터(ND)의 소스 전압(VS)은 0V에서 기준전압(VREF)과 구동 트랜지스터(ND) 문턱전압(VTH)의 차전압(VREF-VTH)으로 변경된다. 따라서, 문턱전압(VTH) 샘플링 단계(S220)에서 저장 커패시터(CSTG)에 구동 트랜지스터(ND)의 문턱전압(VTH)이 저장된다.

[0086] 데이터 기입 단계(S230)는 도 5에서 제3 기간(T3)을 포함할 수 있다. 제3 기간(T3)에서는 스캔신호(SCAN)는 하이레벨, 초기화신호(INIT)는 로우레벨을 유지한다. 따라서, 제1 스위칭 트랜지스터(ST1)는 턴온을 유지하며, 제2 스위칭 트랜지스터(ST2)는 턴오프를 유지한다. 또한, 구동 트랜지스터(ND)의 게이트에 입력되는 입력 전압은 기준전압(VREF)에서 데이터 전압(VDATA)으로 변경되어 입력되며, 구동 트랜지스터(ND)의 게이트-소스 전압(VGS)은 저장 커패시터(CSTG)와 유기발광다이오드의 커패시터(COLED) 간의 전기용량결합효과로 인해 수학식 6과 같이 나타낼 수 있다.

수학식 6

$$V_{GS,ND} = \left(1 - \frac{C_{STG}}{C_{STG} + C_{OLED}}\right)(V_{DATA} - V_{REF}) + V_{TH}$$

[0087]

[0088] 여기서, CSTG는 저장 커패시터, COLED는 유기발광다이오드(OLED)의 커패시터, VDATA는 데이터 전압, VREF는 기준전압, VTH는 문턱전압을 나타낸다.

[0089] 발광 단계(S240)는 도 5에서 제4 기간(T4)을 포함할 수 있다. 제4 기간(T4)에서는 스캔신호(SCAN)는 로우레벨을 가지며, 초기화신호(INIT)는 로우레벨을 유지한다. 따라서, 스캔신호(SCAN)에 의해 제1 스위칭 트랜지스터(ST1)는 턴오프 되고, 초기화신호(INIT)에 의해 제2 스위칭 트랜지스터(ST2)는 턴오프를 유지한다. 발광 단계(S240)에서는 제1 스위칭 트랜지스터(ST1)와 제2 스위칭 트랜지스터(ST2)가 모두 턴오프 되기 때문에 데이터 기입 단계(S230)에서 구동 트랜지스터(ND)의 게이트-소스 전압(VGS)에 의해 결정된 발광 전류(IOLED)가 유기발광다이오드(OLED)에 흐르게 된다. 따라서, 유기발광다이오드(OLED)에 흐르는 발광 전류(IOLED)는 수학식 1과 수학식 6을 이용하여 수학식 7과 같이 나타낼 수 있다.

수학식 7

$$I_{OLED} = \frac{W}{L} I_0 \exp \left\{ \frac{\left(1 - \frac{C_{STG}}{C_{STG} + C_{GATE,ND}}\right)(V_{DATA} - V_{REF})}{\eta V_T} \right\}$$

[0090]

[0091] 여기서, W는 구동 트랜지스터(ND)의 채널폭(width), L은 구동 트랜지스터(ND)의 채널길이(length), I₀는 구동 트랜지스터(ND)의 게이트-소스 전압(VGS)이 문턱전압(VTH)과 같을 때 구동 트랜지스터(ND)에 흐르는 전류(residual drain current), η는 구동 트랜지스터(ND)의 게이트-소스 전압(VGS) 변화에 의해 변하는 전류의 변화 정도를 나타내는 상수(subthreshold slope factor), VT는 볼츠만 상수(Boltzmann constant)를 나타낸다.

[0092] 수학식 6과 수학식 7을 참조하면, 본 발명의 제2 실시예에 따른 유기발광다이오드 표시장치(200)는 구동 트랜지스터(ND)의 문턱전압(VTH)이 공정 변화로 인해 변하더라도 이와 무관하게 유기발광다이오드(OLED)에 흐르는 발광 전류(IOLED)가 결정된다. 즉, 구동 트랜지스터(ND)의 게이트-소스 전압(VGS)이 수학식 6에서 이미 문턱전압(VTH) 값을 샘플링 하므로, 수학식 7에서는 문턱전압(VTH) 수식이 제거된다. 따라서, 유기발광다이오드(OLED)에 흐르는 발광 전류(IOLED)를 나타내는 수학식 7에서처럼, 공정변화로 인해 구동 트랜지스터(ND)의 문턱전압(VTH)이 변하더라도 이와 무관하게 유기발광다이오드(OLED)에 흐르는 발광 전류(IOLED)가 결정되므로 문턱전압(VTH) 변화에 따른 발광전류(IOLED)의 변화를 보상할 수 있다.

[0093] 또한, 본 발명의 제2 실시예에 따른 표시장치(200)는 유기발광다이오드(OLED)의 애노드 전압(VANODE)의 증가와 기관 바이어스 효과(Body effect)를 이용하여 작은 전류 레벨을 쉽게 제어 할 수 있는 넓은 입력전압 범위를 제공함으로써, 종래의 좁은 입력전압 범위 때문에 발생하는 화질 저하 및 높은 화소 밀도 구현에 대한 문제를 해결할 수 있다.

[0094] 도 8은 도 5의 제2 실시예에 따른 유기발광다이오드 표시장치에 있어서 구동 트랜지스터를 PMOS 트랜지스터를 이용하여 구현한 회로도이다.

[0095] 상술한 제2 실시예는 구동 트랜지스터(ND)를 NMOS 트랜지스터를 이용한 회로구성이었으나, 구동 트랜지스터(N

D)를 PMOS 트랜지스터를 이용해도 동일한 동작 특성을 갖는 회로 구성이 가능하다. 즉, 구동 트랜지스터(PD)를 PMOS 트랜지스터를 이용한 회로는 도 8에서와 같이 구동 트랜지스터(PD)의 드레인이 저전위 전압원(ELVSS)에 연결되고, 소스는 유기발광다이오드(OLED)의 캐소드 전극이 연결되며, 게이트에는 제1 스위칭 트랜지스터(ST1)의 출력 단자가 연결된다. 유기발광다이오드(OLED)는 캐소드 전극이 구동 트랜지스터(PD)의 소스에 연결되고, 애노드 전극이 고전위 전압원(ELVDD)에 연결된다. 또한, 제2 스위칭 트랜지스터(ST2)가 고전위 전압원(ELVDD)에 연결되게 구성함으로써 구동 트랜지스터(PD)를 NMOS 트랜지스터를 이용한 회로구성과 동일한 동작 특성을 가질 수 있다.

[0097] 제3 실시예

[0098] 도 9는 본 발명의 제3 실시예에 따른 유기발광다이오드 표시장치에 있어서 화소를 등가적으로 나타내는 회로도이다.

[0099] 도 9를 참조하면, 본 발명의 제3 실시예에 따른 유기발광다이오드 표시장치(300)는 유기발광다이오드(OLED), 구동 트랜지스터(ND), 저장 커패시터(CSTG), 제1 스위칭 트랜지스터(ST1), 제2 스위칭 트랜지스터(ST2), 제3 스위칭 트랜지스터(ST3) 및 프로그래밍 트랜지스터(NP)를 포함한다.

[0100] 유기발광다이오드(OLED)는 발광층을 가지는 발광 다이오드로서, 애노드(Anode) 전극이 제3 스위칭 트랜지스터(ST3)에 연결되고, 캐소드(Cathode) 전극이 저전위 전압원(ELVSS)에 연결된다. 유기발광다이오드(OLED)는 구동 트랜지스터(ND)로부터 구동 전류를 제공받아 빛을 방출한다.

[0101] 구동 트랜지스터(ND)는 드레인이 고전위 전압원(ELVDD)에 연결되고, 소스는 제3 스위칭 트랜지스터(ST3)에 연결되며, 게이트는 제1 스위칭 트랜지스터(ST1)의 출력 단자에 연결된다. 구동 트랜지스터(ND)는 제1 스위칭 트랜지스터(ST1)를 통하여 게이트로 제공되는 데이터 전압(VDATA)에 응답하여 구동 전류를 유기발광다이오드(OLED)에 제공한다.

[0102] 저장 커패시터(CSTG)는 구동 트랜지스터(ND)의 게이트와 소스에 병렬 접속되고, 제어신호에 따라 인가되는 구동 트랜지스터(ND)의 게이트와 소스 사이의 전압을 한 프레임 시간동안 저장시킨다.

[0103] 제1 스위칭 트랜지스터(ST1)는 입력단자가 데이터라인(DL)에 연결되고, 출력 단자가 구동 트랜지스터(ND)의 게이트에 연결되며, 제어단자가 스캔라인(GL)에 연결된다. 제1 스위칭 트랜지스터(ST1)는 스캔라인(GL)을 통해 제공되는 제1 제어신호인 스캔신호(SCAN)에 응답하여 스위칭 동작을 통해 데이터 전압(VDATA)을 구동 트랜지스터(ND)의 게이트에 제공한다.

[0104] 제2 스위칭 트랜지스터(ST2)는 입력단자가 구동 트랜지스터(ND)의 소스에 연결되고, 출력단자가 프로그래밍 트랜지스터(NP)의 드레인에 연결되며, 제어단자가 스캔라인(GL)에 연결된다. 제2 스위칭 트랜지스터(ST2)는 스캔라인(GL)을 통해 제공되는 제1 제어신호인 스캔신호(SCAN)에 응답하여 스위칭 동작을 수행함으로써 구동 트랜지스터(ND)와 프로그래밍 트랜지스터(NP)를 연결시킬 수 있다.

[0105] 제3 스위칭 트랜지스터(ST3)는 입력단자가 구동 트랜지스터(ND)의 소스에 연결되고, 출력단자가 유기발광다이오드(OLED)의 애노드에 연결되며, 제어단자가 에미션라인(EL)에 연결된다. 제3 스위칭 트랜지스터(ST3)가 에미션라인(EL)에 의해 제공되는 제2 제어신호인 에미션신호(EM)에 응답하여 스위칭 동작을 수행함으로써 구동 트랜지스터(ND)의 게이트-소스 전압(VGS)에 의해 결정되는 발광 전류(IOLED)를 유기발광다이오드(OLED)에 제공한다. 또한, 오프 동작에 의해 유기발광다이오드에 흐르는 전류를 차단함으로써 유기발광다이오드의 발광을 차단할 수 있다.

[0106] 프로그래밍 트랜지스터(NP)는 드레인이 제2 스위칭 트랜지스터(ST2)에 연결되고, 소스는 접지 전원(GND)과 연결되며, 게이트는 제1 스위칭 트랜지스터(ST1)의 출력단자에 연결된다. 프로그래밍 트랜지스터(NP)는 제2 스위칭 트랜지스터(ST2)의 스위칭 동작에 의해 구동 트랜지스터(ND)의 소스와 연결되어 구동 트랜지스터(ND)의 게이트-소스 전압(VGS)을 프로그래밍 한다. 바람직하게는 제3 실시예에 따른 구동 트랜지스터(ND) 및 프로그래밍 트랜지스터(NP)는 NMOS 트랜지스터일 수 있다. 이러한 구동 트랜지스터(ND)는 PMOS 트랜지스터로도 구성될 수도 있으나 NMOS 트랜지스터와 PMOS 트랜지스터는 서로 상보형(complementary)이므로 PMOS 트랜지스터의 동작과 전압 및 전류는 NMOS 트랜지스터와 반대가 될 수 있다.

[0107] 데이터라인(DL)은 화소에 데이터 전압(VDATA)을 전달하고, 열 방향으로 뻗어 있으며 각 데이터라인(DL)들은 서

로가 실질적으로 평행하다. 여기서 데이터 전압(VDATA)은 표시 데이터에 대응하는 전압이다.

- [0109] *스캔라인(GL)과 에미션라인(EL)은 화소에 각각 제1 제어신호인 스캔신호(SCAN) 및 제2 제어신호인 에미션신호(EM)를 전달하고, 각각 행 방향으로 뻗어 있으며 각 스캔라인(GL)과 에미션라인(EL)들은 서로가 실질적으로 평행하다. 바람직하게는 본 발명의 제3 실시예에 따른 유기발광다이오드 표시장치(300)는 제1 제어신호인 스캔신호(SCAN)가 제1 스위칭 트랜지스터(ST1) 및 제2 스위칭 트랜지스터(ST2)를 제어하며, 제2 제어신호인 에미션신호(EM)가 제3 스위칭 트랜지스터(ST3)를 제어할 수 있다.
- [0110] 도 10은 상기 도 9에 도시된 등가 회로의 동작을 설명하기 위한 구동 타이밍도이다.
- [0111] 도 11은 상기 도 9에 도시된 등가 회로의 동작을 설명하기 위한 흐름도이다.
- [0112] 도 10 및 도 11을 참조하여, 본 발명의 제3 실시예에 따른 유기발광다이오드 표시장치의 구동방법을 단계적으로 설명한다.
- [0113] 본 발명의 제3 실시예에 따른 유기발광다이오드 표시장치(300)의 구동방법은 스캔신호(SCAN)가 활성화되어 데이터 전압(VDATA)이 인가되는 데이터 기입 단계(S310) 및 스캔신호(SCAN)가 비활성화되고, 구동 트랜지스터(ND)의 게이트-소스 전압(VGS)에 의해 유기발광다이오드(OLED)가 발광하는 발광 단계(S320)를 포함할 수 있다.
- [0114] 보다 구체적으로, 데이터 기입 단계(S310)는 도 8에서 제1 기간(T1)을 포함할 수 있다. 제1 기간(T1)에서는 스캔신호(SCAN)가 하이레벨을 가지며, 에미션신호(EM)는 로우레벨을 갖는다. 따라서, 스캔신호(SCAN)에 의해 제1 스위칭 트랜지스터(ST1) 및 제2 스위칭 트랜지스터(ST2)가 동시에 턴온 되며, 에미션신호(EM)에 의해 제3 스위칭 트랜지스터(ST3)는 턴오프 된다.
- [0115] 제1 스위칭 트랜지스터(ST1) 및 제2 스위칭 트랜지스터(ST2)가 턴온되고, 제3 스위칭 트랜지스터(ST3)가 턴오프 된다. 이에 따라 구동 트랜지스터(ND)의 전류가 접지 전원(GND)으로 흐르기 때문에 유기발광다이오드(OLED)의 발광 동작이 차단된다.
- [0116] 따라서, 데이터 기입 단계(S310)에서는 유기발광다이오드(OLED)의 발광 동작이 차단된 상태에서 구동 트랜지스터(ND)의 게이트에 데이터 전압(VDATA)이 인가된다. 또한, 구동 트랜지스터(ND)의 소스에는 구동 트랜지스터(ND)와 프로그래밍 트랜지스터(NP)의 상호컨덕턴스(transconductance)에 의해 결정되는 전압이 인가되기 때문에 구동 트랜지스터(ND)의 소스 전압(VS)은 수학적 식 8과 같이 나타낼 수 있다.

수학적 식 8

$$V_{S,ND} = (1 - g_{m,NP}/g_{m,ND}) V_{DATA}$$

- [0117]
- [0118] 여기서, $g_{m,NP}$ 는 프로그래밍 트랜지스터(NP)의 상호컨덕턴스, $g_{m,ND}$ 는 구동 트랜지스터(ND)의 상호컨덕턴스를 나타낸다.
- [0119] 즉, 제3 실시예에 따른 유기발광다이오드 표시장치(300)는 데이터 기입 단계(S310)에서 구동 트랜지스터(ND)의 소스에 0V가 인가되는 제1 실시예와 달리 프로그래밍 트랜지스터(NP)에 의해 0V보다 높은 전압이 인가된다.
- [0120] 따라서, 데이터 기입 단계(S310)에서 구동 트랜지스터(ND)의 게이트-소스 전압(VGS)은 수학적 식 9와 같이 나타낼 수 있다.

수학적 식 9

$$V_{GS,ND} = (g_{m,NP}/g_{m,ND}) V_{DATA}$$

- [0121]
- [0122] 발광 단계(S320)는 도 8에서 제2 기간(T2)을 포함할 수 있다. 제2 기간(T2)에서는 스캔신호(SCAN)가 로우레벨을 가지며, 에미션신호(EM)가 하이레벨을 갖는다. 따라서, 스캔신호(SCAN)에 의해 제1 스위칭 트랜지스터(ST1) 및 제2 스위칭 트랜지스터(ST2)는 턴오프되며, 에미션신호(EM)에 의해 제3 스위칭 트랜지스터(ST3)는 턴온된다.

[0123] 제1 스위칭 트랜지스터(ST1) 및 제2 스위칭 트랜지스터(ST2)는 턴오프되고, 제3 스위칭 트랜지스터(ST3)가 턴온됨에 따라 데이터 기입 단계(S310)에서 형성된 구동 트랜지스터(ND)의 게이트-소스 전압(VGS)에 의한 발광 전류(IOLED)가 유기발광다이오드(OLED)에 흐르게 되며, 이때 구동 트랜지스터(ND)의 소스 전압(VS)은 유기발광다이오드(OLED)의 애노드 전압(VANODE)으로 변경된다. 변경된 유기발광다이오드(OLED)의 애노드 전압(VANODE)으로 인해 저장 커패시터(CSTG)와 구동 트랜지스터(ND)의 게이트에서 발생된 기생 커패시턴스(CGATE) 간의 전기용량 결합효과로 구동 트랜지스터(ND)의 게이트 전압(VG)이 변화하게 되며, 변화한 구동 트랜지스터(ND)의 게이트 전압(VG)은 수학적 식 10과 같이 나타낼 수 있다.

수학적 식 10

$$V_{G,ND} = V_{DATA} + \frac{C_{STG}}{C_{STG} + C_{GATE,ND}} (V_{ANODE} - V_{S,ND})$$

[0125] 구동 트랜지스터(ND)의 소스 전압이 유기발광다이오드(OLED)의 애노드 전압(VANODE)으로 변경되기 때문에 수학적 식 10에 의해 구동 트랜지스터(ND)의 게이트-소스 전압(VGS)은 수학적 식 11과 같이 나타낼 수 있다.

수학적 식 11

$$V_{GS,ND} = V_{DATA} - \left(1 - \frac{C_{STG}}{C_{STG} + C_{GATE,ND}}\right) V_{ANODE} - \frac{C_{STG}}{C_{STG} + C_{GATE,ND}} V_{S,ND}$$

[0128] 따라서, 수학적 식 1과 수학적 식 11에 의해 유기발광다이오드(OLED)에 흐르는 발광 전류(IOLED)는 수학적 식 12와 같이 나타낼 수 있다. 즉, 제3 실시예에 따른 유기발광다이오드 표시장치(300)는 유기발광다이오드(OLED)의 애노드 전압(VANODE)을 통해 형성되는 구동 트랜지스터(ND)의 게이트-소스 전압(VGS)에 의해 유기발광다이오드(OLED)가 발광 동작을 수행할 수 있다.

수학적 식 12

$$I_{OLED} = \frac{W}{L} I_0 \exp \left\{ \frac{V_{DATA} - \left(1 - \frac{C_{STG}}{C_{STG} + C_{GATE,ND}}\right) V_{ANODE} - \frac{C_{STG}}{C_{STG} + C_{GATE,ND}} V_{S,ND} - V_{TH}}{\eta V_T} \right\}$$

[0130] 수학적 식 12를 참조하면, 본 발명의 제3 실시예에 따른 유기발광다이오드 표시장치(300)는 제1 실시예에서와 같이 구동 트랜지스터(ND)의 문턱전압(VTH)이 공정 변화로 인해 변화하면 유기발광다이오드(OLED)의 발광 동작시에 구동 트랜지스터(ND)에서 유기발광다이오드(OLED)로 흐르는 전류의 크기 또한 변화하여 문턱전압(VTH) 변화에 따른 발광전류(IOLED)의 변화를 보상할 수 있다.

[0131] 또한, 제3 실시예에 따른 유기발광다이오드 표시장치(300)는 데이터 기입 단계(S310)에서 구동 트랜지스터(ND)의 소스에 0V가 인가되는 제1 실시예와 달리 프로그래밍 트랜지스터(NP)와 구동 트랜지스터(ND)의 상호컨덕턴스에 의해 0V보다 높은 전압이 구동 트랜지스터(ND)의 소스에 인가된다. 따라서, 제1 실시예에 비해 구동 트랜지스터(ND)의 게이트-소스 전압(VGS)이 작아져 발광 단계(S320)에서 유기발광다이오드(OLED)로 흐르는 전류(IOLED)가 작아지게 된다. 즉, 입력 데이터 전압(VDATA)에 의한 유기발광다이오드(OLED)에 흐르는 발광 전류(IOLED)의 변화가 줄어들어 제1 실시예에 비해 더 넓은 입력 데이터 전압(VDATA) 범위를 가질 수 있다.

[0132] 도 12는 도 9의 제3 실시예에 따른 유기발광다이오드 표시장치에 있어서 구동 트랜지스터 및 프로그래밍 트랜지스터를 PMOS 트랜지스터를 이용하여 구현한 회로도이다.

[0133] 상술한 제3 실시예는 구동 트랜지스터(ND) 및 프로그래밍 트랜지스터(NP)를 NMOS 트랜지스터를 이용한 회로구성이었으나, 구동 트랜지스터(ND)와 프로그래밍 트랜지스터(NP)를 PMOS 트랜지스터를 이용해도 동일한 동작 특성

을 갖는 회로 구성이 가능하다. 즉, 도 12에서와 같이 구동 트랜지스터(PD)의 드레인이 저전위 전압원(ELVSS)에 연결되고, 소스는 제3 스위칭 트랜지스터(ST3)(도 12에 추가함)에 연결되며, 게이트에는 제1 스위칭 트랜지스터(ST1)에 연결된다. 유기발광다이오드(OLED)는 캐소드 전극이 제3 스위칭 트랜지스터(ST3)에 연결되고, 애노드 전극이 고전위 전압원(ELVDD)에 연결된다. 또한, 프로그래밍 트랜지스터(PP)의 소스가 고전위 전압원(ELVDD)에 연결되게 구성함으로써 구동 트랜지스터(ND) 및 프로그래밍 트랜지스터(NP)를 NMOS 트랜지스터를 이용한 회로 구성과 동일한 동작 특성을 가질 수 있다.

- [0135] 제4 실시예
- [0136] 도 13은 본 발명의 제4 실시예에 따른 유기발광다이오드 표시장치에 있어서 화소를 증가적으로 나타내는 회로도이다.
- [0137] 도 13을 참조하면, 본 발명의 제4 실시예에 따른 유기발광다이오드 표시장치(400)는 유기발광다이오드(OLED), 구동 트랜지스터(PD), 저장 커패시터(CSTG), 제1 스위칭 트랜지스터(ST1), 제2 스위칭 트랜지스터(ST2) 및 제3 스위칭 트랜지스터(ST3)를 포함한다.
- [0138] 유기발광다이오드(OLED)는 발광층을 가지는 발광 다이오드로서, 애노드 전극이 구동 트랜지스터(PD)의 드레인에 연결되고, 캐소드(Cathode) 전극이 저전위 전압원(ELVSS)에 연결된다. 유기발광다이오드(OLED)는 구동 트랜지스터(PD)로부터 구동 전류를 제공받아 빛을 방출한다.
- [0139] 구동 트랜지스터(PD)는 소스가 제3 스위칭 트랜지스터(ST3)를 통해 고전위 전압원(ELVDD)에 연결되고, 드레인이 유기발광다이오드(OLED)의 애노드 전극에 연결되며, 게이트는 제1 스위칭 트랜지스터(ST1)의 출력 단자에 연결된다. 구동 트랜지스터(PD)는 제1 스위칭 트랜지스터(ST1)를 통하여 게이트로 제공되는 데이터 전압(VDATA)에 응답하여 구동 전류를 유기발광다이오드(OLED)에 제공한다. 바람직하게는 제4 실시예에 따른 구동 트랜지스터(PD)는 PMOS 트랜지스터일 수 있다. 이러한 구동 트랜지스터(PD)는 NMOS 트랜지스터로도 구성될 수도 있으나 PMOS 트랜지스터와 NMOS 트랜지스터는 서로 상보형(complementary)이므로 NMOS 트랜지스터의 동작과 전압 및 전류는 PMOS 트랜지스터와 반대가 될 수 있다.
- [0140] 저장 커패시터(CSTG)는 구동 트랜지스터(PD)의 게이트와 소스에 병렬 접속되고, 제어신호에 따라 인가되는 구동 트랜지스터(PD)의 게이트와 소스 사이의 전압을 한 프레임 시간동안 저장시킨다.
- [0141] 제1 스위칭 트랜지스터(ST1)는 입력단자가 데이터라인(DL)에 연결되고, 출력 단자가 구동 트랜지스터(PD)의 게이트에 연결되며, 제어단자가 제1 제어신호를 인가하는 스캔라인(GL)에 연결된다.
- [0142] 제2 스위칭 트랜지스터(ST2)는 입력단자가 유기발광다이오드(OLED)의 애노드 단자에 연결되고, 출력 단자가 접지 전원(GND)에 연결되며, 제어단자가 제1 제어신호를 인가하는 스캔라인(GL)에 연결된다. 따라서 제2 스위칭 트랜지스터(ST2)가 스캔라인(GL)을 통해 제공되는 스캔신호(SCAN)에 응답하여 스위칭 동작을 수행함으로써 유기발광다이오드(OLED)의 애노드 단자가 접지 전원(GND)과 연결될 수 있다. 즉, 제2 스위칭 트랜지스터(ST2)의 턴온에 의해 유기발광다이오드(OLED)의 발광 동작이 차단될 수 있다.
- [0143] 제3 스위칭 트랜지스터(ST3)는 입력단자가 고전위 전압원(ELVDD)에 연결되고, 출력단자가 구동 트랜지스터(PD)의 소스에 연결되며, 제어단자가 에미션라인(EL)에 연결된다. 제3 스위칭 트랜지스터(ST3)가 에미션라인(EL)에 의해 제공되는 제2 제어신호인 에미션신호(EM)에 응답하여 스위칭 동작을 수행함으로써 고전위 전압원(ELVDD)에 의한 전원 전압을 구동 트랜지스터(PD)에 제공한다.
- [0144] 데이터라인(DL)은 화소에 데이터 전압(VDATA)을 전달하고, 열 방향으로 뻗어 있으며 각 데이터라인(DL)들은 서로가 실질적으로 평행하다. 여기서 데이터 전압(VDATA)은 표시 데이터에 대응하는 전압이다.
- [0145] 스캔라인(GL)과 에미션라인(EL)은 화소에 각각 제1 제어신호인 스캔신호(SCAN) 및 제2 제어신호인 에미션신호(EM)를 전달하고, 각각 행 방향으로 뻗어 있으며 각 스캔라인(GL)과 에미션라인(EL)들은 서로가 실질적으로 평행하다. 바람직하게는 본 발명의 제4 실시예에 따른 유기발광다이오드 표시장치(400)는 제1 제어신호인 스캔신호(SCAN)가 제1 스위칭 트랜지스터(ST1) 및 제2 스위칭 트랜지스터(ST2)를 제어하며, 제2 제어신호인 에미션신호(EM)가 제3 스위칭 트랜지스터(ST3)를 제어할 수 있다.
- [0146] 도 14는 상기 도 13에 도시된 등가 회로의 동작을 설명하기 위한 구동 타이밍도이다.
- [0147] 도 15는 상기 도 13에 도시된 등가 회로의 동작을 설명하기 위한 흐름도이다.

[0148] 도 14 및 도 15를 참조하여, 본 발명의 제4 실시예에 따른 유기발광다이오드 표시장치의 구동방법을 단계적으로 설명한다.

[0149] 본 발명의 제4 실시예에 따른 유기발광다이오드 표시장치(400)의 구동방법은 구동 트랜지스터(PD)의 게이트에는 기준전압(VREF)이 인가되고, 소스에는 접지 전원(GND)이 연결되는 초기화 단계(S410a), 구동 트랜지스터(PD)의 게이트에 데이터 전압(VDATA)이 인가되는 데이터 기입 단계(S420), 구동 트랜지스터(PD)의 게이트-소스 전압(VGS)에 의해 유기발광다이오드(OLED)의 밝기가 결정되는 발광 단계(S430)를 포함한다. 또한, 초기화 단계(S410a)는 제3 스위칭 트랜지스터(ST3)가 턴오프 됨에 따라 저장 커패시터(CSTG)에 구동 트랜지스터(PD)의 문턱전압(VTH)이 저장되는 문턱전압 샘플링 단계(S410b)를 더 포함할 수 있다.

[0150] 보다 구체적으로, 초기화 및 문턱전압 샘플링 단계(S410)에서는 도 11에서 제1 기간(T1)을 포함할 수 있다. 제1 기간(T1)에서는 우선 스캔신호(SCAN)와 에미션신호(EM)가 모두 로우레벨을 가지며, 스캔신호(SCAN)에 의해 제1 스위칭 트랜지스터(ST1) 및 제2 스위칭 트랜지스터(ST2)가 턴온되고, 에미션신호(EM)에 의해 제3 스위칭 트랜지스터(ST3)가 턴온된다. 제1 스위칭 트랜지스터(ST1), 제2 스위칭 트랜지스터(ST2) 및 제3 스위칭 트랜지스터(ST3)가 모두 턴온됨으로써 구동 트랜지스터(PD)의 게이트에는 기준전압(VREF)이 인가되고, 유기발광다이오드(OLED)의 애노드 단자는 접지 전원(GND)과 연결되어 유기발광다이오드(OLED)의 발광 동작을 차단한다.

[0151] 또한, 구동 트랜지스터(PD)의 게이트에 기준전압(VREF)이 인가되면, 스캔신호(SCAN)는 로우레벨을 유지하고 에미션신호(EM)는 하이레벨로 변경됨으로써 제3 스위칭 트랜지스터(ST3)가 턴오프된다. 제3 스위칭 트랜지스터(ST3)가 턴오프 됨에 따라 구동 트랜지스터(PD)의 소스 전압(VS)이 VREF-VTH로 변경되어 저장 커패시터(CSTG)에 구동 트랜지스터(PD)의 문턱전압(VTH)이 저장된다.

[0152] 데이터 기입 단계(S420)는 도 11에서 제2 기간(T2)을 포함할 수 있다. 제2 기간(T2)에서는 스캔신호(SCAN)는 로우레벨, 에미션신호(EM)는 하이레벨을 유지한다. 따라서, 제1 스위칭 트랜지스터(ST1) 및 제2 스위칭 트랜지스터(ST2)는 턴온을 유지하며, 제3 스위칭 트랜지스터(ST3)는 턴오프를 유지한다. 또한, 구동 트랜지스터(PD)의 게이트에 입력되는 입력 전압은 기준전압(VREF)에서 데이터 전압(VDATA)으로 변경되어 입력되며, 구동 트랜지스터(PD)의 소스 전압(VS)은 저장 커패시터(CSTG)와 구동 트랜지스터(PD)의 소스에서 발생한 기생 커패시턴스(Csource) 간의 전기용량결합효과로 인해 수학식 13과 같이 나타낼 수 있다.

수학식 13

$$V_{S,PD} = V_{REF} + V_{TH} - \frac{C_{STG}}{C_{STG} + C_{SOURCE,PD}} (V_{REF} - V_{DATA})$$

[0153]

[0154] 발광 단계(S430)는 제3 스위칭 트랜지스터(ST3)의 턴온에 의해 구동 트랜지스터(PD)에 전원 전압(ELVDD)이 인가되고, 인가된 전원 전압(ELVDD)에 의해 발생하는 구동 트랜지스터(PD)의 게이트-소스 전압(VGS)에 의해 유기발광다이오드(OLED)가 발광 동작을 수행할 수 있다.

[0155] 즉, 발광 단계(S430)는 도 11에서 제3 기간(T3)을 포함할 수 있다. 제3 기간(T3)에서는 스캔신호(SCAN)는 하이레벨을 가지며, 에미션신호(EM)는 로우레벨을 갖는다. 따라서, 스캔신호(SCAN)에 의해 제1 스위칭 트랜지스터(ST1) 및 제2 스위칭 트랜지스터(ST2)는 턴오프 되고, 에미션신호(EM)에 의해 제3 스위칭 트랜지스터(ST3)는 턴온 된다.

[0156] 제3 스위칭 트랜지스터(ST3)가 턴온됨으로써 구동 트랜지스터(PD)의 소스 전압(VS)은 다시 고전위 전압원(ELVDD)에서 인가되는 전압으로 변경되고, 구동 트랜지스터(PD)의 게이트 전압은 저장 커패시터(CSTG)와 구동 트랜지스터(PD)의 소스에서 발생한 기생 커패시턴스(CGATE,PD) 간의 전기용량결합효과로 인해 수학식 14와 같이 나타낼 수 있다.

수학식 14

$$V_{G,PD} = V_{DATA} + \frac{C_{STG}}{C_{STG} + C_{GATE,PD}} \left\{ ELVDD - V_{REF} - V_{TH} + \frac{C_{STG}}{C_{STG} + C_{SOURCE,PD}} (V_{REF} - V_{DATA}) \right\}$$

[0157]

[0158] 또한, 구동 트랜지스터(PD)의 게이트-소스 전압(VGS)은 수학적 식 15와 같이 나타낼 수 있다.

수학적 식 15

$$V_{SG,PD} = (1 - \alpha)ELVDD - (1 - \alpha\beta)V_{DATA} + \alpha(1 - \beta)V_{REF} + \alpha V_{TH}$$

$$\left(\alpha = \frac{C_{SIG}}{C_{SIG} + C_{GATE,PD}}, \beta = \frac{C_{SIG}}{C_{SIG} + C_{SOURCE,PD}} \right)$$

[0161] 따라서, 수학적 식 1과 수학적 식 15에 의해 유기발광다이오드(OLED)에 흐르는 발광 전류(IOLED)는 수학적 식 16과 같이 나타낼 수 있다.

수학적 식 16

$$I_{OLED} = \frac{W}{L} I_0 \exp \left\{ \frac{(1 - \alpha)ELVDD - (1 - \alpha\beta)V_{DATA} + \alpha(1 - \beta)V_{REF} - (1 - \alpha)V_{TH}}{\eta V_T} \right\}$$

[0163] 수학적 식 16에서와 같이 유기발광다이오드(OLED)에 흐르는 발광 전류(IOLED) 수식의 $(1 - \alpha)ELVDD$ 에 의해 IR-drop현상에 의한 전원 전압(ELVDD) 감소에 따른 발광 전류(IOLED) 변화량을 감소시킬 수 있다. 즉, 구동 트랜지스터(PD)의 소스에 전원이 연결되는 경우, 전원선의 기생 저항 성분에 의해 전원 전압(ELVDD)이 감소하는 IR-drop현상이 발생되지만 본 발명의 제4 실시예에 따른 유기발광다이오드 표시장치(400)는 IR-drop에 의해 전원 전압(ELVDD)이 감소하더라도 수학적 식 16의 $(1 - \alpha)ELVDD$ 에 의해 1보다 작은 값이 감소하므로 IR-drop현상에 의한 전원 전압(ELVDD) 감소에 따른 발광 전류(IOLED) 변화량을 감소시킬 수 있다.

[0164] 본 발명의 제4 실시예에 따른 유기발광다이오드 표시장치(400)는 구동 트랜지스터(ND)의 문턱전압(VTH)이 공정 변화로 인해 변하더라도 $(1 - \alpha)V_{TH}$ 에 의해 1보다 작은 값이 변하게 되므로 문턱전압 변화에 의한 발광 전류(IOLED) 변화를 보상할 수 있다.

[0165] 또한, 발광 단계(S430)에서 인가되는 구동 트랜지스터(PD)의 게이트-소스 전압(VGS)은 입력되는 데이터 전압(VDATA)보다 작은 값이므로, 입력 데이터 전압(VDATA)에 의한 발광 전류(IOLED) 변화가 감소한다. 따라서, 넓은 입력전압 범위를 제공함으로써, 종래의 좁은 입력전압 범위 때문에 발생하는 화질 저하에 대한 문제를 해결할 수 있다.

[0166] 도 16은 도 13의 제4 실시예에 따른 유기발광다이오드 표시장치에 있어서 구동 트랜지스터를 NMOS 트랜지스터를 이용하여 구현한 회로도이다.

[0167] 상술한 제4 실시예는 구동 트랜지스터(PD)를 PMOS 트랜지스터를 이용한 회로구성이었으나, 구동 트랜지스터(ND)를 NMOS 트랜지스터를 이용해도 동일한 동작 특성을 갖는 회로 구성이 가능하다. 즉, 도 16에서와 같이 구동 트랜지스터(ND)의 드레인이 유기발광다이오드(OLED)의 캐소드 전극에 연결되고, 소스는 제3 스위칭 트랜지스터(ST3)를 통해 저전위 전압원(ELVSS)에 연결되며, 게이트에는 제1 스위칭 트랜지스터(ST1)에 연결된다. 유기발광다이오드(OLED)는 캐소드 전극이 구동 트랜지스터(ND)의 드레인에 연결되고, 애노드 전극이 고전위 전압원(ELVDD)에 연결된다. 또한, 제2 스위칭 트랜지스터(ST2)가 고전위 전압원(ELVDD)에 연결되게 구성함으로써 구동 트랜지스터(ND)를 PMOS 트랜지스터를 이용한 회로구성과 동일한 동작 특성을 가질 수 있다.

[0168] 도 17은 본 발명의 유기발광다이오드의 표시장치를 포함하는 디스플레이 장치를 나타내는 도면이다.

[0169] 일반적으로 유기발광다이오드(OLED)는 장시간 동안 구동하면 열화현상에 의해 휘도가 떨어지는 특성을 가지고 있다. 또한, 주변 온도에 따라 유기발광다이오드(OLED)의 전기적 특성이 변화하여 온도에 따라 휘도 편차가 발생하게 된다. 따라서 본 발명에 따른 유기발광다이오드의 표시장치를 포함하는 디스플레이 장치(500)는 도 17에 도시한 바와 같이 제1 실시예 내지 제4 실시예 중 어느 하나의 유기발광다이오드의 표시장치를 포함하는 패널부(510), 상기 패널부(510)로 입력 데이터 신호를 인가하는 데이터 드라이버(520), 상기 패널부(510)로 게이트 신호를 인가하는 게이트 드라이버(530), 상기 패널부(510)에서 발광하는 광신호 및 온도를 감지하는 센서부(540) 및 상기 센서부(540)에서 출력되는 신호를 인가받고 상기 데이터 드라이버(520)로 데이터 전압 제어 신호를 전

달하는 신호제어부(550)를 포함할 수 있다. 또한, 센서부(540)는 유기발광다이오드(OLED)의 광신호 및 온도 등을 감지할 수 있는 센서(541), 기준이 되는 유기발광다이오드(OLED)의 휘도를 저장하는 메모리(542) 및 감지된 유기발광다이오드(OLED)의 광신호 및 온도 등에 대한 신호와 유기발광다이오드(OLED)의 기준 휘도를 비교하여 연산 처리하는 연산기(543)를 포함할 수 있다. 여기서 센서부(540)의 센서(541)는 광센서나 온도센서로 한정하지 않는다.

[0170] 센서부(540)는 유기발광다이오드(OLED)의 휘도가 온도나 빛과 같은 외부 요인으로 인해 메모리(542)에 저장하고 있는 유기발광다이오드(OLED)의 기준 휘도와 편차가 발생하게 되면 연산기(543)를 통해 감지한 정보와 메모리의 정보를 비교하여 제어신호를 신호제어부(550)로 전달한다.

[0171] 신호제어부(550)는 센서부(540)의 출력 신호를 전달받아 데이터 드라이버(520)로 입력 데이터 전압 제어 신호(DCS)를 전달한다. 입력 데이터 전압 제어 신호를 입력 받은 데이터 드라이버(520)는 화소에 유기발광다이오드(OLED)의 휘도 편차를 보상할 수 있는 조정된 입력 데이터 전압을 전달한다.

[0172] 상기와 같이 본 발명에 따른 디스플레이 장치(500)는 유기발광다이오드(OLED)의 휘도 편차를 감지하는 센서부(540)와 유기발광다이오드(OLED)의 휘도에 따라 입력 데이터 전압을 조정하는 신호제어부(550)를 이용하여 주변 빛이나 온도 또는 공정 편차 등으로 인한 유기발광다이오드(OLED)의 휘도 편차를 보상할 수 있다.

[0173] 상술한 바와 같이, 본 발명에 따른 유기발광다이오드의 표시장치는 구동 트랜지스터(ND)의 게이트-소스 전압(VGS)이 유기발광다이오드(OLED)의 발광 동작이 차단된 상태에서 입력되기 때문에 명암비를 증가시킬 수 있으며, 유기발광다이오드(OLED) 발광시 구동 트랜지스터(ND)의 문턱전압(VTH) 변화에 따라 구동 트랜지스터(ND)의 게이트-소스 전압(VGS)을 조정함으로써 구동 트랜지스터(ND)의 문턱전압(VTH) 변화를 보상할 수 있다.

[0174] 또한, 유기발광다이오드(OLED)의 애노드 전압(VANODE)의 증가와 기관 바이어스 효과(Body effect)를 이용하여 작은 전류 레벨을 쉽게 제어 할 수 있는 넓은 입력전압 범위를 제공함으로써 종래의 좁은 입력전압 범위 때문에 발생하는 화질 저하에 대한 문제를 해결할 수 있다.

[0175] 더 나아가 본 발명의 유기발광다이오드 표시장치를 포함하는 디스플레이 장치에 있어서 유기발광다이오드(OLED)의 휘도 편차를 감지하는 센서부(540)와 유기발광다이오드(OLED)의 휘도에 따라 입력 데이터 전압을 조정하는 신호제어부(550)를 이용하여 빛이나 주변 온도 또는 공정 편차 등으로 인한 유기발광다이오드(OLED)의 휘도 편차를 보상할 수 있다.

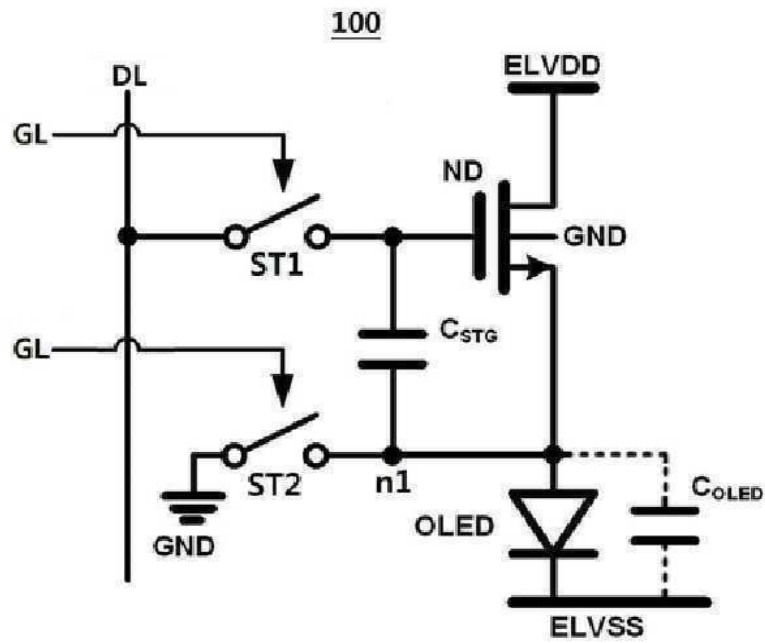
[0176] 한편, 본 명세서와 도면에 개시된 본 발명의 실시 예들은 이해를 돕기 위해 특정 예를 제시한 것에 지나지 않으며, 본 발명의 범위를 한정하고자 하는 것은 아니다. 여기에 개시된 실시 예들 이외에도 본 발명의 기술적 사상에 바탕을 둔 다른 변형 예들이 실시 가능하다는 것은, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 자명한 것이다.

부호의 설명

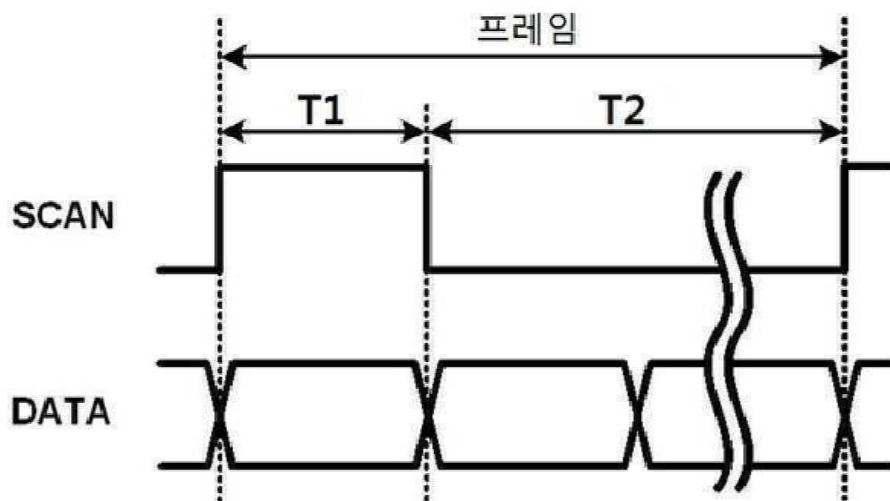
[0177] OLED : 유기발광다이오드 ND : NMOS 구동 트랜지스터
NP : NMOS 프로그래밍 트랜지스터 PD : PMOS 구동 트랜지스터
PP : PMOS 프로그래밍 트랜지스터 CSTG : 저장 커패시터
ST1 : 제1 스위칭 트랜지스터 ST2 : 제2 스위칭 트랜지스터
ST3 : 제3 스위칭 트랜지스터 DL : 데이터라인
GL : 스캔라인 IL : 초기화라인
EL : 에미션라인 510 : 패널부
520 : 데이터 드라이버 530 : 게이트 드라이버
540 : 센서부 541 : 센서
542 : 메모리 543 : 연산기
550 : 신호제어부

도면

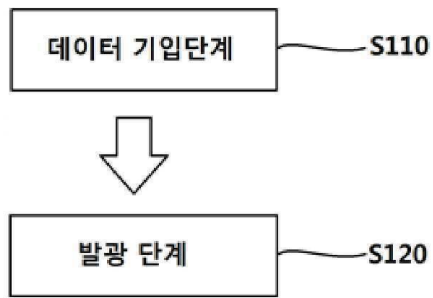
도면1



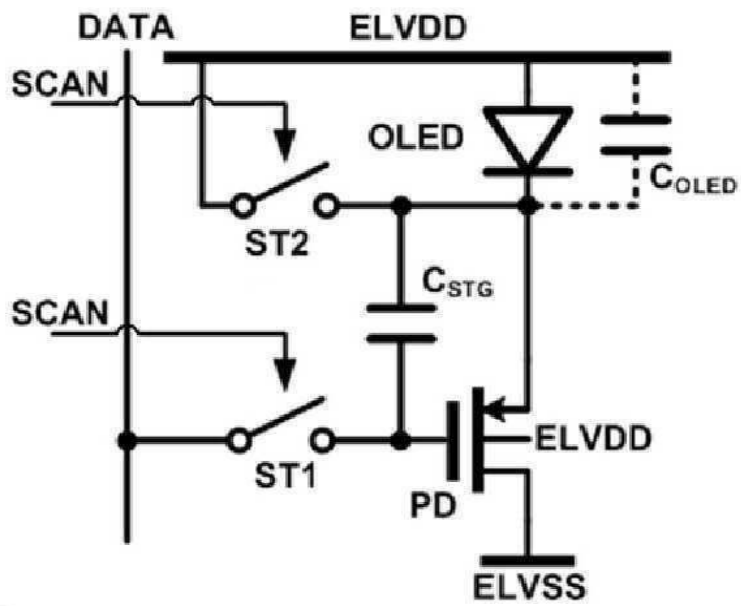
도면2



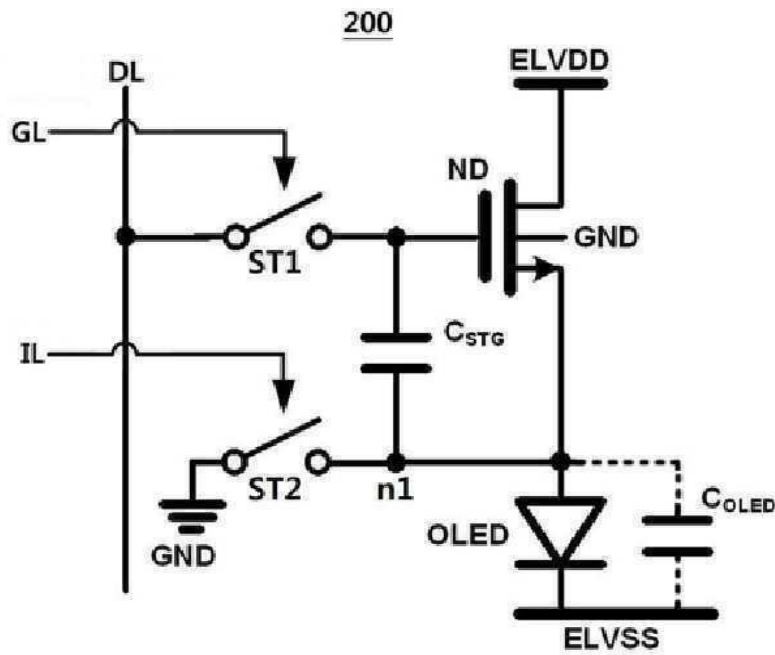
도면3



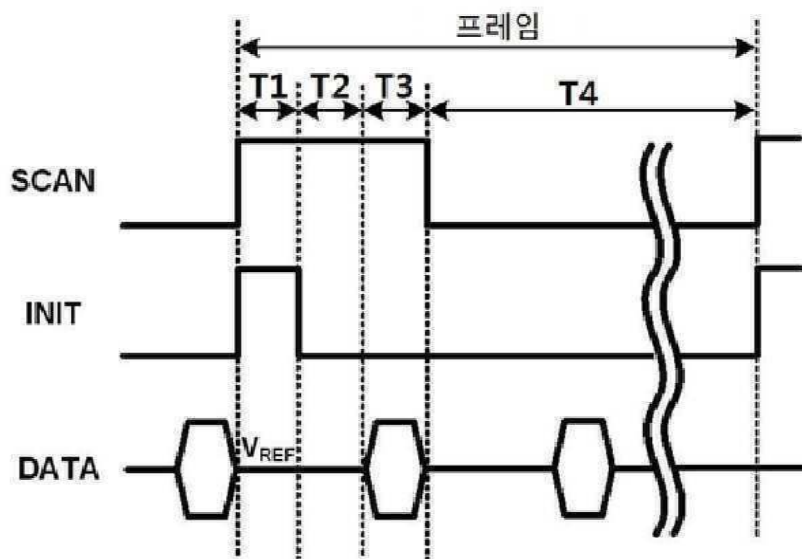
도면4



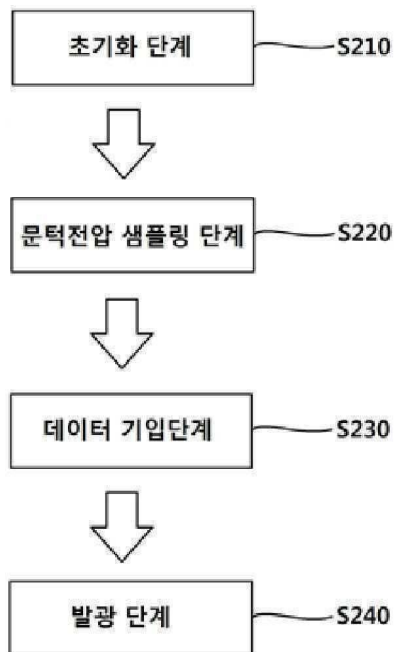
도면5



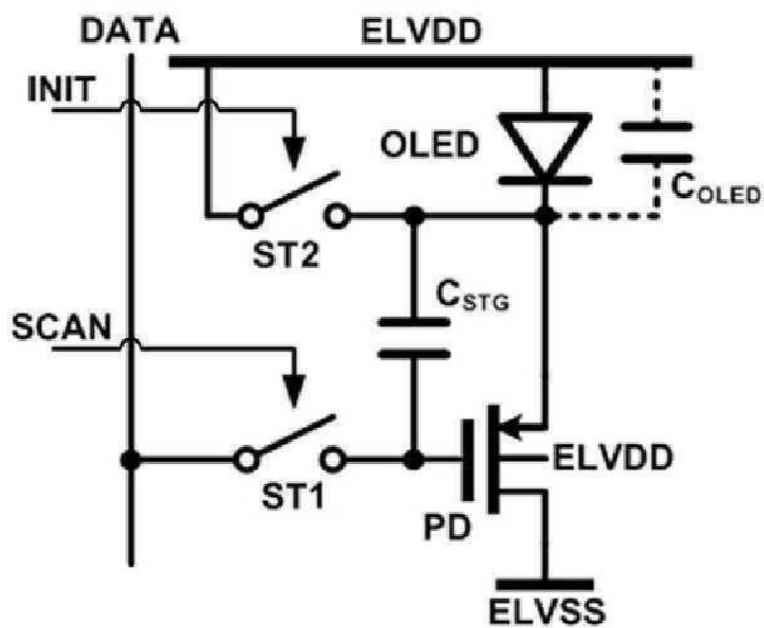
도면6



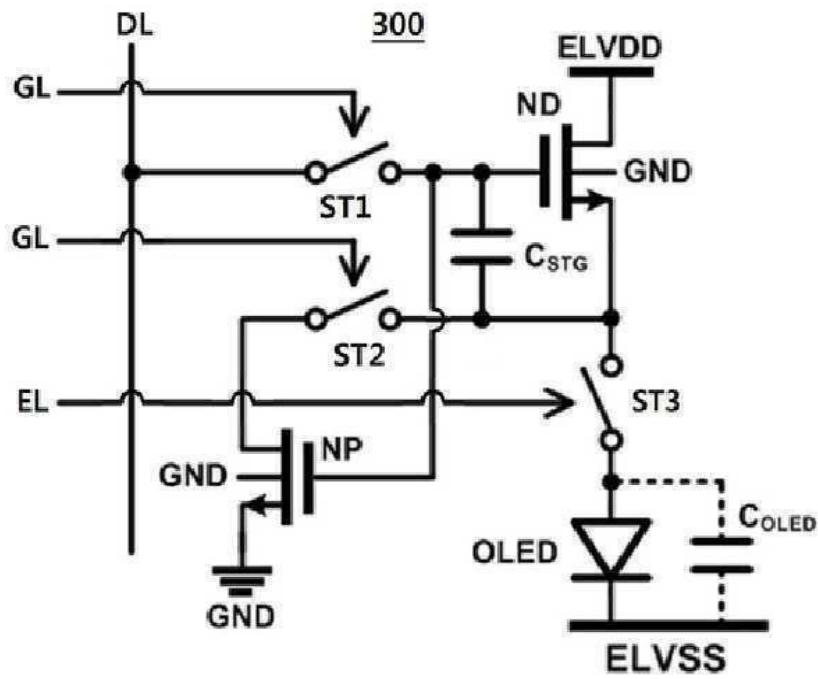
도면7



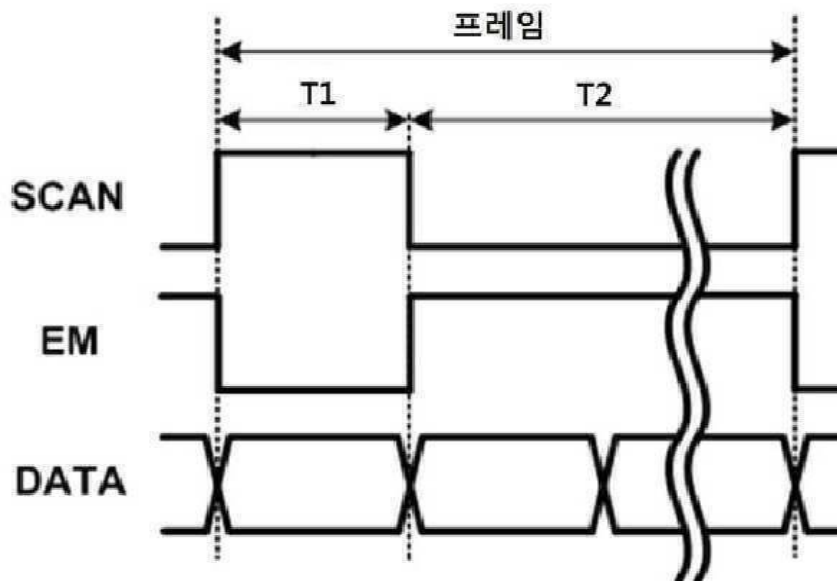
도면8



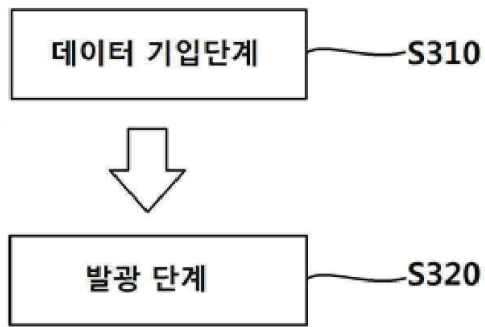
도면9



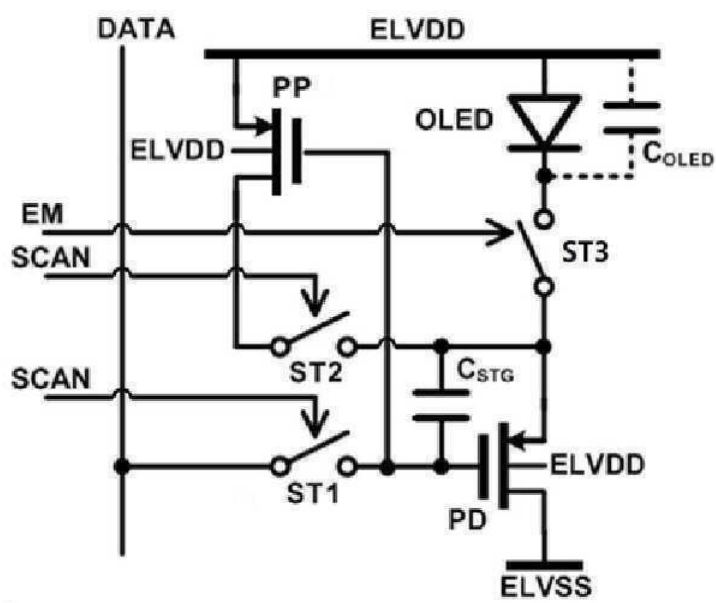
도면10



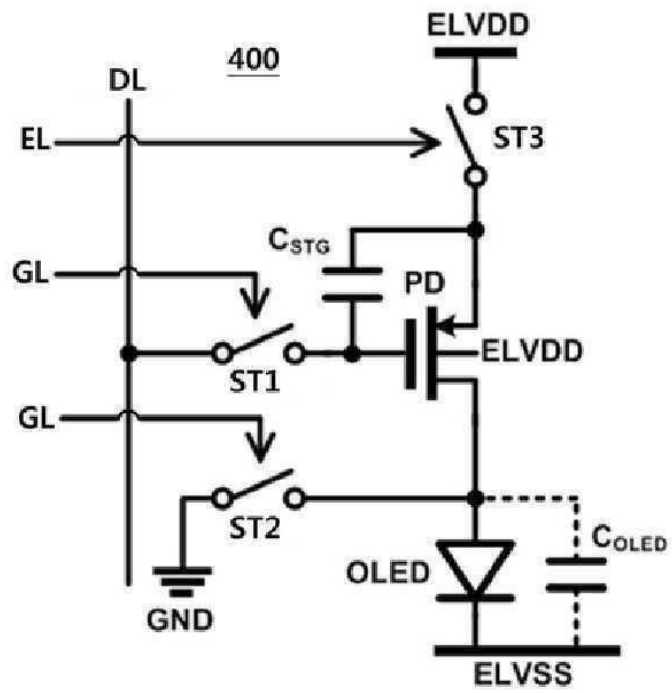
도면11



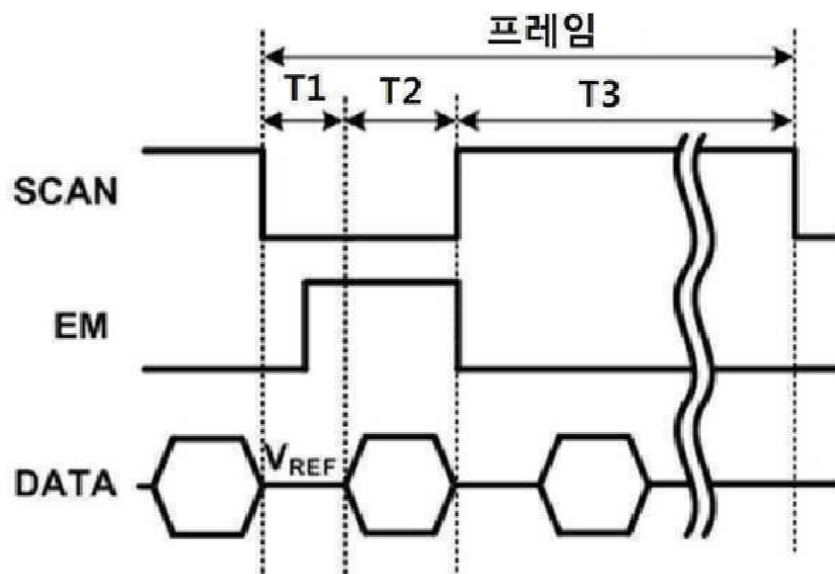
도면12



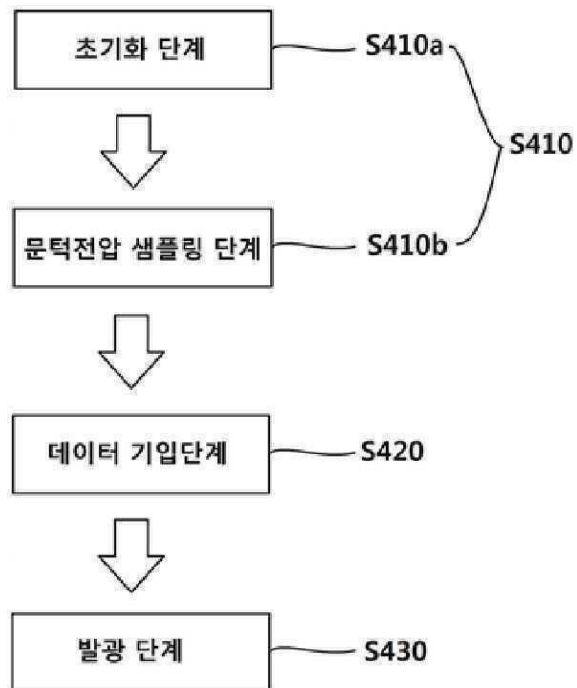
도면13



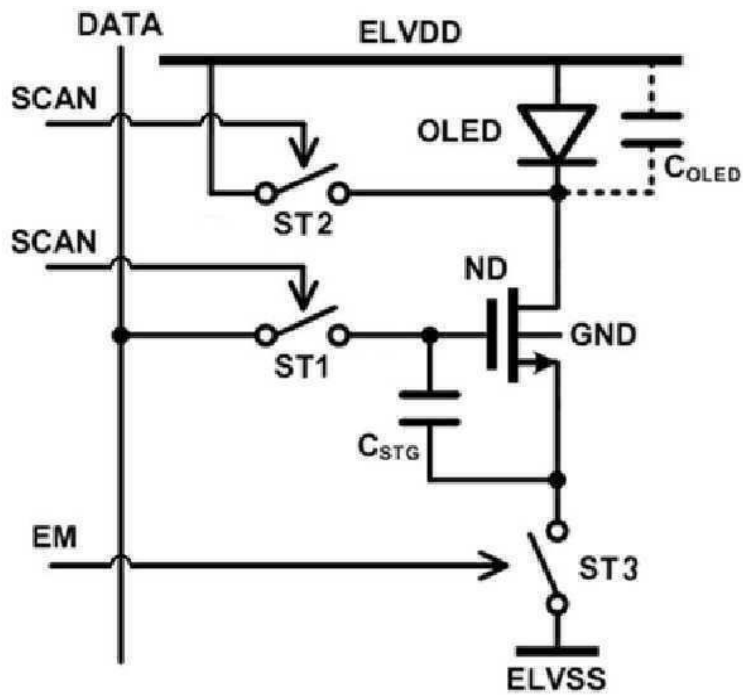
도면14



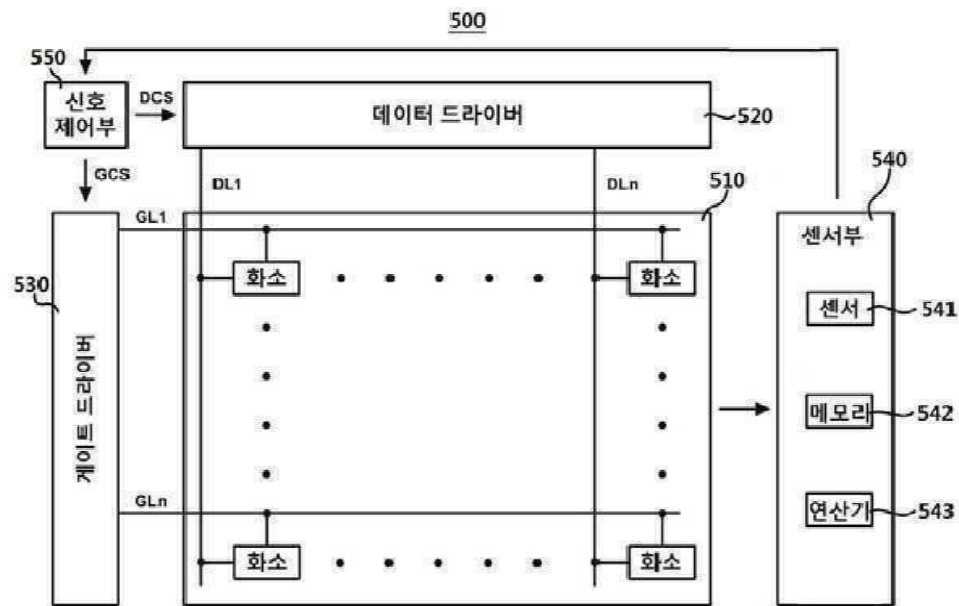
도면15



도면16



도면17



专利名称(译)	有机发光二极管显示器及其驱动方法		
公开(公告)号	KR1020170117995A	公开(公告)日	2017-10-24
申请号	KR1020170129769	申请日	2017-10-11
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KWON OH KYONG 권오경		
发明人	권오경		
IPC分类号	G09G3/3233		
其他公开文献	KR102032776B1		
外部链接	Espacenet		

摘要(译)

公开了一种具有驱动晶体管的阈值电压补偿和宽输入电压范围的有机发光二极管显示器及其驱动方法。在阻挡有机发光二极管的发光操作的同时输入驱动晶体管的栅极-源极电压，并且当有机发光二极管发光时，根据驱动晶体管的阈值电压来调整驱动晶体管的栅极-源极电压，从而调整驱动晶体管的阈值电压。可以补偿具有宽输入电压范围的有机发光二极管显示器，并且根据由于发光期间驱动晶体管的栅极和源极之间的电压降低而引起的电流减小和基板偏置效应来进行补偿。 专利出版物10-2017-0117995

