



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0078618  
(43) 공개일자 2016년07월05일

(51) 국제특허분류(Int. Cl.)  
*H01L 27/32* (2006.01)  
(21) 출원번호 10-2014-0188126  
(22) 출원일자 2014년12월24일  
심사청구일자 없음

(71) 출원인  
**엘지디스플레이 주식회사**  
서울특별시 영등포구 여의대로 128(여의도동)  
(72) 발명자  
**박준민**  
경기 파주시 월롱면 엘지로 245, 101동 523호 (파  
주LCD산업단지 정다운 마을)  
**타니료스케**  
경기 파주시 탄현면 엘씨디로241번길 30-15, 404  
호  
**조경현**  
전북 정읍시 금봉1길 1-1, 102동 1405호 (상동,  
대림아파트)  
(74) 대리인  
**김은구, 송해모**

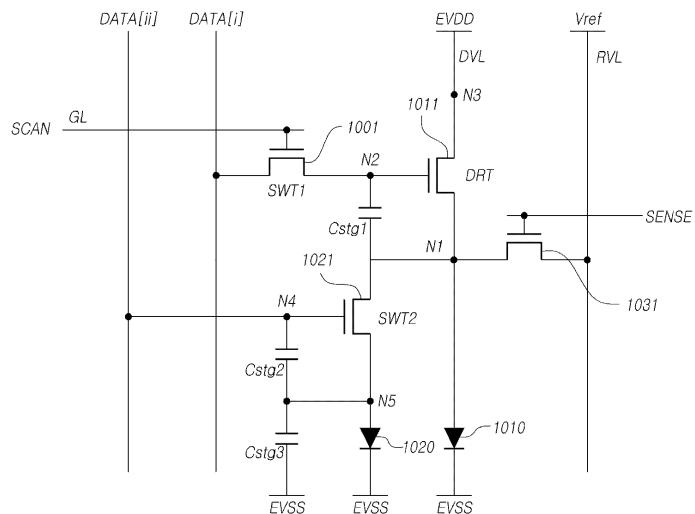
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 **유기발광표시장치**

### (57) 요 약

본 발명은 유기발광표시장치에 관한 것으로, 본 발명의 일 실시예에 의하면 다수의 데이터라인 및 다수의 게이트라인이 배치되고 다수의 화소들이 매트릭스 타입으로 배치된 유기발광표시패널에서 다수의 화소들 중 적어도 두 개의 제1화소와 제2화소는 제1화소의 발광을 담당하는 제1유기발광다이오드 및 제2화소의 발광을 담당하는 제2유기발광다이오드를 포함하며, 제1유기발광다이오드 및 제2유기발광다이오드는 두 개의 데이터라인에 연결된 하나의 회로부에 의해 제어되는 유기발광표시장치이다.

### 대 표 도



## 명세서

### 청구범위

#### 청구항 1

다수의 데이터라인 및 다수의 게이트라인이 배치되고 다수의 화소들이 매트릭스 타입으로 배치된 유기발광표시 패널;

상기 데이터라인들을 구동하는 데이터 구동부;

상기 게이트라인들을 구동하는 게이트 구동부; 및

상기 데이터 구동부 및 상기 게이트 구동부를 제어하는 타이밍 컨트롤러를 포함하고,

상기 다수의 화소들 중 적어도 두 개의 제1화소와 제2화소는

상기 제1화소의 발광을 담당하는 제1유기발광다이오드 및

상기 제2화소의 발광을 담당하는 제2유기발광다이오드를 포함하며,

상기 제1유기발광다이오드 및 제2유기발광다이오드는 두 개의 데이터라인에 연결된 하나의 회로부에 의해 제어되는 것을 특징으로 하는 유기발광표시장치.

#### 청구항 2

제1항에 있어서,

상기 회로부는

제1데이터라인에 인가된 신호 및 스캔 신호에 의해 제어되며 상기 제1유기발광다이오드를 구동시키는 제1트랜지스터와,

제1데이터라인에 인가된 신호 및 제2데이터라인에 인가된 신호에 의해 제어되며 상기 제2유기발광다이오드를 구동시키는 제2트랜지스터를 포함하며,

상기 제1트랜지스터의 게이트 노드와 상기 제2트랜지스터의 일단이 연결된 것을 특징으로 하는 유기발광표시장치.

#### 청구항 3

제2항에 있어서,

상기 제1트랜지스터는 상기 제1유기발광다이오드의 제1전극에 전기적으로 연결된 제1노드, 게이트 노드에 해당하는 제2노드 및 구동전압 라인과 전기적으로 연결된 제3노드를 갖는 구동 트랜지스터이며,

상기 제2트랜지스터는 상기 구동 트랜지스터의 제1노드에 일단이 연결되며, 상기 제2유기발광다이오드의 제1전극에 연결된 제5노드에 타단이 연결되며, 게이트 노드인 제4노드에 인가되는 상기 제2데이터라인에 의해 제어되는 제2스위칭 트랜지스터인 것을 특징으로 하는 유기발광 표시장치.

#### 청구항 4

제3항에 있어서,

상기 회로부는

게이트 노드에 인가되는 상기 스캔신호에 의해 제어되고, 상기 구동 트랜지스터의 제2노드와 제1데이터라인 사

이에 전기적으로 연결된 제1스위칭 트랜지스터;

상기 구동 트랜지스터의 제1노드와 제2노드 사이에 전기적으로 연결된 제1스토리지 캐패시터;

케이트 노드에 인가되는 센스신호에 의해 제어되고, 상기 구동 트랜지스터의 제1노드와 기준전압 라인 사이에 전기적으로 연결된 센싱 트랜지스터;

상기 제2스위칭 트랜지스터의 제4노드와 상기 제5노드 사이에 전기적으로 연결된 제2스토리지 캐패시터; 및

상기 제5노드와 기저전압 라인 사이에 전기적으로 연결된 제3스토리지 캐패시터를 더 포함하는 것을 특징으로 하는 유기발광표시장치.

## 청구항 5

제1항에 있어서,

상기 제2유기발광다이오드의 컬러필터는

상기 제1유기발광다이오드의 컬러필터의 색상에 백색이 첨가된 색상인 것을 특징으로 하는 유기발광표시장치.

## 청구항 6

제5항에 있어서,

상기 제1유기발광다이오드의 컬러필터는 청색이며,

상기 제2유기발광다이오드의 컬러필터는 블루이쉬 화이트인 것을 특징으로 하는 유기발광표시장치.

## 청구항 7

데이터라인과 케이트라인이 교차하는 지점에 위치하는 구동회로; 및

상기 구동회로와 전기적으로 연결되며, 제1전극 및 제2전극, 상기 제1전극과 상기 제2전극 사이에 위치하는 유기층을 포함하는 K+L개의 유기발광다이오드를 포함하며,

상기 유기발광다이오드 중 K개의 유기발광다이오드는 하나의 데이터라인에 의해 발광이 제어되는 제1유기발광다이오드이며, L개의 유기발광다이오드는 두 개의 데이터라인에 의해 발광이 제어되는 제2유기발광다이오드인 것을 특징으로 하는 유기발광표시장치.

## 청구항 8

제7항에 있어서,

상기 제1유기발광다이오드와 상기 제2유기발광다이오드는 하나의 회로부에 의해 제어되며,

상기 제2유기발광다이오드의 컬러필터는

상기 제1유기발광다이오드의 컬러필터의 색상에 백색이 첨가된 색상인 것을 특징으로 하는 유기발광표시장치.

## 청구항 9

제7항에 있어서,

상기 제1유기발광다이오드의 컬러필터는 청색이며,

상기 제2유기발광다이오드의 컬러필터는 블루이쉬 화이트인 것을 특징으로 하는 유기발광표시장치.

## 청구항 10

제7항에 있어서,

상기 제1유기발광다이오드는 제1데이터라인에 인가된 신호에 의해 발광하며,

상기 제2유기발광다이오드는 상기 제1데이터라인 및 제2데이터라인에 인가된 신호에 의해 발광하는 것을 특징으로 하는 유기발광표시장치.

## 발명의 설명

### 기술 분야

[0001]

본 발명은 유기발광표시장치에 관한 것이다.

### 배경 기술

[0002]

최근, 표시장치로서 각광받고 있는 유기발광표시장치는 스스로 발광하는 유기발광다이오드(OLED: Organic Light Emitting Diode)를 이용함으로써 응답속도가 빠르고, 명암비(Contrast Ration), 발광효율, 휙도 및 시야각 등이 크다는 장점이 있다.

[0003]

이러한 유기발광표시장치의 유기발광표시패널에는 배치되는 각 화소(또는 부화소)은, 기본적으로, 유기발광다이오드와 이를 구동하는 구동 트랜지스터를 포함하여 구성된다.

[0004]

이러한 유기발광표시장치는, 데이터 구동부에서 출력되는 데이터 전압을 기준으로 결정된 구동 트랜지스터의 구동 전류로 유기발광다이오드의 밝기를 조절하여, 영상을 표현한다.

[0005]

한편, 유기발광표시패널 상의 각 화소를 구동시키는 구동 트랜지스터는, 문턱전압, 이동도 등의 고유 특성치를 갖는다. 이러한 구동 트랜지스터는, 구동 시간이 증가함에 따라, 열화(Degradation)가 진행되어, 고유 특성치가 변하게 된다.

[0006]

이러한 구동 트랜지스터의 열화는, 각 서브픽셀에서의 구동 트랜지스터 간의 고유 특성치 편차를 발생시켜, 서브픽셀 간의 휙도 편차가 초래하여, 화상 품질을 떨어뜨릴 수 있다. RGB/WRGB 방식으로 화소를 구성할 경우, 청색 화소의 전류 밀도가 가장 높아지면서, 청색 화소의 수명을 떨어뜨리는 문제가 있다. 따라서, 특정한 화소의 전류 밀도를 낮추는 기술이 필요하다.

## 발명의 내용

### 해결하려는 과제

[0007]

본 발명의 일 실시예들은 유기발광다이오드의 전류 밀도의 증가로 인한 열화를 방지하는 유기발광표시장치를 제공하는 데 있다.

[0008]

본 발명의 일 실시예들은 청색 화소와 블루이쉬 화이트 화소를 하나의 회로부에서 제어하여 청색 화소의 전류 밀도를 낮추면서도 순색의 청색과 백색을 표현할 수 있는 유기발광표시장치를 제공하는 데 있다.

[0009]

본 발명의 일 실시예들은 하나의 회로부로 두 개의 유기발광다이오드를 제어하여 전체 패널에서 회로 영역이 차지하는 부분을 줄여 개구율을 높인 유기발광표시장치를 제공하는 데 있다.

### 과제의 해결 수단

[0010]

본 발명의 일 실시예에 의한 유기발광표시장치는 다수의 데이터라인 및 다수의 게이트라인이 배치되고 다수의 화소들이 매트릭스 타입으로 배치된 유기발광표시패널에서 다수의 화소들 중 적어도 두 개의 제1화소와 제2화소는 제1화소의 발광을 담당하는 제1유기발광다이오드 및 제2화소의 발광을 담당하는 제2유기발광다이오드를 포함하며, 제1유기발광다이오드 및 제2유기발광다이오드는 두 개의 데이터라인에 연결된 하나의 회로부에 의해 제어

되는 유기발광표시장치이다.

[0011] 본 발명의 다른 실시예에 의한 유기발광표시장치는 데이터라인과 케이트라인이 교차하는 지점에 위치하는 구동 회로, 및 구동회로와 전기적으로 연결되며, 제1전극 및 제2전극, 상기 제1전극과 상기 제2전극 사이에 위치하는 유기층을 포함하는 M+N개의 유기발광다이오드를 포함하며, 유기발광다이오드 중 M개의 유기발광다이오드는 하나의 데이터라인에 의해 발광이 제어되는 제1유기발광다이오드이며, N개의 유기발광다이오드는 두 개의 데이터라인에 의해 발광이 제어되는 제2유기발광다이오드인 것을 특징으로 하는 유기발광표시장치이다.

### 발명의 효과

[0012] 이상에서 설명한 바와 같은 본 발명의 실시예들에 의하면, 특정한 화소의 구동 전류 밀도를 줄여 해당 화소의 수명을 연장시키며 또한 패널의 CCT(Correlated Color Temperature) 수명을 늘리는 효과를 제공한다.

[0013] 또한, 본 발명의 실시예들에 의하면, 청색 화소와 블루이쉬 화이트 화소를 하나의 회로부에서 제어하여 구동 전류 밀도를 줄여 청색 화소의 수명을 증가시키면서도 블루이쉬 화이트 화소의 선택적 구동으로 청색 및 백색을 표현할 수 있으므로, CCT 수명을 늘리는 효과를 제공한다.

[0014] 또한, 본 발명의 실시예들에 의하면, 하나의 회로부를 이용하여 둘 이상의 화소를 제어할 수 있으므로, 전체 발광부의 영역과 대비하여 회로부의 영역을 줄일 수 있다. 또한, 본 발명의 실시예에 의하면 하나의 회로부에서 두 개의 유기물을 구동하므로 유기물의 수명을 증가시킬 수 있다,

### 도면의 간단한 설명

[0015] 도 1은 본 실시예들에 따른 유기발광표시장치의 개략적인 시스템 구성도이다.

도 2는 본 실시예들에 따른 유기발광표시장치(100)에서, 구동 트랜지스터(DRT)의 센싱 구조가 있는 서브픽셀 (SP)의 등가회로도이다.

도 3은 백색을 구현할 경우, 각 화소의 전류 밀도를 보여주는 도면이다.

도 4는 각 화소를 제어하는 회로부의 구성을 보여주는 도면이다.

도 5 내지 도 7은 본 발명의 일 실시예에 의한 블루이쉬 화이트와 청색을 하나의 회로부에서 제어하는 구성을 보여주는 도면이다.

도 8은 본 발명의 다른 실시예에 의해 3 개의 회로부가 4개의 발광부를 제어하며 각 발광부의 영역이 동일하게 구성된 구조를 보여주는 도면이다.

도 9은 본 발명의 일 실시예에 의한 블루이쉬 화이트와 청색을 하나의 회로부에서 제어하는 구조를 보여주는 도면이다.

도 10은 본 발명의 일 실시예에 의한 두 개의 화소를 제어하는 하나의 회로부의 구성을 보여주는 도면이다.

도 11은 본 발명의 일 실시예에 의한 블루이쉬 화이트가 포함된 유기발광표시장치에서 화소 전류의 밀도를 보여주는 도면이다.

### 발명을 실시하기 위한 구체적인 내용

[0016] 이하, 본 발명의 일부 실시예들을 예시적인 도면을 참조하여 상세하게 설명한다. 각 도면의 구성요소들에 참조 부호를 부가함에 있어서, 동일한 구성요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 부호를 가질 수 있다. 또한, 본 발명을 설명함에 있어, 관련된 공지 구성 또는 기능에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명은 생략할 수 있다.

[0017] 또한, 본 발명의 구성 요소를 설명하는 데 있어서, 제 1, 제 2, A, B, (a), (b) 등의 용어를 사용할 수 있다. 이러한 용어는 그 구성 요소를 다른 구성 요소와 구별하기 위한 것일 뿐, 그 용어에 의해 해당 구성 요소의 본질, 차례, 순서 또는 개수 등이 한정되지 않는다. 어떤 구성 요소가 다른 구성요소에 "연결", "결합" 또는 "접속"된다고 기재된 경우, 그 구성 요소는 그 다른 구성요소에 직접적으로 연결되거나 또는 접속될 수 있지만, 각 구성 요소 사이에 다른 구성 요소가 "개재"되거나, 각 구성 요소가 다른 구성 요소를 통해 "연결", "결합" 또는 "접속"될 수도 있다고 이해되어야 할 것이다.

- [0018] 도 1은 본 실시예들에 따른 유기발광표시장치(100)의 개략적인 시스템 구성도이다.
- [0019] 도 1을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)는, 유기발광표시패널(110), 데이터 구동부(120), 게이트 구동부(130), 타이밍 컨트롤러(140) 등을 포함한다.
- [0020] 유기발광표시패널(110)에는, 제1방향으로 다수의 데이터라인(DL1, ..., DL<sub>m</sub>, m: 2 이상의 자연수)이 배치되고, 제1방향과 교차하는 제2방향으로 다수의 게이트라인(GL1, ..., GL<sub>n</sub>, n: 2 이상의 자연수)이 배치되며, 다수의 서브픽셀(SP: Sub-Pixel)이 매트릭스 타입으로 배치된다.
- [0021] 데이터 구동부(120)는, 다수의 데이터라인(DL1, ..., DL<sub>m</sub>)으로 데이터전압을 공급하여 다수의 데이터라인(DL1, ..., DL<sub>m</sub>)을 구동한다.
- [0022] 게이트 구동부(130)는, 다수의 게이트라인(GL1, ..., GL<sub>n</sub>)으로 스캔신호를 순차적으로 공급하여 다수의 게이트라인(GL1, ..., GL<sub>n</sub>)을 순차적으로 구동한다.
- [0023] 타이밍 컨트롤러(140)는, 데이터 구동부(120) 및 게이트 구동부(130)로 제어신호를 공급하여, 데이터 구동부(120) 및 게이트 구동부(130)의 동작을 제어한다.
- [0024] 타이밍 컨트롤러(140)는, 각 프레임에서 구현하는 타이밍에 따라 스캔을 시작하고, 호스트 시스템(150)에서 입력되는 영상데이터(Data)를 데이터 구동부(120)에서 사용하는 데이터 신호 형식에 맞게 전환하여 전환된 영상데이터(Data')를 출력하고, 스캔에 맞춰 적당한 시간에 데이터 구동을 통제한다.
- [0025] 게이트 구동부(130)는, 타이밍 컨트롤러(140)의 제어에 따라, 온(On) 전압 또는 오프(Off) 전압의 스캔신호를 다수의 게이트라인(GL1, ..., GL<sub>n</sub>)으로 순차적으로 공급하여 다수의 게이트라인(GL1, ..., GL<sub>n</sub>)을 순차적으로 구동한다.
- [0026] 게이트 구동부(130)는, 구동 방식에 따라서, 도 1에서와 같이, 유기발광표시패널(110)의 일측에 위치할 수도 있고, 경우에 따라서는, 양측에만 위치할 수도 있다.
- [0027] 또한, 게이트 구동부(130)는, 다수의 게이트 드라이버 집적회로(Gate Driver IC)를 포함할 수 있는데, 이러한 다수의 게이트 드라이버 집적회로는, 테이프 오토메티드 본딩(TAB: Tape AuTrmated Bonding) 방식 또는 칩 온 글래스(COG) 방식으로 유기발광표시패널(110)의 본딩 패드(Bonding Pad)에 연결되거나, GIP(Gate In Panel) 타입으로 구현되어 유기발광표시패널(110)에 직접 배치될 수도 있으며, 경우에 따라서, 유기발광표시패널(110)에 집적화되어 배치될 수도 있다.
- [0028] 위에서 언급한 다수의 게이트 드라이버 집적회로 각각은 쉬프트 레지스터, 레벨 쉬프터 등을 포함할 수 있다.
- [0029] 데이터 구동부(120)는, 특정 게이트라인이 열리면, 타이밍 컨트롤러(140)로부터 수신한 영상데이터(Data')를 아날로그 형태의 데이터 전압(Vdata)으로 변환하여 다수의 데이터라인(DL1, ..., DL<sub>m</sub>)으로 공급함으로써, 데이터라인들을 구동한다.
- [0030] 데이터 구동부(120)는, 다수의 소스 드라이버 집적회로(Source Driver IC, 데이터 드라이버 집적회로(Data Driver IC)라고도 함)를 포함할 수 있는데, 이러한 다수의 소스 드라이버 집적회로는, 테이프 오토메티드 본딩(TAB: Tape AuTrmated Bonding) 방식 또는 칩 온 글래스(COG) 방식으로 유기발광표시패널(110)의 본딩 패드(Bonding Pad)에 연결되거나, 유기발광표시패널(110)에 직접 배치될 수도 있으며, 경우에 따라서, 유기발광표시패널(110)에 집적화되어 배치될 수도 있다.
- [0031] 위에서 언급한 다수의 소스 드라이버 집적회로 각각은, 쉬프트 레지스터, 래치, 디지털 아날로그 컨버터(DAC: Digital Analog Converter), 출력 버터 등을 포함하고, 경우에 따라서, 서브픽셀 보상(휘도 편차 보상 또는 데이터 보상 등이라고도 함)을 위해 아날로그 전압 값을 센싱하여 디지털 값으로 변환하고 센싱 데이터를 생성하여 출력하는 아날로그 디지털 컨버터(ADC: Analog Digital Converter)를 더 포함할 수 있다.
- [0032] 다수의 소스 드라이버 집적회로는, 일 예로, 칩 온 필름(COF: Chip On Film) 방식으로 구현될 수 있다. 다수의 소스 드라이버 집적회로 각각에서, 일 단은 적어도 하나의 소스 인쇄회로기판(S-PCB: Source Printed Circuit Board)에 본딩되고, 타 단은 유기발광표시패널(110)의 본딩 패드부에 본딩된다.
- [0033] 한편, 위에서 언급한 호스트 시스템(150)은 입력 영상의 영상데이터(Data)와 함께, 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 입력 데이터 인에이블(DE: Data Enable) 신호, 클럭 신호(CLK) 등을 포함하는 각종 타이밍 신호들을 타이밍 컨트롤러(140)로 전송한다.

- [0034] 타이밍 컨트롤러(140)는, 호스트 시스템(150)으로부터 입력된 영상데이터(Data)를 데이터 구동부(120)에서 사용하는 데이터 신호 형식에 맞게 전환하여 전환된 영상데이터(Data')를 출력하는 것 이외에, 데이터 구동부(120) 및 게이트 구동부(130)를 제어하기 위하여, 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 입력 DE 신호, 클럭 신호 등의 타이밍 신호를 입력받아, 각종 제어 신호들을 생성하여 데이터 구동부(120) 및 게이트 구동부(130)로 출력한다.
- [0035] 예를 들어, 타이밍 컨트롤러(140)는, 게이트 구동부(130)를 제어하기 위하여, 게이트 스타트 펄스(GSP: Gate Start Pulse), 게이트 쉬프트 클럭(GSC: Gate Shift Clock), 게이트 출력 인에이블 신호(GOE: Gate Output Enable) 등을 포함하는 게이트 제어 신호(GCS)를 출력한다.
- [0036] 게이트 스타트 펄스(GSP)는 게이트 구동부(130)를 구성하는 게이트 드라이버 집적회로들의 동작 스타트 타이밍을 제어한다. 게이트 쉬프트 클럭(GSC)은 게이트 드라이버 집적회로들에 공통으로 입력되는 클럭 신호로서, 스캔 신호(게이트 펄스)의 쉬프트 타이밍을 제어한다. 게이트 출력 인에이블 신호(GOE)는 게이트 드라이버 집적회로들의 타이밍 정보를 지정하고 있다.
- [0037] 타이밍 컨트롤러(140)는, 데이터 구동부(120)를 제어하기 위하여, 소스 스타트 펄스(SSP: Source Start Pulse), 소스 샘플링 클럭(SSC: Source Sampling Clock), 소스 출력 인에이블 신호(SOE: Source Output Enable) 등을 포함하는 데이터 제어 신호(DCS)를 출력한다.
- [0038] 소스 스타트 펄스(SSP)는 데이터 구동부(120)를 구성하는 소스 드라이버 집적회로들의 데이터 샘플링 시작 타이밍을 제어한다. 소스 샘플링 클럭(SSC)은 소스 드라이버 집적회로들 각각에서 데이터의 샘플링 타이밍을 제어하는 클럭 신호이다. 소스 출력 인에이블 신호(SOE)는 데이터 구동부(120)의 출력 타이밍을 제어한다. 경우에 따라서, 데이터 구동부(120)의 데이터 전압의 극성을 제어하기 위하여, 데이터 제어 신호(DCS)에 극성 제어 신호(POL)가 더 포함될 수 있다. 데이터 구동부(120)에 입력된 영상데이터(Data')가 mini LVDS(Low Voltage Differential Signaling) 인터페이스 규격에 따라 전송된다면, 소스 스타트 펄스(SSP)와 소스 샘플링 클럭(SSC)은 생략될 수 있다.
- [0039] 도 1을 참조하면, 유기발광표시장치(100)는, 유기발광표시패널(110), 데이터 구동부(120) 및 게이트 구동부(130) 등으로 각종 전압 또는 전류를 공급해주거나 공급할 각종 전압 또는 전류를 제어하는 전원 컨트롤러(미도시)를 더 포함할 수 있다. 이러한 전원 컨트롤러는 전원 관리 집적회로(PMIC: Power Management IC)라고도 한다.
- [0040] 도 2는 본 실시예들에 따른 유기발광표시장치(100)에서, 구동 트랜지스터(DRT)의 센싱 구조가 있는 서브픽셀(SP)의 등가회로도이다.
- [0041] 도 2를 참조하면, 유기발광표시패널(110)의 각 서브픽셀(SP)에는, 기본적으로, 유기발광다이오드(OLED)를 구동하기 위한 구동 트랜지스터(DRT)가 배치되어 있다.
- [0042] 이러한 구동 트랜지스터(DRT)는, 문턱전압, 이동도 등의 고유 특성치를 갖는다.
- [0043] 구동 트랜지스터(DRT)는 구동 시간이 증가함에 따라 열화(Degradation)가 되어, 고유 특성치가 변하게 된다.
- [0044] 각 서브픽셀에서의 구동 트랜지스터(DRT)마다 열화 정도가 달라, 각 서브픽셀에서의 구동 트랜지스터(DRT) 간의 고유 특성치(문턱전압, 이동도)에 대한 편차가 발생할 수 있다.
- [0045] 이로 인해, 서브픽셀 간의 휘도 편차가 발생하여, 화상 품질을 떨어뜨리는 요인이 될 수 있다.
- [0046] 이에, 서브픽셀 간의 휘도 편차를 보상해주기 위하여, 즉, 구동 트랜지스터(DRT) 간의 고유 특성치 편차를 보상해주기 위하여, 각 구동 트랜지스터(DRT)의 고유 특성치를 센싱하는 것이 필요하다. 이러한 구동 트랜지스터(DRT)의 고유 특성치에 대한 센싱을, 아래에서는, "구동 트랜지스터(DRT)의 센싱"이라고 한다.
- [0047] 따라서, 본 실시예들에 따른 유기발광표시패널(110)에서의 각 서브픽셀은, 구동 트랜지스터(DRT)의 센싱 용도로 사용될 수 있는 트랜지스터(이하, 제1센싱 트랜지스터(SENT)라고 함)를 더 포함한다.
- [0048] 도 2를 참조하여 더욱 상세하게 살펴보면, 구동 트랜지스터(DRT)의 센싱 구조가 있는 서브픽셀(SP)은, 유기발광다이오드(OLED), 구동 트랜지스터(DRT), 스위칭 트랜지스터(SWT), 스토리지 캐패시터(Cstg), 제1센싱 트랜지스터(SENT) 등을 포함한다.
- [0049] 구동 트랜지스터(DRT)는, 유기발광다이오드(OLED)로 구동전류를 공급하여 유기발광다이오드(OLED)를 구동하는

트랜지스터로서, 유기발광다이오드(OLED)의 제1전극(예: 애노드 전극 또는 캐소드 전극)에 전기적으로 연결된 제1노드(이하, "N1 노드"라 함), 게이트 노드에 해당하는 제2노드(이하, "N2 노드"라 함) 및 구동전압 라인(DVL: Driving Voltage Line)과 전기적으로 연결된 제3노드(이하, "N3 노드"라 함)를 갖는다.

[0050] 스위칭 트랜지스터(SWT)는, 해당 게이트라인(GL)을 통해 게이트 노드에 인가되는 스캔신호(SCAN)에 의해 제어되고, 구동 트랜지스터(DRT)의 N2 노드와 데이터라인(DL) 사이에 전기적으로 연결된다.

[0051] 스토리지 캐패시터(Cstg)는, 구동 트랜지스터(DRT)의 N1노드와 N2 노드 사이에 전기적으로 연결되고, 한 프레임 동안 일정 전압을 유지시켜 주는 역할을 한다.

[0052] 제1센싱 트랜지스터(SENT)는, 해당 게이트라인(GL')을 통해 게이트 노드에 인가되는 스캔신호의 일종인 제1센스 신호(SENSE)에 의해 제어되고, 구동 트랜지스터(DRT)의 N1노드와 기준전압 라인(RVL: Reference Voltage Line) 사이에 전기적으로 연결된다.

[0053] 도 2를 참조하면, 본 실시예들에 따른 유기발광표시장치(100)는, 구동 트랜지스터(DRT)의 고유 특성치를 센싱하는 주체로서, 기준전압 라인(RVL)을 통해, 구동 트랜지스터(DRT)의 N1 노드의 전압을 센싱하는 아날로그 디지털 컨버터(ADC)를 더 포함할 수 있다.

[0054] 여기서, 아날로그 디지털 컨버터(ADC)는 소스 드라이버 집적회로의 내부에 포함될 수 있다.

[0055] 도면에 미도시되었으나, 본 실시예들에 따른 유기발광표시장치(100)는, 기준전압 라인(RVL)이 연결된 노드를 아날로그 디지털 컨버터에 연결된 노드 또는 기준전압(Vref)의 공급 노드와 연결해주기 위한 스위치를 더 포함할 수 있다.

[0056] 도 2의 구조는 RGB 색상의 화소들 각각에 적용할 수 있다. 즉, 도 2의 OLED는 청색, 적색, 녹색 중 어느 하나의 화소를 제어하는 회로이다.

[0057] 도 2와 같이 하나의 색상을 제어하는 하나의 화소에 대한 회로는 하나가 존재한다. 화소들은 R, G, B와 백색(W)과 같은 특정 색상의 온/오프를 담당한다.

[0058] 도 3은 백색을 구현할 경우, 각 화소의 전류 밀도를 보여주는 도면이다.

[0059] 310은 RGB 세 개의 화소를 이용하여 백색을 구현하고 있다. 전류밀도는 녹색(G)이 가장 낮으며, 적색(R)이 중간이며, 청색(B)이 가장 높다. 320은 WRGB 네 개의 화소를 이용하여 백색을 구현하고 있다. W+2Color (R-B)인 경우 전류 밀도를 살펴보면, 적색(R)과 백색(W)가 낮고, 청색(B)이 가장 높다. 도 3에 나타난 바와 같이 CCT(상관색온도, correlated color temperature)가 높은 백색을 구현할 경우 청색 화소의 전류 밀도가 가장 높다.

[0060] 이는 청색을 발광하는 소자의 효율(발광 / 컬러필터 투과 효율)이 낮기 때문에, 구동 시 청색 화소의 전류 밀도가 높아진다. 전류 밀도가 높은 화소의 OLED 수명은 여타 화소에 비하여 짧기 때문에 휘도 수명 및 CCT 수명이 짧게 된다. 특히 CCT를 높인 표시장치를 구현할 경우, 청색 화소의 휘도가 전반적으로 높아지며 OLED의 휘도 수명 비가 달라져 신뢰성에 있어서 색 틀어짐 문제가 발생하게 된다.

[0061] 도 4는 각 화소를 제어하는 회로부의 구성을 보여주는 도면이다. 각 화소의 발광부(411, 412, 413, 414)와 각 화소를 제어하는 회로부(421, 422, 423, 424)가 위치한다. 하나의 발광부를 제어하기 위해 하나의 회로가 연결되어 있어 개구율이 저감한다. 도 4에서 각 화소의 세로 길이의 크기를 h라 한다.

[0062] 이하, 본 명세서에서는 4 개의 화소(WRGB) 구동하는 OLED 패널에서 효율(발광 / 컬러필터 투과)이 낮아 전류 밀도가 높은 청색 화소의 전류 밀도를 줄이기 위한 회로 구조 및 이를 적용한 구동 방법을 제시한다. OLED 발광 소자는 구동 전류 밀도에 반비례하여 휘도 수명이 감소하게 되는데 통상적으로 청색 화소의 전류 밀도가 높아 4 개의 화소들 중에서 휘도 저하가 가장 크고 빠르게 나타난다. 4개의 화소들 간의 휘도 수명의 불균일은 곧 CCT 틀어짐 문제를 발생시키는데, 이를 CCT 수명이라 한다.

[0063] 본 발명의 일 실시예에서는 기존 백색 화소에 반투명한 청색 컬러 필터를 이용해 블루이쉬 화이트(Bluish White)를 구현함으로 색온도(Color Temperature)가 높은 화면을 구현할 때 청색 화소에 전류 밀도가 가중되는 현상을 방지한다. 더불어, 하나의 화소(또는 부화소)내에서 청색과 블루이쉬 화이트 두 가지 색상을 구현하는 구조(Sub-sub Pixel)를 도입하여 개구율 개선 또한 가능하다. CCT 수명을 증가시킬 경우 신뢰성을 향상시킬 수 있다.

[0064] 이하, 본 발명은 4개의 화소(WRGB)를 구동하는 OLED 패널에서 효율(발광 / Color Filter 투과)이 낮아 전류 밀

도가 높은 청색 화소의 전류 밀도를 줄여주는 기술에 대해 제시한다. OLED 발광 소자는 구동 전류 밀도에 반비례하여 휘도 수명이 감소하게 되는데 통상적으로 청색 화소의 전류 밀도가 높아 4 개의 화소 중 휘도 저하가 가장 크고 빠르게 나타난다. 4개의 화소 간 휘도 수명 불균일은 곧 CCT 틀어짐으로 발생하게 되는데 이를 CCT 수명이라 한다. 본 발명은 기존 백색 화소에 반투명 청색 컬러 필터(Blue Color Filter)를 이용해 블루이쉬 화이트(Bluish White)를 구현하며, 색온도가 높은 화면을 구현할 때 청색 화소에 전류 밀도가 가중되는 현상을 방지한다. 더불어, 하나의 화소(서브픽셀, Sub-Pixel) 내에서 청색과 블루이쉬 화이트 두 가지 화소를 구현하는 구조인 서브-서브 화소(Sub-sub Pixel) 구조 도입으로 개구율 개선 또한 가능하다. CCT 수명을 증가시킴으로써 전체 패널의 신뢰성을 향상시킬 수 있다.

[0065] 도 5 내지 도 7은 본 발명의 일 실시예에 의한 블루이쉬 화이트와 청색을 하나의 회로부에서 제어하는 구성을 보여주는 도면이다. 붉은 색의 발광부(501)와 녹색의 발광부(502)는 각각 521 및 522의 회로부에 의해 제어된다. 한편, 청색의 발광부(503)와 블루이쉬 화이트의 발광부(504)는 하나의 회로부(523)에서 제어된다. 따라서, 도 4와 비교할 때 회로부가 4개에서 3개로 줄어들게 되므로, 발광영역은 회로부 하나의 크기만큼 늘어나는 효과가 있다.

[0066] 도 5에서는 발광 영역의 증가는 블루이쉬 화이트의 발광부(504)의 높이가 h에서 h1으로 증가한 실시예를 제시한다. 도 6은 청색의 발광부(503)를 증가시킨 실시예를 제시한다. 청색 발광부(503)의 높이가 h에서 h1으로 증가한 실시예를 보여준다.

[0067] 도 7은 발광 영역이 청색 발광부(503)와 블루이쉬 화이트의 발광부(504)가 고르게 증가한 것을 보여주는 실시예이다. 회로부를 두 개의 발광부 하위에 위치하여 청색 발광부(503)와 블루이쉬 화이트의 발광부(504)의 크기를 모두 일정 크기만큼 증가시키는 것에도 본 발명을 적용할 수 있다. 청색 발광부(503)와 블루이쉬 화이트의 발광부(504)의 높이가 도 4와 비교할 때 h에서 h2로 증가하였다..

[0068] 도 8은 본 발명의 다른 실시예에 의해 3 개의 회로부가 4개의 발광부를 제어하며 각 발광부의 영역이 동일하게 구성된 구조를 보여주는 도면이다. 앞서 살펴본 실시예와 마찬가지로 붉은 색의 발광부(501)와 녹색의 발광부(502)는 각각 521 및 522의 회로부에 의해 제어되며, 청색의 발광부(503)와 블루이쉬 화이트의 발광부(504)는 하나의 회로부(523)에서 제어된다. 발광영역의 하단에 각 회로부(521, 522, 523)이 균등한 형태로 구성되어 있으며, 그 결과 모든 발광부(501, 502, 503, 504)가 도 4의 발광부(411, 412, 413, 414) 보다 그 영역이 확장됨을 알 수 있다. 즉 전체 발광부의 높이가 h에서 h3으로 증가하였다.

[0069] 도 5와 같이 두 개의 데이터라인으로 제어되는 유기발광다이오드(504)의 컬러필터는 동일한 회로부(523)에 의해 제어되는 또 다른 유기발광다이오드(503)보다 백색이 첨가된 색상일 수 있다. 예를 들어, 503의 유기발광다이오드의 컬러필터가 적색인 경우 504의 유기발광다이오드의 컬러필터는 적색에 백색이 첨가된 레디쉬 화이트가 될 수 있다. 503의 유기발광다이오드의 컬러필터가 녹색인 경우 504의 유기발광다이오드의 컬러필터는 녹색에 백색이 첨가된 그리니쉬 화이트가 될 수 있다. 즉, 503의 유기발광다이오드는 순색을 표시할 경우 발광하도록 제어하고, 504의 유기발광다이오드는 백색의 요소가 있는 색상을 표현할 경우 503의 유기발광다이오드와 함께 발광하도록 제어하여 백색을 표현함에 있어서, 503의 유기발광다이오드의 전류 밀도를 낮추어 503의 유기발광다이오드의 수명을 증가시킨다. 아울러 회로부가 차지하는 넓이를 줄임으로써 개구율 증가 효과를 제공한다.

[0070] 도 9은 본 발명의 일 실시예에 의한 블루이쉬 화이트와 청색을 하나의 회로부에서 제어하는 구조를 보여주는 도면이다. 앞서 도 2에서 살펴본 바와 같이 OLED 소자, 보다 상세하게는 일 실시예로 청색을 나타내는 제1 OLED 소자인 청색 OLED 소자(810)의 회로 중에서 구동 트랜지스터의 게이트단에 N2와 같이 연결되어 있다. 블루이쉬 화이트와 같은 제2의 색을 나타내는 OLED 소자(820)를 제어하는 스위칭 트랜지스터(SWT2)의 게이트 단은 별도의 데이터라인(Data[ii])에 의해 제어되며, OLED 소자(820)를 제어하는 스위칭 트랜지스터(SWT2)의 일단은 N1에, 그리고 다른 타단은 OLED 소자(820)에 연결되어 있다. 따라서 제1 OLED 소자(810)를 발광시키기 위해 Data[i]에 신호가 인가되고, 스캔 신호가 GL과 같이 주어질 경우, 선택적으로 Data[ii]에 신호가 인가되며, 제2 OLED 소자(820)를 발광시킬 수 있다.

[0071] 도 5 내지 도 8에서 살펴본 바와 같이, 본 발명의 일 실시예에 의하면, M개의 화소들이 M개의 회로부가 아니라 M보다 작은 수인 N개의 회로부에 의해 제어되며, 이 중에서 어느 두 개 이상의 화소는 하나의 회로부에 의해 제어되는 구조를 가진다.

[0072] 즉, 도 1에서 살펴본 바와 같이 유기발광표시장치는 다수의 데이터라인 및 다수의 게이트라인이 배치된다. 또한, 데이터라인과 게이트라인의 교차점에 형성된 다수의 화소들이 매트릭스 타입으로 유기발광표시장치에 배

치된다. 그리고 데이터라인들을 구동하는 데이터 구동부(120)와 게이트라인들을 구동하는 게이트 구동부(130), 그리고 이를 구동부(120, 130)를 제어하는 타이밍 컨트롤러(140)가 표시장치에 결합되어 있다. 이 중에서 데이터라인을 중심으로 살펴보면 도 9와 같다.

[0073] 도 9에서 다수의 화소들(PXL 1, ..., n-1, n, n+1, ...)이 위치한다. 각 화소에는 각각 유기발광다이오드가 위치한다. 이 중에서 두 개의 화소인 PXL n과 PXL n+1의 유기발광다이오드들은 하나의 회로부(Circuit n)에 의해 제어되며, 회로부(Circuit n)에는 두 개의 데이터라인(Data[n] 및 Data[n+1])에 연결되어 두 개의 데이터라인에 인가된 데이터 신호들이 입력신호로 인가된다. 즉, 두 개의 화소를 구성하는 두 개의 유기발광다이오드의 발광은 하나의 회로부에 의해 제어되며, 두 개의 유기발광다이오드의 발광은 두 개의 데이터라인(Data[n] 및 Data[n+1])에 의해 제어된다. 일 실시예로 표 1과 같이 두 개의 화소의 온/오프를 다음과 같이 데이터라인의 조합으로 제어할 수 있다.

표 1

Data[n]	Data[n+1]	PXL n	PXL n+1
Data On	Data On	On	On
Data On	Data Off	On	Off
Data Off		Off	Off

[0075] 표 1에 제시된 바와 같이, Data [n]에 신호가 인가되면 PXL n은 발광한다. 한편 Data [n+1]에 신호가 인가되면 PXL n+1이 발광한다. 그러나 Data [n]에 신호가 인가되지 않으면 PXL n 및 PXL n+1 모두 발광하지 않는다. 따라서, PXL n+1은 PXL n이 발광할 경우, Data [n+1]의 신호에 따라 선택적으로 발광할 수 있다. 앞서 도 5 내지 도 8에서 살펴본 바와 같이 청색 발광부(503)가 PXL n에, 블루이쉬 화이트의 발광부(504)가 PXL n+1에 해당한다. 블루이쉬 화이트의 발광부(504)가 청색 발광부(503)의 발광에 따라 선택적으로 발광되며, 이는 하나의 회로부(Circuit n)에서 제어되기 때문이다. PXL n+1에는 PXL n의 색상에서 백색 톤을 가지는 컬러 필터가 형성될 수 있다. 예를 들어, PXL n에 적색 컬러 필터가 형성된 경우, PXL n+1에는 레디쉬 화이트의 컬러 필터가 형성될 수 있다. PXL n에 적색 컬러 필터가 형성된 경우, PXL n+1에는 레디쉬 화이트의 컬러 필터가 형성될 수 있다. 즉, PXL n+1의 컬러필터는 PXL n의 컬러필터의 색상에 백색이 첨가된 색상이 될 수 있다. 그 결과 백색을 표현할 경우, PXLn 과 PXLn+1을 함께 발광시켜 PXL n의 전류 밀도를 낮추는 효과를 가진다.

[0076] 하나의 회로부에서 두 개의 화소의 발광을 제어하기 위해 회로부에 하나의 트랜지스터를 추가할 수 있다.

[0077] 도 10은 본 발명의 일 실시예에 의한 두 개의 화소를 제어하는 하나의 회로부의 구성을 보여주는 도면이다.

[0078] 도 10의 회로부는 하나의 회로부이며, 여기에 두 개의 데이터라인인 Data[ii]와 Data[i]이 인가된다. 두 개의 유기발광표시장치(1010, 1020)가 있으며, 여기서 제1유기발광다이오드(1010)를 구동시키는 제1트랜지스터(DRT, 1011)와 제2유기발광다이오드(1020)를 구동시키는 제2트랜지스터(SWT2, 1021)가 주요 구성회로이다. 제1트랜지스터(DRT, 1011)는 제1데이터라인(Data[i])에 인가된 신호 및 스캔 신호에 의해 제어되며 제1유기발광다이오드(1011)를 구동시킨다. 보다 상세히, 제1트랜지스터(DRT, 1011)는 제1유기발광다이오드(1011)의 제1전극에 전기적으로 연결된 제1노드(N1), 게이트 노드에 해당하는 제2노드(N2) 및 EVDD(또는 VDD)가 인가되는 구동전압 라인(DVL)과 전기적으로 연결된 제3노드(N3)를 갖는 구동 트랜지스터(Driving Transistor)이다. 제2트랜지스터(SWT2, 1021)는 제1데이터라인(Data[i])에 인가된 신호 및 제2데이터라인(Data[ii])에 인가된 신호에 의해 제어되며 제2유기발광다이오드(1020)를 구동시킨다.

[0079] 제2트랜지스터(SWT2, 1021)는 구동 트랜지스터(DRT, 1011)의 제1노드(N1)에 일단이 연결되며, 제2유기발광다이오드(1020)의 제1전극에 연결된 제5노드(N5)에 타단이 연결되며, 게이트 노드인 제4노드(N4)에 인가되는 제2데이터라인(Data[ii])에 의해 제어되는 제2스위칭 트랜지스터이다. 그리고, 제1트랜지스터(1011)의 게이트 노드(N2)와 제2트랜지스터(1021)의 일단이 연결되어 있으므로, 제2스위칭 트랜지스터(1021)는 제1데이터라인(Data[i])에 인가된 신호에 의해 제어된다.

[0080] 제1유기발광다이오드(1010)는 제1데이터라인(Data[i])으로 제어되지만, 제2유기발광다이오드(1020)는 제1데이터라인(Data[i]) 및 제2데이터라인(Data[ii])에 의해 제어되므로, 데이터라인을 2개를 구비할 경우, 하나의 회로에 의해 두 개의 유기발광다이오드들을 제어할 수 있다. 여기서 제2유기발광다이오드(1020)는 제1유기발광다이오드(1010)가 발광될 경우에만 선택적으로 발광하므로, 제1유기발광다이오드(1010)의 전류 밀도를 낮추는 효과가 있다.

- [0081] 보다 상세히, 제1유기발광다이오드(1020)와 제2유기발광다이오드(1021)의 발광을 제어하는 제1스위칭 트랜지스터(SWT1, 1001)는 게이트 노드에 인가되는 스캔신호에 의해 제어되고, 구동 트랜지스터(DRT, 1011)의 제2노드(N2)와 제1데이터라인 사이(Data[i])에 전기적으로 연결된다.
- [0082] 그리고 구동 트랜지스터(DRT, 1011)의 제1노드(N1)와 제2노드(N2) 사이에 제1스토리지 캐패시터(Cstg1)가 전기적으로 연결된다. 센싱 트랜지스터(1031)는 게이트 노드에 인가되는 센스신호에 의해 제어되고, 구동 트랜지스터(DRT, 1011)의 제1노드(N1)와 Vref가 인가되는 기준전압 라인(RVL) 사이에 전기적으로 연결된다.
- [0083] 제2스위칭 트랜지스터(SWT2, 1021)의 제4노드(N4)와 제5노드(N5) 사이에 전기적으로 연결된 제2스토리지 캐패시터(Cstg2)가 위치한다. 그리고 제5노드(N5)와 기저전압(VSS)이 인가되는 기저전압 라인 사이에 전기적으로 연결된 제3스토리지 캐패시터(Cstg3)이 위치한다.
- [0084] 도 10의 구조에서 제1구동트랜지스터(1011)에 신호가 인가되어야 제2유기발광다이오드(1020)의 제2트랜지스터(1021)의 소스 측에 신호가 인가되는 구조이며, 이에 더하여 Data[ii]가 제4노드(N4)를 통하여 제2트랜지스터(1021)의 게이트에 신호가 인가되어야 제2유기발광다이오드(1020)가 발광하므로, 제2유기발광다이오드(1020)의 발광 조건은 두 개의 데이터라인(Data[i], Data[ii]) 모두에 신호가 인가되는 것을 필요로 한다. 따라서, 하나의 회로부에 하나의 트랜지스터(1021)와 데이터라인을 더 추가하여 두 개의 유기발광다이오드들을 제어할 수 있으며, 제2유기발광다이오드(1020)는 제1유기발광다이오드(1010)가 발광될 경우에만 선택적으로 발광하므로, 제1유기발광다이오드(1010)의 전류 밀도를 낮추는 효과가 있다.
- [0085] 도 10의 구조를 살펴보면, 제1유기발광다이오드(1010)는 제1데이터라인(Data[i])에 인가된 신호에 의해 발광한다. 그리고 제2유기발광다이오드(1020)는 제1데이터라인(Data[i])에 신호가 인가되고, 또한 제2데이터라인(Data[ii])에 신호가 인가될 경우에 발광한다. 제1유기발광다이오드(1010)는 적색, 녹색, 또는 청색 중 어느 하나의 컬러필터가 위치할 수 있으며, 제2유기발광다이오드(1020)는 제1유기발광다이오드(1010)의 컬러필터에 백색이 침가된 색상의 컬러필터가 위치할 수 있다. 앞서 살펴본 바와 같이, 제1유기발광다이오드(1010)가 적색인 경우, 제2유기발광다이오드(1020)는 레디쉬 화이트이고, 제1유기발광다이오드(1010)가 녹색인 경우, 제2유기발광다이오드(1020)는 그리니쉬 화이트이며, 제1유기발광다이오드(1010)가 청색인 경우, 제2유기발광다이오드(1020)는 블루이쉬 화이트가 될 수 있다. 따라서, 적색, 녹색, 청색을 표현할 경우에는 제1유기발광다이오드(1010)를 발광시키고, 백색을 표시하기 위해서는 제1유기발광다이오드(1010)와 제2유기발광다이오드(1020)를 같이 발광시킬 수 있다.
- [0086] 도 11은 본 발명의 일 실시예에 의한 블루이쉬 화이트가 포함된 유기발광표시장치에서 화소 전류의 밀도를 보여주는 도면이다. 도 2 및 도 3과 비교할 때, 청색(B)의 전류밀도가 낮음을 확인할 수 있다. 이는 블루이쉬 화이트(BW)가 발광을 하므로 그만큼 청색(B)의 전류밀도를 낮추어주며 청색 화소의 수명을 증가시킨다.
- [0087] 본 발명을 구현할 경우, OLED 발광소자 혹은 컬러 필터(Color Filter)를 사용해 백색이 포함된 화소를 포함하는 OLED 패널을 제공한다. 백색이 포함된 화소의 일 실시예로는 블루이쉬 화이트(Bluish white Sub-pixel)가 될 수 있으나 본 발명이 이에 한정되지는 않는다. 또한, 본 발명은 하나의 구동 트랜지스터를 사용하여 두 개의 화소를 구동시킬 수 있다. 이를 위하여 두 개의 데이터라인인 회로부의 입력 신호를 인가한다. 그 결과 N개의 컬러를 구현함에 있어서, 백색을 포함한 화소는 별도의 회로부를 제공하지 않으므로 N-1개의 회로부로 N개의 컬러를 구현할 수 있다. 이러한 구성에서 백색 성분이 포함된 색을 표현할 경우, 두 개의 화소를 모두 구동시키고, 순색을 표현할 경우 하나의 화소만을 구동시킬 수 있다. 예를 들어, 백색 성분이 포함된 색을 낼 때는 블루이쉬 화이트 화소(Bluish white sub-pixel)를 구동하고 순색의 청색을 구동할 때에는 청색 화소(Blue sub-pixel)만을 발광시키며, 기타 색은 적색/녹색을 활용하여 구현한다.
- [0088] 본 발명을 보다 확장하면, 전체 유기발광표시장치를 구성하는 유기발광다이오드가 총 K+L개가 될 수 있다. 그리고 이 중에서 R, G, B와 같이 순색을 표시하는 유기발광다이오드가 K개, 그리고 보조적으로 블루이쉬 화이트와 같은 색상을 표시하는 유기발광다이오드가 L개가 구성될 수 있다. 도 9에서 살펴본 바와 같이 순색을 나타내는 유기발광다이오드와 순색에 보조하여 백색을 표시할 경우 발광하는 유기발광다이오드를 구성하되, 실제 회로부의 수는 총 K개가 되도록 하여, 하나의 구동 트랜지스터로 두 개의 유기발광다이오드의 발광을 제어할 수 있다. 이 경우, 하나의 회로부에서 하나의 유기발광다이오드를 제어하는 회로부의 개수는 총 (K-L)개가 되며, 두 개의 유기발광다이오드를 제어하는 회로부의 개수는 총 L개가 된되므로 전체 패널에서 회로 영역이 차지하는 부분을 줄여 개구율을 높인 유기발광표시장치를 제공하는 데 있다. 회로부의 수와 유기발광다이오드의 개수의 차이로 인한 발광 영역의 증가는 도 5 내지 도 8에서 확인하였다.

[0089]

이상에서의 설명 및 첨부된 도면은 본 발명의 기술 사상을 예시적으로 나타낸 것에 불과한 것으로서, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 구성의 결합, 분리, 치환 및 변경 등의 다양한 수정 및 변형이 가능할 것이다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

### 부호의 설명

[0090]

100: 표시장치

110: 표시패널

120: 데이터 구동부

130: 게이트 구동부

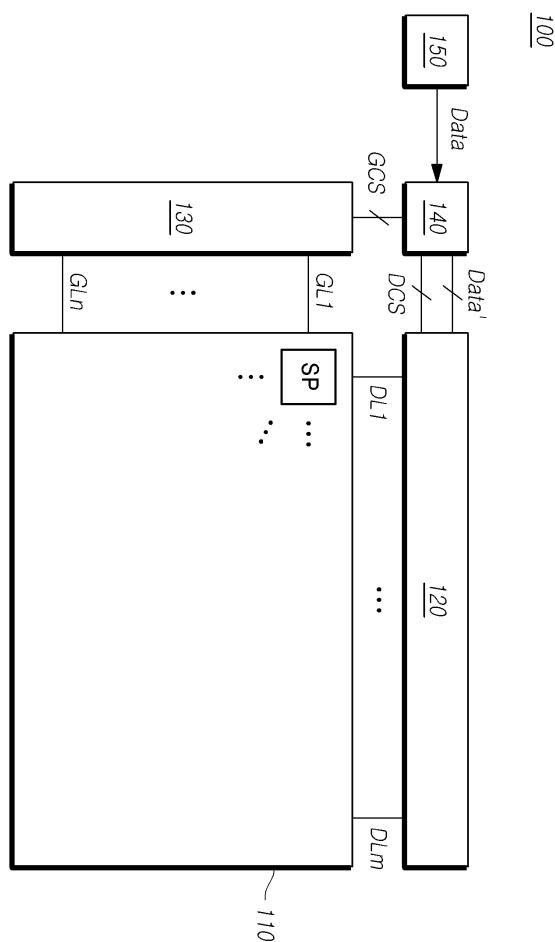
140: 타이밍 컨트롤러

1010: 제1유기발광다이오드

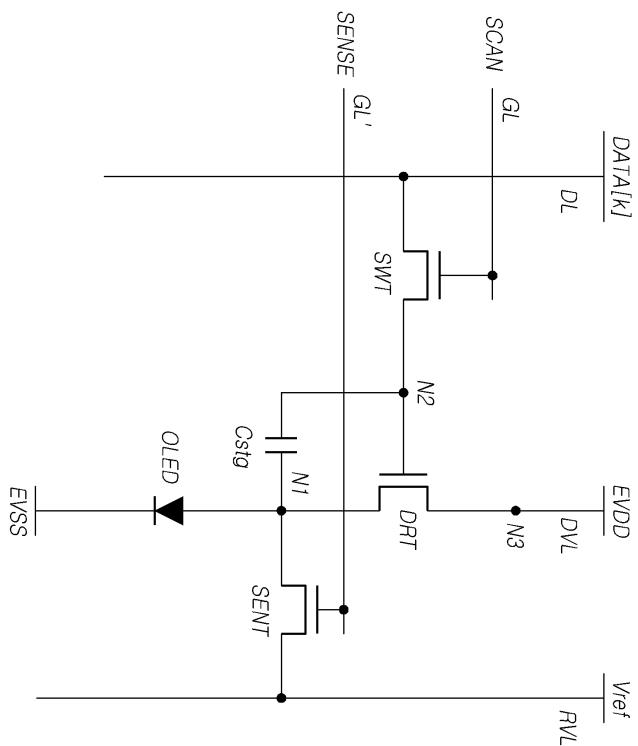
1020: 제2유기발광다이오드

### 도면

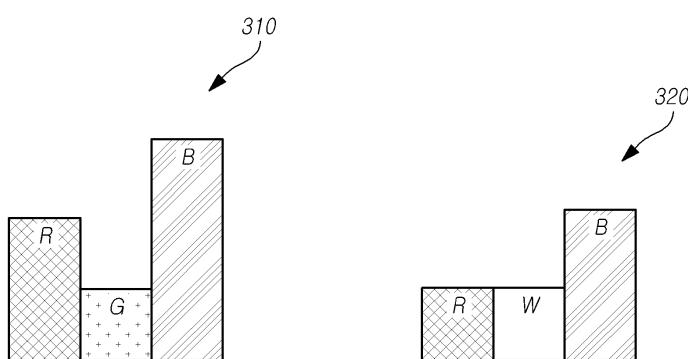
#### 도면1



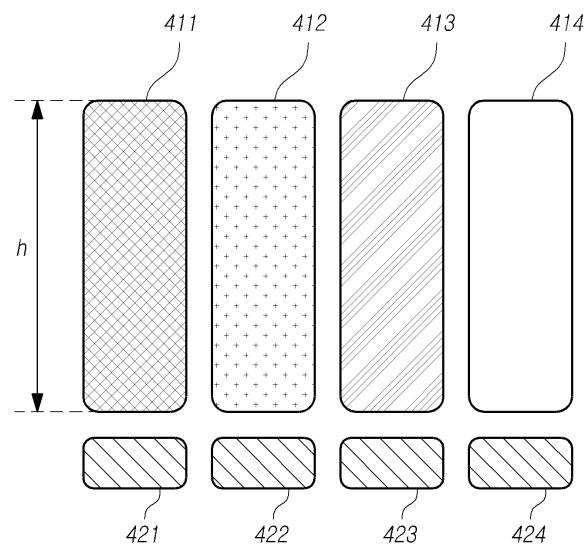
도면2



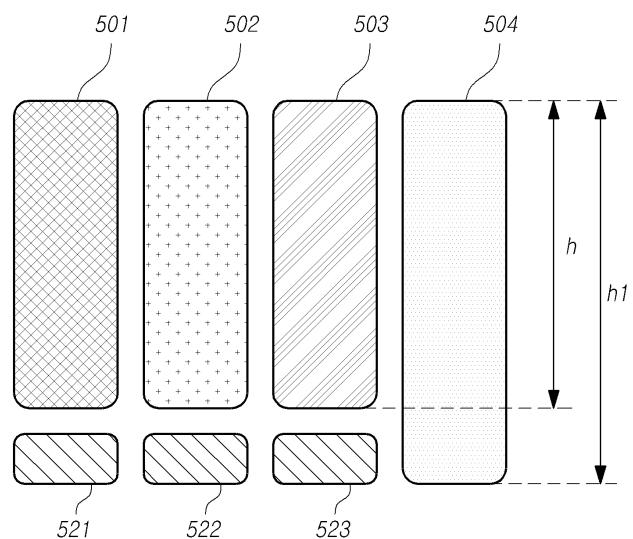
도면3



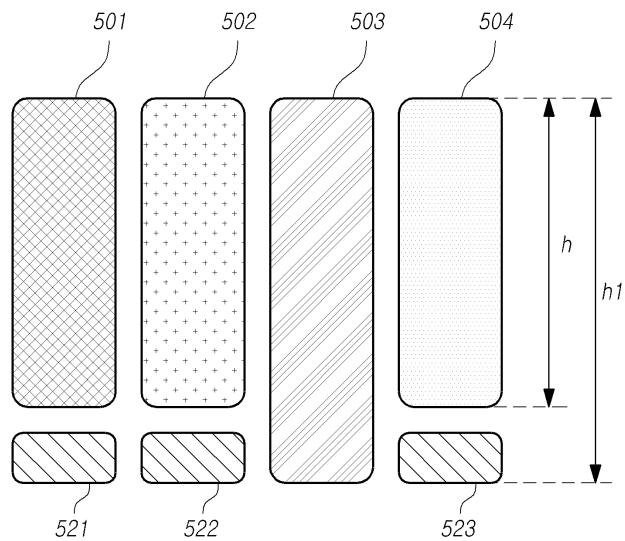
도면4



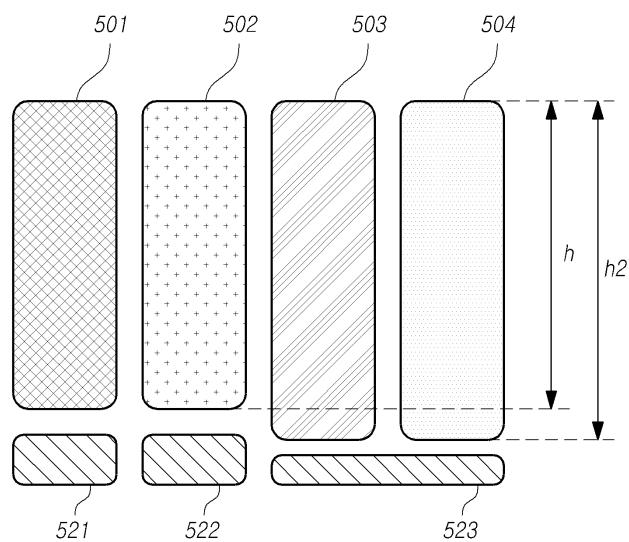
도면5



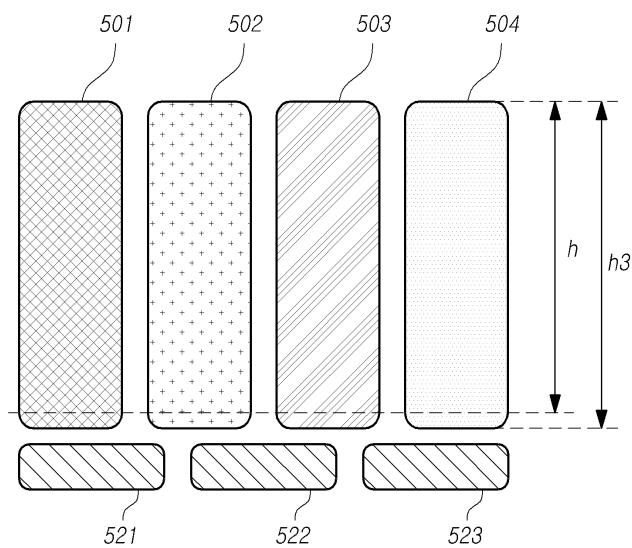
도면6



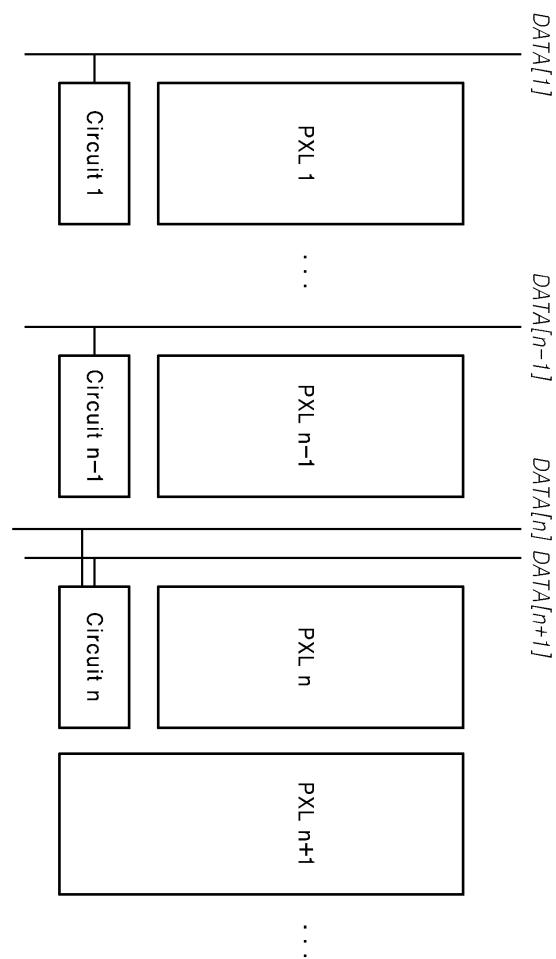
도면7



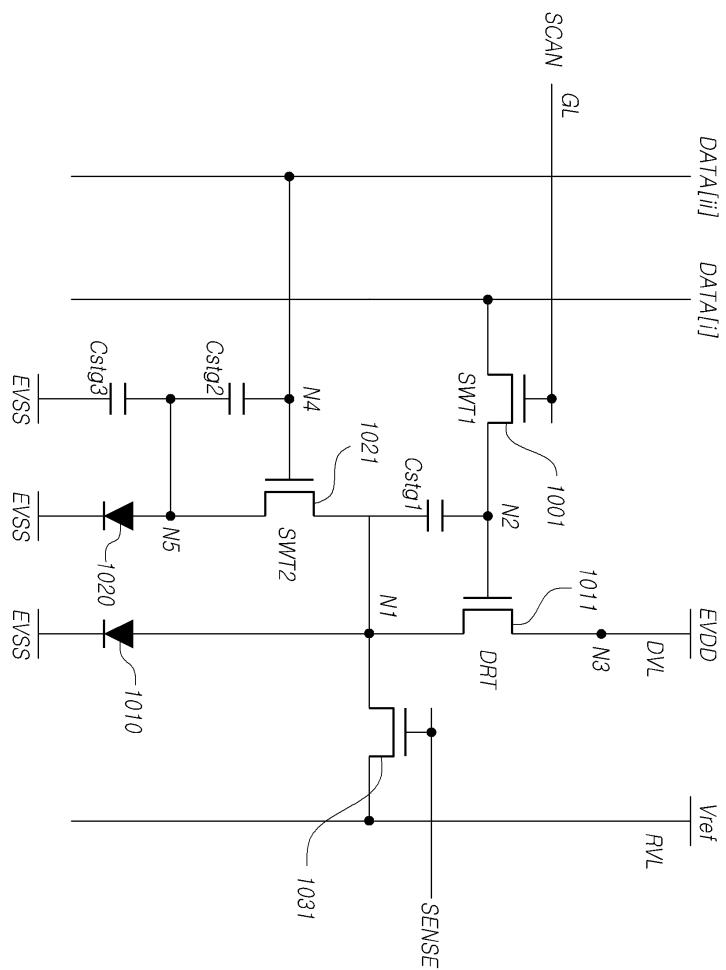
도면8



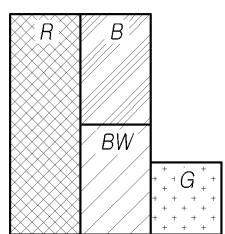
도면9



도면10



도면11



专利名称(译)	相关技术的描述		
公开(公告)号	<a href="#">KR1020160078618A</a>	公开(公告)日	2016-07-05
申请号	KR1020140188126	申请日	2014-12-24
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	PARK JOON MIN 박준민 TANI RYOSUKE 타니료스케 CHO KYUNG HYUN 조경현		
发明人	박준민 타니료스케 조경현		
IPC分类号	H01L27/32		
CPC分类号	H01L27/326 H01L27/3225		
代理人(译)	Gimeungu 宋.		
外部链接	<a href="#">Espacenet</a>		

**摘要(译)**

本发明涉及有机发光显示装置，其中两个或更多个第一像素和第二像素包括管理第一像素的辐射的第一有机发光二极管和管理第二像素的辐射的第二有机发光二极管作为在根据本发明优选实施例的有机发光显示面板中的有机发光显示装置中，布置多条数据线和多条栅极线，并且在多个像素中布置多个像素作为矩阵类型，并且用一个电路控制，其中第一有机发光二极管和第二有机发光二极管连接到两条数据线。

