



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0146117

(43) 공개일자 2015년12월31일

(51) 국제특허분류(Int. Cl.)
H01L 27/32 (2006.01) H01L 51/50 (2006.01)
(21) 출원번호 10-2014-0076096
(22) 출원일자 2014년06월20일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
김정현
경기 고양시 일산서구 킨텍스로 410, 709동 101호
(일산동, 후곡마을7단지아파트)
방형진
경기 고양시 일산서구 일현로 97-11, 103동 2201호
(탄현동, 일산위브더제니스)
(74) 대리인
특허법인로알

전체 청구항 수 : 총 15 항

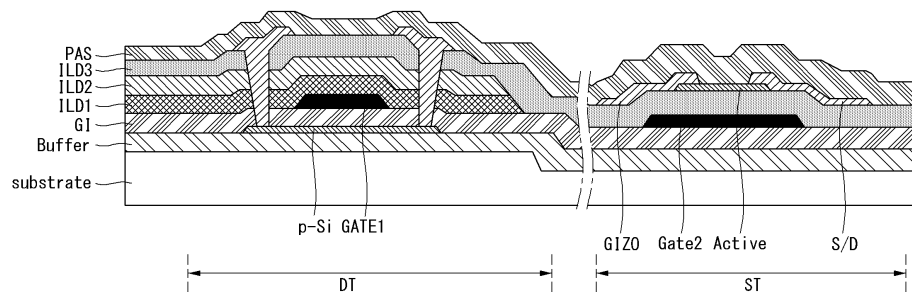
(54) 발명의 명칭 유기발광다이오드 표시장치

(57) 요약

본 발명은 유기발광다이오드 표시장치에 관한 것이다.

본 발명에 의한 저소비 전력 모드에서 낮은 프레임 레이트로 픽셀들을 구동하는 유기발광다이오드 표시장치는 상기 픽셀들 각각이 유기발광다이오드, 게이트에 인가되는 게이트 전압에 따라서 상기 유기발광다이오드에 흐르는 전류를 조절하는 구동트랜지스터, 스캔펄스에 응답하여 상기 데이터라인으로부터 제공받는 데이터전압을 상기 구동트랜지스터의 게이트에 공급하는 스위칭 트랜지스터 및 상기 구동트랜지스터의 게이트 전압을 유지하는 스토리지 커패시터를 포함하고, 상기 구동트랜지스터의 활성층은 저온 폴리 실리콘을 포함하고, 상기 스위칭 트랜지스터의 활성층은 산화물 반도체를 포함한다.

대표도 - 도7



명세서

청구범위

청구항 1

저소비 전력 모드에서 낮은 프레임 레이트로 픽셀들을 구동하는 유기발광다이오드 표시장치에 있어서, 상기 픽셀들 각각은 유기발광다이오드; 게이트에 인가되는 게이트 전압에 따라서 상기 유기발광다이오드에 흐르는 전류를 조절하는 구동트랜지스터; 스캔펄스에 응답하여 상기 데이터라인으로부터 제공받는 데이터전압을 상기 구동트랜지스터의 게이트에 공급하는 스위칭 트랜지스터; 및 상기 구동트랜지스터의 게이트 전압을 유지하는 스토리지 커패시터를 포함하고, 상기 구동트랜지스터의 활성층은 저온 폴리 실리콘을 포함하고, 상기 스위칭 트랜지스터의 활성층은 산화물 반도체를 포함하는 유기발광다이오드 표시장치.

청구항 2

제 1 항에 있어서, 상기 저소비 전력 모드의 프레임 레이트는 '0' 보다 크고 60Hz 이하인 유기발광다이오드 표시장치.

청구항 3

저소비 전력 모드에서 낮은 프레임 레이트로 픽셀들을 구동하는 유기발광다이오드 표시장치에 있어서, 상기 픽셀들 각각은 유기발광다이오드; 게이트에 인가되는 게이트 전압에 따라서 상기 유기발광다이오드에 흐르는 전류를 조절하는 구동트랜지스터; 스캔펄스에 응답하여 상기 데이터라인으로부터 제공받는 데이터전압을 상기 구동트랜지스터의 게이트에 공급하는 스위칭 트랜지스터; 및 상기 구동트랜지스터의 게이트 전압을 유지하는 스토리지 커패시터를 포함하고, 상기 스위칭 트랜지스터는 상기 구동트랜지스터에 비하여 단위 누설전류가 작은 유기발광다이오드 표시장치.

청구항 4

제 3 항에 있어서, 상기 저소비 전력 모드의 프레임 레이트는 '0' 보다 크고 60Hz 이하인 유기발광다이오드 표시장치.

청구항 5

제 3 항에 있어서, 상기 스위칭 트랜지스터의 활성층에서 채널 영역 도핑 농도는 상기 구동트랜지스터의 활성층에서 채널 영역 도

핑 농도 보다 높은 유기발광다이오드 표시장치.

청구항 6

제 5항에 있어서,

상기 스위칭 트랜지스터의 활성층에서 채널 영역 도핑 농도는 상기 구동소자의 채널 영역 도핑 농도 보다 5~15% 높은 유기발광다이오드 표시장치.

청구항 7

제 3 항에 있어서,

상기 스위칭 트랜지스터의 활성층에서 낮은 도핑 드레인(Lightly Doped Drain, LDD) 영역의 도핑 농도는 상기 구동트랜지스터의 낮은 도핑 드레인(LDD) 영역의 도핑 농도 보다 낮은 유기발광다이오드 표시장치.

청구항 8

제 7 항에 있어,

상기 스위칭 트랜지스터의 활성층에서 낮은 도핑 드레인(LDD) 영역의 도핑 농도는 상기 구동트랜지스터의 낮은 도핑 드레인(LDD) 영역의 도핑 농도 보다 5~15% 낮은 유기발광다이오드 표시장치.

청구항 9

제 3 항에 있어서,

상기 스위칭 트랜지스터의 활성층 두께는 상기 구동트랜지스터의 활성층 두께보다 얇은 유기발광다이오드 표시장치.

청구항 10

제 9 항에 있어서,

상기 스위칭 트랜지스터의 활성층 두께는 상기 구동트랜지스터의 활성층 두께 보다 5~15% 얇은 유기발광다이오드 표시장치.

청구항 11

제 10 항에 있어서,

상기 스위칭 트랜지스터의 게이트 절연막의 두께는 상기 구동트랜지스터의 게이트 절연막의 두께보다 5~15% 두꺼운 유기발광다이오드.

청구항 12

제 3 항에 있어서,

상기 스위칭 트랜지스터는 듀얼 게이트 진극 구조로 형성되는 유기발광다이오드 표시장치.

청구항 13

제 3 항에 있어서,

상기 스위칭 트랜지스터의 활성층 아래에 형성된 광차단층을 포함하는 유기발광다이오드 표시장치.

청구항 14

제 3 항에 있어서,

상기 스토리지 커패시터는 서로 적층되는 제1 및 제2 스토리지 커패시터를 포함하고,

상기 제1 스토리지 커패시터는

제1 금속층;

제2 금속층; 및

상기 제1 및 제2 금속층 사이에 개재되는 게이트 절연막을 포함하고,

상기 제2 스토리지 커패시터는

상기 제2 금속층;

제3 금속층; 및

상기 제2 및 제3 금속층 사이에 개재되는 절연막을 포함하는 유기발광다이오드 표시장치.

청구항 15

제 3 항에 있어서,

상기 스토리지 커패시터는

제1 금속층;

제2 금속층; 및

상기 제1 및 제2 금속층 사이에 개재되는 게이트 절연막을 포함하고,

상기 스토리지 커패시터가 형성되는 영역의 상기 게이트 절연막 유전율은 인접하는 영역의 유전율보다 높은 유기발광다이오드 표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 유기발광다이오드 표시장치에 관한 것이다.

배경 기술

[0002] 평판 표시장치(FPD; Flat Panel Display)는 소형화 및 경량화에 유리한 장점으로 인해서 데스크탑 컴퓨터의 모니터 뿐만 아니라, 노트북컴퓨터, PDA 등의 휴대용 컴퓨터나 휴대 전화 단말기 등에 폭넓게 이용되고 있다. 이러한 평판 표시장치는 액정표시장치(Liquid Crystal Display; LCD), 플라즈마 표시장치(Plasma Display Panel; PDP), 전계 방출표시장치(Field Emission Display; FED) 및 유기발광다이오드 표시장치(Organic Light Emitting diode Display; 이하, OLED) 등이 있다.

[0003] 유기발광다이오드 표시장치는 응답속도가 빠르고, 발광효율이 높은 휘도를 표현할 수 있으며 시야각이 큰 장점

이 있다. 이처럼 많은 장점들로 인해서, 유기발광다이오드 표시장치는 대화면 디스플레이장치 이외에도 휴대폰 및 휴대전자시계 등의 휴대용 디스플레이와 같이 다양한 분야에 이용되고 있다. 다양한 분야에 이용되는 표시장치는 각 적용분야의 특성에 맞게 소비전력 및 구동의 신뢰도 등의 요구조건이 달라지는데, 종래의 유기발광다이오드 표시장치의 화소는 다양한 요구조건에 대응하는 기능적인 구조를 제시하지는 못하고 있다.

발명의 내용

해결하려는 과제

[0004] 본 발명은 표시장치가 이용되는 분야의 특성에 따라서 다양한 요구조건을 충족시킬 수 있는 유기발광다이오드 표시장치를 제공하기 위한 것이다.

과제의 해결 수단

[0005] 본 발명에 의한 저소비 전력 모드에서 낮은 프레임 레이트로 픽셀들을 구동하는 유기발광다이오드 표시장치는 상기 픽셀들 각각이 유기발광다이오드, 게이트에 인가되는 게이트 전압에 따라서 상기 유기발광다이오드에 흐르는 전류를 조절하는 구동트랜지스터, 스캔펄스에 응답하여 상기 데이터라인으로부터 제공받는 데이터전압을 상기 구동트랜지스터의 게이트에 공급하는 스위칭 트랜지스터 및 상기 구동트랜지스터의 게이트 전압을 유지하는 스토리지 커패시터를 포함하고, 상기 구동트랜지스터의 활성층은 저온 폴리 실리콘을 포함하고, 상기 스위칭 트랜지스터의 활성층은 산화물 반도체를 포함한다.

[0006] 다른 실시 예에 의한 저소비 전력 모드에서 낮은 프레임 레이트로 픽셀들을 구동하는 유기발광다이오드 표시장치는 상기 픽셀들 각각이 유기발광다이오드, 게이트에 인가되는 게이트 전압에 따라서 상기 유기발광다이오드에 흐르는 전류를 조절하는 구동트랜지스터, 스캔펄스에 응답하여 상기 데이터라인으로부터 제공받는 데이터전압을 상기 구동트랜지스터의 게이트에 공급하는 스위칭 트랜지스터 및 상기 구동트랜지스터의 게이트 전압을 유지하는 스토리지 커패시터를 포함하고, 상기 스위칭 트랜지스터는 상기 구동트랜지스터에 비하여 단위 누설전류가 작은 것을 특징으로 한다.

발명의 효과

[0007] 본 발명은 저소비 모드의 동작을 위해서 프레임 레이트를 낮출 때에도 플리커를 방지할 수 있는 유기발광다이오드 표시장치를 제공한다.

도면의 간단한 설명

- [0008] 도 1은 본 발명에 의한 유기발광다이오드 표시장치를 나타내는 도면.
- 도 2는 본 발명에 의한 유기발광다이오드 표시장치에 포함되는 화소의 실시 예를 나타내는 도면.
- 도 3은 본 발명에 의한 유기발광다이오드 표시장치를 구동하기 위한 타이밍도.
- 도 4a 및 도 4b는 저온 폴리 실리콘 트랜지스터 및 산화물 반도체 트랜지스터 각각의 누설전류를 나타내는 도면들.
- 도 5는 프레임 레이트에 따라서 휘도 변화량이 달라지는 것을 나타내는 도면.
- 도 6은 프레임 레이트에 따라서 플리커의 변화를 나타내는 도면.
- 도 7은 본 발명의 실시 예에 의한 구동트랜지스터 및 스위칭 트랜지스터의 구조를 나타내는 단면도.
- 도 8은 다른 실시 예에 의한 구동트랜지스터 및 스위칭 트랜지스터의 구조를 나타내는 단면도.
- 도 9는 스위칭 트랜지스터의 채널 폭에 따라서 누설전류가 달라지는 것을 나타내는 도면.

- 도 10은 스위칭 트랜지스터의 채널 도핑에 따라서 누설전류가 달라지는 것을 나타내는 도면.
- 도 11은 스위칭 트랜지스터의 활성층 두께에 따라서 누설전류가 달라지는 것을 나타내는 도면.
- 도 12는 스위칭 트랜지스터의 게이트 절연막 두께에 따라서 누설전류가 달라지는 것을 나타내는 도면.
- 도 13은 스위칭 트랜지스터의 실시 예를 나타내는 단면도.
- 도 14는 스위칭 트랜지스터의 LDD 도핑 농도에 따라서 누설전류가 달라지는 것을 나타내는 도면.
- 도 15는 스위칭 트랜지스터의 다른 실시 예를 나타내는 단면도.
- 도 16은 스위칭 트랜지스터의 광차단막 유무에 따라서 누설전류가 달라지는 것을 나타내는 도면.
- 도 17은 스위칭 트랜지스터의 또 다른 실시 예를 나타내는 단면도.
- 도 18은 듀얼 게이트 구조와 싱글 게이트 구조에서의 누설전류의 차이를 나타내는 도면.
- 도 19는 본 발명에 의한 스토리지 커패시터의 제1 실시 예를 나타내는 도면.
- 도 20은 본 발명에 의한 스토리지 커패시터의 제2 실시 예를 나타내는 도면.
- 도 21은 스토리지 커패시터의 용량에 따라서 누설전류가 달라지는 것을 나타내는 도면.

발명을 실시하기 위한 구체적인 내용

- [0009] 이하 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시 예들을 상세히 설명한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 실질적으로 동일한 구성요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다.
- [0010] 도 1은 본 발명의 실시 예에 의한 유기발광다이오드 표시장치를 보여준다.
- [0011] 도 1을 참조하면, 본 발명에 의한 유기발광다이오드 표시장치는 화소들(P)이 매트릭스 형태로 배열되는 표시패널(10), 데이터 구동회로(12), 게이트 구동회로(13) 및 타이밍 컨트롤러(11)를 구비한다.
- [0012] 표시패널(10)은 복수 개의 화소(P)를 포함하고, 각각의 화소(P)들이 표시하는 계조를 기반으로 영상을 표시하기 위한 것이다. 화소(P)들은 수평라인들 각각에 복수 개가 일정한 간격으로 배열됨으로써 표시패널(10) 내에서 매트릭스 형태로 배치된다.
- [0013] 이때, 각각의 화소(P)들은 서로 직교하는 데이터라인부(14)와 다수의 게이트라인부(15)가 교차되는 영역에 배치된다. 각 화소(P)에 접속하는 데이터라인부(14)는 초기화라인(14a) 및 데이터라인(14b)을 포함하고, 게이트라인부(15)는 제1 스캔라인(15a), 제2 스캔라인(15b) 및 에미션라인(15c)을 포함한다.
- [0014] 그리고 화소(P)들 각각은 유기발광다이오드(OLED), 구동트랜지스터(DT), 스위칭 트랜지스터(ST), 제1 및 제2 트랜지스터(T1, T2), 스토리지 커패시터(Cs) 및 보조커패시터(C1) 포함한다.
- [0015] 타이밍 컨트롤러(11)는 데이터 구동회로(12) 및 게이트 구동회로(13)의 구동 타이밍을 제어하기 위한 것이다. 이를 위해서 타이밍 컨트롤러(11)는 외부로부터 입력되는 디지털 비디오 데이터(RGB)를 표시패널(10)의 해상도에 맞게 재정렬하여 데이터 구동회로(12)에 공급한다. 또한, 타이밍 컨트롤러(11)는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 도트클럭신호(DCLK) 및 데이터 인에이블신호(DE) 등의 타이밍 신호들에 기초하여 데이터 구동회로(12)의 동작 타이밍을 제어하기 위한 데이터 제어신호(DDC)와, 게이트 구동회로(13)의 동작 타이밍을 제어하기 위한 게이트 제어신호(GDC)를 발생한다.
- [0016] 데이터 구동회로(12)는 데이터라인부(14)를 구동하기 위한 것이다. 이를 위해서 데이터 구동회로(12)는 데이터 제어신호(DDC)를 기반으로 타이밍 컨트롤러(11)로부터 입력되는 디지털 비디오 데이터(RGB)를 아날로그 데이터 전압으로 변환하여 데이터라인(14)들에 공급한다.
- [0017] 게이트 구동회로(13)는 게이트라인부(15)를 구동하기 위한 것이다. 이를 위해서 게이트 구동회로(13)는 게이트 제어신호(GDC)를 기반으로 스캔신호, 발광제어신호, 및 초기화신호를 발생한다. 게이트 구동회로(13)는 스캔신호를 라인 순차 방식으로 스캔라인(15a)에 공급하고, 발광제어신호를 라인 순차 방식으로 에미션라인(15b)에 공급하며, 초기화신호를 라인 순차 방식으로 초기화라인(15c)에 공급한다.

- [0018] 도 2는 도 1에 도시된 화소(P)의 일 예를 나타내는 것으로서, 수평라인의 화소(P)들 중의 하나를 도시한 것이다.
- [0019] 도 2를 참조하면, 본 발명의 일 실시 예에 따른 화소(P)는 유기발광다이오드(OLED), 구동트랜지스터(DT), 스위칭 트랜지스터(ST), 제1 및 제2 트랜지스터(T1,T2), 스토리지 커패시터(Cs) 및 보조 커패시터(C1)를 구비한다.
- [0020] 유기발광다이오드(OLED)는 구동트랜지스터(DT)로부터 공급되는 구동 전류에 의해 발광한다. 유기발광다이오드(OLED)의 애노드전극과 캐소드전극 사이에는 다층의 유기 화합물층이 형성된다. 유기 화합물층은 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL)을 포함한다. 유기발광다이오드(OLED)의 애노드전극은 구동트랜지스터(DT)의 소스전극에 접속되고, 캐소드전극은 저전압구동전압(EVSS)에 연결된다.
- [0021] 구동트랜지스터(DT)는 자신의 게이트-소스 간의 전압으로 유기발광다이오드(OLED)에 인가되는 구동전류를 제어한다. 이를 위해서 구동트랜지스터(DT)의 게이트전극은 데이터전압(Vdata)의 입력단에 연결되고, 드레인전극은 구동전압(EVDD)의 입력단에 연결되며, 소스전극은 저전압구동전압(EVSS)과 연결된다.
- [0022] 제1 트랜지스터(T1)는 발광제어신호(EM)에 응답하여, 구동전압(EVDD) 입력단과 구동트랜지스터(DT) 간의 전류 경로를 제어한다. 이를 위해서 제1 트랜지스터(T1)의 게이트 전극은 발광제어신호라인(15c)에, 드레인전극은 구동전압(EVDD) 입력단에, 소스전극은 구동트랜지스터(DT)에 연결된다.
- [0023] 제2 트랜지스터(T2)는 제(n-1) 수평라인의 스캔신호인 제2 스캔신호(Scan2)에 응답하여, 초기화라인(14a)으로부터 제공받는 초기화전압(Vini)을 제2 노드(n2)로 제공한다. 이를 위해서 제2 트랜지스터(T2)의 게이트 전극은 제(n-1) 스캔라인(15a)에, 드레인전극은 초기화라인(14a)에 소스전극은 제2 노드(n2)에 연결된다.
- [0024] 구동트랜지스터(DT)와 제1 및 제2 트랜지스터(T1,T2)는 저온 폴리 실리콘(Low Temperature Poly-Silicon:LTPS)을 이용한 트랜지스터로 형성된다. 저온 폴리 실리콘 트랜지스터는 전자 이동도가 높고 신뢰성이 우수하여 고성능의 표시장치를 구현할 수 있다.
- [0025] 스위칭 트랜지스터(ST)는 제n 수평라인의 스캔신호인 제1 스캔신호(Scan1)에 응답하여, 데이터라인(14b)으로부터 제공받는 기준전압(Vref) 또는 데이터전압(Vdata)을 구동트랜지스터(DT)에 제공한다. 이를 위해서, 스위칭 트랜지스터(ST)의 게이트 전극은 제1 스캔라인(Scan1)에, 드레인전극은 데이터라인(14b)에, 소스전극은 구동트랜지스터(DT)에 연결된다.
- [0026] 스위칭 트랜지스터(ST)는 산화아연(Zinc Oxide:ZnO) 또는 갈륨-인듐-징크-옥사이드(GaInZnO:GIZO)와 같은 산화물 반도체를 활성층으로 이용한 산화물 트랜지스터로 형성된다. 산화물 트랜지스터는 누설전류(Off-Current)가 낮기 때문에, 산화물 트랜지스터를 이용한 스위칭 트랜지스터(ST)는 누설전류로 인해서 구동트랜지스터(DT)의 게이트-소스 전위가 감소하는 것을 방지할 수 있다. 따라서 저주파 구동을 할 때에도, 누설전류로 인해서 구동트랜지스터(DT)의 게이트-소스 전위가 감소하여, 이로 인하여 플리커(flicker)가 발생하는 것을 방지할 수 있다. 이에 대한 자세한 설명은 후술하기로 한다.
- [0027] 스토리지 커패시터(Cs)는 데이터라인(14b)으로부터 제공받는 데이터전압(Vdata)을 한 프레임동안 유지하여 구동트랜지스터(DT)가 일정한 전압을 유지하도록 한다. 이를 위해서 스토리지 커패시터(Cs)는 구동트랜지스터(DT)의 게이트 전극과 소스 전극에 연결된다. 보조커패시터(C1)는 제2 노드(n2)에서 스토리지 커패시터(Cs)와 직렬로 연결되어, 구동전압(Vdata)의 효율을 높여준다.
- [0028] 상술한 바와 같은 구조를 갖는 화소(P)의 동작을 살펴보면 다음과 같다. 도 3은 도 2의 화소(P)에 인가되는 신호들(EM,SCAN,INIT,DATA)과, 그에 따른 구동트랜지스터(DT)의 게이트전극과 소스전극의 전위변화를 나타내는 파형도이다.
- [0029] 도 3을 참조하면, 본 발명에 따른 화소(P)의 동작은 구동트랜지스터(DT)의 게이트-소스 전위를 특정 전압으로 초기화하는 초기화기간(Ti), 구동트랜지스터(DT)의 문턱전압을 검출 및 저장하는 샘플링기간(Ts), 데이터전압(Vdata)을 인가하는 라이팅 기간(Tw), 문턱전압과 데이터전압(Vdata)을 이용하여 유기발광다이오드(OLED)에 인가되는 구동 전류를 문턱전압과 무관하게 보상하여 발광하는 발광기간(Te)을 포함한다.
- [0030] 초기화기간(Ti) 동안에 제2 트랜지스터(T2)는 제2 스캔신호(Scan2)에 응답하여 초기화라인(14a)으로부터 제공받는 초기화전압(Vini)을 제2 노드(n2)에 공급한다. 따라서, 제2 노드(n2)의 전압인 구동트랜지스터(DT)의 소스 전압(Vs)은 초기화전압(Vini)의 전위를 갖는다. 그리고 스위칭 트랜지스터(ST)는 제1 스캔신호(Scan1)에 응답

하여 데이터라인(14b)으로부터 제공받는 기준전압(Vref)을 구동트랜지스터(DT)의 게이트전극의 제1 노드(n1)에 공급한다. 따라서, 제1 노드(n1)의 전압인 구동트랜지스터(DT)의 게이트전압(Vg)은 기준전압(Vref)의 전위를 갖는다.

[0031] 초기화기간(Ti)에서 제2 노드(n2)에 공급되는 초기화전압(Vini)은 화소(P)를 일정 수준으로 초기화하기 위한 것으로서, 이때 초기화전압(Vini)의 크기는 유기발광다이오드(OLED)가 발광하지 않도록 유기발광다이오드(OLED)의 동작전압 보다 작은 전압값으로 설정된다. 예컨대, 초기화전압(Vini)은 -1 내지 +1(V)의 크기를 갖는 전압으로 설정할 수 있다.

[0032] 샘플링기간(Ts) 동안에, 스위칭 트랜지스터(ST)는 제1 스캔신호(Scan1)에 응답하여 데이터라인(14b)으로부터 제공받는 기준전압(Vref)을 제1 노드(n1)로 공급한다. 그리고 제1 트랜지스터(T1)는 발광제어신호(EM)에 응답하여 구동전압(EVDD)을 구동트랜지스터(DT)로 공급한다. 이때, 구동트랜지스터 게이트전극전압(Vg)은 기준전압(Vref)을 유지한다. 그리고 제2 노드(n2)가 플로팅(floating) 상태임에 따라서, 제2 노드(n2)의 전압은 구동전압(EVDD)에서 제1 트랜지스터(T1)와 구동트랜지스터(DT)를 통해 흐르는 전류가 축적된다. 샘플링기간(Ts)을 통해서 상승한 전압은 기준전압(Vref)과 구동트랜지스터(DT)의 문턱전압(Vth) 간의 차이에 해당하는 크기를 갖는 전압으로 포화(saturation)된다. 즉, 샘플링 기간(Ts)을 통해서, 구동트랜지스터(DT)의 게이트-소스 간의 전위차는 문턱전압(Vth)의 크기가 된다.

[0033] 라이팅 기간(Tw) 동안에 제1 및 제2 트랜지스터(T1,T2)는 턴-오프 된다. 그리고 스위칭 트랜지스터(ST)는 턴-온 되면서 데이터라인(14b)으로부터 제공받는 데이터전압(Vdata)을 제1 노드(n1)로 공급한다. 이때, 플로팅(floating) 상태인 제2 노드(n2) 전압은 스토리지 커패시터(Cs) 및 보조커패시터(C1)의 비율에 의해서 커플링(Coupling)되어서 상승하거나 하강한다.

[0034] 발광기간(Te) 동안에 제2 및 스위칭 트랜지스터(T2,ST)는 턴-오프되며, 제1 트랜지스터(T1)는 턴-온된다. 발광기간 동안에 스토리지 커패시터(Cs)에 저장된 데이터전압(Vdata)은 유기발광다이오드(OLED)로 공급되고, 이에 따라서 유기발광다이오드(OLED)는 데이터전압(Vdata)에 비례하는 밝기로 발광한다. 이때, 라이팅 기간(Tw)에서 결정된 제1 노드(n1) 및 제2 노드(2)의 전압에 의해서 구동트랜지스터(DT)에 전류가 흐르게 되어 유기발광다이오드(OLED)로 원하는 전류가 공급되고, 이에 따라서 유기발광다이오드(OLED)는 데이터전압(Vdata)에 의해 밝기를 조절할 수 있다.

[0035] 유기발광다이오드(OLED)의 발광 과정에서, 스위칭 트랜지스터(ST)는 누설전류가 적은 산화물 반도체 트랜지스터로 형성되기 때문에 스토리지 커패시터(Cs)의 전압강하를 억제할 수 있다.

[0036] 스위칭 트랜지스터(ST)의 누설전류는 스위칭 트랜지스터(ST)의 게이트-소스 전위가 문턱전압(Vth) 미만이어서 스위칭 트랜지스터(ST)가 턴-오프 된 상태일 때, 드레인 전극에서 소스 전극으로 흐르는 전류이다. 스위칭 트랜지스터(ST)의 누설전류는 스토리지 커패시터(Cs)의 전압강하를 야기한다. 스토리지 커패시터(Cs)의 전압강하는 구동트랜지스터(DT)의 게이트-소스 전위 변화(ΔV_{gs})를 야기한다. 구동트랜지스터(DT)의 게이트-소스 전위는 유기발광다이오드(OLED)의 발광 휘도를 결정하기 때문에, 스토리지 커패시터(Cs)의 전압강하는 유기발광다이오드(OLED)의 휘도 저하를 초래한다. 즉, 스위칭 트랜지스터(ST)의 누설전류는 유기발광다이오드(OLED)의 휘도 저하를 초래한다. 하나의 프레임 기간 동안 휘도 저하가 발생하면 이어지는 프레임의 초기 휘도와 차이로 인해서, 프레임이 변경되는 순간 플리커(flicker) 현상이 발생한다.

[0037] 도 4의 (a)는 게이트-소스 전위에 따라서 저온 폴리 실리콘 트랜지스터의 누설전류를 나타내는 도면이고, 도 4의 (b)는 게이트-소스 전위에 따라서 산화물 반도체 트랜지스터의 누설전류를 나타내는 도면이다. 산화물 반도체 트랜지스터의 누설전류는 저온 폴리 실리콘 트랜지스터의 누설전류에 비해 매우 작으며 측정 장비의 측정 범위 이하에서 정확히 측정되지 않을 정도이다. 도 4의 (b)에서 보는 것처럼, 실시 예의 스위칭 트랜지스터(ST)는 산화물 반도체를 사용하여 누설전류가 무시할 수 있을 정도로 매우 작다. 따라서, 본 발명의 유기발광다이오드 표시장치는 누설전류로 인한 플리커 현상을 억제할 수 있다.

[0038] 이에 따라서, 본 발명의 유기발광다이오드 표시장치는 저주파 구동시에도 플리커 현상이 발생하지 않는 표시장치를 제공한다. 도 5는 주파수에 따라서 프레임 간의 휘도 변화를 나타내는 도면이다. 도 5에서와 같이, 저주파 구동의 발광기간(Te2)은 표준 주파수 구동의 발광기간(Te1) 보다 길게 된다. 따라서 저주파 구동에서의 휘도변화량(ΔL)은 표준 주파수 구동에서의 휘도변화량($\Delta L'$) 보다 크기 때문에, 저주파 구동시에는 플리커 문제점이 크게 두드러진다.

[0039] 본 발명은 스위칭 트랜지스터의 누설전류가 매우 작아서 스토리지 커패시터(Cs)의 전압강하가 매우 작기

때문에, 저주파 구동시에도 플리커 현상이 발생하지 않는다.

- [0040] 도 6의 (a)는 구동 주파수 즉, 프레임 레이트에 따라서 플리커의 변화를 나타내는 도면이고, 도 6의 (b)는 구동 주파수에 따라서 사람의 시각적 민감도를 나타내는 도면이다. 도 6의 (c)는 도 6의 (a) 및 (b)를 적분한 결과에 따라서 구동 주파수에 따라서 사람이 느끼는 플리커의 변화를 나타내는 도면이다.
- [0041] 도 6의 (a) 및 (c)에서 제1 그래프(①)는 스위칭 트랜지스터가 저온 폴리 실리콘으로 형성된 표시장치에서의 플리커 변화를 나타내고, 제2 그래프(②)는 스위칭 트랜지스터가 산화물 반도체 트랜지스터로 형성되는 본 발명의 표시장치에서의 플리커 변화를 나타낸다. 도 6의 (a)에서와 같이, 스위칭 트랜지스터가 저온 폴리 실리콘으로 형성된 표시장치는 구동주파수가 30Hz 이하일 경우에 구동주파수가 낮아질수록 플리커가 급증한다. 반면에, 스위칭 트랜지스터(ST)가 산화물 반도체 트랜지스터로 형성된 표시장치는 구동주파수가 낮아질수록 플리커가 감소한다. 플리커의 차이는 40Hz 이하에서 차이가 나기 시작하여, 20Hz 이하에서 그 차이가 커지기 시작하고, 10Hz 이하에서 더욱 커진다. 결국, 스위칭 트랜지스터를 저온 폴리 실리콘으로 형성하는 표시장치는 30Hz 이하의 구동주파수를 갖는 표시장치에 적용할 경우에 플리커 문제점이 발생하지만, 본 발명과 같이 스위칭 트랜지스터(ST)가 산화물 반도체 트랜지스터로 형성된 표시장치는 정지영상에 가까운 저주파 구동을 수행하여도 플리커가 거의 발생하지 않는다.
- [0042] 또한 사람의 시각적 민감도는 도 6의 (b)에서와 같이 10Hz에서 시각적 감각이 가장 민감하기 때문에, 10Hz이하일 경우에 본 발명의 유기발광다이오드 표시장치에서 플리커가 급격히 감소하는 것을 알 수 있다.
- [0043] 도 6의 (a)에 도시된 주파수에 따른 플리커의 발생은 온도에 따라서 달라질 수 있다. 예컨대, 상온에서는 도 6의 (a)에서와 같이 30Hz이하의 주파수에서부터 본 발명의 효과를 기대할 수 있지만, 고온에서는 저온 폴리 실리콘만을 이용한 표시장치와 스위칭 트랜지스터를 산화물 트랜지스터로 적용한 표시장치 간의 플리커 변화가 더 높은 주파수에서부터 차이가 발생한다. 예컨대, 고온에서는 60Hz 이하의 주파수에서부터 본 발명을 적용한 표시장치가 저온 폴리 실리콘만을 이용한 표시장치에 대비하여 플리커 레벨이 감소한다.
- [0044] 이처럼 본 발명은 프레임 레이트가 낮은 주파수에서도 플리커가 발생하지 않기 때문에, 소비전력을 줄이기 위해서 낮은 구동주파수를 이용하는 표시장치에 적용될 수 있다. 특히, 본 발명은 휴대용 표시장치에서 소비전력을 줄이기 위해서 구동주파수를 크게 줄여도 무방한 경우에 적용될 수 있다. 일례로 휴대용 전자시계는 초 단위로 표시화면을 변경할 경우에 1Hz의 구동주파수를 이용할 수 있고, 본 발명은 1Hz 또는 정지영상에 가까운 구동주파수를 이용하여도 플리커가 거의 발생하지 않는다. 또한, 본 발명은 휴대단말기의 대기화면에서와 같은 정지영상을 표시할 경우에도 구동주파수를 크게 낮출 수 있어서 소비전력을 대폭 감소시킬 수 있다.
- [0045] 또한 본 발명은 전자책(E-Book)과 같이 동영상 수준의 높은 구동주파수를 필요로 하지 않는 단말기에도 적용되어 소비전력을 크게 줄임으로써, 휴대 단말기의 휴대성을 높일 수 있다.
- [0046] 도 7은 구동트랜지스터(DT) 및 스위칭 트랜지스터(ST)의 실시 예를 나타내는 단면도이다. 도 7을 참조하여 구동트랜지스터(DT) 및 스위칭 트랜지스터(ST)의 구조 및 형성방법을 살펴보면 다음과 같다.
- [0047] 구동트랜지스터(DT)의 형성과정은 기판(substrate)에 버퍼층(buffer)을 형성하는 단계를 포함한다. 버퍼층(buffer)은 산화막(SiO₂)을 이용할 수 있다. 버퍼층(buffer) 상에는 구동트랜지스터(DT) 활성층으로 이용되는 저온 폴리 실리콘층(p-Si)이 형성된다. 저온 폴리 실리콘층(p-Si)은 이온 주입 공정을 통해서 일부 영역이 소스, 드레인 영역(S,D)으로 구현된다. 저온 폴리 실리콘층(p-Si) 상에는 게이트 절연막(GI)이 형성되며, 게이트 절연막(GI) 상에는 제1 게이트층(GATE1)이 형성된다. 게이트 절연막(GI)은 산화막(SiO₂)으로 형성될 수 있다. 이어서, 제1 내지 제3 절연막(ILD1~ILD3)이 제1 게이트층(GATE1)을 덮도록 순차적으로 형성된다. 또한, 제3 절연막(ILD3) 상에는 보호층(PAS)이 형성된다.
- [0048] 스위칭 트랜지스터(ST)의 형성과정은 기판(substrate)에 버퍼층(buffer)을 형성하는 단계를 포함한다. 게이트 절연막(GI)에는 제2 게이트층(GATE2)이 형성된다. 제3 절연막(ILD3)은 제2 게이트층(GATE2)을 덮도록 형성된다. 제3 절연막(ILD3) 상에는 산화물 반도체층(Active)이 형성된다. 산화물 반도체층(Active)의 일부 영역에는 소스, 드레인 전극(S,D)이 형성되고, 소스 전극(S)과 드레인 전극(D)을 덮도록 보호층(PAS)이 형성된다.
- [0049] 도 8은 다른 실시 예에 의한 유기발광다이오드 표시장치의 구동트랜지스터(DT) 및 스위칭 트랜지스터(ST)의 단면도이다. 이 실시 예에서 전술한 실시 예와 동일한 구성에 대해서는 동일한 도면부호를 사용하고 자세한 설명을 생략하기로 한다.

- [0050] 도 8을 참조하면, 다른 실시 예에 의한 유기발광다이오드 표시장치는 구동트랜지스터 및 스위칭 트랜지스터(ST)를 모두 저온 폴리 실리콘 트랜지스터를 이용한다.
- [0051] 스위칭 트랜지스터 채널 폭(W2)은 구동트랜지스터 채널 폭(W1)에 대비하여 5~15% 좁게 형성된다. 도 9에서와 같이, 스위칭 트랜지스터(ST) 및 구동트랜지스터(DT)의 누설전류는 스위칭 트랜지스터(ST)의 채널 폭에 비례한다. 따라서, 본 발명은 스위칭 트랜지스터 채널 폭(W2)을 구동트랜지스터 채널 폭(W1)에 대비하여 좁게 형성하여, 스위칭 트랜지스터(ST)의 누설전류를 감소시킬 수 있다. 스위칭 트랜지스터 채널 폭(W2)을 줄일수록 누설전류는 감소하지만, 구동의 신뢰성 등에 영향을 끼치지 않도록 스위칭 트랜지스터 채널 폭(W2)은 구동트랜지스터 채널 폭(W1) 보다 5~15% 좁게 설정될 수 있다.
- [0052] 스위칭 트랜지스터(ST)의 활성층(p-Si)의 도핑 농도는 구동트랜지스터(DT)의 활성층(p-Si) 도핑 농도 보다 5~15% 높게 형성된다. 도 10에서와 같이, 스위칭 트랜지스터(ST) 및 구동트랜지스터(DT)의 누설전류는 스위칭 트랜지스터(ST)의 도핑 농도에 반비례한다. 이는 활성층(p-Si)의 도핑 농도가 증가하면 LDD(Lightly Doped Drain)와의 PN 접합부위의 저항이 증가하여 누설전류가 감소하기 때문이다. 따라서, 본 발명은 스위칭 트랜지스터(ST) 활성층(p-Si)의 도핑 농도를 구동트랜지스터(DT) 활성층(p-Si)의 도핑 농도보다 높게 형성하여 스위칭 트랜지스터(ST)의 누설전류를 감소시킬 수 있다. 스위칭 트랜지스터(ST)의 도핑 농도를 높일수록 누설전류는 감소하지만, 구동의 신뢰성 등에 영향을 끼치지 않도록 스위칭 트랜지스터(ST) 활성층(p-Si)의 도핑 농도는 구동트랜지스터 활성층(p-Si) 도핑 농도의 5~15% 높게 형성될 수 있다.
- [0053] 스위칭 트랜지스터(ST)의 활성층 두께(d2)는 구동트랜지스터(DT) 활성층 두께(d1)보다 5~15% 얇은 두께로 형성된다. 도 11에서와 같이, 스위칭 트랜지스터(ST) 및 구동트랜지스터(DT)의 누설전류는 활성층 두께(d2)에 비례한다. 따라서, 본 발명은 스위칭 트랜지스터(ST)의 활성층 두께(d2)를 구동트랜지스터 활성층 두께(d1)보다 얇게 형성하여 누설전류를 줄일 수 있다. 스위칭 트랜지스터(ST)의 활성층 두께(d2)를 줄일수록 누설전류는 감소하지만, 구동의 신뢰성 등에 영향을 끼치지 않도록 스위칭 트랜지스터(ST)의 활성층 두께(d2)는 구동트랜지스터(DT)의 활성층 두께(d1)보다 5~15% 얇은 두께로 형성될 수 있다.
- [0054] 스위칭 트랜지스터(ST)의 게이트 절연막(GI) 두께(h2)는 구동트랜지스터(DT) 게이트 절연막(GI) 두께(h1)보다 5~15% 두꺼운 두께로 형성된다. 도 12에서와 같이, 스위칭 트랜지스터(ST) 및 구동트랜지스터(DT)의 누설전류는 게이트 절연막(GI) 두께(d2)에 반비례한다. 따라서, 본 발명은 스위칭 트랜지스터(ST)의 게이트 절연막(GI) 두께(d2)를 구동트랜지스터(DT) 게이트 절연막(GI) 두께보다 두껍게 형성하여 누설전류를 줄일 수 있다. 스위칭 트랜지스터(ST)의 게이트 절연막(GI) 두께(d2)를 두껍게 할수록 누설전류는 감소하지만, 구동의 신뢰성 등에 영향을 끼치지 않도록 스위칭 트랜지스터(ST)의 게이트 절연막(GI) 두께(d2)는 구동트랜지스터(DT)의 게이트 절연막(GI) 두께(d1)보다 5~15% 두꺼운 두께로 형성될 수 있다.
- [0055] 도 13, 도 15 및 도 17은 각각 저온 폴리 실리콘을 이용하는 스위칭 트랜지스터(ST)의 변형 예들을 나타내고 있다.
- [0056] 도 13을 참조하면, 본 발명의 스위칭 트랜지스터(ST)는 낮은 도핑 드레인 영역(Lightly Doped Drain; 이하, LDD)의 도핑 농도가 구동트랜지스터(DT)의 LDD의 도핑 농도보다 5~15% 낮게 형성될 수 있다. 도 14에서와 같이, 스위칭 트랜지스터(ST) 및 구동트랜지스터(DT)의 누설전류는 LDD의 도핑 농도에 비례한다. 이는 LDD의 도핑 농도가 증가하면 활성층과의 접합부에서 저항이 줄어들어서 누설전류도 증가하기 때문이다. 따라서, 본 발명은 스위칭 트랜지스터(ST)의 LDD 도핑 농도를 구동트랜지스터(DT)의 도핑 농도보다 낮게 형성하여 누설전류를 줄일 수 있다. 스위칭 트랜지스터(ST)의 LDD 도핑 농도를 낮게 할수록 누설전류는 감소하지만, 구동의 신뢰성 등에 영향을 끼치지 않도록 스위칭 트랜지스터(ST)의 LDD 도핑 농도는 구동트랜지스터(DT)의 LDD 도핑 농도보다 5~15% 낮게 형성될 수 있다.
- [0057] 도 15를 참조하면, 스위칭 트랜지스터(ST)는 광 차단층(Bottom Shield Metal;BSM)을 더 포함한다. 광 차단층(BSM)은 버퍼층(Buffer)을 사이에 두고 채널층(Channel)의 하부 영역에서 형성된다. 도면에는 도시되지 않았지만, 광 차단층(BSM)은 게이트(GATE) 또는 소스/드레인(S,D)과 전기적으로 연결된다. 광 차단층(BSM)은 소자의 활성화층에 영향을 줄 수 있는 일루미네이션(illumination) 효과를 감소시켜서 누설전류를 감소시키기 때문이다. 또한, 광 차단층(BSM)은 게이트(GATE) 및 소스(S) 콘택에 의한 필드 분포로 인해서 트랜지스터의 오프(off) 조건에서 활성화층에 유도될 수 있는 캐리어 생성을 억제하기 때문이다. 따라서, 도 16에서와 같이, 광 차단층(BSM)을 더 포함하는 스위칭 트랜지스터(ST)는 누설전류가 6%이상 감소한다. 즉, 본 발명의 스위칭 트랜지스터(ST)는 광차단층(BSM)을 더 형성하여, 누설전류를 감소시킬 수 있다.

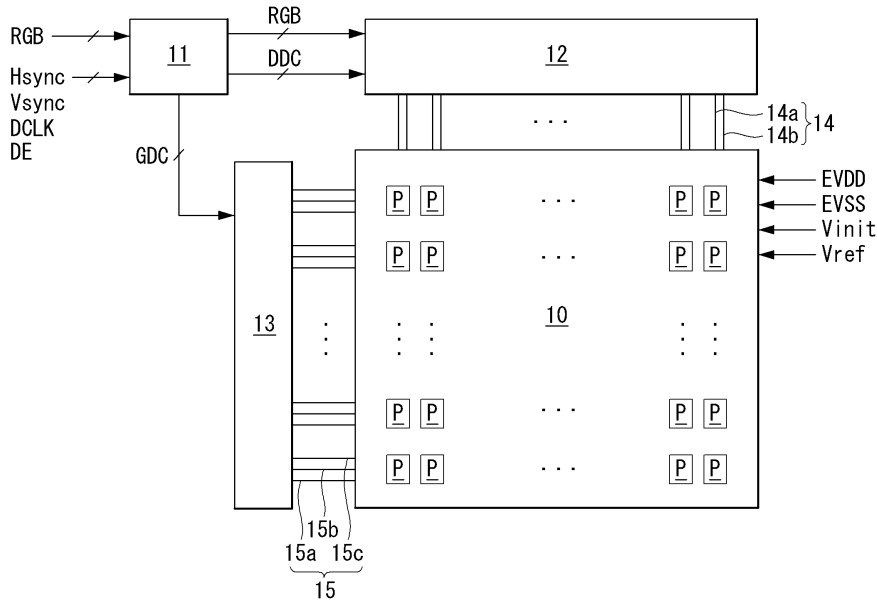
- [0058] 도 17을 참조하면, 스위칭 트랜지스터(ST)는 듀얼 게이트 전극 구조로 형성될 수 있다. 도 18에서와 같이, 듀얼 게이트 전극 구조로 형성되는 스위칭 트랜지스터(ST)는 싱글 게이트 전극 구조의 구동트랜지스터(DT) 보다 누설전류가 50% 이상 감소되는 것을 알 수 있다. 즉, 본 발명의 스위칭 트랜지스터(ST)는 듀얼 게이트 전극 구조의 스위칭 트랜지스터(ST)를 이용하여 누설전류를 감소시킬 수 있다.
- [0059] 설명한 바와 같이, 전술한 실시 예들은 누설전류를 감소시켜서 플리커를 개선할 수 있다. 스위칭 트랜지스터(ST)와 구동트랜지스터(DT)는 채널의 길이(Length)가 다르기 때문에 채널의 단위 길이 당 누설전류인 단위 누설전류를 비교하였을 때, 본 발명의 저온 폴리 실리콘 스위칭 트랜지스터(ST)는 저온 폴리 실리콘 구동트랜지스터(DT) 보다 단위 누설전류가 작다.
- [0060] 플리커의 레벨은 누설전류 이외에도 스토리지 커패시터(Cs)의 용량에 반비례한다. 즉, 스토리지 커패시터(Cs)의 용량이 클수록 누설전류에 의한 전압강하를 줄일 수 있기 때문에, 누설전류에 의한 휘도 저하를 방지할 수 있다.
- [0061] 후술하는 실시 예는 플리커를 개선하기 위해서 스토리지 커패시터(Cs)의 용량을 증대시킨 실시 예들이다.
- [0062] 도 19는 스토리지 커패시터(Cs)의 제1 실시 예를 나타내는 도면이다.
- [0063] 도 19를 참조하면, 스토리지 커패시터(Cs)는 제1 금속층(191), 제1 절연막(GI) 및 제2 금속층(192)이 순차적으로 적층된 구조로 이루어진다. 제1 금속층(191)은 구동트랜지스터(DT) 및 스위칭 트랜지스터(ST)의 활성층(Active)과 동일한 반도체층을 도체화하여 형성할 수 있고, 제2 금속층(192)은 구동트랜지스터(DT) 및 스위칭 트랜지스터(ST)의 게이트층(Gate)과 동일한 금속층을 이용하여 형성될 수 있다. 제1 절연막(GI)은 구동트랜지스터(DT) 및 스위칭 트랜지스터(ST)의 활성층(Active)을 덮는 절연막과 동일한 절연막층을 이용하여 형성될 수 있다.
- [0064] 제1 절연막(GI)은 스토리지 커패시터(Cs)가 형성되는 영역에 한해서 높은 유전율을 갖는 물질을 이용할 수 있다. 따라서 제1 실시 예에 의한 스토리지 커패시터(Cs)는 보다 높은 정전 용량을 갖는다. 이처럼 제1 실시 예에 의한 스토리지 커패시터(Cs)는 높은 정전용량을 갖기 때문에 플리커를 개선할 수 있다.
- [0065] 제1 실시 예에 의한 스토리지 커패시터(Cs)는 높은 정전 용량을 확보하기 위해서 제1 금속층(191) 및 제2 금속층(192) 간의 간격을 좁게 형성할 수도 있다.
- [0066] 도 20은 스토리지 커패시터(Cs)의 다른 실시 예를 나타내는 도면이다.
- [0067] 도 20을 참조하면, 제2 실시 예에 의한 스토리지 커패시터(Cs)는 서로 적층되는 제1 스토리지 커패시터(Cs) 및 제2 스토리지 커패시터(Cs)를 포함한다. 제1 스토리지 커패시터(Cpa_1)는 제1 금속층(191), 제1 절연막(GI) 및 제2 금속층(192)이 순차적으로 적층된 구조로 이루어진다. 제1 금속층(191)은 구동트랜지스터(DT) 및 스위칭 트랜지스터(ST)의 활성층(Active)과 동일한 금속층을 이용하여 형성될 수 있고, 제2 금속층(192)은 구동트랜지스터(DT) 및 스위칭 트랜지스터(ST)의 게이트층(Gate)과 동일한 금속층을 이용하여 형성될 수 있다. 제1 절연막(GI)은 구동트랜지스터(DT) 및 스위칭 트랜지스터(ST)의 활성층(Active)을 덮는 절연막과 동일한 절연막층을 이용하여 형성될 수 있다. 제2 스토리지 커패시터(Cpa_2)는 제2 금속층(192), 제2 절연막(ILD1) 및 제3 금속층(193)을 포함한다. 제2 절연막(ILD1)은 구동트랜지스터(DT) 및 스위칭 트랜지스터(ST)의 게이트(Gate)를 덮는 절연막과 동일한 절연막층을 이용하여 형성할 수 있다. 또한, 제3 금속층(193)은 구동트랜지스터(DT) 및 스위칭 트랜지스터(ST)의 소스/드레인 전극과 동일한 금속층을 이용하여 형성할 수 있다.
- [0068] 제2 실시 예에 의한 스토리지 커패시터는 병렬로 연결되는 제1 및 제2 커패시터(Cpa_1, Cpa_2)를 포함하기 때문에 높은 정전용량을 갖는다. 따라서, 제2 실시 예에 의한 스토리지 커패시터는 높은 정전용량을 갖기 때문에 플리커를 개선할 수 있다.
- [0069] 도 21은 일반적인 스토리지 커패시터의 용량($\times 1$)에 대비하여 스토리지 커패시터의 용량을 세 배($\times 3$) 내지 다섯 배($\times 5$) 할 경우에 누설전류에 따라서 플리커가 달라지는 것을 나타내는 도면이다. 도면에서와 같이 스토리지 커패시터의 용량이 커지고 누설전류가 줄어들수록 플리커가 감소하는 것을 확인할 수 있다.
- [0070] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

부호의 설명

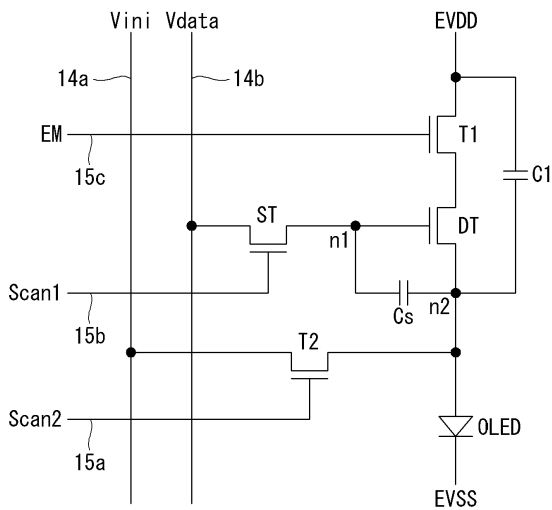
- 10 : 표시패널 11 : 타이밍 컨트롤러
- 12 : 데이터 구동회로 13 : 게이트 구동회로
- 14 : 데이터라인부 15 : 게이트라인부

도면

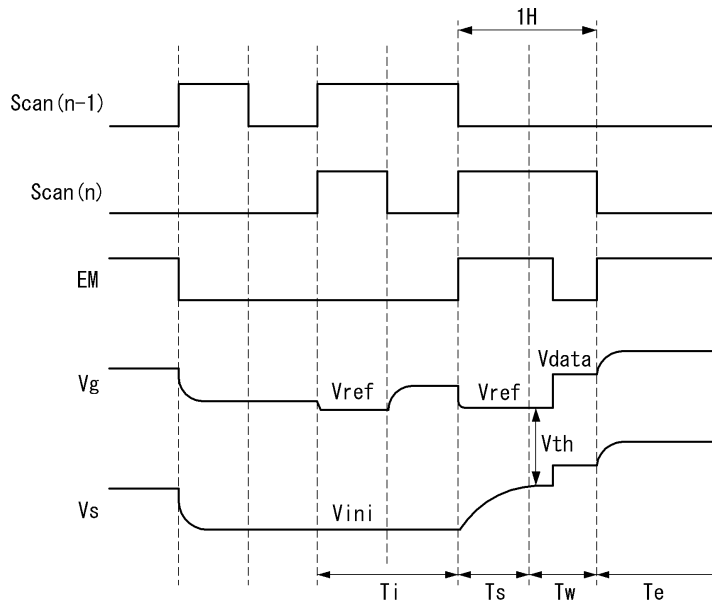
도면1



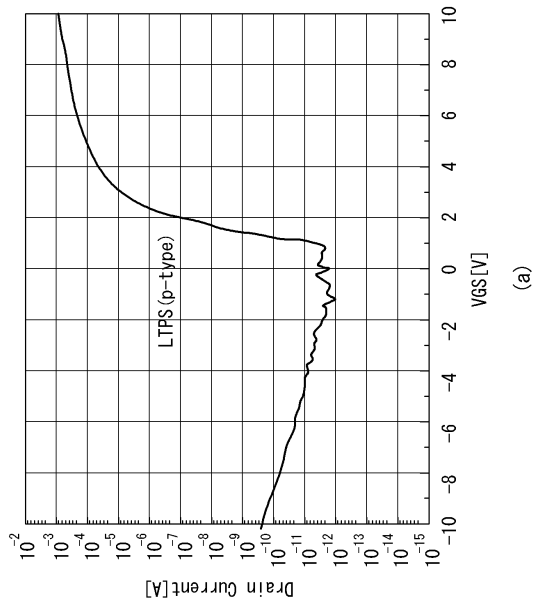
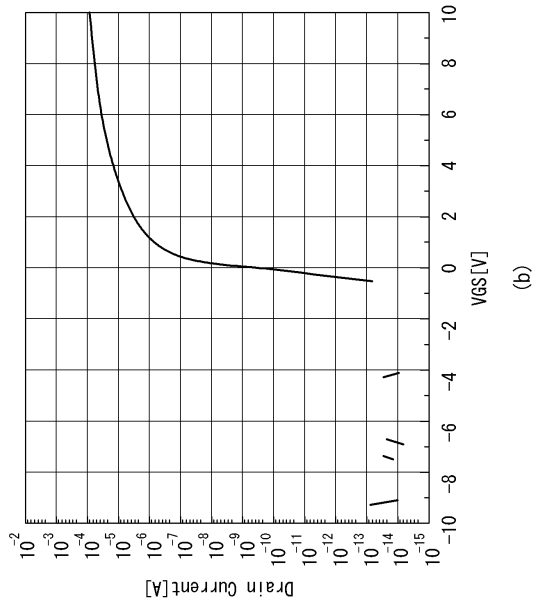
도면2



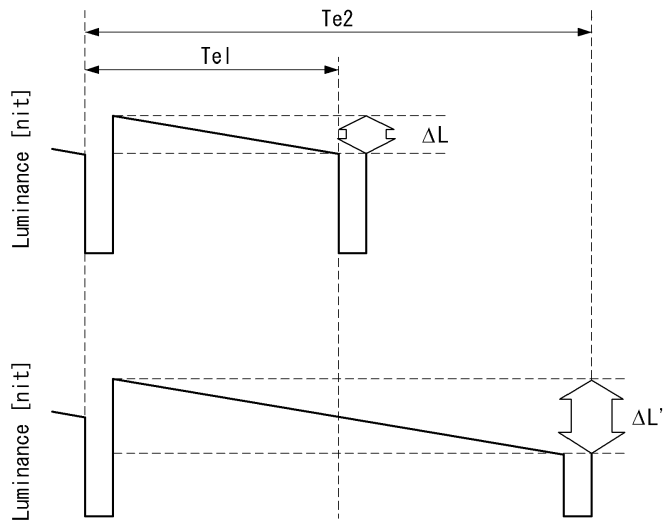
도면3



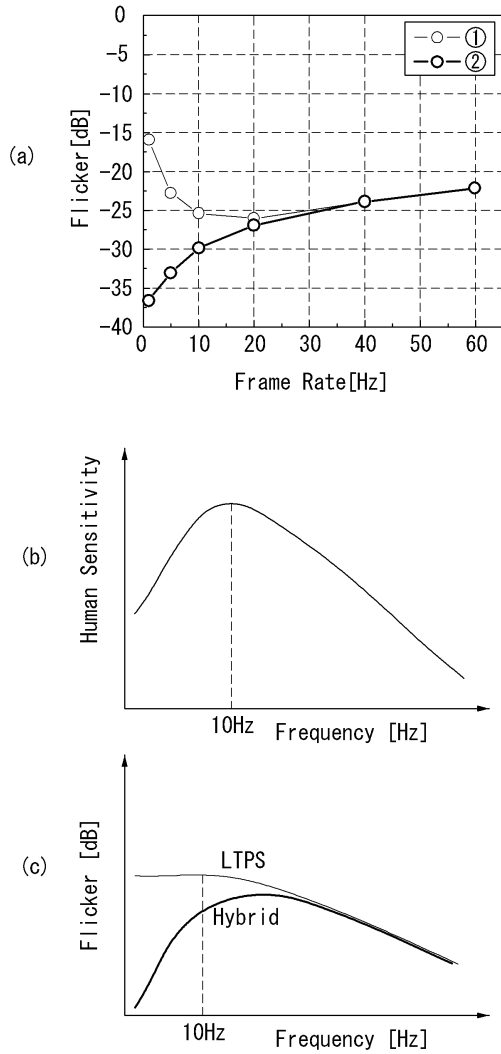
도면4



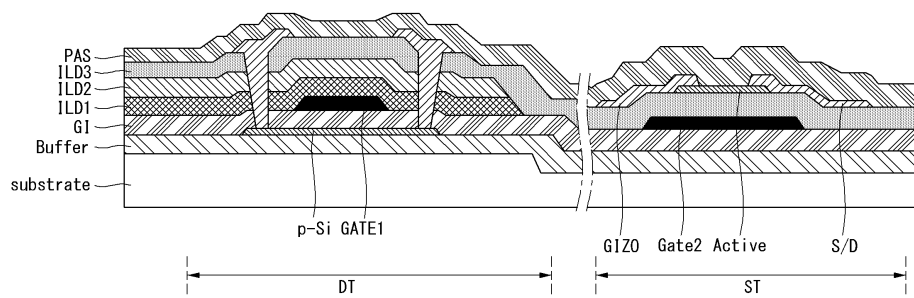
도면5



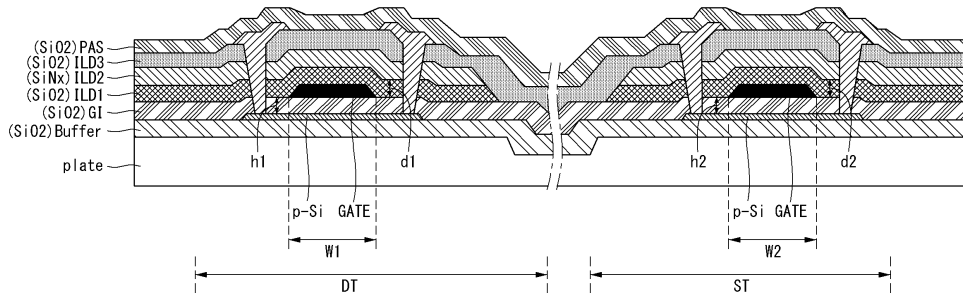
도면6



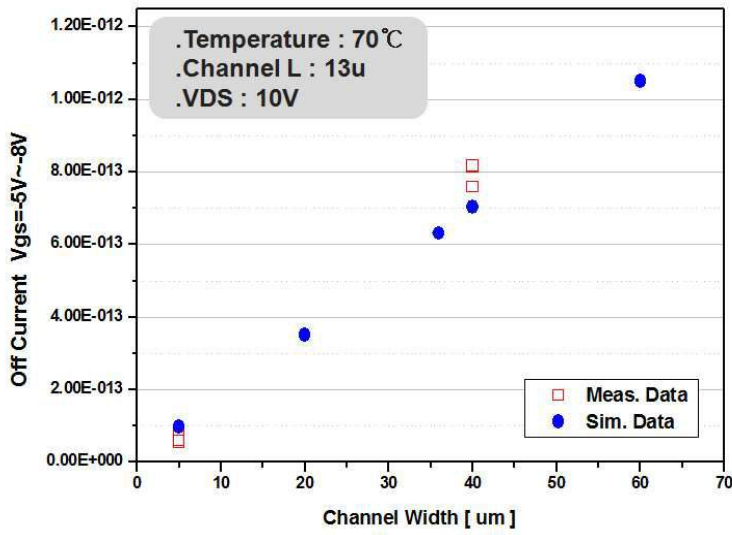
도면7



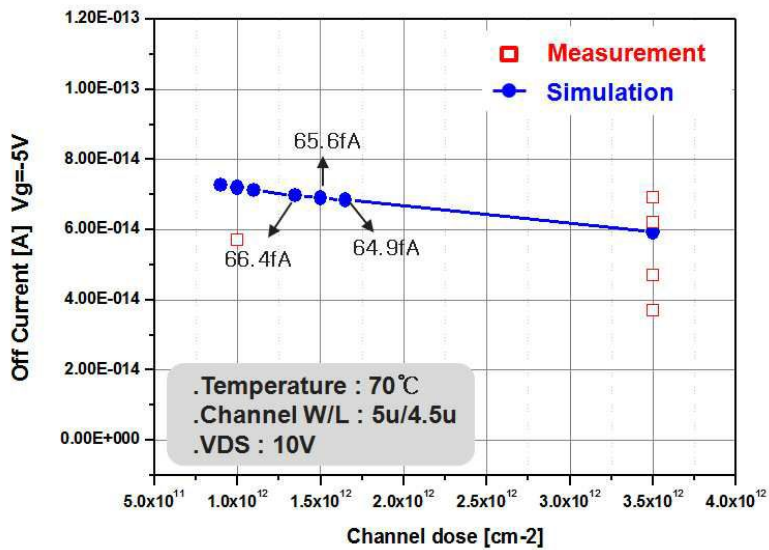
도면8



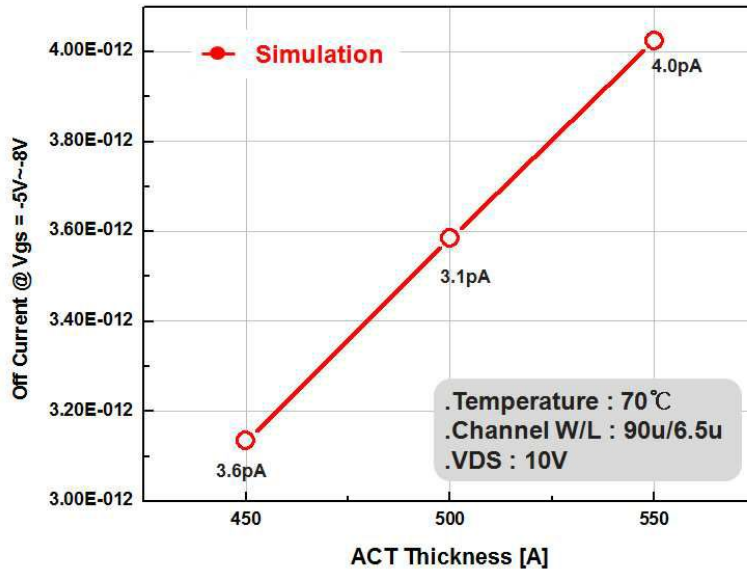
도면9



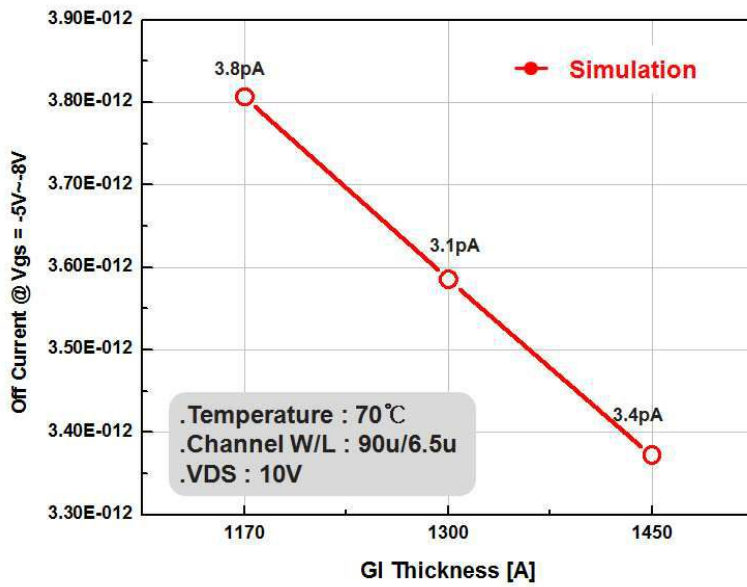
도면10



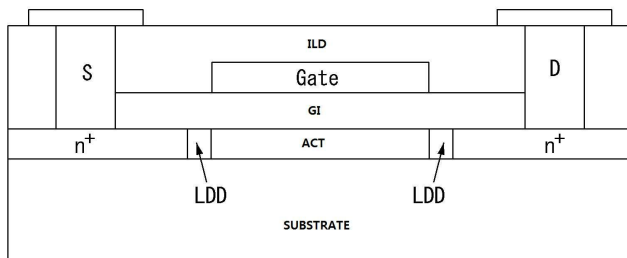
도면11



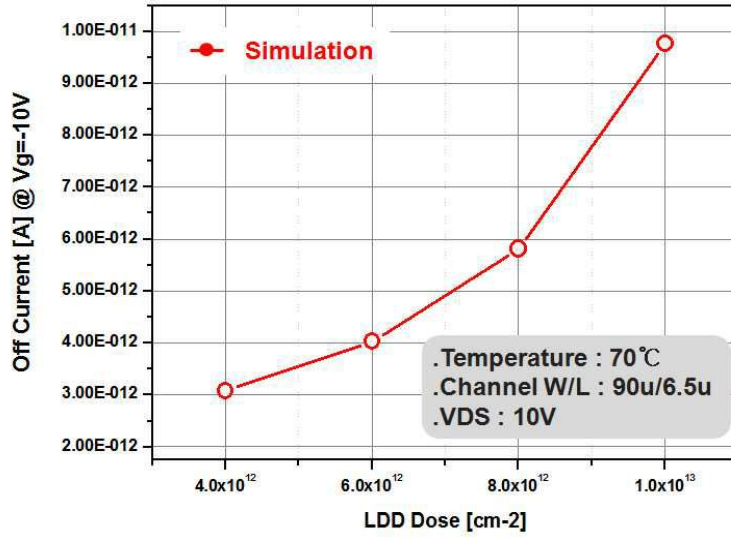
도면12



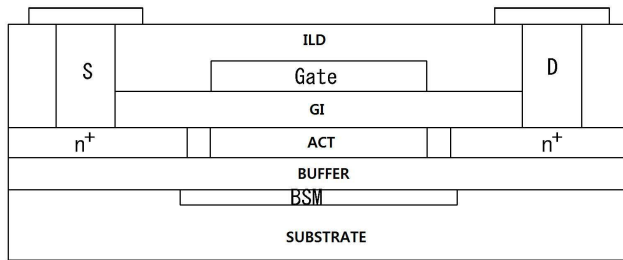
도면13



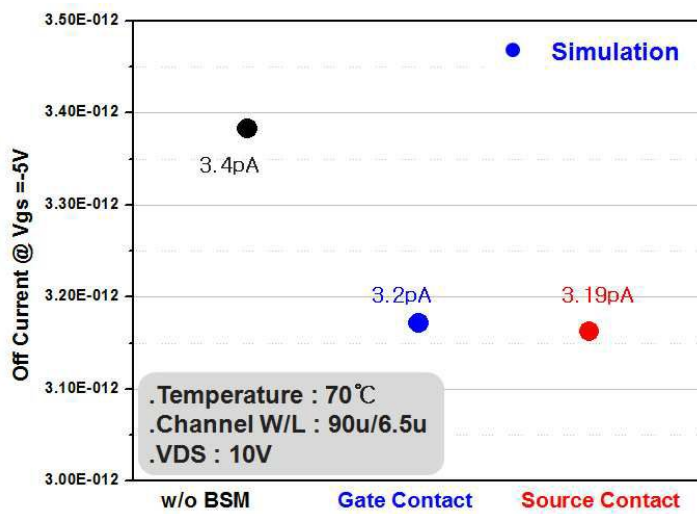
도면14



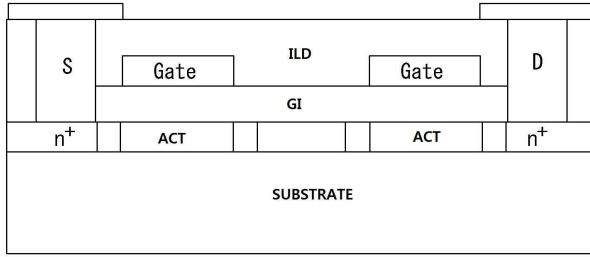
도면15



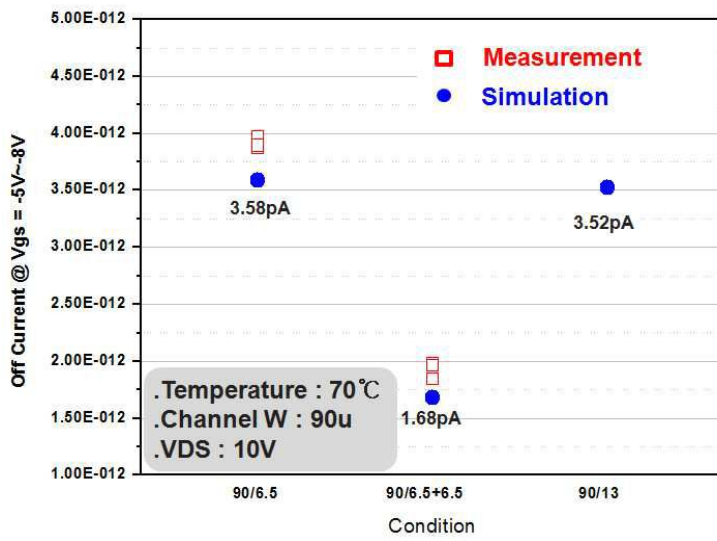
도면16



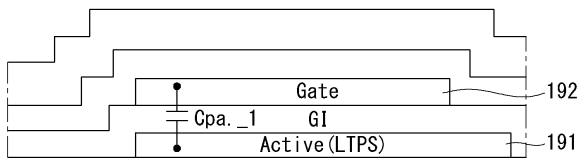
도면17



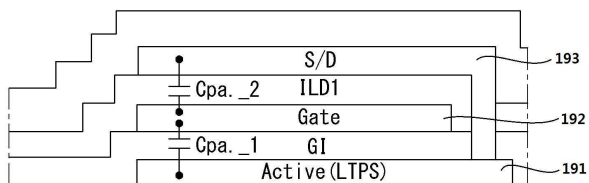
도면18



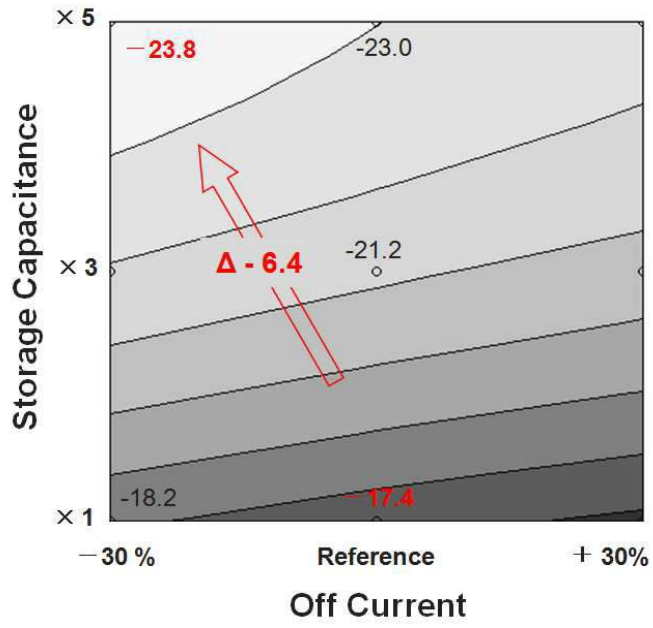
도면19



도면20



도면21



专利名称(译)	标题 : OLED显示器件		
公开(公告)号	KR1020150146117A	公开(公告)日	2015-12-31
申请号	KR1020140076096	申请日	2014-06-20
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM JUNG HYUN 김정현 BANG HYUNG JIN 방형진		
发明人	김정현 방형진		
IPC分类号	H01L27/32 H01L51/50		
CPC分类号	G09G3/3233 G09G2300/0417 G09G2300/043 G09G2300/0819 G09G2300/0842 G09G2300/0852 G09G2300/0861 G09G2310/0262 G09G2320/0247 G09G2330/021 G09G2340/0435 H01L27/1225 H01L27/1251 H01L29/78609 H01L29/78633 G09G3/3208 G09G3/325 G09G3/3258 G09G2300/0426 G09G2310/06 G09G2310/08 G09G2320/0252 G09G2320/043 H01L27/1229		
外部链接	Espacenet		

摘要(译)

有机发光二极管显示装置本发明涉及有机发光二极管显示装置。根据本发明的有机发光二极管显示装置以低消耗电力模式通过低帧速率操作像素。每个像素包括：有机发光二极管；操作晶体管，用于根据施加到栅极的栅极电压调节在有机发光二极管中流动的电流；开关晶体管，用于通过响应扫描脉冲将从数据线接收的数据电压提供给操作晶体管的栅极；以及用于维持操作晶体管的栅极电压的存储电容器。操作晶体管的有源层包括低温多晶硅，并且开关晶体管的有源层包括氧化物半导体。

