



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0137272
(43) 공개일자 2014년12월02일

(51) 국제특허분류(Int. Cl.)
H01L 51/52 (2006.01) H05B 33/10 (2006.01)
(21) 출원번호 10-2013-0068638
(22) 출원일자 2013년06월14일
심사청구일자 2013년06월14일
(30) 우선권주장
1020130057959 2013년05월22일 대한민국(KR)

(71) 출원인
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성2로 95 (농서동)
(72) 발명자
조영진
경기도 용인시 기흥구 삼성2로 95 (농서동)
황영인
경기도 용인시 기흥구 삼성2로 95 (농서동)
김동규
경기도 용인시 기흥구 삼성2로 95 (농서동)
(74) 대리인
리엔목특허법인

전체 청구항 수 : 총 29 항

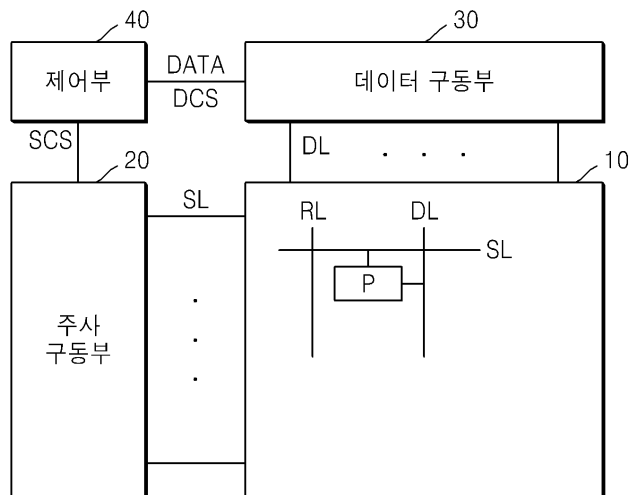
(54) 발명의 명칭 유기 발광 표시 장치 및 그의 리페어 방법

(57) 요약

본 발명은 유기 발광 표시 장치 및 그의 리페어 방법을 개시한다.

본 발명의 일 실시예에 따른 유기 발광 표시 장치는, 복수의 서브 발광 소자들을 포함하는 발광 소자; 상기 발광 소자로 구동 전류를 공급하는 발광 화소회로; 상기 발광 소자로 구동 전류를 공급하는 더미 화소회로; 및 상기 발광 소자와 상기 더미 화소회로를 연결하는 리페어선;을 포함하고, 상기 발광 소자는 상기 발광 화소회로와 상기 더미 화소회로 중 하나로부터 구동 전류를 공급받을 수 있다.

대 표 도 - 도1



특허청구의 범위

청구항 1

복수의 서브 발광 소자들을 포함하는 발광 소자;

상기 발광 소자로 구동 전류를 공급하는 발광 화소회로;

상기 발광 소자로 구동 전류를 공급하는 더미 화소회로; 및

상기 발광 소자와 상기 더미 화소회로를 연결하는 리페어선;을 포함하고,

상기 발광 소자는 상기 발광 화소회로와 상기 더미 화소회로 중 하나로부터 구동 전류를 공급받는, 유기 발광 표시 장치.

청구항 2

제1항에 있어서, 각 서브 발광 소자는,

복수로 분할된 하부전극들 중 하나의 하부전극;

상기 하부전극들에 공통으로 대향하는 상부전극; 및

상기 하부전극들과 상부전극 사이의 발광층을 포함하고,

상기 하부전극들은 전극 연결 배선에 의해 전기적으로 연결된 유기 발광 표시 장치.

청구항 3

제2항에 있어서,

상기 전극 연결 배선은 금속 또는 비정질 실리콘, 결정질 실리콘 및 산화물 반도체 중 하나로 형성된 유기 발광 표시 장치.

청구항 4

제2항에 있어서,

상기 전극 연결 배선은 상기 발광 화소회로의 활성층과 동일층에 동일 물질로 형성되는 유기 발광 표시 장치.

청구항 5

제2항에 있어서,

상기 전극 연결 배선은 상기 하부전극들과 일체로 형성된 유기 발광 표시 장치.

청구항 6

제2항에 있어서, 상기 전극 연결 배선은,

상기 하부전극들 각각과 연결되는 제1연결부들;

상기 발광 화소회로와 연결되는 제2연결부; 및

상기 제1연결부들과 상기 제2연결부 사이에 형성되어, 상기 하부전극들의 연결을 끊기 위해 절단되는 절단 노드들;을 포함하는 유기 발광 표시 장치.

청구항 7

제6항에 있어서,

상기 전극 연결 배선은 상기 제1연결부들 각각에서 컨택홀을 통해 상기 하부전극들 각각과 연결되고, 상기 제2연결부에서 컨택홀을 통해 상기 발광 화소회로와 연결되는, 유기 발광 표시 장치.

청구항 8

제6항에 있어서,

일 단이 상기 발광 화소회로와 연결되고 타 단이 상기 제2연결부에 연결된 제1 회로 연결 배선과 연결되어, 상기 일 단의 절단에 의해 상기 발광 화소회로와 상기 발광 소자가 분리되는 적어도 하나의 회로 배선;을 포함하는 유기 발광 표시 장치.

청구항 9

제6항에 있어서,

일 단이 상기 리페어선과 연결되고, 타 단이 상기 제1연결부들 중 하나와 연결된 제1 쇼트 배선과 절연막을 사이에 두고 중첩하며 레이저빔에 의해 상기 제1 쇼트 배선과 연결되는 제1 리페어 연결 배선;을 더 포함하는 유기 발광 표시 장치.

청구항 10

제9항에 있어서,

상기 제1 리페어 연결 배선과 상기 제1 쇼트 배선 각각은, 상기 발광 화소회로의 서로 다른 층에 형성된 도전층들과 동일층에 동일 물질로 형성되는 유기 발광 표시 장치.

청구항 11

제1항에 있어서,

상기 더미 화소회로는 각 열의 최초 행 및 마지막 행 중 적어도 하나의 행, 또는 각 행의 최초 열 및 마지막 열 중 적어도 하나의 열에 형성된 유기 발광 표시 장치.

청구항 12

제1항에 있어서,

상기 발광 화소회로는 표시부에 형성되고, 상기 더미 화소회로는 비표시부에 형성된 유기 발광 표시 장치.

청구항 13

제1항에 있어서,

상기 발광 화소회로와 상기 더미 화소회로는 동일한 유기 발광 표시 장치.

청구항 14

제1항에 있어서, 상기 더미 화소회로는,

일 단이 리페어선과 연결되고 타 단이 상기 더미 화소회로와 연결된 제2 쇼트 배선과 절연막을 사이에 두고 중첩하는 제2 리페어 연결 배선이, 레이저빔에 의해 상기 제2 쇼트 배선과 연결됨으로써 상기 발광 소자와 연결되는 유기 발광 표시 장치.

청구항 15

제1항에 있어서,

상기 리페어선은 전원 연결 배선을 통해 전원전압선과 연결되고, 상기 전원 연결 배선의 절단에 의해 상기 리페어선과 상기 전원전압선이 분리되는 유기 발광 표시 장치.

청구항 16

제1항에 있어서,

상기 리페어선은 열 또는 행마다 형성된 유기 발광 표시 장치.

청구항 17

제1항에 있어서, 상기 발광 화소회로는,

주사 신호에 응답하여 데이터 신호를 전달하는 제1트랜지스터;

상기 전달된 데이터 신호에 대응하는 전압을 충전하는 커패시터; 및

상기 커패시터에 충전된 전압에 대응하는 구동 전류를 상기 발광소자로 전달하는 제2트랜지스터;를 포함하는 유기 발광 표시 장치.

청구항 18

제1항에 있어서,

상기 더미 화소회로는 상기 발광 화소회로와 동시에 또는 소정 시간 차를 갖고 구동 전류를 상기 발광 소자로 공급하는 유기 발광 표시 장치.

청구항 19

제1항에 있어서,

상기 더미 화소회로는 상기 발광 화소회로와 동일한 데이터 신호를 상기 발광 소자로 공급하는 유기 발광 표시 장치.

청구항 20

제1항에 있어서, 상기 복수의 서브 발광 소자들은,

제1하부전극과, 상기 제1하부전극에 대향하는 상부전극과, 상기 제1하부전극과 상기 대향전극 사이의 발광층을 포함하는 제1 서브 발광 소자와,

제2하부전극과, 상기 제2하부전극에 대향하는 상부전극과, 상기 제2하부전극과 상기 대향전극 사이의 발광층을 포함하는 제2 서브 발광 소자를 포함하고,

전극 연결 배선에 의해 상기 제1하부전극과 상기 제2하부전극이 연결된 유기 발광 표시 장치.

청구항 21

제20항에 있어서, 상기 전극 연결 배선은,

상기 제1하부전극과 연결되는 제1연결부;

상기 제2하부전극과 연결되는 제2연결부;

상기 발광 화소회로와 연결되는 제3연결부; 및

상기 제1연결부와 상기 제3연결부 사이에 형성되어 상기 제1 서브 발광 소자를 상기 발광 화소회로와 분리하기 위해 절단되는 제1노드와, 상기 제2연결부와 상기 제3연결부 사이에 형성되어 상기 제2 서브 발광 소자를 상기 발광 화소회로와 분리하기 위해 절단되는 제2노드;를 포함하는 유기 발광 표시 장치.

청구항 22

제20항에 있어서,

일 단이 상기 리페어선과 연결되고, 타 단이 상기 제1연결부와 연결된 제1 쇼트 배선과 절연막을 사이에 두고 중첩하며 레이저빔에 의해 상기 제1 쇼트 배선과 연결되는 제1 리페어 연결 배선; 및

일 단이 상기 리페어선과 연결되고 타 단이 상기 더미 화소회로와 연결된 제2 쇼트 배선과 절연막을 사이에 두고 중첩하며 레이저빔에 의해 상기 제2 쇼트 배선과 연결되는 제2 리페어 연결 배선;을 더 포함하는 유기 발광 표시 장치.

청구항 23

발광 화소회로와 더미 화소회로 중 하나로부터 구동 전류를 공급받는 복수의 서브 발광 소자들로 구성된 발광 소자를 포함하는 발광 화소가 다수 배치된 유기 발광 표시 장치에서 불량 화소를 리페어하는 방법에 있어서,

불량 화소를 리페어션을 이용하여 상기 더미 화소회로와 연결하는 단계; 및

상기 더미 화소회로와 연결 후, 상기 불량 화소가 정상 발광하지 않는 경우, 상기 복수의 서브 발광 소자들을 분리하는 단계;를 포함하는 유기 발광 표시 장치에서 불량 화소 리페어 방법.

청구항 24

제23항에 있어서, 상기 복수의 서브 발광 소자들을 분리하는 단계는,

상기 복수의 서브 발광 소자들 각각의 하부전극을 연결하는 전극 연결 배선에서 상기 발광 화소회로의 연결부와 상기 하부전극의 연결부 사이를 절단하는 단계;를 포함하는 유기 발광 표시 장치에서 불량 화소 리페어 방법.

청구항 25

제23항에 있어서,

상기 더미 화소회로와 연결 후, 상기 검출된 불량 화소가 정상 발광하는 경우, 상기 발광 화소회로와 상기 발광 소자를 분리하는 단계;를 더 포함하는 유기 발광 표시 장치에서 불량 화소 리페어 방법.

청구항 26

제23항에 있어서, 상기 더미 화소회로와 연결하는 단계는,

일 단이 상기 리페어선과 연결되고 타 단이 상기 발광 소자와 연결된 제1 쇼트 배선과 절연막을 사이에 두고 중첩된 제1 리페어 연결 배선과,

일 단이 상기 리페어선과 연결되고 타 단이 상기 더미 화소회로와 연결된 제2 쇼트 배선과 절연막을 사이에 두고 중첩된 제2 리페어 연결 배선에 레이저빔을 조사하여 각각 상기 제1 및 제2 쇼트 배선과 쇼트시키는 단계;를 포함하는 유기 발광 표시 장치에서 불량 화소 리페어 방법.

청구항 27

제23항에 있어서, 상기 발광 화소회로와 상기 발광 소자를 분리하는 단계는,

상기 발광 화소회로와 상기 발광 소자의 하부전극 사이에 연결된 적어도 하나의 배선을 모두 절단하는 단계;를 포함하는 유기 발광 표시 장치에서 불량 화소 리페어 방법.

청구항 28

제23항에 있어서,

상기 검출된 불량 화소의 복수의 서브 발광 소자들 중 결함이 있는 서브 발광 소자를 나머지 서브 발광 소자들과 분리하는 단계;를 더 포함하는 유기 발광 표시 장치에서 불량 화소 리페어 방법.

청구항 29

제28항에 있어서, 상기 결함이 있는 서브 발광 소자를 나머지 서브 발광 소자들과 분리하는 단계는,

상기 복수의 서브 발광 소자들 각각의 하부전극을 연결하는 전극 연결 배선에서, 상기 결함이 있는 서브 발광 소자의 하부전극 연결부와 상기 발광 화소회로 연결부 사이를 절단하는 단계;를 포함하는 유기 발광 표시 장치에서 불량 화소 리페어 방법.

명세서

기술분야

본 발명은 유기 발광 표시 장치 및 그의 리페어 방법에 관한 것이다.

배경기술

[0001]

[0002] 특정 화소에서 불량이 발생하는 경우, 특정 화소는 주사 신호 및 데이터 신호와 무관하게 항상 빛을 발생하거나, 검은색으로 표시될 수 있다. 이와 같이 화소에서 항상 빛이 발생하는 화소는 관찰자에게 명점(또는 휘점)으로 인식되고, 검은색으로 표시되는 화소는 관찰자에게 암점(또는 흑점)으로 인식된다.

[0003] 화소 내 회로가 복잡해짐에 따라 회로 불량에 따른 명점 또는 암점을 극복하기 어려운 문제가 있다.

발명의 내용

해결하려는 과제

[0004] 본 발명은 패널 내에 리턴던시 패턴을 각 열마다 형성하고, 리턴던시 패턴을 이용하여 불량 화소를 정상 구동할 수 있는 표시 장치를 제공한다.

과제의 해결 수단

[0005] 본 발명의 일 실시예에 따른 유기 발광 표시 장치는, 복수의 서브 발광 소자들을 포함하는 발광 소자; 상기 발광 소자로 구동 전류를 공급하는 발광 화소회로; 상기 발광 소자로 구동 전류를 공급하는 더미 화소회로; 및 상기 발광 소자와 상기 더미 화소회로를 연결하는 리페어선;을 포함하고, 상기 발광 소자는 상기 발광 화소회로와 상기 더미 화소회로 중 하나로부터 구동 전류를 공급받을 수 있다.

[0006] 각 서브 발광 소자는, 복수로 분할된 하부전극들 중 하나의 하부전극; 상기 하부전극들에 공통으로 대향하는 상부전극; 및 상기 하부전극들과 상부전극 사이의 발광층을 포함하고, 상기 하부전극들은 전극 연결 배선에 의해 전기적으로 연결될 수 있다.

[0007] 상기 전극 연결 배선은 금속 또는 비정질 실리콘, 결정질 실리콘 및 산화물 반도체 중 하나로 형성될 수 있다.

[0008] 상기 전극 연결 배선은 상기 발광 화소회로의 활성층과 동일층에 동일 물질로 형성될 수 있다.

[0009] 상기 전극 연결 배선은 상기 하부전극들과 일체로 형성될 수 있다.

[0010] 상기 전극 연결 배선은, 상기 하부전극들 각각과 연결되는 제1연결부들; 상기 발광 화소회로와 연결되는 제2연결부; 및 상기 제1연결부들과 상기 제2연결부 사이에 형성되어, 상기 하부전극들의 연결을 끊기 위해 절단되는 절단 노드들;을 포함할 수 있다.

[0011] 상기 전극 연결 배선은 상기 제1연결부들 각각에서 컨택홀을 통해 상기 하부전극들 각각과 연결되고, 상기 제2연결부에서 컨택홀을 통해 상기 발광 화소회로와 연결될 수 있다.

[0012] 상기 유기 발광 표시 장치는, 일 단이 상기 발광 화소회로와 연결되고 타 단이 상기 제2연결부에 연결된 제1 회로 연결 배선과 연결되어, 상기 일 단의 절단에 의해 상기 발광 화소회로와 상기 발광 소자가 분리되는 적어도 하나의 회로 배선을 포함할 수 있다.

[0013] 상기 유기 발광 표시 장치는, 일 단이 상기 리페어선과 연결되고, 타 단이 상기 제1연결부들 중 하나와 연결된 제1 쇼트 배선과 절연막을 사이에 두고 중첩하며 레이저빔에 의해 상기 제1 쇼트 배선과 연결되는 제1 리페어 연결 배선;을 더 포함할 수 있다.

[0014] 상기 제1 리페어 연결 배선과 상기 제1 쇼트 배선 각각은, 상기 발광 화소회로의 서로 다른 층에 형성된 도전층들과 동일층에 동일 물질로 형성될 수 있다.

[0015] 상기 더미 화소회로는 각 열의 최초 행 및 마지막 행 중 적어도 하나의 행, 또는 각 행의 최초 열 및 마지막 열 중 적어도 하나의 열에 형성될 수 있다.

[0016] 상기 발광 화소회로는 표시부에 형성되고, 상기 더미 화소회로는 비표시부에 형성될 수 있다.

[0017] 상기 발광 화소회로와 상기 더미 화소회로는 동일할 수 있다.

[0018] 상기 더미 화소회로는, 일 단이 리페어선과 연결되고 타 단이 상기 더미 화소회로와 연결된 제2 쇼트 배선과 절연막을 사이에 두고 중첩하는 제2 리페어 연결 배선이, 레이저빔에 의해 상기 제2 쇼트 배선과 연결됨으로써 상기 발광 소자와 연결될 수 있다.

[0019] 상기 리페어선은 전원 연결 배선을 통해 전원전압선과 연결되고, 상기 전원 연결 배선의 절단에 의해 상기 리페어선과 상기 전원전압선이 분리될 수 있다.

- [0020] 상기 리페어선은 열 또는 행마다 형성될 수 있다.
- [0021] 상기 발광 화소회로는, 주사 신호에 응답하여 데이터 신호를 전달하는 제1트랜지스터; 상기 전달된 데이터 신호에 대응하는 전압을 충전하는 커패시터; 및 상기 커패시터에 충전된 전압에 대응하는 구동 전류를 상기 발광 소자로 전달하는 제2트랜지스터;를 포함할 수 있다.
- [0022] 상기 더미 화소회로는 상기 발광 화소회로와 동시에 또는 소정 시간 차를 갖고 구동 전류를 상기 발광 소자로 공급할 수 있다.
- [0023] 상기 더미 화소회로는 상기 발광 화소회로와 동일한 데이터 신호를 상기 발광 소자로 공급할 수 있다.
- [0024] 상기 복수의 서브 발광 소자들은, 제1하부전극과, 상기 제1하부전극에 대향하는 상부전극과, 상기 제1하부전극과 상기 대향전극 사이의 발광층을 포함하는 제1 서브 발광 소자와, 제2하부전극과, 상기 제2하부전극에 대향하는 상부전극과, 상기 제2하부전극과 상기 대향전극 사이의 발광층을 포함하는 제2 서브 발광 소자를 포함하고, 전극 연결 배선에 의해 상기 제1하부전극과 상기 제2하부전극이 연결될 수 있다.
- [0025] 상기 전극 연결 배선은, 상기 제1하부전극과 연결되는 제1연결부; 상기 제2하부전극과 연결되는 제2연결부; 상기 발광 화소회로와 연결되는 제3연결부; 및 상기 제1연결부와 상기 제3연결부 사이에 형성되어 상기 제1 서브 발광 소자를 상기 발광 화소회로와 분리하기 위해 절단되는 제1노드와, 상기 제2연결부와 상기 제3연결부 사이에 형성되어 상기 제2 서브 발광 소자를 상기 발광 화소회로와 분리하기 위해 절단되는 제2노드;를 포함할 수 있다.
- [0026] 상기 유기 발광 표시 장치는, 일 단이 상기 리페어선과 연결되고, 타 단이 상기 제1연결부와 연결된 제1 쇼트 배선과 절연막을 사이에 두고 중첩하며 레이저빔에 의해 상기 제1 쇼트 배선과 연결되는 제1 리페어 연결 배선; 및 일 단이 상기 리페어선과 연결되고 타 단이 상기 더미 화소회로와 연결된 제2 쇼트 배선과 절연막을 사이에 두고 중첩하며 레이저빔에 의해 상기 제2 쇼트 배선과 연결되는 제2 리페어 연결 배선;을 더 포함할 수 있다.
- [0027] 본 발명의 바람직한 일 실시예에 따른 발광 화소회로와 더미 화소회로 중 하나로부터 구동 전류를 공급받는 복수의 서브 발광 소자들로 구성된 발광 소자를 포함하는 발광 화소가 다수 배치된 유기 발광 표시 장치에서 불량 화소를 리페어하는 방법은, 불량 화소를 리페어선을 이용하여 상기 더미 화소회로와 연결하는 단계; 및 상기 더미 화소회로와 연결 후, 상기 불량 화소가 정상 발광하지 않는 경우, 상기 복수의 서브 발광 소자들을 분리하는 단계;를 포함할 수 있다.
- [0028] 상기 복수의 서브 발광 소자들을 분리하는 단계는, 상기 복수의 서브 발광 소자들 각각의 하부전극을 연결하는 전극 연결 배선에서 상기 발광 화소회로의 연결부와 상기 하부전극의 연결부 사이를 절단하는 단계;를 포함할 수 있다.
- [0029] 상기 방법은, 상기 더미 화소회로와 연결 후, 상기 검출된 불량 화소가 정상 발광하는 경우, 상기 발광 화소회로와 상기 발광 소자를 분리하는 단계;를 더 포함할 수 있다.
- [0030] 상기 더미 화소회로와 연결하는 단계는, 일 단이 상기 리페어선과 연결되고 타 단이 상기 발광 소자와 연결된 제1 쇼트 배선과 절연막을 사이에 두고 중첩된 제1 리페어 연결 배선과, 일 단이 상기 리페어선과 연결되고 타 단이 상기 더미 화소회로와 연결된 제2 쇼트 배선과 절연막을 사이에 두고 중첩된 제2 리페어 연결 배선에 레이저빔을 조사하여 각각 상기 제1 및 제2 쇼트 배선과 쇼트시키는 단계;를 포함할 수 있다.
- [0031] 상기 발광 화소회로와 상기 발광 소자를 분리하는 단계는, 상기 발광 화소회로와 상기 발광 소자의 하부전극 사이에 연결된 적어도 하나의 배선을 모두 절단하는 단계;를 포함할 수 있다.
- [0032] 상기 방법은, 상기 검출된 불량 화소의 복수의 서브 발광 소자들 중 결함이 있는 서브 발광 소자를 나머지 서브 발광 소자들과 분리하는 단계;를 더 포함할 수 있다.
- [0033] 상기 결함이 있는 서브 발광 소자를 나머지 서브 발광 소자들과 분리하는 단계는, 상기 복수의 서브 발광 소자들 각각의 하부전극을 연결하는 전극 연결 배선에서, 상기 결함이 있는 서브 발광 소자의 하부전극 연결부와 상기 발광 화소회로 연결부 사이를 절단하는 단계;를 포함할 수 있다.

발명의 효과

- [0034] 본 발명은 표시 장치의 더미 화소를 이용하여 불량 화소의 회로 기인성 또는 발광 소자 기인성 명점 또는 암점을 용이하게 리페어함으로써 패널의 수율 및 신뢰성을 향상시킬 수 있다.

도면의 간단한 설명

[0035]

도 1은 본 발명의 일 실시예에 따른 표시 장치를 개략적으로 도시한 블록도이다.

도 2 내지 도 4는 도 1에 도시된 표시 패널의 일 예를 개략적으로 나타낸 도면이다.

도 5는 도 2에 도시된 표시 패널에서 리페어선을 이용하여 불량 화소를 리페어하는 방법을 설명하기 위한 도면이다.

도 6 및 도 7은 도 5와 같이 리페어된 표시 패널에 공급되는 주사 신호 및 데이터 신호를 나타내는 파형도이다.

도 8은 도 3에 도시된 표시 패널에서 리페어선을 이용하여 불량 화소를 리페어하는 방법을 설명하기 위한 도면이다.

도 9 및 도 10은 도 8과 같이 리페어된 표시 패널에 공급되는 주사 신호 및 데이터 신호를 나타내는 파형도이다.

도 11은 도 4에 도시된 표시 패널에서 리페어선을 이용하여 불량 화소를 리페어하는 방법을 설명하기 위한 도면이다.

도 12 및 도 13은 도 11과 같이 리페어된 표시 패널에 공급되는 주사 신호 및 데이터 신호를 나타내는 파형도이다.

도 14는 본 발명의 일 실시예에 따른 발광 화소를 개략적으로 나타낸다.

도 15는 도 14에 도시된 발광 화소의 발광 소자의 평면도이다.

도 16은 도 15의 A-A' 선을 절단한 단면도이다.

도 17은 본 발명의 일 실시예에 따른 더미 화소를 개략적으로 나타낸다.

도 18은 도 17에 도시된 더미 화소의 일부를 도시한 평면도이다.

도 19는 도 18의 B-B' 선을 절단한 단면도이다.

도 20은 본 발명의 일 실시예에 따른 불량 화소 리페어 방법을 개략적으로 설명하는 흐름도이다.

도 21 내지 도 26은 도 20에 도시된 가시적 불량인 경우 불량 화소의 리페어 방법을 설명하는 도면이다.

도 27 내지 도 29b는 도 20에 도시된 비가시적 불량인 경우 불량 화소의 리페어 방법을 설명하는 도면이다.

도 30a 내지 도 32는 도 20에 도시된 비가시적 불량인 경우 불량 화소의 리페어 방법을 설명하는 도면이다.

도 33 내지 도 36은 본 발명의 일 실시예에 따른 발광 화소의 회로도이다.

도 37은 본 발명의 다른 실시예에 따른 표시 패널을 나타내는 도면이다.

도 38은 본 발명의 다른 실시예에 따른 발광 화소의 회로도이다.

도 39는 도 38에 도시된 화소 회로를 구비한 발광 화소를 나타낸 평면도이다.

도 40은 도 38에 도시된 화소 회로를 구비한 더미 화소를 나타낸 평면도이다.

도 41은 본 발명의 다른 실시예에 따른 발광 화소의 발광 소자의 평면도이다.

도 42는 도 41의 C-C' 선을 절단한 단면도이다.

도 43은 본 발명의 일 실시예에 따른 발광 화소를 포함하는 유기 발광 표시 장치의 단면도이다.

발명을 실시하기 위한 구체적인 내용

[0036]

이하 본 발명의 바람직한 실시예가 첨부된 도면들을 참조하여 설명될 것이다. 도면상의 동일한 부호는 동일한 요소를 지칭한다. 하기에서 본 발명을 설명함에 있어, 관련된 공지 기능 또는 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명을 생략할 것이다.

[0037]

또한, 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 임의로 나타내었으므로, 본 발명이 반드시 도시된 바에 한정되지 않는다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 또는 "상에" 있다고 할 때,

이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다.

- [0038] 또한, 명세서 전체에서, 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다. 또한, 명세서 전체에서, "~상에" 라 함은 대상 부분의 위 또는 아래에 위치함을 의미하는 것이며, 반드시 중력 방향을 기준으로 상 측에 위치하는 것을 의미하는 것은 아니다.
- [0039] 제1, 제2 등의 용어는 다양한 구성 요소들을 설명하는데 사용될 수 있지만, 상기 구성 요소들이 이러한 용어들에 의해 한정되는 것은 아니다. 상기 용어들은 하나의 구성 요소를 다른 구성 요소로부터 구별하는 목적으로만 사용된다. 예를 들어, 본 발명의 권리 범위로부터 이탈되지 않은 채 제1 구성 요소는 제2 구성 요소로 명명될 수 있고, 유사하게 제2 구성 요소도 제1 구성 요소로 명명될 수 있다.
- [0040] 도 1은 본 발명의 일 실시예에 따른 표시 장치를 개략적으로 도시한 블록도이다.
- [0041] 도 1을 참조하면, 본 발명의 실시예에 의한 표시 장치(100)는 복수의 화소를 포함하는 표시 패널(10), 주사 구동부(20), 데이터 구동부(30), 및 제어부(40)를 포함한다. 주사 구동부(20), 데이터 구동부(30), 및 제어부(40)는 각각 별개의 반도체 칩에 형성될 수도 있고, 하나의 반도체 칩에 집적될 수도 있다. 또한, 주사 구동부(20)는 표시 패널(10)과 동일한 기판 상에 형성될 수도 있다.
- [0042] 표시 패널(10)에는 가로방향으로 복수의 주사선(SL)이 형성되어 있고, 세로방향으로 주사선(SL)과 수직으로 교차하는 복수의 데이터선(DL)이 형성되어 있다. 또한, 표시 패널(10)에는 데이터선(DL)과 거의 평행하게 일정거리 이격되고 주사선(SL)과 수직으로 교차하는 복수의 리페어선(RL)이 형성되어 있다. 복수의 주사선(SL), 복수의 데이터선(DL), 및 복수의 리페어선(RL)의 교차부에는 대략 행렬 형태로 배열된 복수의 화소(P)가 형성된다.
- [0043] 도 1에서는 화소(P)에 대해 우측에 데이터선(DL), 좌측에 리페어선(RL)이 배치되어 있으나, 본 발명은 이에 한정되지 않고, 데이터선(DL)과 리페어선(RL)의 위치는 서로 바뀔 수 있으며, 각 화소 열마다 하나 이상 형성될 수 있다. 또한, 리페어선(RL)은 화소 설계에 따라 주사선(SL)과 평행하게 형성되어 각 화소 행마다 하나 이상 형성될 수 있다. 도시되지 않았으나, 표시 패널(10)에는 발광 제어 신호를 공급하는 복수의 발광 제어선, 초기화 전압을 공급하는 초기화 전압선, 전원전압을 공급하는 전원전압선 등이 추가로 형성될 수 있다.
- [0044] 주사 구동부(20)는 복수의 주사선(SL)을 통하여 표시 패널(10)에 주사 신호를 생성하여 순차적으로 공급할 수 있다.
- [0045] 데이터 구동부(30)는 복수의 데이터선(DL)을 통하여 표시 패널(10)에 데이터 신호를 순차적으로 공급할 수 있다. 데이터 구동부(30)는 제어부(40)로부터 입력되는 계조를 가지는 입력 영상 데이터(DATA)를 전압 또는 전류 형태의 데이터 신호로 변환한다.
- [0046] 제어부(40)는 주사 제어 신호(SCS)와 데이터 제어 신호(DCS)를 생성하여 주사 구동부(20)와 데이터 구동부(30)로 각각 전달한다. 이에 따라 주사 구동부(20)는 주사선에 대하여 차례로 주사 신호를 인가하고, 데이터 구동부(30)는 각 화소(P)에 데이터 신호를 인가한다. 또한, 제1전원전압(ELVDD), 제2전원전압(ELVSS), 발광 제어 신호(EM), 초기화 전압(Vint) 등이 제어부(40)의 제어하에 각 화소(P)에 인가될 수 있다. 제어부(40)는 주사 구동부(20)가 더미 화소(DP)에 주사 신호를 인가하는 시점을 제어하고, 데이터 구동부(30)가 더미 화소(DP)에 주사 신호가 인가될 때 불량 화소에 인가되는 데이터 신호와 동일한 데이터 신호를 더미 화소(DP)에 인가하도록 제어할 수 있다.
- [0047] 도 2 내지 도 4는 도 1에 도시된 표시 패널(10)의 일 예를 개략적으로 나타낸 도면이다.
- [0048] 도 2 내지 도 4를 함께 참조하면, 표시 패널(10a, 10b, 10c)에는 복수의 주사선(SL), 복수의 데이터선(DL), 및 복수의 리페어선(RL)의 교차부에 대략 행렬 형태로 배열된 복수의 화소(P)가 형성된다. 화소(P)는 표시 영역(AA)에 형성된 발광 화소(EP)와 비표시 영역(NA)에 형성된 더미 화소(DP)를 포함한다. 비표시 영역(NA)은 표시 영역(AA)의 상하 또는 좌우 중 적어도 하나의 영역에 형성될 수 있다. 이에 따라 더미 화소(DP)는 화소 열의 상하 중 적어도 하나의 영역에 화소 열마다 하나 이상 형성되거나, 화소 행의 좌우 중 적어도 하나의 영역에 화소 행마다 하나 이상 형성될 수 있다. 도 2 내지 도 4에서는 표시 영역(AA)의 상하 비표시 영역(NA)의 화소 열에 더미 화소(DP)가 형성된 예를 설명하겠으며, 이는 표시 영역(AA)의 좌우 비표시 영역(NA)의 화소 행에 더미 화소(DP)가 형성된 경우에 동일하게 적용할 수 있다.
- [0049] 도 2를 참조하면, 표시 패널(10a)은 표시 영역(AA)과 표시 영역(AA) 하부의 비표시 영역(NA)을 포함한다. 복수의 주사선(SL1 내지 SLn+1) 중 첫번째 내지 n번째 주사선(SL1 내지 SLn)은 표시 영역(AA)에 형성되고, 마지막

$n+1$ 번째 주사선(SL_{n+1})은 비표시 영역(NA)에 형성된다. 그리고, 복수의 데이터선(DL1 내지 DL_m)과 복수의 리페어선(RL1 내지 RL_m)은 표시 영역(AA)과 비표시 영역(NA)에 화소 열마다 형성된다. 표시 영역(AA)에는 첫번째 내지 n 번째 주사선(SL_1 내지 SL_n)과 복수의 데이터선(DL1 내지 DL_m)에 각각 연결된 복수의 발광 화소(EP)가 형성되고, 비표시 영역(NA)에는 마지막 $n+1$ 번째 주사선(SL_{n+1})과 복수의 데이터선(DL1 내지 DL_m)에 각각 연결된 복수의 더미 화소(DP)가 형성된다.

[0050] 도 3을 참조하면, 표시 패널(10b)은 표시 영역(AA)과 표시 영역(AA) 상부의 비표시 영역(NA)을 포함한다. 복수의 주사선(SL_0 내지 SL_n) 중 첫번째 주사선 내지 n 번째 주사선(SL_1 내지 SL_n)은 표시 영역(AA)에 형성되고, 0번째 주사선(SL_0)은 비표시 영역(NA)에 형성된다. 그리고, 복수의 데이터선(DL1 내지 DL_m)과 복수의 리페어선(RL1 내지 RL_m)은 표시 영역(AA)과 비표시 영역(NA)에 화소 열마다 형성된다. 표시 영역(AA)에는 첫번째 주사선 내지 n 번째 주사선(SL_1 내지 SL_n)과 복수의 데이터선(DL1 내지 DL_m)에 각각 연결된 복수의 발광 화소(EP)가 형성되고, 비표시 영역(NA)에는 0번째 주사선(SL_0)과 복수의 데이터선(DL1 내지 DL_m)에 각각 연결된 복수의 더미 화소(DP)가 형성된다.

[0051] 도 4를 참조하면, 표시 패널(10c)은 표시 영역(AA)과 표시 영역(AA) 상하부의 비표시 영역(NA)을 포함한다. 복수의 주사선(SL_0 내지 SL_{n+1}) 중 첫번째 주사선 내지 n 번째 주사선(SL_1 내지 SL_n)은 표시 영역(AA)에 형성되고, 0번째 주사선(SL_0)과 $n+1$ 번째 주사선(SL_{n+1})은 비표시 영역(NA)에 형성된다. 그리고, 복수의 데이터선(DL1 내지 DL_m)과 복수의 리페어선(RL1 내지 RL_m)은 표시 영역(AA)과 비표시 영역(NA)에 화소 열마다 형성된다. 표시 영역(AA)에는 첫번째 주사선 내지 n 번째 주사선(SL_1 내지 SL_n)과 복수의 데이터선(DL1 내지 DL_m)에 각각 연결된 복수의 발광 화소(EP)가 형성되고, 비표시 영역(NA)에는 0번째 주사선(SL_0)과 마지막 $n+1$ 번째 주사선(SL_{n+1}) 및 복수의 데이터선(DL1 내지 DL_m)에 각각 연결된 복수의 더미 화소(DP)가 형성된다.

[0052] 도 5는 도 2에 도시된 표시 패널에서 리페어선을 이용하여 불량 화소를 리페어하는 방법을 설명하기 위한 도면이다.

[0053] 도 5를 참조하면, 표시 영역(AA)에 형성된 발광 화소(EP)는 주사선(SL)과 데이터선(DL)에 연결된 화소 회로(PC)와 화소 회로(PC)로부터 구동 전류를 공급받아 발광하는 발광 소자(E)를 포함할 수 있다. 비표시 영역(NA)에 형성된 더미 화소(DP)는 발광 소자(E) 없이 주사선(SL)과 데이터선(DL)에 연결된 화소 회로(PC)만을 포함할 수 있다.

[0054] 제1열의 i 번째 주사선(SL_i)에 연결된 발광 화소(EP_i)가 불량인 경우, 불량 발광 화소(EP_i)의 발광 소자(E)를 화소 회로(PC)와 분리하고, 리페어선(RL)을 통해 분리된 발광 소자(E)를 $n+1$ 번째 주사선(SL_{n+1})에 연결된 더미 화소(DP)의 화소 회로(PC)와 연결한다. 발광 소자(E)와 화소 회로(PC)의 분리, 리페어선(RL)과 발광 소자(E)의 연결 및 리페어선(RL)과 더미 화소(DP)의 연결은 기판 측 또는 기판 반대 측으로부터 레이저빔의 조사에 의한 절단(cut) 및 쇼트(short)로 수행될 수 있다.

[0055] 도 6 및 도 7은 도 5와 같이 리페어된 표시 패널에 공급되는 주사 신호 및 데이터 신호를 나타내는 파형도이다.

[0056] 도 6을 참조하면, 주사 구동부(20)는 첫번째 주사선 내지 n 번째 주사선(SL_1 내지 SL_n)으로 주사 신호(S_1 내지 S_n)를 순차적으로 인가하고, 리페어된 발광 화소(EP_i)로 주사 신호(S_i)가 인가되는 타이밍과 동일한 타이밍에 $n+1$ 번째 주사선(SL_{n+1})으로 주사 신호(S_{n+1})를 인가한다.

[0057] 그리고 데이터 구동부(30)는 각 주사 신호(S_1 내지 S_{n+1})에 동기되어 데이터 신호(D_1 내지 D_n)를 데이터선(DL)으로 순차적으로 인가한다. 이때 불량 발광 화소(EP_i)에 인가되는 데이터 신호(D_i)와 동일한 데이터 신호(D_i)가 동시에 더미 화소(DP)에도 인가된다. 이에 따라, 불량 발광 화소(EP_i)의 발광 소자(E)는 더미 화소(DP)의 화소 회로(PC)와 리페어선(RL)을 통해 데이터 신호(D_i)에 대응하는 전류를 공급받을 수 있다. 이에 따라 불량 발광 화소(EP_i)의 명점 또는 암점 발생을 억제할 수 있다.

[0058] 도 7을 참조하면, 주사 구동부(20)는 첫번째 주사선 내지 $n+1$ 번째 주사선(SL_1 내지 SL_{n+1})으로 주사 신호(S_1 내지 S_{n+1})를 순차적으로 인가한다.

[0059] 그리고 데이터 구동부(30)는 각 주사 신호(S_1 내지 S_{n+1})에 동기되어 데이터 신호(D_1 내지 D_n)를 데이터선(DL)으로 순차적으로 인가한다. 이때 불량 발광 화소(EP_i)에 인가된 데이터 신호(D_i)와 동일한 데이터 신호(D_i)가 더미 화소(DP)에 다시 인가된다. 이에 따라, 불량 발광 화소(EP_i)의 발광 소자(E)는 더미 화소(DP)의 화소 회로(PC)와 리페어선(RL)을 통해 데이터 신호(D_i)에 대응하는 전류를 공급받을 수 있다. 이에 따라 불량 발광 화소(EP_i)의 명점 또는 암점 발생을 억제할 수 있다.

- [0060] 도 6 및 도 7에서는 주사 신호의 폭이 1 수평시간(1H)으로 도시되었으나, 주사 신호의 폭을 2 수평시간(2H)으로 인가하며, 인접하는 주사 신호들의 폭, 예를 들어, $n-1$ 번째 주사 신호(S_{n-1})의 폭과 n 번째 주사 신호(S_n)의 폭은 1H 이하만큼 중첩되도록 인가할 수 있다. 이에 따라 표시 영역의 대면적화에 의한 신호선의 RC 지연(delay)에 따른 충전 부족 현상을 극복할 수 있다.
- [0061] 도 8은 도 3에 도시된 표시 패널에서 리페어선을 이용하여 불량 화소를 리페어하는 방법을 설명하기 위한 도면이다.
- [0062] 도 8을 참조하면, 표시 영역(AA)에 형성된 발광 화소(EP)는 화소 회로(PC)와 화소 회로(PC)로부터 구동 전류를 공급받아 발광하는 발광 소자(E)를 포함할 수 있다. 비표시 영역(NA)에 형성된 더미 화소(DP)는 발광 소자(E) 없이 화소 회로(PC)만을 포함할 수 있다.
- [0063] 제1열의 i 번째 주사선(SLi)에 연결된 발광 화소(EPi)가 불량인 경우, 불량 발광 화소(EPi)의 발광 소자(E)를 화소 회로(PC)와 분리하고, 리페어선(RL)을 통해 분리된 발광 소자(E)를 0번째 주사선(SL0)에 연결된 더미 화소(DP)의 화소 회로(PC)와 연결한다. 발광 소자(E)와 화소 회로(PC)의 분리, 리페어선(RL)과 발광 소자(E)의 연결 및 리페어선(RL)과 더미 화소(DP)의 연결은 기판 측 또는 기판 반대 측으로부터 레이저빔의 조사에 의한 절단(cut) 및 쇼트(short)로 수행될 수 있다.
- [0064] 도 9 및 도 10은 도 8과 같이 리페어된 표시 패널에 공급되는 주사 신호 및 데이터 신호를 나타내는 파형도이다.
- [0065] 도 9를 참조하면, 주사 구동부(20)는 첫번째 주사선 내지 n 번째 주사선(SL1 내지 SLn)으로 주사 신호(S1 내지 Sn)를 순차적으로 인가하고, 리페어된 발광 화소(EPi)로 주사 신호(Si)가 인가되는 타이밍과 동일한 타이밍에 0번째 주사선(SL0)으로 주사 신호(S0)를 인가한다.
- [0066] 그리고 데이터 구동부(30)는 각 주사 신호(S0 내지 Sn)에 동기되어 데이터 신호(D1 내지 Dn)를 데이터선(DL)으로 순차적으로 인가한다. 이때 불량 발광 화소(EPi)에 인가되는 데이터 신호(Di)와 동일한 데이터 신호(Di)가 동시에 더미 화소(DP)에도 인가된다. 이에 따라, 불량 발광 화소(EPi)의 발광 소자(E)는 더미 화소(DP)의 화소 회로(PC)와 리페어선(RL)을 통해 데이터 신호(Di)에 대응하는 전류를 공급받을 수 있다. 이에 따라 불량 발광 화소(EPi)의 명점 또는 암점 발생을 억제할 수 있다.
- [0067] 도 10을 참조하면, 주사 구동부(20)는 0번째 주사선 내지 n 번째 주사선(SL0 내지 SLn)으로 주사 신호(S0 내지 Sn)를 순차적으로 인가한다.
- [0068] 그리고 데이터 구동부(30)는 각 주사 신호(S0 내지 Sn)에 동기되어 데이터 신호(D1 내지 Dn)를 데이터선(DL)으로 순차적으로 인가한다. 이때 불량 발광 화소(EPi)에 인가될 데이터 신호(Di)와 동일한 데이터 신호(Di)가 더미 화소(DP)에 먼저 인가된다. 이에 따라, 불량 발광 화소(EPi)의 발광 소자(E)는 더미 화소(DP)의 화소 회로(PC)와 리페어선(RL)을 통해 데이터 신호(Di)에 대응하는 전류를 공급받을 수 있다. 이에 따라 불량 발광 화소(EPi)의 명점 또는 암점 발생을 억제할 수 있다.
- [0069] 도 9 및 도 10에서는 주사 신호의 폭이 1 수평시간(1H)으로 도시되었으나, 주사 신호의 폭을 2 수평시간(2H)으로 인가하며, 인접하는 주사 신호들의 폭, 예를 들어, $n-1$ 번째 주사 신호(S_{n-1})의 폭과 n 번째 주사 신호(S_n)의 폭은 1H 이하만큼 중첩되도록 인가할 수 있다. 이에 따라 표시 영역의 대면적화에 의한 신호선의 RC 지연(delay)에 따른 충전 부족 현상을 극복할 수 있다.
- [0070] 도 11은 도 4에 도시된 표시 패널에서 리페어선을 이용하여 불량 화소를 리페어하는 방법을 설명하기 위한 도면이다.
- [0071] 도 11을 참조하면, 표시 영역(AA)에 형성된 발광 화소(EP)는 화소 회로(PC)와 화소 회로(PC)로부터 구동 전류를 공급받아 발광하는 발광 소자(E)를 포함할 수 있다. 비표시 영역(NA)에 형성된 더미 화소(DP)는 발광 소자(E) 없이 화소 회로(PC)만을 포함할 수 있다.
- [0072] 제1열의 i 번째 주사선(SLi)에 연결된 발광 화소(EPi)와 p 번째 주사선(SLp)에 연결된 발광 화소(EPp)가 불량인 경우, 불량 발광 화소(EPi, EPp) 사이의 리페어선(RL)을 분리하고, 불량 발광 화소(EPi, EPp)의 각 발광 소자(E)를 화소 회로(PC)와 분리하고, 리페어선(RL)을 통해 분리된 발광 소자(E)를 0번째 주사선(SL0)과 $n+1$ 번째 주사선(SLn+1)에 각각 연결된 제1 더미 화소(DP1)와 제2 더미 화소(DP2)의 화소 회로(PC)와 각각 연결한다. 발광 소자(E)와 화소 회로(PC)의 분리, 리페어선(RL)과 발광 소자(E)의 연결 및 리페어선(RL)과 더미 화소(DP)의 연결은 기판 측 또는 기판 반대 측으로부터 레이저빔의 조사에 의한 절단(cut) 및 쇼트(short)로 수행될 수 있다.

다.

- [0073] 도 12 및 도 13은 도 11과 같이 리페어된 표시 패널에 공급되는 주사 신호 및 데이터 신호를 나타내는 파형도이다.
- [0074] 도 12를 참조하면, 주사 구동부(20)는 0번째 주사선 내지 n+1번째 주사선(SL0 내지 SLn+1)으로 주사 신호(S0 내지 Sn+1)를 순차적으로 인가하고, 리페어된 발광 화소(EPi, EPp)로 각각 주사 신호(Si, Sp)가 인가되는 타이밍과 동일한 타이밍에 0번째 주사선(SL0)과 n+1번째 주사선(SLn+1)으로 각각 주사 신호(S0, Sn+1)를 인가한다.
- [0075] 그리고 데이터 구동부(30)는 각 주사 신호(S0 내지 Sn+1)에 동기되어 데이터 신호(D1 내지 Dn)를 데이터선(DL)으로 순차적으로 인가한다. 이때 불량 발광 화소(EPi, EPp)에 인가되는 데이터 신호(Di, Dp)와 동일한 데이터 신호(Di, Dp)가 동시에 각각 제1 및 제2 더미 화소(DP1, DP2)에도 인가된다. 이에 따라, 불량 발광 화소(EPi, EPp)의 발광 소자(E)는 제1 및 제2 더미 화소(DP1, DP2)의 화소 회로(PC)와 리페어선(RL)을 통해 데이터 신호(Di, Dp)에 대응하는 전류를 공급받을 수 있다. 이에 따라 불량 발광 화소(EPi, EPp)의 명점 또는 암점 발생을 억제할 수 있다.
- [0076] 도 13을 참조하면, 주사 구동부(20)는 0번째 주사선 내지 n+1번째 주사선(SL0 내지 SLn+1)으로 주사 신호(S0 내지 Sn+1)를 순차적으로 인가한다.
- [0077] 그리고 데이터 구동부(30)는 각 주사 신호(S0 내지 Sn+1)에 동기되어 데이터 신호(D1 내지 Dn)를 데이터선(DL)으로 순차적으로 인가한다. 이때 불량 발광 화소(EPi)에 인가될 데이터 신호(Di)와 동일한 데이터 신호(Di)가 제1 더미 화소(DP1)에 먼저 인가된다. 그리고, 불량 발광 화소(EPp)에 인가된 데이터 신호(Dp)와 동일한 데이터 신호(Dp)가 제2 더미 화소(DP2)에 다시 인가된다. 이에 따라, 불량 발광 화소(EPi, EPp)의 발광 소자(E)는 제1 및 제2 더미 화소(DP1, DP2)의 화소 회로(PC)와 리페어선(RL)을 통해 데이터 신호(Di, Dp)에 대응하는 전류를 공급받을 수 있다. 이에 따라 불량 발광 화소(EPi, EPp)의 명점 또는 암점 발생을 억제할 수 있다.
- [0078] 도 12 및 도 13에서는 주사 신호의 폭이 1 수평시간(1H)으로 도시되었으나, 주사 신호의 폭을 2 수평시간(2H)으로 인가하며, 인접하는 주사 신호들의 폭, 예를 들어, n-1번째 주사 신호(Sn-1)의 폭과 n번째 주사 신호(Sn)의 폭은 1H 이하만큼 중첩되도록 인가할 수 있다. 이에 따라 표시 영역의 대면적화에 의한 신호선의 RC 지연(delay)에 따른 충전 부족 현상을 극복할 수 있다.
- [0079] 도 14는 본 발명의 일 실시예에 따른 발광 화소를 개략적으로 나타낸다. 도 15는 도 14에 도시된 발광 화소의 발광 소자의 평면도이다. 도 16은 도 15의 A-A' 선을 절단한 단면도이다.
- [0080] 도 14를 참조하면, 주사선(SL)과 데이터선(DL)에 연결된 발광 화소(EP)는 화소 회로(PC)와 화소 회로(PC)로부터 구동 전류를 전달받아 발광하는 발광 소자(E)를 포함한다. 화소 회로(PC)는 적어도 하나의 박막 트랜지스터 및 적어도 하나의 커패시터를 포함할 수 있다. 발광 소자(E)는 애노드 전극, 캐소드 전극, 애노드 전극과 캐소드 전극 사이의 발광층을 포함하는 유기 발광 소자(OLED)일 수 있다. 발광 소자(E)의 애노드 전극은 적어도 두 개로 분할되고, 이에 따라 발광 소자(E)는 적어도 두 개의 서브 발광 소자(SE1, SE2)를 포함할 수 있다.
- [0081] 도 15 및 도 16을 함께 참조하면, 제1 서브 발광 소자(SE1)는 제1 애노드 전극(AD1)과 발광층을 포함하는 유기층(OL) 및 캐소드 전극(미도시)을 포함한다. 제2 서브 발광 소자(SE2)는 제2 애노드 전극(AD2)과 발광층을 포함하는 유기층(OL) 및 캐소드 전극을 포함한다. 유기층(OL)은 제1 및 제2 서브 발광 소자(SE1, SE2)에 개별적으로 형성될 수도 있고 공통으로 형성될 수도 있다. 캐소드 전극은 제1 및 제2 서브 발광 소자(SE1, SE2)에 공통으로 형성될 수도 있고, 기판 전면에 형성되어 제1 애노드 전극(AD1)과 제2 애노드 전극(AD2)에 공통으로 대향하게 형성될 수도 있다.
- [0082] 기판(101) 및 버퍼층(102) 상부에 전극 연결 배선(11)이 형성된다. 전극 연결 배선(11)은 도전성 물질로 형성될 수 있다. 예를 들어, 전극 연결 배선(11)은 비정질 실리콘, 결정질 실리콘 또는 산화물 반도체로 형성될 수 있다. 이 경우, 전극 연결 배선(11)은 화소 회로(PC)의 박막 트랜지스터를 구성하는 활성층과 동일층에 동일 물질로 형성될 수 있다. 또한 전극 연결 배선(11)은 금속으로 형성될 수 있다. 이 경우, 전극 연결 배선(11)은 금속, 반투과 금속 또는 투명 도전성 산화물의 단일층, 또는 반투과 금속과 투명 도전성 산화물의 상부 및 하부에 각각 형성되어 반투과 금속을 보호하는 투명 도전성 산화물을 포함하는 3중층 구조일 수 있다. 반투과 금속은 은(Ag) 또는 은 합금을 포함하고, 투명 도전성 산화물은 인듐틴옥사이드(indium tin oxide: ITO), 인듐징크옥사이드(indium zinc oxide: IZO), 징크옥사이드(zinc oxide: ZnO), 인듐옥사이드(indium oxide: In2O3), 인듐갈륨옥사이드(indium gallium oxide: IGO), 및 알루미늄징크옥사이드(aluminum zinc oxide: AZO)를 포함하는 그룹에서 선택된 적어도 하나 이상을 포함할 수 있다. 전극 연결 배선(11) 상부에는 제1절연막(103)이 형성되고, 제1

절연막(103) 상부에 리페어 연결 배선(13)이 형성된다.

- [0083] 리페어 연결 배선(13)은 화소 회로(PC)의 박막 트랜지스터를 구성하는 하나의 도전성 전극, 예를 들어, 게이트 전극과 동일층에 동일 물질로 형성될 수 있다. 리페어 연결 배선(13) 상부에는 제2절연막(104)이 형성되고, 제2 절연막(104) 상부에는 제1연결부(CU1)에서 제1 콘택 금속(CM1)이 콘택홀을 통해 전극 연결 배선(11)과 연결되고, 제2 콘택 금속(CM2)이 콘택홀을 통해 전극 연결 배선(11)과 연결된다. 그리고, 화소 회로(PC)와 연결된 회로 배선(15)과 연결된 회로 연결 배선(12)이 제2연결부(CU2)에서 콘택홀을 통해 전극 연결 배선(11)과 연결된다. 회로 배선(15)은 화소 회로(PC)의 박막 트랜지스터를 구성하는 활성층과 함께 비정질 실리콘, 결정질 실리콘 또는 산화물 반도체로 형성되거나, 박막 트랜지스터를 구성하는 소스 전극 및 드레인 전극과 동일층에 동일 물질로 형성될 수 있다. 회로 연결 배선(12)은 제1연결부(CU1)들 사이에서 전극 연결 배선(11)과 연결됨으로써, 전극 연결 배선(11)에는 제1 절단 노드(CN1)와 제2 절단 노드(CN2)가 형성된다. 제1 콘택 금속(CM1)으로부터 연장된 쇼트 배선(14)은 제1 쇼트 노드(SN1)에서 리페어 연결 배선(13)의 일부와 중첩하여 리페어 연결 배선(13)과 가(假)연결된다. 그리고, 리페어선(RL)은 콘택홀을 통해 리페어 연결 배선(13)과 연결된다. 리페어선(RL), 회로 연결 배선(12), 제1 및 제2 콘택 금속(CM1, CM2) 및 쇼트 배선(14)은 화소 회로(PC)의 박막 트랜지스터를 구성하는 하나의 도전성 전극, 예를 들어, 소스 전극 및 드레인 전극과 동일층에 동일 물질로 형성될 수 있다. 리페어선(RL), 제1 및 제2 콘택 금속(CM1, CM2) 및 쇼트 배선(14) 상부에는 제3절연막(105)이 형성되고, 제3절연막(105) 상부에는 제1 애노드 전극(AD1)과 제2 애노드 전극(AD2)이 형성된다.
- [0084] 제1 애노드 전극(AD1)으로부터 연장 돌출된 제1 돌출부(AD1')는 제1연결부(CU1)에서 제1 콘택 금속(CM1)을 통해 전극 연결 배선(11)과 연결된다. 제2 애노드 전극(AD2)으로부터 연장 돌출된 제2 돌출부(AD2')는 제2연결부(CU2)에서 제2 콘택 금속(CM2)을 통해 전극 연결 배선(11)과 연결된다. 이에 따라 제1 애노드 전극(AD1)과 제2 애노드 전극(AD2)은 전극 연결 배선(11)에 의해 전기적으로 연결된다. 제1 애노드 전극(AD1)과 제2 애노드 전극(AD2) 상부에는 제1 애노드 전극(AD1)과 제2 애노드 전극(AD2)의 가장자리를 커버하는 제4절연막(106)이 형성된다.
- [0085] 도 17은 본 발명의 일 실시예에 따른 더미 화소를 개략적으로 나타낸다. 도 18은 도 17에 도시된 더미 화소의 일부를 도시한 평면도이다. 도 19는 도 18의 B-B' 선을 절단한 단면도이다.
- [0086] 도 17을 참조하면, 0번째 및/또는 n+1번째 주사선(SL)과 데이터선(DL)에 연결된 더미 화소(DP)는 화소 회로(PC)만을 구비하고 발광 소자(E)는 구비하지 않는다. 더미 화소(DP)의 화소 회로(PC)는 발광 화소(EP)의 화소 회로(PC)와 동일하다.
- [0087] 도 18 및 도 19를 함께 참조하면, 기판(101) 및 버퍼층(102) 상부에 전원 연결 배선(18)을 형성한다. 전원 연결 배선(18)은 비정질 실리콘, 결정질 실리콘 또는 산화물 반도체로 형성될 수 있다. 전원 연결 배선(18)은 화소 회로(PC)의 박막 트랜지스터를 구성하는 활성층과 동일층에 동일 물질로 형성될 수 있다. 전원 연결 배선(18) 상부에는 제1절연막(103)이 형성되고, 제1 절연막(103) 상부에 리페어 연결 배선(16)이 형성된다.
- [0088] 리페어 연결 배선(16)은 화소 회로(PC)의 박막 트랜지스터를 구성하는 하나의 도전성 전극, 예를 들어, 게이트 전극과 동일층에 동일 물질로 형성될 수 있다. 리페어 연결 배선(16) 상부에는 제2절연막(104)이 형성되고, 제2 절연막(104) 상부에는 화소 회로(PC)와 연결된 쇼트 배선(17)이 제2 쇼트 노드(SN2)에서 리페어 연결 배선(16)의 일부와 중첩하여 리페어 연결 배선(16)과 가(假)연결된다. 그리고, 리페어선(RL)은 콘택홀을 통해 리페어 연결 배선(16)과 연결된다. 리페어선(RL)과 표시 패널(10) 외곽의 전원전압선(ELVDDL)은 콘택홀을 통해 전원 연결 배선(18)과 연결되어, 리페어선(RL)과 전원전압선(ELVDDL)이 전기적으로 연결된다. 리페어선(RL)이 발광 화소(EP)를 리페어하기 위해 사용되는 경우, 전원 연결 배선(18)의 절단에 의해 전원전압선(ELVDDL)은 리페어선(RL)과 분리된다.
- [0089] 리페어선(RL), 쇼트 배선(17) 및 전원전압선(ELVDDL)은 화소 회로(PC)의 박막 트랜지스터를 구성하는 하나의 도전성 전극, 예를 들어, 소스 전극 및 드레인 전극과 동일층에 동일 물질로 형성될 수 있다. 리페어선(RL), 쇼트 배선(17) 및 전원전압선(ELVDDL) 상부에는 제3절연막(105)과 제4절연막(106)이 차례로 형성된다.
- [0090] 도 20은 본 발명의 일 실시예에 따른 불량 화소 리페어 방법을 개략적으로 설명하는 흐름도이다.
- [0091] 도 20을 참조하면, 표시 패널(10)이 완성된 후, 표시 패널(10)에 대한 패널 테스트를 통해 표시 영역(AA) 내의 불량 화소를 검출한다(S21). 패널 테스트는 점등 테스트, 에이징 테스트 등을 포함할 수 있다. 불량 화소는 명점 또는 암점으로 인식되는 발광 화소이다. 명점 또는 암점은 화소 회로의 불량 또는 발광 소자의 불량에 의해 발생할 수 있다. 발광 소자 애노드 전극과 캐소드 전극 사이에 결함이 존재하여 두 전극이 쇼트될 경우, 두 전

극과 병렬로 형성되는 저항(Rdef) 값이 작을 경우, 화소 회로에서 생성한 구동 전류가 애노드 전극에서 저항(Rdef)을 통해 캐소드 전극으로 흐름으로써 애노드 전극의 전압이 발광 소자의 턴 온 전압보다 충분히 높지 않아, 발광 소자가 발광하지 않는 암점이 발생하게 된다.

- [0092] 점등 검사 장치의 광학 현미경을 통해 표시 패널(10)의 명점 또는 암점으로 시인되는 화소를 검출할 수 있다.
- [0093] 복수의 서브 발광 소자 중 명점 또는 암점인 서브 발광 소자가 시인되는 가시적 불량인 경우, 명점 또는 암점의 결함을 갖는 서브 발광 소자를 화소 회로와 분리한다(S22).
- [0094] 복수의 서브 발광 소자 중 어느 서브 발광 소자가 결함을 갖는지 시인되지 않는 비가시적 불량인 경우, 먼저 불량 화소의 발광 소자를 리페어션(RL)에 연결하고 더미 화소의 화소 회로를 리페어션(RL)에 연결하여, 불량 화소를 더미 화소와 연결하고(S23), 불량 화소의 정상화 여부를 판단한다(S24).
- [0095] 불량 화소와 더미 화소의 연결에 의해 불량 화소가 정상적으로 발광하는 경우, 불량 화소의 원인은 화소 회로의 결함으로 판단되고, 따라서 화소 회로와 발광 소자 간의 확실한 절연을 위해, 불량 화소의 화소 회로를 발광 소자와 분리한다(S25). 단계 25는 선택적으로 수행될 수 있다.
- [0096] 불량 화소와 더미 화소의 연결에 의해서도 불량 화소가 정상적으로 발광하지 않는 경우, 발광 소자의 쇼트 결함으로 판단되고, 따라서 서브 발광 소자들 간의 연결을 끊는다(S26).
- [0097] 도 21 내지 도 26은 도 20에 도시된 가시적 불량인 경우 불량 화소의 리페어 방법(S22)을 설명하는 도면이다.
- [0098] 도 21 내지 도 26에 도시된 리페어 방법은, 도 2에 도시된 표시 패널(10a)과 같이 더미 화소(DP)가 복수의 주사선(SL1 내지 SLn+1) 중에서 n+1번째 주사선(SLn+1)에 연결된 경우를 예로 설명하겠으며, 도 3 및 도 4에 도시된 표시 패널(10b, 10c)의 리페어에도 동일하게 적용할 수 있다.
- [0099] 도 21 내지 도 23을 참조하면, 불량으로 검출된 발광 화소(E_{Pi})의 제1 서브 발광 소자(SE1)가 쇼트 결함으로 시인된 경우, 제1 서브 발광 소자(SE1)를 제2 서브 발광 소자(SE2)와 분리한다. 이를 위해, 전극 연결 배선(11)의 제1 절단 노드(CN1)를 레이저빔 조사에 의해 절단(cut)한다. 이에 따라, 제1 서브 발광 소자(SE1)는 암점화되고, 발광 화소 회로(PCi)로부터의 구동 전류는 모두 제2 서브 발광 소자(SE2)로 흐르게 되어 제2 서브 발광 소자(SE2)는 휘도 감소 없이 발광할 수 있다.
- [0100] 도 24 내지 도 26을 참조하면, 불량으로 검출된 발광 화소(E_{Pi})의 제2 서브 발광 소자(SE2)가 쇼트 결함으로 시인된 경우, 제2 서브 발광 소자(SE2)를 제1 서브 발광 소자(SE1)와 분리한다. 이를 위해, 전극 연결 배선(11)의 제2 절단 노드(CN2)를 레이저빔 조사에 의해 절단(cut)한다. 이에 따라, 제2 서브 발광 소자(SE2)는 암점화되고, 발광 화소 회로(PCi)로부터의 구동 전류는 모두 제1 서브 발광 소자(SE1)로 흐르게 되어 제1 서브 발광 소자(SE1)는 휘도 감소 없이 발광할 수 있다.
- [0101] 도 21 내지 도 26에 도시된 실시예는, 발광 소자(E_{Pi})의 쇼트 결함인 경우로서, 발광 화소 회로(PCi)가 정상이므로 리페어션(RL)을 통해 발광 소자(E_{Pi})가 더미 화소(DP)와 연결될 필요가 없다.
- [0102] 도 27 내지 도 29b는 도 20에 도시된 비가시적 불량인 경우 불량 화소의 리페어 방법(S23 및 S25)을 설명하는 도면이다.
- [0103] 도 27 내지 도 29b에 도시된 리페어 방법은, 도 2에 도시된 표시 패널(10a)과 같이 더미 화소(DP)가 복수의 주사선(SL1 내지 SLn+1) 중에서 n+1번째 주사선(SLn+1)에 연결된 경우를 예로 설명하겠으며, 도 3 및 도 4에 도시된 표시 패널(10b, 10c)의 리페어에도 동일하게 적용할 수 있다.
- [0104] 도 27 내지 도 29b를 참조하면, i 번째 주사선에 연결된 발광 화소(E_{Pi})가 불량으로 검출되었으나, 불량 원인이 화소 회로의 결함에 의한 것인지 발광 소자에 의한 결함인지 확인되지 않는 경우, 먼저 제1 쇼트 노드(SN1)에 레이저빔을 조사하여 가연결된 리페어 연결 배선(13)과 쇼트 배선(14)을 쇼트시키고, 제2 쇼트 노드(SN2)에 레이저빔을 조사하여 가연결된 리페어 연결 배선(16)과 쇼트 배선(17)을 쇼트시킴으로써 발광 화소(E_{Pi})와 더미 화소(DP)를 전기적으로 연결한다(S23). 또한 더미 화소(DP)의 전원 연결 배선(18)에 레이저빔을 조사하여 전원 전압선(ELVDDL)과 리페어션(RL)을 분리한다.
- [0105] 리페어션(RL)과의 연결 후, 제1 서브 발광 소자(SE1)와 제2 서브 발광 소자(SE2)가 정상적으로 점등되는 경우, 불량 원인이 발광 화소 회로(PCi)의 결함으로 판단되므로, 발광 화소 회로(PCi)와 발광 소자 간의 확실한 절연을 위해, 회로 배선(15)에 레이저빔을 조사하여 절단함으로써 회로 연결 배선(12)과 회로 배선(15)을 분리함으로써, 발광 화소 회로(PCi)를 발광 소자와 분리한다(S25).

- [0106] 이에 따라, 더미 화소 회로(PCn+1)로부터의 구동 전류는 제1 서브 발광 소자(SE1)와 제2 서브 발광 소자(SE2)로 흐르게 되어, 발광 화소(EPi)는 휘도 감소 없이 발광할 수 있다.
- [0107] 도 30a 내지 도 32는 도 20에 도시된 비가시적 불량인 경우 불량 화소의 리페어 방법(S23 및 S26)을 설명하는 도면이다.
- [0108] 도 30a 내지 도 32에 도시된 리페어 방법은, 도 2에 도시된 표시 패널(10a)과 같이 더미 화소(DP)가 복수의 주사선(SL1 내지 SLn+1) 중에서 n+1번째 주사선(SLn+1)에 연결된 경우를 예로 설명하겠으며, 도 3 및 도 4에 도시된 표시 패널(10b, 10c)의 리페어에도 동일하게 적용할 수 있다.
- [0109] 도 30a 내지 도 32와 도 28b를 참조하면, i 번째 주사선에 연결된 발광 화소(EPi)가 불량으로 검출되었으나, 불량 원인이 화소 회로의 결함에 의한 것인지 발광 소자에 의한 결함인지 확인되지 않는 경우, 먼저 제1 쇼트 노드(SN1)에 레이저빔을 조사하여 가연결된 리페어 연결 배선(13)과 쇼트 배선(14)을 쇼트시키고, 제2 쇼트 노드(SN2)에 레이저빔을 조사하여 가연결된 리페어 연결 배선(16)과 쇼트 배선(17)을 쇼트시킴으로써 발광 화소(EPi)와 더미 화소(DP)를 전기적으로 연결한다(S23). 또한 더미 화소(DP)의 전원 연결 배선(18)에 레이저빔을 조사하여 전원전압선(ELVDDL)과 리페어선(RL)을 분리한다.
- [0110] 리페어선(RL)과의 연결 후, 제1 서브 발광 소자(SE1)와 제2 서브 발광 소자(SE2)가 정상적으로 점등되지 않는 경우, 불량 원인이 발광 소자(E)의 결함으로 판단되므로, 레이저빔을 조사하여 전극 연결 배선(11)의 제1 절단 노드(CN1)를 절단(cut)한다(S26). 따라서, 제1 서브 발광 소자(SE1)와 제2 서브 발광 소자(SE2)가 분리되고, 제1 서브 발광 소자(SE1)는 더미 화소 회로(PCn+1)로부터 구동 전류를 공급받고, 제2 서브 발광 소자(SE2)는 발광 화소 회로(PCi)로부터의 구동 전류를 공급받는다.
- [0111] 만일 제1 서브 발광 소자(SE1)가 쇼트 결함 있는 경우라면, 도 30a에 도시된 바와 같이 제1 서브 발광 소자(SE1)는 암점화되고, 발광 화소 회로(PCi)로부터의 구동 전류에 의해 제2 서브 발광 소자(SE2)는 휘도 감소 없이 발광할 수 있다.
- [0112] 만일 제2 서브 발광 소자(SE2)가 쇼트 결함 있는 경우라면, 도 30b에 도시된 바와 같이 제2 서브 발광 소자(SE2)는 암점화되고, 더미 화소 회로(PCn+1)로부터의 구동 전류에 의해 제1 서브 발광 소자(SE1)는 휘도 감소 없이 발광할 수 있다.
- [0113] 도 33은 본 발명의 일 실시예에 따른 발광 화소의 회로도이다.
- [0114] 도 33을 참조하면, 발광 화소(EP1)는 발광소자(E)와, 발광소자(E)로 전류를 공급하기 위한 화소 회로(2A)를 구비한다. 더미 화소(DP)는 발광소자(E)가 제외된 화소 회로(2A)를 구비한다. 발광소자(E)는 애노드 전극, 캐소드 전극, 애노드 전극과 캐소드 전극 사이의 발광층을 포함하고, 애노드 전극이 복수로 분할된 구조의 유기 발광 소자(OLED)일 수 있다. 발광소자(E)는 애노드 전극의 복수 분할에 의해 병렬 연결된 제1 유기 발광 소자(OLED1) 내지 제n 유기 발광 소자(OLEDn)를 포함할 수 있다. 이에 따라 화소 회로(2A)로부터의 구동 전류는 제1 내지 제n 유기 발광 소자(OLED1 내지 OLEDn)로 나누어 인가된다. 불량 유기 발광 소자가 분리되면 나머지 유기 발광 소자로 구동 전류가 나누어 인가되므로 휘도 손실 없이 발광이 가능하다. 발광소자(E)와 연결된 회로 연결 배선(12)과 화소 회로(2A)와 연결된 회로 배선(15)의 연결은 회로 배선(15)을 절단함으로써 끊어지고, 이에 따라 화소 회로(2A)와 발광소자(E)가 분리될 수 있다.
- [0115] 화소 회로(2A)는 4개의 트랜지스터(TA1 내지 TA4) 및 2개의 커패시터(C1, C2)를 구비할 수 있다.
- [0116] 제1트랜지스터(TA1)의 게이트 전극은 주사선으로부터 주사 신호(S)를 인가받고, 제1전극은 데이터선으로부터 데이터 신호(D)를 인가받는다. 그리고, 제1트랜지스터(TA1)의 제2전극은 제1노드(N1)에 접속된다.
- [0117] 제2트랜지스터(TA2)의 게이트 전극은 제2노드(N2)에 연결되고, 제1전극은 제1전원으로부터 제1전원전압(ELVDD)을 인가받고, 제2전극은 유기발광소자(OLED)의 애노드 전극에 연결된다. 제2트랜지스터(TA2)는 구동 트랜지스터로서의 역할을 수행한다.
- [0118] 제1노드(N1) 및 제2트랜지스터(TA2)의 제2전극과 제1전원 사이에 제1커패시터(C1)가 연결되고, 제1노드(N1)와 제2노드(N2) 사이에는 제2커패시터(C2)가 연결된다.
- [0119] 제3트랜지스터(TA3)의 게이트 전극은 제1제어신호(GC)를 인가받고, 제1전극은 제2트랜지스터(TA2)의 게이트 전극과 연결되며, 제2전극은 유기발광소자(OLED)의 애노드 전극 및 제2트랜지스터(TA2)의 제2전극과 연결된다.
- [0120] 제4트랜지스터(TA4)의 게이트 전극은 제2제어신호(SUS_ENB)를 인가받고, 제1전극은 보조 전압(Vsus)을

인가받고, 제2전극은 데이터선에 연결되어 데이터 신호(D)를 인가받는다.

- [0121] 초기화 구간에서 주사선에 로우 레벨의 주사 신호(S)가 인가되고, 로우 레벨의 제2제어신호(SUS_ENB)가 제4트랜지스터(TA4)의 게이트 전극으로 인가된다. 이때 데이터선은 하이 임피던스(Hi-Z) 상태이다. 이에 따라, 제1트랜지스터(TA1) 및 제4트랜지스터(TA4)가 턴 온되어, 제1노드(N1)에 하이 레벨의 보조 전압(Vsus)이 인가되고, 제2노드(N2)의 전압이 감소하며 제2노드(N2)는 소정의 초기화 전압을 유지한다.
- [0122] 보상 구간에서 데이터선으로 인가되는 하이 레벨의 보조 전압(Vsus)이 제1노드(N1)로 인가된다. 그리고 제1제어신호(GC)가 로우 레벨로 인가되어, 제3트랜지스터(TA3)가 턴 온된다. 이에 따라 제2트랜지스터(TA2)는 다이오드 연결되어 제2 커패시터(C2)에 제2트랜지스터(TA2)의 문턱전압에 대응하는 전압이 저장될 때까지 전류가 흐르고, 그 이후에는 턴 오프된다.
- [0123] 주사/데이터 입력 구간에서 로우 레벨의 주사 신호(S)가 주사선에 인가되어 제1트랜지스터(TA1)는 턴 온되고, 데이터선을 통해 데이터 신호(D)가 인가된다. 이에 따라 제1 커패시터(C1)에는 구동 전압(ELVDD)과 제1노드(N1)의 전압 차가 저장된다.
- [0124] 발광 구간에서 제1전원전압(ELVDD)은 하이 레벨로 인가되고, 제2전원전압(ELVSS)은 로우 레벨로 인가된다. 그리고, 제2트랜지스터(TA2)를 통해 제1전원전압(ELVDD)과 유기발광소자(OLED)의 캐소드 전극까지의 전류 경로가 형성되며, 모든 발광 화소(EP1)의 발광소자(E)는 데이터 신호에 대응하는 휘도로 발광한다.
- [0125] 도 34는 본 발명의 다른 실시예에 따른 발광 화소의 회로도이다.
- [0126] 도 34를 참조하면, 발광 화소(EP2)는 발광소자(E)와, 발광소자(E)로 전류를 공급하기 위한 화소 회로(2B)를 구비한다. 더미 화소(DP)는 발광소자(E)가 제외된 화소 회로(2B)를 구비한다. 발광소자(E)는 애노드 전극, 캐소드 전극, 애노드 전극과 캐소드 전극 사이의 발광층을 포함하고, 애노드 전극이 복수로 분할된 구조의 유기 발광소자(OLED)일 수 있다. 발광소자(E)는 애노드 전극의 복수 분할에 의해 병렬 연결된 제1 유기 발광소자(OLED1) 내지 제n 유기 발광소자(OLEDn)를 포함할 수 있다. 이에 따라 화소 회로(2A)로부터의 구동 전류는 제1 내지 제n 유기 발광소자(OLED1 내지 OLEDn)로 나누어 인가된다. 불량 유기 발광소자가 분리되면 나머지 유기 발광소자로 구동 전류가 나누어 인가되므로 휘도 손실 없이 발광이 가능하다. 발광소자(E)와 연결된 회로 연결 배선(12)과 화소 회로(2B)와 연결된 회로 배선(15)의 연결은 회로 배선(15)을 절단함으로써 끊어지고, 이에 따라 화소 회로(2B)와 발광소자(E)가 분리될 수 있다.
- [0127] 화소 회로(2B)는 5개의 트랜지스터(TB1 내지 TB5) 및 3개의 커패시터(C1 내지 C3)를 구비한다.
- [0128] 제1트랜지스터(TB1)의 게이트 전극은 주사선으로부터 주사 신호(S)를 인가받고, 제1전극은 데이터선에 연결되어 데이터 신호(D)를 인가받고, 제2전극은 제1노드(N1)에 연결된다.
- [0129] 제2트랜지스터(TB2)의 게이트 전극은 제2제어신호(GW)를 인가받고, 제1전극은 제1노드(N1)에 연결되고, 제2전극은 제2노드(N2)에 연결된다.
- [0130] 제3트랜지스터(TB3)의 게이트 전극은 제3노드(N3)에 연결되고, 제1전극은 제1전원으로부터 제1전원전압(ELVDD)을 인가받고, 제2전극은 유기발광소자(OLED)의 애노드 전극에 연결된다. 제3트랜지스터(TB3)는 구동 트랜지스터로서의 역할을 수행한다.
- [0131] 제4트랜지스터(TB4)의 게이트 전극은 제2제어신호(GC)를 인가받고, 제1전극은 제3노드(N3) 및 제3트랜지스터(TB3)의 게이트 전극에 연결되고, 제2전극은 유기발광소자(OLED)의 애노드 전극과 연결된다.
- [0132] 제5트랜지스터(TB5)의 게이트 전극은 제2제어신호(GC)를 인가받고, 제1전극은 데이터선에 연결되어 데이터 신호(D)를 인가받고, 제2전극은 제2노드(N2)에 연결된다.
- [0133] 제1노드(N1)와 제5트랜지스터(TB5)의 게이트 전극 사이에 제1커패시터(C1)가 연결되고, 제2노드(N2)와 제1전원 사이에 제2커패시터(C2)가 연결되고, 제2노드(N2)와 제3노드(N3) 및 제3트랜지스터(TB3)의 게이트 전극 사이에 제3커패시터(C3)가 연결된다. 제1커패시터(C1)는 제1트랜지스터(TB1)가 턴 온될 때 데이터선으로부터 공급되는 데이터 신호(D)에 대응하는 전압을 충전한다.
- [0134] 초기화 구간에서 제1전원전압(ELVDD)과 제2제어신호(GC)가 로우 레벨로 인가된다. 그리고, 데이터선은 하이 임피던스(Hi-Z) 상태이다. 이에 따라, 제5트랜지스터(TB5)가 턴 온되고, 제4트랜지스터(TB4)가 턴 온되어 제3트랜지스터(TB3)는 다이오드 연결되고, 유기발광소자(OLED)의 애노드 전극의 전압과 제3노드(N3)의 전압이 구동전압(ELVDD) 레벨로 초기화된다.

- [0135] 보상 구간에서 제2제어신호(GC)가 로우 레벨로 인가되고, 데이터 라인에는 하이 레벨의 보조 전압(Vsus)이 인가된다. 이에 따라, 제5트랜지스터(TB5)가 턴 온 되어 제2노드(N2)에 보조 전압(Vsus)이 인가된다. 그리고, 제4트랜지스터(TB4)가 턴 온되어 제3트랜지스터(TB3)는 다이오드 연결되고, 제3 커패시터(C3)에 제3트랜지스터(TB3)의 문턱전압에 대응하는 전압이 저장될 때까지 전류가 흐르고, 그 이후에는 턴 오프된다.
- [0136] 데이터 이동 구간에서 제1전원전압(ELVDD), 제2전원전압(ELVSS)이 하이 레벨로 인가되고, 제1제어신호(GW)가 로우 레벨로 인가된다. 이에 따라, 제2트랜지스터(TB2)가 턴 온되어 제1커패시터(C1)에 저장되어 있던 N-1 프레임의 주사 구간 동안 발광 화소(EP2)에 기입된 데이터 신호(D)가 제2노드(N2)로 이동한다. 이에 따라 제2 커패시터(C2)에는 구동 전압(ELVDD)과 제2노드(N2)의 전압 차가 저장된다.
- [0137] 주사/발광 구간에서는 주사 구간 및 발광 구간이 동시에 진행된다. 주사/발광 구간(Scan/Emission)에서 제1전원전압(ELVDD)이 하이 레벨로 인가되고, 제2전원전압(ELVSS)이 로우 레벨로 인가된다. 그리고, 로우 레벨의 주사 신호(S)가 주사선에 입력되어 제1트랜지스터(TB1)는 턴 온되고, 주사선에 연결된 발광 화소(EP2)에 데이터 신호가 입력된다. 이에 따라 제1 커패시터(C1)에는 N 프레임의 데이터 신호에 대응하는 전압이 저장된다.
- [0138] 한편, 제2트랜지스터(TB2)는 턴 오프되어 제1노드(N1)와 제2노드(N2)를 차단한다. 그리고, 턴 온된 제3트랜지스터(TB3)를 통해 제1전원전압(ELVDD)과 유기발광소자(OLED)의 캐소드 전극까지의 전류 경로가 형성되고, N-1 프레임의 주사 구간 동안 발광 화소(EP2)에 기입되어 제2 커패시터(C2)에 저장된 데이터 신호에 대응하는 휘도로 유기 발광 소자(OLED)가 발광한다. 이때 표시 영역(AA) 내 모든 발광 화소(EP2)가 동시에 발광한다. 즉, 주사/발광 구간(Scan/Emission)에서는 N 프레임의 데이터 신호가 주사 신호에 따라 순차적으로 입력되고, 이와 동시에, N-1 프레임의 데이터 신호에 대응하여 표시 영역(AA) 내 모든 발광 화소(EP2)가 동시에 발광한다.
- [0139] 도 35는 본 발명의 다른 실시예에 따른 발광 화소의 회로도이다.
- [0140] 도 35를 참조하면, 발광 화소(EP3)는 발광소자(E)와, 발광소자(E)로 전류를 공급하기 위한 화소 회로(2C)를 구비한다. 더미 화소(DP)는 발광소자(E)가 제외된 화소 회로(2C)를 구비한다. 발광소자(E)는 애노드 전극, 캐소드 전극, 애노드 전극과 캐소드 전극 사이의 발광층을 포함하고, 애노드 전극이 복수로 분할된 구조의 유기 발광 소자(OLED)일 수 있다. 발광소자(E)는 애노드 전극의 복수 분할에 의해 병렬 연결된 제1 유기 발광 소자(OLED1) 내지 제n 유기 발광 소자(OLEDn)를 포함할 수 있다. 이에 따라 화소 회로(2A)로부터의 구동 전류는 제1 내지 제n 유기 발광 소자(OLED1 내지 OLEDn)로 나누어 인가된다. 불량 유기 발광 소자가 분리되면 나머지 유기 발광 소자로 구동 전류가 나누어 인가되므로 휘도 손실 없이 발광이 가능하다. 발광소자(E)와 연결된 회로 연결 배선(12)과 화소 회로(2C)와 연결된 회로 배선(15)의 연결은 회로 배선(15)을 절단함으로써 끊어지고, 이에 따라 화소 회로(2C)와 발광소자(E)가 분리될 수 있다.
- [0141] 화소 회로(2C)는 8개의 트랜지스터(TC1 내지 TC8) 및 2개의 커패시터(C1 및 C2)를 구비한다.
- [0142] 제1트랜지스터(TC1)의 게이트 전극은 주사선으로부터 주사 신호(S)를 인가받고, 제1전극은 데이터선에 연결되어 데이터 신호(D)를 인가받고, 제2전극은 제1노드(N1)에 연결된다.
- [0143] 제2트랜지스터(TC2)의 게이트 전극은 제1제어신호(GW)를 인가받고, 제1전극은 제1노드(N1)에 연결되고, 제2전극은 제2노드(N2)에 연결된다.
- [0144] 제3트랜지스터(TC3)의 게이트 전극은 제2제어신호(GI)를 인가받고, 제1전극은 초기화 전원에 연결되어 초기화 전압(Vint)을 인가받고, 제2전극은 제3노드(N3)에 연결된다.
- [0145] 제4트랜지스터(TC4)의 게이트 전극은 제1제어신호(GW)를 인가받고, 제1전극은 제3노드(N3)에 연결되고, 제2전극은 제4노드(N4)에 연결된다.
- [0146] 제5트랜지스터(TC5)의 게이트 전극은 제2제어신호(GI)를 인가받고, 제1전극은 제1전원에 연결되어 제1전원전압(ELVDD)을 인가받고, 제2전극은 제2노드(N2)에 연결된다.
- [0147] 제6트랜지스터(TC6)의 게이트 전극은 제3노드(N3)에 연결되고, 제1전극은 제2노드(N2)에 연결되고, 제2전극은 제4노드(N4)에 연결된다. 제6트랜지스터(TC6)는 구동 트랜지스터로서의 역할을 수행한다.
- [0148] 제7트랜지스터(TC7)의 게이트 전극은 제3제어신호(GE)를 인가받고, 제1전극은 제4노드(N4)에 연결되고, 제2전극은 유기발광소자(OLED)의 애노드 전극에 연결된다.
- [0149] 제8트랜지스터(TC8)의 게이트 전극은 제3제어신호(GE)를 인가받고, 제1전극은 제1전원에 연결되어 제1전원전압

(ELVDD)을 인가받고, 제2전극은 제2노드(N2)에 연결된다.

- [0150] 제1커패시터(C1)는 제1노드(N1)와 제3전원전압(Vhold)을 공급하는 제3전원 사이에 연결된다. 제1커패시터(C1)는 제1트랜지스터(TC1)가 턴 온될 때 데이터선으로부터 공급되는 데이터 신호(D)에 대응하는 전압을 충전한다. 제3전원은 소정의 전압의 고정 전원(예를 들면, 직류 전원)으로 설정될 수 있으며, 예를 들어, 제1전원전압(ELVDD)을 인가하는 제1전원 또는 초기화 전압(Vint)을 인가하는 초기화 전원으로 설정될 수 있다. 제2커패시터(C2)는 제3노드(N3)와 제1전원 사이에 연결된다.
- [0151] 초기화 구간에서 제1전원전압(ELVDD)이 하이 레벨로 인가되고, 제2전원전압(ELVSS) 및 제2제어신호(GI)가 로우 레벨로 인가된다. 이에 따라, 제3트랜지스터(TC3)와 제5트랜지스터(TC5)가 턴 온 되어, 제2노드(N2)로 제1전원전압(ELVDD)이 인가되고 제3노드(N3)로 초기화 전압(Vint)이 인가된다.
- [0152] 보상/데이터 이동 구간에서 제1전원전압(ELVDD), 제2전원전압(ELVSS), 제1제어신호(GW)가 로우 레벨로 인가된다. 이에 따라 제2트랜지스터(TC2)가 턴 온되어 제1커패시터(C1)에 저장되어 있던 N-1 프레임의 주사 구간 동안 발광 화소(EP3)에 기입된 데이터 신호(D)가 제2노드(N2)로 이동한다. 또한 제4트랜지스터(TC4)가 턴 온되어 제6트랜지스터(TC6)는 다이오드 연결되고, 다이오드 연결된 제6트랜지스터(TC6)를 통해 전류가 흐르게 되어, 제6트랜지스터(TC6)의 문턱전압을 보상하면서, 제2 커패시터(C2)에는 구동 전압(ELVDD)과 제2노드(N2)의 전압 차가 저장된다.
- [0153] 주사/발광 구간에서는 주사 구간 및 발광 구간이 동시에 진행된다. 주사/발광 구간에서 제1전원전압(ELVDD)이 하이 레벨로 인가되고, 제2전원전압(ELVSS) 및 제3제어신호(GE)가 로우 레벨로 인가된다. 그리고, 로우 레벨의 주사 신호(S)가 주사선에 입력되어 제1트랜지스터(TC1)는 턴 온되고, 주사선에 연결된 발광 화소(EP3)에 N 프레임의 데이터 신호가 입력된다. 이에 따라 제1 커패시터(C1)에는 N 프레임의 데이터 신호에 대응하는 전압이 저장된다.
- [0154] 한편, 제2트랜지스터(TC2)는 턴 오프되어 제1노드(N1)와 제2노드(N2)를 차단한다. 그리고, 제7트랜지스터(TC7) 및 제8트랜지스터(TC8)가 턴 온되어, 턴 온된 제6트랜지스터(TC6)를 통해 제1전원전압(ELVDD)과 유기발광소자(OLED)의 캐소드 전극까지의 전류 경로가 형성되고, N-1 프레임의 주사 구간 동안 발광 화소(EP3)에 기입되어 제2 커패시터(C2)에 저장된 데이터 신호에 대응하는 휘도로 유기 발광 소자(OLED)가 발광한다. 이때 표시 영역(AA) 내 모든 발광 화소(EP2)가 동시에 발광한다. 즉, 주사/발광 구간에서는 N 프레임의 데이터 신호가 주사 신호에 따라 순차적으로 입력되고, 이와 동시에, N-1 프레임의 데이터 신호에 대응하여 표시 영역(AA) 내 모든 발광 화소(EP3)가 동시에 발광한다. 한편, 발광 구간(Emission)은 주사 구간(Scan)과 일부 중첩하되, 주사 구간(Scan)보다 짧게 수행될 수 있다.
- [0155] 도 36은 본 발명의 다른 실시예에 따른 발광 화소의 회로도이다.
- [0156] 도 36을 참조하면, 발광 화소(EP4)는 발광소자(E)와, 발광소자(E)로 전류를 공급하기 위한 화소 회로(2D)를 구비한다. 더미 화소(DP)는 발광소자(E)가 제외된 화소 회로(2D)를 구비한다. 발광소자(E)는 애노드 전극, 캐소드 전극, 애노드 전극과 캐소드 전극 사이의 발광층을 포함하고, 애노드 전극이 복수로 분할된 구조의 유기 발광 소자(OLED)일 수 있다. 발광소자(E)는 애노드 전극의 복수 분할에 의해 병렬 연결된 제1 유기 발광 소자(OLED1) 내지 제n 유기 발광 소자(OLEDn)를 포함할 수 있다. 이에 따라 화소 회로(2A)로부터의 구동 전류는 제1 내지 제n 유기 발광 소자(OLED1 내지 OLEDn)로 나누어 인가된다. 불량 유기 발광 소자가 분리되면 나머지 유기 발광 소자로 구동 전류가 나누어 인가되므로 휘도 손실 없이 발광이 가능하다. 발광소자(E)와 연결된 회로 연결 배선(12)과 화소 회로(2D)와 연결된 회로 배선(15)의 연결은 회로 배선(15)을 절단함으로써 끊어지고, 이에 따라 화소 회로(2D)와 발광소자(E)가 분리될 수 있다.
- [0157] 화소 회로(2D)는 2개의 트랜지스터(TD1 및 TD2) 및 1개의 커패시터(C)를 구비한다.
- [0158] 제1트랜지스터(TD1)는 게이트 전극이 주사선에 연결되고, 제1전극이 데이터선에 연결되고, 제2전극이 제1노드(N1)에 연결된다.
- [0159] 제2트랜지스터(TD2)는 게이트 전극이 제1노드(N1)에 연결되고, 제1전극이 제1전원으로부터 제1전원전압(ELVDD)을 인가받고, 제2전극이 발광소자(E)의 애노드 전극에 연결된다.
- [0160] 커패시터(C)는 제1전극이 제1노드(N1)에 연결되고, 제2전극이 제1전원으로부터 제1전원전압(ELVDD)을 인가받는다.
- [0161] 제1트랜지스터(T1)는 주사선으로부터 주사 신호(S)가 공급될 때 데이터선으로부터 공급되는 데이터 신호(D)를

커패시터(C)의 제1전극으로 전달한다. 이에 따라 커패시터(C)에는 데이터 신호(D)에 대응하는 전압이 충전되고, 커패시터(C)에 충전된 전압에 대응하는 구동전류가 제2트랜지스터(T2)를 통해 발광소자(E)로 전달되어, 발광소자(E)가 발광한다.

- [0162] 도 36에서는, 하나의 화소에 2개의 트랜지스터와 1개의 커패시터를 구비하는 2Tr-1Cap 구조를 도시하고 있지만, 본 발명이 이에 한정되는 것은 아니다. 따라서 하나의 화소에 2개 이상의 복수의 박막 트랜지스터와 하나 이상의 커패시터를 구비할 수 있으며, 별도의 배선이 더 형성되거나 기존의 배선이 생략되어 다양한 구조를 갖도록 형성할 수도 있다.
- [0163] 도 37은 본 발명의 다른 실시예에 따른 표시 패널을 나타내는 도면이다.
- [0164] 도 37을 참조하면, 표시 패널(10d)에는 복수의 주사선(SL), 복수의 데이터선(DL), 및 복수의 리페어선(RL)의 교차부에 대략 행렬 형태로 배열된 복수의 화소(P)가 형성된다. 화소(P)는 표시 영역(AA)에 형성된 발광 화소(E_P)과 비표시 영역(NA)에 형성된 더미 화소(DP)를 포함한다. 비표시 영역(NA)은 표시 영역(AA)의 상하부 중 적어도 하나의 영역에 형성될 수 있다. 이에 따라 더미 화소(DP)는 화소 열의 상하부 중 적어도 하나의 영역에 화소 열마다 형성될 수 있다. 도 37에서는 화소 열의 하부에 더미 화소(DP)가 형성된 예를 도시한다.
- [0165] 하나의 발광 화소(E_P)는 세 개의 발광 부화소들(SEP1, SEP2, SEP3)로 구성되며, 발광 부화소들(SEP1, SEP2, SEP3)은 열 방향을 따라 배열된다. 각 발광 부화소(SEP1, SEP2, SEP3)는 화소 회로(PC)와, 화소 회로(PC)와 연결된 발광 소자(E)를 구비한다. 각 발광 소자(E)는 애노드 전극, 캐소드 전극 및 애노드 전극과 캐소드 전극 사이의 발광층을 포함하는 유기 발광 소자(OLED)일 수 있다. 각 발광 소자(E)의 애노드 전극은 적어도 두 개로 분할되고, 이에 따라 발광 소자(E)는 적어도 두 개의 서브 발광 소자를 포함할 수 있다.
- [0166] 각 발광 부화소(SEP1, SEP2, SEP3)의 화소 회로(PC) 및/또는 발광 소자(E)는 사이즈가 상이할 수 있다. 세 개의 발광 부화소들(SEP1, SEP2, SEP3)은 하나의 주사선(SL_i)에 공통으로 연결되고, 세 개의 데이터선(DL_{j1}, DL_{j2}, DL_{j3})에 각각 연결된다. 따라서, 주사선(SL_i)에 주사 신호가 공급되면, 데이터 신호가 세 개의 데이터선(DL_{j1}, DL_{j2}, DL_{j3})을 통해 각 발광 부화소(SEP1, SEP2, SEP3)로 공급되고, 이에 따라 각 발광 부화소(SEP1, SEP2, SEP3)는 해당 데이터 신호에 대응하는 전압을 충전하고 이에 대응하는 휘도로 발광한다.
- [0167] 더미 화소(DP) 또한 세 개의 더미 부화소들(SDP1, SDP2, SDP3)로 구성되며, 더미 부화소들(SDP1, SDP2, SDP3)은 열 방향을 따라 배열된다. 각 더미 부화소(SDP1, SDP2, SDP3)는 발광 소자(E) 없이 화소 회로(PC)만을 구비한다. 더미 부화소(SDP1, SDP2, SDP3) 각각의 화소 회로(PC)는 발광 부화소(SEP1, SEP2, SEP3) 각각의 화소 회로(PC)와 동일하다. 세 개의 더미 부화소들(SDP1, SDP2, SDP3)은 하나의 주사선(SL_{n+1})에 공통으로 연결되고, 세 개의 데이터선(DL_{j1}, DL_{j2}, DL_{j3})에 각각 연결된다. 따라서, 주사선(SL_{n+1})에 주사 신호가 공급되면, 데이터 신호가 세 개의 데이터선(DL_{j1}, DL_{j2}, DL_{j3})을 통해 각 더미 부화소(SDP1, SDP2, SDP3)로 공급된다.
- [0168] 발광 부화소들(SEP1, SEP2, SEP3) 중 제2 발광 부화소(SEP2)의 화소 회로(PC)가 불량인 경우, 제2 발광 부화소(SEP2)의 화소 회로(PC)와 발광 소자(SE2)를 분리하고, 발광 소자(SE2)를 리페어선(RL_j)과 연결한다. 그리고, 더미 부화소들(SDP1, SDP2, SDP3) 중 제2 발광 부화소(SEP2)에 대응하는 제2 더미 부화소(SDP2)의 화소 회로(PC)를 리페어선(RL_j)과 연결한다.
- [0169] 도 37의 실시예는 하나의 화소를 구성하는 복수의 부화소의 특성이 상이한 경우 더미 화소를 복수의 부화소로 형성한 예이다. 그러나 이 경우에도 더미 화소를 하나의 부화소로 구성하고, 더미 화소에 인가되는 데이터 신호의 감마 값을 보정함으로써 동일하게 구동할 수 있다.
- [0170] 도 38은 본 발명의 다른 실시예에 따른 발광 화소의 회로도이다.
- [0171] 도 38을 참조하면, 발광 화소(E_P)는 발광소자(E)와, 발광소자(E)로 전류를 공급하기 위한 화소 회로(2E)를 구비한다. 더미 화소(DP)는 발광소자(E)가 제외된 화소 회로(2E)를 구비한다. 발광소자(E)는 애노드 전극, 캐소드 전극, 애노드 전극과 캐소드 전극 사이의 발광층을 포함하고, 애노드 전극이 복수로 분할된 구조의 유기 발광 소자(OLED)일 수 있다. 발광소자(E)는 애노드 전극의 복수 분할에 의해 병렬 연결된 제1 유기 발광 소자(OLED1) 내지 제n 유기 발광 소자(OLEDn)를 포함할 수 있다. 이에 따라 화소 회로(2A)로부터의 구동 전류는 제1 내지 제n 유기 발광 소자(OLED1 내지 OLEDn)로 나누어 인가된다. 불량 유기 발광 소자가 분리되면 나머지 유기 발광 소자로 구동 전류가 나누어 인가되므로 휘도 손실 없이 발광이 가능하다. 발광소자(E)와 연결된 회로 연결 배선(12)과 화소 회로(2E)와 연결된 회로 배선(15, 19)의 연결은 회로 배선(15, 19)을 절단함으로써 끊어지고, 이에 따라 화소 회로(2E)와 발광소자(E)가 분리될 수 있다.

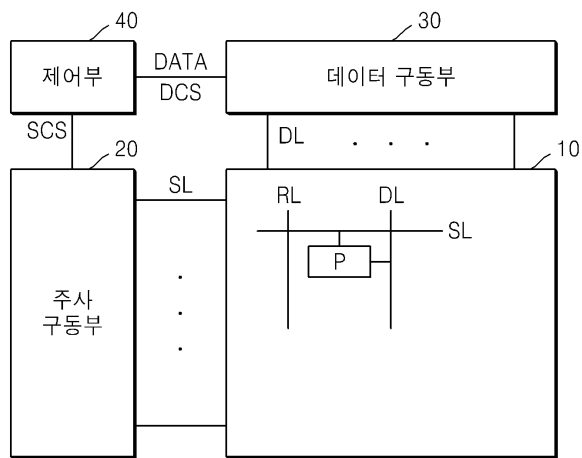
- [0172] 도 38에 도시된 화소 회로(2E)는 도 35에 도시된 화소 회로(2C)와 비교하여 제9트랜지스터(TC9)가 추가됨으로써 발광소자(E)와 연결되는 회로 배선(19)이 추가된 점을 제외하고, 화소 회로(2C)와 동일하므로 동일한 구성 및 구동에 대한 설명은 생략하겠다.
- [0173] 제9트랜지스터(TC9)의 게이트 전극은 제2제어신호(GI)를 인가받고, 제1전극은 초기화 전압에 연결되어 초기화 전압(Vint)을 인가받고, 제2전극은 발광소자(E)의 애노드 전극에 연결된다. 제9트랜지스터(TC9)는 제2제어신호(GI)에 의해 턴 온되어 애노드 전극에 초기화 전압(Vint)을 인가한다.
- [0174] 도 39는 도 38에 도시된 화소 회로(2E)를 구비한 발광 화소를 나타낸 평면도이다.
- [0175] 도 39는 하나의 주사선(SL)에 연결되고 복수의 데이터선(DL_R, DL_G, DL_B)에 각각 연결된 세 개의 발광 부화소(SEP_R, SEP_G, SEP_B)를 포함하는 발광 화소를 도시한다. 적색 부화소(SEP_R)는 이분할된 애노드 전극에 의해 두 개의 적색 서브 발광 소자(OLED_R1, OLED_R2)와 적색 화소 회로(PC_R)를 포함한다. 녹색 부화소(SEP_G)는 이분할된 애노드 전극에 의해 두 개의 녹색 서브 발광 소자(OLED_G1, OLED_G2)와 녹색 화소 회로(PC_G)를 포함한다. 청색 부화소(SEP_B)는 이분할된 애노드 전극에 의해 두 개의 청색 서브 발광 소자(OLED_B1, OLED_B2)와 청색 화소 회로(PC_B)를 포함한다. 설명 및 이해의 편의를 위해 도 39에서는 각 서브 발광 소자의 애노드 전극만을 도시하였다.
- [0176] 도 39를 참조하면, 세 개의 발광 부화소(SEP_R, SEP_G, SEP_B) 좌측에 리페어선(RL)이 화소 열 방향으로 배치되고, 우측에 제1제어신호(GW)를 인가하는 제1신호선(GWL), 제2제어신호(GI)를 인가하는 제2신호선(GIL), 제3제어신호(GE)를 인가하는 제3신호선(GEL), 전원전압선(ELVDDL), 초기화 전압선(VL), 및 복수의 데이터선(DL_R, DL_G, DL_B)이 화소 열 방향으로 배치된다.
- [0177] 각 발광 부화소(SEP_R, SEP_G, SEP_B)는 리페어선(RL)과 가연결된 쇼트 노드(SN1_R, SN1_G, SN1_B)를 구비하고, 서브 발광 소자들을 연결하는 전극 연결 배선에 형성된 절단 노드(CN1_R, CN2_R, CN1_G, CN2_G, CN1_B, CN2_B)를 구비한다. 서브 발광 소자들은 발광 화소 회로(PC_R, PC_G, PC_B)와 연결된 회로 배선(15, 19)의 절단에 의해 발광 화소 회로(PC_R, PC_G, PC_B)와 분리될 수 있다.
- [0178] 도 40은 도 38에 도시된 화소 회로(2E)를 구비한 더미 화소를 나타낸 평면도이다.
- [0179] 도 40은 하나의 주사선(SL)에 연결되고 복수의 데이터선(DL_R, DL_G, DL_B)에 각각 연결된 세 개의 더미 부화소(SEP_R, SEP_G, SEP_B)를 포함하는 더미 화소를 도시한다. 적색 더미 부화소(SDP_R)는 적색 화소 회로(PC_R)를 포함한다. 녹색 더미 부화소(SEP_G)는 녹색 화소 회로(PC_G)를 포함한다. 청색 더미 부화소(SEP_B)는 청색 화소 회로(PC_B)를 포함한다.
- [0180] 도 40을 참조하면, 세 개의 더미 부화소(SDP_R, SDP_G, SDP_B) 좌측에 리페어선(RL)이 화소 열 방향으로 배치되고, 우측에 제1제어신호(GW)를 인가하는 제1신호선(GWL), 제2제어신호(GI)를 인가하는 제2신호선(GIL), 제3제어신호(GE)를 인가하는 제3신호선(GEL), 전원전압선(ELVDDL), 초기화 전압선(VL), 및 복수의 데이터선(DL_R, DL_G, DL_B)이 화소 열 방향으로 배치된다.
- [0181] 각 더미 부화소(SEP_R, SEP_G, SEP_B)는 리페어선(RL)과 가연결된 쇼트 노드(SN2_R, SN2_G, SN2_B)를 구비한다. 리페어선(RL)은 전원전압선(ELVDDL)과 연결되어 있고, 추후 리페어선(RL)을 이용하여 불량 화소를 리페어하는 경우, 전원 연결 배선(18)의 영역(X)을 절단하여 전원전압선(ELVDDL)과 리페어선(RL)이 분리될 수 있다.
- [0182] 도 41은 본 발명의 다른 실시예에 따른 발광 화소의 발광 소자의 평면도이다. 도 42는 도 41의 C-C' 선을 절단한 단면도이다.
- [0183] 도 41을 참조하면, 본 발명의 일 실시예에서 발광 소자의 분할전극들, 즉 제1 및 제2 애노드 전극(AD1 및 AD2)과 전극 연결 배선(11) 및 회로 연결 배선(12)이 일체로 형성될 수 있다. 전극 연결 배선(11)은 제1 애노드 전극(AD1) 및 제2 애노드 전극(AD1) 각각과 연결되는 제1연결부(CU1), 및 회로 연결 배선(12)과 연결되는 제2연결부(CU2)를 포함할 수 있다. 제1연결부(CU1) 각각과 제2연결부(CU2) 사이에는 제1 절단 노드(CN1)와 제2 절단 노드(CN2)가 형성된다. 이에 따라 추후 제1 절단 노드(CN1)와 제2 절단 노드(CN2)로 레이저빔을 조사하여 끊을 수 있다. 전극 연결 배선(11)은 쇼트 배선(14)과 컨택되고, 쇼트 배선(14)은 제1 쇼트 노드(SN1)에서 리페어 연결 배선(13)의 일부와 중첩하여 리페어 연결 배선(13)과 가(假)연결된다. 그리고, 리페어선(RL)은 컨택홀을 통해 리페어 연결 배선(13)과 연결된다. 이에 따라 추후 제1 쇼트 노드(SN1)로 레이저빔의 조사에 의해 쇼트 배선(14)과 리페어 연결 배선(13)이 연결될 수 있다.

- [0184] 리페어션(RL) 및 쇼트 배선(14)은 화소 회로(PC)의 박막 트랜지스터를 구성하는 하나의 도전성 전극, 예를 들어, 소스 전극 및 드레인 전극과 동일층에 동일 물질로 형성될 수 있다. 리페어션(RL) 및 쇼트 배선(14) 상부에는 제3절연막(105)이 형성되고, 제3절연막(105) 상부에는 제1 애노드 전극(AD1)과 제2 애노드 전극(AD2) 및 전극 연결 배선(11)과 회로 연결 배선(12)이 일체로 형성된다. 제1 애노드 전극(AD1)과 제2 애노드 전극(AD2) 상부에는 제1 애노드 전극(AD1)과 제2 애노드 전극(AD2)의 가장자리를 커버하는 제4절연막(106)이 형성된다.
- [0185] 도 43은 본 발명의 일 실시예에 따른 발광 화소를 포함하는 유기 발광 표시 장치의 단면도이다.
- [0186] 도 43을 참조하면, 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 기관(101) 상에는 복수의 발광 화소(EP)가 포함되어 화상을 표시하는 표시 영역(AA)이 구비된다. 표시 영역(AA) 외곽의 비표시 영역(NA)에는 더미 화소(DP)와 표시 영역(AA)으로 복수의 구동 신호 및 제어 신호를 전달하는 패드부(PAD)가 형성되어 있다. 도 43에서는 발광 화소(EP)와 패드부(PAD)만을 도시한다.
- [0187] 도 43을 참조하면, 유기 발광 표시 장치는 복수의 서브 발광 소자들을 포함하는 발광 소자(E), 적어도 하나의 박막 트랜지스터(TR) 및 적어도 하나의 커패시터(CAP)를 구비하여 발광 소자(E)로 구동 전류를 공급하는 화소 회로(PC) 및 패드부(PAD)를 포함한다.
- [0188] 발광 소자(E)는 복수의 분할전극들(AD1, AD2)을 포함하는 애노드 전극(AD)과, 애노드 전극(AD)에 대항하는 캐소드 전극(CD) 및 애노드 전극(AD)과 캐소드 전극(CD) 사이에 배치된 발광층을 포함하는 유기층(OL)을 포함한다.
- [0189] 애노드 전극(AD)은 반투과 금속과 반투과 금속의 상부 및 하부에 각각 형성되어 반투과 금속을 보호하는 투명 도전성 산화물을 포함하는 3중층 구조일 수 있다. 반투과 금속은 은(Ag) 또는 은 합금을 포함하고, 투명 도전성 산화물은 인듐틴옥사이드(indium tin oxide: ITO), 인듐징크옥사이드(indium zinc oxide: IZO), 징크옥사이드(zinc oxide: ZnO), 인듐옥사이드(indium oxide: In₂O₃), 인듐갈륨옥사이드(indium gallium oxide: IGO), 및 알루미늄징크옥사이드(aluminum zinc oxide: AZO)를 포함하는 그룹에서 선택된 적어도 하나 이상을 포함할 수 있다. 반투과 금속은 캐소드 전극(CD)과 함께 마이크로 캐비티(micro-cavity) 구조를 형성함으로써 유기 발광 표시 장치의 광 효율을 향상시킬 수 있다. 분할전극들(AD1, AD2)의 가장자리에는 분할전극들(AD1, AD2)을 커버하는 화소정의막인 제4 절연막(106)이 형성될 수 있다. 분할전극들(AD1, AD2) 중 하나는 트랜지스터(TR)의 소스 전극(217a) 및 드레인 전극(217b) 중 하나와 컨택금속(117)을 통해 연결될 수 있다.
- [0190] 도시되지 않았으나, 분할전극들(AD1, AD2)은 전극 연결 배선(11, 도 15 및 도 41 참조)에 의해 서로 연결될 수 있다. 전극 연결 배선(11)은 애노드 전극(AD)과 동일한 물질로 동일층에 일체로 형성될 수 있고, 또는 트랜지스터(TR)의 활성층(212)과 동일한 물질로 동일층에 형성되어 애노드 전극(AD)과 컨택될 수 있다. 또한 전극 연결 배선(11)은 트랜지스터(TR)의 소스 전극(217a) 및 드레인 전극(217b) 중 하나와 컨택할 수 있다. 전극 연결 배선(11)과 연결된 트랜지스터(TR)는 분할전극(AD1, AD2) 중 하나와 연결된 트랜지스터(TR)와 상이한 트랜지스터(TR)일 수 있다.
- [0191] 캐소드 전극(CD)은 반사 물질을 포함하는 반사 전극으로 구성될 수 있다. 이때 캐소드 전극(CD)은 Al, Mg, Li, Ca, LiF/Ca, 및 LiF/Al에서 선택된 하나 이상의 재료를 포함할 수 있다. 캐소드 전극(CD)이 반사 전극으로 구비됨으로써, 유기층(OL)에서 방출된 빛은 캐소드 전극(CD)에 반사되어 반투과 금속인 애노드 전극(AD)을 투과하여 기관(101) 측으로 방출된다.
- [0192] 트랜지스터(TR)는 기관(101) 상의 버퍼층(102) 상에 배치된 활성층(212), 활성층(212) 상에 게이트 절연막인 제1 절연막(103)을 사이에 두고 활성층(212)의 채널 영역(212c)에 대응되는 위치에 배치된 게이트 전극(215), 게이트 전극(215) 상에 층간 절연막인 제2 절연막(104)을 사이에 두고 활성층(212)의 소스 영역(212a) 및 드레인 영역(212b)에 각각 접속하는 소스 전극(217a) 및 드레인 전극(217b)을 포함할 수 있다.
- [0193] 활성층(212)은 비정질 실리콘 또는 결정질 실리콘을 포함하는 반도체, 또는 산화물 반도체를 포함할 수 있다. 활성층(212)은 채널영역(212c)과, 채널영역(212c) 양측에 이온 불순물이 도핑된 소스 영역(212a) 및 드레인 영역(212b)을 포함할 수 있다. 게이트 전극(215)은, 예를 들어, 알루미늄(Al), 백금(Pt), 팔라듐(Pd), 은(Ag), 마그네슘(Mg), 금(Au), 니켈(Ni), 네오디뮴(Nd), 이리듐(Ir), 크롬(Cr), 니켈(Li), 칼슘(Ca), 몰리브덴(Mo), 티타늄(Ti), 텅스텐(W), 구리(Cu) 가운데 선택된 하나 이상의 금속으로 단층 또는 복수층으로 형성될 수 있다. 소스 전극(217a) 및 드레인 전극(217b)은, 전자 이동도가 다른 이종의 금속층이 2층 이상 형성된 것일 수 있다. 예를 들어, 알루미늄(Al), 백금(Pt), 팔라듐(Pd), 은(Ag), 마그네슘(Mg), 금(Au), 니켈(Ni), 네오디뮴(Nd), 이리듐(Ir), 크롬(Cr), 니켈(Li), 칼슘(Ca), 몰리브덴(Mo), 티타늄(Ti), 텅스텐(W), 구리(Cu) 및 이들의 합금 가운데 선택된 금속층이 2층 이상 형성된 것일 수 있다.

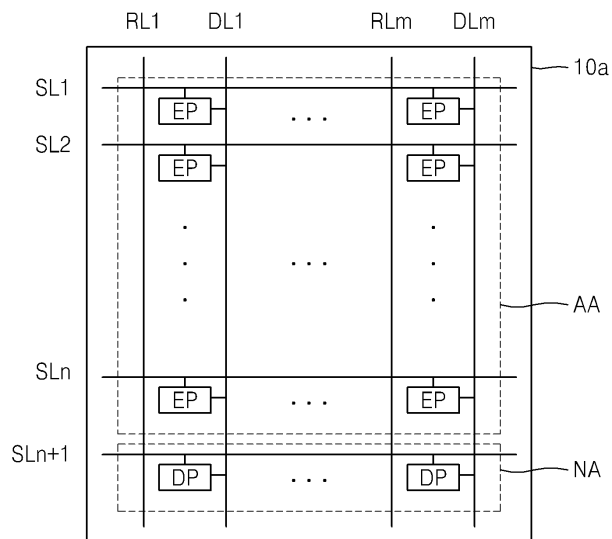
- [0194] 커패시터(CAP)는 활성층(212)과 동일층에 배치된 제1 전극(312)과, 게이트 전극(215)과 동일층에 배치된 제2 전극(314)과, 소스 전극(217a) 및 드레인 전극(217b)과 동일층에 배치된 제3 전극(317)을 구비할 수 있다.
- [0195] 커패시터의 제1 전극(312)은 활성층(212)의 소스 영역(212a) 및 드레인 영역(212b)과 같이 이온 불순물이 도핑된 반도체로 형성될 수 있다. 커패시터의 제2 전극(314)은 비록 게이트 전극(215)과 동일하게 제1 절연막(103)상에 위치하지만 그 재료는 상이하다. 제2 전극(314)의 재료는 투명 도전성 산화물을 포함할 수 있다. 제2 전극(314)을 통하여 1 전극(312)에 이온 불순물이 도핑된 반도체를 형성함으로써 커패시터를 MIM(Metal-insulator-Metal) 구조로 형성할 수 있다. 커패시터의 제3 전극(317)은 소스 전극(217a) 및 드레인 전극(217b)과 동일한 재료로 형성될 수 있다.
- [0196] 패드 영역(PAD)에는 외장 드라이버의 접속 단자인 패드 전극(417, 718)이 배치될 수 있다.
- [0197] 제1 패드 전극(417)은 전자 이동도가 다른 복수의 금속층을 포함할 수 있다. 예를 들어, 제1 패드 전극(417)은 알루미늄(Al), 백금(Pt), 팔라듐(Pd), 은(Ag), 마그네슘(Mg), 금(Au), 니켈(Ni), 네오디뮴(Nd), 이리듐(Ir), 크롬(Cr), 니켈(Li), 칼슘(Ca), 몰리브덴(Mo), 티타늄(Ti), 텅스텐(W), 구리(Cu) 가운데 선택된 하나 이상의 금속이 다층으로 형성될 수 있다.
- [0198] 제2 패드 전극(418)은 인듐틴옥사이드(indium tin oxide: ITO), 인듐징크옥사이드(indium zinc oxide: IZO), 징크옥사이드(zinc oxide: ZnO), 인듐옥사이드(indium oxide: In₂O₃), 인듐갈륨옥사이드(indium gallium oxide: IGO), 및 알루미늄징크옥사이드(aluminum zinc oxide: AZO)를 포함하는 그룹에서 선택된 적어도 하나 이상을 포하는 투명 도전성 산화물로 형성될 수 있다. 제1 패드 전극(417)이 수분과 산소에 노출되는 것을 방지하여 패드의 신뢰성 저하를 방지할 수 있다.
- [0199] 전술된 실시예들에서는 화소 회로를 PMOS 트랜지스터로 구현하여, 로우 레벨의 신호가 인에이블 신호이고 하이 레벨의 신호가 디에이블 신호인 예를 설명하였으나, 화소 회로를 NMOS 트랜지스터로 구현하고 인가되는 신호를 반전시킴으로써 본 발명의 구동 방법을 적용할 수 있음은 물론이다. 이 경우 하이 레벨의 신호가 인에이블 신호가 되고, 로우 레벨의 신호가 디에이블 신호가 된다.
- [0200] 전술된 실시예들에서 발광 화소 회로와 더미 화소 회로는 동일하거나, 또는 더미 화소 회로가 발광 화소 회로 중 일부 박막트랜지스터 및/또는 커패시터가 생략 및/또는 추가되는 등에 의해 상이할 수도 있다.
- [0201] 또한 전술된 실시예들에서는 애노드 전극의 이분할 구조로 설명하고 있으나, 3분할, 4분할과 같이 복수의 분할 전극 구조가 가능함은 전술한 바와 같다.
- [0202] 본 발명의 실시예에서 박막트랜지스터(TFT)의 동작점은 포화 영역(Saturation Range)에 포함되며, 불량 화소의 애노드 전극의 저항이 높은 경우 저항 값을 예측하여 불량 화소의 전류 보정을 수행할 수 있다.
- [0203] 본 발명의 실시예는 전술된 특정 화소 구조 및 구동 방법에 한정되지 않으며, 다양한 구동 방법으로 구동하는 다양한 화소에 적용되어, 화소 회로 불량 또는 발광 소자 불량에 의한 불량 화소의 명점 또는 암점을 리페어하여 휘도 손실 없이 발광할 수 있도록 한다.
- [0204] 본 명세서에서는 본 발명을 한정된 실시예를 중심으로 설명하였으나, 본 발명의 범위 내에서 다양한 실시예가 가능하다. 또한 설명되지 않는 것은, 균등한 수단도 또한 본 발명에 그대로 결합되는 것이라 할 것이다. 따라서 본 발명의 진정한 보호범위는 아래의 특허청구범위에 의하여 정해져야 할 것이다.

도면

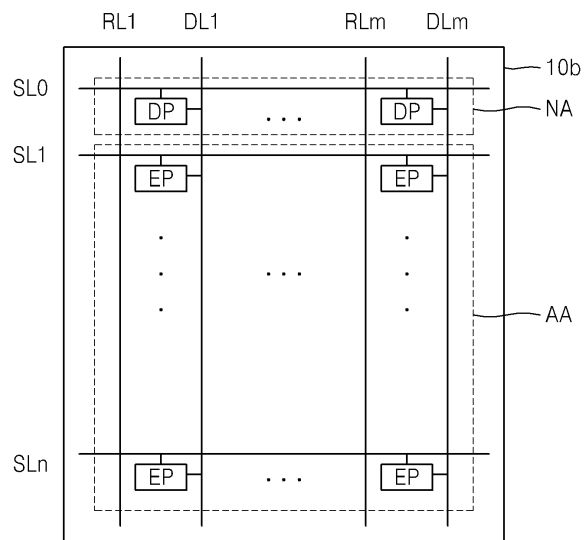
도면1



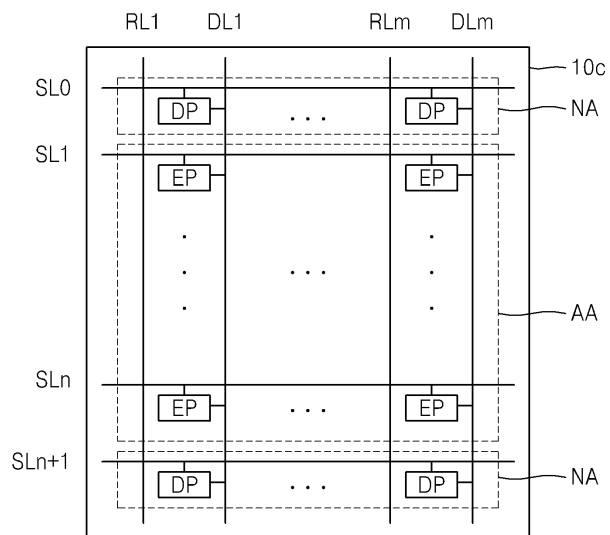
도면2



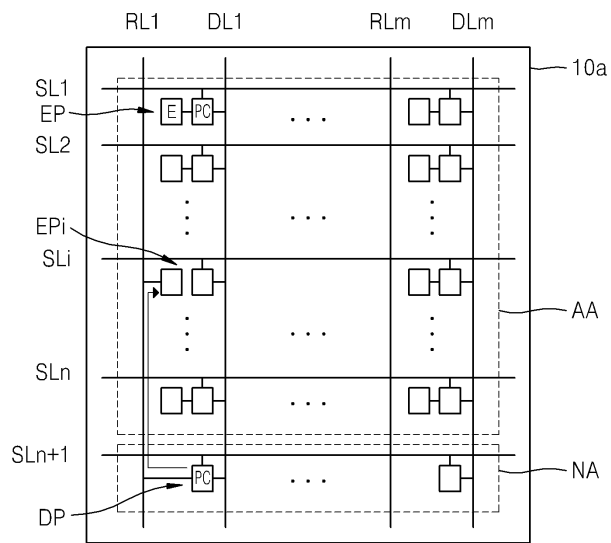
도면3



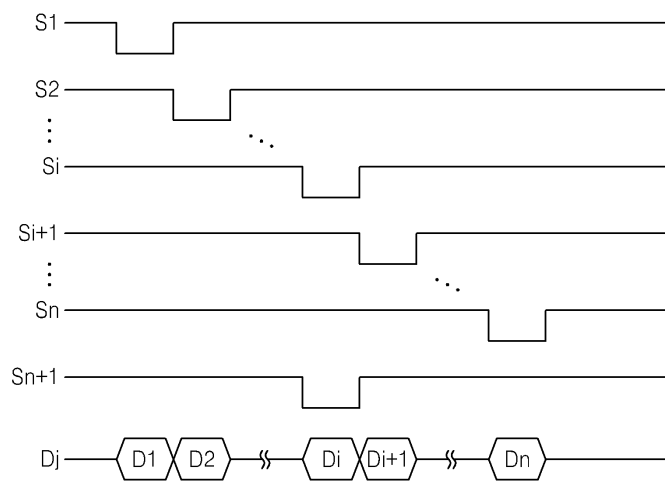
도면4



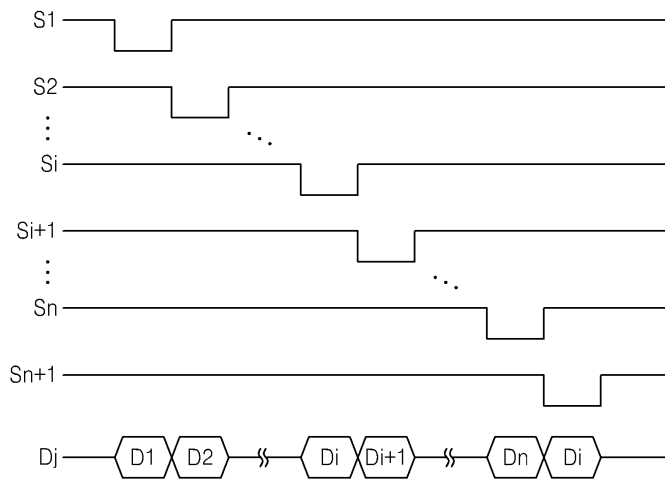
도면5



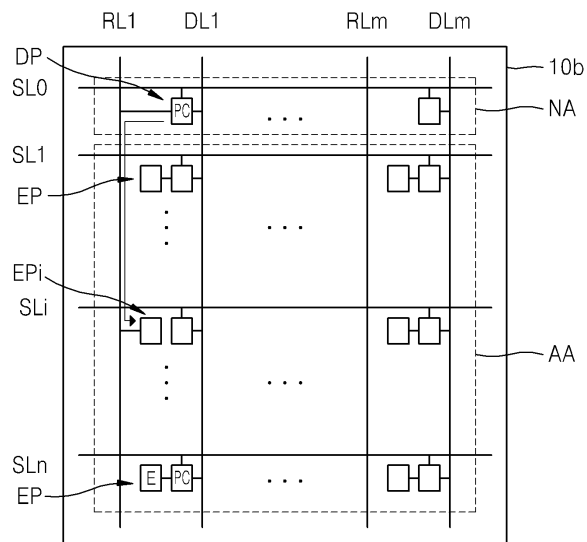
도면6



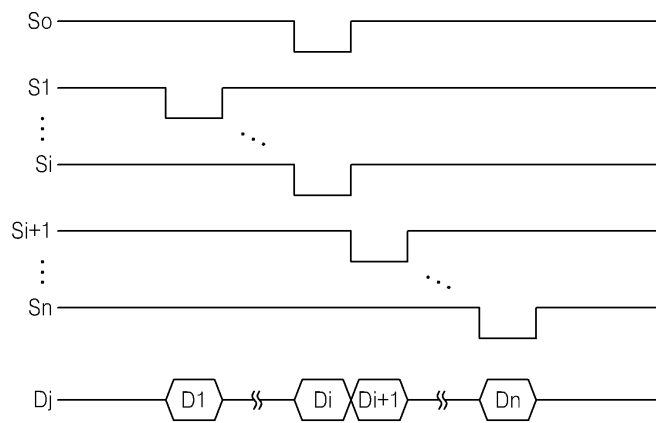
도면7



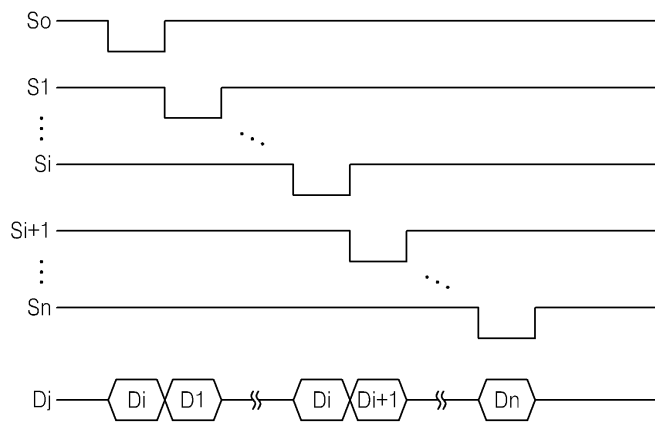
도면8



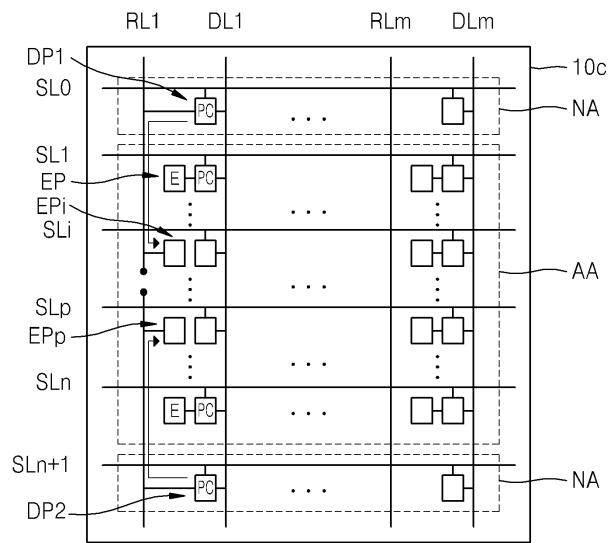
도면9



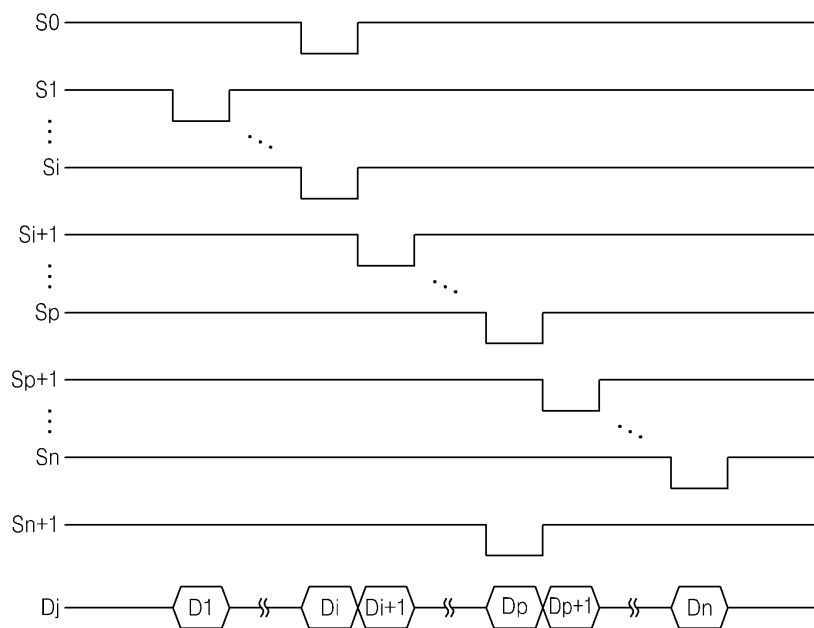
도면10



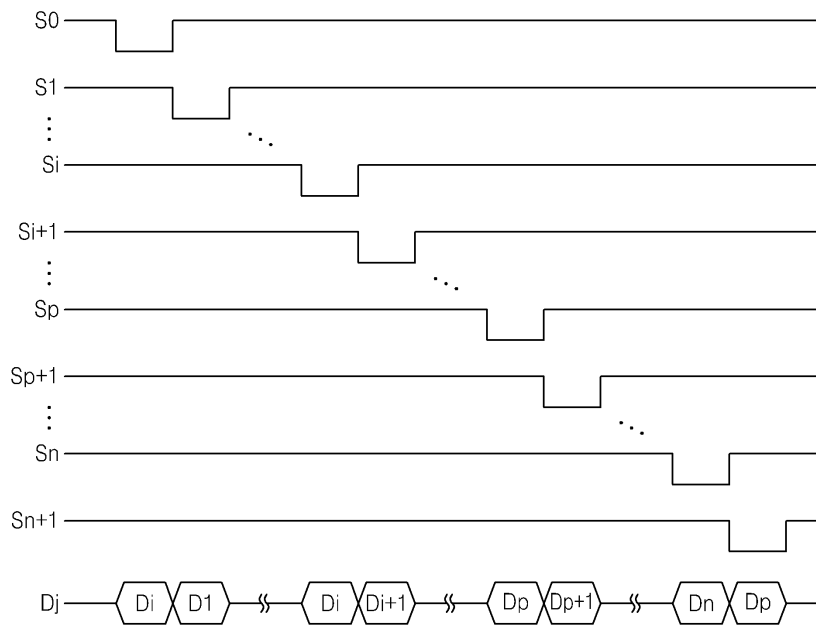
도면11



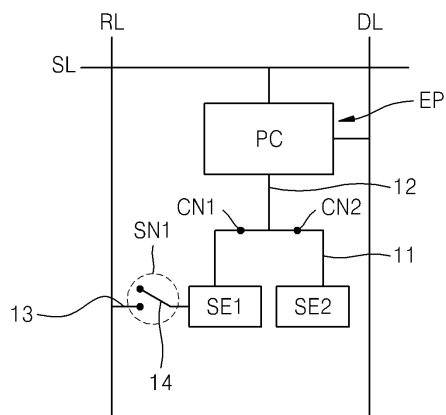
도면12



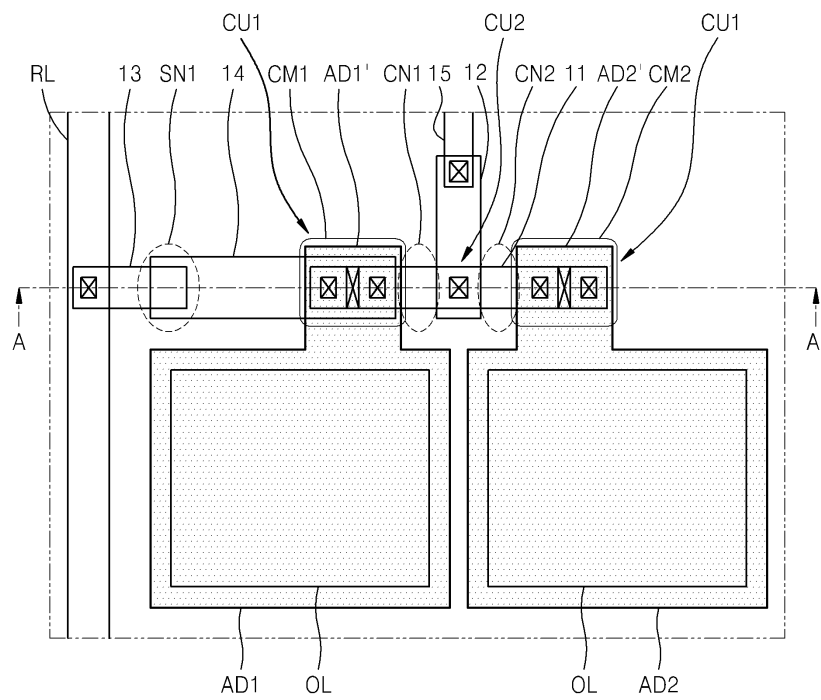
도면13



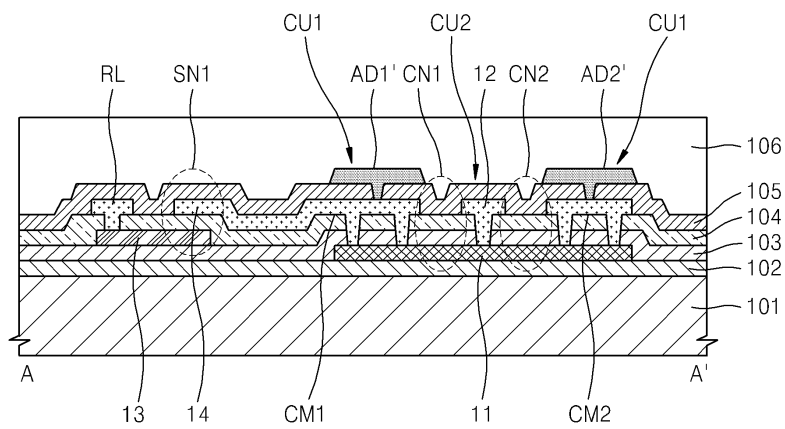
도면14



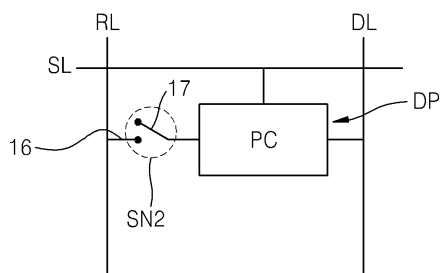
도면15



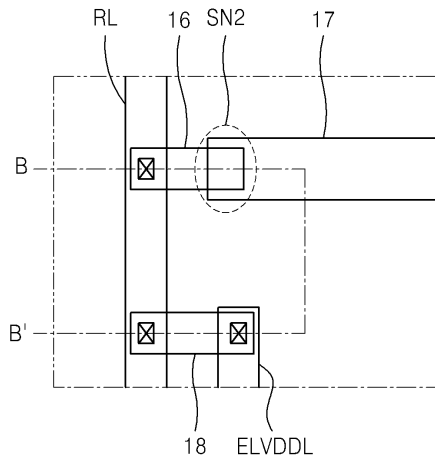
도면16



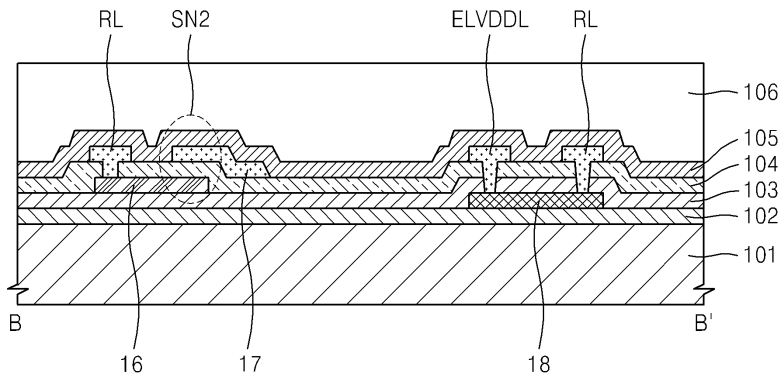
도면17



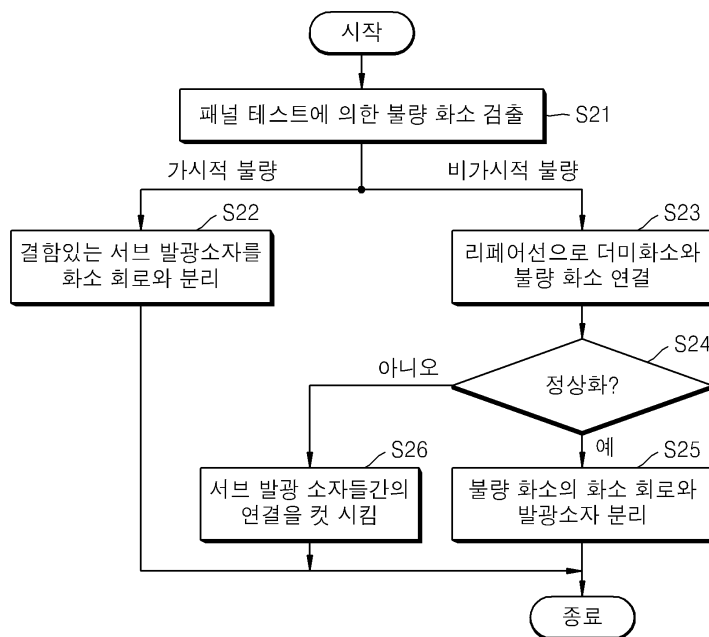
도면18



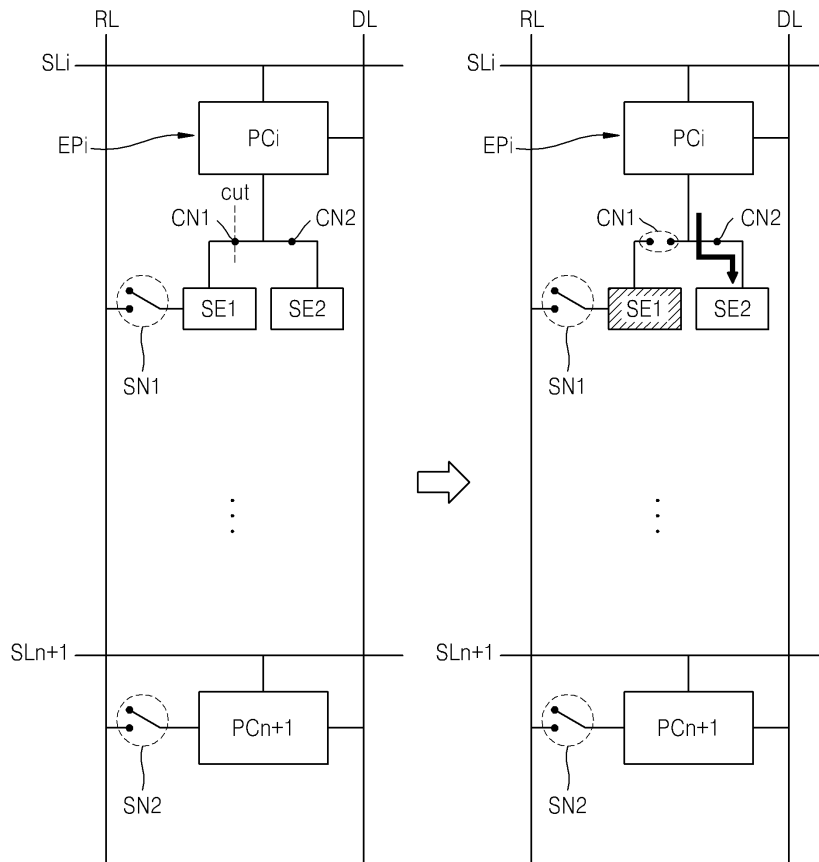
도면19



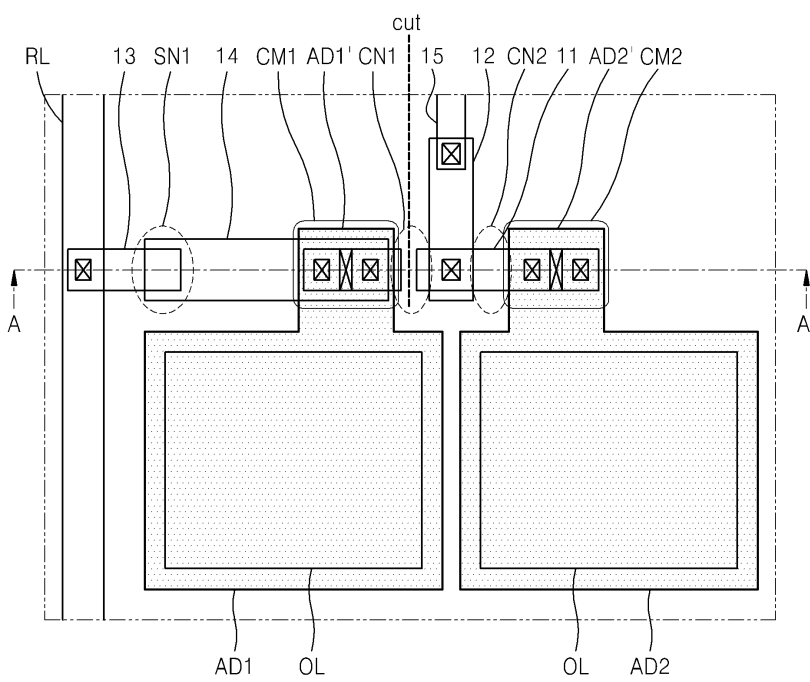
도면20



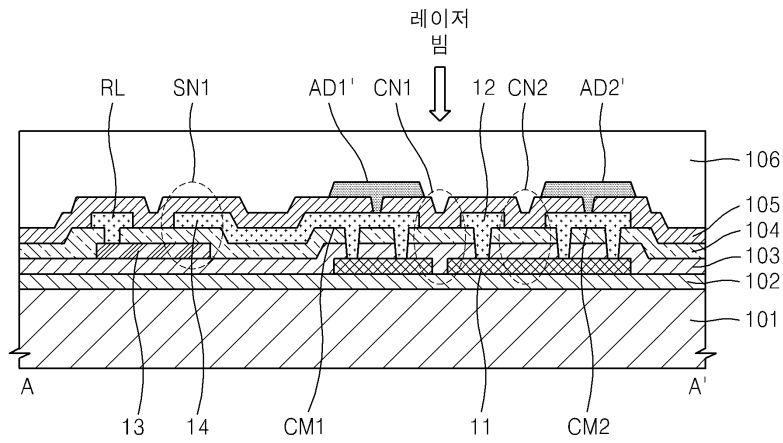
도면21



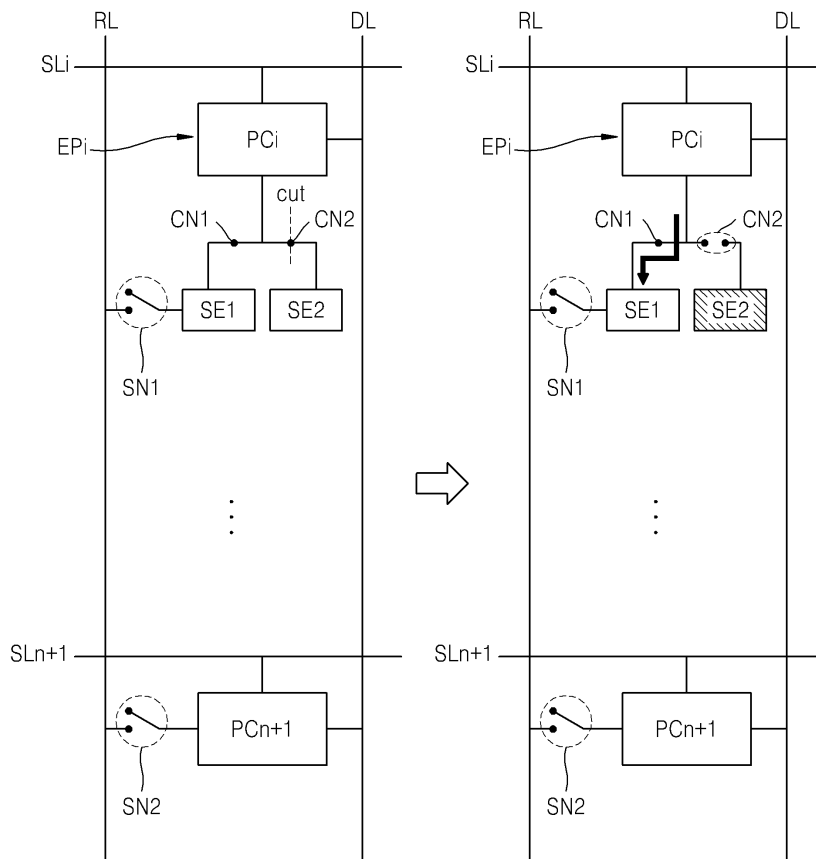
도면22



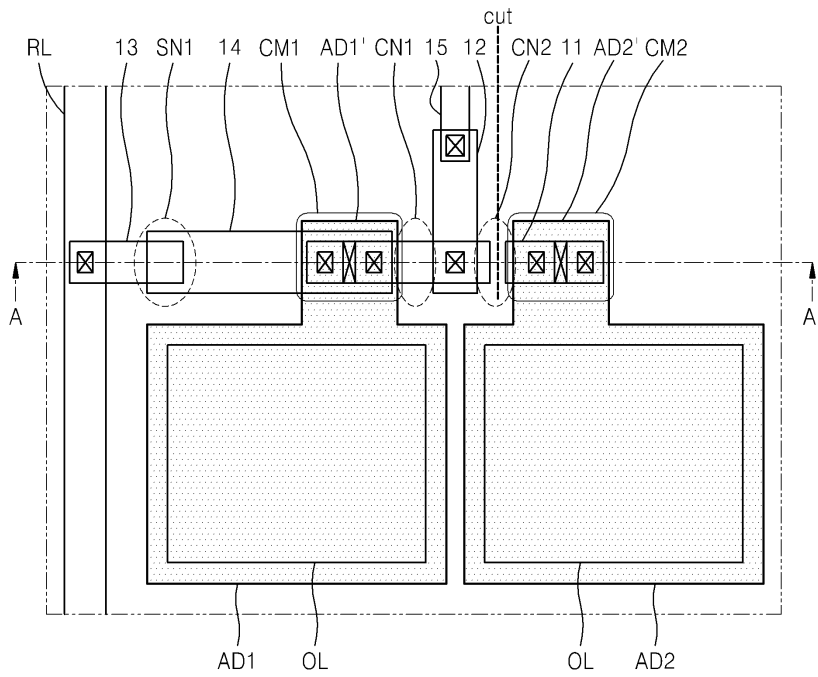
도면23



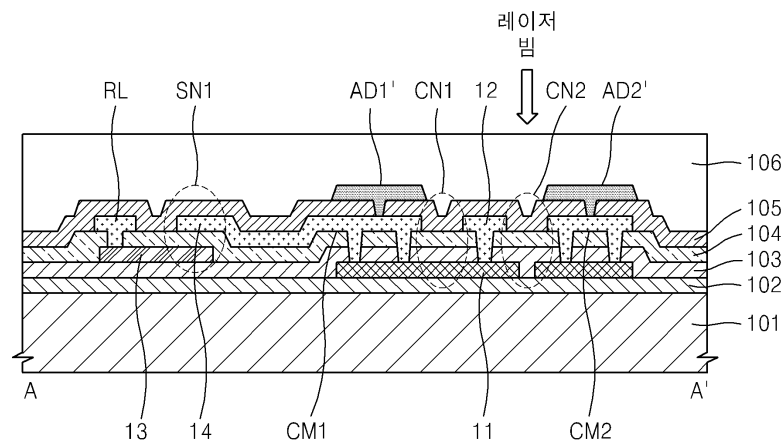
도면24



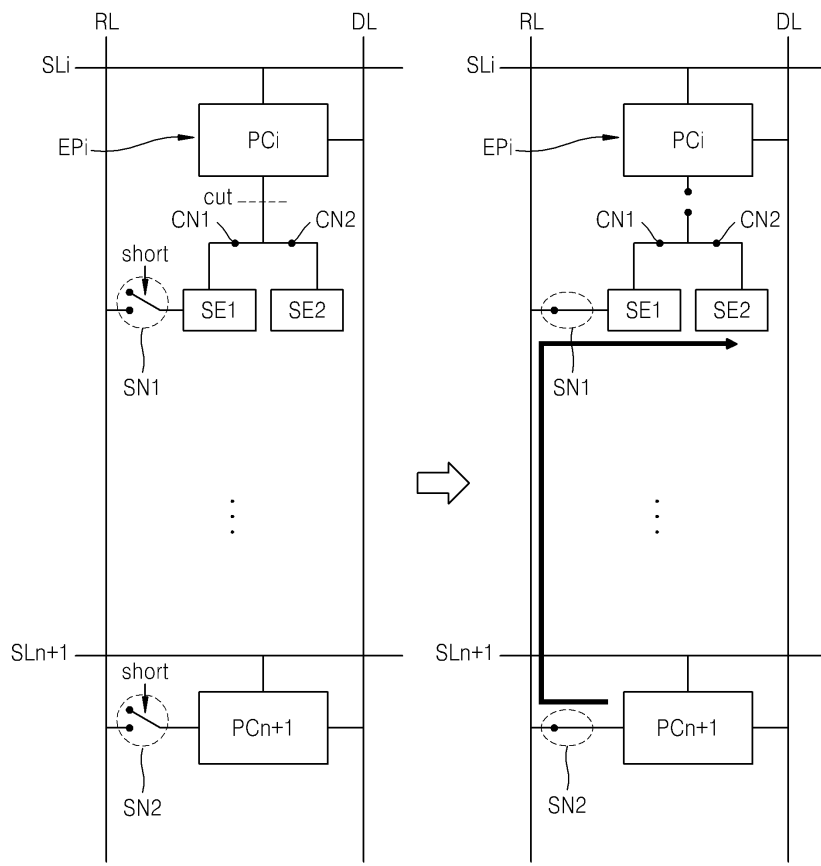
도면25



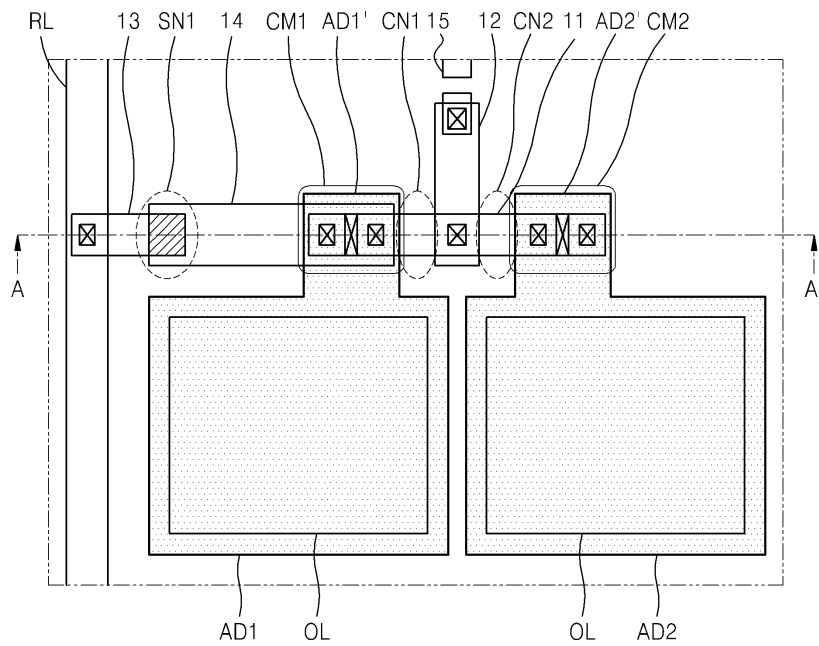
도면26



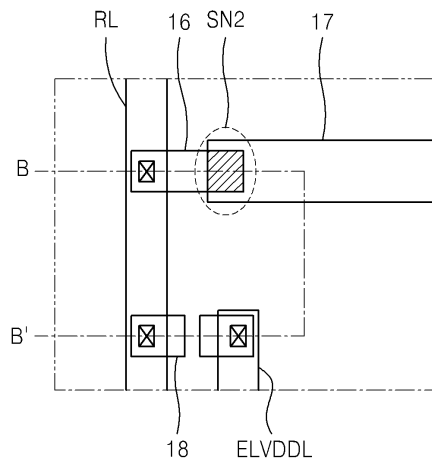
도면27



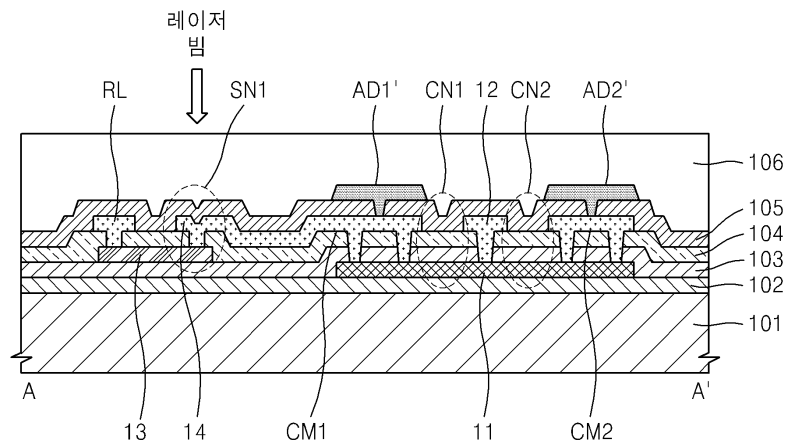
도면28a



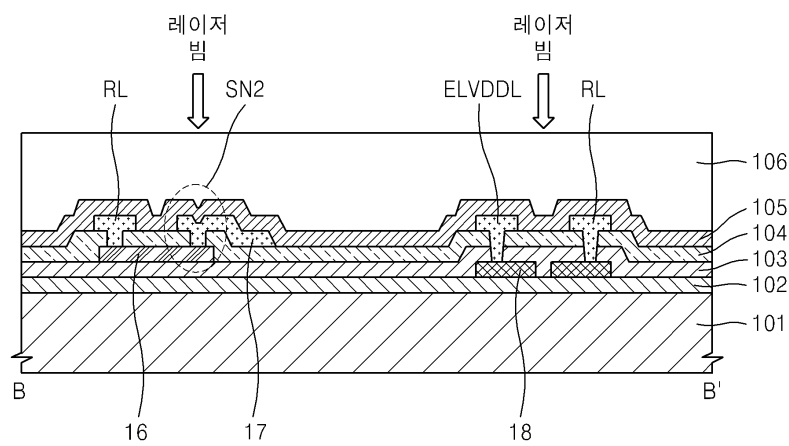
도면28b



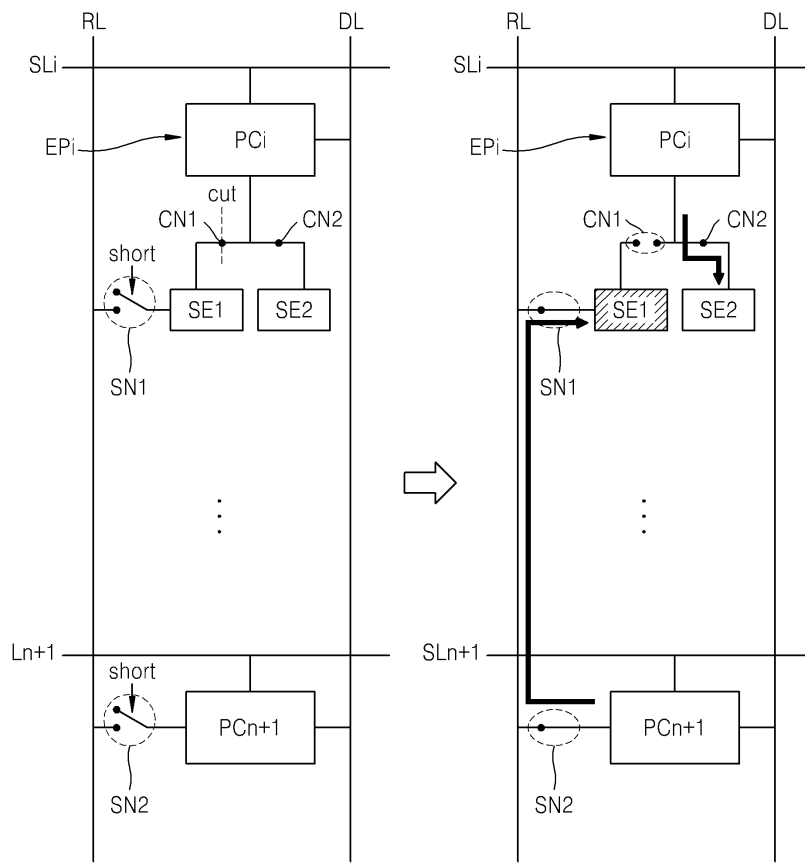
도면29a



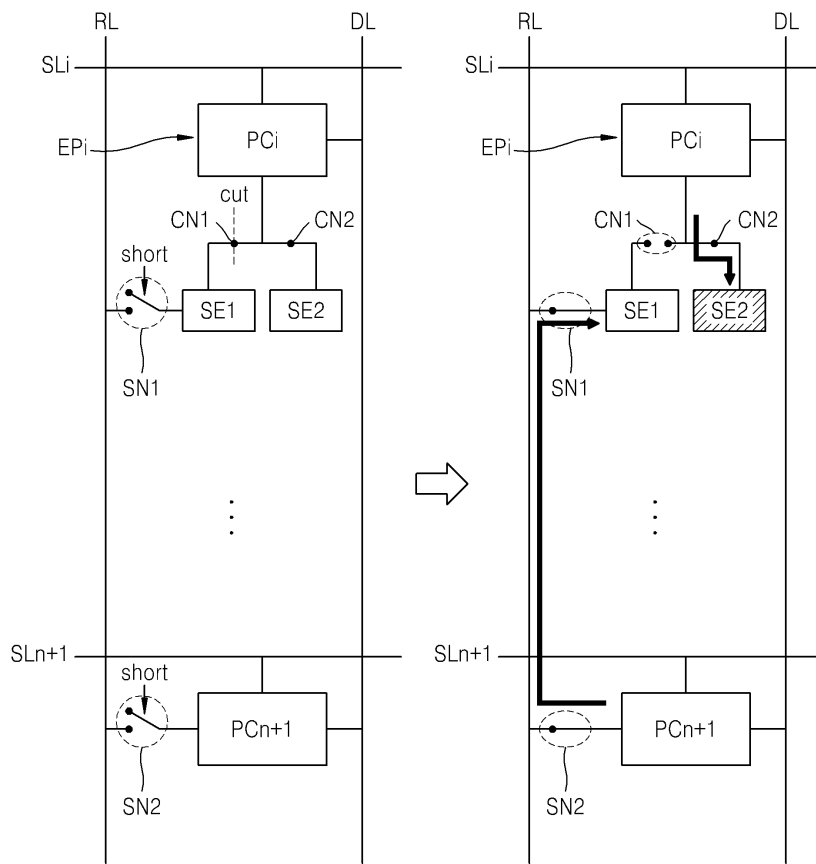
도면29b



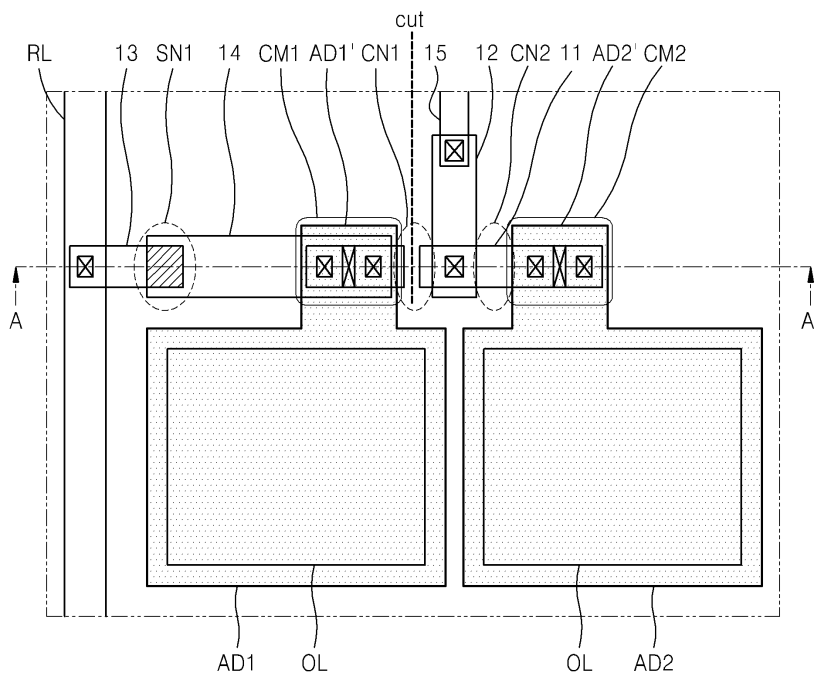
도면30a



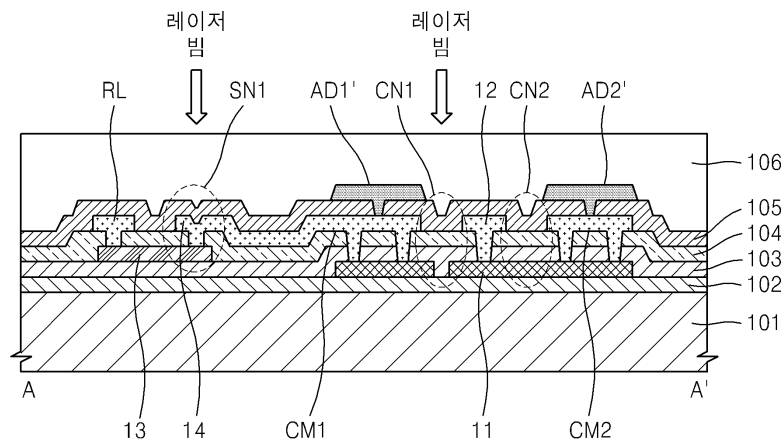
도면30b



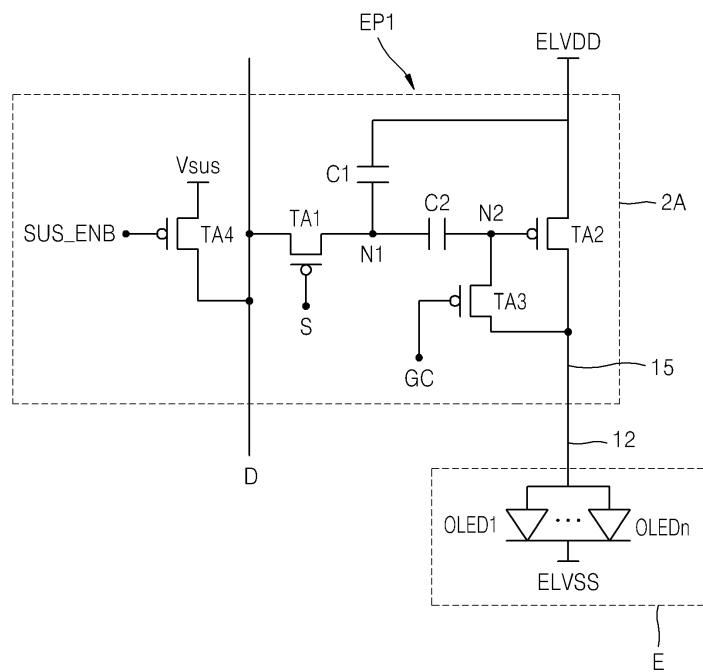
도면31



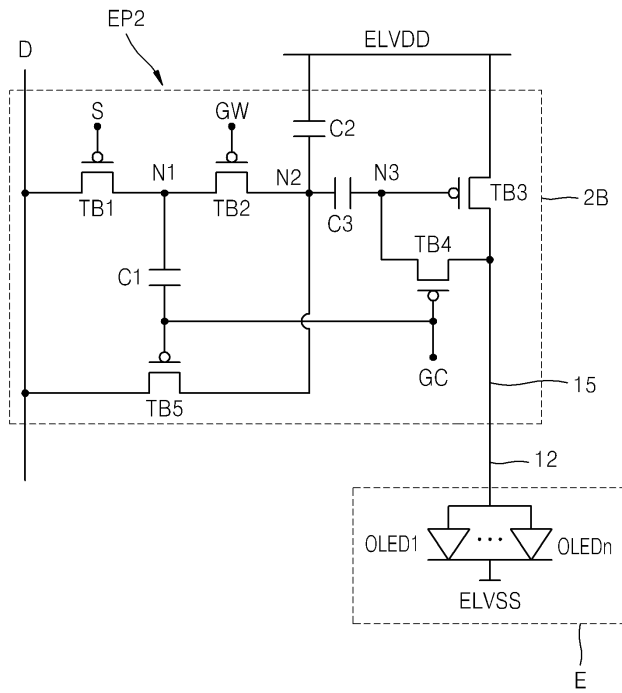
도면32



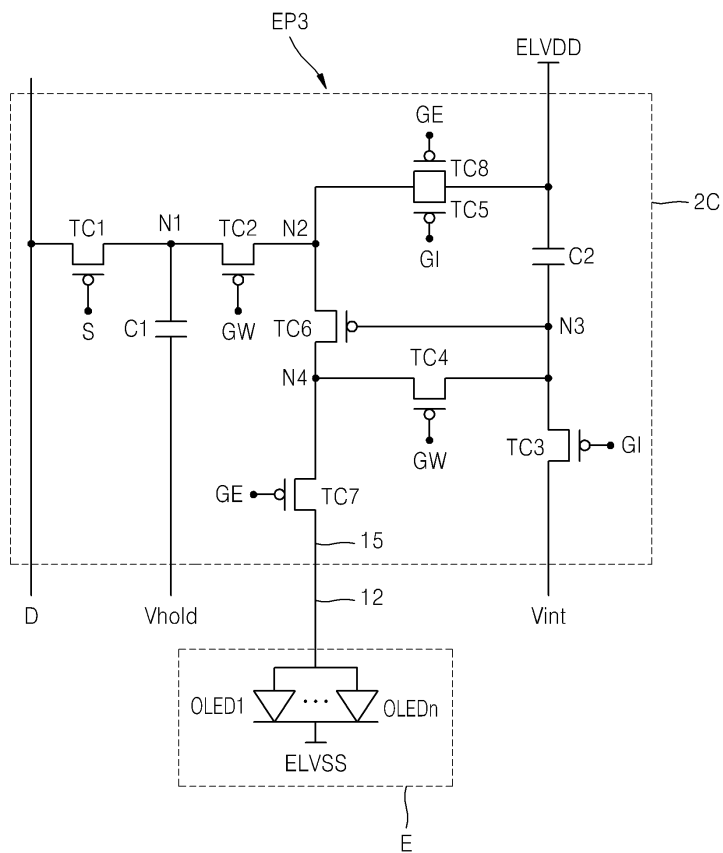
도면33



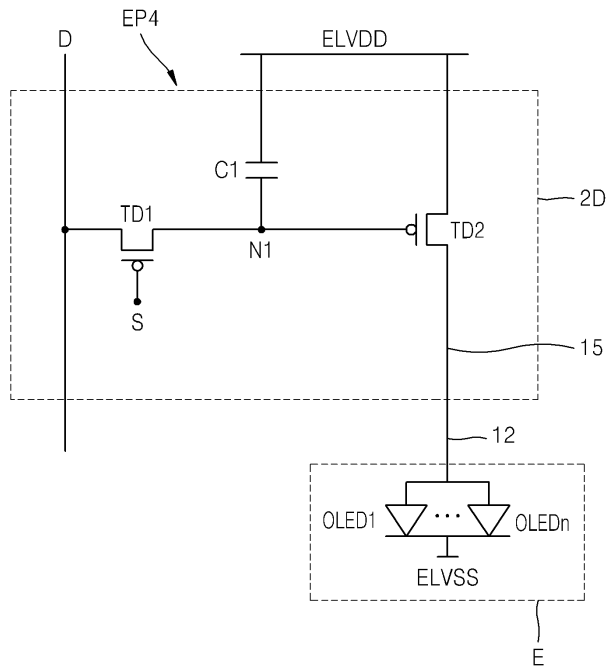
도면34



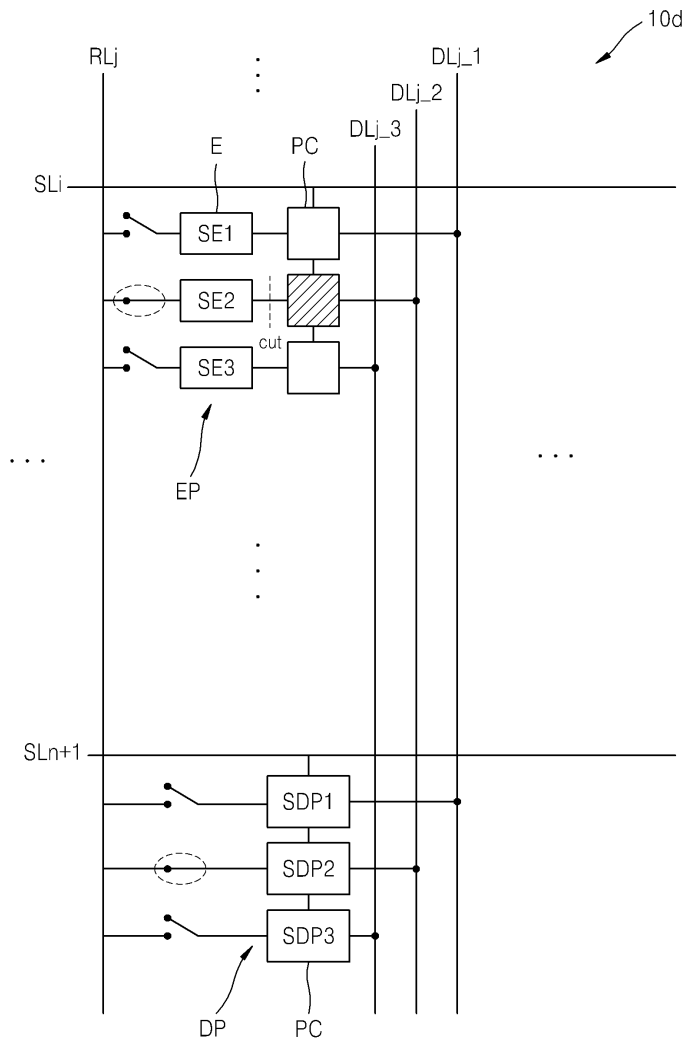
도면35



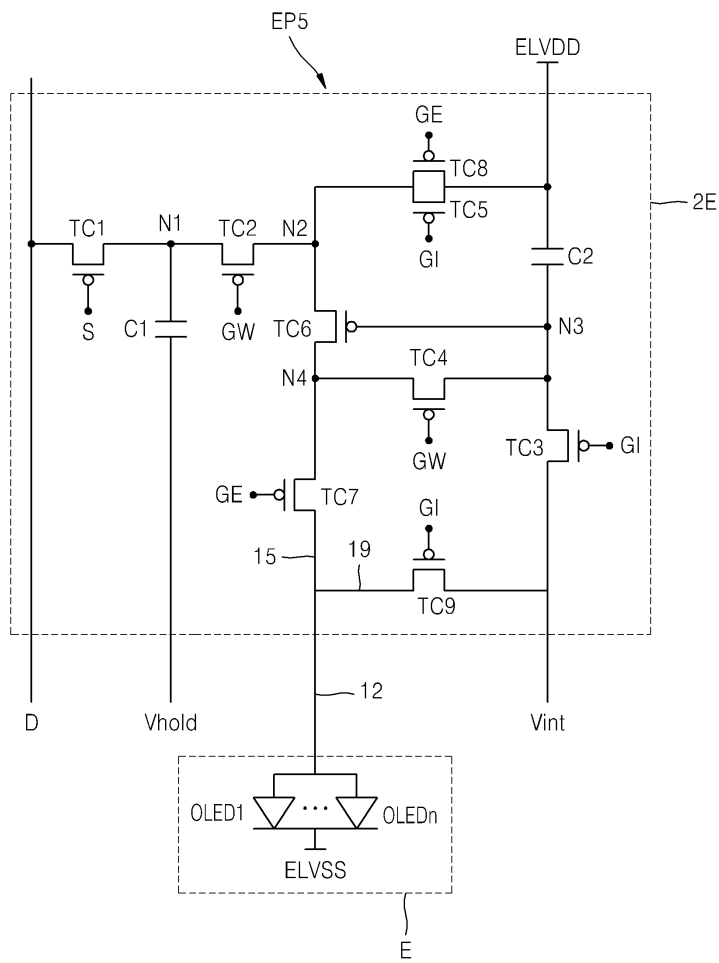
도면36



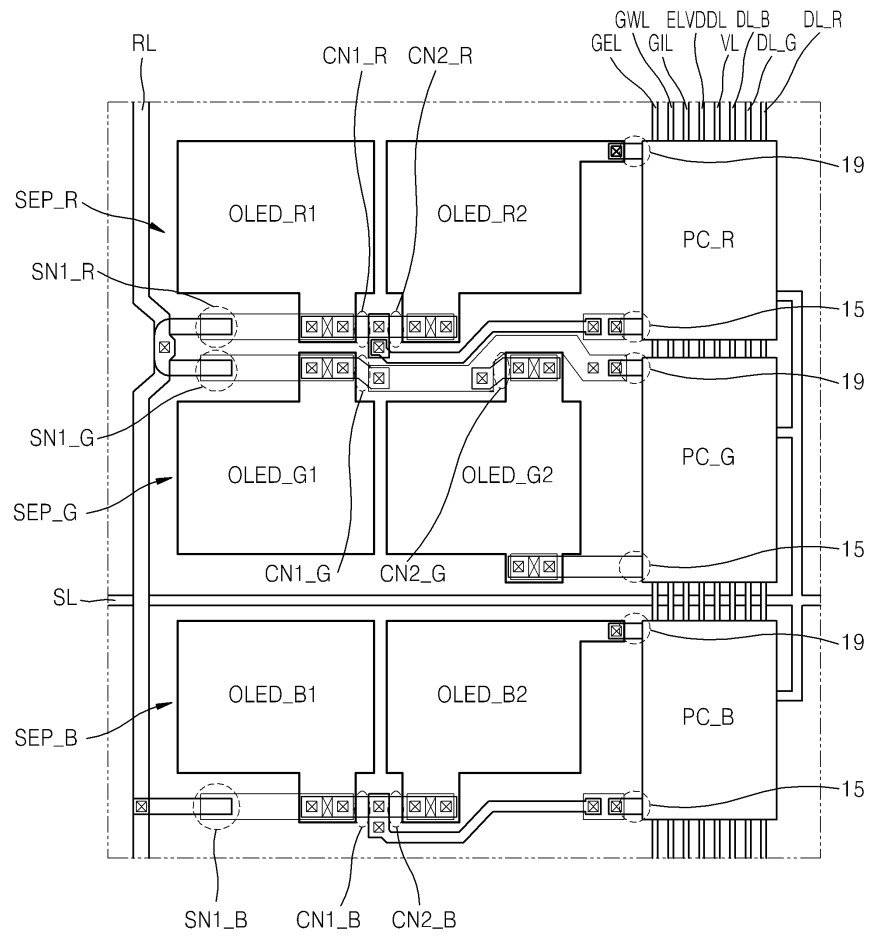
도면37



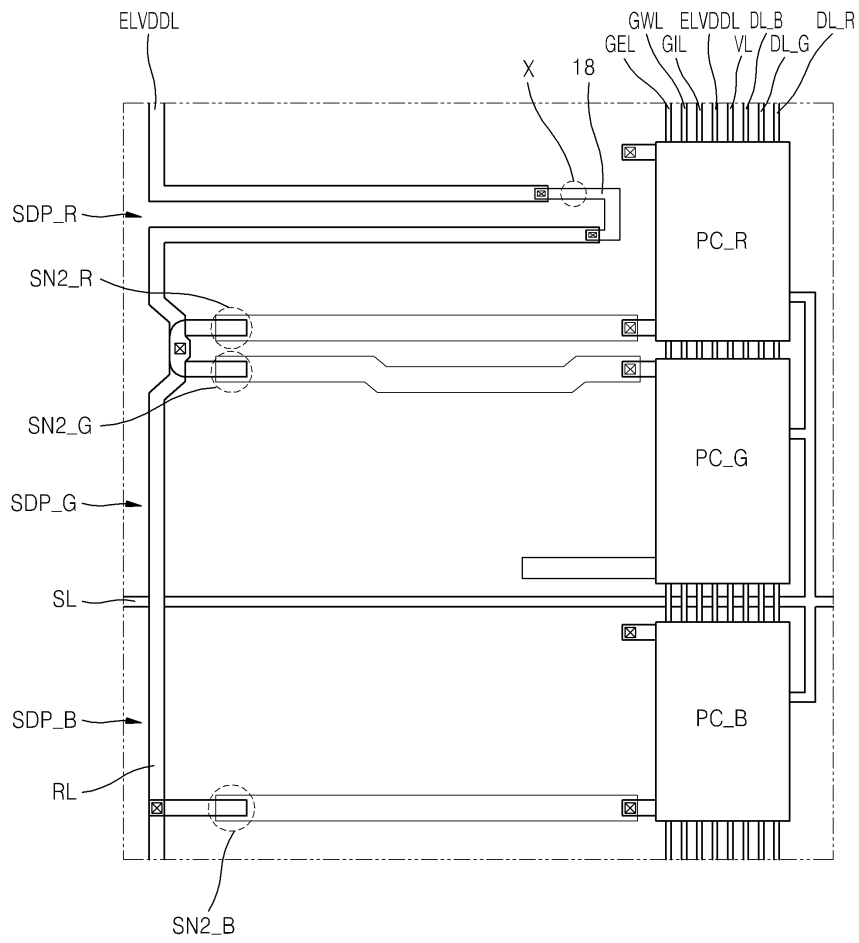
도면38



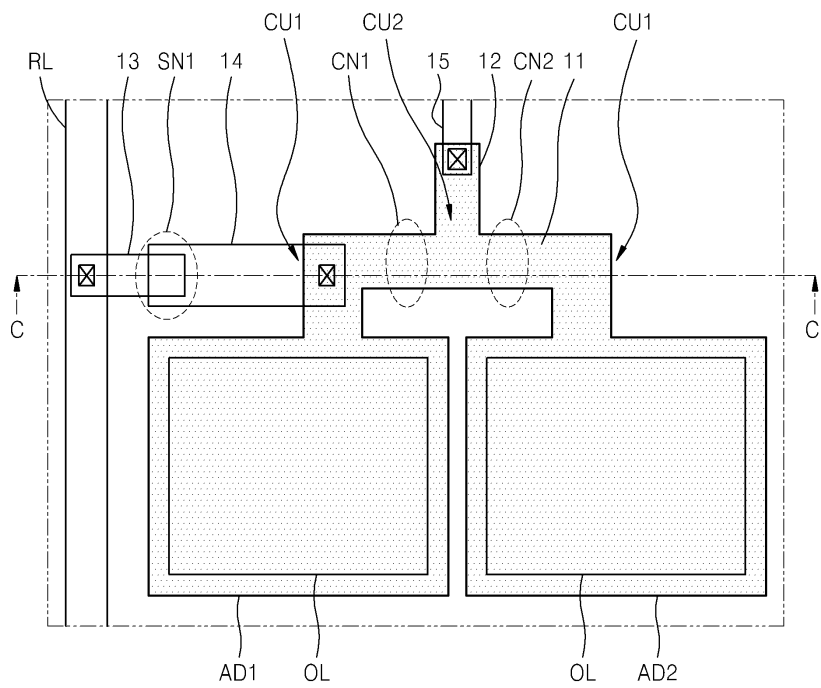
도면39



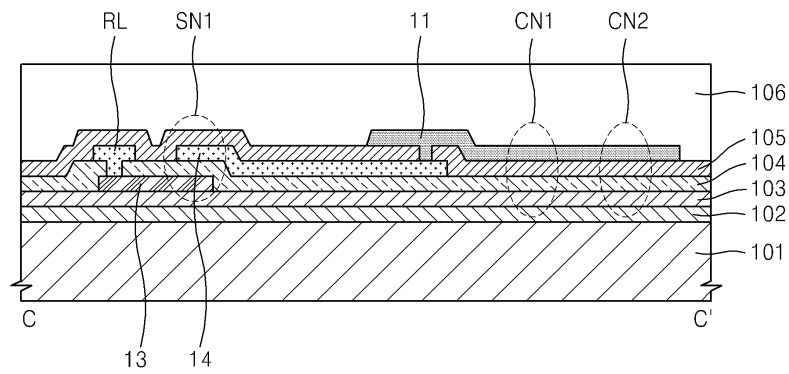
도면40



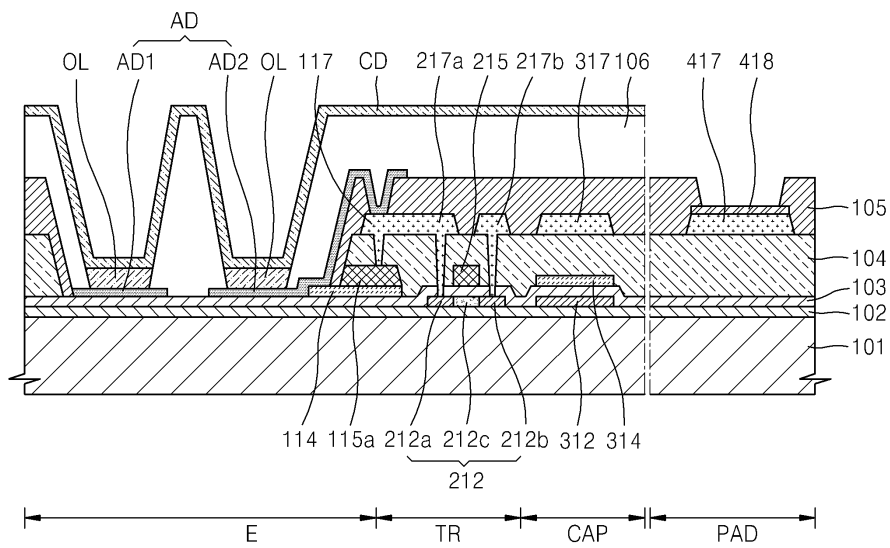
도면41



도면42



도면43



专利名称(译)	标题：有机发光显示器及其修复方法		
公开(公告)号	KR1020140137272A	公开(公告)日	2014-12-02
申请号	KR1020130068638	申请日	2013-06-14
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	CHO YOUNG JIN 조영진 HWANG YOUNG IN 황영인 KIM DONG GYU 김동규		
发明人	조영진 황영인 김동규		
IPC分类号	H01L51/52 H05B33/10		
CPC分类号	G09F9/301 G09G3/3208 H01L27/3241 H01L27/3276 H01L2251/568		
优先权	1020130057959 2013-05-22 KR		
其他公开文献	KR101581368B1		
外部链接	Espacenet		

摘要(译)

本发明公开了一种有机发光显示装置及其修复方法。根据本发明实施例的有机发光显示装置包括：发光元件，其包括多个子发光元件；以及发光元件。向驱动元件提供驱动电流的发光像素电路。将驱动电流提供给发光元件的伪像素电路；修复线连接发光元件和虚设像素电路，其中发光元件可以从发光像素电路或虚设像素电路接收驱动电流。

