



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2019년03월04일
(11) 등록번호 10-1953392
(24) 등록일자 2019년02월22일

(51) 국제특허분류(Int. Cl.)

G09G 3/30 (2006.01)

(21) 출원번호 10-2012-0127701

(22) 출원일자 2012년11월12일

심사청구일자 2017년10월26일

(65) 공개번호 10-2014-0062567

(43) 공개일자 2014년05월26일

(56) 선행기술조사문헌

KR1020090021583 A*

KR1020120076215 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

신현기

경기도 파주시 미래로 535 102동 1202호 (목동동, 현대1차아파트)

(74) 대리인

특허법인 정안

전체 청구항 수 : 총 10 항

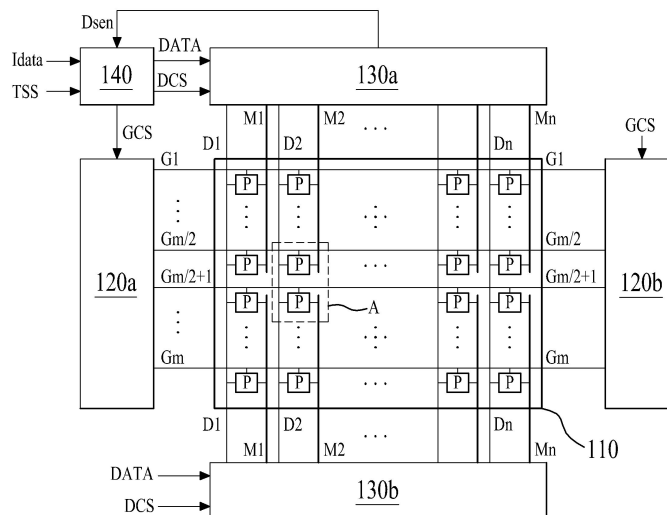
심사관 : 하정균

(54) 발명의 명칭 유기 발광 표시 장치

(57) 요약

본 발명은 각 화소의 유기 발광 소자를 발광시키는 구동 트랜지스터의 문턱 전압을 보상할 수 있는 유기 발광 표시 장치에 관한 것으로, 본 발명에 따른 유기 발광 표시 장치는 서로 교차하도록 형성되어 화소 영역을 정의하는 복수의 게이트 라인 그룹과 복수의 데이터 라인, 상기 복수의 데이터 라인에 나란하게 형성된 복수의 더미 라인, 및 하나의 게이트 라인 그룹과 데이터 라인 및 더미 라인에 접속되도록 상기 화소 영역에 형성된 복수의 화소를 포함하는 표시 패널; 상기 복수의 게이트 라인 그룹의 일측과 타측 각각에 연결된 제 1 및 제 2 로우(row) 구동부; 상기 복수의 데이터 라인 및 상기 복수의 더미 라인 각각의 상측에 연결된 제 1 컬럼(column) 구동부; 및 상기 복수의 데이터 라인 및 상기 복수의 더미 라인 각각의 하측에 연결된 제 2 컬럼(column) 구동부를 포함하고, 상기 복수의 더미 라인 각각은 분리부에 의해 상하로 분리될 수 있다.

대표도 - 도2



명세서

청구범위

청구항 1

서로 교차하도록 형성되어 화소 영역을 정의하는 복수의 게이트 라인 그룹과 복수의 데이터 라인, 상기 복수의 데이터 라인에 나란하게 형성된 복수의 더미 라인, 및 하나의 게이트 라인 그룹과 데이터 라인 및 더미 라인에 접속되도록 상기 화소 영역에 형성된 복수의 화소를 포함하는 표시 패널;

상기 복수의 게이트 라인 그룹의 일측과 타측 각각에 연결된 제 1 및 제 2 로우(row) 구동부; 및

상기 복수의 데이터 라인과 상기 복수의 더미 라인에 연결된 제 1 및 제 2 컬럼(column) 구동부를 포함하고,

상기 복수의 더미 라인은 분리부에 의해 상부 더미 라인과 하부 더미 라인으로 상하로 분리되고,

상기 제 1 컬럼 구동부는 상기 상부 더미 라인에 연결되고 상기 상부 더미 라인으로 기준 전압과 프리차징 전압을 공급하고,

상기 제 2 컬럼 구동부는 상기 하부 더미 라인에 연결되고, 상기 하부 더미 라인으로 기준 전압과 프리차징 전압을 공급하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 2

제 1 항에 있어서,

상기 분리부의 위치는 적어도 하나의 더미 라인 단위로 엇갈리는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 3

제 1 항에 있어서,

상기 복수의 데이터 라인 각각은 상기 더미 라인과 동일하게 상하로 분리된 것을 특징으로 하는 유기 발광 표시 장치.

청구항 4

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,

상기 복수의 화소 각각은,

상기 데이터 라인으로부터 제 1 노드에 공급되는 데이터 전압과 상기 더미 라인으로부터 제 2 노드에 공급되는 기준 전압에 기초하여 결정되는 데이터 전류를 출력하는 구동 트랜지스터, 및 상기 제 1 노드와 상기 제 2 노드 간에 접속된 커패시터를 포함하는 화소 회로; 및

상기 구동 트랜지스터로부터 출력되는 데이터 전류에 의해 발광하는 발광 소자를 포함하여 구성되는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 5

제 4 항에 있어서,

상기 제 1 및 제 2 컬럼(column) 구동부 각각은 표시 모드와 검출 모드로 동작하고,

상기 검출 모드시, 상기 제 1 및 제 2 컬럼(column) 구동부는 상하로 분리된 더미 라인 각각에 접속된 서로 다른 화소의 구동 트랜지스터의 문턱 전압을 포함하는 전압을 동시에 검출하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 6

제 1 항에 있어서,

상기 제 1 및 제 2 로우 구동부는, 상기 복수의 게이트 라인 그룹 중 상부 게이트 라인 그룹과 하부 게이트 라인 그룹으로 게이트 신호를 동시에 공급하는 것을 특징으로 하고,

상기 상부 게이트 라인 그룹은 상기 상부 더미 라인에 연결되고, 상기 하부 게이트 라인 그룹은 상기 하부 더미 라인에 연결되는 유기 발광 표시 장치.

청구항 7

제 4 항에 있어서,

상기 제 1 및 제 2 컬럼(column) 구동부 각각은 표시 모드와 검출 모드로 동작하고,

상기 표시 모드시 상기 데이터 라인에 보정 데이터에 대응되는 데이터 전압을 공급함과 동시에 해당하는 더미 라인에 기준 전압을 공급하며,

상기 검출 모드시 상기 데이터 라인에 검출용 데이터 전압을 공급함과 동시에 상기 해당 더미 라인에 프리차징 전압을 공급하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 8

제 7 항에 있어서,

상기 검출 모드시, 상기 제 1 및 제 2 컬럼(column) 구동부 각각은,

상기 검출용 데이터 전압과 상기 프리차징 전압을 공급한 이후, 상기 검출용 데이터 전압과 상기 프리차징 전압에 의해 상기 해당 더미 라인에 접속된 화소의 구동 트랜지스터에 흐르는 전류에 대응되는 전압이 상기 해당 더미 라인에 충전되도록 상기 해당 더미 라인을 플로팅시키고,

상기 더미 라인의 플로팅 이후 상기 해당 더미 라인에 접속되어 상기 화소의 구동 트랜지스터의 문턱 전압을 포함하는 전압을 검출하고, 검출된 전압을 검출 데이터로 변환하여 출력하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 9

제 8 항에 있어서,

상기 검출 데이터에 기초해 입력 데이터를 보정하여 상기 보정 데이터를 생성하고, 생성된 보정 데이터를 상기 제 1 및 제 2 컬럼(column) 구동부에 공급하는 타이밍 제어부를 더 포함하여 구성되는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 10

제 9 항에 있어서,

상기 타이밍 제어부는,

상기 복수의 화소 각각의 휘도 특성에 대응되는 각 화소의 보상 데이터가 저장된 제 1 저장부;

초기 구동시점의 상기 검출 모드에 의해 검출된 각 화소의 초기 검출 데이터가 저장된 제 2 저장부;

상기 제 1 및 제 2 컬럼(column) 구동부로부터 공급되는 각 화소의 검출 데이터와 상기 초기 검출 데이터의 편차와 상기 보상 데이터에 기초하여 상기 입력 데이터를 상기 보정 데이터로 보정하는 것을 특징으로 하는 유기 발광 표시 장치.

발명의 설명

기술 분야

본 발명은 유기 발광 표시 장치에 관한 것이다.

배경 기술

최근, 평판 표시 장치는 멀티미디어의 발달과 함께 그 중요성이 증대되고 있다. 이에 부응하여 액정 표시

[0001]

[0002]

장치, 플라즈마 표시 장치, 유기 발광 표시 장치 등의 평판 표시 장치가 상용화되고 있다. 이러한, 평판 표시 장치 중에서 유기 발광 표시 장치는 고속의 응답속도를 가지며, 소비 전력이 낮고, 자체 발광이므로 시야각에 문제가 없어 차세대 평판 표시 장치로 주목받고 있다.

- [0003] 일반적인 유기 발광 표시 장치는 복수의 데이터 라인과 복수의 게이트 라인의 교차에 의해 정의되는 화소 영역에 형성된 복수의 화소를 포함하는 표시 패널, 및 각 화소를 발광시키는 패널 구동부를 포함하여 구성된다.
- [0004] 상기 표시 패널의 각 화소는, 도 1에 도시된 바와 같이, 스위칭 트랜지스터(ST1), 구동 트랜지스터(DT), 커패시터(Cst), 및 발광 소자(OLED)를 구비한다.
- [0005] 스위칭 트랜지스터(ST1)는 게이트 라인(G)에 공급되는 게이트 신호(GS)에 따라 스위칭되어 데이터 라인(D)에 공급되는 데이터 전압(Vdata)을 구동 트랜지스터(DT)에 공급한다.
- [0006] 구동 트랜지스터(DT)는 스위칭 트랜지스터(ST1)로부터 공급되는 데이터 전압(Vdata)에 따라 스위칭되어 전원 라인으로부터 공급되는 구동 전원(VDD)으로부터 발광 소자(OLED)로 흐르는 데이터 전류(Ioled)를 제어한다.
- [0007] 커패시터(Cst)는 구동 트랜지스터(DT)의 게이트 단자와 소스 단자 사이에 접속되어 구동 트랜지스터(DT)의 게이트 단자에 공급되는 데이터 전압(Vdata)에 대응되는 전압을 저장하고, 저장된 전압으로 구동 트랜지스터(DT)의 턴-온시킨다.
- [0008] 발광 소자(OLED)는 구동 트랜지스터(DT)의 소스 단자와 접지 라인(VSS) 사이에 전기적으로 접속되어 구동 트랜지스터(DT)로부터 공급되는 데이터 전류(Ioled)에 의해 발광한다.
- [0009] 이러한 일반적인 유기 발광 표시 장치의 각 화소는 데이터 전압(Vdata)에 따른 구동 트랜지스터(DT)의 스위칭을 이용하여 구동 전원(VDD)으로부터 발광 소자(OLED)로 흐르는 데이터 전류(Ioled)의 크기를 제어하여 발광 소자(OLED)를 발광시킴으로써 소정의 영상을 표시하게 된다.
- [0010] 그러나, 일반적인 유기 발광 표시 장치에서는 박막 트랜지스터의 제조 공정의 불균일성에 따라 구동 트랜지스터(DT)의 문턱 전압(V_{th})/이동도 특성이 유기 발광 표시 패널의 위치에 따라 다르게 나타나는 문제점이 있다. 이에 따라, 일반적인 유기 발광 표시 장치에서는 각 화소의 구동 트랜지스터(DT)에 동일한 데이터 전압(Vdata)을 인가하더라도 발광 소자(OLED)에 흐르는 전류의 편차로 인해 균일한 화질을 구현할 수 없다는 문제점이 있다.

발명의 내용

해결하려는 과제

- [0011] 본 발명은 전술한 문제점을 해결하고자 안출된 것으로, 각 화소의 유기 발광 소자를 발광시키는 구동 트랜지스터의 문턱 전압을 보상할 수 있는 유기 발광 표시 장치를 제공하는 것을 기술적 과제로 한다.

과제의 해결 수단

- [0012] 전술한 기술적 과제를 달성하기 위한 본 발명에 따른 유기 발광 표시 장치는 서로 교차하도록 형성되어 화소 영역을 정의하는 복수의 게이트 라인 그룹과 복수의 데이터 라인, 상기 복수의 데이터 라인에 나란하게 형성된 복수의 더미 라인, 및 하나의 게이트 라인 그룹과 데이터 라인 및 더미 라인에 접속되도록 상기 화소 영역에 형성된 복수의 화소를 포함하는 표시 패널; 상기 복수의 게이트 라인 그룹의 일측과 타측 각각에 연결된 제 1 및 제 2 로우(row) 구동부; 상기 복수의 데이터 라인 및 상기 복수의 더미 라인 각각의 상측에 연결된 제 1 컬럼(column) 구동부; 및 상기 복수의 데이터 라인 및 상기 복수의 더미 라인 각각의 하측에 연결된 제 2 컬럼(column) 구동부를 포함하고, 상기 복수의 더미 라인 각각은 분리부에 의해 상하로 분리될 수 있다. 이때, 상기 분리부의 위치는 적어도 하나의 더미 라인 단위로 엇갈릴 수 있고, 나아가, 상기 복수의 데이터 라인 각각은 상기 더미 라인과 동일하게 상하로 분리될 수 있다.

발명의 효과

- [0013] 상기 과제의 해결 수단에 의하면, 본 발명에 따른 유기 발광 표시 장치는 다음과 같은 효과가 있다.
- [0014] 첫째, 분리된 복수의 더미 라인을 통해 각 화소의 구동 트랜지스터에 대한 문턱 전압/이동도 변화를 검출하고, 이를 입력 데이터에 반영하여 각 화소를 구동함으로써 각 화소의 구동 트랜지스터에 대한 문턱 전압/이동도 변화를 보상하여 균일한 화질을 구현할 수 있다.

[0015] 둘째, 더미 라인의 RC 로드를 감소시킬 수 있고, 더미 라인의 충전 및 방전 시간을 줄일 수 있으며, 한번에 2개의 수평 라인에 대한 검출 동작을 수행하므로 검출 시간을 감소시킬 수 있다.

도면의 간단한 설명

[0016] 도 1은 일반적인 유기 발광 표시 장치의 화소 구조를 설명하기 위한 회로도이다.
 도 2는 본 발명의 실시 예에 따른 유기 발광 표시 장치를 설명하기 위한 도면이다.
 도 3은 도 2의 A 부분에 형성된 화소들을 나타내는 확대도.
 도 4는 도 2에 도시된 제 1 및 제 2 컬럼(column) 구동부를 설명하기 위한 도면이다.
 도 5는 검출 모드시 검출 시간에 따른 검출 전압의 변화에 대한 시뮬레이션 파형도이다.
 도 6은 도 2에 도시된 타이밍 제어부를 설명하기 위한 도면이다.
 도 7은 본 발명에 따른 유기 발광 표시 장치의 표시 모드시 구동 파형을 나타내는 파형도이다.
 도 8은 본 발명에 따른 유기 발광 표시 장치의 검출 모드시 구동 파형을 나타내는 파형도이다.
 도 9 내지 도 11은 본 발명에 따른 유기 발광 표시 장치의 표시 패널에 형성된 데이터 라인들과 더미 라인들의 구조에 대한 변형 실시 예들을 개념적으로 나타내는 도면들이다.

발명을 실시하기 위한 구체적인 내용

[0017] 본 명세서에서 각 도면의 구성요소들에 참조번호를 부가함에 있어서 동일한 구성 요소들에 한해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 번호를 가지도록 하고 있음에 유의하여야 한다.

[0018] 한편, 본 명세서에서 서술되는 용어의 의미는 다음과 같이 이해되어야 할 것이다.

[0019] 단수의 표현은 문맥상 명백하게 다르게 정의하지 않는 한 복수의 표현을 포함하는 것으로 이해되어야 하고, "제 1", "제 2" 등의 용어는 하나의 구성요소를 다른 구성요소로부터 구별하기 위한 것으로, 이들 용어들에 의해 권리범위가 한정되어서는 아니 된다.

[0020] "포함하다" 또는 "가지다" 등의 용어는 하나 또는 그 이상의 다른 특징이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.

[0021] "적어도 하나"의 용어는 하나 이상의 관련 항목으로부터 제시 가능한 모든 조합을 포함하는 것으로 이해되어야 한다. 예를 들어, "제 1 항목, 제 2 항목 및 제 3 항목 중에서 적어도 하나"의 의미는 제 1 항목, 제 2 항목 또는 제 3 항목 각각 뿐만 아니라 제 1 항목, 제 2 항목 및 제 3 항목 중에서 2개 이상으로부터 제시될 수 있는 모든 항목의 조합을 의미한다.

[0022] 이하에서는 본 발명에 따른 유기 발광 표시 장치의 바람직한 실시 예를 첨부된 도면을 참조하여 상세히 설명한다.

[0023] 도 2는 본 발명의 제 1 실시 예에 따른 유기 발광 표시 장치를 설명하기 위한 도면이고, 도 3은 도 2의 A 부분에 형성된 화소들을 나타내는 확대도이다.

[0024] 도 2 및 도 3을 참조하면, 본 발명의 제 1 실시 예에 따른 유기 발광 표시 장치는 표시 패널(110), 제 1 및 제 2 로우(row) 구동부(120a, 120b), 제 1 및 제 2 컬럼(column) 구동부(130a, 130b), 및 타이밍 제어부(140)를 포함하여 구성된다.

[0025] 상기 표시 패널(110)은 제 1 내지 제 m 게이트 라인 그룹(G1 내지 Gm)과 제 1 내지 제 n 데이터 라인(D1 내지 Dn) 및 제 1 내지 제 n 더미 라인(M1 내지 Mn)에 의해 정의되는 화소 영역마다 형성된 복수의 화소(P)를 포함하여 구성된다.

[0026] 상기 제 1 내지 제 m 게이트 라인 그룹(G1 내지 Gm) 각각은 표시 패널(110)의 제 1 방향, 예를 들어 장변 방향에 나란하도록 형성된다. 이때, 복수의 게이트 라인 그룹(G1 내지 Gm) 각각은 제 1 및 제 2 게이트 라인(Ga, Gb)으로 이루어질 수 있다.

[0027] 상기 제 1 내지 제 n 데이터 라인(D1 내지 Dn) 각각은 제 1 내지 제 m 게이트 라인 그룹(G1 내지 Gm)에 교차하

도록 표시 패널(110)의 제 2 방향, 예를 들어 단변 방향에 나란하도록 형성된다.

- [0028] 상기 제 1 내지 제 n 더미 라인(M1 내지 Mn) 각각은 제 1 내지 제 n 데이터 라인(D1 내지 Dn) 각각에 인접하도록 나란하게 형성된다. 이때, 상기 제 1 내지 제 n 더미 라인(M1 내지 Mn) 각각은 표시 패널(110)의 단변 방향을 기준으로 상하로 분리되어 형성된다. 여기서, 상하로 분리된 제 1 내지 제 n 더미 라인(M1 내지 Mn) 각각의 분리부(도 2의 A 부분 참조)는 표시 패널(110)의 단변 중심 부분에 동일하게 위치할 수 있다. 이에 따라, 제 1 내지 제 n 더미 라인(M1 내지 Mn) 각각은 표시 패널(110)의 단변 중심 부분을 기준으로 상부 더미 라인과 하부 더미 라인으로 구분될 수 있다.
- [0029] 상기 제 1 내지 제 n 상부 더미 라인(M1 내지 Mn) 각각은 표시 패널(110)의 상측 영역에 형성된 각 화소(P)에 접속됨과 아울러 제 1 컬럼(column) 구동부(120a)에 연결된다. 그리고, 상기 제 1 내지 제 n 하부 더미 라인(M1 내지 Mn) 각각은 표시 패널(110)의 상측 영역에 형성된 각 화소(P)에 접속됨과 아울러 제 2 컬럼(column) 구동부(120b)에 연결된다. 이때, 상기 분리부에 의해 분리된 하나의 상부 및 하부 더미 라인 각각에는 동일한 개수의 화소(P)가 접속된다.
- [0030] 상기 복수의 화소(P) 각각은 적색 화소, 녹색 화소, 청색 화소, 및 백색 화소 중 어느 하나로 이루어질 수 있다. 하나의 영상을 표시하는 하나의 단위 화소는 인접한 적색 화소, 녹색 화소, 및 청색 화소로 이루어지거나, 인접한 적색 화소, 녹색 화소, 청색 화소, 및 백색 화소로 이루어질 수 있다.
- [0031] 상기 복수의 화소(P) 각각은 하나의 게이트 라인 그룹(G1 내지 Gm)과 하나의 데이터 라인(D1 내지 Dn) 및 하나의 더미 라인(M1 내지 Mi)에 접속된 화소 회로(PC), 및 화소 회로(PC)에 접속된 발광 소자(OLED)를 포함하여 구성된다.
- [0032] 상기 화소 회로(PC)는 표시 패널(110)의 구동 모드에 따라 표시 모드 또는 검출 모드로 동작한다.
- [0033] 상기 표시 패널(110)의 표시 모드시, 상기 화소 회로(PC)는 게이트 라인 그룹(G1 내지 Gm)으로부터 공급되는 게이트 신호에 응답하여 데이터 라인(Di)으로부터 공급되는 데이터 전압(Vdata)과 더미 라인(Mi)으로부터 공급되는 기준 전압(Vref)에 기초하여 결정되는 전압에 대응되는 데이터 전류(Ioled)를 발광 소자(OLED)에 공급한다. 그리고, 상기 표시 패널(110)의 표시 모드시, 상기 화소 회로(PC)는 게이트 라인 그룹(G1 내지 Gm)으로부터 공급되는 게이트 신호에 응답하여 데이터 라인(Di)으로부터 공급되는 데이터 전압(Vdata)과 더미 라인(Mi)으로부터 공급되는 프리차징 전압(Vpre)에 따라 구동 트랜지스터(DT)의 문턱 전압/이동도에 대응되는 전압을 더미 라인(Mi)에 충전한다.
- [0034] 상기 화소 회로(PC)는 표시 모드 또는 검출 모드로 동작하기 위해, 제 1 스위칭 트랜지스터(ST1), 구동 트랜지스터(DT), 제 2 스위칭 트랜지스터(ST2), 및 커패시터(Cst)를 포함하여 구성된다.
- [0035] 상기 제 1 스위칭 트랜지스터(ST1)는 제 1 게이트 라인(Ga)에 접속되는 게이트 전극과 데이터 라인(Di)에 접속된 제 1 전극 및 제 1 노드(n1)에 접속된 제 2 전극을 포함한다. 상기 구동 트랜지스터(DT)는 상기 제 1 노드(n1)에 접속된 게이트 전극과 제 1 구동 전원(V1)이 공급되는 제 1 전극 및 제 2 노드(n2)에 접속된 제 2 전극을 포함한다. 상기 제 2 스위칭 트랜지스터(ST2)는 제 2 게이트 라인(Gb)에 접속되는 게이트 전극과 상기 제 2 노드(n2)에 접속된 제 1 전극과 더미 라인(Mi)에 접속된 제 2 전극을 포함한다. 상기 커패시터(Cst)는 상기 구동 트랜지스터(DT)의 제 1 및 제 2 노드(n1, n2) 간에 접속된다.
- [0036] 상기 발광 소자(OLED)는 상기 화소 회로(PC)로부터 공급되는 데이터 전류(Ioled)에 의해 발광함으로써 데이터 전압(Vdata)에 대응되는 휘도의 단색 광을 방출한다. 이를 위해, 상기 발광 소자(OLED)는 화소 회로(PC)에 접속된 애노드 전극(미도시), 애노드 전극 상에 형성된 유기층(미도시), 및 유기층 상에 형성되어 제 2 구동 전원(V2)이 공급되는 캐소드 전극(미도시)을 포함한다. 이때, 유기층은 정공 수송층/유기 발광층/전자 수송층의 구조 또는 정공 주입층/정공 수송층/유기 발광층/전자 수송층/전자 주입층의 구조를 가지도록 형성될 수 있다. 나아가, 상기 유기층은 상기 유기 발광층의 발광 효율 및/또는 수명 등을 향상시키기 위한 기능층을 더 포함하여 이루어질 수 있다.
- [0037] 상기 제 1 로우(row) 구동부(120a)는 제 1 내지 제 m 게이트 라인 그룹(G1 내지 Gm) 각각의 일측에 연결되어 타이밍 제어부(140)의 모드 제어에 따라 표시 패널(110)의 표시 모드와 검출 모드로 동작한다.
- [0038] 상기 표시 패널(110)의 표시 모드시, 상기 제 1 로우(row) 구동부(120a)는 타이밍 제어부(140)로부터 공급되는 게이트 제어 신호(GCS)에 따라 게이트 신호를 생성하고, 생성된 게이트 신호를 제 1 내지 제 m 게이트 라인 그룹(G1 내지 Gm)에 순차적으로 공급한다. 이때, 각 게이트 라인 그룹(G1 내지 Gm)의 게이트 신호는 화소(P)의

제 1 및 제 2 게이트 라인(Ga, Gb)에 공급되는 제 1 및 제 2 게이트 신호(GSa, GSb)로 이루어진다.

- [0039] 상기 표시 패널(110)의 검출 모드시, 상기 제 1 로우(row) 구동부(120a)는 타이밍 제어부(140)로부터 공급되는 게이트 제어 신호(GCS)에 따라 상기 게이트 신호를 생성하고, 생성된 게이트 신호를 표시 패널(110)의 상측 게이트 라인 그룹(G1 내지 Gm/2)과 하측 게이트 라인 그룹(Gm/2+1 내지 Gm)에 동시에 공급한다. 일 예로서, 상기 검출 모드의 제 1 로우(row) 구동부(130a)는 타이밍 제어부(140)로부터 공급되는 게이트 제어 신호(GCS)에 따라 상기 게이트 신호를 생성하고, 생성된 게이트 신호를 제 1 게이트 라인 그룹(G1)에서부터 제 n/2 게이트 라인 그룹(Gm/2)까지 순차적으로 공급함과 동시에 제 m 게이트 라인 그룹(Gm)에서부터 제 m/2+1 게이트 라인 그룹(Gm/2+1)까지 순차적으로 공급한다. 다른 예로서, 상기 검출 모드의 제 1 로우(row) 구동부(120a)는 상기 게이트 신호를 제 1 게이트 라인 그룹(G1)에서부터 제 n/2 게이트 라인 그룹(Gm/2)까지 순차적으로 공급함과 동시에 제 m/2+1 게이트 라인 그룹(Gm/2+1)에서부터 제 m 게이트 라인 그룹(Gm)까지 순차적으로 공급한다.
- [0040] 상기 제 2 로우(row) 구동부(120b)는 제 1 내지 제 m 게이트 라인 그룹(G1 내지 Gm) 각각의 타측에 연결되는 것을 제외하고는 전술한 상기 제 1 로우(row) 구동부(120a)와 동일하므로 이에 대한 설명은 전술한 설명으로 대신하기로 한다.
- [0041] 한편, 상기 제 1 및 제 2 로우(row) 구동부(120a, 120b) 각각은 집적 회로 형태로 형성되거나, 각 화소(P)의 형성 공정과 함께 표시 패널(110)의 기판에 직접 형성되어 상기 제 1 내지 제 m 게이트 라인 그룹(G1 내지 Gm) 각각의 일측과 타측에 접속될 수 있다.
- [0042] 상기 제 1 컬럼(column) 구동부(130a)는 제 1 내지 제 n 데이터 라인(D1 내지 Dn) 각각의 일측과 상기 제 1 내지 제 n 상부 더미 라인(M1 내지 Mn) 각각에 연결된다. 그리고, 상기 제 1 컬럼(column) 구동부(130a)는 타이밍 제어부(140)로부터 상기 표시 모드 또는 상기 검출 모드에 대응되는 화소 데이터(DATA)와 데이터 제어 신호(DCS), 기준 감마 전압 생성부(미도시)로부터 복수의 기준 감마 전압, 전원 공급부(미도시)로부터 기준 전압(Vref) 및 프리차징 전압(Vpre) 각각을 공급받는다.
- [0043] 상기 표시 모드의 제 1 컬럼(column) 구동부(130a)는 상기 복수의 기준 감마 전압을 이용하여 데이터 제어 신호(DCS)에 따라 화소 데이터(DATA)를 아날로그 형태의 데이터 전압(Vdata)으로 변환하고, 변환된 데이터 전압(Vdata)을 데이터 라인(D1 내지 Dn)의 상측에 공급함과 동시에 상기 기준 전압(Vref)을 제 1 내지 제 n 상부 더미 라인(M1 내지 Mn) 각각에 공급한다.
- [0044] 상기 검출 모드의 제 1 컬럼(column) 구동부(130a)는 데이터 전압(Vdata)을 생성하여 제 1 내지 제 n 데이터 라인(D1 내지 Dn) 각각의 일측에 공급함과 동시에 상기 프리차징 전압(Vpre)을 상기 제 1 내지 제 n 상부 더미 라인(M1 내지 Mn) 각각에 공급한 이후에, 상기 제 1 내지 제 n 상부 더미 라인(M1 내지 Mn) 각각을 플로팅시킨 다음 플로팅된 상기 제 1 내지 제 n 상부 더미 라인(M1 내지 Mn) 각각에 각 화소(P)의 구동 트랜지스터(DT)의 문턱 전압을 포함하는 전압이 충전되면 이를 검출하고, 검출된 전압을 검출 데이터(Dsen)로 아날로그-디지털 변환하여 타이밍 제어부(140)에 제공한다.
- [0045] 상기 제 2 컬럼(column) 구동부(130b)는 제 1 내지 제 n 데이터 라인(D1 내지 Dn) 각각의 타측과 상기 제 1 내지 제 n 하부 더미 라인(M1 내지 Mn) 각각에 연결되는 것을 제외하고는 전술한 상기 제 1 컬럼(column) 구동부(130a)와 동일하므로 이에 대한 설명은 전술한 설명으로 대신하기로 한다.
- [0046] 상기 타이밍 제어부(140)는 표시 패널(110)을 표시 모드로 제어하며, 사용자의 설정 또는 설정된 보상 시점에 기초하여 표시 패널(110)을 검출 모드로 제어한다. 여기서, 상기 검출 모드는 표시 패널(110)의 초기 구동시점, 표시 패널(110)의 장시간 구동 이후 종료시점, 또는 표시 패널(110)에 영상을 표시하는 프레임의 블랭크 기간에 수행될 수 있다.
- [0047] 표시 패널(110)의 초기 구동시점 또는 장시간 구동 이후 종료시점 각각의 검출 모드에 있어서, 상기 타이밍 제어부(140)는 한 프레임 동안 표시 패널(110)의 모든 화소(P)의 구동 트랜지스터(DT)의 문턱 전압/이동도를 검출한다.
- [0048] 상기 블랭크 기간의 검출 모드에 있어서, 상기 타이밍 제어부(140)는 상기 블랭크 기간마다 2개의 수평 라인에 형성된 화소(P)의 구동 트랜지스터(DT)의 문턱 전압/이동도를 검출한다. 즉, 본 발명은 더미 라인(M1 내지 Mi)이 상하로 분리되어 형성되기 때문에 1회의 검출 기간에 2개의 수평 라인에 대해 검출 동작을 수행하며, 이러한 검출 동작을 프레임의 블랭크 기간마다 수행할 수 있다. 예를 들어, 상기 타이밍 제어부(140)는 제 1 프레임의 블랭크 기간 동안 제 1 게이트 라인 그룹(G1)과 제 m 게이트 라인 그룹(Gm)에 접속된 각 화소(P)의 구동 트랜지스터(DT)의 문턱 전압/이동도를 검출하고, 제 2 프레임의 블랭크 기간 동안 제 2 게이트 라인 그룹(G2)과

제 $m-1$ 게이트 라인 그룹(G_{m-1})에 접속된 각 화소(P)의 구동 트랜지스터(DT)의 문턱 전압/이동도를 검출할 수 있다. 이러한 방식으로 상기 타이밍 제어부(140)는 복수 프레임의 블랭크 기간에 걸쳐 표시 패널(110)의 모든 화소(P)의 구동 트랜지스터(DT)의 문턱 전압/이동도를 검출한다.

- [0049] 상기 타이밍 제어부(140)는 외부, 즉 시스템 본체(미도시) 또는 그래픽 카드(미도시)로부터 입력되는 타이밍 동기 신호(TSS)에 기초하여 상기 표시 모드 또는 상기 검출 모드에 대응되는 게이트 제어 신호(GCS)와 데이터 제어 신호(DCS)를 생성해 상기 표시 모드 또는 상기 검출 모드에 대응되도록 상기 제 1 및 제 2 로우(row) 구동부(120a, 120b)와 상기 제 1 및 제 2 컬럼(column) 구동부(130a, 130b) 각각의 구동 타이밍을 제어한다. 여기서, 상기 타이밍 동기 신호(TSS)는 수직 동기 신호(V_{sync}), 수평 동기 신호(H_{sync}), 데이터 인에이블(DE), 클럭(DCLK) 등이 될 수 있다. 상기 게이트 제어 신호(GCS)는 게이트 스타트 신호, 및 복수의 클럭 신호 등으로 이루어질 수 있으며, 데이터 제어 신호(DCS)는 데이터 스타트 신호, 데이터 쉬프트 신호, 및 데이터 출력 신호 등으로 이루어질 수 있다.
- [0050] 상기 검출 모드시, 상기 타이밍 제어부(140)는 설정된 검출용 데이터를 생성하여 상기 제 1 및 제 2 컬럼(column) 구동부(130a, 130b) 각각에 공급한다.
- [0051] 상기 표시 모드시, 상기 타이밍 제어부(140)는 상기 검출 모드에 의해 상기 제 1 및 제 2 컬럼(column) 구동부(130a, 130b)로부터 제공된 각 화소(P)의 검출 데이터(D_{sen})에 기초하여 외부로부터 입력되는 입력 데이터(I_{data})를 보정하여 보정 데이터(DATA)를 생성하고, 생성된 보정 데이터(DATA)를 상기 제 1 및 제 2 컬럼(column) 구동부(130a, 130b)에 공급한다. 이때, 상기 각 화소(P)에 공급될 보정 데이터(DATA)는 각 화소(P)의 구동 트랜지스터(DT)의 문턱 전압/이동도를 보상하기 위한 보상 전압이 반영된 전압 레벨을 갖는다.
- [0052] 상기 입력 데이터(I_{data})는 하나의 단위 화소에 공급될 적색, 녹색, 및 청색의 입력 데이터로 이루어질 수 있다. 그리고, 상기 단위 화소가 적색 화소, 녹색 화소, 및 청색 화소로 이루어진 경우, 하나의 보정 데이터(DATA)는 적색, 녹색, 또는 청색의 데이터일 수 있다. 반면에, 상기 단위 화소가 적색 화소, 녹색 화소, 청색 화소 및 백색 화소로 이루어진 경우, 하나의 보정 데이터(DATA)는 적색, 녹색, 청색, 또는 백색의 데이터일 수 있다.
- [0053] 도 4는 도 2에 도시된 제 1 및 제 2 컬럼(column) 구동부를 설명하기 위한 도면이다.
- [0054] 도 2 내지 도 3을 참조하면, 본 발명에 따른 제 1 및 제 2 컬럼(column) 구동부(130a, 130b) 각각은 데이터 전압 생성부(132), 스위칭부(134), 및 검출 데이터 생성부(136)를 포함하여 구성된다.
- [0055] 상기 데이터 전압 생성부(132)는 입력되는 상기 보정 데이터(DATA)를 데이터 전압(V_{data})으로 변환하여 데이터 라인(D_i)에 공급한다. 이를 위해, 상기 데이터 전압 생성부(132)는 샘플링 신호를 생성하는 쉬프트 레지스터, 샘플링 신호에 따라 보정 데이터(DATA)를 래치하는 래치부, 복수의 기준 감마 전압을 이용하여 복수의 계조 전압을 생성하는 계조 전압 생성부, 복수의 계조 전압 중에서 래치된 보정 데이터(DATA)에 대응되는 계조 전압을 데이터 전압(V_{data})으로 선택하여 출력하는 디지털-아날로그 변환부, 및 상기 데이터 전압(V_{data})을 출력하는 출력부를 포함하여 구성될 수 있다.
- [0056] 상기 스위칭부(134)는 상기 기준 전압(V_{ref}) 또는 상기 프리차징 전압(V_{pre})을 더미 라인(M_i)에 공급하고, 더미 라인(M_i)을 플로팅시킨 후 검출 데이터 생성부(136)에 접속시킨다. 구체적으로, 상기 스위칭부(134)는 상기 표시 모드에 따른 타이밍 제어부(140)의 제어에 따라 기준 전압(V_{ref})을 더미 라인(M_i)에 공급한다. 반면에, 상기 스위칭부(134)는 상기 검출 모드에 따른 타이밍 제어부(140)의 제어에 따라 프리차징 전압(V_{pre})을 더미 라인(M_i)에 공급한 다음, 더미 라인(M_i)을 플로팅시킨 후, 더미 라인(M_i)을 검출 데이터 생성부(136)에 접속시킨다. 예를 들어, 상기 스위칭부(134)는 디멀티플렉서로 이루어질 수 있다.
- [0057] 상기 검출 데이터 생성부(136)는 상기 스위칭부(134)의 스위칭에 의해 더미 라인(M_i)에 접속되면, 상기 더미 라인(M_i)에 충전된 전압을 검출하고, 검출된 전압(V_{sen})에 대응되는 디지털 형태의 검출 데이터(D_{sen})를 생성하여 타이밍 제어부(140)에 제공한다. 이때, 상기 더미 라인(M_i)으로부터 검출된 전압(V_{sen})은, 아래의 수학적 식 1에 도시된 바와 같이, 시간 변화(dt)에 따른 구동 트랜지스터(DT)에 흐르는 전류(i_{DT})와 더미 라인(M_i)의 정전 용량(C_M) 간의 비율로 결정될 수 있다.

수학식 1

$$V_{sen} = \frac{i_{DT}}{C_M} dt$$

[0058]

[0059]

상기 수학식 1에서 알 수 있듯이, 상기 더미 라인(Mi)으로부터 검출되는 전압(Vsen)은 더미 라인(Mi)의 정전 용량(C_M)이 증가할수록 작아지는 것을 알 수 있다. 전술한 바와 같이, 본 발명은 더미 라인(Mi)이 상하로 분리되어 형성되기 때문에 본 발명에 따른 더미 라인(Mi)의 정전 용량(C_M)은 분리되지 않은 더미 라인 대비 절반 정도 감소하게 된다. 이에 따라, 도 5에 도시된 바와 같이, 본 발명에 따르면, 검출 모드시 더미 라인에 충전되는 검출 전압(Vsen)이 기준 전압 레벨(RV)에 도달하는 시간(t1)은 더미 라인이 상하로 분리되지 않는 비교 예에 비해 대략 절반 정도 감소하는 것을 알 수 있다.

[0060]

도 6은 도 2에 도시된 타이밍 제어부를 설명하기 위한 도면이다.

[0061]

도 6을 도 2와 결부하면, 본 발명에 따른 타이밍 제어부(140)는 제어 신호 생성부(142), 제 1 및 제 2 저장부(M1, M2), 및 데이터 처리부(144)를 포함하여 구성된다.

[0062]

상기 제어 신호 생성부(142)는 외부로부터 입력되는 타이밍 동기 신호(TSS)에 기초하여 상기 표시 모드 또는 상기 검출 모드에 대응되는 게이트 제어 신호(GCS)와 데이터 제어 신호(DCS)를 생성하고, 상기 게이트 제어 신호(GCS)를 제 1 및 제 2 로우(row) 구동부(120a, 120b)에 공급함과 동시에 상기 데이터 제어 신호(DCS)를 제 1 및 제 2 컬럼(column) 구동부(130a, 130b)에 공급한다.

[0063]

제 1 저장부(M1)에는 표시 패널(110)의 화소(P) 각각에 대한 보상 데이터(Cdata)가 화소 배치 구조에 대응되도록 맵핑되어 있다. 이러한 보상 데이터(Cdata)는 광학 휘도 측정 장치에 의한 광학 휘도 측정 방법에 의해 생성되는 것으로, 본 발명에 따른 표시 패널(110)의 각 화소(P)에 동일한 테스트 패턴을 표시하여 각 화소(P)의 휘도를 측정하고, 측정된 각 화소(P)의 휘도 값과 테스트 패턴에 따른 기준 휘도 값의 편차를 보상하기 위해 설정된 화소별 보상 값이 될 수 있다. 이때, 상기 제 1 저장부(M1)에 저장된 보상 데이터(Cdata)는 갱신되지 않는 것이 바람직하다.

[0064]

제 2 저장부(M2)에는 전술한 본 발명의 검출 모드에 따라 제 1 및 제 2 컬럼(column) 구동부(130a, 130b)에 의해 검출된 화소(P) 각각에 대한 초기 검출 데이터(Dsen')가 화소 배치 구조에 대응되도록 맵핑되어 있다. 상기 초기 검출 데이터(Dsen')는 표시 패널(110)의 출하 시점 또는 초기 구동시점에 전술한 검출 모드의 수행을 통해 검출된 표시 패널(110)의 모든 화소(P)에 대한 구동 트랜지스터(DT)의 문턱 전압/이동도에 대응되는 전압 값이 될 수 있다.

[0065]

상기 데이터 처리부(144)는 전술한 바와 같은 검출 모드에 의해 상기 제 1 및 제 2 컬럼(column) 구동부(130a, 130b)로부터 제공된 각 화소(P)의 검출 데이터(Dsen)와 제 2 저장부(M2)에 저장된 각 화소(P)의 초기 검출 데이터(Dsen')를 비교하여 그 편차가 기준 편차 범위 이내일 경우, 제 1 저장부(M1)에 저장된 각 화소의 보상 데이터(Cdata)에 기초하여 외부로부터 입력되는 입력 데이터(Idata)를 보정하여 보정 데이터(DATA)를 생성하고, 생성된 보정 데이터(DATA)를 상기 제 1 및 제 2 컬럼(column) 구동부(130a, 130b)에 공급한다. 반면에, 상기 데이터 처리부(144)는 각 화소(P)의 검출 데이터(Dsen)와 초기 검출 데이터(Dsen')의 편차가 기준 편차 범위를 초과할 경우, 각 화소(P)의 검출 데이터(Dsen)와 초기 검출 데이터(Dsen')의 편차와 각 화소의 보상 데이터(Cdata)에 기초하여 상기 입력 데이터(Idata)를 보정하여 보정 데이터(DATA)를 생성하고, 생성된 보정 데이터(DATA)를 상기 제 1 및 제 2 컬럼(column) 구동부(130a, 130b)에 공급한다. 이와 같은, 상기 데이터 처리부(144)는 상기 검출 데이터(Dsen)에 기초하여 각 화소(P)의 구동 트랜지스터(DT)의 문턱 전압/이동도 변화에 따른 전류 변화량을 추측하여 보상 값을 결정하고, 보상 값에 따라 입력 데이터(Idata)를 보정하여 보정 데이터(DATA)를 생성한다. 따라서, 각 화소(P)의 발광 소자(OLED)는 보정 데이터(DATA)에 따라 구동 트랜지스터(DT)의 문턱 전압/이동도의 변화가 보상된 데이터 전압(Vdata)에 의해 최초 입력 데이터(Idata)에 대응되는 휘도로 발광하게 된다.

[0066]

도 7은 본 발명에 따른 유기 발광 표시 장치의 표시 모드시 구동 파형을 나타내는 파형도이다.

[0067]

도 7을 도 2 및 도 3과 결부하여 상기 표시 모드시 제 m/2 및 제 m/2+1 게이트 라인 그룹(Gm/2, Gm/2+1) 각각에

접속된 화소의 동작을 설명하면 다음과 같다.

- [0068] 먼저, 상기 타이밍 제어부(140)는 제 1 및 제 2 컬럼(column) 구동부(130a, 130b)로부터 제공된 각 화소(P)의 검출 데이터(Dsen)에 기초하여 입력 데이터(Idata)를 보정하여 보정 데이터(DATA)를 생성한다. 그리고, 타이밍 제어부(140)는 제 1 및 제 2 로우(row) 구동부(120a, 120b)와 제 1 및 제 2 컬럼(column) 구동부(130a, 130b) 각각의 구동 타이밍을 제어하여 상기 화소들을 데이터 어드레싱 기간(t1) 및 발광 기간(t2)으로 구동한다.
- [0069] 상기 데이터 어드레싱 기간(t1)에서는, 제 1 및 제 2 로우(row) 구동부(120a, 120b) 각각의 구동에 의해 하이(high) 상태의 제 1 및 제 2 게이트 신호(GSa, GSb)가 제 m/2 및 제 m/2+1 게이트 라인 그룹(Gm/2, Gm/2+1) 각각의 제 1 및 제 2 게이트 라인(Ga, Gb)에 공급되고, 제 1 및 제 2 컬럼(column) 구동부(130a, 130b) 각각의 구동에 의해 보정 데이터(DATA)로부터 변환된 데이터 전압(Vdata)이 데이터 라인(Di)에 공급됨과 동시에 기준 전압(Vref)이 분리된 더미 라인(Mi) 각각에 공급된다. 이에 따라, 각 화소(P)의 제 1 및 제 2 스위칭 트랜지스터(ST1, ST2) 각각이 하이(high) 상태의 제 1 및 제 2 게이트 신호(GSa, GSb)에 의해 턴-온됨으로써 상기 제 1 노드(n1)에는 상기 데이터 전압(Vdata)이 공급되고, 제 2 노드(n2)의 전압은 상기 기준 전압(Vref)으로 초기화된다. 따라서, 제 1 노드(n1)와 제 2 노드(n2)에 접속된 커패시터(Cst)는 상기 데이터 전압(Vdata)과 상기 기준 전압(Vref)의 차 전압(Vdata-Vref)으로 충전된다.
- [0070] 이어서, 상기 발광 기간(t2)에서는, 제 1 및 제 2 로우(row) 구동부(120a, 120b) 각각의 구동에 의해 로우(low) 상태의 제 1 및 제 2 게이트 신호(GSa, GSb)가 제 m/2 및 제 m/2+1 게이트 라인 그룹(Gm/2, Gm/2+1) 각각의 제 1 및 제 2 게이트 라인(Ga, Gb)에 공급된다. 이에 따라, 상기 발광 기간(t2)에서는 각 화소(P)의 제 1 및 제 2 스위칭 트랜지스터(ST1, ST2) 각각이 로우(low) 상태의 제 1 및 제 2 게이트 신호(GSa, GSb)에 의해 턴-오프됨으로써 구동 트랜지스터(DT)가 상기 커패시터(Cst)에 저장된 전압에 의해 턴-온된다. 따라서, 상기 턴-온된 구동 트랜지스터(DT)는, 하기의 수학식 2와 같이, 상기 데이터 전압(Vdata)과 상기 기준 전압(Vref)의 차 전압(Vdata-Vref)에 의해 결정되는 데이터 전류(Ioled)를 발광 소자(OLED)에 공급함으로써 발광 소자(OLED)가 제 1 구동 전원(V1)으로부터 제 2 구동 전원(V2)으로 흐르는 데이터 전류(Ioled)에 비례하여 발광되도록 한다. 즉, 상기 발광 기간(t2)에서, 제 1 및 제 2 스위칭 트랜지스터(ST1, ST2)가 턴-오프되면, 구동 트랜지스터(DT)에 전류가 흐르고, 이 전류에 비례하여 발광 소자(OLED)가 발광을 시작하면서 제 2 노드(n2)의 전압 상승하게 되며, 커패시터(Cst)에 의해 제 2 노드(n2)의 전압 상승만큼 제 1 노드(n1)의 전압이 상승함으로써 커패시터(Cst)의 전압에 의해 구동 트랜지스터(DT)의 게이트-소스 전압(Vgs)이 지속적으로 유지되어 발광 소자(OLED)가 다음 데이터 어드레싱 기간(t1)까지 발광을 지속하게 된다.

수학식 2

$$I_{oled} = k(V_{data} - V_{ref})^2$$

- [0071]
- [0072] 상기 수학식 2에서, "k"는 비례 상수로서 구동 트랜지스터(DT)의 구조와 물리적 특성에 의해 결정되는 값으로, 구동 트랜지스터(DT)의 이동도(mobility) 및 구동 트랜지스터(DT)의 채널 폭(W)과 채널 길이(L)의 비인 "W/L" 등에 의해서 결정될 수 있다.
- [0073] 상기 수학식 2에서와 같이, 상기 발광 기간(t2) 동안 발광 소자(OLED)에 흐르는 데이터 전류(Ioled)는 구동 트랜지스터(DT)의 문턱 전압/이동도의 변화가 보상된 보정 데이터(DATA)로부터 변환된 데이터 전압(Vdata)에 의해 구동 트랜지스터(DT)의 문턱 전압(Vth)/이동도의 변화에 영향을 받지 않고, 단지 데이터 전압(Vdata)과 기준 전압(Vref)의 차이에 의해 결정되는 것을 알 수 있다. 이에 따라, 발광 소자(OLED)에 흐르는 데이터 전류(Ioled)는 기준 전압(Vref)에 영향을 받지 때문에 더미 라인(Mi)의 RC 로드(load)가 클 경우, 기준 전압(Vref)의 전압 강하로 인해 각 화소(P)에 동일한 데이터 전압(Vdata)을 공급하더라도 각 화소(P)의 위치에 따른 기준 전압(Vref)의 편차로 인해 휘도가 불균일해질 수 있다. 따라서, 본 발명의 실시 예에 따른 유기 발광 표시 장치는, 전술한 바와 같이, 더미 라인(Mi)을 상하로 분리하여 더미 라인(Mi)의 RC 로드(load)를 감소시킴과 아울러 분리된 더미 라인(Mi)의 상측 및 하측 각각에서 상기 기준 전압(Vref)을 공급함으로써 기준 전압(Vref)의 전압 강하로 인한 휘도 불균일 현상을 최소화할 수 있다.
- [0074] 따라서, 본 발명의 실시 예에 따른 유기 발광 표시 장치는 표시 모드시 화소(P)의 구동 트랜지스터(DT)의 문턱 전압/이동도에 대응되는 검출 데이터(Dsen)가 반영된 보정 데이터(DATA)에 따라 화소(P)를 구동함으로써 화소

(P)의 구동 트랜지스터(DT)의 문턱 전압 편차를 주기적 또는 실시간으로 보상할 수 있다.

[0075] 도 8은 본 발명에 따른 유기 발광 표시 장치의 검출 모드시 구동 파형을 나타내는 파형도이다.

[0076] 도 8을 도 2 및 도 3과 결부하여 상기 검출 모드시 제 $m/2$ 및 제 $m/2+1$ 게이트 라인 그룹($Gm/2$, $Gm/2+1$) 각각에 접속된 화소의 동작을 설명하면 다음과 같다.

[0077] 먼저, 검출 모드시 상기 타이밍 제어부(140)는 제 1 및 제 2 로우(row) 구동부(120a, 120b)와 제 1 및 제 2 컬럼(column) 구동부(130a, 130b) 각각의 구동 타이밍을 제어하여 상기 화소들을 초기화 기간(t_1), 더미 라인 충전 기간(t_2), 및 검출 기간(t_3)으로 구동한다.

[0078] 상기 초기화 기간(t_1)에서는, 제 1 및 제 2 로우(row) 구동부(120a, 120b) 각각의 구동에 의해 하이(high) 상태의 제 1 및 제 2 게이트 신호(GSa , GSb)가 제 $m/2$ 및 제 $m/2+1$ 게이트 라인 그룹($Gm/2$, $Gm/2+1$) 각각의 제 1 및 제 2 게이트 라인(Ga , Gb)에 공급되고, 제 1 및 제 2 컬럼(column) 구동부(130a, 130b) 각각의 구동에 의해 검출용 데이터 전압($Vdata$)이 데이터 라인(Di)에 공급됨과 동시에 프리차징 전압($Vpre$)이 분리된 더미 라인(Mi) 각각에 공급된다. 이에 따라, 각 화소(P)의 제 1 및 제 2 스위칭 트랜지스터($ST1$, $ST2$) 각각이 하이(high) 상태의 제 1 및 제 2 게이트 신호(GSa , GSb)에 의해 턴-온됨으로써 상기 제 1 노드($n1$)에는 상기 데이터 전압($Vdata$)이 공급되고, 제 2 노드($n2$)의 전압은 상기 프리차징 전압($Vpre$)으로 초기화된다. 따라서, 제 1 노드($n1$)와 제 2 노드($n2$)에 접속된 커패시터(Cst)는 상기 데이터 전압($Vdata$)과 상기 프리차징 전압($Vpre$)의 차 전압($Vdata-Vref$)으로 충전된다.

[0079] 이어서, 상기 더미 라인 충전 기간(t_2)에서는, 제 1 및 제 2 로우(row) 구동부(120a, 120b) 각각의 구동에 의해 하이(high) 상태의 제 1 및 제 2 게이트 신호(GSa , GSb)가 제 $m/2$ 및 제 $m/2+1$ 게이트 라인 그룹($Gm/2$, $Gm/2+1$) 각각의 제 1 및 제 2 게이트 라인(Ga , Gb)에 공급됨과 아울러 제 1 및 제 2 컬럼(column) 구동부(130a, 130b) 각각의 구동에 의해 검출용 데이터 전압($Vdata$)이 데이터 라인(Di)에 계속 공급됨과 동시에 상기 더미 라인(Mi)이 플로팅된다. 이에 따라, 상기 더미 라인 충전 기간에서는, 검출용 데이터 전압($Vdata$)에 의해 구동 트랜지스터(DT)가 턴-온되고 턴-온된 구동 트랜지스터(DT)에 흐르는 전류에 대응되는 전압이 플로팅 상태의 더미 라인(Mi)에 충전된다. 이때, 더미 라인(Mi)에는 구동 트랜지스터(ST)의 문턱 전압에 대응되는 전압이 충전된다.

[0080] 이어서, 상기 검출 기간(t_3)에서는, 제 1 및 제 2 로우(row) 구동부(120a, 120b) 각각의 구동에 의해 로우(low) 상태의 제 1 게이트 신호(GSa)와 하이(high) 상태의 제 2 게이트 신호(GSb)가 제 $m/2$ 및 제 $m/2+1$ 게이트 라인 그룹($Gm/2$, $Gm/2+1$) 각각의 제 1 및 제 2 게이트 라인(Ga , Gb)에 공급됨과 아울러 제 1 및 제 2 컬럼(column) 구동부(130a, 130b) 각각이 분리된 더미 라인(Mi) 각각에 접속된다. 이에 따라, 제 1 및 제 2 컬럼(column) 구동부(130a, 130b) 각각은 분리된 더미 라인(Mi) 각각에 충전된 전압, 즉 구동 트랜지스터(ST)의 문턱 전압에 대응되는 전압을 검출하고, 검출된 전압을 검출 데이터($Dsen$)로 변환하여 타이밍 제어부(140)에 제공한다.

[0081] 한편, 타이밍 제어부(140)는 상기와 같은 검출 모드를 통해 각 화소(P)의 구동 트랜지스터(ST)의 문턱 전압을 검출한 후, 각 화소(P)의 구동 트랜지스터(ST)의 이동도를 검출하기 위한 검출 모드를 재수행할 수 있다. 이 경우, 타이밍 제어부(140)는 전술한 검출 모드를 동일하게 수행하되, 각 화소(P)의 제 1 스위칭 트랜지스터($ST1$)가 상기 초기화 기간(t_1) 동안에만 턴-온되고 검출용 데이터 전압($Vdata$)이 상기 초기화 기간(t_1) 동안에만 공급되도록 상기 로우(row) 구동부(120a, 120b)와 상기 컬럼(column) 구동부(130a, 130b) 각각을 제어한다. 이에 따라, 검출 모드의 재수행시, 상기 검출 전압 충전 기간(t_2)에서는 제 1 스위칭 트랜지스터($ST1$)의 턴-오프로 인해 구동 트랜지스터(DT)의 게이트-소스 전압이 모두 상승됨에 따라 커패시터(Cst)의 전압에 의해 구동 트랜지스터(DT)의 게이트-소스 전압이 유지되어 구동 트랜지스터(DT)의 흐르는 전류에 대응되는 전압, 즉 구동 트랜지스터(ST)의 이동도에 대응되는 전압이 플로팅된 더미 라인(Mi)에 충전된다. 그리고, 검출 모드의 재수행시, 상기 컬럼(column) 구동부(130a, 130b) 각각이 더미 라인(Mi)에 충전된 전압, 즉 구동 트랜지스터(ST)의 이동도에 대응되는 전압을 검출하고, 검출된 전압을 검출 데이터($Dsen$)로 변환하여 타이밍 제어부(140)에 제공한다.

[0082] 따라서, 본 발명의 실시 예에 따른 유기 발광 표시 장치는 검출 모드시 상하로 분리된 더미 라인(Mi)에 충전된 전압을 검출하기 때문에 구동 트랜지스터(DT)의 문턱 전압/이동도 변화를 더욱 정확하게 검출할 수 있다.

[0083] 이상과 같은, 본 발명의 실시 예에 따른 유기 발광 표시 장치는 복수의 더미 라인($M1$ 내지 Mi)을 통해 각 화소(P)의 구동 트랜지스터(DT)에 대한 문턱 전압/이동도 변화를 검출하고, 이를 입력 데이터($Idata$)에 반영하여 각 화소(P)를 구동함으로써 각 화소(P)의 구동 트랜지스터(DT)에 대한 문턱 전압/이동도 변화를 보상하여 균일한

화질을 구현할 수 있다. 또한, 본 발명의 실시 예에 따른 유기 발광 표시 장치는 복수의 더미 라인(M1 내지 Mi)이 상하로 분리되어 형성되기 때문에 각 더미 라인의 RC 로드를 감소시킬 수 있고, 검출용 데이터 전압과 검출 시간, 각 더미 라인의 충전 및 방전 시간을 줄일 수 있으며, 한번에 2개의 수평 라인에 대한 검출 동작을 수행하므로 검출 시간을 감소시킬 수 있다.

[0084] 도 9 내지 도 11 각각은 본 발명에 따른 유기 발광 표시 장치의 표시 패널에 형성된 데이터 라인들과 더미 라인들의 구조에 대한 변형 실시 예들을 개념적으로 나타내는 도면이다.

[0085] 도 9에 도시된 바와 같이, 제 1 내지 제 n 더미 라인(M1 내지 Mn) 각각은 하나의 더미 라인 단위로 엇갈리는 분리부에 의해 표시 패널(110)의 상하로 분리될 수 있다. 이 경우, 인접한 더미 라인(M1 내지 Mn)의 분리부가 동일한 위치에 배치되는 것이 아니라 서로 다른 위치에 배치됨으로써 표시 패널(110)의 중심 영역에서 더미 라인(M1 내지 Mn)의 RC 로드때 따른 휘도 편차로 인한 가로 줄무늬 현상을 방지할 수 있다.

[0086] 도 10에 도시된 바와 같이, 제 1 내지 제 n 더미 라인(M1 내지 Mn) 각각은 하나의 단위 화소 단위로 엇갈리는 분리부에 의해 표시 패널(110)의 상하로 분리될 수 있다. 이때, 단위 화소가 적색 화소, 녹색 화소, 및 청색 화소로 이루어진 경우, 제 1 내지 제 n 더미 라인(M1 내지 Mn) 각각은 3개의 더미 라인 단위로 엇갈리는 분리부에 의해 상하로 분리될 수 있다. 그리고, 단위 화소가 적색 화소, 녹색 화소, 청색 화소, 및 백색 화소로 이루어진 경우, 제 1 내지 제 n 더미 라인(M1 내지 Mn) 각각은 4개의 더미 라인 단위로 엇갈리는 분리부에 의해 상하로 분리될 수 있다.

[0087] 한편, 전술한 설명에서, 상기 분리부는 하나 또는 단위 화소 단위로 엇갈리게 배치되는 것으로 도시하고 설명하였지만, 이에 한정되지 않고 적어도 하나의 더미 라인 단위로 엇갈리게 형성될 수 있다.

[0088] 도 11에 도시된 바와 같이, 제 1 내지 제 n 데이터 라인(D1 내지 Dn) 각각은 도 9에 도시된 제 1 내지 제 n 터미 라인(M1 내지 Mn) 각각과 동일하게 하나의 터미 라인 단위로 엮갈리는 분리부에 의해 표시 패널(110)의 상하로 분리될 수 있다. 이 경우, 제 1 내지 제 n 데이터 라인(D1 내지 Dn)가 분리부에 의해 추가로 분리됨으로써 데이터 라인의 RC 로드와 관련한 데이터 전압의 전압 강하를 감소시킬 수 있다. 한편, 도 10에서, 상기 분리부는 도 10에 도시된 바와 같이, 하나의 단위 화소 단위로 엮갈리게 배치될 수 있다.

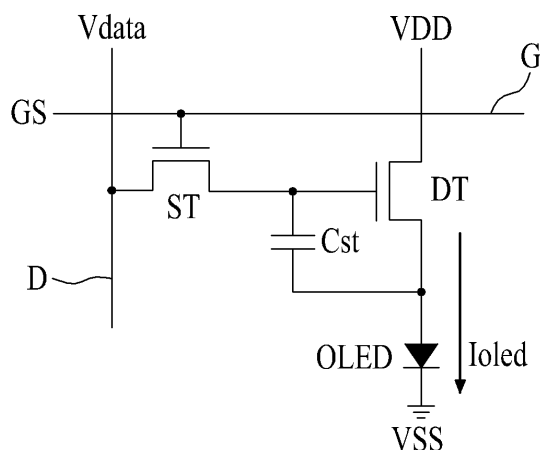
[0089] 이 상에서 설명한 본 발명은 전술한 실시 예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사항을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

부호의 설명

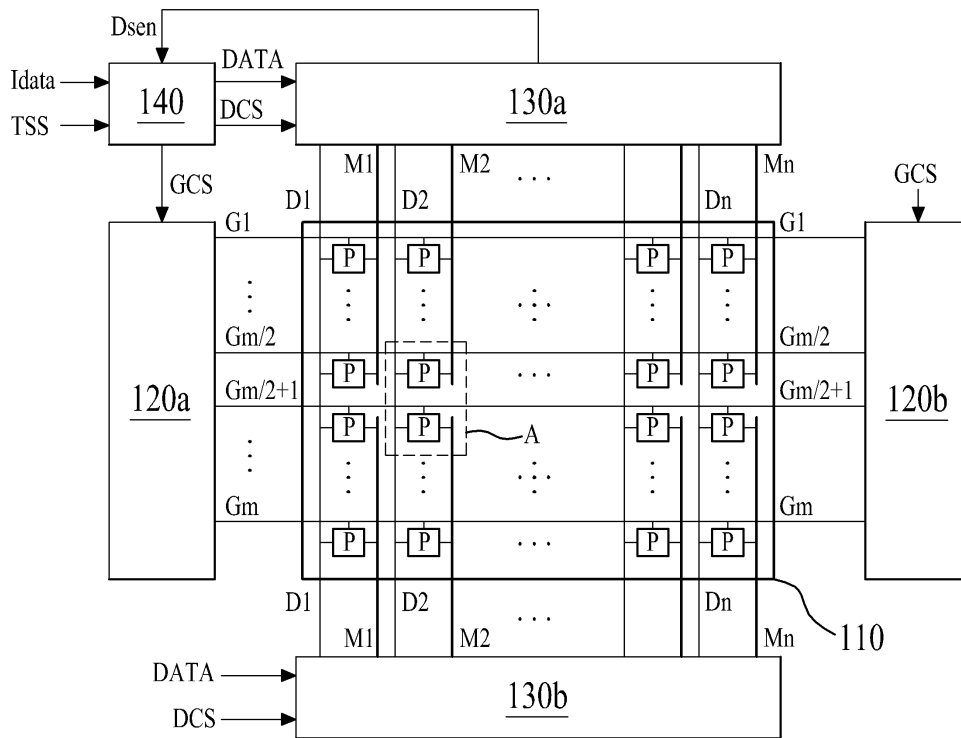
[0090] 110: 표시 패널 120a, 120b: 로우(row) 구동부
130a, 130b: 컬럼(column) 구동부 140: 타이밍 제어부

도면

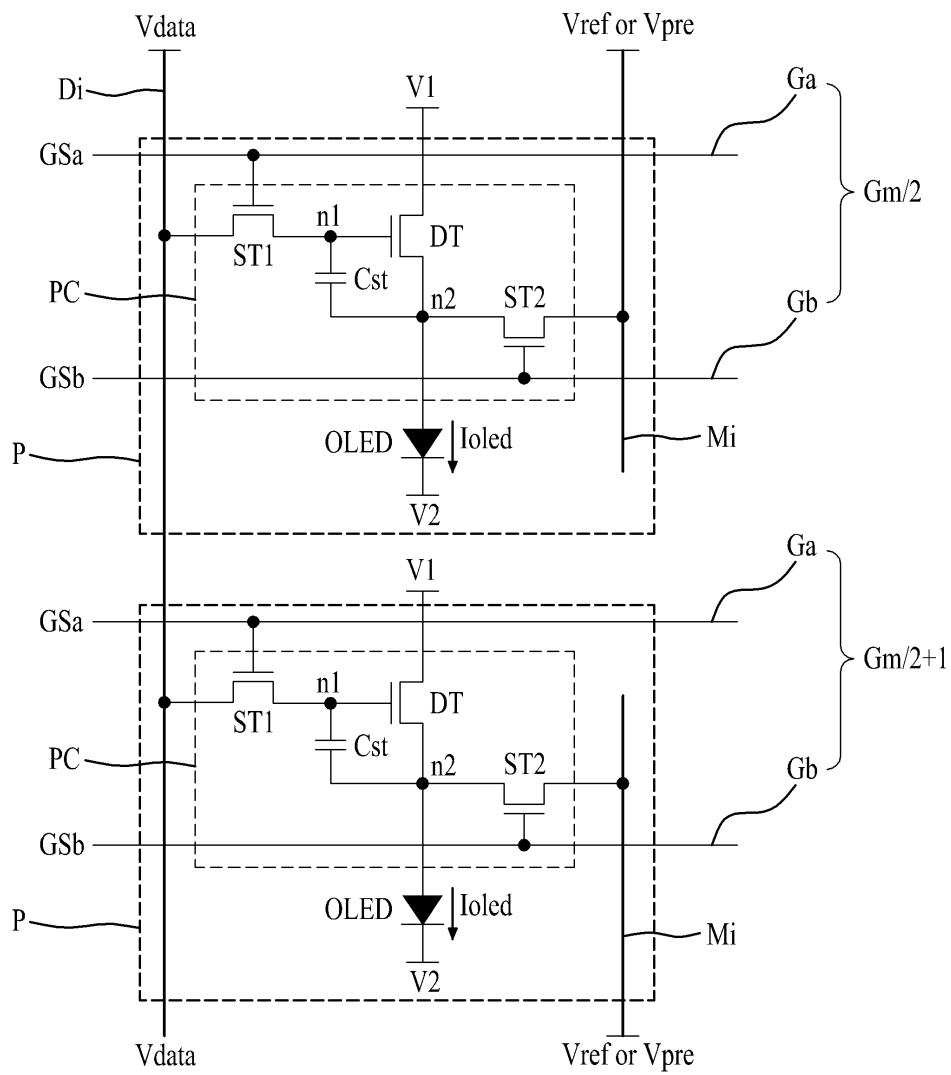
도면1



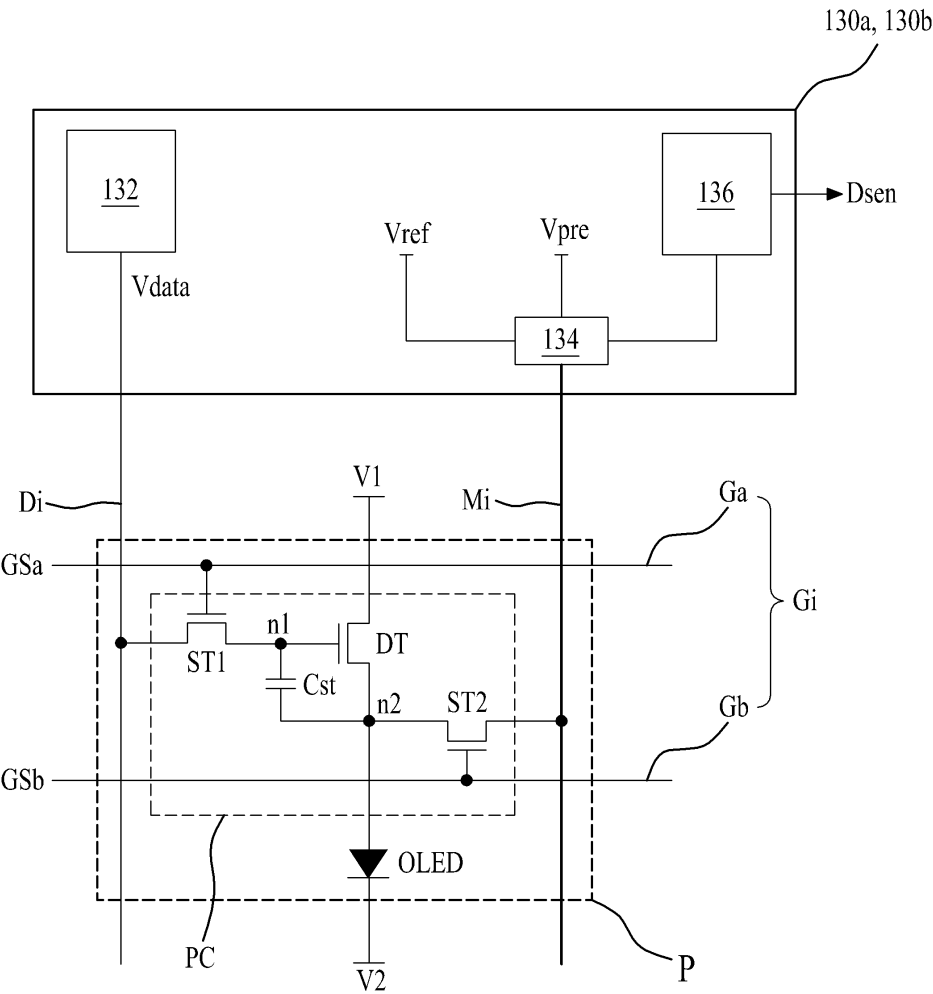
도면2



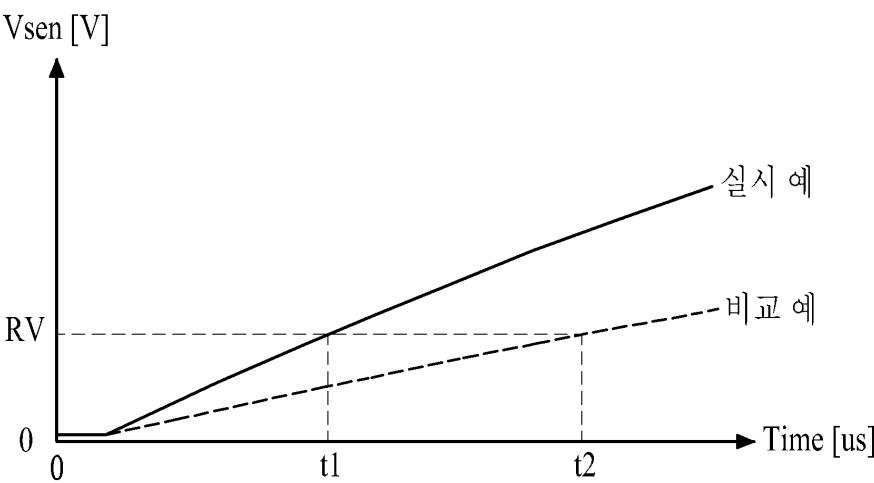
도면3



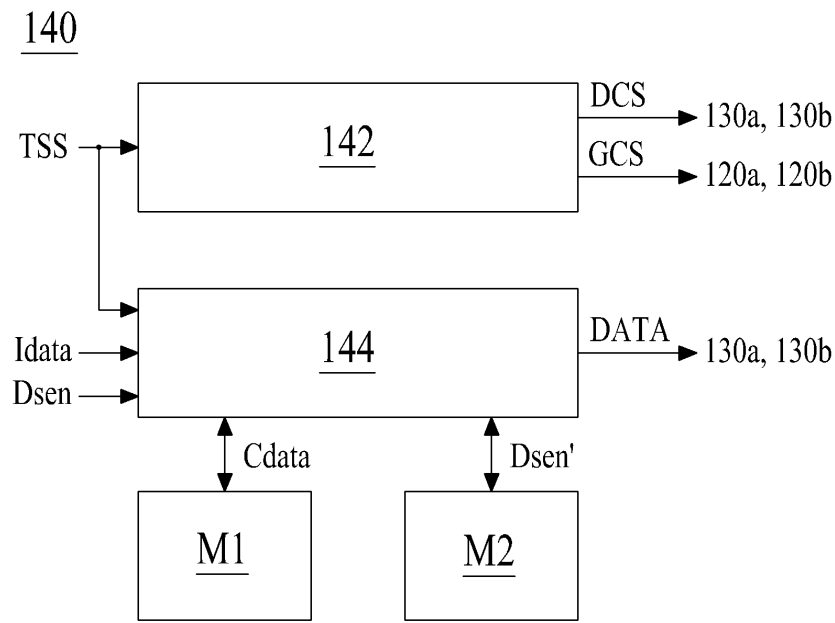
도면4



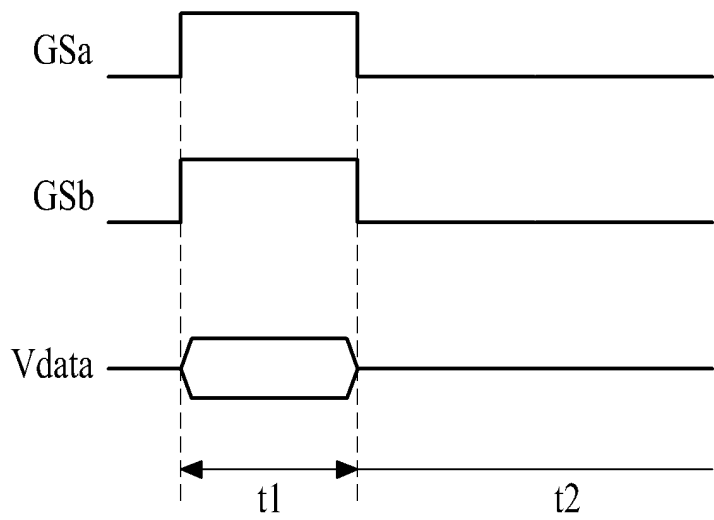
도면5



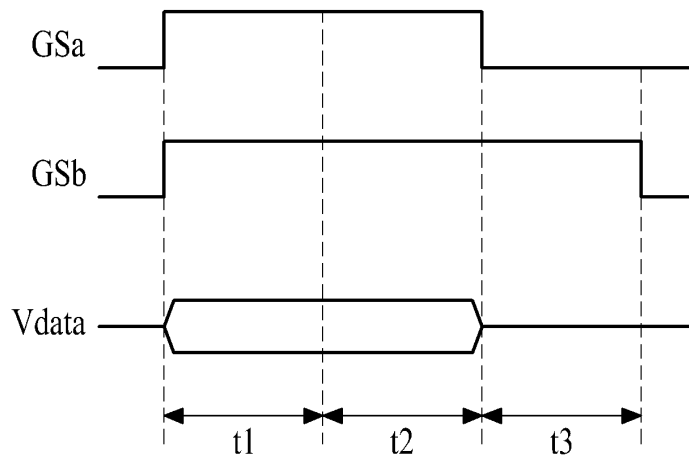
도면6



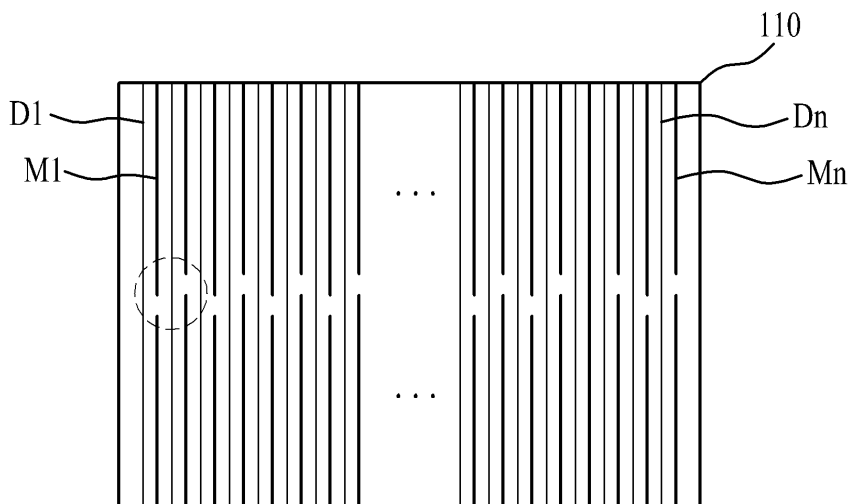
도면7



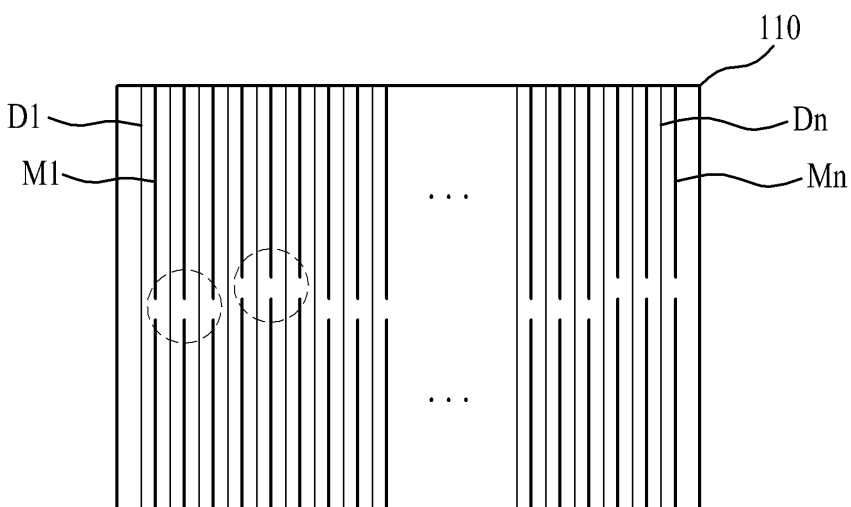
도면8



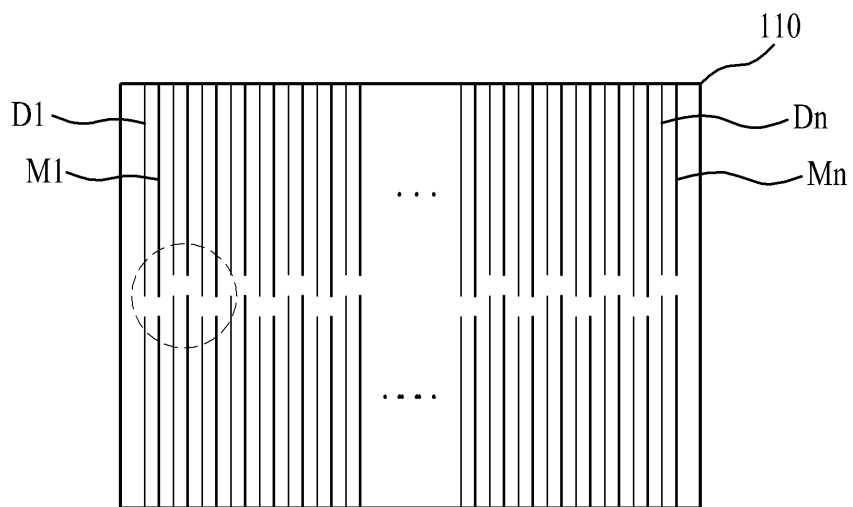
도면9



도면10



도면11



专利名称(译)	有机发光显示器		
公开(公告)号	KR101953392B1	公开(公告)日	2019-03-04
申请号	KR1020120127701	申请日	2012-11-12
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	신헌기		
发明人	신헌기		
IPC分类号	G09G3/30		
审查员(译)	贞茵		
其他公开文献	KR1020140062567A		
外部链接	Espacenet		

摘要(译)

有机发光显示装置技术领域本发明涉及一种有机发光显示装置，其能够补偿用于发射每个像素的有机发光元件的驱动晶体管的阈值电压。并且，在像素区域中形成的多个像素连接到栅极线组和多条数据线，平行于多条数据线形成的多条虚设线，以及一条栅极线组和数据线和虚设线。显示面板；第一行驱动器和第二行驱动器分别连接到多个栅极线组的一侧和另一侧；第一列驱动器，其连接至多条数据线和多条虚设线中的每条；并且，第二列驱动器可以连接在多条数据线和多条虚设线中的每条下方，并且多条虚设线中的每条都通过分隔器上下分离。

