



(51) 국제특허분류(Int. Cl.)

G09G 3/30 (2006.01)

(21) 출원번호 10-2012-0131871

(22) 출원일자 2012년11월20일

심사청구일자 2017년11월17일

(65) 공개번호 10-2014-0064480

(43) 공개일자 2014년05월28일

(56) 선행기술조사문헌

KR1020110038393 A*

KR1020120065137 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성로 1 (농서동)

(72) 발명자

한상면

경기 화성시 동탄공원로1길 6-59, 361동 603호 (반송동, 시범다은마을풍성신미주아파트)

(74) 대리인

팬코리아특허법인

전체 청구항 수 : 총 34 항

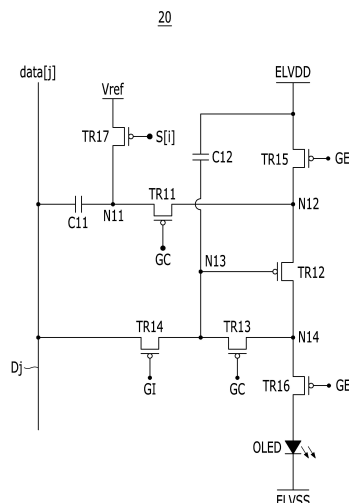
심사관 : 하정균

(54) 발명의 명칭 **화소, 이를 포함하는 표시장치 및 그 구동 방법**

(57) 요약

표시장치는 데이터 라인과 제1 노드 사이에 연결되어 있는 제1 커패시터, 상기 제1 노드와 제2 노드를 연결하는 스위칭 트랜지스터, 상기 제2 노드에 제1 전원전압을 전달하는 제1 발광 트랜지스터, 상기 제2 노드에 일 전극이 연결되어 유기발광 다이오드로 흐르는 구동 전류를 제어하는 구동 트랜지스터, 상기 제1 노드에 기준전압을 전달하는 기준전압 트랜지스터를 각각 포함하는 복수의 화소를 포함하고, 상기 제1 발광 트랜지스터를 통해 상기 제2 노드에 상기 제1 전원전압이 인가되어 상기 유기발광 다이오드가 발광하는 발광 단계가 상기 복수의 화소에서 동시에 수행될 때, 상기 스위칭 트랜지스터는 턴 오프되고, 상기 기준전압 트랜지스터가 턴 온되어 상기 제1 노드에 상기 기준전압이 전달되고, 상기 복수의 화소 각각에 대응하는 게이트 온 전압의 주사신호에 대응하는 데이터 전압이 상기 제1 커패시터에 저장된다.

대표도 - 도3



명세서

청구범위

청구항 1

데이터 라인과 제1 노드 사이에 연결되어 있는 제1 커패시터, 상기 제1 노드와 제2 노드를 연결하는 스위칭 트랜지스터, 상기 제2 노드에 제1 전원전압을 전달하는 제1 발광 트랜지스터, 상기 제2 노드에 일 전극이 연결되어 유기발광 다이오드로 흐르는 구동 전류를 제어하는 구동 트랜지스터, 상기 제1 노드에 기준전압을 전달하는 기준전압 트랜지스터를 각각 포함하는 복수의 화소를 포함하고,

상기 제1 발광 트랜지스터를 통해 상기 제2 노드에 상기 제1 전원전압이 인가되어 상기 유기발광 다이오드가 발광하는 발광 단계가 상기 복수의 화소에서 동시에 수행될 때, 상기 스위칭 트랜지스터가 턴 오프되고 상기 기준전압 트랜지스터가 턴 온되어 상기 제1 노드에 상기 기준전압이 전달되고 상기 복수의 화소 각각에 대응하는 게이트 온 전압의 주사신호에 대응하여 상기 데이터 라인에 인가되는 데이터 전압이 상기 제1 커패시터에 저장되는 주사 단계가 수행되고, 상기 발광 단계와 상기 주사 단계는 시간적으로 중첩되는 표시장치.

청구항 2

제1 항에 있어서,

상기 기준전압 트랜지스터는 상기 게이트 온 전압의 주사신호에 의해 턴 온되어 상기 제1 노드에 상기 기준전압을 전달하는 표시장치.

청구항 3

제2 항에 있어서,

상기 게이트 온 전압의 주사신호에 의해 턴 온되어 상기 데이터 전압을 상기 제1 커패시터에 전달하는 제2 스위칭 트랜지스터를 더 포함하는 표시장치.

청구항 4

제2 항에 있어서,

상기 복수의 화소 각각은,

상기 구동 트랜지스터의 게이트 전극과 타 전극을 연결시키는 보상 트랜지스터를 더 포함하는 표시장치.

청구항 5

제4 항에 있어서,

상기 복수의 화소 각각은,

상기 구동 트랜지스터의 게이트 전극에 연결되어 있는 초기화 트랜지스터를 더 포함하는 표시장치.

청구항 6

제5 항에 있어서,

상기 복수의 화소 각각은,

상기 구동 트랜지스터의 타 전극과 상기 유기발광 다이오드의 애노드 전극 사이에 연결되는 제2 발광 트랜지스터를 더 포함하는 표시장치.

청구항 7

제6 항에 있어서,

상기 초기화 트랜지스터는 초기화 신호가 인가되는 게이트 전극, 데이터 라인에 연결되어 있는 일 전극 및 상기

구동 트랜지스터의 게이트 전극에 연결되어 있는 타 전극을 포함하는 표시장치.

청구항 8

제7 항에 있어서,

상기 초기화 트랜지스터의 게이트 전극에 게이트 온 전압의 초기화 신호가 인가될 때, 상기 데이터 라인에 초기화 전압이 인가되는 표시장치.

청구항 9

제8 항에 있어서,

상기 복수의 화소 각각은,

상기 초기화 신호가 인가되는 게이트 전극, 상기 제1 전원전압에 연결되어 있는 일 전극 및 상기 제2 노드에 연결되어 있는 타 전극을 포함하는 제2 초기화 트랜지스터를 더 포함하는 표시장치.

청구항 10

제6 항에 있어서,

상기 초기화 트랜지스터는 초기화 신호가 인가되는 게이트 전극, 초기화 전압이 인가되는 일 전극 및 상기 구동 트랜지스터의 게이트 전극에 연결되어 있는 타 전극을 포함하는 표시장치.

청구항 11

제10 항에 있어서,

상기 초기화 신호가 인가되는 게이트 전극, 상기 제1 전원전압에 연결되어 있는 일 전극 및 상기 제2 노드에 연결되어 있는 타 전극을 포함하는 제2 초기화 트랜지스터를 더 포함하는 표시장치.

청구항 12

제6 항에 있어서,

상기 보상 트랜지스터의 게이트 전극에 게이트 온 전압의 보상제어 신호가 인가될 때, 상기 데이터 라인에 유지 전압이 인가되고, 상기 스위칭 트랜지스터의 게이트 전극에 상기 게이트 온 전압의 보상제어 신호가 인가되어 상기 제1 커패시터에 저장되어 있는 데이터 전압이 상기 유지전압을 기준으로 상기 제2 노드에 전달되는 표시장치.

청구항 13

제12 항에 있어서,

상기 제1 커패시터에 저장되어 있는 데이터 전압은 현재 프레임의 이전 프레임에서 인가된 데이터 전압인 표시장치.

청구항 14

제13 항에 있어서,

상기 복수의 화소 각각은,

상기 구동 트랜지스터의 게이트 전극과 상기 제1 전원전압 사이에 연결되어 상기 이전 프레임의 데이터 전압이 반영된 전압이 저장되는 제2 커패시터를 더 포함하는 표시장치.

청구항 15

데이터 라인과 제1 노드 사이에 연결되어 있는 제1 커패시터, 상기 제1 노드와 제2 노드를 연결하는 스위칭 트랜지스터, 상기 제2 노드에 제1 전원전압을 전달하는 제1 발광 트랜지스터, 상기 제2 노드에 일 전극이 연결되어 유기발광 다이오드로 흐르는 구동 전류를 제어하는 구동 트랜지스터, 상기 제1 노드에 기준전압을 전달하는 기준전압 트랜지스터를 각각 포함하는 복수의 화소를 포함하는 표시장치의 구동 방법에 있어서,

상기 스위칭 트랜지스터가 턴 오프되고, 상기 기준전압 트랜지스터에 게이트 온 전압의 주사신호가 인가될 때, 상기 데이터 라인을 통해 전달되는 데이터 전압이 상기 제1 커패시터에 저장되는 주사 단계; 및

상기 제1 발광 트랜지스터를 통해 상기 제2 노드에 상기 제1 전원전압이 인가되어 상기 유기발광 다이오드가 발광하는 발광 단계를 포함하고,

상기 복수의 화소 각각의 발광 단계는 동시에 수행되고, 상기 주사 단계 및 상기 발광 단계는 시간적으로 중첩되는 표시장치의 구동 방법.

청구항 16

제15항에 있어서,

상기 주사 단계는,

상기 데이터 라인과 상기 제1 커패시터를 연결시키는 제2 스위칭 트랜지스터의 게이트 전극에 상기 게이트 온 전압의 주사신호가 인가되어 상기 데이터 전압이 상기 제1 커패시터에 전달되는 단계를 포함하는 표시장치의 구동 방법.

청구항 17

제15항에 있어서,

상기 발광 단계는,

상기 제1 전원전압을 상기 구동 트랜지스터의 일 전극에 전달하는 제1 발광 트랜지스터를 턴 온시키는 단계; 및
상기 구동 트랜지스터의 타 전극과 상기 유기발광 다이오드의 애노드 전극 사이에 연결되는 제2 발광 트랜지스터를 턴 온시키는 단계를 포함하는 표시장치의 구동 방법.

청구항 18

제15 항에 있어서,

상기 구동 트랜지스터의 게이트 전극에 연결되어 있는 초기화 트랜지스터의 게이트 전극에 게이트 온 전압의 초기화 신호가 인가되어 상기 구동 트랜지스터의 게이트 전극에 초기화 전압이 전달되는 초기화 단계를 더 포함하는 표시장치의 구동 방법.

청구항 19

제18 항에 있어서,

상기 초기화 단계는,

상기 초기화 트랜지스터는 상기 데이터 라인에 연결되어 있는 일 전극 및 상기 구동 트랜지스터의 게이트 전극에 연결되어 있는 타 전극을 포함하고, 상기 초기화 트랜지스터의 게이트 전극에 게이트 온 전압의 초기화 신호가 인가되는 단계를 포함하는 표시장치의 구동 방법.

청구항 20

제19 항에 있어서,

상기 초기화 단계는,

상기 초기화 신호가 인가되는 게이트 전극, 상기 제1 전원전압에 연결되어 있는 일 전극 및 상기 제2 노드에 연결되어 있는 타 전극을 포함하는 제2 초기화 트랜지스터가 턴 온되는 단계를 더 포함하는 표시장치의 구동 방법.

청구항 21

제18 항에 있어서,

상기 초기화 단계는,

상기 초기화 트랜지스터는 초기화 전압이 인가되는 일 전극 및 상기 구동 트랜지스터의 게이트 전극에 연결되어 있는 타 전극을 포함하고, 상기 초기화 트랜지스터의 게이트 전극에 게이트 온 전압의 초기화 신호가 인가되는 단계를 포함하는 표시장치의 구동 방법.

청구항 22

제21 항에 있어서,

상기 초기화 단계는,

상기 초기화 신호가 인가되는 게이트 전극, 상기 제1 전원전압에 연결되어 있는 일 전극 및 상기 제2 노드에 연결되어 있는 타 전극을 포함하는 제2 초기화 트랜지스터가 턴 온되는 단계를 더 포함하는 표시장치의 구동 방법.

청구항 23

제15 항에 있어서,

상기 구동 트랜지스터의 게이트 전극과 타 전극을 연결시키는 보상 트랜지스터의 게이트 전극에 게이트 온 전압의 보상제어 신호가 인가되어 상기 구동 트랜지스터의 문턱 전압이 보상되는 보상 단계를 더 포함하는 표시장치의 구동 방법.

청구항 24

제23 항에 있어서,

상기 보상 단계는,

상기 보상 트랜지스터의 게이트 전극에 게이트 온 전압의 보상제어 신호가 인가될 때, 상기 데이터 라인에 유지 전압이 인가되고, 상기 스위칭 트랜지스터의 게이트 전극에 상기 게이트 온 전압의 보상제어 신호가 인가되어 상기 제1 커패시터에 저장되어 있는 데이터 전압이 상기 유지전압을 기준으로 상기 제2 노드에 전달되는 단계를 포함하는 표시장치의 구동 방법.

청구항 25

제24 항에 있어서,

상기 제1 커패시터에 저장되어 있는 데이터 전압은 현재 프레임의 이전 프레임에서 인가된 데이터 전압인 표시장치의 구동 방법.

청구항 26

제25 항에 있어서,

상기 보상 단계는,

상기 보상 트랜지스터가 턴 온되고, 상기 구동 트랜지스터의 문턱 전압 및 상기 이전 프레임의 데이터 전압이 반영된 전압이 상기 구동 트랜지스터의 게이트 전극과 상기 제1 전원전압 사이에 연결되어 있는 제2 커패시터에 저장되는 단계를 더 포함하는 표시장치의 구동 방법.

청구항 27

데이터 전압이 인가되는 일 전극 및 제1 노드에 연결되어 있는 타 전극을 포함하는 제1 커패시터;

주사신호가 인가되는 게이트 전극, 기준전압에 연결되어 있는 일 전극 및 상기 제1 노드에 연결되어 있는 타 전극을 포함하는 기준전압 트랜지스터;

보상제어 신호가 인가되는 게이트 전극, 상기 제1 노드에 연결되어 있는 일 전극 및 제2 노드에 연결되어 있는 타 전극을 포함하는 제1 스위칭 트랜지스터;

발광 신호가 인가되는 게이트 전극, 제1 전원전압에 연결되어 있는 일 전극 및 상기 제2 노드에 연결되어 있는 타 전극을 포함하는 제1 발광 트랜지스터;

제3 노드에 연결되어 있는 게이트 전극, 상기 제2 노드에 연결되어 있는 일 전극 및 제4 노드에 연결되어 있는 타 전극을 포함하는 구동 트랜지스터;

상기 보상제어 신호가 인가되는 게이트 전극, 상기 제3 노드에 연결되어 있는 일 전극 및 상기 제4 노드에 연결되어 있는 타 전극을 포함하는 보상 트랜지스터; 및

상기 제3 노드에 연결되어 있는 일 전극 및 제1 전원전압에 연결되어 있는 타 전극을 포함하는 제2 커패시터를 포함하는 화소.

청구항 28

제27 항에 있어서,

상기 주사신호가 인가되는 게이트 전극, 데이터 라인에 연결되어 있는 일 전극 및 상기 제1 커패시터의 일 전극에 연결되어 있는 타 전극을 포함하는 제2 스위칭 트랜지스터를 더 포함하는 화소.

청구항 29

제27 항에 있어서,

상기 발광 신호가 인가되는 게이트 전극, 상기 제4 노드에 연결되어 있는 일 전극 및 유기발광 다이오드의 애노드 전극에 연결되어 있는 타 전극을 포함하는 제2 발광 트랜지스터를 더 포함하는 화소.

청구항 30

제29 항에 있어서,

초기화 신호에 따라 상기 제3 노드에 초기화 전압을 전달하는 초기화 트랜지스터를 더 포함하는 화소.

청구항 31

제30 항에 있어서,

상기 초기화 트랜지스터는 상기 초기화 신호가 인가되는 게이트 전극, 데이터 라인에 연결되어 있는 일 전극 및 상기 제3 노드에 연결되어 있는 타 전극을 포함하는 화소.

청구항 32

제31 항에 있어서,

상기 초기화 신호가 인가되는 게이트 전극, 상기 제1 전원전압에 연결되어 있는 일 전극 및 상기 제2 노드에 연결되어 있는 타 전극을 포함하는 제2 초기화 트랜지스터를 더 포함하는 화소.

청구항 33

제30 항에 있어서,

상기 초기화 트랜지스터는 상기 초기화 신호가 인가되는 게이트 전극, 초기화 전압에 연결되어 있는 일 전극 및 상기 제3 노드에 연결되어 있는 타 전극을 포함하는 화소.

청구항 34

제33 항에 있어서,

상기 초기화 신호가 인가되는 게이트 전극, 상기 제1 전원전압에 연결되어 있는 일 전극 및 상기 제2 노드에 연결되어 있는 타 전극을 포함하는 제2 초기화 트랜지스터를 더 포함하는 화소.

발명의 설명

기술 분야

[0001]

본 발명은 표시장치 및 그 구동 방법에 관한 것으로, 보다 상세하게는 유기발광 다이오드를 포함하는 화소, 이를 포함하는 액티브 매트릭스형(Active Matrix) 표시장치 및 그 구동 방법에 관한 것이다.

배경 기술

- [0002] 유기발광 표시장치는 전류 또는 전압에 의해 휘도가 제어되는 유기발광 다이오드(Organic Light Emitting Diode, OLED)를 이용한다. 유기발광 다이오드는 전계를 형성하는 양극층 및 음극층, 전계에 의해 발광하는 유기 발광재료를 포함한다.
- [0003] 통상적으로, 유기발광 표시장치(OLED)는 유기발광 다이오드를 구동하는 방식에 따라 패시브 매트릭스형 OLED(PMOLED)와 액티브 매트릭스형 OLED(AMOLED)로 분류된다.
- [0004] 이 중 해상도, 콘트라스트, 동작속도의 관점에서 단위 화소마다 선택하여 점등하는 액티브 매트릭스형 OLED가 주류가 되고 있다. 액티브 매트릭스형 표시장치의 한 프레임은 영상 데이터를 기입하기 위한 주사 기간과 기입된 영상 데이터에 따라 발광하는 발광 기간을 포함한다.
- [0005] 현재, 표시패널은 크기가 대형으로 증가하고 해상도가 증가하는 추세에 있다. 표시패널의 크기가 대형으로 증가하고 해상도가 증가할수록 영상 데이터를 기입하는 시간이 길어지고 표시장치의 구동이 어려워진다.
- [0006] 이러한 문제점은 표시장치가 입체 영상을 표시하는 경우에 더욱 가중된다. 표시장치가 NTSC(National Television System Committee) 방식에 따라 입체 영상을 표시하는 경우, 표시 장치는 1초에 좌안 영상 60 프레임 및 우안 영상 60 프레임을 교대로 표시하여야 한다. 따라서 입체 영상을 표시하는 표시장치의 구동 주파수는 일반 영상을 표시하는 표시장치의 구동 주파수에 비해 적어도 2배 이상이 되어야 한다.
- [0007] 표시패널의 대형화, 고해상도 및 입체 영상 표시에 적합하고 충분한 개구율을 확보할 수 있는 구조의 화소가 필요하다.

발명의 내용

해결하려는 과제

- [0008] 본 발명이 해결하고자 하는 기술적 과제는 표시패널의 대형화, 고해상도 및 입체 영상 표시에 적합하고 충분한 개구율을 확보할 수 있는 화소, 이를 포함하는 표시장치 및 그 구동 방법을 제공함에 있다.

과제의 해결 수단

- [0009] 본 발명의 일 실시예에 따른 표시장치는 데이터 라인과 제1 노드 사이에 연결되어 있는 제1 커패시터, 상기 제1 노드와 제2 노드를 연결하는 스위칭 트랜지스터, 상기 제2 노드에 제1 전원전압을 전달하는 제1 발광 트랜지스터, 상기 제2 노드에 일 전극이 연결되어 유기발광 다이오드로 흐르는 구동 전류를 제어하는 구동 트랜지스터, 상기 제1 노드에 기준전압을 전달하는 기준전압 트랜지스터를 각각 포함하는 복수의 화소를 포함하고, 상기 제1 발광 트랜지스터를 통해 상기 제2 노드에 상기 제1 전원전압이 인가되어 상기 유기발광 다이오드가 발광하는 발광 단계가 상기 복수의 화소에서 동시에 수행될 때, 상기 스위칭 트랜지스터는 턴 오프되고, 상기 기준전압 트랜지스터가 턴 온되어 상기 제1 노드에 상기 기준전압이 전달되고, 상기 복수의 화소 각각에 대응하는 게이트 온 전압의 주사신호에 대응하는 데이터 전압이 상기 제1 커패시터에 저장된다.
- [0010] 상기 기준전압 트랜지스터는 상기 게이트 온 전압의 주사신호에 의해 턴 온되어 상기 제1 노드에 상기 기준전압을 전달할 수 있다.
- [0011] 상기 게이트 온 전압의 주사신호에 의해 턴 온되어 상기 데이터 전압을 상기 제1 커패시터에 전달하는 제2 스위칭 트랜지스터를 더 포함할 수 있다.
- [0012] 상기 복수의 화소 각각은, 상기 구동 트랜지스터의 게이트 전극과 타 전극을 연결시키는 보상 트랜지스터를 더 포함할 수 있다.
- [0013] 상기 복수의 화소 각각은, 상기 구동 트랜지스터의 게이트 전극에 연결되어 있는 초기화 트랜지스터를 더 포함할 수 있다.
- [0014] 상기 복수의 화소 각각은, 상기 구동 트랜지스터의 타 전극과 상기 유기발광 다이오드의 애노드 전극 사이에 연결되는 제2 발광 트랜지스터를 더 포함할 수 있다.
- [0015] 상기 초기화 트랜지스터는 초기화 신호가 인가되는 게이트 전극, 데이터 라인에 연결되어 있는 일 전극 및 상기 구동 트랜지스터의 게이트 전극에 연결되어 있는 타 전극을 포함할 수 있다.

- [0016] 상기 초기화 트랜지스터의 게이트 전극에 게이트 온 전압의 초기화 신호가 인가될 때, 상기 데이터 라인에 초기화 전압이 인가될 수 있다.
- [0017] 상기 복수의 화소 각각은, 상기 초기화 신호가 인가되는 게이트 전극, 상기 제1 전원전압에 연결되어 있는 일 전극 및 상기 제2 노드에 연결되어 있는 타 전극을 포함하는 제2 초기화 트랜지스터를 더 포함할 수 있다.
- [0018] 상기 초기화 트랜지스터는 상기 초기화 신호가 인가되는 게이트 전극, 초기화 전압이 인가되는 일 전극 및 상기 구동 트랜지스터의 게이트 전극에 연결되어 있는 타 전극을 포함할 수 있다.
- [0019] 상기 초기화 신호가 인가되는 게이트 전극, 상기 제1 전원전압에 연결되어 있는 일 전극 및 상기 제2 노드에 연결되어 있는 타 전극을 포함하는 제2 초기화 트랜지스터를 더 포함할 수 있다.
- [0020] 상기 보상 트랜지스터의 게이트 전극에 게이트 온 전압의 보상제어 신호가 인가될 때, 상기 데이터 라인에 유지 전압이 인가되고, 상기 스위칭 트랜지스터의 게이트 전극에 상기 게이트 온 전압의 보상제어 신호가 인가되어 상기 제1 커패시터에 저장되어 있는 데이터 전압이 상기 유지전압을 기준으로 상기 제2 노드에 전달될 수 있다.
- [0021] 상기 제1 커패시터에 저장되어 있는 데이터 전압은 현재 프레임의 이전 프레임에서 인가된 데이터 전압일 수 있다.
- [0022] 상기 복수의 화소 각각은, 상기 구동 트랜지스터의 게이트 전극과 상기 제1 전원전압 사이에 연결되어 상기 이전 프레임의 데이터 전압이 반영된 전압이 저장되는 제2 커패시터를 더 포함할 수 있다.
- [0023] 본 발명의 다른 실시예에 따른 데이터 라인과 제1 노드 사이에 연결되어 있는 제1 커패시터, 상기 제1 노드와 제2 노드를 연결하는 스위칭 트랜지스터, 상기 제2 노드에 제1 전원전압을 전달하는 제1 발광 트랜지스터, 상기 제2 노드에 일 전극이 연결되어 유기발광 다이오드로 흐르는 구동 전류를 제어하는 구동 트랜지스터, 상기 제1 노드에 기준전압을 전달하는 기준전압 트랜지스터를 각각 포함하는 복수의 화소를 포함하는 표시장치의 구동 방법은 상기 스위칭 트랜지스터가 턴 오프되고, 상기 기준전압 트랜지스터에 게이트 온 전압의 주사신호가 인가될 때, 상기 데이터 라인을 통해 전달되는 데이터 전압이 상기 제1 커패시터에 저장되는 주사 단계, 및 상기 제1 발광 트랜지스터를 통해 상기 제2 노드에 상기 제1 전원전압이 인가되어 상기 유기발광 다이오드가 발광하는 발광 단계를 포함하고, 상기 복수의 화소 각각의 발광 단계는 동시에 수행되고, 상기 주사 단계 및 상기 발광 단계는 시간적으로 중첩된다.
- [0024] 상기 주사 단계는, 상기 데이터 라인과 상기 제1 커패시터를 연결시키는 제2 스위칭 트랜지스터의 게이트 전극에 상기 게이트 온 전압의 주사신호가 인가되어 상기 데이터 전압이 상기 제1 커패시터에 전달되는 단계를 포함할 수 있다.
- [0025] 상기 발광 단계는, 상기 제1 전원전압을 상기 구동 트랜지스터의 일 전극에 전달하는 제1 발광 트랜지스터를 턴 온시키는 단계, 및 상기 구동 트랜지스터의 타 전극과 상기 유기발광 다이오드의 애노드 전극 사이에 연결되는 제2 발광 트랜지스터를 턴 온시키는 단계를 포함할 수 있다.
- [0026] 상기 구동 트랜지스터의 게이트 전극에 연결되어 있는 초기화 트랜지스터의 게이트 전극에 게이트 온 전압의 초기화 신호가 인가되어 상기 구동 트랜지스터의 게이트 전극에 초기화 전압이 전달되는 초기화 단계를 더 포함할 수 있다.
- [0027] 상기 초기화 단계는, 상기 초기화 트랜지스터는 상기 데이터 라인에 연결되어 있는 일 전극 및 상기 구동 트랜지스터의 게이트 전극에 연결되어 있는 타 전극을 포함하고, 상기 초기화 트랜지스터의 게이트 전극에 게이트 온 전압의 초기화 신호가 인가되는 단계를 포함할 수 있다.
- [0028] 상기 초기화 단계는, 상기 초기화 신호가 인가되는 게이트 전극, 상기 제1 전원전압에 연결되어 있는 일 전극 및 상기 제2 노드에 연결되어 있는 타 전극을 포함하는 제2 초기화 트랜지스터가 턴 온되는 단계를 더 포함할 수 있다.
- [0029] 상기 초기화 단계는, 상기 초기화 트랜지스터는 초기화 전압이 인가되는 일 전극 및 상기 구동 트랜지스터의 게이트 전극에 연결되어 있는 타 전극을 포함하고, 상기 초기화 트랜지스터의 게이트 전극에 게이트 온 전압의 초기화 신호가 인가되는 단계를 포함할 수 있다.
- [0030] 상기 초기화 단계는, 상기 초기화 신호가 인가되는 게이트 전극, 상기 제1 전원전압에 연결되어 있는 일 전극 및 상기 제2 노드에 연결되어 있는 타 전극을 포함하는 제2 초기화 트랜지스터가 턴 온되는 단계를 더 포함할

수 있다.

- [0031] 상기 구동 트랜지스터의 게이트 전극과 타 전극을 연결시키는 보상 트랜지스터의 게이트 전극에 게이트 온 전압의 보상제어 신호가 인가되어 상기 구동 트랜지스터의 문턱 전압이 보상되는 보상 단계를 더 포함할 수 있다.
- [0032] 상기 보상 단계는, 상기 보상 트랜지스터의 게이트 전극에 게이트 온 전압의 보상제어 신호가 인가될 때, 상기 데이터 라인에 유지전압이 인가되고, 상기 스위칭 트랜지스터의 게이트 전극에 상기 게이트 온 전압의 보상제어 신호가 인가되어 상기 제1 커패시터에 저장되어 있는 데이터 전압이 상기 유지전압을 기준으로 상기 제2 노드에 전달되는 단계를 포함할 수 있다.
- [0033] 상기 제1 커패시터에 저장되어 있는 데이터 전압은 현재 프레임의 이전 프레임에서 인가된 데이터 전압일 수 있다.
- [0034] 상기 보상 단계는, 상기 보상 트랜지스터가 턴 온되고, 상기 구동 트랜지스터의 문턱 전압 및 상기 이전 프레임의 데이터 전압이 반영된 전압이 상기 구동 트랜지스터의 게이트 전극과 상기 제1 전원전압 사이에 연결되어 있는 제2 커패시터에 저장되는 단계를 더 포함할 수 있다.
- [0035] 본 발명의 또 다른 실시예에 따른 화소는 데이터 전압이 인가되는 일 전극 및 제1 노드에 연결되어 있는 타 전극을 포함하는 제1 커패시터, 주사신호가 인가되는 게이트 전극, 기준전압에 연결되어 있는 일 전극 및 상기 제1 노드에 연결되어 있는 타 전극을 포함하는 기준전압 트랜지스터, 보상제어 신호가 인가되는 게이트 전극, 상기 제1 노드에 연결되어 있는 일 전극 및 제2 노드에 연결되어 있는 타 전극을 포함하는 제1 스위칭 트랜지스터, 발광 신호가 인가되는 게이트 전극, 제1 전원전압에 연결되어 있는 일 전극 및 상기 제2 노드에 연결되어 있는 타 전극을 포함하는 제1 발광 트랜지스터, 제3 노드에 연결되어 있는 게이트 전극, 상기 제2 노드에 연결되어 있는 일 전극 및 제4 노드에 연결되어 있는 타 전극을 포함하는 구동 트랜지스터, 상기 보상제어 신호가 인가되는 게이트 전극, 상기 제3 노드에 연결되어 있는 일 전극 및 상기 제4 노드에 연결되어 있는 타 전극을 포함하는 보상 트랜지스터, 및 상기 제3 노드에 연결되어 있는 일 전극 및 제1 전원전압에 연결되어 있는 타 전극을 포함하는 제2 커패시터를 포함한다.
- [0036] 상기 주사신호가 인가되는 게이트 전극, 상기 데이터 라인에 연결되어 있는 일 전극 및 상기 제1 커패시터의 일 전극에 연결되어 있는 타 전극을 포함하는 제2 스위칭 트랜지스터를 더 포함할 수 있다.
- [0037] 상기 발광 신호가 인가되는 게이트 전극, 상기 제4 노드에 연결되어 있는 일 전극 및 유기발광 다이오드의 애노드 전극에 연결되어 있는 타 전극을 포함하는 제2 발광 트랜지스터를 더 포함할 수 있다.
- [0038] 초기화 신호에 따라 상기 제3 노드에 초기화 전압을 전달하는 초기화 트랜지스터를 더 포함할 수 있다.
- [0039] 상기 초기화 트랜지스터는 상기 초기화 신호가 인가되는 게이트 전극, 상기 데이터 라인에 연결되어 있는 일 전극 및 상기 제3 노드에 연결되어 있는 타 전극을 포함할 수 있다.
- [0040] 상기 초기화 신호가 인가되는 게이트 전극, 상기 제1 전원전압에 연결되어 있는 일 전극 및 상기 제2 노드에 연결되어 있는 타 전극을 포함하는 제2 초기화 트랜지스터 더 포함할 수 있다.
- [0041] 상기 초기화 트랜지스터는 상기 초기화 신호가 인가되는 게이트 전극, 초기화 전압에 연결되어 있는 일 전극 및 상기 제3 노드에 연결되어 있는 타 전극을 포함할 수 있다.
- [0042] 상기 초기화 신호가 인가되는 게이트 전극, 상기 제1 전원전압에 연결되어 있는 일 전극 및 상기 제2 노드에 연결되어 있는 타 전극을 포함하는 제2 초기화 트랜지스터 더 포함할 수 있다.

발명의 효과

- [0043] 표시패널의 대형화, 고해상도 및 입체 영상 표시가 안정적으로 이루어질 수 있으며, 이에 따라 표시장치의 표시 품질을 향상시킬 수 있다.

도면의 간단한 설명

- [0044] 도 1은 본 발명의 일 실시예에 따른 표시장치를 나타내는 블록도이다.
- 도 2는 본 발명의 일 실시예에 따른 표시장치의 구동 방식을 나타내는 도면이다.
- 도 3은 본 발명의 일 실시예에 따른 화소를 나타내는 회로도이다.

도 4는 본 발명의 일 실시예에 따른 표시장치의 구동 방법을 나타내는 타이밍도이다.
 도 5는 본 발명의 다른 실시예에 따른 표시장치의 구동 방식을 나타내는 도면이다.
 도 6은 본 발명의 다른 실시예에 따른 화소를 나타내는 회로도이다.
 도 7은 본 발명의 다른 실시예에 따른 표시장치의 구동 방법을 나타내는 타이밍도이다.
 도 8은 본 발명의 또 다른 실시예에 따른 화소를 나타내는 회로도이다.
 도 9는 본 발명의 또 다른 실시예에 따른 화소를 나타내는 회로도이다.
 도 10은 본 발명의 또 다른 실시예에 따른 화소를 나타내는 회로도이다.
 도 11은 본 발명의 또 다른 실시예에 따른 화소를 나타내는 회로도이다.
 도 12는 본 발명의 또 다른 실시예에 따른 화소를 나타내는 회로도이다.
 도 13은 본 발명의 또 다른 실시예에 따른 화소를 나타내는 회로도이다.

발명을 실시하기 위한 구체적인 내용

- [0045] 이하, 첨부한 도면을 참고로 하여 본 발명의 실시예들에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예들에 한정되지 않는다.
- [0046] 또한, 여러 실시예들에 있어서, 동일한 구성을 가지는 구성요소에 대해서는 동일한 부호를 사용하여 대표적으로 제1 실시예에서 설명하고, 그 외의 실시예에서는 제1 실시예와 다른 구성에 대해서만 설명하기로 한다.
- [0047] 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 동일 또는 유사한 구성요소에 대해서는 동일한 참조 부호를 붙이도록 한다.
- [0048] 명세서 전체에서, 어떤 부분이 다른 부분과 "연결"되어 있다고 할 때, 이는 "직접적으로 연결"되어 있는 경우뿐 아니라, 그 중간에 다른 소자를 사이에 두고 "전기적으로 연결"되어 있는 경우도 포함한다. 또한 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다.
- [0049] 도 1은 본 발명의 일 실시예에 따른 표시장치를 나타내는 블록도이다.
- [0050] 도 1을 참조하면, 표시장치(10)는 신호 제어부(100), 주사 구동부(200), 데이터 구동부(300), 초기화 신호부(400), 보상제어 신호부(500), 발광 신호부(600) 및 표시부(700)를 포함한다.
- [0051] 신호 제어부(100)는 외부 장치로부터 입력되는 영상 신호(ImS) 및 동기 신호를 수신한다. 입력 영상 신호(ImS)는 복수의 화소의 휘도(luminance) 정보를 담고 있다. 휘도는 정해진 수효, 예를 들어, $1024(=2^{10})$, $256(=2^8)$ 또는 $64(=2^6)$ 개의 계조(gray)를 가지고 있다. 동기 신호는 수평 동기 신호(Hsync), 수직 동기 신호(Vsync) 및 메인 클럭 신호(MCLK)를 포함한다.
- [0052] 신호 제어부(100)는 영상 신호(ImS), 수평 동기 신호(Hsync), 수직 동기 신호(Vsync) 및 메인 클럭 신호(MCLK)에 따라 제1 내지 제5 구동 제어신호(CONT1, CONT2, CONT3, CONT4, CONT5) 및 영상 데이터 신호(ImD)를 생성한다.
- [0053] 신호 제어부(100)는 수직 동기 신호(Vsync)에 따라 프레임 단위로 영상 신호(ImS)를 구분하고, 수평 동기 신호(Hsync)에 따라 주사 라인 단위로 영상 신호(ImS)를 구분하여 영상 데이터 신호(ImD)를 생성한다. 신호 제어부(100)는 영상 데이터 신호(ImD)를 제1 구동 제어신호(CONT1)와 함께 데이터 구동부(300)로 전송한다.
- [0054] 표시부(700)는 복수의 화소를 포함하는 표시 영역이다. 표시부(700)에는 대략 행 방향으로 연장되어 서로가 거의 평행한 복수의 주사 라인, 대략 열 방향으로 연장되어 서로가 거의 평행한 복수의 데이터 라인, 복수의 초기화 라인, 복수의 보상제어 라인 및 복수의 발광 라인이 복수의 화소에 연결되도록 형성된다. 복수의 화소는 대략 행렬의 형태로 배열된다.
- [0055] 주사 구동부(200)는 복수의 주사 라인에 연결되고, 제2 구동 제어신호(CONT2)에 따라 복수의 주사 신호(S[1]~S[n])를 생성한다. 주사 구동부(200)는 복수의 주사 라인에 게이트 온 전압의 주사 신호(S[1]~S[n])를 순

차적으로 인가할 수 있다.

- [0056] 데이터 구동부(300)는 복수의 데이터 라인에 연결되고, 제1 구동 제어신호(CONT1)에 따라 입력된 영상 데이터 신호(ImD)를 샘플링 및 홀딩하고, 복수의 데이터 라인 각각에 복수의 데이터 신호(data[1]~data[m])를 전달한다. 데이터 구동부(300)는 게이트 온 전압의 주사 신호(S[1]~S[n])에 대응하여 복수의 데이터 라인에 소정의 전압 범위를 갖는 데이터 신호를 인가한다.
- [0057] 초기화 신호부(400)는 복수의 초기화 라인에 연결되고, 제3 구동 제어신호(CONT3)에 따라 초기화 신호(GI)를 생성한다.
- [0058] 보상제어 신호부(500)는 복수의 보상제어 라인에 연결되고, 제4 구동 제어신호(CONT4)에 따라 보상제어 신호(GC)를 생성한다.
- [0059] 발광 신호부(600)는 복수의 발광 라인에 연결되고, 제5 구동 제어신호(CONT5)에 따라 발광 신호(GE)를 생성한다.
- [0060] 도 2는 본 발명의 일 실시예에 따른 표시장치의 구동 방식을 나타내는 도면이다.
- [0061] 도 2를 참조하면, 표시부(700)에 하나의 영상이 표시되는 한 프레임 기간은 화소의 유기발광 다이오드의 구동 전압을 초기화하는 초기화 기간(1), 화소의 구동 트랜지스터의 문턱 전압을 보상하는 보상 기간(2), 복수의 화소 각각에 데이터가 기입되는 주사 기간(3) 및 복수의 화소가 기입된 데이터에 대응하여 발광하는 발광 기간(4)을 포함한다. 시간적으로 주사 기간(3)과 발광 기간(4)은 중첩되어 발생한다.
- [0062] 현재 프레임의 발광 기간(4)에 화소는 직전 프레임의 주사 기간(3)에 기입된 데이터에 따라 발광한다. 그리고 현재 프레임의 주사 기간(3)에 화소에 기입되는 데이터에 따라 화소는 다음 프레임의 발광 기간(4)에 발광한다.
- [0063] 예를 들어, 기간 T1에 N 번째 프레임의 주사 기간(3) 및 발광 기간(4)이 포함된다고 하자. 기간 T1의 주사 기간(3)에 화소들에 기입되는 데이터는 N 번째 프레임의 데이터이고, 기간 T1의 발광 기간(4)에 화소들은 N-1 번째 프레임의 주사 기간(3)에 기입된 N-1 번째 프레임의 데이터에 따라 발광한다.
- [0064] 기간 T2는 N+1 번째 프레임의 주사 기간(3) 및 발광 기간(4)이 포함된다. 기간 T2의 주사 기간(3)에 화소들에 기입되는 데이터는 N+1 번째 프레임의 데이터이고, 기간 T2의 발광 기간(4)에 화소들은 N 번째 프레임의 주사 기간(3), 즉 기간 T1에 기입된 N 번째 프레임의 데이터에 따라 발광한다.
- [0065] 기간 T3은 N+2 번째 프레임의 주사 기간(3) 및 발광 기간(4)이 포함된다. 기간 T3의 주사 기간(3)에 화소들에 기입되는 데이터는 N+2 번째 프레임의 데이터이고, 기간 T3의 발광 기간(4)에 화소들은 N+1 번째 프레임의 주사 기간(3), 즉 기간 T2에 기입된 N+1 번째 프레임의 데이터에 따라 발광한다.
- [0066] 기간 T4는 N+3 번째 프레임의 주사 기간(3) 및 발광 기간(4)이 포함된다. 기간 T4의 주사 기간(3)에 화소들에 기입되는 데이터는 N+3 번째 프레임의 데이터이고, 기간 T4의 발광 기간(4)에 화소들은 N+2 번째 프레임의 주사 기간(3), 즉 기간 T3에 기입된 N+2 번째 프레임의 데이터에 따라 발광한다.
- [0067] 현재 프레임의 데이터가 주사 기간(3)에 기입되고, 주사 기간(3)과 중첩되는 기간인 발광 기간(4)에 직전 프레임의 데이터에 따라 발광하는 화소 구조를 도 3을 참조하여 설명한다.
- [0068] 도 3은 본 발명의 일 실시예에 따른 화소를 나타내는 회로도이다.
- [0069] 도 3을 참조하면, 제1 실시예에 따른 화소(20)는 스위칭 트랜지스터(TR11), 구동 트랜지스터(TR12), 보상 트랜지스터(TR13), 초기화 트랜지스터(TR14), 제1 발광 트랜지스터(TR15), 제2 발광 트랜지스터(TR16), 기준전압 트랜지스터(TR17), 제1 커패시터(C11), 제2 커패시터(C12) 및 유기발광 다이오드(OLED)를 포함한다.
- [0070] 스위칭 트랜지스터(TR11)는 보상제어 라인에 연결되어 있는 게이트 전극, 제1 노드(N11)에 연결되어 있는 일 전극 및 제2 노드(N12)에 연결되어 있는 타 전극을 포함한다. 스위칭 트랜지스터(TR11)는 게이트 온 전압의 보상제어 신호(GC)에 의해 턴 온되어 제1 노드(N11)와 제2 노드(N12)를 연결시킨다.
- [0071] 구동 트랜지스터(TR12)는 제3 노드(N13)에 연결되어 있는 게이트 전극, 제2 노드(N12)에 연결되어 있는 일 전극 및 제4 노드(N14)에 연결되어 있는 타 전극을 포함한다. 구동 트랜지스터(TR12)는 제2 노드(N13)의 전압에 의해 온-오프되어 유기발광 다이오드(OLED)에 공급되는 구동 전류를 제어한다.
- [0072] 보상 트랜지스터(TR13)는 보상제어 라인에 연결되어 있는 게이트 전극, 제3 노드(N13)에 연결되어 있는 일 전극 및 제4 노드(N14)에 연결되어 있는 타 전극을 포함한다. 보상 트랜지스터(TR13)는 게이트 온 전압의 보상제어

신호(GC)에 의해 턴 온되어 구동 트랜지스터(TR12)에 게이트 전극과 타 전극을 연결시킨다.

- [0073] 초기화 트랜지스터(TR14)는 초기화 라인에 연결되어 있는 게이트 전극, 데이터 라인(Dj)에 연결되어 있는 일 전극 및 제3 노드(N13)에 연결되어 있는 타 전극을 포함한다. 초기화 트랜지스터(TR14)는 게이트 온 전압의 초기화 신호(GI)에 의해 턴 온되어 제3 노드(N13)에 데이터 라인(Dj)에 인가되는 초기화 전압(Vinit)을 전달한다.
- [0074] 제1 발광 트랜지스터(TR15)는 발광 라인에 연결되어 있는 게이트 전극, 제1 전원전압(ELVDD)에 연결되어 있는 일 전극 및 제2 노드(N12)에 연결되어 있는 타 전극을 포함한다. 제1 발광 트랜지스터(TR15)는 게이트 온 전압의 발광 신호(GE)에 의해 턴 온되어 제2 노드(N12)에 제1 전원전압(ELVDD)을 전달한다.
- [0075] 제2 발광 트랜지스터(TR16)는 발광 라인에 연결되어 있는 게이트 전극, 제4 노드(N14)에 연결되어 있는 일 전극 및 유기발광 다이오드(OLED)의 애노드 전극에 연결되어 있는 타 전극을 포함한다. 제2 발광 트랜지스터(TR16)는 게이트 온 전압의 발광 신호(GE)에 의해 턴 온되어 제4 노드(N14)와 유기발광 다이오드(OLED)의 애노드 전극을 연결시킨다.
- [0076] 제1 발광 트랜지스터(TR15) 및 제2 발광 트랜지스터(TR16)는 게이트 온 전압의 발광 신호(GE)에 의해 턴 온되고, 턴 온 상태의 구동 트랜지스터(TR12)를 통해 제1 전원전압(ELVDD)에 의한 전류를 유기발광 다이오드(OLED)에 전달한다.
- [0077] 기준전압 트랜지스터(TR17)는 주사 라인에 연결되어 있는 게이트 전극, 기준전압(Vref)에 연결되어 있는 일 전극 및 제1 노드(N11)에 연결되어 있는 타 전극을 포함한다. 기준전압 트랜지스터(TR17)는 게이트 온 전압의 주사 신호(S[i])에 의해 턴 온되어 기준전압(Vref)을 제1 노드(N11)에 전달한다($1 \leq i \leq n$).
- [0078] 제1 커패시터(C11)는 데이터 라인(Dj)에 연결되어 있는 일 전극 및 제1 노드(N11)에 연결되어 있는 타 전극을 포함한다($1 \leq j \leq m$).
- [0079] 제2 커패시터(C12)는 제3 노드(N13)에 연결되어 있는 일 전극 및 제1 전원전압(ELVDD)에 연결되어 있는 타 전극을 포함한다.
- [0080] 유기발광 다이오드(OLED)는 제2 발광 트랜지스터(TR16)의 타 전극에 연결되어 있는 애노드 전극 및 제2 전원전압(ELVSS)에 연결되어 있는 캐소드 전극을 포함한다. 유기발광 다이오드(OLED)는 기본색(primary color) 중 하나의 빛을 낼 수 있다. 기본색의 예로는 적색, 녹색, 청색의 삼원색을 들 수 있으며, 이들 삼원색의 공간적 합 또는 시간적 합으로 원하는 색상이 표시될 수 있다.
- [0081] 스위칭 트랜지스터(TR11), 구동 트랜지스터(TR12), 보상 트랜지스터(TR13), 초기화 트랜지스터(TR14), 제1 발광 트랜지스터(TR15), 제2 발광 트랜지스터(TR16) 및 기준전압 트랜지스터(TR17)는 p-채널 전계 효과 트랜지스터일 수 있다. 이때, 스위칭 트랜지스터(TR11), 구동 트랜지스터(TR12), 보상 트랜지스터(TR13), 초기화 트랜지스터(TR14), 제1 발광 트랜지스터(TR15), 제2 발광 트랜지스터(TR16) 및 기준전압 트랜지스터(TR17)를 턴 온시키는 게이트 온 전압은 로우 레벨 전압이고 턴-오프시키는 게이트 오프 전압은 하이 레벨 전압이다.
- [0082] 여기서는 p-채널 전계 효과 트랜지스터를 나타내었으나, 스위칭 트랜지스터(TR11), 구동 트랜지스터(TR12), 보상 트랜지스터(TR13), 초기화 트랜지스터(TR14), 제1 발광 트랜지스터(TR15), 제2 발광 트랜지스터(TR16) 및 기준전압 트랜지스터(TR17) 중 적어도 어느 하나는 n-채널 전계 효과 트랜지스터일 수 있다. 이때 n-채널 전계 효과 트랜지스터를 턴 온시키는 게이트 온 전압은 하이 레벨 전압이고 턴-오프시키는 게이트 오프 전압은 로우 레벨 전압이다.
- [0083] 스위칭 트랜지스터(TR11), 구동 트랜지스터(TR12), 보상 트랜지스터(TR13), 초기화 트랜지스터(TR14), 제1 발광 트랜지스터(TR15), 제2 발광 트랜지스터(TR16) 및 기준전압 트랜지스터(TR17)는 비정질 실리콘 박막 트랜지스터(amorphous-Si TFT), 저온 폴리 실리콘(Low Temperature Poly-Silicon, LTPS) 박막 트랜지스터, 및 산화물 박막 트랜지스터(Oxide TFT) 중 어느 하나로 마련될 수 있다. 산화물 박막 트랜지스터(Oxide TFT)는 비정질 IGZO(Indium-Galium-Zinc-Oxide), ZnO(Zinc-Oxide), TiO(Titanum Oxide) 등의 산화물을 활성화 층으로 가질 수 있다.
- [0084] 제1 전원전압(ELVDD)은 하이 레벨 전압이고, 제2 전원전압(ELVSS)는 로우 레벨 전압이다. 제1 전원전압(ELVDD) 및 제2 전원전압(ELVSS)은 화소 동작에 필요한 구동 전압을 공급한다.
- [0085] 도 4는 본 발명의 일 실시예에 따른 표시장치의 구동 방법을 나타내는 타이밍도이다.
- [0086] 도 3 및 4를 참조하면, 제1 실시예에 따른 화소(20)를 포함하는 표시장치의 구동 방법에 대하여 설명한다.

[0087] 한 프레임 동안 제1 전원전압(ELVDD)은 하이 레벨 전압을 유지하고 제2 전원전압(ELVSS)은 로우 레벨 전압을 유지한다. 그리고 리셋 기간(1), 보상 기간(2), 주사 기간(3) 및 발광 기간(4) 각각에 따라 주사신호(S[1]~S[n]), 초기화 신호(GI), 보상제어 신호(GC), 발광 신호(GE) 및 데이터 신호(data[1]~data[m])가 변동한다.

[0088] 초기화 기간(1)에서, 초기화 신호(GI)가 로우 레벨 전압으로 인가된다. 이때, 데이터 신호(data[1]~data[m])는 초기화 전압(Vinit)으로 인가된다. 초기화 트랜지스터(TR14)가 턴 온되고, 턴 온된 초기화 트랜지스터(TR14)를 통하여 초기화 전압(Vinit)이 제3 노드(N13)에 전달된다. 초기화 전압(Vinit)은 제3 노드(N13)의 전압을 충분히 낮은 전압으로 초기화할 수 있는 정도의 낮은 전압이다. 초기화 전압(Vinit)은 로우 레벨 전압일 수 있다. 제3 노드(N13)의 전압이 초기화 전압(Vinit)으로 초기화되는 초기화 동작이 완료되면, 초기화 신호(GI)는 하이 레벨 전압으로 전환되어 초기화 트랜지스터(TR14)를 턴 오프시킨다.

[0089] 보상 기간(2)에서, 보상제어 신호(GC)가 로우 레벨 전압으로 인가된다. 이때, 데이터 라인(Dj)에는 정해진 레벨의 유지전압(Vsus)이 인가된다. 유지전압(Vsus)은 초기화 전압(Vinit)과 동일한 전압 레벨을 가질 수도 있다. 스위칭 트랜지스터(TR11) 및 보상 트랜지스터(TR13)가 턴 온된다. 데이터 라인(Dj)에 유지전압(Vsus)이 인가되고 스위칭 트랜지스터(TR11)가 턴 온됨에 따라 제1 커패시터(C11)에 저장되어 있는 전압이 유지전압(Vsus)을 기준으로 제2 노드(N12)에 인가된다. 제1 커패시터(C11)에 저장되어 있는 전압은 현재 프레임의 이전 프레임의 주사 기간(3)에 제1 커패시터(C11)에 저장되는 전압으로써 Vref-data 이다. data는 데이터 신호(data[1]~data[m])의 전압을 의미한다. 제2 노드(N12)에는 전달되는 전압은 Vref-data+Vsus 가 된다. 보상 트랜지스터(TR13)가 턴 온됨에 따라 구동 트랜지스터(TR12)는 다이오드 연결되고, 구동 트랜지스터(TR12)의 문턱전압(Vth)이 반영된 전압이 제3 노드(N13)에 인가된다. 구동 트랜지스터(TR12)의 문턱전압(Vth)이 반영된 전압은 제2 커패시터(C12)에 저장된다. 제3 노드(N13)의 전압 Vg는 수학적 식 1과 같다.

수학적 식 1

$$V_g = \{C_{old}/(C_{old}+C_{st})\}(V_{ref}-data-V_{sus}) + \{C_{st}/(C_{old}+C_{st})\}V_{init} \\ + [1 + \{C_{st}/(C_{old}+C_{st})\}]V_{th}$$

[0090]

[0091] 여기서, Chold는 제1 커패시터의 용량, Cst는 제2 커패시터의 용량을 의미한다. 즉, 제3 노드(N13)의 전압 Vg은 구동 트랜지스터(TR12)의 문턱전압(Vth) 및 이전 프레임의 데이터 전압(data)이 반영된 전압이다.

[0092] 제2 노드(N13)에 구동 트랜지스터(TR12)의 문턱전압(Vth) 및 이전 프레임의 데이터 전압(data)이 반영된 전압이 인가되고 제2 커패시터(C12)에 저장된 후 보상제어 신호(GC)는 하이 레벨 전압으로 전환되어 보상 트랜지스터(TR13)를 턴 오프시킨다.

[0093] 발광 기간(4)에서, 발광 신호(GE)가 로우 레벨 전압으로 인가되어 제1 발광 트랜지스터(TR15) 및 제2 발광 트랜지스터(TR16)를 턴 온시킨다. 턴 온된 제1 발광 트랜지스터(TR15)를 통해 제2 노드(N12)에 제1 전원전압(ELVDD)이 전달된다. 그리고 구동 트랜지스터(TR12)를 통하여 유기발광 다이오드(OLED)로 전류가 흐른다. 유기발광 다이오드(OLED)로 흐르는 구동 전류 I_OLED는 수학적 식 2와 같다.

수학적 식 2

$$I_{OLED} = k(V_{gs}-V_{th})^2 \\ = k[\{C_{old}/(C_{old}+C_{st})\}(V_{ref}-data-V_{sus}) + \{C_{st}/(C_{old}+C_{st})\}V_{init} \\ + [1 + \{C_{st}/(C_{old}+C_{st})\}]V_{th} - ELVDD - V_{th}]^2 \\ = k[\{C_{old}/(C_{old}+C_{st})\}(V_{ref}-data-V_{sus}) + \{C_{st}/(C_{old}+C_{st})\}V_{init} \\ - ELVDD + \{C_{st}/(C_{old}+C_{st})\}V_{th}]^2$$

[0094]

[0095] 유기발광 다이오드(OLED)는 구동 전류 I_OLED에 대응되는 밝기로 발광한다. 수학적 식 2에서 구동 트랜지스터

(TR12)의 문턱전압(V_{th})이 스케일링($scaling$)되므로, 유기발광 다이오드(OLED)는 구동 트랜지스터(TR12)의 문턱전압(V_{th})의 편차에 의한 영향이 적은 구동 전류 I_{OLED} 에 대응하는 밝기로 발광한다. 특히, 제2 커패시터(C12)의 용량 C_{st} 에 대비하여 제1 커패시터(C11)의 용량 C_{hold} 가 클수록 데이터 구동부(300)의 동일한 IC 출력 범위로 더 많은 전류가 유기발광 다이오드(OLED)로 흐르게 할 수 있으며, 구동 트랜지스터(T12)의 문턱전압(V_{th})의 편차에 의한 영향도 줄일 수 있다.

[0096] 주사 기간(3)에서, 복수의 주사 신호($S[1] \sim S[n]$)는 순차적으로 로우 레벨 전압으로 인가되어 복수의 화소 각각의 기준전압 트랜지스터(TR17)를 턴 온시키고, 복수의 주사 신호($S[1] \sim S[n]$)에 대응하여 복수의 데이터 신호($data[1] \sim data[m]$)가 인가된다. 이때, 보상제어 신호(GC)는 하이 레벨 전압으로 인가되고, 스위칭 트랜지스터(TR11)는 턴 오프 상태이다. 기준전압 트랜지스터(TR17)가 턴 온됨에 따라 제1 노드(N11)에는 기준전압(V_{ref})이 전달된다. 제1 노드(N11)에 기준전압(V_{ref})이 전달되는 동안 데이터 라인(Dj)에 데이터 전압($data$)이 전달되면, 제1 커패시터(C11)에 $V_{ref}-data$ 전압이 저장된다. 제1 커패시터(C11)에 $V_{ref}-data$ 전압이 저장된 후 기준전압 트랜지스터(TR17)가 턴 오프되면 제1 노드(N11)는 플로팅 상태가 되고, 이후 데이터 라인(Dj)의 전압이 변동되더라도 제1 커패시터(C11)에 저장된 $V_{ref}-data$ 전압은 유지된다. 제1 커패시터(C11)에 저장된 $V_{ref}-data$ 전압은 다음 프레임의 발광 기간(4)에 사용된다.

[0097] 도 5는 본 발명의 다른 실시예에 따른 표시장치의 구동 방식을 나타내는 도면이다.

[0098] 도 5를 참조하면, 표시장치(10)가 셔터 안경 방식에 따라 좌안 영상과 우안 영상을 교대로 표시하는 구동 방식이다. 도 5에 도시된 바와 같이, 각 프레임은 초기화 기간(1), 보상 기간(2), 주사 기간(3) 및 발광 기간(4)을 포함한다.

[0099] 좌안 영상을 나타내는 복수의 데이터 신호(이하, 좌안 영상 데이터 신호라 함)가 복수의 화소 각각에 기입되는 프레임은 도면 부호 'L'을 사용하여 나타내고, 우안 영상을 나타내는 복수의 데이터 신호(이하, 우안 영상 데이터 신호라 함)가 복수의 화소 각각에 기입되는 프레임은 도면 부호 'R'을 사용하여 나타낸다.

[0100] 초기화 기간(1), 보상 기간(2), 주사 기간(3) 및 발광 기간(4) 각각에서 초기화 신호(GI), 보상제어 신호(GC), 발광 신호(GE), 주사 신호($S[1] \sim S[n]$) 및 데이터 신호($data[1] \sim data[m]$)의 파형은 도 4에 도시된 파형과 동일하므로, 각 기간에 대한 구체적인 설명은 생략한다.

[0101] 기간 T21의 주사기간(3)에 N_L 프레임의 좌안 영상 데이터 신호가 복수의 화소에 기입된다. 주사기간(3) 동안 복수의 화소 각각에 대응하는 좌안 영상 데이터 신호가 기입된다. 이때, 기간 T21의 발광기간(4) 동안 $N-1_R$ 프레임의 주사 기간(3)에 기입된 우안 영상 데이터 신호에 따라 복수의 화소가 발광한다.

[0102] 기간 T22의 주사기간(3)에 N_R 프레임의 우안 영상 데이터 신호가 복수의 화소에 기입된다. 주사기간(3) 동안 복수의 화소 각각에 대응하는 우안 영상 데이터 신호가 기입된다. 이때, 기간 T22의 발광기간(4) 동안 N_L 프레임의 주사 기간(3)에 기입된 좌안 영상 데이터 신호에 따라 복수의 화소가 발광한다.

[0103] 기간 T23의 주사기간(3)에 $N+1_L$ 프레임의 좌안 영상 데이터 신호가 복수의 화소에 기입된다. 주사기간(3) 동안 복수의 화소 각각에 대응하는 좌안 영상 데이터 신호가 기입된다. 이때, 기간 T23의 발광기간(4) 동안 N_R 프레임의 주사 기간(3)에 기입된 우안 영상 데이터 신호에 따라 복수의 화소가 발광한다.

[0104] 기간 T24의 주사기간(3)에 $N+1_R$ 프레임의 우안 영상 데이터 신호가 복수의 화소에 기입된다. 주사기간(3) 동안 복수의 화소 각각에 대응하는 우안 영상 데이터 신호가 기입된다. 이때, 기간 T24의 발광기간(4) 동안 $N+1_L$ 프레임의 주사 기간(3)에 기입된 좌안 영상 데이터 신호에 따라 복수의 화소가 발광한다.

[0105] 이와 같은 방식으로 좌안 영상이 기입되는 동안 우안 영상이 동시에 발광하고, 우안 영상이 기입되는 동안 좌안 영상이 동시에 발광한다. 그러면 발광 기간을 충분히 확보할 수 있어, 입체 영상의 화질이 향상된다.

[0106] 주사 기간(3)과 발광 기간(4)이 동일한 기간에 속해 있으므로, 각 프레임의 발광 기간(4) 간의 간격(T_{31})을 주사 기간에 관계없이 설정할 수 있다. 이때, 셔터 안경의 액정 응답 속도에 최적화된 간격으로 발광 기간(4) 간의 간격(T_{31})을 설정할 수 있다.

[0107] 주사 기간(3)과 발광기간(4)이 동일한 기간에 속하지 않는 종래의 경우, 주사 기간(3) 후에 발광기간(4)이 위치하므로, 한 프레임의 기간 중 발광기간(4)을 설정할 수 있는 시간적 마진이 적다. 제안하는 구동 방식에서는 한 프레임의 기간 중 초기화 기간 및 보상 기간을 제외한 기간에 발광 기간(4)을 설정할 수 있다. 따라서 발광기간(4)을 설정할 수 있는 시간적 마진이 종래에 비해 증가하여, 셔터 안경의 액정 응답 속도를 고려하여 발광기간

(4) 간의 간격(T31)을 설정할 수 있다.

- [0108] 예를 들어, 좌안 영상(또는 우안 영상)의 발광이 끝난 시점부터 셔터 안경의 우안 렌즈(또는 좌안 렌즈)를 완전히 여는데 소요되는 시간을 고려하여 발광 기간(4) 간의 간격(T31)을 설정할 수 있다.
- [0109] 도 6은 본 발명의 다른 실시예에 따른 화소를 나타내는 회로도이다.
- [0110] 도 6을 참조하면, 제2 실시예에 따른 화소(30)는 스위칭 트랜지스터(TR21), 구동 트랜지스터(TR22), 보상 트랜지스터(TR23), 초기화 트랜지스터(TR24), 제1 발광 트랜지스터(TR25), 제2 발광 트랜지스터(TR26), 기준전압 트랜지스터(TR27), 제1 커패시터(C21), 제2 커패시터(C22) 및 유기발광 다이오드(OLED)를 포함한다.
- [0111] 제1 실시예에 따른 화소(20)와 차이점으로, 제2 실시예에 따른 화소(30)에 포함되는 초기화 트랜지스터(TR24)는 초기화 라인에 연결되어 있는 게이트 전극, 초기화 전압(Vinit)에 연결되어 있는 일 전극 및 제3 노드(N23)에 연결되어 있는 타 전극을 포함한다. 초기화 트랜지스터(TR24)는 게이트 온 전압의 초기화 신호(GI)에 의해 턴 온되어 초기화 전압(Vinit)을 제3 노드(N23)에 전달한다. 즉, 제2 실시예에 따른 화소(30)에서는 데이터 라인(Dj)을 통하지 않고 초기화 전압(Vinit)을 별도로 마련하여 초기화 기간(1)에 제3 노드(N23)를 초기화 전압(Vinit)으로 초기화한다.
- [0112] 초기화 전압(Vinit)과 기준전압(Vref)은 동일한 배선을 사용할 수 있다. 즉, 초기화 전압(Vinit)과 기준전압(Verf)은 동일한 레벨의 전압일 수 있다.
- [0113] 도 7은 본 발명의 다른 실시예에 따른 표시장치의 구동 방법을 나타내는 타이밍도이다.
- [0114] 도 6 및 7을 참조하면, 제2 실시예에 따른 화소(30)를 포함하는 표시장치의 구동 방법을 나타내는 타이밍도이다. 제2 실시예에 따른 화소(30)의 초기화 트랜지스터(TR24)는 별도로 마련되는 초기화 전압(Vinit)에 연결되어 있으므로, 초기화 기간(1)에 데이터 신호(data[1]~data[m])가 초기화 전압(Vinit)으로 전환될 필요 없이 유지전압(Vsus)으로 인가될 수 있다.
- [0115] 이외에, 초기화 기간(1), 보상 기간(2), 주사 기간(3) 및 발광 기간(4) 각각에서 초기화 신호(GI), 보상제어 신호(GC), 발광 신호(GE), 주사 신호(S[1]~S[n]) 및 데이터 신호(data[1]~data[m])의 파형은 도 4에 도시된 파형과 동일하므로, 각 기간에 대한 상세한 설명은 생략한다.
- [0116] 물론, 제2 실시예에 따른 화소(30)를 포함하는 표시장치는 도 5에 설명한 셔터 안경 방식에 따라 좌안 영상과 우안 영상을 교대로 표시하는 구동 방식에 따라 구동할 수도 있다.
- [0117] 도 8은 본 발명의 또 다른 실시예에 따른 화소를 나타내는 회로도이다.
- [0118] 도 8을 참조하면, 제3 실시예에 따른 화소(40)는 스위칭 트랜지스터(TR31), 구동 트랜지스터(TR32), 보상 트랜지스터(TR33), 제1 초기화 트랜지스터(TR34), 제1 발광 트랜지스터(TR35), 제2 발광 트랜지스터(TR36), 기준전압 트랜지스터(TR37), 제2 초기화 트랜지스터(TR38), 제1 커패시터(C31), 제2 커패시터(C32) 및 유기발광 다이오드(OLED)를 포함한다.
- [0119] 제1 실시예에 따른 화소(20)와 비교하여, 제3 실시예에 따른 화소(40)는 초기화 라인에 연결되어 있는 게이트 전극, 제1 전원 전압(ELVDD)에 연결되어 있는 일 전극 및 제2 노드(N32)에 연결되어 있는 타 전극을 포함하는 제2 초기화 트랜지스터(TR38)를 더 포함한다. 제2 초기화 트랜지스터(TR38)는 게이트 온 전압의 초기화 신호(GI)에 의해 턴 온되어 제1 전원전압(ELVDD)을 제2 노드(N32)에 전달한다. 즉, 제2 초기화 트랜지스터(TR38)는 초기화 기간(1)에 게이트 온 전압의 초기화 신호(GI)가 인가되면 제2 노드(N32)의 전압을 제1 전원전압(ELVDD)으로 초기화한다.
- [0120] 제3 실시예에 따른 화소(40)를 포함하는 표시장치는 도 4에 설명한 타이밍도에 따라 구동한다. 그리고 제3 실시예에 따른 화소(40)를 포함하는 표시장치는 도 5에 설명한 셔터 안경 방식에 따라 좌안 영상과 우안 영상을 교대로 표시하는 구동 방식에 따라 구동할 수도 있다. 제3 실시예에 따른 화소(40)를 포함하는 표시장치의 구동 방법에 대한 상세한 설명은 생략한다.
- [0121] 도 9는 본 발명의 또 다른 실시예에 따른 화소를 나타내는 회로도이다.
- [0122] 도 9를 참조하면, 제4 실시예에 따른 화소(50)는 스위칭 트랜지스터(TR41), 구동 트랜지스터(TR42), 보상 트랜지스터(TR43), 제1 초기화 트랜지스터(TR44), 제1 발광 트랜지스터(TR45), 제2 발광 트랜지스터(TR46), 기준전압 트랜지스터(TR47), 제2 초기화 트랜지스터(TR48), 제1 커패시터(C41), 제2 커패시터(C42) 및 유기발광 다이

오드(OLED)를 포함한다.

- [0123] 제2 실시예에 따른 화소(30)와 차이점으로, 제4 실시예에 따른 화소(50)는 초기화 라인에 연결되어 있는 게이트 전극, 제1 전원 전압(ELVDD)에 연결되어 있는 일 전극 및 제2 노드(N42)에 연결되어 있는 타 전극을 포함하는 제2 초기화 트랜지스터(TR48)를 더 포함한다. 제2 초기화 트랜지스터(TR48)는 게이트 온 전압의 초기화 신호(GI)에 의해 턴 온되어 제1 전원전압(ELVDD)을 제2 노드(N42)에 전달한다. 즉, 제2 초기화 트랜지스터(TR48)는 초기화 기간(1)에 게이트 온 전압의 초기화 신호(GI)가 인가되면 제2 노드(N42)의 전압을 제1 전원전압(ELVDD)으로 초기화한다.
- [0124] 초기화 전압(Vinit)과 기준전압(Vref)은 동일한 배전을 사용할 수 있다. 즉, 초기화 전압(Vinit)과 기준전압(Verf)은 동일한 레벨의 전압일 수 있다.
- [0125] 제4 실시예에 따른 화소(50)를 포함하는 표시장치는 도 7에 설명한 타이밍도에 따라 구동한다. 그리고 제4 실시예에 따른 화소(50)를 포함하는 표시장치는 도 5에 설명한 셔터 안경 방식에 따라 좌안 영상과 우안 영상을 교대로 표시하는 구동 방식에 따라 구동할 수도 있다. 제4 실시예에 따른 화소(50)를 포함하는 표시장치의 구동 방법에 대한 상세한 설명은 생략한다.
- [0126] 도 10은 본 발명의 또 다른 실시예에 따른 화소를 나타내는 회로도이다.
- [0127] 도 10을 참조하면, 제5 실시예에 따른 화소(60)는 제1 스위칭 트랜지스터(TR51), 구동 트랜지스터(TR52), 보상 트랜지스터(TR53), 초기화 트랜지스터(TR54), 제1 발광 트랜지스터(TR55), 제2 발광 트랜지스터(TR56), 기준전압 트랜지스터(TR57), 제2 스위칭 트랜지스터(TR58), 제1 커패시터(C51), 제2 커패시터(C52) 및 유기발광 다이오드(OLED)를 포함한다.
- [0128] 제1 실시예에 따른 화소(20)와 차이점으로, 제5 실시예에 따른 화소(60)는 데이터 라인(Dj)과 제1 커패시터(C51) 사이에 연결되는 제2 스위칭 트랜지스터(TR58)를 더 포함한다. 제2 스위칭 트랜지스터(TR58)는 주사 라인에 연결되어 있는 게이트 전극, 데이터 라인(Dj)에 연결되어 있는 일 전극 및 제1 커패시터(C51)의 일 전극에 연결되어 있는 타 전극을 포함한다. 제1 커패시터(C51)는 제2 스위칭 트랜지스터(TR58)의 타 전극에 연결되어 있는 일 전극 및 제1 노드(N51)에 연결되어 있는 타 전극을 포함한다. 제2 스위칭 트랜지스터(TR58)는 주사 기간(3)에 게이트 온 전압의 주사 신호(S[i])가 인가되면 데이터 라인(Dj)에 인가되는 데이터 전압(data[j])을 제1 커패시터(C51)의 일 전극에 전달한다.
- [0129] 제5 실시예에 따른 화소(60)를 포함하는 표시장치는 도 4에 설명한 타이밍도에 따라 구동한다. 그리고 제5 실시예에 따른 화소(60)를 포함하는 표시장치는 도 5에 설명한 셔터 안경 방식에 따라 좌안 영상과 우안 영상을 교대로 표시하는 구동 방식에 따라 구동할 수도 있다. 제5 실시예에 따른 화소(60)를 포함하는 표시장치의 구동 방법에 대한 상세한 설명은 생략한다.
- [0130] 제5 실시예에 따른 화소(60)는 제2 스위칭 트랜지스터(TR58)를 더 포함함으로써, 데이터 라인의 기생 커패시터 성분을 줄일 수 있다.
- [0131] 도 11은 본 발명의 또 다른 실시예에 따른 화소를 나타내는 회로도이다.
- [0132] 도 11을 참조하면, 제6 실시예에 따른 화소(70)는 제1 스위칭 트랜지스터(TR61), 구동 트랜지스터(TR62), 보상 트랜지스터(TR63), 초기화 트랜지스터(TR64), 제1 발광 트랜지스터(TR65), 제2 발광 트랜지스터(TR66), 기준전압 트랜지스터(TR67), 제2 스위칭 트랜지스터(TR68), 제1 커패시터(C61), 제2 커패시터(C62) 및 유기발광 다이오드(OLED)를 포함한다.
- [0133] 제2 실시예에 따른 화소(30)와 차이점으로, 제6 실시예에 따른 화소(70)는 데이터 라인(Dj)과 제1 커패시터(C61) 사이에 연결되는 제2 스위칭 트랜지스터(TR68)를 더 포함한다. 제2 스위칭 트랜지스터(TR68)는 주사 라인에 연결되어 있는 게이트 전극, 데이터 라인(Dj)에 연결되어 있는 일 전극 및 제1 커패시터(C61)의 일 전극에 연결되어 있는 타 전극을 포함한다. 제1 커패시터(C61)는 제2 스위칭 트랜지스터(TR68)의 타 전극에 연결되어 있는 일 전극 및 제1 노드(N61)에 연결되어 있는 타 전극을 포함한다. 제2 스위칭 트랜지스터(TR68)는 주사 기간(3)에 게이트 온 전압의 주사 신호(S[i])가 인가되면 데이터 라인(Dj)에 인가되는 데이터 전압(data[j])을 제1 커패시터(C61)의 일 전극에 전달한다.
- [0134] 제6 실시예에 따른 화소(70)를 포함하는 표시장치는 도 7에 설명한 타이밍도에 따라 구동한다. 그리고 제6 실시예에 따른 화소(70)를 포함하는 표시장치는 도 5에 설명한 셔터 안경 방식에 따라 좌안 영상과 우안 영상을 교대로 표시하는 구동 방식에 따라 구동할 수도 있다. 제6 실시예에 따른 화소(70)를 포함하는 표시장치의 구동

방법에 대한 상세한 설명은 생략한다.

- [0135] 제6 실시예에 따른 화소(70)는 제2 스위칭 트랜지스터(TR68)를 더 포함함으로써, 데이터 라인의 기생 커패시터 성분을 줄일 수 있다.
- [0136] 도 12는 본 발명의 또 다른 실시예에 따른 화소를 나타내는 회로도이다.
- [0137] 도 12를 참조하면, 제7 실시예에 따른 화소(80)는 제1 스위칭 트랜지스터(TR71), 구동 트랜지스터(TR72), 보상 트랜지스터(TR73), 제1 초기화 트랜지스터(TR74), 제1 발광 트랜지스터(TR75), 제2 발광 트랜지스터(TR76), 기준전압 트랜지스터(TR77), 제2 스위칭 트랜지스터(TR78), 제2 초기화 트랜지스터(TR79), 제1 커패시터(C71), 제2 커패시터(C72) 및 유기발광 다이오드(OLED)를 포함한다.
- [0138] 제5 실시예에 따른 화소(60)와 차이점으로, 제7 실시예에 따른 화소(80)는 초기화 라인에 연결되어 있는 게이트 전극, 제1 전원 전압(ELVDD)에 연결되어 있는 일 전극 및 제2 노드(N72)에 연결되어 있는 타 전극을 포함하는 제2 초기화 트랜지스터(TR79)를 더 포함한다. 제2 초기화 트랜지스터(TR79)는 게이트 온 전압의 초기화 신호(GI)에 의해 턴 온되어 제1 전원전압(ELVDD)을 제2 노드(N72)에 전달한다. 즉, 제2 초기화 트랜지스터(TR79)는 초기화 기간(1)에 게이트 온 전압의 초기화 신호(GI)가 인가되면 제2 노드(N72)의 전압을 제1 전원전압(ELVDD)으로 초기화한다.
- [0139] 제7 실시예에 따른 화소(80)를 포함하는 표시장치는 도 4에 설명한 타이밍도에 따라 구동한다. 그리고 제7 실시예에 따른 화소(80)를 포함하는 표시장치는 도 5에 설명한 셔터 안경 방식에 따라 좌안 영상과 우안 영상을 교대로 표시하는 구동 방식에 따라 구동할 수도 있다. 제7 실시예에 따른 화소(80)를 포함하는 표시장치의 구동 방법에 대한 상세한 설명은 생략한다.
- [0140] 도 13은 본 발명의 또 다른 실시예에 따른 화소를 나타내는 회로도이다.
- [0141] 도 13을 참조하면, 제8 실시예에 따른 화소(90)는 제1 스위칭 트랜지스터(TR81), 구동 트랜지스터(TR82), 보상 트랜지스터(TR83), 제1 초기화 트랜지스터(TR84), 제1 발광 트랜지스터(TR85), 제2 발광 트랜지스터(TR86), 기준전압 트랜지스터(TR87), 제2 스위칭 트랜지스터(TR88), 제2 초기화 트랜지스터(TR89), 제1 커패시터(C81), 제2 커패시터(C82) 및 유기발광 다이오드(OLED)를 포함한다.
- [0142] 제6 실시예에 따른 화소(70)와 차이점으로, 제8 실시예에 따른 화소(90)는 초기화 라인에 연결되어 있는 게이트 전극, 제1 전원 전압(ELVDD)에 연결되어 있는 일 전극 및 제2 노드(N82)에 연결되어 있는 타 전극을 포함하는 제2 초기화 트랜지스터(TR89)를 더 포함한다. 제2 초기화 트랜지스터(TR89)는 게이트 온 전압의 초기화 신호(GI)에 의해 턴 온되어 제1 전원전압(ELVDD)을 제2 노드(N82)에 전달한다. 즉, 제2 초기화 트랜지스터(TR89)는 초기화 기간(1)에 게이트 온 전압의 초기화 신호(GI)가 인가되면 제2 노드(N82)의 전압을 제1 전원전압(ELVDD)으로 초기화한다.
- [0143] 제8 실시예에 따른 화소(90)를 포함하는 표시장치는 도 7에 설명한 타이밍도에 따라 구동한다. 그리고 제8 실시예에 따른 화소(90)를 포함하는 표시장치는 도 5에 설명한 셔터 안경 방식에 따라 좌안 영상과 우안 영상을 교대로 표시하는 구동 방식에 따라 구동할 수도 있다. 제8 실시예에 따른 화소(90)를 포함하는 표시장치의 구동 방법에 대한 상세한 설명은 생략한다.
- [0144] 상술한 바와 같이, 제안하는 화소는 데이터 라인으로 공급되고 가변 가능한 유지전압(V_{sus})을 기준으로 제1 커패시터에 저장된 전압($V_{ref-data}$)이 제2 노드에 인가되므로, 데이터 구동부(300)의 구동 IC의 출력 범위가 고정되어 있더라도 보상 구간(2)에서 유지전압(V_{sus})의 레벨을 조절하여 제1 전원전압(ELVDD)에 맞추어 적절한 범위의 전압값이 제2 노드에 인가되도록 할 수 있다. 이에 따라, 제안하는 화소는 계조 표현 및 휘도 향상에 유리한 장점을 갖게 된다.
- [0145] 또한, 제안하는 화소는 등저항 설계가 되는 데이터 라인을 이용하므로, 기준전압 라인에 의한 영향으로 화면이 불균일하게 표시되는 문제가 없으며 안정적이고 균일한 화면 표시가 가능하다.
- [0146] 그리고 제안하는 화소는 데이터 기입 및 발광이 동시에 이루어지므로 데이터 기입 시간을 충분히 확보할 수 있어 대형 및 고해상도 표시패널에 적합하고, 2개의 커패시터를 사용하므로 개구율을 충분히 확보할 수 있다.
- [0147] 지금까지 참조한 도면과 기재된 발명의 상세한 설명은 단지 본 발명의 예시적인 것으로서, 이는 단지 본 발명을 설명하기 위한 목적에서 사용된 것이지 의미 한정이나 특허청구범위에 기재된 본 발명의 범위를 제한하기 위하여 사용된 것은 아니다. 그러므로 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한

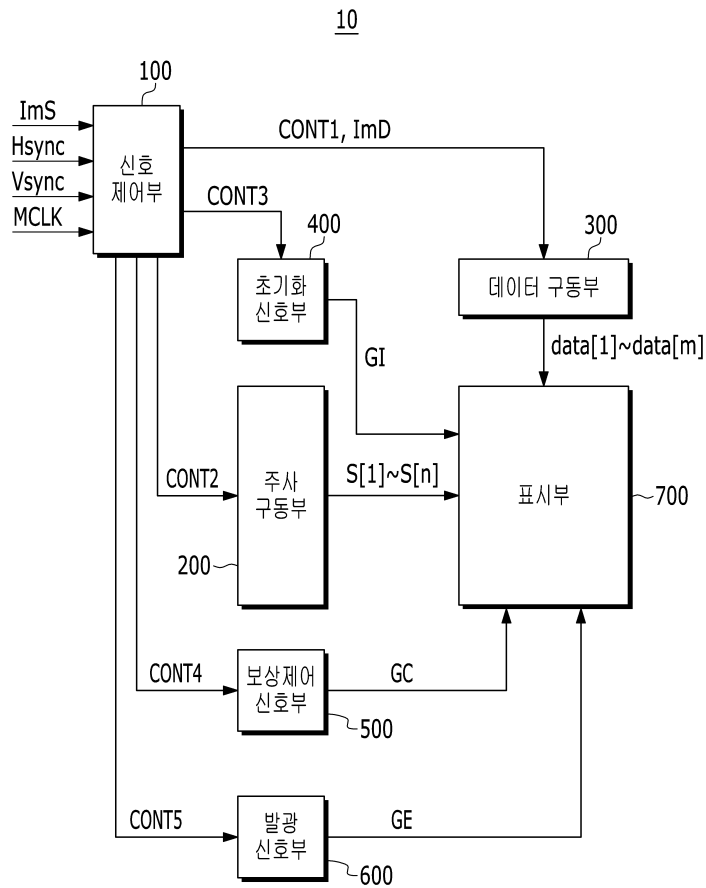
타 실시 예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구 범위의 기술적 사상에 의해 정해져야 할 것이다.

부호의 설명

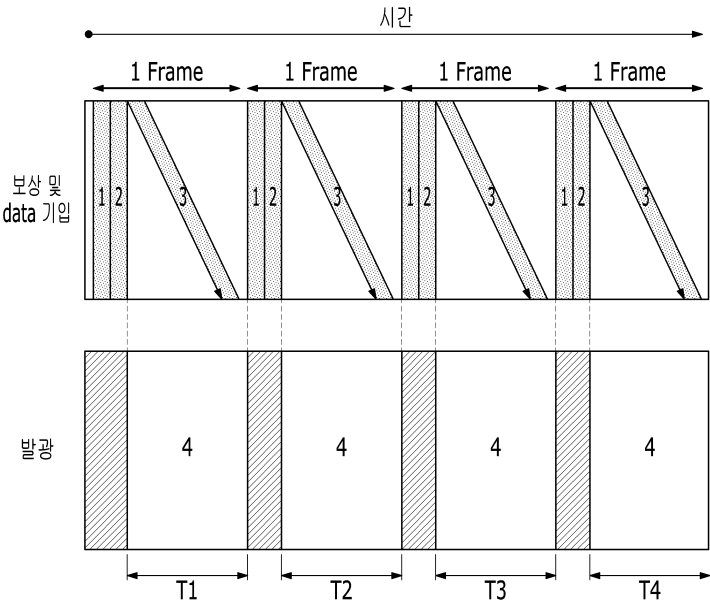
- [0148]
- 100 : 신호 제어부
 - 200 : 주사 구동부
 - 300 : 데이터 구동부
 - 400 : 초기화 신호부
 - 500 : 보상제어 신호부
 - 600 : 발광 신호부
 - 700 : 표시부

도면

도면1

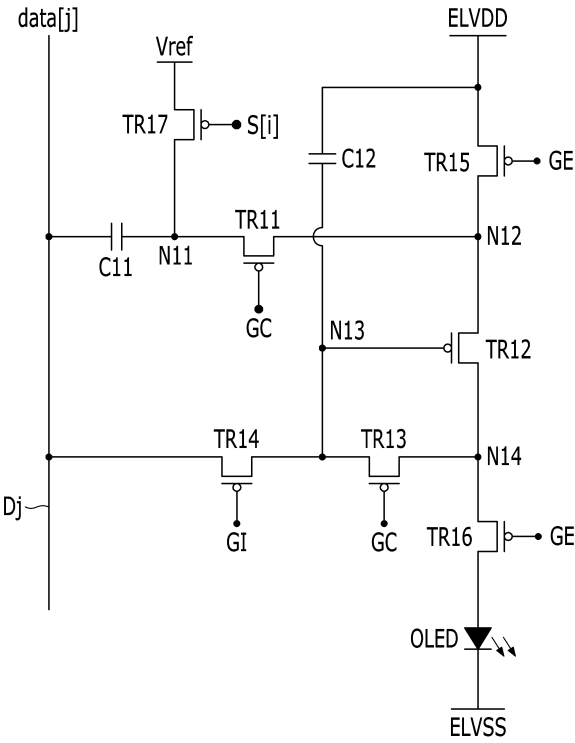


도면2

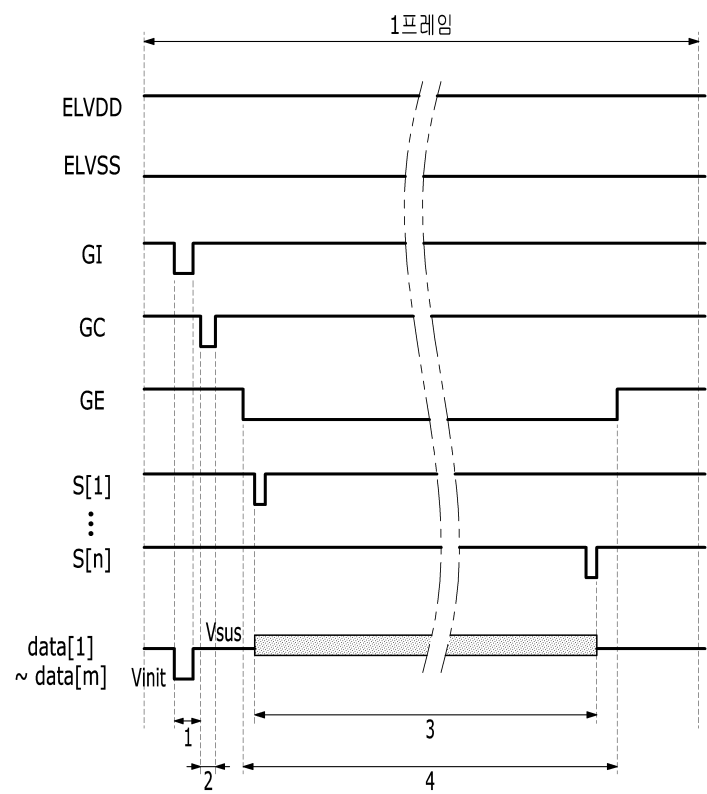


도면3

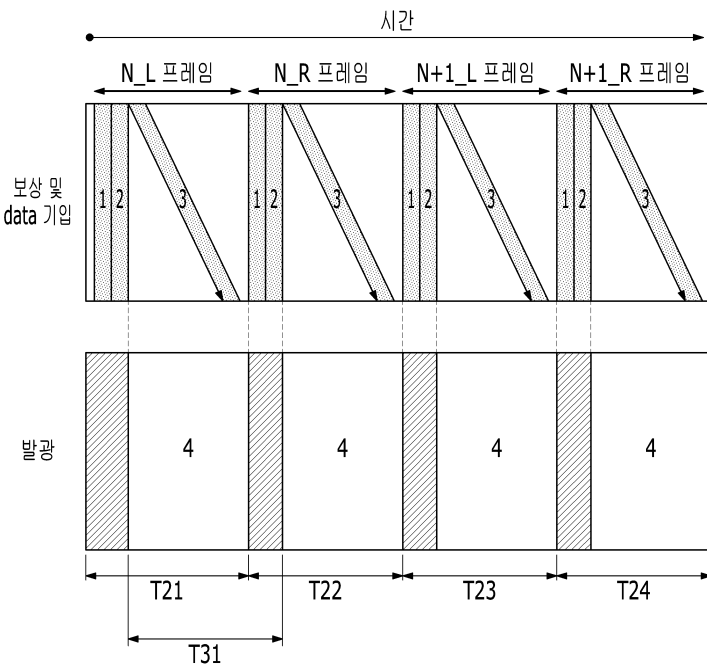
20



도면4

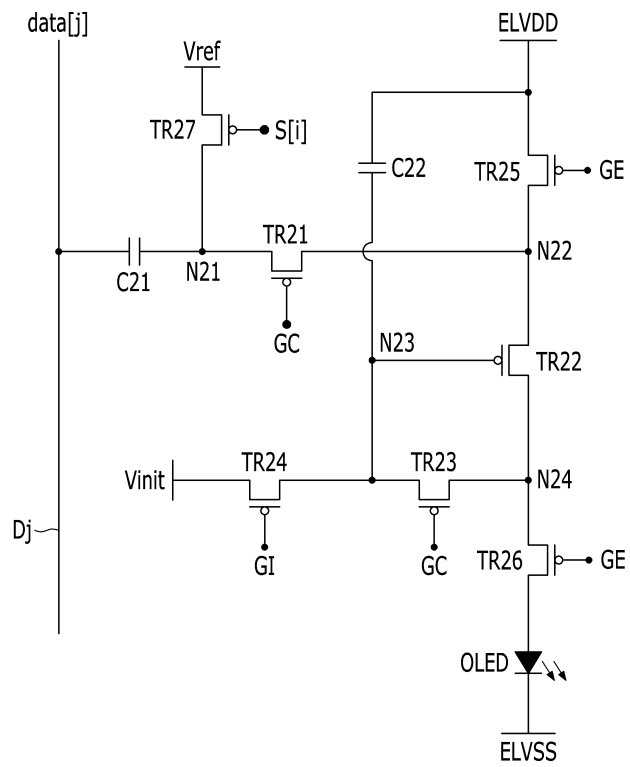


도면5

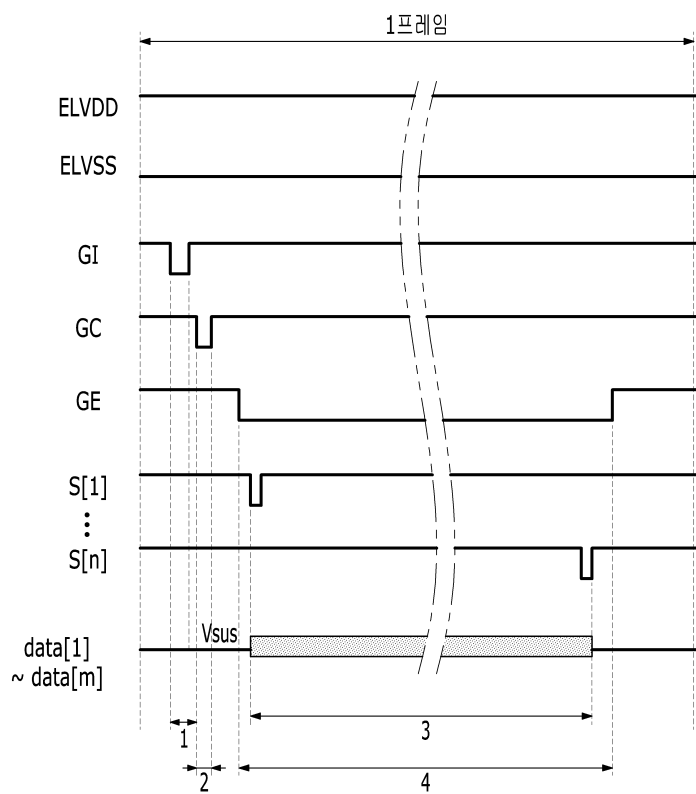


도면6

30

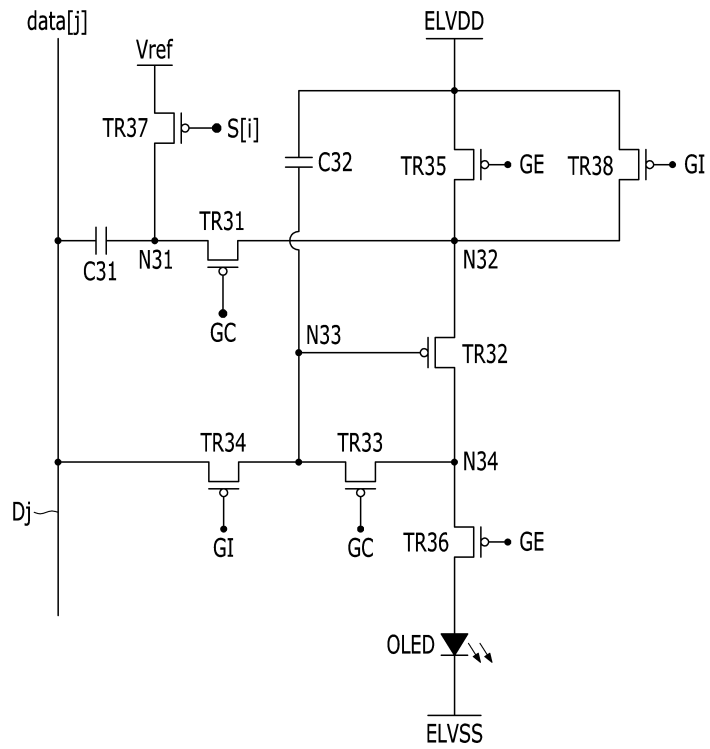


도면7



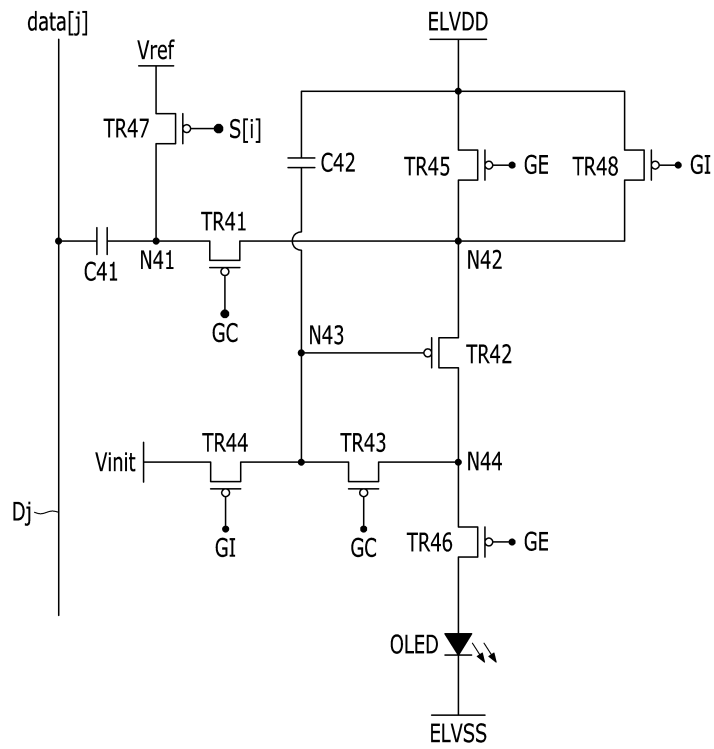
도면8

40



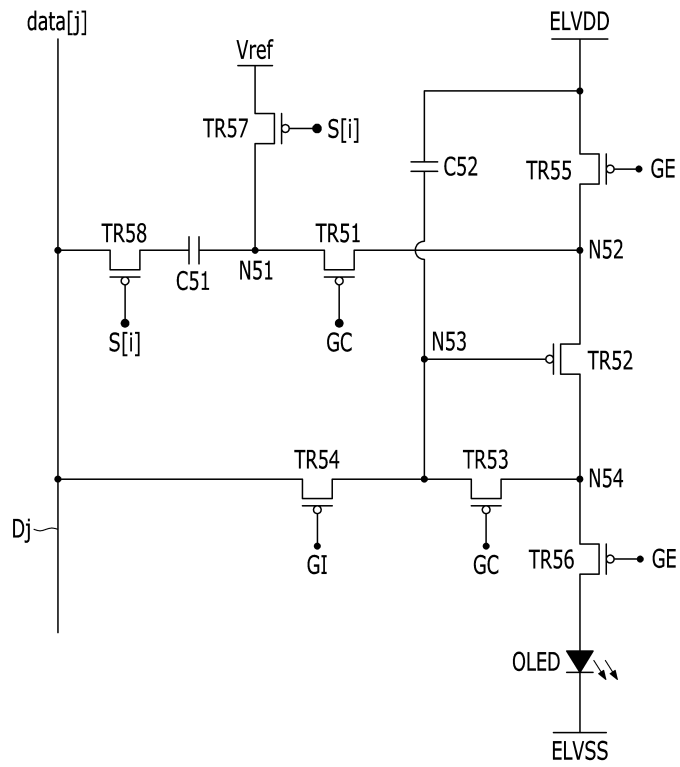
도면9

50



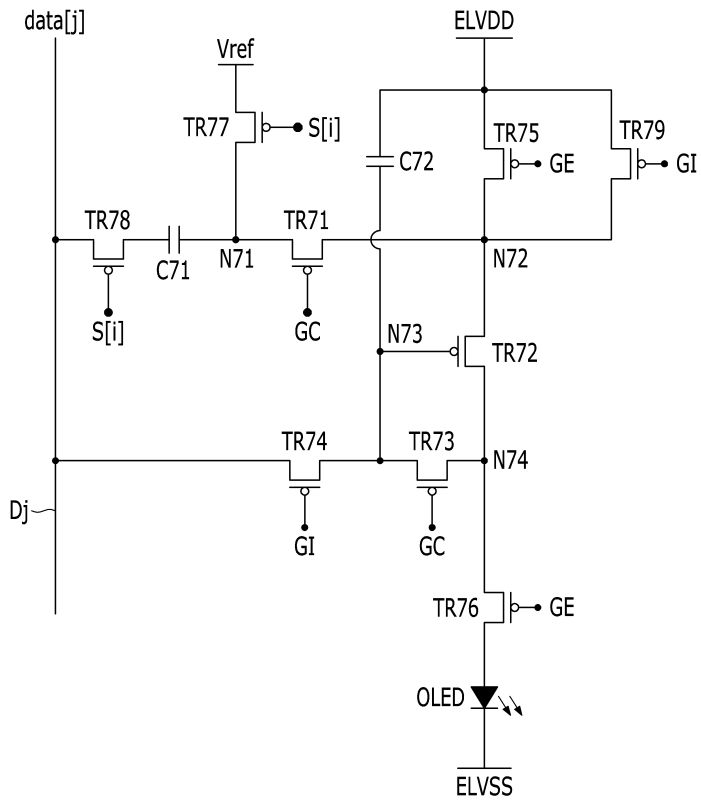
도면10

60



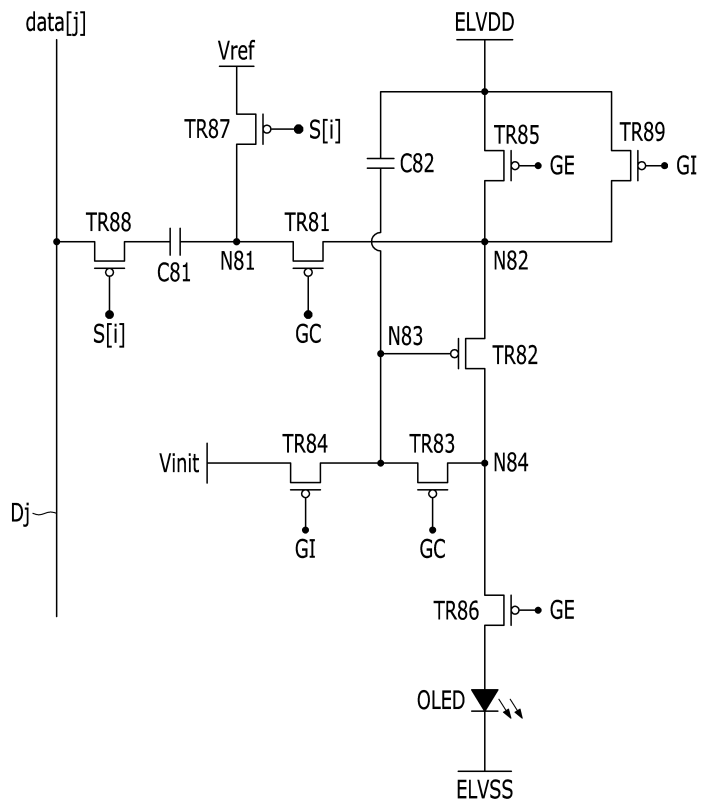
도면12

80



도면13

90



专利名称(译)	像素，包括该像素的显示装置及其驱动方法		
公开(公告)号	KR102023598B1	公开(公告)日	2019-09-23
申请号	KR1020120131871	申请日	2012-11-20
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	한상면		
发明人	한상면		
IPC分类号	G09G3/30		
审查员(译)	贞茵		
其他公开文献	KR1020140064480A		
外部链接	Espacenet		

摘要(译)

显示装置包括：多个像素，该多个像素包括连接在数据线和第一节点之间的第一电容器，连接第一节点和第二节点的开关晶体管，将第一电源电压传输到第二节点的第一发光晶体管，驱动晶体管，其一个电极连接至第二节点并控制流向有机发光二极管（OLED）的驱动电流，以及参考电压晶体管，其将参考电压传输至第一节点，其中，当第一电源电压为通过第一发光晶体管将其施加到第二节点，使得在多个像素中同时执行其中OLED发光的发光步骤。

