



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0072761
(43) 공개일자 2020년06월23일

(51) 국제특허분류(Int. Cl.)
G09G 3/3233 (2016.01)

(52) CPC특허분류
G09G 3/3233 (2013.01)
G09G 2300/0426 (2013.01)

(21) 출원번호 10-2018-0160710
(22) 출원일자 2018년12월13일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자
신상일
경기도 파주시 월롱면 엘지로 245
전효영
경기도 파주시 월롱면 엘지로 245
정상훈
경기도 파주시 월롱면 엘지로 245

(74) 대리인
특허법인인벤싱크

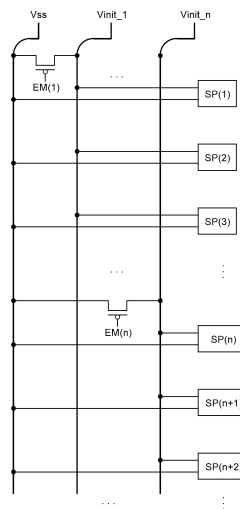
전체 청구항 수 : 총 12 항

(54) 발명의 명칭 유기발광 표시장치

(57) 요약

본 명세서에서는 유기발광 표시장치를 개시한다. 상기 유기발광 표시장치는, 유기발광 다이오드 및 상기 유기발광 다이오드를 구동하는 구동 트랜지스터를 포함한 화소 회로; 상기 화소 회로에 제1 전압을 전달하는 제1 전원 라인; 상기 화소 회로에 제1 기간에는 상기 제1 전압을 전달하고, 상기 제1 기간을 제외한 제2 기간에는 제2 전압을 전달하는 제2 전원 라인; 상기 제1 전원 라인 및 상기 제2 전원 라인 사이에 연결되고, 상기 제1 기간에 온(on)되고 상기 제2 기간에 오프(off)되도록 구비된 스위치를 포함할 수 있다.

대표도 - 도4a



(52) CPC특허분류

G09G 2310/08 (2013.01)

G09G 2330/028 (2013.01)

명세서

청구범위

청구항 1

유기발광 다이오드 및 상기 유기발광 다이오드를 구동하는 구동 트랜지스터를 포함한 화소 회로;

상기 화소 회로에 제1 전압을 전달하는 제1 전원 라인;

상기 화소 회로에 제1 기간에는 상기 제1 전압을 전달하고, 상기 제1 기간을 제외한 제2 기간에는 제2 전압을 전달하는 제2 전원 라인;

상기 제1 전원 라인 및 상기 제2 전원 라인 사이에 연결되고, 상기 제1 기간에 온(on)되고 상기 제2 기간에 오프(off)되도록 구비된 스위치를 포함하는 유기발광 표시장치.

청구항 2

제1 항에 있어서,

상기 스위치는, 상기 화소 회로의 발광 제어 신호와 동일한 신호에 의해 제어되는 트랜지스터인 유기발광 표시장치.

청구항 3

제1 항에 있어서,

상기 제1 전압은 상기 유기발광 다이오드에 제공되는 저전위 전원 전압(V_{ss})이고,

상기 제2 전압은 상기 구동 트랜지스터에 제공되는 초기화 전압(V_{init})인 유기발광 표시장치.

청구항 4

제3 항에 있어서,

상기 제2 전압의 전위 값은 상기 제1 전압의 전위 값보다 작은, 유기발광 표시장치.

청구항 5

제1 항에 있어서,

상기 제2 전원 라인을 통한 제1 전압의 공급으로 인하여, 상기 제1 전압의 변동이 억제되는, 유기발광 표시장치.

청구항 6

제1 항에 있어서,

상기 제2 전원 라인은 복수 개이고,

상기 스위치는 상기 복수 개의 제2 전원 라인 각각에 대응하여 한 개씩 구비된, 유기발광 표시장치.

청구항 7

제6 항에 있어서,

상기 복수 개의 제2 전원 라인 각각에 연결된 화소 회로는 2개 이상이며,

상기 2개 이상의 화소 회로는 서로 다른 행(row)에 배치된 유기발광 표시장치.

청구항 8

제6 항에 있어서,

상기 2개 이상의 화소 회로에 제공되는 발광 제어 신호의 온-오프 타이밍은 동일한, 유기발광 표시장치.

청구항 9

제1 항에 있어서,

상기 제2 전원 라인에 상기 제1 및 제2 기간 각각에 상응하는 전압을 공급하는 전원 관리부를 더 포함하는 유기 발광 표시장치.

청구항 10

제1 항에 있어서,

상기 제1 전원 라인의 선 폭(width)은 상기 제2 전원 라인의 선 폭보다 넓은 유기발광 표시장치.

청구항 11

제1 항에 있어서,

상기 제1 전원 라인은, 상기 화소 회로에 포함된 박막 트랜지스터의 소스 전극 또는 드레인 전극과 동일한 물질로 형성된 유기발광 표시장치.

청구항 12

제11 항에 있어서,

상기 제2 전원 라인은, 상기 제1 전원 라인 또는, 상기 유기발광 다이오드의 애노드 전극과 동일한 물질로 형성된 유기발광 표시장치.

발명의 설명

기술 분야

[0001] 본 명세서는 유기발광 표시장치에 관한 것이다.

배경 기술

[0002] 유기발광 표시장치는 유기발광 소자의 발광량을 제어하여 영상을 표시하는 장치이다. 유기발광 소자(유기발광 다이오드 등)는 전극 사이의 얇은 발광층을 이용한 자발광 소자로 박막화가 가능하다는 장점이 있다. 일반적인 유기발광 표시장치는 기판에 화소 구동 회로와 유기발광 소자가 형성된 구조를 갖고, 유기발광 소자에서 방출된 빛이 기판 또는 배리어층을 통과하면서 화상을 표시하게 된다.

[0003] 유기발광 표시장치는 별도의 광원장치 없이 구현되기 때문에, 액정 표시장치(LCD) 등 기존의 표시장치 보다 더 얇고 더 가볍게 제작될 수 있다. 때문에 유기발광 표시장치는 플렉서블(flexible), 벤더블(bendable), 폴더블(foldable) 표시장치로 구현되기에 용이하여 다양한 형태로 디자인될 수 있다.

[0004] 상기 유기발광 표시장치는 서브 픽셀들에 스캔 신호 및 데이터 전압 등이 공급되면, 선택된 서브 픽셀의 발광 다이오드가 빛을 발광하게 됨으로써 영상을 표시한다. 이를 위하여 상기 유기발광 표시장치는 서브 픽셀들을 구동하는 구동 회로 및 서브 픽셀들에 전원을 공급하는 전원 회로 등이 포함된다. 상기 구동 회로에는 스캔 신호(또는 게이트 신호)를 공급하는 스캔 구동 회로 및 데이터 전압을 공급하는 데이터 구동 회로 등이 포함된다.

[0005] 상기 구동 회로, 전원 회로는 서브 픽셀의 구동뿐만 아니라 각종 열화 보상 기능도 추가되고 있어서 점점 복잡해지고 있다. 이에 따라 상기 구동 회로, 전원 회로를 최적화하기 위한 다양한 구조가 연구/적용되고 있다.

발명의 내용

해결하려는 과제

[0006] 본 명세서는 유기발광 표시장치의 전원 전압 변동을 저감하는 구조 및 그 구동 방법을 제안하는 것을 목적으로 한다. 본 명세서의 과제들은 이상에서 언급한 과제들로 제한되지 않으며, 언급되지 않은 또 다른 과제들은 아래의 기재로부터 통상의 기술자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

- [0007] 본 명세서의 일 실시예에 따라 유기발광 표시장치가 제공된다. 상기 유기발광 표시장치는, 유기발광 다이오드 및 상기 유기발광 다이오드를 구동하는 구동 트랜지스터를 포함한 화소 회로; 상기 화소 회로에 제1 전압을 전달하는 제1 전원 라인; 상기 화소 회로에 제1 기간에는 상기 제1 전압을 전달하고, 상기 제1 기간을 제외한 제2 기간에는 제2 전압을 전달하는 제2 전원 라인; 상기 제1 전원 라인 및 상기 제2 전원 라인 사이에 연결되고, 상기 제1 기간에 온(on)되고 상기 제2 기간에 오프(off)되도록 구비된 스위치를 포함할 수 있다.
- [0008] 상기 스위치는, 상기 화소 회로의 발광 제어 신호와 동일한 신호에 의해 제어되는 트랜지스터일 수 있다.
- [0009] 상기 제1 전압은 상기 유기발광 다이오드에 제공되는 저전위 전원 전압이고, 상기 제2 전압은 상기 구동 트랜지스터에 제공되는 초기화 전압일 수 있다.
- [0010] 상기 제2 전원 라인은 복수 개이고, 상기 스위치는 상기 복수 개의 제2 전원 라인 각각에 대응하여 한 개씩 구비될 수 있다. 상기 복수 개의 제2 전원 라인 각각에 연결된 화소 회로는 2개 이상이며, 상기 2개 이상의 화소 회로는 서로 다른 행(row)에 배치된 것일 수 있다. 상기 2개 이상의 화소 회로에 제공되는 발광 제어 신호의 온-오프 타이밍은 동일할 수 있다.
- [0011] 타 실시예의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

발명의 효과

- [0012] 본 명세서의 실시예들은, 전원 전압의 변동으로 인한 화질 저하 문제가 개선된 표시장치를 제공할 수 있다. 이에 본 명세서의 실시예들은, 표시 품질이 증진된 유기발광 표시장치를 제공할 수 있다. 본 명세서의 실시예들에 따른 효과는 이상에서 예시된 내용에 의해 제한되지 않으며 더욱 다양한 효과들이 본 명세서 내에 포함되어 있다.

도면의 간단한 설명

- [0013] 도 1은 전자장치에 포함될 수 있는 예시적인 표시장치를 도시한다.
- 도 2는 본 명세서의 일 실시예에 따른 표시장치의 표시 영역 및 비표시 영역을 개략적으로 나타낸 단면도이다.
- 도 3a 및 3b는 본 명세서의 일 실시예에 따른 유기발광 표시장치의 화소 회로 및 동작 타이밍을 나타낸 예시도이다.
- 도 4a 및 4b는 본 명세서의 다른 실시예에 따른 유기발광 표시장치의 전원 공급부 구조 및 동작 타이밍을 나타낸 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0014] 본 명세서의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.
- [0015] 본 명세서의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 명세서가 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다. 본 명세서 상에서 언급된 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다. 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.
- [0016] 위치 관계에 대한 설명일 경우, 예를 들어, '~상에', '~상부에', '~하부에', '~옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다. 소자 또는 층이 다른 소자 또는 층 "위 (on)"로 지칭되는 것은 다른 소자 바로 위에 또는 중간에

다른 층 또는 다른 소자를 개재한 경우를 모두 포함한다. 어떤 구성 요소가 다른 구성요소에 "연결", "결합" 또는 "접속"된다고 기재된 경우, 그 구성 요소는 그 다른 구성요소에 직접적으로 연결되거나 또는 접속될 수 있지만, 각 구성 요소 사이에 다른 구성 요소가 "개재"되거나, 각 구성 요소가 다른 구성 요소를 통해 "연결", "결합" 또는 "접속"될 수도 있다고 이해되어야 할 것이다.

- [0017] 비록 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.
- [0018] 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 도시된 것이며, 본 발명이 도시된 구성의 크기 및 두께에 반드시 한정되는 것은 아니다. 이하, 첨부된 도면을 참조하여 본 발명의 다양한 실시예들을 상세히 설명한다.
- [0019] 도 1은 전자장치에 포함될 수 있는 예시적인 표시장치를 도시한다.
- [0020] 도 1을 참조하면, 상기 표시장치(100)는 적어도 하나의 표시 영역(active area)을 포함하고, 상기 표시 영역에는 화소(pixel)들의 어레이(array)가 형성된다. 하나 이상의 비표시 영역(inactive area)이 상기 표시 영역의 주위에 배치될 수 있다. 즉, 상기 비표시 영역은, 표시 영역의 하나 이상의 측면에 인접할 수 있다. 도 1에서, 상기 비표시 영역은 사각형 형태의 표시 영역을 둘러싸고 있다. 그러나, 표시 영역의 형태 및 표시 영역에 인접한 비표시 영역의 형태/배치는 도 1에 도시된 예에 한정되지 않는다. 상기 표시 영역 및 상기 비표시 영역은, 상기 표시장치(100)를 탑재한 전자장치의 디자인에 적합한 형태일 수 있다. 상기 표시 영역의 예시적 형태는 오각형, 육각형, 원형, 타원형 등이다.
- [0021] 상기 표시 영역 내의 각 화소는 화소 회로와 연관될 수 있다. 상기 화소 회로는, 백플레인(backplane) 상의 하나 이상의 스위칭 트랜지스터 및 하나 이상의 구동 트랜지스터를 포함할 수 있다. 각 화소 회로는, 상기 비표시 영역에 위치한 게이트 드라이버 및 데이터 드라이버와 같은 하나 이상의 구동 회로와 통신하기 위해, 게이트 라인 및 데이터 라인과 전기적으로 연결될 수 있다.
- [0022] 상기 구동 회로는, 도 1에 도시된 것처럼, 상기 비표시 영역에 TFT(thin film transistor)로 구현될 수 있다. 이러한 구동 회로는 GIP(gate-in-panel)로 지칭될 수 있다. 또한, 데이터 드라이버 IC와 같은 몇몇 부품들은, 분리된 인쇄 회로 기판에 탑재되고, FPCB(flexible printed circuit board), COF(chip-on-film), TCP(tape-carrier-package) 등과 같은 회로 필름을 이용하여 상기 비표시 영역에 배치된 연결 인터페이스(PAD, 범프, 핀 등)와 결합될 수 있다. 상기 비표시 영역은 상기 연결 인터페이스와 함께 구부러져서, 상기 인쇄 회로(COF, PCB 등)는 상기 표시장치(100)의 뒷편에 위치될 수 있다.
- [0023] 상기 표시장치(100)는, 다양한 신호를 생성하거나 표시 영역내의 화소를 구동하기 위한, 다양한 부가 요소들을 더 포함할 수 있다. 상기 화소를 구동하기 위한 부가 요소는 인버터 회로, 멀티플렉서, 정전기 방전(electrostatic discharge) 회로 등일 수 있다. 상기 표시장치(100)는 화소 구동 이외의 기능과 연관된 부가 요소도 포함할 수 있다. 예를 들어, 상기 표시장치(100)는 터치 감지 기능, 사용자 인증 기능(예: 지문 인식), 멀티 레벨 압력 감지 기능, 촉각 피드백(tactile feedback) 기능 등을 제공하는 부가 요소들을 포함할 수 있다. 상기 언급된 부가 요소들은 상기 비표시 영역 및/또는 상기 연결 인터페이스와 연결된 외부 회로에 위치할 수 있다.
- [0024] 비표시 영역 중 표시장치의 앞면에서 보이는 일부는 베젤(bezel)로 가려질 수 있다. 상기 베젤은 독자적인 구조물, 또는 하우징이나 다른 적합한 요소로 형성될 수 있다. 비표시 영역 중 표시장치의 앞면에서 보이는 일부는 블랙 잉크(예: 카본 블랙으로 채워진 폴리머)와 같은 불투명한 마스크 층 아래에 숨겨질 수도 있다. 이러한 불투명한 마스크 층은 표시장치(100)에 포함된 다양한 층(터치센서층, 편광층, 덮개층 등) 상에 마련될 수 있다.
- [0025] 도 2는 본 명세서의 일 실시예에 따른 표시장치의 표시 영역 및 비표시 영역을 개략적으로 나타낸 단면도이다.
- [0026] 도시된 표시 영역(A/A) 및 비표시 영역(I/A)은, 도 1에서 서술된 표시 영역(A/A) 및 비표시 영역(I/A)의 적어도 일부에 적용될 수 있다. 이하에서는 유기발광 표시장치(Organic Light Emitting Display)를 일 예로 하여 상기 표시장치를 설명한다.
- [0027] 유기발광 표시장치의 경우, 상기 표시 영역(A/A)에는 베이스 층(101) 상에 박막트랜지스터(102, 104, 108), 유기발광 소자(112, 114, 116) 및 각종 기능 층(layer)들이 위치한다. 한편, 상기 비표시 영역에(I/A)는 베이스 층(101) 상에 각종 구동 회로(예: GIP), 전극, 배선, 기능성 구조물 등이 위치할 수 있다.
- [0028] 베이스 층(101)은 유기발광 표시장치(100)의 다양한 구성요소들을 지지한다. 베이스 층(101)은 투명한 절연 물

질, 예를 들어 유리, 플라스틱 등과 같은 절연 물질로 형성될 수 있다. 기판(어레이 기판)은, 상기 베이스 층(101) 위에 형성된 소자 및 기능 층, 예를 들어 스위칭 TFT, 구동 TFT, 유기발광소자, 보호막 등을 포함하는 개념으로 지칭되기도 한다.

- [0029] 버퍼 층(130)이 베이스 층(101) 상에 위치할 수 있다. 상기 버퍼 층(buffer layer)은 베이스 층(101) 또는 하부의 층들에서 유출되는 알칼리 이온 등과 같은 불순물로부터 박막트랜지스터(Thin Film Transistor: TFT)를 보호하기 위한 기능 층이다. 상기 버퍼 층은 실리콘 산화물(SiO_x), 실리콘 질화물(SiN_x) 또는 이들의 다층으로 이루어질 수 있다. 상기 버퍼 층(130)은 멀티 버퍼(multi buffer) 및/또는 액티브 버퍼(active buffer)를 포함할 수 있다.
- [0030] 상기 베이스 층(101) 또는 버퍼 층 위에 박막트랜지스터가 놓인다. 박막트랜지스터는 반도체 층(active layer), 게이트 절연 층(gate insulator), 게이트 전극, 층간 절연 층(interlayer dielectric layer, ILD), 소스(source) 및 드레인(drain) 전극이 순차적으로 적층된 형태일 수 있다. 이와는 달리, 상기 박막트랜지스터는 도 2처럼 게이트 전극(104), 게이트 절연 층(105), 반도체 층(102), 소스 및 드레인 전극(108)이 순차적으로 배치된 형태일 수 있다.
- [0031] 반도체 층(102)은 폴리 실리콘(p-Si)으로 만들어질 수 있으며, 이 경우 소정의 영역이 불순물로 도핑될 수도 있다. 또한, 반도체 층(102)은 아몰포스 실리콘(a-Si)으로 만들어질 수도 있고, 펜타센 등과 같은 다양한 유기 반도체 물질로 만들어질 수도 있다. 나아가 반도체 층(102)은 산화물(oxide)로 만들어질 수도 있다.
- [0032] 게이트 전극(104)은 다양한 도전성 물질, 예컨대, 마그네슘(Mg), 알루미늄(Al), 니켈(Ni), 크롬(Cr), 몰리브덴(Mo), 텅스텐(W), 금(Au) 또는 이들의 합금 등으로 형성될 수 있다.
- [0033] 게이트 절연 층(105), 층간 절연 층(ILD)은 실리콘 산화물(SiO_x) 또는 실리콘 질화물(SiN_x) 등과 같은 절연성 물질로 형성될 수 있으며, 이외에도 절연성 유기물 등으로 형성될 수도 있다. 게이트 절연 층(105)과 층간 절연 층의 선택적 제거로 소스 및 드레인 영역이 노출되는 콘택 홀(contact hole)이 형성될 수 있다.
- [0034] 소스 및 드레인 전극(108)은 게이트 절연 층(105) 또는 층간 절연 층(ILD) 상에 전극용 물질로 단일층 또는 다층의 형상으로 형성된다. 필요에 따라 무기 절연 물질로 구성된 패시베이션층(109)이 상기 소스 및 드레인 전극(108)을 덮을 수도 있다.
- [0035] 평탄화 층(107)이 박막트랜지스터 상에 위치할 수 있다. 평탄화 층(107)은 박막트랜지스터를 보호하고 그 상부를 평탄화한다. 평탄화 층(107)은 다양한 형태로 구성될 수 있는데, BCB(Benzocyclobutene) 또는 아크릴(Acryl) 등과 같은 유기 절연막, 또는 실리콘 질화막(SiN_x), 실리콘 산화막(SiO_x)와 같은 무기 절연막으로 형성될 수도 있고, 단층으로 형성되거나 이중 혹은 다중 층으로 구성될 수도 있는 등 다양한 변형이 가능하다.
- [0036] 유기발광소자는 제1 전극(112), 유기발광 층(114), 제2 전극(116)이 순차적으로 배치된 형태일 수 있다. 즉, 유기발광소자는 평탄화 층(107) 상에 형성된 제1 전극(112), 제1 전극(112) 상에 위치한 유기발광 층(114) 및 유기발광 층(114) 상에 위치한 제2 전극(116)으로 구성될 수 있다.
- [0037] 제1 전극(112)은 콘택 홀을 통해 구동 박막트랜지스터의 드레인 전극(108)과 전기적으로 연결된다. 유기발광 표시장치(100)가 상부 발광(top emission) 방식인 경우, 이러한 제1 전극(112)은 반사율이 높은 불투명한 도전 물질로 만들어질 수 있다. 예를 들면, 제1 전극(112)은 은(Ag), 알루미늄(Al), 금(Au), 몰리브덴(Mo), 텅스텐(W), 크롬(Cr) 또는 이들의 합금 등으로 형성될 수 있다. 상기 제1 전극(112)은 유기발광 다이오드의 애노드(anode)일 수 있다.
- [0038] बैं크(110)는 발광 영역을 제외한 나머지 영역에 형성된다. 이에 따라, बैं크(110)는 발광 영역과 대응되는 제1 전극(112)을 노출시키는 बैं크 홀을 가진다. बैं크(110)는 실리콘 질화막(SiN_x), 실리콘 산화막(SiO_x)와 같은 무기 절연 물질 또는 BCB, 아크릴계 수지 또는 이미드계 수지와 같은 유기 절연물질로 만들어질 수 있다.
- [0039] 유기발광 층(114)이 बैं크(110)에 의해 노출된 제1 전극(112) 상에 위치한다. 유기발광 층(114)은 발광층, 전자 주입층, 전자수송층, 정공수송층, 정공주입층 등을 포함할 수 있다. 상기 유기발광 층은, 하나의 빛을 발광하는 단일 발광층 구조로 구성될 수도 있고, 복수 개의 발광층으로 구성되어 백색 광을 발광하는 구조로 구성될 수도 있다.
- [0040] 제2 전극(116)이 유기발광층(114) 상에 위치한다. 유기발광 표시장치(100)가 상부 발광(top emission) 방식인 경우, 제2 전극(116)은 인듐 틴 옥사이드(Indium Tin Oxide; ITO) 또는 인듐 징크 옥사이드(Indium Zinc Oxide; IZO) 등과 같은 투명한 도전 물질로 형성됨으로써 유기발광 층(114)에서 생성된 광을 제2 전극(116) 상

부로 방출시킨다. 상기 제2 전극(116)은 유기발광 다이오드의 캐소드(cathode)일 수 있다.

- [0041] 봉지 층(120)이 제2 전극(116) 상에 위치한다. 상기 봉지 층(120)은, 발광 재료와 전극 재료의 산화를 방지하기 위하여, 외부로부터의 산소 및 수분 침투를 막는다. 유기발광소자가 수분이나 산소에 노출되면, 발광 영역이 축소되는 화소 수축(pixel shrinkage) 현상이 나타나거나, 발광 영역 내 흑점(dark spot)이 생길 수 있다. 상기 봉지 층(encapsulation layer)은 유리, 금속, 산화 알루미늄(AlOx) 또는 실리콘(Si) 계열 물질로 이루어진 무기막으로 구성되거나, 또는 유기막(122)과 무기막(121-1, 121-2)이 교대로 적층된 구조일 수도 있다. 이때, 무기막(121-1, 121-2)은 수분이나 산소의 침투를 차단하는 역할을 하고, 유기막(122)은 무기막(121-1, 121-2)의 표면을 평탄화하는 역할을 한다. 봉지 층을 여러 겹의 박막 층으로 형성하면, 단일 층일 경우에 비해 수분이나 산소의 이동 경로가 길고 복잡하게 되어 유기발광소자까지 수분/산소가 침투하는 것이 어려워진다.
- [0042] 배리어 필름이 봉지 층(120) 상에 위치하여 베이스 층(101) 전체를 봉지할 수도 있다. 배리어 필름은 위상차 필름 또는 광등방성 필름일 수 있다. 이때 접착 층이 배리어 필름과 봉지 층(120) 사이에 위치할 수 있다. 접착 층은 봉지 층(120)과 배리어 필름을 접착시킨다. 접착 층(145)은 열 경화형 또는 자연 경화형의 접착제일 수 있다. 예를 들어, 접착 층은 B-PSA(Barrier pressure sensitive adhesive)와 같은 물질로 구성될 수 있다.
- [0043] 비표시 영역(I/A)에는 화소 회로 및 발광 소자가 배치되지 않지만 베이스 층(101)과 유기/무기 기능 층들(130, 105, 107, 120 등)은 존재할 수 있다. 또한 상기 비표시 영역(I/A)에는 표시 영역(A/A)의 구성에 사용된 물질들이 다른 용도로 배치될 수 있다. 예를 들어, 표시 영역 TFT의 게이트 전극과 동일한 금속(104'), 또는 소스/드레인 전극과 동일한 금속(108')이 배선 또는 전극용으로 비표시 영역(I/A)에 배치될 수 있다. 더 나아가, 유기발광 다이오드의 일 전극(예: 애노드)과 동일한 금속(112')이 배선, 전극용으로 비표시 영역(I/A)에 배치될 수도 있다.
- [0044] 비표시 영역(I/A)의 베이스 층(101), 버퍼 층(130), 게이트 절연 층(105), 평탄화 층(107) 등은 표시 영역(A/A)에서 설명된 것과 같다. 댐(190)은 유기막(122)이 비표시 영역(I/A)에 너무 멀리 퍼지는 것을 제어하는 구조물이다. 비표시 영역(I/A)에 배치된 각종 회로와 전극/전선은 게이트 금속(104') 및/또는 소스/드레인 금속(108')으로 만들어질 수 있다. 이때, 게이트 금속(104')은 TFT의 게이트 전극과 동일한 물질로 동일 공정에서 형성되며, 소스/드레인 금속(108')은 TFT의 소스/드레인 전극과 동일한 물질로 동일 공정에서 형성된다.
- [0045] 예를 들어, 소스/드레인 금속은 전원(예: 저전위 전원(V_{SS})) 배선(108')으로 사용될 수 있다. 이때, 전원 배선(108')은 금속 층(112')과 연결되고, 유기발광 다이오드의 캐소드(116)는 상기 소스/드레인 금속(108') 및 금속 층(112')과의 연결을 통해 전원을 공급받을 수 있다. 상기 금속 층(112')은 전원 배선(108')과 접촉하고, 평탄화 층(107)의 최외곽 측벽을 타고 연장되어 평탄화 층(107) 상부에서 캐소드(116)와 접촉할 수 있다. 상기 금속 층(112')은 유기발광 다이오드의 애노드(112)와 동일한 물질로 동일한 공정에서 형성된 금속 층일 수 있다.
- [0046] 도 3a 및 3b는 본 명세서의 일 실시예에 따른 유기발광 표시장치의 화소 회로 및 동작 타이밍을 나타낸 예시도이다.
- [0047] 도 3a를 참조하면, 본 명세서의 실시예에 따른 화소 회로는, 유기발광 다이오드(OLED), 다수의 박막 트랜지스터(Thin Film Transistor: TFT)(ST1~ST6, DT) 및 스토리지 커패시터(Cst)를 포함한다. TFT들(ST1~ST6, DT)은 PMOS형 LTPS TFT로 구현될 수도 있고, 다른 예로는, 스위치 TFT들(ST1~ST6) 중에서 적어도 하나의 TFT는 오프 커런트 특성이 좋은 NMOS형 산화물(oxide) TFT로 구현되고, 나머지 TFT들은 응답 특성이 좋은 PMOS형 LTPS TFT로 구현될 수도 있다.
- [0048] OLED는 구동 TFT(DT)의 게이트-소스 간 전압에 따라 조절되는 전류에 의해 발광한다. OLED의 애노드 전극은 제4 노드(N4)에 연결되고, OLED의 캐소드 전극은 저전위 전원(V_{SS})에 연결된다. 애노드 전극과 캐소드 전극 사이에는 유기물 층이 구비된다. 유기물 층은 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL)을 포함할 수 있으나 이에 한정되지 않는다.
- [0049] 구동 TFT(DT)는 게이트-소스 간 전압(V_{gs})에 따라 OLED에 흐르는 전류를 조절하는 구동 소자이다. 구동 TFT(DT)는 제2 노드(N2)에 접속된 게이트 전극, 제1 전원라인(17)에 접속된 소스 전극, 및 제3 노드(N3)에 접속된 드레인 전극을 포함한다.
- [0050] 제1 스위치 TFT(ST1)는 상기 제2 노드(N2)와 상기 제3 노드(N3) 사이에 접속되며, 제n 스캔 신호(SC(n))에 따라 스위칭된다. 제1 스위치 TFT(ST1)의 게이트 전극은 제n 스캔 신호(SC(n))가 인가되는 n번째 제1 게이트 라인

(15a(n))에 접속되고, 제1 스위치 TFT(ST1)의 소스 전극은 제3 노드(N3)에 접속되며, 제1 스위치 TFT(ST1)의 드레인 전극은 제2 노드(N2)에 접속된다.

- [0051] 제2 스위치 TFT(T2)는 데이터 라인(14)과 제1 노드(N1) 사이에 접속되며, 제n 스캔 신호(SC(n))에 따라 스위칭된다. 제2 스위치 TFT(ST2)의 게이트 전극은 제n 스캔 신호(SC(n))가 인가되는 n번째 제1 게이트 라인(15a(n))에 접속되고, 제2 스위치 TFT(ST2)의 소스 전극은 데이터 라인(14)에 접속되며, 제2 스위치 TFT(ST2)의 드레인 전극은 제1 노드(N1)에 접속된다.
- [0052] 제3 스위치 TFT(T3)는 제3 노드(N3)과 제4 노드(N4) 사이에 접속되며, 제n 발광 신호(EM(n))에 따라 스위칭된다. 제3 스위치 TFT(T3)의 게이트 전극은 제n 발광 신호(EM(n))가 인가되는 n번째 제2 게이트 라인(15b(n))에 접속되고, 제3 스위치 TFT(T3)의 소스 전극은 제3 노드(N3)에 접속되며, 제3 스위치 TFT(T3)의 드레인 전극은 제4 노드(N4)에 접속된다.
- [0053] 제4 스위치 TFT(T4)는 제1 노드(N1)과 제2 전원라인(16) 사이에 접속되며, 제n 발광 신호(EM(n))에 따라 스위칭된다. 제4 스위치 TFT(T4)의 게이트 전극은 제n 발광 신호(EM(n))가 인가되는 n번째 제2 게이트 라인(15b(n))에 접속되고, 제4 스위치 TFT(T4)의 소스 전극은 제1 노드(N1)에 접속되며, 제3 스위치 TFT(T3)의 드레인 전극은 제2 전원라인(16)에 접속된다.
- [0054] 제5 스위치 TFT(T5)는 제2 노드(N2)와 제2 전원라인(16) 사이에 접속되며, 제n-1 스캔 신호(SC(n-1))에 따라 스위칭된다. 제5 스위치 TFT(T5)의 게이트 전극은 제n-1 스캔 신호(SC(n-1))가 인가되는 n-1번째 제1 게이트 라인(15a(n-1))에 접속되고, 제5 스위치 TFT(ST5)의 소스 전극은 제2 노드(N2)에 접속되며, 제5 스위치 TFT(ST5)의 드레인 전극은 제2 전원라인(16)에 접속된다.
- [0055] 제6 스위치 TFT(T6)는 제4 노드(N4)와 제2 전원라인(16) 사이에 접속되며, 제n-1 스캔 신호(SC(n-1))에 따라 스위칭된다. 제6 스위치 TFT(T6)의 게이트 전극은 제n-1 스캔 신호(SC(n-1))가 인가되는 n-1번째 제1 게이트 라인(15a(n-1))에 접속되고, 제6 스위치 TFT(ST6)의 소스 전극은 제4 노드(N4)에 접속되며, 제6 스위치 TFT(ST6)의 드레인 전극은 제2 전원라인(16)에 접속된다.
- [0056] 스토리지 커패시터(Cst)는 제1 노드(N1)과 제2 노드(N2) 사이에 접속된다.
- [0057] 도 3b은 도 3a의 화소 회로에 입력되는 구동 신호들의 전위 변화를 나타낸 파형도이다. 도 3b을 참조하면, 화소 회로는, 초기화 기간(A), 상기 초기화 기간(A)에 이은 보상 기간(B), 및 상기 보상 기간(B)에 이은 발광 기간(C)을 통해 구동될 수 있다. 초기화 기간(A), 보상 기간(B) 및 발광 기간(C) 동안 OLED의 캐소드 전압(V_{ss})과 초기화 전압(V_{init})은 일정한 값으로 인가된다.
- [0058] 상기 초기화 기간(A)에서, 제n-1 스캔 신호(SC(n-1))는 온 레벨(ON)로 입력되고, 제n 스캔 신호(SC(n))와 제n 발광 신호(EM(n))는 오프 레벨(OFF)로 입력된다. 초기화 기간(A) 동안 온 레벨(ON)의 제n-1 스캔 신호(SC(n-1))에 응답하여 제5 스위치 TFT(T5)와 제6 스위치 TFT(T6)가 턴 온(turn on) 된다. 제5 스위치 TFT(T5)의 턴 온에 의해 제2 노드(N2)에 초기화 전압(V_{init})이 인가되고, 제6 스위치 TFT(T6)의 턴 온에 의해 제4 노드(N4)에 초기화 전압(V_{init})이 인가된다. 초기화 전압(V_{init})은 고전위 전원전압(V_{DD})보다 낮은 전압이고, 저전위 전원전압(V_{ss})와 같거나 또는 저전위 전원전압(V_{ss})보다 낮은 전압이다. 초기화 기간(A) 동안 구동 TFT(DT)의 게이트-소스 간 전압(V_{gs}) 즉, “V_{DD}-V_{init}”은 구동 TFT(DT)의 문턱전압(V_{th})보다 크므로 구동 TFT(DT)는 턴 온 조건을 만족한다. 따라서, 초기화 기간(A) 동안 제3 노드(N3)에는 고전위 전원전압(V_{DD})이 인가된다. 반면, 초기화 기간(A) 동안 제2 노드(N2)에 인가된 초기화 전압(V_{init})은 OLED의 동작점 전압보다 낮으므로 OLED는 발광되지 않는다.
- [0059] 초기화 기간(A) 동안 오프 레벨(OFF)의 제n 스캔 신호(SC(n))에 응답하여 제1 스위치 TFT(T1)와 제2 스위치 TFT(T2)가 턴 오프(turn off) 된다. 초기화 기간(A) 동안 제1 노드(N1)은 이전 프레임의 발광 기간에서 충전한 초기화 전압(V_{init})을 유지한다. 또한, 초기화 기간(A) 동안 오프 레벨(OFF)의 제n 발광 신호(EM(n))에 응답하여 제3 스위치 TFT(T3)와 제4 스위치 TFT(T4)가 턴 오프 된다.
- [0060] 결과적으로, 초기화 기간(A) 동안 제1 노드(N1), 제2 노드(N2), 및 제4 노드(N4)의 전위는 초기화 전압(V_{init})이 되고, 제3 노드(N3)의 전위는 고전위 전원전압(V_{DD})이 된다.
- [0061] 보상 기간(B) 동안 온 레벨(ON)의 제n 스캔 신호(SC(n))에 응답하여 제1 스위치 TFT(T1)와 제2 스위치 TFT(T2)가 턴 온 된다. 제1 스위치 TFT(T1)의 턴 온에 의해 구동 TFT(DT)의 게이트 전극과 드레인 전극이 쇼트되어

구동 TFT(DT)가 다이오드 결선(Diode-connection)된다. 구동 TFT(DT)의 다이오드 결선에 의해 구동 TFT(DT)의 문턱전압(V_{th})이 샘플링되어 제2 노드(N2) 및 제3 노드(N3)에 저장된다. 제2 스위치 TFT(T2)의 턴 온에 의해 데이터 라인(14)에 인가되어 있던 데이터전압(V_{data})이 제1 노드(N1)에 인가된다.

- [0062] 보상 기간(B) 동안 오프 레벨(OFF)의 제 n 발광 신호(EM(n))에 응답하여 제3 스위치 TFT(T3)와 제4 스위치 TFT(T4)가 턴 오프 된다. 그리고, 보상 기간(B) 동안 오프 레벨(OFF)의 제 $n-1$ 스캔 신호(SC($n-1$))에 응답하여 제5 스위치 TFT(T5)와 제6 스위치 TFT(T6)가 턴 오프 된다.
- [0063] 결과적으로, 보상 기간(B) 동안 제1 노드(N1)의 전위는 데이터전압(V_{data})이 되고, 제2 노드(N2) 및 제3 노드(N3)의 전위는 " $V_{DD}-V_{th}$ " 이 되고, 제4 노드(N4)의 전위는 초기화 전압(V_{init})이 된다.
- [0064] 발광 기간(C) 동안 온 레벨(ON)의 제 n 발광 신호(EM(n))에 응답하여 제3 스위치 TFT(T3)와 제4 스위치 TFT(T4)가 턴 온 된다. 발광 기간(C) 동안 오프 레벨(OFF)의 제 n 스캔 신호(SC(n))에 응답하여 제1 스위치 TFT(T1)와 제2 스위치 TFT(T2)가 턴 오프 된다. 그리고, 발광 기간(C) 동안 오프 레벨(OFF)의 제 $n-1$ 스캔 신호(SC($n-1$))에 응답하여 제5 스위치 TFT(T5)와 제6 스위치 TFT(T6)가 턴 오프 된다.
- [0065] 발광 기간(C) 동안 제4 스위치 TFT(T4)의 턴 온에 의해 제1 노드(N1)에는 초기화 전압(V_{init})이 인가되어, 제1 노드(N1)의 전위가 직전 보상 기간(B)에서의 데이터전압(V_{data})에서 초기화 전압(V_{init})으로 낮아진다.
- [0066] 발광 기간(C) 동안 제2 노드(N2)는 플로팅(Floating)되고 스토리지 커패시터(C_{st})를 통해 제1 노드(N1)에 커플링된다. 따라서, 발광 기간(C) 동안 제1 노드(N1)의 전위 변화분 " ΔV " 는 제2 노드(N2)에 반영된다. 그 결과 발광 기간(C) 동안 제2 노드(N2)의 전위가 직전 보상 기간(B)의 " $V_{DD}-V_{th}$ " 에 비해 " ΔV " 만큼 낮아진다. 다시 말해, 발광 기간(C) 동안 제2 노드(N2)의 전위는 " $V_{DD}-V_{th}-V_{data}+V_{init}$ " 이 된다. 한편, 발광 기간(C) 동안 제3 노드(N3)와 제4 노드(N4)의 전위는 " $V_{DD}-V_{th}$ " 이 된다. 이를 통해, OLED의 구동 전류량을 결정하는 구동 TFT(DT)의 V_{gs} 전압이 설정된다.
- [0067] 발명자들은 상술한 회로 및 전압 공급 구조에서 몇 가지 취약점을 발견하였다. 그 중 하나는, 화소의 위치에 따른 저전위 전원의 전압 변동이다. 저전위 전원 전압(V_{SS})은 표시 영역의 일 측에 있는 인입부(예: PAD)로 인가되어 외곽을 따라 연장된 전원 라인을 통해 화소 회로에 전달된다. 이 경우에 상기 인입부에서 멀리 있는 화소 회로에 전달되는 특정 전압은, 도선의 저항 등으로 인해 인입부에서 가까운 화소 회로에 전달되는 전압과 달라질 수도 있다. 이렇게 저전위 전원 전압(V_{SS}) 값이 변동(상승 또는 하강)되면, 고전위 전원전압(V_{DD})와 저전위 전원 전압(V_{SS}) 사이의 마진(margin)이 충분히 확보되지 않기 때문에, 휘도 및/또는 색 균일도(uniformity)가 낮아지는 현상이 나타난다. 또한 이러한 저전위 전원(V_{SS})의 전압 변동은 표시장치의 구동 불량을 유발할 수도 있다. 발명자들은 이와 같은 문제를 인식하고 화소 위치에 따른 전압 변동을 개선하는 구조를 고안하였다.
- [0068] 도 4a 및 4b는 본 명세서의 다른 실시예에 따른 유기발광 표시장치의 전원 공급부 구조 및 동작 타이밍을 나타낸 도면이다.
- [0069] 상기 유기발광 표시장치는 저전위 전원 전압의 변동을 보완하는 개선 구조를 채용하였다. 도 4a는 설명의 편의를 위해 특정 전원 라인(V_{SS} , V_{init})들만 도시되었고, 기타 도선(데이터 라인, 게이트 라인 등)은 생략되었다. 상기 유기발광 표시장치는, 화소 회로(SP(1)~SP(n)) 및 전원 라인들(V_{SS} , V_{init})을 포함할 수 있다.
- [0070] 상기 화소 회로(SP(1)~SP(n))는 유기발광 다이오드; 상기 유기발광 다이오드를 구동하는 구동 트랜지스터; 각종 스위칭 소자, 저장 소자 등을 포함한다. 상기 화소 회로는 초기화 전원을 공급받아 특정 노드(구동 트랜지스터, 유기발광 다이오드 등)를 초기화하는 구성을 가질 수 있으며, 일 예로 도 3a에 도시된 구조의 회로일 수 있다.
- [0071] 상기 전원 라인들(V_{SS} , V_{init})은 연결 인터페이스(예: PAD)로부터 표시 영역 방향으로 연장되고, 화소 회로(SP(1)~SP(n))와 전기적으로 연결된다. 상기 전원 라인들은, 상기 화소 회로(SP(1)~SP(n))에 제1 전압을 전달하는 제1 전원 라인(V_{SS}); 상기 화소 회로(SP(1)~SP(n))에 제2 전압을 전달하는 제2 전원 라인(V_{init_1} ~ V_{init_n})을 포함할 수 있다. 이때 상기 제2 전원 라인(V_{init_1} ~ V_{init_n})은 상기 화소 회로(SP(1)~SP(n))에 제1 기간에는 제1 전압을 전달하고, 상기 제1 기간을 제외한 제2 기간에는 제2 전압을 전달할 수 있다. 여기서, 상기 제1 전압은 상기 유기발광 다이오드에 제공되는 저전위 전원 전압(V_{SS})이고, 상기 제2 전압은 상기 구동 트랜지스터에 제공되는 초기화 전압(V_{init})일 수 있다. 상기 제2 전압의 전위 값은 상기 제1 전압의 전위 값보다 작을 수

있으며, 일 예로 상기 제1 전압은 -3.0 볼트(V), 상기 제2 전압은 -4.5 V일 수 있다. 이와 같이 시간을 나누어 제2 전원 라인(Vinit)으로 제1 전압과 제2 전압을 전달하면, 제2 전원 라인이 (제1 기간에는) 제1 전원 라인의 보조 라인으로 기능하게 된다. 이에, 상기 제1 전압이 더 안정적으로 공급되므로, 상기 제2 전원 라인(Vinit)을 통한 제1 전압의 공급으로 인하여, 상기 제1 전압의 변동이 억제될 수 있다.

[0072] 상기 제1 전원 라인(V_{SS}) 및 상기 제2 전원 라인(Vinit) 사이에는 스위치가 연결될 수 있다. 상기 스위치는 상기 제1 기간에 온(on) 되고 상기 제2 기간에 오프(off)되도록 구비될 수 있다. 따라서, 상기 스위치가 온(on) 상태인 상기 제1 기간에는 상기 제1 전원 라인(V_{SS}) 및 상기 제2 전원 라인(Vinit)은 모두 제1 전압을 전달하고, 반면 상기 스위치가 오프(off) 상태인 제2 기간에는 상기 제1 전원 라인(V_{SS})은 제1 전압을, 상기 제2 전원 라인(Vinit)은 제2 전압을 전달한다. 이로써 상기 스위치가 온(on) 상태인 상기 제1 기간에, 제2 전원 라인은 제1 전원 라인의 보조 라인으로 기능한다. 상기 스위치는, 도 4a의 예와 같이, 상기 화소 회로의 발광 제어 신호(EM(1)~EM(n))와 동일한 신호에 의해 제어되는 트랜지스터일 수 있다. 유기발광 표시장치의 특성상, 발광 기간(EM 신호가 ON 레벨인 기간)은 비발광 기간(EM 신호가 OFF 레벨인 기간)보다 길기 때문에, 제1 전원 라인(V_{SS})은 충분히 긴 시간 동안 제2 전원 라인(Vinit)의 보조를 받아 저전위 전원 전압을 공급할 수 있다. 다른 관점에서 보면, 상대적으로 짧은 비발광 기간(EM 신호가 OFF 레벨인 기간) 동안 초기화 전압을 전달하고 나머지 시간 동안 유휴 자원으로 남아있던 제2 전원 라인(Vinit)의 활용도가 크게 높아진다.

[0073] 도 4a와 같이, 상기 제2 전원 라인은 복수 개일 수 있다. 이때 상기 스위치는 상기 복수 개의 제2 전원 라인 각각(Vinit_1~Vinit_n)에 대응하여 한 개씩 구비될 수 있다. 이와 같은 구현 예에서, 제2 전원 라인 하나에는 한 행(row)의 화소 회로만 연결될 수도 있다. 하지만, 도시된 바와 같이 제2 전원 라인 각각에 연결된 화소 회로는 2개 이상이며, 상기 2개 이상의 화소 회로는 서로 다른 행(row)에 배치된 것들 일 수 있다. 도 4a에서는 제2 전원 라인 하나에 3개 행의 화소 회로들이 연결된 것으로 도시되었지만, 제2 전원 라인 하나에 2개 행의 화소 회로 혹은 4개 행 이상의 화소 회로들이 연결될 수도 있다. 이와 같이 같은 제2 전원 라인에 연결된 화소 회로에 제공되는 발광 제어 신호의 온-오프 타이밍은 동일할 수 있다. 예컨대, n번째 제2 전원 라인(Vinit_n)에 연결된 화소 회로들(SP(n), SP(n+1), SP(n+2))은 같은 온-오프 타이밍을 갖는 발광 제어 신호(예: 도 4b의 EM(n) 신호)에 의해 제어될 수 있다. 즉, 화소 회로들(SP(n), SP(n+1), SP(n+2))은 타이밍이 동일한 발광 제어 신호(EM(n))에 의해 발광할 수 있다.

[0074] 상기 유기발광 표시장치는, 제2 전원 라인(Vinit)을 통한 가변적 전원 공급, 즉, 상기 제2 전원 라인(Vinit)에 상기 제1 및 제2 기간 각각에 상응하는 전압을 공급하는 전원 관리부를 더 포함할 수 있다. 상기 전원 관리부는 스캔 구동 회로 등으로부터 수신한 발광 제어 신호(EM)에 기반하여 상기 제2 전원 라인(Vinit)으로 공급되는 전압을 가변할 수 있다. 상기 전원 관리부는 전원 관리 집적 회로(PMIC)에 포함되어 구현될 수 있다.

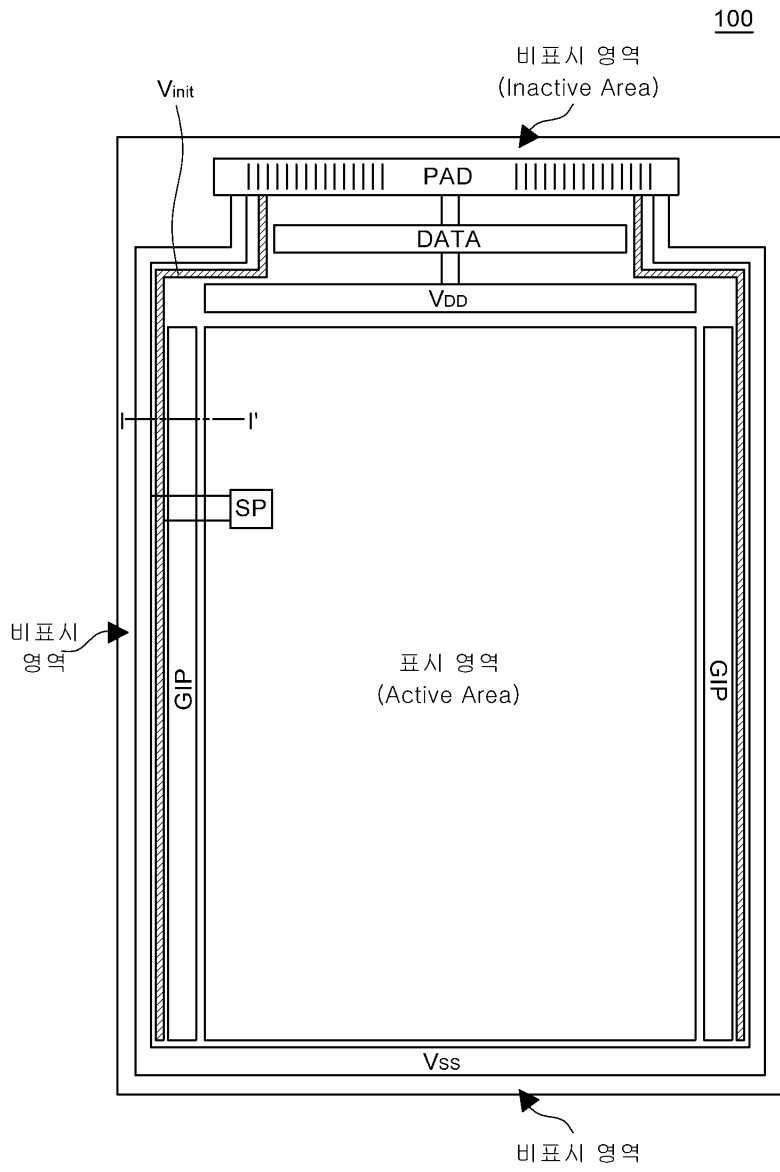
[0075] 상기 제1 전원 라인(V_{SS})의 선 폭(width)은 상기 제2 전원 라인(Vinit)의 선 폭보다 넓을 수 있다. 상기 제1 전원 라인(V_{SS})은 화소 회로에 포함된 박막 트랜지스터(TFT)의 소스 또는 드레인 전극과 동일한 층상에 동일한 물질로 형성된 것일 수 있다. 이때 상기 상기 제1 전원 라인(V_{SS}) 티타늄(Ti), 알루미늄(Al), 티타늄(Ti) 순으로 적층된 다층 구조를 갖는 금속 층(소위, Ti/Al/Ti)일 수 있다. 상기 제2 전원 라인(Vinit)은, 상기 제1 전원 라인(V_{SS}) 또는, 상기 유기발광 다이오드(OLED)의 애노드 전극과 동일한 물질로 형성된 것일 수 있다.

[0076] 이상과 같은 전원 공급 구조를 통하여, 본 명세서의 실시예들은 전원 전압(특히, V_{SS})의 변동을 감소시킬 수 있다. 이에 따라서 본 명세서의 실시예들은 구동 전원들 사이의 마진이 충분히 확보되어 색 및/또는 휘도 균일성(uniformity)이 향상된 표시장치를 구현할 수 있다.

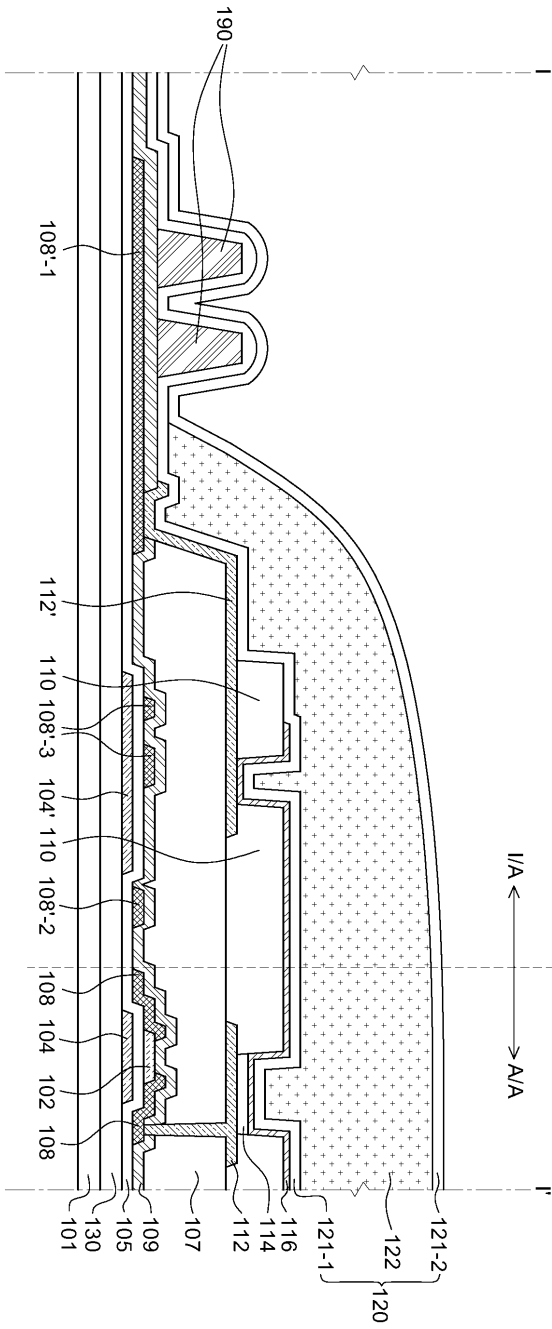
[0077] 이상 첨부된 도면을 참조하여 본 명세서의 실시예들을 상세하게 설명하였으나, 본 명세서는 반드시 이러한 실시예로 국한되는 것은 아니고, 그 기술사상을 벗어나지 않는 범위 내에서 다양하게 변형 실시될 수 있다. 따라서, 본 명세서에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 본 발명의 여러 실시예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하고, 당업자에 의해 기술적으로 다양하게 연동 및 구동될 수 있으며, 각 실시예들이 서로에 대하여 독립적으로 실시되거나 연관 관계로 함께 실시될 수도 있다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

도면

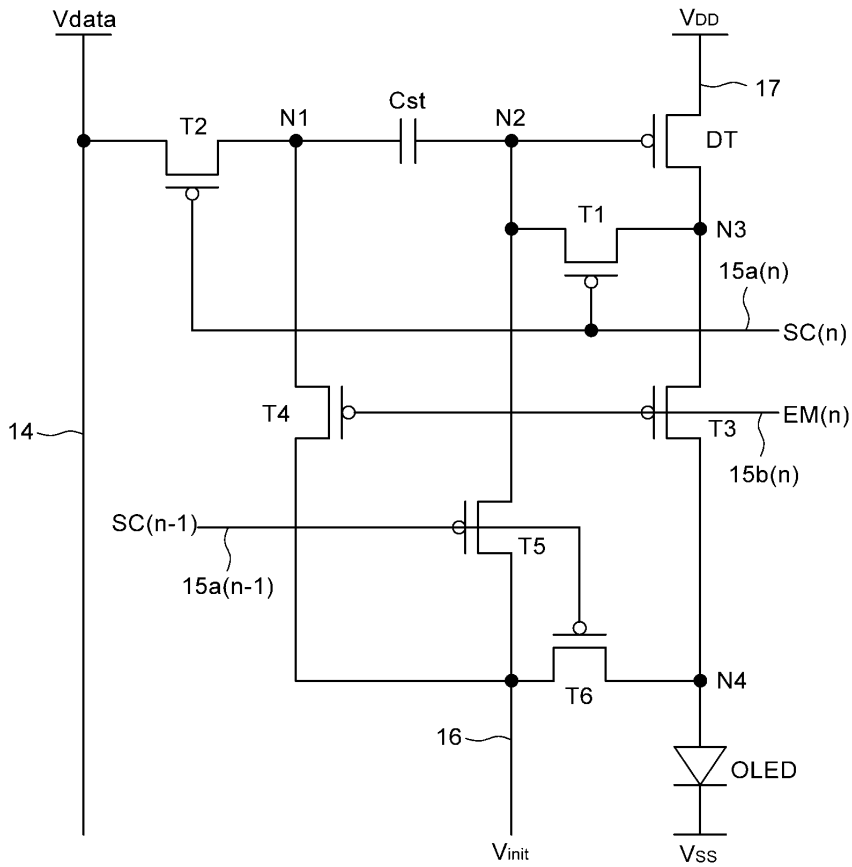
도면1



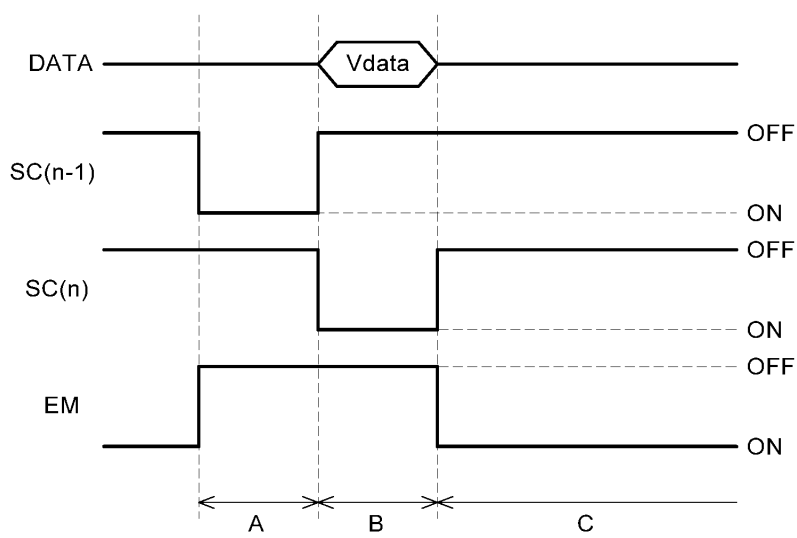
도면2



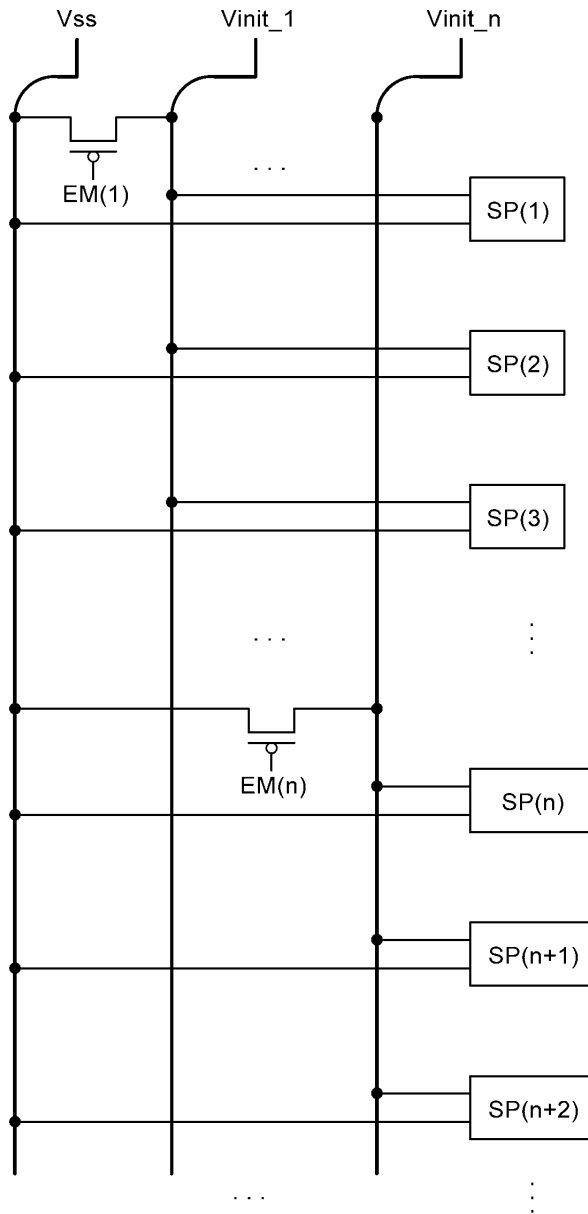
도면3a



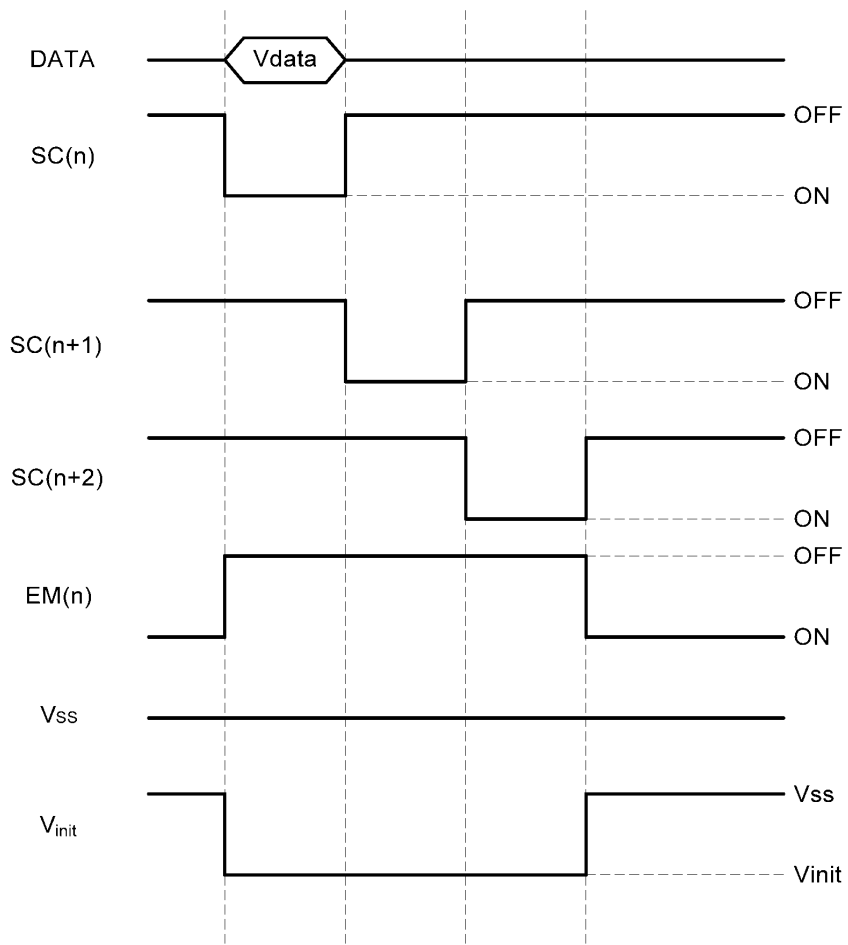
도면3b



도면4a



도면4b



专利名称(译)	有机发光显示装置		
公开(公告)号	KR1020200072761A	公开(公告)日	2020-06-23
申请号	KR1020180160710	申请日	2018-12-13
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	신상일 전효영 정상훈		
发明人	신상일 전효영 정상훈		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233 G09G2300/0426 G09G2310/08 G09G2330/028 G09G2300/0819 G09G2300/0861 G09G2320/0223 G09G2320/0233 G09G3/3258 G09G2300/0439 G09G2330/021		
外部链接	Espacenet		

摘要(译)

提供了一种有机发光显示(OLED)装置。有机发光显示装置包括至少一个像素电路,该像素电路包括有机发光二极管和用于驱动有机发光二极管的驱动晶体管。第一电源电压线将第一电压传输到像素电路;至少第二电源电压线在第一时段期间将第一电压传输至像素电路并且在第二时段期间将第二电压传输至像素电路;以及连接在第一电源电压线和第二电源电压线之间的开关,其中该开关在第一时段期间导通并且在第二时段期间截止。因此,可以提供一种用于减小有机发光显示装置的电源电压的变化的结构。

