



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0074814
(43) 공개일자 2019년06월28일

(51) 국제특허분류(Int. Cl.)
G09G 3/3233 (2016.01)

(52) CPC특허분류
G09G 3/3233 (2013.01)
G09G 2230/00 (2013.01)

(21) 출원번호 10-2017-0176451
(22) 출원일자 2017년12월20일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자
이승주
경기도 파주시 월롱면 엘지로 245

(74) 대리인
특허법인(유한) 대아

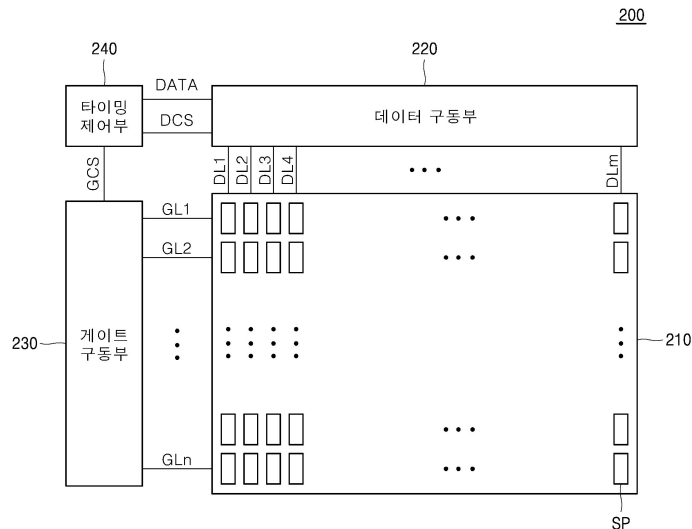
전체 청구항 수 : 총 15 항

(54) 발명의 명칭 유기발광 다이오드 표시장치 및 그 구동 방법

(57) 요약

본 발명은 유기발광 다이오드 표시장치 및 그 구동 방법에 관한 것이다. 본 발명의 일 실시예에 따른 유기발광 다이오드 표시장치는 다수의 데이터 라인과 다수의 게이트 라인이 교차되고 매트릭스 형태로 배치된 복수의 서브 픽셀을 포함하는 표시패널, 상기 다수의 데이터 라인을 구동하는 데이터 구동부, 상기 다수의 게이트 라인을 구동하는 게이트 구동부, 상기 데이터 구동부 및 상기 게이트 구동부를 제어하는 타이밍 제어부를 포함하고, 상기 타이밍 제어부는 상기 서브 픽셀에 포함된 구동 트랜지스터의 전압-전류 특성을 측정하기 위한 센싱 대상 게조 데이터 전압을 상기 구동 트랜지스터에 인가하는 센싱 데이터 프로그래밍 구간 동안, 상기 데이터 구동부를 통해 초기화 데이터 전압을 출력하여 상기 구동 트랜지스터의 초기화를 수행한다.

대표도



(52) CPC특허분류

G09G 2300/0842 (2013.01)

G09G 2310/08 (2013.01)

명세서

청구범위

청구항 1

다수의 데이터 라인과 다수의 게이트 라인이 교차되고 매트릭스 형태로 배치된 복수의 서브 픽셀을 포함하는 표시패널;

상기 다수의 데이터 라인을 구동하는 데이터 구동부;

상기 다수의 게이트 라인을 구동하는 게이트 구동부;

상기 데이터 구동부 및 상기 게이트 구동부를 제어하는 타이밍 제어부를 포함하고,

상기 타이밍 제어부는

상기 서브 픽셀에 포함된 구동 트랜지스터의 전압-전류 특성을 측정하기 위한 센싱 대상 계조 데이터 전압을 상기 구동 트랜지스터에 인가하는 센싱 데이터 프로그래밍 구간 동안, 상기 데이터 구동부를 통해 초기화 데이터 전압을 출력하여 상기 구동 트랜지스터의 초기화를 수행하는

유기발광 다이오드 표시장치.

청구항 2

제1항에 있어서,

상기 타이밍 제어부는

상기 센싱 데이터 프로그래밍 구간에서 센싱 대상 계조의 데이터 전압이 상기 구동 트랜지스터에 인가되기 이전에 상기 데이터 구동부를 통해 초기화 데이터 전압을 출력하여 상기 구동 트랜지스터의 초기화를 수행하는

유기발광 다이오드 표시장치.

청구항 3

제1항에 있어서,

상기 타이밍 제어부는

상기 데이터 구동부를 통해 상기 서브 픽셀에 포함된 구동 트랜지스터에 상기 초기화 데이터 전압을 두 번 이상 인가하여 상기 구동 트랜지스터의 초기화를 수행하는

유기발광 다이오드 표시장치.

청구항 4

제3항에 있어서,

상기 초기화 데이터 전압은

서로 다른 크기를 갖는 제1 초기화 데이터 전압 및 제2 초기화 데이터 전압을 포함하는

유기발광 다이오드 표시장치.

청구항 5

제4항에 있어서,

상기 제1 초기화 데이터 전압은 최대 발광 데이터 전압이고, 상기 제2 초기화 데이터 전압은 비발광 데이터 전압인

유기발광 다이오드 표시장치.

청구항 6

제4항에 있어서,

상기 제1 초기화 데이터 전압은 최대 발광 데이터 전압이고, 상기 제2 초기화 데이터 전압은 비발광 데이터 전압인

유기발광 다이오드 표시장치.

청구항 7

제1항에 있어서,

상기 서브 픽셀은

제1 전압과 연결되는 제1 전극, 제1 스캔 라인과 연결되는 게이트 전극 및 제1 노드와 연결되는 제2 전극을 구비하는 제1 트랜지스터;

제2 전압과 연결되는 제1 전극, 제2 스캔 라인과 연결되는 게이트 전극 및 제2 전극을 구비하는 제2 트랜지스터;

제1 전원 전압과 연결되는 제1 전극, 상기 제1 노드와 연결되는 게이트 전극 및 상기 제2 트랜지스터의 제2 전극과 연결되는 제2 전극을 구비하는 구동 트랜지스터;

상기 제1 전원 전압과 연결되는 제1 전극 및 상기 구동 트랜지스터의 게이트 전극과 연결되는 제2을 구비하는 저장 커패시터;

상기 구동 트랜지스터의 제2 전극과 연결되는 제1 전극, 발광 제어 라인과 연결되는 게이트 전극 및 제2 전극을 구비하는 발광 제어 트랜지스터; 및

상기 발광 제어 트랜지스터의 제2 전극에 연결되는 애노드 전극 및 제2 전원 전압에 연결되는 캐소드 전극을 구비하는 유기발광 다이오드를 포함하는

유기발광 다이오드 표시장치.

청구항 8

제7항에 있어서,

상기 제1 트랜지스터, 상기 제2 트랜지스터, 상기 구동 트랜지스터 및 상기 발광 제어 트랜지스터는 PMOS 트랜지스터로 이루어지는

유기발광 다이오드 표시장치.

청구항 9

제7항에 있어서,

상기 구동 트랜지스터의 초기화 중, 상기 제1 트랜지스터 및 상기 구동 트랜지스터는 턴 온 되고, 상기 제2 트랜지스터 및 상기 발광 제어 트랜지스터는 턴 오프 되어, 상기 구동 트랜지스터에 상기 초기화 데이터 전압을

인가하는

유기발광 다이오드 표시장치.

청구항 10

다수의 데이터 라인과 다수의 게이트 라인이 교차되고 매트릭스 형태로 배치된 복수의 서브 픽셀을 포함하는 표시패널, 상기 다수의 데이터 라인을 구동하는 데이터 구동부, 상기 다수의 게이트 라인을 구동하는 게이트 구동부 및 상기 데이터 구동부 및 상기 게이트 구동부를 제어하는 타이밍 제어부를 포함하는 유기발광 다이오드 표시장치의 구동 방법에 있어서,

센싱 데이터 프로그래밍 구간 동안, 상기 데이터 구동부를 통해 초기화 데이터 전압을 출력하여 상기 서브 픽셀에 포함된 구동 트랜지스터의 초기화를 수행하는 단계;

상기 센싱 데이터 프로그래밍 구간 동안, 상기 데이터 구동부를 통해 센싱 대상 계조 데이터 전압을 출력하여 상기 구동 트랜지스터에 센싱 대상 계조의 데이터 전압을 인가하는 단계; 및

상기 센싱 대상 계조의 데이터 전압에 대응되는 상기 구동 트랜지스터의 전압-전류 특성을 산출하는 단계를 포함하는

유기발광 다이오드 표시장치 구동 방법.

청구항 11

제10항에 있어서,

상기 구동 트랜지스터의 초기화를 수행하는 단계는

상기 구동 트랜지스터에 센싱 대상 계조의 데이터 전압을 인가하는 단계 이전에 수행되며, 상기 데이터 구동부를 통해 초기화 데이터 전압을 출력하여 상기 구동 트랜지스터의 초기화를 수행하는

유기발광 다이오드 표시장치 구동 방법.

청구항 12

제11항에 있어서,

상기 구동 트랜지스터의 초기화를 수행하는 단계는

상기 데이터 구동부를 통해 상기 서브 픽셀에 포함된 구동 트랜지스터에 상기 초기화 데이터 전압을 두 번 이상 인가하여 상기 구동 트랜지스터의 초기화를 수행하는 단계를 포함하는

유기발광 다이오드 표시장치 구동 방법.

청구항 13

제12항에 있어서,

상기 초기화 데이터 전압은

서로 다른 크기를 갖는 제1 초기화 데이터 전압 및 제2 초기화 데이터 전압을 포함하는

유기발광 다이오드 표시장치 구동 방법.

청구항 14

제12항에 있어서,
 상기 초기화 데이터 전압은
 서로 다른 크기를 갖는 제1 초기화 데이터 전압 및 제2 초기화 데이터 전압을 포함하는
 유기발광 다이오드 표시장치 구동 방법.

청구항 15

제10항에 있어서,
 상기 구동 트랜지스터의 초기화를 수행하는 단계는
 상기 서브 픽셀에 포함된 발광 트랜지스터를 제어하여 상기 서브 픽셀에 포함된 유기발광 다이오드에 흐르는 전류를 차단하는 단계를 포함하는
 유기발광 다이오드 표시장치 구동 방법.

발명의 설명

기술 분야

[0001] 본 발명은 유기발광 다이오드 표시장치 및 그 구동 방법에 관한 것으로, 보다 상세하게는 구동 트랜지스터의 히스테리시스 특성을 개선할 수 있는 외부 보상 방식의 유기발광 다이오드 표시장치 및 그 구동 방법에 관한 것이다.

배경 기술

- [0003] 유기발광 다이오드 표시장치는 표시패널에 구비되는 유기발광 다이오드가 높은 휘도와 낮은 동작 전압 특성을 가지며, 또한 스스로 빛을 내는 자체 발광형이기 때문에 명암대비(contrast ratio)가 크고, 초박형 디스플레이의 구현이 가능하다는 장점이 있다.
- [0004] 또한, 유기발광 다이오드 표시장치는 응답시간이 수 마이크로초(μs) 정도로 동화상 구현이 쉽고, 시야각의 제한이 없으며 저온에서도 안정적인 특성이 있다.
- [0005] 유기발광 다이오드 표시장치는 하나의 픽셀이 스위칭 트랜지스터, 구동 트랜지스터, 충전 커패시터 및 유기발광 다이오드를 포함하며, 스위칭 트랜지스터가 구동 트랜지스터의 게이트에 화상의 계조에 대응하는 데이터 전압을 인가하고, 데이터 전압에 따라 구동 트랜지스터가 유기발광 다이오드로 전류를 공급하여 화상을 표시하게 된다.
- [0006] 문턱 전압, 이동도 등과 같은 구동 트랜지스터의 전기적 특성은 모든 픽셀에서 동일하게 설계됨이 바람직하나, 실제로는 여러 원인에 의해 픽셀 간에서 조금씩 편차를 보인다.
- [0007] 특히 구동 시간 경과에 따른 게이트-바이어스 스트레스(Gate-Bias Stress)로 인해 픽셀 간 구동 트랜지스터의 문턱 전압은 달라질 수 있으며, 각 픽셀의 구동 트랜지스터 간의 문턱 전압 변동의 편차는 동일한 데이터 전압에 대해 구동전류 편차를 발생시켜 화상의 얼룩 불량(mura)의 원인이 된다.
- [0008] 이와 같은 문제를 해결하기 위해, 구동 트랜지스터의 전기적 특성 편차를 보상하기 위한 다양한 보상 방안들이 알려져 있다.
- [0009] 보상 방안은 크게 내부 보상 방식과 외부 보상 방식으로 나누어진다.
- [0010] 내부 보상 방식은 구동 트랜지스터의 문턱 전압 변화를 샘플링(Sampling)하여 구동 트랜지스터 간의 문턱 전압 편차를 픽셀 회로 내부에서 자동으로 보상한다.
- [0011] 이와 같은 내부 보상을 위해서는 유기발광 다이오드에 흐르는 구동전류가 구동 트랜지스터의 문턱 전압에 상관 없이 결정되도록 해야 하기 때문에 픽셀 회로의 구성이 매우 복잡하며, 특히 고속 구동 및 고해상도 특성을 갖

는 표시장치는 내부 보상을 하기 위한 충분한 샘플링 시간을 확보하기 어렵다는 문제가 있다.

- [0012] 한편, 외부 보상 방식은 기준 전압을 인가하는 스위칭 트랜지스터를 더 구비함으로써, 기준 전압의 변동량을 감지하여 이를 통해 각 구동 트랜지스터의 문턱 전압 편차를 연산하고, 연산된 문턱 전압 편차를 기초로 데이터 전압을 보상한다.
- [0013] 구체적으로, 외부 보상 방식은 센싱 기능을 통해 표시패널 전체 픽셀의 평균 전압-전류 특성을 추출하고, 각 픽셀의 전류 특성이 평균 전류 특성과 같아지도록 문턱 전압 편차 및 이동도 편차가 보상된 데이터 전압을 사용하여, 픽셀 간 구동 전류의 편차를 제거할 수 있다.
- [0014] 도 1은 외부 보상을 수행하기 위한 표시패널의 평균 전압-전류 특성을 측정하는 과정을 나타낸 도면이다
- [0015] 먼저, 표시패널의 전체 픽셀에 저계조에서 고계조에 이르는 복수의 데이터 전압(예를 들어, 16계조 내지 255계조의 7개 계조에 대응되는 데이터 전압)을 인가하여, 각 데이터 전압에 따른 구동 트랜지스터의 게이트-소스 전압(Vgs)에 대한 구동 전류(Ids)를 측정한다.
- [0016] 전체 픽셀의 게이트-소스 전압(Vgs)에 대한 구동 전류(Ids)의 평균값을 기초로, 표시패널의 평균 전압-전류 특성은 다음과 같은 식 1을 통해 산출될 수 있다.
- [0018] [식 1]
- [0019]
$$I_{ds} = A \cdot (V_{gs} - B)^C$$
- [0021] 상기 식 1에서 a는 이동도 계수, b는 문턱 전압 계수로 정의될 수 있고, 표시패널의 평균 전압-전류 특성을 나타내는 c는 구동 트랜지스터 전압-전류 특성 계수로 정의되어 도 1의 그래프와 같은 곡선 형태로 도시될 수 있다.
- [0022] 외부 보상 방식은 고속 구동 및 고해상도 특성을 갖는 표시장치에 적합하며, 구동 트랜지스터 자체의 문턱 전압 변동의 편차뿐만 아니라 캐리어 이동도 편차도 연산할 수 있어 소자특성 편차에 대한 보상능력을 극대화할 수 있는 장점이 있다.
- [0023] 그러나, 외부 보상 방식은 특정 기간에서만 문턱 전압을 보상하는 방식으로 초기 보상 이후에는 실시간으로 변동되는 문턱 전압을 보상하기 어려우며, 특히 구동 트랜지스터의 히스테리시스(Hysteresis) 특성으로 인해 표시패널의 평균 전압-전류 특성 측정의 정확도가 낮아지는 단점이 있다.
- [0024] 도 2는 구동 트랜지스터의 히스테리시스 특성을 보여주는 그래프이다.
- [0025] 도 2를 참조하면, PMOS 픽셀의 구동 트랜지터에 순차적으로 인가되는 게이트-소스 전압(Vgs)이 점차 감소할 때 측정된 PMOS 픽셀의 구동 트랜지터의 전압-전류 특성 곡선(12) 및 PMOS 픽셀의 구동 트랜지터에 순차적으로 인가되는 게이트-소스 전압(Vgs)이 점차 증가할 때 측정된 PMOS 픽셀의 구동 트랜지터의 전압-전류 특성 곡선(14)이 나타나 있다.
- [0026] 이처럼 구동 트랜지터는 게이트-소스 전압(Vgs)의 증가 또는 감소 방향에 따라 동일한 게이트-소스 전압(Vgs1)에 대해서 ΔIds만큼 서로 다른 크기의 전류값을 가지며, 이러한 서로 다른 크기의 전류값은 화소의 히스테리시스 특성을 나타낸다.
- [0027] 즉, 평균 전압-전류 특성 측정을 위해 구동 트랜지스터에 인가되는 데이터 전압이 저계조에서 고계조로 전환되거나, 고계조에서 저계조로 전환될 때, 픽셀의 히스테리시스 특성으로 인해 동일한 게이트-소스 전압(Vgs)에 대해서 서로 다른 크기의 구동 전류가 측정될 수 있다.
- [0028] 결국, 표시패널의 평균 전압-전류 특성을 측정하기 위해 표시패널의 각 화소에 저계조에서 고계조에 이르는 복수의 데이터 전압을 순차적으로 인가할 경우, 픽셀의 히스테리시스 특성으로 인해 평균 전압-전류 특성 측정의 정확도가 떨어지게 되어 문제된다.

발명의 내용

해결하려는 과제

- [0030] 본 발명은 외부 보상 방식을 사용하여 고속 구동 및 고해상도 특성을 가지는 표시장치의 구동 트랜지스터의 문턱 전압을 보상할 수 있는 유기발광 다이오드 표시장치 및 그 구동 방법을 제공하는 것을 목적으로 한다.
- [0031] 또한 본 발명은 센싱 대상 계조의 데이터 전압을 인가하기 전에 구동 트랜지스터를 초기화함으로써, 구동 트랜지스터의 평균 전압-전류 특성 측정 정확도를 향상시킬 수 있는 유기발광 다이오드 표시장치 및 그 구동 방법을 제공하는 것을 목적으로 한다.
- [0032] 본 발명의 목적들은 이상에서 언급한 목적으로 제한되지 않으며, 언급되지 않은 본 발명의 다른 목적 및 장점들은 하기의 설명에 의해서 이해될 수 있고, 본 발명의 실시예에 의해 보다 분명하게 이해될 것이다. 또한, 본 발명의 목적 및 장점들은 특허 청구 범위에 나타낸 수단 및 그 조합에 의해 실현될 수 있음을 쉽게 알 수 있을 것이다.

과제의 해결 수단

- [0034] 이러한 목적을 달성하기 위한 본 발명의 일 측면은, 다수의 데이터 라인과 다수의 게이트 라인이 교차되고 매트릭스 형태로 배치된 복수의 서브 픽셀을 포함하는 표시패널, 상기 다수의 데이터 라인을 구동하는 데이터 구동부, 상기 다수의 게이트 라인을 구동하는 게이트 구동부, 상기 데이터 구동부 및 상기 게이트 구동부를 제어하는 타이밍 제어부를 포함하고, 상기 타이밍 제어부는 상기 서브 픽셀에 포함된 구동 트랜지스터의 전압-전류 특성을 측정하기 위한 센싱 대상 계조 데이터 전압을 상기 구동 트랜지스터에 인가하는 센싱 데이터 프로그래밍 구간 동안, 상기 데이터 구동부를 통해 초기화 데이터 전압을 출력하여 상기 구동 트랜지스터의 초기화를 수행하는 유기발광 다이오드 표시장치를 제공할 수 있다.
- [0035] 본 발명의 일 실시예에 따르면, 상기 타이밍 제어부는 상기 센싱 데이터 프로그래밍 구간에서 센싱 대상 계조의 데이터 전압이 상기 구동 트랜지스터에 인가되기 이전에 상기 데이터 구동부를 통해 초기화 데이터 전압을 출력하여 상기 구동 트랜지스터의 초기화를 수행할 수 있다.
- [0036] 또한 본 발명의 일 실시예에 따르면, 상기 타이밍 제어부는 상기 데이터 구동부를 통해 상기 서브 픽셀에 포함된 구동 트랜지스터에 상기 초기화 데이터 전압을 두 번 이상 인가하여 상기 구동 트랜지스터의 초기화를 수행할 수 있다.
- [0037] 또한 본 발명의 일 실시예에 따르면, 상기 타이밍 제어부는 상기 데이터 구동부를 통해 상기 서브 픽셀에 포함된 구동 트랜지스터에 상기 초기화 데이터 전압을 두 번 이상 인가하여 상기 구동 트랜지스터의 초기화를 수행할 수 있다.
- [0038] 또한 본 발명의 일 실시예에 따르면, 상기 제1 초기화 데이터 전압은 최대 발광 데이터 전압이고, 상기 제2 초기화 데이터 전압은 비발광 데이터 전압일 수 있다.
- [0039] 또한 본 발명의 일 실시예에 따르면, 상기 타이밍 제어부는 상기 구동 트랜지스터의 초기화 중 상기 서브 픽셀에 포함된 발광 트랜지스터를 제어하여 상기 서브 픽셀에 포함된 유기발광 다이오드에 흐르는 전류를 차단할 수 있다.
- [0040] 또한 본 발명의 일 실시예에 따르면, 상기 서브 픽셀은 제1 전압과 연결되는 제1 전극, 제1 스캔 라인과 연결되는 게이트 전극 및 제1 노드와 연결되는 제2 전극을 구비하는 제1 트랜지스터, 제2 전압과 연결되는 제1 전극, 제2 스캔 라인과 연결되는 게이트 전극 및 제2 전극을 구비하는 제2 트랜지스터, 제1 전원 전압과 연결되는 제1 전극, 상기 제1 노드와 연결되는 게이트 전극 및 상기 제2 트랜지스터의 제2 전극과 연결되는 제2 전극을 구비하는 구동 트랜지스터, 상기 제1 전원 전압과 연결되는 제1 전극 및 상기 구동 트랜지스터의 게이트 전극과 연결되는 제2을 구비하는 저장 커패시터, 상기 구동 트랜지스터의 제2 전극과 연결되는 제1 전극, 발광 제어 라인과 연결되는 게이트 전극 및 제2 전극을 구비하는 발광 제어 트랜지스터 및 상기 발광 제어 트랜지스터의 제2 전극에 연결되는 애노드 전극 및 제2 전원 전압에 연결되는 캐소드 전극을 구비하는 유기발광 다이오드를 포함할 수 있다.
- [0041] 또한 본 발명의 일 실시예에 따르면, 상기 제1 트랜지스터, 상기 제2 트랜지스터, 상기 구동 트랜지스터 및 상기 발광 제어 트랜지스터는 PMOS 트랜지스터로 이루어질 수 있다.

- [0042] 또한 본 발명의 일 실시예에 따르면, 상기 구동 트랜지스터의 초기화 중, 상기 제1 트랜지스터 및 상기 구동 트랜지스터는 턴 온 되고, 상기 제2 트랜지스터 및 상기 발광 제어 트랜지스터는 턴 오프 되어, 상기 구동 트랜지스터에 상기 초기화 데이터 전압을 인가할 수 있다.
- [0043] 이러한 목적을 달성하기 위한 본 발명의 다른 측면은, 다수의 데이터 라인과 다수의 게이트 라인이 교차되고 매트릭스 형태로 배치된 복수의 서브 픽셀을 포함하는 표시패널, 상기 다수의 데이터 라인을 구동하는 데이터 구동부, 상기 다수의 게이트 라인을 구동하는 게이트 구동부 및 상기 데이터 구동부 및 상기 게이트 구동부를 제어하는 타이밍 제어부를 포함하는 유기발광 다이오드 표시장치의 구동 방법에 있어서, 센싱 데이터 프로그래밍 구간 동안, 상기 데이터 구동부를 통해 초기화 데이터 전압을 출력하여 상기 서브 픽셀에 포함된 구동 트랜지스터의 초기화를 수행하는 단계, 상기 센싱 데이터 프로그래밍 구간 동안, 상기 데이터 구동부를 통해 센싱 대상 계조 데이터 전압을 출력하여 상기 구동 트랜지스터에 센싱 대상 계조의 데이터 전압을 인가하는 단계 및 상기 센싱 대상 계조의 데이터 전압에 대응되는 상기 구동 트랜지스터의 전압-전류 특성을 산출하는 단계를 포함하는 유기발광 다이오드 표시장치 구동 방법을 제공할 수 있다.
- [0044] 본 발명의 일 실시예에 따르면, 상기 구동 트랜지스터의 초기화를 수행하는 단계는 상기 구동 트랜지스터에 센싱 대상 계조의 데이터 전압을 인가하는 단계 이전에 수행되며, 상기 데이터 구동부를 통해 초기화 데이터 전압을 출력하여 상기 구동 트랜지스터의 초기화를 수행수 있다.
- [0045] 또한 본 발명의 일 실시예에 따르면, 상기 구동 트랜지스터의 초기화를 수행하는 단계는 상기 데이터 구동부를 통해 상기 서브 픽셀에 포함된 구동 트랜지스터에 상기 초기화 데이터 전압을 두 번 이상 인가하여 상기 구동 트랜지스터의 초기화를 수행하는 단계를 포함할 수 있다.
- [0046] 또한 본 발명의 일 실시예에 따르면, 상기 초기화 데이터 전압은 서로 다른 크기를 갖는 제1 초기화 데이터 전압 및 제2 초기화 데이터 전압을 포함할 수 있다.
- [0047] 또한 본 발명의 일 실시예에 따르면, 상기 제1 초기화 데이터 전압은 최대 발광 데이터 전압이고, 상기 제2 초기화 전압은 비발광 데이터 전압일 수 있다.
- [0048] 또한 본 발명의 일 실시예에 따르면, 상기 구동 트랜지스터의 초기화를 수행하는 단계는 상기 서브 픽셀에 포함된 발광 트랜지스터를 제어하여 상기 서브 픽셀에 포함된 유기발광 다이오드에 흐르는 전류를 차단하는 단계를 포함할 수 있다.

발명의 효과

- [0050] 본 발명의 유기발광 다이오드 표시장치 및 그 구동 방법에 의하면, 외부 보상 방식을 사용하여 고속 구동 및 고 해상도 특성을 가지는 표시장치의 구동 트랜지스터의 문턱 전압을 보상할 수 있는 효과가 있다.
- [0051] 또한 본 발명의 유기발광 다이오드 표시장치 및 그 구동 방법에 의하면, 센싱 대상 계조의 데이터 전압을 인가하기 전에 구동 트랜지스터를 초기화함으로써, 표시패널의 평균 전압-전류 특성 측정 정확도를 향상시킬 수 있는 효과가 있다.

도면의 간단한 설명

- [0053] 도 1은 외부 보상을 수행하기 위한 표시패널의 평균 전압-전류 특성을 측정하는 과정을 나타낸 도면이다
- 도 2는 구동 트랜지스터의 히스테리시스 특성을 보여주는 그래프이다.
- 도 3은 본 발명의 일 실시예에 따른 유기발광 다이오드 표시장치의 개략적인 구성을 나타낸 블록도이다.
- 도 4는 본 발명의 실시예에 따른 표시패널의 시프트 레지스터를 설명하기 위한 블록도이다.
- 도 5는 본 발명의 일 실시예에 따른 유기발광 다이오드 표시장치의 서브 픽셀 회로의 구조를 나타낸 예시도이다.
- 도 6은 도 5의 서브 픽셀 회로의 동작을 설명하기 위한 타이밍도이다.
- 도 7은 비발광 데이터 전압 인가 구간에서 도 5의 서브 픽셀 회로의 구동 모습을 나타낸 회로도이다.

도 8은 최대 발광 데이터 전압 인가 구간에서 도 5의 서브 픽셀 회로의 구동 모습을 나타낸 회로도다.

도 9는 센싱 대상 계조 데이터 전압 인가 구간에서 도 5의 서브 픽셀 회로의 구동 모습을 나타낸 회로도다.

도 10은 센싱 구간에서 도 5의 서브 픽셀 회로의 구동 모습을 나타낸 회로도다.

발명을 실시하기 위한 구체적인 내용

- [0054] 전술한 목적, 특징 및 장점은 첨부된 도면을 참조하여 상세하게 후술되며, 이에 따라 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명의 기술적 사상을 용이하게 실시할 수 있을 것이다. 본 발명을 설명함에 있어서 본 발명과 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우에는 상세한 설명을 생략한다. 이하, 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시예를 상세히 설명하기로 한다. 도면에서 동일한 참조부호는 동일 또는 유사한 구성요소를 가리키는 것으로 사용된다.
- [0055] 도 3은 본 발명의 일 실시예에 따른 유기발광 다이오드 표시장치의 개략적인 구성을 나타낸 블록도이다.
- [0056] 도 3을 참조하면, 본 발명의 일 실시예에 따른 유기발광 다이오드 표시장치(200)는 다수의 데이터 라인(DL)과 다수의 게이트 라인(GL)이 교차되고 매트릭스 형태로 배치된 복수의 서브 픽셀(SP)을 포함하는 표시패널(210), 다수의 데이터 라인을 구동하는 데이터 구동부(220), 다수의 게이트 라인을 구동하는 게이트 구동부(230) 및 데이터 구동부(220)와 게이트 구동부(230)를 제어하는 타이밍 제어부(240)를 포함한다.
- [0057] 표시패널(210)에는 다수의 데이터 라인(DL)과 다수의 게이트 라인(GL)이 교차되고, 복수의 서브 픽셀(SP)들이 매트릭스 형태로 배치되며, 각각의 서브 픽셀(SP)은 트랜지스터가 구비되어 입력된 데이터에 의한 영상을 표시한다.
- [0058] 표시패널(210)에 배치되는 서브 픽셀(SP)은 트랜지스터 등의 회로 소자를 포함하여 구성될 수 있다. 일 예로, 표시패널(210)의 서브 픽셀(SP)은 유기발광 다이오드와 이를 구동하기 위한 구동 트랜지스터 등의 소자로 구성될 수 있다.
- [0059] 서브 픽셀(SP)을 구성하는 소자의 종류 및 개수는 표시패널(210)의 기능 및 설계 방식 등에 따라 다양하게 정해질 수 있다.
- [0060] 타이밍 제어부(240)는 데이터 구동부(220) 및 게이트 구동부(230)의 구동 타이밍을 제어한다.
- [0061] 타이밍 제어부(240)는 외부로부터 입력되는 영상 데이터를 표시패널(210)의 해상도에 맞게 재정렬하여 데이터 구동부(220)에 공급한다.
- [0062] 타이밍 제어부(240)는 타이밍 신호들에 기초하여 데이터 구동부(220)의 동작 타이밍을 제어하기 위한 데이터 제어신호(DCS) 및 게이트 구동부(230)의 동작 타이밍을 제어하기 위한 게이트 제어신호(GCS)를 공급한다.
- [0063] 게이트 타이밍 제어신호(GCS)는 게이트 스타트 펄스(Gate Start Pulse, VST) 및 게이트 시프트 클럭(Gate Shift Clock) 등을 포함한다.
- [0064] 데이터 구동부(220)는 데이터 제어신호(DCS)를 기반으로 타이밍 제어부(240)로부터 입력되는 입력 영상의 디지털 데이터를 아날로그 데이터 전압으로 변환하여 데이터 라인(DL)에 공급한다.
- [0065] 데이터 구동부(220)는 디지털 데이터를 감마 보상 전압으로 변환하는 디지털-아날로그 컨버터(Digital to Analog Converter)를 이용하여 데이터 전압을 출력한다.
- [0066] 게이트 구동부(230)는 게이트 타이밍 제어신호(GCS)를 기반으로 스캔 신호와 발광 제어 신호를 출력하여 데이터 전압이 충전되는 서브 픽셀(SP)을 선택하고 발광 타이밍을 조절한다.
- [0067] 게이트 구동부(230)는 시프트 레지스터(Shift register)를 이용하여 스캔 신호와 발광 제어 신호를 시프트시킴으로써 각 신호를 다수의 게이트 라인(GL)에 순차적으로 공급할 수 있다.
- [0068] 게이트 스타트 펄스(VST)는 매 프레임 기간마다 프레임 기간의 초기에 1회 발생되어 시프트 레지스터에 입력되며, 게이트 온 전압 펄스가 출력되는 타이밍을 제어한다. 이때 게이트 시프트 클럭은 시프트 레지스터에 입력되어 시프트 타이밍(shift timing)을 제어한다.
- [0069] 도 4는 본 발명의 실시예에 따른 표시패널의 시프트 레지스터를 설명하기 위한 블록도이다.
- [0070] 본 발명의 일 실시예에 따른 시프트 레지스터(30)는 제1 클럭 신호(CLK1) 및 제2 클럭 신호(CLK2)가 공급되는

제1 클럭 신호 공급 라인 및 제2 클럭 신호 공급 라인에 선택적으로 접속되고, 게이트 스타트 펄스(VST)에 따라 중속적으로 구동되는 n개의 스테이지(ST1 내지 STn)를 포함한다.

- [0071] 제1 게이트 스타트 펄스(Vst1)는 제1 스테이지(ST1)에 공급된다. 또한, 제2 스테이지 내지 제n 스테이지(ST2 내지 STn) 각각은 이전 단 스테이지(ST1 내지 STn-1)의 출력 신호를 게이트 스타트 펄스(Vst2 내지 Vstn)로 공급 받게 된다.
- [0072] 즉, 게이트 구동부(38)는 시프트 레지스터의 n개의 스테이지(ST1 내지 STn)를 이용하여 n개의 스캔 라인(GL1 내지 GLn)에 게이트 온 전압 펄스를 공급함으로써, 각 신호를 복수의 스캔 라인에 순차적으로 공급하여 데이터 전압이 충전되는 픽셀들을 선택하고 발광 타이밍을 조절할 수 있다.
- [0073] 다시 도 3을 참조하면, 타이밍 제어부(240)는 서브 픽셀(SP)에 포함된 구동 트랜지스터의 전압-전류 특성을 측정하기 위한 센싱 대상 계조 데이터 전압을 구동 트랜지스터에 인가하는 센싱 데이터 프로그래밍 구간 동안, 데이터 구동부(220)를 통해 초기화 데이터 전압을 출력하여 구동 트랜지스터를 초기화한다.
- [0074] 타이밍 제어부(240)는 센싱 데이터 프로그래밍 구간에서 센싱 대상 계조의 데이터 전압이 구동 트랜지스터에 인가되기 이전에 데이터 구동부(220)를 통해 초기화 데이터 전압을 출력하여 구동 트랜지스터의 초기화를 수행한다.
- [0075] 즉, 구동 트랜지스터의 초기화는 센싱 대상 계조의 데이터 전압이 구동 트랜지스터에 인가되기 전에 이루어진다. 따라서 평균 전압-전류 특성을 측정하기 위해 표시패널(210)의 각 화소에 저계조에서 고계조에 이르는 복수의 데이터 전압이 순차적으로 인가되더라도, 구동 트랜지스터의 구동 전류는 픽셀의 히스테리시스 특성의 영향을 받지 않을 수 있다.
- [0076] 구동 트랜지스터의 초기화에 사용되는 초기화 데이터 전압은 최대 발광 데이터 전압 및 비발광 데이터 전압을 포함한다.
- [0077] 타이밍 제어부(240)는 데이터 구동부(220)를 통해 서브 픽셀에 포함된 구동 트랜지스터에 최대 발광 데이터 전압 또는 비발광 데이터 전압을 미리 설정된 횟수만큼 순차적으로 인가하여 구동 트랜지스터의 초기화를 수행한다.
- [0078] 최대 발광 데이터 전압 또는 비발광 데이터 전압이 인가되는 횟수는 표시패널(210)의 규격 및 히스테리시스 특성 등에 따라 다르게 설정될 수 있다.
- [0079] 타이밍 제어부(240)는 구동 트랜지스터의 초기화 중 서브 픽셀(SP)에 포함된 발광 트랜지스터를 제어하여 유기 발광 다이오드에 흐르는 전류를 차단한다.
- [0080] 즉, 타이밍 제어부(240)는 발광 트랜지스터를 제어하여 최대 발광 데이터 전압 또는 비발광 데이터 전압으로 인해 유기발광 다이오드에 전류가 흐르는 것을 차단함으로써, 구동 트랜지스터의 초기화 동작이 화상으로 표시되는 것을 방지할 수 있다.
- [0081] 도 5는 본 발명의 일 실시예에 따른 유기발광 다이오드 표시장치의 서브 픽셀 회로의 구조를 나타낸 예시도이다.
- [0082] 도 5를 참조하면, 본 발명의 일 실시예에 따른 유기발광 다이오드 표시장치의 서브 픽셀은 제1 트랜지스터(P1), 제2 트랜지스터(P2), 구동 트랜지스터(P3), 발광 제어 트랜지스터(P4) 및 유기발광 다이오드(OLED)를 포함한다.
- [0083] 여기서 제1 트랜지스터(P1), 제2 트랜지스터(P2), 구동 트랜지스터(P3) 및 발광 제어 트랜지스터(P4)는 모두 PMOS 트랜지스터로 이루어진다.
- [0084] 제1 트랜지스터(P1)는 제1 전압(Vdata)과 제1 노드(ND1) 사이에 연결된다.
- [0085] 제1 트랜지스터(P1)는 제1 전압(Vdata)과 연결되는 제1 전극(예를 들어, 소스 전극), 제1 스캔 라인(SL1)과 연결되는 게이트 전극 및 제1 노드(ND1)와 연결되는 제2 전극(예를 들어, 드레인 전극)을 구비한다.
- [0086] 제1 트랜지스터(P1)는 제1 스캔 라인(SL1)을 통해 수신되는 제1 스캔 신호(SCAN1)에 응답하여 제1 전압(Vdata)을 제1 노드(ND1)에 선택적으로 공급할 수 있다.
- [0087] 제2 트랜지스터(P2)는 제2 전압(Vref)과 구동 트랜지스터(P3) 사이에 연결된다.
- [0088] 제2 트랜지스터(P2)는 제2 전압(Vref)과 연결되는 제1 전극(예를 들어, 소스 전극), 제2 스캔 라인(SL2)과 연결

되는 게이트 전극 및 제2 전극(예를 들어, 드레인 전극)을 구비한다.

- [0089] 제2 트랜지스터(P2)는 제2 스캔 라인(SL2)을 통해 수신되는 제2 스캔 신호(SCAN2)에 응답하여 제2 전압(Vref)을 구동 트랜지스터(P3)의 제2 전극(예를 들어, 드레인 전극)에 선택적으로 공급할 수 있다.
- [0090] 구동 트랜지스터(P3)는 제1 전원 전압(VDD) 및 발광 제어 트랜지스터(P4) 사이에 연결된다.
- [0091] 구동 트랜지스터(P3)는 제1 전원 전압(VDD)과 연결되는 제1 전극(예를 들어, 소스 전극), 제1 노드(ND1)와 연결되는 게이트 전극 및 제2 트랜지스터(P2)의 제2 전극(예를 들어, 드레인 전극)과 연결되는 제2 전극(예를 들어, 드레인 전극)을 구비한다.
- [0092] 구동 트랜지스터(P3)는 저장 커패시터(Cst)에 저장된 전압에 기초하여 유기발광 다이오드(OLED)에 제공되는 구동 전류를 생성한다.
- [0093] 저장 커패시터(Cst)는 제1 노드(ND1)와 구동 트랜지스터(P3)의 제1 전극(예를 들어, 소스 전극) 사이에 연결된다.
- [0094] 저장 커패시터(Cst)는 제1 전원 전압(VDD)과 연결되는 제1 전극(예를 들어, 소스 전극) 및 구동 트랜지스터(P3)의 게이트 전극과 연결되는 제2 전극(예를 들어, 드레인 전극)을 구비한다.
- [0095] 발광 제어 트랜지스터(P4)는 구동 트랜지스터(P3)와 유기발광 다이오드(OLED) 사이에 연결된다.
- [0096] 발광 제어 트랜지스터(P4)는 구동 트랜지스터(P3)의 제2 전극(예를 들어, 드레인 전극)과 연결되는 제1 전극(예를 들어, 소스 전극), 발광 제어 라인(EML)과 연결되는 게이트 전극 및 제2 전극(예를 들어, 드레인 전극)을 구비한다.
- [0097] 발광 제어 트랜지스터(P4)는 발광 제어 신호(EM)에 응답하여 제1 전원 전압(VDD)으로부터 구동 트랜지스터(P3), 발광 제어 트랜지스터(P4) 및 유기발광 다이오드(OLED)를 통하여 제2 전원 전압(VSS)으로 흐르는 구동 전류의 경로를 연결 또는 차단함으로써, 유기발광 다이오드(OLED)의 발광을 제어할 수 있다.
- [0098] 발광 제어 트랜지스터(P4)는 구동 트랜지스터(P3)의 보상 동작 중 오프 되어 서브 픽셀에 포함된 유기발광 다이오드(OLED)에 전류가 흐르지 않도록 할 수 있다.
- [0099] 유기발광 다이오드(OLED)는 발광 제어 트랜지스터(P4)와 제2 전원 전압(VSS) 사이에 연결된다.
- [0100] 유기발광 다이오드(OLED)는 발광 제어 트랜지스터(P4)의 제2 전극(예를 들어, 드레인 전극)에 연결되는 애노드 전극 및 제2 전원 전압(VSS)에 연결되는 캐소드 전극을 구비한다.
- [0101] 유기발광 다이오드(OLED)는 제1 전원 전압(VDD)으로부터 구동 트랜지스터(P3), 발광 제어 트랜지스터(P4) 및 유기발광 다이오드(OLED)를 통해 제2 전원 전압(VSS)으로 흐르는 구동 전류에 응답하여 발광할 수 있다.
- [0102] 유기 발광 다이오드는 애노드 전극 및 캐소드 전극에 의해 생성되는 기생 커패시터(미도시)를 포함할 수 있다.
- [0103] 도 6은 도 5의 서브 픽셀 회로의 동작을 설명하기 위한 타이밍도이고, 도 7 내지 도 10은 도 6의 타이밍도의 각 구간에 대한 도 5의 서브 픽셀 회로의 동작을 나타낸 회로도이다.
- [0104] 도 6을 참조하면, 표시패널의 평균 전압-전류 특성을 측정하기 위한 센싱 데이터 프로그래밍 구간(60) 및 센싱 구간(62) 동안 변화하는 제1 스캔 신호(SCAN1), 제2 스캔 신호(SCAN2) 및 발광 제어 신호(EM)의 전압 레벨이 나타나 있다.
- [0105] 데이터 프로그래밍 구간(60)은 비발광 데이터 전압 인가 구간(601), 최대 발광 데이터 전압 인가 구간(602) 및 센싱 대상 계조 데이터 전압 인가 구간(603)을 포함한다.
- [0106] 도 7은 비발광 데이터 전압 인가 구간에서 도 5의 서브 픽셀 회로의 구동 모습을 나타낸 회로도다.
- [0107] 도 6 및 도 7을 참조하면, 비발광 데이터 전압 인가 구간(601)에서 제1 트랜지스터(P1)는 로우 로직 레벨의 제1 스캔 신호(SCAN1)에 응답하여 비발광 데이터 전압(Vdata, 5[V])을 제1 노드(ND1)에 공급하고, 제2 트랜지스터(P2)는 하이 로직 레벨의 제2 스캔 신호(SCAN2)에 응답하여 턴-오프 될 수 있다.
- [0108] 발광 제어 트랜지스터(P4)는 하이 로직 레벨의 발광 제어 신호(EM)에 응답하여 구동 트랜지스터(P3)로부터 유기발광 다이오드(OLED)를 거쳐 제2 전원 전압(VSS)으로 흐르는 구동 전류의 경로를 차단할 수 있다.
- [0109] 제1 전원 전압(VDD, 5[V]) 및 제1 노드(ND1)에 공급되는 비발광 데이터 전압(Vdata, 5[V])으로 인해 구동 트랜

지스터(P3)의 게이트-소스 전압(Vgs)의 크기는 0[V]가 되며, 이와 같은 비발광 데이터 전압의 인가는 블랙 데이터 신호를 제1 노드(ND1)에 전송하는 것과 같다.

- [0110] 도 8은 최대 발광 데이터 전압 인가 구간에서 도 5의 서브 픽셀 회로의 구동 모습을 나타낸 회로도다.
- [0111] 도 6 및 도 8을 참조하면, 최대 발광 데이터 전압 인가 구간(602)에서 제1 트랜지스터(P1)는 로우 로직 레벨의 제1 스캔 신호(SCAN1)에 응답하여 최대 발광 데이터 전압(Vdata, 0[V])을 제1 노드(ND1)에 공급하고, 제2 트랜지스터(P2)는 하이 로직 레벨의 제2 스캔 신호(SCAN2)에 응답하여 턴-오프 될 수 있다.
- [0112] 발광 제어 트랜지스터(P4)는 하이 로직 레벨의 발광 제어 신호(EM)에 응답하여 구동 트랜지스터(P3)로부터 유기 발광 다이오드(OLED)를 거쳐 제2 전원 전압(VSS)으로 흐르는 구동 전류의 경로를 차단할 수 있다.
- [0113] 제1 전원 전압(VDD, 5[V]) 및 제1 노드(ND1)에 공급되는 최대 발광 데이터 전압(Vdata, 0[V])으로 인해 구동 트랜지스터(P3)의 게이트-소스 전압(Vgs)의 크기는 -5[V]가 되며, 이와 같은 최대 발광 데이터 전압의 인가는 화이트 데이터 신호를 제1 노드(ND1)에 전송하는 것과 같다.
- [0114] 이처럼 본 발명의 유기발광 다이오드 표시장치는 센싱 데이터 프로그래밍 구간 동안 서브 픽셀의 제1 노드(ND1)에 최대 발광 데이터 전압 또는 비발광 데이터 전압을 인가함으로써, 센싱 대상 계조 데이터 전압의 인가 전에 구동 트랜지스터를 초기화할 수 있다.
- [0115] 이때 최대 발광 데이터 전압 또는 비발광 데이터 전압이 인가되는 횟수는 표시패널의 규격 및 히스테리시스 특성 등에 따라 다르게 설정될 수 있다.
- [0116] 도 9는 센싱 대상 계조 데이터 전압 인가 구간에서 도 5의 서브 픽셀 회로의 구동 모습을 나타낸 회로도다.
- [0117] 도 6 및 도 9를 참조하면, 센싱 대상 계조 데이터 전압 인가 구간(603)에서 제1 트랜지스터(P1)는 로우 로직 레벨의 제1 스캔 신호(SCAN1)에 응답하여 센싱 대상 계조 데이터 전압(Vdata, A[V])을 제1 노드(ND1)에 공급하고, 제2 트랜지스터(P2)는 하이 로직 레벨의 제2 스캔 신호(SCAN2)에 응답하여 턴-오프 될 수 있다.
- [0118] 발광 제어 트랜지스터(P4)는 하이 로직 레벨의 발광 제어 신호(EM)에 응답하여 구동 트랜지스터(P3)로부터 유기 발광 다이오드(OLED)를 거쳐 제2 전원 전압(VSS)으로 흐르는 구동 전류의 경로를 차단할 수 있다.
- [0119] 제1 전원 전압(VDD, 5[V]) 및 제1 노드(ND1)에 공급되는 센싱 대상 계조 데이터 전압(Vdata, A[V])으로 인해 구동 트랜지스터(P3)의 게이트-소스 전압(Vgs)의 크기는 A-5[V]가 될 수 있다.
- [0120] 도 10은 센싱 구간에서 도 5의 서브 픽셀 회로의 구동 모습을 나타낸 회로도다.
- [0121] 도 6 및 도 10을 참조하면, 센싱 구간(62)에서 제1 트랜지스터(P1)는 하이 로직 레벨의 제1 스캔 신호(SCAN1)에 응답하여 턴-오프 되고, 제2 트랜지스터(P2)는 로우 로직 레벨의 제2 스캔 신호(SCAN2)에 응답하여 제2 전압(Vref, 0[V])을 제2 트랜지스터(P2)의 제2 전극(예를 들어, 드레인 전극)과 연결되는 제2 전극(예를 들어, 드레인 전극)에 공급할 수 있다.
- [0122] 발광 제어 트랜지스터(P4)는 하이 로직 레벨의 발광 제어 신호(EM)에 응답하여 구동 트랜지스터(P3)로부터 유기 발광 다이오드(OLED)를 거쳐 제2 전원 전압(VSS)으로 흐르는 구동 전류의 경로를 차단할 수 있다.
- [0123] 제2 트랜지스터(P2)가 로우 로직 레벨의 제2 스캔 신호(SCAN2)에 응답하여 턴-온 됨으로써, 제1 전원 전압(VDD)으로부터 구동 트랜지스터(P3)를 거쳐 제2 전압(Vref)으로 흐르는 구동 전류의 경로가 연결될 수 있다.
- [0124] 즉, 센싱 대상 계조 데이터 전압 인가 구간(603)에서 구동 트랜지스터(P3)에 인가되었던 A-5[V]의 크기의 게이트-소스 전압(Vgs)에 대응되는 구동 전류가 턴-온 된 제2 트랜지스터(P2)를 통해 제2 전압(Vref)으로 흐를 수 있으며, 이때 제2 전압(Vref)으로 흐르는 구동 전류의 크기를 기초로 서브 픽셀의 전압-전류 특성이 측정될 수 있다.
- [0125] 즉, 본 발명의 유기발광 다이오드 표시장치는 구동 트랜지스터의 초기화 이후 센싱 대상 계조 데이터 전압을 인가하고, 인가된 센싱 대상 계조 데이터 전압에 대응되는 구동 전류의 측정을 수행함으로써, 평균 전압-전류 특성 측정의 정확도를 높일 수 있는 효과가 있다.
- [0126] 도 6에 도시되지 않았으나, 표시패널의 평균 전압-전류 특성을 측정하기 위한 센싱 데이터 프로그래밍 구간(60) 및 센싱 구간(62)은 표시패널의 복수의 수평라인에 대하여 순차적으로 적용될 수 있다.
- [0127] 즉, 서브 픽셀에 포함된 구동 트랜지스터의 전압-전류 특성을 측정하기 위하여, 타이밍 제어부(240)는 데이터

구동부를 통해 제1 전압(Vdata), 즉 초기화 데이터 전압 및 센싱 대상 계조의 데이터 전압을 출력하고, 게이트 구동부의 시프트 레지스터를 통해 각 수평라인에 포함된 서브 픽셀들의 제1 트랜지스터(P1)에 제1 스캔 신호(SCAN1)를 순차적으로 공급할 수 있다.

[0128] 마찬가지로, 타이밍 제어부(240)는 데이터 구동부를 통해 제2 전압(Vref)을 출력하고, 게이트 구동부의 시프트 레지스터를 통해 각 수평라인에 포함된 서브 픽셀들의 제2 트랜지스터(P2)에 제2 스캔 신호(SCAN2)를 순차적으로 공급할 수 있다.

[0129] 이처럼 본 발명의 유기발광 다이오드 표시장치는 표시패널의 복수의 수평라인에 대해 순차적으로 센싱 데이터 프로그래밍 및 센싱을 수행함으로써, 신속하고 정확하게 평균 전압-전류 특성을 측정할 수 있는 장점을 갖는다.

[0130] 전술한 본 발명은, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 있어 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하므로 전술한 실시예 및 첨부된 도면에 의해 한정되는 것이 아니다.

부호의 설명

[0132] 200: 유기발광 다이오드 표시장치

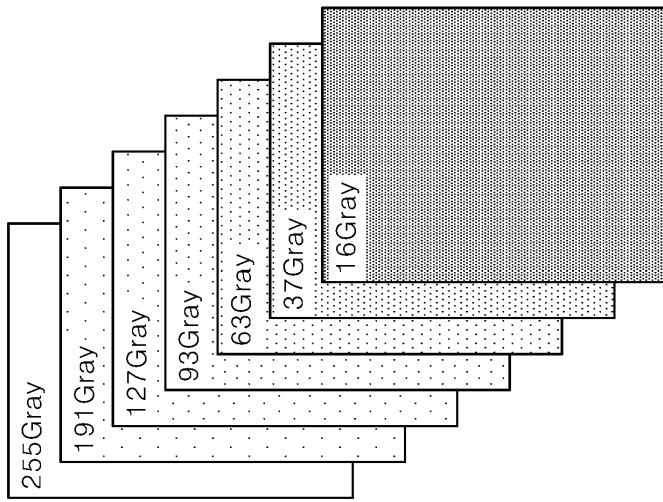
210: 표시패널

220: 데이터 구동부

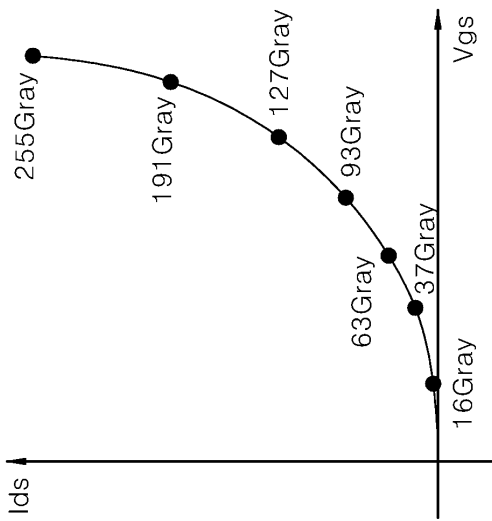
230: 게이트 구동부

240: 타이밍 제어부

도면
도면1

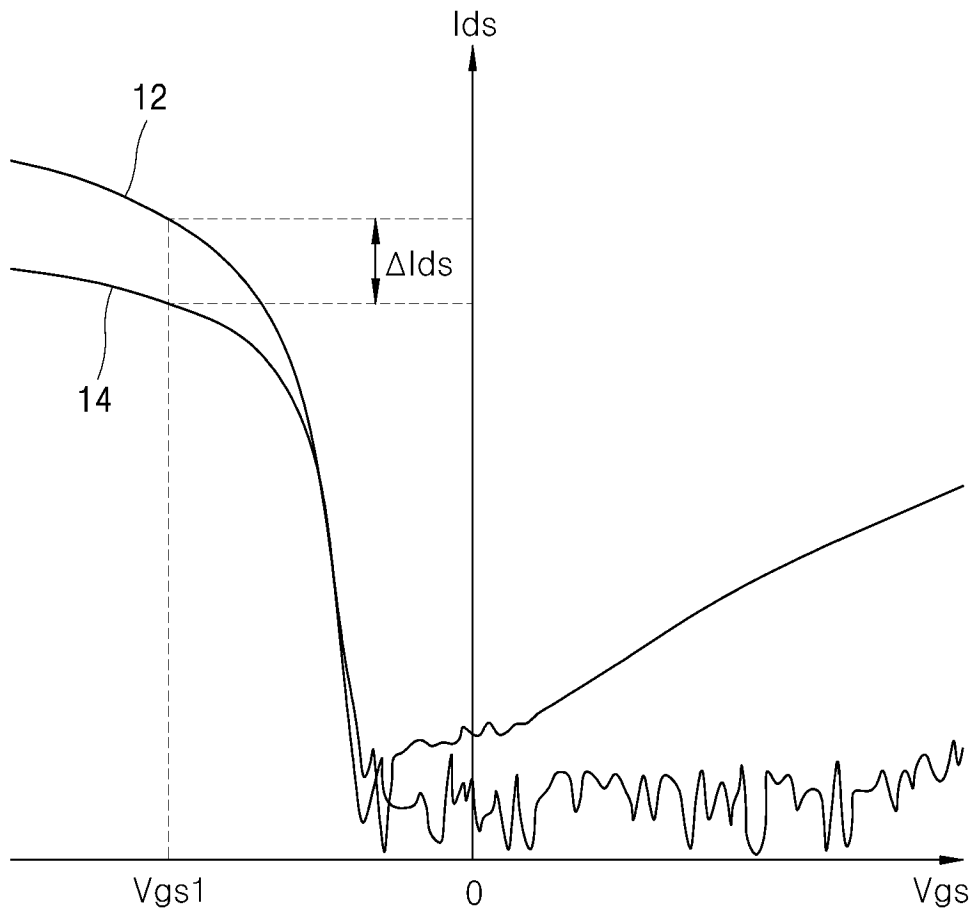


[센싱 대상 이미지]

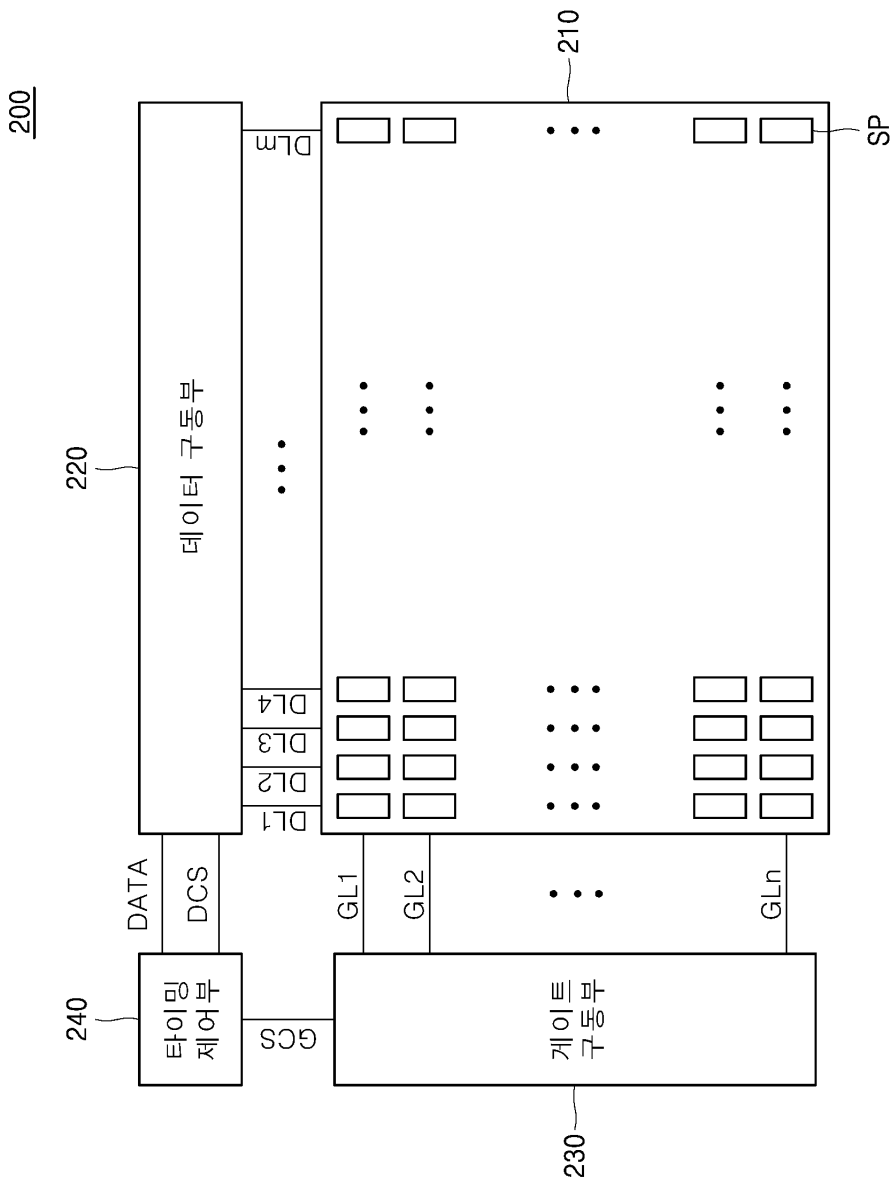


[평균 전압 - 전류 특성]

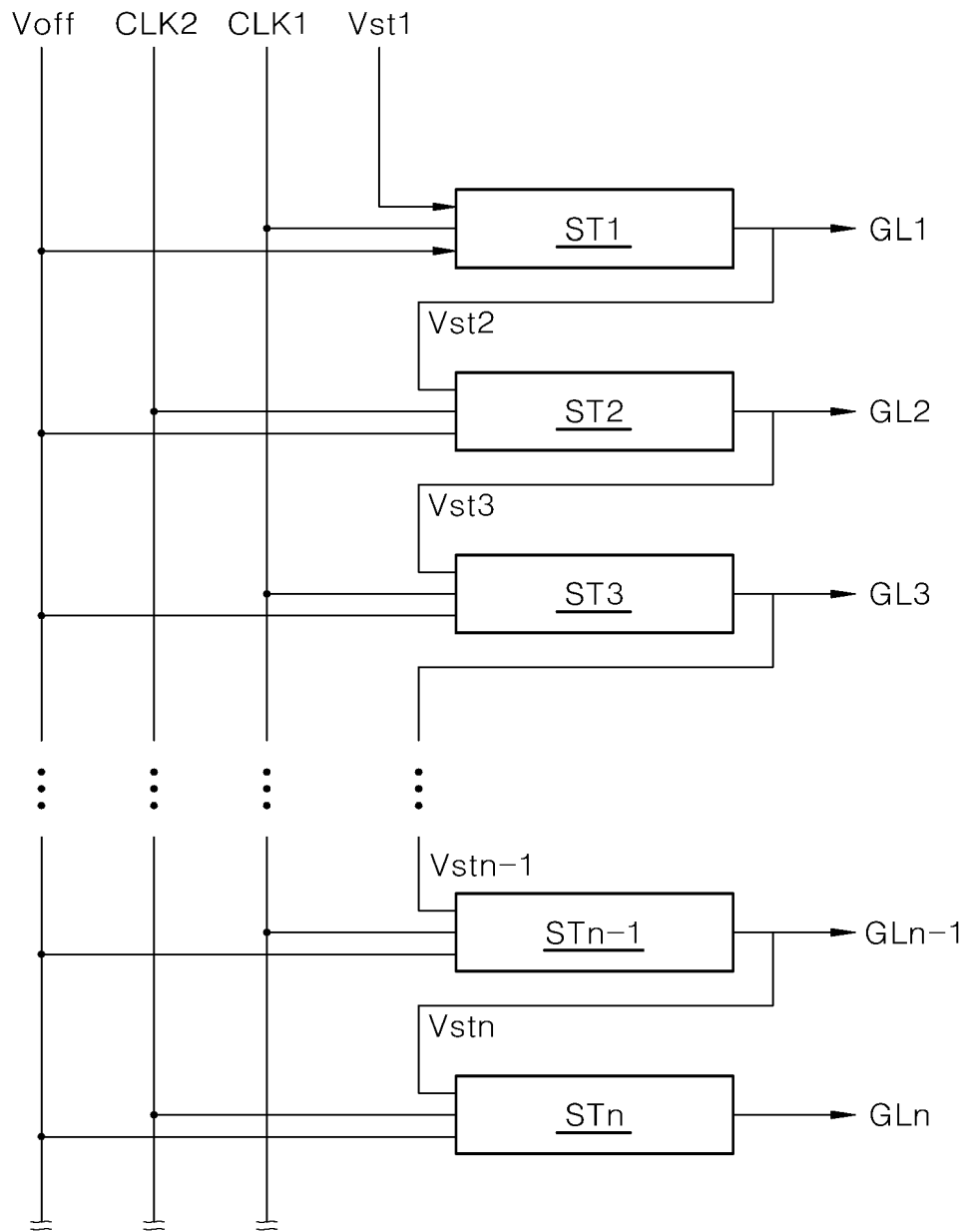
도면2



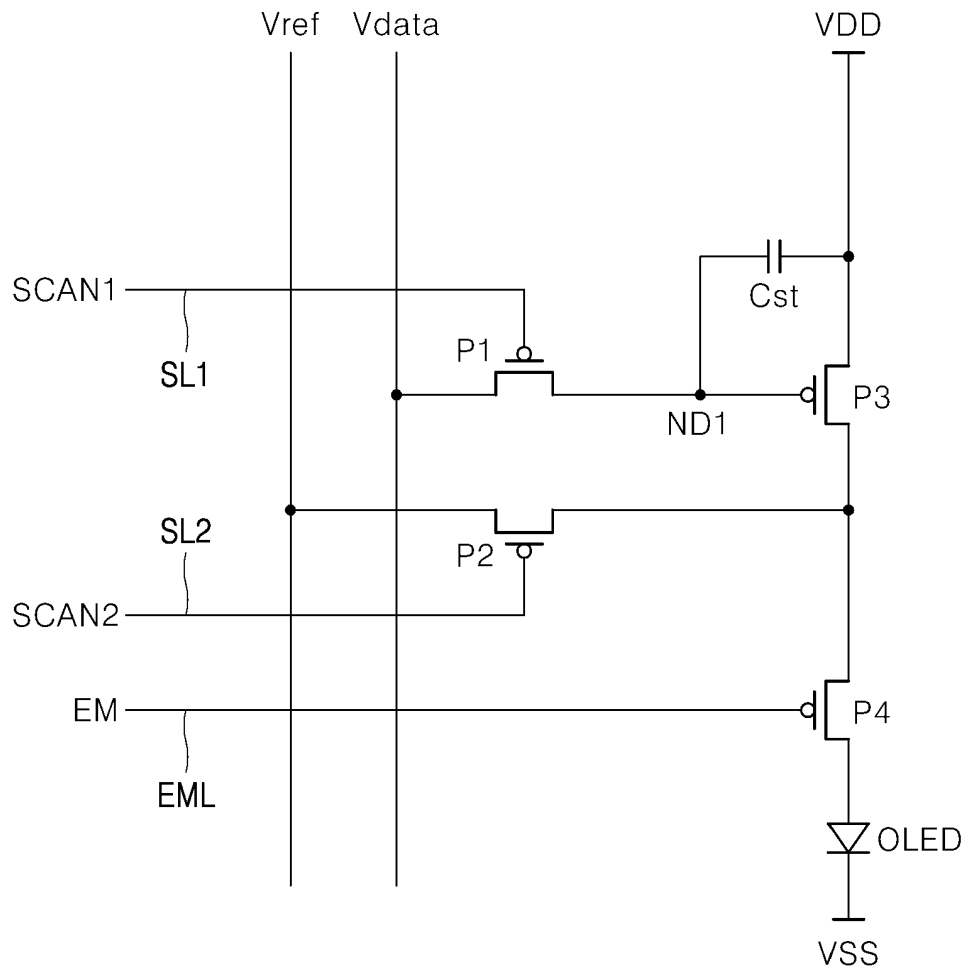
도면3



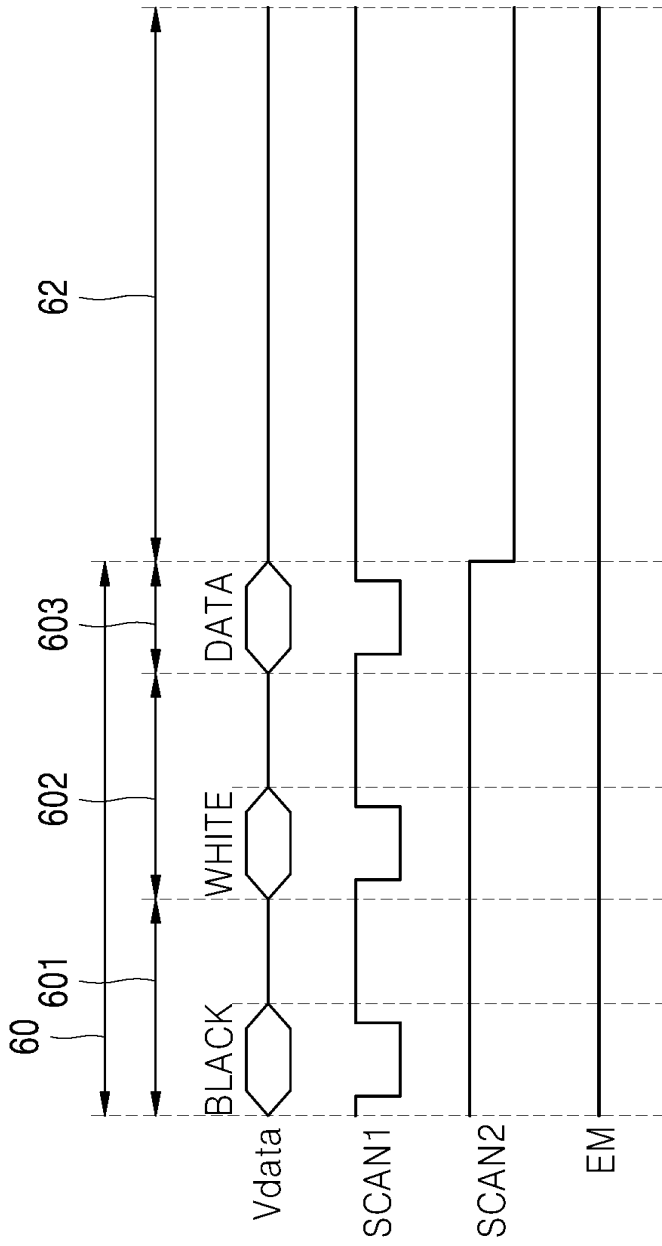
도면4



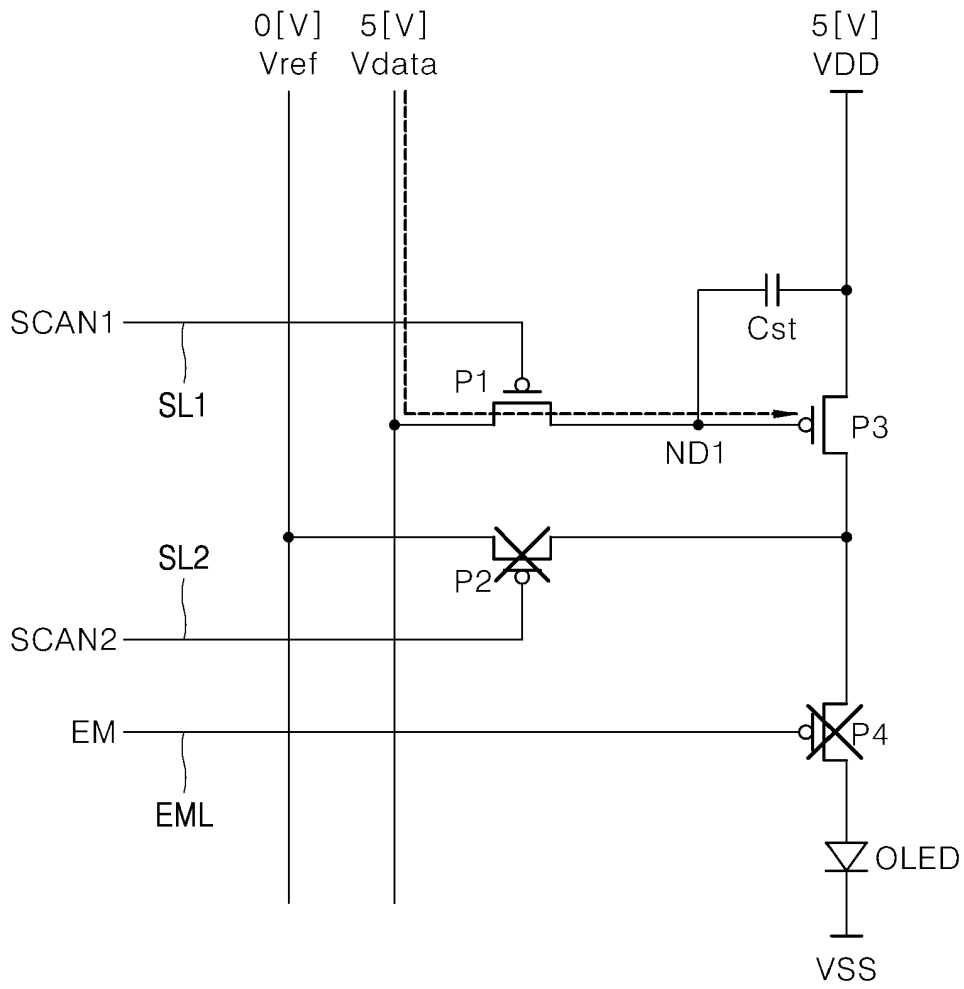
도면5



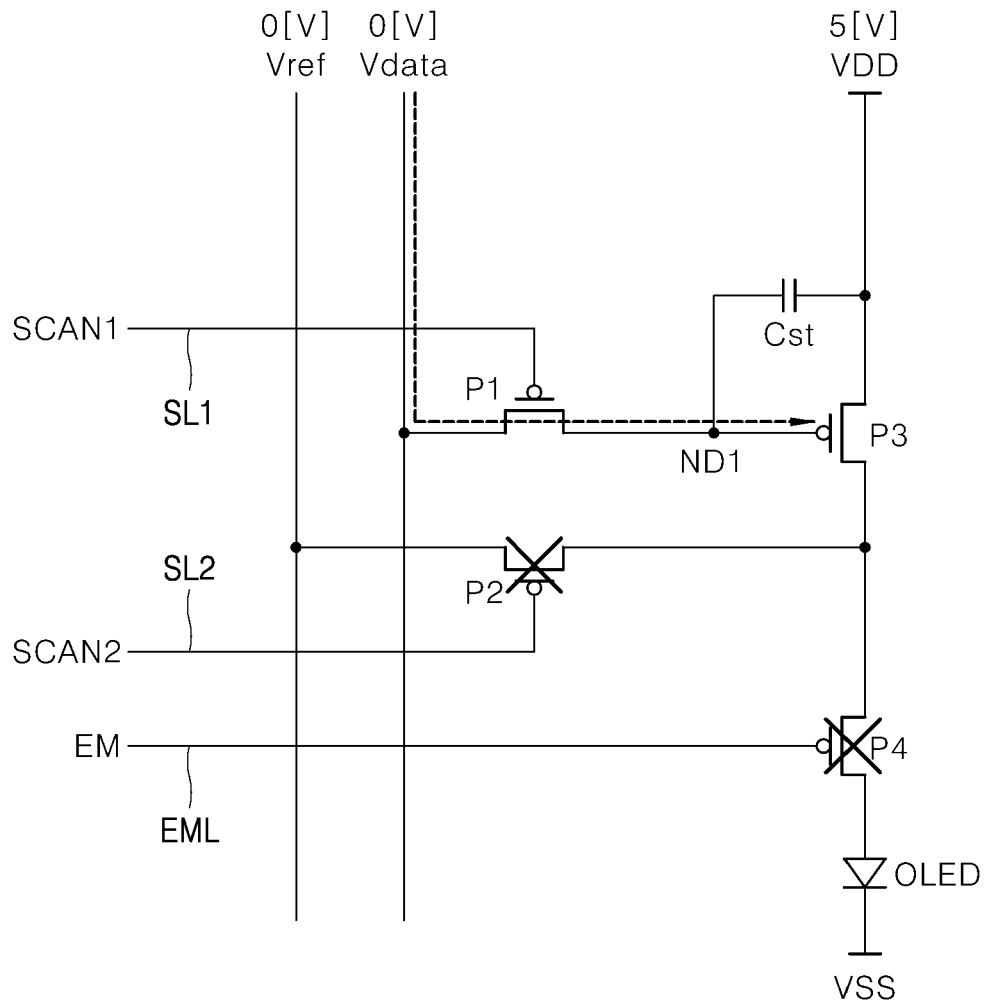
도면6



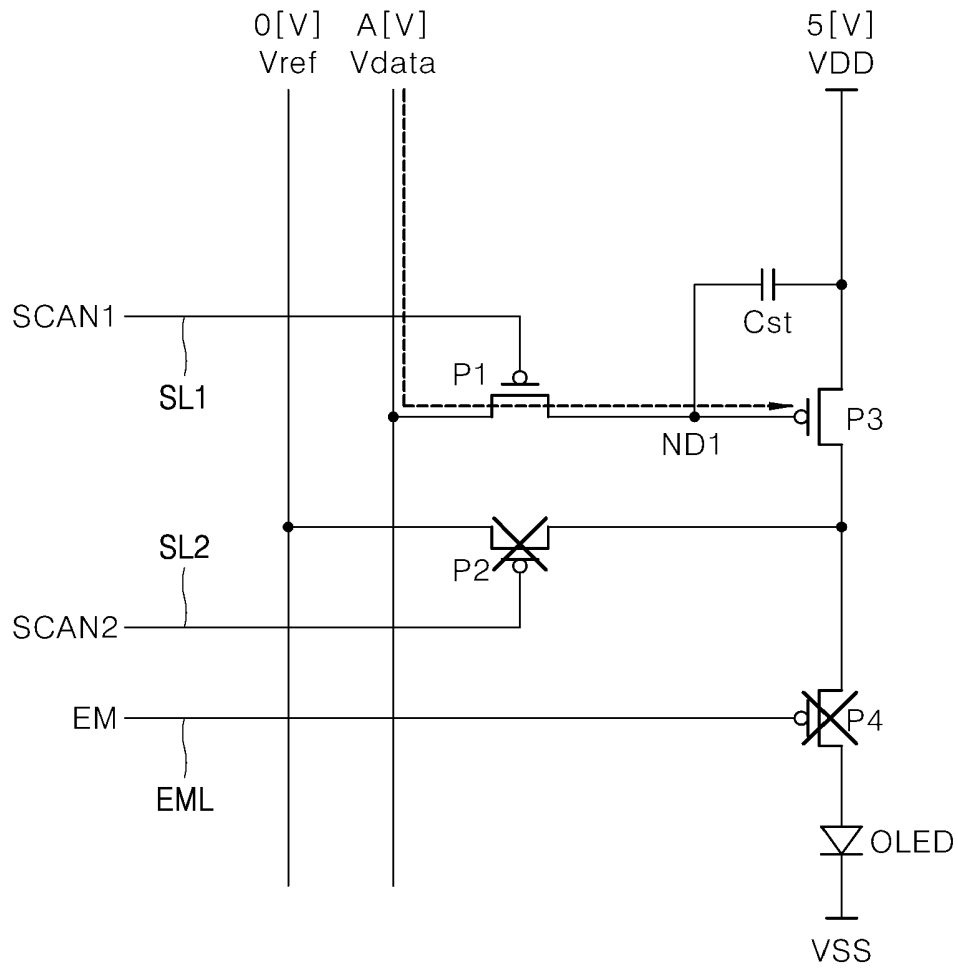
도면7



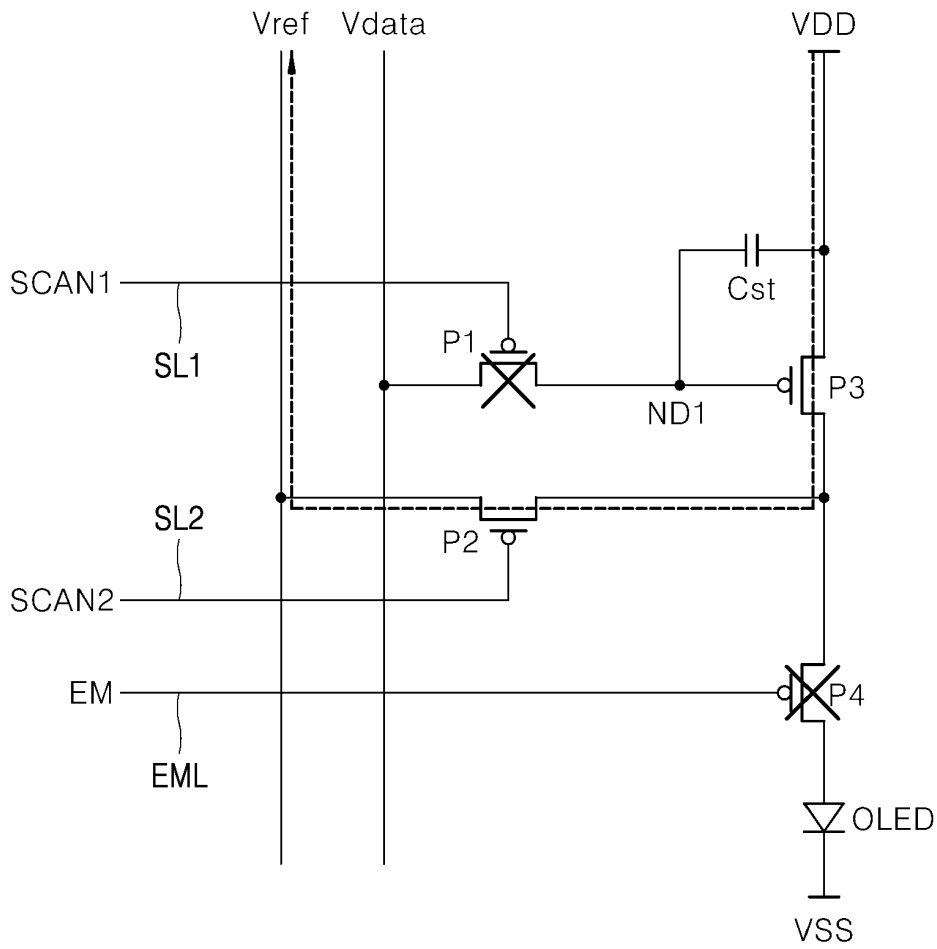
도면8



도면9



도면10



专利名称(译)	有机发光二极管显示装置及其驱动方法		
公开(公告)号	KR1020190074814A	公开(公告)日	2019-06-28
申请号	KR1020170176451	申请日	2017-12-20
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	이승주		
发明人	이승주		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233 G09G2230/00 G09G2300/0842 G09G2310/08		
外部链接	Espacenet		

摘要(译)

有机发光二极管显示器及其驱动方法技术领域本发明涉及有机发光二极管显示器及其驱动方法。根据本发明的示例性实施例的有机发光二极管显示器包括显示面板，该显示面板包括多个子像素，其中多个数据线和多个栅极线以矩阵形式相交并布置成矩阵状，并且数据驱动多个数据。以及时序控制器，其控制栅极驱动器，数据驱动器和栅极驱动器以驱动多条栅极线，其中，时序控制器被配置为测量包括在子像素中的驱动晶体管的电压-电流特性。在将感测目标灰度数据电压施加到驱动晶体管的感测数据编程时段期间，通过数据驱动器输出初始化数据电压以初始化驱动晶体管。

