



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0045439
(43) 공개일자 2018년05월04일

(51) 국제특허분류(Int. Cl.)

H01L 27/32 (2006.01) H01L 51/00 (2006.01)

H01L 51/52 (2006.01) H01L 51/56 (2006.01)

(52) CPC특허분류

H01L 27/3276 (2013.01)

H01L 27/3248 (2013.01)

(21) 출원번호 10-2016-0139548

(22) 출원일자 2016년10월25일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

황성환

서울특별시 성동구 사근동11길 15 (사근동, 그린 하우스) 503호

김현진

경기도 파주시 문산읍 당동1로 11 (자연앎꿈에그린6단지아파트) 604동 603호

(74) 대리인

특허법인로얄

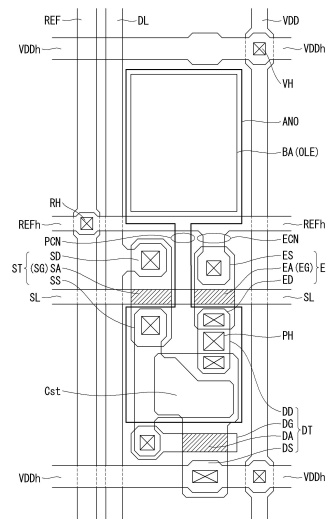
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 고 개구율을 갖는 초고해상도 평판 표시장치

(57) 요약

본 발명은 고 개구율을 갖는 초고해상도 평판 표시장치에 관한 것이다. 본 발명에 의한 유기발광 다이오드 표시장치는, 기판, 전단 수평 전류 배선, 수평 센싱 배선, 스캔 배선, 수평 전류 배선, 센싱 배선, 발광 영역, 비 발광 영역, 스위칭 박막 트랜지스터, 센싱 박막 트랜지스터, 구동 박막 트랜지스터, 애노드 전극 및 애노드 목단부를 포함한다. 발광 영역은, 수평 센싱 배선과 전단 수평 전류 배선 사이에 정의된다. 비 발광 영역은, 수평 센싱 배선과 수평 전류 배선 사이에 정의된다. 애노드 전극은, 발광 영역에서 비 발광 영역에 걸쳐 배치되어 구동 박막 트랜지스터와 연결된다. 수평 센싱 배선과 스캔 배선 사이에는 애노드 전극과 구동 박막 트랜지스터와의 연결을 선택적으로 단선하는 애노드 목단부가 배치된다.

대표도 - 도8



(52) CPC특허분류

H01L 27/3262 (2013.01)

H01L 51/0031 (2013.01)

H01L 51/5206 (2013.01)

H01L 51/56 (2013.01)

H01L 2251/568 (2013.01)

명세서

청구범위

청구항 1

기관 위에서 가로 방향으로 진행하되, 세로 방향으로 순차적으로 배열된 전단 수평 전류 배선, 수평 센싱 배선, 스캔 배선 및 수평 전류 배선;

상기 수평 센싱 배선과 상기 전단 수평 전류 배선 사이에 정의된 발광 영역;

상기 수평 센싱 배선과 상기 수평 전류 배선 사이에 정의된 비 발광 영역;

상기 수평 센싱 배선과 상기 스캔 배선 사이에 배치된 스위칭 박막 트랜지스터 및 센싱 박막 트랜지스터;

상기 스캔 배선과 상기 수평 전류 배선 사이에 배치된 구동 박막 트랜지스터;

상기 발광 영역에서 상기 비 발광 영역에 걸쳐 배치되어 상기 구동 박막 트랜지스터와 연결된 애노드 전극을 포함하되,

상기 수평 센싱 배선과 상기 스캔 배선 사이에, 상기 애노드 전극과 상기 구동 박막 트랜지스터와의 연결을 선택적으로 단선하는 애노드 목단부가 배치된 평판 표시장치.

청구항 2

제 1 항에 있어서,

상기 센싱 박막 트랜지스터는,

상기 수평 센싱 배선에서 분기하는 센싱 소스 전극;

상기 스캔 배선의 제1 영역에 해당하는 센싱 게이트 전극;

상기 센싱 게이트 전극을 중심으로 상기 센싱 소스 전극과 대향하는 센싱 드레인 전극; 그리고

상기 센싱 소스 전극에서 상기 센싱 드레인 전극을 연결하며, 상기 센싱 게이트 전극과 일부 중첩하는 센싱 반도체 층을 포함하며,

상기 수평 센싱 배선과 상기 스캔 배선 사이에, 상기 센싱 소스 전극과 상기 센싱 배선 사이의 연결을 선택적으로 단선하는 센싱 목단부가 배치된 평판 표시장치.

청구항 3

제 1 항에 있어서,

상기 애노드 목단부는,

상기 수평 센싱 배선과 상기 스캔 배선 사이의 공간에서 세로 방향으로 진행하여, 상기 발광 영역에 배치된 상기 애노드 전극의 일부와 상기 비 발광 영역에 배치된 상기 애노드 전극의 다른 일부를 연결하는 선분 형상인 평판 표시장치.

청구항 4

제 2 항에 있어서,

상기 센싱 목단부는,

상기 수평 센싱 배선과 상기 애노드 목단부로부터 적어도 $6\mu\text{m}$ 이상 이격된 선분 형상을 갖는 평판 표시장치.

청구항 5

제 1 항에 있어서,

상기 수평 센싱 배선은,

센싱 콘택홀을 통해 상기 센싱 배선과 연결되는 평판 표시장치.

청구항 6

제 1 항에 있어서,

상기 기판 위에서 세로 방향으로 진행되는 데이터 배선, 구동 전류 배선 및 센싱 배선을 더 포함하는 평판 표시장치.

청구항 7

제 6 항에 있어서,

상기 스위칭 박막 트랜지스터는,

상기 데이터 배선에서 분기하는 스위칭 소스 전극;

상기 스캔 배선의 제2 영역에 해당하는 스위칭 게이트 전극;

상기 스위칭 게이트 전극을 중심으로 상기 스위칭 소스 전극과 대향하는 스위칭 드레인 전극; 그리고

상기 스위칭 소스 전극에서 상기 스위칭 드레인 전극을 연결하며, 상기 스위칭 게이트 전극과 일부 중첩하는 스위칭 반도체 층을 포함하는 평판 표시장치.

청구항 8

제 7 항에 있어서,

상기 스위칭 박막 트랜지스터는,

상기 데이터 배선과 상기 스위칭 소스 전극 사이에 배치된 스위칭 목단부를 더 포함하는 평판 표시장치.

청구항 9

제 6 항에 있어서,

상기 구동 박막 트랜지스터는,

상기 스위칭 박막 트랜지스터에 연결된 구동 게이트 전극;

상기 구동 전류 배선의 일부 영역에 해당하는 구동 소스 전극;

상기 구동 게이트 전극을 중심으로 상기 구동 소스 전극과 대향하는 구동 드레인 전극;

상기 구동 소스 전극에서 상기 구동 드레인 전극을 연결하며, 상기 구동 게이트 전극과 일부 중첩하는 구동 반도체 층을 포함하는 평판 표시장치.

청구항 10

제 6 항에 있어서,

상기 수평 전류 배선은, 전류 콘택홀을 통해 상기 구동 전류 배선과 연결되는 평판 표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 고 개구율을 갖는 초고해상도 평판 표시장치에 관한 것이다. 특히, 본 발명은 불량 화소를 암점화하기 위한 목단부(혹은, 병목부; Bottle Neck Part)를 구비하면서도, 화소 영역 내에서 개구 영역을 최대화 확보한 초고해상도 유기발광 다이오드 표시장치에 관한 것이다.

배경 기술

[0002] 최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 이러한 평판 표시장치에는 액정 표시장치(Liquid Crystal Display, LCD), 전계 방출 표시장치(Field Emission Display, FED), 플라즈마 디스플레이 패널(Plasma Display Panel, PDP) 및 전계발광장치(Electro-Luminescence device, EL) 등이 있다.

[0003] 전계발광 표시장치는 발광층의 재료에 따라 무기 전계발광 표시장치와 유기발광 다이오드 표시장치로 대별되며, 스스로 발광하는 자발광소자로서 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다. 특히, 에너지 효율이 우수하고, 누설 전류가 적고, 전류 조절로 계조 표현이 용이한, 유기발광 다이오드 표시장치에 대한 요구가 급증하고 있다.

[0004] 도 1은 유기발광 다이오드의 구조를 나타내는 도면이다. 유기발광 다이오드는 도 1과 같이 전계발광하는 유기 전계발광 화합물층과, 유기 전계발광 화합물층을 사이에 두고 대향하는 캐소드 전극(Cathode) 및 애노드 전극(Anode)을 포함한다. 유기 전계발광 화합물층은 정공주입층(Hole injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron injection layer, EIL)을 포함한다.

[0005] 유기발광 다이오드는 애노드 전극(Anode)과 캐소드 전극(Cathode)에 주입된 정공과 전자가 발광층(EML)에서 재결합할 때의 여기 과정에서 여기자(excitation)가 형성되고 여기자로부터의 에너지로 인하여 발광한다. 유기발광 다이오드 표시장치는 도 1과 같은 유기발광 다이오드의 발광층(EML)에서 발생하는 빛의 양을 전기적으로 제어하여 영상을 표시한다.

[0006] 전계발광소자인 유기발광 다이오드의 특징을 이용한 유기발광 다이오드 표시장치(Organic Light Emitting Diode display: OLED)에는 패시브 매트릭스 타입의 유기발광 다이오드 표시장치(Passive Matrix type Organic Light Emitting Diode display, PMOLED)와 액티브 매트릭스 타입의 유기발광 다이오드 표시장치(Active Matrix type Organic Light Emitting Diode display, AMOLED)로 대별된다.

[0007] 액티브 매트릭스 타입의 유기발광 다이오드 표시장치는 박막 트랜지스터(Thin Film Transistor, 혹은 "TFT")를 이용하여 유기발광 다이오드에 흐르는 전류를 제어하여 화상을 표시한다. 이하, 도 2 및 3을 참조하여 유기발광 다이오드 표시장치에 대해 상세히 설명한다.

[0008] 도 2는 유기발광 다이오드 표시장치에서 한 화소의 구조를 나타내는 등가 회로도의 한 예이다. 도 3은 종래 기술에 의한 박막 트랜지스터를 이용한 유기발광 다이오드 표시장치(Organic Light Emitting Diode Display: OLED)의 구조를 나타내는 평면도이다. 도 4는 도 3에서 절취선 I-I'로 자른 단면으로 종래 기술에 의한 하부 발광형(Bottom Emission Type) 유기발광 다이오드 표시장치의 구조를 나타내는 단면도이다.

[0009] 도 2 및 3을 참조하면, 액티브 매트릭스 유기발광 다이오드 표시장치는 스위칭 박막 트랜지스터(ST), 스위칭 박막 트랜지스터(ST)와 연결된 구동 박막 트랜지스터(DT), 구동 박막 트랜지스터(DT)에 접속된 유기발광 다이오드(OLE)를 포함한다. 스캔 배선(SL), 데이터 배선(DL) 및 구동 전류 배선(VDD)이 기판(SUB) 위에 배치되어 화소 영역을 정의한다. 유기발광 다이오드(OLE)가 화소 영역 내에 형성되면서, 발광 영역을 정의한다.

[0010] 스위칭 박막 트랜지스터(ST)는 스캔 배선(SL)과 데이터 배선(DL)이 교차하는 부위에 형성되어 있다. 스위칭 박막 트랜지스터(ST)는 화소를 선택하는 기능을 한다. 스위칭 박막 트랜지스터(ST)는 스캔 배선(SL)에서 분기하

는 게이트 전극(SG)과, 반도체 층(SA)과, 소스 전극(SS)과, 드레인 전극(SD)을 포함한다. 그리고 구동 박막 트랜지스터(DT)는 스위칭 박막 트랜지스터(ST)에 의해 선택된 화소의 유기발광 다이오드(OLE)를 구동하는 역할을 한다.

[0011] 구동 박막 트랜지스터(DT)는 스위칭 박막 트랜지스터(ST)의 드레인 전극(SD)과 연결된 게이트 전극(DG)과, 반도체 층(DA), 구동 전류 배선(VDD)에 연결된 소스 전극(DS)과, 드레인 전극(DD)을 포함한다. 구동 박막 트랜지스터(DT)의 드레인 전극(DD)은 유기발광 다이오드(OLE)의 애노드 전극(ANO)과 연결되어 있다. 애노드 전극(ANO)과 캐소드 전극(CAT) 사이에는 유기발광 층(OL)이 개재되어 있다. 캐소드 전극(CAT)은 기저 전압(VSS)에 연결된다. 구동 박막 트랜지스터(DT)의 게이트 전극(DG)과 구동 전류 배선(VDD) 사이 혹은 구동 박막 트랜지스터(DT)의 게이트 전극(DG)과 구동 박막 트랜지스터(DT)의 드레인 전극(DD) 사이에는 보조 용량(Cst)을 포함한다.

[0012] 도 4를 참조하여, 하부 발광형 유기발광 다이오드 표시장치에 대해서 좀 더 상세히 설명한다. 기판(SUB) 상에 스위칭 박막 트랜지스터(ST) 및 구동 박막 트랜지스터(DT)의 게이트 전극(SG, DG)이 형성되어 있다. 게이트 전극(SG, DG) 위에는 게이트 절연막(GI)이 덮고 있다. 게이트 전극(SG, DG)과 중첩되는 게이트 절연막(GI)의 일부에 반도체 층(SA, DA)이 형성되어 있다. 반도체 층(SA, DA) 위에는 일정 간격을 두고 소스 전극(SS, DS)과 드레인 전극(SD, DD)이 마주보고 형성된다. 스위칭 박막 트랜지스터(ST)의 드레인 전극(SD)은 게이트 절연막(GI)에 형성된 드레인 콘택홀(DH)을 통해 구동 박막 트랜지스터(DT)의 게이트 전극(DG)과 접촉한다. 이와 같은 구조를 갖는 스위칭 박막 트랜지스터(ST) 및 구동 박막 트랜지스터(DT)를 덮는 보호막(PAS)이 전면에 도포된다.

[0013] 이와 같이 박막 트랜지스터들(ST, DT)이 형성된 기판은 여러 구성 요소들이 형성되어 표면이 평탄하지 못하고, 단차가 많이 형성되어 있다. 유기발광 층(OL)은 평탄한 표면에 형성되어야 발광이 일정하고 고르게 발산될 수 있다. 따라서, 기판의 표면을 평탄하게 할 목적으로 오버코트 층(OC) (혹은 평탄화 막)을 기판(SUB) 전면에도 포함한다.

[0014] 그리고 오버코트 층(OC) 위에 유기발광 다이오드(OLE)의 애노드 전극(ANO)이 형성된다. 여기서, 애노드 전극(ANO)은 오버코트 층(OC) 및 보호막(PAS)에 형성된 화소 콘택홀(PH)을 통해 구동 박막 트랜지스터(DT)의 드레인 전극(DD)과 연결된다.

[0015] 애노드 전극(ANO)이 형성된 기판 위에, 발광 영역을 정의하기 위해 스위칭 박막 트랜지스터(ST), 구동 박막 트랜지스터(DT) 그리고 각종 배선들(DL, SL, VDD)이 형성된 영역 위에 뱅크(BA)를 형성한다. 뱅크(BA)에 의해 노출된 애노드 전극(ANO)이 발광 영역이 된다. 뱅크(BA)에 의해 노출된 애노드 전극(ANO) 위에 유기발광 층(OL)을 형성한다. 유기발광 층(OL) 위에는 캐소드 전극층(CAT)이 형성된다.

[0016] 캐소드 전극(CAT)이 완성된 기판(SUB) 위에 스페이서(SP)가 배치된다. 스페이서(SP)는 비 개구 영역인 뱅크(BA) 위에 형성하는 것이 바람직하다. 스페이서(SP)를 사이에 두고 상부에 인-캡 기판(ENC)이 하부 기판(SUB)과 합착된다. 인-캡 기판(ENC)과 하부 기판(SUB)을 합착하기 위해 그 사이에 접착층 혹은 접착 물질(미도시)이 더 개재될 수 있다.

[0017] 하부 발광형(Bottom Emission)이며, 풀-칼라를 구현하는 유기발광 다이오드 표시장치의 경우, 유기발광 층(OL)에서 출광하는 빛은 하부 기판(SUB)을 향해 출광한다. 따라서, 오버코트 층(OC)과 보호막(PAS) 사이에 칼라 필터(CF)를 더 포함하고, 애노드 전극(ANO)은 투명 도전물질로 형성하는 것이 바람직하다. 그리고, 캐소드 전극(CAT)은 유기발광 층(OL)에서 발생한 빛을 하부 방향으로 반사시킬 수 있도록 반사율이 우수한 금속 물질을 포함하는 것이 바람직하다. 또한, 유기발광 층(OL)은 백색광을 발현하는 유기물질로 이루어질 수 있다. 그리고 유기발광 층(OL)과 캐소드 전극(CAT)은 기판 전체 표면에 걸쳐 도포될 수 있다.

[0018] 캐소드 전극(CAT)은 유기발광 다이오드(OLE)에서 기준 전압을 유지하는 전극이다. 유기발광 다이오드(OLE)를 안정적으로 작동하도록 하기 위해서는 기준 전압이 흔들림 없이 안정적인 값을 유지하는 것이 바람직하다. 이를 위해 캐소드 전극(CAT)는 저 저항 금속 물질을 기판(SUB) 전체 면적에 걸쳐 고르게 증착하는 것이 바람직하다.

[0019] 이와 같은 종래 기술에 의한 유기발광 다이오드 표시장치는 오랜 시간 사용할 경우, 화소의 전기적 특성의 변화로 인해 표시 품질이 저하될 수 있다. 따라서, 화소의 전기적 특성의 변화를 검출하여, 이를 보상해 줄 수 있는 보상 수단이 필요하다.

[0020] 또한, 이러한 보상 수단 및/또는 회로를 화소 내에 직접 실장할 경우, 화소 영역 중에서 발광 영역이 차지하는 비율인 개구율을 감소하는 요인이 될 수 있다. 특히, 4K를 넘어 UHD급 초고해상도를 구현하는 경우, 화소 내에 스위칭 박막 트랜지스터, 구동 박막 트랜지스터를 비롯하여 보상 박막 트랜지스터를 구비하는 경우, 개구율은

더 심각하게 감소된다. 따라서, 초고 해상도에서 고 개구율을 확보할 수 있는 유기발광 다이오드 표시장치의 구조 개발이 매우 중요하다.

발명의 내용

해결하려는 과제

- [0021] 본 발명의 목적은 상기 종래 기술의 문제점들을 해결하고자 안출 된 발명으로써, 고 개구율을 갖는 초고 해상도 유기발광 다이오드 표시장치를 제공하는 데 있다. 본 발명의 다른 목적은, 화소 불량시 선택적으로 화소를 압점화할 수 있는 목단부를 구비하면서도 고 개구율을 확보하고 초고해상도 유기발광 다이오드 표시장치를 제공하는 데 있다.

과제의 해결 수단

- [0022] 상기 목적을 달성하기 위하여, 본 발명에 의한 유기발광 다이오드 표시장치는, 기관, 전단 수평 전류 배선, 수평 센싱 배선, 스캔 배선, 수평 전류 배선, 데이터 배선, 구동 전류 배선, 센싱 배선, 발광 영역, 비 발광 영역, 스위칭 박막 트랜지스터, 센싱 박막 트랜지스터, 구동 박막 트랜지스터, 애노드 전극 및 애노드 목단부를 포함한다. 전단 수평 전류 배선, 수평 센싱 배선, 스캔 배선 및 수평 전류 배선은 기관 위에서 가로 방향으로 진행하되, 세로 방향으로 순차적으로 배열된다. 데이터 배선, 구동 전류 배선 및 센싱 배선은, 기관 위에서 세로 방향으로 진행한다. 발광 영역은, 수평 센싱 배선과 전단 수평 전류 배선 사이에 정의된다. 비 발광 영역은, 수평 센싱 배선과 수평 전류 배선 사이에 정의된다. 스위칭 박막 트랜지스터 및 센싱 박막 트랜지스터는, 수평 센싱 배선과 스캔 배선 사이에 배치된다. 구동 박막 트랜지스터는, 스캔 배선과 수평 전류 배선 사이에 배치된다. 애노드 전극은, 발광 영역에서 비 발광 영역에 걸쳐 배치되어 구동 박막 트랜지스터와 연결된다. 수평 센싱 배선과 스캔 배선 사이에는 애노드 전극과 구동 박막 트랜지스터와의 연결을 선택적으로 단선하는 애노드 목단부가 배치된다.
- [0023] 일례로, 센싱 박막 트랜지스터는, 센싱 소스 전극, 센싱 게이트 전극, 센싱 드레인 전극, 센싱 반도체 층 및 센싱 목단부를 포함한다. 센싱 소스 전극은, 수평 센싱 배선에서 분기한다. 센싱 게이트 전극은, 스캔 배선의 제1 영역에 해당한다. 센싱 드레인 전극은, 센싱 게이트 전극을 중심으로 센싱 소스 전극과 대향한다. 센싱 반도체 층은, 센싱 소스 전극에서 센싱 드레인 전극을 연결하며, 센싱 게이트 전극과 일부 중첩한다. 수평 센싱 배선과 스캔 배선 사이에는, 센싱 소스 전극과 센싱 배선 사이의 연결을 선택적으로 단선하는 센싱 목단부가 배치된다.
- [0024] 일례로, 애노드 목단부는, 수평 센싱 배선과 스캔 배선 사이의 공간에서 세로 방향으로 진행하여, 발광 영역에 배치된 애노드 전극의 일부와 비 발광 영역에 배치된 애노드 전극의 다른 일부를 연결하는 선분 형상이다.
- [0025] 일례로, 센싱 목단부는, 수평 센싱 배선과 애노드 목단부로부터 적어도 6 μ m 이상 이격된 선분 형상을 갖는다.
- [0026] 일례로, 수평 센싱 배선은, 센싱 콘택홀을 통해 센싱 배선과 연결된다.
- [0027] 일례로, 기관 위에서 세로 방향으로 진행하는 데이터 배선, 구동 전류 배선 및 센싱 배선을 더 포함한다.
- [0028] 일례로, 스위칭 박막 트랜지스터는, 스위칭 소스 전극, 스위칭 게이트 전극, 스위칭 드레인 전극 및 스위칭 반도체 층을 포함한다. 스위칭 소스 전극은, 데이터 배선에서 분기한다. 스위칭 게이트 전극은, 스캔 배선의 제2 영역에 해당한다. 스위칭 드레인 전극은, 스위칭 게이트 전극을 중심으로 스위칭 소스 전극과 대향한다. 스위칭 반도체 층은, 스위칭 소스 전극에서 스위칭 드레인 전극을 연결하며, 스위칭 게이트 전극과 일부 중첩한다.
- [0029] 일례로, 스위칭 박막 트랜지스터는, 데이터 배선과 스위칭 소스 전극 사이에 배치된 스위칭 목단부를 더 포함한다.
- [0030] 일례로, 구동 박막 트랜지스터는, 구동 게이트 전극, 구동 소스 전극, 구동 드레인 전극 및 구동 반도체 층을 포함한다. 구동 게이트 전극은, 스위칭 박막 트랜지스터에 연결된다. 구동 소스 전극은, 구동 전류 배선의 일부 영역에 해당한다. 구동 드레인 전극은, 구동 게이트 전극을 중심으로 구동 소스 전극과 대향한다. 구동 반도체 층은, 구동 소스 전극에서 구동 드레인 전극을 연결하며, 구동 게이트 전극과 일부 중첩한다.
- [0031] 일례로, 수평 전류 배선은, 전류 콘택홀을 통해 구동 전류 배선과 연결된다.

발명의 효과

[0032] 본 발명에 의한 유기발광 다이오드 표시장치는, 화소 내에 화소 열화를 감지하여, 구동 박막 트랜지스터 및/또는 유기발광 다이오드의 구동 상태를 적절히 제어할 수 있는 보상 박막 트랜지스터를 더 구비한다. 따라서, 소자의 열화에도 항상 양질의 화질을 제공할 수 있다. 또한, 제조 공정에서 일부 화소가 불량 발생할 경우, 해당 화소를 암점화할 수 있는 목단부를 구비한다. 이로써, 초고 해상도를 구현한 유기발광 다이오드 표시장치에서 불량 화소를 제거할 수 있는 수단을 구비하여, 생산 수율을 높일 수 있다. 더구나, 본 발명에 의한 유기발광 다이오드 표시장치는, 암점화를 위한 목단부를 비 발광 영역에 배치함으로써, 개구율이 저하되는 것을 방지할 수 있다. 본 발명은, 보상 회로를 구비한 UHD급 이상의 초고 해상도를 구현한 유기발광 다이오드 표시장치에서 개구율을 최대한 확보할 수 있다.

도면의 간단한 설명

[0033] 도 1은 유기발광 다이오드의 구조를 나타내는 도면.
 도 2는 유기발광 다이오드 표시장치에서 한 화소의 구조를 나타내는 등가 회로도.
 도 3은 종래 기술에 의한 박막 트랜지스터를 이용한 유기발광 다이오드 표시장치의 구조를 나타내는 평면도.
 도 4는 도 3에서 절취선 I-I'로 자른 단면으로 종래 기술에 의한 하부 발광형 유기발광 다이오드 표시장치의 구조를 나타내는 단면도.
 도 5는 본 발명에 의한 보상 회로를 구비한 유기발광 다이오드 표시장치에서 한 화소의 구조를 나타내는 등가 회로도.
 도 6은 본 발명의 제1 실시 예에 의한 보상 회로를 구비한 박막 트랜지스터를 이용한 유기발광 다이오드 표시장치의 구조를 나타내는 평면도.
 도 7은 본 발명의 제2 실시 예에 의한 암점화를 위한 목단부를 구비한 초고해상도 유기발광 다이오드 표시장치의 구조를 나타내는 평면도.
 도 8은 본 발명의 제3 실시 예에 의한 암점화를 위한 목단부를 구비한 초고해상도 유기발광 다이오드 표시장의 구조를 나타내는 평면도.

발명을 실시하기 위한 구체적인 내용

[0034] 이하, 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시 예를 상세히 설명한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 실질적으로 동일한 구성요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다. 또한, 이하의 설명에서 사용되는 구성요소 명칭은 명세서 작성의 용이함을 고려하여 선택된 것일 수 있는 것으로서, 실제 제품의 부품 명칭과는 상이할 수 있다.

[0035] 이하, 도 5를 참조하여 본 발명에 대하여 설명한다. 도 5는 본 발명에 의한 보상 회로를 구비한 유기발광 다이오드 표시장치에서 한 화소의 구조를 나타내는 등가 회로도의 한 예이다.

[0036] 도 5를 참조하면, 유기발광 다이오드 표시장치의 한 화소는 스위칭 박막 트랜지스터(ST), 구동 박막 트랜지스터(DT), 보조 용량(Cst), 보상 회로 및 유기 발광다이오드(OLE)를 포함한다. 보상 회로를 다양하게 구성할 수 있다. 여기서는, 센싱 박막 트랜지스터(ET)와 센싱 배선(REF)을 구비한 경우를 설명한다.

[0037] 스위칭 박막 트랜지스터(ST)는 스캔 배선(SL)을 통해 공급된 스캔 신호에 응답하여 데이터 배선(DL)을 통해 공급되는 데이터 신호가 보조 용량(Cst)에 데이터 전압으로 저장되도록 스위칭 동작한다. 구동 박막 트랜지스터(DT)는 보조 용량(Cst)에 저장된 데이터 전압에 따라 전원 배선(VDD)과 기저 배선(VSS) 사이에 구동 전류가 흐르도록 동작한다. 유기발광 다이오드(OLE)는 구동 박막 트랜지스터(DT)에 의해 형성된 구동 전류에 따라 빛을 발광하도록 동작한다.

[0038] 센싱 박막 트랜지스터(ET)는 구동 박막 트랜지스터(DT)의 문턱전압 등을 보상하기 위해 화소 내에 추가된 회로이다. 센싱 박막 트랜지스터(ET)는 구동 박막 트랜지스터(DT)의 드레인 전극과 유기발광 다이오드(OLE)의 애노드 전극 사이(혹은, 센싱노드)에 접속된다. 센싱 박막 트랜지스터(ET)는 센싱 배선(REF)을 통해 전달되는 초기화 전압(또는 센싱 전압)을 센싱 노드에 공급하거나 센싱 노드의 전압 또는 전류를 센싱(검출)하도록 동작한다.

- [0039] 스위칭 박막 트랜지스터(ST)는 데이터 배선(DL)에 소스 전극이 연결되고, 구동 박막 트랜지스터(DT)의 게이트 전극에 드레인 전극이 연결된다. 구동 박막 트랜지스터(DT)는 전원 배선(VDD)에 소스 전극이 연결되고 유기발광 다이오드(OLE)의 애노드 전극에 드레인 전극이 연결된다. 보조 용량(Cst)은 구동 박막 트랜지스터(DT)의 게이트 전극에 제1 전극이 연결되고 유기발광 다이오드(OLE)의 애노드 전극에 제2 전극이 연결된다.
- [0040] 유기발광 다이오드(OLE)는 구동 박막 트랜지스터(DT)의 드레인 전극에 애노드 전극이 연결되고 기저 배선(VSS)에 캐소드 전극이 연결된다. 센싱 트랜지스터(ET)는 센싱 배선(REF)에 소스 전극이 연결되고 센싱 노드인 유기발광 다이오드(OLE)의 애노드 전극에 드레인 전극이 연결된다.
- [0041] 센싱 박막 트랜지스터(ET)의 동작 시간은 보상 알고리즘에 따라 스위칭 박막 트랜지스터(ST)와 유사/동일하거나 다를 수 있다. 일례로, 도 5에 도시한 것 처럼, 스위칭 박막 트랜지스터(ST)의 게이트 전극과 센싱 박막 트랜지스터(ET)의 게이트 전극들이 스캔 배선(GL)에 공통으로 공유하도록 연결될 수 있다. 다른 예로, 스위칭 박막 트랜지스터(ST)는 스캔 배선(GL)에 게이트 전극이 연결되는 반면, 센싱 박막 트랜지스터(ET)는 다른 스캔 배선(도시하지 않음)에 게이트 전극이 연결될 수 있다.
- [0042] 이 밖에, 센싱 결과에 따른 보상 대상은 디지털 형태의 데이터 신호, 아날로그 형태의 데이터 신호 또는 감마 등이 될 수 있다. 센싱 결과를 기반으로 보상 신호(또는 보상 전압) 등을 생성하는 보상 회로는 데이터 구동부의 내부, 타이밍 제어부의 내부 또는 별도의 회로로 구현될 수 있다.
- [0043] 도 5에서는 스위칭 박막 트랜지스터(ST), 구동 박막 트랜지스터(DT), 보조 용량(Cst), 유기발광 다이오드(OLE), 센싱 박막 트랜지스터(ET)를 포함하는 3T1C (3 트랜지스터, 1 커패시터) 구조의 화소를 일례로 설명하였지만, 보상회로가 더 추가된 경우 3T2C, 4T2C, 5T1C, 6T2C 등으로 구성될 수도 있다.
- [0044] 이하, 도 5로 설명한 회로적 구성을 제품으로 구현한, 본 발명에 의한 초고해상도 유기발광 다이오드 표시장치의 구조적인 특징에 대해 설명한다. 실제 제품으로 어떻게 구현하는가에 따라서 개구율에는 상당한 차이가 있을 수 있다. 개구율은 해상도가 높아질 수록 표시 장치의 품질에 중요한 요소가 된다. 해상도가 높아진다는 것은 단일 화소의 면적이 작아짐을 의미한다. 박막 트랜지스터나 배선의 폭을 무한정으로 작게 만들수 있는 것이 아니므로, 화소의 면적이 작아지면 화소 영역 내에서 차지하는 발광 영역의 크기 비율이 점점 줄어든다.
- [0045] 특히, 보상 회로를 포함하는 경우, 화소 영역에 대한 발광 영역의 비율 즉 개구율이 더 줄어든다. 또한, 화소의 개수가 많아질 수록 불량 화소의 비율이 점점 증가한다. 불량 화소를 그대로 둘 경우, 화질을 저하하는 요소가 된다. 불량 화소를 암점화하여 정상 작동하는 화소에 영향을 제거하는 것이 바람직하다. 화소 암점화를 위해서는, 박막 트랜지스터와 유기발광 다이오드 사이의 연결부를 절단하는 것이 바람직하다. 이하의 설명에서는, 본 발명에 의한 유기발광 다이오드 표시장치의 다양한 구조를 설명한다.
- [0046] <제1 실시 예>
- [0047] 도 6을 참조하여, 본 발명의 제1 실시 예를 설명한다. 도 6은 본 발명에 의한 보상 회로를 구비한 박막 트랜지스터를 이용한 유기발광 다이오드 표시장치의 구조를 나타내는 평면도이다.
- [0048] 본 발명의 제1 실시 예에 의한 유기발광 다이오드 표시장치는, 세로 방향으로 진행되는 센싱 배선(REF), 데이터 배선(DL) 및 구동 전류 배선(VDD), 그리고 가로 방향으로 진행되는 수평 센싱 배선(REFh), 수평 전류 배선(VDDh) 및 스캔 배선(SL)에 의해 화소 영역이 정의된다. 구체적으로, 두 개의 이웃하는 수평 센싱 배선(REFh) 사이와, 데이터 배선(DL)과 구동 전류 배선(VDD) 사이의 공간을 단일 화소 영역으로 정의한다.
- [0049] 스캔 배선(SL), 수평 센싱 배선(REFh) 및 수평 전류 배선(VDDh)들은 기관의 가로 방향으로 진행한다. 데이터 배선(DL), 구동 전류 배선(VDD) 및 센싱 배선(REF)들은 기관의 세로 방향으로 진행한다. 수평 센싱 배선(REFh)은, 센싱 콘택홀(RH)을 통해, 수직 방향으로 진행되는 센싱 배선(REF)과 연결되어 있다. 수평 전류 배선(VDDh)은, 전류 콘택홀(VH)을 통해, 수직 방향으로 진행되는 구동 전류 배선(VDD)과 연결되어 있다.
- [0050] 이웃하는 두 수평 센싱 배선(REFh)들 사이에는 수평 전류 배선(VDDh)과 스캔 배선(SL)이 배치되어 있다. 윗단 수평 센싱 배선(REFh)과 수평 전류 배선(VDDh) 사이는 발광 영역으로, 수평 전류 배선(VDDh)과 아래단 수평 센싱 배선(REFh) 사이는 비 발광 영역으로 정의된다. 발광 영역에는 유기발광 다이오드(OLE)가 배치되고, 비 발광 영역에는 박막 트랜지스터들(ST, DT, EF) 및 보조 용량(Cst)이 배치된다.
- [0051] 스위칭 박막 트랜지스터(ST)는 데이터 배선(DL)에 연결된 스위칭 소스 전극(SS), 스캔 배선(SL)의 일부인 스위칭 게이트 전극(SG), 스위칭 반도체 층(SA) 및 스위칭 드레인 전극(SD)을 포함한다. 스위칭 반도체 층(SA)과 스위칭 게이트 전극(SG)이 중첩하는 영역이 채널 영역이다. 스위칭 반도체 층(SA)은 스캔 배선(SL)의 하변에서

상변으로 가로질러 배치됨으로서, 스위칭 박막 트랜지스터(ST)가 형성된다.

- [0052] 센싱 박막 트랜지스터(ET)는 수평 센싱 배선(REFh)에 연결된 센싱 소스 전극(ES), 스캔 배선(SL)의 일부인 센싱 게이트 전극(EG), 센싱 반도체 층(EA) 및 센싱 드레인 전극(ED)을 포함한다. 센싱 반도체 층(EA)과 센싱 게이트 전극(EG)이 중첩하는 영역이 채널 영역이다. 센싱 반도체 층(EA)은 스캔 배선(SL)의 하변에서 상변으로 가로질러 배치됨으로서, 센싱 박막 트랜지스터(ET)가 형성된다.
- [0053] 구동 박막 트랜지스터(DT)는 수평 전류 배선(VDDh)의 일부인 구동 소스 전극(DS), 스위칭 드레인 전극(SD)에 연결된 구동 게이트 전극(DG), 구동 반도체 층(DA) 및 구동 드레인 전극(DD)을 포함한다. 구동 반도체 층(DA)과 구동 게이트 전극(DG)이 중첩되는 영역이 채널 영역이다. 구동 반도체 층(DA)은 수평 전류 배선(VDDh)에서 시작하여 구동 게이트 전극(DG)을 가로질러 스캔 배선(SL) 방향으로 연장되어 있다. 구동 드레인 전극(DD)은 구동 반도체 층(DA)의 일측 및 센싱 반도체 층(EA) 일측과 함께 연결되어 있다.
- [0054] 보조 용량(Cst)은 제1 전극과 제2 전극을 포함한다. 제1 전극은, 스위칭 게이트 전극(SG)의 일부가 확장되어 형성된다. 제2 전극은 구동 게이트 전극(DG)을 넘어 스캔 배선(SL) 방향으로 확장된 구동 반도체 층(DA)의 일부로 형성된다.
- [0055] 구동 박막 트랜지스터(DT)와 보조 용량(Cst)은 수평 전류 배선(VDDh)과 스캔 배선(SL) 사이에 배치되어 있다. 결국, 수평 전류 배선(VDDh)과 수평 센싱 배선(REFh) 사이에 구동 소자들이 배치되며, 이 영역이 비 발광 영역으로 정의된다.
- [0056] 유기발광 다이오드(OLE)의 애노드 전극(ANO)은, 화소 콘택홀(PH)을 통해, 구동 드레인 전극(DG)과 연결되어 있다. 애노드 전극(ANO) 중에서 발광 영역에 배치된 영역 중에서 최대한의 영역을 노출하도록 बैं크(BA)의 개구부가 형성되어 있다. 애노드 전극(ANO)은 가급적 넓은 면적을 차지하도록 하기 위해 발광 영역 대부분을 차지하고, 비 발광 영역으로 확장된 형상을 갖는다. 특히, 구동 드레인 전극(DG)에까지 연장된 형상을 갖는 것이 바람직하다. 또한, 보조 용량(Cst)과 중첩하도록 형성할 수 있다. 구동 반도체 층(DA)으로 보조 용량(Cst)의 제2 전극을 형성할 수 없는 경우, 애노드 전극(ANO)을 확장하여 보조 용량(Cst)의 제1 전극과 중첩하는 제2 전극을 형성할 수 있다.
- [0057] बैं크(BA)에 의해 애노드 전극(ANO)의 일부가 노출된다. बैं크(BA) 위에 유기발광 층과 캐소드 전극을 적층함으로써 유기발광 다이오드(OLE)가 형성된다. 유기발광 다이오드(OLE)는 발광 영역에서 최대 면적을 갖도록 형성된다.
- [0058] 도 6과 같은 구조를 갖는 유기발광 다이오드 표시장치는 보상 회로까지 포함한 구조이다. 여기서, 해당 화소가 불량이 발생하는 경우, 애노드 전극(ANO)과 박막 트랜지스터들과 연결을 차단하는 것이 바람직하다. 예를 들어, 스위칭 박막 트랜지스터(ST)의 소스 전극(SS)을 데이터 배선(DL)과 단선하고, 센싱 박막 트랜지스터(ET)의 소스 전극(ES)을 수평 센싱 배선(REFh)과 단선할 수 있다.
- [0059] 불량 화소로 판정될 경우, 암점화 작업을 수행할 수 있도록, 스위칭 소스 전극(SS)과 데이터 배선(DL) 사이에 스위칭 목단부(SCN)를, 센싱 게이트 전극(EG)과 수평 센싱 배선(REFh) 사이에 센싱 목단부(ECN)를 구비한다. 이들 목단부들(SCN, ECN)은 폭이 약 $4.5\mu\text{m}$ 정도이고 적어도 길이가 $6\mu\text{m}$ 인 선분 형상을 갖는다.
- [0060] 목단부들(SCN, ECN)은, 불량 판정된 경우, 레이저를 이용하여 물리적으로 단선하는 부분으로서, 단선 공정에서 주변 구성 요소들과 간섭이 없어야 한다. 따라서, 목단부들(SCN, ECN)은 주변 구성 요소들과 최소 $6\mu\text{m}$ 정도 이격되는 것이 바람직하다. 이러한 목단부들을(SCN, ECN)을 확보하기 위해서는 그 만큼 면적을 필요로 한다. 결국, 암점화 공정을 위한 목단부 영역을 확보하기 위해 화소 영역 내의 개구율이 줄어든다.
- [0061] 도 6에 도시한 목단부를 갖는 유기발광 다이오드 표시장치의 경우, 암점화를 위한 목단부들은 유기발광 다이오드(OLE)의 애노드 전극(ANO)과 박막 트랜지스터를 직접적으로 단절하지 못한다. 즉, 구동 박막 트랜지스터(DT)와 애노드 전극(ANO)이 여전히 연결된 구조를 유지하고 있다. 그 결과, 유도 전류 및/또는 유도 전압에 의해 유기발광 다이오드(OLE)가 미약하게나마 작동 상태가 될 수 있다.
- [0062] 결론적으로, 도 6에 도시한 구조를 갖는 유기발광 다이오드 표시장치는, 암점화 작업을 위한 목단부를 구비하고 있지만, 암점화 작업을 완벽하게 수행하지 못할 수 있다. 따라서, 유기발광 다이오드(OLE)를 직접적으로 단선할 수 있는 목단부 구조가 필요하다.
- [0063] <제2 실시 예>

- [0064] 이하, 도 7을 참조하여 제2 실시 예에서 유기발광 다이오드(OLE)를 직접 단선할 수 있는 구조를 갖는 유기발광 다이오드 표시장치를 설명한다. 도 7은 본 발명의 제2 실시 예에 의한 암점화를 위한 목단부를 구비한 초고해상도 유기발광 다이오드 표시장치를 나타내는 평면도이다.
- [0065] 제2 실시 예에 의한 유기발광 다이오드 표시장치는 제1 실시 예의 것과 거의 동일하다. 따라서, 동일한 구조를 갖는 구성 요소들에 대해서는 중복 설명을 생략한다. 중요한 차이점은, 애노드 전극(ANO)의 구조에 있다.
- [0066] 제2 실시 예에 의한 애노드 전극(ANO)은 하변부에 애노드 목단부(PCN)을 더 구비한다. 애노드 목단부(PCN)은 애노드 전극(ANO)의 가로 폭을 줄여서 형성한 병목부(Bottle Neck)이다. 즉, 애노드 목단부(PCN)은 발광 영역에 배치된 애노드 전극(ANO)의 일부와 비 발광 영역에 배치된 애노드 전극(ANO) 전극의 다른 일부를 연결하는 좁고 짧은 선분 형상을 갖는다.
- [0067] 애노드 목단부(PCN)가 주변 다른 구성 요소들과의 이격 거리는 앞에서 설명한, 목단부의 이격 거리인 $6\mu\text{m}$ 인 것이 바람직하다. 예를 들어, 수평 구동 전류 배선(VDDh)와 $6\mu\text{m}$ 이상 이격되는 것이 바람직하다. 또한, 원활한 단선 공정을 위해, 애노드 목단부(PCN)은 가로 폭은 약 $4.5\mu\text{m}$ 이고 세로 길이는 약 $6\mu\text{m}$ 인 짧은 선분 형상을 갖는 것이 바람직하다.
- [0068] 애노드 목단부(PCN)를 더 구비하기 위해서 애노드 전극(ANO)에서 뱅크(BA)에 의해 노출되는 개구 영역이 제1 실시 예의 경우보다 줄어든다. 결국, 도 7에 도시한 유기발광 다이오드 표시장치는, 애노드 목단부(PCN)을 구비함으로써, 암점화 공정에서 유기발광 다이오드(OLE)의 애노드 전극(ANO)을 구동 박막 트랜지스터(DT)로부터 연결을 적절적으로 끊을 수 있다. 반면에, 애노드 목단부(PCN)을 확보하기 위해 개구 영역이 줄어드는 문제가 발생할 수 있다.
- [0069] <제3 실시 예>
- [0070] 이하, 제3 실시 예에서는, 유기발광 다이오드 표시장치의 구조를 변경하여, 암점화를 위한 목단부를 구비하면서도, 개구율을 최대한 확보할 수 있는 구조를 제안한다. 도 8은 본 발명의 제3 실시 예에 의한 암점화를 위한 목단부를 구비한 초고해상도 유기발광 다이오드 표시장의 구조를 나타내는 평면도이다.
- [0071] 본 발명의 제3 실시 예에 의한 유기발광 다이오드 표시장치는, 세로 방향으로 진행되는 센싱 배선(REF), 데이터 배선(DL) 및 구동 전류 배선(VDD), 그리고 가로 방향으로 진행되는 수평 센싱 배선(REFh), 수평 전류 배선(VDDh) 및 스캔 배선(SL)에 의해 화소 영역이 정의된다. 일례로, 두 개의 이웃하는 수평 전류 배선(VDDh) 사이, 데이터 배선(DL)과 구동 전류 배선(VDD) 사이의 공간을 단일 화소 영역으로 정의할 수 있다.
- [0072] 스캔 배선(SL), 수평 센싱 배선(REFh) 및 수평 전류 배선(VDDh)들은 기관의 가로 방향으로 진행한다. 데이터 배선(DL), 구동 전류 배선(VDD) 및 센싱 배선(REF)들은 기관의 세로 방향으로 진행한다. 수평 센싱 배선(REFh)은, 센싱 콘택홀(RH)을 통해, 수직 방향으로 진행되는 센싱 배선(REF)과 연결되어 있다. 수평 전류 배선(VDDh)은, 전류 콘택홀(VH)을 통해, 수직 방향으로 진행되는 구동 전류 배선(VDD)과 연결되어 있다.
- [0073] 이웃하는 두 수평 전류 배선(VDDh)들 사이에는 수평 센싱 배선(REFh)과 스캔 배선(SL)이 배치되어 있다. 윗단 수평 전류 배선(VDDh)과 수평 센싱 배선(REFh) 사이는 발광 영역으로, 수평 센싱 배선(REFh)과 아래단 수평 전류 배선(VDDh) 사이는 비 발광 영역으로 정의된다. 발광 영역에는 유기발광 다이오드(OLE)가 배치되고, 비 발광 영역에는 박막 트랜지스터들(ST, DT, EF) 및 보조 용량(Cst)이 배치된다.
- [0074] 스위칭 박막 트랜지스터(ST)는 데이터 배선(DL)에 분기하거나 연결된 스위칭 소스 전극(SS), 스캔 배선(SL)의 제1 영역에 해당하는 스위칭 게이트 전극(SG), 스위칭 반도체 층(SA) 및 스위칭 드레인 전극(SD)을 포함한다. 스위칭 반도체 층(SA)과 스위칭 게이트 전극(SG)이 중첩하는 영역이 채널 영역이다. 스위칭 반도체 층(SA)은 스캔 배선(SL)의 상측에 배치된 스위칭 소스 전극(SS)에서 하측에 배치된 스위칭 드레인 전극(SD)을 연결한다. 즉, 스캔 배선(SL)의 일부 영역인 스위칭 게이트 전극(SG)을 가로질러 배치됨으로서, 스위칭 박막 트랜지스터(ST)가 형성된다.
- [0075] 센싱 박막 트랜지스터(ET)는 수평 센싱 배선(REFh)에 분기 혹은 연결된 센싱 소스 전극(ES), 스캔 배선(SL)의 제2 영역에 해당하는 센싱 게이트 전극(EG), 센싱 반도체 층(EA) 및 센싱 드레인 전극(ED)을 포함한다. 센싱 반도체 층(EA)과 센싱 게이트 전극(EG)이 중첩하는 영역이 채널 영역이다. 센싱 반도체 층(EA)은 스캔 배선(SL)의 상측에 배치된 센싱 소스 전극(ES)에서 하측에 배치된 센싱 드레인 전극(ED)으로 연결된다. 즉, 스캔 배선(SL)의 일부 영역인 센싱 게이트 전극(EG)을 가로질러 배치됨으로서, 센싱 박막 트랜지스터(ET)가 형성된다.

- [0076] 구동 박막 트랜지스터(DT)는 수평 전류 배선(VDDh)의 일부 영역에 해당하는 구동 소스 전극(DS), 스위칭 드레인 전극(SD)에 연결된 구동 게이트 전극(DG), 구동 반도체 층(DA) 및 구동 드레인 전극(DD)을 포함한다. 구동 드레인 전극(DD)은 구동 게이트 전극(DG)을 중심으로 구동 소스 전극(DS)과 대향한다. 구동 반도체 층(DA)은 수평 전류 배선(VDDh)에서 시작하여 구동 게이트 전극(DG)을 가로질러 스캔 배선(SL) 방향으로 연장되어 있다. 구동 반도체 층(DA)과 구동 게이트 전극(DG)이 중첩되는 영역이 채널 영역이다. 구동 드레인 전극(DD)은 구동 반도체 층(DA)의 일측 단부 및 센싱 반도체 층(EA) 일측 단부와 함께 연결되어 있다.
- [0077] 보조 용량(Cst)은 제1 전극과 제2 전극을 포함한다. 제1 전극은, 스위칭 게이트 전극(SG)의 일부가 확장되어 형성된다. 제2 전극은 구동 게이트 전극(DG)을 넘어 스캔 배선(SL) 방향으로 확장된 구동 반도체 층(DA)의 일부로 형성된다.
- [0078] 구동 박막 트랜지스터(DT)와 보조 용량(Cst)은 수평 전류 배선(VDDh)과 스캔 배선(SL) 사이에 배치되어 있다. 결국, 수평 전류 배선(VDDh)과 수평 센싱 배선(REFh) 사이에 구동 소자들이 배치되며, 이 영역이 비 발광 영역으로 정의된다.
- [0079] 유기발광 다이오드(OLE)의 애노드 전극(ANO)은, 화소 콘택홀(PH)을 통해, 구동 드레인 전극(DG)과 연결되어 있다. 애노드 전극(ANO)에서 발광 영역에 배치된 영역에서 최대한의 영역을 노출하도록 बैं크(BA)의 개구부가 형성되어 있다. 애노드 전극(ANO)은 가급적 넓은 면적을 차지하도록 하기 위해 발광 영역 대부분을 차지하고, 비 발광 영역으로 확장된 형상을 갖는다. 특히, 구동 드레인 전극(DG)에까지 연장된 형상을 갖는 것이 바람직하다. 또한, 보조 용량(Cst)과 중첩하도록 형성할 수 있다. 구동 반도체 층(DA)으로 보조 용량(Cst)의 제2 전극을 형성할 수 없는 경우, 애노드 전극(ANO)을 확장하여 보조 용량(Cst)의 제1 전극과 중첩하는 제2 전극을 형성할 수 있다.
- [0080] बैं크(BA)에 의해 애노드 전극(ANO)의 일부가 노출된다. बैं크(BA) 위에 유기발광 층과 캐소드 전극을 적층함으로써 유기발광 다이오드(OLE)가 형성된다. 유기발광 다이오드(OLE)는 발광 영역에서 최대 면적을 갖도록 형성된다.
- [0081] 도 8과 같은 구조를 갖는 유기발광 다이오드 표시장치는 보상 회로까지 포함한 구조를 갖는다. 여기서, 해당 화소가 불량일 발생하는 경우, 애노드 전극(ANO)과 박막 트랜지스터들과 연결을 끊는 것이 바람직하다. 예를 들어, 애노드 전극(ANO)을 구동 박막 트랜지스터(DT)와 선택적으로 단선 혹은 단절(Cut)할 수 있다. 또한, 센싱 작동에서 불량 화소의 센싱 값이 이웃하는 화소에 영향을 주는 것을 방지하기 위해, 센싱 박막 트랜지스터(ET)의 게이트 전극(EG)을 수평 센싱 배선(REFh)과 선택적으로 단선 혹은 단절할 수 있다.
- [0082] 불량 화소로 판정될 경우, 점검화 작업을 수행할 수 있도록, 애노드 전극(ANO)과 구동 박막 트랜지스터(DT) 사이에는 애노드 목단부(PCN)를, 센싱 소스 전극(ES)과 수평 센싱 배선(REFh) 사이에는 센싱 목단부(ECN)를 구비한다. 목단부들(PCN, ECN)은 주변 구성 요소들과 최소 6 μ m 정도 이격되는 것이 바람직하다. 이러한 목단부들(PCN, ECN)을 확보하기 위해서는 그 만큼 면적을 필요로 한다.
- [0083] 하지만, 제3 실시 예에 의한 유기발광 다이오드 표시장치에서는, 센싱 목단부(ECN)를 위해 배정된 면적과 동일한 영역 내에 애노드 목단부(PCN)를 배치할 수 있다. 상세하게는, 이들 목단부들(PCN, ECN) 모두는, 수평 센싱 배선(REFh)과 스캔 배선(SL) 사이의 공간에 배치될 수 있다. 제3 실시 예에 의한 유기발광 다이오드 표시장치는 목단부들(PCN, ECN)들 모두를 비 발광 영역에 배치하는 특징을 갖는다. 따라서, 점검화를 위한 목단부를 확보하기 위해 개구율이 줄어드는 문제가 발생하지 않는다.
- [0084] 또한, 도면으로 도시하지 않았지만, 필요하다면, 스위칭 박막 트랜지스터(ST)를 데이터 배선(DL)으로부터 단선 및/또는 단락할 수 있다. 이를 위해 데이터 배선(DL)과 스위칭 소스 전극(SS) 사이에는 스위칭 목단부를 더 구비할 수 있다. 도 8에서 스위칭 소스 전극(SS)과 데이터 배선(DL)의 연결부는 수평 센싱 배선(REFh)과 스캔 배선(SL) 사이에 위치한다. 따라서, 스위칭 목단부도 앞에서 설명한 애노드 목단부(PCN) 및 센싱 목단부(ECN)과 같은 공간에 위치한다. 그러므로, 목단부들 모두가 비 발광 영역에 배치된 구조를 가져, 개구율을 감소하는 문제가 발생하지 않는다.
- [0085] 본 발명의 제3 실시 예는, 보상 회로를 구비하면서도 개구 영역을 최대한으로 확보할 수 있다. 따라서, 보상 회를 구비한 4K급 이상의 초고 해상도에 적용하여 고 개구율을 확보할 수 있다.
- [0086] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술 사상을 일탈하지 아니하는 범위 내에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명은 상세한 설명에 기재된 내용으로 한정되는 것이 아니라

특허 청구 범위에 의해 정해져야만 할 것이다.

부호의 설명

[0087]

DL: 데이터 배선 SL: 스캔 배선

VDD: 구동 전류 배선 ST: 스위칭 TFT

DT: 구동 TFT OLE: 유기발광 다이오드

SG, DG: 게이트 전극 SS, DS: 소스 전극

SD, DD: 드레인 전극 SUB: 기판

CAT: 캐소드 전극(층) ANO: 애노드 전극(층)

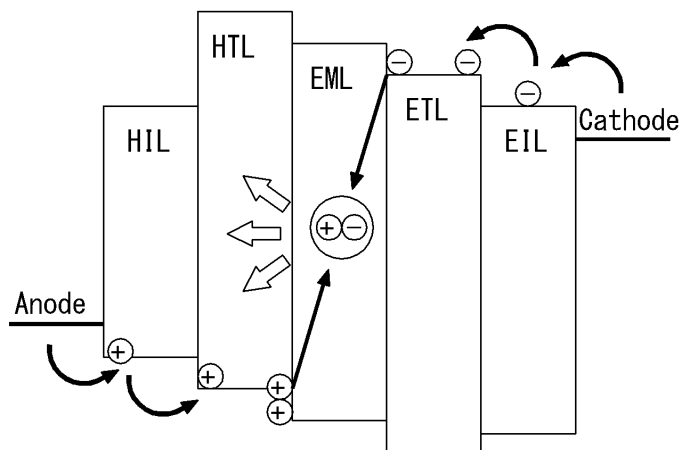
BN: बैं크 PAS: 보호막

OL: 유기발광 층 OC: 오버코트 층

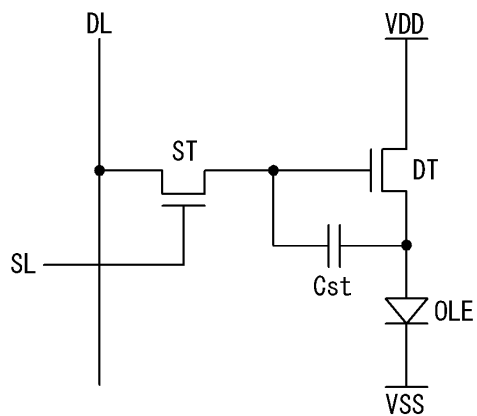
SUB: 기판 ENC: 인-캡 기판

도면

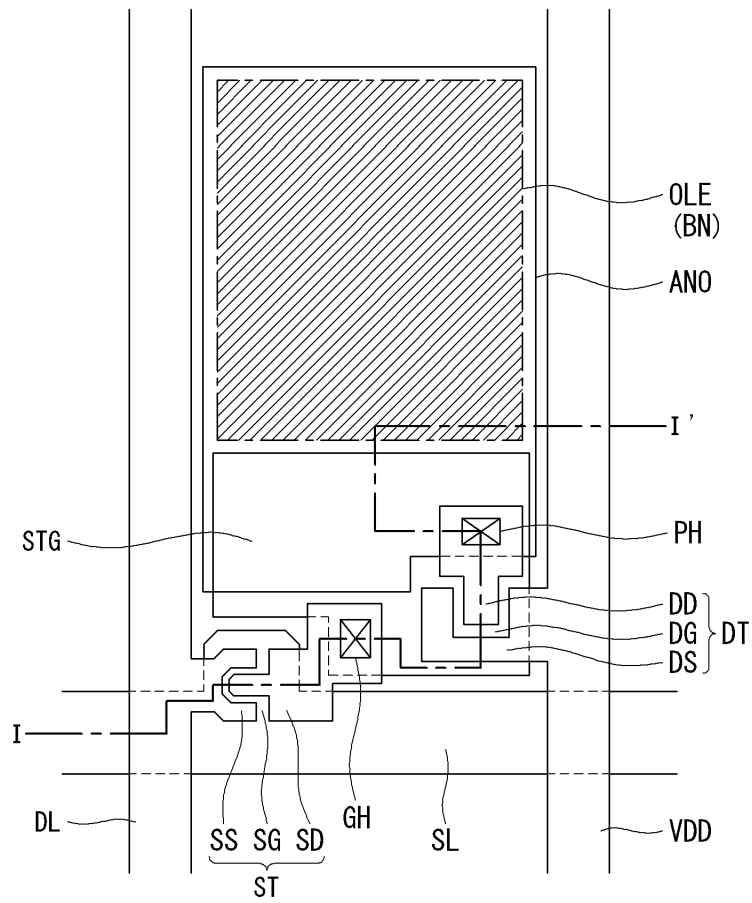
도면1



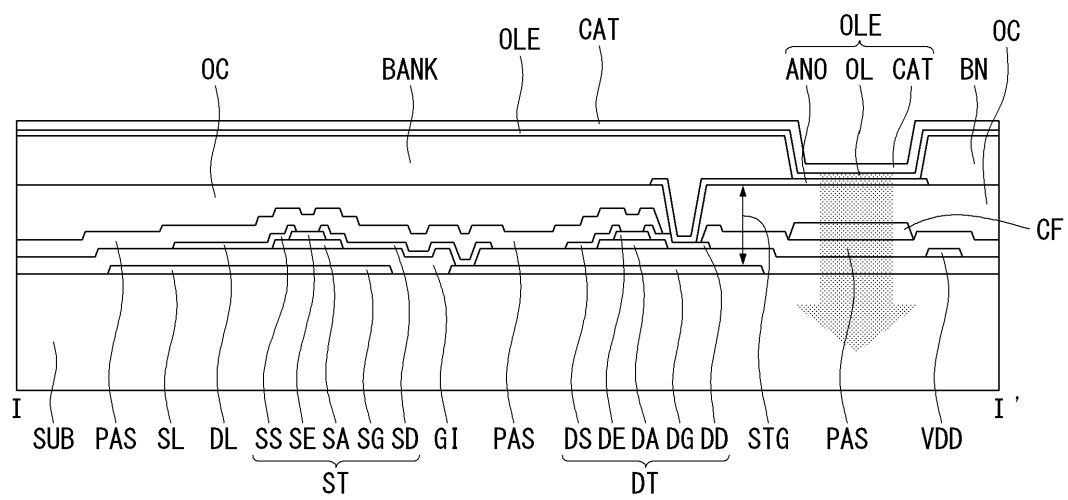
도면2



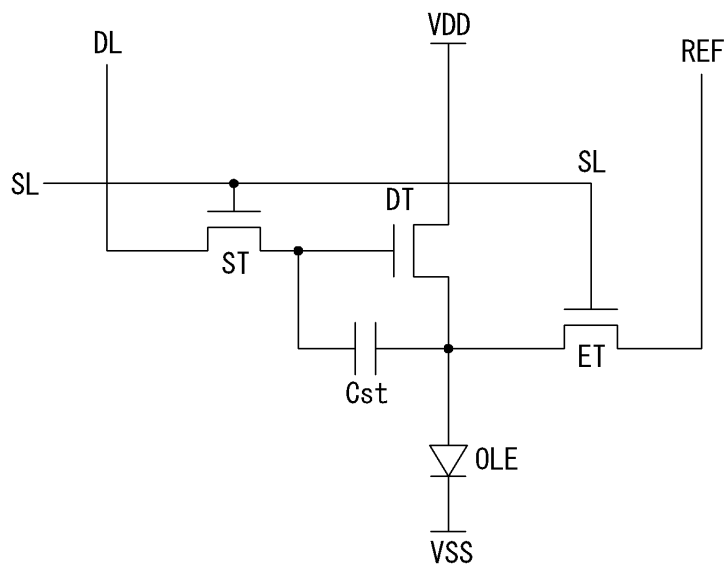
도면3



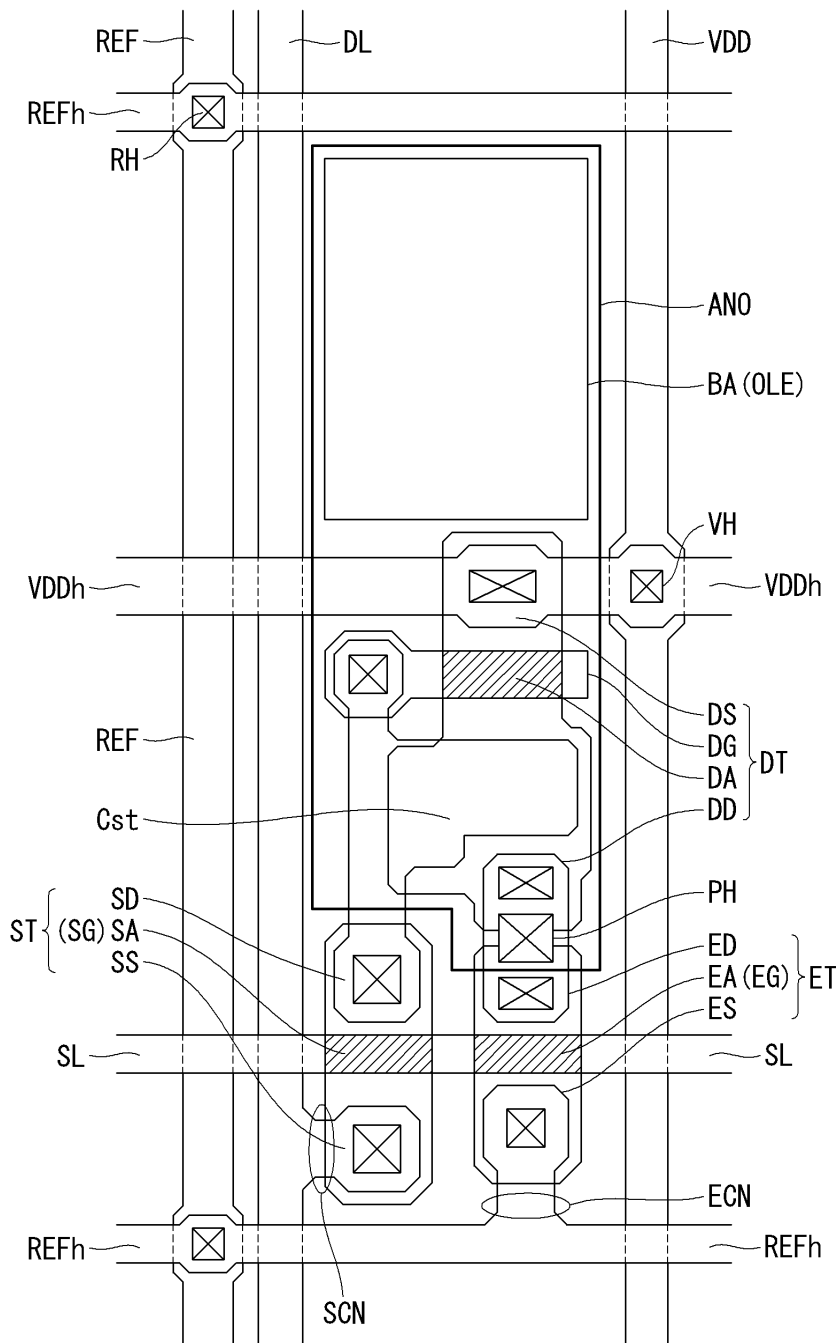
도면4



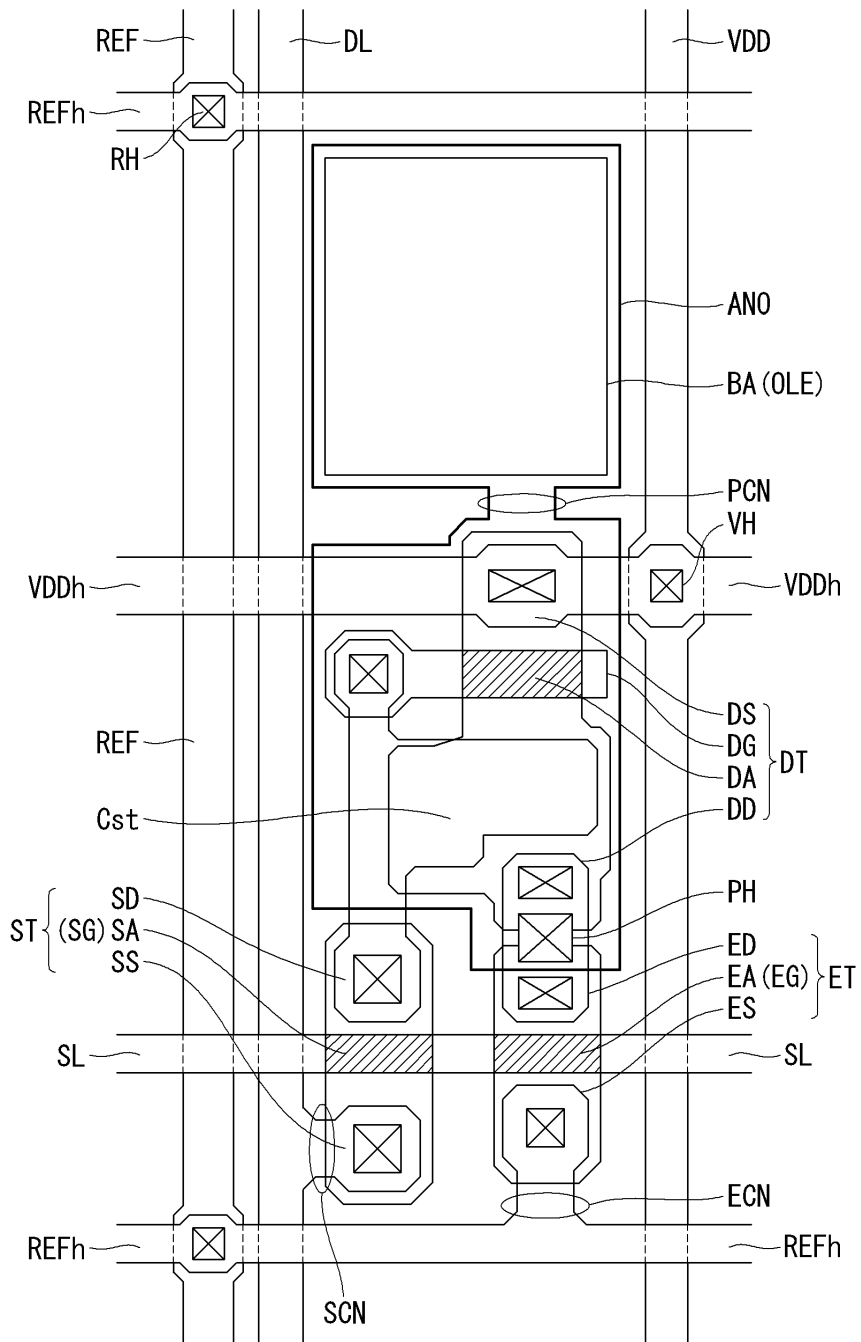
도면5



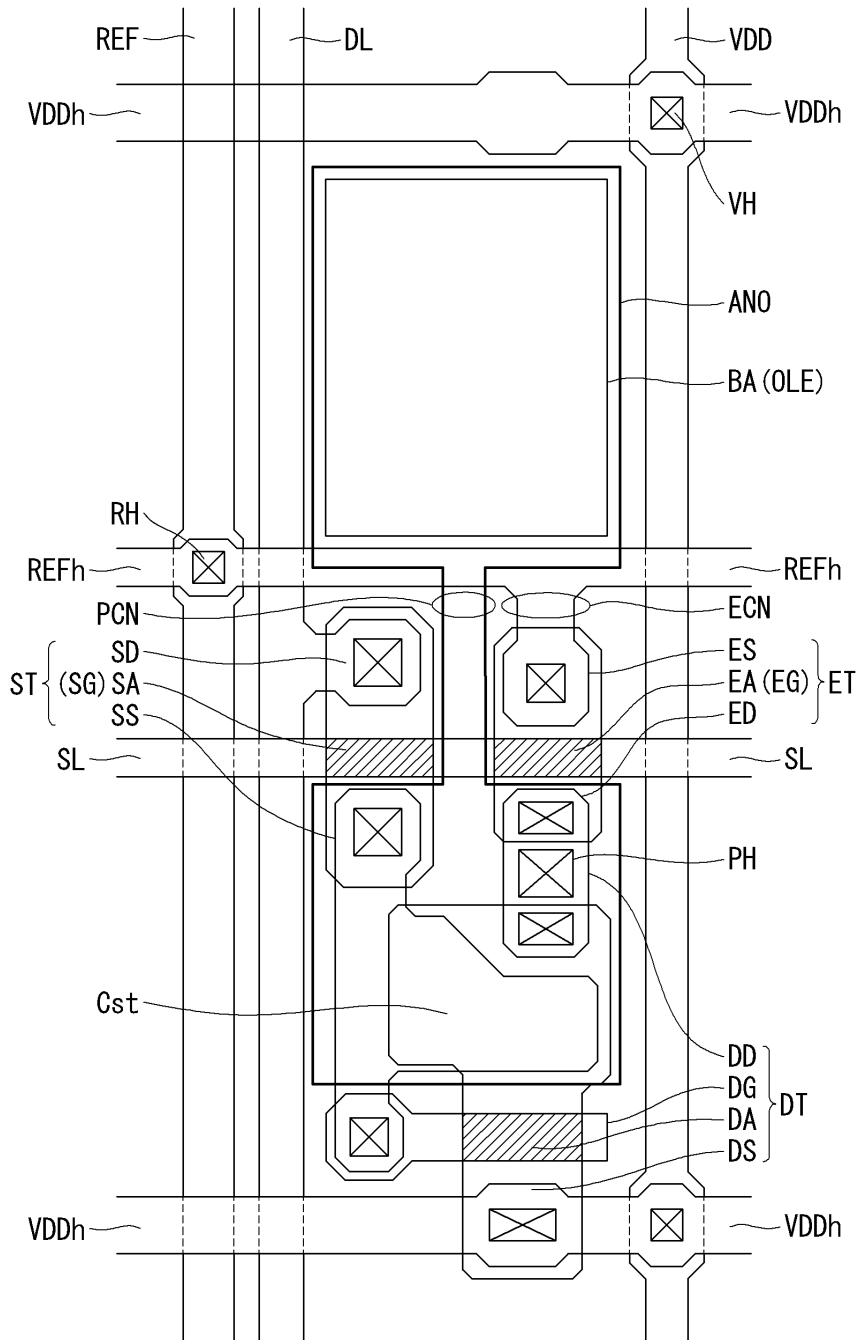
도면6



도면7



도면8



专利名称(译)	高分辨率平板显示器，具有高孔径比		
公开(公告)号	KR1020180045439A	公开(公告)日	2018-05-04
申请号	KR1020160139548	申请日	2016-10-25
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	HWANG SEONG HWAN 항성환 KIM HYUN JIN 김현진		
发明人	항성환 김현진		
IPC分类号	H01L27/32 H01L51/00 H01L51/52 H01L51/56		
CPC分类号	H01L27/3276 H01L51/5206 H01L51/0031 H01L51/56 H01L27/3262 H01L27/3248 H01L2251/568 G09G3/3233 G09G2300/0426 G09G2300/0465 G09G2300/0819 G09G2320/043 H01L51/5209 H01L2251/5392		

摘要(译)

本发明涉及一种具有高孔径比的超高分辨率平板显示装置。根据本发明的有机发光二极管显示装置包括基板，前端水平电流布线，水平感测布线，扫描布线，水平电流布线，感测布线，发光区域，非发光区域，开关薄膜晶体管，阳极电极和阳极颈部。发光区域限定在水平感测布线和前端水平电流布线之间。非发光区域限定在水平感测布线和水平电流布线之间。阳极电极从发光区域布置到非发光区域并且连接到驱动薄膜晶体管。用于选择性地断开阳极电极和驱动薄膜晶体管之间的连接的阳极颈部设置在水平感测布线和扫描布线之间。

