



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0124148
(43) 공개일자 2017년11월10일

(51) 국제특허분류(Int. Cl.)
G09G 3/3233 (2016.01)
(52) CPC특허분류
G09G 3/3233 (2013.01)
G09G 2300/0842 (2013.01)
(21) 출원번호 10-2016-0053412
(22) 출원일자 2016년04월29일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
하원규
경기도 파주시 책향기로 371 602동 1003호 (동파동, 금속길마을동문굿모닝힐아파트)
권순영
경상북도 구미시 인동46길 6 606동 102호 (구평동, 부영6단지)
(뒷면에 계속)
(74) 대리인
김은구, 송해모

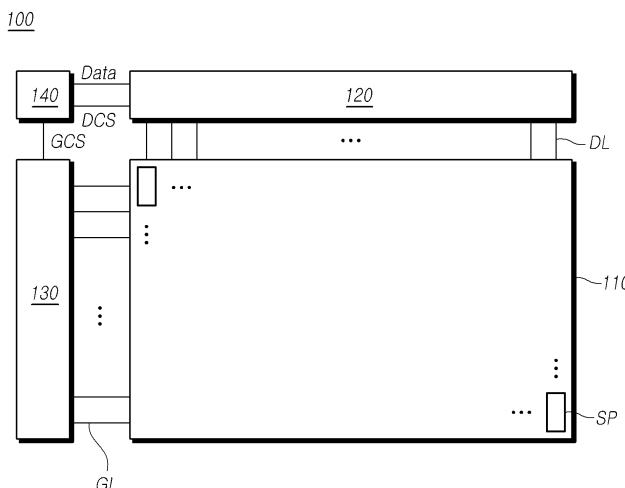
전체 청구항 수 : 총 17 항

(54) 발명의 명칭 유기발광표시패널, 유기발광표시장치 및 그 구동 방법

(57) 요 약

본 실시예들은 실제 프레임 주파수보다 높은 프레임 주파수로 영상이 표시되는 효과를 제공하는 유기발광표시패널, 유기발광표시장치 및 그 구동 방법에 관한 것이다. 본 실시예들은 하나의 영상 프레임 구간 동안 전원을 제어하여 각각의 서브픽셀이 발광 상태인 구간과 비발광 상태인 구간이 반복되도록 함으로써, 하나의 영상 프레임 구간에서 실제 영상과 페이크 영상이 표시되어 두 개의 영상이 표시되는 것과 같은 효과를 제공한다. 따라서, 본 실시예들에 의하면 프레임 주파수를 증가시키지 않으면서 고속 구동에 가까운 동영상 응답 속도와 화질을 제공하는 유기발광표시패널, 유기발광표시장치와 그 구동 방법을 제공할 수 있다.

대 표 도 - 도1



(52) CPC특허분류

G09G 2320/0233 (2013.01)

G09G 2320/0252 (2013.01)

(72) 발명자

김관열

경기도 과주시 청암로 27 (목동동) 산내마을 6단지
한라비밸디플러스 604동 602호

이성민

경기도 고양시 일산서구 산현로17번길 12 (탄현동,
탄현마을12단지아파트) 서광 아파트 1203동 1302호

김성중

경기도 고양시 일산서구 성저로46번길 5 (대화동)
101호

명세서

청구범위

청구항 1

다수의 게이트 라인과 다수의 데이터 라인이 배치되고 상기 게이트 라인과 상기 데이터 라인에 의해 정의되는 다수의 서브픽셀이 배치된 유기발광표시패널을 포함하고,

상기 다수의 서브픽셀 각각은,

유기발광다이오드와, 상기 유기발광다이오드를 구동하는 구동 트랜지스터와, 상기 구동 트랜지스터의 제1노드와 전기적으로 연결된 제1트랜지스터와, 상기 구동 트랜지스터의 상기 제1노드와 제2노드 사이에 전기적으로 연결된 스토리지 캐패시터와, 상기 게이트 라인의 방향으로 배치되며 상기 구동 트랜지스터의 제3노드와 전기적으로 연결된 구동 전압 라인을 포함하고,

프레임 주파수에 의해 정의되는 영상 프레임 구간 중 일부 구간에서 상기 구동 전압 라인으로 상기 유기발광다이오드의 문턱 전압보다 낮은 구동 전압이 인가되는 유기발광표시장치.

청구항 2

제1항에 있어서,

상기 구동 전압 라인의 수는 상기 게이트 라인의 수와 동일하며, 각각의 구동 전압 라인은 동일한 게이트 라인에 의해 구동되는 서브픽셀에 포함된 구동 트랜지스터와 전기적으로 연결된 유기발광표시장치.

청구항 3

제1항에 있어서,

상기 제1트랜지스터의 게이트 노드에 턴-온 레벨 전압을 갖는 스캔 신호가 인가된 후 상기 영상 프레임 구간보다 짧은 제1시간이 경과하면 상기 구동 전압 라인으로 상기 유기발광다이오드의 문턱 전압보다 낮은 구동 전압이 인가되는 유기발광표시장치.

청구항 4

제1항에 있어서,

상기 구동 전압 라인으로 상기 유기발광다이오드의 문턱 전압보다 낮은 구동 전압이 인가된 후 상기 영상 프레임 구간보다 짧은 제2시간이 경과하면 상기 구동 전압 라인으로 상기 유기발광다이오드의 문턱 전압보다 높은 구동 전압이 인가되는 유기발광표시장치.

청구항 5

제1항에 있어서,

상기 구동 전압 라인으로 상기 유기발광다이오드의 문턱 전압보다 낮은 구동 전압이 인가되는 구간에서 상기 데이터 라인으로 데이터 전압이 나타내는 계조에 따른 개인이 적용된 데이터 전압이 공급되는 유기발광표시장치.

청구항 6

제1항에 있어서,

상기 일부 구간의 길이는 상기 영상 프레임 구간의 길이의 1/2보다 짧거나 같은 유기발광표시장치.

청구항 7

제1항에 있어서,

상기 일부 구간에서 상기 구동 전압 라인으로 인가되는 구동 전압은 0V인 유기발광표시장치.

청구항 8

다수의 게이트 라인과 다수의 데이터 라인이 배치되고, 상기 게이트 라인과 상기 데이터 라인에 의해 정의되며 유기발광다이오드와 상기 유기발광다이오드를 구동하는 구동 트랜지스터를 포함하는 다수의 서브픽셀이 배치된 유기발광표시패널을 포함하고,

(2i-1)열에 배치된 서브픽셀과 2i열에 배치된 서브픽셀 사이에 N개의 구동 전압 라인이 배치되며,

상기 (2i-1)열에 배치된 서브픽셀에 포함된 구동 트랜지스터와 상기 2i열에 배치된 서브픽셀에 포함된 구동 트랜지스터는 상기 N개의 구동 전압 라인 중 동일한 어느 하나의 구동 전압 라인과 전기적으로 연결된 유기발광표시장치.

청구항 9

제8항에 있어서,

상기 다수의 서브픽셀은 인접한 둘 이상의 행에 배치된 서브픽셀 단위로 N개의 서브픽셀 블록을 구성하고,

k번째 서브픽셀 블록에 포함된 서브픽셀에 포함된 구동 트랜지스터는 상기 N개의 구동 전압 라인 중 k번째 구동 전압 라인과 전기적으로 연결된 유기발광표시장치.

청구항 10

제8항에 있어서,

프레임 주파수에 의해 정의되는 하나의 영상 프레임 구간 중 일부 구간에서 상기 N개의 구동 전압 라인 중 일부 구동 전압 라인으로 상기 유기발광다이오드의 문턱 전압보다 낮은 구동 전압이 인가되는 유기발광표시장치.

청구항 11

제10항에 있어서,

상기 N개의 구동 전압 라인으로 상기 유기발광다이오드의 문턱 전압보다 낮은 구동 전압이 인가되기 시작하는 시점은 구동 전압 라인별로 서로 상이한 유기발광표시장치.

청구항 12

제10항에 있어서,

상기 구동 전압 라인으로 상기 유기발광다이오드의 문턱 전압보다 낮은 구동 전압이 인가된 후 일정 시간이 경과하면 상기 구동 전압 라인으로 상기 유기발광다이오드의 문턱 전압보다 높은 구동 전압이 인가되는 유기발광표시장치.

청구항 13

제10항에 있어서,

상기 구동 전압 라인으로 상기 유기발광다이오드의 문턱 전압보다 낮은 구동 전압이 인가되는 구간에서 상기 데이터 라인으로 데이터 전압이 나타내는 계조에 따른 게인이 적용된 데이터 전압이 인가되는 유기발광표시장치.

청구항 14

다수의 게이트 라인;

상기 게이트 라인과 교차되어 배치된 다수의 데이터 라인;

상기 게이트 라인의 방향으로 배치된 다수의 구동 전압 라인; 및

상기 게이트 라인과 상기 데이터 라인에 의해 정의되며, 유기발광다이오드와, 상기 유기발광다이오드를 구동하는 구동 트랜지스터와, 상기 구동 트랜지스터의 제1노드와 전기적으로 연결된 제1트랜지스터와, 상기 구동 트랜지스터의 상기 제1노드와 제2노드 사이에 전기적으로 연결된 스토리지 캐패시터를 포함하는 다수의 서브픽셀을 포함하고,

상기 구동 전압 라인은 상기 구동 트랜지스터의 제3노드와 전기적으로 연결되며, 프레임 주파수에 의해 정의되는 영상 프레임 구간 중 일부 구간에서 상기 구동 전압 라인으로 상기 유기발광다이오드의 문턱 전압보다 낮은 구동 전압이 인가되는 유기발광표시패널.

청구항 15

다수의 게이트 라인;

상기 게이트 라인과 교차되어 배치된 다수의 데이터 라인;

상기 게이트 라인과 상기 데이터 라인에 의해 정의되며 유기발광다이오드와 상기 유기발광다이오드를 구동하는 구동 트랜지스터를 포함하는 다수의 서브픽셀; 및

(2i-1)열에 배치된 서브픽셀과 2i열에 배치된 서브픽셀 사이에 배치된 N개의 구동 전압 라인을 포함하고,

상기 (2i-1)열에 배치된 서브픽셀에 포함된 구동 트랜지스터와 상기 2i열에 배치된 서브픽셀에 포함된 구동 트랜지스터는 상기 N개의 구동 전압 라인 중 동일한 어느 하나의 구동 전압 라인과 전기적으로 연결되며,

프레임 주파수에 의해 정의되는 하나의 영상 프레임 구간 중 일부 구간에서 상기 N개의 구동 전압 라인 중 일부 구동 전압 라인으로 상기 유기발광다이오드의 문턱 전압보다 낮은 구동 전압이 인가되는 유기발광표시패널.

청구항 16

프레임 주파수에 의해 정의되는 영상 프레임 구간에서 유기발광표시패널에 배치된 각각의 게이트 라인을 순차적으로 구동하는 단계;

상기 영상 프레임 구간보다 짧은 제1시간이 경과하면 구동 전압 라인으로 유기발광다이오드의 문턱 전압보다 낮은 구동 전압을 순차적으로 인가하는 단계; 및

상기 영상 프레임 구간보다 짧은 제2시간이 경과하면 상기 구동 전압 라인으로 상기 유기발광다이오드의 문턱 전압보다 높은 구동 전압을 순차적으로 인가하는 단계

를 포함하는 유기발광표시장치의 구동 방법.

청구항 17

제14항에 있어서,

상기 제1시간과 상기 제2시간의 합은 상기 영상 프레임 구간의 길이와 동일한 유기발광표시장치의 구동 방법.

발명의 설명

기술 분야

[0001]

본 실시예들은 유기발광표시패널, 유기발광표시장치와 그 유기발광표시장치를 구동하는 방법에 관한 것이다.

배경기술

[0003]

최근 표시장치로서 각광받고 있는 유기발광표시장치는 스스로 발광하는 유기발광다이오드(OLED: Organic Light Emitting Diode)를 이용함으로써, 응답속도가 빠르고 발광효율, 휘도 및 시야각 등에서 장점이 있다.

[0004]

이러한 유기발광표시장치는, 다수의 게이트 라인과 다수의 데이터 라인이 배치되고 게이트 라인과 데이터 라인에 의해 정의되는 다수의 서브픽셀이 배치된 유기발광표시패널과, 다수의 게이트 라인을 순차적으로 구동하는 게이트 드라이버와, 다수의 데이터 라인을 구동하는 데이터 드라이버와, 게이트 드라이버와 데이터 드라이버의 구동을 제어하는 컨트롤러를 포함할 수 있다.

[0005]

다수의 서브픽셀에는 유기발광다이오드가 배치되며, 스캔 신호에 의해 선택된 서브픽셀들의 밝기를 데이터의 계조에 따라 제어함으로써 영상을 표시한다.

[0006]

이러한 유기발광표시장치는 응답속도가 빠른 장점이 있지만, 보다 높은 응답속도에 대한 요구가 증가하고 있어 응답 속도를 향상시키기 위한 고속 구동에 대한 필요성이 증가하고 있다.

[0007]

하지만, 고속 구동을 위해서는 데이터 입력이 고속으로 수행되어야 하는데, 이는 데이터 드라이버의 고성능이 요구되어 어려움이 존재한다. 특히, 대면적 및 고해상도에서는 데이터 라인에 대한 로드가 크기 때문에, 현재의 유기발광표시장치에서 고속 구동을 적용하기에는 한계가 존재한다.

발명의 내용

해결하려는 과제

[0009]

본 실시예들의 목적은, 유기발광표시장치의 프레임 주파수를 동일하게 사용하면서 동영상 응답 시간과 화질을 향상시킬 수 있는 유기발광표시장치와 그 구동 방법을 제공하는 데 있다.

[0010]

본 실시예들의 목적은, 동일한 프레임 주파수에서 동영상 응답 시간과 화질을 향상시킬 수 있는 유기발광표시패널의 구조를 제공하는 데 있다.

[0011]

본 실시예들의 목적은, 동일한 프레임 주파수를 사용하며 고속 구동의 효과를 제공함에 있어서 발생할 수 있는 화면상 휘도 불균일을 해소하는 유기발광표시장치와 그 구동 방법을 제공하는 데 있다.

과제의 해결 수단

[0013]

본 실시예들은, 동일한 프레임 주파수를 사용하면서 고속 구동의 효과를 제공하는 유기발광표시패널, 유기발광표시장치 및 그 구동 방법을 제공한다.

[0014]

일 실시예는, 다수의 게이트 라인과 다수의 데이터 라인이 배치되고 게이트 라인과 데이터 라인에 의해 정의되는 다수의 서브픽셀이 배치된 유기발광표시패널을 포함하는 유기발광표시장치를 제공한다.

[0015]

이러한 다수의 서브픽셀 각각은, 유기발광다이오드와 유기발광다이오드를 구동하는 구동 트랜지스터를 포함하며, 구동 트랜지스터는 구동 전원과 연결되고 유기발광다이오드는 기저 전원과 연결될 수 있다.

[0016] 본 실시예들은, 프레임 주파수에 의해 정의되는 영상 프레임 구간 중 일부 구간에서 구동 전원을 제어하거나 기저 전원을 제어함으로써, 각각의 서브픽셀별로 영상 프레임 구간 중 비발광 구간이 존재하도록 한다.

[0017] 이러한 서브픽셀의 비발광 구간을 제어하기 위한 서브픽셀의 구조는, 일 예로, 구동 전압 라인이 게이트 라인과 동일한 방향으로 배치되며 동일한 게이트 라인에 의해 구동되는 서브픽셀에 포함된 구동 트랜지스터와 전기적으로 연결될 수 있다

[0018] 이러한 구조에서, 게이트 라인에 의해 서브픽셀이 구동된 후 영상 프레임 구간보다 짧은 일정 시간이 경과하면, 구동 전압 라인을 스위치 구동하여 해당 서브픽셀이 비발광 상태가 되도록 할 수 있다.

[0019] 해당 서브픽셀이 비발광 상태가 된 후 영상 프레임 구간보다 짧은 일정 시간이 경과하면, 구동 전압 라인을 스위치 구동하여 해당 서브픽셀이 발광 상태가 되도록 한다.

[0020] 다른 서브픽셀의 구조로서, 인접한 행에 배치된 서브픽셀 단위로 N개의 서브픽셀 블록을 구성하고, (2i-1)열에 배치된 서브픽셀과 2i열에 배치된 서브픽셀 사이에 N개의 구동 전압 라인이 게이트 라인과 교차하는 방향으로 배치되도록 할 수 있다.

[0021] 그리고, (2i-1)열에 배치된 서브픽셀에 포함된 구동 트랜지스터와 2i열에 배치된 서브픽셀에 포함된 구동 트랜지스터는 N개의 구동 전압 라인 중 동일한 어느 하나의 구동 전압 라인과 전기적으로 연결된다.

[0022] 예를 들어, k번째 서브픽셀 블록에 포함된 서브픽셀의 구동 트랜지스터는 k번째 구동 전압 라인과 연결되는 구조일 수 있다.

[0023] 각각의 서브픽셀 블록에 포함된 서브픽셀이 구동된 후 영상 프레임 구간보다 짧은 일정 시간이 경과하면, 해당 서브픽셀 블록에 포함된 서브픽셀의 구동 트랜지스터와 연결된 구동 전압 라인을 스위치 구동하여 서브픽셀들을 비발광 상태가 되도록 할 수 있다.

[0024] 서브픽셀 블록에 포함된 서브픽셀이 비발광 상태가 된 후 영상 프레임 구간보다 짧은 일정 시간이 경과하면, 구동 전압 라인을 스위치 구동하여 서브픽셀들이 발광 상태가 되도록 한다.

[0025] 이때, 구동 전압 라인을 스위치 구동함에 있어서, 구동 전압 라인이 오프(OFF) 상태, 즉, 서브픽셀이 비발광 상태인 구간에서 데이터 라인으로 인가되는 데이터 전압은 해당 데이터 전압이 나타내는 계조에 따른 게인이 적용된 데이터 전압일 수 있다.

발명의 효과

[0027] 본 실시예들에 의하면, 유기발광표시장치의 프레임 주파수를 동일하게 사용하면서 구동 전원 또는 기저 전원을 제어함으로써, 고속 구동에 가까운 동영상 응답 시간과 화질을 제공할 수 있다.

[0028] 본 실시예들에 의하면, 동일한 프레임 주파수 하에서 고속 구동에 가까운 효과를 제공할 수 있는 서브픽셀의 구조를 제공할 수 있다.

[0029] 본 실시예들에 의하면, 고속 구동의 효과를 제공하는 구조와 구동 방식에서 발생할 수 있는 휘도 불균일을 방지할 수 있는 유기발광표시장치와 그 구동 방법을 제공할 수 있다.

도면의 간단한 설명

[0031] 도 1은 본 실시예들에 따른 유기발광표시장치의 개략적인 구성을 나타낸 도면이다.

도 2는 본 실시예들에 따른 유기발광표시장치의 서브픽셀의 구조의 예시를 나타낸 도면이다.

도 3은 본 실시예들에 따른 유기발광표시장치의 서브픽셀의 구조의 다른 예시를 나타낸 도면이다.

도 4와 도 5는 도 3의 서브픽셀 구조의 2가지 예시를 나타낸 도면이다.

도 6은 본 실시예들에 따른 유기발광표시장치의 저속 구동과 고속 구동을 나타낸 도면이다.

도 7은 본 실시예들에 따른 유기발광표시장치의 저속 구동과 고속 구동에 따른 데이터 전압 또는 스캔 신호의

신호 파형을 나타낸 도면이다.

도 8은 본 실시예들에 따른 유기발광표시장치의 페이크 고속 구동을 나타낸 도면이다.

도 9 및 도 10은 본 실시예들에 따른 유기발광표시장치의 페이크 고속 구동의 특성과 화면 변화를 나타낸 도면이다.

도 11과 도 12는 본 실시예들에 따른 유기발광표시장치의 페이크 고속 구동 시, 리얼 구동과 페이크 구동의 구동 시간 길이의 예시를 나타낸 도면이다.

도 13은 본 실시예들에 따른 유기발광표시장치의 페이크 고속 구동을 위한 서브픽셀 구조의 제1실시예를 나타낸 도면이다.

도 14와 도 15는 제1실시예에 따른 서브픽셀 구조에서, 스캔 신호와 구동 전압의 예시를 나타낸 도면이다.

도 16은 본 실시예들에 따른 유기발광표시장치의 페이크 고속 구동을 위한 서브픽셀 구조의 제2실시예를 나타낸 도면이다.

도 17은 제2실시예에 따른 서브픽셀 구조에서, 페이크 고속 구동 시 화면 변화의 예시를 나타낸 도면이다.

도 18과 도 19는 제2실시예에 따른 서브픽셀 구조에서, 스캔 신호와 구동 전압의 예시를 나타낸 도면이다.

도 20은 본 실시예들에 따른 유기발광표시장치의 페이크 고속 구동 시 데이터 개인 처리가 적용되는 경우의 예시를 나타낸 도면이다.

도 21은 본 실시예들에 따른 유기발광표시장치의 구동 방법의 과정을 나타낸 흐름도이다.

발명을 실시하기 위한 구체적인 내용

[0032]

이하, 본 발명의 일부 실시예들을 예시적인 도면을 참조하여 상세하게 설명한다. 각 도면의 구성요소들에 참조부호를 부가함에 있어서, 동일한 구성요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 부호를 가질 수 있다. 또한, 본 발명을 설명함에 있어, 관련된 공지 구성 또는 기능에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명은 생략할 수 있다.

[0033]

또한, 본 발명의 구성요소를 설명하는 데 있어서, 제1, 제2, A, B, (a), (b) 등의 용어를 사용할 수 있다. 이러한 용어는 그 구성요소를 다른 구성요소와 구별하기 위한 것일 뿐, 그 용어에 의해 해당 구성요소의 본질, 차례, 순서 또는 개수 등이 한정되지 않는다. 어떤 구성요소가 다른 구성요소에 "연결", "결합" 또는 "접속"된다고 기재된 경우, 그 구성요소는 그 다른 구성요소에 직접적으로 연결되거나 또는 접속될 수 있지만, 각 구성요소 사이에 다른 구성요소가 "개재"되거나, 각 구성요소가 다른 구성요소를 통해 "연결", "결합" 또는 "접속"될 수도 있다고 이해되어야 할 것이다.

[0034]

도 1은 본 실시예들에 따른 유기발광표시장치(100)의 개략적인 구성을 나타낸 도면이다.

[0035]

도 1을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)는, 다수의 데이터 라인(DL)과 다수의 게이트 라인(GL)이 배치되고 데이터 라인(DL)과 게이트 라인(GL)에 의해 정의되는 다수의 서브픽셀이 배치된 유기발광표시 패널(110)과, 다수의 데이터 라인(DL)을 구동하는 데이터 드라이버(120)와, 다수의 게이트 라인(GL)을 구동하는 게이트 드라이버(130)와, 데이터 드라이버(120) 및 게이트 드라이버(130)를 제어하는 컨트롤러(140)를 포함한다.

[0036]

데이터 드라이버(120)는, 다수의 데이터 라인(DL)으로 데이터 전압을 공급함으로써 다수의 데이터 라인(DL)을 구동한다. 여기서, 데이터 드라이버(120)는 "소스 드라이버"라고도 한다.

[0037]

이러한 데이터 드라이버(120)는, 적어도 하나의 소스 드라이버 집적회로(SDIC: Source Driver Integrated Circuit)를 포함하여 다수의 데이터 라인(DL)을 구동할 수 있다.

[0038]

각 소스 드라이버 집적회로(SDIC)는, 쉬프트 레지스터(Shift Register), 래치 회로(Latch Circuit), 디지털 아날로그 컨버터(DAC: Digital to Analog Converter), 출력 버퍼(Output Buffer) 등을 포함할 수 있으며, 아날로그 디지털 컨버터(ADC: Analog to Digital Converter)를 더 포함할 수 있다.

[0039]

데이터 드라이버(120)는, 게이트 드라이버(130)에 의해 특정 게이트 라인이 열리면, 컨트롤러(140)로부터 수신한 영상 데이터를 아날로그 형태의 데이터 전압으로 변환하여 다수의 데이터 라인(DL)으로 공급한다.

[0040] 게이트 드라이버(130)는, 다수의 게이트 라인(GL)으로 스캔 신호를 순차적으로 공급함으로써, 다수의 게이트 라인(GL)을 순차적으로 구동한다. 여기서, 게이트 드라이버(130)는 "스캔 드라이버"라고도 한다.

[0041] 이러한 게이트 드라이버(130)는, 적어도 하나의 게이트 드라이버 집적회로(GDIC: Gate Driver Integrated Circuit)를 포함할 수 있다.

[0042] 각 게이트 드라이버 집적회로(GDIC)는 쉬프트 레지스터(Shift Register), 레벨 쉬프터(Level Shifter) 등을 포함할 수 있다.

[0043] 게이트 드라이버(130)는, 컨트롤러(140)의 제어에 따라, 온(ON) 전압 또는 오프(OFF) 전압의 스캔 신호를 다수의 게이트 라인(GL)으로 순차적으로 공급한다.

[0044] 컨트롤러(140)는, 데이터 드라이버(120) 및 게이트 드라이버(130)로 각종 제어 신호를 공급하여, 데이터 드라이버(120) 및 게이트 드라이버(130)를 제어한다.

[0045] 이러한 컨트롤러(140)는, 각 프레임에서 구현하는 타이밍에 따라 스캔을 시작하고, 외부에서 입력되는 입력 영상 데이터를 데이터 드라이버(120)에서 사용하는 데이터 신호 형식에 맞게 전환하여 전환된 영상 데이터를 출력하고, 스캔에 맞춰 적당한 시간에 데이터 구동을 제어한다.

[0046] 이러한 컨트롤러(140)는, 통상의 디스플레이 기술에서 이용되는 타이밍 컨트롤러(Timing Controller)이거나, 타이밍 컨트롤러(Timing Controller)를 포함하여 다른 제어 기능도 더 수행하는 제어 장치일 수 있다.

[0047] 컨트롤러(140)는, 입력 영상 데이터와 함께, 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 입력 데이터 인에이블(DE: Data Enable) 신호, 클럭 신호(CLK) 등을 포함하는 각종 타이밍 신호들을 외부(예: 호스트 시스템)로부터 수신한다.

[0048] 컨트롤러(140)는, 데이터 드라이버(120) 및 게이트 드라이버(130)를 제어하기 위하여, 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 입력 DE 신호, 클럭 신호 등의 타이밍 신호를 입력 받아, 각종 제어 신호들을 생성하여 데이터 드라이버(120) 및 게이트 드라이버(130)로 출력한다.

[0049] 예를 들어, 컨트롤러(140)는, 게이트 드라이버(130)를 제어하기 위하여, 게이트 스타트 펄스(GSP: Gate Start Pulse), 게이트 쉬프트 클럭(GSC: Gate Shift Clock), 게이트 출력 인에이블 신호(GOE: Gate Output Enable) 등을 포함하는 각종 게이트 제어 신호(GCS: Gate Control Signal)를 출력한다.

[0050] 여기서, 게이트 스타트 펄스(GSP)는 게이트 드라이버(130)를 구성하는 하나 이상의 게이트 드라이버 집적회로의 동작 스타트 타이밍을 제어한다. 게이트 쉬프트 클럭(GSC)은 하나 이상의 게이트 드라이버 집적회로에 공통으로 입력되는 클럭 신호로서, 스캔 신호(게이트 펄스)의 쉬프트 타이밍을 제어한다. 게이트 출력 인에이블 신호(GOE)는 하나 이상의 게이트 드라이버 집적회로의 타이밍 정보를 지정하고 있다.

[0051] 또한, 컨트롤러(140)는, 데이터 드라이버(120)를 제어하기 위하여, 소스 스타트 펄스(SSP: Source Start Pulse), 소스 샘플링 클럭(SSC: Source Sampling Clock), 소스 출력 인에이블 신호(SOE: Source Output Enable) 등을 포함하는 각종 데이터 제어 신호(DCS: Data Control Signal)를 출력한다.

[0052] 여기서, 소스 스타트 펄스(SSP)는 데이터 드라이버(120)를 구성하는 하나 이상의 소스 드라이버 집적회로의 데이터 샘플링 시작 타이밍을 제어한다. 소스 샘플링 클럭(SSC)은 소스 드라이버 집적회로 각각에서 데이터의 샘플링 타이밍을 제어하는 클럭 신호이다. 소스 출력 인에이블 신호(SOE)는 데이터 드라이버(120)의 출력 타이밍을 제어한다.

[0053] 유기발광표시장치(110)에 배열된 각 서브픽셀은 자발광 소자인 유기발광다이오드(OLED: Organic Light Emitting Diode)와, 유기발광다이오드(OLED)를 구동하기 위한 구동 트랜지스터(Driving Transistor) 등의 회로 소자로 구성되어 있다.

[0054] 각 서브픽셀을 구성하는 회로 소자의 종류 및 개수는, 제공 기능 및 설계 방식 등에 따라 다양하게 정해질 수 있다.

[0055] 도 2는 본 실시예들에 따른 유기발광표시장치(100)의 서브픽셀 구조의 예시를 나타낸 것이다.

[0056] 도 2를 참조하면, 본 실시예들에 따른 유기발광표시장치(100)에서, 각 서브픽셀은, 유기발광다이오드(OLED)와, 유기발광다이오드(OLED)를 구동하는 구동 트랜지스터(DRT: Driving Transistor)와, 구동 트랜지스터(DRT)의 게이트 노드에 해당하는 제1노드(N1)와 전기적으로 연결된 제1 트랜지스터(T1)와, 영상 신호 전압에 해당하는 데

이터 전압 또는 이에 대응되는 전압을 정해진 시간(예: 1 프레임 시간 또는 1/2 프레임 시간 등) 동안 유지하는 스토리지 캐패시터(Cst: Storage Capacitor)를 포함하여 구성될 수 있다.

[0057] 유기발광다이오드(OLED)는, 제1전극(예: 애노드 전극 또는 캐소드 전극), 유기층 및 제2전극(예: 캐소드 전극 또는 애노드 전극) 등으로 이루어질 수 있으며, 유기발광다이오드(OLED)의 제2전극에는 기저 전압(EVSS)이 인가될 수 있다.

[0058] 구동 트랜지스터(DRT)는, 유기발광다이오드(OLED)로 구동 전류를 공급해줌으로써 유기발광다이오드(OLED)를 구동해준다.

[0059] 구동 트랜지스터(DRT)는 제1노드(N1), 제2노드(N2) 및 제3노드(N3)를 갖는다.

[0060] 구동 트랜지스터(DRT)의 제1노드(N1)는 게이트 노드에 해당하는 노드로서, 제1트랜지스터(T1)의 소스 노드 또는 드레인 노드와 전기적으로 연결될 수 있다.

[0061] 구동 트랜지스터(DRT)의 제2노드(N2)는 유기발광다이오드(OLED)의 제1전극과 전기적으로 연결될 수 있으며, 소스 노드 또는 드레인 노드일 수 있다.

[0062] 구동 트랜지스터(DRT)의 제3노드(N3)는 구동 전압(EVDD)이 인가되는 노드로서, 구동 전압(EVDD)을 공급하는 구동 전압 라인(DVL: Driving Voltage Line)과 전기적으로 연결될 수 있으며, 드레인 노드 또는 소스 노드일 수 있다.

[0063] 제1트랜지스터(T1)는, 데이터 라인(DL)과 구동 트랜지스터(DRT)의 제1노드(N1) 사이에 전기적으로 연결되고, 게이트 라인을 통해 스캔 신호(SCAN)를 게이트 노드로 인가 받아 제어될 수 있다.

[0064] 이러한 제1트랜지스터(T1)는, 스캔 신호(SCAN)에 의해 턠-온 되어 데이터 라인(DL)으로부터 공급된 데이터 전압(Vdata)을 구동 트랜지스터(DRT)의 제1노드(N1)로 전달해줄 수 있다.

[0065] 스토리지 캐패시터(Cst)는, 구동 트랜지스터(DRT)의 제1노드(N1)와 제2노드(N2) 사이에 전기적으로 연결될 수 있다.

[0066] 도 3은 본 실시예들에 따른 유기발광표시장치(100)의 서브픽셀 구조의 다른 예시를 나타낸 것이다.

[0067] 도 3을 참조하면, 본 실시예들에 따른 유기발광표시패널(110)에 배치된 각 서브픽셀은, 일 예로, 유기발광다이오드(OLED), 구동 트랜지스터(DRT), 제1트랜지스터(T1) 및 스토리지 캐패시터(Cst) 이외에, 제2트랜지스터(T2)를 더 포함할 수 있다.

[0068] 도 3을 참조하면, 제2트랜지스터(T2)는 구동 트랜지스터(DRT)의 제2노드(N2)와 기준 전압(Vref: Reference Voltage)을 공급하는 기준 전압 라인(RVL: Reference Voltage Line) 사이에 전기적으로 연결되고, 게이트 노드로 스캔 신호의 일종인 센싱 신호(SENSE)를 인가 받아 제어될 수 있다.

[0069] 이러한 제2트랜지스터(T2)는 센싱 신호(SENSE)에 의해 턠-온 되어 기준 전압 라인(RVL)을 통해 공급되는 기준 전압(Vref)을 구동 트랜지스터(DRT)의 제2노드(N2)에 인가해준다.

[0070] 도 3을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)는, 기준 전압 라인(RVL)의 전압을 측정하여 디지털 값으로 변환하는 아날로그 디지털 컨버터(ADC: Analog to Digital Converter)와, 구동 트랜지스터(DRT)의 제2노드(N2)에 기준 전압(Vref)이 인가되는 여부를 제어하는 초기화 스위치(SPRE)와, 기준 전압 라인(RVL)과 아날로그 디지털 컨버터(ADC) 간의 연결을 제어하는 샘플링 스위치(SAM)를 더 포함할 수 있다.

[0071] 초기화 스위치(SPRE)는, 서브픽셀 내 구동 트랜지스터(DRT)의 제2노드(N2)가 원하는 회로 소자의 특성치를 반영하는 전압 상태가 되도록, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압 인가 상태를 제어하기 위한 스위치이다.

[0072] 초기화 스위치(SPRE)가 턠-온 되면, 기준 전압(Vref)이 기준 전압 라인(RVL)으로 공급되어 턠-온 되어 있는 제2트랜지스터(T2)를 통해 구동 트랜지스터(DRT)의 제2노드(N2)로 인가될 수 있다.

[0073] 샘플링 스위치(SAM)는, 턠-온 되어, 기준 전압 라인(RVL)과 아날로그 디지털 컨버터(ADC)를 전기적으로 연결해준다.

[0074] 샘플링 스위치(SAM)는, 서브픽셀 내 구동 트랜지스터(DRT)의 제2노드(N2)가 원하는 회로 소자의 특성치를 반영하는 전압 상태가 되었을 때, 턠-온 되도록, 온-오프 타이밍이 제어된다.

[0075] 샘플링 스위치(SAM)가 턠-온 되면, 아날로그 디지털 컨버터(ADC)는 연결된 기준 전압 라인(RVL)의 전압을 센싱

할 수 있다.

[0076] 아날로그 디지털 컨버터(ADC)가 기준 전압 라인(RVL)의 전압을 센싱할 때, 제2트랜지스터(T2)가 턠-온 되어 있는 경우, 구동 트랜지스터(DRT)의 저항 성분을 무시할 수 있다면, 아날로그 디지털 컨버터(ADC)에 의해 측정된 전압은, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압에 해당할 수 있다.

[0077] 아날로그 디지털 컨버터(ADC)에 의해 측정된 전압은, 기준 전압 라인(RVL)의 전압, 즉, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압일 수 있다.

[0078] 기준 전압 라인(RVL) 상에 라인 캐패시터가 존재한다면, 아날로그 디지털 컨버터(ADC)에 의해 센싱되는 전압은, 기준 전압 라인(RVL) 상의 라인 캐패시터에 충전된 전압일 수도 있다.

[0079] 도 4 및 도 5는 본 실시예들에 따른 유기발광표시장치(100)의 도 3의 서브픽셀 구조의 2가지 예시를 나타낸 것이다.

[0080] 도 4에 도시된 바와 같이, 제1트랜지스터(T1)와 제2트랜지스터(T2)는 독립적으로 스위칭 동작이 제어될 수 있다.

[0081] 이 경우, 제1트랜지스터(T1)의 게이트 노드에 인가되는 스캔 신호(SCAN)와 제2트랜지스터(T2)의 게이트 노드에 인가되는 센싱 신호(SENSE)는, 서로 다른 게이트 신호일 수 있다.

[0082] 즉, 제1트랜지스터(T1)는 제1게이트 라인(GL1)을 통해 스캔 신호(SCAN)를 게이트 노드로 인가받고, 제2트랜지스터(T2)는 제2게이트 라인(GL2)을 통해 센싱 신호(SENSE)를 게이트 노드로 인가받는다.

[0083] 이러한 경우, 유기발광표시패널(110)에는 게이트 구동을 위한 2가지의 게이트 라인(GL1, GL2)이 배치되어야 한다.

[0084] 도 5에 도시된 바와 같이, 제1트랜지스터(T1)와 제2트랜지스터(T2)는 동시에 스위칭 동작이 제어될 수 있다.

[0085] 이 경우, 제1트랜지스터(T1)의 게이트 노드에 인가되는 스캔 신호(SCAN)와 제2트랜지스터(T2)의 게이트 노드에 인가되는 센싱 신호(SENSE)는, 동일한 게이트 신호이다.

[0086] 즉, 제1트랜지스터(T1)의 게이트 노드와 제2트랜지스터(T2)의 게이트 노드는, 하나의 게이트 라인(GL)에 동시에 연결되어, 스캔 신호(SCAN)를 동시에 인가받는다.

[0087] 이러한 경우, 유기발광표시패널(110)에는 게이트 구동을 위한 1가지의 게이트 라인(GL)이 배치되어도 된다.

[0088] 아래에서는, 동영상 응답 시간(MPRT: Moving Picture Response Time)을 줄여주고 화질을 개선시키기 위한 구동 방법을 설명한다.

[0089] 이러한 구동 방법을 설명하기에 앞서, 제1주파수에 해당하는 프레임 주파수로 저속 구동하는 경우와, 제1주파수 보다 높은 제2주파수로 고속 구동하는 경우에 대하여 먼저 설명한다. 이후, 실제로는 제1주파수에 해당하는 프레임 주파수를 이용하여 저속 구동을 하면서도, 육안으로는 제1주파수보다 높은 제2주파수로 고속 구동하는 것처럼 보이도록 해주는 페이크 고속 구동 방법에 대하여 설명한다.

[0090] 본 명세서에서는, 저속 구동을 위한 프레임 주파수인 제1주파수가 120Hz이고, 고속 구동을 위한 프레임 주파수인 제2주파수가 240Hz인 것으로 가정하나, 이에 한정되지는 아니한다.

[0091] 도 6은 본 실시예들에 따른 유기발광표시장치(100)의 저속 구동과 고속 구동을 나타낸 도면이고, 도 7은 본 실시예들에 따른 유기발광표시장치(100)의 저속 구동과 고속 구동에 따른 데이터 전압(Vdata) 또는 스캔 신호(SCAN)의 신호 파형도이다.

[0092] 도 6을 참조하면, 120Hz에 해당하는 프레임 주파수로 구동하는 저속 구동의 경우, 한 프레임 구간 동안, 서브픽셀 행이 1개씩 순차적으로 구동된다.

[0093] 240Hz에 해당하는 프레임 주파수로 구동하는 고속 구동의 경우, 한 프레임 구간 동안, 서브픽셀 행이 2개씩 순차적으로 구동된다.

[0094] 따라서, 240Hz에 해당하는 프레임 주파수로 구동하는 240Hz 구동의 경우, 120Hz 구동에 비해, 데이터 구동 및 게이트 구동이 2배 빠른 속도로 진행되어야 한다. 즉, 데이터 전압 및 스캔 신호의 공급(입력)이 2배 빠르게 이루어져야 한다.

[0095] 따라서, 동영상 응답 시간(MPRT)을 줄여주고 화질 개선을 위한 고속 구동을 위해서는, 고성능의 데이터 드라이버(120) 및 게이트 드라이버(130)가 필요하다.

[0096] 하지만, 대면적 및 고해상도로 유기발광표시페널(110)이 설계되는 경우, 데이터 라인(DL) 및 게이트 라인(GL)의 RC 로드(RC Load)가 크기 때문에, 120Hz보다 더 빠른 프레임 주파수(예: 240Hz)로 고속 구동하기가 어렵다.

[0097] 도 7에 도시된 신호 과형을 스캔 신호(SCAN)의 신호 과형으로 보면, 120Hz보다 더 빠른 프레임 주파수(예: 240Hz)로 고속 구동을 하는 경우, 게이트 라인(GL)의 전압 변화가 신속하게 이루어지지 못한다.

[0098] 따라서, 구동 시점에서 게이트 라인(GL)의 전압이 원하는 전압 값보다 일정 전압 값(ΔV) 만큼 낮을 수 있다.

[0099] 이러한 전압 오차로 인해, 정상적인 타이밍에 게이트 라인(GL)이 온-오프가 되지 못하여, 화면 이상 현상을 발생시킬 수 있다.

[0100] 도 7에 도시된 신호 과형을 데이터 전압(Vdata)의 신호 과형으로 보면, 120Hz보다 더 빠른 프레임 주파수(예: 240Hz)로 고속 구동을 하는 경우, 데이터 충전이 빠르게 이루어지지 못한다.

[0101] 따라서, 구동 시점에서 스토리지 캐패시터(Cst)에 충전되는 전압은, 원하는 전압 값보다 일정 전압(ΔV)만큼 낮아질 수 있다.

[0102] 이러한 데이터 충전 오차로 인하여, 화면 끌림 현상, 영상 겹침 현상 등의 화면 이상 현상이 발생할 수 있다.

[0103] 본 실시예들에 따른 유기발광표시장치(100)는, 실제로는 저속 구동을 하면서도, 육안으로는 고속 구동을 하는 것처럼 보이도록 해주는 페이크 고속 구동(Fake High Speed Driving) 방법을 제공할 수 있다.

[0104] 도 8은 본 실시예들에 따른 유기발광표시장치(100)의 페이크 고속 구동을 나타낸 도면이다.

[0105] 도 8을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)는, 실제로는 저속 구동 프레임 주파수(예: 120Hz)로 저속 구동을 하면서도, 육안으로는 고속 구동 프레임 주파수(예: 240Hz)로 고속 구동을 하는 것처럼 보이도록 해주는 페이크 고속 구동을 제공한다.

[0106] 이러한 페이크 고속 구동에 따르면, 실제의 프레임 주파수(예: 120Hz)에 따라 실제 영상(Real Image)이 표시되는 영상 프레임 사이마다 실제 영상과는 무관한 페이크 영상(Fake Image)이 표시될 수 있다.

[0107] 본 명세서에서, 페이크 영상이 표시되는 화면을 "페이크 프레임(Fake Frame)"이라고도 한다.

[0108] 이에 따르면, 육안으로 인지되는 프레임 주파수는, 실제의 프레임 주파수(예: 120Hz)보다 높은 값(예: 240Hz)일 수 있다.

[0109] 이러한 페이크 고속 구동에 의하면, 사용자 눈으로는, 실제 영상과 실제 영상 사이에 페이크 영상이 더 보이기 때문에, 1개의 프레임이 2개의 프레임(영상 프레임, 페이크 프레임)처럼 보이게 된다. 이로 인해, 실제로는 저속 구동 프레임 주파수(예: 120Hz)로 저속 구동을 하면서도, 육안으로는 고속 구동 프레임 주파수(예: 240Hz)로 고속 구동을 하는 것처럼 보이게 된다.

[0110] 이러한 페이크 고속 구동에 따르면, 저속 구동 프레임 주파수에 해당하는 실제의 프레임 주파수(예: 120Hz)에 의해 정의된 한 프레임 구간 동안, 각 서브픽셀은 아래의 발광 상태 변화들 중 하나의 상태 변화를 보일 수 있다.

[0111] (1) 발광 상태 → 비발광 상태

[0112] (2) 비발광 상태 → 발광 상태 → 비발광 상태

[0113] (3) 비발광 상태 → 발광 상태

[0114] (4) 발광 상태 → 비발광 상태 → 발광 상태

[0115] (5) 발광 상태 → 비발광 상태

[0116] 다시 말해, 페이크 고속 구동에 따르면, 저속 구동 프레임 주파수에 해당하는 실제의 프레임 주파수(예: 120Hz)에 의해 정의된 한 프레임 구간 동안, 각 서브픽셀은 적어도 한 차례의 발광 상태 변화(발광 상태에서 비발광 상태로의 변화, 또는 비발광 상태에서 발광 상태로의 변화)가 있다.

[0117] 전술한 바와 같이, 한 프레임 구간 동안, 각 서브픽셀은 한 차례 이상 발광 상태 변화가 있기 때문에, 육안으로

는 한 프레임 구간이 둘 이상의 프레임 구간처럼 보일 수 있다.

[0118] 위에서 언급한 페이크 영상은, 실제 영상과는 무관한 영상으로서, 일 예로, 블랙 영상일 수 있다.

[0119] 전술한 바에 따르면, 실제의 프레임 주파수로 실제 영상이 표시되는 동안, 실제 영상의 사이마다 블랙 영상을 페이크 영상으로서 삽입함으로써, 사용자는 영상이 보다 빠른 속도로 변화하는 것처럼 느낄 수 있다. 따라서, 블랙 영상 삽입 방식을 통해 페이크 고속 구동을 쉽게 구현할 수 있다.

[0120] 도 8을 참조하면, 페이크 고속 구동은, 실제 영상을 표시하기 위한 리얼 구동(Real Driving)과, 실제 영상 사이에 페이크 영상을 삽입(표시)하기 위한 페이크 구동(Fake Driving)을 포함한다.

[0121] 도 8을 참조하면, 첫 번째 프레임 구간이 시작되면, 다수의 서브픽셀 행을 순차적으로 발광시킨다. 여기서, 각 프레임 구간의 시작에 따라 다수의 서브픽셀을 발광시키는 구동을 "리얼 구동(Real Driving)"이라고 한다.

[0122] 첫 번째 프레임 구간이 시작되어 일정 시간(Δt)이 경과하면, 다수의 서브픽셀 행을 순차적으로 비발광시킨다. 여기서, 다수의 서브픽셀 행을 순차적으로 비 발광시키는 구동을 "페이크 구동(Fake Driving)"이라고 한다.

[0123] 두 번째 프레임 구간이 시작되면, 리얼 구동을 통해, 다수의 서브픽셀 행을 순차적으로 발광시킨다.

[0124] 위에서 언급한 리얼 구동은, 실제 영상을 표시하기 위한 구동으로서, 유기발광표시장치(110)에서의 서브픽셀 내 유기발광다이오드(OLED)를 발광시키는 일반적인 구동 방식으로 진행된다.

[0125] 예를 들어, 리얼 구동은 다음과 같은 방식으로 진행될 수 있다.

[0126] 제1트랜지스터(T1)과 제2트랜지스터(T2)를 모두 터-온 시켜, 구동 트랜지스터(DRT)의 제1노드(N1)와 제2노드(N2) 각각에 데이터 전압(Vdata)과 기준 전압(Vref)을 인가한다. 이후, 제1트랜지스터(T1)를 터-오프 시키고, 제2트랜지스터(T2)를 터-오프 시키거나 초기화 스위치(SPRE)를 오프 시켜서, 구동 트랜지스터(DRT)의 제1노드(N1)와 제2노드(N2)를 모두 플로팅 시킨다. 이에 따라, 구동 트랜지스터(DRT)의 제1노드(N1)와 제2노드(N2)의 전압이 상승한다. 구동 트랜지스터(DRT)의 제2노드(N2)의 전압이 유기발광다이오드(OLED)를 구동시킬 수 있는 전압 값만큼 상승하게 되면, 유기발광다이오드(OLED)로 전류가 흐르게 되어 유기발광다이오드(OLED)가 발광을 한다.

[0127] 본 실시예들에 따른 페이크 고속 구동을 가능하게 하는 페이크 구동은, 페이크 영상을 표시하기 위한 구동으로서, 데이터 드라이버(120)로부터 페이크 영상(예: 블랙 영상)을 표시하기 위하여 별도의 데이터 전압을 공급받아 이루어지는 데이터 기반의 구동이 아니라, 서브픽셀 내 구동 전압(EVDD) 또는 기저 전압(EVSS)을 제어하여 이루어질 수 있다.

[0128] 예를 들어, 리얼 구동이 시작된 이후 어 일정 시간(Δt)이 경과하면, 스위치 구동을 통해 구동 전압을 오프(OFF) 상태로 하거나 구동 전압이 유기발광다이오드(OLED)의 문턱 전압보다 낮은 상태로 하여 각 서브픽셀 내 유기발광다이오드(OLED)가 비발광 상태가 되도록 할 수 있다. 또는, 구동 전압 또는 기저 전압을 스윙하여, 구동 전압이 기저 전압보다 낮은 상태가 되도록 함으로써 각 서브픽셀 내 유기발광다이오드(OLED)가 비발광 상태가 되도록 할 수 있다.

[0129] 도 9 및 도 10은 본 실시예들에 따른 유기발광표시장치(100)의 페이크 고속 구동의 특성과 화면 변화를 나타낸 도면이다.

[0130] 전술한 바와 같이, 본 실시예들에 따른 페이크 고속 구동에 의하면, 저속 구동 프레임 주파수에 해당하는 실제의 프레임 주파수(예: 120Hz)에 의해 정의된 한 프레임 구간 동안, 각 서브픽셀은 적어도 한 차례의 발광 상태 변화(발광 상태에서 비발광 상태로의 변화, 또는 비발광 상태에서 발광 상태로의 변화)가 있다.

[0131] 이로 인해, 특정 시점에서 화면을 보면, 적어도 하나의 영역에서 실제 영상이 표시되어 있고, 적어도 하나의 영역에서 페이크 영상이 표시되어 있다.

[0132] 도 9 및 도 10을 참조하면, t1인 시점에서 화면(1010)을 보면, 화면 상단 영역에 실제 영상이 표시되어 있고, 화면 중앙 영역에 페이크 영상(예: 블랙 영상)이 표시되어 있으며, 화면 하단 영역에 실제 영상이 표시되어 있다.

[0133] 도 9 및 도 10을 참조하면, t2인 시점에서 화면(1020)을 보면, 화면 상단 영역에 실제 영상이 표시되어 있고, 화면 하단 영역에 페이크 영상(예: 블랙 영상)이 표시되어 있다.

[0134] 도 9 및 도 10을 참조하면, t3인 시점에서 화면(1030)을 보면, 화면 상단 영역에 페이크 영상(예: 블랙 영상)이

표시되어 있고, 화면 중앙 영역에 실제 영상이 표시되어 있으며, 화면 하단 영역에 페이크 영상(예: 블랙 영상)이 표시되어 있다.

[0135] 전술한 페이크 고속 구동에 의하면, 하나의 서브픽셀의 관점에서 봤을 때, 하나의 프레임 구간의 시간적인 길이 동안, 하나의 서브픽셀은, 실제 영상을 표시하기 위한 리얼 구동이 진행되고, 페이크 영상을 표시하기 위한 페이크 구동이 진행될 수 있다.

[0136] 한편, 페이크 구동에 따라 실제 영상이 표시되는 시간(즉, 리얼 구동 시간)이 감소하게 된다. 따라서, 페이크 영상 표시에 따른 실제 영상이 표시되는 시간의 감소분만큼 순간적으로 휘도를 상승시킬 필요가 있다.

[0137] 이러한 순간적인 휘도 상승은, 유기발광다이오드(OLED)에게 전기적인 스트레스로 작용하여 유기발광다이오드(OLED)의 수명을 단축시킬 수 있다.

[0138] 따라서, 페이크 구동에 따른 갑작스런 큰 휘도 변화를 고려하여, 페이크 구동 시간의 길이를 적절하게 조절할 필요가 있다.

[0139] 도 11은 본 실시예들에 따른 유기발광표시장치(100)의 페이크 고속 구동 시, 리얼 구동과 페이크 구동 각각의 구동 시간 길이가 동일한 경우를 나타낸 도면이다.

[0140] 도 11에 도시된 바와 같이, 리얼 구동의 구동 시간 길이(RT)와 페이크 구동의 구동 시간 길이(FT)는 동일할 수 있다. 즉, 실제 영상이 표시되는 구간의 길이(RT)는, 페이크 영상이 표시되는 구간의 길이(FT)와 동일할 수 있다.

[0141] 전술한 바에 따르면, 동일한 시간 동안 리얼 구동과 페이크 구동을 진행하기 때문에 구동 타이밍을 제어하기가 쉬운 장점이 있다.

[0142] 도 12는 본 실시예들에 따른 유기발광표시장치(100)의 페이크 고속 구동 시, 리얼 구동과 페이크 구동 각각의 구동 시간 길이가 다른 경우를 나타낸 도면이다.

[0143] 도 12에 도시된 바와 같이, 리얼 구동의 구동 시간 길이(RT)와 페이크 구동의 구동 시간 길이(FT)와 다를 수 있다. 즉, 실제 영상이 표시되는 구간의 길이(RT)는, 페이크 영상이 표시되는 구간의 길이(FT)와 다를 수 있다.

[0144] 일 예로, 도 12에 도시된 바와 같이, 리얼 구동의 구동 시간 길이(RT)는, 페이크 구동의 구동 시간 길이(FT)보다 길 수 있다. 즉, 실제 영상이 표시되는 구간의 길이(RT)는, 페이크 영상이 표시되는 구간의 길이(FT)보다 길 수 있다.

[0145] 전술한 바에 따르면, 리얼 구동 시간 길이(RT)에 비해 페이크 구동 시간 길이(FT)를 짧게 함으로써, 즉, 실제 영상에 비해 페이크 영상(블랙 영상)을 보다 짧은 시간에 표시함으로써, 페이크 구동에 따른 갑작스런 휘도 상승에도 불구하고, 유기발광다이오드(OLED) 등의 회로 소자에게 가해지는 전기적인 스트레스를 줄여줄 수 있게 되어, 유기발광다이오드(OLED) 등의 회로 소자의 수명 단축을 방지할 수 있다.

[0146] 이하에서는, 전술한 페이크 고속 구동을 위한 서브픽셀의 구조와 그 구동 방식을 설명한다.

[0147] 도 13은 본 실시예들에 따른 유기발광표시장치(100)의 페이크 고속 구동을 위한 서브픽셀 구조의 제1실시예를 나타낸 것이다.

[0148] 도 13을 참조하면, 제1실시예에 따른 서브픽셀은, 유기발광다이오드(OLED)와, 유기발광다이오드(OLED)를 구동하는 구동 트랜지스터(DRT), 구동 트랜지스터(DRT)의 제1노드(N1)와 전기적으로 연결된 제1트랜지스터(T1)와, 구동 트랜지스터(DRT)의 제1노드(N1)와 제2노드(N2) 사이에 전기적으로 연결된 스토리지 캐패시터(Cst)와, 구동 트랜지스터(DRT)의 제2노드(N2)와 기준 전압 라인(RVL) 사이에 전기적으로 연결된 제2트랜지스터(T2)를 포함한다.

[0149] 각각의 서브픽셀에는, 구동 트랜지스터(DRT)의 제3노드(N3)와 전기적으로 연결된 구동 전압 라인(DVL)이 배치되며, 구동 전압 라인(DVL)은 게이트 라인(GL)의 방향으로 배치될 수 있다.

[0150] 즉, 제1실시예에 따른 서브픽셀 구조에서 구동 전압 라인(DVL)은, 게이트 라인(GL)과 평행하게 배치되어 동일한 게이트 라인(GL)에 의해 구동되는 서브픽셀들과 연결되도록 배치될 수 있다.

[0151] 따라서, 유기발광표시패널(110)에서 구동 전압 라인(DVL)은, 유기발광표시패널(110)에 배치된 게이트 라인(GL)의 수와 동일한 수만큼 배치될 수 있다. 이를 통해, 게이트 라인(GL)을 순차적으로 구동한 후 구동 전압 라인

(DVL)을 순차적으로 제어함으로써, 페이크 고속 구동이 가능하도록 할 수 있다.

[0152] 제1실시예에 따른 서브픽셀 구조에서, 동일한 프레임 주파수를 사용하며 고속 구동의 효과를 제공하는 페이크 고속 구동을 위하여, 프레임 주파수에 의해 정의되는 영상 프레임 구간 중 일부 구간에서 구동 전압 라인(DVL)이 오프(OFF) 상태가 되거나 구동 전압 라인(DVL)으로 유기발광다이오드(OLED)의 문턱 전압보다 낮은 구동 전압(EVDD)이 인가될 수 있다.

[0153] 구체적으로, 게이트 드라이버(130)로부터 출력된 스캔 신호(SCAN)에 의해 제1트랜지스터(T1)가 터-온 상태가 된다.

[0154] 제1트랜지스터(T1)가 터-온 상태가 되면, 구동 트랜지스터(DRT)의 제1노드(N1)에 데이터 전압(Vdata)이 인가되어 구동 트랜지스터(DRT)가 터-온 상태가 된다.

[0155] 구동 트랜지스터(DRT)가 터-온 상태가 됨에 따라, 구동 전압(EVDD)이 구동 트랜지스터(DRT)를 통해 유기발광다이오드(OLED)에 인가되게 되고 유기발광다이오드(OLED)가 발광 상태가 된다.

[0156] 유기발광다이오드(OLED)가 발광 상태가 된 후, 페이크 고속 구동을 위한 페이크 영상을 표시(삽입)하기 위하여, 영상 프레임 구간보다 짧은 제1시간이 경과하면 구동 전압 라인(DVL)이 오프(OFF) 상태가 되도록하거나, 구동 전압 라인(DVL)으로 유기발광다이오드(OLED)의 문턱 전압보다 낮은 구동 전압(EVDD)이 인가되도록 한다.

[0157] 예를 들어, 영상 프레임 구간보다 짧은 제1시간이 경과하면 구동 전압 라인(DVL)을 스위치 구동하여 오프(OFF) 상태가 되도록 하여, 유기발광다이오드(OLED)가 비발광 상태가 되도록 한다.

[0158] 따라서, 하나의 영상 프레임 구간에서 서브픽셀이 발광 상태인 구간과 비발광 상태인 구간이 존재하여, 실제 영상 사이에 페이크 영상이 표시되도록 함으로써 하나의 영상 프레임 구간에서 두 개의 영상이 표시되는 효과를 제공한다.

[0159] 이를 통해, 프레임 주파수를 높이지 않으면서 높은 프레임 주파수로 고속 구동에 가까운 동영상 응답 시간과 화질을 제공할 수 있다.

[0160] 여기서, 제1시간은 영상 프레임 구간보다 짧은 시간으로서, 영상 프레임 구간의 1/2에 해당하는 시간일 수 있다.

[0161] 제1시간이 영상 프레임 구간의 1/2에 해당하는 경우, 하나의 영상 프레임 구간 중 실제 영상과 페이크 영상이 동일한 시간 동안 표시되게 된다.

[0162] 한편, 구동 전압(EVDD)을 스위치 구동하여 서브픽셀이 비발광 상태가 된 후, 영상 프레임 구간보다 짧은 제2시간이 경과하면 구동 전압(EVDD)을 스위치 구동하여 서브픽셀이 발광 상태가 되도록 한다.

[0163] 여기서, 제2시간은 영상 프레임 구간보다 짧은 시간으로서, 제1시간과 제2시간의 합은 영상 프레임 구간의 길이와 동일할 수 있다.

[0164] 즉, 하나의 영상 프레임 구간을 제1시간과 제2시간 구간으로 구분하고, 구동 전압(EVDD)을 스위치 구동하여 제1시간 구간 동안 서브픽셀이 발광 상태가 되도록 하고 제2시간 구간 동안 서브픽셀이 비발광 상태가 되도록 한다.

[0165] 따라서, 하나의 영상 프레임 구간에서 서브픽셀이 발광 상태인 동안 실제 영상을 표시하고, 서브픽셀이 비발광 상태인 동안 페이크 영상을 표시함으로써, 두 개의 영상이 표시되는 것과 같은 효과를 줄 수 있다.

[0166] 그리고, 발광 상태인 구간과 비발광 상태인 구간, 즉, 실제 영상이 표시되는 구간과 페이크 영상이 표시되는 구간은 동일한 시간으로 설정하거나, 유기발광다이오드(OLED)의 스트레스를 감소시켜주기 위해 페이크 영상이 표시되는 구간이 실제 영상이 표시되는 구간보다 짧도록 할 수 있다.

[0167] 도 14와 도 15는 제1실시예에 따른 서브픽셀 구조에서 하나의 영상 프레임 구간 동안 스캔 신호(SCAN)와 구동 전압(EVDD)의 예시를 나타낸 것이다.

[0168] 도 14는 하나의 영상 프레임 구간 동안 실제 영상이 표시되는 구간이 동일한 경우를 나타낸 것으로서, 터-온 레벨 전압(예: VGH)의 스캔 신호(SCAN)가 인가되고 구동 전압 라인(DVL)은 온(ON) 상태에 해당하여 구동 전압 라인(DVL)으로 유기발광다이오드(OLED)의 문턱 전압보다 높은 구동 전압(EVDD, 예: 12V)이 인가되는 상태이다.

[0169] 따라서, 스캔 신호(SCAN)에 의하여 게이트 라인(GL)이 구동되면, 데이터 전압(Vdata)에 따라 유기발광다이오드

(OLED)가 발광 상태가 된다.

[0170] 그리고, 하나의 영상 프레임 구간의 1/2이 경과하면, 구동 전압 라인(DVL)을 오프(OFF) 상태로 하여 구동 전압 라인(DVL)으로 유기발광다이오드(OLED)의 문턱 전압보다 낮은 구동 전압(EVDD, 예: 0V)이 인가되도록 한다.

[0171] 따라서, 구동 트랜지스터(DRT)의 드레인 노드의 전압이 유기발광다이오드(OLED)의 문턱 전압보다 낮은 상태가 되므로, 유기발광다이오드(OLED)가 비발광 상태가 된다.

[0172] 유기발광다이오드(OLED)가 발광 상태인 구간과 비발광 상태인 구간의 시간 길이를 동일하게 해줌으로써, 구동 전압 라인(DVL)의 스위치 구동이 용이하도록 하며, 하나의 영상 프레임 구간에서 동일한 시간 길이의 실제 영상과 페이크 영상이 표시되므로 고속 구동에 가까운 영상 효과를 제공할 수 있다.

[0173] 도 15는 하나의 영상 프레임 구간에서 페이크 영상이 표시되는 구간이 실제 영상이 표시되는 구간보다 짧은 경우를 나타낸 것이다.

[0174] 도 15를 참조하면, 턴-온 레벨 전압의 스캔 신호(SCAN)이 인가되고 하나의 영상 프레임 구간의 1/2을 초과하는 구간 동안 구동 전압 라인(DVL)이 온(ON) 상태에 해당하여 구동 전압 라인(DVL)으로 구동 전압(EVDD)이 인가된다.

[0175] 하나의 영상 프레임 구간의 1/2을 초과하는 일정 시간이 경과하면, 구동 전압 라인(DVL)을 오프(OFF) 상태로 하여 구동 전압 라인(DVL)으로 유기발광다이오드(OLED)의 문턱 전압보다 낮은 구동 전압(EVDD)이 인가되도록 하여, 유기발광다이오드(OLED)가 비발광 상태가 되도록 한다.

[0176] 하나의 영상 프레임 구간에서 유기발광다이오드(OLED)가 비발광 상태인 구간을 짧게 해줌으로써, 페이크 고속 구동에 따른 갑작스런 휘도 상승에 의한 유기발광다이오드(OLED)의 전기적인 스트레스를 감소시켜줄 수 있다.

[0177] 한편, 제1실시예에 따른 서브픽셀 구조의 경우 게이트 라인(GL)과 구동 전압 라인(DVL)을 동일한 방향으로 배치함으로써, 스캔 신호(SCAN)가 인가되는 순서와 동일한 순서로 서브픽셀의 발광 상태를 제어할 수 있는 이점은 있으나, 가로 방향의 구동 전압 라인(DVL)은 전압 강하로 인한 휘도 불균일이 발생할 수 있는 문제점이 존재한다.

[0178] 본 실시예들은, 이러한 전압 강하로 인한 휘도 불균일을 해소하여 페이크 고속 구동의 효과를 표현할 수 있도록 하는 서브픽셀의 다른 구조를 제공한다.

[0179] 도 16은 제2실시예에 따른 서브픽셀의 구조를 나타낸 것으로서, 구동 전압 라인(DVL)이 게이트 라인(GL)과 교차하는 방향, 즉, 세로 방향으로 배치되는 구조를 나타낸 것이다.

[0180] 도 16을 참조하면, 유기발광표시패널(110)에서 인접한 행에 배치되는 서브픽셀들이 가로 방향으로 N개의 서브픽셀 블록을 구성한다.

[0181] 유기발광표시패널(110)에 배치된 서브픽셀들이 N개의 서브픽셀 블록을 구성하는 경우, $(2i-1)$ 열에 배치된 서브픽셀과 $2i$ 열에 배치된 서브픽셀 사이에 N개의 구동 전압 라인(DVL)이 배치된다.

[0182] 그리고, $(2i-1)$ 열에 배치된 서브픽셀에 포함된 구동 트랜지스터(DRT)와 $2i$ 열에 배치된 서브픽셀에 포함된 구동 트랜지스터(DRT)는, N개의 구동 전압 라인(DVL) 동일한 어느 하나의 구동 전압 라인(DVL)과 전기적으로 연결된다.

[0183] 이때, 동일한 서브픽셀 블록에 배치된 서브픽셀에 포함된 구동 트랜지스터(DRT)는, 동일한 구동 전압 라인(DVL)과 연결된다.

[0184] 예를 들어, 유기발광표시패널(110)에 배치된 서브픽셀이 중앙을 기준으로 두 개의 서브픽셀 블록을 구성하는 경우, 제1열에 배치된 서브픽셀과 제2열에 배치된 서브픽셀 사이에는 두 개의 구동 전압 라인(DVL)이 배치된다.

[0185] 제1블록에 배치된 서브픽셀에 포함된 구동 트랜지스터(DRT)는 두 개의 구동 전압 라인(DVL) 중 제1구동 전압 라인(DVL1)과 전기적으로 연결되고, 제2블록에 배치된 서브픽셀에 포함된 구동 트랜지스터(DRT)는 제2구동 전압 라인(DVL2)과 전기적으로 연결된다.

[0186] 즉, 제1블록에 배치된 서브픽셀은 제1구동 전압 라인(DVL1)으로부터 구동 전압(EVDD1)을 인가받고, 제2블록에 배치된 서브픽셀은 제2구동 전압 라인(DVL2)으로부터 구동 전압(EVDD2)을 인가받는다.

[0187] 따라서, 유기발광표시패널(110)에 배치된 서브픽셀들을 블록 단위로 제어할 수 있도록 하여 페이크 고속 구동이

가능하도록 하는 구조를 제공한다.

[0188] 제2실시예에 따른 서브픽셀 구조에서 페이크 고속 구동의 과정을 설명하면, 턴-온 레벨 전압의 스캔 신호(SCAN)가 인가되어 다수의 게이트 라인(GL)이 순차적으로 구동한다.

[0189] 제1블록에 배치된 서브픽셀에 연결된 게이트 라인(GL)이 구동되어 서브픽셀이 발광 상태가 된 후 프레임 주파수에 의해 정의되는 영상 프레임 구간보다 짧은 제1시간이 경과하면, 제1구동 전압 라인(DVL1)을 스위치 구동하여 오프(OFF) 상태가 되도록 한다.

[0190] 제1구동 전압 라인(DVL1)이 오프(OFF) 상태가 되어 제1블록에 배치된 서브픽셀의 구동 트랜지스터(DRT)의 드레인 노드의 전압이 유기발광다이오드(OLED)의 문턱 전압보다 낮은 상태가 되므로, 제1블록에 배치된 서브픽셀은 비발광 상태가 된다.

[0191] 마찬가지로, 제2블록에 배치된 서브픽셀에 연결된 게이트 라인(GL)이 구동되어 서브픽셀이 발광 상태가 되고 제1시간이 경과하면, 제2구동 전압 라인(DVL2)을 스위치 구동하여 오프(OFF) 상태가 되도록 한다.

[0192] 제2구동 전압 라인(DVL2)이 오프(OFF) 상태가 되도록 함으로써, 제2구동 전압 라인(DVL2)과 연결된, 즉, 제2블록에 배치된 서브픽셀이 비발광 상태가 되도록 한다.

[0193] 즉, 제2실시예에 따른 서브픽셀 구조는, 서브픽셀들이 가로 방향으로 서브픽셀 블록을 구성하도록 하고, 하나의 영상 프레임 구간에서 블록 단위로 발광 상태와 비발광 상태가 반복되도록 함으로써 실제 영상과 페이크 영상이 표시될 수 있도록 한다.

[0194] 이때, 서브픽셀 사이에 배치된 구동 전압 라인(DVL)의 수가 게이트 라인(GL)의 수와 동일하면, 동일한 게이트 라인(GL)에 의해 구동되는 서브픽셀들이 하나의 서브픽셀 블록을 구성하게 된다.

[0195] 이러한 경우 제1실시예와 같이 게이트 라인(GL)의 수만큼 구동 전압 라인(DVL)이 가로 방향으로 배치된 경우와 동일한 구동 효과를 제공하며, 구동 전압 라인(DVL)이 가로 방향으로 배치된 경우에 비하여 전압 강하에 의한 휘도 불균일이 감소할 수 있도록 한다.

[0196] 따라서, 제2실시예에 따르면, 서브픽셀 블록 단위로 구동 전압(EVDD)을 제어하여 페이크 고속 구동의 효과를 제공하면서, 구동 전압 라인(DVL)이 세로 방향으로 배치되도록 하여 전압 강하를 감소시키고 전압 강하에 의한 휘도 불균일을 방지할 수 있도록 한다.

[0197] 도 17은 제2실시예에 따른 서브픽셀 구조에서 페이크 고속 구동을 나타낸 것이다.

[0198] 도 17을 참조하면, 프레임 주파수에 의해 정의되는 영상 프레임 구간에서 각각의 서브픽셀로 스캔 신호(SCAN)가 순차적으로 인가된다.

[0199] 각각의 서브픽셀이 발광 상태가 되고 영상 프레임 구간보다 짧은 제1시간이 경과하면, 서브픽셀 사이에 배치된 구동 전압 라인(DVL)을 스위치 구동하여 순차적으로 오프(OFF) 상태가 되도록 한다.

[0200] 구동 전압 라인(DVL)이 오프(OFF) 상태가 되면, 해당 구동 전압 라인(DVL)과 연결된 서브픽셀은 구동 트랜지스터(DRT)의 드레인 노드의 전압이 유기발광다이오드(OLED)의 문턱 전압보다 낮은 상태가 되어 비발광 상태가 된다.

[0201] 서브픽셀이 비발광 상태가 되고 영상 프레임 구간보다 짧은 제2시간이 경과하면, 서브픽셀 사이에 배치된 구동 전압 라인(DVL)을 스위치 구동하여 순차적으로 온(ON) 상태가 되도록 하여, 해당 구동 전압 라인(DVL)과 연결된 서브픽셀이 발광상태가 되도록 한다.

[0202] 제2실시예에 따른 서브픽셀 구조에서는 구동 전압 라인(DVL)에 연결된 서브픽셀이 서브픽셀 블록 단위로 제어되므로, 비발광 상태인 서브픽셀이 도 17에 도시된 바와 같이 블록 형태로 나타나게 된다.

[0203] 예를 들어, 도 16에서의 제1구동 전압 라인(DVL1)이 오프(OFF) 상태인 경우 1710과 같이 비발광 영역이 나타날 수 있으며, 제2구동 전압 라인(DVL2)이 오프(OFF) 상태인 경우 1720과 같이 비발광 영역이 나타날 수 있다.

[0204] 따라서, 서브픽셀의 발광 상태를 블록 단위로 제어하여 하나의 영상 프레임 구간 동안 발광 상태와 비발광 상태가 존재하도록 함으로써, 실제 영상과 페이크 영상이 하나의 영상 프레임 구간에서 표시되도록 한다.

[0205] 이를 통해, 동일한 프레임 주파수로 게이트 라인(GL)과 데이터 라인(DL)을 구동하면서 하나의 영상 프레임에서 두 개의 영상이 표시되도록 함으로써, 실제 프레임 주파수보다 높은 프레임 주파수로 구동되는 고속 구동에 가

까운 효과를 제공할 수 있도록 한다.

[0206] 도 18과 도 19는 제2실시예에 따른 서브픽셀 구조에서 하나의 영상 프레임 구간 동안 스캔 신호(SCAN)와 구동 전압(EVDD)의 예시를 나타낸 것이다.

[0207] 도 18은 하나의 영상 프레임 구간에서 실제 영상이 표시되는 구간의 길이와 페이크 영상이 표시되는 구간의 길이가 동일한 경우를 나타낸 것이다.

[0208] 도 18을 참조하면, 동일한 서브픽셀 블록에 배치된 서브픽셀의 게이트 라인(GL)으로 턴-온 레벨 전압의 스캔 신호(SCAN)가 순차적으로 인가된다.

[0209] 해당 서브픽셀 블록에 배치된 서브픽셀과 연결된 구동 전압 라인(DVL) 온(ON) 상태이므로, 각각의 서브픽셀은 발광 상태가 된다.

[0210] 각각의 서브픽셀이 발광 상태가 되고 영상 프레임 구간의 1/2에 해당하는 시간이 경과하면, 구동 전압 라인(DVL)이 오프(OFF) 상태가 되어 각각의 서브픽셀이 비발광 상태가 된다.

[0211] 나머지 영상 프레임 구간 동안 구동 전압 라인(DVL)은 오프(OFF) 상태를 유지하고, 다시 영상 프레임 구간의 1/2에 해당하는 시간이 경과하면 구동 전압 라인(DVL)이 온(ON) 상태가 되어 각각의 서브픽셀이 발광 상태가 된다.

[0212] 따라서, 서브픽셀 블록 단위로 하나의 영상 프레임 구간 동안 발광 상태와 비발광 상태가 반복되도록 하며, 발광 상태와 비발광 상태가 동일한 시간 동안 유지되므로 하나의 영상 프레임 구간 동안 두 개의 영상이 동일한 시간 동안 표시되어 실제 프레임 주파수보다 두 배 높은 프레임 주파수로 구동되는 것과 같은 효과를 제공한다.

[0213] 도 19는 하나의 영상 프레임 구간에서 실제 영상이 표시되는 구간의 길이가 페이크 영상이 표시되는 구간의 길이보다 긴 경우를 나타낸 것이다.

[0214] 도 19를 참조하면, 동일한 서브픽셀 블록에 배치된 서브픽셀의 게이트 라인(GL)으로 턴-온 레벨 전압의 스캔 신호(SCAN)가 순차적으로 인가되고, 해당 서브픽셀 블록에 배치된 서브픽셀과 연결된 구동 전압 라인(DVL)이 온(ON) 상태이므로 각각의 서브픽셀이 발광 상태가 된다.

[0215] 각각의 서브픽셀이 발광 상태가 되고 영상 프레임 구간보다 짧으며 영상 프레임 구간의 1/2보다 긴 일정 시간이 경과하면, 구동 전압 라인(DVL)이 오프(OFF) 상태가 되어 해당 서브픽셀 블록에 배치된 서브픽셀이 비발광 상태가 된다.

[0216] 하나의 영상 프레임 구간 동안 각각의 서브픽셀이 발광 상태와 비발광 상태를 반복하므로, 하나의 영상 프레임에서 두 개의 영상이 표시되는 것과 같은 효과를 제공한다.

[0217] 이때, 실제 영상이 표시되는 구간을 페이크 영상이 표시되는 구간보다 길게 해줌으로써, 구동 전압 라인(DVL)의 온(ON), 오프(OFF) 반복에 따른 갑작스런 휘도 상승에 의한 유기발광다이오드(OLED)의 스트레스를 감소시켜줄 수 있다.

[0218] 한편, 전술한 실시예와 같이, 전원의 제어를 통해 발광 상태와 비발광 상태를 반복하는 경우, 발광 상태인 영역과 비발광 상태인 영역과의 휘도 차에 의해 휘도 불균일이 발생할 수 있다.

[0219] 유기발광표시장치(100)는, 전원 조건에 따라서 동일 데이터를 입력하더라도 구동 트랜지스터(DRT)에 전달되는 최종 데이터가 달라지기 때문에 휘도 불균일(예: 가로 방향 블록 딥)이 발생할 수 있는 것이다.

[0220] 본 실시예들은, 유기발광표시장치(100)의 전원 제어를 통해 페이크 고속 구동을 함에 있어서, 발광 상태인 영역과 비발광 상태인 영역 사이의 휘도 차에 의한 휘도 불균일을 방지할 수 있는 구동 방식을 제공한다.

[0221] 도 20은 전술한 휘도 불균일을 방지하기 위한 구동 방식을 나타낸 것으로서, 구동 전압(EVDD)의 온(ON)/오프(OFF)를 제어하는 경우 데이터 전압(Vdata)에 게인을 적용하는 것을 나타낸 것이다.

[0222] 도 20을 참조하면, 유기발광표시패널(110)에 배치된 서브픽셀이 두 개의 블록을 구성하고 서브픽셀 사이에 두 개의 구동 전압 라인(DVL)이 배치된 경우, 데이터 전압(Vdata)을 게인 처리하는 방식의 예를 나타낸 것이다.

[0223] 제1구동 전압 라인(DVL1)이 온(ON) 상태인 구간에서 제1구동 전압 라인(DVL1)과 연결된 서브픽셀이 순차적으로 구동되어 발광 상태가 된다.

[0224] 각각의 서브픽셀이 발광 상태가 되고 일정 시간이 경과하면 제1구동 전압 라인(DVL1)이 오프(OFF) 상태가 되어,

각각의 서브픽셀이 비발광 상태가 된다.

[0225] 이때, 각각의 서브픽셀이 비발광 상태인 구간, 즉, 제1구동 전압 라인(DVL1)이 오프(OFF) 상태인 구간을 포함하는 구간에서 데이터 라인(DL)으로 게인이 적용된 데이터 전압(Vdata_gain2)이 인가되도록 한다.

[0226] 데이터 전압(Vdata)에 적용하는 게인은 오프 라티(OFF duty) 및 데이터 전압(Vdata)이 나타내는 계조에 따라 달라질 수 있으므로, 루업테이블(LUT)로 처리하여 데이터 전압(Vdata)에 따른 게인이 적용될 수 있도록 한다.

[0227] 따라서, 각각의 서브픽셀이 비발광 상태에서 발광 상태로 변경되는 구간에서 게인 처리된 데이터 전압(Vdata_gain2)이 인가되도록 함으로써, 발광 상태와 비발광 상태의 휘도 차에 의한 휘도 불균일의 발생을 방지할 수 있도록 한다.

[0228] 이는 유기발광표시패널(110)에 배치된 서브픽셀이 두 개의 서브픽셀 블록으로 구동되는 경우에 대한 예시이며, N개의 서브픽셀 구동의 경우에는 데이터 전압(Vdata)에 적용되는 게인도 N개가 필요하다.

[0229] 도 21은 본 실시예들에 따른 유기발광표시장치(100)의 구동 방법의 과정을 나타낸 것이다.

[0230] 도 21을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)는, 하나의 영상 프레임 구간에서 게이트 라인(GL)을 순차적으로 구동하여(S2100) 각각의 서브픽셀이 발광 상태가 되도록 한다.

[0231] 각각의 서브픽셀이 발광 상태가 되고 영상 프레임 구간보다 짧은 제1시간이 경과하면, 구동 전압 라인(DVL)을 오프(OFF) 상태로 하거나 구동 전압 라인(DVL)으로 유기발광다이오드(OLED)의 문턱 전압보다 낮은 구동 전압(EVDD)을 인가한다(S2120).

[0232] 따라서, 각각의 서브픽셀이 영상 프레임 구간보다 짧은 제1시간 동안 발광 상태 유지 후, 비발광 상태가 되도록 한다.

[0233] 각각의 서브픽셀이 비발광 상태가 되고 영상 프레임 구간보다 짧은 제2시간이 경과하면, 구동 전압 라인(DVL)을 온(ON) 상태로 하거나 구동 전압 라인(DVL)으로 유기발광다이오드(OLED)의 문턱 전압보다 높은 구동 전압(EVD)을 인가한다(S2140).

[0234] 즉, 각각의 서브픽셀의 비발광 상태가 제2시간 동안 유지될 수 있도록 한다.

[0235] 여기서, 제1시간과 제2시간의 합은 하나의 영상 프레임 구간과 동일할 수 있으며, 이를 통해, 하나의 영상 프레임 구간에서 각각의 서브픽셀이 발광 상태인 구간과 비발광 상태인 구간이 존재할 수 있도록 한다.

[0236] 하나의 영상 프레임 구간에서 발광 상태인 구간, 즉, 실제 영상이 표시되는 구간과, 비발광 상태인 구간, 즉, 페이크 영상이 표시되는 구간이 존재함으로써, 하나의 영상 프레임 구간에서 두 개의 영상이 표시되는 효과를 제공하여 실제 프레임 주파수보다 높은 프레임 주파수로 구동되는 효과를 제공할 수 있다.

[0237] 본 실시예들에 의하면, 각각의 서브픽셀에 인가되는 전원을 제어함으로써 하나의 영상 프레임 구간에서 실제 영상과 페이크 영상이 표시되는 페이크 고속 구동이 가능하도록 한다.

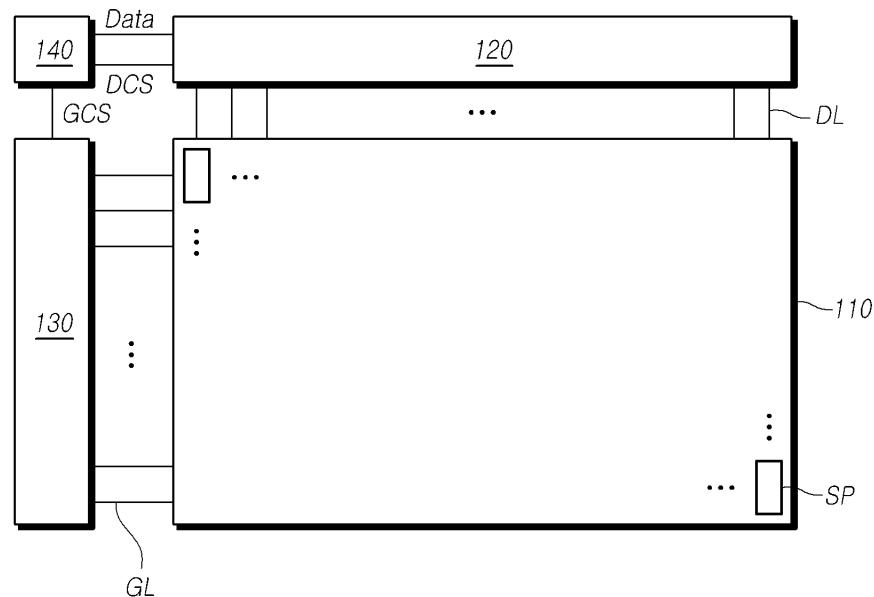
[0238] 이때, 구동 전압 라인(DVL)이 가로 방향으로 배치된 경우뿐만 아니라 세로 방향으로 배치된 경우에도 페이크 고속 구동이 가능한 구조를 제공함으로써, 구동 전압 라인(DVL)의 전압 강하에 의한 휘도 불균일을 방지할 수 있도록 한다.

[0239] 또한, 구동 전압 라인(DVL)이 오프(OFF)되는 구간에서 데이터 전압(Vdata)에 게인을 적용함으로써, 발광 영역과 비발광 영역의 휘도 차에 의한 화면상 휘도 불균일을 방지하며 페이크 고속 구동의 효과를 제공할 수 있도록 한다.

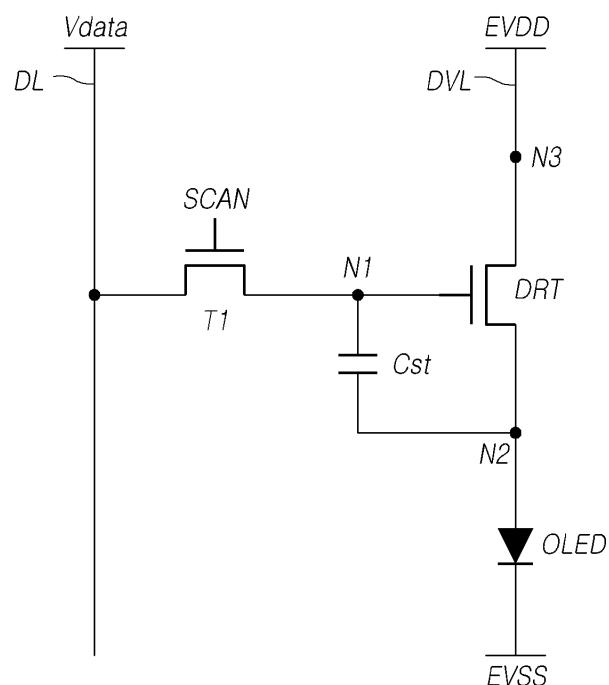
[0240] 이상의 설명은 본 발명의 기술 사상을 예시적으로 설명한 것에 불과한 것으로서, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 다양한 수정 및 변형이 가능할 것이다. 또한, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이므로 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리 범위에 포함되는 것으로 해석되어야 할 것이다.

도면

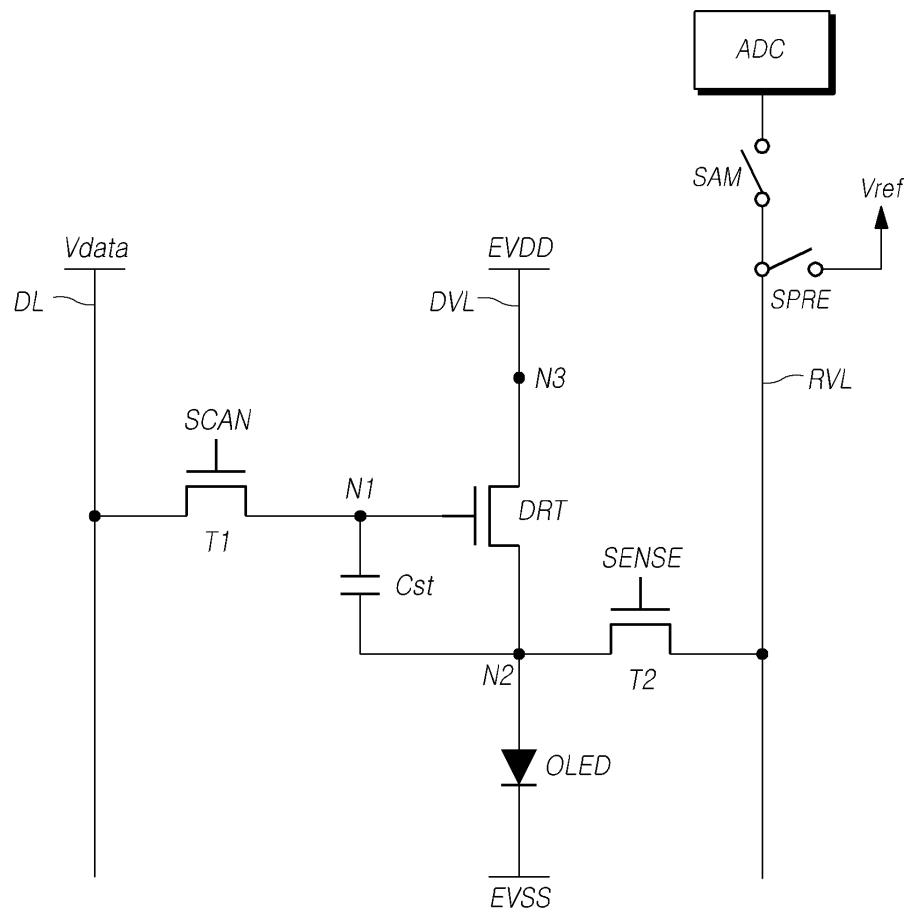
도면1

100

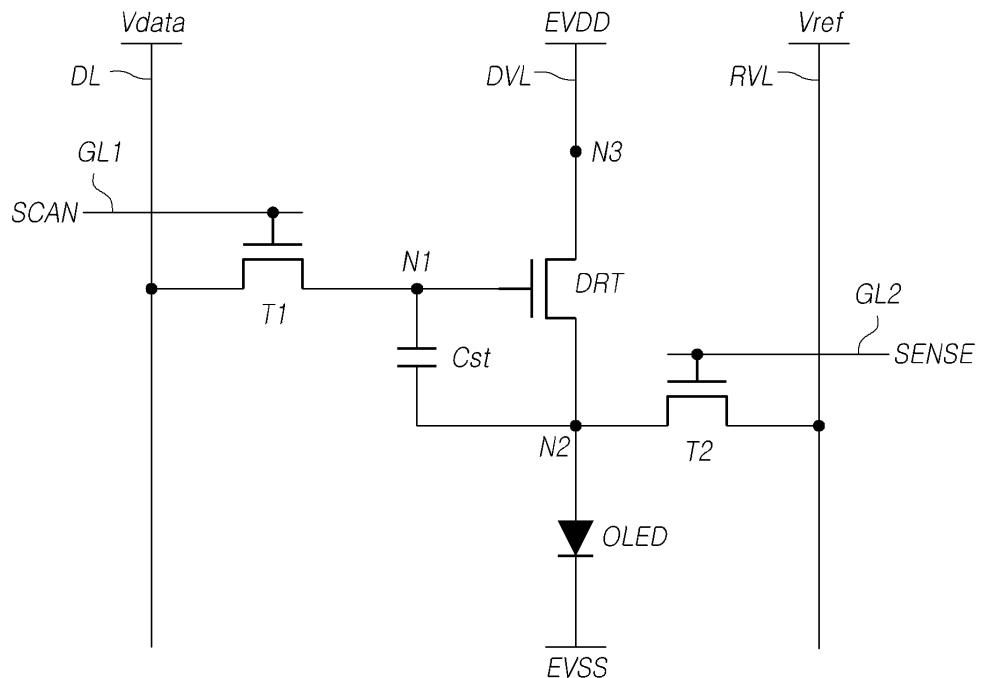
도면2



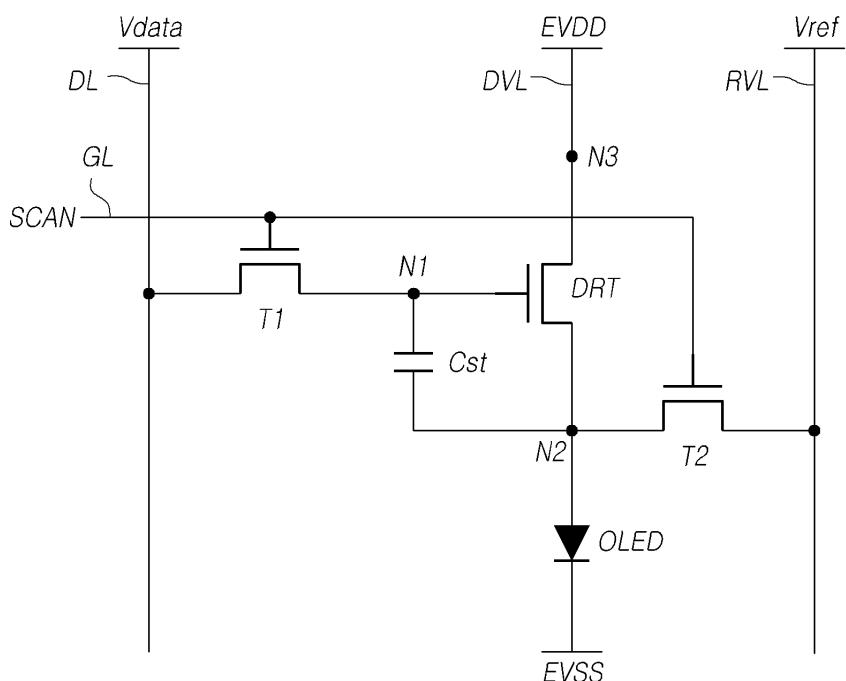
도면3



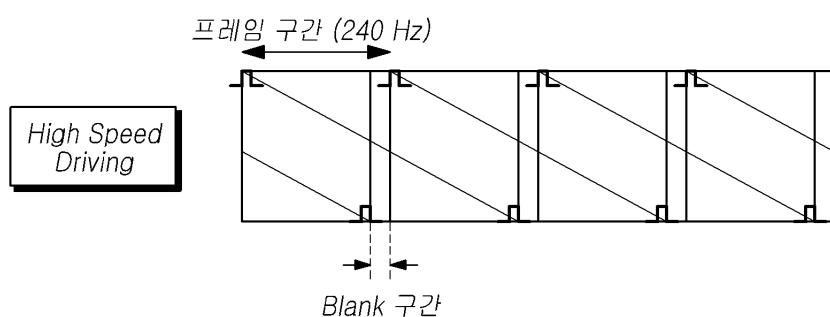
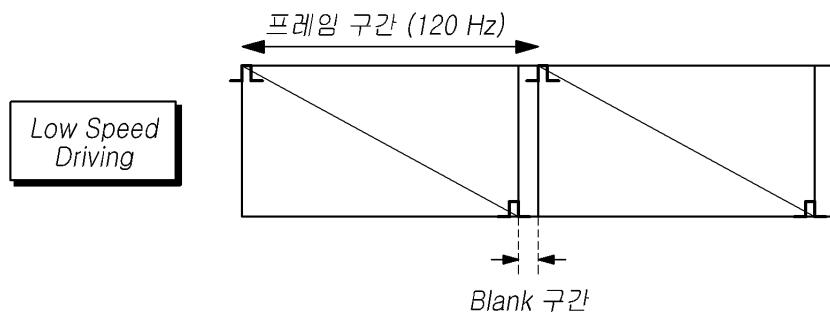
도면4



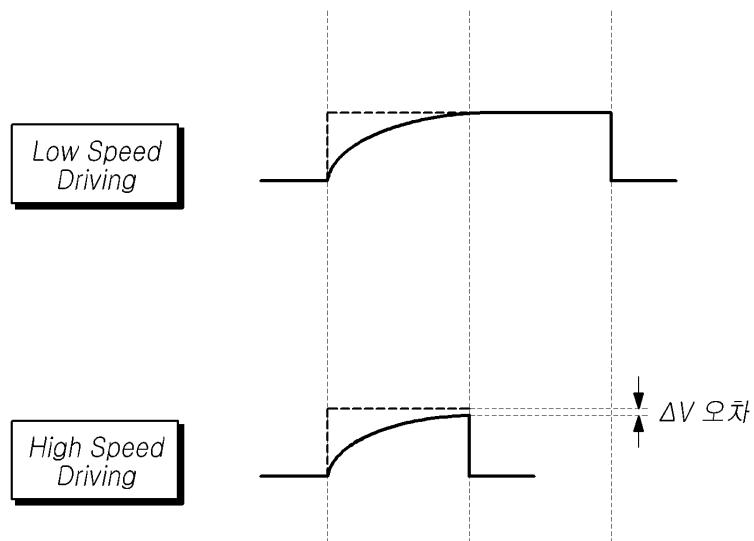
도면5



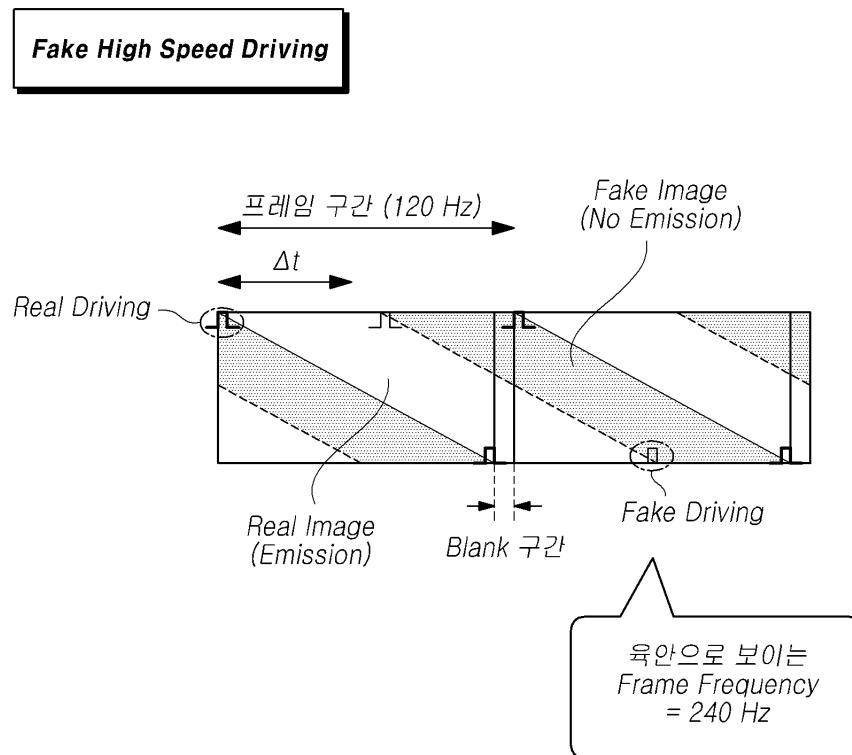
도면6



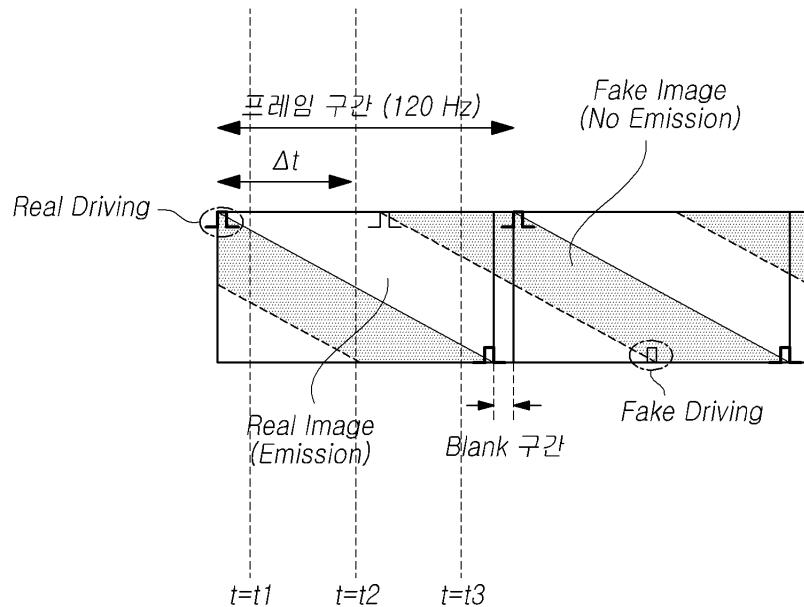
도면7



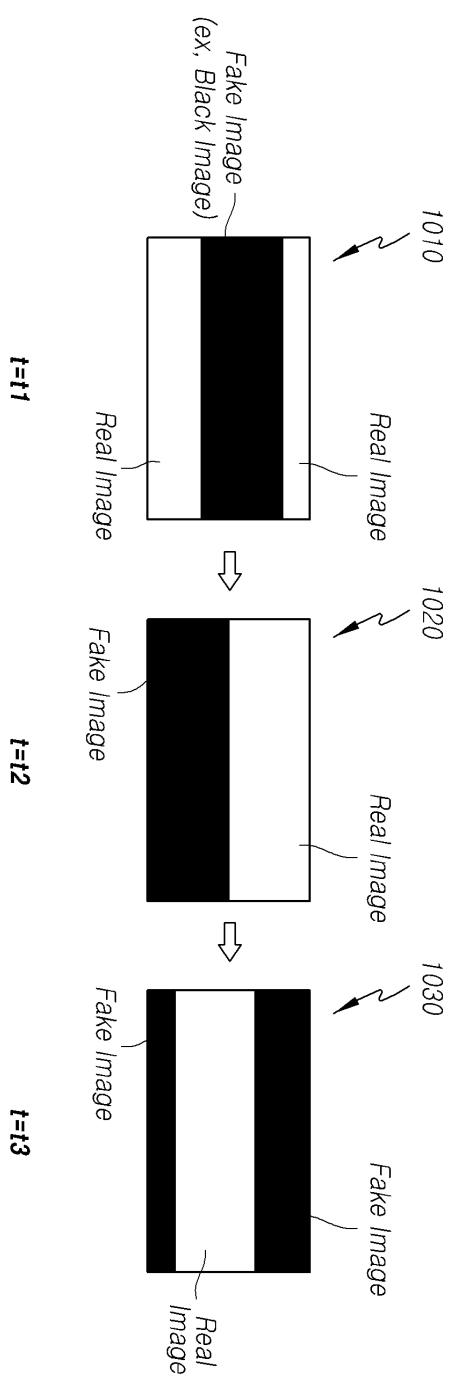
도면8



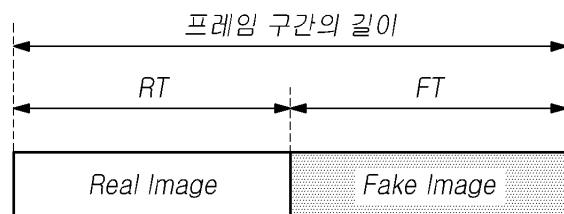
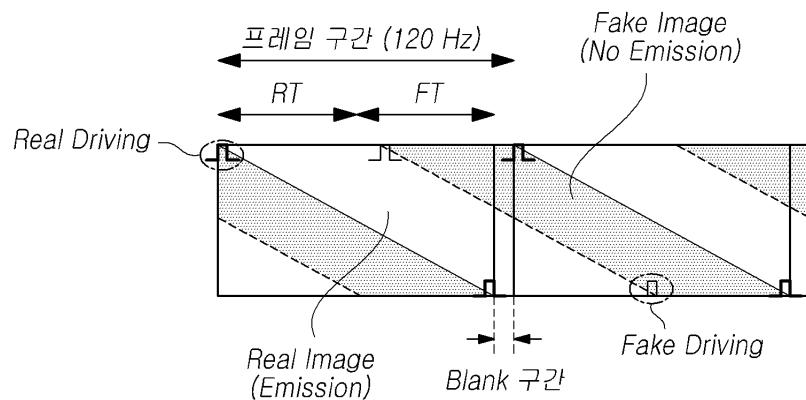
도면9



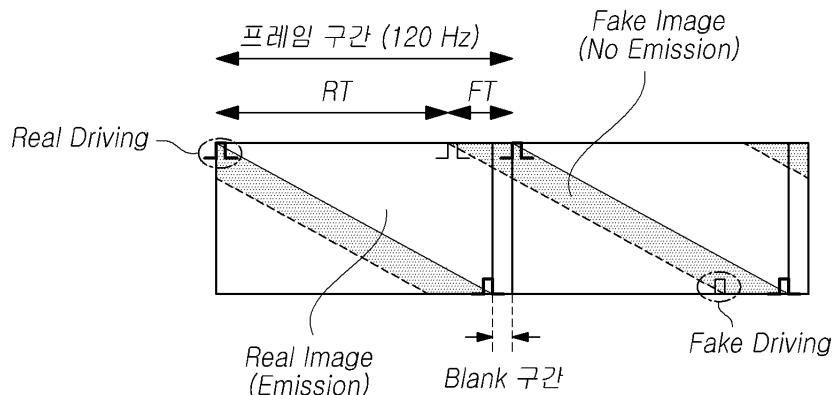
도면10



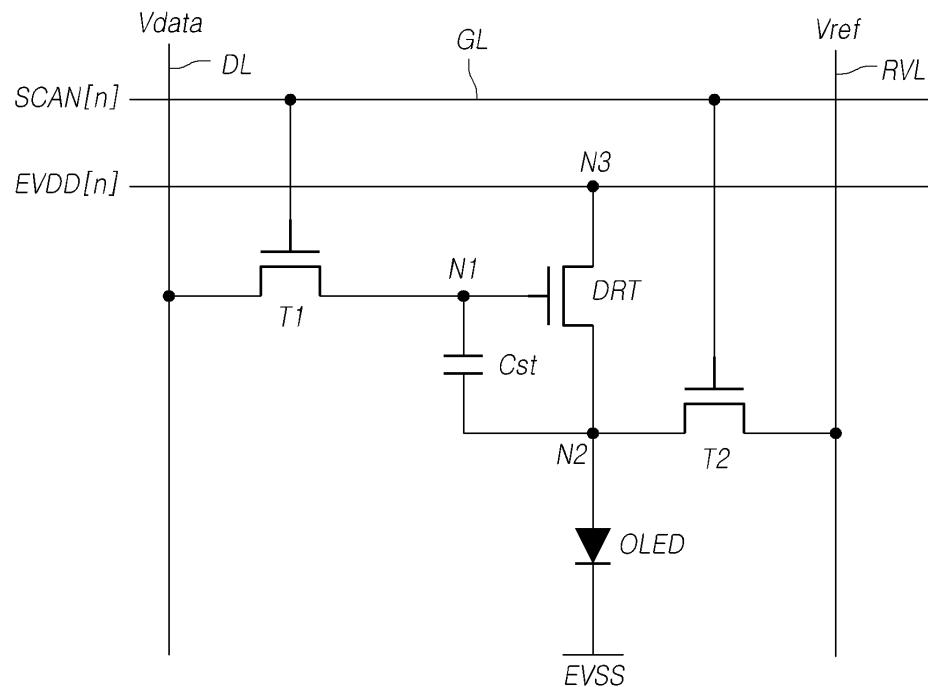
도면11



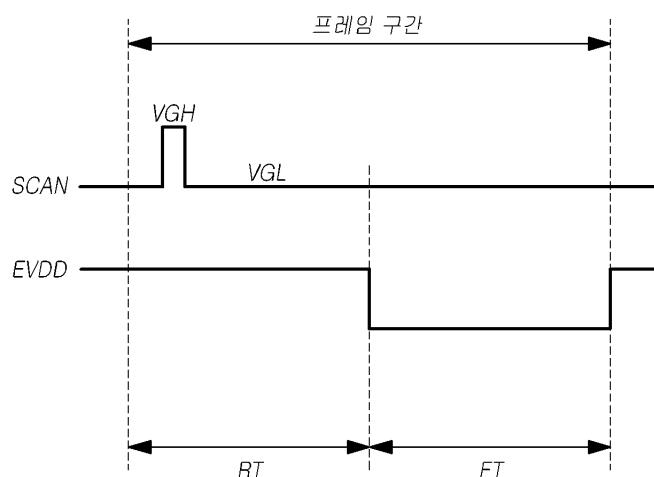
도면12



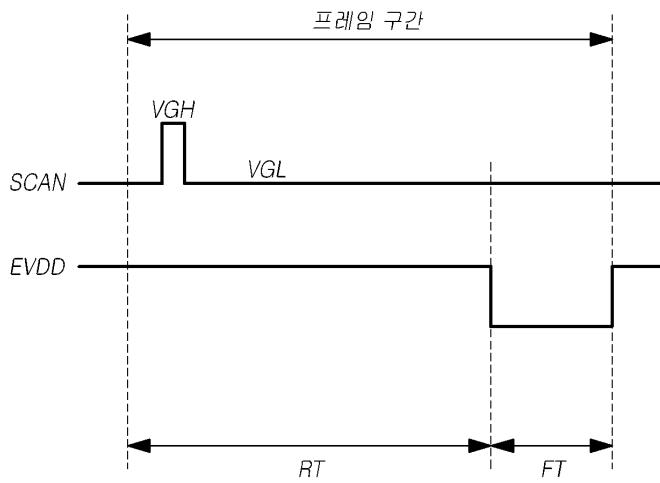
도면13



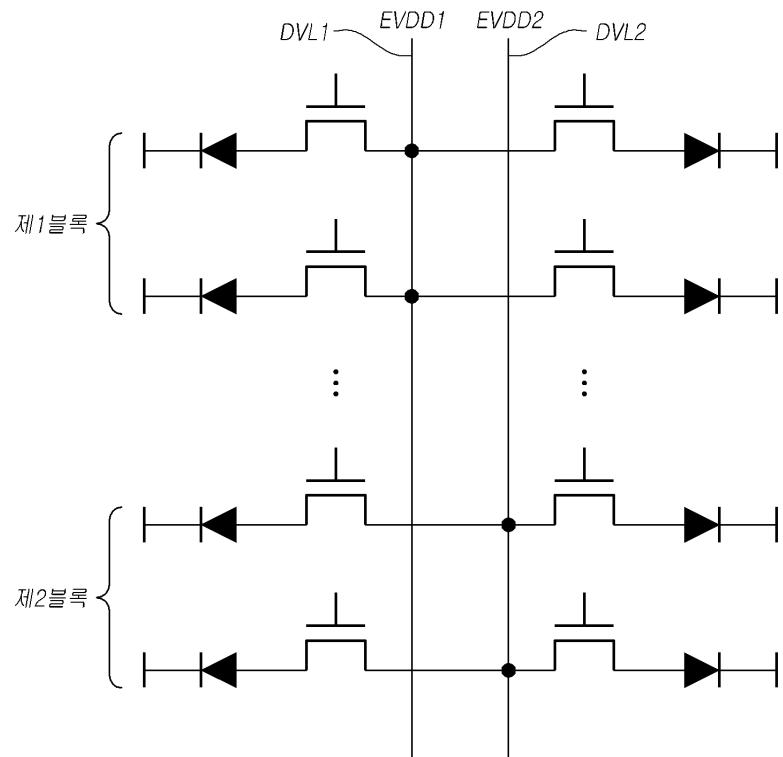
도면14



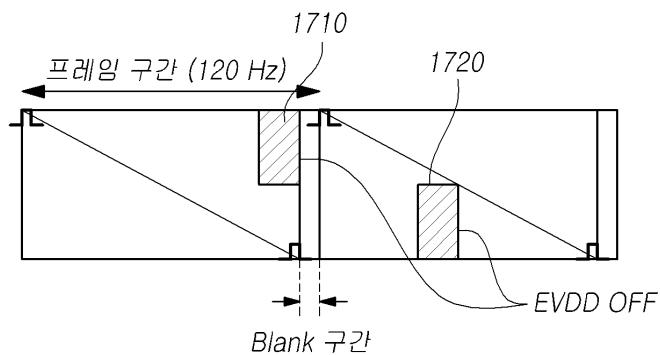
도면15



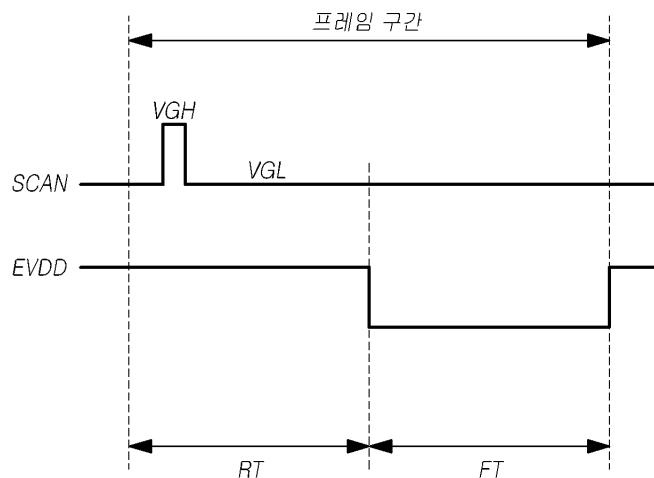
도면16



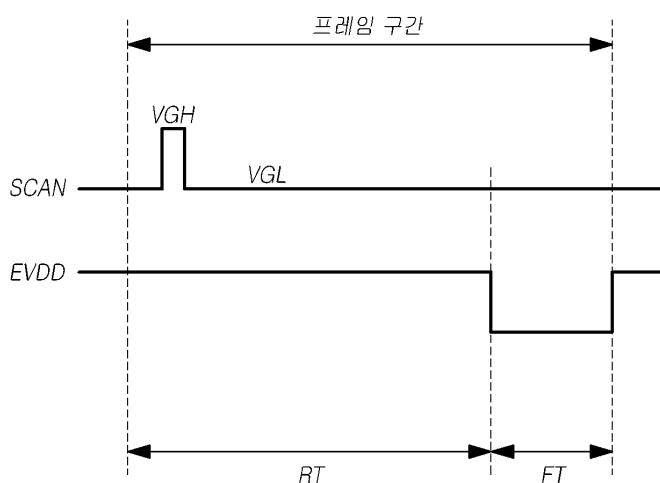
도면17



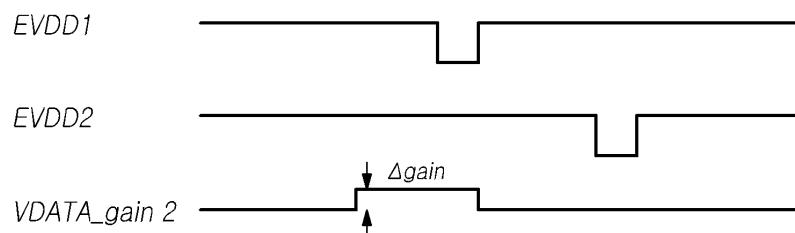
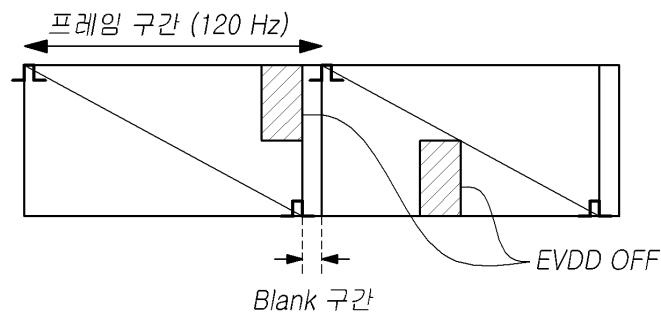
도면18



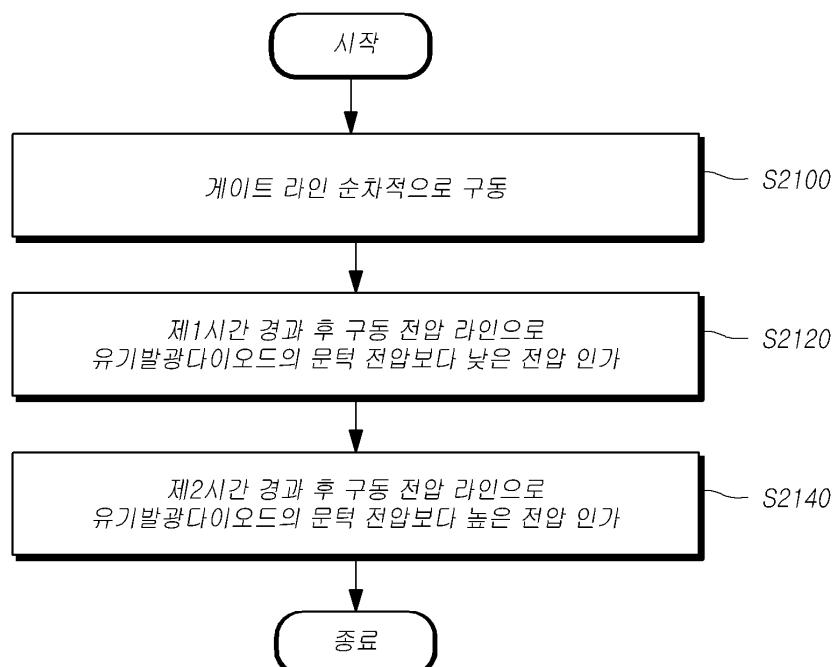
도면19



도면20



도면21



专利名称(译)	标题 : 有机发光显示面板 , 有机发光显示装置及其驱动方法		
公开(公告)号	KR1020170124148A	公开(公告)日	2017-11-10
申请号	KR1020160053412	申请日	2016-04-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	HA WON KYU 하원규 KWON SUN YOUNG 권순영 KIM PAN YOUL 김판열 LEE SUNG MIN 이성민 KIM SUNG JOONG 김성종		
发明人	하원규 권순영 김판열 이성민 김성종		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233 G09G2320/0252 G09G2320/0233 G09G2300/0842		
代理人(译)	Gimeungu 宋.		
外部链接	Espacenet		

摘要(译)

这些实施例涉及有机发光显示面板 , 其提供如下效果 : 图像被指示为高于有关帧频的帧频 , 有机发光显示装置及其驱动方法。这些实施例控制一个图像帧周期的电源和每个子像素是辐射状态的部分 , 并且重复作为非辐射状态的部分。以这种方式 , 图像和伪图像实际上在一个图像帧周期中被指示 , 并且提供了两个图像似乎被指示的效果。因此 , 根据这些实施例 , 不增加帧频并且提高图像质量的高速驱动和有机发光显示板附近的运动图像响应速度 , 以及有机发光显示器及其驱动方法可以是提供。

