



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0024642
(43) 공개일자 2017년03월08일

(51) 국제특허분류(Int. Cl.)
H01L 51/52 (2006.01) H01L 27/32 (2006.01)
H01L 51/56 (2006.01)
(52) CPC특허분류
H01L 51/5271 (2013.01)
H01L 27/3246 (2013.01)
(21) 출원번호 10-2015-0119645
(22) 출원일자 2015년08월25일
심사청구일자 없음

(71) 출원인
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성로 1 (농서동)
(72) 발명자
김민수
서울특별시 서초구 동작대로 112, 101동 1601호
프루신스키발레리
경기도 화성시 동탄중앙로 213, 242동 702호
김무겸
경기도 화성시 동탄대로시범길 20, 1413동 1202호
(74) 대리인
박영우

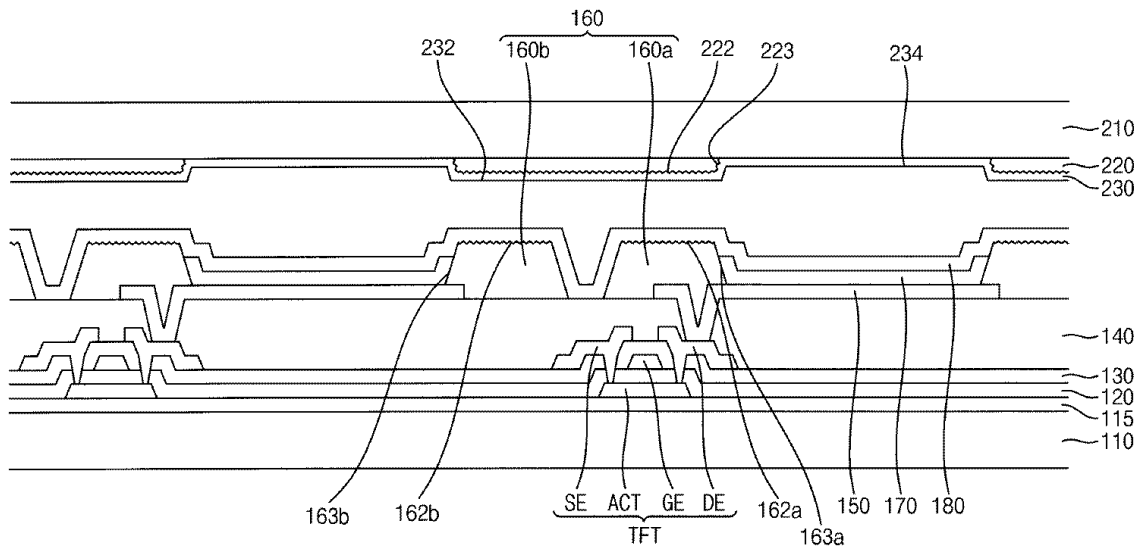
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 유기 발광 표시 패널 및 이의 제조 방법

(57) 요약

유기 발광 표시 패널은 제1 베이스 기판, 상기 제1 베이스 기판 상에 배치되는 박막 트랜지스터, 상기 박막 트랜지스터와 전기적으로 연결되는 제1 전극, 상기 제1 전극을 일부 노출시키는 개구를 정의하는 화소 정의막, 상기 제1 전극 상에 배치되는 제2 전극, 상기 제1 전극 및 상기 제2 전극 사이에 배치되는 발광 구조물, 상기 제2 전극 상에 배치되는 제2 베이스 기판, 상기 제2 베이스 기판 상에 배치되고, 상기 발광 구조물과 중첩하는 개구를 정의하는 제1 미러층 및 상기 제1 미러층 상에 배치되는 제2 미러층을 포함한다. 상기 화소 정의막 및 상기 제1 미러층 중 적어도 어느 하나의 표면 상에는 요철이 형성된다.

대표도



(52) CPC특허분류

H01L 27/3248 (2013.01)

H01L 27/3262 (2013.01)

H01L 27/3272 (2013.01)

H01L 51/5296 (2013.01)

H01L 51/56 (2013.01)

H01L 2227/32 (2013.01)

H01L 2251/56 (2013.01)

명세서

청구범위

청구항 1

제1 베이스 기관;

상기 제1 베이스 기관 상에 배치되는 박막 트랜지스터;

상기 박막 트랜지스터와 전기적으로 연결되는 제1 전극;

상기 제1 전극을 일부 노출시키는 개구를 정의하는 화소 정의막;

상기 제1 전극 상에 배치되는 제2 전극;

상기 제1 전극 및 상기 제2 전극 사이에 배치되는 발광 구조물;

상기 제2 전극 상에 배치되는 제2 베이스 기관;

상기 제2 베이스 기관 상에 배치되고, 상기 발광 구조물과 중첩하는 개구를 정의하는 제1 미러층; 및

상기 제1 미러층 상에 배치되는 제2 미러층을 포함하고,

상기 화소 정의막 및 상기 제1 미러층 중 적어도 어느 하나의 표면 상에는 요철이 형성된 것을 특징으로 하는 유기 발광 표시 패널.

청구항 2

제1 항에 있어서,

상기 제1 미러층은 상기 제2 베이스 기관의 표면과 평행한 제1 면 및 상기 제1 면과 상기 제2 베이스 기관의 상기 표면을 연결하는 측면을 포함하고,

상기 제1 미러층의 상기 제1 면 및 상기 측면 상에는 요철이 형성되는 것을 특징으로 하는 유기 발광 표시 패널.

청구항 3

제2 항에 있어서,

상기 제1 미러층과 접촉하고, 상기 제1 미러층을 커버하는 제2 미러층을 더 포함하는 것을 특징으로 하는 유기 발광 표시 패널.

청구항 4

제3 항에 있어서,

상기 제1 미러층의 상기 제1 면과 중첩하는 상기 제2 미러층의 제2 면은 평탄한 것을 특징으로 하는 유기 발광 표시 패널.

청구항 5

제1 항에 있어서,

상기 화소 정의막은 상기 제1 베이스 기관의 표면과 평행한 상면 및 상기 상면과 연결되는 측면을 포함하고,

상기 화소 정의막의 상기 상면 상에 상기 요철이 형성되고, 상기 측면 상에는 요철이 형성되지 않는 것을 특징으로 하는 유기 발광 표시 패널.

청구항 6

제5 항에 있어서,

상기 화소 정의막은 상기 제1 전극과 이웃하는 화소의 제1 전극 사이에 배치되는 제1 및 제2 부분을 포함하고, 상기 제1 부분은 상기 제2 부분과 일 단면 상에서 이격되는 것을 특징으로 하는 유기 발광 표시 패널.

청구항 7

제1 베이스 기판;

상기 제1 베이스 기판 상에 배치되는 박막 트랜지스터;

상기 박막 트랜지스터와 전기적으로 연결되는 제1 전극;

상기 제1 전극을 일부 노출시키는 개구를 정의하는 화소 정의막;

상기 제1 전극 상에 배치되는 제2 전극;

상기 제1 전극 및 상기 제2 전극 사이에 배치되는 발광 구조물;

상기 제2 전극 상에 배치되는 제2 베이스 기판;

상기 제2 베이스 기판 상에 배치되고, 상기 발광 구조물과 중첩하는 개구를 정의하는 제1 미러층; 및

상기 제1 미러층 상에 배치되는 제2 미러층을 포함하고,

상기 제1 전극과 이웃하는 화소의 제1 전극 사이에는 광 차단 수단이 형성된 것을 특징으로 하는 유기 발광 표시 패널.

청구항 8

제7 항에 있어서,

상기 화소 정의막은 상기 제1 전극과 상기 이웃하는 화소의 제1 전극 사이에 배치되는 제1 및 제2 부분을 포함하고, 상기 제1 부분은 상기 제2 부분과 일 단면 상에서 이격되고,

상기 광 차단 수단은 상기 제1 부분의 측면과 상기 제2 부분의 측면인 것을 특징으로 하는 유기 발광 표시 패널.

청구항 9

제8 항에 있어서,

상기 제1 부분과 상기 제2 부분 사이에 배치되는 차광 패턴을 더 포함하는 것을 특징으로 하는 유기 발광 표시 패널.

청구항 10

제9 항에 있어서,

상기 차광 패턴은 유기물을 포함하는 것을 특징으로 하는 유기 발광 표시 패널.

청구항 11

제7 항에 있어서,

상기 제1 전극과 상기 이웃하는 화소의 제1 전극 사이에 배치되는 차광 패턴을 더 포함하고,

상기 광 차단 수단은 상기 차광 패턴인 것을 특징으로 하는 유기 발광 표시 패널.

청구항 12

제11 항에 있어서,

상기 차광 패턴의 상기 화소 전극으로부터의 높이는 상기 발광 구조물의 상기 화소 전극으로부터의 높이 보다 높은 것을 특징으로 하는 유기 발광 표시 패널.

청구항 13

제7 항에 있어서,

상기 박막 트랜지스터를 커버하고, 상기 화소 정의막과 접촉하는 평탄화층을 더 포함하고,

상기 평탄화층은 상기 평탄화층의 상면 상에 돌출되는 차광부를 더 포함하고, 상기 광 차단 수단은 상기 차광부인 것을 특징으로 하는 유기 발광 표시 패널.

청구항 14

제7 항에 있어서,

상기 차광부의 상기 제1 베이스 기판으로부터의 높이는 상기 발광 구조물의 상기 베이스 기판으로부터의 높이보다 높은 것을 특징으로 하는 유기 발광 표시 패널.

청구항 15

제1 베이스 기판 상에 박막 트랜지스터를 형성하는 단계;

상기 박막 트랜지스터 상에 평탄화층을 형성하는 단계;

인접 화소들 간에 광 혼합을 방지하기 위한 광 차단 수단을 형성하는 단계;

상기 평탄화층 상에 제1 전극을 형성하는 단계;

상기 평탄화층 상에 화소 정의막을 형성하는 단계;

상기 제1 전극 상에 발광 구조물을 형성하는 단계;

상기 발광 구조물 및 상기 화소 정의막 상에 제2 전극을 형성하는 단계;

제2 베이스 기판 상에 제1 미러층을 형성하는 단계; 및

상기 제1 미러층이 형성된 상기 제2 베이스 기판 상에 제2 미러층을 형성하는 단계를 포함하는 유기 발광 표시 패널의 제조 방법.

청구항 16

제15 항에 있어서,

상기 제1 미러층의 표면에 요철을 형성하는 단계를 더 포함하고,

상기 광 차단 수단을 형성하는 단계는 상기 요철을 형성하는 단계인 것을 특징으로 하는 유기 발광 표시 패널의 제조 방법.

청구항 17

제15 항에 있어서,

상기 화소 정의막은 상기 제1 전극과 상기 이웃하는 화소의 제1 전극 사이에 배치되는 제1 및 제2 부분을 포함하고, 상기 제1 부분은 상기 제2 부분과 일 단면 상에서 이격되도록 형성되고,

상기 광 차단 수단은 상기 제1 부분의 측면과 상기 제2 부분의 측면인 것을 특징으로 하는 유기 발광 표시 패널의 제조 방법.

청구항 18

제17 항에 있어서,

상기 광 차단 수단을 형성하는 단계는 상기 화소 정의막 상에 요철을 형성하는 단계인 것을 특징으로 하는 유기 발광 표시 패널의 제조 방법.

청구항 19

제15 항에 있어서,

상기 평탄화층은 상기 평탄화층의 상면 상에 돌출되는 차광부를 더 포함하고,
상기 광 차단 수단은 상기 차광부인 것을 특징으로 하는 유기 발광 표시 패널의 제조 방법.

청구항 20

제15 항에 있어서,

상기 광 차단 수단을 형성하는 단계는 상기 평탄화층 상에 차광 패턴을 형성하는 단계인 것을 특징으로 하는 유기 발광 표시 패널의 제조 방법.

발명의 설명

기술 분야

[0001] 본 발명은 유기 발광 표시 패널 및 상기 유기 발광 표시 패널의 제조 방법에 관한 것으로, 보다 상세하게는 거울 기능 및 영상 표시 기능을 갖는 유기 발광 표시 패널 및 상기 유기 발광 표시 패널의 제조 방법에 관한 것이다.

배경 기술

[0002] 표시 장치는 화소가 출력하는 광에 기초하여 영상을 표시할 수 있고, 유기 발광 표시 장치는 유기 발광 다이오드를 갖는 화소를 포함할 수 있다. 유기 발광 다이오드는 유기 발광 다이오드가 포함하는 유기 물질에 상응하는 파장을 갖는 광을 출력할 수 있다. 예를 들어, 유기 발광 다이오드는 적색광, 녹색광, 및 청색광에 상응하는 유기 물질을 포함할 수 있고, 유기 발광 표시 장치는 상기 유기 물질에 의해 출력되는 광을 조합하여 영상을 표시할 수 있다.

[0003] 최근 표시 장치의 사용 범위가 넓어짐에 따라, 거울 기능 및 영상 표시 기능을 갖는 표시 장치에 대한 수요가 증가하고 있다. 그러나, 상기 표시 장치는 일반적인 표시 장치보다 영상 품질이 떨어지는 문제가 있었다.

발명의 내용

해결하려는 과제

[0004] 이에 본 발명의 기술적 과제는 이러한 점에서 착안된 것으로, 본 발명의 목적은 거울 기능 및 영상 표시 기능을 갖고 표시 품질이 향상된 유기 발광 표시 패널을 제공하는 것이다.

[0005] 본 발명의 다른 목적은 상기 유기 발광 표시 패널을 제조하는 방법을 제공하는 것이다.

과제의 해결 수단

[0006] 상기한 본 발명의 목적을 실현하기 위한 일 실시예에 따른 유기 발광 표시 패널은 제1 베이스 기판, 상기 제1 베이스 기판 상에 배치되는 박막 트랜지스터, 상기 박막 트랜지스터와 전기적으로 연결되는 제1 전극, 상기 제1 전극을 일부 노출시키는 개구를 정의하는 화소 정의막, 상기 제1 전극 상에 배치되는 제2 전극, 상기 제1 전극 및 상기 제2 전극 사이에 배치되는 발광 구조물, 상기 제2 전극 상에 배치되는 제2 베이스 기판, 상기 제2 베이스 기판 상에 배치되고, 상기 발광 구조물과 중첩하는 개구를 정의하는 제1 미러층 및 상기 제1 미러층 상에 배치되는 제2 미러층을 포함한다. 상기 화소 정의막 및 상기 제1 미러층 중 적어도 어느 하나의 표면 상에는 요철이 형성된다.

[0007] 본 발명의 일 실시예에 있어서, 상기 제1 미러층은 상기 제2 베이스 기판의 표면과 평행한 제1 면 및 상기 제1 면과 상기 제2 베이스 기판의 상기 표면을 연결하는 측면을 포함할 수 있다. 상기 제1 미러층의 상기 제1 면 및 상기 측면 상에는 요철이 형성될 수 있다.

[0008] 본 발명의 일 실시예에 있어서, 상기 제1 미러층과 접촉하고, 상기 제1 미러층을 커버하는 제2 미러층을 더 포함할 수 있다.

[0009] 본 발명의 일 실시예에 있어서, 상기 제1 미러층의 상기 제1 면과 중첩하는 상기 제2 미러층의 제2 면은 평탄할

수 있다.

- [0010] 본 발명의 일 실시예에 있어서, 상기 화소 정의막은 상기 제1 베이스 기판의 표면과 평행한 상면 및 상기 상면과 연결되는 측면을 포함할 수 있다. 상기 화소 정의막의 상기 상면 상에 상기 요철이 형성되고, 상기 측면 상에는 요철이 형성되지 않을 수 있다.
- [0011] 본 발명의 일 실시예에 있어서, 상기 화소 정의막은 상기 제1 전극과 이웃하는 화소의 제1 전극 사이에 배치되는 제1 및 제2 부분을 포함하고, 상기 제1 부분은 상기 제2 부분과 일 단면 상에서 이격될 수 있다.
- [0012] 상기한 본 발명의 목적을 실현하기 위한 일 실시예에 따른 유기 발광 표시 패널은 제1 베이스 기판, 상기 제1 베이스 기판 상에 배치되는 박막 트랜지스터, 상기 박막 트랜지스터와 전기적으로 연결되는 제1 전극, 상기 제1 전극을 일부 노출시키는 개구를 정의하는 화소 정의막, 상기 제1 전극 상에 배치되는 제2 전극, 상기 제1 전극 및 상기 제2 전극 사이에 배치되는 발광 구조물, 상기 제2 전극 상에 배치되는 제2 베이스 기판, 상기 제2 베이스 기판 상에 배치되고, 상기 발광 구조물과 중첩하는 개구를 정의하는 제1 미러층, 및 상기 제1 미러층 상에 배치되는 제2 미러층을 포함한다. 상기 제1 전극과 이웃하는 화소의 제1 전극 사이에는 광 차단 수단이 형성된다.
- [0013] 본 발명의 일 실시예에 있어서, 상기 화소 정의막은 상기 제1 전극과 상기 이웃하는 화소의 제1 전극 사이에 배치되는 제1 및 제2 부분을 포함하고, 상기 제1 부분은 상기 제2 부분과 일 단면 상에서 이격될 수 있다. 상기 광 차단 수단은 상기 제1 부분의 측면과 상기 제2 부분의 측면일 수 있다.
- [0014] 본 발명의 일 실시예에 있어서, 상기 유기 발광 표시 패널은 상기 제1 부분과 상기 제2 부분 사이에 배치되는 차광 패턴을 더 포함할 수 있다.
- [0015] 본 발명의 일 실시예에 있어서, 상기 차광 패턴은 유기물을 포함할 수 있다.
- [0016] 본 발명의 일 실시예에 있어서, 상기 제1 전극과 상기 이웃하는 화소의 제1 전극 사이에 배치되는 차광 패턴을 더 포함할 수 있다. 상기 광 차단 수단은 상기 차광 패턴일 수 있다.
- [0017] 본 발명의 일 실시예에 있어서, 상기 차광 패턴의 상기 화소 전극으로부터의 높이는 상기 발광 구조물의 상기 화소 전극으로부터의 높이 보다 높을 수 있다.
- [0018] 본 발명의 일 실시예에 있어서, 상기 유기 발광 표시 패널은 상기 박막 트랜지스터를 커버하고, 상기 화소 정의막과 접촉하는 평탄화층을 더 포함할 수 있다. 상기 평탄화층은 상기 평탄화층의 상면 상에 돌출되는 차광부를 더 포함하고, 상기 광 차단 수단은 상기 차광부일 수 있다.
- [0019] 본 발명의 일 실시예에 있어서, 상기 차광부의 상기 제1 베이스 기판으로부터의 높이는 상기 발광 구조물의 상기 베이스 기판으로부터의 높이 보다 높을 수 있다.
- [0020] 상기한 본 발명의 목적을 실현하기 위한 일 실시예에 따른 유기 발광 표시 패널의 제조 방법은 제1 베이스 기판 상에 박막 트랜지스터를 형성하는 단계, 상기 박막 트랜지스터 상에 평탄화층을 형성하는 단계, 인접 화소들 간에 광 혼합을 방지하기 위한 광 차단 수단을 형성하는 단계, 상기 평탄화층 상에 제1 전극을 형성하는 단계, 상기 평탄화층 상에 화소 정의막을 형성하는 단계, 상기 제1 전극 상에 발광 구조물을 형성하는 단계, 상기 발광 구조물 및 상기 화소 정의막 상에 제2 전극을 형성하는 단계, 제2 베이스 기판 상에 제1 미러층을 형성하는 단계, 및 상기 제1 미러층이 형성된 상기 제2 베이스 기판 상에 제2 미러층을 형성하는 단계를 포함한다.
- [0021] 본 발명의 일 실시예에 있어서, 상기 제조 방법은 상기 제1 미러층의 표면에 요철을 형성하는 단계를 더 포함할 수 있다. 상기 광 차단 수단을 형성하는 단계는 상기 요철을 형성하는 단계일 수 있다.
- [0022] 본 발명의 일 실시예에 있어서, 상기 화소 정의막은 상기 제1 전극과 상기 이웃하는 화소의 제1 전극 사이에 배치되는 제1 및 제2 부분을 포함하고, 상기 제1 부분은 상기 제2 부분과 일 단면 상에서 이격되도록 형성될 수 있다. 상기 광 차단 수단은 상기 제1 부분의 측면과 상기 제2 부분의 측면일 수 있다.
- [0023] 본 발명의 일 실시예에 있어서, 상기 광 차단 수단을 형성하는 단계는 상기 화소 정의막 상에 요철을 형성하는 단계일 수 있다.
- [0024] 본 발명의 일 실시예에 있어서, 상기 평탄화층은 상기 평탄화층의 상면 상에 돌출되는 차광부를 더 포함할 수 있다. 상기 광 차단 수단은 상기 차광부일 수 있다.
- [0025] 본 발명의 일 실시예에 있어서, 상기 광 차단 수단을 형성하는 단계는 상기 평탄화층 상에 차광 패턴을 형성하

는 단계일 수 있다.

발명의 효과

[0026] 본 발명의 실시예들에 따른 유기 발광 표시 패널은 인접하는 화소들 사이에 배치되는 광 차단 수단을 포함한다. 발광 구조물에서 발생된 광의 일부가 인접하는 화소를 향하더라도, 제1 차광 패턴, 제2 차광 패턴, 요철, 화소 정의막의 제1 부분 및 제2 부분의 표면과 같은 상기 광 차단 수단에 의해, 상기 광이 반사, 굴절 또는 차단되어, 인접하는 화소에 영향을 주지 않을 수 있다. 따라서, 화소들 간의 방출 광의 혼색 등이 감소되어 표시 품질이 향상될 수 있다.

[0027] 다만, 본 발명의 효과는 상기 효과들로 한정되는 것이 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

도면의 간단한 설명

[0028] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 패널의 단면도이다.
 도 2는 본 발명의 일 실시예에 따른 유기 발광 표시 패널의 단면도이다.
 도 3은 본 발명의 일 실시예에 따른 유기 발광 표시 패널의 단면도이다.
 도 4는 본 발명의 일 실시예에 따른 유기 발광 표시 패널의 단면도이다.
 도 5는 본 발명의 일 실시예에 따른 유기 발광 표시 패널의 단면도이다.
 도 6은 본 발명의 일 실시예에 따른 유기 발광 표시 패널의 단면도이다.
 도 7은 본 발명의 일 실시예에 따른 유기 발광 표시 패널의 단면도이다.
 도 8은 본 발명의 일 실시예에 따른 유기 발광 표시 패널의 단면도이다.
 도 9a 내지 도9j는 도 8의 유기 발광 표시 패널의 제조 공정을 나타낸 단면도들이다.
 도 10a 내지 도10d는 도 2의 유기 발광 표시 패널의 제조 공정을 나타낸 단면도들이다.
 도 11a 내지 도11e는 도 3의 유기 발광 표시 패널의 제조 공정을 나타낸 단면도들이다.
 도 12a 내지 도12c는 도 4의 유기 발광 표시 패널의 제조 공정을 나타낸 단면도들이다.

발명을 실시하기 위한 구체적인 내용

[0029] 이하, 도면들을 참조하여 본 발명의 바람직한 실시예들을 보다 상세하게 설명하기로 한다.

[0030] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 패널의 단면도이다.

[0031] 도 1을 참조하면, 상기 유기 발광 표시 패널은 제1 베이스 기판(110), 버퍼층(115), 제1 절연층(120), 박막 트랜지스터(TFT), 제2 절연층(130), 평탄화층(140), 제1 전극(150), 화소 정의막(160), 발광 구조물(170), 제2 전극(180), 제1 미러층(220), 제2 미러층(230) 및 제2 베이스 기판(210)을 포함할 수 있다.

[0032] 상기 제1 베이스 기판(110)은 투명 절연 기판을 포함할 수 있다. 예를 들면, 상기 제1 베이스 기판(110)은 유리 기판, 석영 기판, 투명 수지 기판 등으로 구성될 수 있다. 이 경우, 상기 투명 수지 기판은 폴리이미드계(polyimide-based) 수지, 아크릴계(acryl-based) 수지, 폴리아크릴레이트계(polyacrylate-based) 수지, 폴리카보네이트계(polycarbonate-based) 수지, 폴리에테르계(polyether-based) 수지, 술폰산계(sulfonic acid-based) 수지, 폴리에틸렌테레프탈레이트계(polyethyleneterephthalate-based) 수지 등을 포함할 수 있다.

[0033] 상기 버퍼층(115)이 상기 제1 베이스 기판(110) 상에 배치될 수 있다. 상기 버퍼층(115)은 상기 제1 베이스 기판(110)으로부터 금속 원자들이나 불순물들이 확산되는 현상을 방지할 수 있으며, 후술할 액티브 패턴(ACT)을 형성하기 위한 결정화 공정 동안 열의 전달 속도를 조절하여 실질적으로 균일한 액티브 패턴(ACT)을 수득하게 할 수 있다. 또한, 상기 버퍼층(115)은 상기 제1 베이스 기판(110)의 표면이 균일하지 않을 경우, 상기 제1 베이스 기판(110)의 표면의 평탄도를 향상시키는 역할을 수행할 수도 있다. 상기 버퍼층(115)은 실리콘 화합물을 사용하여 형성될 수 있다. 예를 들면, 상기 버퍼층(115)은 실리콘 산화물(SiO_x), 실리콘 질화물(SiN_x), 실리콘 산질화물(SiO_xNy), 실리콘 산탄화물(SiO_xCy), 실리콘 탄질화물(SiCxNy) 등을 포함할 수 있다. 이들은 단독으로

또는 서로 조합되어 사용될 수 있다. 상기 버퍼층(115)은 실리콘 화합물을 포함하는 단층 구조 또는 다층 구조를 가질 수 있다. 예를 들면, 상기 버퍼층(115)은 실리콘 산화막, 실리콘 질화막, 실리콘 산질화막, 실리콘 산탄화막 및/또는 실리콘 탄질화막을 포함하는 단층 구조 또는 다층 구조로 상기 제1 베이스 기판(110)상에 형성될 수 있다.

[0034] 상기 액티브 패턴(ACT)이 상기 버퍼층(115) 상에 배치될 수 있다. 상기 액티브 패턴(ACT)은 불순물들이 각기 도핑된 소스 영역과 드레인 영역을 포함할 수 있으며, 상기소스 및 드레인 영역들 사이에 제공되는 채널 영역을 포함할 수 있다.

[0035] 상기 제1 절연층(120)이 상기 액티브 패턴(ACT)이 배치된 상기 제1 베이스 기판(110) 상에 배치될 수 있다. 상기 제1 절연층(120)은 실리콘 산화물, 금속 산화물 등을 사용하여 형성될 수 있다. 예를 들면, 상기 제1 절연층(120)을 구성하는 금속 산화물은 하프늄 산화물(HfO_x), 알루미늄 산화물(AlO_x), 지르코늄 산화물(ZrO_x), 티타늄 산화물(TiO_x), 탄탈륨 산화물(TaO_x) 등을 포함할 수 있다. 이들은 단독으로 또는 서로 조합되어 사용될 수 있다. 예시적인 실시예들에 있어서, 상기 제1 절연층(120)은 상기 액티브 패턴(ACT)의 프로파일(profile)을 따라 상기 제1 베이스 기판(110) 상에 실질적으로 균일한 두께로 형성될 수 있다. 이 경우, 상기 제1 절연층(120)은 상대적으로 얇은 두께를 가질 수 있으며, 상기 제1 절연층(120)에는 상기 액티브 패턴(ACT)에 인접하는 단차부가 생성될 수 있다. 다른 예시적인 실시예들에 따르면, 상기 제1 절연층(120)은 상기 액티브 패턴(ACT)을 충분히 커버하면서 실질적으로 평탄한 상면을 가질 수 있다.

[0036] 게이트 패턴이 상기 제1 절연층(120) 상에 배치될 수 있다. 상기 게이트 패턴은 금속, 합금, 금속 질화물, 도전성 금속 산화물, 투명 도전성 물질 등을 사용하여 형성될 수 있다. 상기 게이트 패턴은 상기 액티브 패턴(ACT)과 중첩하는 게이트 전극(GE), 상기 화소를 구동하기 위한 신호를 전달하는 게이트 라인과 같은 신호 라인, 제1 스토지리 전극 등을 포함할 수 있다.

[0037] 상기 제2 절연층(130)이 상기 게이트 패턴이 배치된 상기 제1 절연층(120) 상에 배치될 수 있다. 상기 제2 절연층(130)은 소스 전극(SE)과 드레인 전극(DE)으로부터 상기 게이트 전극(GE)을 전기적으로 절연시킬 수 있다. 상기 제2 절연층(130)은 상기 게이트 패턴의 프로파일을 따라 상기 제1 절연층(120) 상에 실질적으로 균일한 두께로 형성될 수 있으며, 이에 따라 상기 제2 절연층(130)에는 상기 게이트 패턴에 인접하는 단차부가 생성될 수 있다. 상기 제2 절연층(130)은 실리콘 화합물을 사용하여 형성될 수 있다. 예를 들면, 상기 제2 절연층(130)은 실리콘 산화물, 실리콘 질화물, 실리콘 산질화물, 실리콘 탄질화물, 실리콘 산탄화물 등을 사용하여 형성될 수 있다.

[0038] 데이터 패턴이 상기 제2 절연층(130) 상에 배치될 수 있다. 상기 데이터 패턴은 상기 소스 전극(SE), 상기 드레인 전극(DE), 상기 화소를 구동하기 위한 신호를 전달하는 데이터 라인과 같은 신호 라인, 제2 스토지리 전극 등을 포함할 수 있다. 상기 소스 전극(SE)은 상기 제1 절연층(130) 및 상기 제2 절연층(130)을 통해 형성된 콘택홀들을 통해 각각 상기 제1 및 제2 반도체 패턴(ACT1, ACT2)과 전기적으로 연결될 수 있다. 상기 제1 소스 전극(SE1) 및 상기 제1 드레인 전극(DE1)은 상기 제1 절연층(130) 및 상기 제2 절연층(130)을 통해 형성된 상기 콘택홀들을 통해 각각 상기 제1 반도체 패턴(ACT1)과 전기적으로 연결될 수 있다. 상기 제2 소스 전극(SE1) 및 상기 제2 드레인 전극(DE2)은 상기 제1 절연층(130) 및 상기 제2 절연층(130)을 통해 형성된 상기 콘택홀들을 통해 각각 상기 제2 반도체 패턴(ACT2)과 전기적으로 연결될 수 있다.

[0039] 상기 반도체 패턴(ACT), 상기 게이트 전극(GE), 상기 소스 전극(SE) 및 상기 드레인 전극(DE)은 상기 박막 트랜지스터(TFT)를 구성한다.

[0040] 상기 평탄화층(140)이 상기박막 트랜지스터(TFT)가 배치된 상기 제2 절연층(130) 상에 배치될 수 있다. 상기 평탄화층(140)은 단층 구조로 형성될 수 있지만, 적어도 2이상의 절연막들을 포함하는 다층 구조로 형성될 수도 있다. 상기 평탄화층(140)은 유기물질을 사용하여 형성될 수 있다. 예를 들면, 상기 평탄화층(140)은 포토레지스트, 아크릴계 수지, 폴리이미드계 수지, 폴리아미드계 수지, 실록산계(siloxane-based) 수지 등을 포함할 수 있다. 이들은 단독으로 또는 서로 조합되어 사용될 수 있다. 다른 예시적인 실시예들에 따르면, 상기 평탄화층(140)은 실리콘 화합물, 금속, 금속 산화물 등의 무기 물질을 사용하여 형성될 수도 있다. 예를 들면, 상기 평탄화층(140)은 실리콘 산화물, 실리콘 질화물, 실리콘 산질화물, 실리콘 산탄화물, 실리콘 탄질화물, 알루미늄, 마그네슘, 아연, 하프늄, 지르코늄, 티타늄, 탄탈륨, 알루미늄 산화물, 티타늄 산화물, 탄탈륨 산화물, 마그네슘 산화물, 아연 산화물, 하프늄 산화물, 지르코늄 산화물, 티타늄 산화물 등을 포함할 수 있다. 이들은 단독으로 또는 서로 조합되어 사용될 수 있다.

- [0041] 상기 제1 전극(150)은 상기 평탄화층(140) 상에 배치될 수 있다. 상기 제1 전극(150)은 상기 평탄화층(140)을 통해 형성되는 콘택홀을 통해 노출되는 상기 드레인 전극(DE)에 접촉될 수 있다.
- [0042] 다른 예시적일 실시예들에 따르면, 상기 드레인 전극(DE) 상에 상기 콘택홀을 채우는 콘택, 플러그 또는 패드를 형성한 다음, 상기 제1 전극(150)을 형성할 수도 있다. 이 경우, 상기 제1 전극(150)은 상기 콘택, 상기 플러그 또는 상기 패드를 통해 상기 드레인 전극(DE)에 전기적으로 접속될 수 있다.
- [0043] 상기 표시 장치는 전면 발광 방식이 채택되어, 상기 제1 전극(150)은 반사성을 갖는 물질을 사용하여 형성될 수 있다. 예를 들면, 상기 제1 전극(150)은 알루미늄, 알루미늄을 함유하는 합금, 알루미늄 질화물, 은, 은을 함유하는 합금, 텅스텐, 텅스텐 질화물, 구리, 구리를 함유하는 합금, 니켈, 크롬, 크롬 질화물, 폴리브데늄, 폴리브데늄을 함유하는 합금, 티타늄, 티타늄 질화물, 백금, 탄탈륨, 탄탈륨 질화물, 네오디뮴, 스칸듐, 스트론튬 루테튬 산화물, 아연 산화물, 인듐 주석 산화물, 주석 산화물, 인듐 산화물, 갈륨 산화물, 인듐 아연 산화물 등을 포함할 수 있다. 상기 제1 전극(150)은 단층 구조 또는 다층 구조로 형성될 수 있다.
- [0044] 상기 화소 정의막(160)은 상기 제1 전극(150)이 배치된 상기 평탄화층(140) 상에 배치될 수 있다. 상기 화소 정의막(160)은 상기 제1 전극(150)을 부분적으로 노출시키는 개구들(opening)를 형성할 수 있다. 상기 화소 정의막(160)은 투명한 유기 물질, 무기 물질 등을 사용하여 형성될 수 있다. 예를 들면, 상기 화소 정의막(160)은 포토레지스트, 폴리아크릴계 수지, 폴리이미드계 수지, 아크릴계 수지, 실리콘 화합물 등을 사용하여 형성될 수 있다.
- [0045] 상기 화소 정의막(160)은 제1 부분(160a) 및 제2 부분(160b)을 포함할 수 있다. 상기 제1 부분(160a)은 상기 제1 전극(150)과 접하고, 상기 제2 부분(160b)은 인접하는 화소의 제1 전극과 접할 수 있다. 상기 제1 부분(160a)과 상기 제2 부분(160b)은 일 단면 상에서 서로 이격되어 배치될 수 있다.
- [0046] 이에 따라, 상기 발광 구조물(170)에서 발생된 광의 일부가 상기 화소 정의막을 통해 인접하는 화소를 향하더라도, 상기 제1 부분(160a)과 상기 제2 부분(160b) 사이의 상기 화소 정의막(160)의 표면에서 반사 또는 굴절되어, 인접하는 화소에 영향을 주지 않을 수 있다. 따라서, 화소들 간의 방출 광의 혼색 등이 감소되어 표시 품질이 향상될 수 있다.
- [0047] 상기 발광 구조물(170)은 상기 화소 정의막(160)의 상기 개구를 통해 노출되는 상기 제1 전극(150)상에 배치될 수 있다. 또한, 상기 발광 구조물(170)은 상기 화소 정의막(150)의 개구의 측벽 상으로 연장될 수 있다. 예시적인 실시예들에 있어서, 상기 발광 구조물(170)은 유기 발광층(EML: Emission Layer), 정공 주입층(HIL: Hole Injection Layer), 정공 수송층(HTL: Hole Transport Layer), 전자 수송층(ETL: Electron Transport Layer), 전자 주입층(EIL: Electron Injection Layer) 등을 포함하는 다층 구조를 가질 수 있다. 상기 발광 구조물(170)의 유기 발광층은 상기 표시 장치의 각 화소에 따라 적색광, 녹색광, 청색광 등과 같은 서로 상이한 색광들을 발생시킬 수 있는 발광 물질들을 사용하여 형성될 수 있다. 다른 예시적인 실시예들에 따르면, 상기 발광 구조물(170)의 유기 발광층은 적색광, 녹색광, 청색광 등의 상이한 색광들을 구현할 수 있는 복수의 발광 물질들이 적층되어 백색광을 발광하는 구조를 가질 수도 있다.
- [0048] 상기 제2 전극(180)은 상기 화소 정의막(160) 및 상기 발광 구조물(170) 상에 배치될 수 있다. 상기 표시 장치는 전면 발광 방식이 채택되어, 상기 제2 전극(180)은 투광성을 갖는 물질을 포함할 수 있다. 예를 들면, 상기 제2 전극(180)은 알루미늄, 알루미늄을 함유하는 합금, 알루미늄 질화물, 은, 은을 함유하는 합금, 텅스텐, 텅스텐 질화물, 구리, 구리를 함유하는 합금, 니켈, 크롬, 크롬 질화물, 폴리브데늄, 폴리브데늄을 함유하는 합금, 티타늄, 티타늄 질화물, 백금, 탄탈륨, 탄탈륨 질화물, 네오디뮴, 스칸듐, 스트론튬 루테튬 산화물, 아연 산화물, 인듐 주석 산화물, 주석 산화물, 인듐 산화물, 갈륨 산화물, 인듐 아연 산화물 등을 포함할 수 있다. 이들은 단독으로 또는 서로 조합되어 사용될 수 있다. 예시적인 실시예들에 있어서, 상기 제2 전극(180)은 금속막, 합금막, 금속 질화물막, 도전성 금속 산화물막 및/또는 투명 도전성 물질막을 포함하는 단층 구조 또는 다층 구조로 형성될 수 있다.
- [0049] 상기 제2 베이스 기판(210)은 상기 제2 전극(180) 상에 배치될 수 있다. 상기 제2 베이스 기판(210)은 유리 기판, 석영 기판, 투명 수지 기판 등으로 구성될 수 있다. 이 경우, 상기 투명 수지 기판은 폴리이미드계(polyimide-based) 수지, 아크릴계(acryl-based) 수지, 폴리아크릴레이트계(polyacrylate-based) 수지, 폴리카보네이트계(polycarbonate-based) 수지, 폴리에테르계(polyether-based) 수지, 술폰산계(sulfonic acid-based) 수지, 폴리에틸렌테레프탈레이트계(polyethyleneterephthalate-based) 수지 등을 포함할 수 있다.
- [0050] 예시적인 실시예들에 있어서, 상기 제2 전극(180)과 상기 제2 베이스 기판(210) 사이에는 소정의 공간이 제공될

수 있으며, 상기 제2 전극(180)과 상기 제2 베이스 기판(210) 사이 공간에는 공기(air) 혹은 질소(N₂)와 같은 불활성 가스가 충전될 수 있다. 다른 예시적인 실시예들에 따르면, 상기 제2 전극(180)과 상기 제2 베이스 기판(210) 사이에는 보호막(도시되지 않음)이 추가적으로 배치될 수 있다. 이 경우, 상기 보호막은 포토레지스트, 아크릴계 수지, 폴리이미드계 수지, 폴리이미드계 수지, 실록산계 수지 등으로 구성될 수 있다.

[0051] 상기 제1 미러층(220)이 상기 제2 베이스 기판(210) 상에 배치될 수 있다. 상기 제1 미러층(220)은 상기 발광 구조물(180)에 대응되는 개구를 형성한다. 상기 제1 미러층(220)은 외부광을 반사하기 위해 금속과 같은 반사율이 높은 물질을 포함할 수 있다. 예를 들어, 상기 제1 미러층(220)은 알루미늄(Al), 크롬(Cr), 은(Ag), 철(Fe), 플라티늄(Pt), 수은(Hg), 니켈(Ni), 텅스텐(W), 바나듐(V) 또는 몰리브덴(Mo) 등을 포함할 수 있다. 일 실시예에서, 상기 제1 미러층(220)은 투명 전도성 금속 산화물층 및 금속층을 포함하는 복수의 층으로 구성될 수 있다. 예를들면, 상기 제1 미러층(220)은 ITO/Ag/ITO의 삼중막으로 형성될 수 있다.

[0052] 상기 제2 미러층(230)이 상기 제1 미러층(220)이 배치된 상기 제2 베이스 기판(210) 상에 배치될 수 있다. 상기 제2 미러층(230)은 상기 제1 미러층(220)과 동일한 물질을 포함하거나 다른 물질을 포함할 수 있다. 상기 제2 미러층(230)의 두께는 상기 제1 미러층(220)의 두께보다 작을 수 있다. 상기 제2 미러층(230)은 상기 제1 미러층(220)의 상기 개구 부분에서 외부광을 일부 반사시키고, 일부 투과시킬 수 있다. 상기 제2 미러층(230)은 금속을 포함할 수 있다. 예를 들어, 상기 제2 미러층(230)은 알루미늄(Al), 크롬(Cr), 은(Ag), 철(Fe), 플라티늄(Pt), 수은(Hg), 니켈(Ni), 텅스텐(W), 바나듐(V) 또는 몰리브덴(Mo) 등을 포함할 수 있다. 일 실시예에서, 상기 제2 미러층(230)은 투명 전도성 금속 산화물층 및 금속층을 포함하는 복수의 층으로 구성될 수 있다. 예를들면, 상기 제2 미러층(230)은 ITO/Ag/ITO의 삼중막으로 형성될 수 있다.

[0053] 상기 제2 미러층(230)은 상기 제1 미러층(220)의 가장자리 부분을 커버 하므로, 상기 제1 미러층(220) 가장자리 부분에서의 난반사에 의한 블러링(blurring)을 줄일 수 있다.

[0054] 도 2는 본 발명의 일 실시예에 따른 유기 발광 표시 패널의 단면도이다.

[0055] 도 2를 참조하면, 상기 유기 발광 표시 패널은 제1 차광 패턴(145) 및 화소 정의막(160)을 제외하고, 도 1의 유기 발광 표시 패널과 실질적으로 동일하므로, 반복되는 설명은 간략히 하거나 생략한다.

[0056] 상기 유기 발광 표시 패널은 제1 베이스 기판(110), 버퍼층(115), 제1 절연층(120), 박막 트랜지스터(TFT), 제2 절연층(130), 평탄화층(140), 제1 차광 패턴(145), 제1 전극(150), 화소 정의막(160), 발광 구조물(170), 제2 전극(180), 제1 미러층(220), 제2 미러층(230) 및 제2 베이스 기판(210)을 포함할 수 있다.

[0057] 상기 제1 베이스 기판(110)은 투명 절연 기판을 포함할 수 있다. 상기 버퍼층(115)이 상기 제1 베이스 기판(110) 상에 배치될 수 있다. 액티브 패턴(ACT)이 상기 버퍼층(115) 상에 배치될 수 있다. 상기 제1 절연층(120)이 상기 액티브 패턴(ACT)이 배치된 상기 제1 베이스 기판(110) 상에 배치될 수 있다. 게이트 전극(GE)을 포함하는 게이트 패턴이 상기 제1 절연층(120) 상에 배치될 수 있다. 상기 제2 절연층(130)이 상기 게이트 패턴이 배치된 상기 제1 절연층(120) 상에 배치될 수 있다. 소스 전극(SE) 및 드레인 전극(DE)을 포함하는 데이터 패턴이 상기 제2 절연층(130) 상에 배치될 수 있다. 상기 반도체 패턴(ACT), 상기 게이트 전극(GE), 상기 소스 전극(SE) 및 상기 드레인 전극(DE)은 상기 박막 트랜지스터(TFT)를 구성한다. 상기 평탄화층(140)이 상기 박막 트랜지스터(TFT)가 배치된 상기 제2 절연층(130) 상에 배치될 수 있다. 상기 제1 전극(150)은 상기 평탄화층(140) 상에 배치될 수 있다.

[0058] 상기 제1 차광 패턴(145)이 상기 제2 절연층(130) 상에 배치될 수 있다. 상기 제1 차광 패턴(145)은 상기 제1 전극(150)과 이웃하는 화소의 제1 전극 사이에 배치될 수 있다. 상기 제1 차광 패턴(145)은 광을 차단할 수 있는 물질을 포함할 수 있다. 예를 들면, 상기 제1 차광 패턴(145)은 광을 투과시키지 않는 금속, 금속 산화물, 유기물, 무기물 등을 포함할 수 있다. 상기 제1 차광 패턴(145)은 광을 차단하는 역할을 충분히 하기 위해, 충분한 높이를 가질 수 있다. 예를 들면, 상기 제1 차광 패턴(145)의 상면은 상기 발광 구조물(170)의 상면 보다 높게 형성될 수 있다.

[0059] 이에 따라, 상기 발광 구조물(170)에서 발생된 광의 일부가 상기 화소 정의막을 통해 인접하는 화소를 향하더라도, 상기 제1 차광 패턴(145)에 의해 차단되어, 인접하는 화소에 영향을 주지 않을 수 있다. 따라서, 화소들 간의 방출 광의 혼색 등이 감소되어 표시 품질이 향상될 수 있다.

[0060] 상기 화소 정의막(160)은 상기 제1 전극(150) 및 상기 제1 차광 패턴(145)이 배치된 상기 평탄화층(140) 상에 배치될 수 있다. 상기 화소 정의막(160)은 상기 제1 전극(150)을 부분적으로 노출시키는 개구들(opening)을 형성할 수 있다. 상기 화소 정의막(160)은 투명한 유기 물질, 무기 물질 등을 사용하여 형성될 수 있다. 예를 들

면, 상기 화소 정의막(160)은 포토레지스트, 폴리아크릴계 수지, 폴리이미드계 수지, 아크릴계 수지, 실리콘 화합물 등을 사용하여 형성될 수 있다. 상기 화소 정의막(160)은 상기 제1 차광 패턴(145)을 완전히 커버할 수 있다. 상기 화소 정의막(160)의 상면은 상기 제1 차광 패턴(145)이 형성된 부분에서 단차를 형성할 수 있다. 다른 예시적일 실시예들에 따르면, 상기 화소 정의막(160)의 상면은 평평할 수 있다. 즉, 상기 화소 정의막(160)은 상기 제1 차광 패턴(145)을 커버 하는 부분의 두께가 상기 화소 정의막(160)의 다른 부분보다 얇을 수 있다.

[0061] 상기 발광 구조물(170)은 상기 화소 정의막(160)의 상기 개구를 통해 노출되는 상기 제1 전극(150)상에 배치될 수 있다. 상기 제2 전극(180)은 상기 화소 정의막(160) 및 상기 발광 구조물(170) 상에 배치될 수 있다. 상기 제2 베이스 기관(210)은 상기 제2 전극(180) 상에 배치될 수 있다. 상기 제1 미러층(220)이 상기 제2 베이스 기관(210) 상에 배치될 수 있다. 상기 제2 미러층(230)이 상기 제1 미러층(220)이 배치된 상기 제2 베이스 기관(210) 상에 배치될 수 있다.

[0062] 도 3은 본 발명의 일 실시예에 따른 유기 발광 표시 패널의 단면도이다.

[0063] 도 3을 참조하면, 상기 유기 발광 표시 패널은 평탄화층(140), 화소 정의막(160)을 제외하고 도 2의 유기 발광 표시 패널과 실질적으로 동일하므로, 반복되는 설명은 간략히 하거나 생략한다.

[0064] 상기 유기 발광 표시 패널은 제1 베이스 기관(110), 버퍼층(115), 제1 절연층(120), 박막 트랜지스터(TFT), 제2 절연층(130), 평탄화층(140), 제1 전극(150), 화소 정의막(160), 발광 구조물(170), 제2 전극(180), 제1 미러층(220), 제2 미러층(230) 및 제2 베이스 기관(210)을 포함할 수 있다.

[0065] 상기 제1 베이스 기관(110)은 투명 절연 기관을 포함할 수 있다. 상기 버퍼층(115)이 상기 제1 베이스 기관(110) 상에 배치될 수 있다. 액티브 패턴(ACT)이 상기 버퍼층(115) 상에 배치될 수 있다. 상기 제1 절연층(120)이 상기 액티브 패턴(ACT)이 배치된 상기 제1 베이스 기관(110) 상에 배치될 수 있다. 게이트 전극(GE)을 포함하는 게이트 패턴이 상기 제1 절연층(120) 상에 배치될 수 있다. 상기 제2 절연층(130)이 상기 게이트 패턴이 배치된 상기 제1 절연층(120) 상에 배치될 수 있다. 소스 전극(SE) 및 드레인 전극(DE)을 포함하는 데이터 패턴이 상기 제2 절연층(130) 상에 배치될 수 있다. 상기 반도체 패턴(ACT), 상기 게이트 전극(GE), 상기 소스 전극(SE) 및 상기 드레인 전극(DE)은 상기 박막 트랜지스터(TFT)를 구성한다.

[0066] 상기 평탄화층(140)이 상기 박막 트랜지스터(TFT)가 배치된 상기 제2 절연층(130) 상에 배치될 수 있다. 상기 평탄화층(140)은 단층 구조로 형성될 수 있지만, 적어도 2이상의 절연막들을 포함하는 다층 구조로 형성될 수도 있다. 상기 평탄화층(140)은 유기 물질을 사용하여 형성될 수 있다. 예를 들면, 상기 평탄화층(140)은 포토레지스트, 아크릴계 수지, 폴리이미드계 수지, 폴리아미드계 수지, 실록산계(siloxane-based) 수지 등을 포함할 수 있다. 이들은 단독으로 또는 서로 조합되어 사용될 수 있다. 다른 예시적인 실시예들에 따르면, 상기 평탄화층(140)은 실리콘 화합물, 금속, 금속 산화물 등의 무기 물질을 사용하여 형성될 수도 있다. 예를 들면, 상기 평탄화층(140)은 실리콘 산화물, 실리콘 질화물, 실리콘 산질화물, 실리콘 산탄화물, 실리콘 탄질화물, 알루미늄, 마그네슘, 아연, 하프늄, 지르코늄, 티타늄, 탄탈륨, 알루미늄 산화물, 티타늄 산화물, 탄탈륨 산화물, 마그네슘 산화물, 아연 산화물, 하프늄 산화물, 지르코늄 산화물, 티타늄 산화물 등을 포함할 수 있다. 이들은 단독으로 또는 서로 조합되어 사용될 수 있다.

[0067] 상기 평탄화층(140)은 차광부(141)를 포함할 수 있다. 상기 차광부(141)는 상기 제1 전극(150)과 이웃하는 화소의 제1 전극 사이에서 상기 평탄화층(140)상에 돌출된다. 상기 평탄화층(140)은 투명하거나 불투명할 수 있다. 상기 평탄화층(140)이 불투명한 경우, 상기 차광부(141)는 효과적으로 광을 차단할 수 있다. 상기 평탄화층(140)이 투명하더라도, 상기 차광부(141)와 상기 화소 정의막(160)이 접하는 면에서 광이 반사 또는 굴절되어, 인접하는 화소에 영향을 주지 않을 수 있다. 상기 차광부(141)는 광을 차단하는 역할을 충분히 하기 위해, 충분한 높이를 가질 수 있다. 예를 들면, 상기 차광부(141)의 상면은 상기 발광 구조물(170)의 상면 보다 높게 형성될 수 있다.

[0068] 이에 따라, 상기 발광 구조물(170)에서 발생된 광의 일부가 상기 화소 정의막을 통해 인접하는 화소를 향하더라도, 상기 차광부(141)에 의해 차단되어, 인접하는 화소에 영향을 주지 않을 수 있다. 따라서, 화소들 간의 방출광의 혼색 등이 감소되어 표시 품질이 향상될 수 있다.

[0069] 상기 제1 전극(150)은 상기 평탄화층(140) 상에 배치될 수 있다. 상기 화소 정의막(160)은 상기 제1 전극(150)이 배치된 상기 평탄화층(140) 상에 배치될 수 있다. 상기 발광 구조물(170)은 상기 화소 정의막(160)의 상기 개구를 통해 노출되는 상기 제1 전극(150)상에 배치될 수 있다. 상기 제2 전극(180)은 상기 화소 정의막(160) 및 상기 발광 구조물(170) 상에 배치될 수 있다. 상기 제2 베이스 기관(210)은 상기 제2 전극(180) 상에 배치될

수 있다. 상기 제1 미러층(220)이 상기 제2 베이스 기판(210) 상에 배치될 수 있다. 상기 제2 미러층(230)이 상기 제1 미러층(220)이 배치된 상기 제2 베이스 기판(210) 상에 배치될 수 있다.

[0070] 도 4는 본 발명의 일 실시예에 따른 유기 발광 표시 패널의 단면도이다.

[0071] 도 4를 참조하면, 상기 유기 발광 표시 패널은 제2 차광 패턴(172) 및 화소 정의막(160)을 제외하고, 도 1의 유기 발광 표시 패널과 실질적으로 동일하므로, 반복되는 설명은 간략히 하거나 생략한다.

[0072] 상기 유기 발광 표시 패널은 제1 베이스 기판(110), 버퍼층(115), 제1 절연층(120), 박막 트랜지스터(TFT), 제2 절연층(130), 평탄화층(140), 제1 전극(150), 화소 정의막(160), 발광 구조물(170), 제2 차광 패턴(172), 제2 전극(180), 제1 미러층(220), 제2 미러층(230) 및 제2 베이스 기판(210)을 포함할 수 있다.

[0073] 상기 제1 베이스 기판(110)은 투명 절연 기판을 포함할 수 있다. 상기 버퍼층(115)이 상기 제1 베이스 기판(110) 상에 배치될 수 있다. 액티브 패턴(ACT)이 상기 버퍼층(115) 상에 배치될 수 있다. 상기 제1 절연층(120)이 상기 액티브 패턴(ACT)이 배치된 상기 제1 베이스 기판(110) 상에 배치될 수 있다. 게이트 전극(GE)을 포함하는 게이트 패턴이 상기 제1 절연층(120) 상에 배치될 수 있다. 상기 제2 절연층(130)이 상기 게이트 패턴이 배치된 상기 제1 절연층(120) 상에 배치될 수 있다. 소스 전극(SE) 및 드레인 전극(DE)을 포함하는 데이터 패턴이 상기 제2 절연층(130) 상에 배치될 수 있다. 상기 반도체 패턴(ACT), 상기 게이트 전극(GE), 상기 소스 전극(SE) 및 상기 드레인 전극(DE)은 상기 박막 트랜지스터(TFT)를 구성한다. 상기 평탄화층(140)이 상기 박막 트랜지스터(TFT)가 배치된 상기 제2 절연층(130) 상에 배치될 수 있다. 상기 제1 전극(150)은 상기 평탄화층(140) 상에 배치될 수 있다.

[0074] 상기 화소 정의막(160)은 상기 제1 전극(150)이 배치된 상기 평탄화층(140) 상에 배치될 수 있다. 상기 화소 정의막(160)은 상기 제1 전극(150)을 부분적으로 노출시키는 개구들(opening)를 형성할 수 있다. 상기 화소 정의막(160)은 투명한 유기 물질, 무기 물질 등을 사용하여 형성될 수 있다. 예를 들면, 상기 화소 정의막(160)은 포토레지스트, 폴리아크릴계 수지, 폴리이미드계 수지, 아크릴계 수지, 실리콘 화합물 등을 사용하여 형성될 수 있다.

[0075] 상기 화소 정의막(160)은 제1 부분(160a) 및 제2 부분(160b)을 포함할 수 있다. 상기 제1 부분(160a)은 상기 제1 전극(150)과 접하고, 상기 제2 부분(160b)은 인접하는 화소의 제1 전극과 접할 수 있다. 상기 제1 부분(160a)과 상기 제2 부분(160b)은 일 단면 상에서 서로 이격되어 배치될 수 있다.

[0076] 상기 제1 부분(160a)과 상기 제2 부분(160b) 사이에 상기 평탄화층(140), 상기 제1 부분(160a)의 측면 및 상기 제2 부분(160b)의 측면 상에 상기 제2 차광 패턴(172)이 배치될 수 있다. 상기 제2 차광 패턴(172)은 상기 발광 구조물(170)과 동일한 물질을 포함할 수 있다. 다른 예시적일 실시예들에 따르면, 상기 제2 차광 패턴(172)은 광을 차단하는 물질을 포함할 수 있다. 예를 들면, 상기 제2 차광 패턴(172)은 광을 차단하는 유기물을 포함할 수 있다.

[0077] 이에 따라, 상기 발광 구조물(170)에서 발생된 광의 일부가 상기 화소 정의막을 통해 인접하는 화소를 향하더라도, 상기 제1 부분(160a)과 상기 제2 부분(160b) 사이의 상기 제2 차광 패턴(172)에 차단되거나, 상기 제2 차광 패턴(172)의 표면에서 반사 또는 굴절되어, 인접하는 화소에 영향을 주지 않을 수 있다. 따라서, 화소들 간의 방출 광의 혼색 등이 감소되어 표시 품질이 향상될 수 있다.

[0078] 상기 발광 구조물(170)은 상기 화소 정의막(160)의 상기 개구를 통해 노출되는 상기 제1 전극(150)상에 배치될 수 있다. 상기 제2 전극(180)은 상기 화소 정의막(160) 및 상기 발광 구조물(170) 상에 배치될 수 있다. 상기 제2 베이스 기판(210)은 상기 제2 전극(180) 상에 배치될 수 있다. 상기 제1 미러층(220)이 상기 제2 베이스 기판(210) 상에 배치될 수 있다. 상기 제2 미러층(230)이 상기 제1 미러층(220)이 배치된 상기 제2 베이스 기판(210) 상에 배치될 수 있다.

[0079] 도 5는 본 발명의 일 실시예에 따른 유기 발광 표시 패널의 단면도이다.

[0080] 도 5를 참조하면, 상기 유기 발광 표시 패널은 화소 정의막(160) 및 제2 차광 패턴(172)을 제외하고, 도 4의 유기 발광 표시 패널과 실질적으로 동일하므로, 반복되는 설명은 간략히 하거나 생략한다.

[0081] 상기 유기 발광 표시 패널은 제1 베이스 기판(110), 버퍼층(115), 제1 절연층(120), 박막 트랜지스터(TFT), 제2 절연층(130), 평탄화층(140), 제1 전극(150), 화소 정의막(160), 발광 구조물(170), 제2 차광 패턴(172), 제2 전극(180), 제1 미러층(220), 제2 미러층(230) 및 제2 베이스 기판(210)을 포함할 수 있다.

- [0082] 상기 제1 베이스 기관(110)은 투명 절연 기관을 포함할 수 있다. 상기 버퍼층(115)이 상기 제1 베이스 기관(110) 상에 배치될 수 있다. 액티브 패턴(ACT)이 상기 버퍼층(115) 상에 배치될 수 있다. 상기 제1 절연층(120)이 상기 액티브 패턴(ACT)이 배치된 상기 제1 베이스 기관(110) 상에 배치될 수 있다. 게이트 전극(GE)을 포함하는 게이트 패턴이 상기 제1 절연층(120) 상에 배치될 수 있다. 상기 제2 절연층(130)이 상기 게이트 패턴이 배치된 상기 제1 절연층(120) 상에 배치될 수 있다. 소스 전극(SE) 및 드레인 전극(DE)을 포함하는 데이터 패턴이 상기 제2 절연층(130) 상에 배치될 수 있다. 상기 반도체 패턴(ACT), 상기 게이트 전극(GE), 상기 소스 전극(SE) 및 상기 드레인 전극(DE)은 상기 박막 트랜지스터(TFT)를 구성한다. 상기 평탄화층(140)이 상기 박막 트랜지스터(TFT)가 배치된 상기 제2 절연층(130) 상에 배치될 수 있다. 상기 제1 전극(150)은 상기 평탄화층(140) 상에 배치될 수 있다.
- [0083] 상기 화소 정의막(160)은 상기 제1 전극(150)이 배치된 상기 평탄화층(140) 상에 배치될 수 있다. 상기 화소 정의막(160)은 상기 제1 전극(150)을 부분적으로 노출시키는 개구들(opening)을 형성할 수 있다. 상기 화소 정의막(160)은 투명한 유기 물질, 무기 물질 등을 사용하여 형성될 수 있다.
- [0084] 상기 화소 정의막(160) 상에 상기 제1 전극(150)과 인접하는 화소의 제1 전극 사이에 함몰부(161)가 형성될 수 있다.
- [0085] 상기 제2 차광 패턴(172)이 상기 함몰부(161) 내에 배치될 수 있다. 상기 제2 차광 패턴(172)은 상기 함몰부(161)의 바닥면 및 상기 함몰부의 측면 상에 배치될 수 있다. 상기 제2 차광 패턴(172)이 광을 차단하는 역할을 충분히 하기 위해, 상기 함몰부(161)의 상기 바닥면은 상기 발광 구조물(170)의 상면 보다 낮은 높이에 형성될 수 있다. 상기 제2 차광 패턴(172)은 상기 발광 구조물(170)과 동일한 물질을 포함할 수 있다. 다른 예시적일 실시예들에 따르면, 상기 제2 차광 패턴(172)은 같은 광을 차단하는 물질을 포함할 수 있다. 예를 들면, 상기 제2 차광 패턴(172)은 광을 차단하는 유기물을 포함할 수 있다.
- [0086] 이에 따라, 상기 발광 구조물(170)에서 발생된 광의 일부가 상기 화소 정의막을 통해 인접하는 화소를 향하더라도, 상기 제2 차광 패턴(172)에 차단되거나, 상기 제2 차광 패턴(172)의 표면에서 반사 또는 굴절되어, 인접하는 화소에 영향을 주지 않을 수 있다. 따라서, 화소들 간의 방출 광의 혼색 등이 감소되어 표시 품질이 향상될 수 있다.
- [0087] 상기 발광 구조물(170)은 상기 화소 정의막(160)의 상기 개구를 통해 노출되는 상기 제1 전극(150) 상에 배치될 수 있다. 상기 제2 전극(180)은 상기 화소 정의막(160) 및 상기 발광 구조물(170) 상에 배치될 수 있다. 상기 제2 베이스 기관(210)은 상기 제2 전극(180) 상에 배치될 수 있다. 상기 제1 미러층(220)이 상기 제2 베이스 기관(210) 상에 배치될 수 있다. 상기 제2 미러층(230)이 상기 제1 미러층(220)이 배치된 상기 제2 베이스 기관(210) 상에 배치될 수 있다.
- [0088] 도 6은 본 발명의 일 실시예에 따른 유기 발광 표시 패널의 단면도이다.
- [0089] 도 6을 참조하면, 상기 유기 발광 표시 패널은 화소 정의막(160), 제1 미러층(220) 및 제2 미러층(230)을 제외하고 도 1의 유기 발광 표시 패널과 실질적으로 동일하므로, 반복되는 설명은 간략히 하거나 생략한다.
- [0090] 상기 제1 베이스 기관(110)은 투명 절연 기관을 포함할 수 있다. 상기 버퍼층(115)이 상기 제1 베이스 기관(110) 상에 배치될 수 있다. 액티브 패턴(ACT)이 상기 버퍼층(115) 상에 배치될 수 있다. 상기 제1 절연층(120)이 상기 액티브 패턴(ACT)이 배치된 상기 제1 베이스 기관(110) 상에 배치될 수 있다. 게이트 전극(GE)을 포함하는 게이트 패턴이 상기 제1 절연층(120) 상에 배치될 수 있다. 상기 제2 절연층(130)이 상기 게이트 패턴이 배치된 상기 제1 절연층(120) 상에 배치될 수 있다. 소스 전극(SE) 및 드레인 전극(DE)을 포함하는 데이터 패턴이 상기 제2 절연층(130) 상에 배치될 수 있다. 상기 반도체 패턴(ACT), 상기 게이트 전극(GE), 상기 소스 전극(SE) 및 상기 드레인 전극(DE)은 상기 박막 트랜지스터(TFT)를 구성한다. 상기 평탄화층(140)이 상기 박막 트랜지스터(TFT)가 배치된 상기 제2 절연층(130) 상에 배치될 수 있다. 상기 제1 전극(150)은 상기 평탄화층(140) 상에 배치될 수 있다. 상기 화소 정의막(160)은 상기 제1 전극(150)이 배치된 상기 평탄화층(140) 상에 배치될 수 있다. 상기 발광 구조물(170)은 상기 화소 정의막(160)의 상기 개구를 통해 노출되는 상기 제1 전극(150) 상에 배치될 수 있다. 상기 제2 전극(180)은 상기 화소 정의막(160) 및 상기 발광 구조물(170) 상에 배치될 수 있다. 상기 제2 베이스 기관(210)은 상기 제2 전극(180) 상에 배치될 수 있다.
- [0091] 상기 제1 미러층(220)이 상기 제2 베이스 기관(210) 상에 배치될 수 있다. 상기 제1 미러층(220)은 상기 발광 구조물(180)에 대응되는 개구를 형성한다. 상기 제1 미러층(220)은 외부광을 반사하기 위해 금속과 같은 반사율이 높은 물질을 포함할 수 있다. 예를 들어, 상기 제1 미러층(220)은 알루미늄(Al), 크롬(Cr), 은(Ag), 철(Fe),

플라티늄(Pt), 수은(Hg), 니켈(Ni), 텅스텐(W), 바나듐(V) 또는 몰리브덴(Mo) 등을 포함할 수 있다. 일 실시예에서, 상기 제1 미러층(220)은 투명 전도성 금속 산화물층 및 금속층을 포함하는 복수의 층으로 구성될 수 있다. 예를들면, 상기 제1 미러층(220)은 ITO/Ag/ITO의 삼중막으로 형성될 수 있다.

[0092] 상기 제1 미러층(220)은 상기 제2 베이스 기판(210)의 표면과 평행하게 배치되는 제1 면(222) 및 상기 제1 면(222)과 상기 제2 베이스 기판(210)의 상기 표면을 연결하는 측면(223)을 포함한다. 상기 제1 면(222) 및 상기 측면(223) 상에는 요철이 형성될 수 있다. 상기 요철은 플라즈마 에칭 방법, 임프린트 리소그래피 방법 등 다양한 방법으로 형성될 수 있다.

[0093] 이에 따라, 상기 발광 구조물(170)에서 발생된 광의 일부가 상기 제1 미러층(220)의 상기 제1 면(222)을 향하는 경우, 상기 요철에 의해 난반사되어, 인접하는 화소에 영향을 주지 않을 수 있다. 따라서, 화소들 간의 방출 광의 혼색 등이 감소되어 표시 품질이 향상될 수 있다.

[0094] 상기 제2 미러층(230)은 상기 제1 미러층(220)이 배치된 상기 제2 베이스 기판(210) 상에 배치될 수 있다. 상기 제2 미러층(230)의 제2 면(232)은 상기 제1 미러층(220)의 상기 제1 면(222)과 중첩한다. 상기 제2 미러층(230)의 상기 제2 면(232)은 평탄할 수 있다. 다른 예시적인 실시예들에 따르면, 상기 제2 미러층(230)의 상기 제2 면(232) 상에는 상기 제1 미러층(220)의 상기 제1 면(222)과 유사하게 요철이 형성될 수 있다.

[0095] 도 7은 본 발명의 일 실시예에 따른 유기 발광 표시 패널의 단면도이다.

[0096] 도 7을 참조하면, 상기 유기 발광 표시 패널은 화소 정의막(160)을 제외하고 도 6의 유기 발광 표시 패널과 실질적으로 동일하므로, 반복되는 설명은 간략히 하거나 생략한다.

[0097] 상기 제1 베이스 기판(110)은 투명 절연 기판을 포함할 수 있다. 상기 버퍼층(115)이 상기 제1 베이스 기판(110) 상에 배치될 수 있다. 액티브 패턴(ACT)이 상기 버퍼층(115) 상에 배치될 수 있다. 상기 제1 절연층(120)이 상기 액티브 패턴(ACT)이 배치된 상기 제1 베이스 기판(110) 상에 배치될 수 있다. 게이트 전극(GE)을 포함하는 게이트 패턴이 상기 제1 절연층(120) 상에 배치될 수 있다. 상기 제2 절연층(130)이 상기 게이트 패턴이 배치된 상기 제1 절연층(120) 상에 배치될 수 있다. 소스 전극(SE) 및 드레인 전극(DE)을 포함하는 데이터 패턴이 상기 제2 절연층(130) 상에 배치될 수 있다. 상기 반도체 패턴(ACT), 상기 게이트 전극(GE), 상기 소스 전극(SE) 및 상기 드레인 전극(DE)은 상기 박막 트랜지스터(TFT)를 구성한다. 상기 평탄화층(140)이 상기 박막 트랜지스터(TFT)가 배치된 상기 제2 절연층(130) 상에 배치될 수 있다. 상기 제1 전극(150)은 상기 평탄화층(140) 상에 배치될 수 있다.

[0098] 상기 화소 정의막(160)은 상기 제1 전극(150)이 배치된 상기 평탄화층(140) 상에 배치될 수 있다. 상기 화소 정의막(160)은 상기 제1 전극(150)을 부분적으로 노출시키는 개구들(opening)를 형성할 수 있다. 상기 화소 정의막(160)은 투명한 유기 물질, 무기 물질 등을 사용하여 형성될 수 있다. 예를 들면, 상기 화소 정의막(160)은 포토레지스트, 폴리아크릴계 수지, 폴리이미드계 수지, 아크릴계 수지, 실리콘 화합물 등을 사용하여 형성될 수 있다.

[0099] 상기 화소 정의막(160)은 상기 제1 베이스 기판(110)의 표면과 평행하게 배치되는 상면(162) 및 상기 상면(162)과 연결되는 측면(163)을 포함할 수 있다. 상기 상면(162) 상에 요철이 형성될 수 있다. 상기 요철은 플라즈마 에칭 방법, 임프린트 리소그래피 방법 등 다양한 방법으로 형성될 수 있다. 상기 측면(163)은 평평하며, 상기 측면(163) 상에는 요철이 형성되지 않을 수 있다. 상기 발광 구조물(170)과 접촉하는 상기 측면(163) 상에는 요철이 형성되지 않으므로, 상기 발광 구조물(170)의 특성에 영향을 미치지 않을 수 있다.

[0100] 이에 따라, 상기 발광 구조물(170)에서 발생된 광의 일부가 상기 화소 정의막을 통해 인접하는 화소를 향하더라도, 상기 요철에 의해 난반사되어, 인접하는 화소에 영향을 주지 않을 수 있다. 따라서, 화소들 간의 방출 광의 혼색 등이 감소되어 표시 품질이 향상될 수 있다.

[0101] 상기 발광 구조물(170)은 상기 화소 정의막(160)의 상기 개구를 통해 노출되는 상기 제1 전극(150)상에 배치될 수 있다. 상기 제2 전극(180)은 상기 화소 정의막(160) 및 상기 발광 구조물(170) 상에 배치될 수 있다. 상기 제2 베이스 기판(210)은 상기 제2 전극(180) 상에 배치될 수 있다.

[0102] 상기 제1 미러층(220)은 상기 제2 베이스 기판(210)의 표면과 평행하게 배치되는 제1 면(222) 및 상기 제1 면(222)과 상기 제2 베이스 기판(210)의 상기 표면을 연결하는 측면(223)을 포함한다. 상기 제1 면(222) 및 상기 측면(223) 상에는 요철이 형성될 수 있다. 상기 제2 미러층(230)은 상기 제1 미러층(220)이 배치된 상기 제2 베이스 기판(210) 상에 배치될 수 있다. 상기 제2 미러층(230)의 제2 면(232)은 상기 제1 미러층(220)의 상기 제1

면(222)과 중첩한다. 상기 제2 미러층(230)의 상기 제2 면(232)은 평탄할 수 있다.

[0103] 도 8은 본 발명의 일 실시예에 따른 유기 발광 표시 패널의 단면도이다.

[0104] 도 8을 참조하면, 상기 유기 발광 표시 패널은 화소 정의막(160)을 제외하고 도 7의 유기 발광 표시 패널과 실질적으로 동일하므로, 반복되는 설명은 간략히 하거나 생략한다.

[0105] 상기 제1 베이스 기판(110)은 투명 절연 기판을 포함할 수 있다. 상기 버퍼층(115)이 상기 제1 베이스 기판(110) 상에 배치될 수 있다. 액티브 패턴(ACT)이 상기 버퍼층(115) 상에 배치될 수 있다. 상기 제1 절연층(120)이 상기 액티브 패턴(ACT)이 배치된 상기 제1 베이스 기판(110) 상에 배치될 수 있다. 게이트 전극(GE)을 포함하는 게이트 패턴이 상기 제1 절연층(120) 상에 배치될 수 있다. 상기 제2 절연층(130)이 상기 게이트 패턴이 배치된 상기 제1 절연층(120) 상에 배치될 수 있다. 소스 전극(SE) 및 드레인 전극(DE)을 포함하는 데이터 패턴이 상기 제2 절연층(130) 상에 배치될 수 있다. 상기 반도체 패턴(ACT), 상기 게이트 전극(GE), 상기 소스 전극(SE) 및 상기 드레인 전극(DE)은 상기 박막 트랜지스터(TFT)를 구성한다. 상기 평탄화층(140)이 상기 박막 트랜지스터(TFT)가 배치된 상기 제2 절연층(130) 상에 배치될 수 있다. 상기 제1 전극(150)은 상기 평탄화층(140) 상에 배치될 수 있다.

[0106] 상기 화소 정의막(160)은 상기 제1 전극(150)이 배치된 상기 평탄화층(140) 상에 배치될 수 있다. 상기 화소 정의막(160)은 상기 제1 전극(150)을 부분적으로 노출시키는 개구들(opening)을 형성할 수 있다. 상기 화소 정의막(160)은 투명한 유기 물질, 무기 물질 등을 사용하여 형성될 수 있다. 예를 들면, 상기 화소 정의막(160)은 포토레지스트, 폴리아크릴계 수지, 폴리이미드계 수지, 아크릴계 수지, 실리콘 화합물 등을 사용하여 형성될 수 있다.

[0107] 상기 화소 정의막(160)은 제1 부분(160a) 및 제2 부분(160b)을 포함할 수 있다. 상기 제1 부분(160a)은 상기 제1 전극(150)과 접하고, 상기 제2 부분(160b)은 인접하는 화소의 제1 전극과 접할 수 있다. 상기 제1 부분(160a)과 상기 제2 부분(160b)은 일 단면 상에서 서로 이격되어 배치될 수 있다.

[0108] 상기 제1 부분(160a)은 상기 제1 베이스 기판(110)의 표면과 평행하게 배치되는 제1 상면(162a) 및 상기 제1 상면(162a)과 연결되는 제1 측면(163a)을 포함할 수 있다. 상기 제1 상면(162a) 상에 요철이 형성될 수 있다. 상기 요철은 플라즈마 에칭 방법, 임프린트 리소그래피 방법 등 다양한 방법으로 형성될 수 있다. 상기 제1 측면(163a)은 평평하며, 상기 제1 측면(163a) 상에는 요철이 형성되지 않을 수 있다.

[0109] 상기 제2 부분(160b)은 상기 제1 베이스 기판(110)의 표면과 평행하게 배치되는 제2 상면(162b) 및 상기 제2 상면(162b)과 연결되는 제2 측면(163b)을 포함할 수 있다. 상기 제2 상면(162b) 상에 요철이 형성될 수 있다. 상기 요철은 플라즈마 에칭 방법, 임프린트 리소그래피 방법 등 다양한 방법으로 형성될 수 있다. 상기 제2 측면(163b)은 평평하며, 상기 제2 측면(163b) 상에는 요철이 형성되지 않을 수 있다. 상기 발광 구조물(170)과 접촉하는 상기 제1 측면(163a) 및 상기 제2 측면(163b) 상에는 요철이 형성되지 않으므로, 상기 발광 구조물(170)의 특성에 영향을 미치지 않을 수 있다.

[0110] 이에 따라, 상기 발광 구조물(170)에서 발생된 광의 일부가 상기 화소 정의막을 통해 인접하는 화소를 향하더라도, 상기 요철에 의해 난반사되거나, 상기 제1 부분(160a)과 상기 제2 부분(160 b) 사이의 상기 화소 정의막(160)의 표면에서 반사 또는 굴절되어, 인접하는 화소에 영향을 주지 않을 수 있다. 따라서, 화소들 간의 방출 광의 혼색 등이 감소되어 표시 품질이 향상될 수 있다.

[0111] 도 9a 내지 도9j는 도 8의 유기 발광 표시 패널의 제조 공정을 나타낸 단면도들이다.

[0112] 도 9a를 참조하면, 버퍼층(115)이 제1 베이스 기판(110) 상에 형성될 수 있다. 상기 버퍼층(115)은 스핀 코팅(spin coating) 공정, 화학 기상 증착(CVD) 공정, 플라즈마 증대 화학 기상 증착(PECVD) 공정, 고밀도 플라즈마-화학 기상 증착(HDP-CVD) 공정, 프린팅(printing) 공정 등을 이용하여 수득될 수 있다.

[0113] 액티브 패턴 (ACT)이 상기 버퍼층(115) 상에 형성될 수 있다. 상기 버퍼층(115) 상에 액티브층(도시되지 않음)을 형성한 후, 상기 액티브층을 패터닝하여 예비 액티브 패턴(도시되지 않음)을 형성할 수 있다. 후속하여, 상기 예비 액티브 패턴 대해 결정화 공정을 수행함으로써, 상기 버퍼층(115) 상에 상기 액티브 패턴(ACT)을 형성할 수 있다. 여기서, 상기 액티브층은 화학 기상 증착 공정, 플라즈마 증대 화학 기상 증착 공정, 저압 화학 기상 증착 공정, 스퍼터링 공정 등을 이용하여 형성될 수 있다. 상기 액티브층이 아몰퍼스 실리콘을 포함할 경우, 상기 액티브 패턴 (ACT)은 폴리실리콘으로 구성될 수 있다. 또한, 상기 예비 액티브 패턴으로부터 상기 액티브 패턴들(ACT)을 수득하기 위한 결정화 공정은 레이저 조사 공정, 열처리 공정, 촉매를 이용하는 열처리 공정 등

을 포함할 수 있다. 다른 예시적인 실시예들에 있어서, 상기 액티브 패턴들(ACT) 및/또는 상기 예비 액티브 패턴을 형성한 다음, 상기 액티브 패턴들(ACT) 및/또는 상기 예비 액티브 패턴에 대하여 탈수소 공정을 수행할 수 있다. 이러한 탈수소 공정에 따라 상기 액티브 패턴(ACT) 및/또는 상기 예비 액티브 패턴 내의 수소 원자들의 농도를 감소시킬 수 있으므로, 결과적으로 상기 액티브 패턴들(ACT)의 전기적인 특성을 향상시킬 수 있다.

- [0114] 도 9b를 참조하면, 제1 절연층(120)이 상기 액티브 패턴(ACT)이 형성된 상기 버퍼층(115) 상에 형성될 수 있다. 상기 제1 절연층(120)은 화학 기상 증착 공정, 스핀 코팅 공정, 플라즈마 증대 화학 기상 증착 공정, 스퍼터링 공정, 진공 증착 공정, 고밀도 플라즈마-화학 기상 증착 공정, 프린팅 공정 등을 이용하여 수득될 수 있다.
- [0115] 게이트 전극(GE)을 포함하는 게이트 패턴이 상기 제1 절연층(120) 상에 형성될 수 있다. 상기 제1 절연층(120) 상에 제1 도전막(도시되지 않음)을 형성한 후, 사진 식각 공정 또는 추가적인 식각 마스크를 이용하는 식각 공정 등을 이용하여 상기 제1 도전막을 패터닝함으로써, 상기 게이트 패턴을 수득할 수 있다.
- [0116] 도 9c를 참조하면, 제2 절연층(130)이 상기 게이트 패턴이 형성된 상기 제1 절연층(120) 상에 형성될 수 있다. 상기 제2 절연층(130)은 스핀 코팅 공정, 화학 기상 증착 공정, 플라즈마 증대 화학 기상 증착 공정, 고밀도 플라즈마-화학 기상 증착 공정 등을 이용하여 수득될 수 있다.
- [0117] 상기 제2 절연층(130) 상에 소스 전극(SE) 및 드레인 전극(DE)을 포함하는 데이터 패턴을 형성할 수 있다. 상기 제2 절연층(130) 및 상기 제1 절연층(120)을 부분적으로 식각하여 상기 액티브 패턴(ACT)의 상기 소스 및 드레인 영역을 각각 노출시키는 콘택홀들을 형성한 다음, 상기 콘택홀들을 채우면서 상기 제2 절연층(130) 상에 제2 도전막(도시되지 않음)을 형성할 수 있다. 이후에, 상기 제2 도전막을 패터닝하여 상기 데이터 패턴을 수득할 수 있다.
- [0118] 도 9d를 참조하면, 평탄화층(140)이 상기 데이터 패턴이 형성된 상기 제2 절연층(130) 상에 형성될 수 있다. 상기 평탄화층(140)의 구성 물질에 따라 스핀 코팅 공정, 프린팅 공정, 스퍼터링 공정, 화학 기상 증착 공정, 원자층 적층 공정, 플라즈마 증대 화학 기상 증착 공정, 고밀도 플라즈마-화학 기상 증착 공정, 진공 증착 공정 등을 이용하여 상기 평탄화층(140)을 수득할 수 있다.
- [0119] 예시적인 실시예들에 있어서, 상기 평탄화층(140)의 표면 평탄도를 향상시키기 위하여 상기 평탄화층(140)에 대해 평탄화(planarization) 공정을 수행할 수 있다. 예를 들면, 상기 평탄화층(140)에 대해 화학 기계적 연마(CMP) 공정, 에치 백(etch-back) 공정 등을 수행함으로써 상기 평탄화층(140)이 실질적으로 평탄한 상면을 가질 수 있다.
- [0120] 제1 전극(150)이 상기 평탄화층(140) 상에 형성될 수 있다. 사진 식각 공정이나 추가적인 마스크를 사용하는 식각 공정을 통해 상기 평탄화층(140)을 부분적으로 식각함으로써, 상기 평탄화층(140)을 관통하여 박막 트랜지스터(TFT)의 상기 드레인 전극(DE)을 부분적으로 노출시키는 콘택홀을 형성할 수 있다.
- [0121] 예시적인 실시예들에 있어서, 상기 콘택홀은 소정의 각도로 경사진 측벽을 가질 수 있다. 예를 들면, 상기 콘택홀은 하부 폭 보다 실질적으로 넓은 상부 폭을 가질 수 있다.
- [0122] 상기 제1 전극(150)은 상기 콘택홀을 채우면서 상기 평탄화층(140) 상에 형성될 수 있다. 상기 제1 화소 전극(150)은 상기 콘택홀을 통해 노출되는 상기 드레인 전극(DE)에 접촉될 수 있다. 예를 들면, 상기 평탄화층(140) 상에 화소 전극층을 형성한 후, 사진 식각 공정 또는 추가적인 식각 마스크를 이용하는 식각 공정 등을 이용하여 상기 화소 전극층을 패터닝 함으로써, 상기 제1 전극(150)을 형성할 수 있다. 상기 화소 전극층은 프린팅 공정, 스퍼터링 공정, 화학 기상 증착 공정, 원자층 적층 공정, 진공 증착 공정, 펄스 레이저 증착 공정 등을 이용하여 형성될 수 있다.
- [0123] 도 9e를 참조하면, 상기 제1 전극(160)이 형성된 상기 평탄화층(140) 상에 원시 화소 정의막(160')을 형성할 수 있다. 상기 원시 화소 정의막(160')은 스핀 코팅 공정, 스프레이 공정, 프린팅 공정, 화학 기상 증착 공정 등을 이용하여 형성될 수 있다.
- [0124] 상기 원시 화소 정의막(160')의 상부면에 요철을 형성할 수 있다. 상기 요철은 다양한 방법으로 형성될 수 있다. 예를 들면, 상기 원시 화소 정의막(160')의 특성에 따라 상기 요철은 러빙(rubbing) 공정, 샌드블라스트(sand blast) 공정, 플라즈마 에칭 공정, 임프린트 리소그래피 공정 등에 의해 형성될 수 있다.
- [0125] 도 9f를 참조하면, 상기 원시 화소 정의막(160')을 패터닝하여 화소 정의막(160)을 형성할 수 있다. 상기 화소 정의막(160)은 제1 부분(160a) 및 제2 부분(160b)을 포함할 수 있다. 상기 제1 부분(160a)은 상기 제1 전극(150)과 접하고, 상기 제2 부분(160b)은 인접하는 화소의 제1 전극과 접할 수 있다. 상기 제1 부분(160a)과 상

기 제2 부분(160b)은 일 단면 상에서 서로 이격되도록 형성될 수 있다.

- [0126] 상기 화소 정의막(160)을 형성하기 전에, 상기 원시 화소 정의막(160')의 상기 상부면에 요철을 형성하므로, 상기 제1 부분(160a)의 제1 상면(162a)에는 요철이 형성되어 있고, 상기 제1 부분(160a)의 제1 측면(163a)에는 요철이 형성되지 않을 수 있다. 또한, 상기 제2 부분(160b)의 제2 상면(162b)에는 요철이 형성되어 있고, 상기 제2 부분(160b)의 제2 측면(163b)에는 요철이 형성되지 않을 수 있다.
- [0127] 도 9g를 참조하면, 발광 구조물(170)이 상기 제1 전극(150) 상에 형성될 수 있다. 상기 발광 구조물(170)은 레이저 전사 공정, 프린팅 공정 등을 이용하여 수득될 수 있다.
- [0128] 제2 전극(180)이 상기 발광 구조물(170) 및 상기 화소 정의막(160) 상에 형성될 수 있다. 상기 제2 전극(180)은 프린팅 공정, 스퍼터링 공정, 화학 기상 증착 공정, 원자층 적층 공정, 진공 증착 공정, 펄스 레이저 증착 공정 등을 이용하여 형성될 수 있다. 상기 제2 전극(180)의 상기 화소 정의막(160)의 상기 요철을 커버하는 부분은 평탄한 표면을 가질 수 있다. 다른 실시예에 따르면, 상기 제2 전극(180)의 상기 화소 정의막(160)의 상기 요철을 커버하는 부분은 상기 요철에 의해 평탄하지 않은 표면을 가질 수 있다.
- [0129] 도 9h를 참조하면, 제2 베이스 기판(210) 상에 개구를 정의하는 제1 미러층(220)이 형성될 수 있다. 상기 제1 미러층(220)은 상기 제2 베이스 기판(210) 상에 금속층을 형성한 후, 사진 식각 공정 또는 추가적인 식각 마스크를 이용하는 식각 공정 등을 이용하여 상기 금속층을 패터닝함으로써, 상기 제1 미러층(220)을 수득할 수 있다.
- [0130] 도 9i를 참조하면, 상기 제1 미러층(220) 상에 요철을 형성할 수 있다. 상기 제1 미러층(220)은 상기 제2 베이스 기판(210)의 표면과 평행하게 배치되는 제1 면(222) 및 상기 제1 면(222)과 상기 제2 베이스 기판(210)의 상기 표면을 연결하는 측면(223)을 포함한다. 상기 제1 면(222) 및 상기 측면(223) 상에는 상기 요철이 형성될 수 있다. 상기 요철은 다양한 방법으로 형성될 수 있다. 예를 들면, 상기 제1 미러층(220)의 특성에 따라 상기 요철은 러빙(rubbing) 공정, 샌드블라스트(sand blast) 공정, 플라즈마 에칭 공정, 임프린트 리소그래피 공정 등에 의해 형성될 수 있다.
- [0131] 도 9j를 참조하면, 상기 제1 미러층(220) 및 상기 제2 베이스 기판(210) 상에 제2 미러층(230)을 형성할 수 있다. 상기 제2 미러층(MR2)은 상기 제1 미러층(230) 및 상기 제1 미러층(230)의 상기 개구들에 의해 노출되는 상기 제2 베이스 기판(210)의 부분들을 모두 커버할 수 있다. 상기 제2 미러층(230)의 상기 제1 미러층(220)의 상기 요철을 커버하는 부분은 평탄한 표면을 가질 수 있다. 다른 실시예에 따르면, 상기 제2 미러층(230)의 상기 제1 미러층(220)의 상기 요철을 커버하는 부분은 상기 요철에 의해 평탄하지 않은 표면을 가질 수 있다.
- [0132] 이후, 상기 제1 미러층(220) 및 상기 제2 미러층(230)이 형성된 상기 제2 베이스 기판(210)을 상기 제2 전극(180)이 형성된 제1 베이스 기판(110)과 마주보게 배치시켜 상기 유기 발광 표시 패널을 제조할 수 있다.
- [0133] 도 10a 내지 도 10d는 도 2의 유기 발광 표시 패널의 제조 공정을 나타낸 단면도들이다.
- [0134] 도 10a를 참조하면, 버퍼층(115)이 제1 베이스 기판(110) 상에 형성될 수 있다. 액티브 패턴 (ACT)이 상기 버퍼층(115) 상에 형성될 수 있다. 제1 절연층(120)이 상기 액티브 패턴(ACT)이 형성된 상기 버퍼층(115) 상에 형성될 수 있다. 게이트 전극(GE)을 포함하는 게이트 패턴이 상기 제1 절연층(120) 상에 형성될 수 있다. 제2 절연층(130)이 상기 게이트 패턴이 형성된 상기 제1 절연층(120) 상에 형성될 수 있다. 상기 제2 절연층(130) 상에 소스 전극(SE) 및 드레인 전극(DE)을 포함하는 데이터 패턴을 형성할 수 있다. 상기 제2 절연층(130) 상에 소스 전극(SE) 및 드레인 전극(DE)을 포함하는 데이터 패턴을 형성할 수 있다. 평탄화층(140)이 상기 데이터 패턴이 형성된 상기 제2 절연층(130) 상에 형성될 수 있다.
- [0135] 제1 차광 패턴(145)이 상기 제2 절연층(130) 상에 형성될 수 있다. 상기 제1 차광 패턴(145)은 제1 전극(도 10b의 150 참조)과 이웃하는 화소의 제1 전극 사이에 형성될 수 있다. 상기 제1 차광 패턴(145)은 광을 차단할 수 있는 물질을 포함할 수 있다. 상기 제1 차광 패턴(145)은 광을 투과시키지 않는 금속, 금속 산화물, 유기물, 무기물 등을 포함할 수 있다. 예를 들면, 상기 제1 차광 패턴(145)은 상기 평탄화층(140) 상에 금속층을 형성한 후, 사진 식각 공정 또는 추가적인 식각 마스크를 이용하는 식각 공정 등을 이용하여 상기 금속층을 패터닝함으로써, 상기 제1 차광 패턴(145)을 수득할 수 있다.
- [0136] 도 10b를 참조하면, 제1 전극(150)이 상기 제1 차광 패턴(145)이 형성된 상기 평탄화층(140) 상에 형성될 수 있다. 상기 평탄화층(140) 상에 화소 전극층을 형성한 후, 사진 식각 공정 또는 추가적인 식각 마스크를 이용하는 식각 공정 등을 이용하여 상기 화소 전극층을 패터닝 함으로써, 상기 제1 전극(150)을 형성할 수 있다.

- [0137] 화소 정의막(160)이 상기 제1 차광 패턴(145) 및 상기 제1 전극(150)이 형성된 상기 평탄화층(140) 상에 형성될 수 있다. 상기 화소 정의막(160)은 스핀 코팅 공정, 스프레이 공정, 프린팅 공정, 화학 기상 증착 공정 등을 이용하여 형성될 수 있다. 예시적인 실시예들에 따르면, 상기 화소 정의막(160)을 식각하여 상기 제1 전극(150)을 부분적으로 노출시키는 개구(opening)를 형성할 수 있다.
- [0138] 도 10c를 참조하면, 발광 구조물(170)이 상기 제1 전극(150) 상에 형성될 수 있다. 상기 발광 구조물(170)은 레이저 전사 공정, 프린팅 공정 등을 이용하여 수득될 수 있다.
- [0139] 제2 전극(180)이 상기 발광 구조물(170) 및 상기 화소 정의막(160) 상에 형성될 수 있다. 상기 제2 전극(180)은 프린팅 공정, 스퍼터링 공정, 화학 기상 증착 공정, 원자층 적층 공정, 진공 증착 공정, 펄스 레이저 증착 공정 등을 이용하여 형성될 수 있다.
- [0140] 도 10d를 참조하면, 제2 베이스 기판(210) 상에 제1 미러층(220) 및 제2 미러층(230)을 형성할 수 있다.
- [0141] 이후, 상기 제1 미러층(220) 및 상기 제2 미러층(230)이 형성된 상기 제2 베이스 기판(210)을 상기 제2 전극(180)이 형성된 상기 제1 베이스 기판(110)과 마주보게 배치시켜 상기 유기 발광 표시 장치를 제조할 수 있다.
- [0142] 도 11a 내지 도 11e는 도 3의 유기 발광 표시 패널의 제조 공정을 나타낸 단면도들이다.
- [0143] 도 11a를 참조하면, 버퍼층(115)이 제1 베이스 기판(110) 상에 형성될 수 있다. 액티브 패턴 (ACT)이 상기 버퍼층(115) 상에 형성될 수 있다. 제1 절연층(120)이 상기 액티브 패턴(ACT)이 형성된 상기 버퍼층(115) 상에 형성될 수 있다. 게이트 전극(GE)을 포함하는 게이트 패턴이 상기 제1 절연층(120) 상에 형성될 수 있다. 제2 절연층(130)이 상기 게이트 패턴이 형성된 상기 제1 절연층(120) 상에 형성될 수 있다. 상기 제2 절연층(130) 상에 소스 전극(SE) 및 드레인 전극(DE)을 포함하는 데이터 패턴을 형성할 수 있다. 상기 제2 절연층(130) 상에 소스 전극(SE) 및 드레인 전극(DE)을 포함하는 데이터 패턴을 형성할 수 있다.
- [0144] 원시 평탄화층(140')이 상기 데이터 패턴이 형성된 상기 제2 절연층(130) 상에 형성될 수 있다. 상기 원시 평탄화층(140')의 구성 물질에 따라 스핀 코팅 공정, 프린팅 공정, 스퍼터링 공정, 화학 기상 증착 공정, 원자층 적층 공정, 플라스마 증대 화학 기상 증착 공정, 고밀도 플라스마-화학 기상 증착 공정, 진공 증착 공정 등을 이용하여 상기 원시 평탄화층(140')을 수득할 수 있다.
- [0145] 포토 레지스트 패턴(PR)이 상기 원시 평탄화층(140') 상에 형성될 수 있다. 상기 포토 레지스트 패턴(PR)은 상기 원시 평탄화층(140') 상에 포토 레지스트층을 형성한 후, 하프톤(half tone) 마스크 또는 슬릿 slit) 마스크 등의 제3 노광 마스크를 이용한 사진 식각 공정을 통해 상기 포토 레지스트층을 패터닝하여 상기 포토 레지스트 패턴(PR)을 형성할 수 있다.
- [0146] 도 11b를 참조하면, 상기 포토 레지스트 패턴(PR)을 이용하여 상기 원시 평탄화층(140')을 패터닝 하여, 평탄화층(140)이 형성될 수 있다. 예를 들면, 상기 포토 레지스트 패턴(PR)을 식각 장벽으로 하여 상기 원시 평탄화층(140')을 건식 식각할 수 있다. 이에 따라, 상기 드레인 전극(DE)의 일부를 노출시키는 개구를 정의하고, 차광부(141)를 포함하는 평탄화층(140)이 형성될 수 있다.
- [0147] 도 11c를 참조하면, 화소 정의막(160)이 상기 제1 전극(150)이 형성된 상기 평탄화층(140) 상에 형성될 수 있다. 상기 화소 정의막(160)은 스핀 코팅 공정, 스프레이 공정, 프린팅 공정, 화학 기상 증착 공정 등을 이용하여 형성될 수 있다. 예시적인 실시예들에 따르면, 상기 화소 정의막(160)을 식각하여 상기 제1 전극(150)을 부분적으로 노출시키는 개구(opening)를 형성할 수 있다.
- [0148] 도 11d를 참조하면, 발광 구조물(170)이 상기 제1 전극(150) 상에 형성될 수 있다. 상기 발광 구조물(170)은 레이저 전사 공정, 프린팅 공정 등을 이용하여 수득될 수 있다.
- [0149] 제2 전극(180)이 상기 발광 구조물(170) 및 상기 화소 정의막(160) 상에 형성될 수 있다. 상기 제2 전극(180)은 프린팅 공정, 스퍼터링 공정, 화학 기상 증착 공정, 원자층 적층 공정, 진공 증착 공정, 펄스 레이저 증착 공정 등을 이용하여 형성될 수 있다.
- [0150] 도 11e를 참조하면, 제2 베이스 기판(210) 상에 제1 미러층(220) 및 제2 미러층(230)을 형성할 수 있다.
- [0151] 이후, 상기 제1 미러층(220) 및 상기 제2 미러층(230)이 형성된 상기 제2 베이스 기판(210)을 상기 제2 전극(180)이 형성된 상기 제1 베이스 기판(110)과 마주보게 배치시켜 상기 유기 발광 표시 장치를 제조할 수 있다.
- [0152] 도 12a 내지 도 12c는 도 4의 유기 발광 표시 패널의 제조 공정을 나타낸 단면도들이다.

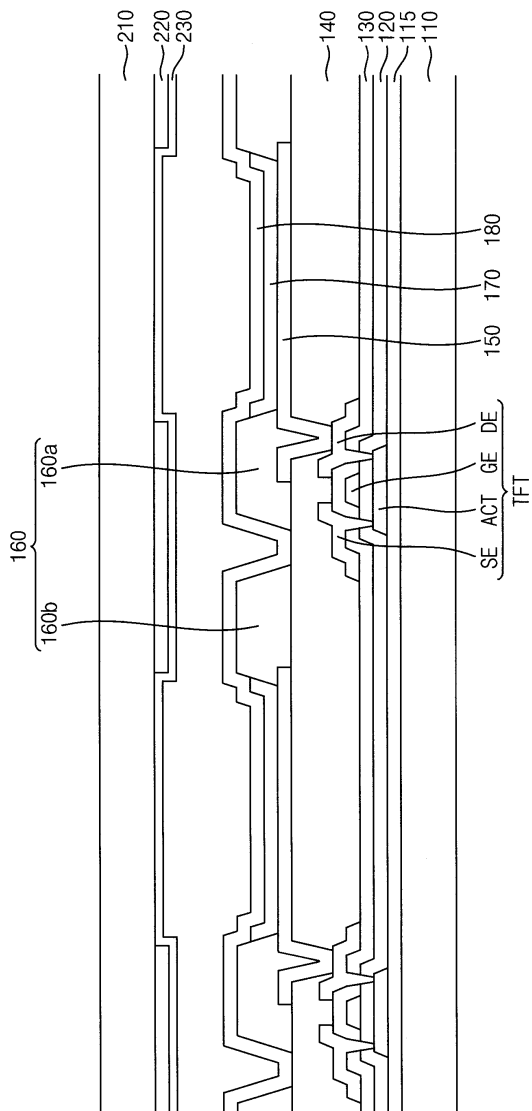
- [0153] 도 12a를 참조하면, 버퍼층(115)이 제1 베이스 기관(110) 상에 형성될 수 있다. 액티브 패턴 (ACT)이 상기 버퍼층(115) 상에 형성될 수 있다. 제1 절연층(120)이 상기 액티브 패턴(ACT)이 형성된 상기 버퍼층(115) 상에 형성될 수 있다. 게이트 전극(GE)을 포함하는 게이트 패턴이 상기 제1 절연층(120) 상에 형성될 수 있다. 제2 절연층(130)이 상기 게이트 패턴이 형성된 상기 제1 절연층(120) 상에 형성될 수 있다. 상기 제2 절연층(130) 상에 소스 전극(SE) 및 드레인 전극(DE)을 포함하는 데이터 패턴을 형성할 수 있다. 상기 제2 절연층(130) 상에 소스 전극(SE) 및 드레인 전극(DE)을 포함하는 데이터 패턴을 형성할 수 있다. 평탄화층(140)이 상기 데이터 패턴이 형성된 상기 제2 절연층(130) 상에 형성될 수 있다. 제1 전극(150)이 상기 평탄화층(140) 상에 형성될 수 있다.
- [0154] 상기 제1 전극(150)이 형성된 상기 평탄화층(140) 상에 화소 정의막(160)을 형성할 수 있다. 상기 화소 정의막(160)은 제1 부분(160a) 및 제2 부분(160b)을 포함할 수 있다. 상기 제1 부분(160a)는 상기 제1 전극(150)과 접하고, 상기 제2 부분(160b)은 인접하는 화소의 제1 전극과 접할 수 있다. 상기 제1 부분(160a)과 상기 제2 부분(160b)은 일 단면 상에서 서로 이격되도록 형성될 수 있다.
- [0155] 도 12b를 참조하면, 발광 구조물(170)이 상기 제1 전극(150) 상에 형성될 수 있다. 상기 발광 구조물(170)은 레이어 전사 공정, 프린팅 공정 등을 이용하여 수득될 수 있다.
- [0156] 이때, 상기 제1 부분(160a)과 상기 제2 부분(160b) 사이에 상기 평탄화층(140), 상기 제1 부분(160a)의 측면 및 상기 제2 부분(160b)의 측면 상에 제2 차광 패턴(172)이 형성될 수 있다. 상기 제2 차광 패턴(172)은 상기 발광 구조물(170)과 동일한 물질을 포함하며, 상기 발광 구조물(170)의 형성 공정에서 함께 형성될 수 있다. 다른 예시적일 실시예들에 따르면, 상기 제2 차광 패턴(172)은 광을 차단하는 물질을 포함하고, 별도의 공정으로 형성될 수 있다.
- [0157] 도 12c를 참조하면, 제2 전극(180)이 상기 발광 구조물(170) 및 상기 화소 정의막(160) 상에 형성될 수 있다. 제2 베이스 기관(210) 상에 제1 미러층(220) 및 제2 미러층(230)을 형성할 수 있다.
- [0158] 이후, 상기 제1 미러층(220) 및 상기 제2 미러층(230)이 형성된 상기 제2 베이스 기관(210)을 상기 제2 전극(180)이 형성된 상기 제1 베이스 기관(110)과 마주보게 배치시켜 상기 유기 발광 표시 장치를 제조할 수 있다.
- [0159] 이상 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

부호의 설명

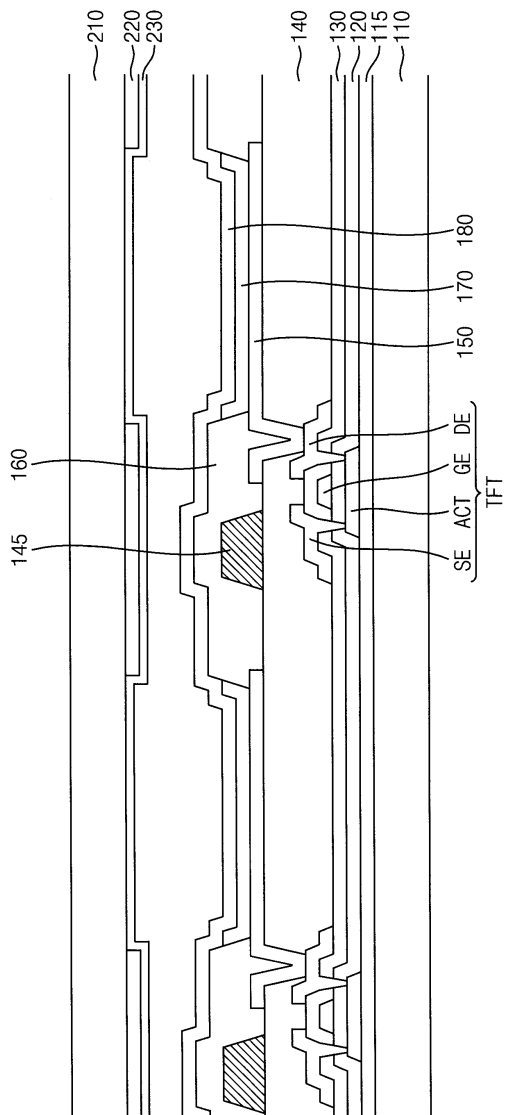
- [0160] 110: 제1 베이스 기관 115: 버퍼층
120: 제1 절연층 130: 제2 절연층
140: 평탄화층 150: 제1 전극
160: 화소 정의막 170: 발광 구조물
180: 제2 전극 210: 제2 베이스 기관
220: 제1 미러층 230: 제2 미러층

도면

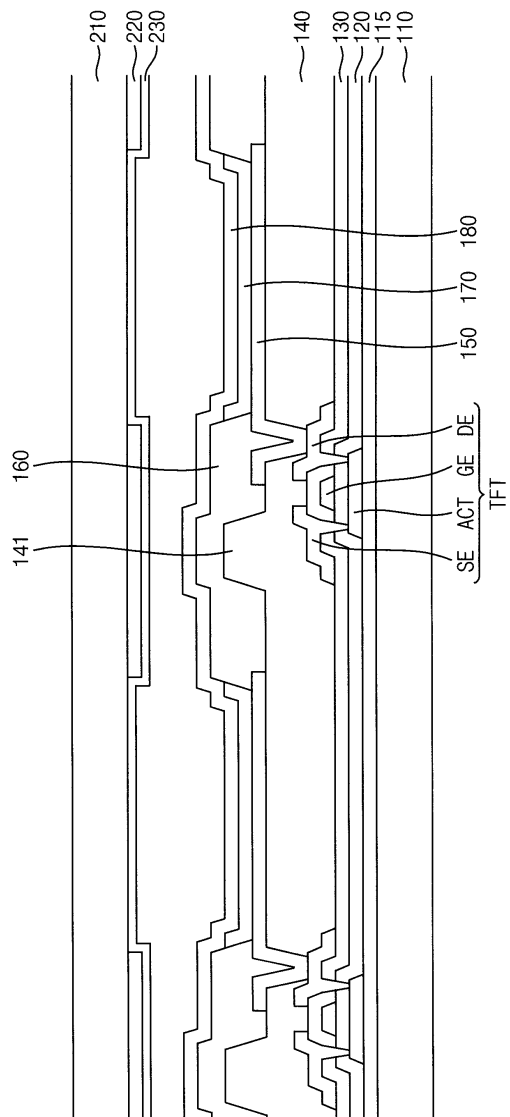
도면1



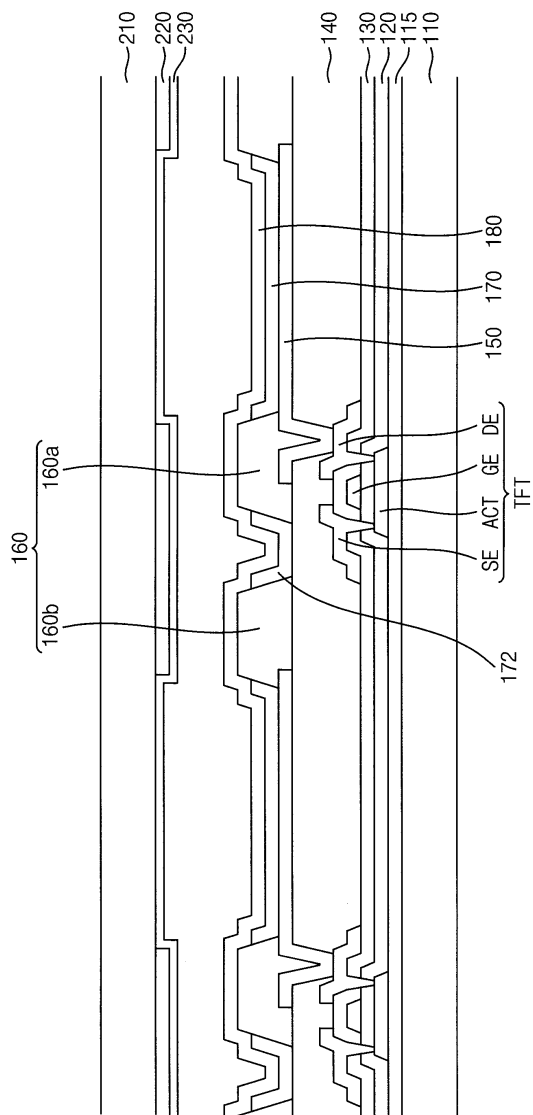
도면2



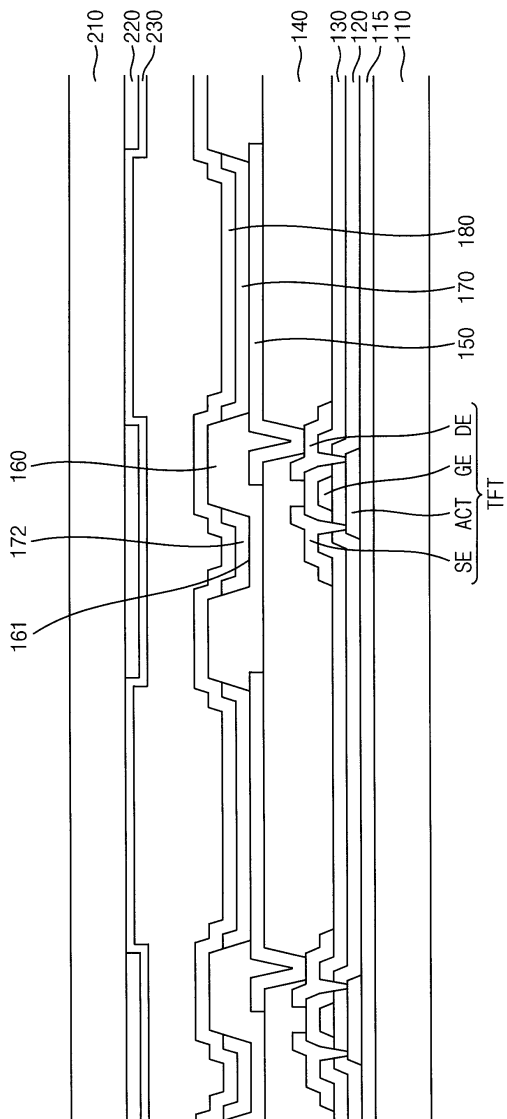
도면3



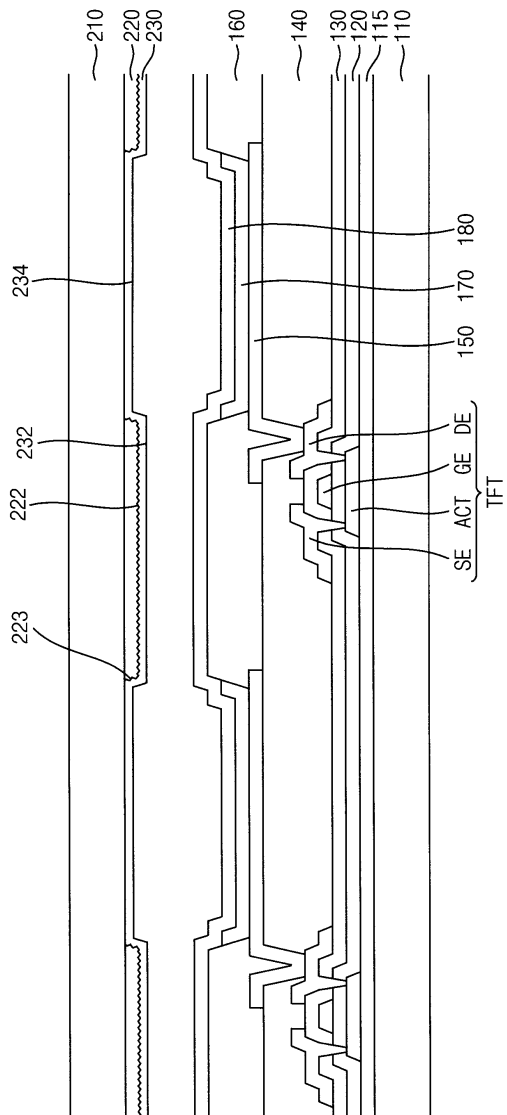
도면4



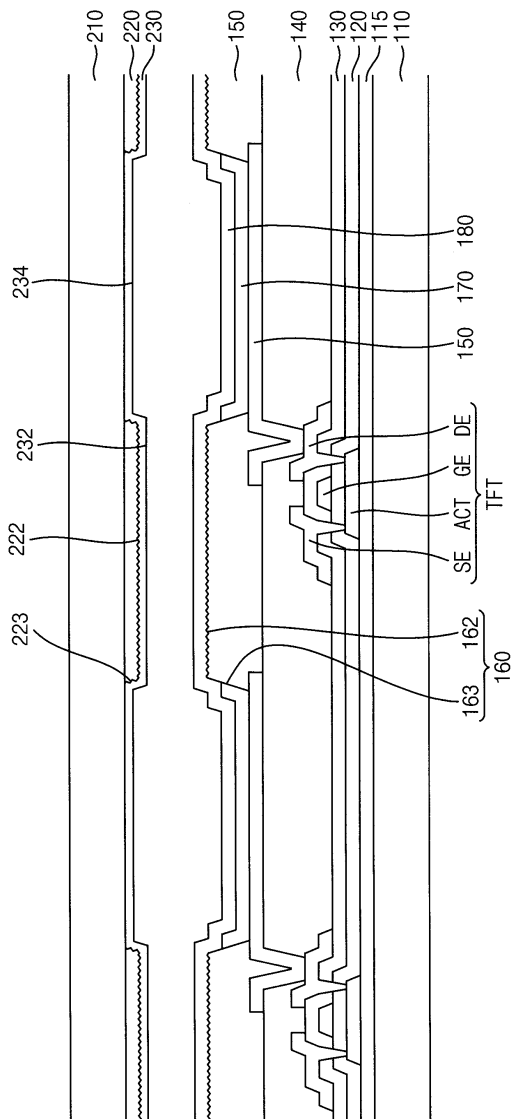
도면5



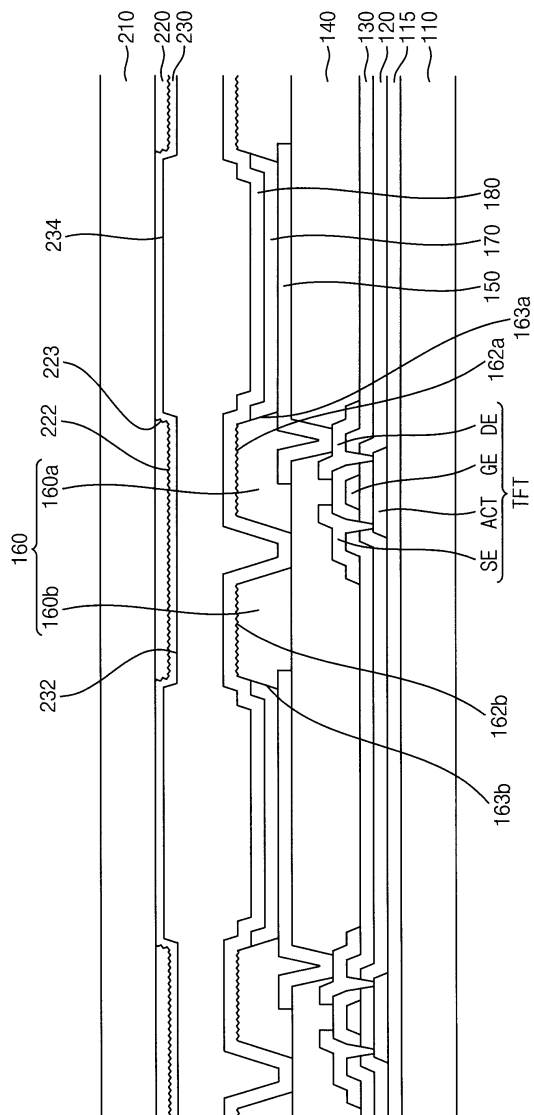
도면6



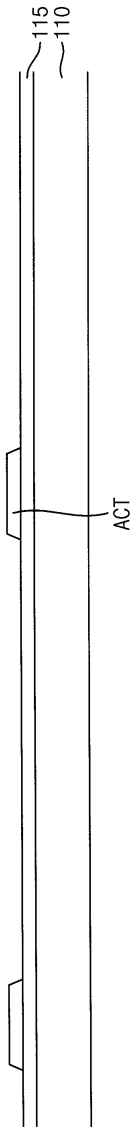
도면7



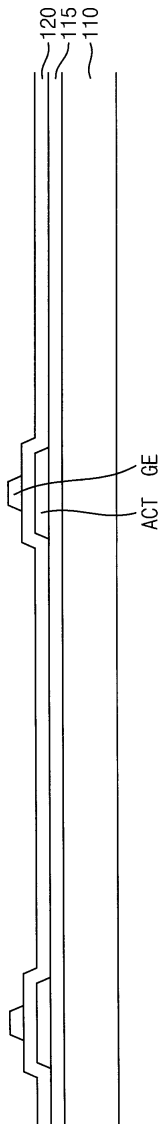
도면8



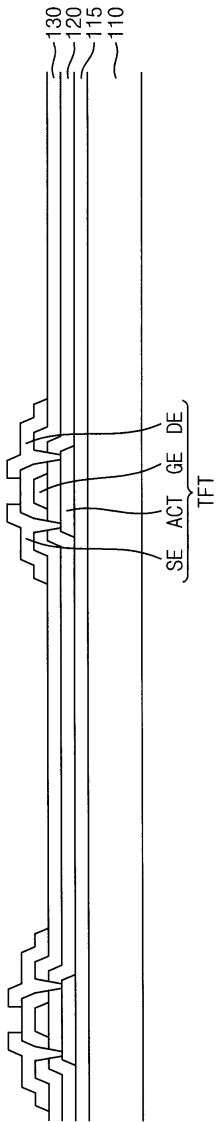
도면9a



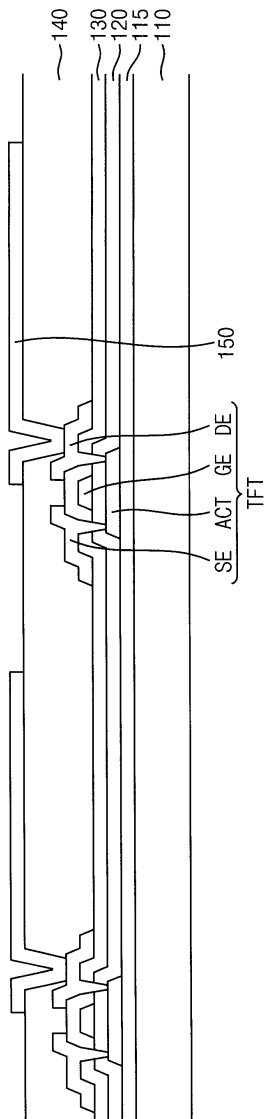
도면9b



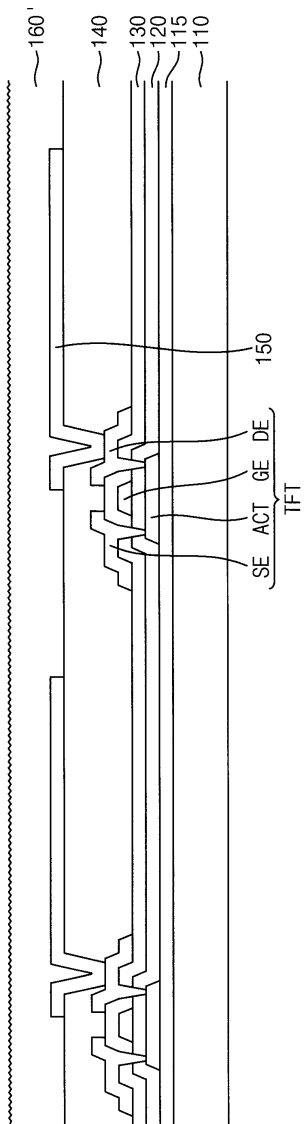
도면9c



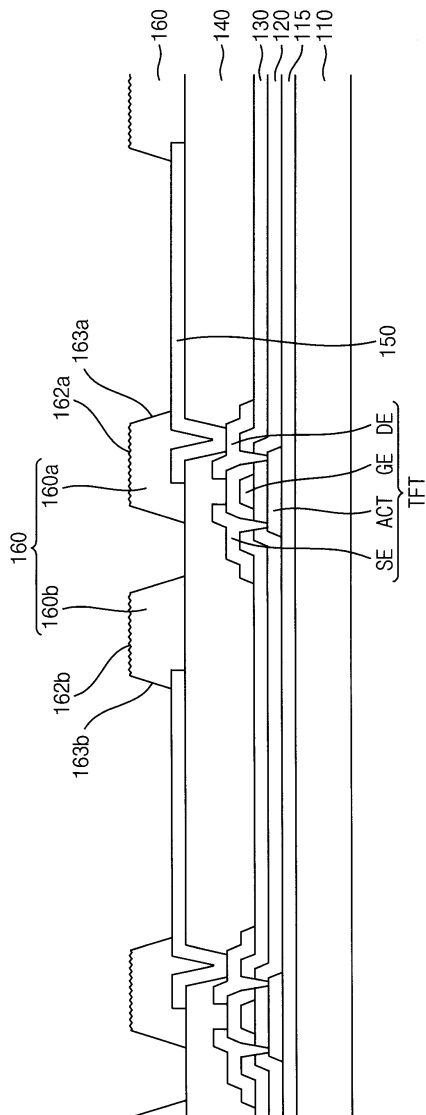
도면9d



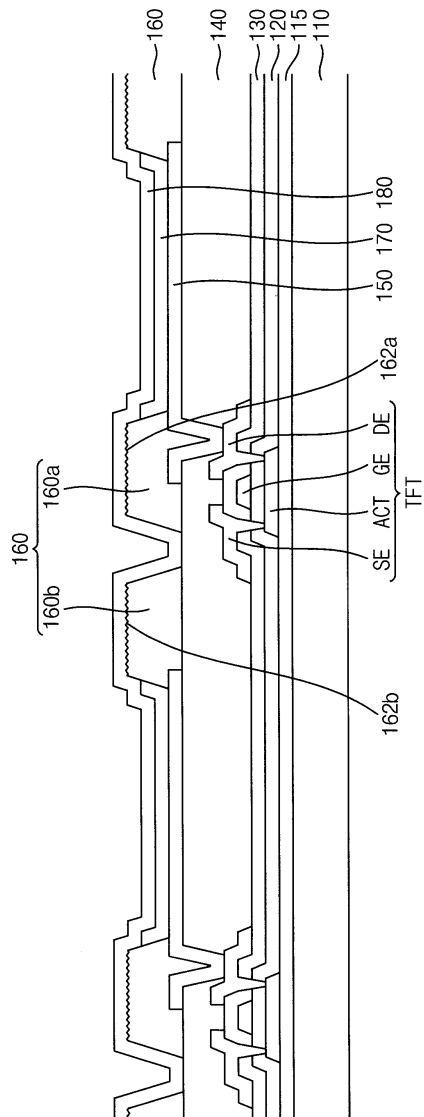
도면9e



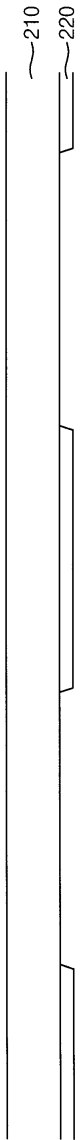
도면9f



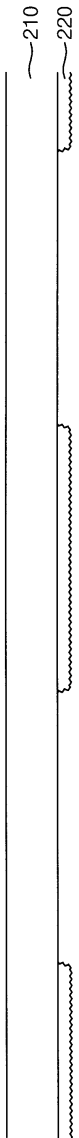
도면9g



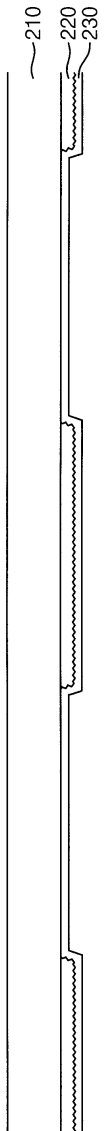
도면9h



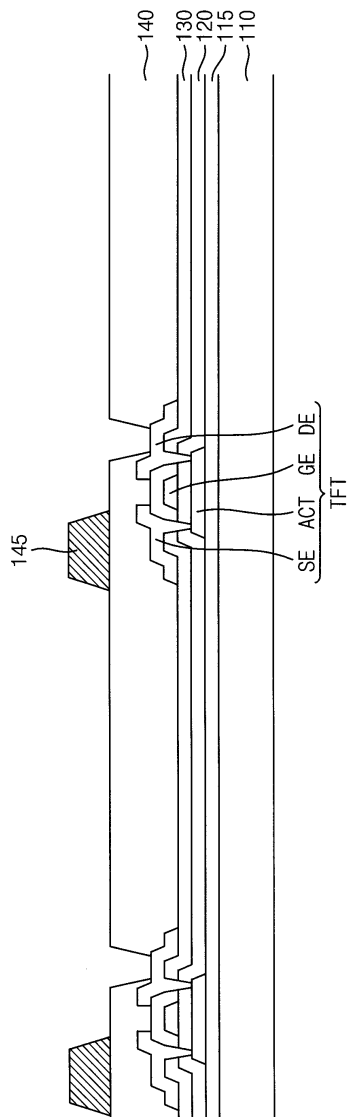
도면9i



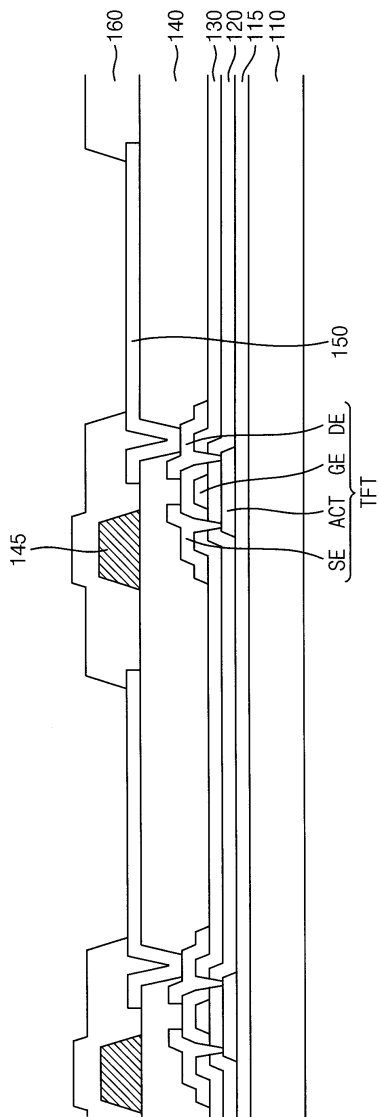
도면9j



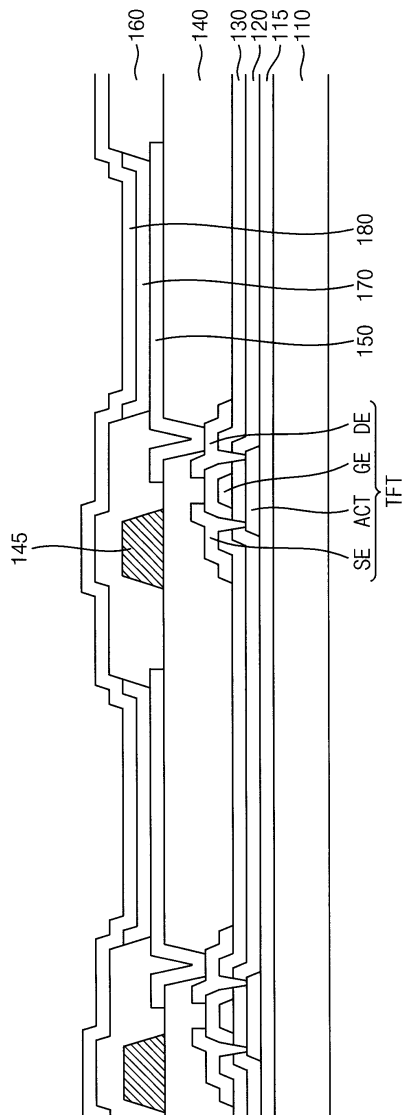
도면10a



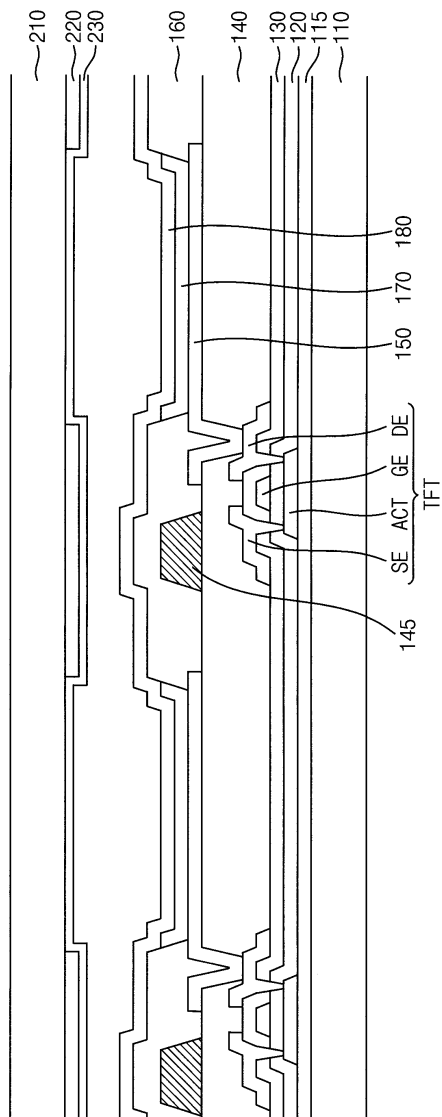
도면10b



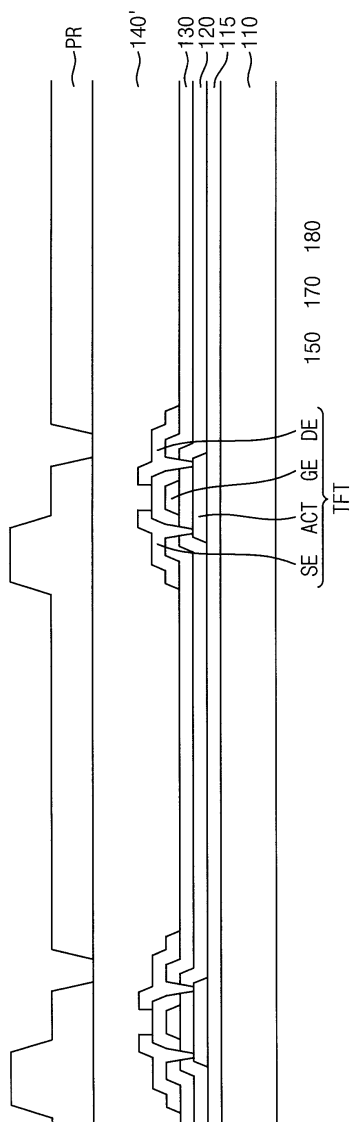
도면10c



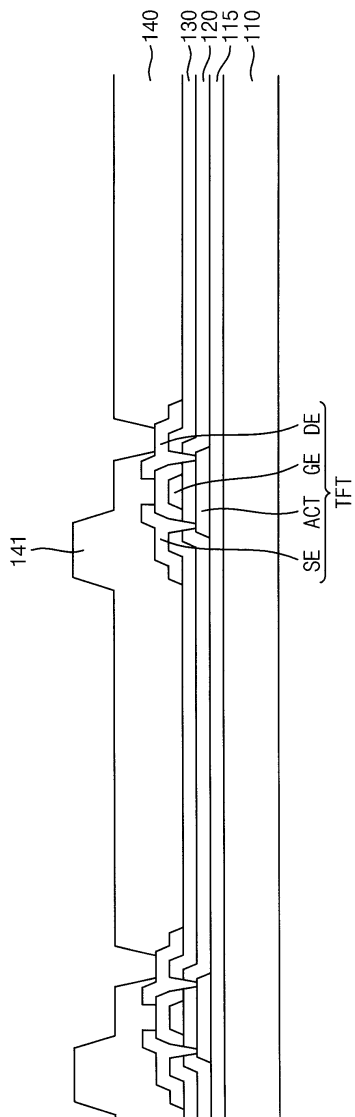
도면10d



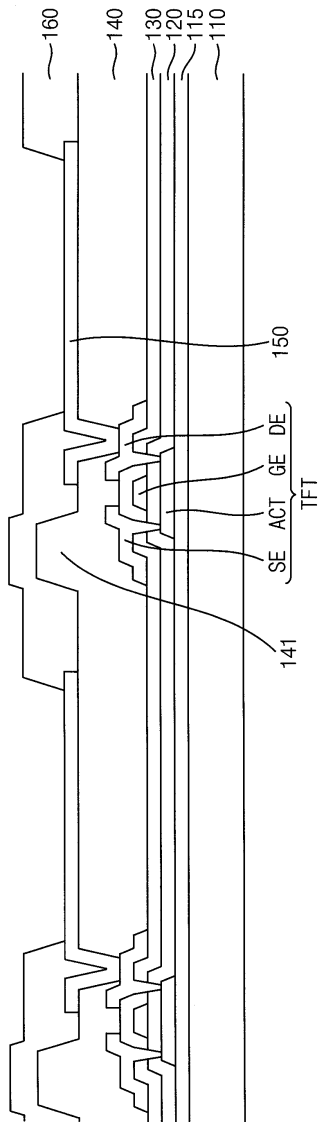
도면11a



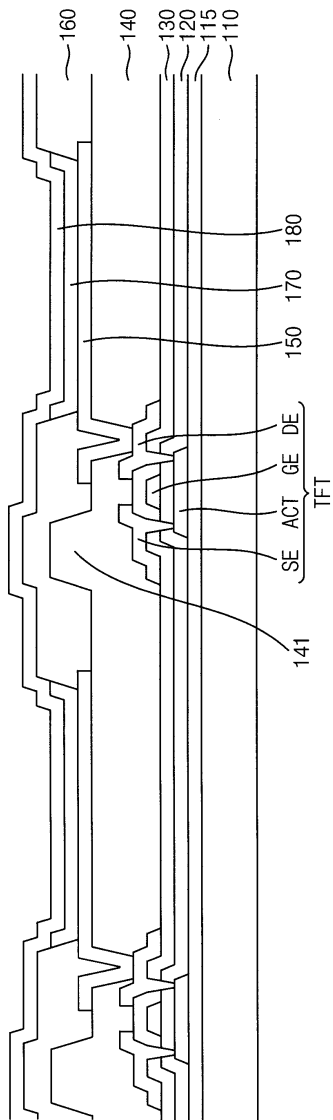
도면11b



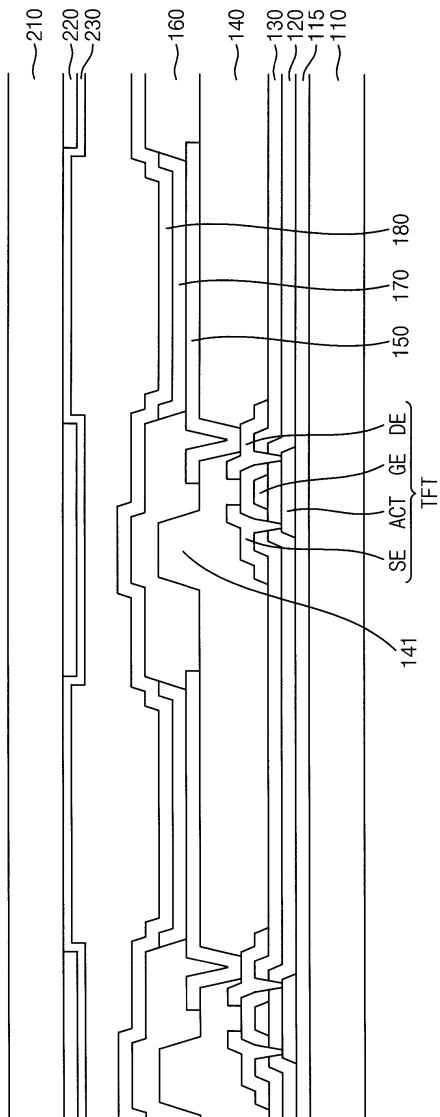
도면11c



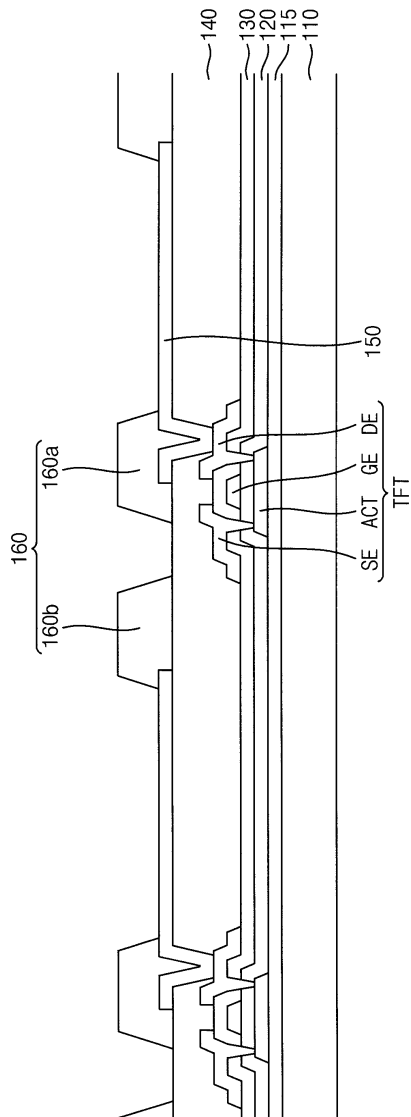
도면11d



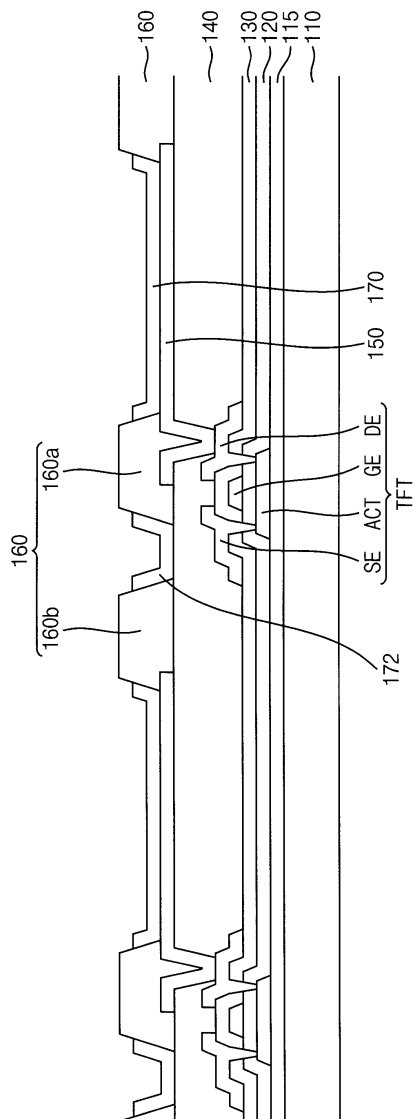
도면11e



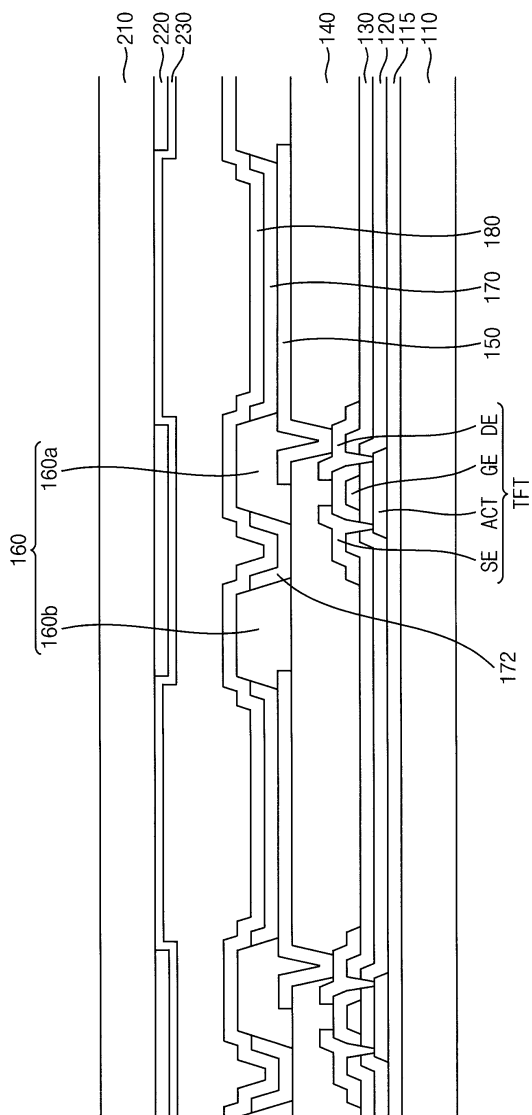
도면12a



도면12b



도면12c



专利名称(译)	标题：OLED显示板及其制造方法		
公开(公告)号	KR1020170024642A	公开(公告)日	2017-03-08
申请号	KR1020150119645	申请日	2015-08-25
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KIM MIN SOO 김민수 PRUSHINSKIY VALERIY 프루신스키발레리 KIM MU GYEOM 김무겸		
发明人	김민수 프루신스키발레리 김무겸		
IPC分类号	H01L51/52 H01L27/32 H01L51/56		
CPC分类号	H01L51/5271 H01L51/5296 H01L27/3246 H01L27/3248 H01L27/3262 H01L27/3272 H01L51/56 H01L2227/32 H01L2251/56 H01L27/3258 H01L51/524 H01L2227/323		
代理人(译)	英西湖公园		
外部链接	Espacenet		

摘要(译)

有机发光显示面板包括第一基础基板，设置在第一基础基板上的薄膜晶体管，与薄膜晶体管电连接的第一电极，限定部分暴露第一电极的开口的像素限定层，第二电极，设置在第一电极，第一电极和第一镜层上，其限定与发光结构重叠的开口，设置在发光结构上，设置在第二电极和第二基板之间，第二基板设置在第二电极上电极，第二基底基板和第二镜面层设置在第一镜面层上。凹凸形成在像素限定层和第一镜层中的一个或多个表面上。

