



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0141317
(43) 공개일자 2016년12월08일

(51) 국제특허분류(Int. Cl.)

H01L 27/32 (2006.01)

(52) CPC특허분류

H01L 27/3248 (2013.01)

H01L 27/3262 (2013.01)

(21) 출원번호 10-2015-0076674

(22) 출원일자 2015년05월29일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

장진희

서울특별시 서초구 서초대로58길 10 (서초동, 서초 대우아이빌) 1009호

김세준

경기도 파주시 미래로 345 701동 1102호 (동패동, 한울마을7단지삼부르네상스아파트)

(뒷면에 계속)

(74) 대리인

특허법인천문

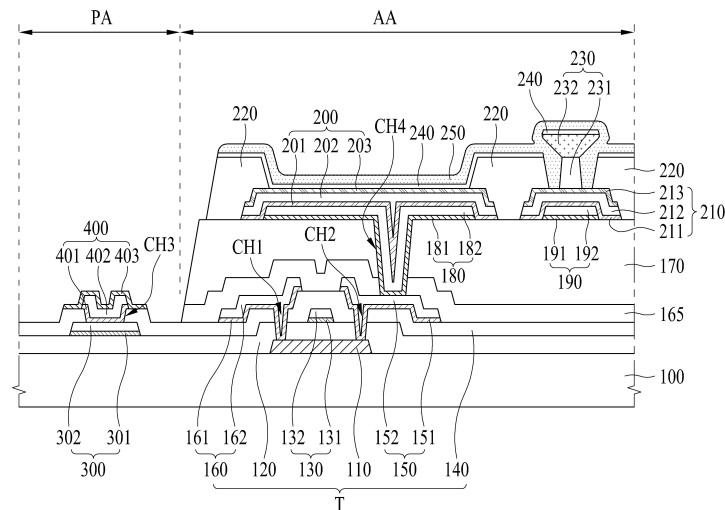
전체 청구항 수 : 총 14 항

(54) 발명의 명칭 유기 발광 표시 장치 및 그 제조 방법

(57) 요약

본 발명은 액티브 영역과 패드 영역을 포함하는 기판과 상기 기판의 액티브 영역에 구비되며, 게이트 전극을 포함하는 박막 트랜지스터와 상기 박막 트랜지스터 상에 구비된 애노드 전극과 상기 애노드 전극 상에 구비된 유기 발광층과 상기 유기 발광층 상에 구비된 캐소드 전극과 상기 캐소드 전극과 연결되면서 상기 애노드 전극과 동일한 층에 구비된 보조 전극과 상기 기판의 패드 영역에 구비되며, 상기 게이트 전극과 동일한 층에 구비된 신호 패드 및 상기 신호 패드와 연결되며, 상기 신호 패드의 상면이 부식되는 것을 방지하기 위해서 상기 신호 패드의 상면을 가리도록 구비된 패드 전극을 포함하여 이루어진 유기 발광 표시 장치 및 그의 제조 방법을 제공한다.

대표도 - 도2



(52) CPC특허분류

H01L 2227/32 (2013.01)

(72) 발명자

이준석

서울특별시 관악구 난곡로 55 214동 601호 (신림동, 관악산휴먼시아2단지아파트)

이소정

경기도 파주시 번영로 55 (금촌동, 새꽃마을아파트) 프란체 1단지 108동 1104호

임종혁

부산광역시 연제구 고분로 260 1동 711호 (연산동, 경남아파트)

이재성

서울특별시 송파구 양재대로 1218 239동 202호 (방이동, 올림픽선수촌아파트)

명세서

청구범위

청구항 1

액티브 영역과 패드 영역을 포함하는 기관;

상기 기관의 액티브 영역에 구비되며, 게이트 전극을 포함하는 박막 트랜지스터;

상기 박막 트랜지스터 상에 구비된 애노드 전극;

상기 애노드 전극 상에 구비된 유기 발광층;

상기 유기 발광층 상에 구비된 캐소드 전극;

상기 캐소드 전극과 연결되면서 상기 애노드 전극과 동일한 층에 구비된 보조 전극;

상기 기관의 패드 영역에 구비되며, 상기 게이트 전극과 동일한 층에 구비된 신호 패드; 및

상기 신호 패드와 연결되며, 상기 신호 패드의 상면이 부식되는 것을 방지하기 위해서 상기 신호 패드의 상면을 가리도록 구비된 패드 전극을 포함하여 이루어진 유기 발광 표시 장치.

청구항 2

제1항에 있어서,

상기 패드 전극은 하부 패드 전극, 상부 패드 전극, 및 커버 패드 전극을 포함하여 이루어지고, 상기 커버 패드 전극은 상기 상부 패드 전극의 상면 및 측면을 덮도록 구비된 유기 발광 표시 장치.

청구항 3

제2항에 있어서,

상기 하부 패드 전극과 상기 커버 패드 전극의 산화도는 상기 상부 패드 전극의 산화도보다 작고, 상기 상부 패드 전극의 저항은 상기 하부 패드 전극과 상기 커버 패드 전극의 저항보다 낮은 유기 발광 표시 장치.

청구항 4

제2항에 있어서,

상기 박막 트랜지스터는 하부 소스 전극 및 상부 소스 전극을 구비한 소스 전극을 포함하여 이루어지고,

상기 하부 패드 전극은 상기 하부 소스 전극과 동일한 물질로 이루어지고, 상기 상부 패드 전극은 상기 상부 소스 전극과 동일한 물질로 이루어진 유기 발광 표시 장치.

청구항 5

제2항에 있어서,

상기 애노드 전극은 제1 하부 애노드 전극과 제1 상부 애노드 전극을 구비한 제1 애노드 전극을 포함하여 이루어지고,

상기 커버 패드 전극은 상기 제1 하부 애노드 전극과 동일한 물질로 이루어진 유기 발광 표시 장치.

청구항 6

제5항에 있어서,

상기 애노드 전극은 상기 제1 애노드 전극의 상면과 측면을 덮도록 구비된 제2 애노드 전극을 더 포함하여 이루어진 유기 발광 표시 장치.

청구항 7

제6항에 있어서,

상기 제2 애노드 전극은 제2 하부 애노드 전극, 제2 중앙 애노드 전극, 및 제2 상부 애노드 전극을 포함하여 이루어지고,

상기 제2 하부 애노드 전극과 상기 제2 상부 애노드 전극의 산화도는 상기 제2 중앙 애노드 전극의 산화도보다 작고, 상기 제2 중앙 애노드 전극의 저항은 상기 제2 하부 애노드 전극과 상기 제2 상부 애노드 전극의 저항보다 낮은 유기 발광 표시 장치.

청구항 8

제1항에 있어서,

상기 신호 패드는 하부 신호 패드 및 상기 하부 신호 패드 상에 구비되는 상부 신호 패드를 포함하고,

상기 하부 신호 패드의 산화도는 상기 상부 신호 패드의 산화도보다 작고, 상기 상부 신호 패드의 저항은 상기 하부 신호 패드의 저항보다 낮은 유기 발광 표시 장치.

청구항 9

제1항에 있어서,

상기 보조 전극은 제1 보조 전극 및 상기 제1 보조 전극의 상면과 측면을 덮도록 구비된 제2 보조 전극을 포함하여 이루어진 유기 발광 표시 장치.

청구항 10

제9항에 있어서,

상기 제2 보조 전극의 일측 및 타측에 구비된 बैं크; 및

상기 제2 보조 전극 상에 구비되며 상기 बैं크와 이격되도록 구비된 격벽을 추가로 포함하여 이루어지고,

상기 캐소드 전극은 상기 बैं크와 상기 격벽 사이의 이격된 공간을 통해서 상기 제2 보조 전극과 연결된 유기 발광 표시 장치.

청구항 11

기관 상의 액티브 영역에 박막 트랜지스터를 형성하고, 기관 상의 패드 영역에 신호 패드 및 상기 신호패드와 연결되는 제1 패드 전극을 형성하는 공정;

상기 박막 트랜지스터와 상기 제1 패드 전극 상에 패시베이션층을 형성하는 공정;

상기 패시베이션층 상에 평탄화층을 형성하는 공정;

상기 패시베이션층의 소정 영역을 제거하여 상기 박막 트랜지스터를 외부로 노출시키는 영역과 상기 제1 패드 전극을 외부로 노출시키는 영역을 동시에 형성하는 공정; 및

상기 박막 트랜지스터와 연결되는 제1 애노드 전극, 상기 제1 애노드 전극과 이격되는 제1 보조 전극 및 상기 제1 패드 전극과 연결되면서 노출된 상기 제1 패드 전극을 가리는 제2 패드 전극을 형성하는 공정; 및

상기 제1 애노드 전극의 상면과 측면을 덮는 제2 애노드 전극과 상기 제1 보조 전극의 상면과 측면을 덮는 제2 보조 전극을 형성하는 공정을 포함하는 유기 발광 표시 장치의 제조 방법.

청구항 12

제11항에 있어서,

상기 박막 트랜지스터는 게이트 전극과 소스 전극을 포함하고,

상기 신호 패드는 상기 게이트 전극과 동시에 형성하고, 상기 제1 패드 전극은 상기 소스 전극과 동시에 형성하는 유기 발광 표시 장치의 제조 방법.

청구항 13

제11항에 있어서,

상기 제2 패드 전극을 형성하는 공정은 상기 제2 애노드 전극과 상기 제2 보조 전극을 형성하는 공정 시에, 식각액을 이용하여 상기 제2 패드 전극 상에 형성된 것들을 동시에 제거하는 유기 발광 표시 장치의 제조 방법.

청구항 14

제11항에 있어서,

상기 제2 보조 전극의 일측 및 타측에 बैं크를 형성하고 상기 제2 보조 전극의 상면에 격벽을 형성하는 공정을 추가로 포함하고,

상기 बैं크와 상기 격벽 사이의 이격된 공간으로 증착되지 않도록 상기 제2 애노드 전극 상에 유기 발광층을 형성하는 공정을 추가로 포함하고,

상기 बैं크와 상기 격벽 사이의 이격된 공간으로 증착되도록 상기 제2 보조 전극과 연결되는 캐소드 전극을 형성하는 공정을 추가로 포함하는 유기 발광 표시 장치의 제조 방법.

발명의 설명

기술 분야

[0001] 본 발명은 유기 발광 표시 장치에 관한 것으로서, 보다 구체적으로는 상부 발광 방식 유기 발광 표시 장치 및 그 제조방법에 관한 것이다.

배경 기술

[0002] 유기 발광 표시 장치(OLED)는 자발광 소자로서, 소비전력이 낮고, 고속의 응답 속도, 높은 발광 효율, 높은 휘도 및 광시야각을 가지고 있다.

[0003] 유기 발광 표시 장치(OLED)는 유기 발광 소자를 통해 발광된 광의 투과 방향에 따라 상부 발광 방식(top emission type)과 하부 발광 방식(bottom emission type)으로 나뉜다. 상기 하부 발광 방식은 발광층과 화상 표시면 사이에 회로 소자가 위치하기 때문에 상기 회로 소자로 인해서 개구율이 저하되는 단점이 있는 반면에, 상기 상부 발광 방식은 발광층과 화상 표시면 사이에 회로 소자가 위치하지 않기 때문에 개구율이 향상되는 장점이 있다.

[0004] 도 1은 종래의 상부 발광 방식 유기 발광 표시 장치의 개략적인 단면도이다.

[0005] 도 1에서 알 수 있듯이, 기판(10) 상의 액티브 영역(Active Area; AA)에는 액티브층(11), 게이트 절연막(12), 게이트 전극(13), 층간 절연막(14), 소스 전극(15) 및 드레인 전극(16)을 포함하는 박막 트랜지스터층(T)이 형성되어 있고, 상기 박막 트랜지스터층(T) 상에 패시베이션층(20)과 평탄화층(30)이 차례로 형성되어 있다.

[0006] 상기 평탄화층(30) 상에는 애노드 전극(40)과 보조 전극(50)이 형성되어 있다. 상기 보조 전극(50)은 후술하는 캐소드(Cathode) 전극(80)의 저항을 줄이는 역할을 한다.

[0007] 상기 애노드 전극(40)과 보조 전극(50) 상에는 बैं크(60)가 형성되어 화소 영역이 정의되고, 상기 बैं크(60)에 의해 정의된 화소 영역 내에는 유기 발광층(70)이 형성되어 있고, 상기 유기 발광층(70) 상에는 캐소드 전극(80)이 형성되어 있다.

[0008] 상부 발광 방식의 경우 상기 유기 발광층(70)에서 발광된 광이 상기 캐소드 전극(80)을 통과하여 진행하게 된다. 따라서, 상기 캐소드 전극(80)은 투명한 도전물을 이용하여 형성되며, 그로 인해서 상기 캐소드 전극(80)의 저항이 커지는 문제가 발생한다. 이와 같은 캐소드 전극(80)의 저항을 줄이기 위해서 캐소드 전극(80)을 상기 보조 전극(50)에 연결하는 것이다.

[0009] 상기 기판(10) 상의 패드 영역(Pad Area; PA)에는 상기 게이트 절연막(12)과 층간 절연막(14)이 형성되어 있고, 상기 층간 절연막(14) 상에 신호 패드(90)가 형성되어 있고, 상기 신호 패드(90) 상에 상기 패시베이션층(20)이 형성되어 있다. 상기 패시베이션층(20)에는 홀이 구비되어 있어, 상기 홀을 통해서 상기 신호 패드(90)가 외부로 노출된다. 상기 신호 패드(90)는 외부의 구동 회로와 연결되어야 하기 때문에, 상기 패시베이션층(20)에 홀

을 형성하여 상기 신호 패드(90)를 외부로 노출시키는 것이다.

[0010] 이와 같은 종래의 상부 발광 방식 유기 발광 표시 장치는 다음과 같은 문제가 있다.

[0011] 상기 신호 패드(90)는 외부의 구동 회로와 연결되어야 하기 때문에 상기 신호 패드(90)의 상면은 외부로 노출된다. 그에 따라, 상기 신호 패드(90)의 상면이 부식되고 또한 부식이 다른 영역으로 전이되는 문제가 발생할 수 있다. 이와 같은 신호 패드(90) 상면의 부식을 방지하기 위해서 신호 패드(90)의 상면에 내식성이 우수한 금속층을 추가로 형성할 수 있지만, 이 경우 공정이 증가하는 단점이 있다. 또한, 공정 증가를 방지하면서 상기 신호 패드(90)의 상면 부식을 방지하기 위해서 상기 애노드 전극(40)과 동일한 전극층을 동일한 공정을 통해 상기 신호 패드(90) 상에 형성하는 것도 가능하지만, 이 경우도 상기 전극층의 측면을 통한 부식의 진행은 방지할 수는 없다.

[0012] 또한, 상기 신호 패드(90)를 외부의 구동 회로와 연결하기 위해서 상기 패시베이션층(20)에 홀을 형성하여 상기 신호 패드(90) 상면을 노출시키게 되는데, 상기 패시베이션층(20)의 홀을 미리 형성하게 되면, 상기 애노드 전극(40)의 패턴 형성을 위한 식각액이 상기 홀을 통해 흘러들어가 상기 신호 패드(90)를 손상(damage)시키는 문제가 생긴다. 이를 방지하기 위해서는 상기 신호 패드(90) 상면을 노출시키기 위한 상기 패시베이션층(20)의 홀 형성을 상기 애노드 전극(40)의 패턴 형성 공정을 완성한 후에 별도로 진행할 수 있지만, 이 경우에는 별도의 마스크 공정이 추가되는 단점이 있다.

발명의 내용

해결하려는 과제

[0013] 본 발명은 전술한 종래의 문제점을 해결하기 위해 고안된 것으로서, 본 발명은 추가 공정 진행을 최소화하면서 신호 패드의 부식을 방지할 수 있는 상부 발광 방식의 유기 발광 표시 장치 및 그 제조 방법을 제공하는 것을 목적으로 한다.

[0014] 위에서 언급된 본 발명의 기술적 과제 외에도, 본 발명의 다른 특징 및 이점들이 이하에서 기술되거나, 그러한 기술 및 설명으로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0015] 상술한 기술적 과제를 달성하기 위한 본 발명에 따른 유기 발광 표시 장치는, 액티브 영역과 패드 영역을 포함하는 기판과 상기 기판의 액티브 영역에 구비되며, 게이트 전극을 포함하는 박막 트랜지스터와 상기 박막 트랜지스터 상에 구비된 애노드 전극과 상기 애노드 전극 상에 구비된 유기 발광층과 상기 유기 발광층 상에 구비된 캐소드 전극과 상기 캐소드 전극과 연결되면서 상기 애노드 전극과 동일한 층에 구비된 보조 전극과 상기 기판의 패드 영역에 구비되며, 상기 게이트 전극과 동일한 층에 구비된 신호 패드 및 상기 신호 패드와 연결되며, 상기 신호 패드의 상면이 부식되는 것을 방지하기 위해서 상기 신호 패드의 상면을 가리도록 구비된 패드 전극을 포함하여 이루어진다.

[0016] 또한, 본 발명에 따른 유기 발광 표시 장치의 제조 방법은, 기판 상의 액티브 영역에 박막 트랜지스터를 형성하고, 기판 상의 패드 영역에 신호 패드 및 상기 신호패드와 연결되는 제1 패드 전극을 형성하는 공정과 상기 박막 트랜지스터와 상기 제1 패드 전극 상에 패시베이션층을 형성하는 공정과 상기 패시베이션층 상에 평탄화층을 형성하는 공정과 상기 패시베이션층의 소정 영역을 제거하여 상기 박막 트랜지스터를 외부로 노출시키는 영역과 상기 제1 패드 전극을 외부로 노출시키는 영역을 동시에 형성하는 공정과 상기 박막 트랜지스터와 연결되는 제1 애노드 전극, 상기 제1 애노드 전극과 이격되는 제1 보조 전극 및 상기 제1 패드 전극과 연결되면서 노출된 상기 제1 패드 전극을 가리는 제2 패드 전극을 형성하는 공정 및 상기 제1 애노드 전극의 상면과 측면을 덮는 제2 애노드 전극과 상기 제1 보조 전극의 상면과 측면을 덮는 제2 보조 전극을 형성하는 공정을 포함한다.

발명의 효과

[0017] 이상과 같은 본 발명에 따르면 다음과 같은 효과가 있다.

[0018] 본 발명의 일 실시예에 따르면, 패드 전극이 신호 패드의 상면을 가리도록 형성됨으로써 신호 패드의 부식이 방지될 수 있다. 따라서, 신호 패드를 하부 신호 패드와 부식에 취약한 상부 신호 패드의 2층 구조로 형성하는 것이 가능하다.

- [0019] 본 발명의 일 실시예에 따르면, 소스 전극을 외부로 노출시키기 위한 콘택홀과 패드 전극을 외부로 노출시키기 위한 영역을 동시에 형성할 수 있으며, 그에 따라 하나의 마스크 공정 증가를 방지할 수 있다.
- [0020] 본 발명의 일 실시예에 따르면, 캐소드 전극의 저항을 낮추기 위해서 제1 보조 전극과 제2 보조 전극의 2개의 보조 전극을 적층 형성함으로써, 요구되는 보조 전극의 저항 특성을 보다 용이하게 조절할 수 있다.
- [0021] 본 발명에서 얻을 수 있는 효과는 이상에서 언급한 효과로 제한되지 않으며, 언급하지 않은 또 다른 효과들은 아래의 기재로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

도면의 간단한 설명

- [0022] 도 1은 종래에 따른 유기 발광 표시 장치의 개략적인 단면도이다.
- 도 2는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 개략적인 단면도이다.
- 도 3a 내지 도 3j는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 제조방법을 보여주는 공정 단면도이다.

발명을 실시하기 위한 구체적인 내용

- [0023] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.
- [0024] 본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다. 본 명세서 상에서 언급한 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.
- [0025] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.
- [0026] 위치 관계에 대한 설명일 경우, 예를 들어, '~상에', '~상부에', '~하부에', '~옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.
- [0027] 시간 관계에 대한 설명일 경우, 예를 들어, '~후에', '~에 이어서', '~다음에', '~전에' 등으로 시간적 선후 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 연속적이지 않은 경우도 포함할 수 있다.
- [0028] 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성 요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.
- [0029] 본 발명의 여러 실시예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하고, 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시할 수도 있다.
- [0030] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예에 대해서 상세히 설명하기로 한다.
- [0031] 도 2는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 단면도이다.
- [0032] 도 2에서 알 수 있듯이, 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 기판(100) 상에 구비된 액티브 영역(Active Area; AA) 및 패드 영역(Pad Area; PA)을 포함하여 이루어진다.
- [0033] 상기 기판(100) 상의 액티브 영역(AA)에는 박막 트랜지스터층(T), 패시베이션층(165), 평탄화층(170), 제1 애노드 전극(180)과 제2 애노드 전극(200), 제1 보조 전극(190)과 제2 보조 전극(210), बैं크(220), 격벽(230), 유기 발광층(240), 및 캐소드 전극(250)이 형성되어 있다.

- [0034] 상기 박막 트랜지스터층(T)은 액티브층(110), 게이트 절연막(120), 게이트 전극(130), 층간 절연막(140), 소스 전극(150) 및 드레인 전극(160)을 포함하여 이루어진다.
- [0035] 상기 액티브층(110)은 상기 게이트 전극(130)과 중첩되도록 상기 기판(100) 상에 형성된다. 상기 액티브층(110)은 실리콘계 반도체 물질로 이루어질 수도 있고 산화물계 반도체 물질로 이루어질 수도 있다. 도시하지는 않았지만, 상기 기판(100)과 상기 액티브층(110) 사이에 차광막이 추가로 형성될 수 있으며, 이 경우 상기 기판(100)의 하면을 통해서 입사되는 외부광이 상기 차광막에 의해서 차단됨으로써 상기 액티브층(110)이 외부광에 의해서 손상되는 문제가 방지될 수 있다.
- [0036] 상기 게이트 절연막(120)은 상기 액티브층(110) 상에 형성된다. 상기 게이트 절연막(120)은 상기 액티브층(110)과 게이트 전극(130)을 절연시키는 기능을 수행한다. 상기 게이트 절연막(120)은 무기 절연 물질 예를 들어, 실리콘 산화막(SiO₂), 실리콘 질화막(SiN_x), 또는 이들의 다중막으로 이루어질 수 있으나, 반드시 그에 한정되는 것은 아니다. 상기 게이트 절연막(120)은 상기 패드 영역(PA)까지 연장될 수 있다.
- [0037] 상기 게이트 전극(130)은 상기 게이트 절연막(120) 상에 형성된다. 상기 게이트 전극(130)은 상기 게이트 절연막(120)을 사이에 두고 상기 액티브층(110)과 중첩되도록 형성된다. 상기 게이트 전극(130)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu) 중 어느 하나 또는 이들의 합금으로 이루어진 단일층 또는 다중층일 수 있으나, 반드시 그에 한정되는 것은 아니다.
- [0038] 상기 게이트 전극(130)은 하부 게이트 전극(131) 및 상부 게이트 전극(132)을 포함하여 이루어질 수 있다.
- [0039] 상기 하부 게이트 전극(131)은 상기 게이트 절연막(120)과 상기 상부 게이트 전극(132) 사이에 형성되어 상기 게이트 절연막(120)과 상기 상부 게이트 전극(132) 사이의 접착력을 증진시키는 역할을 수행하며 또한 상기 상부 게이트 전극(132)의 하면이 부식되는 것을 방지할 수 있다. 따라서, 상기 하부 게이트 전극(131)의 산화도는 상기 상부 게이트 전극(132)의 산화도보다 작을 수 있다. 즉, 상기 하부 게이트 전극(131)을 이루는 물질이 상기 상부 게이트 전극(132)을 이루는 물질보다 내식성이 강한 물질로 이루어질 수 있다. 이와 같이, 상기 하부 게이트 전극(131)은 몰리브덴과 티타늄의 합금(MoTi)으로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다.
- [0040] 상기 상부 게이트 전극(132)은 상기 하부 게이트 전극(131)의 상면에 형성되며, 구리(Cu)로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다. 상기 상부 게이트 전극(132)의 두께는 상기 하부 게이트 전극(131)의 두께보다 두껍게 형성되는 것이 상기 게이트 전극(130)의 전체 저항을 줄이는데 바람직할 수 있다.
- [0041] 상기 층간 절연막(140)은 상기 게이트 전극(130) 상에 형성된다. 상기 층간 절연막(140)은 상기 게이트 절연막(120)과 동일한 무기 절연 물질 예를 들어, 실리콘 산화막(SiO₂), 실리콘 질화막(SiN_x), 또는 이들의 다중막으로 형성될 수 있지만, 반드시 그에 한정되는 것은 아니다. 상기 층간 절연막(140)은 상기 패드 영역(PA)까지 연장될 수 있다.
- [0042] 상기 소스 전극(150) 및 드레인 전극(160)은 상기 층간 절연막(140) 상에서 서로 마주하도록 형성된다. 전술한 게이트 절연막(120)과 층간 절연막(140)에는 상기 액티브층(110)의 일단 영역을 노출시키는 제1 콘택홀(CH1) 및 상기 액티브층(110)의 타단 영역을 노출시키는 제2 콘택홀(CH2)이 구비되어 있고, 상기 소스 전극(150)은 상기 제2 콘택홀(CH2)을 통해서 상기 액티브층(110)의 타단 영역과 연결되고, 상기 드레인 전극(160)은 상기 제1 콘택홀(CH1)을 통해서 상기 액티브층(110)의 일단 영역과 연결된다.
- [0043] 상기 소스 전극(150)은 하부 소스 전극(151) 및 상부 소스 전극(152)을 포함하여 이루어질 수 있다.
- [0044] 상기 하부 소스 전극(151)은 상기 층간 절연막(140)과 상기 상부 소스 전극(152) 사이에 형성되어 상기 층간 절연막(140)과 상기 상부 소스 전극(152) 사이의 접착력을 증진시키는 역할을 할 수 있다. 또한, 상기 하부 소스 전극(151)은 상기 상부 소스 전극(152)의 하면을 보호함으로써 상기 상부 소스 전극(152)의 하면이 부식되는 것을 방지할 수 있다. 따라서, 상기 하부 소스 전극(151)의 산화도는 상기 상부 소스 전극(152)의 산화도보다 작을 수 있다. 즉, 상기 하부 소스 전극(151)을 이루는 물질이 상기 상부 소스 전극(152)을 이루는 물질보다 내식성이 강한 물질로 이루어질 수 있다. 이와 같이, 상기 하부 소스 전극(151)은 접착력 증진층 또는 부식 방지층의 역할을 수행하는 것으로서, 몰리브덴과 티타늄의 합금(MoTi)으로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다.
- [0045] 상기 상부 소스 전극(152)은 상기 하부 소스 전극(151)의 상면에 형성된다. 상기 상부 소스 전극(152)은 저항이 낮은 금속인 구리(Cu)로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다. 상기 상부 소스 전극(152)은

상기 하부 소스 전극(151)에 비하여 상대적으로 저항이 낮은 금속으로 이루어질 수 있다. 상기 소스 전극(150)의 전체 저항을 줄이기 위해서 상기 상부 소스 전극(152)의 두께는 상기 하부 소스 전극(151)의 두께보다 두껍게 형성되는 것이 바람직할 수 있다.

[0046] 상기 드레인 전극(160)은 전술한 소스 전극(150)과 유사하게 하부 드레인 전극(161) 및 상부 드레인 전극(162)을 포함하여 이루어질 수 있다.

[0047] 상기 하부 드레인 전극(161)은 상기 층간 절연막(140)과 상기 상부 드레인 전극(162) 사이에 형성되어 상기 층간 절연막(140)과 상기 상부 드레인 전극(162) 사이의 접착력을 증진시키는 역할을 수행하며 또한 상기 상부 드레인 전극(162)의 하면이 부식되는 것을 방지할 수 있다. 따라서, 상기 하부 드레인 전극(161)의 산화도는 상기 상부 드레인 전극(162)의 산화도보다 작을 수 있다. 즉, 상기 하부 드레인 전극(161)을 이루는 물질이 상기 상부 드레인 전극(162)을 이루는 물질보다 내식성이 강한 물질로 이루어질 수 있다. 이와 같이, 상기 하부 드레인 전극(161)은 전술한 하부 소스 전극(151)과 동일한 몰리브덴과 티타늄의 합금(MoTi)으로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다.

[0048] 상기 상부 드레인 전극(162)은 상기 하부 드레인 전극(161)의 상면에 형성되며, 전술한 상부 소스 전극(152)과 동일한 구리(Cu)로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다. 상기 상부 드레인 전극(162)의 두께는 상기 하부 드레인 전극(161)의 두께보다 두껍게 형성되는 것이 상기 드레인 전극(160)의 전체 저항을 줄이는데 바람직할 수 있다.

[0049] 상기 상부 드레인 전극(162)은 상기 상부 소스 전극(152)과 동일한 물질 및 동일한 두께로 형성될 수 있고, 상기 하부 드레인 전극(161)은 상기 하부 소스 전극(151)과 동일한 물질 및 동일한 두께로 형성될 수 있으며, 이 경우 드레인 전극(160)과 소스 전극(150)을 동일한 공정을 통해 동시에 형성할 수 있는 장점이 있다.

[0050] 이상과 같은 박막 트랜지스터층(T)의 구성은 도시된 구조로 한정되지 않고, 당업자에게 공지된 구성으로 다양하게 변형 가능하다. 예로서, 도면에는 게이트 전극(130)이 액티브층(110)의 위에 형성되는 탑 게이트 구조(Top Gate) 구조를 도시하였지만, 게이트 전극(130)이 액티브층(110)의 아래에 형성되는 바텀 게이트 구조(Bottom Gate) 구조로 이루어질 수도 있다.

[0051] 상기 패시베이션층(165)은 상기 박막 트랜지스터층(T) 상에, 보다 구체적으로는, 상기 소스 전극(150) 및 드레인 전극(160)의 상면 상에 형성되어 있다. 상기 패시베이션층(165)은 상기 박막 트랜지스터층(T)을 보호하는 기능을 하며, 이와 같은 패시베이션층(165)은 무기 절연 물질 예를 들어, 실리콘 산화막(SiO₂) 또는 실리콘 질화막(Si₃N₄)으로 이루어질 수 있으나, 반드시 그에 한정되는 것은 아니다. 상기 패시베이션층(165)은 상기 패드 영역(PA)까지 연장될 수 있다.

[0052] 상기 평탄화층(170)은 상기 패시베이션층(165) 상에 형성된다. 상기 평탄화층(170)은 상기 박막 트랜지스터(T)가 구비되어 있는 상기 기판(100) 상부를 평탄하게 해주는 기능을 수행한다. 상기 평탄화층(170)은 아크릴 수지(acryl resin), 에폭시 수지(epoxy resin), 페놀 수지(phenolic resin), 폴리아미드 수지(polyamide resin), 폴리이미드 수지(polyimide resin) 등의 유기 절연물로 이루어질 수 있으나, 반드시 그에 한정되는 것은 아니다. 상기 평탄화층(170)은 상기 패드 영역(PA)까지 연장되지 않을 수 있다.

[0053] 상기 제1 애노드 전극(180)과 상기 제1 보조 전극(190)은 상기 평탄화층(170) 상에 형성되어 있다. 즉, 상기 제1 애노드 전극(180)과 상기 제1 보조 전극(190)은 동일한 층에 형성된다. 전술한 패시베이션층(165)과 평탄화층(170)에는 상기 소스 전극(150)을 노출시키는 제4콘택홀(CH4)이 구비되어 있으며, 상기 제4 콘택홀(CH4)을 통하여 상기 소스 전극(150)과 상기 제1 애노드 전극(180)이 연결된다.

[0054] 상기 제1 애노드 전극(180)은 제1 하부 애노드 전극(181) 및 제1 상부 애노드 전극(182)을 포함하여 이루어질 수 있다.

[0055] 상기 제1 하부 애노드 전극(181)은 상기 평탄화층(170)과 상기 제1 상부 애노드 전극(182) 사이에 형성되어 상기 평탄화층(170)과 상기 제1 상부 애노드 전극(182) 사이의 접착력을 증진시키는 역할을 할 수 있다. 또한, 상기 제1 하부 애노드 전극(181)은 상기 제1 상부 애노드 전극(182)의 하면을 보호함으로써 상기 제1 상부 애노드 전극(182)의 하면이 부식되는 것을 방지할 수 있다. 따라서, 상기 제1 하부 애노드 전극(181)의 산화도는 상기 제1 상부 애노드 전극(182)의 산화도보다 작을 수 있다. 즉, 상기 제1 하부 애노드 전극(181)을 이루는 물질이 상기 제1 상부 애노드 전극(182)을 이루는 물질보다 내식성이 강한 물질로 이루어질 수 있다. 또한, 상기 제1 하부 애노드 전극(181)은 상기 상부 소스 전극(152)의 상면을 보호함으로써 상기 제1 상부 소스 전극(152)의 상면이 부식되는 것을 방지할 수 있다. 따라서, 상기 제1 하부 애노드 전극(181)의 산화도는 상기 제1 상부 소스

전극(152)의 산화도보다 작을 수 있다. 즉, 상기 제1 하부 애노드 전극(181)을 이루는 물질이 상기 제1 상부 소스 전극(152)을 이루는 물질보다 내식성이 강한 물질로 이루어질 수 있다. 이와 같이, 상기 제1 하부 애노드 전극(181)이 상기 상부 소스 전극(152)의 상면 부식을 방지할 수 있기 때문에, 상기 소스 전극(150)을 전술한 2층 구조로 형성하는 것이 가능하다. 상기 제1 하부 애노드 전극(181)은 접착력 증진층 또는 부식 방지층의 역할을 수행하는 것으로서, 몰리브덴과 티타늄의 합금(MoTi)으로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다.

[0056] 상기 제1 상부 애노드 전극(182)은 상기 제1 하부 애노드 전극(181)의 상면에 형성된다. 상기 제1 상부 애노드 전극(182)은 저항이 낮은 금속인 구리(Cu)로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다. 상기 제1 상부 애노드 전극(182)은 상기 제1 하부 애노드 전극(181)에 비하여 상대적으로 저항이 낮은 금속으로 이루어질 수 있다. 상기 제1 애노드 전극(180)의 전체 저항을 줄이기 위해서 상기 제1 상부 애노드 전극(182)의 두께는 상기 제1 하부 애노드 전극(181)의 두께보다 두껍게 형성되는 것이 바람직할 수 있다.

[0057] 상기 제1 보조 전극(190)은 전술한 제1 애노드 전극(180)과 유사하게 제1 하부 보조 전극(191) 및 제1 상부 보조 전극(192)을 포함하여 이루어질 수 있다.

[0058] 상기 제1 하부 보조 전극(191)은 상기 평탄화층(170)과 상기 제1 상부 보조 전극(192) 사이에 형성되어 상기 평탄화층(170)과 상기 제1 상부 보조 전극(192) 사이의 접착력을 증진시키는 역할을 수행하며 또한 상기 제1 상부 보조 전극(192)의 하면이 부식되는 것을 방지할 수 있다. 따라서, 상기 제1 하부 보조 전극(191)의 산화도는 상기 제1 상부 보조 전극(192)의 산화도보다 작을 수 있다. 즉, 상기 제1 하부 보조 전극(191)을 이루는 물질이 상기 제1 상부 보조 전극(192)을 이루는 물질보다 내식성이 강한 물질로 이루어질 수 있다. 이와 같이, 상기 제1 하부 보조 전극(191)은 전술한 제1 하부 애노드 전극(181)과 동일한 몰리브덴과 티타늄의 합금(MoTi)으로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다.

[0059] 상기 제1 상부 보조 전극(192)은 상기 제1 하부 보조 전극(191)의 상면에 형성되며, 전술한 제1 상부 애노드 전극(182)과 동일한 구리(Cu)로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다. 상대적으로 저항이 낮은 제1 상부 보조 전극(192)의 두께는 상대적으로 저항이 높은 제1 하부 보조 전극(191)의 두께보다 두껍게 형성되는 것이 제1 보조 전극(190)의 전체 저항을 줄일 수 있어 바람직하다.

[0060] 상기 제1 상부 보조 전극(192)은 상기 제1 상부 애노드 전극(182)과 동일한 물질 및 동일한 두께로 형성될 수 있고, 상기 제1 하부 보조 전극(191)은 상기 제1 하부 애노드 전극(181)과 동일한 물질 및 동일한 두께로 형성될 수 있으며, 이 경우 제1 보조 전극(190)과 제1 애노드 전극(180)을 동일한 공정을 통해 동시에 형성할 수 있는 장점이 있다.

[0061] 상기 제2 애노드 전극(200)은 상기 제1 애노드 전극(180)의 상면에 형성된다. 상기 제2 애노드 전극(200)은 상기 제1 애노드 전극(180)의 상면 및 측면 전체와 접촉하도록 형성된다. 즉, 상기 제2 애노드 전극(200)과 상기 제1 애노드 전극(180) 사이에 별도의 절연층이 형성되지 않으며, 그에 따라 절연층 및 콘택홀 형성 공정이 생략될 수 있는 장점이 있다. 상기 제2 애노드 전극(200)은 상기 유기 발광층(240)에서 발광된 광을 상부 방향으로 반사시키는 역할을 하며, 따라서, 반사도가 우수한 물질을 포함하여 이루어진다. 또한, 상기 제2 애노드 전극(200)은 상기 제1 애노드 전극(180)의 상면과 측면을 덮도록 형성됨으로써, 상기 제1 애노드 전극(180)의 상면과 측면이 부식되는 것을 방지하는 역할도 수행한다.

[0062] 이와 같은 제2 애노드 전극(200)은 제2 하부 애노드 전극(201), 제2 중앙 애노드 전극(202), 및 제2 상부 애노드 전극(203)을 포함하여 이루어질 수 있다.

[0063] 상기 제2 하부 애노드 전극(201)은 상기 제1 애노드 전극(180)과 상기 제2 중앙 애노드 전극(202) 사이에 형성된다. 상기 제2 하부 애노드 전극(201)은 상기 제1 애노드 전극(180)의 상면 및 측면을 덮도록 형성됨으로써 상기 제1 애노드 전극(180)이 부식되는 것을 방지한다. 따라서, 상기 제2 하부 애노드 전극(201)의 산화도는 상기 제1 애노드 전극(180)을 구성하는 제1 하부 애노드 전극(181) 및 제1 상부 애노드 전극(182)의 산화도보다 작을 수 있다. 즉, 상기 제2 하부 애노드 전극(201)을 이루는 물질이 상기 제1 하부 애노드 전극(181) 및 제1 상부 애노드 전극(182)을 이루는 물질보다 내식성이 강한 물질로 이루어질 수 있다. 또한, 상기 제2 하부 애노드 전극(201)은 상기 제2 중앙 애노드 전극(202)의 하면을 보호함으로써 상기 제2 중앙 애노드 전극(202)의 하면이 부식되는 것을 방지한다. 따라서, 상기 제2 하부 애노드 전극(201)의 산화도는 상기 제2 중앙 애노드 전극(202)의 산화도보다 작을 수 있다. 즉, 상기 제2 하부 애노드 전극(201)을 이루는 물질이 상기 제2 중앙 애노드 전극(202)을 이루는 물질보다 내식성이 강한 물질로 이루어질 수 있다. 이와 같은 제2 하부 애노드 전극(201)은

ITO와 같은 투명 도전물로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다.

- [0064] 상기 제2 중앙 애노드 전극(202)은 상기 제2 하부 애노드 전극(201)과 상기 제2 상부 애노드 전극(203) 사이에 형성된다. 상기 제2 중앙 애노드 전극(202)은 상기 제2 하부 애노드 전극(201) 및 상기 제2 상부 애노드 전극(203)보다 저항이 낮고 반사도가 우수한 물질로 이루어지며, 예로서 은(Ag)으로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다. 상대적으로 저항이 낮은 제2 중앙 애노드 전극(202)의 두께는 상대적으로 저항이 높은 제2 하부 애노드 전극(201) 및 제2 상부 애노드 전극(203) 각각의 두께보다 두껍게 형성되는 것이 제2 애노드 전극(200)의 전체 저항을 줄일 수 있어 바람직할 수 있다.
- [0065] 상기 제2 상부 애노드 전극(203)은 상기 제2 중앙 애노드 전극(202)의 상면에 형성되어, 상기 제2 중앙 애노드 전극(202)의 상면이 부식되는 것을 방지할 수 있다. 따라서, 상기 제2 상부 애노드 전극(203)의 산화도는 상기 제2 중앙 애노드 전극(202)의 산화도보다 작을 수 있다. 즉, 상기 제2 상부 애노드 전극(203)을 이루는 물질이 상기 제2 중앙 애노드 전극(202)을 이루는 물질보다 내식성이 강한 물질로 이루어질 수 있다. 이와 같은 제2 상부 애노드 전극(203)은 ITO와 같은 투명 도전물로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다.
- [0066] 상기 제2 보조 전극(210)은 상기 제1 보조 전극(190)의 상면에 형성된다. 상기 제2 보조 전극(210)은 전술한 제2 애노드 전극(200)과 동일한 층에 형성된다. 상기 제2 보조 전극(210)은 상기 제1 보조 전극(190)의 상면 및 측면 전체와 접촉하도록 형성된다. 즉, 상기 제2 보조 전극(210)과 상기 제1 보조 전극(190) 사이에 별도의 절연층이 형성되지 않으며, 그에 따라 절연층 및 콘택홀 형성 공정이 생략될 수 있는 장점이 있다. 상기 제2 보조 전극(210)은 상기 제1 보조 전극(190)과 함께 상기 캐소드 전극(250)의 저항을 낮추는 역할을 한다. 본 발명의 일 실시예에 따르면 상기 캐소드 전극(250)의 저항을 낮추기 위해서 제1 보조 전극(190)과 제2 보조 전극(210)의 2개의 보조 전극을 적층 형성함으로써, 요구되는 보조 전극의 저항 특성을 보다 용이하게 조절할 수 있다. 또한, 상기 제2 보조 전극(210)은 상기 제1 보조 전극(190)의 상면과 측면을 덮도록 형성됨으로써, 상기 제1 보조 전극(190)의 상면과 측면이 부식되는 것을 방지하는 역할도 수행한다.
- [0067] 이와 같은 제2 보조 전극(210)은 제2 하부 보조 전극(211), 제2 중앙 보조 전극(212), 및 제2 상부 보조 전극(213)을 포함하여 이루어질 수 있다.
- [0068] 상기 제2 하부 보조 전극(211)은 상기 제1 보조 전극(190)과 상기 제2 중앙 보조 전극(212) 사이에 형성된다. 상기 제2 하부 보조 전극(211)은 상기 제1 보조 전극(190)의 상면 및 측면을 덮도록 형성됨으로써 상기 제1 보조 전극(190)이 부식되는 것을 방지한다. 따라서, 상기 제2 하부 보조 전극(211)의 산화도는 상기 제1 보조 전극(190)을 구성하는 제1 하부 보조 전극(191) 및 제1 상부 보조 전극(192)의 산화도보다 작을 수 있다. 즉, 상기 제2 하부 보조 전극(211)을 이루는 물질이 상기 제1 하부 보조 전극(191) 및 제1 상부 보조 전극(192)을 이루는 물질보다 내식성이 강한 물질로 이루어질 수 있다. 또한, 상기 제2 하부 보조 전극(211)은 상기 제2 중앙 보조 전극(212)의 하면을 보호함으로써 상기 제2 중앙 보조 전극(212)의 하면이 부식되는 것을 방지한다. 따라서, 상기 제2 하부 보조 전극(211)의 산화도는 상기 제2 중앙 보조 전극(102)의 산화도보다 작을 수 있다. 즉, 상기 제2 하부 보조 전극(211)을 이루는 물질이 상기 제2 중앙 보조 전극(212)을 이루는 물질보다 내식성이 강한 물질로 이루어질 수 있다. 이와 같은 제2 하부 보조 전극(211)은 ITO와 같은 투명 도전물로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다.
- [0069] 상기 제2 중앙 보조 전극(212)은 상기 제2 하부 보조 전극(211)과 상기 제2 상부 보조 전극(213) 사이에 형성된다. 상기 제2 중앙 보조 전극(212)은 상기 제2 하부 보조 전극(211) 및 상기 제2 상부 보조 전극(213)보다 저항이 낮고 반사도가 우수한 물질로 이루어지며, 예로서 은(Ag)으로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다. 상대적으로 저항이 낮은 제2 중앙 보조 전극(212)의 두께는 상대적으로 저항이 높은 제2 하부 보조 전극(211) 및 제2 상부 보조 전극(213) 각각의 두께보다 두껍게 형성되는 것이 제2 보조 전극(210)의 전체 저항을 줄일 수 있어 바람직할 수 있다.
- [0070] 상기 제2 상부 보조 전극(213)은 상기 제2 중앙 보조 전극(212)의 상면에 형성되어, 상기 제2 중앙 보조 전극(212)의 상면이 부식되는 것을 방지할 수 있다. 따라서, 상기 제2 상부 보조 전극(213)의 산화도는 상기 제2 중앙 보조 전극(212)의 산화도보다 작을 수 있다. 즉, 상기 제2 상부 보조 전극(213)을 이루는 물질이 상기 제2 중앙 보조 전극(212)을 이루는 물질보다 내식성이 강한 물질로 이루어질 수 있다. 이와 같은 제2 상부 보조 전극(213)은 ITO와 같은 투명 도전물로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다.
- [0071] 상기 제2 상부 보조 전극(213)은 상기 제2 상부 애노드 전극(203)과 동일한 물질 및 동일한 두께로 형성되고, 상기 제2 중앙 보조 전극(212)은 상기 제2 중앙 애노드 전극(202)과 동일한 물질 및 동일한 두께로 형성되고,

상기 제2 하부 보조 전극(211)은 상기 제2 하부 애노드 전극(201)과 동일한 물질 및 동일한 두께로 형성될 수 있으며, 이 경우 제2 보조 전극(210)과 제2 애노드 전극(200)을 동일한 공정을 통해 동시에 형성할 수 있는 장점이 있다.

[0072] 상기 बैं크(220)는 상기 제2 애노드 전극(200) 및 상기 제2 보조 전극(210) 상에 형성된다.

[0073] 상기 बैं크(220)는 상기 제2 애노드 전극(200)의 상면을 노출시키면서 상기 제2 애노드 전극(200)의 일측 및 타측 상에 형성된다. 상기 बैं크(220)가 상기 제2 애노드 전극(200)의 상면을 노출시키도록 형성됨으로써 화상이 디스플레이되는 영역을 확보할 수 있다. 또한, 상기 बैं크(220)가 상기 제2 애노드 전극(200)의 일측 및 타측 상에 형성됨으로써, 부식에 취약한 상기 제2 중앙 애노드 전극(202)의 측면이 외부로 노출되는 것이 방지되어 상기 제2 중앙 애노드 전극(202)의 측면이 부식되는 것을 방지할 수 있다.

[0074] 상기 बैं크(220)는 상기 제2 보조 전극(210)의 상면을 노출시키면서 상기 제2 보조 전극(210)의 일측 및 타측 상에 형성된다. 상기 बैं크(220)가 상기 제2 보조 전극(210)의 상면을 노출시키도록 형성됨으로써 상기 제2 보조 전극(210)과 상기 캐소드 전극(250) 사이의 전기적 연결 공간을 확보할 수 있다. 또한, 상기 बैं크(220)가 상기 제2 보조 전극(210)의 일측 및 타측 상에 형성됨으로써, 부식에 취약한 상기 제2 중앙 보조 전극(212)의 측면이 외부로 노출되는 것이 방지되어 상기 제2 중앙 보조 전극(212)의 측면이 부식되는 것을 방지할 수 있다.

[0075] 또한, 상기 बैं크(220)는 상기 제2 애노드 전극(200)과 상기 제2 보조 전극(210) 사이에 형성되어 상기 제2 애노드 전극(200)과 상기 제2 보조 전극(210)을 서로 절연시킨다. 이와 같은 बैं크(220)는 폴리이미드 수지(polyimide resin), 아크릴 수지(acryl resin), 벤조사이클로부텐(BCB) 등과 같은 유기절연물로 이루어질 수 있으나, 반드시 그에 한정되는 것은 아니다.

[0076] 상기 격벽(230)은 상기 제2 보조 전극(210) 상에 형성되어 있다. 상기 격벽(230)은 상기 बैं크(220)와 소정 거리를 두고 이격되어 있으며, 상기 격벽(230)과 बैं크(220) 사이의 이격된 공간을 통해서 상기 제2 보조 전극(210)과 상기 캐소드 전극(250)이 서로 전기적으로 연결된다. 상기 격벽(230)을 형성하지 않고 상기 제2 보조 전극(210)과 상기 캐소드 전극(250)을 전기적으로 연결할 수도 있다. 그러나, 상기 격벽(230)을 형성하게 되면, 상기 유기 발광층(240)을 보다 용이하게 증착 형성할 수 있는 장점이 있다. 이에 대해서 보다 구체적으로 설명하면 다음과 같다.

[0077] 만약, 상기 격벽(230)을 형성하지 않을 경우에는 상기 유기 발광층(240)에 의해서 상기 제2 보조 전극(210)의 상면이 가려지지 않도록 하기 위해서 상기 유기 발광층(240)을 증착할 때 상기 제2 보조 전극(210)의 상면을 가리는 마스크 패턴이 필요하게 된다. 그러나, 상기 격벽(230)을 형성한 경우에는 상기 유기 발광층(240)의 증착 시 상기 격벽(230)의 상면이 처마(eaves)와 같은 역할을 함으로써 처마(eaves) 아래 영역에는 상기 유기 발광층(240)이 증착되지 않게 되어 상기 제2 보조 전극(210)의 상면을 가리는 마스크 패턴이 필요 없게 된다. 즉, 정면에서 본 경우를 기준으로, 처마의 역할을 하는 상기 격벽(230)의 상면이 상기 격벽(230)과 상기 बैं크(220) 사이의 이격된 공간을 가리도록 구성할 경우, 상기 유기 발광층(240)이 상기 격벽(230)과 상기 बैं크(220) 사이의 이격된 공간으로 침투하지 않게 되어 상기 격벽(230)과 상기 बैं크(220) 사이의 이격된 공간에서 상기 제2 보조 전극(210)이 노출될 수 있다. 특히, 상기 유기 발광층(240)은 증발법(Evaporation)과 같은 증착 물질의 직진성이 우수한 증착 공정을 통해 형성할 수 있기 때문에, 상기 유기 발광층(240)의 증착 공정시 상기 격벽(230)과 상기 बैं크(220) 사이의 이격된 공간으로 상기 유기 발광층(240)이 증착되지 않게 된다.

[0078] 상술한 바와 같이 상기 격벽(230)의 상면이 처마(eaves) 역할을 하기 위해서, 상기 격벽(230)의 상면의 폭은 상기 격벽(230)의 하면의 폭보다 크게 형성된다. 상기 격벽(230)은 하부의 제1 격벽(231)과 상부의 제2 격벽(232)을 포함하여 이루어질 수 있다. 상기 제1 격벽(231)은 상기 제2 보조 전극(210)의 상면에 형성되며, 상기 बैं크(220)와 동일한 물질로 동일한 공정을 통해 형성할 수 있다. 상기 제2 격벽(232)은 상기 제1 격벽(231)의 상면에 형성된다. 상기 제2 격벽(232)의 상면의 폭은 상기 제2 격벽(232)의 하면의 폭보다 크게 형성되며, 특히 상기 제2 격벽(232)의 상면이 상기 격벽(230)과 상기 बैं크(220) 사이의 이격된 공간을 가리도록 구성됨으로써 처마(eaves) 역할을 수행할 수 있다.

[0079] 상기 유기 발광층(240)은 상기 제2 애노드 전극(200) 상에 형성된다. 상기 유기 발광층(240)은 정공 주입층(Hole Injecting Layer), 정공 수송층(Hole Transporting Layer), 발광층(Emitting Layer), 전자 수송층(Electron Transporting Layer), 및 전자 주입층(Electron Injecting Layer)을 포함하여 이루어질 수 있다. 상기 유기 발광층(240)은 구조는 당업계에 공지된 다양한 형태로 변경될 수 있다.

[0080] 상기 유기 발광층(240)은 상기 बैं크(220)의 상면까지 연장될 수 있다. 다만, 상기 유기 발광층(240)은 상기 제2

보조 전극(210)의 상면을 가리면서 상기 제2 보조 전극(210)의 상면까지 연장되지는 않는다. 상기 유기 발광층(240)이 상기 제2 보조 전극(210)의 상면을 가리게 되면 상기 제2 보조 전극(210)과 상기 캐소드 전극(250) 사이의 전기적 연결이 어려워지기 때문이다. 전술한 바와 같이, 상기 유기 발광층(240)은 상기 제2 보조 전극(210)의 상면을 가리는 마스크 없이 증착 공정을 통해 형성할 수 있으며, 이 경우 상기 유기 발광층(240)은 상기 격벽(230)의 상면에도 형성될 수 있다.

[0081] 상기 캐소드 전극(250)은 상기 유기 발광층(240) 상에 형성되어 있다. 상기 캐소드 전극(250)은 광이 방출되는 면에 형성되기 때문에 투명한 도전물질로 이루어진다. 상기 캐소드 전극(250)은 투명한 도전물질로 이루어지기 때문에 저항이 높게 되고, 따라서 상기 캐소드 전극(250)의 저항을 줄이기 위해서 상기 캐소드 전극(250)은 상기 제2 보조 전극(210)과 연결된다. 즉, 상기 캐소드 전극(250)은 상기 격벽(230)과 상기 बैं크(220) 사이의 이격된 공간을 통해서 상기 제2 보조 전극(210)과 연결되어 있다. 상기 캐소드 전극(250)은 스퍼터링(Sputtering)과 같은 증착 물질의 직진성이 좋지 않은 증착 공정을 통해 형성할 수 있기 때문에, 상기 캐소드 전극(250)의 증착 공정시 상기 격벽(230)과 상기 बैं크(220) 사이의 이격된 공간으로 상기 캐소드 전극(250)이 증착될 수 있다.

[0082] 도면에 도시되지는 않았으나, 상기 캐소드 전극(250) 상에는 밀봉층(encapsulation layer)이 추가로 형성되어 수분의 침투를 방지할 수 있다. 상기 밀봉층은 당업계에 공지된 다양한 재료가 이용될 수 있다. 또한, 도시하지는 않았지만, 상기 캐소드 전극(250) 상에 각 화소별로 컬러 필터가 추가로 형성될 수도 있으며, 이 경우에는 상기 유기 발광층(240)에서 화이트(white) 광이 발광될 수 있다.

[0083] 상기 기판(100) 상의 패드 영역(PA)에는 게이트 절연막(120), 층간 절연막(140), 신호 패드(300) 및 패드 전극(400)이 형성되어 있다.

[0084] 상기 게이트 절연막(120)은 상기 기판(100) 상에 형성되어 있다. 상기 게이트 절연막(120)은 상기 액티브 영역(AA)으로부터 연장되어 상기 패드 영역(PA)의 전체 면 상에 형성되어 있다.

[0085] 상기 신호 패드(300)는 상기 게이트 절연막(120) 상에 형성되어 있다. 상기 신호 패드(300)는 전술한 액티브 영역(AA)의 게이트 전극(130)과 동일한 층에 형성될 수 있다.

[0086] 상기 신호 패드(300)는 하부 신호 패드(301) 및 상부 신호 패드(302)를 포함하여 이루어질 수 있다.

[0087] 상기 하부 신호 패드(301)는 상기 게이트 절연막(120)과 상기 상부 신호 패드(302) 사이에 형성되어 상기 게이트 절연막(120)과 상기 상부 신호 패드(302) 사이의 접촉력을 증진시키는 역할을 할 수 있다. 또한, 상기 하부 신호 패드(301)는 상기 상부 신호 패드(302)의 하면이 부식되는 것을 방지할 수 있다. 따라서, 상기 하부 신호 패드(301)의 산화도는 상기 상부 신호 패드(302)의 산화도보다 작을 수 있다. 즉, 상기 하부 신호 패드(301)를 이루는 물질이 상기 상부 신호 패드(302)를 이루는 물질보다 내식성이 강한 물질로 이루어질 수 있다. 이와 같이, 상기 하부 신호 패드(301)는 전술한 하부 게이트 전극(131)과 동일한 몰리브덴과 티타늄의 합금(MoTi)으로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다.

[0088] 상기 상부 신호 패드(302)는 상기 하부 신호 패드(301)의 상면에 형성된다. 상기 상부 신호 패드(302)는 저항이 낮은 금속인 구리(Cu)로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다. 상기 상부 신호 패드(302)는 상기 하부 신호 패드(301)에 비하여 상대적으로 저항이 낮은 금속으로 이루어질 수 있으며, 상기 신호 패드(300)의 전체 저항을 줄이기 위해서 상기 상부 신호 패드(302)의 두께는 상기 하부 신호 패드(301)의 두께보다 두껍게 형성되는 것이 바람직할 수 있다.

[0089] 상기 상부 신호 패드(302)는 상기 상부 게이트 전극(132)과 동일한 물질 및 동일한 두께로 형성될 수 있고, 상기 하부 신호 패드(301)는 상기 하부 게이트 전극(131)과 동일한 물질 및 동일한 두께로 형성될 수 있으며, 이 경우 신호 패드(300)와 상기 게이트 전극(130)을 동일한 공정을 통해 동시에 형성할 수 있는 장점이 있다.

[0090] 상기 층간 절연막(140)은 상기 신호 패드(300) 상에 형성되어 있다. 상기 층간 절연막(140)은 상기 액티브 영역(AA)으로부터 연장되어 있다. 상기 층간 절연막(140)에는 상기 신호 패드(300)의 일부를 노출시키는 제3 콘택홀(CH3)이 구비되어 있다.

[0091] 상기 층간 절연막(140)은 상기 신호 패드(300)의 상면을 노출시키면서 상기 신호 패드(300)의 측면을 모두 덮도록 형성된다. 상기 층간 절연막(140)이 상기 신호 패드(300)의 상면을 노출시키도록 형성됨으로써 후술될 패드 전극(400)과 연결될 수 있다. 또한, 상기 층간 절연막(140)이 상기 신호 패드(300)의 일측 및 타측 상에 형성됨으로써, 부식에 취약한 상기 상부 신호 패드(302)의 측면이 외부로 노출되는 것이 방지되어 상기 상부 신호 패드

드(302)의 측면이 부식되는 것을 방지할 수 있다.

- [0092] 상기 패드 전극(400)은 상기 층간 절연막(140) 상에 형성되어 있다. 상기 패드 전극(400)은 상기 제3 콘택홀(CH3)을 통하여 상기 신호 패드(300)와 연결된다. 상기 패드 전극(400)은 외부로 노출되어 외부의 구동부와 연결된다.
- [0093] 상기 패드 전극(400)은 하부 패드 전극(401), 상부 패드 전극(402), 및 커버 패드 전극(403)을 포함하여 이루어질 수 있다.
- [0094] 상기 하부 패드 전극(401)은 제3 콘택홀(CH3)을 통해서 노출된 상부 신호 패드(302)의 상면을 덮도록 형성됨으로써 상기 상부 신호 패드(302)의 부식을 방지하게 된다. 따라서, 상기 하부 패드 전극(401)의 산화도는 상기 상부 신호 패드(302)의 산화도보다 작을 수 있다. 즉, 상기 하부 패드 전극(401)을 이루는 물질이 상기 상부 신호 패드(302)를 이루는 물질보다 내식성이 강한 물질로 이루어질 수 있다. 이와 같이, 상기 하부 패드 전극(401)이 상기 상부 신호 패드(302)의 상면 부식을 방지할 수 있기 때문에, 상기 신호 패드(300)를 전술한 2층 구조로 형성하는 것이 가능하다. 또한, 상기 하부 패드 전극(401)의 산화도는 상기 상부 패드 전극(402)의 산화도보다 작을 수 있다. 상기 하부 패드 전극(401)은 전술한 하부 소스 전극(151) 및/또는 하부 드레인 전극(161)과 동일한 폴리브덴과 티타늄의 합금(MoTi)으로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다. 상기 하부 패드 전극(401)은 전술한 하부 소스 전극(151) 및/또는 하부 드레인 전극(161)과 동일한 물질 및 동일한 두께로 형성할 수 있으며, 이 경우 상기 하부 패드 전극(401)과 상기 하부 소스 전극(151) 및/또는 하부 드레인 전극(161)을 동일한 마스크 공정을 통해 패턴 형성할 수 있는 장점이 있다.
- [0095] 상기 상부 패드 전극(402)은 상기 하부 패드 전극(401)과 커버 패드 전극(403) 사이에 형성되어 있다. 상기 상부 패드 전극(402)은 저항이 낮은 금속인 구리(Cu)로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다. 상기 상부 패드 전극(402)은 상기 하부 패드 전극(401)과 커버 패드 전극(403)에 비하여 상대적으로 저항이 낮은 금속으로 이루어질 수 있으며, 상기 패드 전극(400)의 전체 저항을 줄이기 위해서 상기 상부 패드 전극(402)의 두께는 상기 하부 패드 전극(401)과 커버 패드 전극(403) 각각의 두께보다 두껍게 형성되는 것이 바람직할 수 있다. 상기 상부 패드 전극(402)은 전술한 상부 소스 전극(152) 및/또는 상부 드레인 전극(162)과 동일한 물질 및 동일한 두께로 형성할 수 있으며, 이 경우 상기 상부 패드 전극(402)과 상기 상부 소스 전극(152) 및/또는 상부 드레인 전극(162)을 동일한 마스크 공정을 통해 패턴 형성할 수 있는 장점이 있다.
- [0096] 상기 커버 패드 전극(403)은 상기 상부 패드 전극(402) 상에 형성되어 있다. 상기 커버 패드 전극(403)은 상기 상부 패드 전극(402)의 상면 및 측면을 덮도록 형성됨으로써 상기 상부 패드 전극(402)이 부식되는 것을 방지한다. 즉, 상기 커버 패드 전극(403)은 상기 상부 패드 전극(402)이 외부로 노출되지 않도록 한다. 따라서, 상기 커버 패드 전극(403)의 산화도는 상기 상부 패드 전극(402)의 산화도보다 작을 수 있다. 즉, 상기 커버 패드 전극(403)을 이루는 물질이 상기 상부 패드 전극(402)을 이루는 물질보다 내식성이 강한 물질로 이루어질 수 있다.
- [0097] 상기 커버 패드 전극(403)은 상기 하부 패드 전극(401)의 측면까지 덮도록 형성될 수 있다. 이때, 상기 커버 패드 전극(403)의 산화도는 상기 하부 패드 전극(401)의 산화도보다 작을 수 있다. 즉, 상기 커버 패드 전극(403)을 이루는 물질이 상기 하부 패드 전극(401)을 이루는 물질보다 내식성이 강한 물질로 이루어질 수 있다. 이와 같은 커버 패드 전극(403)은 폴리브덴과 티타늄의 합금(MoTi)으로 이루어질 수 있지만, 반드시 그에 한정되는 것은 아니다. 상기 커버 패드 전극(403)은 전술한 제1 하부 애노드 전극(181) 및/또는 제1 하부 보조 전극(191)과 동일한 물질 및 동일한 두께로 형성할 수 있으며, 이 경우 상기 커버 패드 전극(403)과 상기 제1 하부 애노드 전극(181) 및/또는 제1 하부 보조 전극(191)을 동일한 마스크 공정을 통해 패턴 형성할 수 있는 장점이 있다.
- [0098] 도 3a 내지 도 3j는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 제조방법을 보여주는 공정 단면도로서, 이는 전술한 도 2에 따른 유기 발광 표시 장치의 제조방법에 관한 것이다. 따라서, 동일한 구성에 대해서는 동일한 도면부호를 부여하였고, 각각의 구성의 물질 및 구조 등에 있어서 반복되는 부분에 대한 중복 설명은 생략된다.
- [0099] 우선, 도 3a에서 알 수 있듯이, 기판(100) 상에 액티브층(110), 게이트 절연막(120), 게이트 전극(130) 및 신호 패드(300)를 차례로 형성한다.
- [0100] 보다 구체적으로 설명하면, 상기 기판(100) 상에 상기 액티브층(110)을 형성하고, 상기 액티브층(110) 상에 상기 게이트 절연막(120)을 형성하고, 상기 게이트 절연막(120) 상에 상기 게이트 전극(130)을 형성하고, 상기 신

호 패드(300)를 형성한다.

- [0101] 여기서, 상기 액티브층(110) 및 상기 게이트 전극(130)은 액티브 영역(AA)에 형성하고, 상기 게이트 절연막(120)은 액티브 영역(AA)에서 패드 영역(PA)까지 연장되도록 형성하고, 상기 신호 패드(300)는 패드 영역(PA)에 형성한다.
- [0102] 상기 게이트 전극(130)은 하부 게이트 전극(131)과 상부 게이트 전극(132)으로 이루어지고, 상기 신호 패드(300)는 하부 신호 패드(301)와 상부 신호 패드(302)로 이루어진다. 이와 같은 게이트 전극(130) 및 신호 패드(300)는 동일한 물질로 동일한 패터닝 공정에 의해서 동시에 형성할 수 있다.
- [0103] 다음, 도 3b에서 알 수 있듯이, 상기 게이트 전극(130) 상에 층간 절연막(140)을 형성하고, 상기 게이트 절연막(120) 및 상기 층간 절연막(140)에 제1 콘택홀(CH1)과 제2 콘택홀(CH2)을 형성하고, 그 후 상기 제1 콘택홀(CH1)을 통해서 상기 액티브층(110)의 일단 영역과 연결되는 드레인 전극(160), 상기 제2 콘택홀(CH2)을 통해 상기 액티브층(110)의 타단 영역과 연결되는 소스 전극(150), 그리고 상기 층간 절연막(140)에 제3 콘택홀(CH3)을 형성하고, 상기 제3 콘택홀(CH3)을 통해서 제1 패드 전극(400a)을 상기 신호 패드(300)와 연결되도록 형성한다.
- [0104] 여기서, 상기 소스 전극(150), 및 상기 드레인 전극(160)은 액티브 영역(AA)에 형성하고, 상기 층간 절연막(140)은 액티브 영역(AA)에서 패드 영역(PA)까지 연장되도록 형성하고, 상기 제1 패드 전극(400a)은 패드 영역(PA)에 형성한다. 이와 같은 공정에 의해서, 상기 액티브 영역(AA)에 박막 트랜지스터층(T)이 형성된다.
- [0105] 상기 소스 전극(150)은 하부 소스 전극(151)과 상부 소스 전극(152)으로 이루어지고, 상기 드레인 전극(160)은 하부 드레인 전극(161)과 상부 드레인 전극(162)으로 이루어지고, 상기 제1 패드 전극(400a)은 제1 하부 패드 전극(401)과 제1 상부 패드 전극(402)으로 이루어진다. 이와 같은 소스 전극(150), 드레인 전극(160), 및 제1 패드 전극(400a)은 동일한 물질로 동일한 패터닝 공정에 의해서 동시에 형성할 수 있다.
- [0106] 다음, 도 3c에서 알 수 있듯이, 상기 소스 전극(150), 상기 드레인 전극(160), 및 상기 제1 패드 전극(400a) 상에 패시베이션층(165)을 형성하고, 상기 패시베이션층(165) 상에 평탄화층(170)을 형성한다. 상기 평탄화층(170)은 제4 콘택홀(CH4)을 구비하도록 형성한다.
- [0107] 상기 패시베이션층(165)은 액티브 영역(AA)에서 패드 영역(PA)까지 연장되도록 형성하고, 상기 평탄화층(170)은 액티브 영역(AA)에 형성한다. 상기 패드 영역(PA)에는 박막 트랜지스터가 형성되지 않기 때문에 그 표면을 평탄화시킬 필요성이 적으며, 따라서 상기 패드 영역(PA)에는 상기 평탄화층(170)을 형성하지 않을 수 있다.
- [0108] 다음, 도 3d에서 알 수 있듯이, 상기 패시베이션층(165)에 제4 콘택홀(CH4)을 형성하고, 상기 패드 영역(PA)의 패시베이션층(165)을 소정 영역 제거하여 상기 제1 패드 전극(400a)이 외부로 노출되도록 한다. 상기 패시베이션층(165) 및 상기 평탄화층(170)에 구비된 제4 콘택홀(CH4)에 의해서 상기 소스 전극(150)이 외부로 노출된다.
- [0109] 본 발명의 일 실시예에 따르면, 상기 소스 전극(150)을 외부로 노출시키기 위한 상기 패시베이션층(165)의 제4 콘택홀(CH4) 형성 공정과, 상기 제1 패드 전극(400a)을 외부로 노출시키기 위한 상기 패드 영역(PA)의 패시베이션층(165)을 소정 영역 제거하는 공정을 동시에 할 수 있으며, 그에 따라 하나의 마스크 공정을 통해서 형성할 수 있어 마스크 공정 증가를 방지할 수 있다. 이에 대해서 구체적으로 설명하면, 상기 제1 상부 패드 전극(402)은 부식에 취약하기 때문에 상기 제1 상부 패드 전극(402)에 식각액 등이 접촉하지 않도록 해야 하는데, 본 발명의 일 실시예에 따르면, 후술하는 도 3e 공정에 의해서 상기 노출되는 제1 상부 패드 전극(402)을 제2 패드 전극(400b)으로 덮기 때문에 상기 제1 상부 패드 전극(402)에 식각액 등이 접촉할 염려가 없다. 그와 같은 이유로 인해서, 상기 제4 콘택홀(CH4) 형성 공정과 상기 패드 영역(PA)의 패시베이션층(165)을 소정 영역 제거하는 공정을 동시에 형성할 수 있다.
- [0110] 다음, 도 3e에서 알 수 있듯이, 상기 액티브 영역(AA) 내의 평탄화층(170) 상에 서로 이격되도록 제1 애노드 전극(180)과 제1 보조 전극(190)을 형성하고, 상기 패드 영역(PA) 내의 제1 패드 전극(400a) 상에 제2 패드 전극(400b)을 형성한다.
- [0111] 상기 제1 애노드 전극(180)은 상기 제4 콘택홀(CH4)을 통해서 상기 소스 전극(150)과 연결되도록 형성하고, 상기 제2 패드 전극(400b)은 상기 제1 패드 전극(400a)의 상면과 측면을 덮도록 패턴 형성한다.
- [0112] 상기 제1 애노드 전극(180)은 제1 하부 애노드 전극(181)과 제1 상부 애노드 전극(182)으로 이루어지고, 상기 제1 보조 전극(190)은 제1 하부 보조 전극(191)과 제1 상부 보조 전극(192)으로 이루어지고, 상기 제2 패드 전

극(400b)은 제2 하부 패드 전극(403) 및 제2 상부 패드 전극(404)으로 이루어진다.

- [0113] 상기 제1 애노드 전극(180), 상기 제1 보조 전극(190), 및 제2 패드 전극(400b)은 서로 동일한 물질을 동일한 패터닝 공정을 통해서 동시에 형성할 수 있다.
- [0114] 다음, 도 3f에서 알 수 있듯이, 상기 액티브 영역(AA) 내의 제1 애노드 전극(180) 상에 제2 애노드 전극(200)을 형성하고, 상기 액티브 영역(AA) 내의 제1 보조 전극(190) 상에 제2 보조 전극(210)을 형성하고, 상기 제2 패드 전극(400b) 상에 제3 패드 전극(400c)을 형성한다.
- [0115] 상기 제2 애노드 전극(200)은 상기 제1 애노드 전극(180)의 상면과 측면을 덮도록 패턴 형성하고, 상기 제2 보조 전극(210)은 상기 제1 보조 전극(190)의 상면과 측면을 덮도록 패턴 형성하고, 상기 제3 패드 전극(400c)은 상기 제2 패드 전극(400b)의 상면과 측면을 덮도록 패턴 형성한다.
- [0116] 상기 제2 애노드 전극(200), 상기 제2 보조 전극(210) 및 상기 제3 패드 전극(400c)은 서로 동일한 물질을 동일한 패터닝 공정을 통해 동시에 형성할 수 있다.
- [0117] 상기 제2 애노드 전극(200)은 제2 하부 애노드 전극(201), 제2 중앙 애노드 전극(202), 및 제2 상부 애노드 전극(203)을 포함하여 이루어지고, 상기 제2 보조 전극(210)은 제2 하부 보조 전극(211), 제2 중앙 보조 전극(212), 및 제2 상부 보조 전극(213)을 포함하여 이루어지고, 상기 제3 패드 전극(400c)은 제3 하부 패드 전극(405), 제3 중앙 패드 전극(406), 및 제3 상부 패드 전극(407)을 포함하여 이루어진다.
- [0118] 다음, 도 3g에서 알 수 있듯이, 상기 제2 애노드 전극(200)과 상기 제2 보조 전극(210)을 패턴 형성하는 공정은 식각액을 이용한 식각 공정을 포함하는데, 이와 같은 식각 공정시 상기 패드 영역(PA)에 형성된 상기 제2 상부 패드 전극(404), 및 제3 패드 전극(400c)이 함께 식각될 수 있다. 즉, 상기 제2 애노드 전극(200)과 상기 제2 보조 전극(210)을 패턴 형성하는 공정 시에 상기 제2 상부 패드 전극(404) 및 제3 패드 전극(400c)을 제거함으로써 상기 제1 패드 전극(400a) 및 제2 하부 패드 전극(403)만으로 이루어진 패드 전극(400)이 완성된다.
- [0119] 한편, 하프톤(Harf-tone) 마스크 공정을 통해서 상기 제3 패드 전극(400c), 상기 평탄화층(170), 상기 제2 애노드 전극(200) 및 상기 제2 보조 전극(210) 상에 포토 레지스트 패턴을 형성하고 애싱(ashing) 처리하여, 도 3f와 같은 형태를 거치지 않고, 상기 제3 패드 전극(400c)과 제2 상부 패드 전극(404)을 제거하는 공정과 상기 제2 애노드 전극(200) 및 상기 제2 보조 전극(210)을 패턴 형성하는 공정을 동시에 하는 것도 가능하다. 이때, 상기 제3 패드 전극(400c)과 제2 상부 패드 전극(404) 상에 형성되는 포토 레지스트 패턴은 얇고, 상기 제2 애노드 전극(200)과 상기 제2 보조 전극(210) 상에 형성되는 포토 레지스트 패턴은 두껍기 때문에, 상기 제3 패드 전극(400c)과 제2 상부 패드 전극(404)이 제거되고, 상기 제2 애노드 전극(200)과 상기 제2 보조 전극(210)은 남을 수 있다. 이러한, 상기 제2 상부 패드 전극(404) 및 제3 패드 전극(400c)을 제거하는 공정은 이에 한정되지 않고 다양한 제조 방법이 가능할 수 있다.
- [0120] 다음, 도 3h에서 알 수 있듯이, 상기 제2 애노드 전극(200)의 상면을 노출시키면서 상기 제2 애노드 전극(200)의 일측 및 타측 상에 बैं크(220)를 형성함과 더불어 제2 보조 전극(210)의 상면을 노출시키면서 상기 제2 보조 전극(210)의 일측 및 타측 상에 बैं크(220)를 형성한다.
- [0121] 또한, 상기 노출된 제2 보조 전극(210)의 상면 상에 제1 격벽(231)과 제2 격벽(232)을 차례로 형성한다. 상기 제1 격벽(231)은 상기 बैं크(220)와 동일한 물질을 동일한 패턴 형성 공정을 통해서 동시에 형성할 수 있다. 상기 격벽(230)은 상기 बैं크(220)와 소정 거리를 두고 이격되도록 형성하며, 따라서, 상기 격벽(230)과 बैं크(220) 사이에 이격된 공간이 마련된다.
- [0122] 상기 격벽(230)의 상면이 처마(eaves) 역할을 하기 위해서, 상기 제2 격벽(232)의 상면의 폭은 상기 제2 격벽(232)의 하면의 폭보다 크게 형성한다. 특히, 정면에서 본 경우를 기준으로, 상기 제2 격벽(232)의 상면이 상기 격벽(230)과 상기 बैं크(220) 사이의 이격된 공간을 가리도록 함으로써 후술하는 유기 발광층(240) 증착 공정시 상기 유기 발광층(240)이 상기 격벽(230)과 상기 बैं크(220) 사이의 이격된 공간에 증착되는 것을 방지할 수 있다.
- [0123] 다음, 도 3i에서 알 수 있듯이, 상기 제2 애노드 전극(200) 상에 유기 발광층(240)을 형성한다. 상기 유기 발광층(240)은 증발법(Evaporation)과 같은 증착 물질의 직진성이 우수한 증착 공정을 통해 형성하며, 그에 따라, 상기 유기 발광층(240)은 상기 बैं크(220) 및 상기 격벽(230)의 상면에는 증착될 수 있지만 상기 격벽(230)과 상기 बैं크(220) 사이의 이격된 공간에는 증착되지 않게 된다. 즉, 상기 유기 발광층(240)의 증착시 상기 격벽(230)의 상면이 처마(eaves)와 같은 역할을 하기 때문에, 상기 제2 보조 전극(210)의 상면을 가리는 마스크 패

턴 없이 상기 유기 발광층(240)을 증착하여도 상기 격벽(230)과 상기 뱅크(220) 사이의 이격된 공간으로 상기 유기 발광층(240)이 증착되는 것이 방지될 수 있다.

[0124] 다음, 도 3j에서 알 수 있듯이, 상기 유기 발광층(240) 상에 캐소드 전극(250)을 형성한다.

[0125] 상기 캐소드 전극(250)은 상기 격벽(230)과 상기 뱅크(220) 사이의 이격된 공간을 통해서 상기 제2 보조 전극(210)과 연결되도록 형성한다. 상기 캐소드 전극(250)은 스퍼터링(Sputtering)과 같은 증착 물질의 직진성이 좋지 않은 증착 공정을 통해 형성할 수 있으며, 그에 따라 상기 캐소드 전극(250)의 증착 공정시 상기 격벽(230)과 상기 뱅크(220) 사이의 이격된 공간으로 상기 캐소드 전극(250)이 증착될 수 있다.

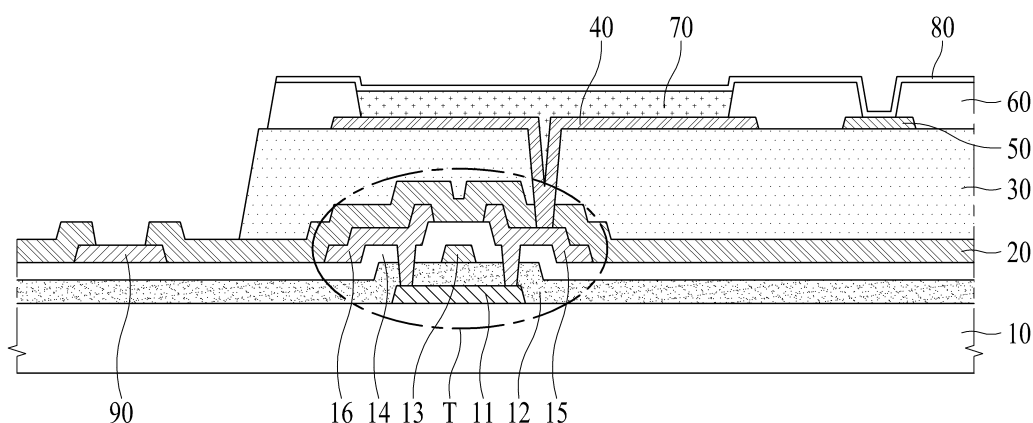
[0126] 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 더욱 상세하게 설명하였으나, 본 발명은 반드시 이러한 실시예로 국한되는 것은 아니고, 본 발명의 기술사상을 벗어나지 않는 범위 내에서 다양하게 변형 실시될 수 있다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 그러므로, 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다. 본 발명의 보호 범위는 청구 범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리 범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

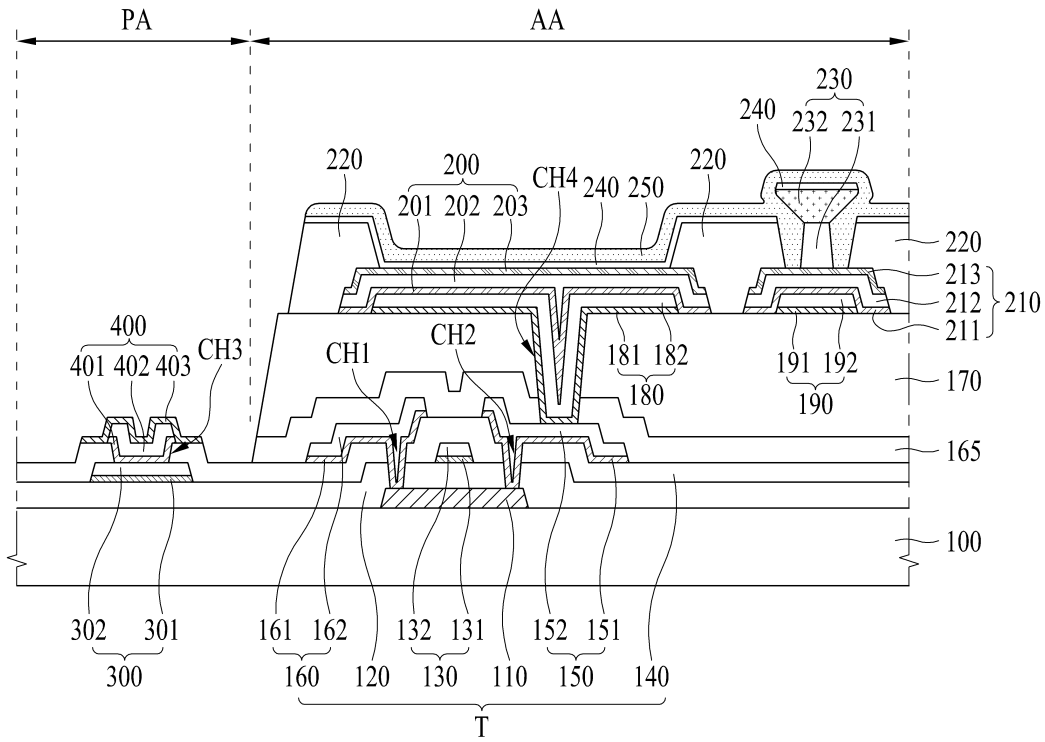
[0127]	100: 기판	T: 박막 트랜지스터층
	165: 패시베이션층	170: 평탄화층
	180: 제1 애노드 전극	190: 제1 보조 전극
	200: 제2 애노드 전극	210: 제2 보조 전극
	220: 뱅크	230: 격벽
	240: 유기 발광층	250: 캐소드 전극
	300: 신호 패드	400: 패드 전극

도면

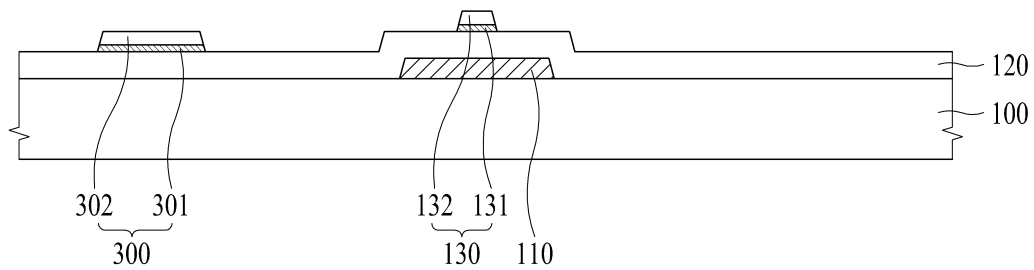
도면1



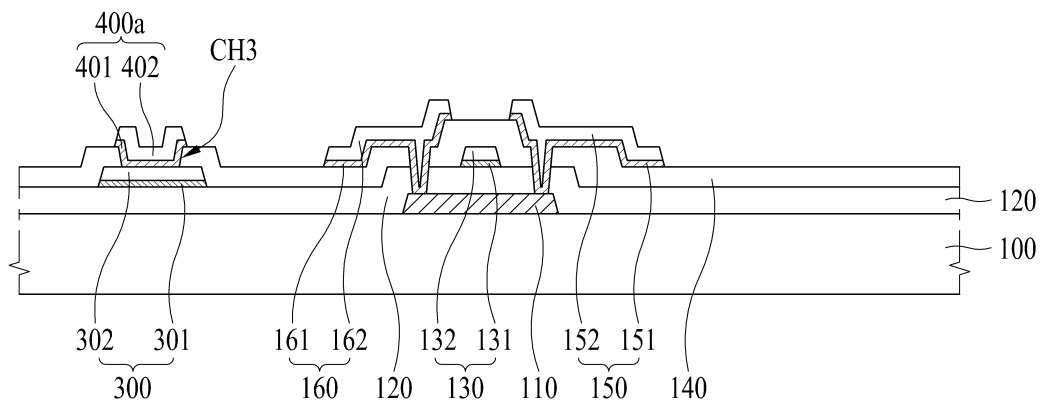
도면2



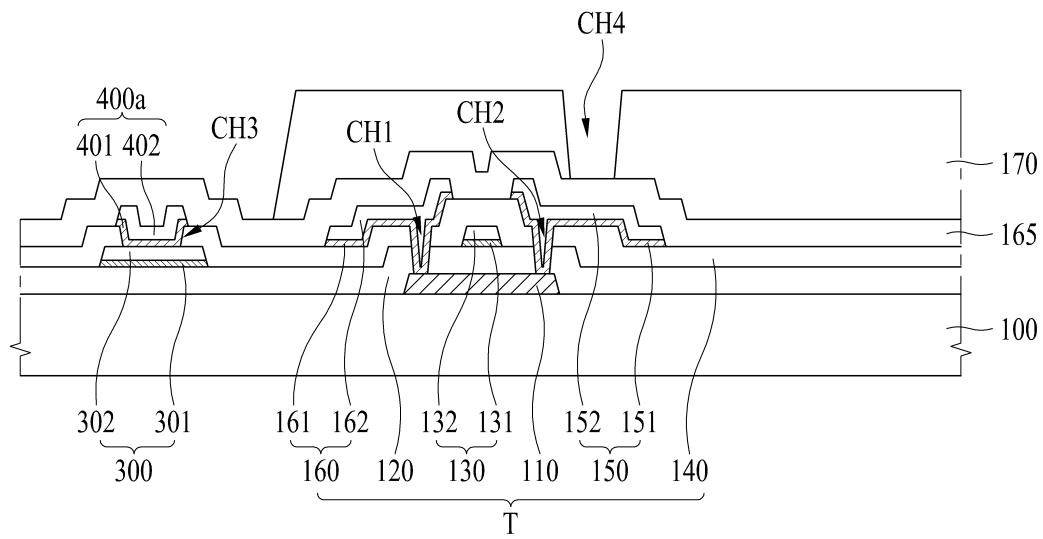
도면3a



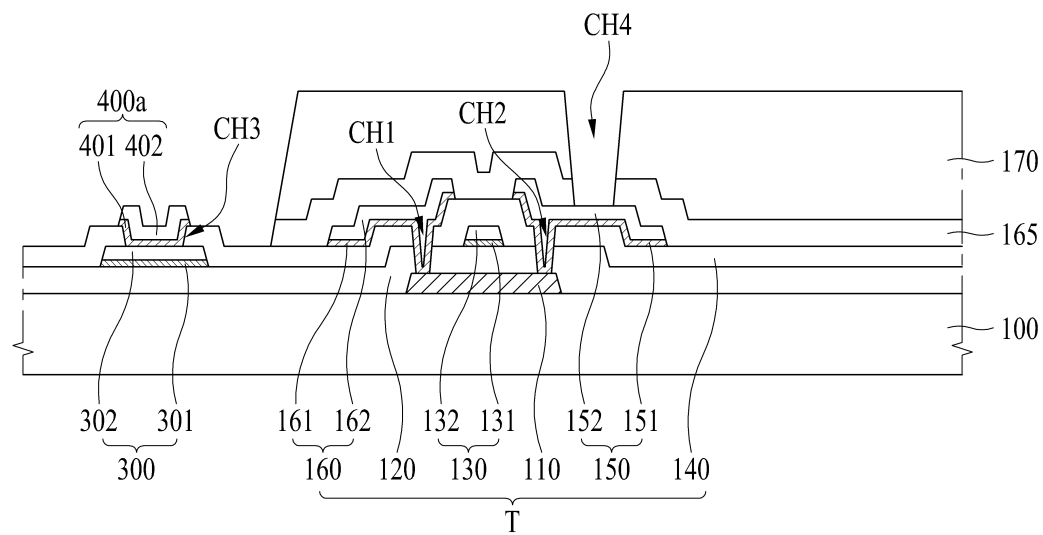
도면3b



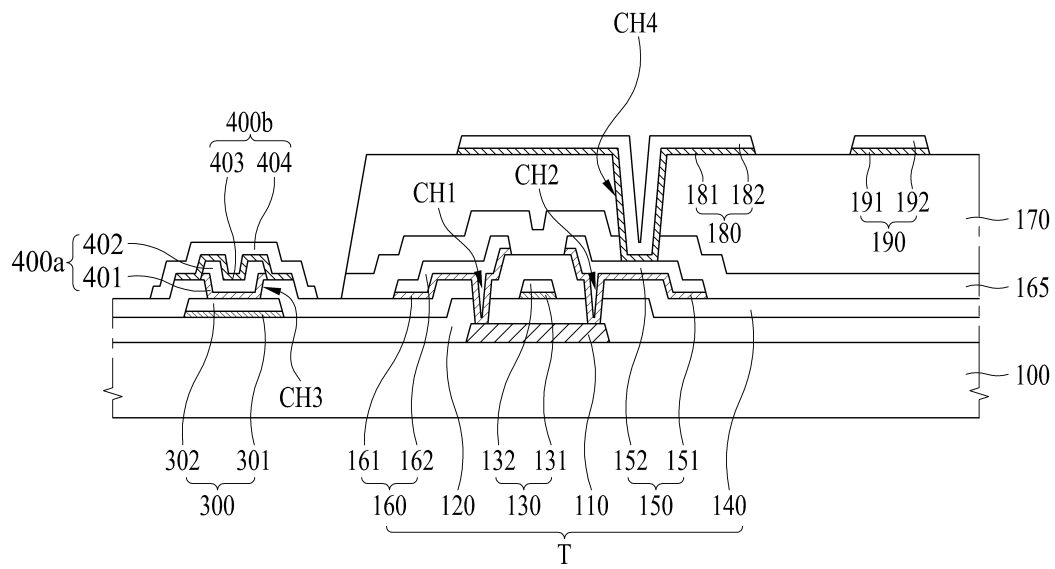
도면3c



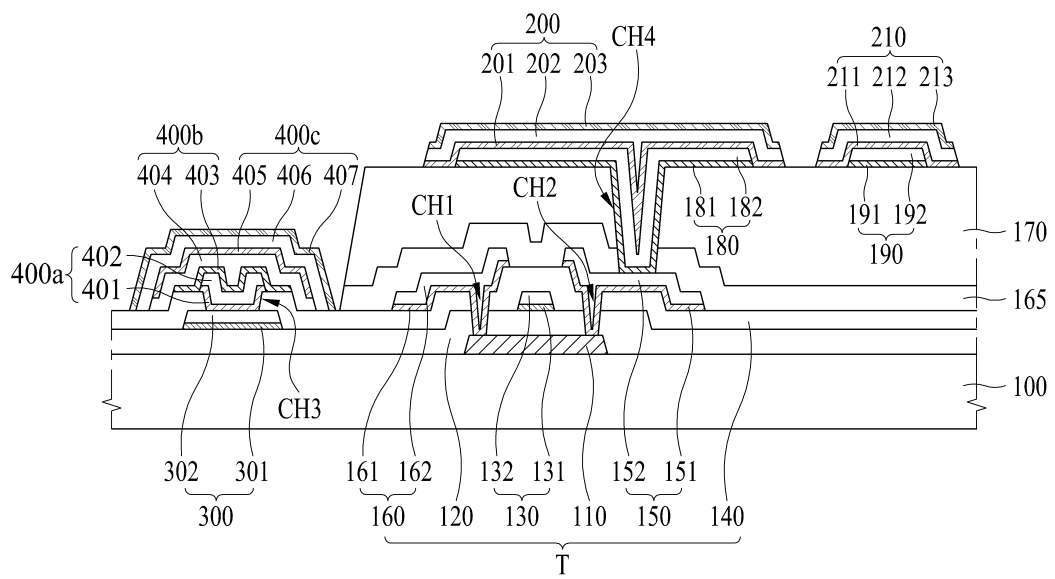
도면3d



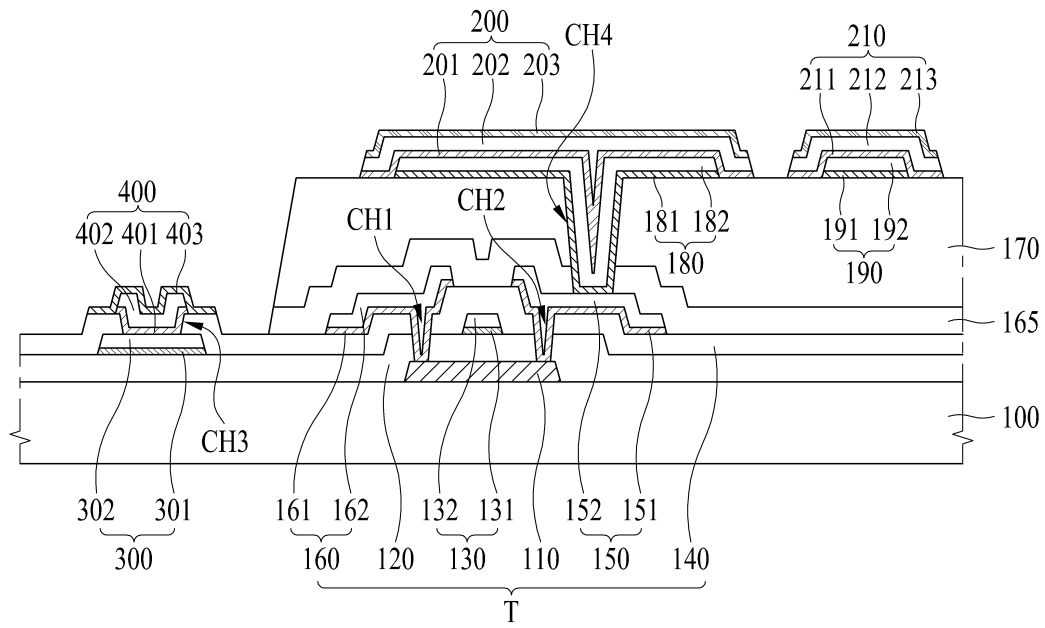
도면3e



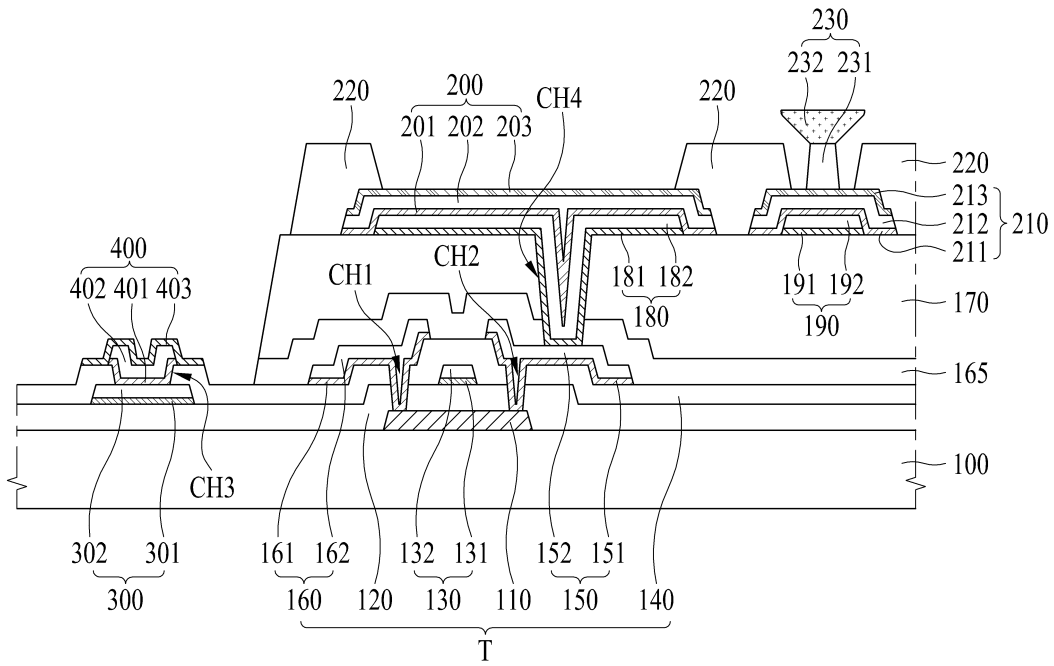
도면3f



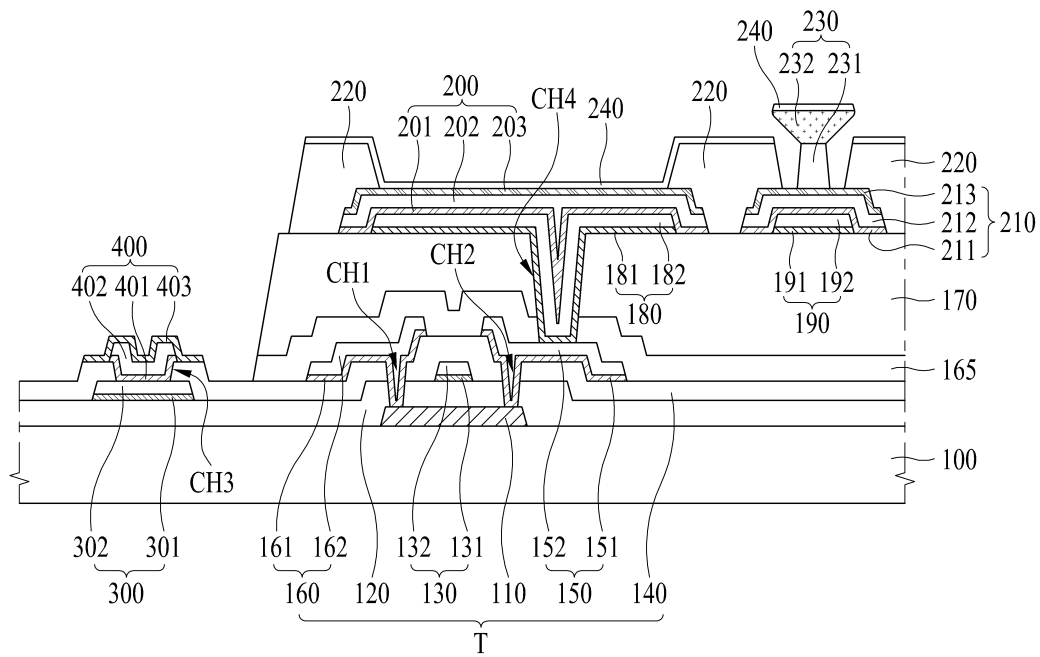
도면3g



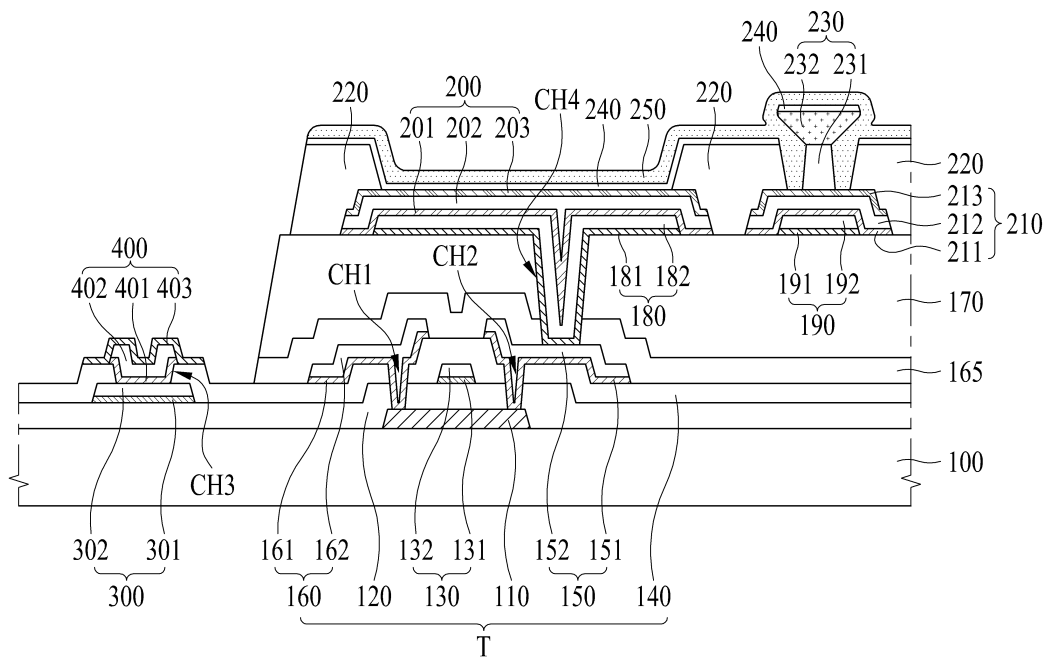
도면3h



도면3i



도면3j



专利名称(译)	标题：OLED显示器及其制造方法		
公开(公告)号	KR1020160141317A	公开(公告)日	2016-12-08
申请号	KR1020150076674	申请日	2015-05-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	JIN HEE JANG 장진희 SEJUNE KIM 김세준 JOONSUK LEE 이준석 SOJUNG LEE 이소정 JONGHYEOK IM 임종혁 JAESUNG LEE 이재성		
发明人	장진희 김세준 이준석 이소정 임종혁 이재성		
IPC分类号	H01L27/32		
CPC分类号	H01L27/3248 H01L27/3262 H01L2227/32 H01L27/3244 H01L51/5228 H01L51/56 H01L27/3246 H01L27/3276 H01L51/5218 H01L2227/323 H01L2224/05073 H01L2224/05166 H01L2224/0518 H01L2224/05647 H01L2251/301 H01L2924/0132		
外部链接	Espacenet		

摘要(译)

本发明提供一种薄膜晶体管，其包括薄膜晶体管的栅极，配置于基板的有源区域和基板的阳极，配置于薄膜晶体管上的阳极上配备的有机发光层有机发光显示装置及其制造方法，其配备在基板的焊盘区域中，并且辅助电极与阳极电极配备在同一层中，同时其连接到阴极电极和配备的阴极电极上发光层；它连接到信号焊盘和配备的信号焊盘到与栅电极相同的层；并且包括焊盘电极，该焊盘电极被配备为覆盖信号焊盘的上侧，以防止信号焊盘的上侧生锈，包括有源区和焊盘区。

