



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0130066
(43) 공개일자 2016년11월10일

(51) 국제특허분류(Int. Cl.)

G09G 3/32 (2016.01)

(52) CPC특허분류

G09G 3/3266 (2013.01)

G09G 3/3233 (2013.01)

(21) 출원번호 10-2015-0062071

(22) 출원일자 2015년04월30일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성로 1 (농서동)

(72) 발명자

김광민

서울특별시 서대문구 독립문로6길 17, 라동 201호
(옥천동, 청와타운)

이승규

충청남도 아산시 탕정면 탕정면로 37, 201동
1701호 (탕정삼성트라펠리스아파트)

(74) 대리인

팬코리아특허법인

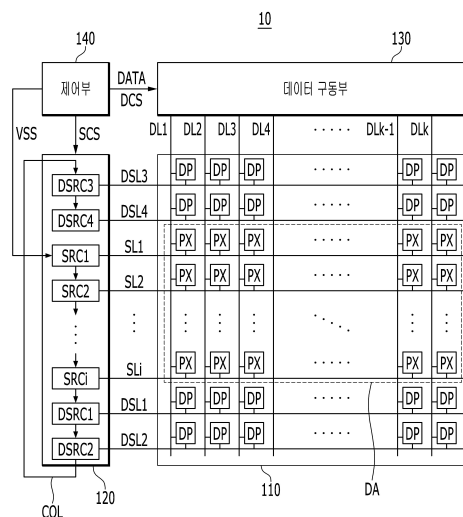
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 유기 발광 표시 장치

(57) 요약

본 발명에 따른 유기 발광 표시 장치는 복수의 주사선과 복수의 데이터선의 교차부에 형성되는 복수의 화소와, 복수의 더미 주사선과 상기 복수의 데이터선의 교차부에 형성되는 복수의 더미 화소를 포함하는 표시 패널, 상기 복수의 주사선으로 복수의 주사 신호를 순차 공급하는 복수의 제1스테이지 및 상기 복수의 더미 주사선으로 복수의 주사 신호를 순차 공급하는 복수의 제2스테이지를 포함하는 주사 구동부, 그리고 상기 복수의 데이터선으로 대응하는 데이터 신호를 공급하는 데이터 구동부를 포함하며, 상기 복수의 화소 및 상기 복수의 더미 화소로 공급되는 주사 신호는, 상기 복수의 화소 및 상기 복수의 더미 화소 각각의 구동 트랜지스터에 바이어스 전압을 인가하기 위한 적어도 하나의 제1펄스 및 상기 구동 트랜지스터에 상기 대응하는 데이터 신호를 인가하기 위한 제2펄스를 포함하며, 상기 복수의 더미 화소는, 상기 복수의 화소를 기준으로 양측에 나누어 배치될 수 있다.

대표도 - 도1



(52) CPC특허분류
G09G 2300/0842 (2013.01)

명세서

청구범위

청구항 1

복수의 주사선과 복수의 데이터선의 교차부에 형성되는 복수의 화소와, 복수의 더미 주사선과 상기 복수의 데이터선의 교차부에 형성되는 복수의 더미 화소를 포함하는 표시 패널,

상기 복수의 주사선으로 복수의 주사 신호를 순차 공급하는 복수의 제1스테이지 및 상기 복수의 더미 주사선으로 복수의 주사 신호를 순차 공급하는 복수의 제2스테이지를 포함하는 주사 구동부, 그리고

상기 복수의 데이터선으로 대응하는 데이터 신호를 공급하는 데이터 구동부를 포함하며,

상기 복수의 화소 및 상기 복수의 더미 화소로 공급되는 주사 신호는, 상기 복수의 화소 및 상기 복수의 더미 화소 각각의 구동 트랜지스터에 바이어스 전압을 인가하기 위한 적어도 하나의 제1펄스 및 상기 구동 트랜지스터에 상기 대응하는 데이터 신호를 인가하기 위한 제2펄스를 포함하며,

상기 복수의 더미 화소는, 상기 복수의 화소를 기준으로 양측에 나누어 배치되는 유기 발광 표시 장치.

청구항 2

제1항에서,

상기 복수의 제2스테이지는, 상기 복수의 제1스테이지에 종속적으로 연결되며, 상기 복수의 제1스테이지에 이어서 각 더미 주사선으로 주사 신호를 순차 공급하는 유기 발광 표시 장치.

청구항 3

제2항에서,

상기 복수의 제2스테이지 중 첫 번째 스테이지는 상기 복수의 제1스테이지 중 최종단 스테이지의 출력에 의해 구동이 개시되는 유기 발광 표시 장치.

청구항 4

제2항에서,

상기 복수의 제2스테이지는,

상기 복수의 제1스테이지를 기준으로 양측에 배치되는 제1 및 제2스테이지 그룹을 포함하는 유기 발광 표시 장치.

청구항 5

제4항에서,

상기 표시 패널은, 상기 제1 및 제2스테이지 그룹을 연결하는 적어도 하나의 캐리 아웃 배선을 포함하는 유기 발광 표시 장치.

청구항 6

제4항에서,

상기 주사 구동부를 제어하기 위한 주사 제어 신호와 상기 데이터 구동부를 제어하기 위한 데이터 제어 신호를 생성하는 제어부를 더 포함하는 유기 발광 표시 장치.

청구항 7

제6항에서,

상기 제1 및 제2스테이지 그룹 중 어느 하나의 스테이지 그룹은 상기 제어부로부터 개시 신호를 입력받는 유기 발광 표시 장치.

청구항 8

제1항에서,

상기 복수의 주사선 중 제1주사선으로 상기 제2펄스가 출력되는 기간은, 나머지 주사선 중 적어도 하나의 제2주사선으로 상기 제1펄스가 출력되는 기간과 중첩되는 유기 발광 표시 장치.

청구항 9

제8항에서,

상기 제1주사선에 연결되는 복수의 화소는,

상기 제1주사선으로 상기 제2펄스가 출력되는 기간에 상기 적어도 하나의 제2주사선에 연결되는 복수의 화소와 커패시턴스를 공유하는 유기 발광 표시 장치.

청구항 10

제1항에서,

상기 복수의 화소 각각은,

대응하는 주사선 및 대응하는 데이터선에 연결되어 있으며, 상기 대응하는 주사선으로 상기 제1펄스가 입력되는 기간에는 상기 바이어스 전압을 출력하고, 상기 대응하는 주사선으로 상기 제2펄스가 입력되는 기간에는 대응하는 데이터 신호를 출력하는 드레인 전극을 포함하는 스위칭 트랜지스터,

상기 스위칭 트랜지스터의 드레인 전극과 연결되는 소스 전극을 포함하는 상기 구동 트랜지스터,

상기 구동 트랜지스터의 게이트 전극과 연결되는 제1전극 및 구동 전압이 입력되는 구동 전압선과 연결되어 있는 제2전극을 포함하는 스토리지 커패시터, 그리고

상기 구동 트랜지스터의 드레인 전극과 연결되는 유기 발광 다이오드를 포함하는 유기 발광 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 유기 발광 표시 장치에 관한 것이다.

배경 기술

[0002] 유기 발광 표시 장치는 두 개의 전극과 그 사이에 위치하는 유기 발광층을 포함하며, 하나의 전극으로부터 주입된 전자(electron)와 다른 전극으로부터 주입된 정공(hole)이 유기 발광층에서 결합하여 여기자(exciton)를 형성하고, 여기자가 에너지를 방출하면서 발광한다.

[0003] 유기 발광 표시 장치는 자발광 소자인 유기 발광 다이오드를 포함하는 복수개의 화소를 포함하며, 각 화소에는 유기 발광 다이오드를 구동하기 위한 복수개의 트랜지스터 및 하나 이상의 커패시터(Capacitor)가 형성되어 있다. 복수개의 트랜지스터는 기본적으로 스위칭 트랜지스터 및 구동 트랜지스터를 포함한다.

[0004] 한편, 종래의 유기 발광 표시 장치의 각 화소는 블랙계조를 구현한 후 화이트 계조를 표현하는 경우 응답성 저하로 인해 대략 2 프레임 기간 동안 원하는 휘도보다 낮은 휘도의 빛이 생성된다. 이러한 화소의 응답성 저하 현상은 유기 발광 표시 장치에서 스크롤 화면과 같이 움직이는 화면을 표시하는 경우, 각 화소에서 계조에 대응하여 원하는 휘도의 영상을 표시하지 못해 휘도 균일성과 동영상의 화질이 저하되는 문제를 야기한다. 화소에서의 응답성 저하는 구동 트랜지스터의 히스테리시스(hysteresis) 특성에 기인한다. 즉, 이전 프레임 기간에 화소의 구동 트랜지스터에 인가되는 전압에 대응하여 구동 트랜지스터의 문턱전압이 시프트되고, 문턱전압의 시프트로 인해 화소는 현재 프레임에서 원하는 휘도의 빛을 생성하지 못한다.

발명의 내용

해결하려는 과제

[0005] 본 발명이 이루고자 하는 기술적 과제는 구동 트랜지스터의 히스테리시스 특성에 기인한 동영상 화질 저하가 개선된 유기 발광 표시 장치를 제공하는 것이다.

과제의 해결 수단

[0006] 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 복수의 주사선과 복수의 데이터선의 교차부에 형성되는 복수의 화소와, 복수의 더미 주사선과 상기 복수의 데이터선의 교차부에 형성되는 복수의 더미 화소를 포함하는 표시 패널, 상기 복수의 주사선으로 복수의 주사 신호를 순차 공급하는 복수의 제1스테이지 및 상기 복수의 더미 주사선으로 복수의 주사 신호를 순차 공급하는 복수의 제2스테이지를 포함하는 주사 구동부, 그리고 상기 복수의 데이터선으로 대응하는 데이터 신호를 공급하는 데이터 구동부를 포함하며, 상기 복수의 화소 및 상기 복수의 더미 화소로 공급되는 주사 신호는, 상기 복수의 화소 및 상기 복수의 더미 화소 각각의 구동 트랜지스터에 바이어스 전압을 인가하기 위한 적어도 하나의 제1펄스 및 상기 구동 트랜지스터에 상기 대응하는 데이터 신호를 인가하기 위한 제2펄스를 포함하며, 상기 복수의 더미 화소는, 상기 복수의 화소를 기준으로 양측에 나누어 배치될 수 있다.

발명의 효과

[0007] 본 발명의 일 실시예에 따르면, 주사 신호에 바이어스 전압 인가를 위한 적어도 하나의 펄스를 추가함으로써, 구동 트랜지스터의 히스테리시스 특성에 기인한 동영상 화질 저하를 개선할 수 있다.

[0008] 또한, 더미 화소들을 추가하여 바이어스 전압 인가를 위한 펄스 추가로 인해 발생하는 가로줄 발현 현상을 개선할 수도 있다.

[0009] 또한, 더미 화소들을 표시 영역의 상단과 하단에 나누어 배치함으로써 데드 스페이스를 최소화하는 것이 가능하다.

도면의 간단한 설명

[0010] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 개략적인 블록도이다.

도 2는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 하나의 화소의 등가 회로도이다.

도 3은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 하나의 화소에 인가되는 신호의 타이밍도이다.

도 4는 유기 발광 표시 장치에서의 가로줄 발현 현상을 설명하기 위한 도면이다.

도 5는 본 발명의 일 실시예에 따른 유기 발광 표시 장치에서의 동작 타이밍을 개략적으로 도시한 것이다.

도 6은 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 개략적인 블록도이다.

발명을 실시하기 위한 구체적인 내용

[0011] 이하, 첨부한 도면을 참고로 하여 본 발명의 여러 실시예들에 대하여 본 발명이 속하는 기술 분야에서 통상의

지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예들에 한정되지 않는다.

- [0012] 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 동일 또는 유사한 구성요소에 대해서는 동일한 참조 부호를 붙이도록 한다.
- [0013] 또한, 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 임의로 나타내었으므로, 본 발명이 반드시 도시된 바에 한정되지 않는다.
- [0014] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 그리고 도면에서, 설명의 편의를 위해, 일부 층 및 영역의 두께를 과장되게 나타내었다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 또는 "상에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또는 다른 부분이 있는 경우도 포함한다.
- [0015] 또한, 명세서 전체에서, 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다. 또한, 명세서 전체에서, "~ 상에"라 함은 대상 부분의 위 또는 아래에 위치함을 의미하는 것이며, 반드시 중력 방향을 기준으로 상 측에 위치하는 것을 의미하는 것은 아니다.
- [0016] 아래에서는 본 발명의 일 실시예에 따른 유기 발광 표시 장치에 대하여 도 1 내지 도 8을 참고로 상세하게 설명한다.
- [0017] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 개략적인 블록도이다.
- [0018] 도 1을 참고하면, 본 발명의 일 실시예에 따른 유기 발광 표시 장치(10)는 복수의 화소(Pixel, PX) 및 복수의 더미 화소(Dummy Pixel, DP)를 포함하는 표시 패널(110), 주사 구동부(120), 데이터 구동부(130), 및 제어부(140)를 포함한다. 주사 구동부(120), 데이터 구동부(130) 및 제어부(140)는 각각 별개의 반도체 칩에 형성될 수도 있고, 하나의 반도체 칩에 집적될 수도 있다. 또한, 주사 구동부(120)는 표시 패널(110)과 동일한 기판 상에 형성될 수도 있다.
- [0019] 표시 패널(110)에는 가로방향(또는 수평방향)으로 복수의 주사선(SL1~SLi)이 형성되어 있고, 세로방향(또는 수직방향)으로 주사선(SL1~SLi)과 교차하는 복수의 데이터선(DL1~DLk)이 형성되어 있다. 복수의 주사선(SL1~SLi)과 복수의 데이터선(DL1~DLk)의 교차부에는 대략 행렬 형태로 배열된 복수의 화소(PX)가 형성된다. 각 주사선(SL1~SLi)은 복수의 화소(PX)가 가로방향(또는 수평방향)으로 배열되어 이루는 화소(PX) 행 단위로 주사 신호를 공급하는 기능을 수행한다. 각 데이터선(DL1~DLk)은 복수의 화소(PX)가 세로방향(또는 수직방향)으로 배열되어 이루는 화소(PX) 열 단위로 데이터 신호를 공급하는 기능을 수행한다.
- [0020] 표시 패널(110)에는 복수의 주사선(SL1~SLi)과 대략 평행한 복수의 더미 주사선(DSL1~DSL4)이 형성된다. 복수의 더미 주사선(DSL1~DSL4)은 복수의 주사선(SL1~SLi)으로부터 일정 거리 이격되도록 배치된다. 또한, 복수의 더미 주사선(DSL)은 복수의 데이터선(DL)과 수직으로 교차하도록 배치된다. 복수의 더미 주사선(DSL1~DSL4)과 복수의 데이터선(DL1~DLk)의 교차부에는 복수의 더미 화소(DP)가 형성된다. 복수의 더미 화소(DP)는 영상을 표시하는 복수의 화소(PX)와는 달리, 영상을 표시하지 않는 추가적인 화소이다. 복수의 더미 화소(DP)는 각 화소(PX)와 동일한 구조(예를 들어 7 트랜지스터 1 커패시터 구조)로 형성되며, 화소(PX)보다 크기가 거의 같거나 조금 작을 수도 있다.
- [0021] 복수의 더미 화소(DP)는 복수의 화소(PX)가 배치되는 표시 영역(Display Area, DA)의 외부 영역에 배치된다. 복수의 더미 화소(DP)는 화소(PX) 행과 평행하게 배열되는 복수의 더미 화소(DP) 행을 형성하며, 복수의 더미 화소(DP) 행은 표시 영역(DA)을 기준으로 양측에 나누어 배치된다. 즉, 복수의 더미 화소(DP) 행은, 표시 영역(DA)의 상단과 하단에 나누어 배치된다. 이에 따라, 각 더미 화소(DP) 행으로 주사 신호를 공급하는 복수의 더미 주사선(DSL1~DSL4) 또한, 표시 영역(DA)의 외부 영역에 배치되며, 복수의 주사선(SL1~SLi)을 기준으로 양측에 나누어 배치된다. 한편, 도 1에서는 표시 영역(DA)을 기준으로 상단과 하단에 2개의 더미 화소(DP) 행과 각 더미 화소(DP) 행으로 주사 신호를 공급하는 2개의 더미 주사선이 각각 배치되는 경우를 예로 들어 도시하였으나, 본 발명의 실시예는 이에 한정되지 않는다. 예를 들어, 표시 패널(110)에서 표시 영역(DA)의 상단과 하단에는 2개 이상의 더미 화소(DP) 행과 2개 이상의 더미 주사선이 각각 배치될 수도 있다.
- [0022] 표시 패널(110)에는 발광 제어 신호를 공급하는 복수의 발광 제어선, 초기화 전압을 공급하는 초기화 전압선, 전원 전압을 공급하는 구동 전압선 등이 추가로 형성될 수 있다.

- [0023] 주사 구동부(120)는 제어부(140)의 제어에 대응하여 주사 신호를 생성한다. 그리고, 복수의 주사선(SL1~SLi)과 복수의 더미 주사선(DSL1~DSL4)을 통해 표시 패널(110)에 주사 신호를 순차적으로 공급한다.
- [0024] 주사 구동부(120)는 각각의 주사선(SL1~SLi)으로 주사 신호를 출력하는 복수의 스테이지(SRC1~SRCi)를 포함한다. 복수의 스테이지(SRC1~SRCi)는 각각 시프트 레지스터 회로(Shift Register Circuit)를 포함하며, 서로 종속적으로 연결된다. 주사 구동부(120)는 복수의 스테이지(SRC1~SRCi) 중 1번째 스테이지(SRC1)에 수직개시 신호(Vertical Start Signal, VSS)가 인가되면 구동이 개시되며, 나머지 스테이지(SRC2~SRCi)는 전단 스테이지의 출력에 의해 구동이 개시되는 순차 구동 방식으로 동작한다. 각 스테이지(SRC1~SRCi)는 구동이 개시되면, 대응하는 주사선(SL1~SLi)으로 주사 신호를 출력한다.
- [0025] 주사 구동부(120)는 각각의 더미 주사선(DSL)으로 주사 신호를 출력하는 복수의 스테이지(DSRC1~DSRC4)를 더 포함한다. 이하, 설명의 편의를 위해, 더미 주사선(DSL)으로 주사 신호를 공급하는 스테이지는 더미 스테이지로 명명하여 사용한다. 복수의 더미 스테이지(DSRC1~DSRC4)는 각각 시프트 레지스터를 포함하며, 서로 종속적으로 연결된다.
- [0026] 복수의 더미 스테이지(DSRC1~DSRC4)는 복수의 스테이지(SRC1~SRCi)에 종속적으로 연결된다. 복수의 더미 스테이지(DSRC1~DSRC4)는 복수의 스테이지(SRC1~SRCi)로부터 개시 신호가 인가되면 구동을 시작한다. 즉, 복수의 더미 스테이지(DSRC1~DSRC4) 중 1번째 더미 스테이지(DSRC1)는 복수의 스테이지(SRC1~SRCi)의 최종단 스테이지(SRCi)에 종속적으로 연결되어, 최종단 스테이지(SRCi)의 출력에 의해 구동이 개시된다. 그리고, 나머지 더미 스테이지(DSRC2~DSRC4)는 전단 더미 스테이지의 출력에 의해 구동이 개시되는 순차 구동 방식으로 동작한다. 각 더미 스테이지(DSRC1~DSRC4)는 구동이 개시되면, 대응하는 더미 주사선(DSL1~DSL4)으로 주사 신호를 출력한다.
- [0027] 전술한 바에 따르면, 복수의 더미 화소(DP) 행과, 각 더미 화소(DP) 행으로 주사 신호를 공급하는 복수의 더미 주사선(DSL1~DSL4)은, 표시 영역(DA)을 기준으로 상단과 하단으로 나누어 배치된다. 이에 따라, 복수의 더미 주사선(DSL1~DSL4)으로 주사 신호를 출력하는 복수의 더미 스테이지(DSRC1~DSRC4) 또한 복수의 스테이지(SRC1~SRCi)를 기준으로 하단에 배치된 더미 주사선(DSL1, DSL2)으로 주사 신호를 출력하는 그룹과, 상단에 배치된 더미 주사선(DSL3, DSL4)으로 주사 신호를 출력하는 그룹으로 나누어 배치될 수 있다.
- [0028] 이에 따라, 표시 패널(110)에는 복수의 더미 스테이지(DSRC1~DSRC4)를 순차 구동하기 위해, 상단과 하단에 나누어 배치된 더미 스테이지 그룹을 서로 종속적으로 연결하는 캐리 아웃 배선(carry out) 배선이 추가로 형성될 수 있다. 도 1을 예로 들면, 하단에 배치된 2번째 더미 스테이지(DSRC2) 다음에 상단에 배치된 3번째 더미 스테이지(DSRC3)가 순차 구동되도록, 표시 패널(110)은 2번째 더미 스테이지(DSRC2)의 출력단과 3번째 더미 스테이지(DSRC3)의 입력단을 연결하는 캐리 아웃 배선(Carry Out Line, COL) 배선을 포함할 수 있다.
- [0029] 주사 구동부(120)의 각 스테이지(SRC1~SRCi) 및 더미 스테이지(DSRC1~DSRC4)로 공급되는 주사 신호는, 대응하는 화소(PX)의 구동 트랜지스터(도 2의 도면부호 T1 참고)에 바이어스 전압을 인가하기 위한 적어도 하나의 펄스와, 구동 트랜지스터(T1)에 대응하는 데이터 신호를 인가하기 위한 펄스를 포함할 수 있다. 이와 관련하여 상세한 설명은 후술하기로 한다.
- [0030] 데이터 구동부(130)는 복수의 데이터선(DL1~DLk)을 통하여 복수의 화소(PX)와 복수의 더미 화소(DP)로 데이터 신호를 공급한다. 데이터 구동부(130)는 제어부(140)로부터 입력되는 계조를 가지는 입력 영상 데이터(DATA)를 전압 또는 전류 형태로 변환하여 각 화소(PX)에 대응하는 데이터 신호를 획득한다.
- [0031] 제어부(140)는 주사 제어 신호(Scan Control Signal, SCS)와 데이터 제어 신호(Data Control Signal, DCS)를 생성하여 주사 구동부(120)와 데이터 구동부(130)로 각각 전달한다. 이에 따라 주사 구동부(20)는 주사선(SL1~SLi)과 더미 주사선(DSL1~DSL4)에 대하여 차례로 주사 신호를 인가하고, 데이터 구동부(130)는 각 화소(PX)와 더미 화소(DP)에 데이터 신호를 인가한다. 또한, 구동 전압(ELVDD), 공통 전압(ELVSS), 발광 제어 신호(EM), 초기화 전압(Vint), 바이패스 신호(BP) 등이 제어부(140)의 제어하에 각 화소(PX) 및 더미 화소(DP)에 인가될 수 있다.
- [0032] 도 2는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 하나의 화소의 등가 회로도이다.
- [0033] 도 2를 참고하면, 본 발명의 일 실시예에 따른 유기 발광 표시 장치(10)의 하나의 화소(1)는 복수의 신호선(121, 122, 123, 128, 171, 172, 192), 복수의 신호선에 연결되어 있는 복수개의 트랜지스터(T1, T2, T3, T4, T5, T6, T7), 스토리지 커패시터(storage capacitor, Cst) 및 유기 발광 다이오드(organic light emitting diode, OLED)를 포함한다.

- [0034] 트랜지스터(T1, T2, T3, T4, T5, T6, T7)는 구동 트랜지스터(driving transistor)(T1), 스위칭 트랜지스터(switching transistor)(T2), 보상 트랜지스터(compensation transistor)(T3), 초기화 트랜지스터(initialization transistor)(T4), 동작 제어 트랜지스터(operation control transistor)(T5), 발광 제어 트랜지스터(light emission control transistor)(T6) 및 바이패스 트랜지스터(bypass transistor)(T7)를 포함한다.
- [0035] 신호선(121, 122, 123, 128, 171, 172, 192)은 주사 신호(Sn)를 전달하는 주사선(121), 초기화 트랜지스터(T4)에 전달 주사 신호(Sn-1)를 전달하는 전단 주사선(122), 동작 제어 트랜지스터(T5) 및 발광 제어 트랜지스터(T6)에 발광 제어 신호(EM)를 전달하는 발광 제어선(123), 바이패스 트랜지스터(T7)에 바이패스 신호(BP)를 전달하는 바이패스 제어선(128), 주사선(121)과 교차하며 데이터 신호(Dm)를 전달하는 데이터선(171), 구동 전압(ELVDD)을 전달하며 데이터선(171)과 거의 평행하게 형성되어 있는 구동 전압선(172), 구동 트랜지스터(T1)를 초기화하는 초기화 전압(Vint)을 전달하는 초기화 전압선(192)을 포함한다.
- [0036] 구동 트랜지스터(T1)의 게이트 전극(G1)은 스토리지 커패시터(Cst)의 일단(Cst1)과 연결되어 있고, 구동 트랜지스터(T1)의 소스 전극(S1)은 동작 제어 트랜지스터(T5)를 경유하여 구동 전압선(172)과 연결되어 있으며, 구동 트랜지스터(T1)의 드레인 전극(D1)은 발광 제어 트랜지스터(T6)를 경유하여 유기 발광 다이오드(OLED)의 애노드(anode)와 전기적으로 연결되어 있다. 구동 트랜지스터(T1)는 스위칭 트랜지스터(T2)의 스위칭 동작에 따라 데이터 신호(Dm)를 전달받아 유기 발광 다이오드(OLED)에 구동 전류(Id)를 공급한다.
- [0037] 스위칭 트랜지스터(T2)의 게이트 전극(G2)은 주사선(121)과 연결되어 있고, 스위칭 트랜지스터(T2)의 소스 전극(S2)은 데이터선(171)과 연결되어 있으며, 스위칭 트랜지스터(T2)의 드레인 전극(D2)은 구동 트랜지스터(T1)의 소스 전극(S1)과 연결되어 있으면서 동작 제어 트랜지스터(T5)를 경유하여 구동 전압선(172)과 연결되어 있다. 이러한 스위칭 트랜지스터(T2)는 주사선(121)을 통해 전달받은 주사 신호(Sn)에 따라 턴 온되어 데이터선(171)으로 전달된 데이터 신호(Dm)를 구동 트랜지스터(T1)의 소스 전극으로 전달하는 스위칭 동작을 수행한다.
- [0038] 보상 트랜지스터(T3)의 게이트 전극(G3)은 주사선(121)에 연결되어 있고, 보상 트랜지스터(T3)의 소스 전극(S3)은 구동 트랜지스터(T1)의 드레인 전극(D1)과 연결되어 있으면서 발광 제어 트랜지스터(T6)를 경유하여 유기 발광 다이오드(OLED)의 애노드(anode)와 연결되어 있으며, 보상 트랜지스터(T3)의 드레인 전극(D3)은 초기화 트랜지스터(T4)의 드레인 전극(D4), 스토리지 커패시터(Cst)의 일단(Cst1) 및 구동 트랜지스터(T1)의 게이트 전극(G1)에 함께 연결되어 있다. 이러한 보상 트랜지스터(T3)는 주사선(121)을 통해 전달받은 주사 신호(Sn)에 따라 턴 온되어 구동 트랜지스터(T1)의 게이트 전극(G1)과 드레인 전극(D1)을 서로 연결하여 구동 트랜지스터(T1)를 다이오드 연결시킨다.
- [0039] 초기화 트랜지스터(T4)의 게이트 전극(G4)은 전단 주사선(122)과 연결되어 있고, 초기화 트랜지스터(T4)의 소스 전극(S4)은 초기화 전압선(192)과 연결되어 있으며, 초기화 트랜지스터(T4)의 드레인 전극(D4)은 보상 트랜지스터(T3)의 드레인 전극(D3)을 거쳐 스토리지 커패시터(Cst)의 일단(Cst1) 및 구동 트랜지스터(T1)의 게이트 전극(G1)에 함께 연결되어 있다. 이러한 초기화 트랜지스터(T4)는 전단 주사선(122)을 통해 전달받은 전단 주사 신호(Sn-1)에 따라 턴 온되어 초기화 전압(Vint)을 구동 트랜지스터(T1)의 게이트 전극(G1)에 전달하여 구동 트랜지스터(T1)의 게이트 전극(G1)의 게이트 전압을 초기화시키는 초기화 동작을 수행한다.
- [0040] 동작 제어 트랜지스터(T5)의 게이트 전극(G5)은 발광 제어선(123)과 연결되어 있으며, 동작 제어 트랜지스터(T5)의 소스 전극(S5)은 구동 전압선(172)과 연결되어 있고, 동작 제어 트랜지스터(T5)의 드레인 전극(D5)은 구동 트랜지스터(T1)의 소스 전극(S1) 및 스위칭 트랜지스터(T2)의 드레인 전극(S2)에 연결되어 있다.
- [0041] 발광 제어 트랜지스터(T6)의 게이트 전극(G6)은 발광 제어선(123)과 연결되어 있으며, 발광 제어 트랜지스터(T6)의 소스 전극(S6)은 구동 트랜지스터(T1)의 드레인 전극(D1) 및 보상 트랜지스터(T3)의 소스 전극(S3)과 연결되어 있고, 발광 제어 트랜지스터(T6)의 드레인 전극(D6)은 유기 발광 다이오드(OLED)의 애노드(anode)와 전기적으로 연결되어 있다. 이러한 동작 제어 트랜지스터(T5) 및 발광 제어 트랜지스터(T6)는 발광 제어선(123)을 통해 전달받은 발광 제어 신호(EM)에 따라 동시에 턴 온되고 이를 통해 구동 전압(ELVDD)이 다이오드 연결된 구동 트랜지스터(T1)를 통해 보상되어 유기 발광 다이오드(OLED)에 전달된다.
- [0042] 바이패스 트랜지스터(T7)의 게이트 전극(G7)은 바이패스 제어선(128)과 연결되어 있고, 바이패스 트랜지스터(T7)의 소스 전극(S7)은 발광 제어 트랜지스터(T6)의 드레인 전극(D6) 및 유기 발광 다이오드(OLED)의 애노드에 함께 연결되어 있고, 바이패스 트랜지스터(T7)의 드레인 전극(D7)은 초기화 전압선(192) 및 초기화 박막 트랜지스터(T4)의 소스 전극(S4)에 함께 연결되어 있다.
- [0043] 스토리지 커패시터(Cst)의 타단(Cst2)은 구동 전압선(172)과 연결되어 있으며, 유기 발광 다이오드(OLED)의 캐

소드(cathode)는 공통 전압(ELVSS)을 전달하는 공통 전압선(741)과 연결되어 있다.

- [0044] 이하에서 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 한 화소의 구체적인 동작 과정을 도 3을 참고하여 상세히 설명한다.
- [0045] 도 3은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 하나의 화소에 인가되는 신호의 타이밍도이다.
- [0046] 도 3을 참고하면, 먼저 발광 제어선(123)으로 하이 레벨(high)의 발광 제어신호(EM)가 공급되어 동작 제어 트랜지스터(T5) 및 발광 제어 트랜지스터(T6)가 턴 오프(Turn off)된다. 동작 제어 트랜지스터(T5)가 턴 오프되면 구동 전압(ELVDD)과 구동 트랜지스터(T1)가 전기적으로 차단된다. 또한, 발광 제어 트랜지스터(T6)가 턴 오프되면 구동 트랜지스터(T1)와 유기 발광 다이오드(OLED)가 전기적으로 차단된다. 즉, 발광 제어선(123)으로 하이 레벨의 발광 제어신호(EM)가 공급되는 기간 동안 화소(1)는 비발광 상태로 설정된다.
- [0047] 이후, 바이어스 기간(Tbias) 중에 전단 주사선(122)과 주사선(121)으로 로우 레벨의 전단 주사 신호(Sn-1)와 로우 레벨의 주사 신호(Sn)가 순차적으로 공급된다.
- [0048] 전단 주사선(122)으로 로우 레벨의 전단 주사 신호 (Sn-1)가 공급되면, 초기화 트랜지스터(T4)가 턴 온(Turn on)된다. 초기화 트랜지스터(T4)가 턴 온된다. 초기화 트랜지스터(T4)가 턴 온되면, 초기화 전압선(192)으로 공급되는 초기화 전압(Vinit)이 초기화 트랜지스터(T4)를 통해 구동 트랜지스터(T1)의 게이트 전극(G1)으로 공급된다. 이에 따라, 구동 트랜지스터(T1)의 게이트 전극(G1)은 데이터 신호(Dm)보다 낮은 초기화 전압(Vint)으로 설정된다.
- [0049] 주사선(121)으로 로우 레벨의 주사 신호(Sn)가 공급되면, 보상 트랜지스터(T3) 및 스위칭 트랜지스터(T2)가 턴 온된다. 보상 트랜지스터(T3)가 턴 온되면, 구동 트랜지스터(T1)가 다이오드 형태로 접속되며, 스위칭 트랜지스터(T2)가 턴 온되면, 데이터선(171)으로 인가되는 데이터 신호(Dm)가 구동 트랜지스터(T1)의 소스 전극(S1)으로 공급된다. 바이어스 기간(Tbias)에 데이터선(171)으로 인가되는 데이터 신호(Dm)는 화상 표시를 위한 데이터 전압이 아닌 바이어스 전압에 해당한다. 주사선(121)으로 바이어스 기간(Tbias)에 대응하는 로우 레벨의 주사 신호(Sn)가 공급되는 기간은, 전단 또는 그 전단의 주사선으로 데이터 프로그래밍 기간에 대응하는 로우 레벨의 주사신호(Sn-1, Sn-2)가 공급되는 기간과 중첩된다. 이에 따라, 바이어스 기간(Tbias)에 공급되는 데이터 신호(Dm)는 해당 화소(1)에서 표현해야 하는 데이터 전압이 아닌, 이전단 화소 행 또는 그 전단 화소 행에서 표현해야 하는 데이터 전압에 대응할 수 있다. 구동 트랜지스터(T1)는 바이어스 기간(Tbias) 중 주사선(121)으로 로우 레벨의 주사 신호(Sn)가 공급되면, 바이어스 전압을 공급받아 온 바이어스 상태가 된다. 이와 같이, 구동 트랜지스터(T1)의 문턱전압 특성은 바이어스 기간(Tbias) 동안 특정 상태로 초기화되며, 이에 따라 표시 장치(10)는 이전 프레임 기간에 표시된 영상과 무관하게 복수의 화소(PX)에서 균일한 영상을 표시할 수 있다.
- [0050] 전술한 바와 같이, 로우 레벨의 전단 주사 신호(Sn-1)와 로우 레벨의 주사 신호(Sn)를 순차 공급하여 구동 트랜지스터(T1)를 온 바이어스 상태로 초기화하는 동작은, 바이어스 기간(Tbias) 동안 한번 이상 수행될 수 있다. 도 3을 예로 들면, 바이어스 기간(Tbias) 동안 로우 레벨의 전단 주사 신호(Sn-1)과 로우 레벨의 주사 신호(Sn)를 순차 공급하여 구동 트랜지스터(T1)를 온 바이어스 상태로 초기화하는 동작이 두 번 반복될 수 있다.
- [0051] 바이어스 기간(Tbias) 이후에는 초기화 기간(Tinit)이 이어진다. 초기화 기간(Tinit)에는 로우 레벨(low level)의 전단 주사 신호(Sn-1)가 공급되어, 초기화 트랜지스터(T4)가 턴 온(Turn on)된다. 이에 따라, 초기화 전압선(192)으로 인가되는 초기화 전압(Tinit)이 초기화 트랜지스터(T4)를 통해 구동 트랜지스터(T1)의 게이트 전극(G1)에 공급되어, 구동 트랜지스터(T1)가 초기화된다.
- [0052] 초기화 기간(Tinit) 이후에는 데이터 프로그래밍 기간(Tdata)이 이어진다. 데이터 프로그래밍 기간(Tdata)에는 주사선(121)을 통해 로우 레벨의 주사 신호(Sn)가 공급되어, 스위칭 트랜지스터(T2) 및 보상 트랜지스터(T3)가 턴 온된다. 이 때, 구동 트랜지스터(T1)는 턴 온된 보상 트랜지스터(T3)에 의해 다이오드 연결되고, 순방향으로 바이어스 된다. 그러면, 데이터선(171)으로부터 공급된 데이터 신호(Dm)에서 구동 트랜지스터(T1)의 문턱 전압(Threshold voltage, Vth)만큼 감소한 보상 전압(Dm+Vth, Vth는 (-)의 값)이 구동 트랜지스터(T1)의 게이트 전극(G1)에 인가된다. 따라서, 스토리지 커패시터(Cst)의 양단에는 구동 전압(ELVDD)과 보상 전압(Dm+Vth)이 인가되고, 스토리지 커패시터(Cst)에는 양단 전압 차에 대응하는 전하가 저장된다. 데이터 프로그래밍 기간(Tdata)에는, 데이터선(171)으로 화상 표시를 위한 데이터 신호가 공급된다.
- [0053] 이 후, 발광 기간(Tem)에는 발광 제어선(123)으로부터 공급되는 발광 제어 신호(EM)가 하이 레벨(high level)에서 로우 레벨로 변경된다. 그러면, 발광 기간 (Tem)동안 로우 레벨의 발광 제어 신호(EM)에 의해 동작 제어 트랜지스터(T5) 및 발광 제어 트랜지스터(T6)가 턴 온된다. 그러면, 구동 트랜지스터(T1)의 게이트 전극(G1)의

게이트 전압과 구동 전압(ELVDD) 간의 전압차에 따르는 구동 전류(I_d)가 발생하고, 발광 제어 트랜지스터(T_6)를 통해 구동 전류(I_d)가 유기 발광 다이오드(OLED)에 공급된다. 발광 기간동안 스토리지 커패시터(C_{st})에 의해 구동 트랜지스터(T_1)의 게이트-소스 전압(V_{gs})은 ' $(D_m + V_{th}) - ELVDD$ '으로 유지되고, 구동 트랜지스터(T_1)의 전류-전압 관계에 따르면, 구동 전류(I_d)는 소스-게이트 전압에서 문턱 전압을 차감한 값의 제곱 ' $(D_m - ELVDD)^2$ '에 비례한다. 따라서 구동 전류(I_d)는 구동 트랜지스터(T_1)의 문턱 전압(V_{th})에 관계 없이 결정된다.

[0054] 이 때, 바이패스 트랜지스터(T_7)는 바이패스 제어선(128)으로부터 바이패스 신호(BP)를 전달받는다. 바이패스 신호(BP)는 바이패스 트랜지스터(T_7)를 항상 오프시킬 수 있는 소정 레벨의 전압으로서, 바이패스 트랜지스터(T_7)는 트랜지스터 오프 레벨의 전압을 게이트 전극(G_7)에 전달받게 됨으로써, 바이패스 트랜지스터(T_7)가 항상 오프되고, 오프된 상태에서 구동 전류(I_d)의 일부는 바이패스 전류(I_{bp})로 바이패스 트랜지스터(T_7)를 통해 빠져나가게 한다.

[0055] 블랙 영상을 표시하는 구동 트랜지스터(T_1)의 최소 전류가 구동 전류로 흐를 경우에도 유기 발광 다이오드(OLED)가 발광하게 된다면 제대로 블랙 영상이 표시되지 않는다. 따라서, 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 바이패스 트랜지스터(T_7)는 구동 트랜지스터(T_1)의 최소 전류의 일부를 바이패스 전류(I_{bp})로서 유기 발광 다이오드 쪽의 전류 경로 외의 다른 전류 경로로 분산시킬 수 있다. 여기서 구동 트랜지스터(T_1)의 최소 전류란 구동 트랜지스터(T_1)의 게이트-소스 전압(V_{gs})이 문턱 전압(V_{th})보다 작아서 구동 트랜지스터(T_1)가 오프되는 조건에서의 전류를 의미한다. 이렇게 구동 트랜지스터(T_1)를 오프시키는 조건에서의 최소 구동 전류(예를 들어 10pA 이하의 전류)가 유기 발광 다이오드(OLED)에 전달되어 블랙 휘도의 영상으로 표현된다. 블랙 영상을 표시하는 최소 구동 전류가 흐르는 경우 바이패스 전류(I_{bp})의 우회 전달의 영향이 큰 반면, 일반 영상 또는 화이트 영상과 같은 영상을 표시하는 큰 구동 전류가 흐를 경우에는 바이패스 전류(I_{bp})의 영향이 거의 없다고 할 수 있다. 따라서, 블랙 영상을 표시하는 구동 전류가 흐를 경우에 구동 전류(I_d)로부터 바이패스 트랜지스터(T_7)를 통해 빠져나온 바이패스 전류(I_{bp})의 전류량만큼 감소된 유기 발광 다이오드(OLED)의 발광 전류(I_{oled})는 블랙 영상을 확실하게 표현할 수 있는 수준으로 최소의 전류량을 가지게 된다. 따라서, 바이패스 트랜지스터(T_7)를 이용하여 정확한 블랙 휘도 영상을 구현하여 콘트라스트비를 향상시킬 수 있다.

[0056] 본 발명의 일 실시예에서는 바이패스 트랜지스터(T_7)를 포함하는 7 트랜지스터 1 커패시터 구조의 화소(1)를 도시하고 있지만, 본 발명이 이에 한정되는 것은 아니며 각 화소(1)를 구성하는 트랜지스터의 수와 커패시터의 수는 다양하게 변형 가능하다.

[0057] 한편, 전술한 바와 같이, 초기화 기간(T_{init})과 데이터 프로그래밍 기간(T_{data}) 이전에 바이어스 기간(T_{bias})이 추가되어, 주사 신호(S_n)와 전단 주사 신호(S_{n-1})에 로우 레벨의 추가 펄스가 포함됨에 따라, 동일한 데이터선에 연결된 복수의 화소(PX)가 커패시턴스를 공유하는 현상이 발생한다. 이러한, 복수의 화소(PX)간 커패시턴스 공유 현상은 공유 커패시턴스의 편차로 인해 표시 영역(DA)의 끝단에 가로줄이 발현하는 문제를 발생시킨다.

[0058] 이하에서 유기 발광 표시 장치에서의 가로줄 발현 현상에 대해 도 4를 참고하여 상세히 설명한다.

[0059] 도 4는 유기 발광 표시 장치에서의 가로줄 발현 현상을 설명하기 위한 도면이다.

[0060] 도 4를 참고하면, 주사 구동부(120)에서 각 화소(PX) 행으로 출력되는 주사 신호($S_1 \sim S_i$)는, 바이어스 기간(T_{bias})에 출력되는 두 개의 로우 레벨 펄스와 데이터 프로그래밍 기간(T_{data})에 출력되는 하나의 로우 레벨 펄스를 포함한다. 1번째 주사 신호(S_1)를 예로 들면, 1번째 주사 신호(S_1)에서 1번째 로우 레벨 펄스(PS_{11})와 2번째 로우 레벨 펄스(PS_{12})는 바이어스 기간(T_{bias})을 위해 추가된 펄스이고, 3번째 로우 레벨 펄스(PS_{13})는 데이터 프로그래밍 기간(T_{data})에 출력되는 펄스이다.

[0061] 한편, 바이어스 기간(T_{bias})의 추가로 인해, 1번째 주사 신호(S_1)에서 데이터 프로그래밍 기간(T_{data})의 로우 레벨의 펄스(PS_{13})가 출력되는 기간은, 다른 주사 신호(3번째 및 5번째 주사 신호(S_3 , S_5))에서 바이어스 기간(T_{bias})에 로우 레벨 펄스(PS_{32} , PS_{51})가 출력되는 기간과 서로 중첩된다. 이에 따라, 1번째 주사선(SL_1)에 연결된 1번째 화소(PX) 행으로 데이터 신호(DS_1)를 인가되는 기간(T_{data})에, 1번째, 3번째 및 5번째 주사선(SL_1 , SL_3 , SL_5)에 연결된 1번째, 3번째 및 5번째 화소(PX) 행들의 스위칭 트랜지스터(T_2)들이 동시에 턴 온된다. 그리고, 1번째 화소(PX) 행과, 3번째 및 5번째 화소(PX) 행에서, 동일한 데이터선에 연결된 화소(PX)들끼리 커패시턴스를 공유하는 현상이 발생한다. 이러한, 커패시턴스 공유 현상은 1번째 화소(PX) 행에서의 스토리지 커패시터(C_{st})들에 저장되는 전하에 영향을 준다.

[0062] 전술한 바와 같이, 바이어스를 위한 펄스가 추가됨에 따라, 서로 다른 화소(PX) 행들끼리 커패시턴스를 공유하

는 현상이 발생하며, 이러한 커패시턴스 공유 현상은 화소(PX)들의 휘도에 영향을 미친다.

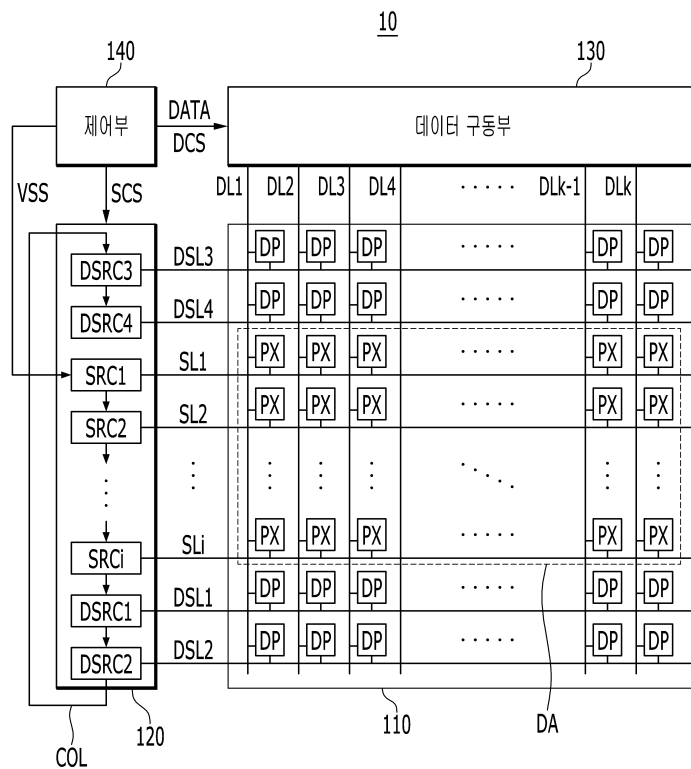
- [0063] 한편, 표시 패널(110)에 형성된 화소(PX) 행의 개수가 정해져 있으므로, i-3번째 화소(PX) 행부터는 데이터 프로그래밍 기간(Tdata)에 커패시턴스를 공유할 수 있는 화소 행의 개수가 감소한다. i-3번째 화소(PX) 행을 예로 들면, i-3번째 화소(PX) 행으로 출력되는 주사 신호(SLi-3)에서 데이터 프로그래밍을 위한 로우 레벨의 펄스(PSi-3)가 출력되는 기간은, i-1번째 주사 신호(SLi-1)에서 바이어스 전압 인가를 위한 로우 레벨 펄스(PSi-1)가 출력되는 기간과 서로 중첩된다. 이에 따라, i-3번째 화소(PX) 행이 데이터 프로그래밍 기간에 커패시턴스를 공유할 수 있는 화소 행은 i-1번째 화소(PX) 행 하나가 된다. 또한, i번째 화소(PX) 행을 예로 들면, i번째 화소(PX) 행으로 출력되는 주사 신호(SLi)에서 데이터 프로그래밍을 위한 로우 레벨의 펄스(PSi)가 출력되는 기간에는, 다른 주사선에서 바이어스 전압 인가를 위한 로우 레벨 펄스가 출력되지 않는다. 이에 따라, i번째 화소(PX) 행이 데이터 프로그래밍 기간에 커패시턴스를 공유할 수 있는 화소(PX) 행이 존재하지 않는다.
- [0064] 전술한 바와 같이, i-3번째 화소(PX) 행부터는 데이터 프로그래밍 기간(Tdata)에 커패시턴스를 공유할 수 있는 화소(PX)의 개수가 감소하고, 이는 i-3번째 이전의 화소(PX) 행들과의 휘도 불균일을 발생시켜 표시 영역(DA) 끝단에 가로줄이 발현시킨다.
- [0065] 이에 따라, 본 발명의 일 실시예에서는 표시 영역(DA) 외부에 복수의 더미 화소(DP) 행을 배치하고, 화소(PX) 행에 이어 더미 화소(DP) 행으로 주사 신호를 출력함으로써 공유 커패시턴스 불균일을 해소하였다.
- [0066] 이하에서 더미 화소 행을 포함하는 유기 발광 표시 장치에서의 동작 과정에 대해 도 5를 참고하여 상세히 설명한다.
- [0067] 도 5는 본 발명의 일 실시예에 따른 유기 발광 표시 장치에서의 동작 타이밍을 개략적으로 도시한 것이다.
- [0068] 도 5를 참고하면, 주사 구동부(120)에서 각 더미 화소(DP) 행으로 출력되는 주사 신호(DS1~DS4)는, 각 화소(PX) 행으로 출력되는 주사 신호(S1~Si)와 동일하게, 바이어스 기간(Tbias)에 출력되는 두 개의 로우 레벨 펄스와 데이터 프로그래밍 기간(Tdata)에 출력되는 하나의 로우 레벨 펄스를 포함한다. 1번째 더미 주사 신호(DS1)를 예로 들면, 1번째 더미 주사 신호(DS1)에서 1번째 로우 레벨 펄스(DPS11)와 2번째 로우 레벨 펄스(DPS12)는 바이어스 기간(Tbias)을 위해 추가된 펄스이고, 3번째 로우 레벨 펄스(DPS13)는 데이터 프로그래밍 기간(Tdata)에 출력되는 펄스이다.
- [0069] 전술한 바와 같이 더미 화소(DP) 행이 추가되고, 복수의 화소(PX) 행에 이어 각 더미 화소(DP) 행으로 주사 신호가 출력됨에 따라 표시 패널(110)의 마지막 화소(PX) 행 즉 i번째 화소(PX) 행까지 데이터 프로그래밍 기간(Tdata)에서의 공유 커패시턴스가 균일해지는 효과가 있다.
- [0070] i번째 화소(PX) 행을 예로 들면, i번째 화소(PX) 행으로 출력되는 주사 신호(Si)에서 데이터 프로그래밍 기간(Tdata)의 로우 레벨의 펄스(PSi)가 출력되는 기간은, 2번째 및 4번째 더미 화소(DP) 행으로 출력되는 주사 신호(DS2, DS4)에서 바이어스 전압 인가를 위한 로우 레벨 펄스(DPS22, DPS41)가 출력되는 기간과 서로 중첩된다. 이에 따라, i번째 화소(PX) 행으로 데이터 신호(DSi)를 인가되는 기간(Tdata)에, i번째 화소(PX) 행과, 2번째 및 4번째 더미 화소(DP) 행들의 스위칭 트랜지스터(T2)들이 동시에 턴 온된다. 그리고, i번째 화소(PX) 행을 이루는 각 화소(PX)는, 2번째 및 4번째 더미 화소(DP) 행을 이루는 더미 화소(DP)들과 커패시턴스를 공유하게 된다.
- [0071] 전술한 바와 같이, 본 발명의 일 실시예에서는 더미 화소(DP)를 배치하여 공유 커패시턴스 불균일을 해소함으로써, 바이어스 전압 인가를 위한 펄스 추가에 의해 발생하는 가로줄 발현 현상을 개선하는 것이 가능하다.
- [0072] 한편, 가로줄 발현을 개선하기 위해서 복수의 더미 화소(DP) 행을 추가하는 경우 더미 화소(DP)를 배치하기 위한 공간을 확보할 필요가 있어 표시 영역이 아닌 데드 스페이스(dead space)가 증가하게 된다. 특히, 더미 화소(DP) 행들을 주사 순서에 따라서 마지막 화소(PX) 행에 이어서 표시 영역의 하단(또는 상단)에 한꺼번에 배치하는 경우 데드 스페이스의 면적은 더욱 증가하게 된다.
- [0073] 이에 따라, 본 발명의 일 실시예에서는 더미 화소(DP) 행을 표시 영역의 상단과 하단에 나누어 배치하고, 주사 신호가 복수의 화소(PX) 행에 이어서 복수의 더미 화소(DP) 행으로 순차 출력되도록 표시 패널(110)의 레이아웃을 설계함으로써, 펄스 추가에 의해 발생하는 가로줄 발현 현상을 개선하면서 데드 스페이스의 증가를 최소화하는 것이 가능하다.
- [0074] 한편, 도 1에서는 표시 영역(DA)의 상단과 하단에 배치되는 더미 화소(DP) 행들로 주사 신호를 공급하는 더미 스테이지(DSRC1~DSRC2)들이 순차 구동되도록, 표시 영역(DA)의 상단과 하단으로 떨어져 배치되는 더미 스테이지

들을 서로 연결하는 캐리 아웃 배선(COL) 배선이 형성된 경우를 예로 들어 도시하였으나, 본 발명의 실시 예는 이에 한정되지 않는다. 본 발명의 다른 실시예에 따른 유기 발광 표시 장치에서는, 도 6에 도시된 바와 같이 표시 영역(DA)의 상단(또는 하단)에 위치하는, 더미 스테이지(DSR3, DSR4)들의 구동을 개시하는 개시 신호(Start Signal, SS)가 제어부(140)로부터 입력될 수도 있다.

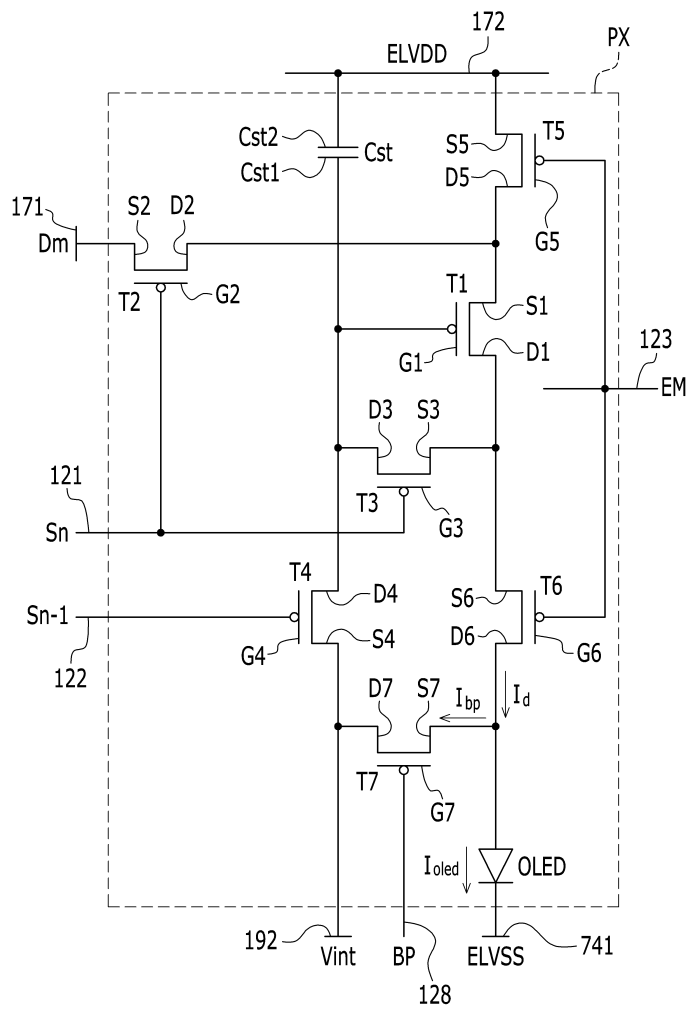
[0075] 본 발명을 앞서 기재한 바에 따라 바람직한 실시예를 통해 설명하였지만, 본 발명은 이에 한정되지 않으며 다음에 기재하는 특허청구범위의 개념과 범위를 벗어나지 않는 한, 다양한 수정 및 변형이 가능하다는 것을 본 발명이 속하는 기술 분야에 종사하는 자들은 쉽게 이해할 것이다.

도면

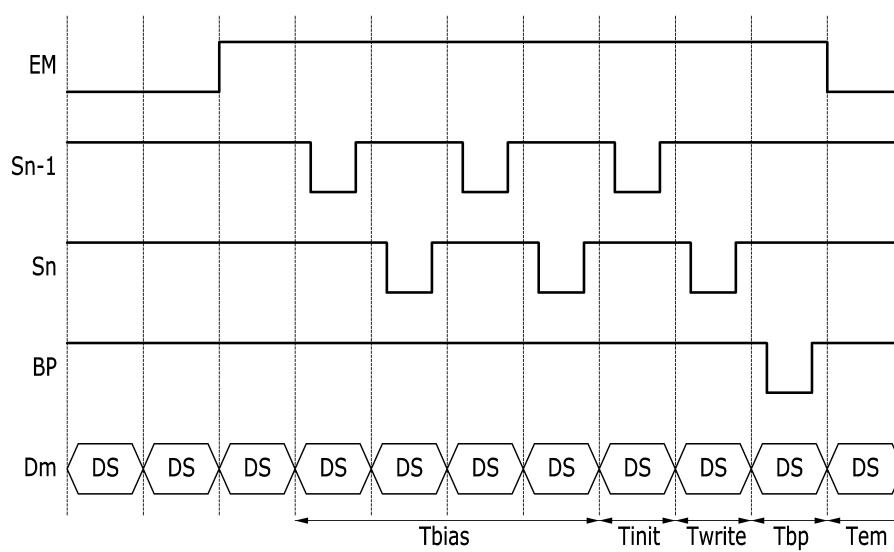
도면1



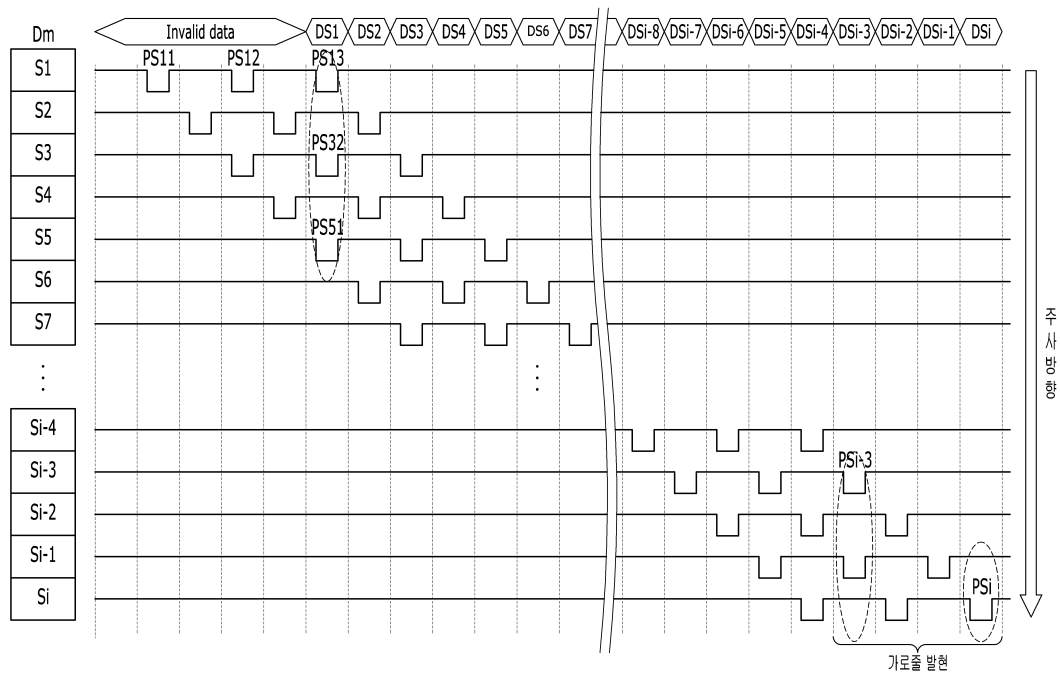
도면2



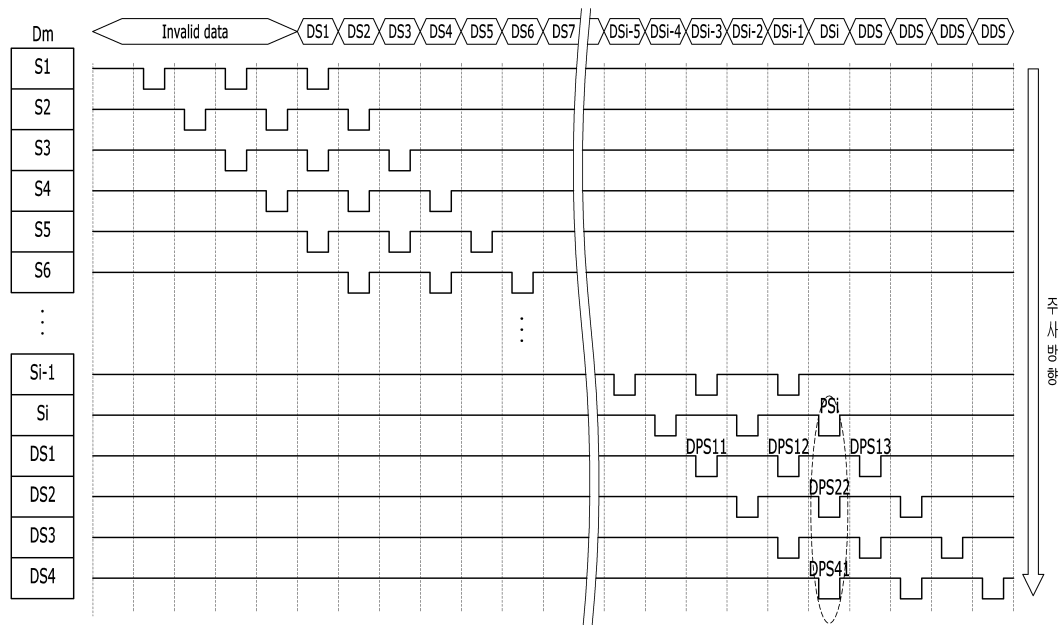
도면3



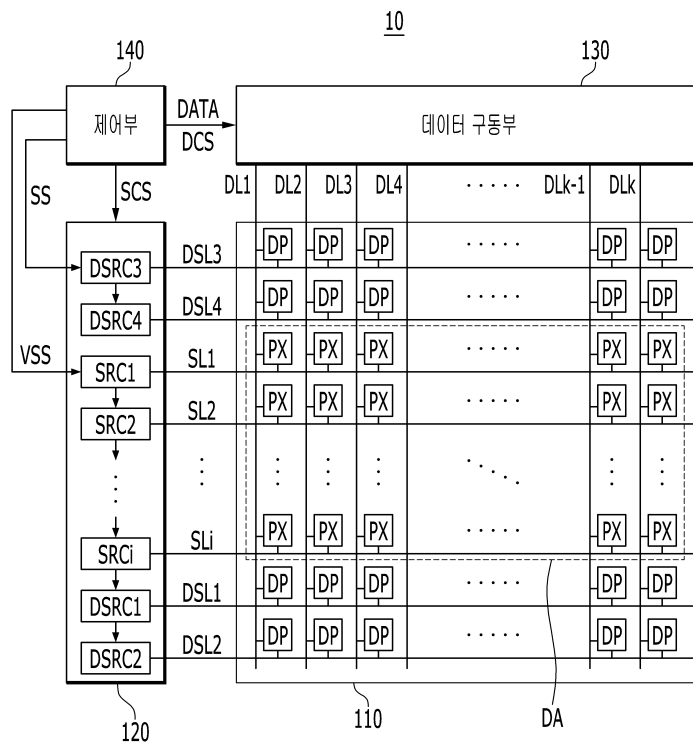
도면4



도면5



도면6



专利名称(译)	相关技术的描述		
公开(公告)号	KR1020160130066A	公开(公告)日	2016-11-10
申请号	KR1020150062071	申请日	2015-04-30
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KIM KWANG MIN 김광민 LEE SEUNG KYU 이승규		
发明人	김광민 이승규		
IPC分类号	G09G3/32		
CPC分类号	G09G3/3266 G09G3/3233 G09G2300/0842 G09G2300/0413 G09G2300/0819 G09G2300/0861 G09G2310/0262 G09G2320/0233 G09G2320/0238 G09G2320/045		
外部链接	Espacenet		

摘要(译)

根据本发明的有机发光显示装置被示出，其包括多条扫描线和多个数据线和多个在线的交点，多个伪扫描线和多个在多条数据线的交叉处形成伪像素形成的像素的多个第一级，用于顺序地向多个扫描线提供多个扫描信号，和包括多个第二级的扫描驱动器被顺序地提供到多个扫描信号到多个伪扫描线，并包括数据驱动器，用于提供相应于多条数据线，所述多个像素的数据信号并且提供给多个虚拟像素的扫描信号，并且至少一个第一脉冲用于向多个虚设像素中的每一个的驱动晶体管施加偏置电压，第二脉冲用于将相应的数据信号施加到驱动晶体管，可以参考多个像素在两侧划分有。

