



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0074780
(43) 공개일자 2016년06월29일

(51) 국제특허분류(Int. Cl.)
H01L 27/32 (2006.01) H01L 51/56 (2006.01)
(21) 출원번호 10-2014-0183045
(22) 출원일자 2014년12월18일
심사청구일자 없음

(71) 출원인
삼성디스플레이 주식회사
경기 용인시 기흥구 삼성로 1 (농서동)
(72) 발명자
김금남
서울특별시 강남구 광평로10길 50, 102동 201호
(일원본동, 청솔빌리지)
(74) 대리인
특허법인가산

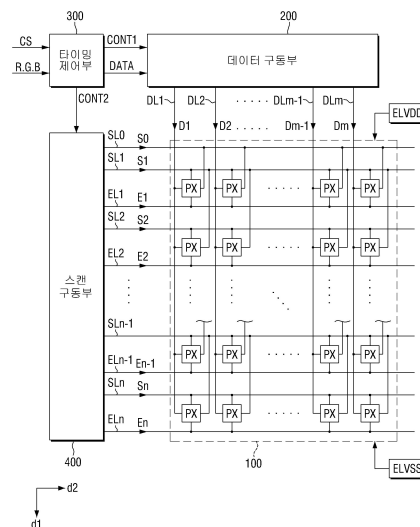
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 유기 발광 표시 장치 및 이의 구동 방법

(57) 요약

본 발명의 일 실시예에 따른 유기 발광 표시 장치는, 복수의 데이터 라인과 연결되는 데이터 구동부 및 복수의 데이터 라인과 연결되는 복수의 화소부를 갖는 표시 패널을 포함하고, 화소부는, 일 전극이 데이터 라인과 연결되고 타 전극이 제1 노드와 연결되는 스위치 트랜지스터, 일단이 제1 노드와 연결되고 타단이 제2 노드와 연결되는 스토리지 커패시터, 게이트 전극이 제2 노드와 연결되고 일 전극이 제1 전원단과 연결되며, 타 전극이 제3 노드를 통해 유기 발광 소자와 연결되는 구동 트랜지스터, 일 전극이 제2 노드와 연결되고 타 전극이 제3 노드와 연결되는 제1 트랜지스터, 일 전극이 제1 노드와 연결되고 타 전극이 유지 전압단과 연결되는 제2 트랜지스터 및 일 전극이 제1 노드와 연결되고 타 전극이 제1 전원단과 연결되는 제3 트랜지스터를 포함할 수 있다.

대표도 - 도1



명세서

청구범위

청구항 1

복수의 데이터 라인과 연결되는 데이터 구동부; 및

상기 복수의 데이터 라인과 연결되는 복수의 화소부를 갖는 표시 패널;을 포함하고,

상기 화소부는,

일 전극이 데이터 라인과 연결되고 타 전극이 제1 노드와 연결되는 스위치 트랜지스터, 일단이 상기 제1 노드와 연결되고 타단이 제2 노드와 연결되는 스토리지 커패시터, 게이트 전극이 상기 제2 노드와 연결되고 일 전극이 제1 전원단과 연결되며 타 전극이 제3 노드를 통해 유기 발광 소자와 연결되는 구동 트랜지스터, 일 전극이 상기 제2 노드와 연결되고 타 전극이 상기 제3 노드와 연결되는 제1 트랜지스터, 일 전극이 상기 제1 노드와 연결되고 타 전극이 유지 전압단과 연결되는 제2 트랜지스터 및 일 전극이 상기 제1 노드와 연결되고 타 전극이 상기 제1 전원단과 연결되는 제3 트랜지스터를 포함하는 유기 발광 표시 장치.

청구항 2

제1항에 있어서, 상기 제1 및 제2 트랜지스터는,

상기 스위치 트랜지스터가 턴 온 되는 시간보다 긴 시간 동안 턴 온 되는 유기 발광 표시 장치.

청구항 3

제1항에 있어서, 상기 화소부는,

일 전극이 상기 제3 노드와 연결되고 타 전극이 상기 유기 발광 소자와 연결되는 제4 트랜지스터를 더 포함하는 유기 발광 표시 장치.

청구항 4

제3항에 있어서, 상기 제3 트랜지스터는,

상기 제4 트랜지스터와 동시에 턴 온 되는 유기 발광 표시 장치.

청구항 5

제1항에 있어서, 상기 화소부는,

일 전극이 상기 유지 전압단과 연결되고 타 전극이 상기 유기 발광 소자와 연결되는 제5 트랜지스터를 더 포함하는 유기 발광 표시 장치.

청구항 6

제5항에 있어서, 상기 제5 트랜지스터는,

상기 제1 및 제2 트랜지스터와 동시에 턴 온 되는 유기 발광 표시 장치.

청구항 7

복수의 데이터 라인을 통해 복수의 데이터 신호를 제공하는 데이터 구동부; 및

상기 복수의 데이터 신호를 제공받는 복수의 화소부를 갖는 표시 패널;을 포함하고,

상기 화소부는,

스캔 신호에 따라 상기 데이터 신호를 제1 노드에 인가하는 스위치 트랜지스터, 상기 제1 노드와 제2 노드 사이에 접속되어 상기 제1 및 제2 노드에 인가되는 전압의 차 전압을 충전하는 스토리지 커패시터, 상기 제2 노드에 인가되는 전압에 따라 제1 전원단에서 유기 발광 소자로 제공되는 전류량을 제어하는 구동 트랜지스터, 상기 제

1 제어 신호에 따라 상기 제2 노드 및 상기 구동 트랜지스터의 일 전극과 연결되는 제3 노드 사이의 신호 경로를 도통하는 제1 트랜지스터, 상기 제1 제어 신호에 따라 유지 전압을 상기 제1 노드에 인가하는 제2 트랜지스터 및 제2 제어 신호에 따라 상기 제1 전원단으로부터 제공받은 구동 전압을 상기 제1 노드에 인가하는 제3 트랜지스터를 포함하는 유기 발광 표시 장치.

청구항 8

제7항에 있어서, 상기 제1 및 제2 트랜지스터는,

상기 제1 제어 신호에 따라 상기 스위치 트랜지스터가 턴 온 되는 시간보다 긴 시간 동안 턴 온 되는 유기 발광 표시 장치.

청구항 9

제7항에 있어서, 상기 화소부는,

상기 제2 제어 신호에 따라 상기 제3 노드와 상기 유기 발광 소자 사이를 사이를 도통하는 제4 트랜지스터를 더 포함하는 유기 발광 표시 장치.

청구항 10

제7항에 있어서, 상기 화소부는,

상기 제1 제어 신호에 따라 상기 유기 발광 소자에 상기 유지 전압을 인가하는 제5 트랜지스터;를 더 포함하는 유기 발광 표시 장치.

청구항 11

제7항에 있어서,

상기 표시 패널에 복수의 스캔 라인 중 제 i 스캔 라인(단, i 는 자연수)을 통해 상기 스캔 신호를 제공하는 스캔 구동부;를 더 포함하고,

상기 스캔 구동부는 상기 복수의 스캔 라인 중 제 $i-1$ 스캔 라인을 통해 상기 제1 제어 신호를 제공하는 유기 발광 표시 장치.

청구항 12

제7항에 있어서, 상기 제1 노드는,

제1 기간에 상기 제3 트랜지스터가 턴 온 되어 상기 구동 전압이 인가되며,

상기 제1 기간에 후속하는 제2 기간에 상기 제2 트랜지스터가 턴 온 되어 상기 유지 전압이 인가되고,

상기 제2 기간에 후속하는 제3 기간에 상기 스위치 트랜지스터가 턴 온 되어 상기 데이터 신호에 대응되는 전압이 인가되며,

상기 제3 기간에 후속하는 제4 기간에 상기 구동 전압이 인가되는 유기 발광 표시 장치.

청구항 13

제12항에 있어서, 상기 제1 트랜지스터는,

상기 제2 기간에 턴 온 되어 상기 구동 트랜지스터를 다이오드 접속시키는 유기 발광 표시 장치.

청구항 14

제13항에 있어서, 상기 제3 트랜지스터는,

상기 제2 및 제3 기간에 턴 오프 되어 상기 제1 노드와 상기 제1 전원단 사이의 신호 경로를 차단하는 유기 발광 표시 장치.

청구항 15

일 전극이 데이터 라인과 연결되고 타 전극이 제1 노드와 연결되는 스위치 트랜지스터, 일단이 상기 스위치 트랜지스터의 타 전극과 연결되고 타단이 제2 노드와 연결되는 스토리지 커패시터 및 일 전극이 제1 전원단과 연결되고 게이트 전극이 제2 노드와 연결되는 복수의 화소부를 포함하는 유기 발광 표시 장치의 구동방법에 있어서,

상기 제1 노드를 상기 제1 전원단으로부터 제공받은 구동 전압으로 초기화하는 단계;

상기 제1 노드에 유지 전압을 인가하고, 상기 구동 트랜지스터를 다이오드 접속시키는 단계;

상기 제1 노드에 상기 데이터 라인으로부터 제공받은 데이터 신호를 인가하는 단계; 및

상기 제1 노드에 상기 구동 전압을 인가하여 보상 전압을 생성하는 단계를 포함하는 유기 발광 표시 장치의 구동방법.

청구항 16

제15항에 있어서, 상기 화소부는,

일 전극이 상기 제2 노드에 연결되고 타 전극이 상기 구동 트랜지스터의 타 전극과 연결되는 제1 트랜지스터;

일 전극이 상기 제1 노드와 연결되고 타 전극이 상기 유지 전압을 제공하는 유지 전압단과 연결되는 제2 트랜지스터; 및

일 전극이 상기 제1 노드와 연결되고 타 전극이 상기 제1 전원단과 연결되는 제3 트랜지스터를 더 포함하는 유기 발광 표시 장치의 구동방법.

청구항 17

제16항에 있어서, 상기 제1 및 제2 트랜지스터는,

상기 스위치 트랜지스터가 턴 온 되는 시간보다 긴 시간 동안 턴 온 되는 유기 발광 표시 장치의 구동방법.

청구항 18

제16항에 있어서, 상기 다이오드 접속시키는 단계는,

상기 제1 트랜지스터가 턴 온 됨에 따라, 상기 제2 노드에 상기 구동 트랜지스터의 문턱 전압 및 상기 구동 전압의 합이 인가되는 유기 발광 표시 장치의 구동방법.

청구항 19

제16항에 있어서, 상기 화소부는,

일 전극이 상기 구동 트랜지스터의 타 전극과 연결되고, 타 전극이 유기 발광 소자와 연결되는 제4 트랜지스터; 및

일 전극이 상기 유지 전압단과 연결되고 타 전극이 상기 제4 트랜지스터의 타 전극과 연결되는 제5 트랜지스터를 더 포함하는 유기 발광 표시 장치의 구동방법.

청구항 20

제19항에 있어서,

상기 제1, 제2 및 제5 트랜지스터는 제1 제어 신호에 따라 턴 온 되거나 턴 오프 되며,

상기 제3 및 제4 트랜지스터는 제2 제어 신호에 따라 턴 온 되거나 턴 오프 되는 유기 발광 표시 장치의 구동방법.

발명의 설명

기술 분야

본 발명은 유기 발광 표시 장치 및 이의 구동 방법에 관한 것이다.

[0001]

배경 기술

- [0002] 차세대 디스플레이로 주목 받고 있는 유기 발광 표시 장치는 전자와 정공의 재결합에 의해 빛을 발생하는 유기 발광 소자(Organic Light Emitting Diode: 이하, OLED)를 이용하여 영상을 표시한다. 이러한 유기 발광 표시 장치는 빠른 응답속도를 가지면서, 휘도 및 시야각이 크고 동시에 낮은 소비 전력으로 구동되는 장점이 있다.
- [0003] 유기 발광 표시 장치는 화소부 각각에 포함되는 구동 트랜지스터를 이용하여 유기 발광 소자로 제공되는 전류량을 제어하며, 유기 발광 소자는 제공된 전류량에 따라 소정의 휘도를 갖는 빛을 생성한다. 다만, 복수의 화소부 내에 실제 구동되는 트랜지스터가 많을수록 구동 트랜지스터에 임피던스가 증가되어, 전류 소비량이 증가할 수 있다. 이에 따라, 구동 전압을 전달하는 전압 라인의 내부 저항에 따라 구동 전압이 강하되는 현상이 발생된다.
- [0004] 또한, 유기 발광 표시 장치는 구동 트랜지스터의 문턱 전압(V_{th}) 편차에 따라 유기 발광 소자로 제공되는 구동 전류가 상이해질 수 있다. 이에 따라 동일한 데이터 전압을 인가하는 경우라도 유기 발광 소자에서 동일한 휘도를 형성하지 못할 수 있다.

발명의 내용

해결하려는 과제

- [0005] 본 발명이 해결하고자 하는 과제는, 각 화소부 간의 구동 전압에서 발생하는 전압 강하 정도의 차이 및 문턱 전압의 편차를 보상하여 균일한 휘도를 표시할 수 있는 유기 발광 표시 장치를 제공하는 것이다.
- [0006] 본 발명이 해결하고자 하는 다른 과제는, 각 화소부 간의 구동 전압에서 발생하는 전압 강하 정도의 차이 및 문턱 전압의 편차를 보상하여 균일한 휘도를 표시할 수 있는 유기 발광 표시 장치의 구동방법을 제공하는 것이다.
- [0007] 본 발명의 과제들은 이상에서 언급한 기술적 과제로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

- [0008] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 유기 발광 표시 장치는, 복수의 데이터 라인과 연결되는 데이터 구동부 및 상기 복수의 데이터 라인과 연결되는 복수의 화소부를 갖는 표시 패널을 포함하고, 상기 화소부는, 일 전극이 데이터 라인과 연결되고 타 전극이 제1 노드와 연결되는 스위치 트랜지스터, 일단이 상기 제1 노드와 연결되고 타단이 제2 노드와 연결되는 스토리지 커패시터, 게이트 전극이 상기 제2 노드와 연결되고 일 전극이 제1 전원단과 연결되며, 타 전극이 제3 노드를 통해 유기 발광 소자와 연결되는 구동 트랜지스터, 일 전극이 상기 제2 노드와 연결되고 타 전극이 상기 제3 노드와 연결되는 제1 트랜지스터, 일 전극이 상기 제1 노드와 연결되고 타 전극이 유지 전압단과 연결되는 제2 트랜지스터 및 일 전극이 상기 제1 노드와 연결되고 타 전극이 상기 제1 전원단과 연결되는 제3 트랜지스터를 포함할 수 있다.
- [0009] 또한, 제1 및 제2 트랜지스터는, 상기 스위치 트랜지스터가 턴 온 되는 시간보다 긴 시간 동안 턴 온 될 수 있다.
- [0010] 또한, 상기 화소부는, 일 전극이 상기 제3 노드와 연결되고 타 전극이 상기 유기 발광 소자와 연결되는 제4 트랜지스터를 더 포함할 수 있다.
- [0011] 또한, 상기 제3 트랜지스터는, 상기 제4 트랜지스터와 동시에 턴 온 될 수 있다.
- [0012] 또한, 상기 화소부는, 일 전극이 상기 유지 전압단과 연결되고 타 전극이 상기 유기 발광 소자와 연결되는 제5 트랜지스터를 더 포함할 수 있다.
- [0013] 또한, 상기 제5 트랜지스터는, 상기 제1 및 제2 트랜지스터와 동시에 턴 온 될 수 있다.
- [0014] 상기 과제를 해결하기 위한 본 발명의 다른 실시예에 따른 유기 발광 표시 장치는, 복수의 데이터 라인을 통해 복수의 데이터 신호를 제공하는 데이터 구동부 및 상기 복수의 데이터 신호를 제공받는 복수의 화소부를 갖는 표시 패널을 포함하고, 상기 화소부는, 스캔 신호에 따라 상기 데이터 신호를 제1 노드에 인가하는 스위치 트랜지스터, 상기 제1 노드와 제2 노드 사이에 접속되어, 상기 제1 및 제2 노드에 인가되는 전압의 차 전압을 충전하는 스토리지 커패시터, 상기 제2 노드에 인가되는 전압에 따라 제1 전원단에서 유기 발광 소자로 제공되는 전류량을 제어하는 구동 트랜지스터, 상기 제1 제어 신호에 따라 상기 제2 노드 및 상기 구동 트랜지스터의 일 전

극과 연결되는 제3 노드 사이의 신호 경로를 도통하는 제1 트랜지스터, 상기 제1 제어 신호에 따라 유지 전압을 상기 제1 노드에 인가하는 제2 트랜지스터 및 제2 제어 신호에 따라 상기 제1 전원단으로부터 제공받은 구동 전압을 상기 제1 노드에 인가하는 제3 트랜지스터를 포함할 수 있다.

- [0015] 또한, 제1 및 제2 트랜지스터는, 상기 제1 제어 신호에 따라 상기 스위치 트랜지스터가 턴 온 되는 시간보다 긴 시간 동안 턴 온 될 수 있다.
- [0016] 또한, 상기 화소부는, 상기 제2 제어 신호에 따라 상기 제3 노드와 상기 유기 발광 소자 사이를 도통하는 제4 트랜지스터를 더 포함할 수 있다.
- [0017] 또한, 상기 화소부는, 상기 제1 제어 신호에 따라 상기 유기 발광 소자에 상기 유지 전압을 인가하는 제5 트랜지스터를 더 포함할 수 있다.
- [0018] 또한, 상기 표시 패널에 복수의 스캔 라인 중 제 i 스캔 라인(단, i 는 자연수)을 통해 상기 스캔 신호를 제공하는 스캔 구동부를 더 포함하고, 상기 스캔 구동부는 상기 복수의 스캔 라인 중 제 $i-1$ 스캔 라인을 통해 상기 제1 제어 신호를 제공할 수 있다.
- [0019] 또한, 상기 제1 노드는, 제1 기간에 상기 제3 트랜지스터가 턴 온 되어 상기 구동 전압이 인가되며, 상기 제1 기간에 후속하는 제2 기간에 상기 제2 트랜지스터가 턴 온 되어 상기 유지 전압이 인가되고, 상기 제2 기간에 후속하는 제3 기간에 상기 스위치 트랜지스터가 턴 온 되어 상기 데이터 신호에 대응되는 전압이 인가되며, 상기 제3 기간에 후속하는 제4 기간에 상기 구동 전압이 인가될 수 있다.
- [0020] 또한, 상기 제1 트랜지스터는, 상기 제2 기간에 턴 온 되어 상기 구동 트랜지스터를 다이오드 접속시킬 수 있다.
- [0021] 또한, 상기 제3 트랜지스터는, 상기 제2 및 제3 기간에 턴 오프 되어 상기 제1 노드와 상기 제1 전원단 사이의 신호 경로를 차단할 수 있다.
- [0022] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 구동 방법은, 상기 제1 노드를 상기 제1 전원단으로부터 제공받은 구동 전압으로 초기화하는 단계, 상기 제1 노드에 유지 전압을 인가하고, 상기 구동 트랜지스터를 다이오드 접속시키는 단계, 상기 제1 노드에 상기 데이터 라인으로부터 제공받은 데이터 신호를 인가하는 단계 및 상기 제1 노드에 상기 구동 전압을 인가하여 보상 전압을 생성하는 단계를 포함할 수 있다.
- [0023] 또한, 상기 화소부는, 일 전극이 상기 제2 노드에 연결되고 타 전극이 상기 구동 트랜지스터의 타 전극과 연결되는 제1 트랜지스터, 일 전극이 상기 제1 노드와 연결되고 타 전극이 상기 유지 전압을 제공하는 유지 전압단과 연결되는 제2 트랜지스터 및 일 전극이 상기 제1 노드와 연결되고 타 전극이 상기 제1 전원단과 연결되는 제3 트랜지스터를 더 포함할 수 있다.
- [0024] 또한, 상기 제1 및 제2 트랜지스터는, 상기 스위치 트랜지스터가 턴 온 되는 시간보다 긴 시간 동안 턴 온 될 수 있다.
- [0025] 또한, 상기 다이오드 접속시키는 단계는, 상기 제1 트랜지스터가 턴 온 됨에 따라, 상기 제2 노드에 상기 구동 트랜지스터의 문턱 전압 및 상기 구동 전압의 합이 인가될 수 있다.
- [0026] 또한, 상기 화소부는, 일 전극이 상기 구동 트랜지스터의 타 전극과 연결되고, 타 전극이 유기 발광 소자와 연결되는 제4 트랜지스터 및 일 전극이 상기 유지 전압단과 연결되고 타 전극이 상기 제4 트랜지스터의 타 전극과 연결되는 제5 트랜지스터를 더 포함할 수 있다.
- [0027] 또한, 상기 제1, 제2 및 제5 트랜지스터는 제1 제어 신호에 따라 턴 온 되거나 턴 오프 되며, 상기 제3 및 제4 트랜지스터는 제2 제어 신호에 따라 턴 온 되거나 턴 오프 될 수 있다.
- [0028] 기타 실시예의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

발명의 효과

- [0029] 본 발명의 실시예들에 의하면 적어도 다음과 같은 효과가 있다.
- [0030] 각 화소부에 공급되는 구동 전압의 전압 강하 정도의 차를 유지 전압을 이용하여 보상함에 따라, 표시 패널 내의 화소부 위치에 따른 휘도 불균형을 해소할 수 있다.

- [0031] 또한, 구동 트랜지스터의 문턱 전압과 구동 전압이 화소들마다 상이한 경우라도 구동 트랜지스터의 문턱 전압 보상을 통해 복수의 화소부 간 휘도 불균일성을 해소할 수 있다.
- [0032] 또한, 구동 트랜지스터의 문턱 전압을 보상함으로써 LRU(Long Range Uniformity)에 영향을 주는 것을 방지할 수 있다.
- [0033] 본 발명의 실시예들에 따른 효과는 이상에서 예시된 내용에 의해 제한되지 않으며, 더욱 다양한 효과들이 본 명세서 내에 포함되어 있다.

도면의 간단한 설명

- [0034] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치를 나타낸 블록도이다.
- 도 2는 도 1에 도시한 유기 발광 표시 장치의 구성 중 화소부의 일 실시예를 나타낸 회로도이다.
- 도 3은 도 1에 도시한 유기 발광 표시 장치의 구동방법을 설명하기 위한 타이밍도이다.
- 도 4 내지 도 7은 제1 내지 제4 기간에서의 도 2에 도시된 화소부의 동작을 나타낸 회로도이다.
- 도 8은 도 1에 도시한 유기 발광 표시 장치의 구성 중 화소부의 다른 실시예를 나타낸 회로도이다.
- 도 9는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 구동방법을 나타낸 순서도이다.

발명을 실시하기 위한 구체적인 내용

- [0035] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 수 있으며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.
- [0036] 제1, 제2 등이 다양한 구성요소들을 서술하기 위해 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않음은 물론이며, 단지 하나의 구성요소를 다른 구성요소와 구별하기 위해 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수 있음은 물론이다.
- [0037] 이하, 첨부된 도면을 참조로 하여 본 발명의 실시예들에 대해 설명한다.
- [0038] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치를 나타낸 블록도이다.
- [0039] 도 1을 참조하면, 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 표시 패널(100), 타이밍 제어부(200), 데이터 구동부(300), 스캔 구동부(400) 및 전원 제공부(도면 미도시)를 포함할 수 있다.
- [0040] 표시 패널(100)은 화상이 표시되는 영역일 수 있다. 표시 패널(100)은 복수의 데이터 라인(DL1 내지 DL_m, 단, m은 1보다 큰 자연수) 및 복수의 데이터 라인(DL1 내지 DL_m)과 교차되는 복수의 스캔 라인(SL1 내지 SL_n, 단, n은 1보다 큰 자연수), 복수의 제어 라인(EL1 내지 EL_n, 단, n은 1보다 큰 자연수)을 포함할 수 있다. 또한, 표시 패널(100)은 복수의 데이터 라인(DL1 내지 DL_m)과 복수의 스캔 라인(SL1 내지 SL_n) 및 복수의 제어 라인(EL1 내지 EL_n)이 교차되는 영역에 배치되는 복수의 화소부(PX)를 포함할 수 있다. 복수의 데이터 라인(DL1 내지 DL_m), 복수의 스캔 라인(SL1 내지 SL_n), 복수의 제어 라인(EL1 내지 EL_n) 및 복수의 화소부(PX)는 하나의 기판 상에서 서로 절연된 상태로 배치될 수 있으며, 일 실시예로 매트릭스 형태로 배치될 수 있다. 복수의 데이터 라인(DL1 내지 DL_m)은 제1 방향(d1)을 따라 연장될 수 있으며, 복수의 스캔 라인(SL1 내지 SL_n) 및 복수의 제어 라인(EL1 내지 EL_n)은 제1 방향(d1)과 교차되는 제2 방향(d2)을 따라 연장될 수 있다. 도 1을 참조할 때, 제1 방향(d1)은 열 방향일 수 있으며 제2 방향(d2)은 행 방향일 수 있다.
- [0041] 복수의 화소부(PX) 각각은 복수의 데이터 라인(DL1 내지 DL_m) 중 하나, 복수의 스캔 라인(SL1 내지 SL_n) 중 하나 및 복수의 제어 라인(EL1 내지 EL_n) 중 하나와 각각 연결될 수 있다. 또한, 복수의 화소부(PX) 중 제i(i는 2 이상의 자연수) 스캔 라인(SL_i)과 연결되는 화소부는 복수의 스캔 라인(SL1 내지 SL_n) 중 제i-1 스캔 라인(SL_{i-1})과도 연결될 수 있다. 이에 대해서는 도 2를 참조하여 구체적으로 설명하기로 한다. 한편, 복수의 화소부(PX) 중 제1 스캔 라인(SL1)과 연결되는 화소부는 제0 스캔 라인(SL0)과도 연결될 수 있다. 이때, 제0 스캔 라인(SL0)은 더미 스캔 라인일 수 있다.

- [0042] 복수의 화소부(PX)는 복수의 스캔 라인(SL1 내지 SLn)으로부터 복수의 스캔 신호(S1 내지 Sn)를, 복수의 데이터 라인(DL1 내지 DLn)으로부터 복수의 데이터 신호(DL1 내지 DLm)를, 또한 복수의 제어 라인(EL1 내지 ELn)으로부터 복수의 제2 제어 신호(E1 내지 En)를 제공받을 수 있다. 한편, 복수의 화소부(PX) 각각은 제1 전원 라인을 통해 제1 전원단(ELVDD)과 연결될 수 있으며, 제2 전원라인을 통해 제2 전원단(EVLSS)와 연결될 수 있다. 또한, 복수의 화소부(PX) 각각은 유지 전압단(Vsus)과 연결될 수 있다. 복수의 화소부(PX) 각각은 복수의 데이터 라인(DL1 내지 DLm)으로부터 제공받은 데이터 신호(D1 내지 Dm)에 대응하여 제1 전원단(ELVDD)에서 제2 전원단(EVLSS)으로 흐르는 전류량을 제어할 수 있다. 이하, 제1 전원단 및 제1 전원단으로부터 제공되는 구동 전압은 모두 ELVDD로 표기하기로 하며, 유지 전압단 및 유지 전압단으로부터 제공되는 유지 전압은 모두 Vsus로 표기하기로 한다.
- [0043] 데이터 구동부(200)는 표시 패널(100)과 복수의 데이터 라인(DL1 내지 DLm)을 통해 연결될 수 있다. 데이터 구동부(200)는 타이밍 제어부(300)로부터 제공받은 제어 신호(CONT1)에 따라 데이터 라인(DL1 내지 DLm)에 데이터 신호(D1 내지 Dm)를 제공할 수 있다. 복수의 화소부(PX) 내에 스위치 트랜지스터(MS, 도 2 참조)는 로우 레벨의 스캔 신호에 의해 턴 온 될 수 있으며, 이때, 복수의 화소부(PX) 내의 유기 발광 소자(OLED)가 제공받은 데이터 신호에 대응하여 빛을 발광함으로써 영상 이미지를 표시할 수 있다.
- [0044] 타이밍 제어부(300)는 외부 시스템으로부터 제어 신호(CS) 및 영상 신호(R, G, B)를 수신할 수 있다. 제어 신호(CS)는 수직 동기 신호(Vsync) 및 수평 동기 신호(Hsync) 등을 포함할 수 있다. 영상 신호(R, G, B)는 복수의 화소부(PX)의 휘도 정보를 포함하고 있다. 휘도는 1024, 256 또는 64개의 계조(gray)를 가질 수 있다. 타이밍 제어부(300)는 수직 동기 신호(Vsync)에 따라 프레임(frame) 단위로 영상 신호(R, G, B)를 구분하고, 수평 동기 신호(Hsync)에 따라 스캔 라인 단위로 영상 신호(R, G, B)를 구분하여 영상 데이터(DATA)를 생성할 수 있다. 타이밍 제어부(300)는 제어 신호(CS) 및 영상 신호(R, G, B)에 따라 데이터 구동부(200) 및 스캔 구동부(400)에 각각 제어 신호(CONT1, CONT2)를 제공할 수 있다. 타이밍 제어부(300)는 영상 데이터(DATA)를 제어 신호(CONT1)와 함께 데이터 구동부(200)로 제공할 수 있으며, 데이터 구동부(200)는 제어 신호(CONT1)에 따라 입력된 영상 데이터(DATA)를 샘플링(sampling) 및 홀딩(holding)하고 아날로그 전압으로 변환하여 복수의 데이터 신호(D1 내지 Dm)를 생성할 수 있다.
- [0045] 스캔 구동부(400)는 표시 패널(100)과 복수의 스캔 라인(SL1 내지 SLn) 및 복수의 제어 라인(EL1 내지 ELn)을 통해 연결될 수 있다. 스캔 구동부(400)는 타이밍 제어부(300)로부터 제공받은 제어 신호(CONT2)에 따라, 스캔 라인(SL1 내지 SLn)에 복수의 스캔 신호(S1 내지 Sn)를 순차적으로 인가할 수 있다. 또한 스캔 구동부(400)는 복수의 화소부(PX)에 복수의 제2 제어 신호(E1 내지 En)를 복수의 제어 라인(EL1 내지 ELn)을 통해 제공할 수 있다. 이때, 제1 데이터 라인(DL1)과 제1 제어 라인(EL1)은 동일한 열 그룹 내의 화소부와 연결될 수 있다. 본 명세서에서는 복수의 화소부(PX)에 복수의 제2 제어 신호(E1 내지 En)를 제공하는 주체를 스캔 구동부(400)로 예를 들어 설명하였으나 이에 한정되는 것은 아니며, 별도의 집적 회로(IC) 및 이와 연결되는 제어 라인(EL1 내지 ELn)을 통해 복수의 제2 제어 신호(E1 내지 En)를 제공할 수도 있다.
- [0046] 전원 제공부(도면 미도시)는 타이밍 제어부(300)로부터 제공받은 제어 신호에 따라 복수의 화소부(PX)에 구동 전압을 제공할 수 있다. 제1 및 제2 전원단(ELVDD, ELVSS)은 복수의 화소부(PX) 동작에 필요한 구동 전압을 제공할 수 있다. 한편, 전원 제공부(도면 미도시)는 복수의 화소부(PX)에 유지 전압(Vsus)을 제공할 수 있다. 유지 전압(Vsus)을 제공하는 전원 라인은 제1 전원단(ELVDD)과 연결되는 전원 라인과는 달리, 여러 전류 패스를 형성하지 않을 수 있다. 즉, 유지 전압(Vsus)을 제공하는 전원 라인은 복수의 데이터 라인(DL1 내지 DLm)이 배치되는 방향과 평행하고, 복수의 스캔 라인(SL1 내지 SLn)이 배치되는 방향과 교차하도록 배치할 수 있다. 이에 따라, 복수의 스캔 라인(SL1 내지 SLn)으로부터 제공되는 복수의 스캔 신호(S1 내지 Sn)에 의해 선택되는 행에 위치하는 각 화소부에 독립적으로 유지 전압(Vsus, 도 2 참조)을 제공할 수 있다.
- [0047] 도 2는 도 1에 도시한 유기 발광 표시 장치의 구성 중 화소부(PX_{ij})의 일 실시예를 나타낸 회로도이다. 이때, 도 2에 도시한 화소부(PX_{ij})는 제i 스캔 라인(SL_i)과 제j 데이터 라인(DL_j) 및 제i 제어 라인(EL_i)에 연결되는 화소부(PX_{ij})를 예시적으로 나타낸 회로도이며, 다른 화소부도 동일한 구조를 가질 수 있다(단, i는 자연수). 다만, 도 2의 회로 구조는 예시적인 것으로 본 실시예에 따른 화소부(PX_{ij})의 회로가 이에 한정되는 것은 아니다.
- [0048] 도 2를 참조하면, 본 발명의 일 실시예에 따른 화소부(PX_{ij})는 스위치 트랜지스터(MS), 구동 트랜지스터(MD), 제1 내지 제5 트랜지스터(TR1 내지 TR5), 스토리지 커패시터(Cst) 및 유기 발광 소자(OLED)를 포함할 수 있다.
- [0049] 스위치 트랜지스터(MS)는 일 전극이 제j 데이터 라인(D_j)과 연결되고, 타 전극이 제1 노드(N1)와 연결되며, 게

이트 전극이 제i 스캔 라인(SLi)과 연결될 수 있다. 스위치 트랜지스터(MS)는 제i 스캔 라인(SLi)에 인가되는 로우 레벨의 제i 스캔 신호(Si)에 의해 턴 온 되어, 제j 데이터 라인(DLj)을 통해 제공받은 제j 데이터 신호(Dj)를 제1 노드(N1)에 제공할 수 있다. 스위치 트랜지스터(MS)는 p-채널 전계 효과 트랜지스터일 수 있다. 즉, 스위치 트랜지스터(MS)는 로우 레벨의 스캔 신호에 의해 턴 온 될 수 있으며, 하이 레벨의 스캔 신호에 의해 턴 오프 될 수 있다. 여기서, 구동 트랜지스터(MD), 제1 내지 제5 트랜지스터(TR1 내지 TR5)는 모두 p-채널 전계 효과 트랜지스터일 수 있다. 다만, 이에 한정되는 것은 아니며, 스위치 트랜지스터(MS), 구동 트랜지스터(MD), 제1 내지 제5 트랜지스터(TR1 내지 TR5)는 n-채널 전계 효과 트랜지스터일 수도 있다.

[0050] 구동 트랜지스터(MD)는 일 전극이 제1 전원단(ELVDD)과 연결되고, 타 전극이 제3 노드(N3)와 연결되며, 게이트 전극이 제2 노드(N2)와 연결될 수 있다. 구동 트랜지스터(MD)는 제2 노드(N2)에 인가되는 전압에 따라, 제1 전원단(ELVDD)으로부터 유기 발광 소자(OLED)를 거쳐 제2 전원단(ELVSS)에 제공되는 구동 전류의 전류량을 제어할 수 있다.

[0051] 제1 트랜지스터(TR1)는 일 전극이 제2 노드(N2)와 연결되고, 타 전극이 제3 노드(N3)와 연결되며, 게이트 전극을 통해 제1 제어 신호(m)를 제공받을 수 있다. 제1 트랜지스터(TR1)의 게이트 전극은 제i-1 스캔 라인(SLi-1)과 연결될 수 있다. 따라서, 제1 제어 신호(m)는 제i-1 스캔 라인(SLi-1)으로부터 제공되는 제i-1 스캔 신호(Si-1)일 수 있다. 이하, 제i-1 스캔 신호(Si-1)를 제1 제어 신호(m)로 나타내기로 한다. 제1 트랜지스터(TR1)는 로우 레벨의 제1 제어 신호(m)에 따라 턴 온 되어, 구동 트랜지스터(MD)를 다이오드 형태로 접속시킬 수 있다.

[0052] 제2 트랜지스터(TR2)는 일 전극이 제1 노드(N1)와 연결되고, 타 전극이 유지 전압단(Vsus)과 연결되며, 게이트 전극을 통해 제1 제어 신호(m)를 제공받을 수 있다. 제2 트랜지스터(TR2)의 게이트 전극은 제i-1 스캔 라인(SLi-1)을 통해 제1 제어 신호(m)를 제공받을 수 있다. 제2 트랜지스터(TR2)는 로우 레벨의 제1 제어 신호(m)에 따라 제1 노드(N1)에 유지 전압(Vsus)을 인가할 수 있다.

[0053] 제3 트랜지스터(TR3)는 일 전극이 제1 노드(N1)와 연결되고, 타 전극이 제1 전원단(ELVDD)과 연결되며, 게이트 전극이 제i 제어 라인(ELi)과 연결될 수 있다. 제2 제어 신호(Ei)는 제i 제어 라인(ELi)으로부터 제공되는 신호일 수 있다. 제3 트랜지스터(TR3)는 게이트 전극을 통해 제공받은 로우 레벨의 제2 제어 신호(Ei)에 따라, 제1 노드(N1)에 구동 전압(ELVDD)을 인가할 수 있다.

[0054] 제4 트랜지스터(TR4)는 일 전극이 제3 노드(N3)와 연결되고, 타 전극이 제4 노드(N4)와 연결되며, 게이트 전극이 제i 제어 라인(ELi)과 연결될 수 있다. 제2 제어 신호(Ei)는 제i 제어 라인(ELi)으로부터 제공되는 신호일 수 있다. 제4 트랜지스터(TR4)는 게이트 전극을 통해 제공받은 로우 레벨의 제2 제어 신호(Ei)에 따라, 제3 노드(N3)와 제4 노드(N4) 간의 신호 경로를 도통시킬 수 있다. 또한, 제4 트랜지스터(TR4)는 게이트 전극을 통해 제공받은 하이 레벨의 제2 제어 신호(Ei)에 따라, 유기 발광 소자(OLED)로 제공되는 구동 전류의 흐름을 차단할 수 있다.

[0055] 제5 트랜지스터(TR5)는 일 전극이 유지 전압단(Vsus)과 연결되고, 타 전극이 제4 노드(N4)와 연결되며, 게이트 전극을 통해 제1 제어 신호(m)를 제공받을 수 있다. 제5 트랜지스터(TR5)의 게이트 전극은 제i-1 스캔 라인(SLi-1)과 연결될 수 있다. 제5 트랜지스터(TR5)는 로우 레벨의 제1 제어 신호(m)에 따라 제4 노드(N4)에 유지 전압(Vsus)을 인가할 수 있다.

[0056] 본 발명의 일 실시예에 따른 유기 발광 표시 장치는, 제1, 제2 및 제5 트랜지스터(TR1, TR2, TR5)에 제1 제어 신호(m)가 제공되며, 제3 및 제4 트랜지스터(TR3, TR4)에 제2 제어 신호(Ei)가 제공될 수 있으나, 제1, 제2 및 제5 트랜지스터(TR1, TR2, TR5)와 제3 및 제4 트랜지스터(TR3, TR4)를 서로 다른 형태의 채널을 갖는 트랜지스터로 구현하는 경우라면, 하나의 제어 신호에 의해 제1 내지 제5 트랜지스터(TR1 내지 TR5)를 모두 제어할 수 있다.

[0057] 스토리지 커패시터(Cst)는 일단이 제1 노드(N1)와 연결되며, 타단이 제2 노드(N2)와 연결될 수 있다. 스토리지 커패시터(Cst)는 제1 및 제2 노드(N1, N2) 사이의 차 전압을 충전할 수 있다.

[0058] 유기 발광 소자(OLED)는 제4 노드(N4)와 연결되는 애노드 전극, 제2 전원단(ELVSS)과 연결되는 캐소드 전극 및 유기 발광층을 포함할 수 있다. 유기 발광층은 기본색(primary color) 중 하나의 빛을 낼 수 있으며 기본색은 적색, 녹색 또는 청색의 삼원색일 수 있다. 이들 삼원색의 공간적 합 또는 시간적 합으로 원하는 색상이 표시될 수 있다. 유기 발광층은 각 색에 해당하는 저분자 유기물 또는 고분자 유기물을 포함할 수 있다. 유기 발광층에 흐르는 전류량에 따라 각 색에 해당하는 유기물은 발광하여 빛을 발산할 수 있다.

- [0059] 도 3은 도 1에 도시한 유기 발광 표시 장치의 구동방법을 설명하기 위한 타이밍도이다. 도 4 내지 도 7은 제1 내지 제4 기간에서의 도 2에 도시된 화소부(PXij)의 동작을 나타낸 회로도이다. 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 보상 기간에 보상 구동을 수행함으로써, 구동 트랜지스터(MD)의 문턱 전압(V_{th})을 보상할 수 있다. 이때, 보상 기간은 제1 내지 제4 기간(t_1 내지 t_4)을 포함할 수 있다.
- [0060] 먼저, 도 3 및 도 4를 참조하면, 제1 기간(t_1)에 제3 및 제4 트랜지스터(TR3, TR4)는 제i 제어 라인(ELi)을 통해 제공받은 로우 레벨의 제2 제어 신호(Ei)에 따라 턴 온 될 수 있다. 스위치 트랜지스터(MS)는 하이 레벨의 제i 스캔 신호(Si)를 제공받아 턴 오프 상태를 유지할 수 있다. 제1, 제2 및 제5 트랜지스터(TR1, TR2, TR5)는 하이 레벨의 제1 제어 신호(m)를 제공받아 턴 오프 상태를 유지할 수 있다. 제3 트랜지스터(TR3)가 턴 온 되면 제1 노드(N1)와 제1 전원단(ELVDD) 사이의 신호 경로가 도통됨에 따라, 구동 전압이 제1 노드(N1)에 인가될 수 있다. 제1 노드(N1)의 전압은 제3 트랜지스터(TR3)가 제1 기간(t_1) 동안 턴 온 상태를 유지함에 따라, 구동 전압(ELVDD)으로 초기화될 수 있다. 한편, 제4 트랜지스터(TR4)가 턴 온 되면 제3 노드(N3)와 유기 발광 소자(OLED)의 애노드 전극이 도통됨에 따라, 유기 발광 소자(OLED)가 발광할 수 있다. 이때, 유기 발광 소자(OLED)는 이전 프레임에 제2 노드(N2)에 인가된 전압에 대응하여 발광할 수 있다.
- [0061] 도 3 및 도 5를 참조하면, 제2 기간(t_2)에는 제1, 제2 및 제5 트랜지스터(TR1, TR2, TR5)가 로우 레벨의 제1 제어 신호(m)를 제공받아 턴 온 상태로 전환될 수 있다. 제3 및 제4 트랜지스터(TR3, TR4)는 하이 레벨의 제2 제어 신호(Ei)를 제공받아 턴 오프 상태로 전환될 수 있다. 스위치 트랜지스터(MS)는 하이 레벨의 제i 스캔 신호(Si)를 제공받아 턴 오프 상태를 유지할 수 있다. 제1 트랜지스터(TR1)가 턴 온 되면, 구동 트랜지스터(MD)가 다이오드 형태로 접속될 수 있다. 이에 따라, 구동 트랜지스터(MD)의 게이트 전극 및 일 전극(소스 전극) 간에는 구동 트랜지스터(MD)의 문턱 전압(V_{th})이 인가될 수 있다. 이때, 구동 트랜지스터(MD)의 일 전극(소스 전극)이 제1 전원단(ELVDD)과 연결되어 있으므로, 구동 트랜지스터(MD)의 게이트 전극, 즉 제2 노드(N2)에는 구동 전압(ELVDD)과 구동 트랜지스터(MD)의 문턱 전압(V_{th})의 합에 해당되는 전압이 인가될 수 있다. 따라서, 제2 노드(N2)에 인가되는 전압은 하기의 수학적 식 1로 나타낼 수 있다.
- [0062] [수학적 식 1]
- [0063]
$$V_{n2} = ELVDD + V_{th}$$
- [0064] 여기서, V_{n1} 은 제1 노드(N1)에 인가되는 전압을 나타내며, 결국 스토리지 커패시터(Cst)의 타단에 인가되는 전압이다. 한편, 제2 트랜지스터(T2)가 턴 온 되면, 제1 노드(N1)에 유지 전압(V_{sus})이 인가될 수 있다. 이에 따라, 제1 노드(N1)의 전압은 제1 기간(t_1)에 제공된 구동 전압(ELVDD)에서 유지 전압(V_{sus})으로 변경될 수 있다. 따라서, 제1 노드(N1)에 인가되는 전압의 변화량(ΔV_{n1})은 하기의 수학적 식 2로 나타낼 수 있다.
- [0065] [수학적 식 2]
- [0066]
$$\Delta V_{n1} = V_{sus} - ELVDD$$
- [0067] 또한, 제5 트랜지스터(TR5)가 턴 온 되면, 제4 노드(N4)에 유지 전압(V_{sus})이 인가될 수 있다. 이에 따라, 제4 노드(N4)의 전압은 제2 기간(t_2) 동안 제5 트랜지스터(TR5)가 턴 온 상태를 유지함에 따라, 유지 전압(V_{sus})으로 초기화될 수 있다. 한편, 제2 기간(t_2)의 폭은 제1 제어 신호(m)의 폭을 조절하여 충분한 문턱 전압(V_{th})의 보상 기간을 가질 수 있도록 넓게 설정될 수 있다. 일 실시예로, 제2 기간(t_2)에 턴 온 되는 제1, 제2 및 제5 트랜지스터(TR1, TR2, TR5)의 턴 온 시간은 제3 기간(t_3)에 턴 온 되는 스위치 트랜지스터(MS)의 턴 온 시간보다 길 수 있다.
- [0068] 도 4, 도 5 및 도 6을 참조하면, 스위치 트랜지스터(MS)는 제3 기간(t_3)에 로우 레벨의 제i 스캔 신호(Si)를 제공받아 턴 온 상태로 전환될 수 있으며, 제4 기간(t_4)에 하이 레벨의 제i 스캔 신호(Si)를 제공받아 턴 오프 상태로 전환될 수 있다. 제3 및 제4 트랜지스터(TR3, TR4)는 제3 기간(t_3)에 하이 레벨의 제2 제어 신호(Ei)를 제공받아 턴 오프 상태를 유지할 수 있으며, 제4 기간(t_4)에는 로우 레벨의 제2 제어 신호(Ei)를 제공받아 턴 온 상태로 전환될 수 있다. 제1, 제2 및 제5 트랜지스터(TR1, TR2, TR5)는 제3 기간(t_3)에 하이 레벨의 제1 제어 신호(m)를 제공받아 턴 오프 상태로 전환될 수 있으며, 제4 기간(t_4)에는 턴 오프 상태를 유지할 수 있다. 제3 기간(t_3)에 스위치 트랜지스터(MS)가 턴 온 되면, 제1 노드(N1)에는 제j 데이터 라인(DLj)으로부터 제공받은 제j 데이터 신호(Dj)에 대응되는 전압이 인가될 수 있다. 이후, 제4 기간(t_4)에 제3 트랜지스터(TR3)가 턴 온 되며 스위치 트랜지스터(MS)가 턴 오프 됨에 따라, 제1 노드(N1)에는 구동 전압(ELVDD)이 인가될 수 있다. 이때, 제2 노드(N2)의 전압, 즉 스토리지 커패시터(Cst)의 타단의 전압은 제1 노드(N1)의 전압, 즉 스토리지 커패시터(Cst)의 일단의 전압 변화량만큼 증가하게 된다. 제2 노드(N2)에 인가되는 전압은 하기의 수학적 식 3으로 나타낼

수 있다.

[0069] [수학식 3]

[0070] $V_{n2} = ELVDD + V_{th} + \Delta V_{n1}$

[0071] 또한, 제1 노드(N1)의 전압 변화량(ΔV_{n1})은 하기의 수학식 4로 나타낼 수 있다.

[0072] [수학식 4]

[0073] $\Delta V_{n1} = ELVDD - (V_{data} - (V_{sus} - ELVDD)) = V_{sus} - V_{data}$

[0074] 이때, V_{data} 는 제j 데이터 라인(DLj)을 통해 제공받은 제j 데이터 신호(Dj)에 대응되는 전압을 나타낸다. 또한, 제4 기간(t4)에서는 제4 트랜지스터(TR4)가 턴 온 됨에 따라, 구동 트랜지스터(MD)에 흐르는 구동 전류가 유기 발광 소자(OLED)로 인가될 수 있다. 유기 발광 소자(OLED)는 제공받은 구동 전류에 따라 발광할 수 있다. 결국 제2 노드(N2)에 인가되는 전압(V_{n2})은 구동 트랜지스터(MD)의 문턱 전압(V_{th})의 보상을 위해 필요한 보상 전압일 수 있다. 따라서, 제4 기간(t4)은 발광 기간일 수 있다. 유기 발광 소자(OLED)에 흐르는 구동 전류(I_{OLED})는 하기의 수학식 5로 나타낼 수 있다.

[0075] [수학식 5]

[0076] $I_{OLED} = (V_{gs} - V_{th})^2 = (((ELVDD + V_{th} + \Delta V_{n1}) - ELVDD) - V_{th})^2 = (\Delta V_{n1})^2 = (V_{sus} - V_{data})^2$

[0077] 여기서 는 구동 트랜지스터(MD)의 이동도 및 기생 용량에 의해 결정되는 상수 값이다. 또한, V_{gs} 는 구동 트랜지스터(MD)의 게이트 전극 및 일 전극(소스 전극) 간의 전압이고, I_{OLED} 는 유기 발광 소자(OLED)에 흐르는 구동 전류를 나타낸다. 수학식 5에서 알 수 있는 바와 같이, 유기 발광 소자(OLED)에 흐르는 구동 전류(I_{OLED})는 구동 트랜지스터(MD)의 문턱 전압(V_{th})의 영향을 받지 않으므로, 복수의 화소부(PX)에 존재하는 구동 트랜지스터(MD)의 문턱 전압(V_{th}) 편차를 보상할 수 있다. 또한, 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 구동 트랜지스터(MD)의 문턱 전압(V_{th}) 편차가 보상됨에 따라, 화소부의 개구율을 높일 수 있으며, 복수의 화소부 간의 휘도 불균일성을 해소할 수 있다. 한편, 수학식 5와 같이 유기 발광 소자(OLED)에 흐르는 구동 전류(I_{OLED})는 제1 전원단(ELVDD)으로부터 제공되는 구동 전압(ELVDD)와는 무관하게 설정될 수 있으므로, 제1 전원단(ELVDD)의 전압 강하와는 무관하게 원하는 휘도의 영상을 표시할 수 있다. 또한, 수학식 5를 참조할 때, 유기 발광 소자(OLED)에 흐르는 구동 전류(I_{OLED})가 유지 전압(V_{sus})의 영향을 받는 경우라도 화소부(PXij)에서 유지 전압(V_{sus})를 통한 전류 패스가 형성하지 않으므로, 유지 전압(V_{sus})을 공급하는 전원 라인에서의 전압 강하가 발생되지 않는다. 결국, 본 발명의 일 실시예에 따른 유기 발광 표시 장치는, 복수의 화소부(PX) 각각에 대해 실질적으로 동일한 유지 전압(V_{sus})을 인가할 수 있으며, 데이터 신호를 제어함으로써 원하는 구동 전류(I_{OLED})가 유기 발광 소자(OLED) 흐르게 할 수 있다.

[0078] 도 8은 도 1에 도시한 유기 발광 표시 장치의 구성 중 화소부(PXij)의 다른 실시예를 나타낸 회로도이다. 도 3 및 8을 참조하면, 제5 트랜지스터(TR5)는 일 전극이 유지 전압단(V_{sus})와 연결되고 타 전극이 제3 노드(N3)와 연결되며, 게이트 전극을 통해 제1 제어 신호(m)를 제공받을 수 있다. 즉, 제5 트랜지스터(TR5)는 제2 기간(t2)에 로우 레벨의 제1 제어 신호(m)에 따라 턴 온 됨으로써, 제3 노드(N3)에 유지 전압(V_{sus})을 인가할 수 있다. 이에 따라, 제3 노드(N3)의 전압은 제2 기간(t2) 동안 제5 트랜지스터(TR5)가 턴 온 상태를 유지함에 따라, 유지 전압(V_{sus})으로 초기화될 수 있다.

[0079] 도 9는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 구동방법을 나타낸 순서도이다.

[0080] 도 1, 2 및 9를 참조하면, 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 구동방법은, 제1 기간(t1)에 제1 노드(N1)를 제1 전원단(ELVDD)으로부터 제공받은 구동 전압(ELVDD)으로 초기화할 수 있다(S100). 제2 기간(t2)에는 제1 노드(N1)에 유지 전압을 인가하며, 또한 제1 트랜지스터(TR1)를 턴 온 시켜 구동 트랜지스터(MD)를 다이오드 접속시킬 수 있다(S200). 제3 기간(t3)에는 스위치 트랜지스터(MS)가 턴 온 됨에 따라 제j 데이터 신호(Dj)에 대응되는 전압이 제1 노드(N1)에 인가될 수 있다(S300). 이후, 제4 기간(t4)에 제3 트랜지스터(TR3)가 턴 온 됨에 따라, 제1 노드(N1)에는 구동 전압(ELVDD)이 다시 인가될 수 있다(S400). 이에 따라, 제2 노드(N2)의 전압이 제1 노드(N1)의 전압 변화량(ΔV_{n1})만큼 증가되며, 결국 유기 발광 소자(OLED)에 흐르는 구동 전류(I_{OLED})는 상술한 수학식 5로 나타낼 수 있다.

[0081] 즉, 유기 발광 소자(OLED)에 흐르는 구동 전류(I_{OLED})는 구동 트랜지스터(MD)의 문턱 전압(V_{th})의 영향을 받지 않으며, 또한 제1 전원단(ELVDD)으로부터 제공되는 구동 전압(ELVDD)와는 무관하게 설정될 수 있다. 이에 따라, 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 복수의 화소부(PX)간의 휘도 불균일성 및 제1 전원단(ELVDD)의 전압 강하 현상을 저감시킬 수 있다.

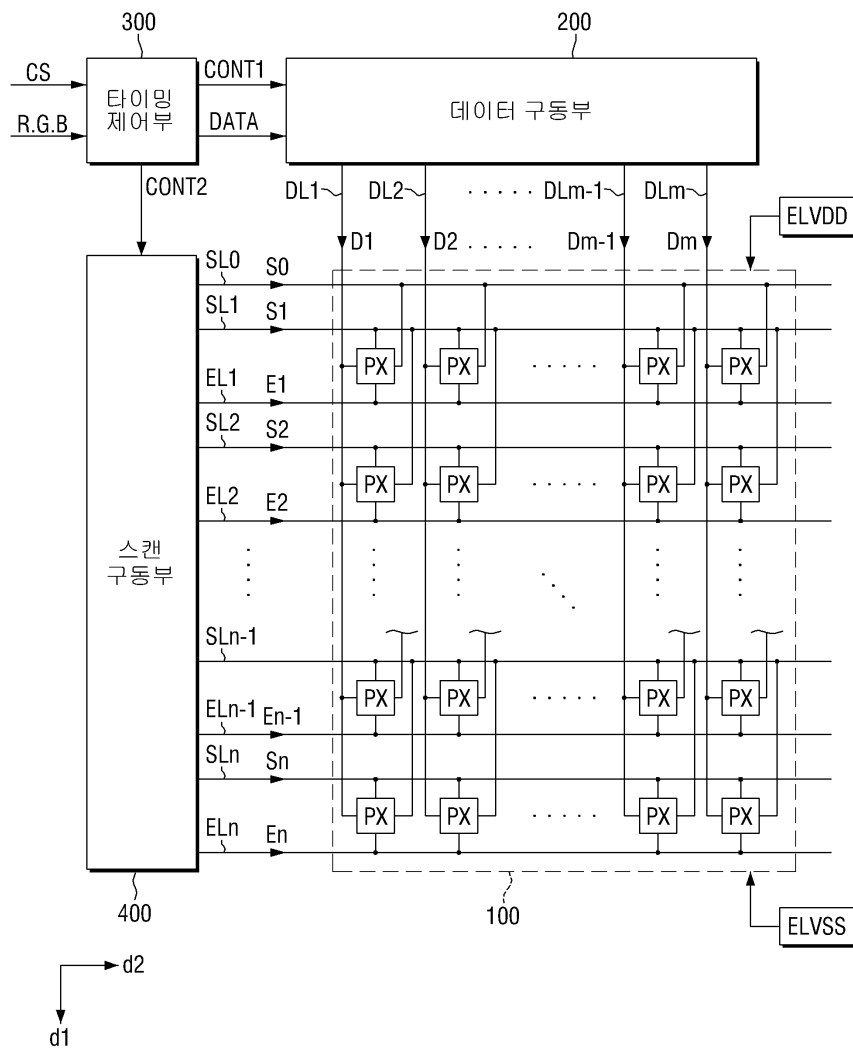
[0082] 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명의 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이지 않는 것으로 이해해야 한다.

부호의 설명

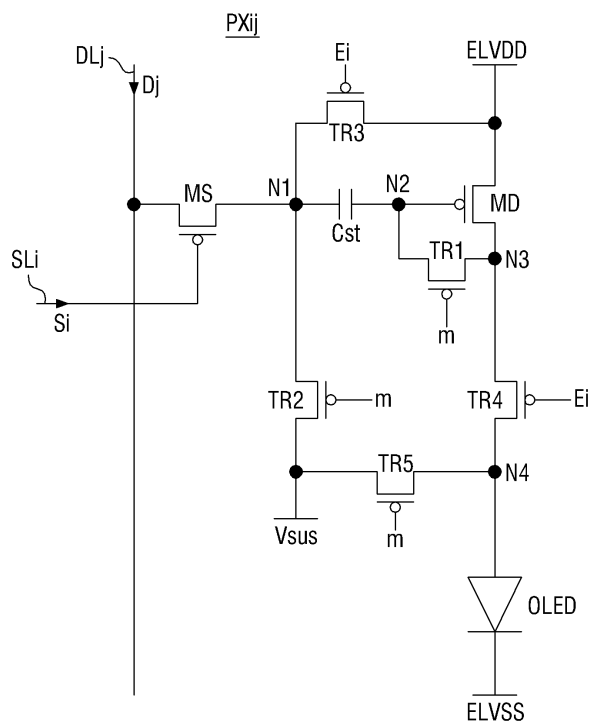
[0083] 100: 표시 패널
200: 데이터 구동부
300: 타이밍 제어부
400: 스캔 구동부
MS: 스위치 트랜지스터
MD: 구동 트랜지스터

도면

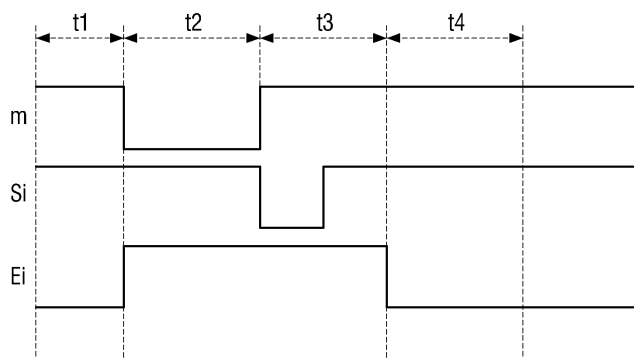
도면1



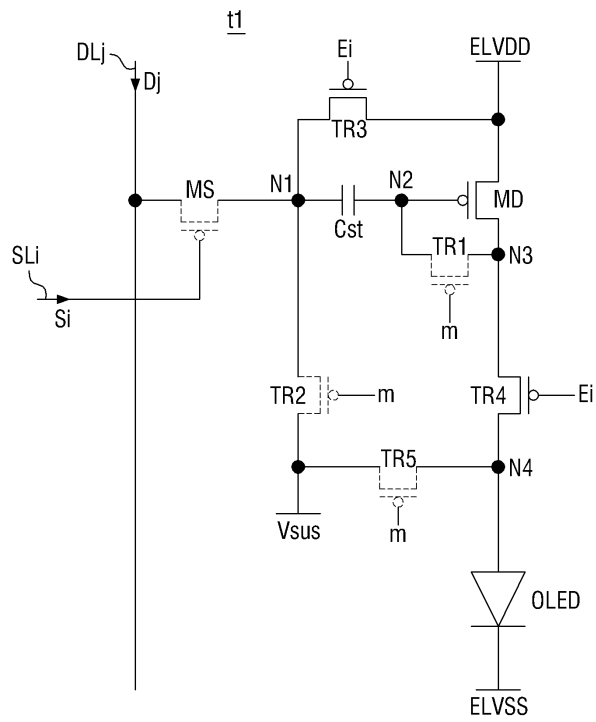
도면2



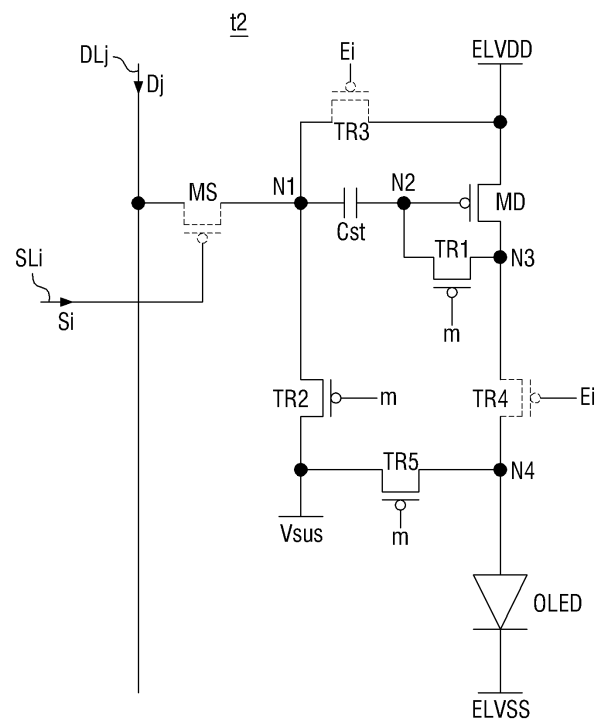
도면3



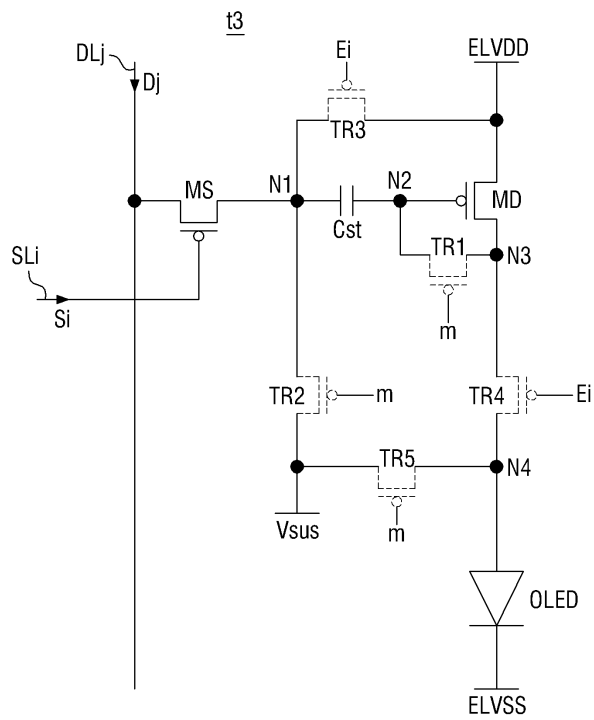
도면4



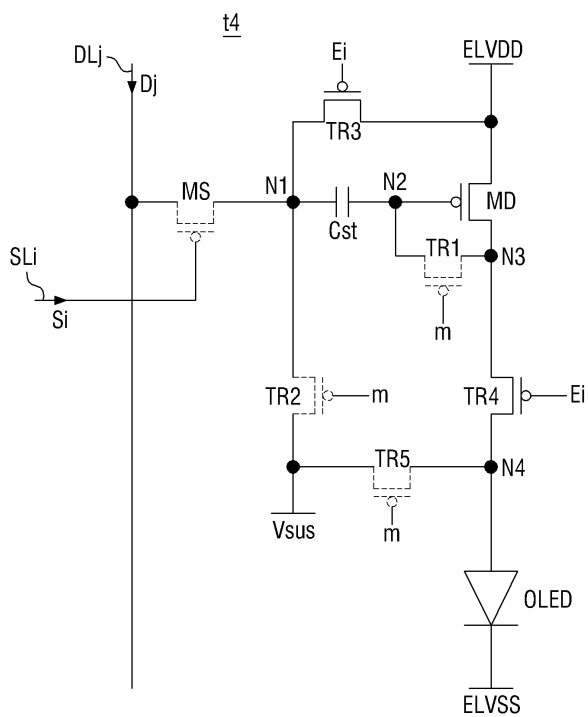
도면5



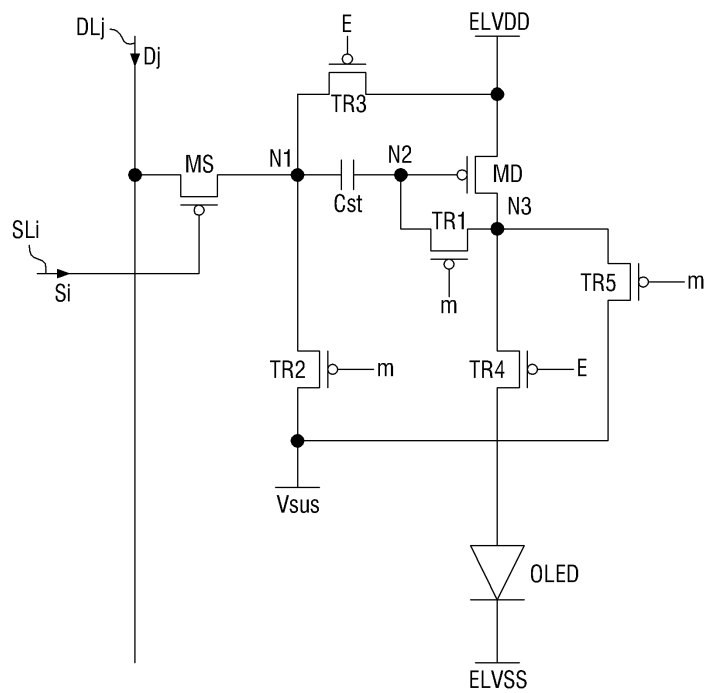
도면6



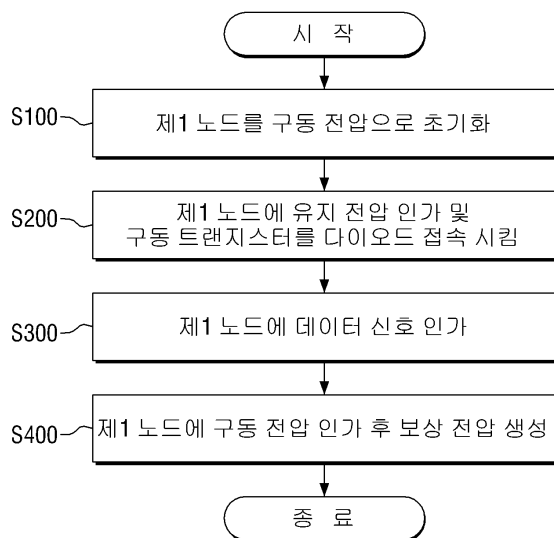
도면7



도면8



도면9



专利名称(译)	标题：OLED显示装置及其驱动方法		
公开(公告)号	KR1020160074780A	公开(公告)日	2016-06-29
申请号	KR1020140183045	申请日	2014-12-18
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KIM KEUM NAM 김금남		
发明人	김금남		
IPC分类号	H01L27/32 H01L51/56		
CPC分类号	H01L27/32 H01L51/56 H01L27/3202 G09G3/3233 G09G2300/0819 G09G2300/0842 G09G2300/0861 G09G2310/0262 G09G2320/0223 G09G2320/0233 G09G2320/043		
外部链接	Espacenet		

摘要(译)

根据本发明示例性实施例的OLED显示器包括显示面板，该显示面板具有连接到多条数据线的的数据驱动器和连接到多条数据线的多个像素部分，存储电容器，其一端连接到第一节点并且另一端连接到第二节点，栅电极连接到第二节点，第一电极连接到第一电源线，第一晶体管，其一个电极连接到第二节点，另一个电极连接到第三节点，第一晶体管连接到第一节点，另一个电极连接到维持电压端，第三个晶体管连接到第一个节点，另一个电极连接到第一个电源端可以。

