



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0129234
(43) 공개일자 2015년11월19일

(51) 국제특허분류(Int. Cl.)
G09G 3/32 (2006.01)

(21) 출원번호 10-2014-0055584
(22) 출원일자 2014년05월09일
심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

김빈

서울 양천구 목동서로 100, 302동 905호 (목동, 목동신시가지아파트3단지)

(74) 대리인

특허법인천문

전체 청구항 수 : 총 10 항

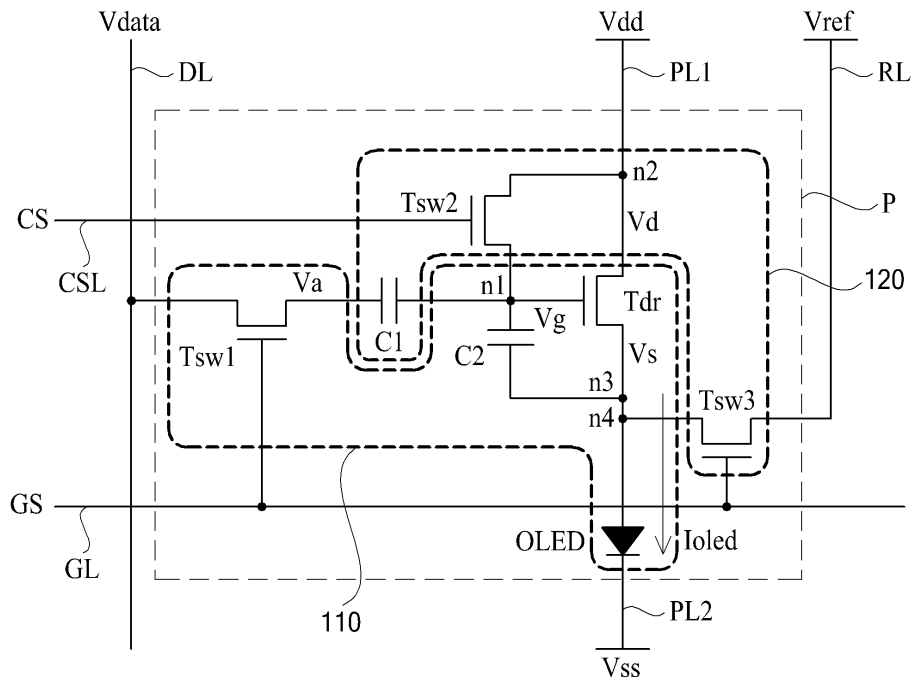
(54) 발명의 명칭 유기발광표시장치 및 그 구동방법

(57) 요약

본 발명은 유기발광표시장치 및 그 구동방법에 관한 것으로서, 특히, 구동 트랜지스터의 문턱전압의 변화에 따라, 유기발광다이오드로 흐르는 전류가 변화되는 것을 방지할 수 있는, 유기발광표시장치 및 그 구동 방법을 제공하는 것을 기술적 과제로 한다. 이를 위해, 본 발명에 따른 유기발광표시장치는, 데이터 라인들과 게이트

(뒷면에 계속)

대표도 - 도3a



라인들의 교차영역마다 유기발광다이오드와 상기 유기발광다이오드를 구동하는 구동 트랜지스터로 구성되는 픽셀들이 형성되어 있고, 상기 픽셀들 마다, 상기 구동 트랜지스터의 문턱전압을 보상하기 위한 내부 보상부와 상기 픽셀을 발광시키기 위한 픽셀 구동부가 형성되어 있는 패널; 및 문턱전압 보상기간이 도래하면, 상기 픽셀들 각각에 형성되어 있는 상기 내부 보상부에 내부 보상신호를 동시에 공급하여, 상기 구동 트랜지스터들의 문턱전압들을 동시에 보상하며, 상기 문턱전압 보상기간이 경과한 후 영상출력기간이 도래하면, 상기 패널을 통해 영상이 출력되도록 하는 구동부를 포함한다.

명세서

청구범위

청구항 1

데이터 라인들과 게이트 라인들의 교차영역마다 유기발광다이오드와 상기 유기발광다이오드를 구동하는 구동 트랜지스터로 구성되는 픽셀들이 형성되어 있고, 상기 픽셀들 마다, 상기 구동 트랜지스터의 문턱전압을 보상하기 위한 내부 보상부와 상기 픽셀을 발광시키기 위한 픽셀 구동부가 형성되어 있는 패널; 및

문턱전압 보상기간이 도래하면, 상기 픽셀들 각각에 형성되어 있는 상기 내부 보상부에 내부 보상신호를 동시에 공급하여, 상기 구동 트랜지스터들의 문턱전압들을 동시에 보상하며, 상기 문턱전압 보상기간이 경과한 후 영상 출력기간이 도래하면, 상기 패널을 통해 영상이 출력되도록 하는 구동부를 포함하는 유기발광표시장치.

청구항 2

제 1 항에 있어서,

상기 픽셀 구동부는, 상기 데이터 라인으로부터 공급되는 데이터 전압, 상기 게이트 라인으로부터 공급되는 스캔펄스, 제 1 구동 전원 라인으로부터 공급되는 공급되는 제 1 전압 및 제 2 구동 전원 라인으로부터 공급되는 제 2 전압을 이용하여 상기 유기발광다이오드를 발광시키고,

상기 내부 보상부는, 상기 구동 트랜지스터의 문턱 전압의 변동에 따라 상기 유기발광다이오드로 흐르는 전류가 변화되는 것을 방지하며.

상기 구동부는, 상기 문턱전압 보상기간이 도래하면, 상기 게이트 라인들을 통해, 모든 픽셀들에 형성되어 있는 상기 내부 보상부들 및 상기 픽셀 구동부들로, 상기 내부 보상신호를 공급하는 것을 특징으로 하는 유기발광표시장치.

청구항 3

제 1 항에 있어서,

상기 문턱전압 보상기간은, 상기 패널을 통해 영상이 출력되지 않는 블랭크 타임 내에 포함되는 것을 특징으로 하는 유기발광표시장치.

청구항 4

제 1 항에 있어서,

상기 문턱전압 보상기간은, 적어도 두 개의 프레임마다 발생하는 것을 특징으로 하는 유기발광표시장치.

청구항 5

제 1 항에 있어서,

상기 픽셀들 각각에 형성되어 있는 상기 내부 보상부는,

상기 픽셀에 형성되어 있는 구동 트랜지스터의 게이트와 제 1 구동 전원 라인 사이에 연결되어 있으며, 제어신호에 따라 스위칭되는 제 2 스위칭 트랜지스터;

상기 구동 트랜지스터의 게이트와 제 1 스위칭 트랜지스터 사이에 연결되어 있는 제 1 커패시터; 및

상기 구동 트랜지스터를 통해 흐르는 전류에 의해 발광하는 유기발광다이오드와 상기 구동 트랜지스터 사이의 노드와, 레퍼런스 라인 사이에 연결되어 있으며 상기 내부 보상신호에 따라 스위칭되는 제 3 스위칭 트랜지스터를 포함하며,

상기 제 1 스위칭 트랜지스터는 상기 데이터 라인과 상기 구동 트랜지스터의 게이트 사이에 연결되어 있으며, 상기 내부 보상신호에 의해 턴온되는 것을 특징으로 하는 유기발광표시장치.

청구항 6

제 5 항에 있어서,

상기 제 1 구동 전원라인은, 상기 구동부로부터 전송되는 스위칭 신호에 따라, 상기 문턱전압 보상기간이 시작된 후 기 설정된 기간이 경과하면 플로팅되었다가, 기 설정된 기간이 경과한 후 다시 연결되는 것을 특징으로 하는 유기발광표시장치.

청구항 7

제 1 항에 있어서,

상기 문턱전압 검출기간이 경과된 후, 상기 영상출력기간이 도래하면, 상기 픽셀에 형성되어 있는 상기 유기발광다이오드를 통해 흐르는 전류는, 상기 픽셀에 형성되어 있는 상기 구동 트랜지스터의 문턱전압이 변경되더라도 변경되지 않는 것을 특징으로 하는 유기발광표시장치.

청구항 8

문턱전압 검출기간이 도래하면, 패널에 형성되어 있는 모든 픽셀들에 형성되어 있는 구동 트랜지스터의 게이트-소스 전압이, 상기 구동트랜지스터의 문턱전압이 되도록, 상기 픽셀들 모두로 동시에 내부 보상신호를 공급하는 단계; 및

상기 문턱전압 검출기간이 경과한 후, 영상출력기간이 도래하면, 상기 픽셀들 각각에 형성되어 있는 유기발광다이오드로, 상기 구동트랜지스터의 문턱전압에 영향을 받지 않는 전류를 공급하여, 상기 패널로 영상을 출력하는 단계를 포함하는 유기발광표시장치 구동방법.

청구항 9

제 8 항에 있어서,

상기 내부 보상신호를 공급하는 단계는,

상기 문턱전압 검출기간 중 제1기간이 도래하면, 상기 모든 픽셀들로 상기 내부 보상신호 및 제어신호를 공급하여, 상기 픽셀들 각각에 형성되어 있는 픽셀 구동부와 내부 보상부를 구성하는 스위칭 트랜지스터들을 턴온시키는 단계;

상기 문턱전압 검출기간 중 제2기간이 도래하면, 상기 픽셀에 형성되어 있는 유기발광다이오드로 제 1 전압을 공급하는 제 1 구동 전원 라인을 플로팅시키는 단계;

상기 문턱전압 검출기간 중 제3기간이 도래하면, 상기 제 1 구동 전원 라인을 지속적으로 플로팅시키며, 상기 스위칭 트랜지스터들을 턴오프시키는 단계; 및

상기 문턱전압 검출기간 중 제4기간이 도래하면, 상기 스위칭 트랜지스터들을 지속적으로 턴오프시키며, 상기 제 1 구동 전원 라인을 상기 픽셀과 연결시키는 단계를 포함하는 유기발광표시장치 구동방법.

청구항 10

제 9 항에 있어서,

상기 영상을 출력하는 단계는,

상기 제4기간 경과 후 영상출력기간이 도래하면, 상기 제 1 구동 전원 라인과 상기 유기발광다이오드를 구동시키는 구동 트랜지스터의 게이트에 연결되어 있는 제 2 스위칭 트랜지스터를 턴오프시키는 단계; 및

상기 구동 트랜지스터의 게이트와 데이터 라인 사이에 연결되어 있는 제 1 스위칭 트랜지스터 및, 레퍼런스 전압이 공급되는 레퍼런스 라인과 상기 구동 트랜지스터의 제 1 전극 사이에 연결되어 있는 제 3 스위칭 트랜지스터를, 스캔필스를 이용하여 턴온시키는 단계; 및

상기 데이터 라인으로 데이터 전압을 공급하는 단계를 포함하는 유기발광표시장치 구동방법.

발명의 설명

기술분야

[0001] 본 발명은 유기발광표시장치 및 그 구동방법에 관한 것으로서, 특히, 박막 트랜지스터를 포함하는 유기발광표시장치 및 그 구동방법에 관한 것이다.

배경기술

[0002] 최근, 정보화 사회로 시대가 발전함에 따라 박형화, 경량화, 저 소비전력화 등의 우수한 특성을 가지는 평판표시장치(FPD : Flat Panel Display Device)의 중요성이 증대되고 있다. 평판표시장치에는, 액정표시장치(LCD : Liquid Crystal Display Device), 플라즈마 표시장치(PDP : Plasma Display Panel Device), 유기발광표시장치(OLED : Organic Light Emitting Display Device) 등이 있으며, 최근에는 전기영동표시장치(EPD : Electrophoretic Display Device)도 널리 이용되고 있다.

[0003] 이 중, 박막트랜지스터를 포함하는 액정표시장치 및 유기발광표시장치는 해상도, 컬러 표시, 화질 등에서 우수하여 텔레비전, 노트북, 태블릿 컴퓨터, 또는 데스크 탑 컴퓨터의 표시 장치로 널리 상용화되고 있다.

[0004] 특히, 유기발광표시장치(OLED)는 자발광 소자로서, 소비전력이 낮고, 고속의 응답속도, 높은 발광효율, 높은 휘도 및 광시야각을 가지고 있어, 차세대 평판 표시 장치로 주목받고 있다.

[0005] 도 1은 일반적인 유기발광표시장치의 픽셀 구조를 설명하기 위한 일실시에 회로도이다.

[0006] 일반적인 유기발광 표시장치의 픽셀(P)은, 도 1에 도시된 바와 같이, 유기발광다이오드(OLED), 스위칭 트랜지스터(Tsw), 구동 트랜지스터(Tdr), 및 커패시터(Cst)를 구비한다. 도 1에서, 상기 스위칭 트랜지스터(Tsw)와 상기 구동 트랜지스터(Tdr)는 N-타입 MOS-FET으로 구현되었으나, 이에 한정된 것은 아니며, 따라서, P-타입 MOS-FET으로 구현되는 것도 가능하다.

[0007] 상기 스위칭 트랜지스터(Tsw)는, 스캔라인(SL)에 공급되는 스캔펄스에 따라 턴-온되어, 데이터 라인(DL)으로부터 전송되는 데이터 전압(Vdata)을, 상기 구동 트랜지스터(Tdr)의 게이트와 스토리지 커패시터(Cst)에 인가한다.

[0008] 상기 구동 트랜지스터(Tdr)는 상기 스위칭 트랜지스터(Tsw)로부터 공급되는 데이터 전압(Vdata)에 따라 스위칭되어, 제1전압(EVdd)에 의해 유기발광다이오드(OLED)로 흐르는 전류(Ioled)를 제어한다.

[0009] 상기 커패시터(Cst)는 상기 구동 트랜지스터(Tdr)의 게이트와 제1전극(예를 들어, 소스) 사이에 접속되어, 상기 구동 트랜지스터(Tdr)의 게이트에 공급되는 데이터 전압(Vdata)에 대응되는 전압을 저장하고, 저장된 전압으로 상기 구동 트랜지스터(Tdr)를 턴-온시킨다.

[0010] 상기 유기발광다이오드(OLED)는 상기 구동 트랜지스터(Tdr)의 제1전극(소스)과 제2전압(EVss) 사이에 전기적으로 접속되어, 상기 제1전압(EVdd)으로부터 공급되는 전류(Ioled)에 의해 발광한다.

[0011] 상기 유기발광다이오드(OLED)의 밝기는, 아래의 [수학식 1]과 같이 유기발광다이오드(OLED)에 흐르는 전류(Ioled)에 비례한다. 상기 유기발광다이오드를 흐르는 전류(Ioled)는 구동 트랜지스터(Tdr)의 게이트전압과 소스전압 간 차전압(Vgs) 및 구동 트랜지스터(Tdr)의 문턱전압(Vth)에 의존한다.

수학식 1

$$I_{OLED} = \frac{1}{2} \times \mu \times \frac{W}{L} \times C_{GI} \times (V_{GS} - V_{TH})^2$$

[0013] [수학식 1]에서 μ 는 상기 구동 트랜지스터(Tdr)의 이동도를, C_{GI} 는 상기 구동 트랜지스터(Tdr)의 기생용량을, W 는 상기 구동 트랜지스터(Tdr)의 채널폭을, L 은 상기 구동 트랜지스터(Tdr)의 채널길이를, V_{GS} 는 상기 구동 트랜지스터(Tdr)의 게이트 전압과 소스 전압의 차전압, V_{TH} 는 상기 구동 트랜지스터(Tdr)의 문턱전압을 나타낸다.

[0014] 유기발광표시장치에서는, 박막 트랜지스터(Thin Film Transistor)의 제조 공정의 불균일성에 따라, 상기 구동

트랜지스터(Tdr)의 문턱 전압(Vth)이 픽셀 별로 다를 수 있다. 이 경우, 동일한 데이터 전압이 공급되는 픽셀들의 밝기가 다를 수 있으며, 이러한 밝기의 차이가 기 설정된 범위 이상인 패널은 불량으로 판단된다.

[0015] 즉, 유기발광 표시장치에서는, 구동 트랜지스터(Tdr)의 문턱 전압의 변화(shift)로 인하여 박막 트랜지스터 및 패널의 신뢰성이 저하될 수 있다.

발명의 내용

해결하려는 과제

[0016] 본 발명은 전술한 문제점을 해결하기 위해 제안된 것으로서, 구동 트랜지스터의 문턱전압의 변화에 따라, 유기발광다이오드로 흐르는 전류가 변화되는 것을 방지할 수 있는, 유기발광표시장치 및 그 구동 방법을 제공하는 것을 기술적 과제로 한다.

과제의 해결 수단

[0017] 상술한 기술적 과제를 달성하기 위한 본 발명에 따른 유기발광표시장치는, 데이터 라인들과 게이트 라인들의 교차영역마다 유기발광다이오드와 상기 유기발광다이오드를 구동하는 구동 트랜지스터로 구성되는 픽셀들이 형성되어 있고, 상기 픽셀들 마다, 상기 구동 트랜지스터의 문턱전압을 보상하기 위한 내부 보상부와 상기 픽셀을 발광시키기 위한 픽셀 구동부가 형성되어 있는 패널; 및 문턱전압 보상기간이 도래하면, 상기 픽셀들 각각에 형성되어 있는 상기 내부 보상부에 내부 보상신호를 동시에 공급하여, 상기 구동 트랜지스터들의 문턱전압들을 동시에 보상하며, 상기 문턱전압 보상기간이 경과한 후 영상출력기간이 도래하면, 상기 패널을 통해 영상이 출력되도록 하는 구동부를 포함한다.

[0018] 상술한 기술적 과제를 달성하기 위한 본 발명에 따른 유기발광표시장치 구동방법은, 문턱전압 검출기간이 도래하면, 패널에 형성되어 있는 모든 픽셀들에 형성되어 있는 구동 트랜지스터의 게이트-소스 전압이, 상기 구동 트랜지스터의 문턱전압이 되도록, 상기 픽셀들 모두로 동시에 내부 보상신호를 공급하는 단계; 및 상기 문턱전압 검출기간이 경과한 후, 영상출력기간이 도래하면, 상기 픽셀들 각각에 형성되어 있는 유기발광다이오드로, 상기 구동 트랜지스터의 문턱전압에 영향을 받지 않는 전류를 공급하여, 상기 패널로 영상을 출력하는 단계를 포함한다.

발명의 효과

[0019] 본 발명에 의하면, 유기발광다이오드를 구동하는 구동 트랜지스터의 문턱전압을 보상하기 위한 내부 보상부가 구비된 유기발광표시장치가 제공된다. 따라서, 유기발광표시장치를 장기간 구동 시 발생하는 열화 및 화면 내의 얼룩 등으로 인한 화질 저하가 방지될 수 있다.

[0020] 또한, 본 발명은 구동 트랜지스터의 구동 특성 변화를 보상함으로써, 박막 트랜지스터 및 패널의 신뢰성을 향상시킬 수 있다.

도면의 간단한 설명

[0021] 도 1은 일반적인 유기발광표시장치의 픽셀 구조를 설명하기 위한 일실시에 회로도.
 도 2는 본 발명에 따른 유기발광표시장치의 일실시에 구성도.
 도 3a는 본 발명에 따른 유기발광표시장치의 픽셀 구조를 나타낸 일실시에 회로도.
 도 3b는 본 발명에 따른 유기발광표시장치의 문턱전압 검출 기간을 나타낸 일실시에 타이밍도.
 도 4는 본 발명에 따른 유기발광표시장치 구동방법에 적용되는 문턱전압 검출기간 중 제 1 기간 및 제 1 기간 동안의 상기 픽셀의 회로 구성을 나타낸 예시도.
 도 5는 본 발명에 따른 유기발광표시장치 구동방법에 적용되는 문턱전압 검출기간 중 제 2 기간 및 제 2 기간 동안의 상기 픽셀의 회로 구성을 나타낸 예시도.
 도 6은 본 발명에 따른 유기발광표시장치 구동방법에 적용되는 문턱전압 검출기간 중 제 3 기간 및 제 3 기간 동안의 상기 픽셀의 회로 구성을 나타낸 예시도.
 도 7은 본 발명에 따른 유기발광표시장치 구동방법에 적용되는 문턱전압 검출기간 중 제 4 기간 및 제 4 기간

동안의 상기 픽셀의 회로 구성을 나타낸 예시도.

도 8은 본 발명에 따른 유기발광표시장치 구동방법에 적용되는 영상출력기간 중 스캔펄스가 공급되는 기간 동안의 상기 픽셀의 회로 구성을 나타낸 예시도.

도 9는 본 발명에 따른 유기발광표시장치 구동방법에 적용되는 영상출력기간 중 스캔펄스가 공급되지 않는 기간 동안의 상기 픽셀의 회로 구성을 나타낸 예시도.

도 10은 본 발명에 따른 유기발광표시장치에서 문턱전압의 변화에 따른 유기발광다이오드의 전류변동을 보여주는 시플레이션의 예시도.

도 11은 본 발명에 따른 유기발광표시장치에서 제 2 전압 변화에 따른 유기발광다이오드의 전류변동을 보여주는 시플레이션의 예시도.

도 12는 본 발명에 따른 유기발광표시장치의 또 다른 픽셀 구조를 나타낸 일실시에 회로도.

발명을 실시하기 위한 구체적인 내용

- [0022] 이하, 첨부된 도면을 참조하여 본 발명의 실시예가 상세히 설명된다.
- [0023] 도 2는 본 발명에 따른 유기발광표시장치의 일실시에 구성도이다.
- [0024] 본 발명에 따른 유기발광표시장치는, 도 2에 도시된 바와 같이, 유기발광다이오드와 상기 유기발광다이오드를 구동하는 구동 트랜지스터로 구성되는 픽셀(P)들이 형성되어 있으며, 상기 픽셀(P)들마다 상기 구동 트랜지스터의 문턱전압을 보상하기 위한 내부 보상부가 형성되어 있는 패널(100) 및 문턱전압 보상기간이 도래하면, 상기 픽셀들 각각에 형성되어 있는 상기 내부 보상부에 내부 보상신호를 동시에 공급하며, 상기 문턱전압 보상기간이 경과한 후 영상출력기간이 도래하면, 데이터 전압을 상기 패널로 공급하는 구동부(200, 300, 400)를 포함한다.
- [0025] 첫째, 상기 패널(100)에는 복수의 게이트 라인들(GL1 to GLg)과 데이터 라인들(DL1 to DLd)이 교차하는 영역마다 픽셀(P)이 형성되어 있다.
- [0026] 상기 픽셀(P)들 각각은, 유기발광다이오드 및 데이터 라인(DL)과 게이트 라인(GL)에 접속되어, 상기 유기발광다이오드를 제어하기 위한 복수의 박막트랜지스터들과, 스토리지 커패시터(Cst) 등을 포함하여 구성될 수 있다.
- [0027] 상기 픽셀(P)들 각각에는 스캔펄스가 공급된다. 상기 스캔펄스는, 상기 픽셀에 형성되어 있는 상기 박막트랜지스터를 턴온시키는 기능을 수행하는 것으로서, 상기 게이트 라인들(GL1 to GLg)을 통해 순차적으로 상기 픽셀들에 공급된다.
- [0028] 상기 스캔펄스는, 상기 구동부를 형성하는 게이트 드라이버(200)를 통해, 각 게이트 라인으로 순차적으로 공급된다. 상기 스캔펄스와 반대극성을 갖는 신호는 게이트 오프 신호라 한다. 상기 스캔펄스와 상기 게이트 오프 신호를 충전하여, 게이트 신호(GS)라 한다.
- [0029] 또한, 상기 픽셀(P)에는 상기 게이트 신호 이외에도, 에미션 박막트랜지스터를 제어하기 위한 에미션 신호(EM)와 같은 다양한 종류의 제어신호들이 공급될 수 있다.
- [0030] 상기 픽셀(P)들 각각의 세부 구성은, 도 3a를 참조하여 상세히 설명된다.
- [0031] 둘째, 상기 구동부는, 상기 게이트 라인들(GL1 to GLg)로 순차적으로 상기 스캔펄스를 공급하기 위한 게이트 드라이버(200), 상기 데이터 라인들(DL1 to DLd)로 데이터 전압을 공급하기 위한 데이터 드라이버(300) 및 상기 게이트 드라이버와 상기 데이터 드라이버를 제어하기 위한 타이밍 컨트롤러(400)를 포함한다.
- [0032] 우선, 상기 타이밍 컨트롤러(400)는, 미도시된 외부시스템으로부터 입력되는 타이밍 신호, 즉, 수직동기신호(Vsync), 수평동기신호(Hsync) 및 데이터 인에이블 신호(DE) 등을 이용하여, 상기 게이트 드라이버(200)의 동작 타이밍을 제어하기 위한 게이트 제어신호(GCS)와 상기 데이터 드라이버(300)의 동작 타이밍을 제어하기 위한 데이터 제어신호(DCS)를 생성하며, 상기 데이터 드라이버(300)로 전송될 영상데이터를 생성한다.
- [0033] 이를 위해, 상기 타이밍 컨트롤러(400)는, 상기 외부시스템으로부터 입력영상데이터 및 타이밍 신호들을 수신하기 위한 수신부, 각종 제어신호들을 생성하기 위한 제어신호 생성부, 상기 입력영상데이터를 재정렬하여, 재정렬된 영상데이터를 생성하기 위한 데이터 정렬부 및 상기 제어신호들과 상기 영상데이터를 상기 데이터 드라이

버(300)와 상기 게이트 드라이버(200)로 출력하기 위한 출력부를 포함한다.

- [0034] 예를 들어, 상기 타이밍 컨트롤러(400)는, 상기 외부시스템으로부터 입력되는 입력영상데이터를 상기 패널(100)의 구조 및 특성에 맞게 재정렬시켜, 재정렬된 상기 영상데이터를 상기 데이터 드라이버(300)로 전송한다. 이러한 기능은, 상기 데이터 정렬부에서 실행될 수 있다.
- [0035] 상기 타이밍 컨트롤러(400)는 상기 외부시스템으로부터 전송되어온 타이밍 신호들, 즉, 수직동기신호(Vsync), 수평동기신호(Hsync) 및 데이터인에이블신호(DE) 등을 이용하여, 상기 데이터 드라이버(300)를 제어하기 위한 데이터 제어신호(DCS) 및 상기 게이트 드라이버(200)를 제어하기 위한 게이트 제어신호(GCS)를 생성하여, 상기 제어신호들을 상기 데이터 드라이버(300)와 상기 게이트 드라이버(200)로 전송하는 기능을 수행한다. 이러한 기능은, 상기 제어신호 생성부에서 실행될 수 있다.
- [0036] 상기 제어신호 생성부에서 생성되는 데이터 제어신호(DCS)들에는 소스 스타트 펄스(SSP), 소스 쉬프트 클럭신호(SSC), 소스 출력 인에이블 신호(SOE) 등이 포함된다. 상기 제어신호 생성부에서 생성되는 게이트 제어신호(GCS)들에는 게이트 스타트 펄스(GSP), 게이트 스타트 신호(VST), 게이트 쉬프트 클럭(GSC), 게이트 출력 인에이블 신호(GOE), 게이트 스타트신호(VST), 게이트 클럭(GCLK) 등이 포함된다.
- [0037] 다음, 상기 데이터 드라이버(300)는, 상기 타이밍 컨트롤러(400)로부터 전송되어온 디지털 영상데이터를 아날로그 데이터 전압으로 변환하여, 상기 게이트 라인에 상기 게이트 온 신호(VGH)가 공급되는 1수평기간마다 1수평 라인분의 상기 데이터 전압을 상기 데이터 라인들에 공급한다.
- [0038] 상기 데이터 드라이버(300)는, 칩온필름(COF) 형태로 상기 패널(100)에 연결될 수 있으며, 상기 패널 상에 직접 장착되거나, 또는 상기 패널 상에 직접 형성될 수도 있다. 상기 데이터 드라이버(300)의 갯수는 상기 패널의 크기, 상기 패널의 해상도 등에 따라 다양하게 설정될 수 있다.
- [0039] 상기 데이터 드라이버(300)는, 감마전압 발생부(도시하지 않음)로부터 공급되는 감마전압들을 이용하여, 상기 영상데이터를 상기 데이터 전압으로 변환시킨 후, 상기 데이터 전압을, 상기 데이터 라인으로 공급다. 이를 위해, 상기 데이터 드라이버(300)는, 쉬프트 레지스터부, 래치부, 디지털 아날로그 변환부(DAC) 및 출력버퍼를 포함하고 있다.
- [0040] 상기 쉬프트 레지스터부는, 상기 타이밍 컨트롤러(400)로부터 수신된 데이터 제어신호들(SSC, SSP 등)을 이용하여 제어신호를 출력한다.
- [0041] 상기 래치부는 상기 타이밍 컨트롤러(400)로부터 순차적으로 수신된 상기 디지털 영상데이터(Data)를 래치하고 있다가, 상기 디지털 아날로그 변환부(DAC)(330)로 동시에 출력하는 기능을 수행한다.
- [0042] 상기 디지털 아날로그 변환부는 상기 래치부로부터 전송되어온 상기 영상데이터들을 동시에 상기 데이터 전압으로 변환하여, 출력한다. 즉, 상기 디지털 아날로그 변환부는, 상기 감마전압 발생부(도시하지 않음)로부터 공급되는 감마전압을 이용하여, 상기 영상데이터들을 상기 데이터 전압으로 변환한 후, 상기 데이터 전압을 상기 데이터 라인들로 출력한다.
- [0043] 상기 출력버퍼는 상기 디지털 아날로그 변환부로부터 전송되어온 상기 데이터 전압을, 상기 타이밍 컨트롤러(400)로부터 전송되어온 소스 출력 인에이블 신호(SOE)에 따라, 상기 패널의 데이터 라인(DL)들로 출력한다.
- [0044] 상기 데이터 드라이버(300)는, 상기 타이밍 컨트롤러(400)와 함께 하나의 집적회로(IC)로 형성될 수도 있다.
- [0045] 마지막으로, 상기 게이트 드라이버(200)는, 칩온필름(COF) 형태로 상기 패널(100)에 연결될 수 있으며, 상기 패널 상에 직접 장착되거나, 또는 상기 패널 상에 직접 형성될 수도 있다. 예를 들어, 상기 게이트 드라이버(200)는, 상기 패널(100) 내에 실장되어 있는 게이트 인 패널(Gate In Panel : GIP) 방식으로 구성될 수 있다. 이 경우, 상기 게이트 드라이버(200)를 제어하기 위한 상기 게이트 제어신호들에는 스타트신호(VST) 및 게이트클럭(GCLK) 등이 포함될 수 있다.
- [0046] 상기 게이트 드라이버(200)는, 상기 타이밍 컨트롤러(400)로부터 입력되는 상기 게이트 제어신호에 응답하여, 상기 패널(100)의 상기 게이트 라인들(GL1 to GLg)에 스캔펄스를 순차적으로 공급한다. 이에 따라, 상기 스캔펄스가 입력되는 해당 수평라인의 각각의 픽셀에 형성되어 있는 박막트랜지스터(TFT)들이 턴온되어, 각 픽셀(P)로 영상이 출력될 수 있다.
- [0047] 이 경우, 상기에서 설명된 바와 같이, 상기 게이트 드라이버(200)는, 하나의 수평라인마다, 하나의 스캔펄스 및 적어도 하나 이상의 제어신호를 공급할 수 있다.

- [0048] 도 3a는 본 발명에 따른 유기발광표시장치의 픽셀 구조를 나타낸 일실시에 회로도이며, 도 3b는 본 발명에 따른 유기발광표시장치의 문턱전압 검출 기간을 나타낸 일실시에 타이밍도이다.
- [0049] 본 발명에 적용되는 상기 패널(100)에는, 게이트 라인과 데이터 라인의 교차영역 마다 상기 픽셀(P)이 형성되어 있다. 상기 픽셀(P)들 각각에는 데이터 라인(DL), 게이트 라인(GL), 레퍼런스 라인(RL), 제 1 구동 전원 라인(PL1), 및 제 2 구동 전원 라인(PL2)이 접속된다.
- [0050] 상기 데이터 라인(DL)은, 상기 패널(100)의 제 1 방향, 예를 들어, 도 2에 도시된 바와 같이 세로 방향을 따라 형성될 수 있다. 상기 데이터 라인(DL)에는 상기 데이터 드라이버(300)로부터 데이터 전압(Vdata)이 공급된다.
- [0051] 상기 게이트 라인(GL)은, 상기 데이터 라인(DL)과 교차하도록 상기 패널(100)의 제 2 방향, 예를 들어, 가로 방향을 따라 형성될 수 있다.
- [0052] 상기 레퍼런스 라인(RL)은 상기 데이터 라인(DL)과 나란하게 형성될 수도 있으며, 상기 게이트 라인(GL)과 나란하게 형성될 수도 있다. 상기 레퍼런스 라인(RL)으로는, 일정한 직류 레벨의 레퍼런스 전압(Vref)이 공급된다. 상기 레퍼런스 전압(Vref)은 상기 제 2 구동 전원 라인(PL2)으로 공급되는 제 2 전압(Vss)이 될 수도 있다.
- [0053] 상기 제 1 구동 전원 라인(PL1)은 상기 데이터 라인(DL)과 나란하게 형성될 수 있다. 상기 제 1 구동 전원 라인(PL1)은, 상기 패널(100)의 외부에 배치되어 있는 구동전원 공급부(미도시)에 연결되어 있으며, 상기 제 1 구동 전원 라인(PL1)을 통해, 제 1 전압(Vdd)이 상기 픽셀(P)로 공급된다. 그러나, 본 발명에 따른 유기발광표시장치 구동방법이 실행되는 중에, 상기 제 1 구동 전원 라인(PL1)은 상기 구동전원 공급부(미도시)와 전기적으로 오프되어, 플로팅 상태가 될 수도 있다.
- [0054] 상기 제 2 구동 전원 라인(PL2)은 상기 픽셀(P)에 형성되어 있는 유기발광다이오드(OLED)에 접속되도록 판 또는 라인 형태로 형성될 수 있다. 상기 제 2 구동 전원 라인(PL2)으로는 외부로부터 제 2 전압(Vss)이 공급된다.
- [0055] 상기 픽셀(P)은, 상기 데이터 라인(DL)으로부터 공급되는 데이터 전압, 상기 게이트 라인(GL)으로부터 공급되는 스캔펄스, 상기 제 1 구동 전원 라인(PL1)으로부터 공급되는 제 1 전압(Vdd) 및 상기 제 2 구동 전원 라인(PL2)으로부터 공급되는 제 2 전압(Vss)을 이용하여 상기 유기발광다이오드를 발광시키기 위한 픽셀 구동부(110) 및 상기 픽셀 구동부(110)에 형성되어 상기 유기발광다이오드를 구동시키는 구동 트랜지스터의 문턱 전압의 변동에 따라 상기 유기발광다이오드로 흐르는 전류가 변화되는 것을 방지하기 위한 내부 보상부(120)를 포함한다.
- [0056] 상기 픽셀 구동부(110)는, 상기 제 1 구동 전원 라인(PL1)과 상기 제 2 구동 전원 라인(PL2) 사이에 연결되어 상기 구동 트랜지스터에 의해 발광하는 상기 유기발광다이오드(OLED), 상기 구동 트랜지스터(Tdr), 상기 데이터 라인과 상기 구동 트랜지스터(Tdr) 사이에 연결되어 있으며 상기 스캔펄스에 따라 스위칭되는 제 1 스위칭 트랜지스터(Tsw1) 및 상기 구동 트랜지스터(Tdr)의 게이트와 상기 유기발광다이오드 사이에 연결되어 상기 제 1 스위칭 트랜지스터(Tsw1)를 통해 공급되는 데이터 전압을 충전시키기 위한 제 2 커패시터(C2)를 포함한다.
- [0057] 상기 내부 보상부(120)는, 상기 구동 트랜지스터(Tdr)의 게이트와 상기 제 1 구동 전원 라인(PL1) 사이에 연결되어 있으며, 제어신호에 따라 스위칭되는 제 2 스위칭 트랜지스터(Tsw2), 상기 구동 트랜지스터(Tdr)의 게이트와 상기 제 1 스위칭 트랜지스터(Tsw1) 사이에 연결되어 있는 제 1 커패시터(C1) 및 상기 유기발광다이오드와 상기 구동 트랜지스터 사이의 노드와 레퍼런스 라인(RL) 사이에 연결되어 있으며 상기 스캔펄스(내부 보상신호)에 따라 스위칭되는 제 3 스위칭 트랜지스터(Tsw3)를 포함한다.
- [0058] 상기 픽셀 구동부(110)와 상기 내부 보상부(120)를 구성하는 구성요소들 각각을 설명하면 다음과 같다.
- [0059] 상기 트랜지스터(Tsw1, Tsw2, Tsw3, Tdr)들 각각은 N형 박막 트랜지스터(Thin Film Transistor; TFT)로서, a-Si TFT, poly-Si TFT, Oxide TFT, 또는 Organic TFT 등이 될 수 있다. 또한, 상기 트랜지스터들은 P형 박막 트랜지스터가 될 수도 있다. 이하에서는, 설명의 편의상, 상기 트랜지스터들이, 도 3a에 도시된 바와 같이, N형 박막 트랜지스터인 경우를 일예로 하여 본 발명이 설명된다.
- [0060] 상기 유기발광다이오드(OLED)는, 상기 제 1 전압(Vdd)이 공급되는 제 1 구동 전원 라인(PL1)과 상기 제 2 전압(Vss)이 공급되는 제 2 구동 전원 라인(PL2) 사이에 접속된다. 상기 유기발광다이오드(OLED)는, 상기 구동 트랜지스터(Tdr)의 제 1 전극(예를 들어, 소스)에 연결된 제 3 전극(예를 들어, 에노드), 상기 제 3 전극 상에 형성된 유기층(미도시) 및 상기 유기층에 연결된 제 4 전극(예를 들어, 캐소드)을 포함한다. 상기 유기발광다이

오드(OLED)는, 정공 수송층/유기 발광층/전자 수송층으로 구성되거나, 또는 정공 주입층/정공 수송층/유기 발광층/전자 수송층/전자 주입층으로 구성될 수 있다. 또한, 상기 유기발광다이오드(OLED)는, 상기 유기 발광층의 발광 효율 및 수명 등을 향상시키기 위한 기능층을 더 포함하여 구성될 수 있다. 상기 유기발광다이오드(OLED)는, 상기 구동 트랜지스터(Tdr)의 구동에 따라 상기 제 1 구동 전원 라인(PL1)으로부터 상기 제 2 구동 전원 라인(PL2)으로 흐르는 전류에 의해 발광한다.

[0061] 상기 구동 트랜지스터(Tdr)는, 상기 제 1 구동 전원 라인(PL1)과 상기 유기 발광 소자(OLED)의 제 3 전극(예를 들어, 에노드) 사이에 접속되어 게이트와 소스 간의 전압에 따라, 상기 유기발광다이오드(OLED)로 흐르는 전류량을 제어한다.

[0062] 상기 제 1 스위칭 트랜지스터(Tsw1)는, 상기 게이트 라인(GL)에 공급되는 스캔펄스에 의해 턴온되어, 상기 데이터 라인(DL)을 통해 공급되는 데이터 전압(Vdata)을 상기 구동 트랜지스터(Tdr)의 게이트에 연결되어 있는 제 1 노드(n1)에 공급한다. 이를 위해, 상기 제 1 스위칭 트랜지스터(Tsw1)는 상기 게이트 라인(GL)에 연결된 게이트, 상기 데이터 라인(DL)에 연결된 제 1 전극 및 상기 제 1 노드(n1)에 연결된 제 2 전극을 포함한다. 여기서, 상기 제 1 스위칭 트랜지스터(Tsw1)의 제 1 및 제 2 전극은 전류의 방향에 따라 소스 또는 드레인이 될 수 있다.

[0063] 상기 제 2 스위칭 트랜지스터(Tsw2)는 제어신호라인(CSL)에 공급되는 제어신호(CS)에 의해 턴온되어 상기 제 1 구동 전원 라인(PL1)으로 공급되는 상기 제 1 전압(Vdd)을 상기 제 1 노드(n1)에 공급한다. 이를 위해, 상기 제 2 스위칭 트랜지스터(Tsw2)는 상기 제어신호라인(CSL)에 연결된 게이트, 제 2 노드(n2)를 통해 상기 제 1 구동 전원 라인(PL1)에 연결되는 제 1 전극, 상기 제 1 노드(n1)에 연결되는 제 2 전극을 포함한다. 여기서, 상기 제 2 스위칭 트랜지스터(Tsw2)의 제 1 및 제 2 전극은 전류의 방향에 따라 소스 또는 드레인이 될 수 있다.

[0064] 상기 제 3 스위칭 트랜지스터(Tsw3)는, 상기 게이트 라인(GL)에 공급되는 스캔펄스에 의해 턴-온되어, 상기 레퍼런스 라인(RL)을 상기 구동 트랜지스터(Tdr)의 제 1 전극에 연결시킨다. 이를 위해, 상기 제 3 스위칭 트랜지스터(Tsw3)는 상기 게이트 라인(GL)에 연결된 게이트, 상기 레퍼런스 라인(RL)에 연결된 제 1 전극 및 제 4 노드(n4)를 통해 상기 구동 트랜지스터(Tdr)의 제 1 전극에 연결되는 제 2 전극을 포함한다. 여기서, 상기 제 3 스위칭 트랜지스터(Tsw3)의 제 1 및 제 2 전극은 전류의 방향에 따라 소스 또는 드레인이 될 수 있다. 상기 제 4 노드(n4)와 상기 제 3 노드(n3)는 동일한 노드이다. 특히, 상기 스캔펄스들 중, 이하에서 설명될 문턱전압 검출기간에 상기 제 3 스위칭 트랜지스터(Tsw3) 및 상기 제 1 스위칭 트랜지스터(Tsw1)로 공급되는 스캔펄스는, 내부 보상신호라 한다.

[0065] 상기 제 1 커패시터(C1)는, 상기 제 1 스위칭 트랜지스터(Tsw1)의 제 2 전극과, 상기 구동 트랜지스터(Tdr)의 게이트에 연결된 제 1 노드(n1) 사이에 연결되어 있다. 상기 제 1 커패시터(C1)는 제 1 스위칭 트랜지스터(Tsw1)의 스위칭에 따라 데이터 전압을 저장한다. 이를 위해, 상기 제 1 커패시터(C1)의 제 1 전극은 상기 제 1 스위칭 트랜지스터의 제 2 전극과 연결되고, 상기 제 1 커패시터(C1)의 제 2 전극은 상기 제 1 노드(n1)에 연결된다.

[0066] 상기 제 2 커패시터(C2)는, 상기 제 1 내지 제 3 스위칭 트랜지스터(Tsw1, Tsw2, Tsw3)의 스위칭에 따라 상기 데이터 전압 또는 상기 구동 트랜지스터(Tdr)의 게이트-소스 전압, 즉 문턱전압(Vth)을 저장한다. 이를 위해, 상기 제 2 커패시터(C2)의 제 1 전극은 상기 제 1 노드(n1)에 연결되고, 상기 제 2 커패시터(C2)의 제 2 전극은 제 3 노드(n3)에 연결된다. 상기 제 3 노드(n3)는 상기 구동 트랜지스터(Tdr)의 제 1 전극, 상기 유기발광다이오드(OLED) 및 상기 제 3 스위칭 트랜지스터(Tsw3)의 제 2 전극과도 연결되어 있다.

[0067] 종래의 문턱전압(Vth) 센싱 방법은, 매 프레임마다 순차적으로 각 픽셀들에 형성된 상기 구동 트랜지스터들의 문턱전압(Vth)을 센싱한다. 그러나, 본 발명에 따른 유기발광표시장치에서는, 도 3b에 도시된 바와 같이, 하나의 프레임 중 특정한 기간, 예를 들어, 문턱전압 검출기간(Vth 검출기간)에, 모든 픽셀들에 형성되어 있는 모든 구동 트랜지스터들의 문턱전압(Vth)이 동시에 검출된다.

[0068] 여기서, 상기 문턱전압 검출기간은, 적어도 두 개의 프레임 마다 발생될 수도 있으며, 또는 랜덤하게 발생될 수도 있다. 즉, 본 발명에서는, 적어도 두 개의 프레임마다 발생하는 문턱전압 검출기간에, 모든 픽셀들에 형성되어 있는 모든 구동 트랜지스터(Tdr)들의 문턱전압(Vth)들이 동시에 센싱된다. 상기 문턱전압 검출기간은, 특히, 프레임과 프레임 사이에 형성되어, 영상이 출력되지 않는, 블랭크 타임이 될 수 있다. 여기서, 적어도 두 개의 프레임 마다 상기 문턱전압 검출기간이 발생되도록 하는 이유는, 상기 패널(100)의 하단부에 형성되어 있

는 게이트 라인과 연결되어 있는 픽셀들을 통해 영상이 출력되지 않는 것을 방지하기 위함이다.

[0069] 상기한 바와 같은 기능을 수행하기 위해, 상기 제 1 스위칭 트랜지스터(Tsw1)의 게이트와 상기 제 3 스위칭 트랜지스터(Tsw3)의 게이트는, 하나의 상기 게이트 라인(GL)에 연결되어 있다. 또한, 상기 제 2 스위칭 트랜지스터의 게이트는, 상기 제어신호라인(CSL)에 연결되어 있다.

[0070] 한편, 도 3a에 도시되어 있지는 않지만, 상기 제 1 구동 전원 라인(PL1)과 상기 구동 트랜지스터(Tdr) 사이에는 스위치가 형성되어 있다. 상기 스위치는, 상기 데이터 드라이버(300)에 형성되어 있을 수도 있으며, 또는, 상기 데이터 드라이버(300)가 장착되어 있는 비표시영역에 형성되어 있을 수도 있다.

[0071] 상기 스위치는, 상기 타이밍 컨트롤러(400)로부터 전송되는 스위칭 제어신호에 따라 스위칭된다.

[0072] 이하에서는, 도 2 내지 도 9를 참조하여, 본 발명에 따른 유기발광표시장치 구동방법이 상세히 설명된다.

[0073] 도 4는 본 발명에 따른 유기발광표시장치 구동방법에 적용되는 문턱전압 검출기간 중 제 1 기간 및 제 1 기간 동안의 상기 픽셀의 회로 구성을 나타낸 예시도이다. 즉, (a)는 제 1 기간(A)을 나타낸 타이밍도이며, (b)는 제 1 기간(A) 동안의 상기 픽셀의 회로 구성을 나타낸 예시도이다.

[0074] 상기 문턱전압 보상기간(Vth sensing period) 중 제 1 기간(A)에는, 모든 픽셀들 각각에 형성되어 있는, 상기 제 1 스위칭 트랜지스터(Tsw1), 상기 제 2 스위칭 트랜지스터(Tsw2) 및 상기 제 3 스위칭 트랜지스터(Tsw3)가 턴온되어, 상기 픽셀들 각각에 형성되어 있는 상기 유기발광다이오드(OLED)로 상기 제 1 전압(Vdd)이 공급된다.

[0075] 예를 들어, 상기 제 1 기간(A)에는, 도 4의 (a)에 도시된 바와 같이, 하이 레벨의 상기 제어신호(CS) 및 하이 레벨의 상기 게이트 신호(GS)가 상기 픽셀들로 공급된다. 또한, 상기 스위치(SW)는 상기 스위칭 제어신호에 따라 턴온된다.

[0076] 따라서, 상기 제 1 스위칭 트랜지스터(Tsw1) 및 상기 제 3 스위칭 트랜지스터(Tsw3)는, 상기 게이트 라인(GL)을 통해 공급되는 하이 레벨의 상기 게이트 신호(GS) 즉, 상기 내부 보상신호에 의해 턴온되고, 상기 제 2 스위칭 트랜지스터(Tsw2)는 하이 레벨의 상기 제어신호(CS)에 의해 턴온된다.

[0077] 상기 스위칭 트랜지스터들 및 상기 스위치(SW)가 턴온됨에 따라, 상기 제 1 기간동안, 상기 제 1 노드(n1) 및 상기 제 2 노드(n2)에는, 상기 제 1 전압(Vdd)이 공급되고, 상기 제 3 노드(n3) 및 제 4 노드(n4)에는 상기 레퍼런스 전압(Vref)이 공급된다. 상기 데이터 라인(Vdata)으로는 데이터 전압이 공급되지 않을 수도 있으며, 기 설정된 레벨(예를 들어, 0V)의 데이터 전압이 공급될 수도 있다.

[0078] 상기 제 2 커패시터(C2)에는, 상기 구동 트랜지스터(Tdr)의 게이트에 공급되는 전압(Vg)과, 상기 구동 트랜지스터의 제 1 전극에 공급되는 전압(Vs)의 차전압이 충전된다. 상기 유기발광다이오드(OLED)는, 상기 제 3 스위칭 트랜지스터(Tsw3)를 통해, 상기 제 3 노드(n3)로 공급되는 상기 레퍼런스 전압(Vref)에 의해 발광하지 않는다.

[0079] 이 경우, 상기 구동 트랜지스터(Tdr)의 게이트에 공급되는 전압(Vg)은 상기 제 1 구동 전압(Vdd)과 같고, 상기 구동 트랜지스터(Tdr)의 상기 제 2 전극(예를 들어, 드레인)에 걸리는 전압(Vd)은 상기 제 1 구동 전압(Vdd)과 같고, 상기 구동 트랜지스터(Tdr)의 상기 제 1 전극(예를 들어, 소스)의 전압(Vs)은 상기 레퍼런스 전압(Vref)과 같으며, 상기 데이터 라인(DL)을 통해 공급되는 데이터 전압은 0V 또는 임의의 전압(Vo)이 될 수 있다. 이에 따라, 상기 제 1 커패시터(C1)에는 0V 또는 임의의 전압(Vo)을 갖는 전압(Va)과 Vdd의 차전압이 충전될 수 있다.

[0080] 상기에서 설명된 전압들을 정리하면, [수학식 2]와 같다.

수학식 2

$$\begin{aligned} Vg &= Vdd \\ Vd &= Vdd \\ Vs &= Vref \\ Va &= 0 \text{ (또는 임의의 } Vo) \end{aligned}$$

[0081]

[0082] 도 5는 본 발명에 따른 유기발광표시장치 구동방법에 적용되는 문턱전압 검출기간 중 제 2 기간 및 제 2 기간

동안의 상기 픽셀의 회로 구성을 나타낸 예시도이다. 즉, (a)는 제 2 기간(B)을 나타낸 타이밍도이며, (b)는 제 2 기간(B) 동안의 상기 픽셀의 회로 구성을 나타낸 예시도이다.

- [0083] 상기 문턱전압 보상기간(Vth sensing period) 중 제 2 기간(B)에는, 모든 픽셀들 각각에 형성되어 있는, 상기 제 1 스위칭 트랜지스터(Tsw1), 상기 제 2 스위칭 트랜지스터(Tsw2) 및 상기 제 3 스위칭 트랜지스터(Tsw3)가 턴온된다.
- [0084] 예를 들어, 상기 제 2 기간(B)에는, 도 5의 (a)에 도시된 바와 같이, 하이 레벨의 상기 제어신호(CS) 및 하이 레벨의 상기 게이트 신호(GS)가 상기 픽셀들로 공급된다. 그러나, 상기 스위치(SW)는 상기 스위칭 제어신호에 따라 턴오프된다.
- [0085] 즉, 상기 제 2 기간(B)에는, 상기 제 1 구동 전원 라인(PL1)으로 공급되는 상기 제 1 전압(Vdd)을 차단하기 위하여, 상기 제 1 구동 전원 라인(PL1)이 플로팅된다.
- [0086] 부연하여 설명하면, 상기 제 2 기간(B) 동안, 상기 제 1 내지 제 3 스위칭 트랜지스터들(Tsw1, Tsw2, Tsw3)은 계속 턴온되며, 제 1 구동 전원 라인(PL1)은 플로팅된다.
- [0087] 상기 제 1 전압(Vdd)은 하이 레벨 전압이다. 상기 제 1 전압(Vdd)이 플로팅 되지 않고 연결되어 있는 경우, 상기 구동 트랜지스터(Tdr)의 제 2 전극(예를 들어, 드레인)에 지속적으로 하이 레벨 전압이 인가 되기 때문에, 상기 구동 트랜지스터(Tdr)를 통해 계속해서 전류가 흐르더라도, 상기 제 2 전극(예를 들어, 드레인)에는 여전히 상기 제 1 전압(Vdd)과 같은 전압(Vd)이 인가된다.
- [0088] 그러나, 상기 제 2 기간(B)에서와 같이, 상기 제 1 구동 전원 라인(PL1)이 플로팅되면, 상기 제 2 커패시터(C2)에 저장된 전압은 점차적으로 낮아지게 된다. 이 경우, 상기 제 3 스위칭 트랜지스터(Tsw3)는 계속 턴온 되어있는 상태이고, 상기 제 3 스위칭 트랜지스터(Tsw3)의 제 1 전극(예를 들어, 소스)에 레퍼런스 전압(Vref)이 공급되므로, 상기 제 3 스위칭 트랜지스터의 제 2 전극에 걸리는 전압(Vs)은 레퍼런스 전압(Vref)과 같다 (Vs=Vref).
- [0089] 상기 제 2 커패시터(C2)에 저장된 전압은, 상기 구동 트랜지스터(Tdr)로 전류가 흐름에 따라, 문턱전압(Vth)이 될 때까지 낮아진다. 상기 제 2 커패시터(C2)에 저장된 전압이 문턱전압(Vth)에 이르면, 상기 구동 트랜지스터(Tdr)가 턴오프 된다. 상기 문턱전압(Vth)은 상기 게이트에 걸리는 전압(Vg)과 상기 구동 트랜지스터의 제 1 전극(예를 들어, 소스)에 걸리는 전압(Vs)의 차전압(Vth= Vg-Vref)이다.
- [0090] 이에 따라, 상기 구동 트랜지스터(Tdr)의 게이트에 걸리는 전압(Vg)은, 문턱전압(Vth)과 레퍼런스 전압(Vref)을 더한 값이 된다(Vg=Vref+Vth). 또한, 상기 구동 트랜지스터(Tdr)의 제 2 전극에 인가되는 전압(Vd)은 게이트에 인가되는 전압(Vg)과 동일한 전압으로 유지된다(Vd=Vref+Vth).
- [0091] 상기한 바와 같이, 상기 제 1 전원 라인(PL1)이 플로팅됨으로써, 문턱전압(Vth)이 센싱될 수 있으며, 센싱된 문턱전압(Vth)은 상기 제 2 커패시터(C2)에 저장된다.
- [0092] 이 경우, 상기 데이터 라인(DL)에는 0V 또는 임의의 전압(Vo)이 공급된다. 이에 따라, 상기 제 1 커패시터(C1)에는 0V 또는 임의의 전압(Vo)을 갖는 전압(Va)과 (Vref+Vth)의 차전압이 충전될 수 있다.
- [0093] 상기에서 설명된 전압들을 정리하면, [수학식 3]과 같다.

수학식 3

$$Vg = Vref + Vth$$

$$Vd = Vref + Vth$$

$$Vs = Vref$$

$$Va = 0 \text{ (또는 임의의 } Vo)$$

- [0094]
- [0095] 도 6은 본 발명에 따른 유기발광표시장치 구동방법에 적용되는 문턱전압 검출기간 중 제 3 기간 및 제 3 기간 동안의 상기 픽셀의 회로 구성을 나타낸 예시도이다. 즉, (a)는 제 3 기간(C)을 나타낸 타이밍도이며, (b)는 제 3 기간(C) 동안의 상기 픽셀의 회로 구성을 나타낸 예시도이다.
- [0096] 상기 문턱전압 보상기간(Vth sensing period) 중 제 3 기간(C)에는, 모든 픽셀들 각각에 형성되어 있는, 상기 제 1 스위칭 트랜지스터(Tsw1), 상기 제 2 스위칭 트랜지스터(Tsw2) 및 상기 제 3 스위칭 트랜지스터(Tsw3)가

턴오프된다.

- [0097] 예를 들어, 상기 제 3 기간(C)에는, 도 6의 (a)에 도시된 바와 같이, 로우 레벨의 상기 제어신호(CS) 및 로우 레벨의 상기 게이트 신호(GS)가 상기 픽셀들로 공급되며, 상기 스위치(SW)는 상기 스위칭 제어신호에 따라 턴오프된다.
- [0098] 즉, 상기 제 3 기간(C) 동안, 상기 제 1 구동 전원 라인(PL1)은 여전히 플로팅되어 있다. 따라서, 상기 제 3 기간(C) 동안, 픽셀(P) 내의 모든 전압은 제 2 기간과 동일하게 유지된다.
- [0099] 부연하여 설명하면, 상기 구동 트랜지스터(Tdr)의 게이트에 걸리는 전압(Vg)은 문턱전압(Vth)과 레퍼런스 전압(Vref)을 더한 값($Vg = Vref + Vth$)이고, 상기 구동 트랜지스터(Tdr) 제 2 전극에 걸리는 전압(Vd)은 게이트에 걸리는 전압(Vg)과 동일한 값($Vd = Vref + Vth$)이며, 상기 구동 트랜지스터(Tdr)의 제 1 전극에 걸리는 전압(Vs)은 상기 레퍼런스 전압(Vref)과 같다($Vs = Vref$).
- [0100] 이 경우, 상기 데이터 라인(DL)에는 0V 또는 임의의 전압(Vo)이 공급된다. 이에 따라, 상기 제 1 커패시터(C1)에는 0V 또는 임의의 전압(Vo)을 갖는 전압(Va)과 ($Vref + Vth$)의 차전압이 충전될 수 있다.
- [0101] 상기에서 설명된 전압들을 정리하면, [수학식 4]와 같다.

수학식 4

$Vg = Vref + Vth$
 $Vd = Vref + Vth$
 $Vs = Vref$
 $Va = 0$ (또는 임의의 Vo)

- [0102]
- [0103] 도 7은 본 발명에 따른 유기발광표시장치 구동방법에 적용되는 문턱전압 검출기간 중 제 4 기간 및 제 4 기간 동안의 상기 픽셀의 회로 구성을 나타낸 예시도이다. 즉, (a)는 제 4 기간(D)을 나타낸 타이밍도이며, (b)는 제 4 기간(D) 동안의 상기 픽셀의 회로 구성을 나타낸 예시도이다.
- [0104] 상기 문턱전압 보상기간(Vth sensing period) 중 제 4 기간(D)에는, 모든 픽셀들 각각에 형성되어 있는, 상기 제 1 스위칭 트랜지스터(Tsw1), 상기 제 2 스위칭 트랜지스터(Tsw2) 및 상기 제 3 스위칭 트랜지스터(Tsw3)가 턴오프 상태를 유지하며, 상기 제 1 구동 전원 라인(PL1)으로 상기 제 1 전압(Vdd)이 공급된다. 이를 위해, 상기 스위치(SW)는 상기 스위칭 제어신호에 따라 턴오프된다.
- [0105] 예를 들어, 상기 제 4 기간(D)에는, 도 7의 (a)에 도시된 바와 같이, 로우 레벨의 상기 제어신호(CS) 및 로우 레벨의 상기 게이트 신호(GS)가 상기 픽셀들로 공급되며, 상기 스위치(SW)는 상기 스위칭 제어신호에 따라 턴오프된다.
- [0106] 상기 제 1 구동 전원 라인(PL1)을 통해, 상기 제 1 전압(Vdd)이 공급되면, 상기 구동 트랜지스터(Tdr)의 제 2 전극(예를 들어, 드레인)에 걸리는 전압(Vd)은 상기 제 1 전압(Vdd)과 같아진다($Vd = Vdd$). 이 경우, 상기 구동 트랜지스터(Tdr)의 게이트에 걸리는 전압(Vg)과 상기 구동 트랜지스터(Tdr)의 제 1 전극(예를 들어, 소스)에 걸리는 전압(Vs)은 그대로 유지된다($Vg = Vref + Vth$, $Vs = Vref$).
- [0107] 이 경우, 상기 데이터 라인(DL)에는 0V 또는 임의의 전압(Vo)이 공급된다. 이에 따라, 상기 제 1 커패시터(C1)에는 0V 또는 임의의 전압(Vo)을 갖는 전압(Va)과 ($Vref + Vth$)의 차전압이 충전될 수 있다.
- [0108] 상기에서 설명된 전압들을 정리하면, [수학식 5]와 같다.

수학식 5

$Vg = Vref + Vth$
 $Vd = VDD$
 $Vs = Vref$
 $Va = 0$ (또는 임의의 Vo)

[0109]

- [0110] 도 8은 본 발명에 따른 유기발광표시장치 구동방법에 적용되는 영상출력기간 중 스캔펄스가 공급되는 기간 동안의 상기 픽셀의 회로 구성을 나타낸 예시도이며, 도 9는 본 발명에 따른 유기발광표시장치 구동방법에 적용되는 영상출력기간 중 스캔펄스가 공급되지 않는 기간 동안의 상기 픽셀의 회로 구성을 나타낸 예시도이다. 예를 들어, 도 8은 도 3b에서 Y로 표시된 기간 동안의 상기 픽셀의 회로 구성을 나타낸 예시도이며, 도 9는 도 3b에서 Y'로 표시된 기간 동안의 상기 픽셀의 회로 구성을 나타낸 예시도이다.
- [0111] 우선, 도 8 및 도 3b를 참조하면, 상기 문턱전압 검출 기간(Vth sensing period) 중 상기 제 4 기간(D)이 경과한 후, 영상출력기간(Display period)이 도래하면, 상기 게이트 라인(GL)들로 순차적으로 상기 스캔펄스가 공급된다. 이 경우, 상기 스위치(SW)는 상기 스위치 제어신호에 따라, 턴온 상태를 유지하며, 상기 제 2 스위칭 트랜지스터(Tsw2)는 상기 제어신호에 따라 턴오프된다.
- [0112] 상기 스캔펄스가 공급되는 기간(Y) 동안, 상기 제 1 구동 전원 라인(PL1)으로 상기 제 1 전압(Vdd)이 공급되고, 상기 제 1 스위칭 트랜지스터(Tsw1)가 턴온되어 상기 데이터 라인(DL)을 통해 입력되는 데이터 전압(Vdata)이, 상기 구동 트랜지스터(Tdr)의 게이트로 공급된다.
- [0113] 이 경우, 상기 제 1 커패시터(C1)에 저장된 전압과 상기 제 2 커패시터(C2)에 저장된 전압에 의해, 상기 구동 트랜지스터(Tdr)의 게이트의 전압(Vg)이 상승한다. 또한, 상기 구동 트랜지스터(Tdr)의 제 2 전극의 전압(Vd)은 상기 제 1 전압(Vdd)이 된다. 또한, 상기 구동 트랜지스터(Tdr)의 제 1 전극의 전압(Vs)은, 상기 제 3 노드(n3)로 전류가 흐름에 따라, α 만큼 증가된다. 또한, 상기 데이터 라인(DL)을 통해 상기 데이터 전압(Vdata)이 공급됨에 따라, 상기 제 1 커패시터(C1)에는 0V 또는 임의의 전압(Vo)을 갖는 전압(Va)과 구동 트랜지스터의 게이트 전압 (Vg)의 차전압이 충전될 수 있다.
- [0114] 이에 따라, 상기 구동 트랜지스터(Tdr)의 게이트-소스 전압이 상기 구동 트랜지스터(Tdr)의 문턱전압(Vth)을 초과하게 되어, 상기 제 1 구동 전원 라인(PL1)으로부터 상기 제 2 구동 전원 라인(PL2)으로 전류가 흐르며, 상기 전류에 비례하여 상기 유기발광다이오드(OLED)가 발광한다.
- [0115] 상기 데이터 전압(Vdata)에 의해, 상기 제 1 노드(n1)의 전압(Vg)이 상승하며, 상기 제 2 커패시터(C2)의 전압에 의해 상기 구동 트랜지스터(Tdr)의 게이트-소스 전압(Vgs)이 지속적으로 유지된다.
- [0116] 따라서, 도 9 및 도 3b에 도시된 바와 같이, 스캔펄스가 공급되지 않는 기간(Y') 이후부터 다음 프레임의 스캔펄스 공급 기간(Y) 까지, 상기 유기발광다이오드(OLED)는 지속적으로 발광할 수 있다. 즉, 도 9에 도시된 바와 같이, 스캔펄스가 공급되지 않아, 상기 제 1 및 제 3 스위칭 트랜지스터들(Tsw1, Tsw3)이 턴오프되더라도, 상기 유기발광다이오드(OLED)는 지속적으로 발광할 수 있다.
- [0117] 부연하여 설명하면, 상기 데이터 전압(Vdata)이 공급될 때, 상기 제 1 전압(Vdd)은 계속해서 공급되므로, 상기 구동 트랜지스터(Tdr)의 제 2 전극(예를 들어, 드레인)에는 제 1 전압(Vdd)이 인가된다(Vd=Vdd). 또한, 상기 제 3 스위칭 트랜지스터(Tsw3)가 턴-온됨에 따라, 상기 레퍼런스 전압(Vref)이 제 3 노드(n3)로 인가되며, 상기 레퍼런스 전압 및 상기 제 3 노드(n3)를 흐르는 전류의 영향을 받아, 상기 구동 트랜지스터(Tdr)의 제 1 전극(예를 들어, 소스)(제 3 노드(n3))의 전압(Vs)은 알파(α)만큼 증가 할 수 있다(Vs=Vref+ α).
- [0118] 상기에서 설명된 전압들을 정리하면, [수학식 6]과 같다.

수학식 6

$$\begin{aligned}
 Vg &= Vref+Vth+[C1/(C1+C2)]*Vdata \\
 Vd &= VDD \\
 Vs &= Vref+\alpha \\
 Va &= Vdata \text{ (또는 임의의 } Vo)
 \end{aligned}$$

- [0119]
- [0120] 부연하여 설명하면, 상기 제 4 기간(D) 동안에는, 문턱전압(Vth)과 레퍼런스 전압(Vref)의 합(Vg=Vref+Vth)에 대응되는 전압(Vg)이 상기 구동 트랜지스터(Tdr)의 게이트로 인가된다. 그러나, 상기 스캔펄스가 공급된 이후(Y, Y')에는, 상기 게이트 전압(Vg)은 상기 게이트에 연결된 제 1, 제 2 커패시터(C1, C2) 및 상기 데이터 전압(Vdata)에 의해 변화된다(Vref+Vth+[C1/(C1+C2)]*Vdata).
- [0121] 즉, 상기 스캔펄스가 공급되면, 상기 제 1 및 제 2 커패시터(C1, C2)에 저장된 전압에 의해, 상기 구동 트랜지스터(Tdr)가 구동된다. 이 경우, 상기 유기발광다이오드(OLED)는, [수학식 7]과 같이, 데이터 전압(Vdata)에

의해서만 결정되는 전류(Ioled)에 의해 발광하게 된다. 따라서, 상기 유기발광다이오드는, 상기 구동 트랜지스터(Tdr)의 문턱전압의 변화에 관계없이, 상기 데이터 전압에 대응되는 광을 출력할 수 있다. 이하에서는, 상기 유기발광다이오드가, 상기 구동 트랜지스터(Tdr)의 문턱전압의 변화에 관계없이, 상기 데이터 전압에 대응되는 광을 출력할 수 있는 이유가, [수학식 7]을 참조하여 상세히 설명된다.

[0122] [수학식 7]에서 μ 는 상기 구동 트랜지스터(Tdr)의 이동도를, C_{GI} 는 상기 구동 트랜지스터(Tdr)의 기생용량을, W 는 상기 구동 트랜지스터(Tdr)의 채널폭을, L 은 상기 구동 트랜지스터(Tdr)의 채널길이를, V_{GS} 는 상기 구동 트랜지스터(Tdr)의 게이트 전압과 소스 전압의 차전압, V_{TH} 는 상기 구동 트랜지스터(Tdr)의 문턱전압을 나타낸다.

수학식 7

$$\begin{aligned}
 I_{OLED} &= \frac{1}{2} \times \mu \times \frac{W}{L} \times C_{GI} \times (V_{GS} - V_{TH})^2 \\
 &= K \times (V_{GS} - V_{th})^2 \\
 &= K \times \{ [C1 / (C1 + C2)] * V_{data} + V_{th} - \alpha - V_{th} \}^2 \\
 &= K \times \{ [C1 / (C1 + C2)] * V_{data} - \alpha \}^2
 \end{aligned}$$

[0123]

[0124] 첫째, 일반적으로, 상기 유기발광다이오드(OLED)의 밝기는, 상기 유기발광다이오드를 흐르는 전류(Ioled)에 비례하며, 상기 유기발광다이오드를 흐르는 전류(Ioled)는, [수학식 7]의 첫 번째 식에 도식된 바와 같이, 상기 구동 트랜지스터(Tdr)의 게이트 전압(Vg)과 소스 전압(Vs) 간의 차전압(Vgs) 및 상기 구동 트랜지스터(Tdr)의 문턱전압(Vth)에 의존한다.

[0125] 둘째, 상기 첫 번째 식을 단순화 시키면, [수학식 7]의 두 번째 식($K \times (V_{GS} - V_{th})^2$)에 도식된 바와 같이, 상기 유기발광다이오드를 흐르는 전류는, 상수(K) 및 상기 게이트-소스 전압(Vgs)과 상기 문턱전압(Vth)에 따라 변경된다.

[0126] 셋째, 상기 제 4 기간(D)이 경과한 후의 상기 게이트 전압(Vg), 소스 전압(Vs)을 [수학식 7]의 두 번째 식에 대입하면, [수학식 7]의 세 번째 식이 산출된다. 상기 게이트 전압(Vg) 및 상기 소스 전압(Vs)은 [수학식 6]에 기재되어 있다.

[0127] 예를 들어, [수학식 7]의 두 번째 식에서는, 게이트-소스 전압(Vgs)과 문턱전압(Vth)의 차값이 계산된다.

[0128] 이 경우, 게이트-소스 전압(Vgs)은, 게이트 전압(Vg)에서 소스 전압(Vs)을 뺀 값이다. 게이트 소스 전압(Vgs)은 $Vg - Vs$ 로 변경될 수 있다. 따라서, 게이트-소스 전압(Vgs)은, $[V_{ref} + V_{th} + [C1 / (C1 + C2)] * V_{data} - V_{ref} - \alpha]$ 가 된다.

[0129] 따라서, 게이트-소스 전압(Vgs)과 문턱전압(Vth)의 차값은, [수학식 7]의 세 번째 식에 기재되어 있는 바와 같이, $[V_{ref} + V_{th} + [C1 / (C1 + C2)] * V_{data} - V_{ref} - \alpha - V_{th} = [V_{th} - V_{th} + C1 / (C1 + C2)] * V_{data}]$ 이 된다.

[0130] 넷째, [수학식 7]의 세 번째 식을 정리하면, [수학식 7]의 네 번째 식이 산출된다.

[0131] 즉, 상기 유기발광다이오드를 흐르는 전류(Ioled)는, $K * \{ [C1 / (C1 + C2)] * V_{data} - \alpha \}^2$ 가 된다.

[0132] 따라서, 상기 유기발광다이오드를 흐르는 전류(Ioled)는, 상기 구동 트랜지스터(Tdr)의 문턱전압(Vth)이 변경되더라도, 상기 문턱전압(Vth)에 상관없이 일정한 값을 가질 수 있다.

[0133] 상기한 바와 같은 본 발명에 의하면, 상기 유기발광다이오드를 흐르는 전류(Ioled)는, 상기 구동 트랜지스터(Tdr)의 문턱전압(Vth)의 영향을 받지 않고, 일정하게 흐를 수 있다.

[0134] 부연하여 설명하면, 문턱전압(Vth)이, [수학식 7]의 첫 번째 식에서와 같이, 상기 전류(Ioled)의 산출식에 포함되어 있으면, 문턱전압(Vth)의 쉬프트(shift)에 따라, 상기 전류(Ioled)가 변화된다. 그러나, 본 발명에 의하면, [수학식 7]의 네 번째 식에서와 같이, 상기 전류(Ioled)의 산출식에서, 상기 문턱전압(Vth)이 제거될 수 있다. 따라서, 상기 유기발광다이오드(OLED)를 흐르는 전류(Ioled)는, 문턱전압(Vth)의 영향을 받지 않고, 일정

하게 흐를 수 있다. 이에 따라, 상기 구동 트랜지스터(Tdr) 및 상기 패널(100)의 신뢰성이 향상될 수 있다.

- [0135] 도 10은 본 발명에 따른 유기발광표시장치에서 문턱전압의 변화에 따른 유기발광다이오드(OLED)의 전류변동을 보여주는 시뮬레이션의 예시도이며, 도 11은 본 발명에 따른 유기발광표시장치에서 제 2 전압(Vss) 변화에 따른 유기발광다이오드(OLED)의 전류변동을 보여주는 시뮬레이션의 예시도이다.
- [0136] 첫째, 도 10을 참조하면, 본 발명에 적용되는 상기 구동 트랜지스터(Tdr)의 문턱전압(Vth)이 변하더라도 상기 유기발광다이오드(OLED)를 흐르는 전류(Ioled)는 비교적 일정함을 알 수 있다.
- [0137] 둘째, 도 11을 참조하면, 본 발명에 적용되는 상기 제 2 전압(Vss)이 변하더라도 상기 유기발광다이오드(OLED)를 흐르는 전류(Ioled)는 비교적 일정함을 알 수 있다.
- [0138] 부연하여 설명하면, 본 발명에서는, 상기 구동 트랜지스터(Tdr)의 문턱전압(Vth) 또는 상기 제 2 전압(Vss)이 변하더라도, 상기 유기발광다이오드(OLED)를 흐르는 전류(Ioled)의 변화량이 크지 않음을 알 수 있다.
- [0139] 도 12는 본 발명에 따른 유기발광표시장치의 또 다른 픽셀 구조를 나타낸 일 실시예 회로도이다. 도 12에 도시된 픽셀 구조는, 제 2 커패시터(C2)의 위치를 제외하고는, 도 3a에 도시된 픽셀 구조와 동일하다. 즉, 도 3a에 도시된 픽셀 구조에서는, 상기 제 2 커패시터(C2)의 제 1 전극이 상기 제 1 노드(n1)에 연결되어 있으나, 도 12에 도시된 픽셀 구조에서는, 상기 제 2 커패시터(C2)의 제 1 전극이, 상기 제 1 스위칭 트랜지스터(Tsw1)와 상기 제 1 커패시터(C1)의 사이에 연결되어 있다. 그러나, 도 12에 도시된 픽셀 구조를 갖는 유기발광표시장치의 구동방법은, 도 3a에 도시된 픽셀 구조를 갖는 유기발광표시장치의 구동방법과 동일하다. 따라서, 이하에서는, 도 3a 내지 도 11을 참조하여 설명된 내용과 동일하거나 유사한 내용은 생략되거나 또는 간단히 설명된다.
- [0140] 상기 제 1 커패시터(C1)는 상기 제 1 스위칭 트랜지스터(Tsw1)의 제 2 전극과 상기 구동 트랜지스터(Tdr)의 게이트에 연결된 제 1 노드(n1) 사이에 연결되어 있다. 예를 들어, 상기 제 1 커패시터(C1)의 제 1 전극은 상기 제 1 스위칭 트랜지스터의 제 2 전극과 연결되고, 상기 제 1 커패시터(C1)의 제 2 전극은 상기 제 1 노드(n1)에 연결된다.
- [0141] 상기 제 2 커패시터(C2)의 제 1 전극은 상기 제 1 스위칭 트랜지스터(Tsw1)의 제 2 전극과 상기 제 1 커패시터(C1)의 제 1 전극 사이에 연결되어 있고, 상기 제 2 커패시터(C2)의 제 2 전극은 제 3 노드(n3)와 연결되어 있다.
- [0142] 상기 제 2 커패시터(C2)의 위치가 변경됨에 따라, [수학식 7]이 변경된다.
- [0143] 예를 들어, [수학식 7]에서는, 유기발광다이오드를 흐르는 전류(Ioled)가, $K * \{ [C1 / (C1+C2)] * Vdata - \alpha \}^2$ 이었으나, 도 12에 도시된 픽셀 구조를 갖는 유기발광표시장치에서는, 유기발광다이오드를 흐르는 전류(Ioled)가, $K * \{ Vdata - \alpha \}^2$ 가 된다. 즉, 상기 전류(Ioled)는 상기 제 1 커패시터(C1)와 상기 제 2 커패시터(C2)에 의해서도 영향을 받지 않게 된다.
- [0144] 상기한 바와 같은 본 발명을 간단히 정리하면 다음과 같다.
- [0145] 본 발명의 목적은, 유기발광표시장치의 구동 소자인 구동 트랜지스터의 열화 및 불균일 특성을 보상하여, 유기발광표시장치의 수명을 늘리기 위한 것이다.
- [0146] 본 발명에 적용되는 각 픽셀은 네 개의 트랜지스터와 두 개의 커패시터로 형성되어 있으며(4T2C), 특히, 구동 트랜지스터의 문턱전압(Vth)이 변동되더라도, 유기발광다이오드를 흐르는 전류(Ioled)를 일정하게 유지시킬 수 있다.
- [0147] 또한, 본 발명은, 제 2 전압(Vss)이 변동되더라도, 각 픽셀의 유기발광다이오드를 흐르는 전류(Ioled)를 일정하게 유지시킬 수 있다.
- [0148] 또한, 본 발명은, 문턱전압의 검출을 위해, 에미션(EM) 신호선을 사용하지 않으므로써, 트랜지스터의 열화를 방지할 수 있고, 에미션 트랜지스터(EM Tr)에 의한 구동 전압 손실을 줄일 수 있다. 즉, 대부분 하이전압 상태에 있는 에미션(EM) 신호를 삭제함으로써, 트랜지스터(TFT)의 열화에 따른 화질 악화를 방지할 수 있고, 에미션 트

랜지스터(EM Tr)에 의한 구동 전압 손실이 방지될 수 있다.

[0149] 또한, 본 발명은, 문턱전압의 검출을 매 프레임이 아닌 몇 프레임 ($n \times \text{frame}$) 단위로 수행할 수 있다.

[0150] 또한, 본 발명은 4T2C(네 개의 트랜지스터 및 두 개의 커패시터) 구조를 가지고 있으며, 종래의 보상회로처럼 매 프레임마다 문턱전압을 검출하지 않는다. 즉, 본 발명은, 몇 프레임에 걸쳐서 한 번씩, 모든 픽셀에 대하여 동시에 문턱전압을 검출한다. 또한, 본 발명은 데이터가 입력되는 영상출력기간이 아닌, 블랭크 타임(Blank time)을 이용하여, 문턱전압을 검출할 수 있다.

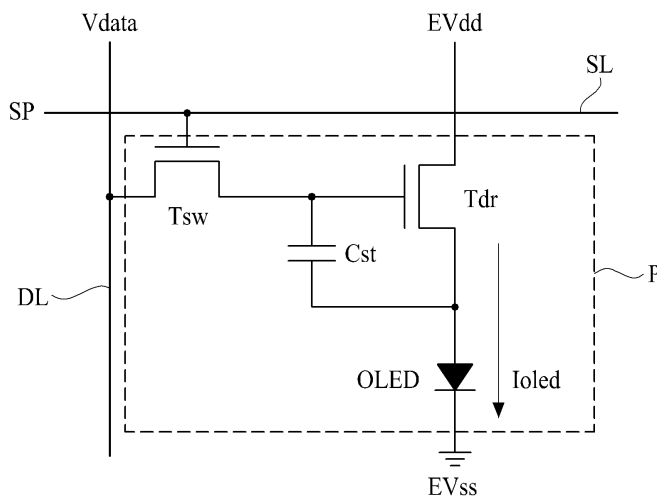
[0151] 본 발명이 속하는 기술분야의 당업자는 본 발명이 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로, 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로 이해해야만 한다. 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

부호의 설명

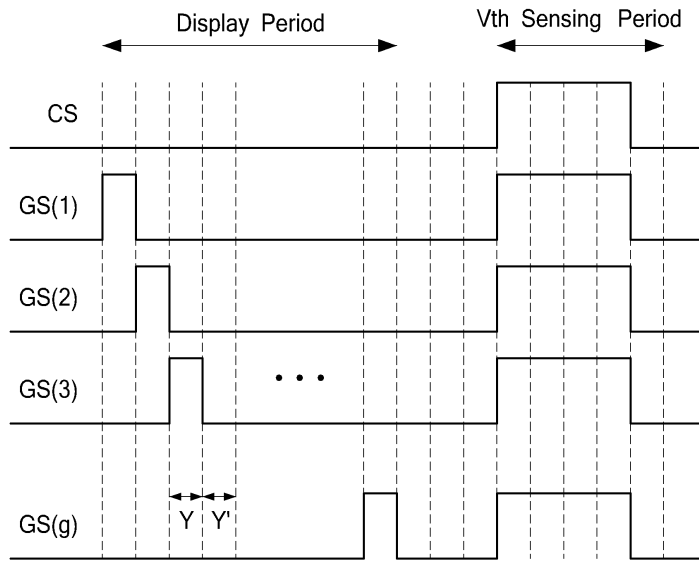
[0152] 100 : 패널 200 : 패널 구동부
300 : 데이터 드라이버 400 : 타이밍 컨트롤러

도면

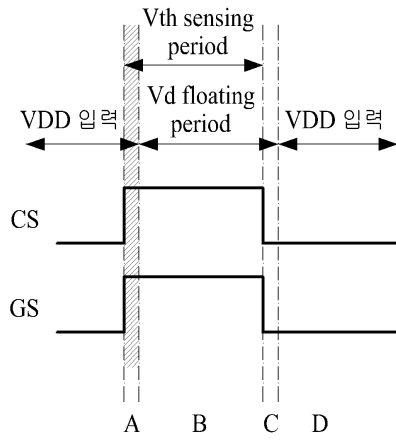
도면1



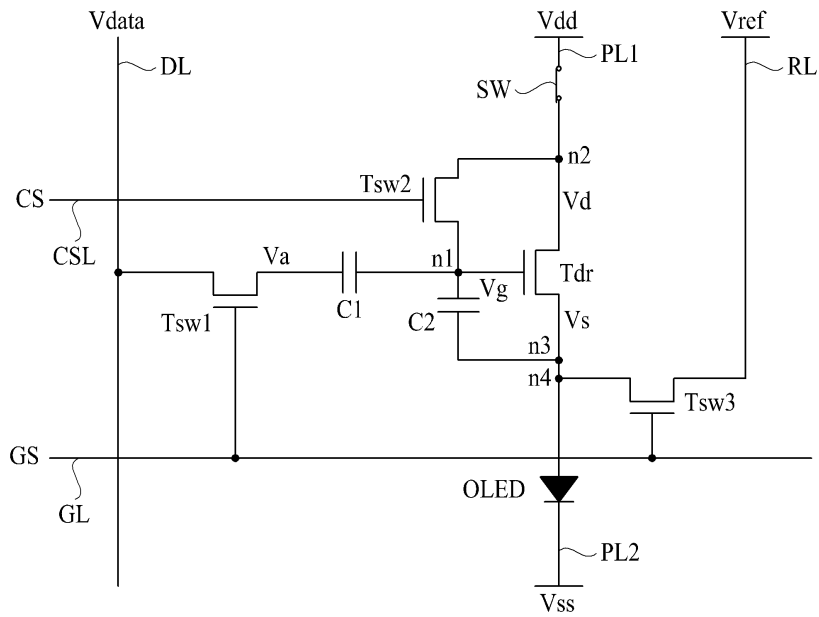
도면3b



도면4

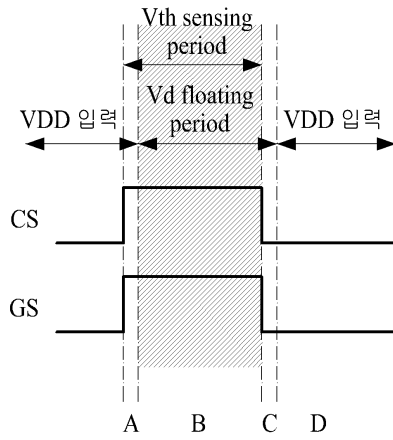


(a)

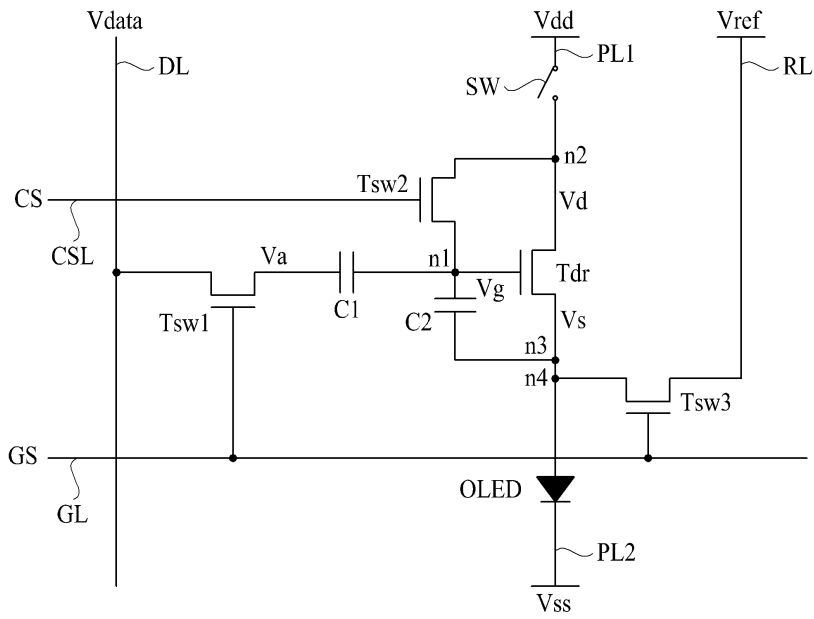


(b)

도면5

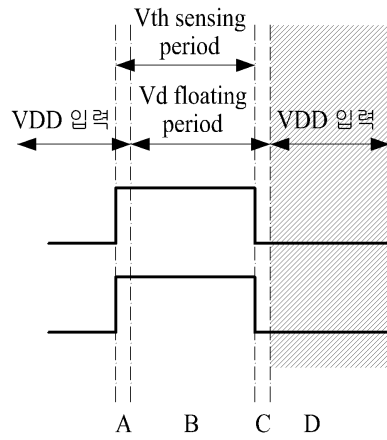


(a)

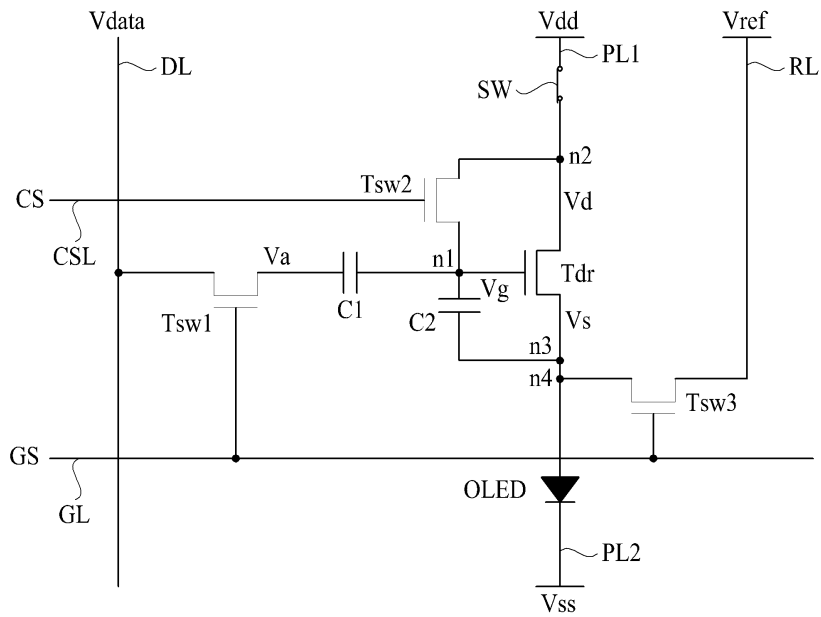


(b)

도면7

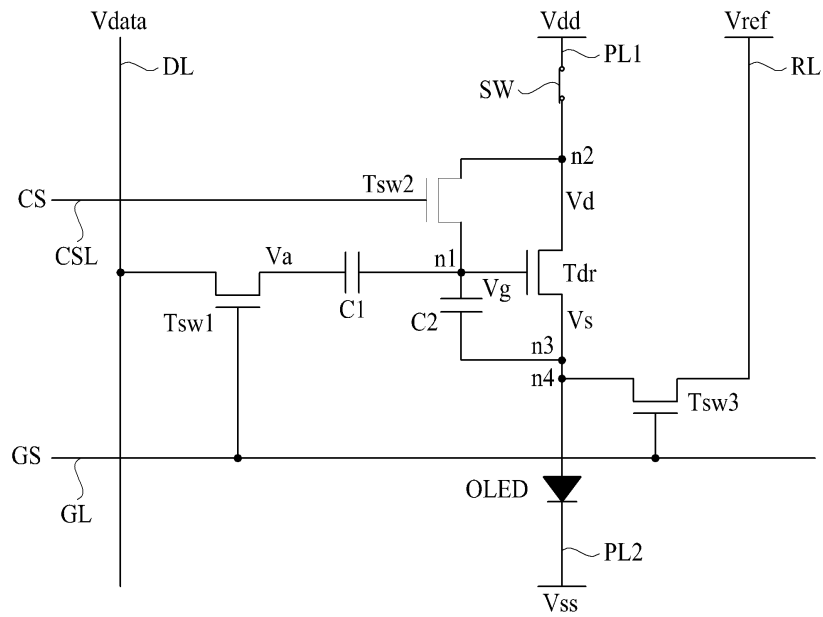


(a)

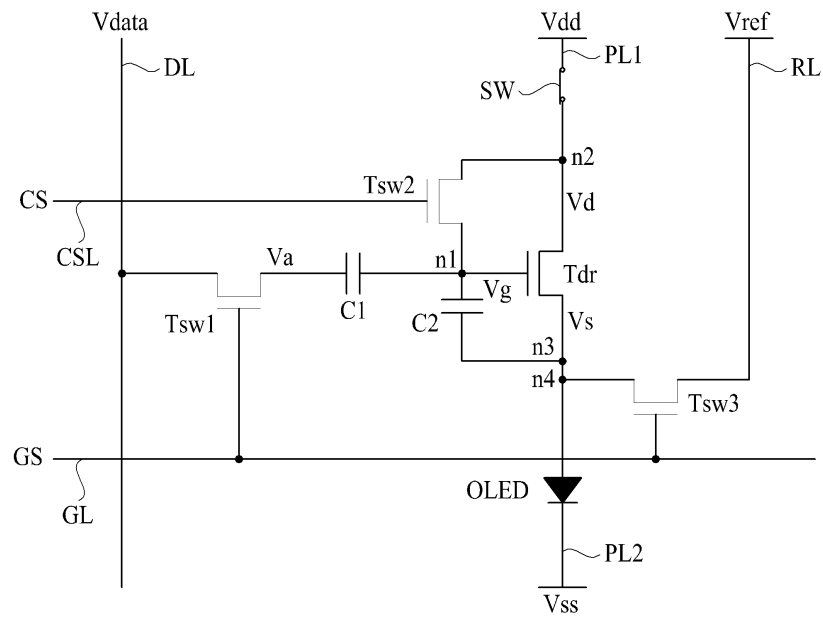


(b)

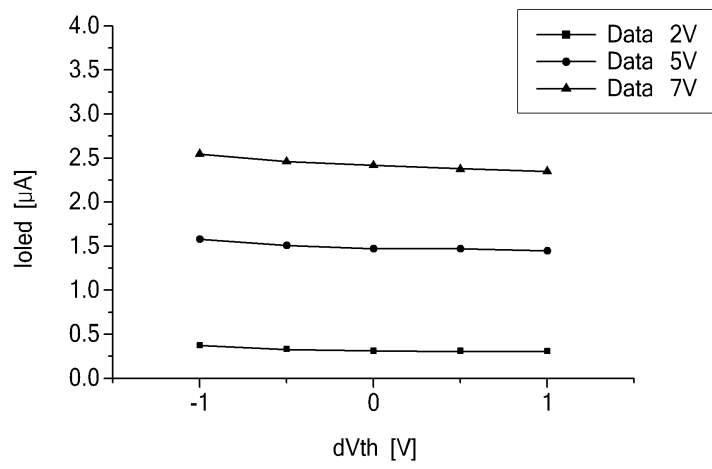
도면8



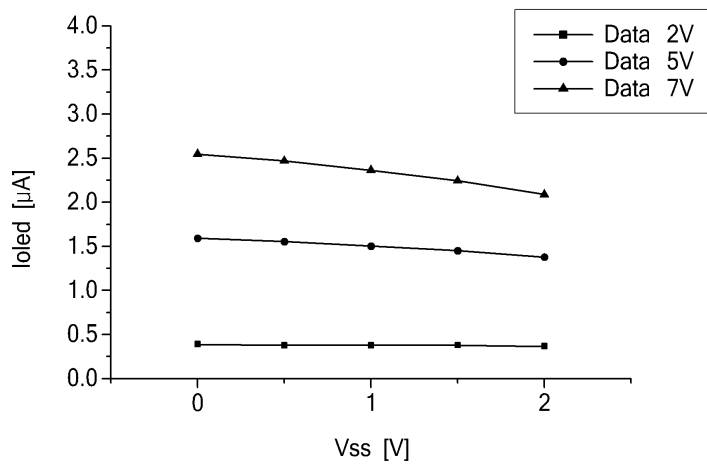
도면9



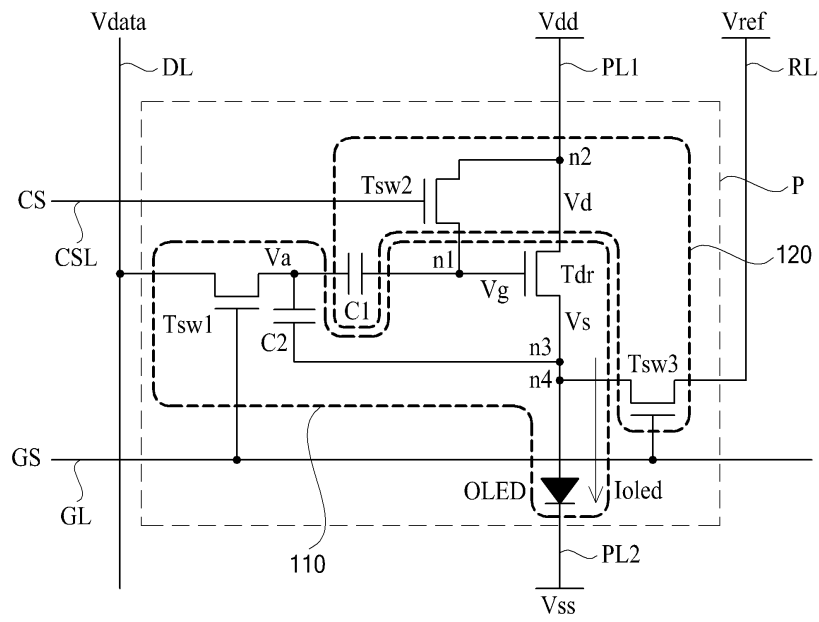
도면10



도면11



도면12



专利名称(译)	标题：有机发光显示器及其驱动方法		
公开(公告)号	KR1020150129234A	公开(公告)日	2015-11-19
申请号	KR1020140055584	申请日	2014-05-09
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	BINN KIM 김빈		
发明人	김빈		
IPC分类号	G09G3/32		
CPC分类号	G09G3/3241 G09G2300/043 G09G2300/0866		
外部链接	Espacenet		

摘要(译)

本发明是一种有机发光显示装置，并涉及一种驱动方法，特别是，在根据驱动晶体管的阈值电压的变化，能够防止电流流过有机发光二极管的变化，OLED显示器及其驱动方法并提供一种制造它的方法。为此，在有机发光显示装置在根据本发明，用于驱动所述有机发光二极管和用于数据线和栅极线的每个交叉点区域中的有机发光二极管由所述驱动晶体管的像素形成，每个所述像素，面板与用于发光部和用于补偿被形成在驱动晶体管的阈值电压的内部补偿像素的像素驱动单元；然后当阈值电压补偿时段到达时，其中，所述像素供给补偿信号的内部到所述内部补偿，这是形成在每个的同时，在同一时间，以补偿驱动晶体管的阈值电压，所述时间阈值电压补偿时段以及用于在视频输出周期到来时通过面板输出图像的驱动单元。

