



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0127630
(43) 공개일자 2014년11월04일

(51) 국제특허분류(Int. Cl.)
H01L 51/50 (2006.01) **H05B 33/10** (2006.01)
 (21) 출원번호 10-2013-0046207
 (22) 출원일자 2013년04월25일
 심사청구일자 없음

(71) 출원인
삼성디스플레이 주식회사
 경기도 용인시 기흥구 삼성2로 95 (농서동)

(72) 발명자
김정환
 경기도 용인시 기흥구 삼성2로 95 (농서동)
박종현
 경기도 용인시 기흥구 삼성2로 95 (농서동)
 (뒷면에 계속)

(74) 대리인
리앤목특허법인

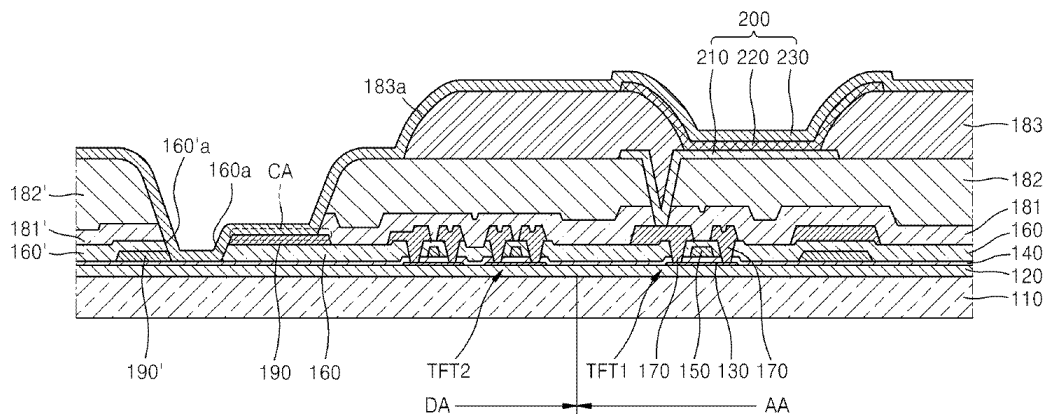
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 유기발광 디스플레이 장치 및 그 제조방법

(57) 요약

본 발명은 제조과정에서 추가적인 공정 없이도 대향전극이 전극전원공급라인과 전기적 소통이 원활하게 이루어지는지 용이하게 확인할 수 있는 구조의 유기발광 디스플레이 장치 및 그 제조방법을 위하여, 액티브영역과 데드영역을 갖는 기판과, 상기 기판의 액티브영역에 배치되는 복수개의 박막트랜지스터들과, 상기 기판의 액티브영역에 배치되며 상기 복수개의 박막트랜지스터들에 전기적으로 연결된 복수개의 화소전극들과, 상기 복수개의 화소전극들에 대응하되 상기 기판의 액티브영역과 데드영역에 걸쳐 배치된 대향전극과, 상기 기판의 데드영역에 배치되고 상기 대향전극에 면접촉하여 상기 대향전극에 전원을 공급하는 전극전원공급라인과, 상기 기판의 데드영역에 배치되고 상기 전극전원공급라인과는 이격되어 상기 대향전극에 컨택하는 테스트라인을 갖는, 유기발광 디스플레이 장치 및 그 제조방법을 제공한다.

대표도



(72) 발명자

허성권

경기도 용인시 기흥구 삼성2로 95 (농서동)

박정훈

경기도 용인시 기흥구 삼성2로 95 (농서동)

특허청구의 범위

청구항 1

액티브영역과 데드영역을 갖는 기관;

상기 기관의 액티브영역에 배치되는 복수개의 박막트랜지스터들;

상기 기관의 액티브영역에 배치되며 상기 복수개의 박막트랜지스터들에 전기적으로 연결된 복수개의 화소전극들;

상기 복수개의 화소전극들에 대응하되 상기 기관의 액티브영역과 데드영역에 걸쳐 배치된 대향전극;

상기 기관의 데드영역에 배치되고, 상기 대향전극에 면접촉하여 상기 대향전극에 전원을 공급하는, 전극전원공급라인; 및

상기 기관의 데드영역에 배치되고, 상기 전극전원공급라인과는 이격되어 상기 대향전극에 전압을 인가하는, 테스트라인;

을 갖는, 유기발광 디스플레이 장치.

청구항 2

제1항에 있어서,

상기 전극전원공급라인은 상기 복수개의 박막트랜지스터들의 소스/드레인전극이 위치한 층과 게이트전극이 위치한 층 중 어느 하나와 동일층에 위치하는, 유기발광 디스플레이 장치.

청구항 3

제2항에 있어서,

상기 전극전원공급라인은 상기 복수개의 박막트랜지스터들의 소스/드레인전극과 게이트전극 중 상기 전극전원공급라인이 위치한 층과 동일한 층에 위치한 것과 동일한 층구조를 가지며 동일한 물질을 포함하는, 유기발광 디스플레이 장치.

청구항 4

제1항에 있어서,

상기 테스트라인은 상기 복수개의 박막트랜지스터들의 소스/드레인전극이 위치한 층과 게이트전극이 위치한 층 중 어느 하나와 동일층에 위치하는, 유기발광 디스플레이 장치.

청구항 5

제4항에 있어서,

상기 테스트라인은 상기 복수개의 박막트랜지스터들의 소스/드레인전극과 게이트전극 중 상기 테스트라인이 위치한 층과 동일한 층에 위치한 것과 동일한 층구조를 가지며 동일한 물질을 포함하는, 유기발광 디스플레이 장치.

청구항 6

제1항에 있어서,

상기 전극전원공급라인은 상기 복수개의 박막트랜지스터들의 소스/드레인전극이 위치한 층과 게이트전극이 위치한 층 중 어느 하나와 동일층에 위치하고, 상기 테스트라인은 상기 복수개의 박막트랜지스터들의 소스/드레인전극이 위치한 층과 게이트전극이 위치한 층 중 다른 하나와 동일층에 위치하는, 유기발광 디스플레이 장치.

청구항 7

제1항 내지 제6항 중 어느 한 항에 있어서,

상기 복수개의 박막트랜지스터들 각각의 소스/드레인전극과 게이트전극 사이에 개재되며 상기 기관의 액티브영역과 데드영역에 걸쳐 배치되는 층간절연막과, 상기 층간절연막으로부터 이격되도록 상기 기관의 데드영역에 위치하고 상기 층간절연막이 갖는 물질을 포함하며 상기 층간절연막과 동일한 층구조를 갖는 외부층간절연막을 구비하고,

상기 전극전원공급라인은 상기 층간절연막과 상기 외부층간절연막 사이의 공간을 기준으로 상기 기관의 액티브영역에 가까운 곳에 위치하고, 상기 테스트라인은 상기 층간절연막과 상기 외부층간절연막 사이의 공간을 기준으로 상기 기관의 액티브영역으로부터 먼 곳에 위치한, 유기발광 디스플레이 장치.

청구항 8

제7항에 있어서,

상기 대향전극은 상기 층간절연막의 상기 외부층간절연막 방향의 단부면과, 상기 외부층간절연막의 상기 층간절연막 방향의 단부면과 접촉하는, 유기발광 디스플레이 장치.

청구항 9

액티브영역과 데드영역을 갖는 기관;

상기 기관의 액티브영역에 배치되는 복수개의 박막트랜지스터들;

상기 기관의 액티브영역에 배치되며 상기 복수개의 박막트랜지스터들에 전기적으로 연결된 복수개의 화소전극들;

상기 복수개의 화소전극들에 대응하되 상기 기관의 액티브영역과 데드영역에 걸쳐 배치된 대향전극;

상기 기관의 데드영역에 배치되고, 상기 대향전극에 면접촉하는 연결부;

상기 연결부와 접촉하여 상기 연결부를 통해 상기 대향전극에 전원을 공급할 수 있는 전극전원공급라인; 및

상기 기관의 데드영역에 배치되고, 상기 전극전원공급라인 및 상기 연결부와는 이격되어 상기 대향전극에 접촉하는, 테스트라인;

을 갖는, 유기발광 디스플레이 장치.

청구항 10

제9항에 있어서,

상기 전극전원공급라인은 상기 복수개의 박막트랜지스터들의 게이트전극이 위치한 층과 동일층에 위치하는, 유기발광 디스플레이 장치.

청구항 11

제10항에 있어서,

상기 전극전원공급라인은 상기 복수개의 박막트랜지스터들의 게이트전극과 동일한 층구조를 가지며 동일한 물질을 포함하는, 유기발광 디스플레이 장치.

청구항 12

제10항에 있어서,

상기 연결부와 상기 테스트라인은 상기 복수개의 박막트랜지스터들의 소스/드레인전극이 위치한 층과 동일층에 위치하는, 유기발광 디스플레이 장치.

청구항 13

제12항에 있어서,

상기 연결부와 상기 테스트라인은 상기 복수개의 박막트랜지스터들의 소스/드레인전극과 동일한 층구조를 가지

며 동일한 물질을 포함하는, 유기발광 디스플레이 장치.

청구항 14

액티브영역과 데드영역을 갖는 기판을 준비하는 단계;

기판의 액티브영역에 위치하는 복수개의 박막트랜지스터들과, 기판의 데드영역에 위치하며 일단에 제1테스트단자를 갖는 전극전원공급라인과, 전극전원공급라인과 이격되도록 기판의 데드영역에 위치하며 일단에 제2테스트단자를 갖는 테스트라인을 형성하는 단계;

기판의 액티브영역에 위치하며 복수개의 박막트랜지스터들에 전기적으로 연결되도록 복수개의 화소전극들을 형성하는 단계; 및

복수개의 화소전극들에 대응하되 기판의 액티브영역과 데드영역에 걸쳐 위치하며 전극전원공급라인과 면접촉하고 테스트라인과 접촉하도록 대향전극을 형성하는 단계;

를 포함하는, 유기발광 디스플레이 장치 제조방법.

청구항 15

제14항에 있어서,

상기 테스트라인을 형성하는 단계는, 복수개의 박막트랜지스터들의 소스/드레인전극과 게이트전극 중 어느 하나와 전극전원공급라인을 동일층에 동일물질로 동일한 층구조를 갖도록 형성하고, 복수개의 박막트랜지스터들의 소스/드레인전극과 게이트전극 중 다른 하나와 테스트라인을 동일층에 동일물질로 동일한 층구조를 갖도록 형성하는 단계인, 유기발광 디스플레이 장치 제조방법.

청구항 16

제14항에 있어서,

상기 테스트라인을 형성하는 단계는, 복수개의 박막트랜지스터들의 소스/드레인전극과 게이트전극 중 어느 하나와 전극전원공급라인 및 테스트라인을 동일층에 동일물질로 동일한 층구조를 갖도록 형성하는 단계인, 유기발광 디스플레이 장치 제조방법.

청구항 17

제14항 내지 제16항 중 어느 한 항에 있어서,

제1테스트단자와 제2테스트단자에 정전류원을 연결하고, 제1테스트단자의 제1전압과 제2테스트단자의 제2전압을 측정하여, 전극전원공급라인과 대향전극 사이의 접촉저항을 측정하는 단계를 더 포함하는, 유기발광 디스플레이 장치 제조방법.

청구항 18

액티브영역과 데드영역을 갖는 기판을 준비하는 단계;

기판의 액티브영역에 위치하는 복수개의 박막트랜지스터들과, 기판의 데드영역에 위치하며 일단에 제1테스트단자를 갖는 전극전원공급라인과, 전극전원공급라인에 접촉하는 연결부와, 전극전원공급라인 및 연결부와 이격되도록 기판의 데드영역에 위치하며 일단에 제2테스트단자를 갖는 테스트라인을 형성하는 단계;

기판의 액티브영역에 위치하며 복수개의 박막트랜지스터들에 전기적으로 연결되도록 복수개의 화소전극들을 형성하는 단계; 및

복수개의 화소전극들에 대응하되 기판의 액티브영역과 데드영역에 걸쳐 위치하며 연결부와 면접촉하고 테스트라인과 접촉하도록 대향전극을 형성하는 단계;

를 포함하는, 유기발광 디스플레이 장치 제조방법.

청구항 19

제18항에 있어서,

상기 테스트라인을 형성하는 단계는, 복수개의 박막트랜지스터들의 게이트전극과 전극전원공급라인을 동일층에 동일물질로 동일한 층구조를 갖도록 형성하고, 복수개의 박막트랜지스터들의 소스/드레인전극과 연결부와 테스트라인을 동일층에 동일물질로 동일한 층구조를 갖도록 형성하는 단계이거나, 복수개의 박막트랜지스터들의 게이트전극과 전극전원공급라인과 테스트라인을 동일층에 동일물질로 동일한 층구조를 갖도록 형성하고, 복수개의 박막트랜지스터들의 소스/드레인전극과 연결부를 동일층에 동일물질로 동일한 층구조를 갖도록 형성하는 단계인, 유기발광 디스플레이 장치 제조방법.

청구항 20

제18항 또는 제19항에 있어서,

제1테스트단자와 제2테스트단자에 정전류를 연결하고, 제1테스트단자의 제1전압과 제2테스트단자의 제2전압을 측정하여, 연결부와 대향전극 사이의 접촉저항을 측정하는 단계를 더 포함하는, 유기발광 디스플레이 장치 제조방법.

명세서

기술 분야

[0001] 본 발명은 유기발광 디스플레이 장치 및 그 제조방법에 관한 것으로서, 더 상세하게는 제조과정에서 추가적인 공정 없이도 대향전극이 전극전원공급라인과 전기적 소통이 원활하게 이루어지는지 용이하게 확인할 수 있는 구조의 유기발광 디스플레이 장치 및 그 제조방법에 관한 것이다.

배경 기술

[0002] 일반적으로 유기발광 디스플레이 장치는 유기발광소자를 화소로 가지며, 각 유기발광소자의 발광여부나 발광정도를 박막트랜지스터를 통해 조절한다. 이러한 유기발광소자는 박막트랜지스터에 전기적으로 연결된 화소전극과 이에 대향된 대향전극과 그 사이에 개재되며 발광층을 포함하는 중간층을 갖는다. 이때 대향전극은 복수개의 화소들에 있어서 일체로 형성되되, 디스플레이영역이라 할 수 있는 액티브영역(active area) 외부의 비디스플레이 영역인 데드영역(dead area)에 위치한 전극전원공급라인과 콘택하여, 전극전원공급라인으로부터 전기적 신호를 인가받는다.

발명의 내용

해결하려는 과제

[0003] 그러나 이러한 종래의 유기발광 디스플레이 장치는 하부에 위치한 전극전원공급라인을 대향전극이 덮는 구조를 갖기에, 제조과정에서 대향전극을 형성한 후 대향전극과 전극전원공급라인이 적절하게 콘택하고 있는지 여부를 확인하기 위해 둘 사이의 접촉저항을 측정하는 것이 불가능하다는 문제점이 있었다.

[0004] 본 발명은 상기와 같은 문제점을 포함하여 여러 문제점들을 해결하기 위한 것으로서, 제조과정에서 추가적인 공정 없이도 대향전극이 전극전원공급라인과 전기적 소통이 원활하게 이루어지는지 용이하게 확인할 수 있는 구조의 유기발광 디스플레이 장치 및 그 제조방법을 제공하는 것을 목적으로 한다. 그러나 이러한 과제는 예시적인 것으로, 이에 의해 본 발명의 범위가 한정되는 것은 아니다.

과제의 해결 수단

[0005] 본 발명의 일 관점에 따르면, 액티브영역과 데드영역을 갖는 기판과, 상기 기판의 액티브영역에 배치되는 복수개의 박막트랜지스터들과, 상기 기판의 액티브영역에 배치되며 상기 복수개의 박막트랜지스터들에 전기적으로 연결된 복수개의 화소전극들과, 상기 복수개의 화소전극들에 대응되 상기 기판의 액티브영역과 데드영역에 걸쳐 배치된 대향전극과, 상기 기판의 데드영역에 배치되고 상기 대향전극에 면접촉하여 상기 대향전극에 전원을 공급하는 전극전원공급라인과, 상기 기판의 데드영역에 배치되고 상기 전극전원공급라인과는 이격되어 상기 대향전극에 콘택하는 테스트라인을 갖는, 유기발광 디스플레이 장치가 제공된다.

[0006] 상기 전극전원공급라인은 상기 복수개의 박막트랜지스터들의 소스/드레인전극이 위치한 층과 게이트전극이 위치한 층 중 어느 하나와 동일층에 위치할 수 있다. 이때, 상기 전극전원공급라인은 상기 복수개의 박막트랜지스터들의 소스/드레인전극과 게이트전극 중 상기 전극전원공급라인이 위치한 층과 동일한 층에 위치한 것과 동일한

층구조를 가지며 동일한 물질을 포함할 수 있다.

- [0007] 상기 테스트라인은 상기 복수개의 박막트랜지스터들의 소스/드레인전극이 위치한 층과 게이트전극이 위치한 층 중 어느 하나와 동일층에 위치할 수 있다. 이때, 상기 테스트라인은 상기 복수개의 박막트랜지스터들의 소스/드레인전극과 게이트전극 중 상기 테스트라인이 위치한 층과 동일한 층에 위치한 것과 동일한 층구조를 가지며 동일한 물질을 포함할 수 있다.
- [0008] 상기 전극전원공급라인은 상기 복수개의 박막트랜지스터들의 소스/드레인전극이 위치한 층과 게이트전극이 위치한 층 중 어느 하나와 동일층에 위치하고, 상기 테스트라인은 상기 복수개의 박막트랜지스터들의 소스/드레인전극이 위치한 층과 게이트전극이 위치한 층 중 다른 하나와 동일층에 위치할 수 있다.
- [0009] 한편, 상기 복수개의 박막트랜지스터들 각각의 소스/드레인전극과 게이트전극 사이에 개재되며 상기 기관의 액티브영역과 데드영역에 걸쳐 배치되는 층간절연막과, 상기 층간절연막으로부터 이격되도록 상기 기관의 데드영역에 위치하고 상기 층간절연막이 갖는 물질을 포함하며 상기 층간절연막과 동일한 층구조를 갖는 외부층간절연막을 구비하고, 상기 전극전원공급라인은 상기 층간절연막과 상기 외부층간절연막 사이의 공간을 기준으로 상기 기관의 액티브영역에 가까운 곳에 위치하고, 상기 테스트라인은 상기 층간절연막과 상기 외부층간절연막 사이의 공간을 기준으로 상기 기관의 액티브영역으로부터 먼 곳에 위치할 수 있다.
- [0010] 이 경우, 상기 대향전극은 상기 층간절연막의 상기 외부층간절연막 방향의 단부면과, 상기 외부층간절연막의 상기 층간절연막 방향의 단부면과 접촉할 수 있다.
- [0011] 본 발명의 다른 일 관점에 따르면, 액티브영역과 데드영역을 갖는 기관과, 상기 기관의 액티브영역에 배치되는 복수개의 박막트랜지스터들과, 상기 기관의 액티브영역에 배치되며 상기 복수개의 박막트랜지스터들에 전기적으로 연결된 복수개의 화소전극들과, 상기 복수개의 화소전극들에 대응되도록 상기 기관의 액티브영역과 데드영역에 걸쳐 배치된 대향전극과, 상기 기관의 데드영역에 배치되고 상기 전극대향전극에 면접촉하는 연결부와, 상기 연결부와 접촉하여 상기 연결부를 통해 상기 대향전극에 전원을 공급할 수 있는 전극전원공급라인과, 상기 기관의 데드영역에 배치되고 상기 전극전원공급라인 및 상기 연결부와는 이격되어 상기 대향전극에 접촉하는 테스트라인을 갖는, 유기발광 디스플레이 장치가 제공된다.
- [0012] 상기 전극전원공급라인은 상기 복수개의 박막트랜지스터들의 게이트전극이 위치한 층과 동일층에 위치할 수 있다. 이때, 상기 전극전원공급라인은 상기 복수개의 박막트랜지스터들의 게이트전극과 동일한 층구조를 가지며 동일한 물질을 포함할 수 있다. 나아가 상기 연결부와 상기 테스트라인은 상기 복수개의 박막트랜지스터들의 소스/드레인전극이 위치한 층과 동일층에 위치할 수 있다. 이 경우, 상기 연결부와 상기 테스트라인은 상기 복수개의 박막트랜지스터들의 소스/드레인전극과 동일한 층구조를 가지며 동일한 물질을 포함할 수 있다.
- [0013] 본 발명의 또 다른 일 관점에 따르면, 액티브영역과 데드영역을 갖는 기관을 준비하는 단계와, 기관의 액티브영역에 위치하는 복수개의 박막트랜지스터들과 기관의 데드영역에 위치하며 일단에 제1테스트단자를 갖는 전극전원공급라인과 이와 이격되도록 기관의 데드영역에 위치하며 일단에 제2테스트단자를 갖는 테스트라인을 형성하는 단계와, 기관의 액티브영역에 위치하며 복수개의 박막트랜지스터들에 전기적으로 연결되도록 복수개의 화소전극들을 형성하는 단계와, 복수개의 화소전극들에 대응되도록 기관의 액티브영역과 데드영역에 걸쳐 위치하며 전극전원공급라인과 면접촉하고 테스트라인과 접촉하도록 대향전극을 형성하는 단계를 포함하는, 유기발광 디스플레이 장치 제조방법이 제공된다.
- [0014] 상기 테스트라인을 형성하는 단계는, 복수개의 박막트랜지스터들의 소스/드레인전극과 게이트전극 중 어느 하나와 전극전원공급라인을 동일층에 동일물질로 동일한 층구조를 갖도록 형성하고, 복수개의 박막트랜지스터들의 소스/드레인전극과 게이트전극 중 다른 하나와 테스트라인을 동일층에 동일물질로 동일한 층구조를 갖도록 형성하는 단계일 수 있다.
- [0015] 상기 테스트라인을 형성하는 단계는, 복수개의 박막트랜지스터들의 소스/드레인전극과 게이트전극 중 어느 하나와 전극전원공급라인 및 테스트라인을 동일층에 동일물질로 동일한 층구조를 갖도록 형성하는 단계일 수 있다.
- [0016] 한편, 제1테스트단자와 제2테스트단자에 정전류를 연결하고, 제1테스트단자의 제1전압과 제2테스트단자의 제2전압을 측정하여, 전극전원공급라인과 대향전극 사이의 접촉저항을 측정하는 단계를 더 포함할 수 있다.
- [0017] 본 발명의 또 다른 일 관점에 따르면, 액티브영역과 데드영역을 갖는 기관을 준비하는 단계와, 기관의 액티브영역에 위치하는 복수개의 박막트랜지스터들과 기관의 데드영역에 위치하며 일단에 제1테스트단자를 갖는 전극전원공급라인과 전극전원공급라인에 접촉하는 연결부와 전극전원공급라인 및 연결부와 이격되도록 기관의 데드영역

역에 위치하며 일단에 제2테스트단자를 갖는 테스트라인을 형성하는 단계와, 기관의 액티브영역에 위치하며 복수개의 박막트랜지스터들에 전기적으로 연결되도록 복수개의 화소전극들을 형성하는 단계와, 복수개의 화소전극들에 대응하되 기관의 액티브영역과 데드영역에 걸쳐 위치하며 연결부와 면접촉하고 테스트라인과 컨택하도록 대향전극을 형성하는 단계를 포함하는, 유기발광 디스플레이 장치 제조방법이 제공된다.

[0018] 상기 테스트라인을 형성하는 단계는, 복수개의 박막트랜지스터들의 게이트전극과 전극전원공급라인을 동일층에 동일물질로 동일한 층구조를 갖도록 형성하고, 복수개의 박막트랜지스터들의 소스/드레인전극과 연결부와 테스트라인을 동일층에 동일물질로 동일한 층구조를 갖도록 형성하는 단계이거나, 복수개의 박막트랜지스터들의 게이트전극과 전극전원공급라인과 테스트라인을 동일층에 동일물질로 동일한 층구조를 갖도록 형성하고, 복수개의 박막트랜지스터들의 소스/드레인전극과 연결부를 동일층에 동일물질로 동일한 층구조를 갖도록 형성하는 단계일 수 있다.

[0019] 제1테스트단자와 제2테스트단자에 정전류원을 연결하고, 제1테스트단자의 제1전압과 제2테스트단자의 제2전압을 측정하여, 연결부와 대향전극 사이의 접촉저항을 측정하는 단계를 더 포함할 수 있다.

발명의 효과

[0020] 상기한 바와 같이 이루어진 본 발명의 일 실시예에 따르면, 제조과정에서 추가적인 공정 없이도 대향전극이 전극전원공급라인과 전기적 소통이 원활하게 이루어지는지 용이하게 확인할 수 있는 구조의 유기발광 디스플레이 장치 및 그 제조방법을 구현할 수 있다. 물론 이러한 효과에 의해 본 발명의 범위가 한정되는 것은 아니다.

도면의 간단한 설명

[0021] 도 1은 본 발명의 일 실시예에 따른 유기발광 디스플레이 장치를 개략적으로 도시하는 단면도이다.
 도 2는 도 1의 유기발광 디스플레이 장치 제조과정 중의 상태를 개략적으로 도시하는 평면도이다.
 도 3은 도 2의 III-III선을 따라 취한 단면을 개략적으로 도시하는 단면도이다.
 도 4는 본 발명의 다른 일 실시예에 따른 유기발광 디스플레이 장치를 개략적으로 도시하는 단면도이다.
 도 5는 본 발명의 또 다른 일 실시예에 따른 유기발광 디스플레이 장치를 개략적으로 도시하는 단면도이다.
 도 6은 본 발명의 또 다른 일 실시예에 따른 유기발광 디스플레이 장치를 개략적으로 도시하는 단면도이다.

발명을 실시하기 위한 구체적인 내용

[0022] 이하, 첨부된 도면들을 참조하여 본 발명의 실시예를 상세히 설명하면 다음과 같다. 그러나 본 발명은 이하에서 개시되는 실시예에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 수 있는 것으로, 이하의 실시예는 본 발명의 개시가 완전하도록 하며, 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이다. 또한 설명의 편의를 위하여 도면에서는 구성 요소들이 그 크기가 과장 또는 축소될 수 있다. 예컨대, 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 임의로 나타내었으므로, 본 발명이 반드시 도시된 바에 한정되지 않는다.

[0023] 이하의 실시예에서, x축, y축 및 z축은 직교 좌표계 상의 세 축으로 한정되지 않고, 이를 포함하는 넓은 의미로 해석될 수 있다. 예를 들어, x축, y축 및 z축은 서로 직교할 수도 있지만, 서로 직교하지 않는 서로 다른 방향을 지칭할 수도 있다.

[0024] 한편, 층, 막, 영역, 판 등의 각종 구성요소가 다른 구성요소 "상에" 있다고 할 때, 이는 다른 구성요소 "바로 상에" 있는 경우뿐 아니라 그 사이에 다른 구성요소가 개재된 경우도 포함한다.

[0025] 도 1은 본 발명의 일 실시예에 따른 유기발광 디스플레이 장치를 개략적으로 도시하는 단면도이다.

[0026] 본 실시예에 따른 유기발광 디스플레이 장치는 디스플레이영역인 액티브영역(AA)과, 비디스플레이영역인 데드영역(DA)을 갖는 기관(110)을 구비한다. 기관(110)은 글라스재, 금속재 또는 플라스틱재 등과 같은 다양한 재료로 형성될 것일 수 있다. 기관(110)의 액티브영역(AA)에는 복수개의 박막트랜지스터(TFT1)들이 배치되는데, 복수개의 박막트랜지스터(TFT1)들 외에 복수개의 박막트랜지스터(TFT1)들에 전기적으로 연결되는 유기발광소자(200)들도 배치될 수 있다. 유기발광소자(200)들이 복수개의 박막트랜지스터(TFT1)들에 전기적으로 연결된다는 것은, 복수개의 화소전극(210)들이 복수개의 박막트랜지스터(TFT1)들에 전기적으로 연결되는 것으로 이해될 수 있다. 물론 기관(110)의 데드영역(DA)에도 박막트랜지스터(TFT2)가 배치될 수 있다. 이러한 박막트랜지스터(TFT2)는

예컨대 액티브영역(DA) 내에 인가되는 전기적 신호를 제어하기 위한 회로부의 일부일 수 있다.

- [0027] 이러한 박막트랜지스터(TFT1)나 박막트랜지스터(TFT2)는 비정질실리콘, 다결정실리콘 또는 유기반도체물질질을 포함하는 반도체층(130), 게이트전극(150) 및 소스/드레인전극(170)을 포함한다. 기판(110) 상에는 기판(110)의 면을 평탄화하기 위해 또는 반도체층(130)으로 불순물 등이 침투하는 것을 방지하기 위해, 실리콘옥사이드 또는 실리콘나이트라이드 등으로 형성된 버퍼층(120)이 배치되고, 이 버퍼층(120) 상에 반도체층(130)이 위치하도록 할 수 있다.
- [0028] 반도체층(130)의 상부에는 게이트전극(150)이 배치되는데, 이 게이트전극(150)에 인가되는 신호에 따라 소스/드레인전극(170)이 전기적으로 소통된다. 게이트전극(150)은 인접층과의 밀착성, 적층되는 층의 표면 평탄성 그리고 가공성 등을 고려하여, 예컨대 알루미늄(Al), 백금(Pt), 팔라듐(Pd), 은(Ag), 마그네슘(Mg), 금(Au), 니켈(Ni), 네오디뮴(Nd), 이리듐(Ir), 크롬(Cr), 리튬(Li), 칼슘(Ca), 몰리브덴(Mo), 티타늄(Ti), 텅스텐(W), 구리(Cu) 중 하나 이상의 물질로 단층 또는 다층으로 형성될 수 있다. 이때 반도체층(130)과 게이트전극(150)과의 절연성을 확보하기 위하여, 실리콘옥사이드 및/또는 실리콘나이트라이드 등으로 형성되는 게이트절연막(140)이 반도체층(130)과 게이트전극(150) 사이에 개재될 수 있다.
- [0029] 게이트전극(150)의 상부에는 층간절연막(160, 160')이 배치될 수 있는데, 이는 실리콘옥사이드 또는 실리콘나이트라이드 등의 물질로 단층으로 형성되거나 또는 다층으로 형성될 수 있다. 후술하는 바와 같이 액티브영역(AA) 외부의 데드영역(DA)에는 테스트라인(190')이 배치되는데, 층간절연막(160, 160')은 테스트라인(190')의 적어도 일부를 노출시키는 개구 및/또는 관통홀을 갖는다.
- [0030] 층간절연막(160, 160')이 관통홀을 갖는 경우에는 층간절연막(160)과 층간절연막(160')이 일체(一體)인 것으로 이해될 수 있다. 층간절연막(160, 160')이 개구를 갖는 경우에는, 경우에 따라 층간절연막(160)과 층간절연막(160')이 상호 이격된 구조를 취할 수 있으며, 이때 층간절연막(160')을 편의상 외부층간절연막이라 칭할 수 있다. 후자의 경우, 층간절연막(160)은 박막트랜지스터(TFT1)의 소스/드레인전극(170)과 게이트전극(150) 사이에 개재되며 기판(110)의 액티브영역(AA)과 데드영역(DA)에 걸쳐 배치되는 것으로 이해될 수 있고, 외부층간절연막(160')은 층간절연막(160)으로부터 이격되도록 기판(110)의 데드영역(DA)에 위치하고 층간절연막(160)이 갖는 물질을 포함하며 층간절연막(160)과 동일한 층구조를 갖는 것으로 이해될 수 있다.
- [0031] 층간절연막(160)의 상부에는 소스/드레인전극(170)이 배치된다. 소스/드레인전극(170)은 층간절연막(160)과 게이트절연막(140)에 형성되는 컨택홀을 통하여 반도체층(130)에 각각 전기적으로 연결된다. 소스/드레인전극(170)은 도전성 등을 고려하여 예컨대 알루미늄(Al), 백금(Pt), 팔라듐(Pd), 은(Ag), 마그네슘(Mg), 금(Au), 니켈(Ni), 네오디뮴(Nd), 이리듐(Ir), 크롬(Cr), 리튬(Li), 칼슘(Ca), 몰리브덴(Mo), 티타늄(Ti), 텅스텐(W), 구리(Cu) 중 하나 이상의 물질로 단층 또는 다층으로 형성될 수 있다.
- [0032] 이러한 구조의 박막트랜지스터(TFT1) 등의 보호를 위해 박막트랜지스터(TFT1)를 덮는 제1절연막(181, 181')이 배치될 수 있다. 제1절연막(181, 181')은 예컨대 실리콘옥사이드, 실리콘나이트라이드 또는 실리콘옥시나이트라이드 등과 같은 무기물로 형성될 수 있다. 도 1에는 제1절연막(181, 181')이 단층으로 도시되어 있으나 다층구조를 가질 수도 있는 등 다양한 변형이 가능하다. 후술하는 바와 같이 액티브영역(AA) 외부의 데드영역(DA)에는 전극전원공급라인(190)과 테스트라인(190')이 배치될 수 있는데, 제1절연막(181, 181')은 전극전원공급라인(190)과 테스트라인(190')의 적어도 일부를 노출시키는 개구 및/또는 관통홀을 갖는다.
- [0033] 제1절연막(181, 181') 상에는 필요에 따라 제2절연막(182, 182')이 배치될 수 있다. 예컨대 도시된 것과 같이 박막트랜지스터(TFT1) 상부에 유기발광소자(200)가 배치될 경우, 박막트랜지스터(TFT1)를 덮는 제1절연막(181, 181')의 상면을 대체로 평탄화하기 위한 평탄화막으로서 제2절연막(182, 182')이 배치될 수 있다. 이러한 제2절연막(182, 182')은 예컨대 아크릴계 유기물 또는 BCB(Benzocyclobutene) 등으로 형성될 수 있다. 도 1에서는 제2절연막(182, 182')이 단층으로 도시되어 있으나, 다층일 수도 있는 등 다양한 변형이 가능하다. 제2절연막(182, 182') 역시 전극전원공급라인(190)과 테스트라인(190')의 적어도 일부를 노출시키는 개구 및/또는 관통홀을 갖는다.
- [0034] 제1절연막(181, 181')이 관통홀을 갖는 경우에는 제1절연막(181)과 제1절연막(181')이 일체(一體)인 것으로 이해될 수 있다. 제1절연막(181, 181')이 개구를 갖는 경우에는, 경우에 따라 제1절연막(181)과 제1절연막(181')이 상호 이격된 구조를 취할 수 있으며, 이때 제1절연막(181')을 편의상 제1외부절연막이라 칭할 수 있다. 제2절연막(182, 182')도 유사하게, 관통홀을 갖는 경우에는 제2절연막(182)과 제2절연막(182')이 일체(一體)인 것으로 이해될 수 있다. 제2절연막(182, 182')이 개구를 갖는 경우에는, 경우에 따라 제2절연막(182)과 제2절연막

(182')이 상호 이격된 구조를 취할 수 있으며, 이때 제2절연막(182')을 편의상 제2외부절연막이라 칭할 수 있다.

- [0035] 기판(110)의 액티브영역(AA) 내에 있어서, 제2절연막(182) 상에는, 화소전극(210), 대향전극(230) 및 그 사이에 개재되며 발광층을 포함하는 중간층(220)을 갖는 유기발광소자(200)가 배치된다.
- [0036] 제1절연막(181)과 제2절연막(182)에는 박막트랜지스터(TFT1)의 소스/드레인전극(170) 중 적어도 어느 하나를 노출시키는 개구부가 존재하며, 이 개구부를 통해 소스/드레인전극(170) 중 어느 하나와 접촉하여 박막트랜지스터(TFT1)와 전기적으로 연결되는 화소전극(210)이 제2절연막(182) 상에 배치된다. 화소전극(210)은 (반)투명 전극 또는 반사형 전극으로 형성될 수 있다. (반)투명 전극으로 형성될 때에는 예컨대 ITO, IZO, ZnO, In₂O₃, IGO 또는 AZO로 형성될 수 있다. 반사형 전극으로 형성될 때에는 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr 및 이들의 화합물 등으로 형성된 반사막과, ITO, IZO, ZnO, In₂O₃, IGO 또는 AZO로 형성된 층을 가질 수 있다. 물론 본 발명이 이에 한정되는 것은 아니고 다양한 재질로 형성될 수 있으며, 그 구조 또한 단층 또는 다층이 될 수 있는 등 다양한 변형이 가능하다.
- [0037] 제2절연막(182) 상부에는 제3절연막(183)이 배치될 수 있다. 이 제3절연막(183)은 화소정의막으로서, 각 부화소들에 대응하는 개구, 즉 적어도 화소전극(210)의 중앙부가 노출되도록 하는 개구를 가짐으로써 화소를 정의하는 역할을 한다. 또한, 도 1에 도시된 바와 같은 경우, 제3절연막(183)은 화소전극(210)의 단부와 화소전극(210) 상부의 대향전극(230)과의 사이의 거리를 증가시킴으로써 화소전극(210)의 단부에서 아크 등이 발생하는 것을 방지하는 역할을 한다. 제3절연막(183)은 제2절연막(182) 상에 배치되는데, 도 1에 도시된 바와 같이 액티브영역(AA) 외측의 데드영역(DA)에는 배치되지 않을 수도 있고, 필요에 따라서는 데드영역(DA)에 배치될 수도 있다. 이와 같은 제3절연막은 예컨대 폴리이미드 등과 같은 유기물로 형성될 수 있다.
- [0038] 유기발광소자(200)의 중간층(220)은 저분자 또는 고분자 물질을 포함할 수 있다. 저분자 물질을 포함할 경우 홀 주입층(HIL: Hole Injection Layer), 홀 수송층(HTL: Hole Transport Layer), 발광층(EML: Emission Layer), 전자 수송층(ETL: Electron Transport Layer), 전자 주입층(EIL: Electron Injection Layer) 등이 단일 혹은 복합의 구조로 적층되어 형성될 수 있으며, 사용 가능한 유기 재료도 구리 프탈로시아닌(CuPc: copper phthalocyanine), N,N'-디(나프탈렌-1-일)-N,N'-디페닐-벤지딘 (N,N'-Di(naphthalene-1-yl)-N,N'-diphenylbenzidine: NPB), 트리스-8-하이드록시퀴놀린 알루미늄(tris-8-hydroxyquinoline aluminum)(Alq3) 등을 비롯해 다양한 물질이 사용될 수 있다. 이러한 층들은 진공증착의 방법으로 형성될 수 있다.
- [0039] 중간층(220)이 고분자 물질을 포함할 경우에는 대개 홀 수송층(HTL) 및 발광층(EML)을 포함하는 구조를 가질 수 있다. 이 때, 홀 수송층으로 PEDOT를 사용하고, 발광층으로 PPV(Poly-Phenylenevinylene)계 및 폴리플루오렌(Polyfluorene)계 등 고분자 물질을 사용하며, 이를 스크린 인쇄나 잉크젯 인쇄방법, 레이저열전사방법(LITI: Laser induced thermal imaging) 등으로 형성할 수 있다.
- [0040] 물론 중간층(220)은 반드시 이에 한정되는 것은 아니고, 다양한 구조를 가질 수도 있음은 물론이다.
- [0041] 대향전극(230)은 액티브영역(AA) 상부에 배치되는데, 도 1에 도시된 것과 같이 액티브영역(AA)을 덮도록 배치될 수 있다. 즉, 대향전극(230)은 복수개의 유기발광소자(200)들에 있어서 일체(一體)로 형성되어 복수개의 화소전극(210)들에 대응할 수 있다. 이러한 대향전극(230)은 기판(110)의 액티브영역(AA)과 데드영역(DA)에 걸쳐 배치될 수 있다. 대향전극(230)은 (반)투명 전극 또는 반사형 전극으로 형성될 수 있다. 대향전극(230)이 (반)투명 전극으로 형성될 때에는 일함수가 작은 금속 즉, Li, Ca, LiF/Ca, LiF/Al, Al, Ag, Mg 및 이들의 화합물로 형성된 층과 ITO, IZO, ZnO 또는 In₂O₃ 등의 (반)투명 도전층을 가질 수 있다. 대향전극(230)이 반사형 전극으로 형성될 때에는 Li, Ca, LiF/Ca, LiF/Al, Al, Ag, Mg 및 이들의 화합물로 형성된 층을 가질 수 있다. 물론 대향전극(230)의 구성 및 재료가 이에 한정되는 것은 아니며 다양한 변형이 가능함은 물론이다.
- [0042] 한편, 기판(110)의 액티브영역(AA) 외측의 데드영역(DA)에는 전극전원공급라인(190)과, 이 전극전원공급라인(190)과 물리적으로 이격된 테스트라인(190')이 배치된다. 대향전극(230)은 기판(110)의 액티브영역(AA)과 데드영역(DA)에 걸쳐 배치되어, 데드영역(DA)의 전극전원공급라인(190)과 테스트라인(190')에 접촉한다. 특히, 대향전극(230)은 전극전원공급라인(190)에 면접촉하여, 전극전원을 공급받을 수 있다.
- [0043] 전극전원공급라인(190)은 층간절연막(160)과 외부층간절연막(160') 사이의 공간을 기준으로 기판(110)의 액티브영역(AA)에 가까운 곳에 위치하고, 테스트라인(190')은 층간절연막(160)과 외부층간절연막(160') 사이의 공간을 기준으로 기판(110)의 액티브영역(AA)으로부터 먼 곳에 위치할 수 있다. 그리고 대향전극(230)은 층간절연막

(160)의 외부충간절연막(160') 방향의 단부면(160a)과, 외부충간절연막(160')의 충간절연막(160) 방향의 단부면(160'a)과 접촉할 수 있다.

[0044] 전술한 바와 같이 종래의 유기발광 디스플레이 장치는 제조과정에서 대향전극(230)을 형성한 후 대향전극(230)과 전극전원공급라인(190)이 적절하게 접촉하고 있는지 여부를 확인하기 위해 둘 사이의 접촉저항을 측정하는 것이 불가능하다는 문제점이 있었다. 하지만 본 실시예에 따른 유기발광 디스플레이 장치는 전극전원공급라인(190) 외에 대향전극(230)과 접촉하는 테스트라인(190')을 구비하고 있기에, 이를 통해 전극전원공급라인(190)과 대향전극(230) 사이의 접촉저항을 효과적으로 측정할 수 있다.

[0045] 도 2는 도 1의 유기발광 디스플레이 장치, 또는 그 제조과정 중의 상태를 개략적으로 도시하는 평면도이고, 도 3은 도 2의 III-III선을 따라 취한 단면을 개략적으로 도시하는 단면도이다.

[0046] 도 2 및 도 3에 도시된 것과 같이 전극전원공급라인(190)은 액티브영역(AA)에서 제1데드영역(DA1)을 거쳐 제2데드영역(DA2)으로 연장된다. 이때 전극전원공급라인(190)은 두 개의 라인(190)들로 분기되어 제2데드영역(DA2)으로 연장되며, 라인(190)들 각각은 제2데드영역(DA2)에서 일단에 제1테스트단자(190a, 190b)를 가질 수 있다. 도면에서는 전극전원공급라인(190)이 액티브영역(AA) 내에서 두 개의 라인(190)들로 분기되어 제1데드영역(DA1)을 거쳐 제2데드영역(DA2)으로 연장되는 것으로 도시하고 있으나, 본 발명이 이에 한정되는 것은 아니다. 예컨대 전극전원공급라인(190)은 제1데드영역(DA1) 내에서 두 개의 라인(190)들로 분기될 수도 있다. 제1테스트단자(190a, 190b)는 그 상부의 층들에 형성된 개구를 통해 외부에 노출될 수 있다. 도 3에서는 제1테스트단자(190a, 190b) 상부의 제1절연막(181')에 형성된 개구를 통해 외부에 노출된 것으로 도시하고 있다.

[0047] 테스트라인(190')도 액티브영역(AA)에서 제1데드영역(DA1)을 거쳐 제2데드영역(DA2)으로 연장된다. 이때 테스트라인(190')은 두 개의 라인(190')들로 분기되어 제2데드영역(DA2)으로 연장되며, 라인(190')들 각각은 제2데드영역(DA2)에서 일단에 제2테스트단자(190'a, 190'b)를 가질 수 있다. 도면에서는 테스트라인(190')이 액티브영역(AA) 내에서 두 개의 라인(190')들로 분기되어 제1데드영역(DA1)을 거쳐 제2데드영역(DA2)으로 연장되는 것으로 도시하고 있으나, 본 발명이 이에 한정되는 것은 아니다. 예컨대 테스트라인(190')은 제1데드영역(DA1) 내에서 두 개의 라인(190')들로 분기될 수도 있다. 제2테스트단자(190'a, 190'b)는 그 상부의 층들에 형성된 개구를 통해 외부에 노출될 수 있다. 도 3에서는 제2테스트단자(190'a, 190'b) 상부의 제1절연막(181')과 충간절연막(160)에 형성된 개구를 통해 외부에 노출된 것으로 도시하고 있다.

[0048] 이와 같은 상황에서, 제1테스트단자(190a)와 제2테스트단자(190'a)에 정전류원을 연결하고, 그 상태에서 제1테스트단자(190b)의 제1전압과 제2테스트단자(190'b)의 제2전압을 측정하여, 전극전원공급라인(190)과 대향전극(230) 사이의 접촉면(CA, 도 1 참조)에서의 접촉저항을 측정할 수 있다. 즉, 제1테스트단자(190a)와 제2테스트단자(190'a)에 정전류원을 연결하였기에, 제1테스트단자(190b)의 제1전압과 제2테스트단자(190'b)의 제2전압의 차이를 정전류원의 전류값으로 나눈 값을 전극전원공급라인(190)과 대향전극(230) 사이의 대략적인 접촉저항으로 결정할 수 있다.

[0049] 이와 같은 접촉저항값이 사전설정된 범위 내에 속한다면, 전극전원공급라인(190)과 대향전극(230)이 적절하게 접촉하고 있는 것으로 확인할 수 있고, 접촉저항값이 사전설정된 범위 내에 속하지 않는다면, 전극전원공급라인(190)과 대향전극(230) 사이의 접촉불량이 발생한 것으로 확인할 수 있다.

[0050] 물론 이와 같이 전극전원공급라인(190)과 대향전극(230) 사이의 접촉저항을 대략적으로 측정함으로써 전극전원공급라인(190)과 대향전극(230) 사이의 접촉불량여부를 확인한 후에는, 제1데드영역(DA1)과 제2데드영역(DA2) 사이의 선(ℓ)을 따라 기판(110)을 절취함으로써, 최종 유기발광 디스플레이 장치에는 제1테스트단자(190a, 190b)나 제2테스트단자(190'a, 190'b)가 잔존하지 않을 수 있다. 하지만 그러한 경우라 하더라도 최종 유기발광 디스플레이 장치는 도 1에 도시된 것과 같이 전극전원공급라인(190) 외에 대향전극(230)과 접촉하는 테스트라인(190')을 갖는 구조를 취할 수밖에 없다. 아울러 그러한 전극전원공급라인(190)이나 테스트라인(190')의 선단의 단부면이 기판(110)의 가장자리의 단부면과 일치하게 될 수 있다.

[0051] 전극전원공급라인(190)은 박막트랜지스터(TFT1)의 소스/드레인전극(170)이 위치한 층과 게이트전극(150)이 위치한 층 중 어느 하나와 동일층에 위치할 수 있다. 이 경우 전극전원공급라인(190)은 박막트랜지스터(TFT1)의 소스/드레인전극(170)과 게이트전극(150) 중 전극전원공급라인(190)이 위치한 층과 동일한 층에 위치한 것과 동일한 층구조를 가지며 동일한 물질을 포함할 수 있다. 즉, 제조과정에 있어서 전극전원공급라인(190)은 박막트랜지스터(TFT1)의 소스/드레인전극(170)과 게이트전극(150) 중 전극전원공급라인(190)이 위치한 층과 동일한 층에 위치한 것과 동시에 형성될 수 있다. 도 1 내지 도 3에서는 예컨대 전극전원공급라인(190)이 박막트랜지스터

(TFT1)의 소스/드레인전극(170)과 동시에 형성되어 버퍼층(120) 상의 게이트절연막(140)을 덮는 층간절연막(160) 상에 배치된 구조를 도시하고 있다.

[0052] 테스트라인(190')도 박막트랜지스터(TFT1)의 소스/드레인전극(170)이 위치한 층과 게이트전극(150)이 위치한 층 중 어느 하나와 동일층에 위치할 수 있다. 이 경우 테스트라인(190')은 박막트랜지스터(TFT1)의 소스/드레인전극(170)과 게이트전극(150) 중 전극전원공급라인(190)이 위치한 층과 동일한 층에 위치한 것과 동일한 층구조를 가지며 동일한 물질을 포함할 수 있다. 즉, 제조과정에 있어서 테스트라인(190')은 박막트랜지스터(TFT1)의 소스/드레인전극(170)과 게이트전극(150) 중 테스트라인(190')이 위치한 층과 동일한 층에 위치한 것과 동시에 형성될 수 있다. 도 1 내지 도 3에서는 예컨대 테스트라인(190')이 박막트랜지스터(TFT1)의 게이트전극(150)과 동시에 형성되어 버퍼층(120) 상의 게이트절연막(140) 상에 배치된 구조를 도시하고 있다.

[0053] 물론 본 발명이 도 1 내지 도 3에 도시된 구조에 한정되는 것은 아니다. 예컨대 본 발명의 다른 일 실시예에 따른 유기발광 디스플레이 장치를 개략적으로 도시하는 단면도인 도 4에 도시된 것과 같이, 전극전원공급라인(190)과 테스트라인(190')이 동일층에 위치할 수도 있다. 도 4에서는 전극전원공급라인(190)과 테스트라인(190')이 박막트랜지스터(TFT1)의 게이트전극(150)과 동일층에 배치되는 것으로 도시하고 있으나 이 역시 예시적인 것일 뿐, 전극전원공급라인(190)과 테스트라인(190')이 박막트랜지스터(TFT1)의 소스/드레인전극(170)과 동일층에 배치될 수도 있다. 물론 테스트라인(190')과 전극전원공급라인(190)을 형성함에 있어서 상호 상이한 층에 형성할 경우에는 제1테스트단자(190a, 190b)나 제2테스트단자(190'a, 190'b)에 이르기까지 이들이 (평면도 상에서) 서로 교차할 수도 있는 등 그 위치 선정의 자유도를 높일 수 있는 효과가 있다.

[0054] 또한, 전극전원공급라인(190)과 테스트라인(190')이 상호 상이한 층에 배치되되, 도 1에 도시된 것과 달리 전극전원공급라인(190)이 박막트랜지스터(TFT1)의 게이트전극(150)과 동일층에 배치되고 테스트라인(190')은 박막트랜지스터(TFT1)의 소스/드레인전극(170)과 동일층에 배치될 수도 있다. 물론 동일층에 배치되는 것들은 동일물질로 동시에 형성되어, 동일한 층구조를 가질 수 있다.

[0055] 도 5는 본 발명의 또 다른 일 실시예에 따른 유기발광 디스플레이 장치를 개략적으로 도시하는 단면도이다. 본 실시예에 따른 유기발광 디스플레이 장치의 경우에는 게이트전극(150)이 제1도전층(151)과 제2도전층(152)을 갖는다.

[0056] 제1도전층(151)은 예컨대 IT0, IZO, ZnO, In₂O₃, IGO 또는 AZO를 포함함으로써, (반)투명전극으로 형성될 수 있다. 제2도전층(152)은 제1도전층(151)상에 배치될 수 있으며 Mo, MoW, Al계 합금 등과 같은 금속 또는 금속의 합금을 포함할 수 있으며, 단일층 또는 복합층의 구조를 취할 수 있다. 제2도전층(152)은 예컨대 Mo/Al/Mo의 적층 구조를 가질 수도 있다.

[0057] 화소전극(210)은 박막트랜지스터(TFT1)의 게이트전극(150) 중 제1도전층(151)과 동일층에 위치할 수 있다. 아울러 화소전극(210) 상의 소정 영역에는 필요에 따라 도전부(210')가 위치할 수 있는데, 이러한 도전부(210')는 박막트랜지스터(TFT1)의 게이트전극(150) 중 제2도전층(152)과 동일층에 위치할 수 있다. 즉, 박막트랜지스터(TFT1)의 게이트전극(150)을 형성할 시 화소전극(210)과 이를 덮는 도전층을 동시에 형성한 후, 화소전극(210) 상의 도전층을 패터닝하여 도전부(210')를 형성할 수 있다.

[0058] 박막트랜지스터(TFT1)의 소스/드레인전극(170) 중 어느 하나는 도전부(210')에 콘택함으로써, 화소전극(210)에 전기적으로 연결된다. 제조과정에서는 화소전극(210) 상의 도전층이 패터닝되지 않은 상태에서, 소스/드레인전극(170)을 형성하기 위해 새로운 도전층을 (화소전극(210) 상의 도전층까지 덮도록) 형성하고, 이러한 새로운 도전층을 패터닝하면서 화소전극(210) 상의 도전층이 동시에 패터닝되어 도전부(210')가 될 부분을 제외한 부분이 제거되도록 할 수 있다.

[0059] 이와 같은 구성을 통해, 박막트랜지스터(TFT1)를 형성하면서 유기발광소자(200)의 화소전극(210)을 동시에 형성할 수 있기에, 박막트랜지스터(TFT1) 상부에 유기발광소자(200)가 위치하는 경우보다 제조공정을 단순화할 수 있다. 아울러 유기발광소자(200)가 박막트랜지스터(TFT1)와 대략 동일층에 위치하기에, 박막트랜지스터(TFT1) 상부에 유기발광소자(200)가 위치하는 경우보다 유기발광 디스플레이 장치의 전체적인 두께를 더욱 얇게 할 수 있다.

[0060] 한편, 전극전원공급라인(190)과 테스트라인(190') 중 박막트랜지스터(TFT1)의 게이트전극(150)과 동일층에 위치하는 것은, 게이트전극(150)과 동일한 구조를 취할 수 있다. 도 5에서는 예시적으로 테스트라인(190')이 박막트랜지스터(TFT1)의 게이트전극(150)과 동일층에 위치하여, 제1테스트라인층(191')과 제2테스트라인층(192')을 갖

는 것으로 도시하고 있다.

- [0061] 도 6은 본 발명의 또 다른 일 실시예에 따른 유기발광 디스플레이 장치를 개략적으로 도시하는 단면도이다. 본 실시예에 따른 유기발광 디스플레이 장치의 경우, 전극전원공급라인(190)이 대향전극(230)에 직접 연결되는 것이 아니라, 대향전극(230)에 면접촉하는 연결부(193)를 통해 대향전극(230)에 전기적으로 연결된다.
- [0062] 이 경우, 전극전원공급라인(190)은 박막트랜지스터(TFT1)의 게이트전극(150)이 위치한 층과 동일층에 위치할 수 있다. 즉, 전극전원공급라인(190)은 게이트전극(150)과 동시에 형성되어, 게이트전극(150)과 동일한 층구조를 가지며 동일한 물질을 포함할 수 있다. 그리고 연결부(193)와 테스트라인(190')은 박막트랜지스터(TFT1)의 소스/드레인전극(170)이 위치한 층과 동일층에 위치할 수 있다. 즉, 연결부(193)와 테스트라인(190')은 소스/드레인전극(170)과 동시에 형성되어, 소스/드레인전극(170)과 동일한 층구조를 가지며 동일한 물질을 포함할 수 있다.
- [0063] 이와 같은 상황에서, 전극전원공급라인(190)으로부터 연장된 제1테스트단자와 테스트라인(190')으로부터 연장된 제2테스트단자에 정전류원을 연결하고, 그 상태에서 제1테스트단자의 제1전압과 제2테스트단자의 제2전압을 측정하여, 연결부(193)와 대향전극(230) 사이의 접촉면(CA)에서의 접촉저항을 측정할 수 있다. 제1테스트단자와 제2테스트단자는 예컨대 도 2에 도시된 것과 유사한 형태로 형성될 수 있다. 이때, 제1테스트단자와 제2테스트단자에 정전류원을 연결하였기에, 제1테스트단자의 제1전압과 제2테스트단자의 제2전압의 차이를 정전류원의 전류값으로 나눈 값을 연결부(193)와 대향전극(230) 사이의 대략적인 접촉저항으로 결정할 수 있다.
- [0064] 이와 같은 접촉저항값이 사전설정된 범위 내에 속한다면, 연결부(193)와 대향전극(230)이 적절하게 콘택하고 있는 것으로 확인할 수 있고, 접촉저항값이 사전설정된 범위 내에 속하지 않는다면, 연결부(193)와 대향전극(230) 사이의 콘택불량이 발생한 것으로 확인할 수 있다.
- [0065] 도 6에 도시된 것과 같은 유기발광 디스플레이 장치의 변형예로서, 테스트라인(190')은 전극전원공급라인(190)과 동일층에 위치할 수도 있다. 즉, 테스트라인(190')은 전극전원공급라인(190) 및 게이트전극(150)과 동시에 형성되어, 전극전원공급라인(190) 및 게이트전극(150)과 동일한 층구조를 가지며 동일한 물질을 포함할 수 있다. 물론 테스트라인(190')과 전극전원공급라인(190)을 형성함에 있어서 상호 상이한 층에 형성할 경우에는 제1테스트단자(190a, 190b)나 제2테스트단자(190'a, 190'b)에 이르기까지 이들이 (평면도 상에서) 서로 교차할 수도 있는 등 그 위치 선정의 자유도를 높일 수 있는 효과가 있다.
- [0066] 도 6에 도시된 것과 같은 유기발광 디스플레이 장치의 변형예로서, 박막트랜지스터(TFT1)의 게이트전극(150)이 도 5에 도시된 것과 같은 2층구조를 갖고, 유기발광소자(200)의 화소전극(210)이 박막트랜지스터(TFT1)의 게이트전극(150)의 제1도전층(151)과 동일층에 위치하도록 할 수도 있다.
- [0067] 지금까지는 유기발광 디스플레이 장치에 대해 설명하였으나, 본 발명은 이에 한정되지 않는다. 예컨대 유기발광 디스플레이 장치 제조방법 역시 본 발명의 범위에 속한다.
- [0068] 본 발명의 일 실시예에 따른 유기발광 디스플레이 장치 제조방법에 따르면, 액티브영역(AA)과 데드영역(DA)을 갖는 기판(110)을 준비하는 단계를 거친다. 이러한 기판(110)에는 버퍼층(120)이 형성되어 있을 수 있다.
- [0069] 기판(110)을 준비한 후, 기판(110)의 액티브영역(AA)에 위치하는 복수개의 박막트랜지스터(TFT1)들과, 기판(110)의 데드영역(DA)에 위치하며 일단에 제1테스트단자(190a, 190b)를 갖는 전극전원공급라인(190)과, 전극전원공급라인(190)과 이격되도록 기판(110)의 데드영역(DA)에 위치하며 일단에 제2테스트단자(190'a, 190'b)를 갖는 테스트라인(190')을 형성하는 단계를 거친다.
- [0070] 이때, 도 1에 도시된 것과 같이, 복수개의 박막트랜지스터(TFT1)들의 소스/드레인전극(170)과 게이트전극(150) 중 어느 하나와 전극전원공급라인(190)을 동일층에 동일물질로 동일한 층구조를 갖도록 동시에 형성하고, 복수개의 박막트랜지스터(TFT1)들의 소스/드레인전극(170)과 게이트전극(150) 중 다른 하나와 테스트라인(190')을 동일층에 동일물질로 동일한 층구조를 갖도록 동시에 형성할 수 있다. 또는 도 4에 도시된 것과 같이, 복수개의 박막트랜지스터(TFT1)들의 소스/드레인전극(170)과 게이트전극(150) 중 어느 하나와 전극전원공급라인(190) 및 테스트라인(190')을 동일층에 동일물질로 동일한 층구조를 갖도록 동시에 형성할 수 있다.
- [0071] 그 후, 기판(110)의 액티브영역(AA)에 위치하며 복수개의 박막트랜지스터(TFT1)들에 전기적으로 연결되도록 복수개의 화소전극(210)들을 형성하는 단계를 거치고, 이후 복수개의 화소전극(210)들에 대응되도록 기판(110)의 액티브영역(AA)과 데드영역(DA)에 걸쳐 위치하며 전극전원공급라인(190)과 면접촉하고 테스트라인(190')과 콘택하도록 대향전극(230)을 형성하는 단계를 거침으로써, 유기발광 디스플레이 장치를 제조할 수 있다.
- [0072] 물론 전극전원공급라인(190) 및 테스트라인(190')을 형성한 후, 즉 박막트랜지스터(TFT1)를 형성한 후 화소전극

(210)을 형성하는 것이 아니라, 도 5를 참조하여 전술한 것과 같이 박막트랜지스터(TFT1)를 형성하면서 화소전극(210)을 동시에 형성할 수도 있다.

[0073] 이와 같은 본 실시예에 따른 유기발광 디스플레이 장치의 제조방법에 따르면, 종래의 유기발광 디스플레이 장치의 제조공정에서 새로운 공정을 추가하지 않으면서도 테스트라인(190')을 형성할 수 있으며, 이를 통해 전극전원공급라인(190)과 대향전극(230)의 접촉저항을 용이하게 확인할 수 있다.

[0074] 물론, 유기발광 디스플레이 장치의 제조방법이 제1테스트단자(190a)와 제2테스트단자(190'a)에 정전리원을 연결하고, 제1테스트단자(190b)의 제1전압과 제2테스트단자(190'b)의 제2전압을 측정하여, 전극전원공급라인(190)과 대향전극(230) 사이의 접촉저항을 측정하는 단계까지 포함하는 것으로 이해될 수 있다. 나아가, 유기발광 디스플레이 장치 제조방법이 제1테드영역(DA1)과 제2테드영역(DA2) 사이의 선(ℓ , 도 2 참조)을 따라 기관(110)을 절취함으로써 제1테스트단자(190a, 190b)나 제2테스트단자(190'a, 190'b)를 제거하는 단계를 더 포함할 수도 있다.

[0075] 본 발명의 다른 일 실시예에 따른 유기발광 디스플레이 장치 제조방법에 따르면, 액티브영역(AA)과 데드영역(DA)을 갖는 기판(110)을 준비하는 단계를 거친다. 이러한 기판(110)에는 버퍼층(120)이 형성되어 있을 수 있다.

[0076] 기관(110)을 준비한 후, 기관(110)의 액티브영역(AA)에 위치하는 복수개의 박막트랜지스터(TFT1)들과, 기관(110)의 데드영역(DA)에 위치하며 일단에 제1테스트단자(190a, 190b)를 갖는 전극전원공급라인(190)과, 전극전원공급라인(190)에 연결하는 연결부(193)와, 전극전원공급라인(190) 및 연결부(193)와 이격되도록 기관(110)의 데드영역(DA)에 위치하며 일단에 제2테스트단자(190'a, 190'b)를 갖는 테스트라인(190')을 형성하는 단계를 거친다.

[0077] 이때, 도 6에 도시된 것과 같이, 복수개의 박막트랜지스터(TFT1)들의 게이트전극(150)과 전극전원공급라인(190)을 동일층에 동일물질로 동일한 층구조를 갖도록 동시에 형성하고, 복수개의 박막트랜지스터(TFT1)들의 소스/드레인전극(170)과 연결부(193)와 테스트라인(190')을 동일층에 동일물질로 동일한 층구조를 갖도록 동시에 형성할 수 있다.

[0078] 그 후, 기판(110)의 액티브영역(AA)에 위치하며 복수개의 박막트랜지스터(TFT1)들에 전기적으로 연결되도록 복수개의 화소전극(210)들을 형성하는 단계를 거치고, 이후 복수개의 화소전극(210)들에 대응하되 기판(110)의 액티브영역(AA)과 데드영역(DA)에 걸쳐 위치하며 연결부(193)와 면접촉하고 테스트라인(190')과 컨택하도록 대향전극(230)을 형성하는 단계를 거침으로써, 유기발광 디스플레이 장치를 제조할 수 있다.

[0079] 물론 전극전원공급라인(190) 및 테스트라인(190')을 형성한 후, 즉 박막트랜지스터(TFT1)를 형성한 후 화소전극(210)을 형성하는 것이 아니라, 도 5를 참조하여 전술한 것과 같이 박막트랜지스터(TFT1)를 형성하면서 화소전극(210)을 동시에 형성할 수도 있다.

[0080] 이와 같은 본 실시예에 따른 유기발광 디스플레이 장치의 제조방법에 따르면, 종래의 유기발광 디스플레이 장치의 제조공정에서 새로운 공정을 추가하지 않으면서도 테스트라인(190')을 형성할 수 있으며, 이를 통해 전극전원공급라인(190)과 대항전극(230)의 접촉저항을 용이하게 확인할 수 있다.

[0081] 물론, 유기발광 디스플레이 장치의 제조방법이 제1테스트단자(190a)와 제2테스트단자(190'a)에 정전류원을 연결하고, 제1테스트단자(190b)의 제1전압과 제2테스트단자(190'b)의 제2전압을 측정하여, 연결부(193)와 대향전극(230) 사이의 접촉저항을 측정하는 단계까지 포함하는 것으로 이해될 수 있다. 나아가, 유기발광 디스플레이 장치 제조방법이 제1테드영역(DA1)과 제2테드영역(DA2) 사이의 선(ℓ , 도 2 참조)을 따라 기판(110)을 절취함으로써 제1테스트단자(190a, 190b)나 제2테스트단자(190'a, 190'b)를 제거하는 단계를 더 포함할 수도 있다.

[0082] 본 발명은 도면에 도시된 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 당해 기술분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 다른 실시예가 가능하다는 점을 이해할 것이다. 따라서 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의하여 정해져야 할 것이다.

부호의 설명

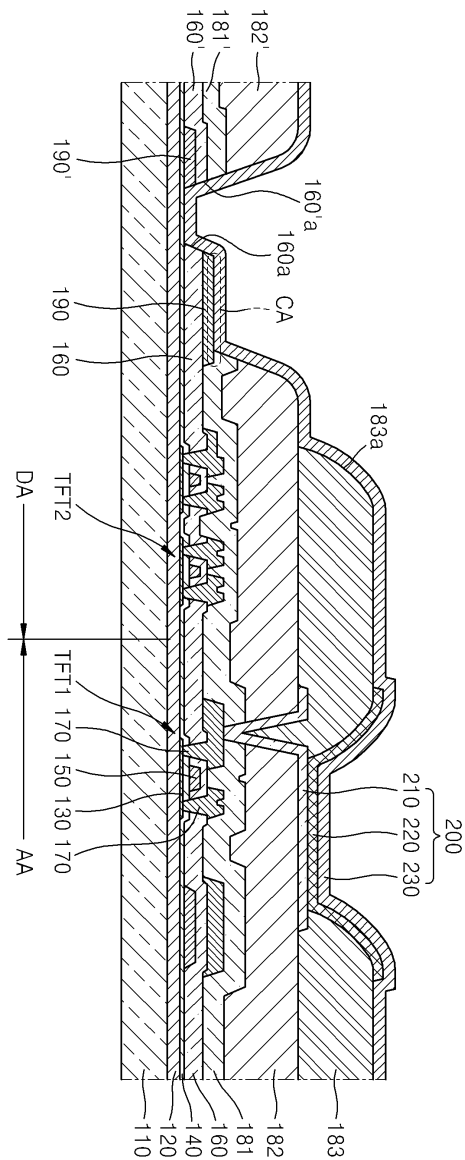
[0083] AA: 액티브영역 DA: 데드영역

110: 기판 140: 게이트절연막

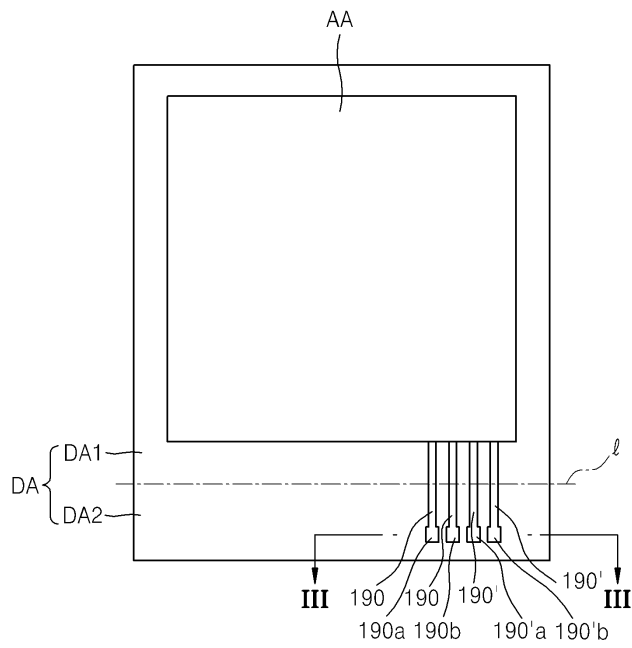
- | | |
|---------------------|-----------------------|
| 150: 게이트전극 | 160: 층간절연막 |
| 160': 외부층간절연막 | 170: 소스/드레인전극 |
| 181, 181': 제1절연막 | 182, 182': 제2절연막 |
| 190: 전극전원공급라인 | 190': 테스트라인 |
| 190a, 190b: 제1테스트단자 | 190'a, 190'b: 제2테스트단자 |
| 193: 연결부 | 200: 유기발광소자 |
| 210: 화소전극 | 220: 중간층 |
| 230: 대향전극 | |

도면

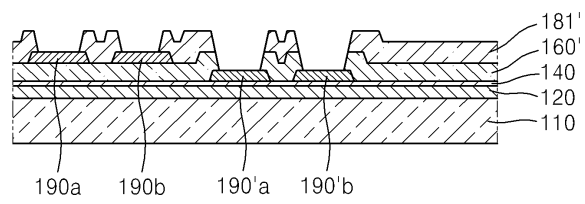
도면1



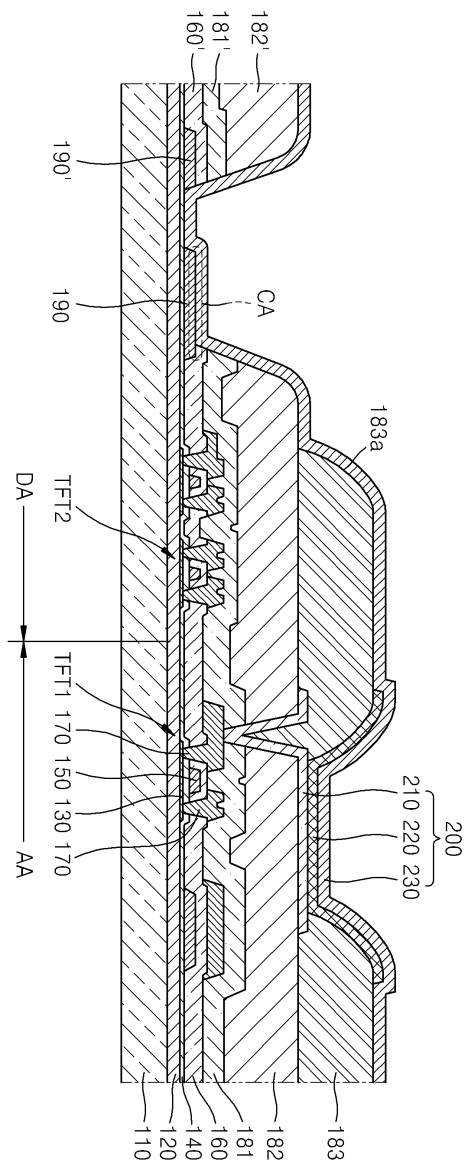
도면2



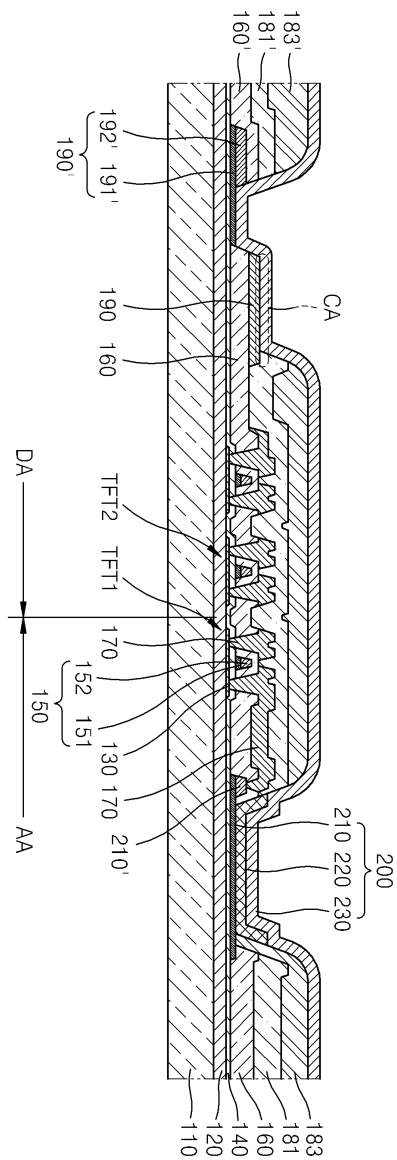
도면3



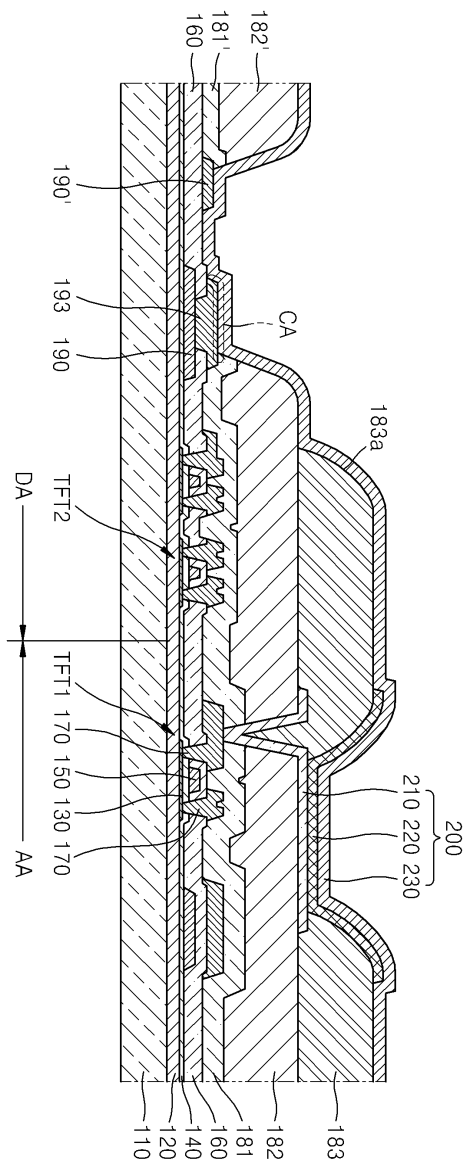
도면4



도면5



도면6



五

[illegible]