



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2013-0050080

(43) 공개일자 2013년05월15일

(51) 국제특허분류(Int. Cl.)

H01L 51/56 (2006.01)

(21) 출원번호 10-2011-0115231

(22) 출원일자 2011년11월07일

심사청구일자 2011년11월07일

(71) 출원인

최도현

서울특별시 양천구 목동동로 100, 1324동 401호  
(신정동, 목동신시가지아파트)

(72) 발명자

최도현

서울특별시 양천구 목동동로 100, 1324동 401호  
(신정동, 목동신시가지아파트)

전체 청구항 수 : 총 26 항

(54) 발명의 명칭 유기전계발광표시소자의 제조방법

**(57) 요약**

본 발명은 실리콘 질화막으로 구성되는 보호층을 소자에 영향을 주지 않고 열처리하여 소자특성 및 신뢰성을 개선시킨 유기전계발광표시소자의 제조방법에 관한 것으로, 더욱 상세하게는 양전극층, 유기전계발광층, 그리고 음극층을 순차적으로 형성하는 단계, 음극층을 덮고 그 상면을 평면화하는 평탄화층을 형성하는 단계, 그리고 실리콘 질화막으로 보호층을 형성하고, 엑시머 레이저 열처리 시 보호층 내에 열처리가 되지 않는 영역이 형성되지 않도록 균일하게 열처리하는 단계를 포함하는 것을 특징으로 한다.

**대표도**

도5, 도6

## 특허청구의 범위

### 청구항 1

투명기판 상에 제1 전극을 형성하는 단계;

상기 제1 전극 상에 유기전계발광층을 형성하는 단계;

상기 유기전계발광층 상에 제2 전극을 형성하는 단계;

상기 제2 전극 상에 상기 제2 전극을 덮고 그 상면을 평면화하는 평탄화층을 형성하는 단계;

상기 제2전극 및 상기 평탄화층을 포함하는 상기 투명기판 상에 실리콘 질화막으로 구성되는 보호층을 형성하는 단계;

상기 보호층을 엑시머 레이저를 사용하여 상기 보호층 내에 열처리가 되지 않는 영역이 형성되지 않도록 상기 실리콘 질화막 전체를 열처리하여 고밀도 균질막으로 변형시키는 단계를 포함하는 것을 특징으로 하는 유기전계 발광표시소자의 제조방법.

### 청구항 2

제1항에 있어서,

상기 제1 전극을 양극층으로 사용하고 상기 제2 전극은 음극층으로 사용하거나, 또는 상기 제1 전극을 음극층으로 사용하고 상기 제2 전극을 양극층으로 사용하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

### 청구항 3

제1항에 있어서,

상기 제1 전극으로 ITO층을 형성하는 단계;

상기 ITO층을 노출시키는 복수의 개구를 가지는 절연막을 형성하는 단계;

상기 ITO층과 직교하는 상기 절연막 상에 복수의 격벽을 형성하는 단계를 포함하는 것을 특징으로 하는 유기전계 발광표시소자의 제조방법.

### 청구항 4

제1항에 있어서,

상기 제1 전극 위에 또는 상기 제1 전극 아래에 보조 전극층을 형성하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

### 청구항 5

제1항에 있어서,

유기전계발광표시소자의 제조방법에 있어서, 상기 유기전계발광층은 호일주입층, 호일수송층, 유기발광층, 전자수송층, 그리고 전자주입층을 포함하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

### 청구항 6

제1항에 있어서,

상기 제2 전극 위에 유기물질 또는 무기물질로 형성되는 평탄화층을 형성하는 단계를 포함하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

### 청구항 7

제1항에 있어서,

상기 실리콘 질화막은 막 중에 수소를 함유하지 않는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

**청구항 8**

제1항에 있어서,

상기 실리콘 질화막은 1,500 Å 이하의 두께로 형성하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

**청구항 9**

제1항에 있어서,

상기 실리콘 질화막은 엑시머 레이저를 사용하여 열처리하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

**청구항 10**

제9항에 있어서,

상기 엑시머 레이저는 Ar<sub>2</sub>, Kr<sub>2</sub>, F<sub>2</sub>, Xe<sub>2</sub>, ArF 엑시머 레이저 중의 하나를 선택하여 열처리하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

**청구항 11**

제1항에 있어서,

상기 보호층은 열처리된 실리콘 질화막층을 둘 이상의 복합층으로 형성하는 단계를 더 포함하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

**청구항 12**

제1항에 있어서,

상기 보호층은 실리콘 질화막 및 알루미늄 산화물을 둘 이상의 복합층으로 형성하는 단계를 더 포함하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

**청구항 13**

제1항에 있어서,

상기 보호층 상에 외부 보호캡을 접착 봉지하는 단계를 더 포함하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

**청구항 14**

투명기관 상에 복수의 트랜지스터와 한 개 이상의 커패시터로 구성되고 제1 전극을 가지는 구동부를 형성하는 단계;

상기 구동부의 제1 전극 상에 유기발광층을 형성하는 단계;

상기 유기발광층 상에 제2 전극을 형성하는 단계;

상기 제2 전극 상에 상기 제2 전극을 덮고 그 상면을 평면화하는 평탄화층을 형성하는 단계;

상기 제2전극 및 상기 평탄화층을 포함하는 상기 투명기관 상에 실리콘 질화막으로 구성되는 보호층을 형성하는 단계;

상기 보호층을 엑시머 레이저를 사용하여 상기 보호층 내에 열처리가 되지 않는 영역이 형성되지 않도록 상기 실리콘 질화막 전체를 열처리하여 고밀도 균질막으로 변형시키는 단계를 포함하는 것을 특징으로 하는 유기전계 발광표시소자의 제조방법.

**청구항 15**

제14항에 있어서,

상기 투명기관 상에 형성되는 상기 구동부는 드라이빙 트랜지스터, 스위칭 트랜지스터 및 커패시터로 구성되는

것을 특징으로 하는 유기전계발광표시소자의 제조방법.

**청구항 16**

제14항에 있어서,

상기 투명기판 상에 절연막과 상기 절연막에 활성층 및 커패시턴스층을 형성하는 단계;

상기 절연막 및 상기 활성층 상에 게이트 절연막을 형성하는 단계;

상기 활성층과 대응되는 상기 절연막 상에 게이트 전극을 형성하는 단계;

상기 활성층에 소오스 및 드레인 전극을 형성하는 단계;

상기 게이트 절연막 및 상기 게이트 전극을 포함하는 투명기판 상에 제2 절연막을 형성하는 단계;

상기 소오스 및 상기 드레인에 대응하는 상기 제2 절연막과 상기 게이트 절연막을 선택적으로 식각하여 콘택홀을 형성하는 단계;

상기 드라이빙 트랜지스터의 소오스에 해당하는 콘택홀에 버스전극과 드레인에 대응하는 콘택홀에 제1 전극층을 형성하는 단계;

상기 스위칭 트랜지스터 소오스의 버스 전극 상에 시그널 라인과 상기 드라이빙 트랜지스터의 상기 게이트 전극 및 상기 스위칭 트랜지스터의 상기 드레인에 상기 커패시터와 연결되는 저장 전극을 형성하는 단계를 포함하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

**청구항 17**

제14항에 있어서,

상기 제1 전극을 양극층으로 사용하고 상기 제2 전극은 음극층으로 사용하거나, 또는 상기 제1 전극을 음극층으로 사용하고 상기 제2 전극을 양극층으로 사용하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

**청구항 18**

제14항에 있어서,

상기 유기전계발광층은 호일주입층, 호일수송층, 유기발광층, 전자수송층, 그리고 전자주입층을 포함하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

**청구항 19**

제14항에 있어서,

상기 제2 전극층 위에 유기물질 또는 무기물질로 형성되는 평탄화층을 형성하는 단계를 더 포함하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

**청구항 20**

제14항에 있어서,

상기 실리콘 질화막은 막 중에 수소를 함유하지 않는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

**청구항 21**

제14항에 있어서,

상기 실리콘 질화막은 1,500 Å 이하의 두께로 형성하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

**청구항 22**

제14항에 있어서,

상기 실리콘 질화막은 엑시머 레이저를 사용하여 열처리하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

**청구항 23**

제22항에 있어서,

엑시머 레이저는 Ar<sub>2</sub>, Kr<sub>2</sub>, F<sub>2</sub>, Xe<sub>2</sub>, ArF 엑시머 레이저 중의 하나를 선택하여 열처리하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

**청구항 24**

제14항에 있어서,

상기 보호층은 열처리된 실리콘 질화막층을 둘 이상의 복합층으로 형성하는 단계를 더 포함하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

**청구항 25**

제14항에 있어서,

상기 보호층은 실리콘 질화막 및 알루미늄 산화물을 둘 이상의 복합층으로 형성하는 단계를 더 포함하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

**청구항 26**

제14항에 있어서,

상기 보호층 상에 외부 보호캡을 접착 봉지하는 단계를 더 포함하는 것을 특징으로 하는 유기전계발광표시소자의 제조방법.

**명세서**

**발명의 상세한 설명**

**기술 분야**

[0001] 본 발명은 유기전계발광표시소자의 제조에 관한 것으로서, 특히 평탄화층 상에 실리콘 질화막으로 보호층을 형성하고, 그 보호층 내에 열처리가 되지 않는 영역이 형성되지 않도록 레이저로 막 전체를 균일하게 열처리함으로써, 외부로부터 산소 및 수분 등의 침투를 효과적으로 억제할 수 있는 유기전계발광표시소자의 제조방법에 관한 것이다.

**배경 기술**

[0002] 최근 정보통신 기술이 발달하면서 정보화 사회에 부응하기 위한 소비자의 요구도 다양해지고 있으며, 그에 따른 액정표시소자(Liquid Crystal Display: LCD)와 같은 평판 디스플레이(Flat Panel Display: FPD) 소자의 수요가 폭발적으로 증가하고 있다.

[0003] 따라서 평판 디스플레이 소자의 경우, 그 응용 분야에 알맞게 대형화, 소형화, 고정세화, 저가격화, 박형화 등의 다양한 특성을 가질 필요가 있으며, 이를 위해 기존의 액정표시소자 이외에 유기전계발광표시소자(Organic Light Emitting Display: OLED)와 같은 새로운 평판 디스플레이 소자의 개발 및 상용화가 진행되고 있다.

[0004] 이러한 유기전계발광표시소자는 수광 형태인 액정표시소자에 비해 자체발광 형태로 응답속도가 빠를 뿐만 아니라 휘도가 우수하며, 구조가 간단하고 경량박형 등의 많은 장점을 갖고 있어, 소비자들의 다양한 요구를 만족시킬 수 있는 차세대 평판디스플레이로서 주목을 받고 있다.

[0005] 상술한 유기전계발광표시소자는 유리, 플라스틱 등의 투명기관 위에 투명 전도성 양극층, 호일주입층(Hole Injection Layer), 호일수송층(Hole Transport Layer), 유기발광층(Organic Light Emitting Layer), 전자수송층(Electron Transport Layer) 및 음극층을 순차적으로 적층하여 만들어진다.

[0006] 상술한 유기발광표시소자에서 유기발광층으로 사용되는 유기물질은 불순물에 의한 오염, 산화 및 수분 등에 매우 민감하므로 소자의 보호를 위해 밀폐된 보호층이 필요하다.

[0007] 그리고 음극층의 경우 효과적인 전자주입과 구동전압을 낮추기 위해 낮은 일함수(Work Function)를 갖는 금속을

사용하는데, 이들 금속 역시 외부의 산소나 수분 등에 매우 민감한 특성을 가지고 있어, 음극층이 외부 공기에 노출될 경우, 음극층을 이루는 금속의 산화에 의해 소자의 발광 휘도 및 발광 균일성과 같은 발광 특성이 현저히 저하될 뿐만 아니라 유기전계발광표시소자의 수명도 단축된다.

- [0008] 또한, 유리기관과 금속캡의 접합면에 미세한 구멍(Pin Hole)이나 갈라짐(Crack) 등과 같은 결함이 존재하는 경우, 산소나 수분 등이 구멍이나 갈라진 틈을 통해 유기발광층으로 유입되어 유기발광층을 열화(Degradation)시켜 소자의 수명을 급격히 저하시킨다.
- [0009] 따라서 유기전계발광표시소자의 신뢰성 확보를 위해 유기발광층을 포함하는 소자부를 외부 공기와 완전히 차단시켜 산소나 수분 등의 침투에 의한 열화를 방지해야 한다.
- [0010] 이하 첨부된 도면을 참고하여 종래 기술의 유기전계발광표시소자 제조 시 유기발광층을 외부와 차단하는 제조방법에 대하여 상세하게 설명하면 다음과 같다.
- [0011] 도1은 종래 제1 기술의 유기전계발광표시소자의 공정 단면도이다.
- [0012] 종래 제1 기술에서는 투명기관(11)에 ITO 등으로 구성되는 양전극층(12)을 스퍼터링(Sputtering) 방법을 이용하여 일정한 두께로 전면 적층하고, 광리소그래피(Photolithography) 및 식각(Etching) 등의 기술을 이용하여 제1 전극(12)을 형성한다.
- [0013] 그리고 상기 제1 전극(12) 포함하는 상기 투명기관(11) 상에 포지티브 타입(Positive Type)의 유기감광성 물질로 유기 절연층을 일정한 두께로 전면 적층하고, 광리소그래피 등의 기술을 이용하여 유기절연층패턴(13)을 형성한다.
- [0014] 그리고 상기 유기절연층패턴(13) 상에 네가티브 타입(Negative Type)의 유기감광성 물질을 전면 적층하고, 광리소그래피 등의 기술을 이용하여 오버행(Overhang) 구조의 역경사(Negative Profile)를 가지는 격벽(14)을 형성한다.
- [0015] 그리고 상기 제1 전극(12), 상기 유기절연층패턴(13) 및 상기 격벽(14)을 포함하는 상기 투명기관(11)을 진공증착 장치 내로 이동하고, 상기 제1 전극(12) 상에 호울주입층(15), 호울수송층(16), 유기발광층(17), 전자수송층(18)을 순차적으로 형성한다.
- [0016] 여기서 상기 유기발광층(17)의 재료로는 미국특허 U.S Patent No. 4,769,292호와 5,294,870호에 언급되어 있는 저분자 물질인 알루미늄 트리스(8-히드록시퀴놀린)(Aluminium Tris(8-Hydroxyquinoline): Alq<sub>3</sub>), 페릴렌(Perylene) 등의 형광 발광물질(Fluorescent Emitting Material)과 미국특허 U.S Patent No. 6,097,147호에서 언급되어 있는 저분자 물질인 2, 3, 7, 8, 12, 17, 18 - 옥타메틸 - 21H, 23H - 포핀플라티늄(Platinum 2, 3, 7, 8, 12, 17, 18 - Octaethyl - 21H, 23H - Porphine Platinum: PtOEP), 이리디움 착물(Iridium Complex, Ex: Ir(PPy)<sub>3</sub>)과 같은 인광 발광물질(Phosphorescent Emitting material) 등이 사용된다. 또한 인광 유기전계발광표시소자의 경우 상기 호울수송층(16)과 상기 전자수송층(18) 사이에 바소큐프로인(Bathocuproine: BCP), 카바졸 비페닐(Carbazole Biphenyl: CBP), N, N'- 디페닐 - N, N' -비스 - 알파 - 나프틸벤질리덴(N, N' - Diphenyl - N, N' - Bis - Alpha - Naphthylbenzidine: NPD)와 같은 유기물로 블러킹층(Blocking Layer)을 형성한다.
- [0017] 여기서 상기 호울주입층(15), 상기 호울수송층(16) 및 상기 전자수송층(18)은 유기전계발광표시소자의 발광효율을 증가시키는 보조적인 기능을 한다.
- [0018] 또한 고분자 유기물로 형성되는 유기전계발광표시소자의 경우에는 양극층과 음극층 사이에 호울수송층과 유기발광층으로 구성되는 2층 구조를 가지며, 그 소자에 사용되는 물질은 U.S. Patent No. 5,399,502 호 및 5,807,627 호에서 사용한 컨쥬게이티드 폴리머(Conjugated Polymer)의 일종인 폴리페닐렌비닐렌(Poly(Phenylvinylene) Derivative, PPV), 폴리싸이오펜(Poly(thiophene)), 폴리에틸헥실옥시비닐렌(Poly(2,5-dialkoxyphenylenevinylene), PDMeOPV) 등의 전도성 고분자를 사용한다.
- [0019] 그리고 전기전도도가 양호한 금속인 Al 등으로 상기 음전극층(19)을 열증착법(Thermal Evaporation) 등의 방법을 이용하여 일정한 두께로 연속 적층하여 상기 제2 전극(19)을 순차적으로 형성한다.
- [0020] 그리고 상기 제2 전극(19)을 포함한 상기 투명기관(11) 상의 봉지 영역에 유기물 접합제(22)를 설치하고, 그 전면에 제습제(Desiccant)(20)를 포함하는 금속캡(Metal Cap)(21)을 접착하여 유기발광표시소자를 외부와 차단시킨다.

- [0021] 상기의 유기전계발광표시소자는 상기 제1 전극(12)과 상기 제2 전극(19) 사이에 전압을 인가하면 상기 제1 전극(12)으로부터 상기 호일주입층(15)과 상기 호일수송층(16)을 통하여 상기 유기발광층(17) 안으로 호일이 주입되고, 상기 제2 전극(19)으로부터 상기 전자수송층(18)을 통하여 상기 유기발광층(17) 안으로 전자가 주입되어 전자와 호일이 재결합되면서 전자가 여기된 후에 바닥 상태로 떨어지면서 빛을 방출한다.
- [0022] 상기의 종래 제1 기술을 이용한 유기전계발광표시소자의 제조방법은 상기 제습제(20)를 포함하는 상기 금속캡(21)이 상기 제2 전극(19) 표면에서 떨어져 있어 상기 금속캡(21)이 완전히 접촉 방지되지 못하면 상기 유기발광층(17) 및 상기 제2 전극(19)이 외부로부터 침투된 수분 및 산소 등에 접촉되어 열화되는 문제가 있다.
- [0023] 또한 상기 제습제(20) 및 상기 금속캡(21)을 유기전계발광표시소자 위에 접촉하는 공정이 복잡하고, 중대형 유기전계발광표시소자 제작 시에는 상기 금속캡(21) 접합부의 면가공 정밀도 저하 때문에 완전한 밀봉이 되지 않아 외부로부터 수분 및 산소 등이 쉽게 침투하여 유기전계발광표시소자를 열화시키는 문제가 있다.
- [0024] 도2는 종래 제2 기술의 능동형 유기전계발광표시소자(Active Matrix Organic Light Emitting Display: AMOLED)의 공정 단면도이다.
- [0025] 유기전계발광표시소자는 구동방식에 따라서 능동형(Active Type)과 수동형(Passive Type)으로 구분되며, 수동형 유기전계발광표시소자(Passive Matrix Organic Light Emitting Display: PMOLED)는 패널의 크기가 증가함에 따라 소비전력 효율이 낮아지고, 소자의 신뢰성이 떨어지는 등의 문제가 있어 중대형 패널의 경우에는 다결정 실리콘 박막트랜지스터(Polycrystalline Silicon Thin Film Transistor: Poly-Si TFT) 혹은 단결정 실리콘 트랜지스터를 픽셀 구동소자로 사용하는 능동형 유기전계발광표시소자가 사용되고 있다.
- [0026] 도2를 참고하여 능동형 유기전계발광표시소자(Active Matrix Organic Light Emitting Display: AMOLED)의 제조방법을 상세하게 설명하면 다음과 같다.
- [0027] 종래 제2 기술에서는 투명기판(211) 상에 비정질 실리콘 또는 다결정 실리콘을 활성층으로 사용하는 복수의 트랜지스터와 한 개 이상의 커패시터로 구성되는 구동부(230)를 가지는 백플레인(240)을 형성한다.
- [0028] 상기 백플레인(240) 내에 실리콘 산화막 또는 실리콘 질화막 등의 무기절연물질(231)을 적층하여 드라이빙 트랜지스터의 드레인 영역에 대응하는 부분에 콘택홀을 형성하고, 콘택홀 영역에 ITO 전극층(212)을 형성한다.
- [0029] 그리고 상기 백플레인(240) 상에 폴리이미드(PI)와 같은 유기절연물질(232)을 전면 적층한 후, 상기 ITO 전극층(212)의 소정영역을 노출시켜 유기발광표시소자의 표시부를 형성한다.
- [0030] 그리고 상기 ITO 전극층(212)의 소정영역이 노출된 상기 백플레인(240)을 진공증착 장치 내로 이동하고, 섀도우 마스크(Shadow Mask)를 이용하여 유기전계발광표시소자의 표시부 상에 호일주입층(215), 호일수송층(216), 유기발광층(217), 전자수송층(218)을 순차적으로 형성한다. 여기서 사용되는 유기발광층(217)의 재료는 종래의 제1 기술에서 사용하는 물질 등을 사용한다.
- [0031] 그리고 열증착법, 전자빔법, 스퍼터링 등의 방법을 이용하여 Al, Li/Al, MgAg, Ca 등의 전기전도도가 양호한 금속을 일정한 두께로 연속 적층하여 유기발광표시소자의 음전극층(219)을 형성한다.
- [0032] 상기와 같은 유기전계발광표시소자는 상기 백플레인(240) 상에 형성되어 있는 상기 ITO 전극(212)을 통해 유기전계발광소자 내부로 전류가 주입된다. 상기 ITO 전극(212)과 상기 유기발광표시소자의 음전극층(219) 사이에 전압이 인가되면 TFT 소자로부터 상기 호일주입층(215)과 상기 호일수송층(216)을 통하여 호일이 주입되고, 상기 음전극층(219)으로부터 상기 전자수송층(218)을 통하여 전자가 주입되어 상기 유기발광층(217) 내에서 재결합되면서 전자가 여기된 후에 바닥 상태로 떨어지면서 빛을 방출한다.
- [0033] 그리고 상기 유기발광층(217)은 수분과 산소 등에 취약하기 때문에, 상기 유기발광표시소자의 음전극층(219)을 포함한 전면에 실리콘 질화막이나 유기물 등을 일정한 두께로 적층하여 제1 보호층(249)을 형성하여 제1 기판(250)을 완성한다.
- [0034] 그리고 상기 제1 기판(250) 상의 유기전계발광표시소자가 설치된 면이나 혹은 그 면과 마주하는 유리로 구성된 제2 기판(260)의 한 면 위의 소정의 봉지영역에 프릿그라스(Frit Glass)(251)를 설치한다.
- [0035] 그리고 유기전계발광표시소자의 봉지를 위하여 상기 프릿그라스(251)가 설치된 상기 제1 기판(250)의 한 면과 상기 제2 기판(260)의 한 면을 마주하여 합착한 후, 외부로부터 상기 제1 기판(250)이나 상기 제2 기판(260)의 한 쪽 면을 통하여 봉지영역에 IR 레이저를 조사하여 봉지공정을 완료한다.

- [0036] 종래 제2 기술의 유기전계발광표시소자 제조방법은 상기 제1 기판(250)과 상기 제2 기판(260)의 재료로 유리를 사용하기 때문에 접합부의 면가공 균일도가 양호하고, 접착재료로 유리를 사용하기 때문에 외부로부터 수분 및 산소의 침투를 효과적으로 방지할 수 있다.
- [0037] 그러나 종래 제2 기술의 경우, 구조적으로 레이저를 사용하여 유리재료를 용융 접합할 때 발생하는 스트레스 및 외부 충격에 매우 약한 구조를 이루고 있어 유기전계발광표시소자 제조 시에 신뢰성 및 수율 등이 나빠지는 문제가 있다.
- [0038] 도3은 종래 제3 기술의 유기전계발광표시소자의 공정 단면도이다.
- [0039] 종래 제3 기술에서는 투명기판(311) 상에 비정질 실리콘 또는 다결정 실리콘을 활성층으로 사용하는 복수의 트랜지스터와 한 개 이상의 커패시터로 구성되는 구동부(330)를 가지는 백플레인(340)을 형성한다.
- [0040] 상기 백플레인(340) 내에 실리콘 산화막 또는 실리콘 질화막 등의 무기절연물질(331)을 적층하여 드라이빙 트랜지스터의 드레인 영역에 대응하는 부분에 콘택홀을 형성하고, 그 콘택홀 영역에 ITO 전극층(312)을 형성한다.
- [0041] 그리고 상기 백플레인(340) 상에 폴리이미드(PI)와 같은 유기절연물질(332)을 전면 적층한 후, 상기 ITO 전극층(312)의 소정영역을 노출시켜 유기발광표시소자의 표시부를 형성한다.
- [0042] 상기 유기발광표시소자의 표시부에 호일주입층(315), 호일수송층(316), 유기발광층(317), 전자수송층(318), 음전극층(319)을 순차적으로 형성한다.
- [0043] 그리고 상기 유기발광층(317)을 외부의 수분과 산소 등의 침투로부터 보호하기 위하여, PECVD 등의 방법으로 일정한 두께를 가지는 실리콘 질화막을 전면 적층하여, 제1 보호층(349)을 형성함으로써 제1 기판(350)을 완성한다.
- [0044] 그리고 양면에 접착물질이 부착된 일정한 두께의 유기물 시트(Organic Sheet)(361)의 한 면을 라미네이팅(Laminating) 기술을 이용하여 별도의 제2 기판(360)에 부착한다. 여기서 상기 제2 기판(360)의 재료로는 유리, 플라스틱, 금속판 등이 사용된다.
- [0045] 그리고 유기전계발광표시소자의 봉지를 위하여 상기 제1 기판(350)과 상기 제2 기판(360) 사이에 유기물 시트(361)가 설치되도록 상기 제1 기판(350)과 상기 제2 기판(360)을 합착하여 봉지공정을 완료한다.
- [0046] 종래 제3 기술의 유기전계발광표시소자 제조방법은 외부 충격이나 스트레스 등에 강한 구조를 가지고 있지만, 봉지공정이 복잡해지는 문제가 있으며, 공정 중에 상기 제1 보호층(349)과 상기 유기물 시트(361) 사이에 먼지와 같은 이물질이나 공정 진행시 발생하는 결함이 개재될 경우, 외부로부터 수분 및 산소의 침투를 효과적으로 방지할 수 없는 문제가 있다.
- [0047] 또한 상기 제2 기판(360) 상에 상기 유기물 시트(361)를 설치할 때, 상기 제2 기판(360)과 상기 유기물 시트(361) 사이에 이물질이나 기포 등과 같은 결함들이 개재될 경우, 소자의 신뢰성 및 제조수율 등이 나빠지는 문제가 있다.
- [0048] 도4는 종래 제4 기술의 유기전계발광표시소자의 단면도이다.
- [0049] 종래 제4 기술에서는 유리, 석영 또는 투명 플라스틱과 같은 투명기판(411) 상에 인듐 주석 산화물(ITO), 인듐 아연 화합물(IXO), 산화아연(TO), 주석, 금, 백금, 등과 같은 물질을 사용하여 양극층(412)을 형성한다.
- [0050] 상기 양극층(412) 상에 호일주입층(415), 호일수송층(416), 유기발광층(417), 전자수송층(418), 음전극층(419)을 순차적으로 형성한다.
- [0051] 그리고 상기 음전극층(419)을 포함하는 상기 투명기판(411) 상에 상기 유기발광층(417) 및 상기 음극층(419) 등이 외부의 산소 및 수분 등의 침투로 열화되는 것을 억제하기 위하여 100 Å ~ 50,000 Å 정도의 최초 박막 두께( $d_1$ )를 가지는 실리콘계열의 절연물질을 적층하여 보호층(470)을 형성한다.
- [0052] 여기서 상기 보호층(470)은 화학기상증착, 스퍼터링, 진공증착 또는 전자빔 등의 방법으로 실리콘 산화막( $\text{SiO}_2$ ), 실리콘 질산화막( $\text{SiO}_x\text{N}_y$ ) 또는 실리콘 질화막( $\text{Si}_3\text{N}_4$  또는  $\text{SiN}_x$ ) 중에서 선택된 단층 막 또는 두 개 이상의 복수의 박막으로 형성한다.
- [0053] 여기서 화학 기상 증착 방법을 사용하여 실리콘 계열의 절연물질로 상기 보호층(470)을 형성하는 경우, 25 °C

~ 300 °C의 온도 범위에서 SiN<sub>x</sub>는 불활성 기체와 함께 반응가스로 SiH<sub>4</sub>, NH<sub>3</sub>, N<sub>2</sub> 가스를 사용하고, SiON은 불활성 기체와 함께 반응가스로 SiH<sub>4</sub>, N<sub>2</sub>O, NH<sub>3</sub>, N<sub>2</sub> 가스를 사용하며, SiO<sub>2</sub>는 불활성 기체와 함께 반응가스로 SiH<sub>4</sub>와 O<sub>2</sub> 가스를 각각 사용하여 공정을 실시한다.

[0054] 여기서 스퍼터링 방법을 사용하여 상기 실리콘 계열의 절연 물질들로 상기 보호층(470)을 형성하는 경우에는 25 °C ~ 300 °C의 온도 범위에서 SiN<sub>x</sub>, SiON, SiO<sub>2</sub>는 각각 SiN<sub>x</sub>, SiON, SiO<sub>2</sub> 타겟을 이용하여 공정을 실시한다.

[0055] 그리고 상기 보호층(470) 내에 존재하는 결함을 제거하기 위하여 엑시머 레이저를 사용하여 최초의 박막 두께(d<sub>1</sub>)에서 표면층의 일부분(d<sub>2</sub>)만을 국부적으로 열처리한다.

[0056] 여기서 상기 보호층(470)의 열처리에 사용되는 엑시머 레이저는 Ar<sub>2</sub>(파장= 126 nm), Kr<sub>2</sub>(파장= 146 nm), F<sub>2</sub>(파장= 157 nm), Xe<sub>2</sub>(파장= 172 nm), ArF(파장= 193 nm), KrF(파장= 248 nm), XeCl(파장= 308 nm), XeF(파장= 351 nm) 엑시머 레이저 중의 하나를 사용하며, 상기의 국부적으로 열처리된 일부분의 두께(d<sub>2</sub>)가 10 ~ 10,000Å 정도 되도록 형성한다.

[0057] 여기서 상기 보호층(470) 표면에 엑시머 레이저를 조사하면 상기 보호층(470) 내부에 레이저 빛이 흡수되는 극히 얇은 표면층(d<sub>1</sub>)만 국부적 열처리가 이루어진다. 그 결과 상기 보호층(470)은 두께 d<sub>1</sub>의 열처리된 양질의 박막층 영역과 열처리가 되지 않아 막질 개선이 되지 않는 두께 d<sub>2</sub>의 최초 박막층 영역이 연속하는 2중층 구조로 형성된다.

[0058] 그리고 도4에서 도시는 생략하였으나 유기전계발광표시소자 내에서 발생하는 가스 방출 물질들에 의한 열화를 방지하기 위해, 상기 음극층(419)과 상기 보호층(470) 사이에 산화칼슘(CaO), 이트륨산화막(Y<sub>2</sub>O<sub>3</sub>), 산화마그네슘(MgO)과 같은 물질들을 사용하여 제습제층을 100 Å ~ 50,000 Å 정도의 두께로 형성할 수도 있다.

[0059] 그리고 상기 투명기판(411) 상에 상술한 구조를 덮도록 유리, AS수지, ABS 수지, 폴리프로필렌(PP), 폴리스티렌(HIPS), 폴리 메틸 메타크릴릭 에시드(PMMA), 폴리카보네이트 및 금속 등으로 이루어진 외부 보호캡을 접착 봉지하여 상기 보호층(470)의 기계적 강도를 보강할 수도 있다.

[0060] 상기와 같은 종래 제4 기술은 봉지 재료로 상술한 실리콘 계열의 절연물질들을 박막 형태로 사용하기 때문에 경량박형의 유기전계발광표시소자를 제작할 수 있으며, 상기 보호층(470)의 표면층(d<sub>2</sub>) 일부에 고온으로 열처리된 양질의 보호막을 형성할 수 있어 상기 유기발광층(417)을 효과적으로 보호할 수 있다.

[0061] 그러나 상기와 같은 종래 제4 기술은 상기 보호층(470)을 형성할 때 국부적으로 표면층(d<sub>2</sub>)만을 열처리하기 때문에 두께 d<sub>1</sub>과 d<sub>2</sub>의 차이만큼 열처리가 되지 않는 영역이 형성되므로 PECVD 또는 스퍼터링 등의 방법을 이용하여 최초 실리콘 질화막을 적층할 때 공정 시간이 늘어나 생산성이 저하되는 문제가 있으며, 또한 열처리가 되지 않는 영역 내에 존재하는 다수의 내부 결함들에 의해 소자의 성능 및 신뢰성 등이 떨어지는 문제가 있다.

[0062] 그리고 엑시머 레이저 열처리 시, 상기 d<sub>1</sub>과 상기 d<sub>2</sub> 사이에서 발생하는 스트레스 등에 의해 상기 보호층(470)의 부착성 및 기계적 강도 등이 나빠지는 문제가 있다.

[0063] 그리고 상기와 같은 종래 제4 기술은 상술한 실리콘 산화막(SiO<sub>2</sub>, 에너지 갭= 9.0eV), 실리콘 질산화막(SiO<sub>x</sub>N<sub>y</sub>) 또는 실리콘 질화막(Si<sub>3</sub>N<sub>4</sub> 또는 SiN<sub>x</sub>, 에너지 갭= 5.0 eV ~ 6.0 eV) 중에서 선택된 단층막 또는 둘 이상의 복합층으로 상기 보호층(470)을 형성할 경우, 실리콘 산화막 및 실리콘 질산화막은 상술한 Ar<sub>2</sub>(파장= 126 nm, 포톤 에너지= 9.8 eV), Kr<sub>2</sub>(파장= 146 nm, 포톤 에너지= 8.5 eV), F<sub>2</sub>(파장= 157 nm, 포톤 에너지= 7.9 eV), Xe<sub>2</sub>(파장= 172 nm, 포톤 에너지= 7.2 eV), ArF(파장= 193 nm, 포톤 에너지= 6.4 eV), KrF(파장= 248 nm, 포톤 에너지= 5.0 eV), XeCl(파장= 308 nm, 포톤 에너지= 4.0 eV) 등의 엑시머 레이저 중의 하나를 사용하여 열처리 공정을 진행할 때, 레이저 빛이 막 내부에 충분히 흡수되지 않아 열처리가 충분히 되지 않기 때문에, 상기의 종래 제4 기술에서 얻고자하는 목적을 달성할 수 없는 문제가 있다. 여기서 실리콘 질산화막(SiO<sub>x</sub>N<sub>y</sub>)의 에너지 갭은 산소 함유량에 따라 실리콘 질화막 과 실리콘 산화막의 중간 정도의 값을 갖는다.

[0064] 또한 상기와 같은 종래 제4 기술은 상술한 KrF 및 XeCl 엑시머 레이저의 경우에는 포톤 에너지가 상기 실리콘 계열 절연물질들의 에너지 갭보다 작기 때문에 상기 레이저들을 조사하더라도 열처리가 충분히 되지 않아 종래

제4 기술에서 얻고자하는 목적을 달성할 수 없는 문제가 있다.

**발명의 내용**

**해결 하고자하는 과제**

[0065] 따라서 본 발명은 상기와 같은 종래 기술들의 유기전계발광표시소자의 제조방법의 문제를 해결하기 위한 것으로, 평탄화층 상에 적층된 실리콘 질화막으로 구성되는 유기전계발광표시소자의 보호층 전체를 엑시머 레이저를 사용하여 열처리하고, 그 보호층 내부에 열처리가 되지 않는 불필요한 영역이 형성되지 않도록 보호층 전체를 고밀도의 균질막으로 변형시킴으로써, 외부로부터 산소와 수분 등의 침투를 효과적으로 차단하여 유기전계발광표시 소자의 신뢰성 및 생산성을 향상시키는 유기전계발광표시소자의 제조방법을 제공하는 데 그 목적이 있다.

**과제 해결수단**

- [0066] 상기와 같은 본 발명의 목적은 다음과 같은 구성에 의해 달성된다.
- [0067] (1) 본 발명에 따른 유기전계발광표시소자의 제조방법은 투명기판 상에 제1 전극을 형성하는 단계; 상기 제1 전극 상에 유기전계발광층을 형성하는 단계; 상기 유기전계발광층 상에 제2 전극을 형성하는 단계; 상기 제2 전극 상에 상기 제2 전극을 덮고 그 상면을 평면화하는 평탄화층을 형성하는 단계; 상기 제2전극 및 상기 평탄화층을 포함하는 상기 투명기판 상에 실리콘 질화막으로 구성되는 보호층을 형성하는 단계 및 상기 보호층을 엑시머 레이저를 사용하여 상기 보호층 내에 열처리가 되지 않는 영역이 형성되지 않도록 상기 실리콘 질화막 전체를 열처리하여 고밀도 균질막으로 변형시키는 단계를 포함하는 것을 특징으로 한다.
- [0068] (2) 상기 1)과 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 제1 전극을 양극층으로 사용하고 상기 제2 전극은 음극층으로 사용하거나, 또는 상기 제1 전극을 음극층으로 사용하고 상기 제2 전극을 양극층으로 사용하는 것을 특징으로 한다.
- [0069] (3) 상기 1)과 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 제1 전극으로 ITO층을 형성하는 단계; 상기 ITO층을 노출시키는 복수의 개구를 가지는 절연막을 형성하는 단계; 상기 ITO층과 직교하는 상기 절연막 상에 복수의 격벽을 형성하는 것을 특징으로 한다.
- [0070] (4) 상기 1)과 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 제1 전극 위에 또는 상기 제1 전극 아래에 보조 전극층을 형성하는 것을 특징으로 한다.
- [0071] (5) 상기 1)과 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 유기전계발광층은 호일주입층, 호일수송층, 유기발광층, 전자수송층, 그리고 전자주입층을 포함하는 것을 특징으로 한다.
- [0072] (6) 상기 1)과 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 평탄화층은 유기물질 또는 무기물질로 형성되는 것을 특징으로 한다.
- [0073] (7) 상기 1)과 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 실리콘 질화막은 막 중에 수소를 함유하지 않는 것을 특징으로 한다.
- [0074] (8) 상기 1)와 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 실리콘 질화막은 1,500 Å 이하의 두께로 형성하는 것을 특징으로 한다.
- [0075] (9) 상기 1)과 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 실리콘 질화막은 엑시머 레이저를 사용하여 열처리하는 것을 특징으로 한다.
- [0076] (10) 상기 9)와 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 엑시머 레이저는 Ar<sub>2</sub>(파장= 126 nm), Kr<sub>2</sub>(파장= 146 nm), F<sub>2</sub>(파장= 157 nm), Xe<sub>2</sub>(파장= 172 nm), ArF(파장= 193 nm) 엑시머 레이저 중의 하나를 선택하여 열처리하는 것을 특징으로 한다.
- [0077] (11) 상기 1)과 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 보호층은 열처리된 상기 실리콘 질화막층을 둘 이상의 복합층으로 형성하는 단계를 더 포함하는 것을 특징으로 한다.
- [0078] (12) 상기 1)과 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 보호층은 실리콘 질화막 및 알루미늄 산화물을 둘 이상의 복합층으로 형성하는 단계를 더 포함하는 것을 특징으로 한다.

- [0079] (13) 상기 1)과 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 보호층 상에 외부 보호캡을 접착 봉지하는 단계를 더 포함하는 것을 특징으로 한다.
- [0080] (14) 본 발명에 따른 유기전계발광표시소자의 제조방법은 투명기관 상에 복수의 트랜지스터와 한 개 이상의 커패시터로 구성되고 제1 전극을 가지는 구동부를 형성하는 단계; 상기 구동부의 제1 전극 상에 유기발광층을 형성하는 단계; 상기 유기발광층 상에 제2 전극을 형성하는 단계; 상기 제2 전극 상에 상기 제2 전극을 덮고 그 상면을 평면화하는 평탄화층을 형성하는 단계; 상기 제2전극 및 상기 평탄화층을 포함하는 상기 투명기관 상에 실리콘 질화막으로 구성되는 보호층을 형성하는 단계 및 상기 보호층을 엑시머 레이저를 사용하여 상기 보호층 내에 열처리가 되지 않는 영역이 형성되지 않도록 상기 실리콘 질화막 전체를 열처리하여 고밀도 균질막으로 변형시키는 단계를 포함하는 것을 특징으로 한다.
- [0081] (15) 상기 14)과 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 투명기관 상에 형성되는 상기 구동부는 드라이빙 트랜지스터, 스위칭 트랜지스터 및 커패시터로 구성되는 것을 특징으로 한다.
- [0082] (16) 상기 14)과 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 구동부를 형성하는 단계는 투명기관 상에 절연막과 상기 절연막에 활성층 및 커패시터층을 형성하는 단계; 상기 절연막 및 상기 활성층 상에 게이트 절연막을 형성하는 단계; 상기 활성층과 대응되는 상기 절연막 상에 게이트 전극을 형성하는 단계; 상기 활성층에 소오스 및 드레인 전극을 형성하는 단계; 상기 게이트 절연막 및 상기 게이트 전극을 포함하는 상기 투명기관 상에 제2 절연막을 형성하는 단계; 상기 소오스 및 상기 드레인에 대응하는 상기 제2 절연막과 상기 게이트 절연막을 선택적으로 식각하여 콘택홀(Contact Hole)을 형성하는 단계; 상기 드라이빙 트랜지스터의 소오스에 해당하는 콘택홀에 버스전극과 드레인에 대응하는 콘택홀에 제1 전극층을 형성하는 단계; 상기 스위칭 트랜지스터 소오스의 버스전극 상에 시그널 라인과 상기 드라이빙 트랜지스터의 상기 게이트 전극 및 상기 스위칭 트랜지스터의 상기 드레인에 상기 커패시터와 연결되는 저장 전극을 형성하는 단계를 포함하는 것을 특징으로 한다.
- [0083] (17) 상기 14)와 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 제1 전극을 양극층으로 사용하고 상기 제2 전극은 음극층으로 사용하거나, 또는 상기 제1 전극을 음극층으로 사용하고 상기 제2 전극을 양극층으로 사용하는 것을 특징으로 한다.
- [0084] (18) 상기 14)와 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 유기전계발광층은 호몰주입층, 호몰수송층, 유기발광층, 전자수송층, 그리고 전자주입층을 포함하는 것을 특징으로 한다.
- [0085] (19) 상기 14)와 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 평탄화층은 유기물질 또는 무기물질로 형성되는 것을 특징으로 한다.
- [0086] (20) 상기 14)와 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 실리콘 질화막은 막 중에 수소를 함유하지 않는 것을 특징으로 한다.
- [0087] (21) 상기 14)와 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 실리콘 질화막은 1,500 Å 이하의 두께로 형성하는 것을 특징으로 한다.
- [0088] (22) 상기 14)와 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 실리콘 질화막은 엑시머 레이저를 사용하여 열처리하는 것을 특징으로 한다.
- [0089] (23) 상기 22)와 같은 유기전계발광표시소자의 제조방법에 있어서, 엑시머 레이저는 Ar<sub>2</sub>(파장= 126 nm), Kr<sub>2</sub>(파장= 146 nm), F<sub>2</sub>(파장= 157 nm), Xe<sub>2</sub>(파장= 172 nm), ArF(파장= 193 nm) 엑시머 레이저 중의 하나를 선택하여 사용하는 것을 특징으로 한다.
- [0090] (24) 상기 14)와 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 보호층은 열처리된 상기 실리콘 질화막층을 둘 이상의 복합층으로 형성하는 단계를 더 포함하는 것을 특징으로 한다.
- [0091] (25) 상기 14)와 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 보호층은 실리콘 질화막 및 알루미늄 산화물을 둘 이상의 복합층으로 형성하는 단계를 더 포함하는 것을 특징으로 한다.
- [0092] (26) 상기 14)와 같은 유기전계발광표시소자의 제조방법에 있어서, 상기 보호층 상에 외부 보호캡을 접착 봉지하는 단계를 더 포함하는 것을 특징으로 한다.

**효 과**

- [0093] 이와 같은 본 발명에 따른 유기전계발광표시소자의 제조방법은 다음과 같은 효과가 있다.
- [0094] 본 발명은 평탄화 층 상에 실리콘 질화막( $Si_3N_4$  또는  $SiN_x$ )으로 이루어지는 보호층을 소자의 다른 요소에 영향을 주지 않고 보호층 내부에 열처리가 되지 않는 영역이 형성되지 않는 두께로 적층하고, 보호층 두께 전체를 역시며 레이저로 열처리하여, 보호층 내에 존재하는 실리콘과 질소의 불완전한 결합으로 발생하는 다수의 미결합수(Dangling Bond)와 다공성(Porosity) 등에 의한 내부 결함을 최소화시킨 균질막을 형성함으로써, 외부로부터 산소 및 수분 등의 침투를 억제하여 유기발광층 및 음극층 등이 열화되는 것을 효과적으로 방지할 수 있다.
- [0095] 또한 상기의 종래 기술은 국부적인 열처리에 의해 극히 짧은 순간에 보호층 내부에 극히 얇은 양질의 박막층 영역 아래에 두꺼운 초기 박막층 영역이 인접하여 동시에 형성되기 때문에 초기 박막층 영역에 포함된 다수의 내부 결함들에 의해 소자의 신뢰성이 떨어지고, 또한 열처리 시 발생하는 스트레스 때문에 보호층의 부착성 및 기계적 강도 등이 나빠지는 문제가 있지만, 본 발명에서는 평탄화층 상에 양질의 박막층만으로 보호층을 형성하기 때문에 소자의 신뢰성 및 기계적 강도 등을 향상시킬 수 있다.
- [0096] 또한 종래 기술은 실리콘 질화막으로 구성된 보호층의 극히 얇은 표면층만을 국부적으로 열처리하는데 최대 50,000 Å 정도의 두꺼운 막을 적층하기 때문에 최대 1 ~ 2 시간 이상의 상당히 긴 성막 시간을 필요로 하지만, 본 발명에서는 열처리 시 광흡수가 일어나는 거의 최대 두께인 1,500 Å 이하로 박막을 적층하기 때문에, 성막에 불과 수 분 정도의 시간밖에 소요되지 않아 유기전계발광표시소자의 제조를 위한 공정시간 및 제조비용 등을 획기적으로 줄일 수 있으며, 또한 종래 기술에서 두꺼운 보호층을 통해 디스플레이를 표시할 때 발생하는 투과도가 떨어지는 문제도 효과적으로 해결할 수 있다.

**발명의 실시를 위한 구체적인 내용**

- [0097] 이하에서는 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 상세하게 설명하도록 한다.
- [0098] 도5 내지 도6은 본 발명의 실시예에 따른 유기전계발광표시소자의 제조방법을 설명하기 위한 공정 단면도이다.
- [0099] 도5는 본 발명의 제1 실시예에 따른 수동형 유기전계발광표시소자의 공정 단면도이다.
- [0100] 본 발명의 제1 실시예에서는 투명유리, 플라스틱 기판 등과 같은 투명기판(511) 상에 ITO 등으로 구성되는 양전극층(512)을 스퍼터링 방법을 이용하여 50 Å ~ 3,000 Å의 두께로 전면 적층하고, 광리소그라피 및 식각 등의 기술을 이용하여 제1 전극(512)을 형성한다.
- [0101] 여기서 상기 양전극층(512)의 면저항은 15 Ω/□ 이하가 되도록 하고, 가시광 투과율이 100 %에 근접한 것이 바람직하나 10 % 이상이면 사용이 가능하다.
- [0102] 여기서 상기 양전극층(512)은 일함수가 4.0 eV 이상인 금속, 합금, 전기전도성을 가지는 화합물 또는 그 혼합물을 사용하며, 주석산화물(ITO), 인듐 아연 화합물(IXO), 산화아연(TO), 주석, 금, 백금, 팔라듐 등을 단층 또는 복수층, 또는 이들의 혼합물로 형성한다.
- [0103] 또한 상기 ITO 양전극층(512)의 저항을 낮추기 위하여 상기 양전극층(512)을 적층하기 전에 스퍼터링 방법으로 크롬(Cr), 텅스텐(W), 몰리브덴(Mo), 몰리브덴 텅스텐(MoW), 알루미늄(Al), 알루미늄 합금 등의 금속 중 하나를 전면 증착하고, 광리소그라피 및 식각 등의 기술을 이용하여 표시부 외곽에 있는 패드 부분의 상기 양전극층(512)의 아래 부분에 보조전극(도면에 도시하지 않음)을 형성할 수도 있다. 또는 상기 투명기판(511) 상에 상기 양전극층(512)을 먼저 형성하고, 표시부 외곽의 패드 부분의 상기 양전극층(512) 상에 상기 보조전극(도면에 도시하지 않음)을 형성하기도 한다.
- [0104] 그리고 상기 제1 전극(512)을 포함하는 상기 투명기판(511) 상에 전기적으로 절연시킬 수 있는 폴리이미디(Polyimide)계, 아크릴(Acrylic)계, 노블락(Novolak)계, 에폭시(Epoxy)계 등으로 구성되는 포지티브 타입(Positive Type)의 유기 감광성 물질로 유기절연층을 500 Å ~ 10,000 Å의 두께로 전면 적층하고, 광리소그라피 등의 기술을 이용하여 유기절연층패턴(513)을 형성한다.
- [0105] 여기서 상기 유기절연층패턴(513)을 대신하여 실리콘 산화막, 실리콘 질화막 등의 무기절연층을 일정한 두께로 전면 적층한 후, 광리소그라피 및 식각 등의 기술을 이용하여 무기절연층패턴을 형성하여 사용할 수도 있다.
- [0106] 그리고 상기 유기절연층패턴(513) 상에 전기적으로 절연성을 지닌 네가티브 타입의 유기감광성 물질을 전면 적층하고, 광리소그라피 등의 기술을 이용하여 상기 제1 전극층(512)과 직교하는 절연층 상에 오버행 구조의 역경사를 가지는 복수의 격벽(514)을 형성한다.

- [0107] 그리고 상기 제1 전극(512), 상기 유기절연층패턴(513) 및 상기 격벽(514)을 포함하는 상기 투명기판(511)을 진공증착 장치 내로 이동하고, 웨도우 마스크를 이용하여 상기 제1 전극(512) 상에 호몰주입층(515), 호몰수송층(516), 유기발광층(517), 전자수송층(518)을 순차적으로 적층하여 유기전계발광층(525)을 형성한다.
- [0108] 여기서 상기 유기전계발광층(525)을 저분자 형태의 유기물질을 사용하여 적층하는 경우, 상기 호몰주입층(515)은 재료에 따라 10 Å ~ 1,000 Å 정도, 상기 호몰수송층(516)은 재료에 따라 10 Å ~ 1,000 Å 정도, 상기 유기발광층(517)은 재료에 따라 5 Å ~ 800 Å 정도, 상기 전자수송층(518)은 재료에 따라 2 Å ~ 500 Å 정도의 두께로 적층한다.
- [0109] 여기서 상기 저분자 형태의 유기물 대신 고분자 형태의 유기물로 형성되는 유기전계발광표시소자의 경우에는 피닷(PEDOT)과 피에스에스(PSS) 등과 같은 버퍼층 및 폴리페닐비닐렌 유도체(Poly(Phenylvinylene) Derivative, PPV) 등과 같은 유기발광층으로 구성된 유기적층 구조로 하여, 스펀코팅(Spin Coating), 딥핑(Dipping), 열진공증착법(Thermal Vacuum Evaporation) 등과 같은 방법을 이용하여 형성한다. 이 때 버퍼층은 50 Å ~ 1,500 Å 정도, 유기발광층은 100 Å ~ 1,000 Å 정도의 두께로 형성한다.
- [0110] 그리고 상기 전자수송층(518) 상에 전기전도도가 양호한 금속인 알루미늄, 인듐, 마그네슘, 리튬, 금, 나트륨 또는 은 등을 단층 또는 복수층, 또는 이들의 혼합물로 구성되는 음전극층(519)을 열진공증착법, 전자빔법, 스퍼터링 등의 방법을 이용하여 10 Å ~ 10,000 Å 정도의 두께로 적층하여 제2 전극(519)을 형성한다.
- [0111] 또한, 상기 음극층(519)과 상기 전자수송층(518) 사이에 전자주입효율을 증가시키기 위한 목적으로 불화리튬(LiF), 산화리튬(Li<sub>2</sub>O), 불화세슘(CsF), 리튬-알루미늄 합금(Li:Al Alloy) 중 하나를 1 Å ~ 150 Å 정도의 두께로 형성할 수도 있다.
- [0112] 그리고 본 발명에서는 후술하는 보호층(590) 전체의 균일한 열처리 공정 진행을 위하여, 상기 제2 전극(519)을 덮고, 그 상면을 평면화하는 평탄화층(Planarization Layer)(580)을 형성한다.
- [0113] 여기서 상기 평탄화층(580)은 Alq<sub>3</sub>와 같은 저분자형태의 유기물질을 열진공증착법을 이용하여 500 Å ~ 70,000 Å 정도의 두께로 증착하고, 증착시 웨도우 마스크를 사용하여 외부 구동회로와 패널을 연결하기 위한 패드 부분에 유기물질이 적층되지 않도록 한다.
- [0114] 여기서 고분자형태의 유기물질을 스펀코팅, 딥핑(Dipping), 프린팅 등의 방법으로 적층하거나, 또는 실리콘 산화막 또는 실리콘 질화막과 같은 무기물질을 CVD, 스퍼터링 등의 방법으로 적층하여 상기 평탄화층(580)을 형성할 수도 있다.
- [0115] 그리고 외부로부터 산소 및 수분 등의 침투로 상기 유기발광층(517) 및 상기 제2 전극(519)이 열화되는 것을 억제하기 위하여, 상기 제2 전극(519)과 상기 평탄화층(580)을 포함한 상기 투명기판(511) 상에, 후술하는 광흡수의 지수함수 법칙(Exponential Law of Absorption)에 따라 약 1,500 Å 이하의 두께로 실리콘 질화막(Si<sub>3</sub>N<sub>4</sub> 또는 SiN<sub>x</sub>)을 전면 적층하여 보호층(590)을 형성한다. 상기 실리콘 질화막의 적층에는 스퍼터링 방법 및 화학기상증착법 등이 사용된다.
- [0116] 여기서 스퍼터링 방법을 사용하여 상기 실리콘 질화막을 형성하는 경우에는 23 °C ~ 200 °C 정도의 막 형성 온도, 10 W ~ 3,000 W 정도의 RF Power, 5 sccm ~ 1,000 sccm 정도의 Ar 가스 유량, 0 sccm ~ 1,000 sccm 정도의 N<sub>2</sub> 가스 유량, 1 mTorr ~ 100 mTorr 정도의 압력에서 Si 타겟 또는 Si<sub>3</sub>N<sub>4</sub> 타겟 등을 이용하여 공정을 실시한다.
- [0117] 여기서 화학기상증착법을 사용하여 상기 실리콘 질화막을 형성하는 경우에는 23 °C ~ 200 °C 정도의 막 형성 온도에서 캐리어가스로 불활성 기체를 사용하고, 반응가스로 SiH<sub>4</sub>, NH<sub>3</sub>, N<sub>2</sub> 등을 사용하여 공정을 실시한다. 그러나 상기 화학기상증착법을 사용하여 적층된 실리콘 질화막은 막 중에 수소가 다량 포함되어 있어, 후술하는 엑시머 레이저 열처리 시, 수소 분출에 의한 막 파괴 현상이 발생한다. 따라서 본 발명에서는 이를 방지하기 위하여 엑시머 레이저로 30 mJ/cm<sup>2</sup> ~ 500 mJ/cm<sup>2</sup> 정도의 에너지 밀도에서 탈수소 공정을 실시하여 막 중의 수소를 제거한다.
- [0118] 상기 실리콘 질화막은 막 형성 조건에 따라 ArF 엑시머 레이저의 파장 193 nm에서  $2 \times 10^5 \text{ cm}^{-1} \sim 5 \times 10^5 \text{ cm}^{-1}$  정도의 흡수계수(Absorption Coefficient)를 나타내므로,  $I_x = I_0 \times e^{-\alpha t}$  (여기서  $I_x$  = 투과광 세기,  $I_0$  = 입사광

세기,  $\alpha$ = 흡수계수,  $t$ = 박막두께)로 표시되는 광흡수의 지수함수 법칙(Exponential Law of Absorption)을 이용하여 광이 흡수되는 박막의 두께를 계산할 수 있다.

- [0119] 상기 보호층(590)에 ArF 엑시머 레이저가 조사될 때, 상기 실리콘 질화막의 흡수계수가  $2 \times 10^5 \text{ cm}^{-1}$ 이고 최대 95% ( $I_x/I_0 = 0.05$ ) 정도의 광흡수(Absorbance)가 일어난다면, 실리콘 질화막의 표면에서 약 1,500 Å 깊이까지 광이 흡수된다. 따라서 후술하는 엑시머 레이저 열처리 시, 상기 보호층(590) 내부에 열처리가 되지 않는 영역이 형성되지 않도록 하기 위해서는 상기 실리콘 질화막을 약 1,500 Å 이하의 두께로 적층해야 한다.
- [0120] 상기 보호층(590)은 고온에서 열성장 방법에 의해 형성되지 않고 스퍼터링 방법으로 저온에서 형성되기 때문에 막 내부에 실리콘과 질소의 불완전한 결합으로 발생하는 다수의 미결합수(Dangling Bond)와 다공성(Porosity) 등에 의한 내부 결함들을 포함하고 있어 산소 및 수분 등이 쉽게 투과되므로 열처리를 통하여 그 막질을 개선해야 한다.
- [0121] 상기 보호층(590) 내부의 결함들을 제거하기 위해서 실제 700 °C ~ 1,100 °C 정도의 열처리 온도가 요구되지만, 이러한 온도는 상기 유기전계발광표시소자의 상기 유기발광층(517)을 포함한 다른 구성요소에 치명적인 영향을 주므로, 본 발명에서는 후술하는 엑시머 레이저를 이용한 열처리 공정을 진행하여 상기의 문제를 해결한다.
- [0122] 그리고 Ar<sub>2</sub>(파장= 126 nm), Kr<sub>2</sub>(파장= 146 nm), F<sub>2</sub>(파장= 157 nm), Xe<sub>2</sub>(파장= 172 nm), ArF(파장= 193 nm) 엑시머 레이저 중 하나를 선택하여, 상기 보호층(590) 내부에 열처리가 되지 않는 영역이 형성되지 않도록 50 mJ/cm<sup>2</sup> ~ 3,000 mJ/cm<sup>2</sup> 정도의 에너지 밀도로 열처리를 실시하여, 상기 보호층(590) 전체를 양질의 박막으로 개질한다.
- [0123] 여기서 상기의 엑시머 레이저들은 열, 빛 등에 의한 손상(Damage)을 상기 보호층(590)의 아래쪽으로 전달하지 않고, 고휒력의 광 에너지로 극히 짧은 시간(대략  $5 \times 10^{-8}$  초 정도) 안에 열처리 공정을 완료할 수 있기 때문에 저온에서도 1,000 °C 근처의 고온에서 상기 보호층(590) 전체를 균일하게 열처리할 수 있다.
- [0124] 또한 단층막의 경우 박막 표면에 생기는 핀홀(Pin Hole), 미세 균열 등과 같은 결함들이 발생할 경우, 상기과 같은 방법으로 열처리된 실리콘 질화막 상에 수소가 포함되지 않은 실리콘 질화막을 순차적으로 더 적층하고, 상기와 같은 방법으로 레이저 열처리의 일괄 공정을 일회 이상 더 실시하여 둘 이상의 복합층의 실리콘 질화막으로 상기 보호층(690)을 형성할 수도 있다.
- [0125] 또한, 상기 열처리된 실리콘 질화막 및 두께 30 Å ~ 1,500 Å 정도의 Al<sub>2</sub>O<sub>3</sub>와 같은 알루미늄 산화물을 둘 이상의 복합층으로 상기 보호층(690)을 형성할 수도 있다.
- [0126] 또한 상기 투명기판(511) 상에 상술한 구조를 덮도록 유리, 플라스틱류, 메탈 등으로 이루어진 외부 보호캡을 접착 봉지하여 상기 보호층(590)의 기계적 강도를 보강할 수도 있다.
- [0127] 본 발명의 제1 실시예에서 투명기판(511) 상에 상기 양극층(512) 대신 상기 음극층(519)을 형성하고 나중에 상기 양극층(512)을 형성할 수도 있다.
- [0128] 본 발명의 제1 실시예에 의한 수동형 유기전계발광표시소자는 상기 제1 전극(512) 및 상기 제2 전극(519)에 전압이 인가되면 두 전극 사이에 존재하는 상기 호일수송층(516)을 통하여 주입된 호일과 상기 전자수송층(518)을 통해 주입된 전자가 상기 유기발광층(517)에서 만나 재결합되면서 전자가 여기된 후에 바닥 상태로 떨어지면서 빛을 방출한다.
- [0129] 본 발명의 제2 실시예에 따른 능동형 유기전계발광표시소자의 제조방법에 대하여 설명하면 다음과 같다.
- [0130] 도6은 본 발명의 제2 실시예에 따른 드라이빙 트랜지스터, 스위칭 트랜지스터 및 커패시터로 구성되는 능동형 유기전계발광표시소자의 공정 단면도이다.
- [0131] 능동형 유기전계발광표시소자는 각각의 픽셀을 독립적으로 구동하기 위해서 개개의 픽셀 내에 스위칭 박막 트랜지스터(Switching Thin Film Transistor)와 드라이빙 박막 트랜지스터(Driving Thin Film Transistor) 및 데이터 저장 커패시턴스(Data Storage Capacitance)를 기본으로 회로를 형성하며, 그 구성 방법에 따라 트랜지스터와 커패시턴스의 수와 배열이 달라진다. 여기서 스위칭 박막 트랜지스터는 데이터 라인을 통해 인가된 구동전압을 드라이빙 박막 트랜지스터의 게이트 단자로 기입하기 위한 스위치 역할을 하며, 드라이빙 박막 트랜지스터는 유기전계발광표시소자에 전류를 주입하여 OLED를 구동하는 역할을 한다. 또한 저장 커패시턴스는 드라이빙 박막 트랜지스터 게이트 단의 전압을 1 프레임(Frame) 동안 유지하는 역할을 한다.

- [0132] 이러한 능동형 유기전계발광표시소자의 제작에는 투명 유리기관(611) 상에 후술하는 Poly-Si TFT를 탑재한 백플레인(640)을 제조하는 과정 및 그 위에 유기전계발광표시소자를 탑재하는 과정이 포함된다. 또한 후술하는 백플레인(640)의 기관으로는 플렉서블 기관, 금속기관, 석영기관 및 실리콘기관 등을 사용할 수도 있으며, Poly-Si 외에 비정질 실리콘, IGZO(InGaZnO)와 같은 Zn-O 계열의 산화물 반도체 등을 활성층으로 사용하는 TFT를 탑재하여 후술하는 백플레인(640)을 제작할 수도 있다.
- [0133] 본 발명의 제2 실시예에서는 능동형 유기전계발광표시소자의 제작을 위하여 투명기관(611) 상에 스퍼터링 방법과 열 CVD, PECVD, APCVD와 같은 CVD 방법 등을 이용하여 실리콘 산화막이나 실리콘 질화막 등의 무기절연층을 1,000 Å ~ 5,000 Å 정도의 두께로 전면 적층하여 버퍼층(Buffer Layer)(641)을 형성한다.
- [0134] 그리고 상기 버퍼층(641) 상에 PECVD 또는 스퍼터링 등의 방법을 이용하여 두께 100 Å ~ 1,500 Å 정도의 비정질 실리콘을 적층한 후, 레이저 열처리 방법으로 Poly-Si 박막을 형성하고, 광리소그라피 및 식각 등의 기술을 이용하여 섬(Island) 모양의 활성층(642)을 형성한다.
- [0135] 여기서 레이저 열처리 시 발생하는 수소 분출에 의한 상기 활성층(642)의 막 손상을 방지하기 위해, 비정질 실리콘 막 중 수소 함량이 5% 이하가 되도록 엑시머 레이저 열처리 공정 진행 전에 200 °C ~ 450 °C 정도의 온도에서 30분 ~ 1시간 정도 탈수소화 공정을 실시한다.
- [0136] 여기서 Poly-Si 박막 형성을 위해 KrF(파장= 248 nm), ArF(파장= 193 nm), XeCl(파장= 308 nm) 등의 엑시머 레이저를 사용하여 23 °C ~ 400 °C 정도의 온도에서 50 mJ/cm<sup>2</sup> ~ 1,500 mJ/cm<sup>2</sup> 정도의 에너지 밀도로 열처리 공정을 실시한다.
- [0137] 그리고 광리소그라피 등의 기술을 이용하여 저장 커패시턴스층(도면에 도시하지 않음)을 형성하고자 하는 부분에 보론 내지는 인과 같은 이온들을 이온 주입기를 사용하여 일정량을 주입한다.
- [0138] 여기서 주입된 이온들의 활성화를 위해 상기 KrF, ArF, XeCl 등의 엑시머 레이저를 사용하여 23 °C ~ 400 °C의 온도에서 50 mJ/cm<sup>2</sup> ~ 500 mJ/cm<sup>2</sup> 정도의 에너지 밀도로 열처리 공정을 실시한다.
- [0139] 그리고 상기 버퍼층(641)과 상기 활성층(642) 상에 PECVD 등의 방법을 이용하여 두께 1,000 Å ~ 5,000 Å 정도의 실리콘 산화막이나 실리콘 질화막을 적층하여 게이트 절연막층(643)을 형성한다.
- [0140] 그리고 상기 활성층(642)과 대응되는 상기 게이트 절연막층(643) 상에 스퍼터링 방법 또는 화학기상 증착법으로 크롬(Cr), 텅스텐(W), 몰리브덴(Mo), 몰리브덴 텅스텐(Mo-W), 알루미늄(Al), 알루미늄 합금, Cu, Ag, Au 등과 같은 금속들 중 하나를 1,000 Å ~ 5,000 Å 정도의 두께로 전면 적층하고, 광리소그라피 및 식각 등의 기술을 이용하여 상기 활성층(642)과 대응되는 상기 게이트 절연막층(643) 상에 게이트 전극(644)을 형성한다.
- [0141] 그리고 N 채널 트랜지스터를 사용하여 후술하는 백플레인(640)을 구성하는 경우에는 상기 활성층(642) 상의 후술하는 제1 콘택홀(Contact Hole)(6451) 형성 영역에 이온 주입기를 이용하여 소정의 인 이온을 주입하여 N<sup>+</sup> 영역(6421)을 형성한다.
- [0142] 또한 도5에는 도시하지 않았으나 P 채널 트랜지스터를 사용하여 후술하는 백플레인(640)을 구성하는 경우에는 상기 활성층(642) 상에 이온 주입기를 이용하여 소정의 보론 이온을 주입하여 P<sup>+</sup> 영역을 형성한다.
- [0143] 그리고 핫 캐리어(Hot Carrier)에 의한 TFT의 단 채널 효과(Short Channel Effect)를 개선하기 위하여, N 채널의 경우에는 상기 N<sup>+</sup> 영역(6421)의 채널 안쪽으로 인접하여 N<sup>-</sup>영역(6422)을 설치함으로써 LDD(Lightly Doped Drain Layer) 구조를 형성할 수도 있다. 또한 P 채널의 경우에는 P<sup>+</sup> 영역의 채널 안쪽으로 인접하여 P<sup>-</sup> 영역을 설치하여 LDD 구조를 형성할 수도 있다.
- [0144] 여기서 상기 N<sup>-</sup> 영역(6422)은 상기 N<sup>+</sup>(6421) 영역 형성시보다 적은양의 이온을 주입하여 형성하고, 엑시머 레이저로 열처리하여 주입된 이온들을 활성화시킨다. 또한 P 채널의 경우에도 상기 P<sup>+</sup> 영역 형성시보다 적은양의 이온을 주입하여 상기 P<sup>-</sup> 영역을 형성하고, 엑시머 레이저로 열처리하여 주입된 이온들을 활성화시킨다.
- [0145] 그리고 상기 게이트 절연막(643) 및 상기 게이트 전극(644)을 포함하는 상기 투명기관(611) 상에 PECVD 등의 방법으로 두께 3,000 Å ~ 10,000 Å 정도의 실리콘 산화막 혹은 실리콘 질화막 등을 사용하여 제2 절연막(645)을 적층한 후, 광리소그라피 및 식각 등의 기술을 이용하여 제1 콘택홀(6451)을 형성한다.

- [0146] 그리고 스퍼터링 방법을 사용하여 소오스-드레인 금속(Source-Drain Metal)을 500 Å ~ 5,000 Å 정도의 두께로 전면 적층하고, 광리소그라피 및 식각 등의 기술을 이용하여 상기 제1 콘택홀(6451)을 매립하여 소오스 전극(646)과 드레인 전극(647)을 형성한다.
- [0147] 여기서 소오스-드레인 금속으로는 크롬(Cr), 텅스텐(W), 몰리브덴(Mo), 몰리브덴 텅스텐(Mo-W), 알루미늄(Al), 알루미늄 합금, Cu, Ag, Au 등과 같은 금속들이 제작 사양에 맞추어 사용된다.
- [0148] 여기서 드라이빙 박막 트랜지스터의 소오스 영역에 대응하는 콘택홀에는 버스 전극(646)을 설치하고, 스위칭 박막 트랜지스터의 소오스 영역의 버스 전극(646) 상에는 시그널 라인(Signal Line)을 설치하며, 드라이빙 박막 트랜지스터의 게이트 전극 및 스위칭 박막 트랜지스터의 드레인 영역에는 커패시터와 연결되는 저장전극(Storage Electrode)을 형성한다.
- [0149] 그리고 제작된 TFT 소자의 보호를 위하여 두께 3,000 Å ~ 10,000 Å 정도의 실리콘 산화막 또는 실리콘 질화막을 PECVD 방법 등을 이용하여 전면 적층하여 제3 절연막(648)을 형성한다.
- [0150] 그리고 상기 제3 절연막(648) 상에 광리소그라피 및 식각 등의 기술을 이용하여 드라이빙 박막 트랜지스터의 드레인 영역에 제2 콘택홀(6481)을 형성한다. 이어서 스퍼터링 방법을 사용하여 두께 300 Å ~ 1,000 Å 정도의 ITO 전극을 적층하고, 상기 제2 콘택홀(6481)을 포함하는 표시부를 형성할 영역에 ITO 양전극층(612)으로 이루어지는 제1 전극(612)을 형성한다. 여기서 상기 ITO 양전극층(612)은 유기전계발광표시소자의 발광을 위한 양극층으로 사용한다.
- [0151] 그리고 유기발광표시소자의 표시부를 정의하기 위해 두께 500 Å ~ 10,000 Å 정도의 포지티브 타입의 유기감광성 폴리이미드를 전면 도포하고, 광리소그라피 등의 기술을 이용하여 상기 ITO 전극(612)의 소정영역을 노출시켜 유기절연층패턴(613)을 형성한다.
- [0152] 여기서 상기 유기절연층패턴(613)을 대신하여 실리콘 산화막 또는 실리콘 질화막 등의 무기절연층을 일정한 두께로 전면 적층한 후, 광리소그라피 및 식각 등의 기술을 이용하여 무기절연층패턴을 형성할 수도 있다.
- [0153] 그리고 상기의 유기절연층패턴(613)을 포함하는 Poly-Si TFT 백플레인(640)을 진공증착 장치 내로 이동하고, 본 발명의 제1 실시예와 같은 방법으로, 소정영역이 노출된 상기 ITO 전극(612) 상에 두께 10 Å ~ 1,000 Å 정도의 호울주입층(615), 두께 10 Å ~ 1,000 Å 정도의 호울수송층(616), 두께 5 Å ~ 800 Å 정도의 유기발광층(617), 두께 2 Å ~ 50 Å 정도의 전자수송층(618) 등을 저분자 형태의 유기물을 사용하여 순차적으로 적층하여 유기전계발광층(625)을 형성한다.
- [0154] 그리고 본 발명의 제1 실시예와 같은 방법으로, 고분자 형태의 유기물로 유기전계발광층(625) 부분을 형성할 수도 있다.
- [0155] 그리고 본 발명의 제1 실시예와 같은 방법으로, 음극층(619)으로 이루어지는 제2 전극(619)을 형성한다. 또한 상기 제2 전극(619)과 상기 전자수송층(618) 사이에 전자 주입 효율을 증가시키기 위해 두께 1 Å ~ 150 Å 정도의 불화리튬(LiF), 산화리튬(Li<sub>2</sub>O), 불화세슘(CsF), 리튬-알루미늄 합금(Li:Al Alloy) 중 하나를 개재하기도 한다.
- [0156] 그리고 본 발명의 제1 실시예와 같은 방법으로, 후술하는 보호층(690) 전체의 균일한 열처리 공정 진행을 위하여, 상기 제2 전극(619)을 덮고, 그 상면을 평면화하는 평탄화층(680)을 형성한다.
- [0157] 여기서 평탄화층(680)은 Alq<sub>3</sub>와 같은 저분자 유기물질을 열진공증착법으로 외부 구동회로와 패드를 연결하기 위한 패드 부분에 유기물질이 적층되지 않도록 진공증착기 내부에 패드 부분이 가려진 웨도우 마스크를 사용하여 500 Å ~ 30,000 Å 정도의 두께로 적층한다.
- [0158] 여기서 고분자 유기물질을 스핀코팅, 딥핑(Dipping), 프린팅 등의 방법으로 적층하거나, 또는 실리콘 산화막 또는 실리콘 질화막과 같은 무기물질을 CVD, 스퍼터링 등의 방법으로 적층하여 상기 평탄화층(680)을 형성할 수도 있다.
- [0159] 그리고 본 발명의 제1 실시예와 같은 스퍼터링 및 화학기상증착법으로 상기 제2 전극(619)과 상기 평탄화층(680)을 포함한 상기 투명기관(611) 상에 약 1,500 Å 이하의 두께로 실리콘 질화막을 전면 적층하여 보호층(690)을 형성한다.
- [0160] 여기서 상기 실리콘 질화막의 두께는 후술하는 엑시머 레이저 열처리 시, 레이저 빛이 실리콘 질화막 내로 흡수

되는 영역에 해당하는 두께이며, 상기 보호층(690) 내에 열처리가 되지 않는 영역이 형성되지 않도록 하는 두께이다.

[0161] 여기서 본 발명의 제1 실시예와 같이 스퍼터링 방법을 사용하여 상기 실리콘 질화막을 형성하는 경우에는 막 중에 수소가 포함되지 않지만, 화학기상증착법을 사용하는 경우에는 막 중에 수소가 포함되어 있어 엑시머 레이저로 탈수소공정을 실시하여 막 중의 수소를 제거한다. 엑시머 레이저를 사용한 탈수소 공정은 30 mJ/cm<sup>2</sup> ~ 500 mJ/cm<sup>2</sup> 정도의 에너지 밀도에서 실시한다.

[0162] 그리고 본 발명의 제1 실시예와 같은 방법으로, 상기 보호층(690)의 막질 개선을 위해, 엑시머 레이저를 사용하여 상기 보호층(690) 내부에 열처리가 되지 않는 영역이 형성되지 않도록 50 mJ/cm<sup>2</sup> ~ 1,500 mJ/cm<sup>2</sup> 정도의 에너지 밀도에서 열처리를 실시한다.

[0163] 또한, 본 발명의 제1 실시예와 같은 방법으로, 상기와 같은 방법으로 열처리된 실리콘 질화막 상에 수소가 포함되지 않은 실리콘 질화막을 순차적으로 더 적층하고, 상기와 같은 방법으로 레이저 열처리의 일괄 공정을 일회 이상 더 실시하여 둘 이상의 복합층의 실리콘 질화막으로 상기 보호층(690)을 형성할 수도 있다.

[0164] 또한, 본 발명의 제1 실시예와 같은 방법으로 상기 열처리된 실리콘 질화막 및 두께 30 Å ~ 1,500 Å 정도의 Al<sub>2</sub>O<sub>3</sub>와 같은 알루미늄 산화물을 둘 이상의 복합층으로 상기 보호층(690)을 형성할 수도 있다.

[0165] 또한, 본 발명의 제1 실시예와 같은 방법으로, 상기 투명기관(611) 상에 상술한 구조를 덧도록 유리, 플라스틱류, 메탈 등으로 이루어진 외부 보호캡을 접착 봉지하여 상기 보호층(690)의 기계적 강도를 보강할 수도 있다.

[0166] 본 발명의 제2 실시예에서 상기 투명기관(611) 상에 상기 양극층(612) 대신 상기 음극층(619)을 형성하고 나중 상에 상기 양극층(612)을 형성할 수도 있다.

[0167] 본 발명의 제2 실시예에 의한 능동형 유기전계발광표시소자는 상기 백플레인(640) 상의 트랜지스터를 이용하여 선택적인 위치의 한 픽셀의 상기 양전극층(612)과 상기 음전극층(619) 사이에 전압이 인가되면, 두 전극 사이에 존재하는 상기 호일수송층(616)을 통하여 주입된 호일과 상기 전자수송층(618)을 통해 주입된 전자가 상기 유기발광층(617)에서 만나 재결합되면서 전자가 여기된 후에 바닥 상태로 떨어지면서 빛을 방출한다.

[0168] 이상에서 본 발명의 바람직한 실시예들은 예시의 목적을 위해 개시된 것이며, 당업자라면 본 발명의 사상과 범위 안에서 다양한 수정, 변경, 부가 등이 가능할 것이며, 이러한 수정 변경 등은 이하의 특허청구의 범위에 속하는 것으로 보아야 할 것이다.

### 도면의 간단한 설명

[0169] 도1은 종래 제1 기술의 유기전계발광표시소자의 공정 단면도이다.

[0170] 도2는 종래 제2 기술의 능동형 유기전계발광표시소자의 공정 단면도이다.

[0171] 도3은 종래 제3 기술의 유기전계발광표시소자의 공정 단면도이다.

[0172] 도4는 종래 제4 기술의 유기전계발광표시소자의 단면도이다.

[0173] 도5는 본 발명의 제1 실시예에 따른 수동형 유기전계발광표시소자의 공정 단면도이다.

[0174] 도6은 본 발명의 제2 실시예에 따른 능동형 유기전계발광표시소자의 공정 단면도이다.

[0175] 도면의 주요 부분에 대한 부호의 설명

[0176] 11, 211, 311, 411, 511, 611: 투명기관 12, 212, 312, 412, 512, 612: 양전극층(제1 전극)

[0177] 13, 513, 613: 유기절연층패턴 14, 514: 격벽

[0178] 15, 215, 315, 415, 515, 615: 호일주입층 16, 216, 316, 416, 516, 616: 호일수송층

[0179] 17, 217, 317, 417, 517, 617: 유기발광층 18, 218, 318, 418, 518, 618: 전자수송층

[0180] 525, 625: 유기전계발광층 19, 219, 319, 419, 519, 619: 음전극층(제2 전극)

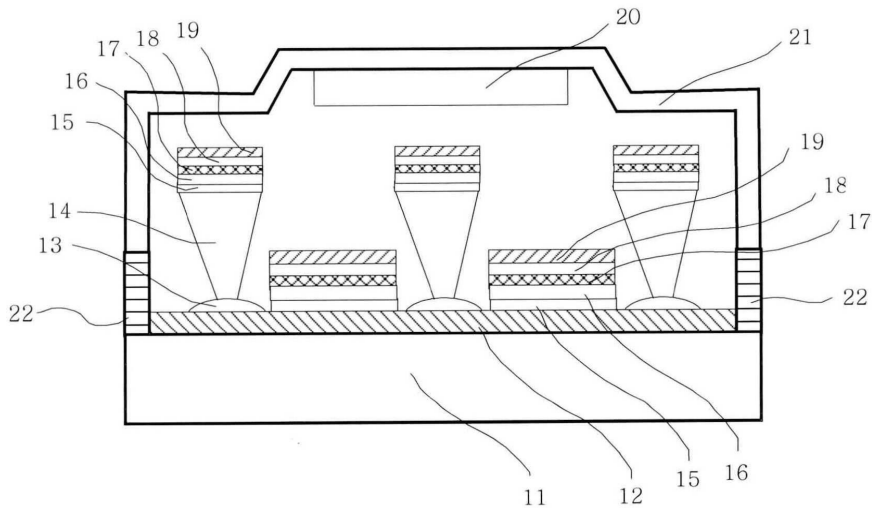
[0181] 20: 제습제 21: 금속캡 22: 유기물 접착제

[0182] 230, 330: 구동부 240, 340, 640: 백플레인 250, 350: 제1 기관 260, 360: 제2 기관

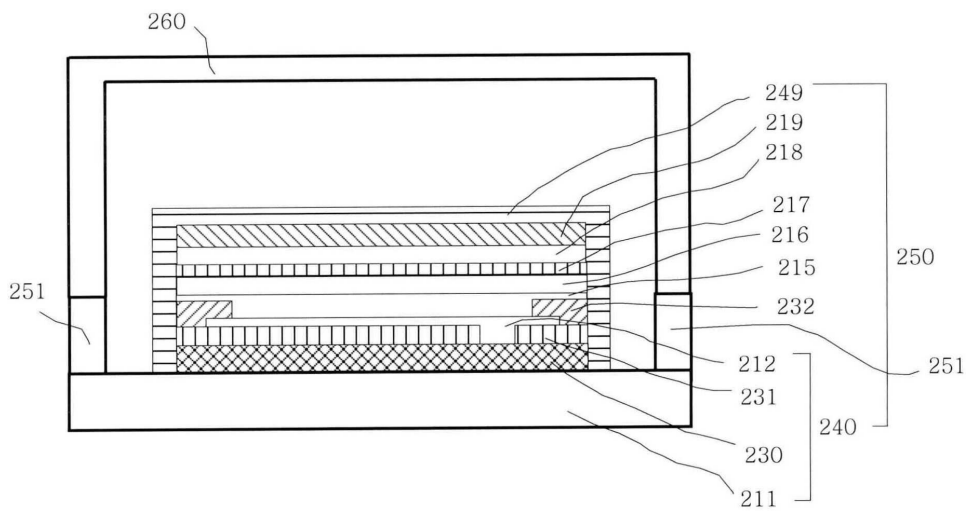
- [0183] 231, 331: 무기절연물질 232, 332: 유기절연물질
- [0184] 249, 349: 제1 보호층 251: 플릿 글라스
- [0185] 361: 유기물 시트 470, 590, 690: 보호층
- [0186] 580, 680: 평탄화층 641: 버퍼층
- [0187] 642: 활성층 643: 게이트 절연막
- [0188] 644: 게이트 전극 645: 제2 절연막
- [0189] 646: 소오스 전극 647: 드레인 전극
- [0190] 648: 제3 절연막 6421:  $N^+$  영역 6422:  $N^-$  영역
- [0191] 6451: 제1 콘택 6481: 제2 콘택

도면

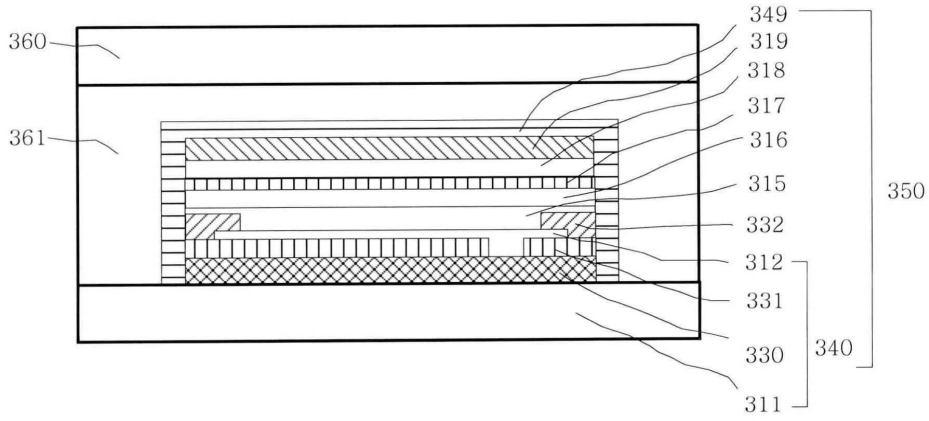
도면1



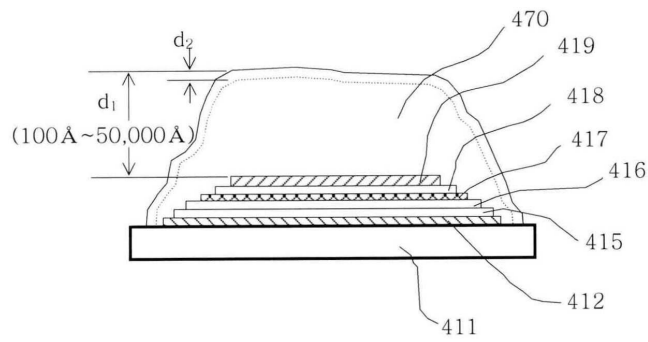
도면2



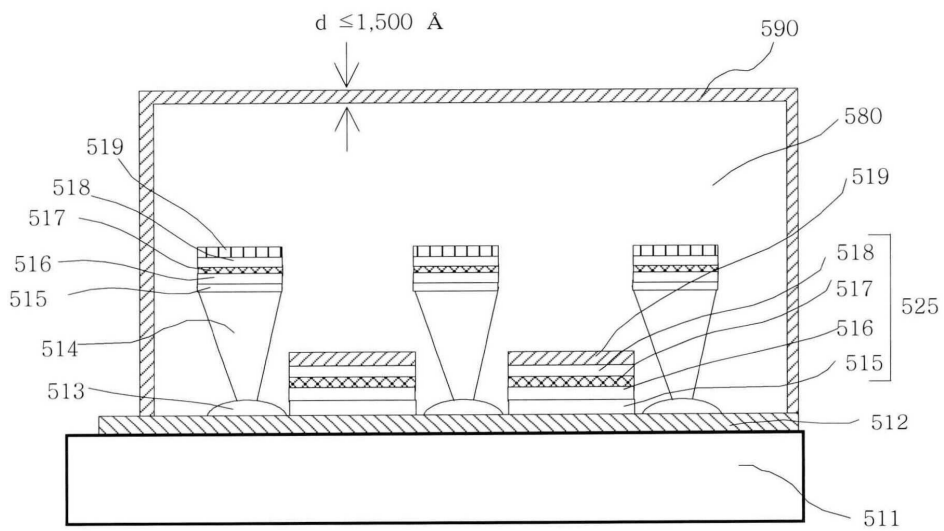
도면3



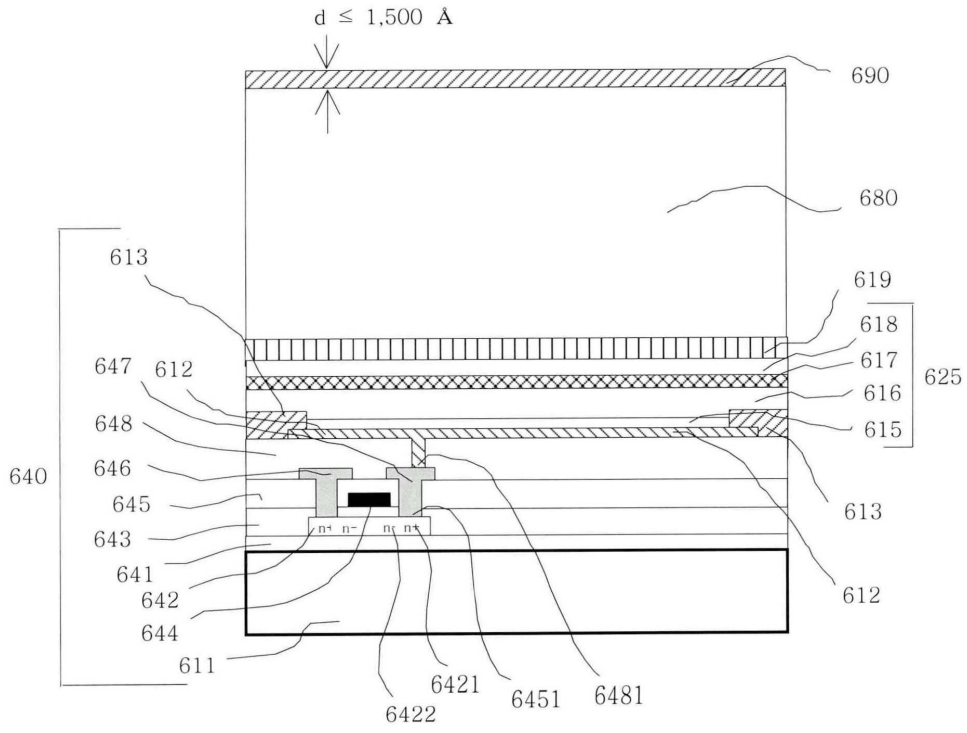
도면4



도면5



도면6



专利名称(译)	标题：制造有机电致发光显示装置的方法		
公开(公告)号	<a href="#">KR1020130050080A</a>	公开(公告)日	2013-05-15
申请号	KR1020110115231	申请日	2011-11-07
[标]申请(专利权)人(译)	CHOI DO HYUN Choedohyeon		
申请(专利权)人(译)	Choedohyeon		
当前申请(专利权)人(译)	Choedohyeon		
[标]发明人	CHOI DO HYUN		
发明人	CHOI, DO HYUN		
IPC分类号	H01L51/56		
CPC分类号	H01L51/5253 H01L27/3244 H01L51/5246		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

根据本发明，形成覆盖更具体地连续形成阳极层的步骤的平坦化层的步骤，以及作为有机电致发光显示装置的制造方法的有机电致发光层和阴极层，其改善了器件特性和可靠性在没有给予和热处理，阴极层和平坦化上侧和氮化硅膜的情况下，保护层在由氮化硅膜构成的保护层的器件中形成。并且它包括热处理的步骤，以便在保护层内的准分子激光退火中形成未经热处理的区域。

