



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2019년06월04일
 (11) 등록번호 10-1985298
 (24) 등록일자 2019년05월28일

(51) 국제특허분류(Int. Cl.)
 H01L 51/50 (2006.01) H01L 29/786 (2006.01)
 H05B 33/10 (2006.01)
 (21) 출원번호 10-2012-0119731
 (22) 출원일자 2012년10월26일
 심사청구일자 2017년09월29일
 (65) 공개번호 10-2014-0053602
 (43) 공개일자 2014년05월08일
 (56) 선행기술조사문헌
 KR1020060024347 A*
 KR1020060114459 A*
 KR1020120042037 A
 KR1020090009580 A
 *는 심사관에 의하여 인용된 문헌

(73) 특허권자
 삼성디스플레이 주식회사
 경기도 용인시 기흥구 삼성로 1 (농서동)
 (72) 발명자
 김덕희
 경기 성남시 분당구 분당로201번길 17, 108동 50
 4호 (서현동, 효자촌현대아파트)
 (74) 대리인
 팬코리아특허법인

전체 청구항 수 : 총 17 항

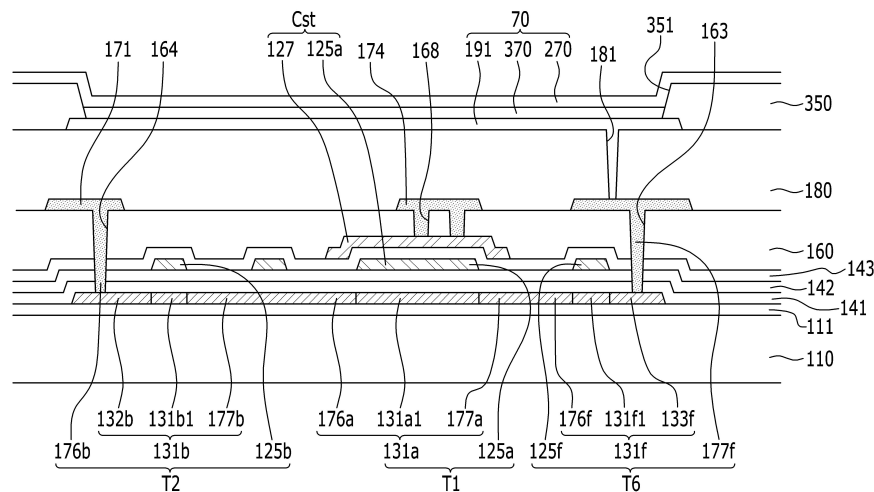
심사관 : 윤난영

(54) 발명의 명칭 유기 발광 표시 장치 및 그 제조 방법

(57) 요약

본 발명에 따른 유기 발광 표시 장치는 화상을 표시하는 화소부, 상기 화소부를 둘러싸는 주변부를 포함하는 기관, 상기 기관 위의 상기 화소부에 형성되어 있는 화소 스위칭 반도체층 및 구동 반도체층과 상기 주변부에 형성되어 있는 주변 스위칭 반도체층을 포함하는 반도체층, 상기 반도체층 위에 형성되어 있는 제1 게이트 절연막, 상기 주변부의 제1 게이트 절연막 위에 형성되어 있는 주변 스위칭 게이트 전극, 상기 주변 스위칭 게이트 전극 및 제1 게이트 절연막을 덮고 있는 제2 게이트 절연막, 상기 화소부의 제2 게이트 절연막 위에 형성되어 있는 화소 스위칭 게이트 전극 및 구동 게이트 전극, 상기 화소 스위칭 게이트 전극, 구동 게이트 전극 및 제2 게이트 절연막을 덮고 있는 제3 게이트 절연막을 포함하고, 상기 구동 반도체층은 굴곡되어 있을 수 있다.

대표도 - 도6



명세서

청구범위

청구항 1

화상을 표시하는 화소부, 상기 화소부를 둘러싸는 주변부를 포함하는 기관,
 상기 기관 위의 상기 화소부에 형성되어 있는 화소 스위칭 반도체층 및 구동 반도체층과 상기 주변부에 형성되어 있는 주변 스위칭 반도체층을 포함하는 반도체층,
 상기 반도체층 위에 형성되어 있는 제1 게이트 절연막,
 상기 주변부의 제1 게이트 절연막 위에 형성되어 있는 주변 스위칭 게이트 전극,
 상기 주변 스위칭 게이트 전극 및 제1 게이트 절연막을 덮고 있는 제2 게이트 절연막,
 상기 화소부의 제2 게이트 절연막 위에 형성되어 있는 화소 스위칭 게이트 전극 및 구동 게이트 전극,
 상기 화소 스위칭 게이트 전극, 구동 게이트 전극 및 제2 게이트 절연막을 덮고 있는 제3 게이트 절연막,
 상기 구동 반도체층과 중첩하고 있는 스토리지 캐패시터
 를 포함하고,
 상기 구동 반도체층은 굴곡되어 있는 유기 발광 표시 장치.

청구항 2

삭제

청구항 3

제1항에서,
 상기 스토리지 캐패시터는
 상기 제2 게이트 절연막 위에 형성되어 있으며 상기 구동 반도체층과 중첩하고 있는 제1 스토리지 축전판,
 상기 제1 스토리지 축전판을 덮고 있는 제3 게이트 절연막 위에 형성되어 있으며 상기 제1 스토리지 축전판과 중첩하고 있는 제2 스토리지 축전판을 포함하는 유기 발광 표시 장치.

청구항 4

제3항에서,
 상기 구동 반도체층은 복수개의 굴곡부를 포함하는 유기 발광 표시 장치.

청구항 5

제4항에서,
 상기 구동 반도체층은 제1 방향으로 연장되어 있는 복수개의 제1 연장부와 상기 제1 방향과 다른 제2 방향으로 연장되어 있는 복수개의 제2 연장부를 포함하고,
 상기 굴곡부는 상기 제1 연장부와 상기 제2 연장부를 연결하는 유기 발광 표시 장치.

청구항 6

제3항에서,
 상기 기관 위에 형성되어 있으며 스캔 신호를 전달하는 스캔선,
 상기 스캔선과 교차하며 데이터 신호 및 구동 전압을 각각 전달하는 데이터선 및 구동 전압선,

상기 스캔선 및 상기 데이터선과 연결되어 있으며 상기 화소 스위칭 반도체층 및 화소 스위칭 게이트 전극을 포함하는 화소 스위칭 트랜지스터,

상기 화소 스위칭 트랜지스터의 화소 스위칭 드레인 전극과 연결되어 있으며 상기 구동 반도체층 및 구동 게이트 전극을 포함하는 구동 트랜지스터,

상기 구동 트랜지스터의 구동 드레인 전극에 연결되어 있는 유기 발광 다이오드를 더 포함하는 유기 발광 표시 장치.

청구항 7

제6항에서,

상기 주변 스위칭 반도체층 및 주변 스위칭 게이트 전극을 포함하는 주변 스위칭 트랜지스터를 더 포함하고,

상기 주변 스위칭 트랜지스터의 상기 주변 스위칭 반도체층과 상기 주변 스위칭 게이트 전극 사이에는 제1 게이트 절연막이 형성되어 있는 유기 발광 표시 장치.

청구항 8

제7항에서,

상기 화소 스위칭 트랜지스터의 상기 화소 스위칭 반도체층과 상기 화소 스위칭 게이트 전극 사이에는 제1 게이트 절연막 및 제2 게이트 절연막이 형성되어 있는 유기 발광 표시 장치.

청구항 9

제8항에서,

상기 구동 트랜지스터의 상기 구동 반도체층과 상기 구동 게이트 전극 사이에는 제1 게이트 절연막 및 제2 게이트 절연막이 형성되어 있는 유기 발광 표시 장치.

청구항 10

제9항에서,

상기 구동 트랜지스터의 문턱 전압을 보상하며 상기 구동 트랜지스터에 연결되어 있는 보상 트랜지스터를 더 포함하는 유기 발광 표시 장치.

청구항 11

제10항에서,

발광 제어선에 의해 전달된 발광 제어 신호에 의해 턴온되어 상기 구동 전압을 상기 구동 트랜지스터에서 상기 유기 발광 다이오드로 전달하는 발광 제어 트랜지스터를 더 포함하고,

상기 발광 제어 트랜지스터는 상기 구동 트랜지스터의 구동 드레인 전극과 상기 유기 발광 다이오드 사이에 위치하는 유기 발광 표시 장치.

청구항 12

제11항에서,

상기 제2 스토리지 축전판을 덮고 있는 층간 절연막,

상기 층간 절연막 위에 형성되어 있으며, 상기 제3 게이트 절연막 및 상기 층간 절연막에 형성된 접촉 구멍을 통해 상기 제1 스토리지 축전판과 연결되어 있는 연결 부재,

상기 층간 절연막 및 상기 연결 부재를 덮고 있는 보호막

을 더 포함하고,

상기 연결 부재는 상기 보상 트랜지스터의 보상 드레인 전극과 연결되어 있는 유기 발광 표시 장치.

청구항 13

제12항에서,

상기 스캔선은 상기 제1 스토리지 축전판과 동일한 층에 형성되어 있고,

상기 데이터선 및 구동 전압선은 상기 연결 부재와 동일한 층에 형성되어 있는 유기 발광 표시 장치.

청구항 14

제13항에서,

상기 구동 전압선은 상기 층간 절연막에 형성된 접촉 구멍을 통해 상기 제2 스토리지 축전판과 연결되어 있는 유기 발광 표시 장치.

청구항 15

제14항에서,

상기 발광 제어선에 의해 전달된 발광 제어 신호에 의해 턴온되어 상기 구동 전압을 상기 구동 트랜지스터로 전달하는 동작 제어 트랜지스터를 더 포함하고,

상기 동작 제어 트랜지스터는 상기 구동 전압선과 상기 구동 트랜지스터의 구동 소스 전극 사이에 위치하는 유기 발광 표시 장치.

청구항 16

제15항에서,

이전 스캔선을 통해 전달받은 이전 스캔 신호에 따라 턴 온되어 초기화 전압을 상기 구동 트랜지스터의 구동 게이트 전극에 전달하는 초기화 트랜지스터를 더 포함하고,

상기 초기화 트랜지스터는 초기화 전압선과 상기 구동 트랜지스터의 구동 게이트 전극 사이에 위치하는 유기 발광 표시 장치.

청구항 17

화소부 및 주변부를 포함하는 기관 위의 상기 화소부에 화소 스위칭 반도체층 및 굴곡된 구동 반도체층을 형성하고, 상기 주변부에 주변 스위칭 반도체층을 형성하는 단계,

상기 화소 스위칭 반도체층, 구동 반도체층 및 주변 스위칭 반도체층 위에 제1 게이트 절연막을 형성하는 단계,

상기 주변부의 제1 게이트 절연막 위에 주변 스위칭 게이트 전극을 형성하는 단계,

상기 주변 스위칭 게이트 전극 및 제1 게이트 절연막을 덮는 제2 게이트 절연막을 형성하는 단계,

상기 화소부의 제2 게이트 절연막 위에 화소 스위칭 게이트 전극 및 구동 게이트 전극을 형성하는 단계,

상기 화소 스위칭 게이트 전극, 구동 게이트 전극 및 제2 게이트 절연막을 덮는 제3 게이트 절연막을 형성하는 단계, 그리고

상기 구동 반도체층과 중첩하여 스토리지 캐패시터를 형성하는 단계를

포함하는 유기 발광 표시 장치의 제조 방법.

청구항 18

삭제

청구항 19

제17항에서,

상기 스토리지 캐패시터를 형성하는 단계는

상기 제2 게이트 절연막 위에 상기 구동 반도체층과 중첩하는 제1 스토리지 축전판을 형성하는 단계,

상기 제3 게이트 절연막 위에 상기 제1 스토리지 축전판과 중첩하는 제2 스토리지 축전판을 형성하는 단계를 포함하는 유기 발광 표시 장치의 제조 방법.

발명의 설명

기술 분야

[0001] 본 발명은 유기 발광 표시 장치 및 그 제조 방법에 관한 것이다.

배경 기술

[0002] 유기 발광 표시 장치는 두 개의 전극과 그 사이에 위치하는 유기 발광층을 포함하며, 하나의 전극으로부터 주입된 전자(electron)와 다른 전극으로부터 주입된 정공(hole)이 유기 발광층에서 결합하여 여기자(exciton)를 형성하고, 여기자가 에너지를 방출하면서 발광한다.

[0003] 이러한 유기 발광 표시 장치는 자발광 소자인 유기 발광 다이오드가 형성된 복수개의 화소를 포함하는 화소부와, 화소부를 둘러싸는 주변부를 포함하며, 화소부의 각 화소에는 유기 발광 다이오드를 구동하기 위한 복수개의 트랜지스터 및 캐패시터(Capacitor)가 형성되어 있으며, 주변부에도 구동 드라이버를 형성하는 복수개의 트랜지스터 및 캐패시터가 형성되어 있다. 화소부의 복수개의 트랜지스터는 기본적으로 스위칭 트랜지스터 및 구동 트랜지스터를 포함하며, 주변부의 복수개의 트랜지스터는 기본적으로 스위칭 트랜지스터를 포함한다.

[0004] 고해상도의 유기 발광 표시 장치로 갈수록 화소당 전류량이 감소하므로 화소부의 스위칭 트랜지스터 및 구동 트랜지스터의 게이트 전극에 인가되는 게이트 전압의 구동 범위(driving range)가 좁아지게 되어 얼룩이 발생하기 쉽다.

발명의 내용

해결하려는 과제

[0005] 본 발명은 전술한 배경 기술의 문제점을 해결하기 위한 것으로서, 화소부의 화소 스위칭 트랜지스터 및 구동 트랜지스터의 구동 범위를 넓혀 풍부한 계조를 표현하는 동시에 주변부의 주변 스위칭 트랜지스터의 전하 이동도를 향상시킬 수 있는 유기 발광 표시 장치에 관한 것이다.

과제의 해결 수단

[0006] 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 화상을 표시하는 화소부, 상기 화소부를 둘러싸는 주변부를 포함하는 기판, 상기 기판 위의 상기 화소부에 형성되어 있는 화소 스위칭 반도체층 및 구동 반도체층과 상기 주변부에 형성되어 있는 주변 스위칭 반도체층을 포함하는 반도체층, 상기 반도체층 위에 형성되어 있는 제1 게이트 절연막, 상기 주변부의 제1 게이트 절연막 위에 형성되어 있는 주변 스위칭 게이트 전극, 상기 주변 스위칭 게이트 전극 및 제1 게이트 절연막을 덮고 있는 제2 게이트 절연막, 상기 화소부의 제2 게이트 절연막 위에 형성되어 있는 화소 스위칭 게이트 전극 및 구동 게이트 전극, 상기 화소 스위칭 게이트 전극, 구동 게이트 전극 및 제2 게이트 절연막을 덮고 있는 제3 게이트 절연막을 포함하고, 상기 구동 반도체층은 굴곡되어 있을 수 있다.

[0007] 상기 구동 반도체층과 중첩하고 있는 스토리지 캐패시터를 더 포함할 수 있다.

[0008] 상기 스토리지 캐패시터는 상기 제2 게이트 절연막 위에 형성되어 있으며 상기 구동 반도체층과 중첩하고 있는 제1 스토리지 축전판, 상기 제1 스토리지 축전판을 덮고 있는 제3 게이트 절연막 위에 형성되어 있으며 상기 제1 스토리지 축전판과 중첩하고 있는 제2 스토리지 축전판을 포함할 수 있다.

[0009] 상기 구동 반도체층은 복수개의 굴곡부를 포함할 수 있다.

[0010] 상기 구동 반도체층은 제1 방향으로 연장되어 있는 복수개의 제1 연장부와 상기 제1 방향과 다른 제2 방향으로 연장되어 있는 복수개의 제2 연장부를 포함하고, 상기 굴곡부는 상기 제1 연장부와 상기 제2 연장부를 연결할 수 있다.

[0011] 상기 기판 위에 형성되어 있으며 스캔 신호를 전달하는 스캔선, 상기 스캔선과 교차하며 데이터 신호 및 구동

전압을 각각 전달하는 데이터선 및 구동 전압선, 상기 스캔선 및 상기 데이터선과 연결되어 있으며 상기 화소 스위칭 반도체층 및 화소 스위칭 게이트 전극을 포함하는 화소 스위칭 트랜지스터, 상기 화소 스위칭 트랜지스터의 화소 스위칭 드레인 전극과 연결되어 있으며 상기 구동 반도체층 및 구동 게이트 전극을 포함하는 구동 트랜지스터, 상기 구동 트랜지스터의 구동 드레인 전극에 연결되어 있는 유기 발광 다이오드를 더 포함할 수 있다.

- [0012] 상기 주변 스위칭 반도체층 및 주변 스위칭 게이트 전극을 포함하는 주변 스위칭 트랜지스터를 더 포함하고, 상기 주변 스위칭 트랜지스터의 상기 주변 스위칭 반도체층과 상기 주변 스위칭 게이트 전극 사이에는 제1 게이트 절연막이 형성되어 있을 수 있다.
- [0013] 상기 화소 스위칭 트랜지스터의 상기 화소 스위칭 반도체층과 상기 화소 스위칭 게이트 전극 사이에는 제1 게이트 절연막 및 제2 게이트 절연막이 형성되어 있을 수 있다.
- [0014] 상기 구동 트랜지스터의 상기 구동 반도체층과 상기 구동 게이트 전극 사이에는 제1 게이트 절연막 및 제2 게이트 절연막이 형성되어 있을 수 있다.
- [0015] 상기 구동 트랜지스터의 문턱 전압을 보상하며 상기 구동 트랜지스터에 연결되어 있는 보상 트랜지스터를 더 포함할 수 있다.
- [0016] 발광 제어선에 의해 전달된 발광 제어 신호에 의해 턴온되어 상기 구동 전압을 상기 구동 트랜지스터에서 상기 유기 발광 다이오드로 전달하는 발광 제어 트랜지스터를 더 포함하고, 상기 발광 제어 트랜지스터는 상기 구동 트랜지스터의 구동 드레인 전극과 상기 유기 발광 다이오드 사이에 위치할 수 있다.
- [0017] 상기 제2 스토리지 축전판을 덮고 있는 층간 절연막, 상기 층간 절연막 위에 형성되어 있으며, 상기 제3 게이트 절연막 및 상기 층간 절연막에 형성된 접촉 구멍을 통해 상기 제1 스토리지 축전판과 연결되어 있는 연결 부재, 상기 층간 절연막 및 상기 연결 부재를 덮고 있는 보호막을 더 포함하고, 상기 연결 부재는 상기 보상 트랜지스터의 보상 드레인 전극과 연결되어 있을 수 있다.
- [0018] 상기 스캔선은 상기 제1 스토리지 축전판과 동일한 층에 형성되어 있고, 상기 데이터선 및 구동 전압선은 상기 연결 부재와 동일한 층에 형성되어 있을 수 있다.
- [0019] 상기 구동 전압선은 상기 층간 절연막에 형성된 접촉 구멍을 통해 상기 제2 스토리지 축전판과 연결되어 있을 수 있다.
- [0020] 상기 발광 제어선에 의해 전달된 발광 제어 신호에 의해 턴온되어 상기 구동 전압을 상기 구동 트랜지스터로 전달하는 동작 제어 트랜지스터를 더 포함하고, 상기 동작 제어 트랜지스터는 상기 구동 전압선과 상기 구동 트랜지스터의 구동 소스 전극 사이에 위치할 수 있다.
- [0021] 이전 스캔선을 통해 전달받은 이전 스캔 신호에 따라 턴 온되어 초기화 전압을 상기 구동 트랜지스터의 구동 게이트 전극에 전달하는 초기화 트랜지스터를 더 포함하고, 상기 초기화 트랜지스터는 상기 초기화 전압선과 상기 구동 트랜지스터의 구동 게이트 전극 사이에 위치할 수 있다.
- [0022] 또한, 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 제조 방법은 화소부 및 주변부를 포함하는 기판 위의 상기 화소부에 화소 스위칭 반도체층 및 굴곡된 구동 반도체층을 형성하고, 상기 주변부에 주변 스위칭 반도체층을 형성하는 단계, 상기 화소 스위칭 반도체층, 구동 반도체층 및 주변 스위칭 반도체층 위에 제1 게이트 절연막을 형성하는 단계, 상기 주변부의 제1 게이트 절연막 위에 주변 스위칭 게이트 전극을 형성하는 단계, 상기 주변 스위칭 게이트 전극 및 제1 게이트 절연막을 덮는 제2 게이트 절연막을 형성하는 단계, 상기 화소부의 제2 게이트 절연막 위에 화소 스위칭 게이트 전극 및 구동 게이트 전극을 형성하는 단계, 상기 화소 스위칭 게이트 전극, 구동 게이트 전극 및 제2 게이트 절연막을 덮는 제3 게이트 절연막을 형성하는 단계를 포함할 수 있다.
- [0023] 상기 구동 반도체층과 중첩하여 스토리지 캐패시터를 형성하는 단계를 더 포함할 수 있다.
- [0024] 상기 스토리지 캐패시터를 형성하는 단계는 상기 제2 게이트 절연막 위에 상기 구동 반도체층과 중첩하는 제1 스토리지 축전판을 형성하는 단계, 상기 제3 게이트 절연막 위에 상기 제1 스토리지 축전판과 중첩하는 제2 스토리지 축전판을 형성하는 단계를 포함할 수 있다.

발명의 효과

- [0025] 본 발명에 따르면, 주변부의 주변 스위칭 트랜지스터의 게이트 전극과 반도체층 사이에는 제1 게이트 절연막만

을 형성하고, 화소부의 화소 스위칭 트랜지스터 및 구동 트랜지스터의 게이트 전극과 반도체층 사이에는 제1 게이트 절연막 및 제2 게이트 절연막을 형성함으로써, 화소부의 화소 스위칭 트랜지스터 및 구동 트랜지스터의 구동 범위를 넓혀 풍부한 계조를 표현하는 동시에 주변부의 주변 스위칭 트랜지스터의 전하 이동도를 향상시킬 수 있다.

[0026] 또한, 화소부의 구동 트랜지스터는 복수개의 굴곡부를 포함하는 구동 반도체층을 형성함으로써, 구동 반도체층의 구동 채널 영역을 길게 형성할 수 있으므로 구동 게이트 전극에 인가되는 게이트 전압의 구동 범위를 넓힐 수 있다.

[0027] 따라서, 게이트 전압의 구동 범위가 넓으므로 게이트 전압의 크기를 변화시켜 유기 발광 다이오드(OLED)에서 방출되는 빛의 계조를 보다 세밀하게 제어할 수 있으며, 그 결과 유기 발광 표시 장치의 해상도를 높이고 표시 품질을 향상시킬 수 있다.

[0028] 또한, 굴곡부를 가지는 구동 반도체층에 의해 줄어든 스토리지 캐패시터의 영역을 확보하기 위해 구동 반도체층과 중첩하여 스토리지 캐패시터를 형성함으로써, 고해상도에서도 스토리지 캐패시턴스를 충분히 확보할 수 있다.

도면의 간단한 설명

- [0029] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 평면도이다.
- 도 2는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 화소부의 하나의 화소의 등가 회로도이다.
- 도 3은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 화소부의 복수개의 트랜지스터 및 캐패시터를 개략적으로 도시한 도면이다.
- 도 4는 도 3의 하나의 화소의 구체적인 배치도이다.
- 도 5는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 주변부의 스위칭 트랜지스터를 개략적으로 도시한 도면이다.
- 도 6은 도 4의 유기 발광 표시 장치를 VI-VI선을 따라 자른 단면도이다.
- 도 7은 도 4의 유기 발광 표시 장치를 VII-VII선을 따라 자른 단면도이다.
- 도 8은 도 5의 VIII-VIII선을 따라 자른 단면도이다.
- 도 9, 11 및 13은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 제조 방법을 순서대로 도시한 배치도이다.
- 도 10은 도 9의 유기 발광 표시 장치를 X-X'선 및 X'-X''선을 따라 자른 단면도이다.
- 도 12는 도 11의 유기 발광 표시 장치를 XII-XII'선 및 XII'-XII''선을 따라 자른 단면도이다.
- 도 14는 도 13의 유기 발광 표시 장치를 XIV-XIV'선 및 XIV'-XIV''선을 따라 자른 단면도이다.

발명을 실시하기 위한 구체적인 내용

- [0030] 이하, 첨부한 도면을 참고로 하여 본 발명의 여러 실시예들에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예들에 한정되지 않는다.
- [0031] 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 동일 또는 유사한 구성요소에 대해서는 동일한 참조 부호를 붙이도록 한다.
- [0032] 또한, 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 임의로 나타내었으므로, 본 발명이 반드시 도시된 바에 한정되지 않는다.
- [0033] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 그리고 도면에서, 설명의 편의를 위해, 일부 층 및 영역의 두께를 과장되게 나타내었다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 또는 "상에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다.

- [0034] 또한, 명세서 전체에서, 어떤 부분이 어떤 구성요소를 "포함" 한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다. 또한, 명세서 전체에서, "~상에"라 함은 대상 부분의 위 또는 아래에 위치함을 의미하는 것이며, 반드시 중력 방향을 기준으로 상 측에 위치하는 것을 의미하는 것은 아니다.
- [0035] 또한, 명세서 전체에서, "평면상"이라 할 때, 이는 대상 부분을 위에서 보았을 때를 의미하며, "단면상"이라 할 때, 이는 대상 부분을 수직으로 자른 단면을 옆에서 보았을 때를 의미한다.
- [0036] 그러면 본 발명의 일 실시예에 따른 유기 발광 표시 장치에 대하여 도 1 내지 도 8을 참고로 상세하게 설명한다.
- [0037] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 평면도이고, 도 2는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 화소부의 하나의 화소의 등가 회로도이다.
- [0038] 도 1에 도시한 바와 같이, 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 기관(110) 위에 형성되어 있으며, 유기 발광 다이오드(OLED)로 이루어진 복수개의 화소(1)가 형성되어 있는 화소부(P), 화소부(P)를 둘러싸고 있으며 복수개의 주변 회로(2)가 형성되어 있는 주변부(S)를 포함한다.
- [0039] 도 2에 도시한 바와 같이, 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 화소부(P)에 형성되어 있는 하나의 화소(1)는 복수의 신호선(121, 122, 123, 124, 171, 172), 복수의 신호선에 연결되어 있는 복수개의 트랜지스터(T1, T2, T3, T4, T5, T6), 스토리지 캐패시터(storage capacitor, Cst) 및 유기 발광 다이오드(organic light emitting diode, OLED)를 포함한다.
- [0040] 트랜지스터는 구동 트랜지스터(driving thin film transistor)(T1), 화소 스위칭 트랜지스터(switching thin film transistor)(T2), 보상 트랜지스터(T3), 초기화 트랜지스터(T4), 동작 제어 트랜지스터(T5) 및 발광 제어 트랜지스터(T6)를 포함한다.
- [0041] 신호선은 스캔 신호(Sn)를 전달하는 스캔선(121), 초기화 트랜지스터(T4)에 이전 스캔 신호(Sn-1)를 전달하는 이전 스캔선(122), 동작 제어 트랜지스터(T5) 및 발광 제어 트랜지스터(T6)에 발광 제어 신호(En)를 전달하는 발광 제어선(123), 스캔선(121)과 교차하며 데이터 신호(Dm)를 전달하는 데이터선(171), 구동 전압(ELVDD)을 전달하며 데이터선(171)과 거의 평행하게 형성되어 있는 구동 전압선(172), 구동 트랜지스터(T1)를 초기화하는 초기화 전압(Vint)을 전달하는 초기화 전압선(124)을 포함한다.
- [0042] 구동 트랜지스터(T1)의 게이트 전극(G1)은 스토리지 캐패시터(Cst)의 일단(Cst1)과 연결되어 있고, 구동 트랜지스터(T1)의 소스 전극(S1)은 동작 제어 트랜지스터(T5)를 경유하여 구동 전압선(172)과 연결되어 있으며, 구동 트랜지스터(T1)의 드레인 전극(D1)은 발광 제어 트랜지스터(T6)를 경유하여 유기 발광 다이오드(OLED)의 애노드(anode)와 전기적으로 연결되어 있다. 구동 트랜지스터(T1)는 화소 스위칭 트랜지스터(T2)의 스위칭 동작에 따라 데이터 신호(Dm)를 전달받아 유기 발광 다이오드(OLED)에 구동 전류(Id)를 공급한다.
- [0043] 화소 스위칭 트랜지스터(T2)의 게이트 전극(G2)은 스캔선(121)과 연결되어 있고, 화소 스위칭 트랜지스터(T2)의 소스 전극(S2)은 데이터선(171)과 연결되어 있으며, 화소 스위칭 트랜지스터(T2)의 드레인 전극(D2)은 구동 트랜지스터(T1)의 소스 전극(S1)과 연결되어 있으면서 동작 제어 트랜지스터(T5)를 경유하여 구동 전압선(172)과 연결되어 있다. 이러한 화소 스위칭 트랜지스터(T2)는 스캔선(121)을 통해 전달받은 스캔 신호(Sn)에 따라 턴 온되어 데이터선(171)으로 전달된 데이터 신호(Dm)를 구동 트랜지스터(T1)의 소스 전극으로 전달하는 스위칭 동작을 수행한다.
- [0044] 보상 트랜지스터(T3)의 게이트 전극(G3)은 스캔선(121)에 연결되어 있고, 보상 트랜지스터(T3)의 소스 전극(S3)은 구동 트랜지스터(T1)의 드레인 전극(D1)과 연결되어 있으면서 발광 제어 트랜지스터(T6)를 경유하여 유기 발광 다이오드(OLED)의 애노드(anode)와 연결되어 있으며, 보상 트랜지스터(T3)의 드레인 전극(D3)은 스토리지 캐패시터(Cst)의 일단(Cst1), 초기화 트랜지스터(T4)의 드레인 전극(D4) 및 구동 트랜지스터(T1)의 게이트 전극(G1)에 함께 연결되어 있다. 이러한 보상 트랜지스터(T3)는 스캔선(121)을 통해 전달받은 스캔 신호(Sn)에 따라 턴 온되어 구동 트랜지스터(T1)의 게이트 전극(G1)과 드레인 전극(D1)을 서로 연결하여 구동 트랜지스터(T1)를 다이오드 연결시킨다.
- [0045] 초기화 트랜지스터(T4)의 게이트 전극(G4)은 이전 스캔선(122)과 연결되어 있고, 초기화 트랜지스터(T4)의 소스 전극(S4)은 초기화 전압선(124)과 연결되어 있으며, 초기화 트랜지스터(T4)의 드레인 전극(D4)은 스토리지 캐패시터(Cst)의 일단(Cst1), 보상 트랜지스터(T3)의 드레인 전극(D3) 및 구동 트랜지스터(T1)의 게이트 전극(G1)에

함께 연결되어 있다. 이러한 초기화 트랜지스터(T4)는 이전 스캔선(122)을 통해 전달받은 이전 스캔 신호(Sn-1)에 따라 턴 온되어 초기화 전압(Vint)을 구동 트랜지스터(T1)의 게이트 전극(G1)에 전달하여 구동 트랜지스터(T1)의 게이트 전극(G1)의 전압을 초기화시키는 초기화 동작을 수행한다.

- [0046] 동작 제어 트랜지스터(T5)의 게이트 전극(G5)은 발광 제어선(123)과 연결되어 있으며, 동작 제어 트랜지스터(T5)의 소스 전극(S5)은 구동 전압선(172)과 연결되어 있고, 동작 제어 트랜지스터(T5)의 드레인 전극(D5)은 구동 트랜지스터(T1)의 소스 전극(S1) 및 화소 스위칭 트랜지스터(T2)의 드레인 전극(S2)에 연결되어 있다.
- [0047] 발광 제어 트랜지스터(T6)의 게이트 전극(G6)은 발광 제어선(123)과 연결되어 있으며, 발광 제어 트랜지스터(T6)의 소스 전극(S6)은 구동 트랜지스터(T1)의 드레인 전극(D1) 및 보상 트랜지스터(T3)의 소스 전극(S3)과 연결되어 있고, 발광 제어 트랜지스터(T6)의 드레인 전극(D6)은 유기 발광 다이오드(OLED)의 애노드(anode)와 전기적으로 연결되어 있다. 이러한 동작 제어 트랜지스터(T5) 및 발광 제어 트랜지스터(T6)는 발광 제어선(123)을 통해 전달받은 발광 제어 신호(En)에 따라 동시에 턴 온되어 구동 전압(ELVDD)이 유기 발광 다이오드(OLED)에 전달되어 유기 발광 다이오드(OLED)에 구동 전류(Id)가 흐르게 된다.
- [0048] 스토리지 캐패시터(Cst)의 타단(Cst2)은 구동 전압선(172)과 연결되어 있으며, 유기 발광 다이오드(OLED)의 캐소드(cathode)는 공통 전압(ELVSS)과 연결되어 있다. 이에 따라, 유기 발광 다이오드(OLED)는 구동 트랜지스터(T1)로부터 구동 전류(Id)를 전달받아 발광함으로써 화상을 표시한다.
- [0049] 이하에서 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 한 화소의 구체적인 동작 과정을 상세히 설명한다.
- [0050] 우선, 초기화 기간 동안 이전 스캔선(122)을 통해 로우 레벨(low level)의 이전 스캔 신호(Sn-1)가 공급된다. 그러면, 로우 레벨의 이전 스캔 신호(Sn-1)에 대응하여 초기화 트랜지스터(T4)가 턴 온(Turn on)되며, 초기화 전압선(124)으로부터 초기화 트랜지스터(T4)를 통해 초기화 전압(Vint)이 구동 트랜지스터(T1)의 게이트 전극에 연결되고, 초기화 전압(Vint)에 의해 구동 트랜지스터(T1)가 초기화된다.
- [0051] 이 후, 데이터 프로그래밍 기간 중 스캔선(121)을 통해 로우 레벨의 스캔 신호(Sn)가 공급된다. 그러면, 로우 레벨의 스캔 신호(Sn)에 대응하여 화소 스위칭 트랜지스터(T2) 및 보상 트랜지스터(T3)가 턴 온된다.
- [0052] 이 때, 구동 트랜지스터(T1)는 턴 온된 보상 트랜지스터(T3)에 의해 다이오드 연결되고, 순방향으로 바이어스 된다.
- [0053] 그러면, 데이터선(171)으로부터 공급된 데이터 신호(Dm)에서 구동 트랜지스터(T1)의 문턱 전압(Threshold voltage, Vth)만큼 감소한 보상 전압(Dm+Vth, Vth는 (-)의 값)이 구동 트랜지스터(T1)의 게이트 전극에 인가된다.
- [0054] 스토리지 커패시터(Cst)의 양단에는 구동 전압(ELVDD)과 보상 전압(Dm+Vth)이 인가되고, 스토리지 커패시터(Cst)에는 양단 전압 차에 대응하는 전하가 저장된다. 이 후, 발광 기간 동안 발광 제어선(123)으로부터 공급되는 발광 제어 신호(En)가 하이 레벨에서 로우 레벨로 변경된다. 그러면, 발광 기간 동안 로우 레벨의 발광 제어 신호(En)에 의해 동작 제어 트랜지스터(T5) 및 발광 제어 트랜지스터(T6)가 턴 온된다.
- [0055] 그러면, 구동 트랜지스터(T1)의 게이트 전극의 전압과 구동 전압(ELVDD) 간의 전압차에 따르는 구동 전류(Id)가 발생하고, 발광 제어 트랜지스터(T6)를 통해 구동 전류(Id)가 유기 발광 다이오드(OLED)에 공급된다. 발광 기간 동안 스토리지 캐패시터(Cst)에 의해 구동 트랜지스터(T1)의 게이트-소스 전압(Vgs)은 '(Dm+Vth)-ELVDD'으로 유지되고, 구동 트랜지스터(T1)의 전류-전압 관계에 따르면, 구동 전류(Id)는 소스-게이트 전압에서 문턱 전압을 차감한 값의 제곱 '(Dm-ELVDD)²'에 비례한다. 따라서 구동 전류(Id)는 구동 트랜지스터(T1)의 문턱 전압(Vth)에 관계 없이 결정된다.
- [0056] 그러면 도 2에 도시한 유기 발광 표시 장치의 화소부의 화소의 상세 구조와 주변부의 스위칭 트랜지스터의 상세 구조에 대하여 도 3 내지 도 8을 도 2와 함께 참고하여 상세하게 설명한다.
- [0057] 도 3은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 화소부의 복수개의 트랜지스터 및 캐패시터를 개략적으로 도시한 도면이고, 도 4는 도 3의 하나의 화소의 구체적인 배치도이고, 도 5는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 주변부의 트랜지스터를 개략적으로 도시한 도면이고, 도 6은 도 4의 유기 발광 표시 장치를 VI-VI선을 따라 자른 단면도이고, 도 7은 도 4의 유기 발광 표시 장치를 VII-VII선을 따라 자른 단면도이고, 도 8은 도 5의 VIII-VIII선을 따라 자른 단면도이다.

- [0058] 도 3에 도시한 바와 같이, 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 화소부(P)의 화소는 스캔 신호(Sn), 이전 스캔 신호(Sn-1), 발광 제어 신호(En) 및 초기화 전압(Vint)을 각각 인가하며 행 방향을 따라 형성되어 있는 스캔선(121), 이전 스캔선(122), 발광 제어선(123) 및 초기화 전압선(124)을 포함하고, 스캔선(121), 이전 스캔선(122), 발광 제어선(123) 및 초기화 전압선(124) 모두와 교차하고 있으며 화소에 데이터 신호(Dm) 및 구동 전압(ELVDD)을 각각 인가하는 데이터선(171) 및 구동 전압선(172)을 포함한다.
- [0059] 또한, 화소에는 구동 트랜지스터(T1), 화소 스위칭 트랜지스터(T2), 보상 트랜지스터(T3), 초기화 트랜지스터(T4), 동작 제어 트랜지스터(T5), 발광 제어 트랜지스터(T6), 스토리지 캐패시터(Cst), 그리고 유기 발광 다이오드(OLED)가 형성되어 있다.
- [0060] 도 3 및 도 4에 도시한 바와 같이, 화소부(P)에 형성된 구동 트랜지스터(T1), 화소 스위칭 트랜지스터(T2), 보상 트랜지스터(T3), 초기화 트랜지스터(T4), 동작 제어 트랜지스터(T5) 및 발광 제어 트랜지스터(T6)는 반도체층(131)을 따라 형성되어 있으며, 반도체층(131)은 다양한 형상으로 굴곡되어 형성되어 있다. 이러한 반도체층(131)은 폴리 실리콘 또는 산화물 반도체로 이루어질 수 있으며, 산화물 반도체는 아연(Zn), 갈륨(Ga), 주석(Sn) 또는 인듐(In)을 기본으로 하는 산화물, 이들의 복합 산화물인 산화아연(ZnO), 인듐-갈륨-아연 산화물(InGaZnO₄), 인듐-아연 산화물(Zn-In-O), 또는 아연-주석 산화물(Zn-Sn-O) 중 어느 하나를 포함할 수 있다. 반도체층(131)이 산화물 반도체로 이루어지는 경우에는 고온 등의 외부 환경에 취약한 산화물 반도체를 보호하기 위해 별도의 보호층이 추가될 수 있다.
- [0061] 반도체층(131)은 불순물이 도핑되지 않은 채널 영역과, 채널 영역의 양 옆으로 불순물이 도핑되어 형성된 소스 영역 및 드레인 영역을 포함한다. 여기서, 이러한 불순물은 트랜지스터의 종류에 따라 달라지며, N형 불순물 또는 P형 불순물이 가능하다.
- [0062] 이러한 반도체층(131)은 구동 트랜지스터(T1)에 형성되는 구동 반도체층(131a), 화소 스위칭 트랜지스터(T2)에 형성되는 화소 스위칭 반도체층(131b), 보상 트랜지스터(T3)에 형성되는 보상 반도체층(131c), 초기화 트랜지스터(T4)에 형성되는 초기화 반도체층(131d), 동작 제어 트랜지스터(T5)에 형성되는 동작 제어 반도체층(131e) 및 발광 제어 트랜지스터(T6)에 형성되는 발광 제어 반도체층(131f)을 포함한다.
- [0063] 또한, 반도체층(131)은 주변부(S)의 주변 스위칭 트랜지스터(Ts)에 형성되는 주변 스위칭 반도체층(131s)을 포함한다.
- [0064] 구동 트랜지스터(T1)는 구동 반도체층(131a), 구동 게이트 전극(125a), 구동 소스 전극(176a) 및 구동 드레인 전극(177a)을 포함한다. 구동 반도체층(131a)은 굴곡되어 있다. 구동 반도체층(131a)은 제1 방향으로 연장되어 있는 복수개의 제1 연장부(31), 제1 방향과 다른 제2 방향으로 연장되어 있는 복수개의 제2 연장부(32) 및 제1 연장부(31)와 제2 연장부(32)를 연결하는 복수개의 굴곡부(33)를 포함한다. 따라서, 구동 반도체층(131a)은 지그재그 형상으로 배치될 수 있다. 도 3 및 도 4에 도시한 구동 반도체층(131a)은 3개의 제1 연장부(31), 2개의 제2 연장부(32) 및 4개의 굴곡부(33)를 포함한다. 따라서, 구동 반도체층(131a)은 'ㄷ' 형상으로 길게 배치되어 있다.
- [0065] 이와 같이, 복수개의 굴곡부(33)를 포함하는 구동 반도체층(131a)을 형성함으로써, 좁은 공간 내에 길게 구동 반도체층(131a)을 형성할 수 있다. 따라서, 구동 반도체층(131a)의 구동 채널 영역(131a1)을 길게 형성할 수 있으므로 구동 게이트 전극(125a)에 인가되는 게이트 전압의 구동 범위(driving range)는 넓어지게 된다. 따라서, 게이트 전압의 구동 범위가 넓으므로 게이트 전압의 크기를 변화시켜 유기 발광 다이오드(OLED)에서 방출되는 빛의 계조를 보다 세밀하게 제어할 수 있으며, 그 결과 유기 발광 표시 장치의 해상도를 높이고 표시 품질을 향상시킬 수 있다.
- [0066] 이러한 구동 반도체층(131a)은 제1 연장부(31), 제2 연장부(32) 및 굴곡부(33)를 다양하게 배치하여 'S', 'M', 'W' 등의 다양한 실시예가 가능하다.
- [0067] 한편, 구동 소스 전극(176a)은 구동 반도체층(131a)에서 불순물이 도핑된 구동 소스 영역(176a)에 해당하고, 구동 드레인 전극(177a)은 구동 반도체층(131a)에서 불순물이 도핑된 구동 드레인 영역(177a)에 해당한다. 스토리지 캐패시터(Cst)는 구동 게이트 전극(125a)과 중첩하여 단면상 구동 게이트 전극(125a) 위에 형성되어 있다.
- [0068] 스토리지 캐패시터(Cst)는 제3 게이트 절연막(143)을 사이에 두고 배치되는 제1 스토리지 축전판(125a)과 제2 스토리지 축전판(127)을 포함한다. 여기서, 구동 게이트 전극(125a)은 제1 스토리지 축전판(125a)의 역할도 동시에 하며, 제3 게이트 절연막(143)은 유전체가 되며, 스토리지 캐패시터(Cst)에서 축전된 전하와 양 축전판

(125a, 127) 사이의 전압에 의해 스토리지 캐패시턴스(Storage Capacitance)가 결정된다.

- [0069] 제1 스토리지 축전판(125a)은 인접한 화소와 분리되어 사각 형상으로 형성되어 있으며, 스캔선(121), 이전 스캔선(122), 발광 제어선(123), 스위칭 게이트 전극(125b), 보상 게이트 전극(125c), 동작 제어 게이트 전극(125e), 발광 제어 게이트 전극(125f)과 동일한 물질로 동일한 층에 형성되어 있다.
- [0070] 제2 스토리지 축전판(127)은 인접한 화소와 연결되어 있으며, 초기화 전압선(124)과 동일한 물질로 동일한 층에 형성되어 있다.
- [0071] 이와 같이, 굴곡부를 가지는 구동 반도체층(131a)에 의해 줄어든 스토리지 캐패시터의 영역을 확보하기 위해 구동 반도체층(131a)과 중첩하여 스토리지 캐패시터를 형성함으로써, 고해상도에서도 스토리지 캐패시턴스의 확보가 가능하다.
- [0072] 화소 스위칭 트랜지스터(T2)는 화소 스위칭 반도체층(131b), 화소 스위칭 게이트 전극(125b), 화소 스위칭 소스 전극(176b) 및 화소 스위칭 드레인 전극(177b)을 포함한다. 스위칭 소스 전극(176b)은 데이터선(171)에서 돌출된 부분이며, 스위칭 드레인 전극(177b)은 스위칭 반도체층(131b)에서 불순물이 도핑된 스위칭 드레인 영역(177b)에 해당한다.
- [0073] 보상 트랜지스터(T3)는 보상 반도체층(131c), 보상 게이트 전극(125c), 보상 소스 전극(176c) 및 보상 드레인 전극(177c)을 포함하고, 보상 소스 전극(176c)은 보상 반도체층(131c)에서 불순물이 도핑된 보상 소스 영역(176c)에 해당하고, 보상 드레인 전극(177c)은 보상 반도체층(131c)에서 불순물이 도핑된 보상 드레인 영역(177c)에 해당한다. 보상 게이트 전극(125c)는 별도의 듀얼 게이트 전극(25)을 형성하여 누설 전류(leakage current)를 방지한다.
- [0074] 초기화 트랜지스터(T4)는 초기화 반도체층(131d), 초기화 게이트 전극(125d), 초기화 소스 전극(176d) 및 초기화 드레인 전극(177d)을 포함한다. 초기화 드레인 전극(177d)은 초기화 반도체층(131d)에서 불순물이 도핑된 초기화 드레인 영역(177d)에 해당한다. 초기화 소스 전극(176d)은 초기화 연결선(78)을 통해 초기화 전압선(124)와 연결되어 있다. 초기화 연결선(78)의 일단은 제3 게이트 절연막(143) 및 층간 절연막(160)에 형성된 접촉 구멍(161)을 통해 초기화 전압선(124)과 연결되어 있고, 초기화 연결선(78)의 타단은 제1 게이트 절연막(141), 제2 게이트 절연막(142), 제3 게이트 절연막(143) 및 층간 절연막(160)에 형성된 접촉 구멍(162)을 통해 초기화 소스 전극(176d)과 연결되어 있다.
- [0075] 동작 제어 트랜지스터(T5)는 동작 제어 반도체층(131e), 동작 제어 게이트 전극(125e), 동작 제어 소스 전극(176e) 및 동작 제어 드레인 전극(177e)을 포함한다. 동작 제어 소스 전극(176e)은 구동 전압선(172)의 일부분이고, 동작 제어 드레인 전극(177e)은 동작 제어 반도체층(131e)에서 불순물이 도핑된 동작 제어 드레인 영역(177e)에 해당한다.
- [0076] 발광 제어 트랜지스터(T6)는 발광 제어 반도체층(131f), 발광 제어 게이트 전극(125f), 발광 제어 소스 전극(176f) 및 발광 제어 드레인 전극(177f)을 포함한다. 발광 제어 소스 전극(176f)은 발광 제어 반도체층(131f)에서 불순물이 도핑된 발광 제어 소스 영역(176f)에 해당한다.
- [0077] 구동 트랜지스터(T1)의 구동 반도체층(131a)의 일단은 스위칭 반도체층(131b) 및 보상 반도체층(131c)과 연결되어 있으며, 구동 반도체층(131a)의 타단은 동작 제어 반도체층(131e) 및 발광 제어 반도체층(131f)과 연결되어 있다. 따라서, 구동 소스 전극(176a)은 스위칭 드레인 전극(177b) 및 동작 제어 드레인 전극(177e)과 연결되고, 구동 드레인 전극(177a)은 보상 소스 전극(176c) 및 발광 제어 소스 전극(176f)과 연결된다.
- [0078] 스토리지 캐패시터(Cst)의 제1 스토리지 축전판(125a)은 연결 부재(174)를 통해 보상 드레인 전극(177c) 및 초기화 드레인 전극(177d)과 함께 연결되어 있다. 이러한 연결 부재(174)는 데이터선(171)과 동일한 층에 형성되어 있으며, 연결 부재(174)의 일단은 제1 게이트 절연막(141), 제2 게이트 절연막(142), 제3 게이트 절연막(143) 및 층간 절연막(160)에 형성된 접촉 구멍(166)을 통해 보상 드레인 전극(177c) 및 초기화 드레인 전극(177d)과 연결되며, 연결 부재(174)의 타단은 제2 게이트 절연막(143) 및 층간 절연막(160)에 형성된 접촉 구멍(167)을 통해 제1 스토리지 축전판(125a)과 연결된다. 이 때, 제2 스토리지 축전판(127)에 형성된 스토리지 게 구부(27)를 통해 연결 부재(174)의 타단은 제1 스토리지 축전판(125a)과 연결된다.
- [0079] 스토리지 캐패시터(Cst)의 제2 스토리지 축전판(127)은 층간 절연막(160)에 형성된 접촉 구멍(168)을 통해 구동 전압선(172)과 연결되어 있다.
- [0080] 화소 스위칭 트랜지스터(T2)는 발광시키키고자 하는 화소를 선택하는 스위칭 소자로 사용된다. 스위칭 게이트 전

극(125b)은 스캔선(121)에 연결되어 있고, 스위칭 소스 전극(176b)은 데이터선(171)에 연결되어 있으며, 스위칭 드레인 전극(177b)은 구동 트랜지스터(T1) 및 동작 제어 트랜지스터(T5)와 연결되어 있다. 그리고, 발광 제어 트랜지스터(T6)의 발광 제어 드레인 전극(177f)은 보호막(180)에 형성된 접촉 구멍(181)을 통해 유기 발광 다이오드(70)의 화소 전극(191)과 직접 연결되어 있다.

- [0081] 한편, 주변 스위칭 트랜지스터(Ts)는 주변 스위칭 반도체층(131s), 주변 스위칭 게이트 전극(125s), 주변 스위칭 소스 전극(176s) 및 주변 스위칭 드레인 전극(177s)을 포함한다. 주변 스위칭 소스 전극(176s)과 주변 스위칭 드레인 전극(177s)은 평면상 주변 스위칭 게이트 전극(125s)을 기준으로 서로 마주보고 있다.
- [0082] 이러한 주변 스위칭 트랜지스터(Ts)는 주변부(S)에 위치하는 구동 드라이버 등의 주변 회로를 스위칭하는 스위칭 소자로 사용된다.
- [0083] 이하, 도 4 내지 도 8을 참조하여 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 화소부 및 주변부의 구조에 대해 적층 순서에 따라 구체적으로 설명한다.
- [0084] 이 때, 화소부(P)의 구동 트랜지스터(T1), 화소 스위칭 트랜지스터(T2) 및 발광 제어 트랜지스터(T6)와 주변부(S)의 주변 스위칭 트랜지스터(Ts)를 중심으로 트랜지스터의 구조에 대해 설명한다. 그리고 나머지 트랜지스터(T3, T4, T5)는 구동 트랜지스터(T1), 화소 스위칭 트랜지스터(T2) 및 발광 제어 트랜지스터(T6)의 적층 구조와 대부분 동일하므로 상세한 설명은 생략한다.
- [0085] 기판(110) 위에는 버퍼층(111)이 형성되어 있고, 기판(110)은 유리, 석영, 세라믹, 플라스틱 등으로 이루어진 절연성 기판으로 형성되어 있다.
- [0086] 화소부(P)의 버퍼층(111) 위에는 구동 반도체층(131a), 화소 스위칭 반도체층(131b), 발광 제어 반도체층(131f)이 형성되어 있다. 구동 반도체층(131a)은 구동 채널 영역(131a1) 및 구동 채널 영역(131a1)을 사이에 두고 서로 마주보는 구동 소스 영역(176a) 및 구동 드레인 영역(177a)을 포함하고, 화소 스위칭 반도체층(131b)은 화소 스위칭 채널 영역(131b1) 및 화소 스위칭 채널 영역(131b1)을 사이에 두고 서로 마주보는 화소 스위칭 소스 영역(132b) 및 화소 스위칭 드레인 영역(177b)을 포함하며, 발광 제어 트랜지스터(T6)는 발광 제어 채널 영역(131f1), 발광 제어 소스 영역(176f) 및 발광 제어 드레인 영역(133f)을 포함한다.
- [0087] 구동 반도체층(131a)은 복수개의 굴곡부(33)를 포함하여 지그재그 형상, 구체적으로는 'ㄱ' 형상으로 형성되므로, 좁은 공간 내에 길게 형성할 수 있다. 따라서, 구동 반도체층(131a)의 구동 채널 영역(131a1)을 길게 형성할 수 있으므로 구동 게이트 전극(125a)에 인가되는 게이트 전압의 구동 범위(driving range)는 넓어지게 된다.
- [0088] 또한, 주변부(S)의 버퍼층(111) 위에는 주변 스위칭 반도체층(131)이 형성되어 있다.
- [0089] 화소부(P)의 화소 스위칭 반도체층(131a), 구동 반도체층(131b), 발광 제어 반도체층(131f) 위에는 질화 규소(SiNx) 또는 산화 규소(SiO2) 따위로 형성된 제1 게이트 절연막(141) 및 제2 게이트 절연막(142)이 차례로 형성되어 있으며, 주변부(S)의 주변 스위칭 반도체층(131s) 위에는 제1 게이트 절연막(141)만이 형성되어 있다.
- [0090] 주변부(S)의 제1 게이트 절연막(141) 위에 주변 스위칭 반도체층(131s)과 중첩하는 위치에 주변 스위칭 게이트 전극(125s)을 포함하는 제1 게이트 배선이 형성되어 있고, 주변 스위칭 게이트 전극(125s) 위에 제2 게이트 절연막(142)이 형성되어 있다. 그리고, 화소부(P)의 제2 게이트 절연막(142) 위에는 구동 게이트 전극(125a), 화소 스위칭 게이트 전극(125b) 및 보상 게이트 전극(125c)을 포함하는 스캔선(121), 초기화 게이트 전극(125d)을 포함하는 이전 스캔선(122), 동작 제어 게이트 전극(125e) 및 발광 제어 게이트 전극(125f)을 포함하는 발광 제어선(123)을 포함하는 제2 게이트 배선이 형성되어 있다.
- [0091] 구동 게이트 전극(125a)은 스캔선(121)과 분리되어 있으며, 플로팅 게이트 전극(25)은 구동 반도체층(131a)의 구동 채널 영역(131a1)과 중첩하고 있다. 그리고, 화소 스위칭 게이트 전극(125a)은 스캔선(121)에 연결되어 있으며, 화소 스위칭 게이트 전극(125b)은 화소 스위칭 반도체층(131b)의 화소 스위칭 채널 영역(131b1)과 중첩하고 있다. 그리고 발광 제어 게이트 전극(125f)은 발광 제어 반도체층(131f)의 발광 제어 채널 영역(131f1)과 중첩하고 있다.
- [0092] 이 때, 주변 스위칭 트랜지스터(Ts)는 주변 스위칭 게이트 전극(125b)과 주변 스위칭 반도체층(131b) 사이에 제1 게이트 절연막(141)만이 형성되므로 빠른 스위칭 동작이 가능하다. 또한, 화소 스위칭 트랜지스터(T2) 및 구동 트랜지스터(T1)는 화소 스위칭 게이트 전극(125b)과 화소 스위칭 반도체층(131b) 사이와 구동 게이트 전극(125a)과 구동 반도체층(131a) 사이에 제1 게이트 절연막(141) 및 제2 게이트 절연막(142)이 형성되므로, 화소 스위칭 게이트 전극(125b)과 화소 스위칭 반도체층(131b) 사이의 거리가 넓어지고, 구동 게이트 전극(125a)과

구동 반도체층(131a) 사이의 거리가 넓어져서 구동 게이트 전극(125a)에 인가되는 게이트 전압의 구동 범위는 넓어지게 된다.

- [0093] 또한, 구동 트랜지스터(T1)는 구동 반도체층(131a)의 구동 채널 영역(131a1)의 길이가 길기 때문에 구동 게이트 전극(125a)에 인가되는 게이트 전압의 구동 범위는 더욱 넓어지게 되어 유기 발광 다이오드(OLED)에서 방출되는 빛의 계조를 보다 세밀하게 제어할 수 있다.
- [0094] 화소부(P)의 제2 게이트 배선(125a, 125b, 125c, 125d, 125e, 125f, 121, 122, 123) 및 제2 게이트 절연막(142) 위와 주변부(S)의 제2 게이트 절연막(142) 위에는 질화 규소(SiNx) 또는 산화 규소(SiO₂) 따위로 제3 게이트 절연막(143)이 형성되어 있다.
- [0095] 화소부(P)의 제3 게이트 절연막(143) 위에는 제2 스토리지 축전판(127) 및 초기화 전압선(124)을 포함하는 제3 게이트 배선이 형성되어 있다. 제2 스토리지 축전판(127)은 제1 스토리지 축전판(125a)와 중첩하여 스토리지 캐패시터(Cst)를 형성하고 있으며, 제1 스토리지 축전판(125a)는 구동 반도체층(131a)과 중첩하고 있다. 이와 같이, 구동 반도체층(131a)과 중첩하여 스토리지 캐패시터(Cst)를 형성함으로써, 굴곡부(33)를 가지는 구동 반도체층(131a)에 의해 줄어드는 스토리지 캐패시터(Cst)의 영역을 확보하여 화소의 크기가 줄어드는 고해상도에서도 스토리지 캐패시터의 확보가 가능하다.
- [0096] 한편, 제3 게이트 절연막(143), 제2 스토리지 축전판(127) 및 초기화 전압선(124) 위에는 층간 절연막(160)이 형성되어 있다. 제1 게이트 절연막(141), 제2 게이트 절연막(142), 제3 게이트 절연막(143) 및 층간 절연막(160)은 발광 제어 반도체층(131f)의 발광 제어 드레인 영역(131f1)을 드러내는 접촉 구멍(163)을 함께 갖는다. 층간 절연막(160)은 제1 게이트 절연막(141), 제2 게이트 절연막(142) 및 제3 게이트 절연막(143)과 마찬가지로, 질화 규소(SiNx) 또는 산화 규소(SiO₂) 등의 세라믹(ceramic) 계열의 소재를 사용하여 만들어진다.
- [0097] 화소부(P)의 층간 절연막(160) 위에는 화소 스위칭 소스 전극(176b)를 포함하는 데이터선(171), 구동 전압선(172), 연결 부재(174), 발광 제어 드레인 전극(177f)을 포함하는 데이터 배선이 형성되어 있고, 주변부(S)의 층간 절연막(160) 위에는 주변 스위칭 소스 전극(176s) 및 주변 스위칭 드레인 전극(177s)이 형성되어 있다.
- [0098] 그리고 화소 스위칭 소스 전극(176b)과 발광 제어 드레인 전극(177f)은 각각 층간 절연막(160), 제1 게이트 절연막(141), 제2 게이트 절연막(142) 및 제3 게이트 절연막(143)에 형성된 접촉 구멍(164, 163)을 통해 각각 화소 스위칭 반도체층(131b)의 화소 스위칭 소스 영역(131b1), 발광 제어 반도체층(131f)의 발광 제어 드레인 영역(131f1)과 연결되며, 주변 스위칭 소스 전극(176s) 및 주변 스위칭 드레인 전극(177s)은 각각 층간 절연막(160), 제1 게이트 절연막(141), 제2 게이트 절연막(142) 및 제3 게이트 절연막(143)에 형성된 접촉 구멍(66s, 67s)을 통해 각각 주변 스위칭 반도체층(131s)과 연결된다.
- [0099] 층간 절연막(160) 상에는 데이터 배선(171, 172, 174, 177f), 주변 스위칭 소스 전극(176s) 및 주변 스위칭 드레인 전극(177s)을 덮는 보호막(180)이 형성되어 있고, 화소부(P)의 보호막(180) 위에는 화소 전극(191)이 형성되어 있다. 보호막(180)에 형성된 접촉 구멍(181)을 통해 화소 전극(191)은 발광 제어 드레인 전극(177f)과 연결된다.
- [0100] 화소 전극(191)의 가장자리 및 보호막(180) 위에는 격벽(350)이 형성되어 있고, 격벽(350)은 화소 전극(191)을 드러내는 격벽 개구부(351)를 가진다. 격벽(350)은 폴리아크릴계 수지(polyacrylates resin) 및 폴리이미드계(polyimides) 등의 수지 또는 실리카 계열의 무기물 등으로 만들 수 있다.
- [0101] 격벽 개구부(351)로 노출된 화소 전극(191) 위에는 유기 발광층(370)이 형성되고, 유기 발광층(370) 상에는 공통 전극(270)이 형성된다. 이와 같이, 화소 전극(191), 유기 발광층(370) 및 공통 전극(270)을 포함하는 유기 발광 다이오드(70)가 형성된다.
- [0102] 여기서, 화소 전극(191)은 정공 주입 전극인 애노드이며, 공통 전극(270)은 전자 주입 전극인 캐소드가 된다. 그러나 본 발명에 따른 일 실시예는 반드시 이에 한정되는 것은 아니며, 유기 발광 표시 장치의 구동 방법에 따라 화소 전극(191)이 캐소드가 되고, 공통 전극(270)이 애노드가 될 수도 있다. 화소 전극(191) 및 공통 전극(270)으로부터 각각 정공과 전자가 유기 발광층(370) 내부로 주입되고, 주입된 정공과 전자가 결합한 엑시톤(exiton)이 여기상태로부터 기저상태로 떨어질 때 발광이 이루어진다.
- [0103] 유기 발광층(370)은 저분자 유기물 또는 PEDOT(Poly 3,4-ethylenedioxythiophene) 등의 고분자 유기물로 이루어진다. 또한, 유기 발광층(370)은 발광층과, 정공 주입층(hole injection layer, HIL), 정공 수송층(hole transporting layer, HTL), 전자 수송층(electron transporting layer, ETL), 및 전자 주입층(electron

injection layer, EIL) 중 하나 이상을 포함하는 다중막으로 형성될 수 있다. 이들 모두를 포함할 경우, 정공 주입층이 양극인 화소 전극(710) 상에 배치되고, 그 위로 정공 수송층, 발광층, 전자 수송층, 전자 주입층이 차례로 적층된다.

- [0104] 유기 발광층(370)은 적색을 발광하는 적색 유기 발광층, 녹색을 발광하는 녹색 유기 발광층 및 청색을 발광하는 청색 유기 발광층을 포함할 수 있으며, 적색 유기 발광층, 녹색 유기 발광층 및 청색 유기 발광층은 각각 적색 화소, 녹색 화소 및 청색 화소에 형성되어 컬러 화상을 구현하게 된다.
- [0105] 또한, 유기 발광층(370)은 적색 유기 발광층, 녹색 유기 발광층 및 청색 유기 발광층을 적색 화소, 녹색 화소 및 청색 화소에 모두 함께 적층하고, 각 화소별로 적색 색필터, 녹색 색필터 및 청색 색필터를 형성하여 컬러 화상을 구현할 수 있다. 다른 예로, 백색을 발광하는 백색 유기 발광층을 적색 화소, 녹색 화소 및 청색 화소 모두에 형성하고, 각 화소별로 각각 적색 색필터, 녹색 색필터 및 청색 색필터를 형성하여 컬러 화상을 구현할 수도 있다. 백색 유기 발광층과 색필터를 이용하여 컬러 화상을 구현하는 경우, 적색 유기 발광층, 녹색 유기 발광층 및 청색 유기 발광층을 각각 형성하기 위한 증착 마스크를 사용하지 않아도 되므로 해상도 향상에 유리하다.
- [0106] 공통 전극(270)은 반사형 도전성 물질로 형성되므로 배면 발광형의 유기 발광 표시 장치가 된다. 반사형 물질로는 리튬(Li), 칼슘(Ca), 플루오르화리튬/칼슘(LiF/Ca), 플루오르화리튬/알루미늄(LiF/Al), 알루미늄(Al), 은(Ag), 마그네슘(Mg), 또는 금(Au) 등의 물질을 사용할 수 있다.
- [0107] 상기 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 제조 방법에 대해 이하에서 도면을 참조하여 상세히 설명한다.
- [0108] 도 9, 11 및 13은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 제조 방법을 순서대로 도시한 배치도이고, 도 10은 도 9의 유기 발광 표시 장치를 X-X'선 및 X'-X''선을 따라 자른 단면도이고, 도 12는 도 11의 유기 발광 표시 장치를 XII-XII'선 및 XII''-XII'''선을 따라 자른 단면도이고, 도 14는 도 13의 유기 발광 표시 장치를 XIV-XIV'선 및 XIV''-XIV'''선을 따라 자른 단면도이다.
- [0109] 우선, 도 9 및 도 10에 도시한 바와 같이, 기관(110)의 주변부(S)와 화소부(P) 모두에 버퍼층(111)을 형성한다. 기관(110)은 유리, 석영, 또는 플라스틱과 같은 투명한 절연 기관으로 형성될 수 있다. 버퍼층(111)은 질화규소의 단일막 또는 질화규소와 산화규소의 적층막으로 형성될 수 있으며, 플라즈마 화학기상증착(PECVD) 등의 방법으로 기관(10) 위에 전면 증착된다. 그리고, 화소부(P)의 버퍼층(111) 위에 반도체층(131)을 형성한다. 반도체층(131)은 폴리 실리콘 또는 산화물 반도체로 이루어질 수 있으며, 폴리 실리콘은 비정질 규소막을 형성한 후 이를 결정화하는 방법으로 형성할 수 있다. 결정화 방법으로는 공지된 다양한 방법이 적용될 수 있으며, 예를 들어 열, 레이저, 주울(Joule)열, 전기장, 또는 촉매 금속 등을 이용하여 비정질 규소막을 결정화할 수 있다. 그리고, 제1 마스크를 이용하여 반도체층(131)을 사진 식각 공정으로 패터닝한다. 이로써 구동 반도체층(131a), 화소 스위칭 반도체층(131b), 보상 반도체층(131c), 초기화 반도체층(131d), 동작 제어 반도체층(131e), 발광 제어 반도체층(131f) 및 주변 스위칭 반도체층(131s)을 동시에 형성한다.
- [0110] 다음으로, 도 11 및 도 12에 도시한 바와 같이, 화소부(P)의 구동 반도체층(131a), 화소 스위칭 반도체층(131b), 보상 반도체층(131c), 초기화 반도체층(131d), 동작 제어 반도체층(131e) 및 발광 제어 반도체층(131f)과 주변부(S)의 주변 스위칭 반도체층(131s) 위에 제1 게이트 절연막(141)을 형성한다. 제1 게이트 절연막(141)은 질화 규소(SiNx) 또는 산화 규소(SiO2) 따위로 형성될 수 있고, 플라즈마 화학기상증착(PECVD) 등의 방법으로 버퍼층(111) 위에 전면 증착된다.
- [0111] 그리고, 제1 게이트 절연막(141) 위에 제1 게이트 금속층을 형성한다. 제1 게이트 금속층은 구리(Cu), 구리 합금, 알루미늄(Al), 및 알루미늄 합금 중 어느 하나를 포함하는 금속막, 몰리브덴(Mo)과 몰리브덴 합금 중 어느 하나를 포함하는 금속막이 적층된 다중막으로 형성될 수 있다. 그리고, 제2 마스크를 이용하여 제1 게이트 금속층을 사진 식각 공정으로 패터닝한다. 이로써 주변부(S)에 주변 스위칭 반도체층(131s)과 중첩하는 위치에 주변 스위칭 게이트 전극(125s)을 형성한다. 그리고, 주변 스위칭 반도체층(131s)에 불순물을 도핑하여 주변 스위칭 반도체층(131s)을 채널 영역과 소스 영역 및 드레인 영역으로 구분한다. 주변 스위칭 게이트 전극(125s)은 소스 영역과 드레인 영역에 불순물을 도핑할 때 채널 영역에 불순물이 도핑되는 것을 차단하는 역할을 한다.
- [0112] 그리고, 제1 게이트 절연막(141) 및 주변 스위칭 게이트 전극(125s) 위에 제2 게이트 절연막(142)을 형성한다. 그리고, 제2 게이트 절연막(142) 위에 제2 게이트 금속층을 형성하며, 제3 마스크를 이용하여 제2 게이트 금속

층을 사진 식각 공정으로 패터닝하여 화소부(P)에 제2 게이트 배선(125a, 125b, 125c, 125d, 125e, 125f, 121, 122, 123)을 형성한다. 제2 게이트 금속층은 구리(Cu), 구리 합금, 알루미늄(Al), 및 알루미늄 합금 중 어느 하나를 포함하는 금속막, 몰리브덴(Mo)과 몰리브덴 합금 중 어느 하나를 포함하는 금속막이 적층된 다중막으로 형성될 수 있다.

[0113] 그리고, 화소부(P)의 구동 반도체층(131a), 화소 스위칭 반도체층(131b), 보상 반도체층(131c), 초기화 반도체층(131d), 동작 제어 반도체층(131e) 및 발광 제어 반도체층(131f)에 불순물을 도핑하여 화소부(P)의 구동 반도체층(131a), 화소 스위칭 반도체층(131b), 보상 반도체층(131c), 초기화 반도체층(131d), 동작 제어 반도체층(131e) 및 발광 제어 반도체층(131f)을 각각 채널 영역과 소스 영역 및 드레인 영역으로 구분한다.

[0114] 그리고, 화소부(P)의 제2 게이트 배선(125a, 125b, 125c, 125d, 125e, 125f, 121, 122, 123) 및 제2 게이트 절연막(142) 위와 주변부(S)의 제2 게이트 절연막(142) 위에는 제3 게이트 절연막(143)을 형성한다. 그리고, 화소부(P)의 제3 게이트 절연막(143) 위에 제3 게이트 금속층을 형성하며, 제4 마스크를 이용하여 제3 게이트 금속층을 사진 식각 공정으로 패터닝하여 화소부(P)에 제2 스토리지 축전판(127) 및 초기화 전압선(124)을 포함하는 제3 게이트 배선을 형성한다. 이 때, 제2 스토리지 축전판(127)에 스토리지 개구부(27)을 형성한다. 제3 게이트 금속층은 구리(Cu), 구리 합금, 알루미늄(Al), 및 알루미늄 합금 중 어느 하나를 포함하는 금속막, 몰리브덴(Mo)과 몰리브덴 합금 중 어느 하나를 포함하는 금속막이 적층된 다중막으로 형성될 수 있다.

[0115] 다음으로, 도 13 및 도 14에 도시한 바와 같이, 제3 게이트 절연막(143), 제2 스토리지 축전판(127) 및 초기화 전압선(124) 위에 층간 절연막(160)을 형성한다. 층간 절연막(160)은 유기막 또는 무기막으로 형성되며, 기판(110) 상에 전면 증착된다. 그리고, 제5 마스크를 이용한 사진 식각 공정으로 층간 절연막(160), 제1 게이트 절연막(141), 제2 게이트 절연막(142) 및 제3 게이트 절연막(143)을 패터닝하여 복수개의 접촉 구멍(161, 162, 163, 164, 165, 166, 167, 168, 66s, 67s)을 형성한다.

[0116] 그리고, 층간 절연막(160) 위에 데이터 금속층을 형성한다. 데이터 금속층은 구리, 구리 합금, 알루미늄, 및 알루미늄 합금 중 어느 하나를 포함하는 금속막과, 몰리브덴과 몰리브덴 합금 중 어느 하나를 포함하는 금속막이 적층된 다중막으로 형성될 수 있다. 예를 들어, 데이터 금속층은 Mo/Al/Mo의 삼중막 또는 Mo/Cu/Mo의 삼중막으로 형성될 수 있다.

[0117] 그리고, 제6 마스크를 이용하여 데이터 금속층을 사진 식각 공정으로 패터닝한다. 이로써 화소부(P)의 층간 절연막(160) 위에 화소 스위칭 소스 전극(176b)을 포함하는 데이터선(171), 구동 전압선(172), 연결 부재(174), 발광 제어 드레인 전극(177f)을 포함하는 데이터 배선을 형성하고, 주변부(S)의 층간 절연막(160) 위에 주변 스위칭 소스 전극(176s) 및 주변 스위칭 드레인 전극(177s)을 형성한다.

[0118] 다음으로, 도 4 내지 도 8에 도시한 바와 같이, 층간 절연막(160) 상에 데이터 배선(171, 172, 174, 177f), 주변 스위칭 소스 전극(176s) 및 주변 스위칭 드레인 전극(177s)을 덮는 보호막(180)을 형성하고, 제7 마스크를 이용하여 사진 식각 공정으로 보호막(180)에 접촉 구멍(181)을 형성한다. 그리고, 화소부(P)의 보호막(180) 위에는 화소 전극층을 형성하고, 제8 마스크를 이용하여 사진 식각 공정으로 화소 전극층을 사진 식각 공정으로 패터닝하여 접촉 구멍(181)을 통해 발광 제어 드레인 전극(177f)과 연결되는 화소 전극(191)을 형성한다. 그리고, 보호막(180) 상에 화소 전극(191)을 덮는 격벽(350)을 형성하고, 제9 마스크를 이용하여 격벽(350)에 화소 전극(191)의 일부를 드러내는 격벽 개구부(351)를 형성한다. 그리고, 격벽(350)의 격벽 개구부(351)를 통해 드러난 화소 전극(191) 상에 유기 발광층(370)을 형성한다. 그리고 유기 발광층(370) 상에 공통 전극(270)을 형성하여 유기 발광 소자(70)를 완성한다. 공통 전극(270)은 격벽(350) 위에도 형성되어 복수의 화소에 걸쳐 형성된다.

[0119] 공통 전극(270) 상에는 유기 발광 소자(70)를 보호하는 봉지 부재(도시하지 않음)가 형성될 수 있으며, 봉지 부재는 실런트에 의해 기판(110)에 밀봉될 수 있으며, 유리, 석영, 세라믹, 플라스틱, 및 금속 등 다양한 소재로 형성될 수 있다. 한편, 실런트를 사용하지 않고 공통 전극(270) 상에 무기막과 유기막을 증착하여 봉지 박막층을 형성할 수도 있다.

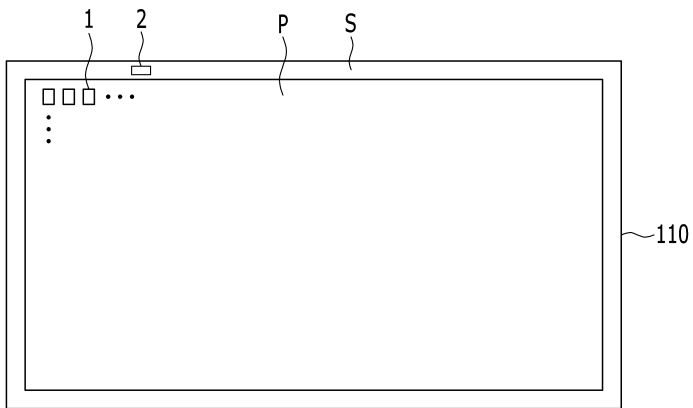
[0120] 본 발명을 앞서 기재한 바에 따라 바람직한 실시예를 통해 설명하였지만, 본 발명은 이에 한정되지 않으며 다음에 기재하는 특허청구범위의 개념과 범위를 벗어나지 않는 한, 다양한 수정 및 변형이 가능하다는 것을 본 발명이 속하는 기술 분야에 종사하는 자들은 쉽게 이해할 것이다.

부호의 설명

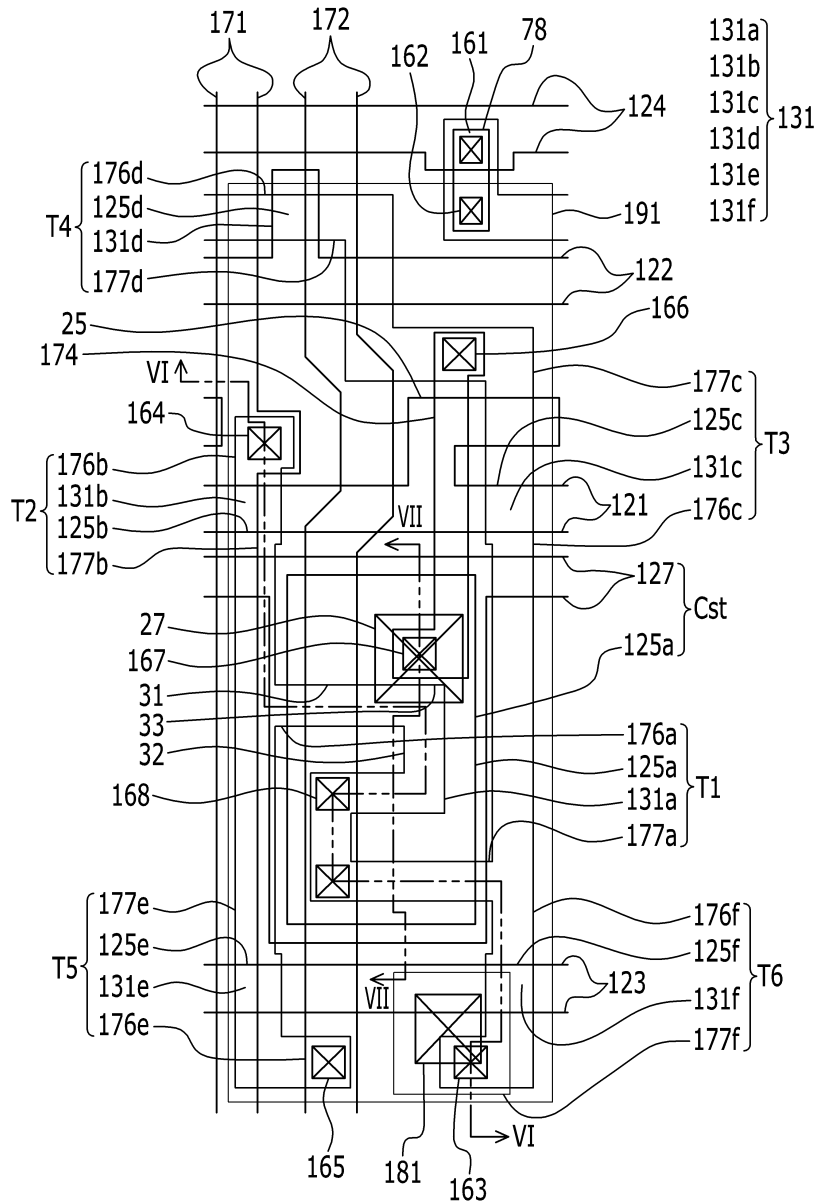
- [0121]
- | | |
|---------------------|---------------------|
| 31: 제1 연장부 | 32: 제2 연장부 |
| 33: 굴곡부 | 110: 기판 |
| 121: 스캔선 | 122: 이전 스캔선 |
| 123: 발광 제어선 | 124: 초기화 전압선 |
| 125a: 구동 게이트 전극 | 125b: 화소 스위칭 게이트 전극 |
| 125s: 주변 스위칭 게이트 전극 | 131a: 구동 반도체층 |
| 131b: 화소 스위칭 반도체층 | 131s: 주변 스위칭 반도체층 |
| 141: 제1 게이트 절연막 | 142: 제2 게이트 절연막 |
| 143: 제3 게이트 절연막 | 171: 데이터선 |
| 172: 구동 전압선 | |

도면

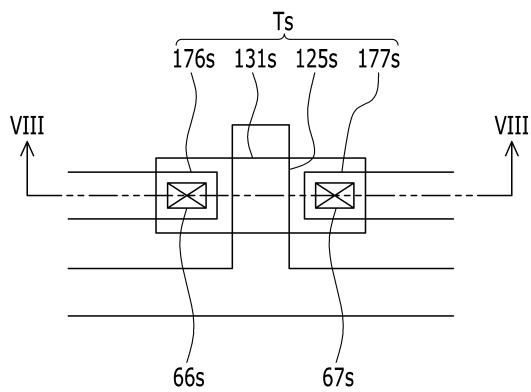
도면1



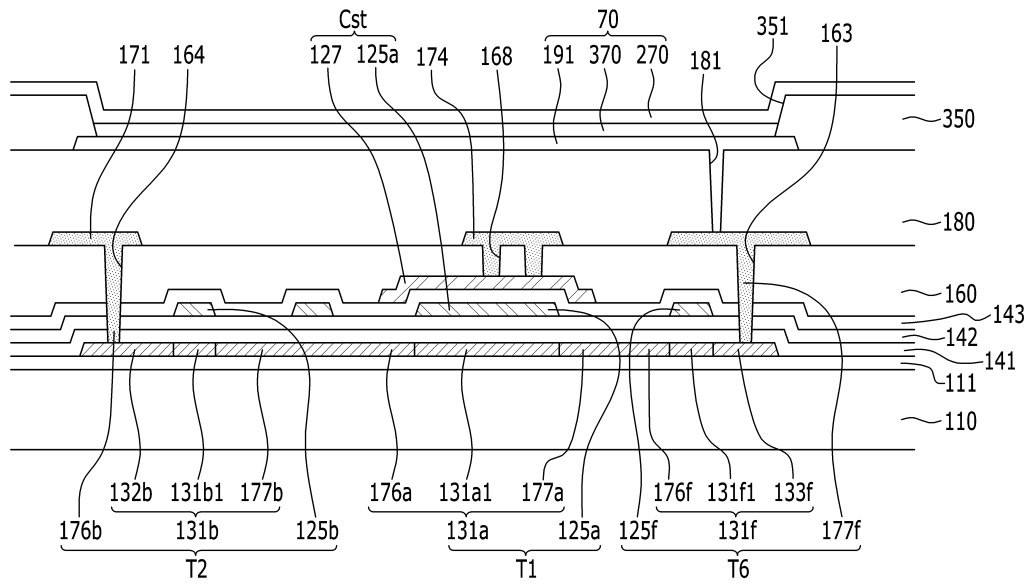
도면4



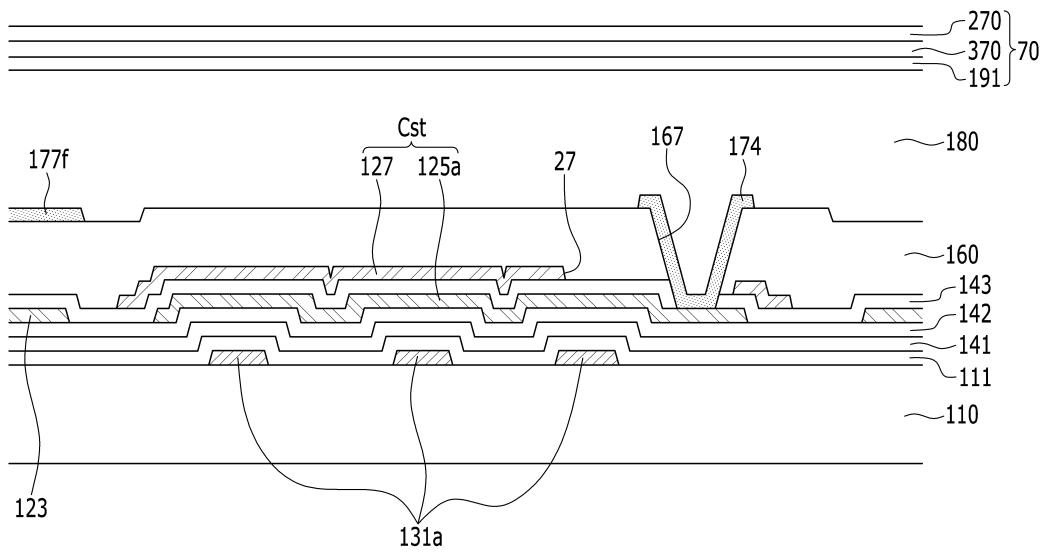
도면5



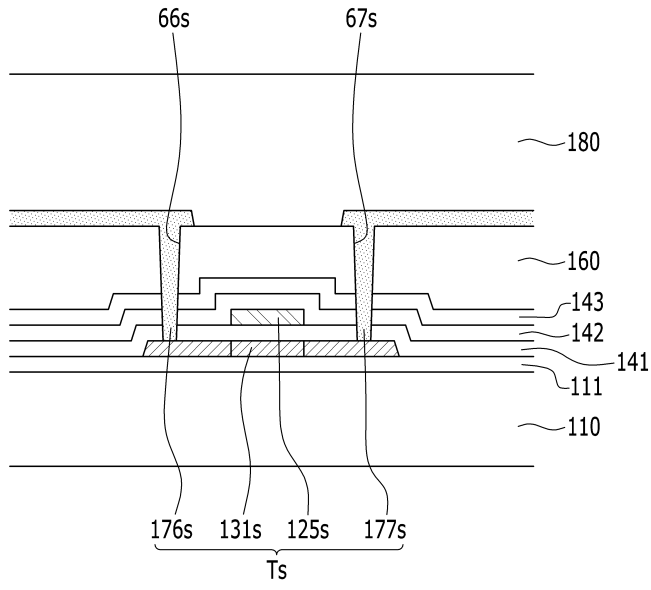
도면6



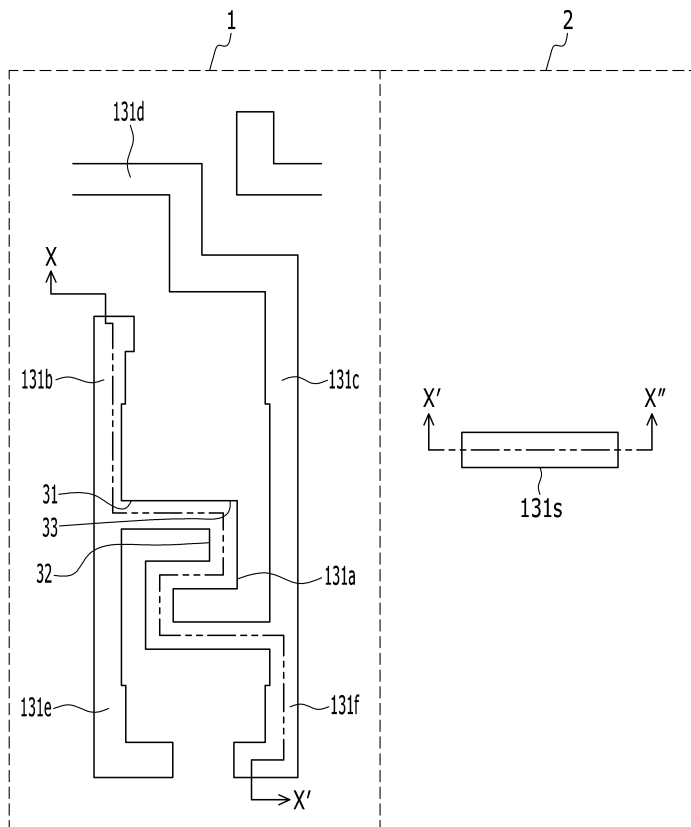
도면7



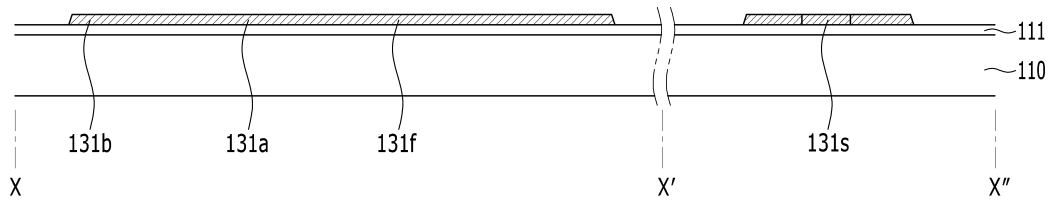
도면8



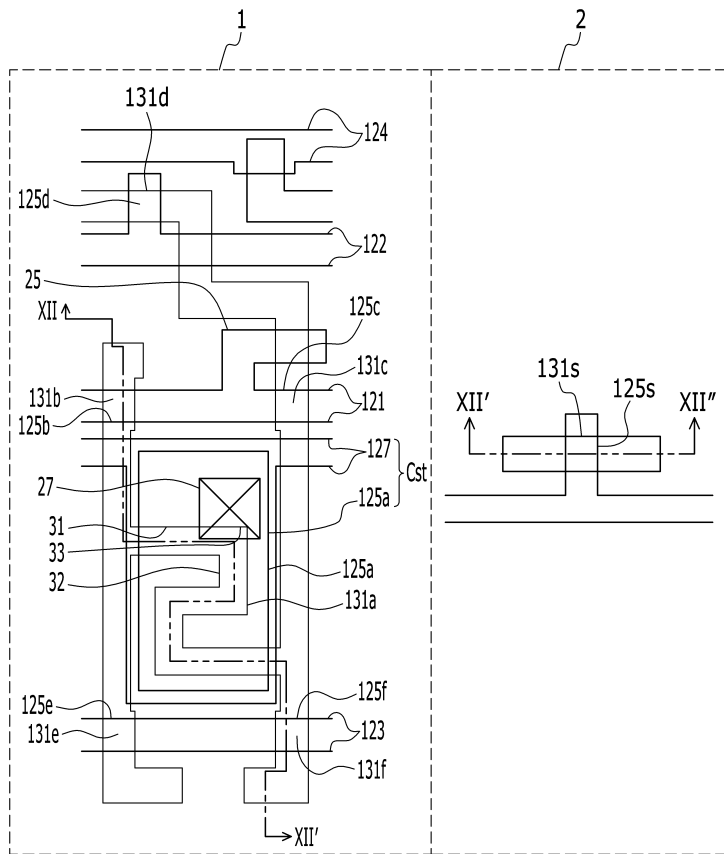
도면9



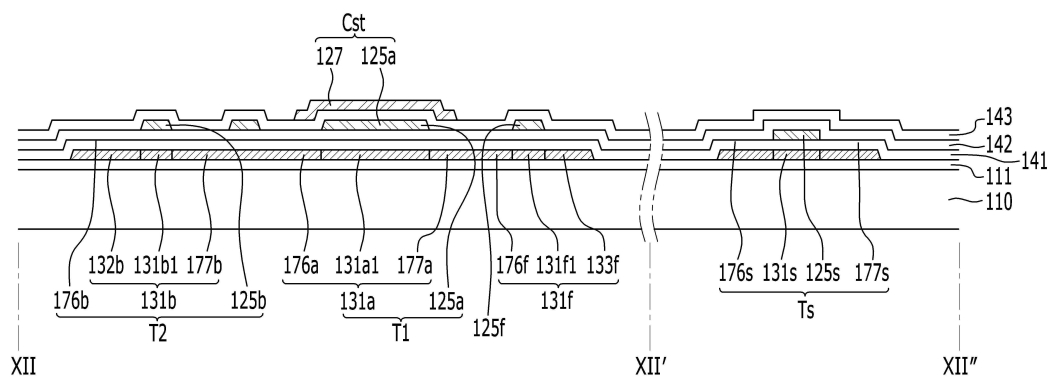
도면10



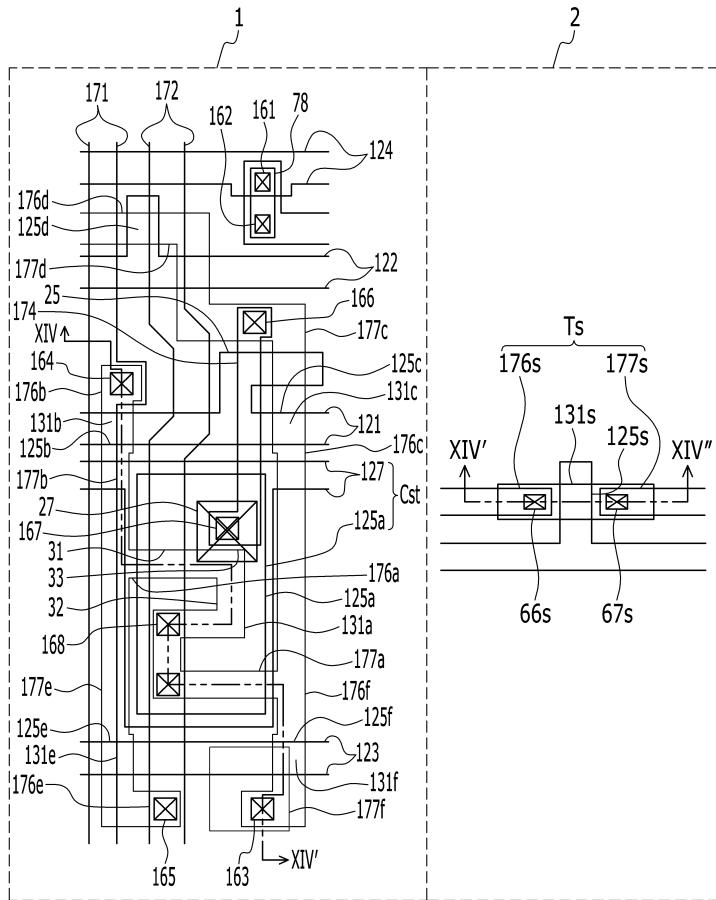
도면11



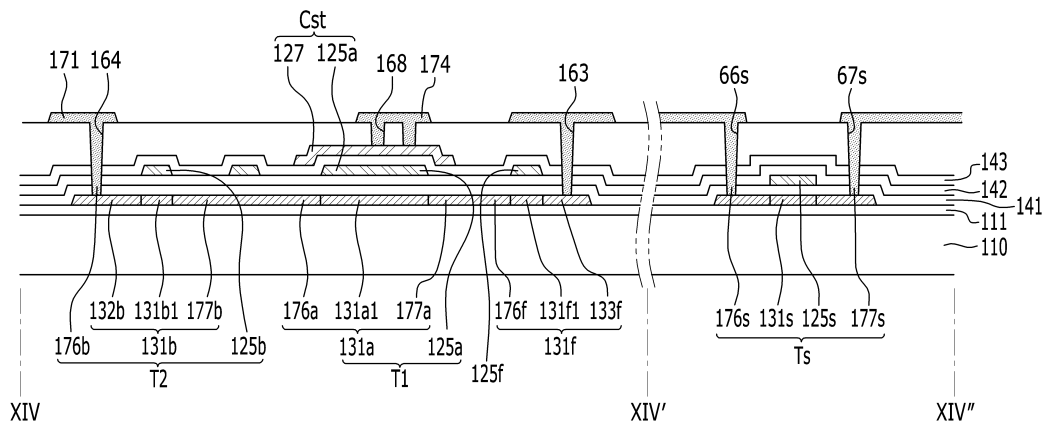
도면12



도면13



도면14



专利名称(译)	有机发光显示器及其制造方法		
公开(公告)号	KR101985298B1	公开(公告)日	2019-06-04
申请号	KR1020120119731	申请日	2012-10-26
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	김덕희		
发明人	김덕희		
IPC分类号	H01L51/50 H01L29/786 H05B33/10		
CPC分类号	G09G3/3233 G09G2300/0426 G09G2300/0819 G09G2300/0842 G09G2300/0861 G09G2320/045 H01L27/124 H01L27/3248 H01L27/3262 H01L27/3265 H01L27/3276 H01L51/56		
审查员(译)	允我永		
其他公开文献	KR1020140053602A		
外部链接	Espacenet		

摘要(译)

有机发光二极管显示器包括显示图像的像素部分和围绕该像素部分的外围部分，在基板上的像素部分上包括像素开关半导体层的半导体层，驱动半导体层和外围开关半导体在外围部分上的层，在半导体层上的第一栅绝缘层，在外围部分的第一栅绝缘层上的外围开关栅电极，覆盖外围开关栅电极的第二栅绝缘层和第一栅绝缘层，像素开关栅电极和驱动栅电极位于像素部分的第二栅绝缘层上，第三栅绝缘层覆盖像素开关栅电极，驱动栅电极和第二栅绝缘层。

