

특허청구의 범위

청구항 1

기관 위에 형성되어 있으며 화상을 표시하는 유기 발광 소자를 포함하는 화소부, 상기 화소부를 둘러싸고 있는 주변부를 포함하고,

상기 주변부는 상기 기관 위에 형성되어 있으며 외부로부터 공통 전압이 전달되는 게이트 공통 전압선,

상기 게이트 공통 전압선을 덮고 있으며 상기 게이트 공통 전압선의 일부를 노출하는 공통 전압 접촉 구멍을 가지는 층간 절연막,

상기 층간 절연막 위에 형성되어 있으며 상기 공통 전압 접촉 구멍을 통해 상기 게이트 공통 전압선과 접촉하고 있는 데이터 공통 전압선,

상기 데이터 공통 전압선을 덮고 있으며 상기 데이터 공통 전압선의 일부를 노출하는 공통 전압 개구부를 가지는 격벽,

상기 격벽 위에 형성되어 있으며 상기 공통 전압 개구부를 통해 상기 데이터 공통 전압선과 접촉하고 있는 공통 전극,

상기 공통 전압 접촉 구멍 내에 위치하며 상기 기관 위에 형성되어 있는 복수의 돌기를 포함하는 유기 발광 표시 장치.

청구항 2

제1항에서,

상기 유기 발광 소자는 제1 전극, 상기 제1 전극 위에 위치하는 유기 발광층, 상기 유기 발광층 위에 위치하는 제2 전극을 포함하고,

상기 공통 전극은 상기 제2 전극과 일체형으로 형성되어 있는 유기 발광 표시 장치.

청구항 3

제2항에서,

상기 제2 전극은 상기 화소부 전체에 형성되어 있는 유기 발광 표시 장치.

청구항 4

제2항에서,

상기 화소부는 상기 제2 전극과 드레인 전극이 연결되어 있는 박막 트랜지스터를 포함하는 유기 발광 표시 장치.

청구항 5

제4항에서,

상기 돌기는 상기 박막 트랜지스터의 반도체와 동일한 물질로 이루어지는 유기 발광 표시 장치.

청구항 6

제5항에서,

상기 기관 위에 형성되어 있는 버퍼층을 더 포함하고,

상기 돌기는 상기 버퍼층과 동일한 물질로 이루어지는 제1 돌기, 상기 제1 돌기 위에 위치하며 상기 반도체와 동일한 물질로 이루어지는 제2 돌기를 포함하는 유기 발광 표시 장치.

청구항 7

제6항에서,

상기 버퍼층은 질화 규소 및 산화 규소 중 적어도 하나를 포함하는 유기 발광 표시 장치.

청구항 8

제1항에서,

상기 기판 위에 형성되어 있는 버퍼층을 더 포함하고,

상기 돌기는 상기 버퍼층과 동일한 물질로 이루어지는 유기 발광 표시 장치.

청구항 9

제8항에서,

상기 버퍼층은 질화 규소 및 산화 규소 중 적어도 하나를 포함하는 유기 발광 표시 장치.

청구항 10

제1항에서,

상기 기판은 이웃하는 돌기 사이에 위치하는 오목부를 포함하는 유기 발광 표시 장치.

청구항 11

제1항에서,

상기 화소부는

상기 기판 위에 형성되어 있으며 스캔 신호를 전달하는 게이트선,

상기 게이트선과 절연되어 교차하고 있으며 데이터 신호 및 구동 전압을 각각 전달하는 데이터선 및 구동 전압선,

상기 게이트선 및 데이터선과 연결되어 있는 스위칭 박막 트랜지스터,

상기 스위칭 박막 트랜지스터 및 상기 구동 전압선과 연결되어 있는 구동 박막 트랜지스터,

상기 구동 박막 트랜지스터와 연결되어 있는 제1 전극,

상기 제1 전극 위에 형성되어 있는 유기 발광층,

상기 유기 발광층 위에 형성되어 있는 제2 전극

을 포함하고,

상기 게이트 공통 전압선은 상기 게이트선과 동일한 층에 형성되어 있고, 상기 데이터 공통 전압선은 상기 데이터선과 동일한 층에 형성되어 있는 유기 발광 표시 장치.

명세서

기술분야

[0001] 본 발명은 유기 발광 표시 장치에 관한 것이다.

배경기술

[0002] 유기 발광 표시 장치는 두 개의 전극과 그 사이에 위치하는 유기 발광층을 포함하며, 두 개의 전극 중 하나인 캐소드로부터 주입된 전자(electron)와 애노드로부터 주입된 정공(hole)이 유기 발광층에서 결합하여 여기자(exciton)를 형성하고, 여기자가 에너지를 방출하면서 발광한다.

[0003] 이러한 유기 발광 표시 장치는 각 단위 화소가 스위칭 박막 트랜지스터, 구동 박막 트랜지스터, 캐패시터 및 유기 발광 소자를 포함하며, 구동 박막 트랜지스터 및 캐패시터에는 구동 전압선으로부터 구동 전압(ELVDD)이 제공되며, 구동 박막 트랜지스터는 구동 전압선을 통해 유기 발광 소자로 흐르는 전류를 제어하는 역할을 한다.

또한, 캐소드인 공통 전극에 연결되어 있는 공통 전압선은 캐소드에 공통 전압(ELVSS)을 공급하여 애노드인 화소 전극과 공통 전극에 전위차를 형성시켜 전류를 흐르게 한다.

[0004] 주변부에 형성된 게이트 배선으로 이루어진 게이트 공통 전압 접촉부, 데이터 배선으로 이루어진 데이터 공통 전압 접촉부 및 공통 전극간의 연속적인 접촉을 통해 공통 전압(ELVSS)은 격벽 위에 형성된 공통 전극에 전달된다.

[0005] 그러나 격벽의 두께로 인해서 현상액의 증발이 제대로 이루어지지 않아, 격벽에 형성되는 접촉 구멍의 경계 부위에서 들뜨는 현상이 발생할 수 있다.

[0006] 이러한 들뜨는 현상은 격벽 위에 위치하는 공통 전극이 접촉 구멍을 통해서 하부 금속막과 접촉력을 떨어뜨리게 되고, 발열이 발생하는 문제점이 있다.

발명의 내용

해결하려는 과제

[0007] 따라서 본 발명은 발열이 발생하지 않는 유기 발광 표시 장치를 제공하는 것이다.

과제의 해결 수단

[0008] 본 발명의 한 실시예에 따른 유기 발광 표시 장치는 기판 위에 형성되어 있으며 화상을 표시하는 유기 발광 소자를 포함하는 화소부, 화소부를 둘러싸고 있는 주변부를 포함하고, 주변부는 기판 위에 형성되어 있으며 외부로부터 공통 전압이 전달되는 게이트 공통 전압선, 게이트 공통 전압선을 덮고 있으며 게이트 공통 전압선의 일부를 노출하는 공통 전압 접촉 구멍을 가지는 층간 절연막, 층간 절연막 위에 형성되어 있으며 공통 전압 접촉 구멍을 통해 게이트 공통 전압선과 접촉하고 있는 데이터 공통 전압선, 데이터 공통 전압선을 덮고 있으며 데이터 공통 전압선의 일부를 노출하는 공통 전압 개구부를 가지는 격벽, 격벽 위에 형성되어 있으며 공통 전압 개구부를 통해 상기 데이터 공통 전압선과 접촉하고 있는 공통 전극, 공통 전압 접촉 구멍 내에 위치하며 기판 위에 형성되어 있는 복수의 돌기를 포함한다.

[0009] 상기 유기 발광 소자는 제1 전극, 상기 제1 전극 위에 위치하는 유기 발광층, 상기 유기 발광층 위에 위치하는 제2 전극을 포함하고, 공통 전극은 상기 제2 전극과 일체형으로 형성되어 있을 수 있다.

[0010] 상기 제2 전극은 상기 화소부 전체에 형성되어 있을 수 있다.

[0011] 상기 화소부는 상기 제2 전극과 드레인 전극이 연결되어 있는 박막 트랜지스터를 포함할 수 있다.

[0012] 상기 돌기는 상기 박막 트랜지스터의 반도체와 동일한 물질로 이루어질 수 있다.

[0013] 상기 기판 위에 형성되어 있는 버퍼층을 더 포함하고, 돌기는 상기 버퍼층과 동일한 물질로 이루어지는 제1 돌기, 상기 제1 돌기 위에 위치하며 상기 반도체와 동일한 물질로 이루어지는 제2 돌기를 포함할 수 있다.

[0014] 상기 버퍼층은 질화 규소 및 산화 규소 중 적어도 하나를 포함할 수 있다.

[0015] 상기 기판 위에 형성되어 있는 버퍼층을 더 포함하고, 돌기는 상기 버퍼층과 동일한 물질로 이루어질 수 있다.

[0016] 상기 버퍼층은 질화 규소 및 산화 규소 중 적어도 하나를 포함할 수 있다.

[0017] 상기 기판은 이웃하는 돌기 사이에 위치하는 오목부를 포함할 수 있다.

[0018] 상기 화소부는 기판 위에 형성되어 있으며 스캔 신호를 전달하는 게이트선, 게이트선과 절연되어 교차하고 있으며 데이터 신호 및 구동 전압을 각각 전달하는 데이터선 및 구동 전압선, 게이트선 및 데이터선과 연결되어 있는 스위칭 박막 트랜지스터, 스위칭 박막 트랜지스터 및 상기 구동 전압선과 연결되어 있는 구동 박막 트랜지스터, 구동 박막 트랜지스터와 연결되어 있는 제1 전극, 제1 전극 위에 형성되어 있는 유기 발광층, 유기 발광 소자 위에 형성되어 있는 공통 전극을 포함하고, 게이트 공통 전압선은 게이트선과 동일한 층에 형성되어 있고, 데이터 공통 전압선은 데이터선과 동일한 층에 형성되어 있을 수 있다.

발명의 효과

[0019] 본 발명의 한 실시예에 따른 유기 발광 장치의 돌기에 의해서 공통 전극과 공통 전압선의 접촉 면적이 증가하므로, 접촉 저항이 감소된다. 따라서 격벽의 들뜨는 현상 등에 의한 저항 증가로 인한 발열을 감소시킬 수 있다.

도면의 간단한 설명

- [0020] 도 1은 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 개략적인 평면도이다.
- 도 2는 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 한 화소에 대한 등가 회로도이다.
- 도 3은 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 한 화소의 단면도이다.
- 도 4는 도 1의 주변부 중 변부(A)의 확대 평면도이다.
- 도 5는 도 4의 V-V선을 따라 잘라 도시한 단면도이다.
- 도 6은 도 1의 주변부 중 변부(B)의 확대 평면도이다.
- 도 7은 도 6의 VII-VII선을 따라 잘라 도시한 단면도이다.
- 도 8은 본 발명의 다른 실시예에 따른 주변부 중 변부(B)의 단면도이다.

발명을 실시하기 위한 구체적인 내용

- [0021] 이하, 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.
- [0022] 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 동일 또는 유사한 구성요소에 대해서는 동일한 참조 부호를 붙이도록 한다.
- [0023] 또한, 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 임의로 나타내었으므로, 본 발명이 반드시 도시된 바에 한정되지 않는다.
- [0024] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 그리고 도면에서, 설명의 편의를 위해, 일부 층 및 영역의 두께를 과장되게 나타내었다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 또는 "상에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다.
- [0025] 또한, 명세서 전체에서, 어떤 부분이 어떤 구성요소를 "포함" 한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다. 또한, 명세서 전체에서, "~상에"라 함은 대상 부분의 위 또는 아래에 위치함을 의미하는 것이며, 반드시 중력 방향을 기준으로 상 측에 위치하는 것을 의미하는 것은 아니다.
- [0026] 도 1은 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 개략적인 평면도이다.
- [0027] 도 1에 도시한 바와 같이, 본 발명의 한 실시예에 따른 유기 발광 표시 장치는 기판(100), 기판(100) 위에 형성되어 있으며, 유기 발광 소자(LD)로 이루어진 복수의 화소(PX)가 형성되어 있는 화소부(PA)와 화소부(PA)를 둘러싸고 있는 주변부(PB)를 포함한다.
- [0028] 각 화소(PX)는 도 2를 참조하여 구체적으로 설명한다.
- [0029] 도 2는 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 한 화소에 대한 등가 회로도이다.
- [0030] 이하에서, 표시 패널의 한 화소의 구체적인 구조는 도 2 및 도 3에 나타나 있으나, 본 발명의 실시예가 도 2 및 도 3에 도시된 구조에 한정되는 것은 아니다. 배선부 및 유기 발광 소자는 해당 기술 분야의 전문가가 용이하게 변형 실시할 수 있는 범위 내에서 다양한 구조로 형성될 수 있다. 예컨대, 첨부 도면에서는, 표시 장치로서, 하나의 화소에 두 개의 박막 트랜지스터(thin film transistor, TFT)와 하나의 축전 소자(capacitor)를 구비하는 2Tr-1Cap 구조의 능동 구동(active matrix, AM)형 표시 장치를 도시하고 있지만, 본 발명은 이에 한정되는 것은 아니다. 따라서, 표시 장치는 박막 트랜지스터의 개수, 축전 소자의 개수 및 배선의 개수가 한정되지 않는다. 한편, 화소는 이미지를 표시하는 최소 단위를 말하며, 표시 장치는 복수의 화소들을 이용해 이미지를 표시한다.
- [0031] 도 2에 도시한 바와 같이, 본 실시예의 한 실시예에 따른 표시 장치는 복수의 신호선(121, 171, 172)과 이들에 연결되어 있으며 대략 행렬(matrix)의 형태로 배열된 복수의 화소(120)를 포함한다.

- [0032] 신호선은 게이트 신호(또는 주사 신호)를 전달하는 복수의 게이트선(121), 데이터 신호를 전달하는 복수의 데이터선(171) 및 구동 전압(Vdd)을 전달하는 복수의 구동 전압선(172)을 포함한다. 게이트선(121)은 대략 행 방향으로 뻗어 있으며 서로가 거의 평행하고 데이터선(171)과 구동 전압선(172)의 수직 방향 부분은 대략 열 방향으로 뻗어 있으며 서로가 거의 평행하다.
- [0033] 각 화소(PX)는 스위칭 박막 트랜지스터(switching thin film transistor)(Qs), 구동 박막 트랜지스터(driving thin film transistor)(Qd), 유지 축전기(storage capacitor)(Cst) 및 유기 발광 소자(organic light emitting diode, OLED)(LD)를 포함한다.
- [0034] 스위칭 박막 트랜지스터(Qs)는 제어 단자, 입력 단자 및 출력 단자를 가지는데, 제어 단자는 게이트선(121)에 연결되어 있고, 입력 단자는 데이터선(171)에 연결되어 있으며, 출력 단자는 구동 박막 트랜지스터(Qd)에 연결되어 있다. 스위칭 박막 트랜지스터(Qs)는 게이트선(121)에 인가되는 주사 신호에 응답하여 데이터선(171)에 인가되는 데이터 신호를 구동 박막 트랜지스터(Qd)에 전달한다.
- [0035] 구동 박막 트랜지스터(Qd) 또한 제어 단자, 입력 단자 및 출력 단자를 가지는데, 제어 단자는 스위칭 박막 트랜지스터(Qs)에 연결되어 있고, 입력 단자는 구동 전압선(172)에 연결되어 있으며, 출력 단자는 유기 발광 소자(LD)에 연결되어 있다. 구동 박막 트랜지스터(Qd)는 제어 단자와 출력 단자 사이에 걸리는 전압에 따라 그 크기가 달라지는 출력 전류(ILD)를 흘린다.
- [0036] 축전기(Cst)는 구동 박막 트랜지스터(Qd)의 제어 단자와 입력 단자 사이에 연결되어 있다. 이 축전기(Cst)는 구동 박막 트랜지스터(Qd)의 제어 단자에 인가되는 데이터 신호를 충전하고 스위칭 박막 트랜지스터(Qs)가 턴 오프(turn-off)된 뒤에도 이를 유지한다.
- [0037] 유기 발광 소자(LD)는 구동 박막 트랜지스터(Qd)의 출력 단자에 연결되어 있는 애노드(anode), 공통 전압(Vss)에 연결되어 있는 캐소드(cathode)를 가진다. 유기 발광 소자(LD)는 구동 박막 트랜지스터(Qd)의 출력 전류(ILD)에 따라 세기를 달리하여 발광함으로써 영상을 표시한다.
- [0038] 이하, 도 3과 기 설명한 도 2를 참조하여 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 층간 구조에 대해서 구체적으로 설명한다.
- [0039] 도 3은 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 한 화소의 단면도이다.
- [0040] 도 3의 단면도에서는 유기 발광 소자와 연결된 박막 트랜지스터만을 도시하였다.
- [0041] 도 2 및 도 3에 도시한 바와 같이, 유기 발광 표시 장치는 기판(100)을 포함하고, 기판(100) 위에는 버퍼층(120)이 형성되어 있다.
- [0042] 기판(100)은 고분자 물질로 이루어지는 고분자 기판, 또는 유리 기판일 수 있다.
- [0043] 버퍼층(120)은 질화 규소(SiNx)의 단일막 또는 질화 규소(SiNx)와 산화 규소(SiO₂)가 적층된 복수의 다층막으로 형성될 수 있다. 버퍼층(120)은 불순물 또는 수분과 같이 불필요한 성분의 침투를 방지하면서 동시에 표면을 평탄화하는 역할을 한다.
- [0044] 버퍼층(120) 위에는 다결정 규소로 이루어진 반도체(135)가 형성되어 있다.
- [0045] 반도체(135)는 채널 영역(1355)과 채널 영역(1355)의 양측에 각각 형성된 소스 영역(1356) 및 드레인 영역(1357)으로 구분된다. 반도체(135)의 채널 영역(1355)은 불순물이 도핑되지 않은 다결정 규소, 즉 진성 반도체(intrinsic semiconductor)이다. 반도체(135)의 소스 영역(1356) 및 드레인 영역(1357)은 도전성 불순물이 도핑된 다결정 규소, 즉 불순물 반도체(impurity semiconductor)이다.
- [0046] 소스 영역(1356), 드레인 영역(1357)은 p형 불순물 및 n형 불순물 중 어느 하나 일 수 있다.
- [0047] 반도체(135) 위에는 게이트 절연막(140)이 형성되어 있다. 게이트 절연막(140)은 테트라에톡시실란(tetra ethyl ortho silicate, TEOS), 산화규소, 질화 규소(SiNx)의 단일막 또는 질화 규소(SiNx)와 산화 규소(SiO₂)가 적층된 복수의 다층막으로 형성될 수 있다.
- [0048] 게이트 절연막(140) 위에는 게이트 전극(155)이 형성되어 있으며, 게이트 전극(155)은 각각 채널 영역(1355)과 중첩한다.
- [0049] 게이트 전극(155)은 Al, Ti, Mo, Cu, Ni 또는 이들의 합금과 같이 저저항 물질 또는 부식이 강한 물질을 단층

또는 복수층으로 형성할 수 있다.

- [0050] 게이트 전극(155) 위에는 제1 층간 절연막(160)이 형성된다.
- [0051] 제1 층간 절연막(160)은 게이트 절연막(140)과 마찬가지로 테트라에톡시실란(tetra ethyl ortho silicate, TEOS), 산화규소, 질화 규소(SiN_x)의 단일막 또는 질화 규소(SiN_x)와 산화 규소(SiO_2)가 적층된 복수의 다층막으로 형성될 수 있다.
- [0052] 제1 층간 절연막(160)과 게이트 절연막(140)에는 소스 영역(1356)과 드레인 영역(1357)을 각각 노출하는 소스 접촉 구멍(166)과 드레인 접촉 구멍(167)을 갖는다.
- [0053] 제1 층간 절연막(160) 위에는 소스 전극(173) 및 드레인 전극(175)이 형성되어 있다.
- [0054] 소스 전극(173)과 드레인 전극(175)은 각각 접촉 구멍(166, 167)을 통해서 소스 영역(1356) 및 드레인 영역(1357)과 연결되어 있다.
- [0055] 드레인 전극(175)은 Al, Ti, Mo, Cu, Ni 또는 이들의 합금과 같이 저저항 물질 또는 부식이 강한 물질을 단층 또는 복수층으로 형성할 수 있다. 예를 들어, Ti/Cu/Ti, Ti/Ag/Ti, Mo/Al/Mo의 삼중층일 수 있다.
- [0056] 드레인 전극(175) 위에는 제2 층간 절연막(180)이 형성되어 있다.
- [0057] 제2 층간 절연막(180)은 제1 층간 절연막과 마찬가지로 테트라에톡시실란(tetra ethyl ortho silicate, TEOS), 산화규소, 질화 규소(SiN_x)의 단일막 또는 질화 규소(SiN_x)와 산화 규소(SiO_2)가 적층된 복수의 다층막으로 형성될 수 있다. 또한, 저유전율 유기 물질로 이루어질 수 있다.
- [0058] 제2 층간 절연막(180)은 드레인 전극(175)을 노출하는 접촉 구멍(82)이 형성되어 있다.
- [0059] 제2 층간 절연막(180) 위에는 제1 전극(710)이 형성되어 있다. 제1 전극(710)은 도 2의 유기 발광 소자의 애노드 전극일 수 있다. 본 발명의 한 실시예에서는 제1 전극(710)과 드레인 전극(175) 사이의 층간 절연막을 형성하였으나, 제1 전극(710)은 드레인 전극(175)과 동일한 층에 형성할 수 있으며, 드레인 전극(175)과 일체형일 수 있다.
- [0060] 제1 전극(710) 위에는 격벽(190)이 형성되어 있다.
- [0061] 격벽(190)은 제1 전극(710)을 노출하는 개구부(195)를 가진다. 격벽(190)은 폴리아크릴계(polyacrylates) 또는 폴리이미드계(polyimides) 등의 수지와 실리카 계열의 무기물 등을 포함하여 이루어질 수 있다.
- [0062] 격벽(190)의 개구부(195)에는 유기 발광층(720)이 형성되어 있다.
- [0063] 유기 발광층(720)은 발광층과 정공 수송층(hole-injection layer, HIL), 정공 수송층(hole-transporting layer, HTL), 전자 수송층(electron-transporting layer, ETL) 및 전자 주입층(electron-injection layer, EIL) 중 하나 이상을 포함하는 복수층으로 형성된다.
- [0064] 유기 발광층(720)이 이들 모두를 포함할 경우 정공 주입층이 애노드 전극인 화소 전극(710) 위에 위치하고 그 위로 정공 수송층, 발광층, 전자 수송층, 전자 주입층이 차례로 적층될 수 있다.
- [0065] 격벽(190) 및 유기 발광층(720) 위에는 제2 전극(730)이 형성된다.
- [0066] 제2 전극(730)은 유기 발광 소자의 캐소드 전극이 된다. 따라서 제1 전극(710), 유기 발광층(720) 및 제2 전극(730)은 유기 발광 소자(70)를 이룬다.
- [0067] 유기 발광 소자(70)가 빛을 방출하는 방향에 따라서 유기 발광 표시 장치는 전면 표시형, 배면 표시형 및 양면 표시형 중 어느 한 구조를 가질 수 있다.
- [0068] 전면 표시형일 경우 제1 전극(710)은 반사막으로 형성하고 제2 전극(730)은 반투과막 또는 투과막으로 형성한다. 반면, 배면 표시형일 경우 제1 전극(710)은 반투과막으로 형성하고 제2 전극(730)은 반사막으로 형성한다. 그리고 양면 표시형일 경우 제1 전극(710) 및 제2 전극(730)은 투명막 또는 반투과막으로 형성한다.
- [0069] 반사막 및 반투과막은 마그네슘(Mg), 은(Ag), 금(Au), 칼슘(Ca), 리튬(Li), 크롬(Cr) 및 알루미늄(Al) 중 하나 이상의 금속 또는 이들의 합금을 사용하여 만들어진다. 반사막과 반투과막은 두께로 결정되며, 반투과막은 200nm 이하의 두께로 형성될 수 있다. 두께가 얇아질수록 빛의 투과율이 높아지나, 너무 얇으면 저항이 증가한다.

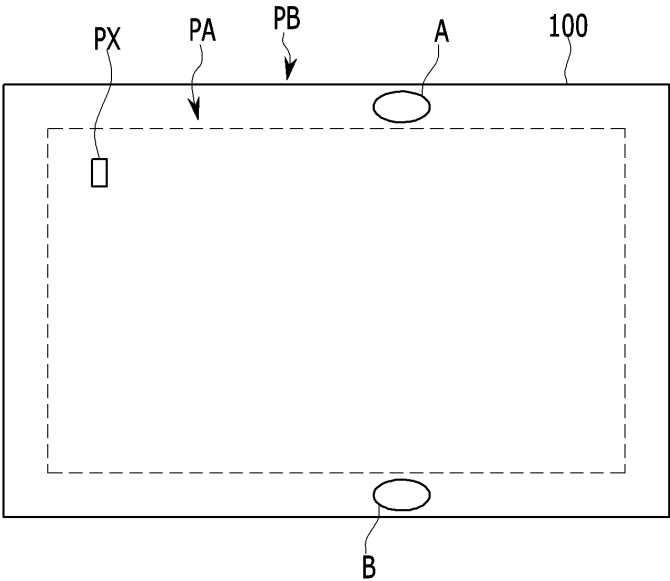
- [0070] 투명막은 ITO(indium tin oxide), IZO(indium zinc oxide), ZnO(산화 아연) 또는 In_2O_3 (indium oxide) 등의 물질로 이루어진다.
- [0071] 한편, 제2 전극(730) 위에는 봉지층(130)이 형성되어 있다. 봉지층(130)은 하나 이상의 유기층과 하나 이상의 무기층이 상호 교번하여 적층 형성될 수 있다. 무기층 또는 상기 유기층은 각각 복수 개일 수 있다.
- [0072] 유기층은 고분자로 형성되며, 바람직하게는 폴리에틸렌테레프탈레이트, 폴리이미드, 폴리카보네이트, 에폭시, 폴리에틸렌 및 폴리아크릴레이트 중 어느 하나로 형성되는 단일막 또는 적층막일 수 있다. 더욱 바람직하게는, 상기 유기층은 폴리아크릴레이트로 형성될 수 있으며, 구체적으로는 디아크릴레이트계 모노머와 트리아크릴레이트계 모노머를 포함하는 모노머 조성물이 고분자화된 것을 포함한다. 상기 모노머 조성물에 모노아크릴레이트계 모노머가 더 포함될 수 있다. 또한, 상기 모노머 조성물에 TPO와 같은 공지의 광개시제가 더욱 포함될 수 있으나 이에 한정되는 것은 아니다.
- [0073] 무기층은 금속 산화물 또는 금속 질화물을 포함하는 단일막 또는 적층막일 수 있다. 구체적으로, 무기층은 SiN_x , Al_2O_3 , SiO_2 , TiO_2 중 어느 하나를 포함할 수 있다.
- [0074] 봉지층(130) 중 외부로 노출된 최상층은 유기발광소자에 대한 투습을 방지하기 위하여 무기층으로 형성될 수 있다.
- [0075] 봉지층은 적어도 2개의 무기층 사이에 적어도 하나의 유기층이 삽입된 샌드위치 구조를 적어도 하나 포함할 수 있다. 또한, 봉지층은 적어도 2개의 유기층 사이에 적어도 하나의 무기층이 삽입된 샌드위치 구조를 적어도 하나 포함할 수 있다.
- [0076] 봉지층은 디스플레이부의 상부로부터 순차적으로 제1 무기층, 제1 유기층, 제2 무기층을 포함할 수 있다. 또한, 봉지층은 상기 디스플레이부의 상부로부터 순차적으로 제1 무기층, 제1 유기층, 제2 무기층, 제2 유기층, 제3 무기층을 포함할 수 있다. 또한, 봉지층은 디스플레이부의 상부로부터 순차적으로 제1 무기층, 제1 유기층, 제2 무기층, 제2 유기층, 제3 무기층, 제3 유기층, 제4 무기층을 포함할 수 있다.
- [0077] 디스플레이부와 제1 무기층 사이에 LiF 를 포함하는 할로겐화 금속층이 추가로 포함될 수 있다. 할로겐화 금속층은 제1 무기층을 스퍼터링 방식 또는 플라즈마 증착 방식으로 형성할 때 디스플레이부가 손상되는 것을 방지할 수 있다.
- [0078] 제1 유기층은 제2 무기층 보다 면적이 좁은 것을 특징으로 하며, 제2 유기층도 상기 제3 무기층 보다 면적이 좁을 수 있다. 또한, 제1 유기층은 제2 무기층에 의해 완전히 뒤덮이는 것을 특징으로 하며, 제2 유기층도 제3 무기층에 의해 완전히 뒤덮일 수 있다.
- [0079] 다음으로, 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 주변부에 대해 상세히 설명한다.
- [0080] 도 4는 도 1의 주변부 중 변부(A)의 확대 평면도이고, 도 5는 도 4의 V-V선을 따라 잘라 도시한 단면도이고, 도 6은 도 1의 주변부 중 변부(B)의 확대 평면도이고, 도 7은 도 6의 VII-VII선을 따라 잘라 도시한 단면도이다.
- [0081] 도 4 및 도 6에 도시한 바와 같이, 유기 발광 표시 장치의 기판(100) 위에는 버퍼층(120)이 형성되어 있다.
- [0082] 이하에서는 설명을 용이하게 하기 위해서, 외부로부터 화소의 제2 전극에 공통 전압을 전달하기 위한 접촉 구멍이 위치하는 부분을 접촉 영역(LA)이라고 한다. 접촉 영역(LA)은 주변부(S) 중 변부(A) 및 변부(B)에 위치한다. 도 4에서는 접촉 영역(LA)을 변부(A), 변부(B)로 각각 상, 하부에 하나만을 도시하였으나, 복수로 형성될 수도 있다.
- [0083] 버퍼층(120)은 접촉 영역(LA)과 대응하는 부분이 제거된 개구부(22)를 가지고, 개구부(22) 내에는 복수의 돌기(600)들이 형성되어 있다.
- [0084] 돌기(600)는 버퍼층(120)과 동일한 물질로 이루어진 제1 돌기(62), 제1 돌기 위에 위치하며 반도체와 동일한 물질로 이루어진 제2 돌기(64)를 포함한다.
- [0085] 돌기(600)의 단차를 증가시키기 위해서, 버퍼층(120)을 복수층으로 형성할 수 있다. 돌기(600)는 상부층의 스텝 커버리지를 고려해서 돌기(600)의 높이(H)는 $3,000\text{\AA}$ 내지 $5,000\text{\AA}$ 일 수 있다. 이때, 제1 돌기(62)는 $3,000\text{\AA}$ 내지 $4,500\text{\AA}$ 의 두께로 형성하고, 제2 돌기(64)는 $500\text{\AA}$ 의 두께로 형성할 수 있다.
- [0086] 그리고 버퍼층(120) 및 돌기(600) 위에는 게이트 절연막(140)이 형성되어 있다. 게이트 절연막(140)은 돌기

(600)를 따라서 형성되어 요철을 형성한다.

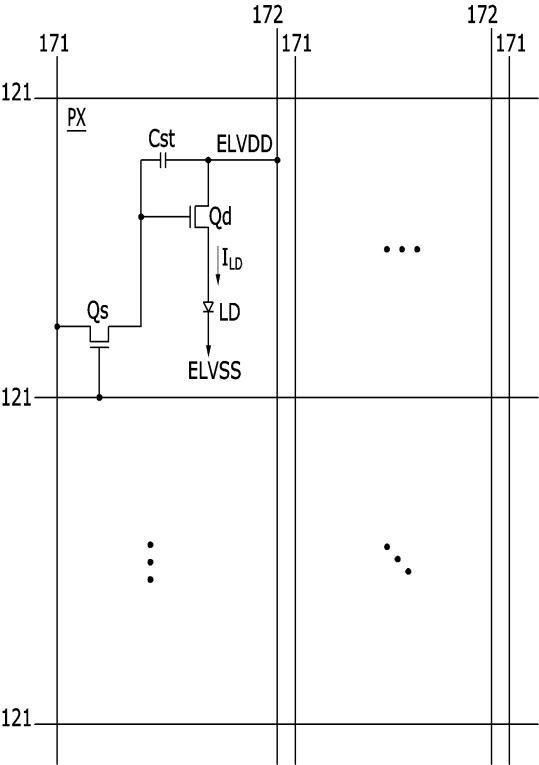
- [0087] 게이트 절연막(140) 위에는 게이트 공통 전압선(42) 및 게이트 구동 전압선(52)이 형성되어 있다. 게이트 공통 전압선(42)은 돌기(600)에 의해서 형성되는 요철을 따라서 형성되므로 요철을 형성한다.
- [0088] 게이트 공통 전압선(42) 및 게이트 구동 전압선(52)은 게이트선과 동일한 층에 형성되어 있으며, 게이트선과 동일한 물질로 이루어질 수 있다.
- [0089] 게이트 공통 전압선(42) 및 게이트 구동 전압선(52)은 각각 패드(4, 5)를 통해 연성 회로 기판(Flexible Printed Circuit, FPC)으로부터 각각 공통 전압 및 구동 전압을 전달 받는다.
- [0090] 게이트 공통 전압선(42) 및 게이트 구동 전압선(52) 위에는 제1 층간 절연막(160)이 형성되어 있다.
- [0091] 제1 층간 절연막(160)은 게이트 공통 전압선(42) 및 게이트 구동 전압선(52)을 각각 노출하는 접촉 구멍(83, 85)을 가진다.
- [0092] 제1 층간 절연막(160) 위에는 접촉 구멍(83)을 통해서 게이트 공통 전압선(42)과 연결되는 데이터 공통 전압선(44)과 접촉 구멍(85)을 통해서 게이트 구동 전압선(52)과 연결되는 데이터 구동 전압선(54)이 형성되어 있다.
- [0093] 데이터 공통 전압선(44)은 게이트 공통 전압선(42)의 요철을 따라서 형성되므로 요철을 형성하고, 요철에 의해서 게이트 공통 전압선(42)과 접촉되는 면적이 증가하여 접촉 저항이 감소하는 효과를 기대할 수 있다.
- [0094] 데이터 공통 전압선(44)과 데이터 구동 전압선(54) 위에는 격벽(190)이 형성되어 있다.
- [0095] 격벽(190)은 데이터 공통 전압선(44)을 노출하는 접촉 구멍(97)을 가진다. 접촉 구멍(97)은 접촉 영역(LA)에 위치한다.
- [0096] 그리고 격벽(190) 위에는 제2 전극(730)이 형성되어 있다. 제2 전극(730)은 접촉 구멍(97)을 통해서 데이터 공통 전압선(44)과 연결되어 있다.
- [0097] 패드(4)를 통해서 인가되는 공통 전압은 게이트 공통 전압선(42) 및 데이터 공통 전압선(44)으로 이루어지는 공통 전압선(400)을 통해서 제2 전극(730)으로 전달된다.
- [0098] 제2 전극(730)은 돌기(600)에 의해서 형성되는 접촉 영역(LA)의 요철에 의해서 데이터 공통 전압선(44)과의 접촉 면적이 증가하게 되어 제2 전극(730)과 데이터 공통 전압선(44)이 강하게 결합할 수 있고, 또한 접촉 저항이 감소된다. 따라서, 개구부(97)를 이루는 격벽(190)의 절단된 부분이 들뜨더라도 발열 현상이 발생하지 않는다.
- [0099] 그리고 패드(5)를 통해서 인가되는 정전압은 게이트 구동 전압선(52) 및 데이터 구동 전압선(54)으로 이루어지는 구동 전압선(500)을 통해서 구동 전압선으로 전달된다.
- [0100] 도 8은 본 발명의 다른 실시예에 따른 주변부 중 변부(B)의 단면도이다.
- [0101] 대부분의 층간 구성은 도 3 내지 도 7과 같으므로 다른 부분에 대해서만 구체적으로 설명한다.
- [0102] 도 8의 실시예의 접촉 영역(LA)에 위치하는 기판(100)은 오목부(V)를 가진다. 오목부(V)는 돌기(600)와 돌기 사이에 위치하며, 돌기의 단차를 크게 하기 위한 것이다.
- [0103] 따라서 버퍼층 및 반도체를 이용하여 형성한 돌기(600)로 인한 단차가 충분하다면 기판(100)에 오목부(V)를 형성하지 않을 수 있다.
- [0104] 상기에서는 본 발명의 바람직한 실시예에 대하여 설명하였지만, 본 발명은 이에 한정되는 것이 아니고 특허청구 범위와 발명의 상세한 설명 및 첨부한 도면의 범위 안에서 여러 가지로 변형하여 실시하는 것이 가능하고 이 또한 본 발명의 범위에 속하는 것은 당연하다.

도면

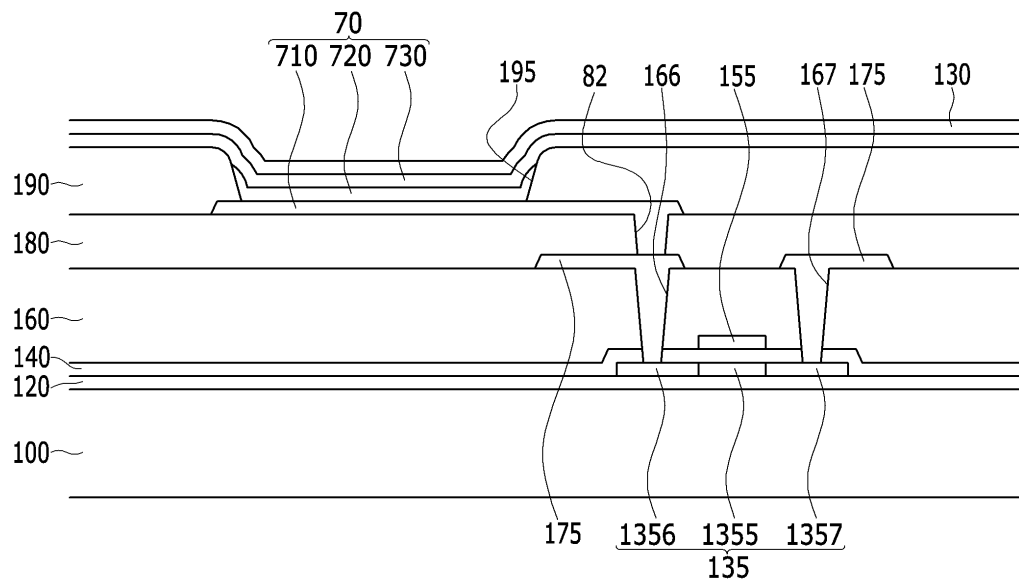
도면1



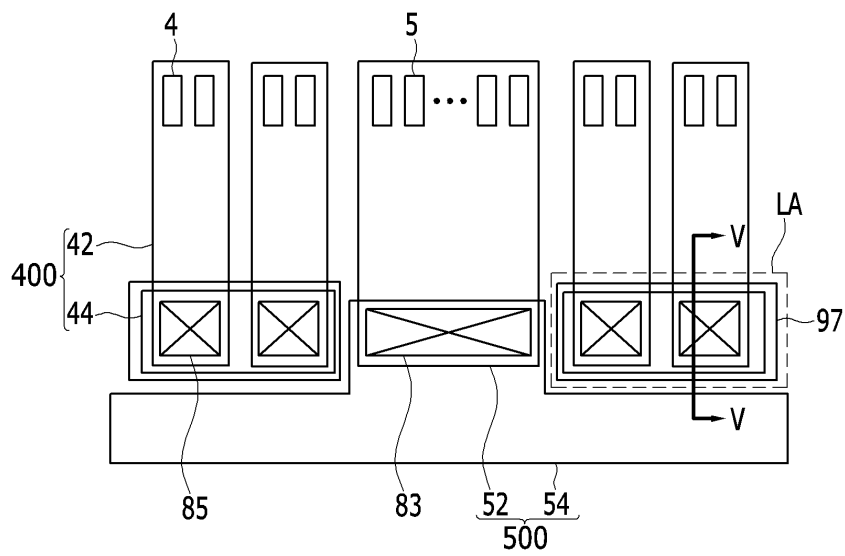
도면2



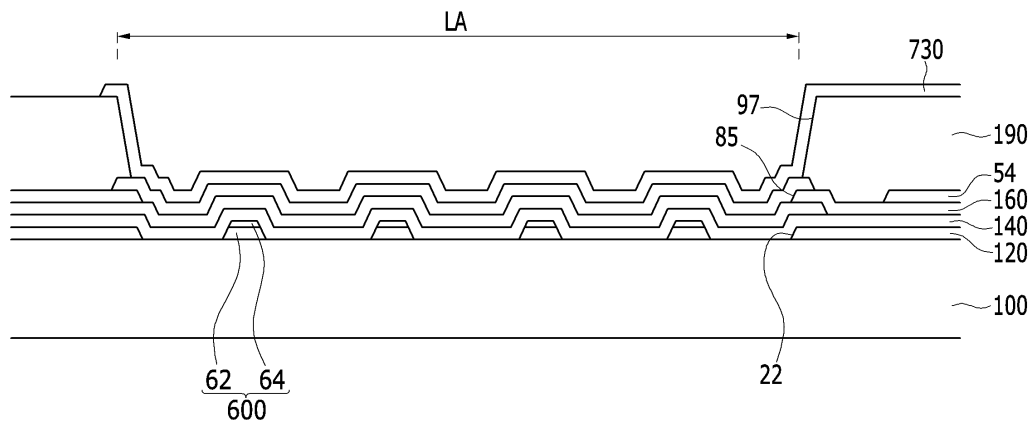
도면3



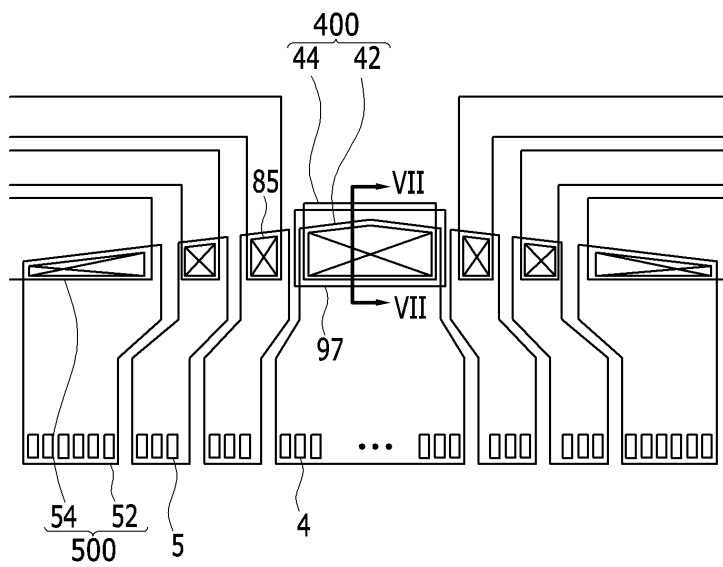
도면4



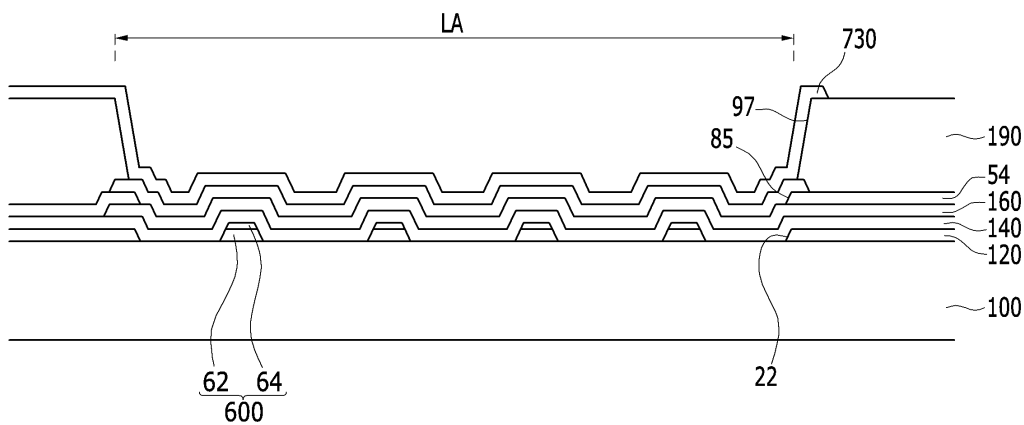
도면5



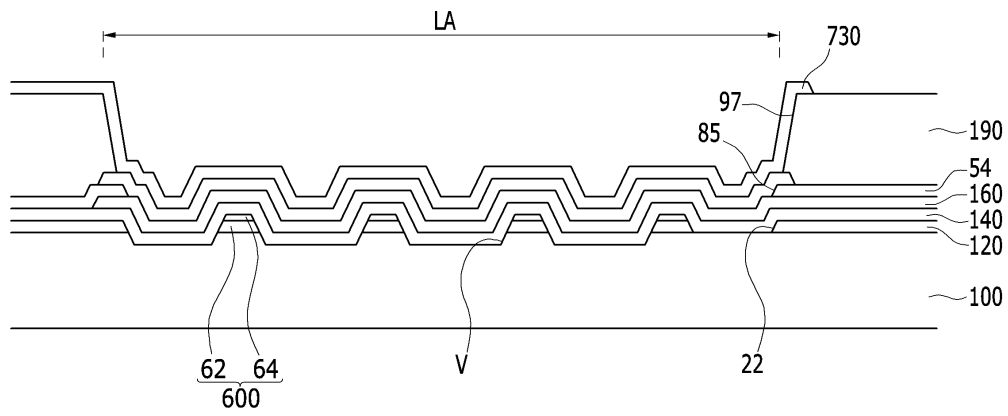
도면6



도면7



도면8



专利名称(译)	相关技术的描述		
公开(公告)号	KR101398448B1	公开(公告)日	2014-05-30
申请号	KR1020120137356	申请日	2012-11-29
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	PARK KYUNG HOON 박경훈 PARK JONG HYUN 박종현 HEO SEONG KWEON 허성권		
发明人	박경훈 박종현 허성권		
IPC分类号	H01L51/50 G09G3/30		
CPC分类号	H01L27/3276 H01L27/3279 G09G2300/0426		
外部链接	Espacenet		

摘要(译)

根据本发明实施例的有机发光显示器包括像素单元，该像素单元形成在基板上并且包括用于显示图像的有机发光器件和围绕像素单元的外围部分，其中外围部分包括：栅极公共电压线形成在基板上，其中公共电压从外部传输；层间绝缘膜，覆盖栅极公共电压线，并具有公共电压接触孔，用于暴露栅极公共电压线的一部分；数据公共电压线，形成在层间绝缘膜上，并通过公共电压接触孔与栅极公共电压线接触；分隔壁，其覆盖数据公共电压线并具有公共电压开口，用于暴露数据公共电压线的一部分；公共电极，形成在分隔壁上，并通过公共电压开口与数据公共电压线接触；位于基板上的公共电压接触孔内的多个凸起。COPYRIGHT KIPO 2014

