



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2020년04월24일
(11) 등록번호 10-2104315
(24) 등록일자 2020년04월20일

- (51) 국제특허분류(Int. Cl.)
G09G 3/3208 (2016.01) G09G 3/20 (2006.01)
- (52) CPC특허분류
G09G 3/3208 (2013.01)
G09G 3/2092 (2013.01)
- (21) 출원번호 10-2019-0082384(분할)
- (22) 출원일자 2019년07월09일
심사청구일자 2019년07월09일
- (65) 공개번호 10-2019-0086410
- (43) 공개일자 2019년07월22일
- (62) 원출원 특허 10-2012-0132996
원출원일자 2012년11월22일
심사청구일자 2017년11월13일
- (56) 선행기술조사문헌
KR1020060015571 A
JP2009526248 A
US20040130545 A1

- (73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
- (72) 발명자
한인호
경기도 파주시 월롱면 엘지로 245
김범식
경기도 파주시 월롱면 엘지로 245
홍영준
경기도 파주시 월롱면 엘지로 245
- (74) 대리인
특허법인천문

전체 청구항 수 : 총 9 항

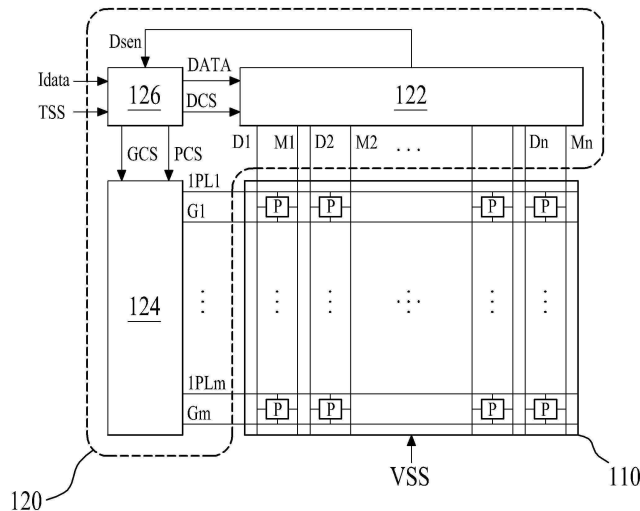
심사관 : 하정균

(54) 발명의 명칭 유기 발광 표시 장치

(57) 요약

본 발명은 각 화소의 유기 발광 소자를 발광시키는 구동 트랜지스터의 문턱 전압을 보상할 수 있는 유기 발광 표시 장치에 관한 것으로, 본 발명에 따른 유기 발광 표시 장치는 구동 트랜지스터의 게이트 전극과 소스 전극 간에 접속된 커패시터에 데이터 전압과 기준 전압의 차 전압을 충전하는 데이터 충전 기간, 및 상기 커패시터의 충전 전압에 따라 제 1 구동 전원이 공급되는 상기 구동 트랜지스터를 턴-온시켜 상기 구동 트랜지스터와 제 2 구동 전원 사이에 접속된 발광 소자에 전류를 공급하여 상기 발광 소자를 발광시키는 발광 기간으로 구동되는 화소 회로를 가지는 복수의 화소를 포함하는 표시 패널; 및 상기 데이터 충전 기간마다 상기 복수의 화소 각각에 상기 데이터 전압과 상기 기준 전압을 공급함과 동시에 상기 데이터 충전 기간마다 상기 복수의 화소 각각에 공급되는 상기 제 1 구동 전원 또는 상기 제 2 구동 전원의 전압을 변화시키는 패널 구동부를 포함하여 구성될 수 있다.

대표도 - 도2



(52) CPC특허분류

G09G 2300/043 (2013.01)

G09G 2320/0693 (2013.01)

G09G 2330/021 (2013.01)

명세서

청구범위

청구항 1

구동 트랜지스터의 게이트 전극과 소스 전극 간에 접속된 커패시터에 제 1 구동 전원과 데이터 전압의 차 전압을 충전하는 데이터 충전 기간, 및 제 1 구동 전원이 공급되는 상기 구동 트랜지스터를 상기 커패시터의 충전 전압에 따라 턴-온시켜 상기 구동 트랜지스터와 제 2 구동 전원 사이에 접속된 발광 소자에 전류를 공급하여 상기 발광 소자를 발광시키는 발광 기간으로 구동되는 화소 회로를 가지는 복수의 화소를 포함하는 표시 패널; 및 상기 데이터 충전 기간마다 상기 각 화소에 상기 제 1 구동 전원과 상기 데이터 전압을 공급함과 동시에 상기 데이터 충전 기간마다 상기 각 화소에 공급되는 상기 제 1 구동 전원의 전압을 변화시키는 패널 구동부를 포함하며,

상기 화소 회로는 상기 데이터 충전 기간마다 상기 구동 트랜지스터와 상기 발광 소자 사이의 노드에 기준 전압을 공급하는, 유기 발광 표시 장치.

청구항 2

제 1 항에 있어서,

상기 제 1 구동 전원은 상기 데이터 충전 기간과 상기 발광 기간마다 서로 다른 전압 레벨을 가지며,

상기 제 2 구동 전원은 상기 데이터 충전 기간과 상기 발광 기간 동안 설정된 전압 레벨로 유지되는, 유기 발광 표시 장치.

청구항 3

제 2 항에 있어서,

상기 표시 패널은,

복수의 게이트 라인 그룹;

상기 복수의 게이트 라인 그룹과 교차하도록 형성되어 상기 데이터 전압이 공급되는 복수의 데이터 라인;

상기 복수의 데이터 라인과 나란하도록 형성되어 상기 기준 전압이 공급되는 복수의 터미 라인; 및

상기 복수의 게이트 라인 그룹과 나란하도록 형성되어 상기 제 1 구동 전원이 공급되는 복수의 제 1 구동 전압 라인을 더 포함하는, 유기 발광 표시 장치.

청구항 4

구동 트랜지스터의 게이트 전극과 소스 전극 간에 접속된 커패시터에 제 1 구동 전원과 데이터 전압의 차 전압을 충전하는 데이터 충전 기간, 및 제 1 구동 전원이 공급되는 상기 구동 트랜지스터를 상기 커패시터의 충전 전압에 따라 턴-온시켜 상기 구동 트랜지스터와 제 2 구동 전원 사이에 접속된 발광 소자에 전류를 공급하여 상기 발광 소자를 발광시키는 발광 기간으로 구동되는 화소 회로를 가지는 복수의 화소를 포함하는 표시 패널; 및 상기 데이터 충전 기간마다 상기 각 화소에 상기 제 1 구동 전원과 상기 데이터 전압을 공급함과 동시에 상기 데이터 충전 기간마다 상기 각 화소에 공급되는 상기 제 2 구동 전원의 전압을 변화시키는 패널 구동부를 포함하며,

상기 제 1 구동 전원은 상기 데이터 충전 기간과 상기 발광 기간 동안 설정된 전압 레벨로 유지되며,

상기 제 2 구동 전원은 상기 데이터 충전 기간에서 제 3 전압 레벨을 갖고 상기 발광 기간에서 상기 제 3 전압 레벨보다 낮은 제 4 전압 레벨을 가지며,

상기 제 2 구동 전원의 제 3 전압 레벨은 상기 제 1 구동 전원의 전압 레벨과 같거나 높으며,

상기 화소 회로는 상기 데이터 충전 기간마다 상기 구동 트랜지스터와 상기 발광 소자 사이의 노드에 기준 전압

을 공급하는, 유기 발광 표시 장치.

청구항 5

제 4 항에 있어서,

상기 표시 패널은,

복수의 게이트 라인 그룹;

상기 복수의 게이트 라인 그룹에 교차하여 상기 데이터 전압이 공급되는 복수의 데이터 라인;

상기 복수의 데이터 라인과 나란하도록 형성되어 상기 기준 전압이 공급되는 복수의 더미 라인; 및

상기 복수의 게이트 라인 그룹과 나란하도록 형성되어 상기 제 2 구동 전원이 공급되는 복수의 제 2 구동 전원 라인을 더 포함하는, 유기 발광 표시 장치.

청구항 6

제 3 항 또는 제 5 항에 있어서,

상기 화소 회로는,

상기 게이트 라인 그룹의 제 1 게이트 라인에 접속된 게이트 전극과 상기 데이터 라인에 접속된 제 1 전극 및 상기 구동 트랜지스터의 게이트 전극에 접속된 제 2 전극을 가지는 제 1 스위칭 트랜지스터; 및

상기 게이트 라인 그룹의 제 2 게이트 라인에 접속된 게이트 전극과 상기 더미 라인에 접속된 제 1 전극 및 상기 구동 트랜지스터의 드레인 전극에 접속된 제 2 전극을 가지는 제 2 스위칭 트랜지스터를 더 포함하며,

상기 구동 트랜지스터의 드레인 전극은 상기 발광 소자에 접속되며,

상기 제 2 스위칭 트랜지스터는 상기 각 화소의 데이터 충전 기간마다 상기 더미 라인으로부터 공급되는 상기 기준 전압을 상기 구동 트랜지스터의 드레인 전극에 공급하는, 유기 발광 표시 장치.

청구항 7

삭제

청구항 8

구동 트랜지스터의 게이트 전극과 소스 전극 간에 접속된 커패시터에 제 1 구동 전원과 데이터 전압의 차 전압을 충전하는 데이터 충전 기간, 및 제 1 구동 전원이 공급되는 상기 구동 트랜지스터를 상기 커패시터의 충전 전압에 따라 턴-온시켜 상기 구동 트랜지스터와 제 2 구동 전원 사이에 접속된 발광 소자에 전류를 공급하여 상기 발광 소자를 발광시키는 발광 기간으로 구동되는 화소 회로를 가지는 복수의 화소를 포함하는 표시 패널; 및

상기 표시 패널은,

복수의 게이트 라인 그룹;

상기 복수의 게이트 라인 그룹과 교차하도록 형성되어 상기 데이터 전압이 공급되는 복수의 데이터 라인; 및

상기 복수의 게이트 라인 그룹과 나란하도록 형성되어 상기 제 1 구동 전원이 공급되는 복수의 제 1 구동 전원 라인을 더 포함하며,

상기 패널 구동부는 상기 각 화소의 데이터 충전 기간마다 상기 데이터 전압을 상기 데이터 라인에 공급하고 상기 제 1 구동 전원 라인을 플로팅시키며,

상기 화소 회로는 상기 데이터 충전 기간마다 상기 구동 트랜지스터와 상기 발광 소자 사이의 노드에 기준 전압을 공급하는, 유기 발광 표시 장치.

청구항 9

구동 트랜지스터의 게이트 전극과 소스 전극 간에 접속된 커패시터에 제 1 구동 전원과 데이터 전압의 차 전압

을 충전하는 데이터 충전 기간, 및 제 1 구동 전원이 공급되는 상기 구동 트랜지스터를 상기 커패시터의 충전 전압에 따라 턴-온시켜 상기 구동 트랜지스터와 제 2 구동 전원 사이에 접속된 발광 소자에 전류를 공급하여 상기 발광 소자를 발광시키는 발광 기간으로 구동되는 화소 회로를 가지는 복수의 화소를 포함하는 표시 패널; 및

상기 각 화소에 상기 제 2 구동 전원과 상기 데이터 전압을 공급하는 패널 구동부를 포함하며,

상기 표시 패널은,

복수의 게이트 라인 그룹;

상기 복수의 게이트 라인 그룹과 교차하도록 형성되어 상기 데이터 전압이 공급되는 복수의 데이터 라인; 및

상기 복수의 게이트 라인 그룹과 나란하도록 형성되어 상기 제 2 구동 전원이 공급되는 복수의 제 2 구동 전원 라인을 더 포함하며,

상기 패널 구동부는 상기 각 화소의 데이터 충전 기간마다 상기 데이터 전압을 상기 데이터 라인에 공급하고 상기 제 2 구동 전원 라인을 플로팅시키며,

상기 화소 회로는 상기 데이터 충전 기간마다 상기 구동 트랜지스터와 상기 발광 소자 사이의 노드에 기준 전압을 공급하는, 유기 발광 표시 장치.

청구항 10

제 8 항 또는 제 9 항에 있어서,

상기 표시 패널은 상기 복수의 데이터 라인과 나란하도록 형성되어 상기 기준 전압이 공급되는 복수의 더미 라인을 더 포함하며,

상기 화소 회로는,

상기 게이트 라인 그룹의 제 1 게이트 라인에 접속된 게이트 전극과 상기 데이터 라인에 접속된 제 1 전극 및 상기 구동 트랜지스터의 게이트 전극에 접속된 제 2 전극을 가지는 제 1 스위칭 트랜지스터; 및

상기 게이트 라인 그룹의 제 2 게이트 라인에 접속된 게이트 전극과 상기 더미 라인에 접속된 제 1 전극 및 상기 구동 트랜지스터의 드레인 전극에 접속된 제 2 전극을 가지는 제 2 스위칭 트랜지스터를 더 포함하며,

상기 구동 트랜지스터의 드레인 전극은 상기 발광 소자에 접속되며,

상기 제 2 스위칭 트랜지스터는 상기 각 화소의 데이터 충전 기간마다 상기 더미 라인으로부터 공급되는 상기 기준 전압을 상기 구동 트랜지스터의 드레인 전극에 공급하는, 유기 발광 표시 장치.

청구항 11

삭제

발명의 설명

기술 분야

[0001] 본 발명은 유기 발광 표시 장치에 관한 것이다.

배경 기술

[0002] 최근, 평판 표시 장치는 멀티미디어의 발달과 함께 그 중요성이 증대되고 있다. 이에 부응하여 액정 표시 장치, 플라즈마 표시 장치, 유기 발광 표시 장치 등의 평판 표시 장치가 상용화되고 있다. 이러한, 평판 표시 장치 중에서 유기 발광 표시 장치는 고속의 응답속도를 가지며, 소비 전력이 낮고, 자체 발광이므로 시야각에 문제가 없어 차세대 평판 표시 장치로 주목받고 있다.

[0003] 일반적인 유기 발광 표시 장치는 복수의 데이터 라인과 복수의 게이트 라인의 교차에 의해 정의되는 화소 영역에 형성된 복수의 화소를 포함하는 표시 패널, 및 각 화소를 발광시키는 패널 구동부를 포함하여 구성된다.

[0004] 상기 표시 패널의 각 화소는, 도 1에 도시된 바와 같이, 스위칭 트랜지스터(ST), 구동 트랜지스터(DT), 커패시터(Cst), 및 발광 소자(OLED)를 구비한다.

- [0005] 스위칭 트랜지스터(ST)는 게이트 라인(G)에 공급되는 게이트 신호(GS)에 따라 스위칭되어 데이터 라인(D)에 공급되는 데이터 전압(Vdata)을 구동 트랜지스터(DT)에 공급한다.
- [0006] 구동 트랜지스터(DT)는 스위칭 트랜지스터(ST)로부터 공급되는 데이터 전압(Vdata)에 따라 스위칭되어 전원 라인으로부터 공급되는 구동 전원(VDD)으로부터 발광 소자(OLED)로 흐르는 데이터 전류(Ioled)를 제어한다.
- [0007] 커패시터(Cst)는 구동 트랜지스터(DT)의 게이트 단자와 소스 단자 사이에 접속되어 구동 트랜지스터(DT)의 게이트 단자에 공급되는 데이터 전압(Vdata)에 대응되는 전압을 저장하고, 저장된 전압으로 구동 트랜지스터(DT)의 턴-온시킨다.
- [0008] 발광 소자(OLED)는 구동 트랜지스터(DT)의 소스 단자와 접지 라인(VSS) 사이에 전기적으로 접속되어 구동 트랜지스터(DT)로부터 공급되는 데이터 전류(Ioled)에 의해 발광한다.
- [0009] 이러한 일반적인 유기 발광 표시 장치의 각 화소는 데이터 전압(Vdata)에 따른 구동 트랜지스터(DT)의 스위칭을 이용하여 구동 전원(VDD)으로부터 발광 소자(OLED)로 흐르는 데이터 전류(Ioled)의 크기를 제어하여 발광 소자(OLED)를 발광시킴으로써 소정의 영상을 표시하게 된다.
- [0010] 그러나, 일반적인 유기 발광 표시 장치에서는 박막 트랜지스터의 제조 공정의 불균일성에 따라 구동 트랜지스터(DT)의 문턱 전압(Vth)/이동도 특성이 유기 발광 표시 패널의 위치에 따라 다르게 나타나는 문제점이 있다. 이에 따라, 일반적인 유기 발광 표시 장치에서는 각 화소의 구동 트랜지스터(DT)에 동일한 데이터 전압(Vdata)을 인가하더라도 발광 소자(OLED)에 흐르는 전류의 편차로 인해 균일한 화질을 구현할 수 없다는 문제점이 있다.

발명의 내용

해결하려는 과제

- [0011] 본 발명은 전술한 문제점을 해결하고자 안출된 것으로, 각 화소의 유기 발광 소자를 발광시키는 구동 트랜지스터의 문턱 전압을 보상할 수 있는 유기 발광 표시 장치를 제공하는 것을 기술적 과제로 한다.
- [0012] 또한, 본 발명은 데이터 전압에 대한 전류 효율을 증가시키고 휘도를 균일하게 할 수 있는 유기 발광 표시 장치를 제공하는 것을 다른 기술적 과제로 한다.

과제의 해결 수단

- [0013] 전술한 기술적 과제를 달성하기 위한 본 발명에 따른 유기 발광 표시 장치는 구동 트랜지스터의 게이트 전극과 소스 전극 간에 접속된 커패시터에 데이터 전압과 기준 전압의 차 전압을 충전하는 데이터 충전 기간, 및 상기 커패시터의 충전 전압에 따라 제 1 구동 전원이 공급되는 상기 구동 트랜지스터를 턴-온시켜 상기 구동 트랜지스터와 제 2 구동 전원 사이에 접속된 발광 소자에 전류를 공급하여 상기 발광 소자를 발광시키는 발광 기간으로 구동되는 화소 회로를 가지는 복수의 화소를 포함하는 표시 패널; 및 상기 데이터 충전 기간마다 상기 복수의 화소 각각에 상기 데이터 전압과 상기 기준 전압을 공급함과 동시에 상기 데이터 충전 기간마다 상기 복수의 화소 각각에 공급되는 상기 제 1 구동 전원 또는 상기 제 2 구동 전원의 전압을 변화시키는 패널 구동부를 포함하여 구성될 수 있다.
- [0014] 전술한 기술적 과제를 달성하기 위한 본 발명에 따른 유기 발광 표시 장치는 구동 트랜지스터의 게이트 전극과 소스 전극 간에 접속된 커패시터에 제 1 구동 전원과 데이터 전압의 차 전압을 충전하는 데이터 충전 기간, 및 상기 커패시터의 충전 전압에 따라 제 1 구동 전원이 공급되는 상기 구동 트랜지스터를 턴-온시켜 상기 구동 트랜지스터와 제 2 구동 전원 사이에 접속된 발광 소자에 전류를 공급하여 상기 발광 소자를 발광시키는 발광 기간으로 구동되는 화소 회로를 가지는 복수의 화소를 포함하는 표시 패널; 및 상기 데이터 충전 기간마다 상기 각 화소에 상기 제 1 구동 전원과 상기 데이터 전압을 공급함과 동시에 상기 데이터 충전 기간마다 상기 각 화소에 공급되는 상기 제 1 구동 전원 또는 상기 제 2 구동 전원의 전압을 변화시키는 패널 구동부를 포함하여 구성될 수 있다.
- [0015] 상기 제 1 구동 전원은 상기 데이터 충전 기간과 상기 발광 기간마다 서로 다른 전압 레벨을 가지며, 상기 제 2 구동 전원은 상기 데이터 충전 기간과 상기 발광 기간 동안 설정된 전압 레벨로 유지될 수 있다.
- [0016] 상기 패널 구동부는 상기 각 화소의 데이터 충전 기간마다 상기 기준 전압을 상기 더미 라인에 공급함과 동시에 화소 데이터를 상기 데이터 전압으로 변환하여 상기 데이터 라인에 공급하고, 상기 각 화소의 데이터 충전 기간마다 제 1 전압 레벨의 상기 제 1 구동 전원을 상기 제 1 구동 전원 라인에 공급하거나 상기 제 1 구동 전원 라

인을 플로팅시키고, 상기 각 화소의 발광 기간마다 상기 제 1 전압 레벨보다 높은 제 2 전압 레벨의 상기 제 1 구동 전원을 상기 제 1 구동 전원 라인에 공급할 수 있다. 나아가, 상기 패널 구동부는 상기 각 화소에 접속된 더미 라인을 통해 상기 각 화소의 구동 트랜지스터의 문턱 전압과 이동도 중 적어도 하나에 대응되는 전압을 검출하고, 검출된 전압을 검출 데이터로 변환하고, 상기 검출 데이터에 기초하여 입력되는 입력 데이터를 상기 화소 데이터로 변환할 수 있다.

[0017] 또한, 상기 패널 구동부는 상기 각 화소의 데이터 충전 기간마다 상기 기준 전압을 상기 더미 라인에 공급함과 동시에 화소 데이터를 상기 데이터 전압으로 변환하여 상기 데이터 라인에 공급하고, 상기 각 화소의 데이터 충전 기간마다 제 1 전압 레벨의 상기 제 1 구동 전원을 상기 제 1 구동 전원 라인에 공급하거나 상기 제 1 구동 전원 라인을 플로팅시키고, 상기 각 화소의 발광 기간마다 상기 제 1 전압 레벨보다 높은 제 2 전압 레벨의 상기 제 1 구동 전원을 상기 제 1 구동 전원 라인에 공급할 수 있다. 나아가, 상기 패널 구동부는 상기 인접한 다음 화소의 데이터 라인을 통해 상기 인접한 각 이전 화소의 구동 트랜지스터의 문턱 전압과 이동도 중 적어도 하나에 대응되는 전압을 검출하고, 검출된 전압을 검출 데이터로 변환하고, 상기 검출 데이터에 기초하여 입력되는 입력 데이터를 상기 화소 데이터로 변환하며, 상기 인접한 각 이전 화소는 상기 제 1 스위칭 트랜지스터에 접속된 데이터 라인으로부터 데이터 전압이 공급되는 화소일 수 있다.

[0018] 상기 제 1 구동 전원은 상기 데이터 충전 기간과 상기 발광 기간 동안 설정된 전압 레벨로 유지되고, 상기 제 2 구동 전원은 상기 데이터 충전 기간과 상기 발광 기간마다 서로 다른 전압 레벨을 가질 수 있다.

[0019] 상기 패널 구동부는 상기 각 화소의 데이터 충전 기간마다 상기 기준 전압을 상기 더미 라인에 공급함과 동시에 화소 데이터를 상기 데이터 전압으로 변환하여 상기 데이터 라인에 공급하고, 상기 각 화소의 데이터 충전 기간마다 제 3 전압 레벨의 상기 제 2 구동 전원을 상기 제 2 구동 전원 라인에 공급하거나 상기 제 2 구동 전원 라인을 플로팅시키고, 상기 각 화소의 발광 기간마다 상기 제 3 전압 레벨보다 낮은 제 4 전압 레벨의 상기 제 2 구동 전원을 상기 제 2 구동 전원 라인에 공급할 수 있다. 나아가, 상기 패널 구동부는 상기 각 화소에 접속된 더미 라인을 통해 상기 각 화소의 구동 트랜지스터의 문턱 전압과 이동도 중 적어도 하나에 대응되는 전압을 검출하고, 검출된 전압을 검출 데이터로 변환하고, 상기 검출 데이터에 기초하여 입력되는 입력 데이터를 상기 화소 데이터로 변환할 수 있다.

발명의 효과

[0020] 상기 과제에 해결 수단에 의하면, 본 발명에 따른 유기 발광 표시 장치는 각 화소로부터 검출된 구동 트랜지스터의 문턱 전압/이동도를 데이터에 반영함으로써 각 화소의 구동 트랜지스터의 문턱 전압/이동도 편차를 주기적 또는 실시간으로 보상하여 휘도의 균일도를 향상시킬 수 있다.

[0021] 또한, 본 발명에 따른 유기 발광 표시 장치는 구동 트랜지스터의 게이트-소스 사이의 전압을 커패시터에 충전할 때 구동 트랜지스터에 공급되는 제 1 구동 전원의 전압 또는 발광 소자에 접속된 제 2 구동 전원의 전압을 변화시킴으로써 데이터 전압에 대한 전류 효율을 증가시킬 수 있고, 이를 통해 소비 전력도 감소시킬 수 있다.

도면의 간단한 설명

- [0022] 도 1은 일반적인 유기 발광 표시 장치의 화소 구조를 설명하기 위한 회로도이다.
- 도 2는 본 발명의 제 1 실시 예에 따른 유기 발광 표시 장치를 설명하기 위한 도면이다.
- 도 3은 도 2에 도시된 화소 구조를 설명하기 위한 회로도이다.
- 도 4는 도 2에 도시된 로우(row) 구동부를 설명하기 위한 블록도이다.
- 도 5는 표시 모드시 로우(row) 구동부의 출력 신호를 나타내는 파형도이다.
- 도 6은 도 2에 도시된 컬럼(column) 구동부를 설명하기 위한 도면이다.
- 도 7은 도 2에 도시된 타이밍 제어부를 설명하기 위한 도면이다.
- 도 8은 본 발명의 제 1 실시 예에 따른 유기 발광 표시 장치의 표시 모드시 구동 파형을 나타내는 파형도이다.
- 도 9는 본 발명의 제 1 실시 예에 따른 유기 발광 표시 장치의 검출 모드시 구동 파형을 나타내는 파형도이다.
- 도 10은 본 발명의 제 1 실시 예에 따른 유기 발광 표시 장치에 있어서, 화소의 제 1 변형 예를 설명하기 위한 도면이다.

도 11은 본 발명의 제 1 실시 예에 따른 유기 발광 표시 장치에 있어서, 화소의 제 2 변형 예를 설명하기 위한 도면이다.

도 12는 도 11에 도시된 화소의 검출 모드시 구동 과정을 나타내는 과정도이다.

도 13은 본 발명의 제 1 실시 예에 따른 유기 발광 표시 장치에 있어서, 화소의 제 3 변형 예를 설명하기 위한 도면이다.

도 14는 도 13에 도시된 화소의 표시 모드시 구동 과정을 나타내는 과정도이다.

도 15는 도 13에 도시된 화소의 검출 모드시 구동 과정을 나타내는 과정도이다.

도 16은 본 발명의 제 2 실시 예에 따른 유기 발광 표시 장치를 설명하기 위한 도면이다.

도 17은 도 16에 도시된 화소 구조를 설명하기 위한 회로도이다.

도 18은 도 17에 도시된 화소의 표시 모드시 구동 과정을 나타내는 과정도이다.

도 19는 도 17에 도시된 화소의 검출 모드시 구동 과정을 나타내는 과정도이다.

도 20은 본 발명의 제 2 실시 예에 따른 유기 발광 표시 장치에 있어서, 화소의 제 4 변형 예를 설명하기 위한 도면이다.

도 21은 도 20에 도시된 화소의 표시 모드시 구동 과정을 나타내는 과정도이다.

도 22는 도 20에 도시된 화소의 검출 모드시 구동 과정을 나타내는 과정도이다.

도 23은 본 발명의 제 2 실시 예에 따른 유기 발광 표시 장치에 있어서, 화소의 제 5 변형 예를 설명하기 위한 도면이다.

도 24는 본 발명의 실시 예와 비교 예 각각의 데이터 효율을 설명하기 위한 그래프이다.

발명을 실시하기 위한 구체적인 내용

[0023] 본 명세서에서 각 도면의 구성요소들에 참조번호를 부가함에 있어서 동일한 구성 요소들에 한해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 번호를 가지도록 하고 있음에 유의하여야 한다.

[0024] 한편, 본 명세서에서 서술되는 용어의 의미는 다음과 같이 이해되어야 할 것이다.

[0025] 단수의 표현은 문맥상 명백하게 다르게 정의하지 않는 한 복수의 표현을 포함하는 것으로 이해되어야 하고, "제 1", "제 2" 등의 용어는 하나의 구성요소를 다른 구성요소로부터 구별하기 위한 것으로, 이들 용어들에 의해 권리범위가 한정되어서는 아니 된다.

[0026] "포함하다" 또는 "가지다" 등의 용어는 하나 또는 그 이상의 다른 특징이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.

[0027] "적어도 하나"의 용어는 하나 이상의 관련 항목으로부터 제시 가능한 모든 조합을 포함하는 것으로 이해되어야 한다. 예를 들어, "제 1 항목, 제 2 항목 및 제 3 항목 중에서 적어도 하나"의 의미는 제 1 항목, 제 2 항목 또는 제 3 항목 각각 뿐만 아니라 제 1 항목, 제 2 항목 및 제 3 항목 중에서 2개 이상으로부터 제시될 수 있는 모든 항목의 조합을 의미한다.

[0028] 이하에서는 본 발명에 따른 유기 발광 표시 장치의 바람직한 실시 예를 첨부된 도면을 참조하여 상세히 설명한다.

[0029] 도 2는 본 발명의 제 1 실시 예에 따른 유기 발광 표시 장치를 설명하기 위한 도면이고, 도 3은 도 2에 도시된 화소 구조를 설명하기 위한 회로도이다.

[0030] 도 2 및 도 3을 참조하면, 본 발명의 제 1 실시 예에 따른 유기 발광 표시 장치는 표시 패널(110), 및 패널 구동부(120)를 포함하여 구성된다.

[0031] 상기 표시 패널(110)은 제 1 구동 전원(VDD_i)이 공급되는 구동 트랜지스터(DT)의 게이트 전극과 소스 전극 간에 접속된 커패시터(Cst)에 데이터 전압(Vdata)과 기준 전압(Vref)의 차 전압(Vdata-Vref)을 충전하는 데이터 충전 기간, 및 커패시터(Cst)의 충전 전압에 따라 제 1 구동 전원(VDD_i)으로부터 구동 트랜지스터(DT)를 통해 제 2 구동 전원(VSS)으로 흐르는 데이터 전류(Ioled)로 발광 소자(OLED)를 발광시키는 발광 기간으로 구동되는

복수의 화소(P)를 포함한다.

- [0032] 상기 복수의 화소(P) 각각은 적색 화소, 녹색 화소, 청색 화소, 및 백색 화소 중 어느 하나로 이루어질 수 있다. 하나의 영상을 표시하는 하나의 단위 화소는 인접한 적색 화소, 녹색 화소, 및 청색 화소로 이루어지거나, 인접한 적색 화소, 녹색 화소, 청색 화소, 및 백색 화소로 이루어질 수 있다.
- [0033] 상기 복수의 화소(P) 각각은 표시 패널(110)에 정의된 화소 영역에 형성된다. 이를 위해, 상기 표시 패널(110)은 상기 화소 영역을 정의하도록 형성되어 상기 복수의 화소(P) 각각에 접속되는 복수의 게이트 라인 그룹(G1 내지 Gm), 복수의 데이터 라인(D1 내지 Dn), 복수의 더미 라인(D1 내지 Dn), 및 복수의 제 1 구동 전원 라인(1PL1 내지 1PLm)을 포함한다.
- [0034] 상기 복수의 게이트 라인 그룹(G1 내지 Gm) 각각은 표시 패널(110)의 제 1 방향, 즉 가로 방향을 따라 나란하게 형성된다. 이때, 복수의 게이트 라인 그룹(G1 내지 Gm) 각각은 인접한 제 1 및 제 2 게이트 라인(Ga, Gb)으로 이루어진다. 이러한, 각 게이트 라인 그룹(G1 내지 Gm)의 제 1 및 제 2 게이트 라인(Ga, Gb) 각각에는 상기 패널 구동부(120)로부터 게이트 신호가 개별적으로 공급된다.
- [0035] 상기 복수의 데이터 라인(D1 내지 Dn) 각각은 복수의 게이트 라인 그룹(G1 내지 Gm) 각각과 교차하도록 표시 패널(110)의 제 2 방향, 즉 세로 방향을 따라 나란하게 형성된다. 이러한 각 데이터 라인(D1 내지 Dn)에는 상기 패널 구동부(120)로부터 데이터 전압(Vdata)이 개별적으로 공급된다. 이때, 각 화소(P)에 공급될 데이터 전압(Vdata)은 해당 화소(P)의 구동 트랜지스터(DT)의 문턱 전압에 대응되는 보상 전압이 부가된 전압 레벨을 가지며, 상기 보상 전압에 대해서는 후술하기로 한다.
- [0036] 상기 복수의 더미 라인(D1 내지 Dn) 각각은 상기 복수의 데이터 라인(D1 내지 Dn) 각각과 나란하게 형성된다. 이러한 각 더미 라인(D1 내지 Dn)에는 상기 패널 구동부(120)로부터 기준 전압(Vref) 또는 프리차징 전압(Vpre)이 선택적으로 공급된다. 이때, 상기 기준 전압(Vref)은 각 화소(P)의 데이터 충전 기간 동안 각 더미 라인(D1 내지 Dn)에 공급되며, 상기 프리차징 전압(Vpre)은 각 화소(P)의 구동 트랜지스터(DT)의 문턱 전압/이동도를 검출하는 별도의 검출 기간에서 상기 커패시터(Cst)의 초기화 기간 동안 더미 라인(D1 내지 Dn)에 공급된다. 이러한 프리차징 전압(Vpre)에 대해서는 후술하기로 한다.
- [0037] 상기 복수의 제 1 구동 전원 라인(1PL1 내지 1PLm) 각각은 복수의 게이트 라인 그룹(G1 내지 Gm) 각각과 나란하게 형성된다. 상기 각 제 1 구동 전원 라인(1PL1 내지 1PLm)에는 상기 패널 구동부(120)로부터 상기 데이터 충전 기간과 상기 발광 기간마다 서로 다른 전압 레벨을 가지는 제 1 구동 전원(VDD_i)이 공급된다. 즉, 상기 각 제 1 구동 전원 라인(1PL1 내지 1PLm)에는 상기 데이터 충전 기간마다 제 1 전압 레벨의 제 1 구동 전원(VDD_i)이 공급되고, 상기 발광 기간마다 상기 제 1 전압 레벨보다 높은 제 2 전압 레벨의 제 1 구동 전원(VDD_i)이 공급된다.
- [0038] 상기 복수의 화소(P) 각각은 상기 데이터 충전 기간 동안 데이터 전압(Vdata)과 기준 전압(Vref)의 차 전압(Vdata-Vref)을 상기 커패시터(Cst)에 충전하고, 상기 발광 기간 동안 커패시터(Cst)의 충전 전압에 따라 데이터 전류(Ioled)를 발광 소자(OLED)에 공급하는 화소 회로(PC)를 포함한다.
- [0039] 상기 각 화소(P)의 화소 회로(PC)는 제 1 스위칭 트랜지스터(ST1), 제 2 스위칭 트랜지스터(ST2), 상기 구동 트랜지스터(DT), 및 커패시터(Cst)를 포함하여 구성된다. 여기서, 상기 트랜지스터(ST1, ST2, DT)는 N형 박막 트랜지스터(TFT)로서 a-Si TFT, poly-Si TFT, Oxide TFT, Organic TFT 등이 될 수 있다.
- [0040] 상기 제 1 스위칭 트랜지스터(ST1)는 제 1 게이트 라인(Ga)에 접속된 게이트 전극, 인접한 데이터 라인(Di)에 접속된 제 1 전극, 및 구동 트랜지스터(DT)의 게이트 전극인 제 1 노드(n1)에 접속된 제 2 전극을 포함한다. 이러한 상기 제 1 스위칭 트랜지스터(ST1)는 상기 제 1 게이트 라인(Ga)에 공급되는 게이트 온 전압 레벨에 따라 상기 데이터 라인(Di)에 공급되는 데이터 전압(Vdata)을 제 1 노드(n1), 즉 구동 트랜지스터(DT)의 게이트 전극에 공급한다.
- [0041] 상기 제 2 스위칭 트랜지스터(ST2)는 제 2 게이트 라인(Gb)에 접속된 게이트 전극, 인접한 더미 라인(Mi)에 접속된 제 1 전극, 및 구동 트랜지스터(DT)의 드레인 전극인 제 2 노드(n2)에 접속된 제 2 전극을 포함한다. 이러한 상기 제 2 스위칭 트랜지스터(ST2)는 상기 제 2 게이트 라인(Gb)에 공급되는 게이트 온 전압 레벨에 따라 상기 더미 라인(Mi)에 공급되는 기준 전압(Vref)(또는 프리차징 전압(Vpre))을 제 2 노드(n2), 즉 구동 트랜지스터(DT)의 드레인 전극에 공급한다.
- [0042] 상기 커패시터(Cst)는 상기 구동 트랜지스터(DT)의 게이트 전극과 소스 전극, 즉 상기 제 1 및 제 2 노드(n1,

n2) 간에 접속되는 제 1 및 제 2 전극을 포함한다. 이러한 커패시터(Cst)는 제 1 및 제 2 노드(n1, n2) 각각에 공급되는 전압의 차 전압을 충전한 후, 충전된 전압에 따라 상기 구동 트랜지스터(DT)를 스위칭시킨다.

- [0043] 상기 구동 트랜지스터(DT)는 상기 제 1 스위칭 트랜지스터(ST1)의 제 2 전극과 상기 커패시터(Cst)의 제 1 전극에 공통적으로 접속된 게이트 전극, 상기 제 2 스위칭 트랜지스터(ST2)의 제 1 전극과 상기 커패시터(Cst)의 제 2 전극 및 상기 발광 소자(OLED)에 공통적으로 접속된 소스 전극, 및 상기 제 1 구동 전원 라인(1PLi)에 접속된 드레인 전극을 포함한다. 이러한 상기 구동 트랜지스터(DT)는 상기 발광 기간마다 상기 커패시터(Cst)의 전압에 의해 턴-온됨으로써 제 1 구동 전원(VDD_i)에 의해 발광 소자(OLED)로 흐르는 전류량을 제어한다.
- [0044] 상기 발광 소자(OLED)는 상기 화소 회로(PC), 즉 구동 트랜지스터(DT)로부터 공급되는 데이터 전류(Ioled)에 의해 발광하여 데이터 전류(Ioled)에 대응되는 휘도를 가지는 단색 광을 방출한다. 이를 위해, 상기 발광 소자(OLED)는 화소 회로(PC)의 제 2 노드(n2)에 접속된 애노드 전극(미도시), 애노드 전극 상에 형성된 유기층(미도시), 및 유기층 상에 형성되어 제 2 구동 전원(VSS)이 공급되는 캐소드 전극(미도시)을 포함한다. 이때, 유기층은 정공 수송층/유기 발광층/전자 수송층의 구조 또는 정공 주입층/정공 수송층/유기 발광층/전자 수송층/전자 주입층의 구조를 가지도록 형성될 수 있다. 나아가, 상기 유기층은 상기 유기 발광층의 발광 효율 및/또는 수명 등을 향상시키기 위한 기능층을 더 포함하여 이루어질 수 있다.
- [0045] 상기 제 2 구동 전원(VSS)은 라인 형태로 형성된 제 2 구동 전원 라인(미도시)을 통해 상기 발광 소자(OLED)의 캐소드 전극에 공급될 수 있다.
- [0046] 상기 패널 구동부(120)는 컬럼(column) 구동부(122), 로우(row) 구동부(124), 및 타이밍 제어부(126)를 포함하여 구성된다.
- [0047] 상기 컬럼(column) 구동부(122)는 복수의 데이터 라인(D1 내지 Dn)에 연결되어 타이밍 제어부(126)의 모드 제어에 따라 표시 모드와 검출 모드로 동작한다. 이때, 상기 표시 모드는 각 화소를 상기 데이터 충전 기간 및 상기 발광 기간으로 구동할 수 있다. 그리고, 상기 검출 모드는 각 화소를 초기화 기간, 검출 전압 충전 기간, 및 전압 검출 기간으로 구동할 수 있다.
- [0048] 상기 표시 모드시, 상기 컬럼(column) 구동부(122)는 상기 각 화소(P)의 데이터 충전 기간마다 상기 기준 전압(Vref)을 상기 더미 라인(M1 내지 Mn)에 공급함과 동시에 상기 타이밍 제어부(126)로부터 공급되는 화소 데이터(DATA)를 데이터 전압(Vdata)으로 변환하여 해당 데이터 라인(D1 내지 Dn)에 공급한다.
- [0049] 상기 검출 모드시, 상기 컬럼(column) 구동부(122)는 별도의 검출 기간마다 프리차징 전압(Vpre)을 상기 더미 라인(M1 내지 Mn)에 공급함과 동시에 상기 타이밍 제어부(126)로부터 공급되는 검출용 화소 데이터(DATA)를 검출용 데이터 전압(Vdata)으로 변환하여 해당 데이터 라인(D1 내지 Dn)에 공급한 후, 상기 프리차징 전압(Vpre)과 상기 검출용 데이터 전압(Vdata)에 의해 각 화소(P)의 구동 트랜지스터(DT)에 흐르는 전류에 대응되는 전압이 각 더미 라인(M1 내지 Mn)에 충전되도록 상기 각 더미 라인(M1 내지 Mn)을 플로팅(floating)시킨 다음, 상기 각 더미 라인(M1 내지 Mn)에 충전된 전압을 검출하고, 검출된 전압을 각 화소(P)의 구동 트랜지스터(DT)의 문턱 전압/이동도에 대응되는 검출 데이터(Dsen)로 변환하여 타이밍 제어부(126)에 제공한다.
- [0050] 상기 로우(row) 구동부(124)는 복수의 게이트 라인 그룹(G1 내지 Gm)과 복수의 제 1 구동 전원 라인(1PL1 내지 1PLm)에 연결되어 타이밍 제어부(126)의 모드 제어에 따라 상기 표시 모드와 상기 검출 모드로 동작한다.
- [0051] 상기 표시 모드시, 상기 로우(row) 구동부(124)는 각 화소(P)의 데이터 충전 기간마다 게이트 온 전압 레벨의 그룹 게이트 신호를 게이트 라인 그룹(G1 내지 Gm)에 공급함과 동시에 제 1 전압 레벨의 제 1 구동 전원(VDD_i)을 제 1 구동 전원 라인(1PL1 내지 1PLm)에 공급하고, 각 화소(P)의 발광 기간마다 게이트 오프 전압 레벨의 그룹 게이트 신호를 게이트 라인 그룹(G1 내지 Gm)에 공급함과 동시에 제 1 전압 레벨과 다른 제 2 전압 레벨의 제 1 구동 전원(VDD_i)을 제 1 구동 전원 라인(1PL1 내지 1PLm)에 공급한다. 이때, 상기 제 1 전압 레벨은 상기 제 2 전압 레벨보다 낮은 전압 레벨을 가지거나, 상기 기준 전압과 같거나 낮은 전압 레벨을 갖는다.
- [0052] 한편, 상기 표시 모드시, 상기 로우(row) 구동부(124)는 각 화소(P)의 데이터 충전 기간 동안 해당하는 제 1 구동 전원 라인(1PL1 내지 1PLm)을 플로팅(Floating)시킬 수도 있다.
- [0053] 상기 검출 모드시, 상기 로우(row) 구동부(124)는 각 화소(P)의 초기화 기간 및 검출 전압 충전 기간마다 게이트 온 전압 레벨의 그룹 게이트 신호를 게이트 라인 그룹(G1 내지 Gm)에 공급함과 동시에 제 1 전압 레벨의 제 1 구동 전원(VDD_i)을 제 1 구동 전원 라인(1PL1 내지 1PLm)에 공급하고, 각 화소(P)의 전압 검출 기간마다 게이트 오프 전압 레벨과 게이트 온 전압 레벨의 그룹 게이트 신호를 게이트 라인 그룹(G1 내지 Gm)에 공급함과

동시에 제 2 전압 레벨의 제 1 구동 전원(VDD_i)을 제 1 구동 전원 라인(1PL1 내지 1PLm)에 공급한다.

- [0054] 한편, 상기 검출 모드시, 상기 로우(row) 구동부(124)는 각 화소(P)의 초기화 기간 동안 해당하는 제 1 구동 전원 라인(1PL1 내지 1PLm)을 플로팅(Floating)시킬 수도 있다.
- [0055] 상기 타이밍 제어부(126)는 상기 컬럼(column) 구동부(122)와 상기 로우(row) 구동부(124) 각각을 상기 표시 모드로 동작시키고, 사용자의 설정 또는 설정된 구동 트랜지스터의 문턱 전압/이동도 검출 시점에서는 상기 컬럼(column) 구동부(122)와 상기 로우(row) 구동부(124) 각각을 상기 검출 모드로 동작시킨다.
- [0056] 상기 검출 모드는 표시 패널(110)의 초기 구동시점, 표시 패널(110)의 장시간 구동 이후 종료시점, 또는 표시 패널(110)에 영상을 표시하는 프레임의 블랭크 기간에서 수행될 수 있다. 상기 표시 패널(110)의 초기 구동시점 또는 장시간 구동 이후 종료시점의 검출 모드에서, 상기 타이밍 제어부(126)는 한 프레임 동안 표시 패널(110)의 모든 화소(P)의 구동 트랜지스터(DT)의 문턱 전압/이동도를 검출한다. 상기 블랭크 기간의 검출 모드에서, 상기 타이밍 제어부(126)는 상기 블랭크 기간마다 1개의 수평 라인에 형성된 화소(P)의 구동 트랜지스터(DT)의 문턱 전압/이동도를 검출한다. 이러한 방식으로 상기 타이밍 제어부(126)는 복수 프레임의 블랭크 기간에 걸쳐 표시 패널(110)의 모든 화소(P)의 구동 트랜지스터(DT)의 문턱 전압/이동도를 검출한다.
- [0057] 상기 표시 모드시, 상기 타이밍 제어부(126)는 외부, 즉 시스템 본체(미도시) 또는 그래픽 카드(미도시)로부터 입력되는 타이밍 동기 신호(TSS)에 기초하여 1 수평 기간 단위로 상기 각 게이트 라인 그룹(G1 내지 Gm)에 접속된 각 화소(P)를 상기 데이터 충전 기간, 및 상기 발광 기간으로 구동시키기 위한 데이터 제어 신호(DCS), 게이트 제어 신호(GCS) 및 전원 제어 신호(PCS)를 생성하고, 이를 이용해 상기 컬럼(column) 구동부(122)와 상기 로우(row) 구동부(124) 각각의 구동을 표시 모드로 제어한다.
- [0058] 상기 검출 모드시, 상기 타이밍 제어부(126)는 상기 타이밍 동기 신호(TSS)에 기초하여 1 수평 기간 단위로 상기 각 게이트 라인 그룹(G1 내지 Gm)에 접속된 각 화소(P)의 구동 트랜지스터(DT)의 문턱 전압/이동도를 검출하기 위한 데이터 제어 신호(DCS), 게이트 제어 신호(GCS) 및 전원 제어 신호(PCS)를 생성하고, 이를 이용해 상기 컬럼(column) 구동부(122)와 상기 로우(row) 구동부(124) 각각의 구동을 검출 모드로 제어한다.
- [0059] 상기 타이밍 동기 신호(TSS)는 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 데이터 인에이블(DE), 클럭(DCLK) 등이 될 수 있다. 상기 게이트 제어 신호(GCS)는 게이트 스타트 신호, 및 복수의 클럭 신호 등으로 이루어질 수 있으며, 데이터 제어 신호(DCS)는 데이터 스타트 신호, 데이터 쉬프트 신호, 및 데이터 출력 신호 등으로 이루어질 수 있다. 그리고, 상기 전원 제어 신호(PCS)는 전원 스타트 신호, 및 전원 쉬프트 신호 등으로 이루어질 수 있다. 이때, 상기 전원 제어 신호(PCS)는 제 1 구동 전원(VDD_i)을 제 1 구동 전원 라인(1PL1 내지 1PLm)에 공급되는 상기 로우(row) 구동부(124)의 회로 구성에 따라 생략될 수 있다.
- [0060] 상기 검출 모드시, 상기 타이밍 제어부(126)는 설정된 검출용 데이터를 생성하여 상기 컬럼(column) 구동부(122)에 공급한다.
- [0061] 상기 표시 모드시, 상기 타이밍 제어부(126)는 상기 검출 모드에 의해 상기 컬럼(column) 구동부(122)로부터 제공된 각 화소(P)의 검출 데이터(Dsen)에 기초하여 외부로부터 입력되는 입력 데이터(Idata)를 보정하여 화소 데이터(DATA)를 생성하고, 생성된 화소 데이터(DATA)를 상기 제 1 및 제 2 컬럼 구동부(130a, 130b)에 공급한다. 이때, 상기 각 화소(P)에 공급될 화소 데이터(DATA)는 각 화소(P)의 구동 트랜지스터(DT)의 문턱 전압/이동도를 보상하기 위한 보상 전압이 반영된 전압 레벨을 갖는다.
- [0062] 상기 입력 데이터(Idata)는 하나의 단위 화소에 공급될 적색, 녹색, 및 청색의 입력 데이터로 이루어질 수 있다. 그리고, 상기 단위 화소가 적색 화소, 녹색 화소, 및 청색 화소로 이루어진 경우, 하나의 화소 데이터(DATA)는 적색, 녹색, 또는 청색의 데이터일 수 있다. 반면에, 상기 단위 화소가 적색 화소, 녹색 화소, 청색 화소 및 백색 화소로 이루어진 경우, 하나의 화소 데이터(DATA)는 적색, 녹색, 청색, 또는 백색의 데이터일 수 있다.
- [0063] 한편, 도 2에서는 상기 컬럼(column) 구동부(122)가 복수의 데이터 라인(D1 내지 Dn)의 일측에 접속되는 것으로 도시하였지만, 이에 한정되지 않고, 데이터 전압(Vdata)의 전압 강하를 최소화하기 위해 복수의 데이터 라인(D1 내지 Dn) 각각의 양측에 접속될 수 있다. 이와 마찬가지로, 상기 로우(row) 구동부(124) 역시 게이트 신호의 전압 강하 및 제 1 구동 전원의 전압 강하를 최소화하기 위해, 복수의 게이트 라인 그룹(G1 내지 Gm)과 복수의 제 1 구동 전원 라인(1PL1 내지 1PLm) 각각의 양측에 접속될 수 있다.
- [0065] 도 4는 도 2에 도시된 로우(row) 구동부를 설명하기 위한 블록도이고, 도 5는 표시 모드시 로우(row) 구동부의

출력 신호를 나타내는 파형도이다.

- [0066] 도 4 및 도 5를 도 2와 결부하면, 상기 로우(row) 구동부(124)는 게이트 구동부(124a) 및 전원 구동부(124b)를 포함하여 구성된다.
- [0067] 상기 게이트 구동부(124a)는 상기 타이밍 제어부(126)로부터 공급되는 게이트 제어 신호(GCS)에 따라 1 수평 기간마다 순차적으로 쉬프트되는 게이트 온 전압 레벨의 그룹 게이트 신호(GS1 내지 GS_m)를 생성하여 복수의 게이트 라인 그룹(G1 내지 G_m) 각각에 순차적으로 공급한다. 이때, 상기 각 그룹 게이트 신호(GS1 내지 GS_m)은 각 게이트 라인 그룹(G1 내지 G_m)의 제 1 및 제 2 게이트 라인(Ga, Gb) 각각에 공급되는 제 1 및 제 2 게이트 신호(GSa, GSb)로 이루어진다. 상기 제 1 및 제 2 게이트 신호(GSa, GSb) 각각은 각 화소(P)의 데이터 충전 기간 동안 게이트 온 전압 레벨을 가지고, 각 화소(P)의 발광 기간 동안 게이트 오프 전압 레벨을 갖는다. 이러한 상기 게이트 구동부(124a)는 상기 게이트 제어 신호(GCS)에 따라 상기 각 그룹 게이트 신호(GS1 내지 GS_m)를 생성하는 쉬프트 레지스터일 수 있다.
- [0068] 한편, 상기 게이트 구동부(124a)는 상기 제 1 및 제 2 게이트 신호(GSa, GSb)의 게이트 온 전압 레벨의 폭을 각각 상이하게 생성할 수도 있으며, 인접한 그룹 게이트 신호(GS1 내지 GS_m)가 1 수평기간 동안 중첩되도록 생성할 수도 있다.
- [0069] 상기 전원 구동부(124b)는 상기 타이밍 제어부(126)로부터 공급되는 전원 제어 신호(GCS)에 따라 상기 게이트 온 전압 레벨의 제 1 게이트 신호(GSa)에 중첩되도록 1 수평 기간마다 순차적으로 쉬프트되는 제 1 전압 레벨(V1)의 제 1 구동 전원(VDD_1 내지 VDD_m)을 생성하여 복수의 제 1 구동 전원 라인(1PL1 내지 1PL_m) 각각에 순차적으로 공급한다. 이때, 상기 복수의 제 1 구동 전원 라인(1PL1 내지 1PL_m) 각각은 각 화소(P)의 데이터 충전 기간 동안 상기 제 1 전압 레벨(V1)을 가지고, 각 화소(P)의 발광 기간 동안 상기 제 2 전압 레벨(V2)을 갖는다. 이러한 상기 전원 구동부(124b)는 상기 전원 제어 신호(PCS)에 따라 상기 제 1 구동 전원(VDD_1 내지 VDD_m)을 생성하는 쉬프트 레지스터일 수 있다.
- [0070] 한편, 상기 전원 구동부(124b)는 상기 타이밍 제어부(126)로부터 공급되는 전원 제어 신호(GCS)에 대신에 상기 게이트 구동부(124a)로부터 출력되는 상기 복수의 그룹 게이트 신호(GS1 내지 GS_m) 각각에 따라 상기 제 1 전압 레벨(V1) 또는 상기 제 2 전압 레벨(V2)의 상기 제 1 구동 전원(VDD_1 내지 VDD_m)을 생성하여 복수의 제 1 구동 전원 라인(1PL1 내지 1PL_m) 각각에 순차적으로 공급할 수 있다. 이 경우, 상기 전원 구동부(124b)는 제 1 게이트 신호(GSa)의 게이트 온 전압 레벨에 따라 상기 제 1 전압 레벨(V1)의 제 1 구동 전원(VDD_1 내지 VDD_m)을 출력하고 상기 제 1 게이트 신호(GSa)의 게이트 오프 전압 레벨에 따라 상기 제 2 전압 레벨(V2)의 제 1 구동 전원(VDD_1 내지 VDD_m)을 출력하는 복수의 제 1 구동 전원 선택기(미도시)로 구성될 수 있다.
- [0071] 상기 전원 구동부(124b)는 각 화소(P)의 데이터 충전 기간 동안 전원 제어 신호(GCS), 제 1 게이트 신호(GSa)에 따라 해당하는 제 1 구동 전원 라인(1PL1 내지 1PL_m)을 플로팅(Floating)시킬 수도 있으며, 상기 제 1 전압 레벨(V1)을 상기 제 1 및 제 2 게이트 신호(GSa, GSb) 각각보다 넓은 폭으로 생성할 수도 있다.
- [0072] 전술한 게이트 구동부(124a) 및 전원 구동부(124b)를 포함하는 상기 로우(row) 구동부(124)는 집적 회로 형태로 제작되어 표시 패널(110)에 부착되는 연성 회로 필름(미도시) 또는 표시 패널(110)에 실장되거나, 각 화소(P)의 박막 트랜지스터 제조 공정에 의해 표시 패널(110)의 비표시 영역에 직접 형성될 수 있다.
- [0073] 한편, 상기 검출 모드시, 상기 게이트 구동부(124a)는 각 화소(P)의 초기화 기간 및 검출 전압 충전 기간마다 게이트 온 전압 레벨의 제 1 및 제 2 게이트 신호(GSa, GSb)로 이루어진 그룹 게이트 신호(GS1 내지 GS_m)를 생성하여 복수의 게이트 라인 그룹(G1 내지 G_m) 각각에 공급하고, 각 화소(P)의 전압 검출 기간마다 게이트 오프 전압 레벨의 제 1 게이트 신호(GSa)와 게이트 온 전압 레벨의 제 2 게이트 신호(GSb)로 이루어진 그룹 게이트 신호(GS1 내지 GS_m)를 생성하여 복수의 게이트 라인 그룹(G1 내지 G_m) 각각에 공급한다.
- [0074] 그리고, 상기 검출 모드시, 상기 제 1 구동 전원 구동부(124a)는 각 화소(P)의 초기화 기간에만 제 1 전압 레벨의 제 1 구동 전원(VDD_i)을 제 1 구동 전원 라인(1PL1 내지 1PL_m)에 공급하거나 해당하는 제 1 구동 전원 라인(1PL1 내지 1PL_m)을 플로팅(Floating)시킬 수도 있다.
- [0076] 도 6은 도 2에 도시된 컬럼(column) 구동부를 설명하기 위한 도면이다.
- [0077] 도 6을 도 2와 결부하면, 상기 컬럼(column) 구동부(122b)는 데이터 전압 생성부(122a), 스위칭부(122b), 및 검출 데이터 생성부(122c)를 포함하여 구성된다.
- [0078] 상기 데이터 전압 생성부(122a)는 입력되는 상기 화소 데이터(DATA)를 데이터 전압(Vdata)으로 변환하여 데이터

라인(Di)에 공급한다. 이를 위해, 상기 데이터 전압 생성부(122a)는 샘플링 신호를 생성하는 쉬프트 레지스터, 샘플링 신호에 따라 화소 데이터(DATA)를 래치하는 래치부, 복수의 기준 감마 전압을 이용하여 복수의 계조 전압을 생성하는 계조 전압 생성부, 복수의 계조 전압 중에서 래치된 화소 데이터(DATA)에 대응되는 계조 전압을 데이터 전압(Vdata)으로 선택하여 출력하는 디지털-아날로그 변환부, 및 상기 데이터 전압(Vdata)을 출력하는 출력부를 포함하여 구성될 수 있다.

[0079] 상기 스위칭부(122b)는 상기 기준 전압(Vref) 또는 상기 프리차징 전압(Vpre)을 더미 라인(Mi)에 공급하고, 더미 라인(Mi)을 플로팅시킨 후 검출 데이터 생성부(122c)에 접속시킨다. 구체적으로, 상기 스위칭부(122b)는 상기 표시 모드에 따른 타이밍 제어부(126)의 제어에 따라 기준 전압(Vref)을 더미 라인(Mi)에 공급한다. 반면에, 상기 스위칭부(122b)는 상기 검출 모드에 따른 타이밍 제어부(126)의 제어에 따라 프리차징 전압(Vpre)을 더미 라인(Mi)에 공급한 다음, 더미 라인(Mi)을 플로팅시킨 후, 더미 라인(Mi)을 검출 데이터 생성부(122c)에 접속시킨다. 예를 들어, 상기 스위칭부(122b)는 디멀티플렉서로 이루어질 수 있다.

[0080] 상기 검출 데이터 생성부(122c)는 상기 스위칭부(122b)의 스위칭에 의해 더미 라인(Mi)에 접속되면, 상기 더미 라인(Mi)에 충전된 전압을 검출하고, 검출된 전압(Vsen)에 대응되는 디지털 형태의 검출 데이터(Dsen)를 생성하여 타이밍 제어부(126)에 제공한다. 이때, 상기 더미 라인(Mi)으로부터 검출된 전압(Vsen)은, 아래의 수학적 식 1에 도시된 바와 같이, 시간 변화(dt)에 따른 구동 트랜지스터(DT)에 흐르는 전류(i_{DT})와 더미 라인(Mi)의 정전용량(C_M) 간의 비율로 결정될 수 있다.

수학적 식 1

$$V_{sen} = \frac{i_{DT}}{C_M} dt$$

[0081]

[0082] 상기 검출 데이터(Dsen)는 각 화소(P)의 구동 트랜지스터(DT)에 대한 문턱 전압/이동도에 대응되는 정보로 이루어진다.

[0084] 도 7은 도 2에 도시된 타이밍 제어부를 설명하기 위한 도면이다.

[0085] 도 7을 도 2와 결합하면, 상기 타이밍 제어부(126)는 제어 신호 생성부(126a), 제 1 및 제 2 저장부(M1, M2), 및 데이터 처리부(126b)를 포함하여 구성된다.

[0086] 상기 제어 신호 생성부(126a)는 외부로부터 입력되는 타이밍 동기 신호(TSS)에 기초하여 상기 표시 모드 또는 상기 검출 모드에 대응되는 상기 데이터 제어 신호(DCS)와 상기 게이트 제어 신호(GCS) 및 상기 전원 제어 신호(PCS)를 생성하고, 상기 데이터 제어 신호(DCS)를 컬럼(column) 구동부(122)에 공급함과 동시에 상기 게이트 제어 신호(GCS)와 상기 전원 제어 신호(PCS)를 상기 로우(row) 구동부(124)에 공급한다. 여기서, 상기 제어 신호 생성부(126a)는 전술한 바와 같이 상기 전원 제어 신호(PCS)를 생성하지 않을 수도 있다.

[0087] 제 1 저장부(M1)에는 표시 패널(110)의 화소(P) 각각에 대한 보상 데이터(Cdata)가 화소 배치 구조에 대응되도록 맵핑되어 있다. 이러한 보상 데이터(Cdata)는 광학 휘도 측정 장치에 의한 광학 휘도 측정 방법에 의해 생성되는 것으로, 본 발명에 따른 표시 패널(110)의 각 화소(P)에 동일한 테스트 패턴을 표시하여 각 화소(P)의 휘도를 측정하고, 측정된 각 화소(P)의 휘도 값과 테스트 패턴에 따른 기준 휘도 값의 편차를 보상하기 위해 설정된 화소별 보상 값이 될 수 있다. 이때, 상기 제 1 저장부(M1)에 저장된 보상 데이터(Cdata)는 갱신되지 않는 것이 바람직하다.

[0088] 제 2 저장부(M2)에는 전술한 본 발명의 검출 모드에 따라 상기 컬럼(column) 구동부(122)에 의해 검출된 화소(P) 각각에 대한 초기 검출 데이터(Dsen')가 화소 배치 구조에 대응되도록 맵핑되어 있다. 상기 초기 검출 데이터(Dsen')는 표시 패널(110)의 출하 시점 또는 초기 구동시점에 전술한 검출 모드의 수행을 통해 검출된 표시 패널(110)의 모든 화소(P)에 대한 구동 트랜지스터(DT)의 문턱 전압/이동도에 대응되는 전압 값이 될 수 있다.

[0089] 상기 데이터 처리부(126b)는 전술한 바와 같은 검출 모드에 따라 상기 컬럼(column) 구동부(122)로부터 제공된 각 화소(P)의 검출 데이터(Dsen)와 제 2 저장부(M2)에 저장된 각 화소(P)의 초기 검출 데이터(Dsen')를 비교하여 그 편차가 기준 편차 범위 이내일 경우, 제 1 저장부(M1)에 저장된 각 화소의 보상 데이터(Cdata)에 기초하

여 외부로부터 입력되는 입력 데이터(Idata)를 보정하여 화소 데이터(DATA)를 생성하고, 생성된 화소 데이터(DATA)를 상기 컬럼(column) 구동부(122)에 공급한다. 반면에, 상기 데이터 처리부(126b)는 각 화소(P)의 검출 데이터(Dsen)와 초기 검출 데이터(Dsen')의 편차가 기준 편차 범위를 초과할 경우, 각 화소(P)의 검출 데이터(Dsen)와 초기 검출 데이터(Dsen')의 편차와 각 화소의 보상 데이터(Cdata)에 기초하여 상기 입력 데이터(Idata)를 보정하여 화소 데이터(DATA)를 생성하고, 생성된 화소 데이터(DATA)를 상기 컬럼(column) 구동부(122)에 공급한다. 이와 같은, 상기 데이터 처리부(126b)는 상기 검출 데이터(Dsen)에 기초하여 각 화소(P)의 구동 트랜지스터(DT)의 문턱 전압/이동도 변화에 따른 전류 변화량을 추측하여 보상 값을 결정하고, 보상 값에 따라 입력 데이터(Idata)를 보정하여 화소 데이터(DATA)를 생성한다. 따라서, 각 화소(P)의 발광 소자(OLED)는 화소 데이터(DATA)에 따라 구동 트랜지스터(DT)의 문턱 전압/이동도의 변화가 보상된 데이터 전압(Vdata)에 의해 최초 입력 데이터(Idata)에 대응되는 휘도로 발광하게 된다.

- [0091] 도 8은 본 발명의 제 1 실시 예에 따른 유기 발광 표시 장치의 표시 모드시 구동 과정을 나타내는 과정도이다.
- [0092] 도 8을 도 2 및 도 6과 결부하여 상기 표시 모드시 i번째 게이트 라인 그룹(Gi)에 접속된 한 화소의 동작을 설명하면 다음과 같다.
- [0093] 먼저, 상기 타이밍 제어부(126)는 컬럼(column) 구동부(122)로부터 제공된 각 화소(P)의 검출 데이터(Dsen)에 기초하여 입력 데이터(Idata)를 보정하여 화소 데이터(DATA)를 생성한다. 그리고, 타이밍 제어부(126)는 로우(row) 구동부(124)와 컬럼(column) 구동부(122) 각각의 구동 타이밍을 제어하여 상기 화소(P)를 데이터 충전 기간(t1) 및 발광 기간(t2)으로 구동한다.
- [0094] 상기 데이터 충전 기간(t1)에서는, 상기 로우(row) 구동부(124)의 구동에 의해 게이트 온 전압 레벨의 제 1 및 제 2 게이트 신호(GSa, GSb)가 i번째 게이트 라인 그룹(Gi)의 제 1 및 제 2 게이트 라인(Ga, Gb)에 공급됨과 동시에 i번째 제 1 구동 전원 라인(1PLi)에 제 1 전압 레벨(V1)의 제 1 구동 전원(VDD_i)이 공급되고, 상기 컬럼(column) 구동부(122)의 구동에 의해 화소 데이터(DATA)로부터 변환된 데이터 전압(Vdata)이 데이터 라인(Di)에 공급됨과 동시에 기준 전압(Vref)이 더미 라인(Mi)에 공급된다. 이에 따라, 각 화소(P)의 제 1 및 제 2 스위칭 트랜지스터(ST1, ST2) 각각이 상기 제 1 및 제 2 게이트 신호(GSa, GSb)에 의해 턴-온됨으로써 상기 제 1 노드(n1)에는 상기 데이터 전압(Vdata)이 공급되고, 제 2 노드(n2)의 전압은 상기 기준 전압(Vref)으로 초기화됨으로써 커패시터(Cst)에는 상기 데이터 전압(Vdata)과 상기 기준 전압(Vref)의 차 전압(Vdata-Vref)이 충전된다.
- [0095] 한편, 본 발명은 전술한 바와 같이, 상기 데이터 충전 기간(t1) 동안 i번째 제 1 구동 전원 라인(1PLi)에 제 1 전압 레벨(V1)의 제 1 구동 전원(VDD_i)을 공급함으로써 상기 데이터 충전 기간(t1) 동안 더미 라인(Mi)에 전류가 흐르는 것을 방지한다. 예를 들어, 상기 데이터 충전 기간(t1) 동안 제 1 구동 전원(VDD_i)이 제 1 전압 레벨(V1)보다 높은 제 2 전압 레벨(V2)을 가질 경우, 구동 트랜지스터(DT)의 게이트-소스 전압(Vgs)에 의해 구동 트랜지스터(DT)에 전류가 흐르게 되고, 이 전류가 더미 라인(Mi)으로 흘러 기준 전압(Vref)의 상승(Rising)이 발생하고, 상기 기준 전압(Vref)의 상승에 의해 구동 트랜지스터(DT)의 게이트-소스 전압(Vgs), 즉 커패시터(Cst)에 충전되는 전압이 원하는 데이터 전압(Vdata)과 기준 전압(Vref)의 차 전압(Vdata-Vref)보다 낮은 레벨을 가지므로 결국 원하는 휘도를 구현할 수 없게 된다. 따라서, 본 발명은 상기 데이터 충전 기간(t1) 동안 제 2 전압 레벨(V2)보다 낮고 기준 전압(Vref)과 같거나 낮은 제 1 전압 레벨(V1)의 제 1 구동 전원(VDD_i)을 제 1 구동 전원 라인(1PLi)에 공급함으로써 기준 전압(Vref)의 상승을 방지하여 원하는 데이터 전압(Vdata)과 기준 전압(Vref)의 차 전압(Vdata-Vref)이 커패시터(Cst)에 충전되도록 한다.
- [0096] 이어서, 상기 발광 기간(t2)에서는, 상기 로우(row) 구동부(124)의 구동에 의해 게이트 오프 전압 레벨의 제 1 및 제 2 게이트 신호(GSa, GSb)가 i번째 게이트 라인 그룹(Gi)의 제 1 및 제 2 게이트 라인(Ga, Gb)에 공급됨과 동시에 i번째 제 1 구동 전원 라인(1PLi)에 제 2 전압 레벨(V2)의 제 1 구동 전원(VDD_i)이 공급된다. 이에 따라, 상기 발광 기간(t2)에서는 각 화소(P)의 제 1 및 제 2 스위칭 트랜지스터(ST1, ST2) 각각이 상기 제 1 및 제 2 게이트 신호(GSa, GSb)에 의해 턴-오프됨으로써 구동 트랜지스터(DT)가 상기 커패시터(Cst)에 저장된 전압에 의해 턴-온된다. 따라서, 상기 턴-온된 구동 트랜지스터(DT)는, 하기의 수학식 2와 같이, 상기 데이터 전압(Vdata)과 상기 기준 전압(Vref)의 차 전압(Vdata-Vref)에 의해 결정되는 데이터 전류(Ioled)를 발광 소자(OLED)에 공급함으로써 발광 소자(OLED)가 제 2 전압 레벨(V2)의 제 1 구동 전원(VDD_i)에 의해 제 2 구동 전원(VSS)으로 흐르는 데이터 전류(Ioled)에 비례하여 발광되도록 한다. 즉, 상기 발광 기간(t2)에서, 제 1 및 제 2 스위칭 트랜지스터(ST1, ST2)가 턴-오프되면, 제 1 구동 전원 라인(1PLi)에 공급되는 제 1 구동 전원(VDD_i)이 제 2 전압 레벨(V2)로 상승됨에 따라 구동 트랜지스터(DT)에 전류가 흐르고, 이 전류에 비례하여 발광 소자(OLED)가 발광을 시작하면서 제 2 노드(n2)의 전압이 상승하게 되며, 커패시터(Cst)에 의해 제 2 노드(n2)의 전

압 상승만큼 제 1 노드(n1)의 전압이 상승함으로써 커패시터(Cst)의 전압에 의해 구동 트랜지스터(DT)의 게이트-소스 전압(Vgs)이 지속적으로 유지되어 발광 소자(OLED)가 다음 데이터 충전 기간(t1)까지 발광을 지속하게 된다.

수학식 2

$$I_{oled} = k(V_{data} - V_{ref})^2$$

[0097]

[0098] 상기 수학식 2에서, "k"는 비례 상수로서 구동 트랜지스터(DT)의 구조와 물리적 특성에 의해 결정되는 값으로, 구동 트랜지스터(DT)의 이동도(mobility) 및 구동 트랜지스터(DT)의 채널 폭(W)과 채널 길이(L)의 비인 "W/L" 등에 의해서 결정될 수 있다.

[0099]

상기 수학식 2에서 알 수 있듯이, 상기 발광 기간(t2) 동안 발광 소자(OLED)에 흐르는 데이터 전류(Ioled)는 구동 트랜지스터(DT)의 문턱 전압/이동도의 변화가 보상된 화소 데이터(DATA)로부터 변환된 데이터 전압(Vdata)에 의해 구동 트랜지스터(DT)의 문턱 전압(Vth)/이동도의 변화에 영향을 받지 않고, 단지 데이터 전압(Vdata)과 기준 전압(Vref)의 차이에 의해 결정되는 것을 알 수 있다.

[0100]

따라서, 본 발명의 제 1 실시 예에 따른 유기 발광 표시 장치는 표시 모드시 화소(P)의 구동 트랜지스터(DT)의 문턱 전압/이동도에 대응되는 검출 데이터(Dsen)가 반영된 화소 데이터(DATA)에 따라 화소(P)를 구동함으로써 화소(P)의 구동 트랜지스터(DT)의 문턱 전압 편차를 주기적 또는 실시간으로 보상할 수 있다.

[0102]

도 9는 본 발명의 제 1 실시 예에 따른 유기 발광 표시 장치의 검출 모드시 구동 파형을 나타내는 파형도이다.

[0103]

도 9를 도 2 및 도 6과 결부하여 상기 검출 모드시 i번째 게이트 라인 그룹(Gi)에 접속된 한 화소의 동작을 설명하면 다음과 같다.

[0104]

먼저, 검출 모드시 상기 타이밍 제어부(126)는 로우(row) 구동부(124)와 컬럼(column) 구동부(122) 각각의 구동 타이밍을 제어하여 상기 화소(P)를 초기화 시간(t1), 검출 전압 충전 기간(t2), 및 전압 검출 시간(t3)으로 구동한다.

[0105]

상기 초기화 시간(t1)에서는, 상기 로우(row) 구동부(124)의 구동에 의해 게이트 온 전압 레벨의 제 1 및 제 2 게이트 신호(GSa, GSb)가 i번째 게이트 라인 그룹(Gi)의 제 1 및 제 2 게이트 라인(Ga, Gb)에 공급됨과 동시에 i번째 제 1 구동 전원 라인(1PLi)에 제 1 전압 레벨(V1)의 제 1 구동 전원(VDD_i)이 공급되고, 상기 컬럼(column) 구동부(122)의 구동에 의해 검출용 화소 데이터(DATA)로부터 변환된 검출용 데이터 전압(Vdata)이 데이터 라인(Di)에 공급됨과 동시에 프리차징 전압(Vpre)이 더미 라인(Mi)에 공급된다. 이에 따라, 각 화소(P)의 제 1 및 제 2 스위칭 트랜지스터(ST1, ST2) 각각이 상기 제 1 및 제 2 게이트 신호(GSa, GSb)에 의해 턴-온됨으로써 상기 제 1 노드(n1)에는 상기 데이터 전압(Vdata)이 공급되고, 제 2 노드(n2)의 전압은 상기 기준 전압(Vref)으로 초기화됨으로써 커패시터(Cst)에는 상기 데이터 전압(Vdata)과 상기 기준 전압(Vref)의 차 전압(Vdata-Vref)이 충전된다.

[0106]

한편, 본 발명은 전술한 바와 같이, 상기 초기화 시간(t1) 동안 i번째 제 1 구동 전원 라인(1PLi)에 제 1 전압 레벨(V1)의 제 1 구동 전원(VDD_i)을 공급함으로써 상기 초기화 시간(t1) 동안 더미 라인(Mi)에 전류가 흐르는 것을 방지한다. 예를 들어, 상기 초기화 시간(t1) 동안 제 1 구동 전원(VDD_i)이 제 1 전압 레벨(V1)보다 높은 제 2 전압 레벨(V2)을 가질 경우, 구동 트랜지스터(DT)의 게이트-소스 전압(Vgs)에 의해 구동 트랜지스터(DT)에 전류가 흐르게 되고, 이 전류가 더미 라인(Mi)으로 흘러 프리차징 전압(Vpre)의 상승(Rising)이 발생하고, 상기 프리차징 전압(Vpre)의 상승에 의해 구동 트랜지스터(DT)의 게이트-소스 전압(Vgs), 즉 커패시터(Cst)에 충전되는 전압이 원하는 검출용 데이터 전압(Vdata)과 프리차징 전압(Vpre)의 차 전압(Vdata-Vpre)보다 낮은 레벨을 가지므로 결국 상기 화소(P)의 구동 트랜지스터(DT)의 문턱 전압/이동도의 정확한 변화 값을 검출할 수 없게 된다. 따라서, 본 발명은 상기 초기화 시간(t1) 동안 제 2 전압 레벨(V2)보다 낮고 기준 전압(Vref)과 같거나 낮은 제 1 전압 레벨(V1)의 제 1 구동 전원(VDD_i)을 제 1 구동 전원 라인(1PLi)에 공급함으로써 프리차징 전압(Vpre)의 상승을 방지하여 원하는 데이터 전압(Vdata)과 프리차징 전압(Vpre)의 차 전압(Vdata-Vpre)이 커패시터(Cst)에 충전되도록 한다.

[0107]

이어서, 상기 검출 전압 충전 기간(t2)에서는, 상기 로우(row) 구동부(124)의 구동에 따라 게이트 온 전압 레벨

의 제 1 및 제 2 게이트 신호(GSa, GSb)가 i번째 게이트 라인 그룹(Gi)의 제 1 및 제 2 게이트 라인(Ga, Gb)에 공급됨과 동시에 i번째 제 1 구동 전원 라인(1PLi)에 제 2 전압 레벨(V2)의 제 1 구동 전원(VDD_i)이 공급되고, 상기 컬럼(column) 구동부(122)의 구동에 의해 검출용 데이터 전압(Vdata)이 데이터 라인(Di)에 계속 공급됨과 동시에 상기 더미 라인(Mi)이 플로팅된다. 이에 따라, 상기 검출 전압 충전 기간(t2)에서는, 검출용 데이터 전압(Vdata)에 의해 구동 트랜지스터(DT)가 턴-온되고, 턴-온된 구동 트랜지스터(DT)에 흐르는 전류에 대응되는 전압이 플로팅 상태의 더미 라인(Mi)에 충전된다. 이때, 더미 라인(Mi)에는 구동 트랜지스터(ST)의 문턱 전압에 대응되는 전압이 충전된다.

[0108] 이어서, 상기 전압 검출 기간(t3)에서는, 상기 로우(row) 구동부(124)의 구동에 의해 게이트 오프 전압 레벨의 제 1 게이트 신호(GSa)와 게이트 온 전압 레벨의 제 2 게이트 신호(GSb)가 i번째 게이트 라인 그룹(Gi)의 제 1 및 제 2 게이트 라인(Ga, Gb)에 공급됨과 동시에 i번째 제 1 구동 전원 라인(1PLi)에 제 2 전압 레벨(V2)의 제 1 구동 전원(VDD_i)이 공급되고, 상기 컬럼(column) 구동부(122)의 구동에 의해 더미 라인(Mi)이 컬럼(column) 구동부(122)에 접속된다. 이에 따라, 상기 전압 검출 기간(t3) 동안, 상기 컬럼(column) 구동부(122)는 더미 라인(Mi)에 충전된 전압을 검출하고, 검출된 전압, 즉 구동 트랜지스터(ST)의 문턱 전압에 대응되는 전압을 검출 데이터(Dsen)로 변환하여 타이밍 제어부(126)에 제공한다.

[0109] 한편, 타이밍 제어부(126)는 상기와 같은 검출 모드를 통해 각 화소(P)의 구동 트랜지스터(ST)의 문턱 전압을 검출한 후, 각 화소(P)의 구동 트랜지스터(ST)의 이동도를 검출하기 위한 검출 모드를 재수행할 수 있다. 이 경우, 타이밍 제어부(126)는 전술한 검출 모드를 동일하게 수행하되, 각 화소(P)의 제 1 스위칭 트랜지스터(ST1)가 상기 초기화 기간(t1) 동안에만 턴-온되고 검출용 데이터 전압(Vdata)이 상기 초기화 기간(t1) 동안에만 공급되도록 상기 컬럼(column) 구동부(122)와 상기 로우(row) 구동부(124) 각각을 제어한다. 이에 따라, 검출 모드의 재수행시, 상기 검출 전압 충전 기간(t2)에서는 제 1 스위칭 트랜지스터(ST1)의 턴-오프로 인해 구동 트랜지스터(DT)의 게이트-소스 전압이 모두 상승됨에 따라 커패시터(Cst)의 전압에 의해 구동 트랜지스터(DT)의 게이트-소스 전압이 유지되어 구동 트랜지스터(DT)의 흐르는 전류에 대응되는 전압, 즉 구동 트랜지스터(ST)의 이동도에 대응되는 전압이 플로팅된 더미 라인(Mi)에 충전된다. 그리고, 검출 모드의 재수행시, 상기 컬럼(column) 구동부(122)는 더미 라인(Mi)에 충전된 전압, 즉 구동 트랜지스터(ST)의 이동도에 대응되는 전압을 검출하고, 검출된 전압을 검출 데이터(Dsen)로 변환하여 타이밍 제어부(126)에 제공한다.

[0110] 따라서, 본 발명의 제 1 실시 예에 따른 유기 발광 표시 장치는 표시 모드의 데이터 충전 기간(t1)과 검출 모드의 초기화 기간(t1) 및 데이터 충전 기간(t1) 동안 제 1 구동 전원 라인(1PLi)에 공급되는 제 1 구동 전원(VDD_i)을 변화시켜 원하는 전압을 커패시터(Cst)에 저장함으로써 각 화소(P)의 구동 트랜지스터(DT)의 문턱 전압을 보상할 수 있으며, 데이터 전압에 대한 전류 효율을 증가시키고 휘도를 균일하게 할 수 있다.

[0111] 이상과 같은 본 발명의 제 1 실시 예에 따른 유기 발광 표시 장치는 데이터 전압(Vdata)과 기준 전압(Vref)에 의해 결정되는 데이터 전류(Ioled)를 이용하여 발광 소자(OLED)를 발광시키는 화소(P) 구조에 있어서, 구동 트랜지스터(DT)의 게이트-소스 사이의 전압을 커패시터(Cst)에 충전할 때 구동 트랜지스터(DT)에 공급되는 제 1 구동 전원(VDD_i)을 변화시키는 것을 특징으로 한다. 이에 따라, 본 발명의 제 1 실시 예에 따른 유기 발광 표시 장치의 특징은 다양한 형태의 화소 구조에 적용될 수 있다. 이하에서는 본 발명의 특징이 적용된 다양한 화소의 변형 예에 대해서 설명하기로 한다.

[0113] 도 10은 본 발명의 제 1 실시 예에 따른 유기 발광 표시 장치에 있어서, 화소의 제 1 변형 예를 설명하기 위한 도면이다.

[0114] 도 10을 도 2와 결부하면, 본 발명에 따른 제 1 변형 예의 화소(P)는 제 1 및 제 2 스위칭 트랜지스터(ST1, ST2)와 구동 트랜지스터(DT) 및 커패시터(Cst)를 포함하는 화소 회로(PC), 및 발광 소자(OLED)를 포함하여 구성된다. 이러한 구성을 가지는 제 1 변형 예의 화소(P)는 상기 제 1 스위칭 트랜지스터(ST1)의 제 1 전극이 더미 라인(Mi)에 접속되고, 제 2 스위칭 트랜지스터(ST2)의 제 1 전극이 데이터 라인(Di)에 접속되는 것을 제외하고는, 전술한 도 3에 도시된 화소와 동일하게 구성된다. 즉, 상기 더미 라인(Mi)과 상기 데이터 라인(Di)의 위치는 화소 배치 구조 및 라인 연결 구조를 용이하게 하기 위해 변경된 것이다.

[0115] 따라서, 제 1 변형 예의 화소(P)는 전술한 표시 모드의 데이터 충전 기간과 검출 모드의 초기화 기간 각각에서, 제 2 스위칭 트랜지스터(ST2)를 통해 제 2 노드(n2)에 데이터 전압(Vdata)을 인가할 때, 구동 트랜지스터(DT)에 흐르는 전류가 데이터 라인(Di)으로 흐르는 것이 방지됨으로써 전술한 도 3에 도시된 화소와 동일한 효과를 갖는다.

- [0116]
- [0117] 도 11은 본 발명의 제 1 실시 예에 따른 유기 발광 표시 장치에 있어서, 화소의 제 2 변형 예를 설명하기 위한 도면이다.
- [0118] 도 11을 도 2와 결부하면, 본 발명에 따른 제 2 변형 예의 화소(P)는 제 1 내지 제 3 스위칭 트랜지스터(ST1, ST2, ST3)와 구동 트랜지스터(DT) 및 커패시터(Cst)를 포함하는 화소 회로(PC), 및 발광 소자(OLED)를 포함하여 구성된다. 이러한 구성을 가지는 제 2 변형 예의 화소(P)는 각 게이트 라인 그룹(Gi)에 추가된 제 3 게이트 라인(Gc)과 상기 화소 회로(PC)가 인접한 다음 화소의 데이터 라인(Di+1) 및 제 2 노드(n2)에 접속된 상기 제 3 스위칭 트랜지스터(ST3)를 제외하고는, 전술한 도 3에 도시된 화소와 동일하게 구성된다. 이하에서는, 상이한 구성에 대해서만 설명하기로 한다.
- [0119] 먼저, 제 2 변형 예의 화소(P)의 화소 회로(PC)는 인접한 2개의 데이터 라인(Di, Di+1), 하나의 더미 라인(Mi), 하나의 제 1 구동 전원 라인(1PLi), 및 제 1 내지 제 3 게이트 라인(Ga, Gb, Gc)에 접속된다. 이러한, 상기 화소 회로(PC)는, 전술한 표시 모드시, i번째 데이터 라인(Di)에 공급되는 데이터 전압(Vdata_i)과 더미 라인(Mi)에 공급되는 기준 전압(Vref)에 의해 결정되는 데이터 전류(Ioled)를 발광 소자(OLED)에 공급한다. 반면, 전술한 검출 모드시, 상기 화소 회로(PC)는 인접한 i 및 i+1번째 데이터 라인(Di, Di+1) 각각에 공급되는 검출용 데이터 전압(Vdata_i)과 프리차징 전압(Vpre)에 의해 구동 트랜지스터(DT)에 흐르는 전류를 i+1번째 데이터 라인(Di+1)에 충전한다.
- [0120] 상기 제 3 스위칭 트랜지스터(ST3)는, 전술한 표시 모드에서는 턴-오프되고, 도 12에 도시된 바와 같이, 전술한 검출 모드 동안에만 턴-온된다. 즉, 상기 제 3 스위칭 트랜지스터(ST3)는 상기 검출 모드 동안 전술한 상기 로우(row) 구동부(124)로부터 제 3 게이트 라인(Gc)에 공급되는 게이트 온 전압 레벨의 제 3 게이트 신호(Gc)에 의해 턴-온됨으로써 구동 트랜지스터(DT)의 문턱 전압/이동도에 대응되는 전압이 다음 화소의 데이터 라인(Di+1)에 충전되어 전술한 컬럼(column) 구동부(122)에 의해 검출되도록 한다. 이와 같은, 상기 제 3 스위칭 트랜지스터(ST3)는, 상기 검출 모드시에만 동작하고, 이러한 동작은 전술한 도 3에 도시된 제 2 스위칭 트랜지스터(ST2)와 동일하므로 이에 대한 설명은 도 3 및 도 9를 참조하여 설명한 검출 모드의 설명으로 대신하기로 한다.
- [0121] 전술한 표시 모드시, 인접한 i 및 i+1번째 데이터 라인(Di, Di+1)에는 전술한 컬럼(column) 구동부(122)로부터 해당하는 데이터 전압(Vdata)이 공급된다. 반면에, 전술한 검출 모드시, i번째 데이터 라인(Di)에는 전술한 컬럼(column) 구동부(122)로부터 해당하는 검출용 데이터 전압(Vdata_i)이 공급되고, i+1 번째 데이터 라인(Di+1)에는 전술한 컬럼(column) 구동부(122)로부터 프리차징 전압(Vpre)이 공급된다. 이때, 상기 검출 모드시, 상기 제 3 스위칭 트랜지스터(ST3)에 접속되는 데이터 라인(Di+1)은 각 화소(P)의 구동 트랜지스터(DT)의 문턱 전압/이동도를 검출하기 위한 검출 라인으로 사용된다.
- [0122] 따라서, 제 2 변형 예의 화소(P)는 전술한 표시 모드의 데이터 충전 기간에서 제 2 노드(n2)에 기준 전압(Vref)을 인가할 때, 구동 트랜지스터(DT)에 흐르는 전류가 더미 라인(Mi)으로 흐르는 것이 방지됨으로써 전술한 바와 같은 효과를 갖는다. 또한, 제 2 변형 예의 화소(P)는 전술한 검출 모드의 초기화 기간에서 제 2 노드(n2)에 프리차징 전압(Vpre)을 인가할 때, 구동 트랜지스터(DT)에 흐르는 전류가 i+1번째 데이터 라인(Di+1)으로 흐르는 것이 방지됨으로써 전술한 바와 같은 효과를 갖는다.
- [0123]
- [0124] 도 13은 본 발명의 제 1 실시 예에 따른 유기 발광 표시 장치에 있어서, 화소의 제 3 변형 예를 설명하기 위한 도면이다.
- [0125] 도 13을 도 2와 결부하면, 본 발명에 따른 제 3 변형 예의 화소(P)는 제 1 및 제 2 스위칭 트랜지스터(ST1, ST2)와 구동 트랜지스터(DT) 및 커패시터(Cst)를 포함하는 화소 회로(PC), 및 발광 소자(OLED)를 포함하여 구성된다. 이러한 구성을 가지는 제 1 변형 예의 화소(P)는 상기 트랜지스터(ST1, ST2, DT) 각각이 P형의 박막 트랜지스터로 이루어지는 것을 제외하고는, 전술한 도 3에 도시된 화소와 동일하게 구성된다. 이하에서는, 상이한 구성에 대해서만 설명하기로 한다.
- [0126] 상기 제 1 및 제 2 스위칭 트랜지스터(ST1, ST2)와 구동 트랜지스터(DT) 각각이 P형의 박막 트랜지스터로 이루어지므로, 전술한 로우(row) 구동부(124)는 각 화소(P)의 데이터 충전 기간(t1) 동안 로우(low) 상태의 게이트 온 전압 레벨을 가지는 제 1 및 제 2 게이트 신호(GSa, GSb)를 제 1 및 제 2 게이트 라인(Ga, Gb)에 공급함과

동시에 제 1 전압 레벨(V1)의 제 1 구동 전원(VDD_i)을 제 1 구동 전원 라인(1PLi)에 공급한다. 이때, 상기 제 1 전압 레벨(V1)은 제 2 전압 레벨(V2)보다 낮고, 발광 소자(OLED)의 캐소드 전극에 접속된 제 2 구동 전원(VSS)의 전압과 같거나 낮은 전압으로 설정된다. 전술한 컬럼(column) 구동부(122)는 부극성 데이터 전압(Vdata)을 데이터 라인(Di)에 공급하고, 일정한 전압 레벨을 가지는 기준 전압(Vref) 또는 프리차징 전압(Vpre)을 더미 라인(Mi)에 공급한다.

- [0127] 상기 커패시터(Cst)는 구동 트랜지스터(DT)가 P형 박막 트랜지스터로 이루어지므로, 구동 트랜지스터(DT)의 게이트 전극과 소스 전극(또는 제 1 구동 전원 라인) 간에 접속된다. 이러한 상기 커패시터(Cst)는 제 1 구동 전원 라인(1PLi)에 공급되는 제 1 구동 전원(VDD_i)과 데이터 라인(Di)에 공급되는 데이터 전압(Vdata)의 차 전압을 저장하고, 저장된 전압에 따라 구동 트랜지스터(DT)를 스위칭시킨다.
- [0128] 상기 더미 라인(Mi)에 공급되는 기준 전압(Vref)은 제 2 노드(n2), 즉 발광 소자(OLED)의 애노드 전압을 초기화시키는 역할을 한다.
- [0129] 상기 제 1 구동 전원(VDD_i)은 상기 커패시터(Cst)에 전압을 충전할 때, 발광 소자(OLED)의 캐소드 전극에 접속된 제 2 구동 전원(VSS)의 전압과 같거나 낮은 전압으로 설정됨으로써 구동 트랜지스터(DT)에 흐르는 전류가 더미 라인(Mi)으로 흐르는 것을 방지한다. 즉, 상기 커패시터(Cst)에 전압을 충전할 때, 구동 트랜지스터(DT)의 드레인 전압은 상기 제 1 구동 전원(VDD_i)의 제 1 전압 레벨(V1)에 의해 소스 전압과 같거나 낮게 되고, 이에 따라 구동 트랜지스터(DT)에 전류가 흐르지 않게 된다. 한편, 상기 커패시터(Cst)에 전압을 충전할 때, 제 1 구동 전원 라인(1PLi)은 플로팅될 수도 있다.
- [0130] 이와 같은, 본 발명에 따른 제 3 변형 예의 화소(P)는, 전술한 바와 같이, 표시 모드와 검출 모드로 동작한다.
- [0131] 상기 제 3 변형 예에 따른 화소(P)의 표시 모드는 도 14에 도시된 과형도에 따라 데이터 충전 기간(t1) 및 발광 기간(t2)으로 이루어진다.
- [0132] 상기 데이터 충전 기간(t1)은 제 2 노드(n2)의 전압을 기준 전압(Vref)으로 초기화시키면서 고전위 전원(VDD_i)과 데이터 전압(Vdata)의 차 전압(VDD_i-Vdata)을 커패시터(Cst)에 저장하는 것을 제외하고는 전술한 도 3의 화소에 대한 표시 모드의 데이터 충전 기간과 동일하므로 이에 대한 설명은 전술한 설명으로 대신하기로 한다.
- [0133] 상기 발광 기간(t2)은 상기 데이터 충전 기간(t1)에 의해 커패시터(Cst)에 저장된 고전위 전원(VDD_i)과 데이터 전압(Vdata)의 차 전압(VDD_i-Vdata)에 의해 결정된 데이터 전류(Ioled)로 발광 소자(OLED)를 발광시키는 것을 제외하고는 전술한 도 3의 화소에 대한 표시 모드의 발광 기간과 동일하므로 이에 대한 설명은 전술한 설명으로 대신하기로 한다.
- [0134] 상기 제 3 변형 예에 따른 화소(P)의 검출 모드는 도 15에 도시된 과형도에 따라 초기화 기간(t1), 검출 전압 충전 기간(t2), 및 전압 검출 기간(t3)으로 이루어진다.
- [0135] 상기 초기화 기간(t1)은 제 2 노드(n2)의 전압을 프리차징 전압(Vpre)으로 초기화시키면서 고전위 전원(VDD_i)과 검출용 데이터 전압(Vdata)의 차 전압(VDD_i-Vdata)을 커패시터(Cst)에 저장하는 것을 제외하고는 전술한 도 3의 화소에 대한 검출 모드의 초기화 기간과 동일하므로 이에 대한 설명은 전술한 설명으로 대신하기로 한다.
- [0136] 상기 검출 전압 충전 기간(t2)은 더미 라인(Mi)을 플로팅시켜 상기 초기화 기간(t1)에 이어 지속적으로 공급되는 검출용 데이터 전압(Vdata)에 의해 구동 트랜지스터(DT)에 흐르는 전류를 플로팅된 더미 라인(Mi)에 충전하는 것을 제외하고는 전술한 도 3의 화소에 대한 검출 모드의 검출 전압 충전 기간과 동일하므로 이에 대한 설명은 전술한 설명으로 대신하기로 한다.
- [0137] 상기 전압 검출 기간(t3)은 전술한 도 3의 화소에 대한 검출 모드의 전압 검출 기간과 동일하게, 상기 검출 전압 충전 기간(t2)에 의해 더미 라인(Mi)에 충전된 전압을 검출하고, 검출된 전압을 검출 데이터(Dsen)로 변환하여 타이밍 제어부(126)에 제공한다.
- [0138] 따라서, 전술한 제 3 변형 예의 화소(P)를 포함하는 유기 발광 표시 장치는 전술한 도 3의 화소를 포함하는 유기 발광 장치와 동일한 효과를 제공할 수 있다.
- [0140] 도 16은 본 발명의 제 2 실시 예에 따른 유기 발광 표시 장치를 설명하기 위한 도면이고, 도 17은 도 16에 도시된 화소 구조를 설명하기 위한 회로도이다.
- [0141] 도 16 및 도 17을 참조하면, 본 발명의 제 2 실시 예에 따른 유기 발광 표시 장치는 표시 패널(110), 및 패널 구동부(220)를 포함하여 구성된다.

- [0142] 상기 표시 패널(110)은 제 1 구동 전원(VDD)이 공급되는 구동 트랜지스터(DT)의 게이트 전극과 소스 전극 간에 접속된 커패시터(Cst)에 제 1 구동 전원(VDD)과 데이터 전압(Vdata)의 차 전압(VDD-Vdata)을 충전하는 데이터 충전 기간, 및 커패시터(Cst)의 충전 전압에 따라 제 1 구동 전원(VDD)으로부터 구동 트랜지스터(DT)를 통해 제 2 구동 전원(VSS_i)으로 흐르는 데이터 전류(Ioled)로 발광 소자(OLED)를 발광시키는 발광 기간으로 구동되는 복수의 화소(P)를 포함한다.
- [0143] 복수의 화소(P) 각각의 화소 회로(PC)는, 전술한 도 13에 도시된 화소 회로(PC)와 동일하게 구성되며, 제 1 구동 전원(VDD)이 전술한 제 2 전압 레벨(V2)로 일정하게 유지되고, 제 2 구동 전원(VSS_i)이 상기 데이터 충전 기간과 상기 발광 기간에 서로 다른 전압 레벨을 가지는 것을 제외하고는 동일하므로 이에 대한 설명은 도 13에 대한 설명으로 대신하기로 한다. 이하에서는, 상이한 구성에 대해서만 설명하기로 한다.
- [0144] 상기 제 2 구동 전원(VSS_i)은 전술한 표시 모드시, 도 18에 도시된 바와 같이, 상기 데이터 충전 기간(t1) 동안 상기 제 1 구동 전원(VDD)과 동일하거나 더 높은 제 3 전압 레벨(V3)을 가지며, 상기 발광 기간(t2) 동안 상기 제 3 전압 레벨(V3)보다 낮은 제 4 전압 레벨(V4)을 갖는다. 또한, 상기 제 2 구동 전원(VSS_i)은 전술한 검출 모드시, 도 19에 도시된 바와 같이, 상기 초기화 기간(t1) 동안 상기 제 3 전압 레벨(V3)을 가지며, 상기 검출 전압 충전 기간(t2)과 상기 전압 검출 기간(t3) 동안 상기 제 4 전압 레벨(V4)을 갖는다.
- [0145] 상기 제 2 구동 전원(VSS_i)은 상기 커패시터(Cst)에 전압을 충전할 때, 제 1 구동 전원(VDD)와 같거나 높은 전압 레벨로 설정됨으로써 구동 트랜지스터(DT)에 흐르는 전류가 더미 라인(Mi)으로 흐르는 것을 방지한다. 즉, 상기 커패시터(Cst)에 전압을 충전할 때, 구동 트랜지스터(DT)의 소스 전압은 상기 제 2 구동 전원(VSS_i)의 제 3 전압 레벨(V3)에 의해 드레인 전압과 같거나 높게 되고, 이에 따라 구동 트랜지스터(DT)에 전류가 흐르지 않게 된다.
- [0146] 상기 패널 구동부(220)는 표시 패널(110)의 표시 모드시 상기 복수의 화소(P) 각각을 데이터 충전 기간과 발광 기간으로 구동하고, 표시 패널(110)의 검출 모드시, 상기 복수의 화소(P) 각각을 초기화 기간과 검출 전압 충전 기간 및 전압 검출 기간으로 구동한다. 이를 위해, 상기 패널 구동부(220)는 컬럼(column) 구동부(122), 로우(row) 구동부(224), 및 타이밍 제어부(126)를 포함하여 구성되는 것으로, 상기 로우(row) 구동부(224)를 제외하고는 도 1에 도시된 패널 구동부(120)와 동일하다.
- [0147] 상기 로우(row) 구동부(224)는 복수의 게이트 라인 그룹(G1 내지 Gm)과 복수의 제 2 구동 전원 라인(2PL1 내지 2PLm)에 연결되어 타이밍 제어부(126)의 모드 제어에 따라 상기 표시 모드와 상기 검출 모드로 동작한다.
- [0148] 상기 표시 모드시, 상기 로우(row) 구동부(224)는, 도 18에 도시된 바와 같이, 각 화소(P)의 데이터 충전 기간(t1)마다 게이트 온 전압 레벨의 제 1 및 제 2 게이트 신호(GSa, GSb)를 제 1 및 제 2 게이트 라인(Ga, Gb)에 공급함과 동시에 상기 제 3 전압 레벨(V3)의 제 2 구동 전원(VSS_i)을 제 2 구동 전원 라인(2PL1 내지 2PLm)에 공급하고, 각 화소(P)의 발광 기간(t2)마다 게이트 오프 전압 레벨의 제 1 및 제 2 게이트 신호(GSa, GSb)를 제 1 및 제 2 게이트 라인(Ga, Gb)에 공급함과 동시에 상기 제 4 전압 레벨(V4)의 제 2 구동 전원(VSS_i)을 제 2 구동 전원 라인(2PL1 내지 2PLm)에 공급한다. 한편, 상기 표시 모드시, 상기 로우(row) 구동부(224)는 각 화소(P)의 데이터 충전 기간(t1) 동안 해당하는 제 2 구동 전원 라인(2PL1 내지 2PLm)을 플로팅(Floating)시킬 수도 있다.
- [0149] 상기 검출 모드시, 상기 로우(row) 구동부(224)는, 도 19에 도시된 바와 같이, 각 화소(P)의 초기화 기간(t1) 및 검출 전압 충전 기간(t2)마다 게이트 온 전압 레벨의 제 1 및 제 2 게이트 신호(GSa, GSb)를 제 1 및 제 2 게이트 라인(Ga, Gb)에 공급함과 동시에 상기 제 3 전압 레벨(V3)의 제 2 구동 전원(VSS_i)을 제 2 구동 전원 라인(2PL1 내지 2PLm)에 공급하고, 각 화소(P)의 전압 검출 기간(t3)마다 게이트 오프 전압 레벨의 제 1 게이트 신호(GSa)와 게이트 온 전압 레벨의 제 2 게이트 신호(GSb)를 제 1 및 제 2 게이트 라인(Ga, Gb)에 공급함과 동시에 상기 제 4 전압 레벨(V4)의 제 1 구동 전원(VDD_i)을 제 1 구동 전원 라인(1PL1 내지 1PLm)에 공급한다. 한편, 상기 검출 모드시, 상기 로우(row) 구동부(224)는 각 화소(P)의 초기화 기간(t1) 및 검출 전압 충전 기간(t2) 동안 해당하는 제 2 구동 전원 라인(2PL1 내지 2PLm)을 플로팅(Floating)시킬 수도 있다.
- [0150] 이와 같은, 본 발명의 제 2 실시 예에 따른 유기 발광 표시 장치는, 전술한 도 13에 도시된 화소를 포함하는 유기 발광 표시 장치와 동일하게 표시 모드와 검출 모드로 동작하되, 상기 표시 모드와 검출 모드 각각에서 각 화소(P)의 커패시터(Cst)에 전압을 충전할 때 제 1 구동 전원(VDD)이 설정된 전압 레벨로 일정하게 유지되고 제 2 구동 전원(VSS_i)이 제 1 구동 전원(VDD)와 같거나 높은 전압 레벨로 변화되는 것을 제외하고는 동일하므로 이에 대한 설명은 도 13에 대한 설명으로 대신하기로 한다.

- [0151] 이상과 같은 본 발명의 제 2 실시 예에 따른 유기 발광 표시 장치는 각 화소(P)의 커패시터(Cst)에 전압을 충전할 때 제 1 구동 전원(VDD)을 설정된 전압 레벨로 일정하게 유지시키고 제 2 구동 전원(VSS_i)을 제 1 구동 전원(VDD)와 같거나 높은 전압 레벨로 변화시키는 것을 특징으로 한다. 이에 따라, 본 발명의 제 2 실시 예에 따른 유기 발광 표시 장치의 특징은 다양한 형태의 화소 구조에 적용될 수 있다. 이하에서는 본 발명의 특징이 적용된 다양한 화소의 변형 예에 대해서 설명하기로 한다.
- [0153] 도 20은 본 발명의 제 2 실시 예에 따른 유기 발광 표시 장치에 있어서, 화소의 제 4 변형 예를 설명하기 위한 도면이다.
- [0154] 도 20을 도 16과 결부하면, 본 발명의 제 4 변형 예에 따른 화소(P)는 제 1 내지 제 3 스위칭 트랜지스터(ST1, ST2, ST3)와 구동 트랜지스터(DT) 및 커패시터(Cst)를 포함하는 화소 회로(PC), 및 발광 소자(OLED)를 포함하여 구성된다. 이러한 구성을 가지는 상기 화소(P)는 각 게이트 라인 그룹(Gi)에 추가된 제 3 게이트 라인(Gc)과 고전위 전원 라인(1PL) 및 구동 트랜지스터(DT)에 접속된 제 3 스위칭 트랜지스터(ST3)를 더 포함하고, 상기 제 2 스위칭 트랜지스터(ST2)가 구동 트랜지스터(DT)의 소스 전극에 접속되는 것을 제외하고는, 전술한 도 17에 도시된 화소와 동일하게 구성된다. 이하에서는, 상이한 구성에 대해서만 설명하기로 한다.
- [0155] 상기 제 2 스위칭 트랜지스터(ST2)는 제 2 게이트 라인(Gb)에 접속된 게이트 전극, 인접한 더미 라인(Mi)에 접속된 제 1 전극, 및 구동 트랜지스터(DT)의 소스 전극인 제 2 노드(n2)에 접속된 제 2 전극을 포함한다. 이러한 상기 제 2 스위칭 트랜지스터(ST2)는 상기 제 2 게이트 라인(Gb)에 공급되는 게이트 온 전압 레벨에 따라 상기 더미 라인(Mi)에 공급되는 기준 전압(Vref)(또는 프리차징 전압(Vpre))을 제 2 노드(n2), 즉 구동 트랜지스터(DT)의 소스 전극에 공급한다.
- [0156] 상기 제 3 스위칭 트랜지스터(ST3)는 제 3 게이트 라인(Gc)에 접속된 게이트 전극, 고전위 전원 라인(1PL)에 접속된 제 1 전극, 및 구동 트랜지스터(DT)의 소스 전극인 제 2 노드(n2)에 접속된 제 2 전극을 포함한다. 이러한 상기 제 3 스위칭 트랜지스터(ST3)는 상기 제 3 게이트 라인(Gc)에 공급되는 게이트 온 전압 레벨에 따라 고전위 전원 라인(1PL)에 공급되는 고전위 전원(VDD)을 제 2 노드(n2), 즉 구동 트랜지스터(DT)의 소스 전극에 공급한다.
- [0157] 상기 구동 트랜지스터(DT)는 상기 제 1 노드(n1)에 접속된 게이트 전극, 상기 제 2 노드(n2)에 접속된 소스 전극, 및 발광 소자(OLED)의 애노드 전극에 접속된 드레인 전극을 포함한다. 이러한 상기 구동 트랜지스터(DT)는 상기 제 3 스위칭 트랜지스터(ST3)를 통해 공급되는 고전위 전원(VDD)을 이용하여 커패시터(Cst)의 전압에 따른 전류를 출력한다.
- [0158] 이와 같은, 본 발명의 제 4 변형 예에 따른 화소(P)를 표시 모드와 검출 모드로 구동하기 위해, 전술한 도 16에 도시된 로우(row) 구동부(224)는 전술한 각 게이트 라인 그룹(G1 내지 Gm)의 제 1 및 제 2 게이트 신호(GSa, GSb)와 함께 제 3 게이트 신호(GSc)를 추가로 생성하여 상기 각 게이트 라인 그룹(G1 내지 Gm)의 제 3 게이트 라인(Gc)에 공급한다.
- [0159] 상기 로우(row) 구동부(224)는, 도 21에 도시된 바와 같이, 상기 각 화소의 표시 모드시, 상기 데이터 충전 기간(t1) 동안 게이트 온 전압 레벨의 제 1 및 제 2 게이트 신호(GSa, GSb)와 게이트 오프 전압 레벨의 제 3 게이트 신호(GSc)를 상기 제 1 내지 제 3 게이트 라인(Ga, Gb, Gc)에 공급하고; 상기 발광 기간(t2) 동안 게이트 오프 전압 레벨의 제 1 및 제 2 게이트 신호(GSa, GSb)와 게이트 온 전압 레벨의 제 3 게이트 신호(GSc)를 상기 제 1 내지 제 3 게이트 라인(Ga, Gb, Gc)에 공급한다.
- [0160] 상기 로우(row) 구동부(224)는, 도 22에 도시된 바와 같이, 상기 각 화소의 검출 모드시, 상기 초기화 기간(t1) 및 상기 검출 전압 충전 기간(t2) 동안 게이트 온 전압 레벨의 제 1 및 제 2 게이트 신호(GSa, GSb)와 게이트 오프 전압 레벨의 제 3 게이트 신호(GSc)를 상기 제 1 내지 제 3 게이트 라인(Ga, Gb, Gc)에 공급하고; 상기 전압 검출 기간(t3) 동안 게이트 오프 전압 레벨의 제 1 게이트 신호(GSa)와 게이트 온 전압 레벨의 제 2 및 제 3 게이트 신호(GSb, GSc)를 상기 제 1 내지 제 3 게이트 라인(Ga, Gb, Gc)에 공급한다.
- [0161] 이와 같은, 본 발명에 따른 제 4 변형 예의 화소(P)는, 전술한 바와 같이, 표시 모드와 검출 모드로 동작한다.
- [0162] 상기 제 4 변형 예에 따른 화소(P)의 표시 모드는 도 21에 도시된 파형도에 따라 데이터 충전 기간(t1) 및 발광 기간(t2)으로 이루어진다.
- [0163] 상기 데이터 충전 기간(t1)에서는, 제 1 및 제 2 스위칭 트랜지스터(ST1, ST2)가 턴-온되고, 제 3 스위칭 트랜지스터(ST3)가 턴-오프됨과 아울러 제 2 구동 전원(VSS_i)이 제 3 전압 레벨(V3)로 변화된다. 이에 따라, 데이

터 전압(Vdata)이 제 1 스위칭 트랜지스터(ST1)를 통해 제 1 노드(n1)에 공급되고, 기준 전압(Vref)이 제 2 스위칭 트랜지스터(ST2)를 통해 제 2 노드(n2)에 공급된다. 이때, 상기 제 3 스위칭 트랜지스터(ST3)의 턴-오프에 의해 고전위 전원(VDD)은 제 2 노드(n2)에 공급되지 않는다. 따라서, 상기 데이터 충전 기간(t1)에서 커패시터(Cst)에는 데이터 전압(Vdata)과 기준 전압(Vref)의 차 전압(Vdata-Vref)이 충전된다. 이러한 커패시터(Cst)의 충전 전압에 의해 구동 트랜지스터(DT)에 전류가 흐를 경우에 발광 소자(OLED)가 발광할 수 있다. 그러나, 본 발명은 상기 데이터 충전 기간(t1) 동안 상기 제 1 구동 전원(VDD)과 같거나 높은 제 3 전압 레벨(V3)의 제 2 구동 전원(VSS_i)을 상기 발광 소자(OLED)의 캐소드 전극에 공급하여 구동 트랜지스터(DT)에 전류가 흐르는 것을 방지함으로써 상기 커패시터(Cst)에 전압이 충전될 때 발광 소자(OLED)가 발광하는 것을 방지한다.

[0164] 상기 발광 기간(t2)에서는, 제 1 및 제 2 스위칭 트랜지스터(ST1, ST2)가 턴-오프되고, 제 3 스위칭 트랜지스터(ST3)가 턴-온됨과 아울러 제 2 구동 전원(VSS_i)이 제 4 전압 레벨(V4)로 변화된다. 이에 따라, 상기 발광 기간(t2)에서는 상기 데이터 충전 기간(t1)에 의해 커패시터(Cst)에 저장된 전압(Vdata-Vref)에 의해 구동 트랜지스터(DT)가 턴-온되고, 상기 발광 소자(OLED)는, 상기의 수학식 2와 같이, 구동 트랜지스터(DT)에 흐르는 데이터 전류(Ioled)에 비례하여 발광한다. 즉, 상기 발광 기간(t2)에서, 제 1 및 제 2 스위칭 트랜지스터(ST1, ST2)가 턴-오프됨과 동시에 제 3 스위칭 트랜지스터(ST3)가 턴-온되며, 제 1 구동 전원(VDD_i)이 구동 트랜지스터(DT)의 드레인 전극에 공급됨과 아울러 제 2 구동 전원(VSS_i)이 제 4 전압 레벨(V4)로 변화됨에 따라 구동 트랜지스터(DT)에 전류가 흐르고, 이 전류에 비례하여 발광 소자(OLED)가 발광을 시작하면서 발광 소자(OLED)의 애노드 전압이 상승하게 되며, 커패시터(Cst)의 전압에 의해 구동 트랜지스터(DT)의 게이트-소스 전압(Vgs)이 지속적으로 유지되어 발광 소자(OLED)가 다음 데이터 충전 기간(t1)까지 발광을 지속하게 된다.

[0165] 상기 제 4 변형 예에 따른 화소(P)의 검출 모드는 도 22에 도시된 과형도에 따라 초기화 기간(t1), 검출 전압 충전 기간(t2), 및 전압 검출 기간(t3)으로 이루어진다.

[0166] 상기 초기화 기간(t1)에서는, 제 1 및 제 2 스위칭 트랜지스터(ST1, ST2)가 턴-온되고, 제 3 스위칭 트랜지스터(ST3)가 턴-오프됨과 아울러 제 2 구동 전원(VSS_i)이 제 3 전압 레벨(V3)로 변화된다. 이에 따라, 검출용 데이터 전압(Vdata)이 제 1 스위칭 트랜지스터(ST1)를 통해 제 1 노드(n1)에 공급되고, 프리차징 전압(Vpre)이 제 2 스위칭 트랜지스터(ST2)를 통해 제 2 노드(n2)에 공급된다. 이때, 상기 제 3 스위칭 트랜지스터(ST3)의 턴-오프에 의해 고전위 전원(VDD)은 제 2 노드(n2)에 공급되지 않는다. 따라서, 상기 초기화 기간(t1)에서 커패시터(Cst)에는 검출용 데이터 전압(Vdata)과 프리차징 전압(Vpre)의 차 전압(Vdata-Vpre)이 충전된다. 이러한 상기 초기화 기간(t1)에서 상기 커패시터(Cst)에 전압이 충전될 때, 전술한 표시 모드의 데이터 충전 기간(t1)과 같이 제 3 전압 레벨(V3)의 제 2 구동 전원(VSS_i)에 의해 발광 소자(OLED)에 전류가 흐르지 않게 된다.

[0167] 상기 검출 전압 충전 기간(t2)에서는, 상기 초기화 기간(t1) 동일한 상태에서, 더미 라인(Mi)이 전술한 컬럼(column) 구동부(122)에 의해 플로팅된다. 이에 따라, 상기 데이터 전압(Vdata)에 구동 트랜지스터(DT)에 흐르는 전류가 제 2 스위칭 트랜지스터(ST2)를 통해 플로팅된 더미 라인(Mi)에 충전된다.

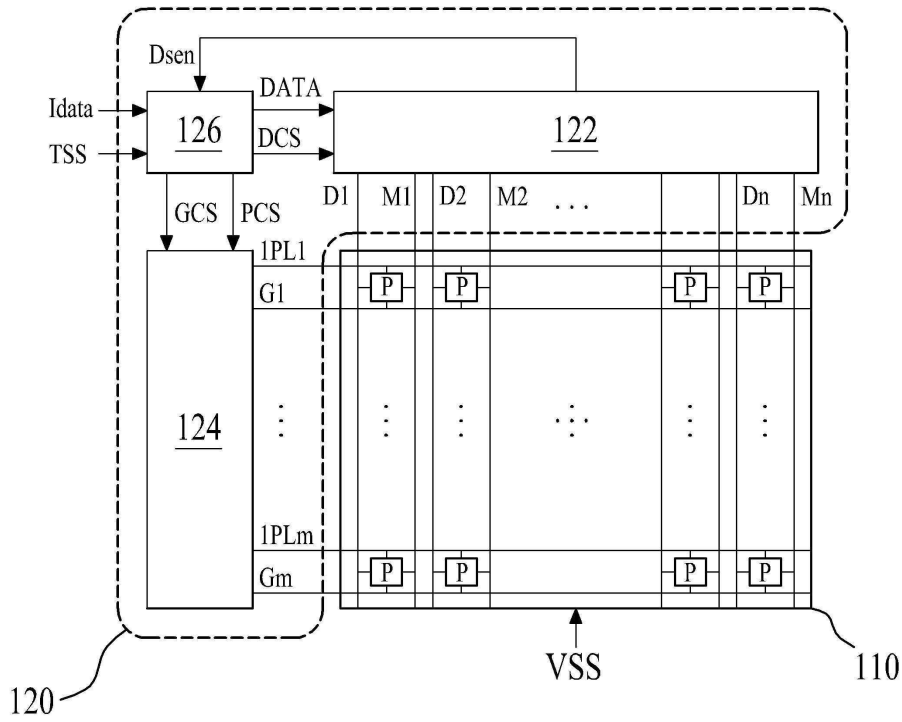
[0168] 상기 전압 검출 기간(t3)에서는, 제 1 스위칭 트랜지스터(ST1)가 턴-오프되고, 제 2 스위칭 트랜지스터(ST2)가 턴-온 상태를 유지하고, 제 3 스위칭 트랜지스터(ST3)가 턴-온되며, 제 2 구동 전원(VSS_i)이 제 4 전압 레벨(V4)로 변화됨과 아울러 더미 라인(Mi)이 전술한 컬럼(column) 구동부(122)에 의해 접속된다. 이에 따라, 상기 컬럼(column) 구동부(122)는 더미 라인(Mi)에 충전된 전압을 검출하고, 검출된 전압, 즉 구동 트랜지스터(DT)의 문턱 전압에 대응되는 전압을 검출 데이터(Dsen)로 변환하여 타이밍 제어부(126)에 제공한다.

[0170] 도 23은 본 발명의 제 2 실시 예에 따른 유기 발광 표시 장치에 있어서, 화소의 제 5 변형 예를 설명하기 위한 도면이다.

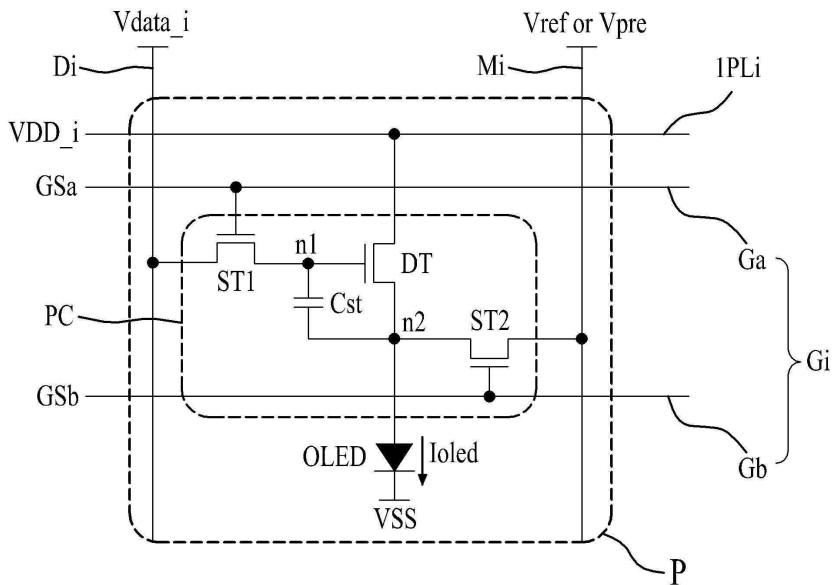
[0171] 도 23을 도 16과 결부하면, 본 발명에 따른 제 5 변형 예의 화소(P)는 제 1 내지 제 3 스위칭 트랜지스터(ST1, ST2, ST3)와 구동 트랜지스터(DT) 및 커패시터(Cst)를 포함하는 화소 회로(PC), 및 발광 소자(OLED)를 포함하여 구성된다. 이러한 구성을 가지는 제 5 변형 예의 화소(P)는 상기 제 1 스위칭 트랜지스터(ST1)의 제 1 전극이 더미 라인(Mi)에 접속되고, 제 2 스위칭 트랜지스터(ST2)의 제 1 전극이 데이터 라인(Di)이 접속되는 것을 제외하고는, 전술한 도 20에 도시된 화소와 동일하게 구성된다. 즉, 상기 더미 라인(Mi)과 상기 데이터 라인(Di)의 위치는 화소 배치 구조 및 라인 연결 구조를 용이하게 하기 위해 변경된 것이다.

[0172] 따라서, 제 5 변형 예의 화소(P)는 전술한 표시 모드의 데이터 충전 기간과 검출 모드의 초기화 기간 각각에서, 제 2 스위칭 트랜지스터(ST2)를 통해 제 2 노드(n2)에 데이터 전압(Vdata)을 인가할 때, 전술한 바와 같이, 발광 소자(OLED)에 전류가 흐르는 것이 방지됨으로써 전술한 도 20에 도시된 화소와 동일한 효과를 갖는다.

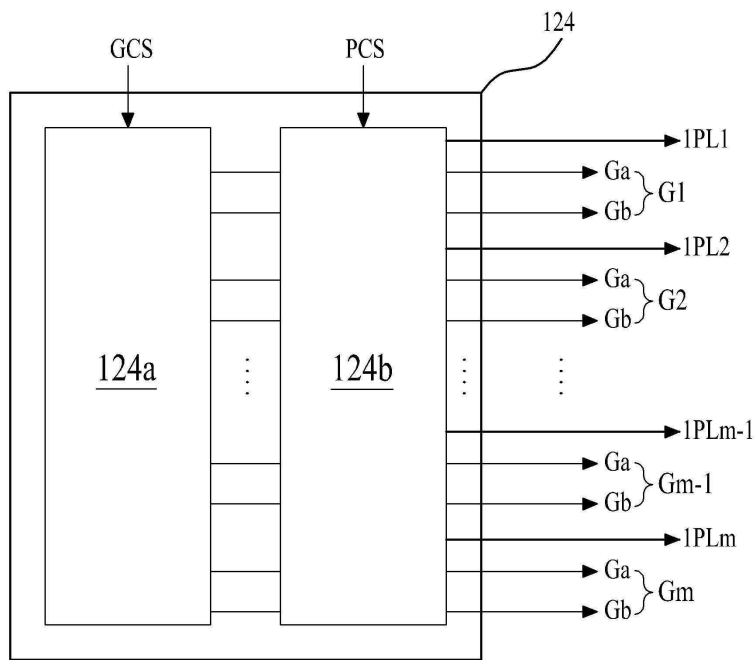
도면2



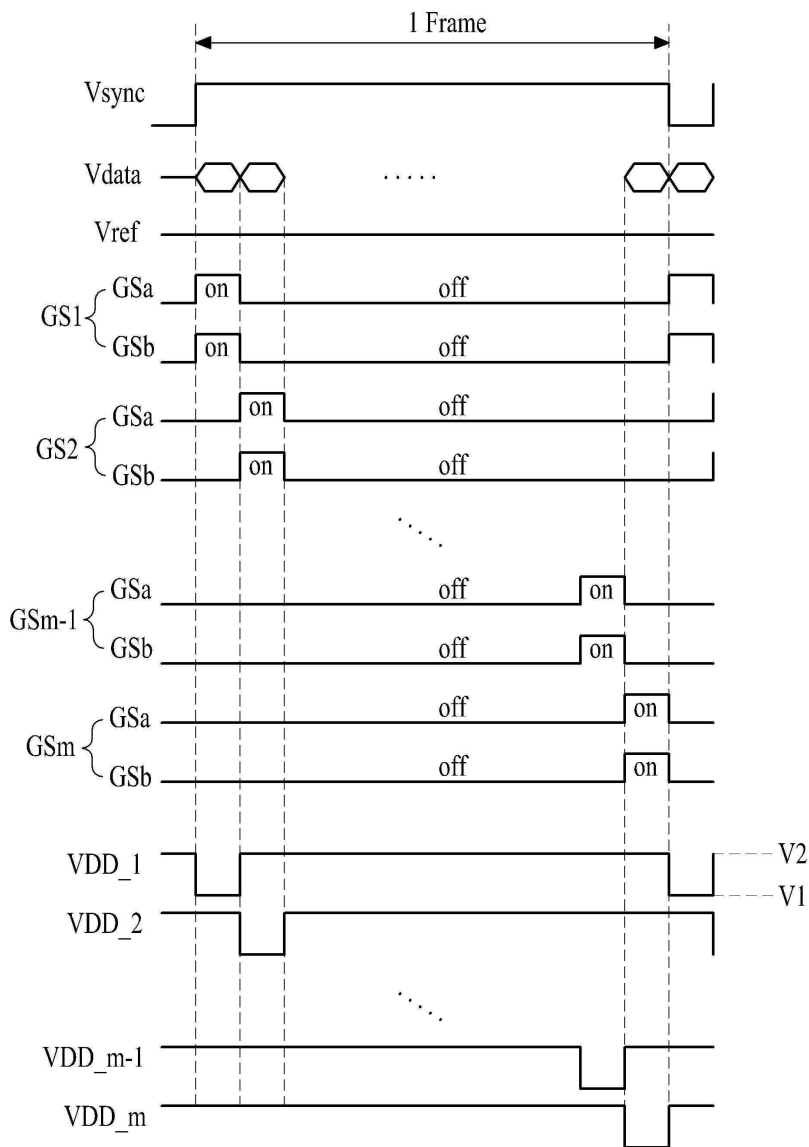
도면3



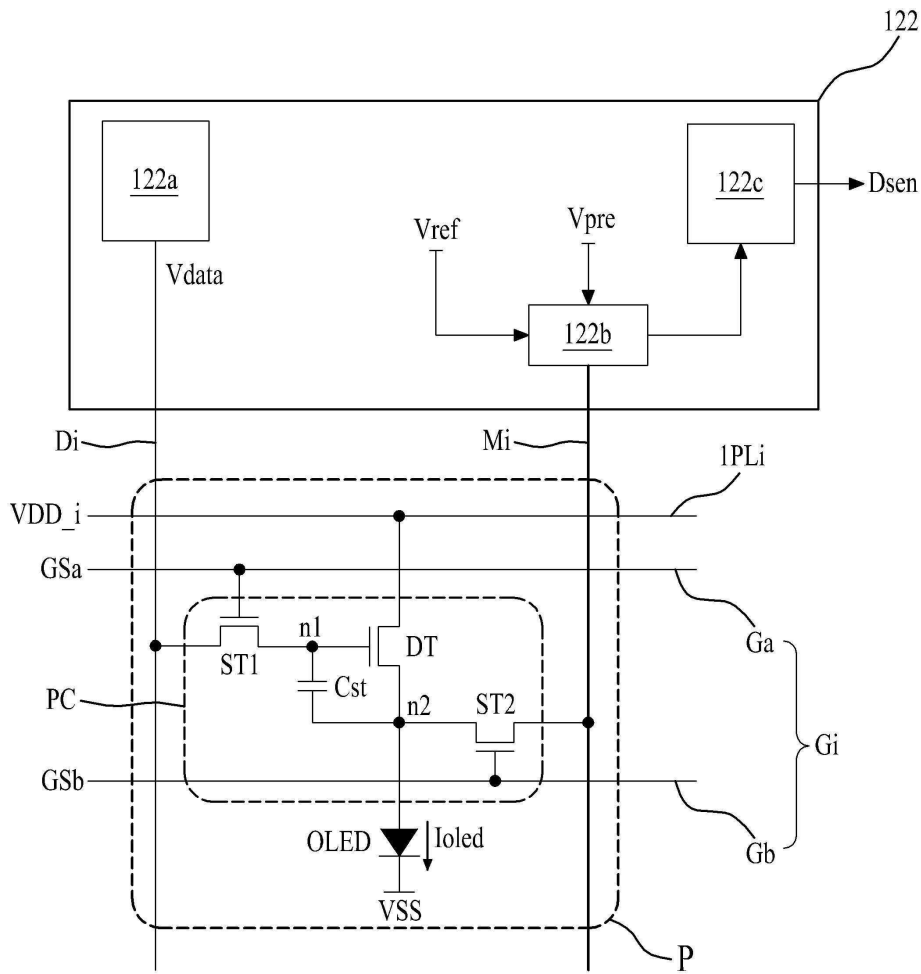
도면4



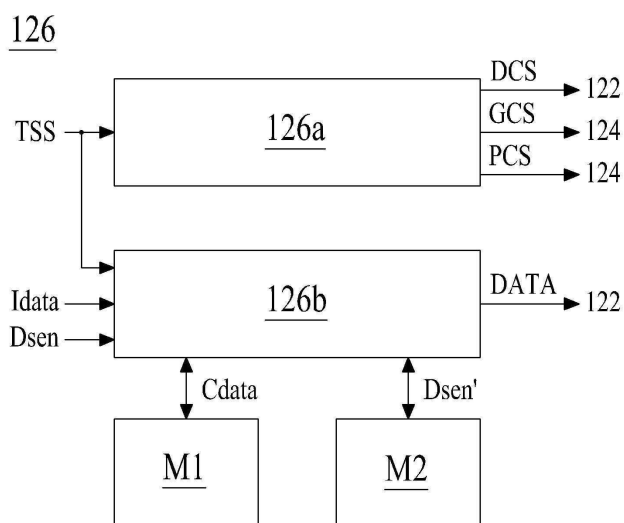
도면5



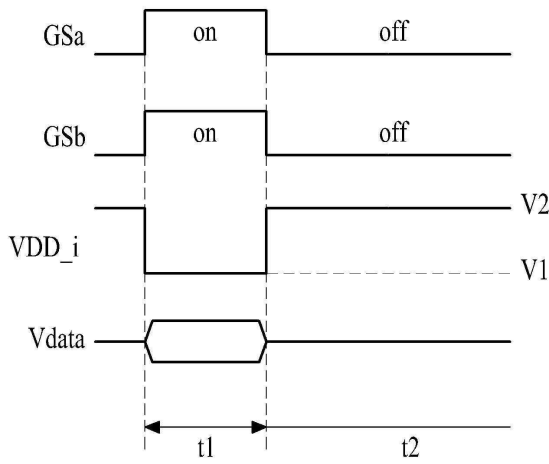
도면6



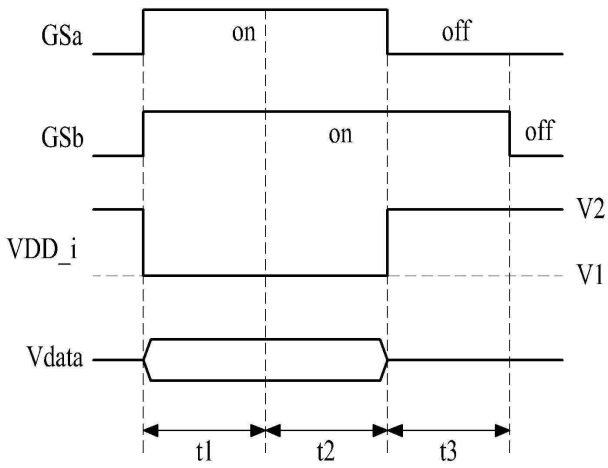
도면7



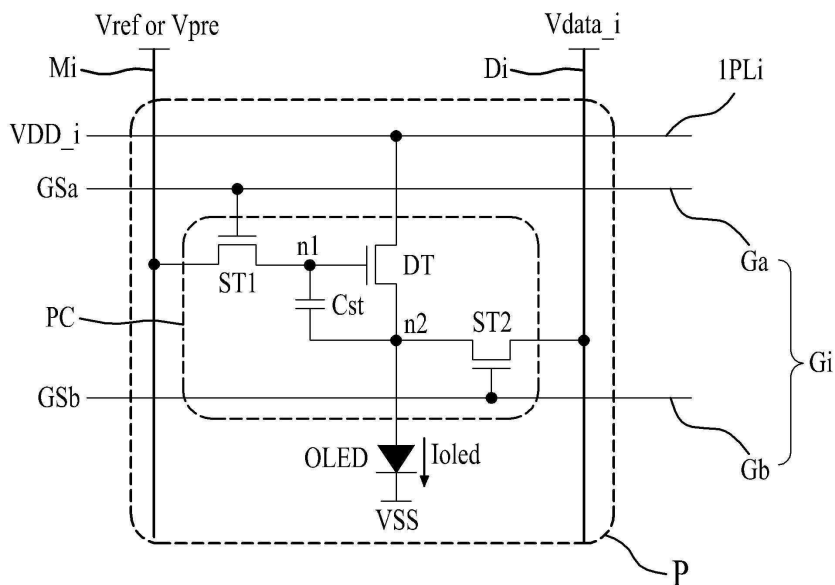
도면8



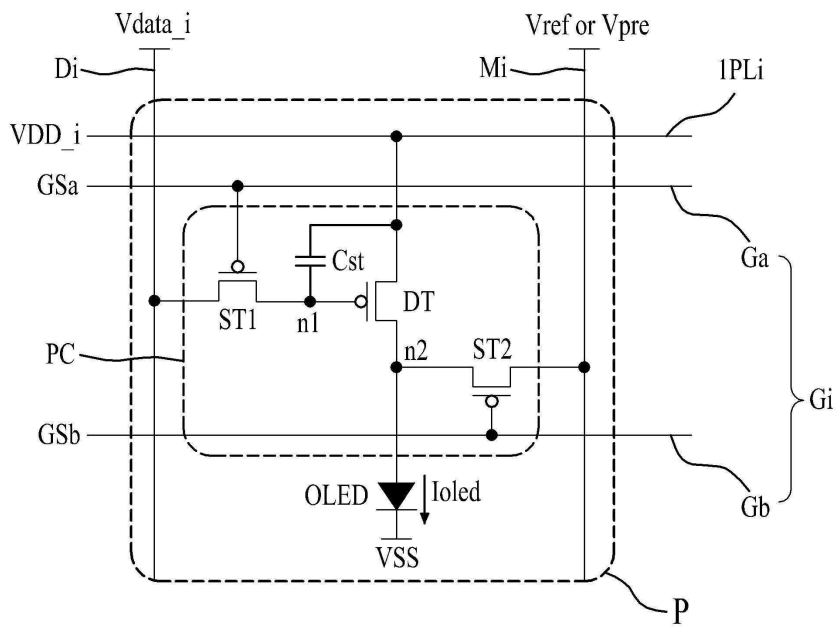
도면9



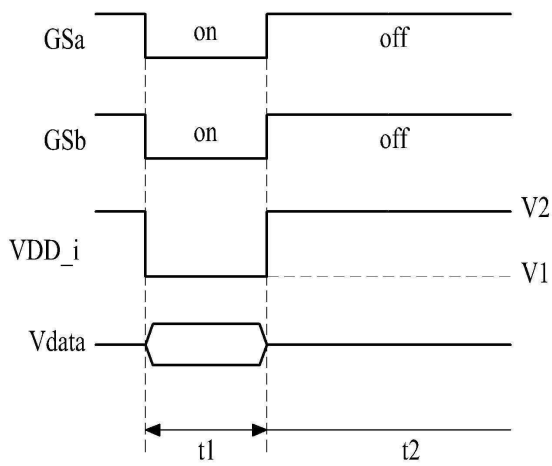
도면10



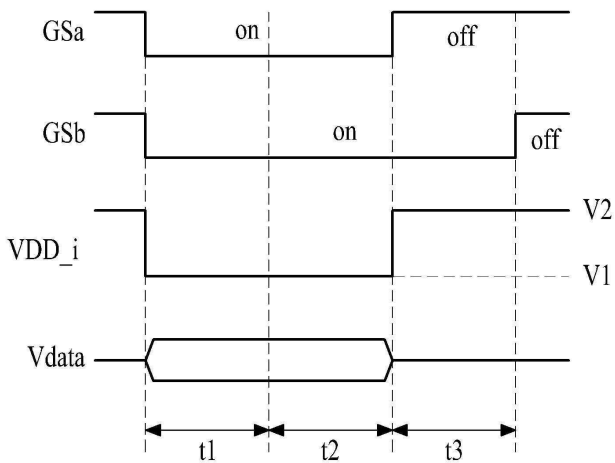
도면13



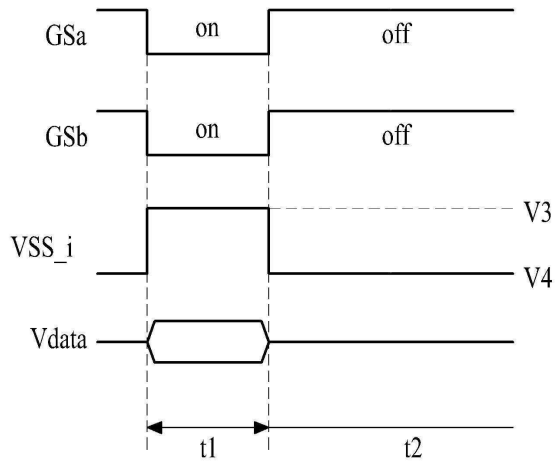
도면14



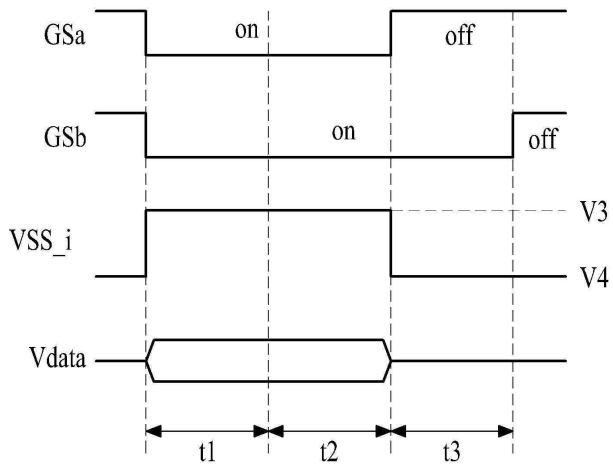
도면15



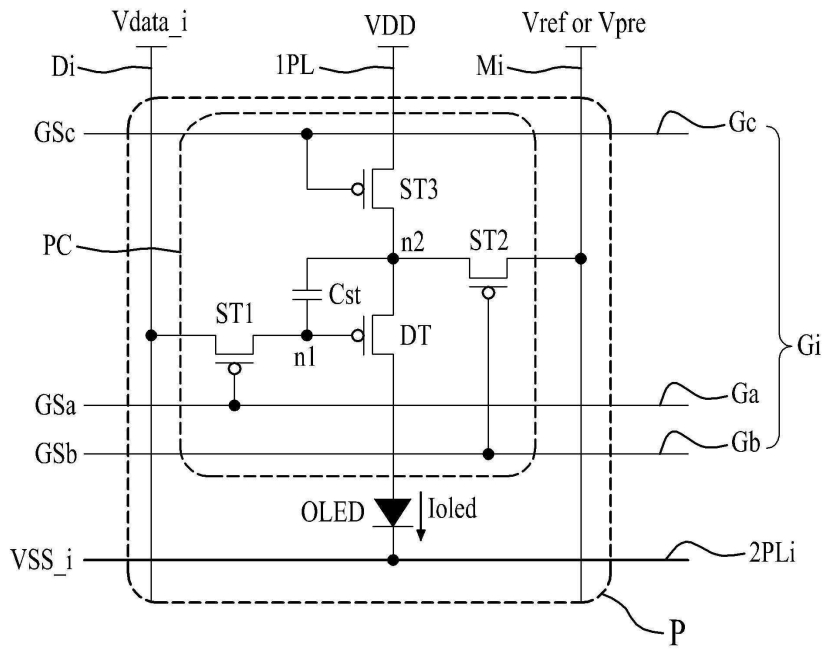
도면18



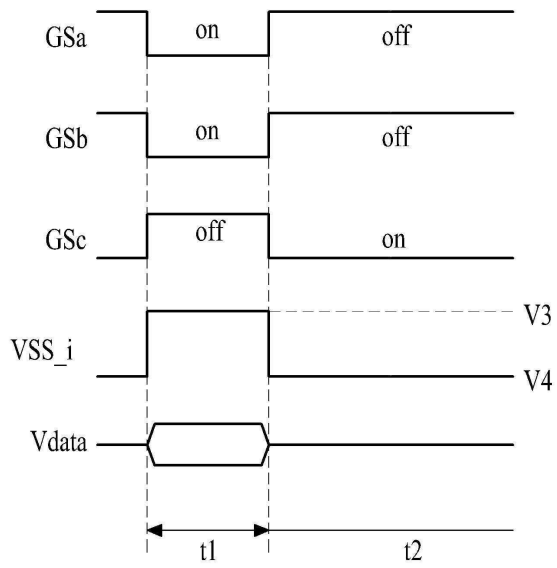
도면19



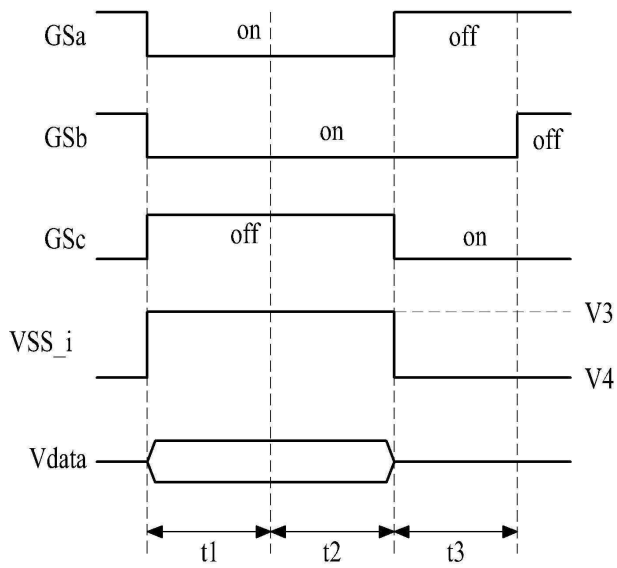
도면20



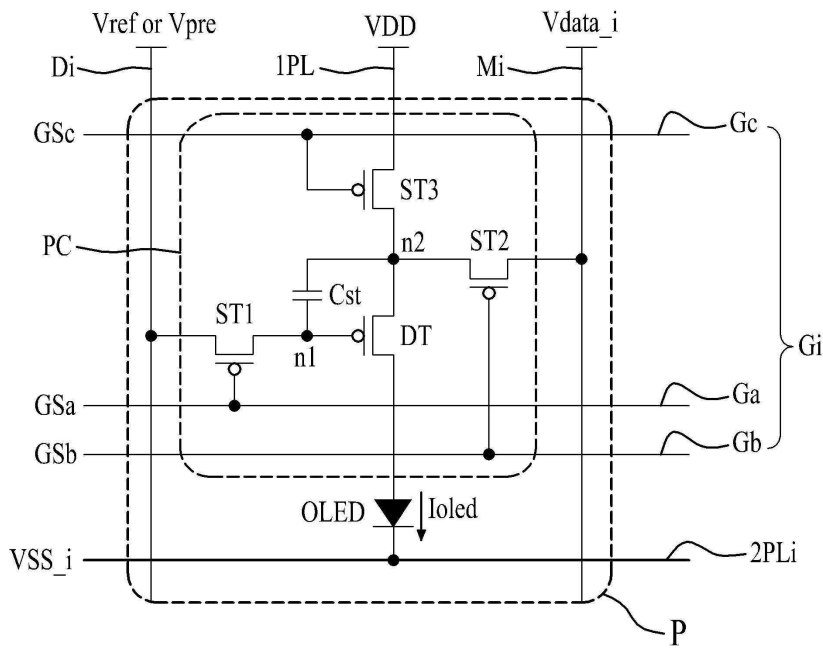
도면21



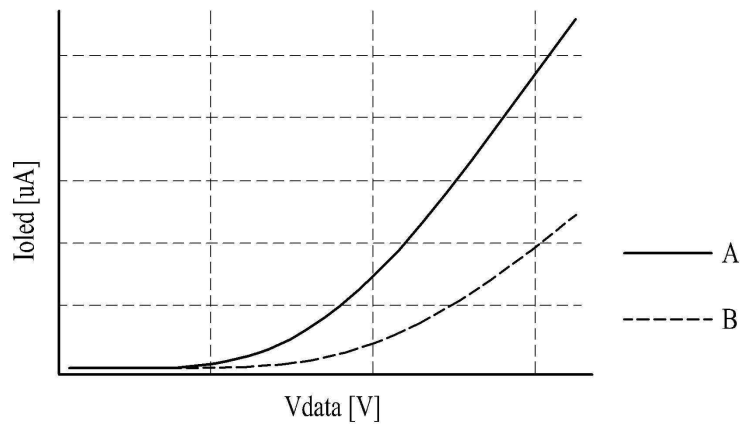
도면22



도면23



도면24



专利名称(译)	有机发光显示装置		
公开(公告)号	KR102104315B1	公开(公告)日	2020-04-24
申请号	KR1020190082384	申请日	2019-07-09
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	한인호 김범식 홍영준		
发明人	한인호 김범식 홍영준		
IPC分类号	G09G3/3208 G09G3/20		
CPC分类号	G09G3/3208 G09G3/2092 G09G2300/043 G09G2320/0693 G09G2330/021		
审查员(译)	贞茵		
其他公开文献	KR1020190086410A		
外部链接	Espacenet		

摘要(译)

有机发光显示装置技术领域本发明涉及一种有机发光显示装置，其能够补偿发光每个像素的有机发光元件的光的驱动晶体管的阈值电压。根据本发明的有机发光显示装置包括：显示面板，其包括多个像素，所述多个像素具有由数据充电时段驱动的像素电路，其中，数据电压和参考电压之间的差电压被充电到所连接的电容器中。在驱动晶体管的栅电极和源电极之间，通过使驱动晶体管导通，向连接在驱动晶体管和第二驱动电源之间的发光元件供给电流，从而发光元件发光。根据电容器的充电电压接收第一驱动功率；面板驱动部分，用于在每个数据充电时段改变提供给每个像素的第一驱动功率的电压或第二驱动功率的电压，同时为每个数据向每个像素提供数据电压和参考电压 充电期间。

