

(52) CPC특허분류

H01L 27/3262 (2013.01)

H01L 27/3276 (2013.01)

H01L 51/0097 (2013.01)

H01L 51/5203 (2013.01)

H01L 51/5253 (2013.01)

(72) 발명자

손원소

경기도 고양시 일산서구 강선로 164, 1407동 1201호(일산동, 후곡마을14단지아파트)

조용수

대구광역시 북구 동천로 97, 103동 1806호(동천동, 영남네오빌아트아파트)

명세서

청구범위

청구항 1

플렉시블 기판;

상기 플렉시블 기판상에 있는 차폐층;

상기 플렉시블 기판상에 게이트전극, 소스전극, 드레인전극 및 반도체층을 포함하는 복수의 박막 트랜지스터;

상기 복수의 박막 트랜지스터 상에 있는 유기발광소자; 및

상기 복수의 박막 트랜지스터 중 적어도 하나는 상기 게이트전극과 상기 차폐층이 동일층인 박막 트랜지스터인 유기발광 표시장치.

청구항 2

제1 항에 있어서, 상기 차폐층은 상기 복수의 박막 트랜지스터에 포함된 반도체층과 서로 중첩하는 유기발광 표시장치.

청구항 3

제1 항에 있어서, 상기 게이트전극과 상기 차폐층이 동일층인 박막 트랜지스터와는 상이한 나머지 트랜지스터 중 적어도 하나는 포함된 전극 중 하나가 상기 차폐층과 연결되는 유기발광 표시장치.

청구항 4

제3 항에 있어서, 상기 나머지 트랜지스터 중 적어도 하나의 게이트전극과 동일층에 있는 연결전극을 더 포함하며, 상기 연결전극은 상기 나머지 트랜지스터 중 적어도 하나에 포함된 전극 중 하나와 상기 차폐층을 연결하는 유기발광 표시장치.

청구항 5

제1 항에 있어서, 상기 게이트전극이 상기 차폐층과 동일층인 박막 트랜지스터는 상기 유기발광소자와 직접 연결되는 유기발광 표시장치.

청구항 6

제1 항에 있어서, 상기 게이트전극이 상기 차폐층과 동일층인 박막 트랜지스터는 나머지 트랜지스터 중 적어도 하나보다 게이트전압(V_{gs})에 따른 구동전류(I_{ds})의 변화량이 더 작은 유기발광 표시장치.

청구항 7

플렉시블 기판;

상기 플렉시블 기판상에 있는 차폐층;

상기 플렉시블 기판상에 있는 복수의 박막 트랜지스터; 및

상기 복수의 박막 트랜지스터 상에 있는 유기발광소자를 포함하고,

상기 복수의 박막 트랜지스터 중 적어도 하나의 박막 트랜지스터는 게이트전압(V_{gs})에 따른 구동전류(I_{ds})의 변화량이 최소화되도록 상기 적어도 하나의 박막 트랜지스터의 게이트전극이 상기 차폐층과 동일층인 유기발광 표시장치.

청구항 8

제7 항에 있어서, 상기 차폐층은 상기 적어도 하나의 박막 트랜지스터와 서로 중첩하여 상기 플렉시블 기판에서

발생되는 전하의 영향으로부터 상기 적어도 하나의 박막 트랜지스터를 보호하는 유기발광 표시장치.

청구항 9

제8 항에 있어서, 상기 적어도 하나의 박막 트랜지스터에 포함된 전극 중 하나와 상기 차폐층은 직접 연결되는 유기발광 표시장치.

청구항 10

제7 항에 있어서, 상기 게이트전극이 상기 차폐층과 동일층인 박막 트랜지스터는 상기 유기발광소자와 직접 연결되는 유기발광 표시장치.

청구항 11

플렉시블 기판;

상기 플렉시블 기판 상에 있는 복수의 차폐층;

상기 복수의 차폐층 상에 있는 제1 박막 트랜지스터 및 제2 박막 트랜지스터; 및

상기 제1 박막 트랜지스터 및 제2 박막 트랜지스터 상에 있는 유기발광소자를 포함하며,

상기 제1 박막 트랜지스터 및 제2 박막 트랜지스터는 각각 게이트전극, 반도체층, 소스전극 및 드레인전극을 포함하며,

상기 제1 박막 트랜지스터에 포함된 게이트전극은 반도체층 상에 있으며, 상기 제2 박막 트랜지스터에 포함된 게이트전극은 상기 차폐층과 동일층인 유기발광 표시장치.

청구항 12

제11 항에 있어서, 상기 차폐층은 상기 제1 박막 트랜지스터 또는 제2 박막 트랜지스터에 포함되는 반도체층은 서로 중첩하는 유기발광 표시장치.

청구항 13

제11 항에 있어서, 상기 제1 박막 트랜지스터에 포함되는 소스전극 또는 게이트전극과 상기 차폐층은 연결되는 유기발광 표시장치.

청구항 14

제13 항에 있어서, 상기 제1 박막 트랜지스터에 포함되는 소스전극 또는 게이트전극은 상기 제1 박막 트랜지스터의 상기 게이트전극과 동일층에 있는 연결전극을 통해서 상기 제1 박막 트랜지스터의 하부에 있는 차폐층과 연결되는 유기발광 표시장치.

청구항 15

제11 항에 있어서, 상기 제2 박막 트랜지스터와 상기 유기발광소자는 직접 연결되는 유기발광 표시장치.

청구항 16

제11 항에 있어서, 상기 제2 박막 트랜지스터는 상기 제1 박막 트랜지스터보다 게이트전압(V_{gs})에 따른 구동전류(I_{ds})의 변화량이 더 작은 유기발광 표시장치.

청구항 17

제11 항에 있어서, 상기 제1 박막 트랜지스터의 채널은 상기 반도체층의 상부면에 형성되며, 상기 제2 박막 트랜지스터의 채널은 상기 반도체층의 하부면에 형성되는 유기발광 표시장치.

발명의 설명

기술 분야

본 발명은 유기발광 표시장치에 관한 것으로서, 보다 상세하게는 차폐층을 가진 박막 트랜지스터가 포함된 유기

발광 표시장치에 관한 것이다.

배경 기술

- [0002] 본격적인 정보화 시대로 접어들면서 전기적 정보신호를 시각적으로 표시하는 표시장치 분야가 급속도로 발전하고 있으며, 여러가지 다양한 표시장치에 대해 박형화, 경량화 및 저소비 전력화 등의 성능을 개발시키기 위한 연구가 계속되고 있다.
- [0003] 대표적인 표시장치로는 액정 표시장치(Liquid Crystal Display device; LCD), 플라즈마 표시장치(Plasma Display Panel device; PDP), 전계방출 표시장치(Field Emission Display device; FED), 전기습윤 표시장치(Electro-Wetting Display device; EWD) 및 유기발광 표시장치(Organic Light Emitting Display Device; OLED) 등을 들 수 있다. 그 중에서 유기발광 표시장치는 자체 발광형 표시장치로서, 액정 표시장치와는 달리 별도의 광원이 필요하지 않아 경량 박형으로 제조가 가능하다. 또한, 유기발광 표시장치는 저전압 구동에 의해 소비전력 측면에서 유리할 뿐만 아니라, 색상구현, 응답속도, 시야각, 명암 대비비(contrast ratio; CR)도 우수하여, 저전력, 고화질의 차세대 디스플레이로서 기대되고 있다.
- [0004] 유기발광 표시장치는 애노드(Anode)와 캐소드(Cathode)로 된 두 개의 전극 사이에 유기물로 이루어진 발광층(Emissive Layer; EML)을 배치하고, 정공(Hole)을 애노드에서 발광층으로 주입시키고, 전자(Electron)를 캐소드에서 발광층으로 주입하면, 발광층에서는 주입된 전자와 정공이 서로 재결합하면서 여기자(Exciton)를 형성하며 광을 발생시킨다.
- [0005] 유기발광 표시장치의 발광층에는 호스트(Host) 물질과 도펀트(Dopant) 물질이 포함되어 있으며, 두 물질의 상호작용을 통해서 광을 발광시킨다. 이때, 호스트는 전자와 정공으로부터 여기자를 생성하고 도펀트로 에너지를 전달하는 역할을 한다. 도펀트는 소량이 첨가되는 염료성 유기물로, 호스트로부터 에너지를 받아서 광으로 전환시키는 역할을 한다.
- [0006] 일반적으로 유기발광 표시장치는 박막 트랜지스터(Thin Film Transistor)를 사용하여 구동한다. 박막 트랜지스터는 게이트전극(Gate Electrode), 드레인전극(Drain Electrode) 및 소스전극(Source Electrode)을 포함하는 소자이며, 이때, 외부에서 전달되는 전기신호가 드레인전극과 소스전극의 사이에서 반도체층(Semiconductor Layer)을 통해서 전달되고, 게이트전극이 스위치(Switch) 역할이나 밸브(Valve) 역할을 하며 구동한다.
- [0007] [선행기술문헌]
- [0008] [특허문헌]
- [0009] 1. [백색 유기 발광 소자] (특허출원번호 제 10-2007-0053472호)

발명의 내용

해결하려는 과제

- [0010] 최근의 유기발광 표시장치는 플렉시블(Flexible) 기판을 사용하여 다양한 제품군에 적용이 가능하다. 하지만 유기발광 표시장치에 포함된 플렉시블 기판은 그 특유의 성질에 의해서 장기간 구동시 기판에 발생된 대전된 전하로 인해서 상부에 배치된 박막 트랜지스터의 성능을 저하시킬 수 있다.
- [0011] 또한 유기발광 표시장치를 구동하기 위해서 포함된 박막 트랜지스터는 목적에 따라서 다양한 특성의 박막 트랜지스터가 요구되지만, 박막 트랜지스터의 특성을 변경하기 위해서 공정이나 구조를 변경할 때 다른 박막 트랜지스터까지 영향을 받아서 원하지 않는 특성까지 변하는 경우가 발생할 가능성이 있어서 많은 제약이 따르게 된다.
- [0012] 이에 본 발명의 발명자들은 위에서 언급한 문제점을 인식하고, 여러 실험을 통하여 새로운 구조의 박막 트랜지스터가 포함된 유기발광 표시장치를 발명하였다.
- [0013] 본 발명의 실시예에 따른 해결 과제들은 이상에서 언급한 과제들로 제한되지 않으며, 언급되지 않은 또 다른 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

- [0014] 본 발명의 실시예에 따른 유기발광 표시장치는 플렉시블 기판, 플렉시블 기판상에 있는 차폐층, 플렉시블 기판

상에 게이트전극, 소스전극, 드레인전극 및 반도체층을 포함하는 복수의 박막 트랜지스터, 복수의 박막 트랜지스터 상에 있는 유기발광소자, 및 복수의 박막 트랜지스터 중 적어도 하나는 게이트전극과 차폐층이 동일층인 박막 트랜지스터를 포함한다.

[0015] 본 발명의 실시예에 따른 유기발광 표시장치는 플렉시블 기관, 플렉시블 기관상에 있는 차폐층, 플렉시블 기관상에 있는 복수의 박막 트랜지스터, 및 복수의 박막 트랜지스터 상에 있는 유기발광소자를 포함하고, 복수의 박막 트랜지스터 중 적어도 하나의 박막 트랜지스터는 게이트전압(V_{gs})에 따른 구동전류(I_{ds})의 변화량이 최소화되도록 적어도 하나의 박막 트랜지스터의 게이트전극이 차폐층과 동일층이다.

[0016] 본 발명의 실시예에 따른 유기발광 표시장치는 플렉시블 기관, 플렉시블 기관 상에 있는 복수의 차폐층, 복수의 차폐층 상에 있는 제1 박막 트랜지스터 및 제2 박막 트랜지스터, 및 제1 박막 트랜지스터 및 제2 박막 트랜지스터 상에 있는 유기발광소자를 포함하며, 제1 박막 트랜지스터 및 제2 박막 트랜지스터는 각각 게이트전극, 반도체층, 소스전극 및 드레인전극을 포함하며, 제1 박막 트랜지스터에 포함된 게이트전극은 반도체층 상에 있으며, 제2 박막 트랜지스터에 포함된 게이트전극은 차폐층과 동일층이다.

[0017] 기타 실시예의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

발명의 효과

[0018] 본 발명의 실시예에 따른 유기발광 표시장치는 플렉시블한 특성을 가지는 기관의 대전된 전하로 인해서 상부에 배치되는 박막 트랜지스터의 반도체층에 줄 수 있는 영향을 차폐층을 통하여 방지할 수 있으므로, 박막 트랜지스터의 성능이 개선된 유기발광 표시장치를 제공할 수 있다.

[0019] 본 발명의 실시예에 따른 유기발광 표시장치는 다양한 특성을 가지는 복수의 타입의 박막 트랜지스터가 배치될 때 공통되는 구조에 대한 최소화된 변경을 통해서 다른 타입의 박막 트랜지스터의 공정이나 구조의 변경에서 유발될 수 있는 원하지 않는 특성의 변경을 최소화시킬 수 있는 박막 트랜지스터를 제공할 수 있다.

[0020] 본 발명의 효과는 이상에서 언급한 효과에 제한되지 않으며, 언급되지 않은 또 다른 효과는 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

[0021] 이상에서 해결하고자 하는 과제, 과제 해결 수단, 효과에 기재한 발명의 내용이 청구항의 필수적인 특징을 특정하는 것은 아니므로, 청구항의 권리범위는 발명의 내용에 기재된 사항에 의하여 제한되지 않는다.

도면의 간단한 설명

[0022] 도 1은 본 발명의 실시예에 따른 유기발광 표시장치의 개략적인 블록도이다.

도 2는 본 발명의 실시예에 따른 유기발광 표시장치에 포함되는 화소의 회로도이다.

도 3은 본 발명의 실시예에 따른 유기발광 표시장치에 포함되는 화소의 단면도이다.

도 4는 본 발명의 실시예에 따른 유기발광 표시장치에 포함되는 제1 박막 트랜지스터의 단면도이다.

도 5는 본 발명의 실시예에 따른 유기발광 표시장치에 포함되는 제2 박막 트랜지스터의 단면도이다.

도 6a 및 도 6b는 본 발명의 실시예에 따른 유기발광 표시장치에 포함되는 제1 박막트랜지스터 및 제2 박막트랜지스터의 특성을 나타내는 트랜스퍼 곡선(Transfer curve) 이다.

발명을 실시하기 위한 구체적인 내용

[0023] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

[0024] 본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다. 본 명세서 상에서 언급된 '포함한다', '갖는다', '이

루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.

- [0025] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.
- [0026] 위치 관계에 대한 설명일 경우, 예를 들어, '~상에', '~상부에', '~하부에', '~옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.
- [0027] 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.
- [0028] 본 발명의 여러 실시예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하고, 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관관계로 함께 실시할 수도 있다.
- [0029] 도 1은 본 발명의 실시예에 따른 유기발광 표시장치(100)의 개략적인 블록도이다.
- [0030] 도 1을 참조하면, 유기발광 표시장치(100)는 영상처리부(110), 타이밍 컨트롤러(120), 데이터드라이버(130), 게이트드라이버(140) 및 표시패널(150)을 포함한다.
- [0031] 영상처리부(110)는 외부로부터 공급된 데이터신호(DATA)와 더불어 데이터 인에이블신호(DE) 등을 출력한다. 영상처리부(110)는 데이터 인에이블 신호(DE) 외에도 수직동기신호, 수평동기신호 및 클럭신호 중 하나 이상을 출력할 수 있다.
- [0032] 타이밍컨트롤러(120)는 영상처리부(110)로부터 데이터 인에이블신호(DE) 또는 수직동기신호, 수평동기신호 및 클럭신호 등을 포함하는 구동신호와 더불어 데이터신호(DATA)를 공급받는다. 타이밍컨트롤러(120)는 구동신호에 기초하여 게이트드라이버(140)의 동작타이밍을 제어하기 위한 게이트타이밍 제어신호(GDC)와 데이터드라이버(130)의 동작타이밍을 제어하기 위한 데이터 타이밍제어신호(DDC)를 출력한다.
- [0033] 데이터드라이버(130)는 타이밍컨트롤러(120)로부터 공급된 데이터타이밍 제어신호(DDC)에 응답하여 타이밍컨트롤러(120)로부터 공급되는 데이터신호(DATA)를 샘플링하고 래치하여 감마 기준전압으로 변환하여 출력한다. 데이터드라이버(130)는 데이터라인들(DL1 ~ DLn)을 통해 데이터신호(DATA)를 출력한다.
- [0034] 게이트드라이버(140)는 타이밍컨트롤러(120)로부터 공급된 게이트타이밍 제어신호(GDC)에 응답하여 게이트전압의 레벨을 시프트시키면서 게이트신호를 출력한다. 게이트드라이버(140)는 게이트라인들(GL1 ~ GLm)을 통해 게이트신호를 출력한다.
- [0035] 표시패널(150)은 데이터드라이버(130) 및 게이트드라이버(140)로부터 공급된 데이터신호(DATA) 및 게이트신호에 대응하여 화소(160)가 발광하면서 영상을 표시한다.
- [0036] 도 2는 본 발명의 실시예에 따른 유기발광 표시장치(200)에 포함되는 화소의 회로도이다.
- [0037] 도 2를 참조하면, 유기발광 표시장치(200)에 포함되는 화소는 스위칭 트랜지스터(230), 구동 트랜지스터(240), 보상회로(250) 및 유기발광소자(260)를 포함한다.
- [0038] 유기발광소자(260)는 구동 트랜지스터(240)에 의해 전달된 구동전류에 따라 발광하도록 동작한다.
- [0039] 스위칭 트랜지스터(260)는 게이트라인(210)을 통해 공급된 게이트신호에 대응하여 데이터라인(220)을 통해 공급되는 데이터신호가 커패시터(Capacitor)에 데이터 전압으로 저장되도록 스위칭동작한다.
- [0040] 구동 트랜지스터(240)는 커패시터에 저장된 데이터전압에 따라 고전위 전원라인(VDD)과 저전위전원라인(GND) 사이로 구동전류가 흐르도록 동작한다. 이때, 구동 트랜지스터는 일정한 구동전류가 유기발광소자(260)으로 공급하도록 하는 것이 중요하다.
- [0041] 보상회로(250)는 구동 트랜지스터(240)의 문턱전압 등을 보상하기 위한 회로로, 보상회로(250)는 하나 이상의 박막 트랜지스터와 커패시터로 구성된다. 보상회로의 구성은 보상 방법에 따라 매우 다양하며, 상세한 설명은 생략한다.
- [0042] 기본적으로 유기발광 표시장치의 화소는 스위칭트랜지스터(230), 구동 트랜지스터(240), 커패시터 및 유기발광다

이오드(260)를 포함하는 2T(Transistor)1C(Capacitor) 구조로 구성되지만, 보상회로(250)가 추가된 경우 3T1C, 4T2C, 5T2C, 6T2C, 7T2C 등으로 다양하게 구성될 수도 있다.

[0043] 도 3은 본 발명의 실시예에 따른 유기발광 표시장치(300)에 포함되는 화소의 단면도이다.

[0044] 도 3을 참조하면, 유기발광 표시장치(300)는 기판(310), 박막 트랜지스터(320) 및 유기발광소자(340)를 포함하여 구성된다.

[0045] 기판(310)은 상부에 배치되는 유기발광 표시장치(300)의 구성요소들을 지지 및 보호하는 역할을 한다. 최근에는 플렉시블(Flexible) 특성을 가지는 폴리이미드(Polyimide)와 같은 플라스틱 기판을 적용하여 다양한 표시장치에 적용하고 있다.

[0046] 기판(310) 상에는 기판(310)의 외부로부터 수분이나 산소 등의 침투를 방지하는 버퍼층(312)이 배치된다. 버퍼층(312)은 실리콘산화물(SiO_x) 또는 실리콘질화물(SiN_x)의 단일층이나 복수층으로 구성할 수 있으나, 이에 한정되는 것은 아니며, 유기발광 표시장치(300)의 구조나 특성에 따라 생략할 수도 있다.

[0047] 기판(310) 상에 또는 버퍼층(312) 사이에 차폐층(314)이 배치될 수 있다. 폴리이미드(Polyimide)와 같은 재료를 사용하여 플렉시블한 특성을 가지는 기판(310)은 대전된 전하로 인해서 상부에 배치되는 박막 트랜지스터(320)의 반도체층(328)에 영향을 줄 수가 있다. 이를 방지하기 위해서 기판(310)과 반도체층(328)의 사이에 금속으로 구성된 차폐층(314)을 배치하여 기판(310)으로부터 발생하는 전하의 영향을 최소화할 수 있다.

[0048] 이때, 차폐층(314)은 도전성 금속인 구리(Cu), 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 및 네오디뮴(Nd) 등의 금속 재료나 이들의 합금일 수 있으며, 단일층 또는 다중층으로 구성될 수 있다.

[0049] 차폐층(314)은 소스전극(324)과 전기적으로 연결되거나 다양한 구성요소로 활용이 가능하며, 이와 같은 차폐층(314)의 상세 구조는 도 4 내지 도 5 에서 설명한다.

[0050] 박막 트랜지스터(320)는 게이트전극(322), 소스전극(324), 드레인전극(326) 및 반도체층(328)을 포함하여 구성된다.

[0051] 반도체층(328)은 비정질실리콘 또는 비정질 실리콘보다 우수한 이동도(Mobility)를 가져서 에너지 소비 전력이 낮고 신뢰성이 우수하여, 화소 내에서 구동 트랜지스터에 적용할수 있는 다결정실리콘, 또는, 이동도와 균일도 특성이 우수한 ZnO 또는 IGZO(Indium-Gallium-Zinc Oxide)와 같은 산화물 반도체로 구성할 수 있다. 이때, 반도체층(328)은 p형 또는 n형의 불순물을 포함하는 소스영역, 드레인영역 및 두 영역 사이에 채널을 포함할 수 있고, 채널과 인접한 소스영역 및 드레인영역 사이에는 저농도 도핑영역을 더 포함할 수도 있다.

[0052] 게이트절연층(331)은 실리콘산화물(SiO_x) 또는 실리콘질화물(SiN_x)의 단일층이나 복수층으로 구성된 절연막으로, 반도체층(328)에 흐르는 전류가 게이트전극(322)으로 흘러가지 않도록 배치한다.

[0053] 게이트전극(322)은 박막 트랜지스터(320)의 스위치 또는 밸브의 역할을 하며, 도전성 금속, 예를 들어 구리(Cu), 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 및 네오디뮴(Nd) 등이나 이들의 합금으로 이루어질 수 있으며, 단일층 또는 다중층으로 구성될 수 있다.

[0054] 소스전극(324)과 드레인전극(326)은 외부에서 전달되는 전기신호가 박막 트랜지스터(320)에서 유기발광소자(340)로 전달되도록 한다. 이때, 소스전극(324) 및 드레인전극(326)은 도전성 금속, 예를 들어 구리(Cu), 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 및 네오디뮴(Nd) 등의 금속 재료나 이들의 합금으로 이루어질 수 있으며, 단일층 또는 다중층으로 구성될 수 있다.

[0055] 게이트전극(322)과 소스전극(324) 및 드레인전극(326)을 절연시키기 위해서 층간절연층(333)을 게이트전극(322)과 소스전극(324) 및 드레인전극(326) 사이에 배치할 수 있다.

[0056] 박막 트랜지스터(320)의 상부에 실리콘산화물(SiO_x), 실리콘질화물(SiN_x)과 같은 무기절연막으로 구성된 패시베이션층(335)을 배치하여, 박막 트랜지스터(320)의 구성요소들 사이의 불필요한 전기적 연결을 막고 외부로부터의 오염이나 손상 등을 막을 수 있다.

[0057] 박막 트랜지스터(320)를 구성하는 구성요소들의 위치에 따라 인버티드 스테거드(inverted staggered) 구조와 코플래너(coplanar) 구조로 분류할 수 있다. 인버티드 스테거드 구조의 박막 트랜지스터는 반도체층을 기준으로 게이트전극이 소스전극 및 드레인전극의 반대편에 위치한다. 도 3에서와 같이, 코플래너 구조의 박막 트랜지스

터(320)는 반도체층(328)을 기준으로 게이트전극(322)이 소스전극(324) 및 드레인전극(326)과 같은편에 위치한다.

- [0058] 도 3에서는 코플래너 구조의 박막 트랜지스터(320)로 도시되었으나, 인버티드 스테거드 구조의 박막 트랜지스터로도 구성할 수도 있다.
- [0059] 박막 트랜지스터(320)를 보호하고 박막 트랜지스터(320)로 인해서 발생하는 단차를 완화시키기 위해서 박막 트랜지스터(320)의 상부에 평탄화층(337)을 배치할 수 있다. 이때 평탄화층(337)은 폴리이미드(Polyimide) 또는 포토아크릴(Photo Acryl)과 같은 유기물로 구성할 수 있다.
- [0060] 평탄화층(337)의 상부에 배치되는 유기발광소자(340)는 애노드(344), 발광부(346) 및 캐소드(348)를 포함하여 구성된다.
- [0061] 애노드(344)는 평탄화층(337) 상에 배치할 수 있다. 애노드(344)는 발광부(346)에 정공을 공급하는 역할을 하는 전극으로, 평탄화층(337)에 있는 컨택홀을 통해 박막 트랜지스터(320)와 전기적으로 연결할 수 있다.
- [0062] 애노드(344)는 예를 들어, 투명 도전성 물질인 인듐 주석 산화물(Indium Tin Oxide, ITO), 인듐 아연 산화물(Indium Zin Oxide, IZO) 등으로 구성할 수 있다.
- [0063] 애노드(344) 및 평탄화층(337) 상에는 배치되는 बैं크(342)는 실제로 광을 발광하는 화소를 구획하여 정의하는 역할을 한다. बैं크(342)는 유기물질인 폴리이미드(Polyimide), 아크릴(acryl) 또는 벤조사이클로부텐(benzocyclobutene; BCB)계 수지로 구성할 수 있다.
- [0064] 캐소드(348)는 발광부(346) 상에 배치되어, 발광부(346)로 전자를 공급하는 역할을 한다. 캐소드(348)는 전자를 공급하여야 하므로 일함수가 낮은 도전성 물질인 마그네슘(Mg), 은-마그네슘(Ag:Mg) 등과 같은 금속 물질로 구성할 수 있다.
- [0065] 애노드(344)와 캐소드(348) 사이에는 발광부(346)가 배치된다. 발광부(350)는 광을 발광하는 역할을 하며, 적어도 하나의 정공주입층, 정공수송층, 발광층, 전자수송층, 전자주입층 등을 포함하여 구성될 수 있고, 유기발광 표시장치(200)의 구조나 특성에 따라 일부 구성요소는 생략할 수도 있다.
- [0066] 정공주입층 및 정공수송층은 애노드(344)와 발광층 사이에 배치되며, 애노드(344)로부터 발광층으로의 정공의 이동을 원활하게 한다.
- [0067] 정공주입층은 애노드(344) 상에 배치되어 발광층으로 정공의 주입을 원활하게 하는 역할을 한다. 정공주입층은, 예를 들어, HAT-CN(dipyrzino[2,3-f:2',3'-h]quinoxaline-2,3,6,7,10,11-hexacarbonitrile), CuPc(phthalocyanine), 및 NPD(N,N'-bis(naphthalene-1-yl)-N,N'-bis(phenyl)-2,2'-dimethylbenzidine)중에서 어느 하나 이상으로 이루어질 수 있다.
- [0068] 정공수송층은 정공주입층 상에 배치하여 발광층으로 원활하게 정공을 전달하는 역할을 한다. 정공수송층은, 예를 들어, NPD(N,N'-bis(naphthalene-1-yl)-N,N'-bis(phenyl)-2,2'-dimethylbenzidine), TPD(N,N'-bis(3-methylphenyl)-N,N'-bis(phenyl)-benzidine), s-TAD(2,2',7,7'-tetrakis(N,N-dimethylamino)-9,9-spirofluorene), 및 MTDATA(4,4',4"-Tris(N-3-methylphenyl-N-phenyl-amino)-triphenylamine) 중에서 어느 하나 이상으로 이루어질 수 있다.
- [0069] 마이크로캐비티(Micro Cavity)는 빛이 광로길이(Optical length)만큼 떨어져 있는 2개의 층 사이에서 반복적으로 반사됨으로써 보강 간섭에 의해 특정 파장의 빛이 증폭되는 것을 의미한다. 유기발광 표시장치(300)가 화소 별로 서로 다른 광을 방출할 때 방출되는 광의 파장이 다르기 때문에, 마이크로캐비티를 구현하기 위해서 각각의 서브화소에서 방출되는 광의 파장 별로 공진 거리를 설정하여야 한다. 유기발광 표시장치(300)에서는 화소 별로 공진거리를 상이하게 설정하기 위해, 정공수송층의 두께를 상이하게 조절할 수도 있다.
- [0070] 발광층은 정공수송층 상에 배치되며 특정 색의 광을 발광할 수 있는 물질을 포함하여 특정 색의 광을 발광할 수 있다. 이 때, 발광물질은 인광물질 또는 형광물질을 이용하여 형성할 수 있다.
- [0071] 발광층이 적색을 발광 하는 경우, CBP(4,4'-bis(carbazol-9-yl)biphenyl) 또는 mCP(1,3-bis(carbazol-9-yl)benzene)를 포함하는 호스트 물질을 포함하며, PIQIr(acac)(bis(1-phenylisoquinoline)(acetylacetonate) iridium), PQIr(acac)(bis(1-phenylquinoline)(acetylacetonate) iridium), PQIr(tris(1-phenylquinoline) iridium) 및 PtOEP(octaethylporphyrin platinum)중에서 하나 이상을 포함하는 도펀트를 포함하는 인광 물질로 이루어질 수 있다. 또는, PBD:Eu(DBM)3(Phen) 또는 Perylene을 포함하는 형광 물질로 이루어질 수 있다.

- [0072] 발광층이 녹색을 발광 하는 경우, CBP 또는 mCP를 포함하는 호스트 물질을 포함하며, Ir(ppy)₃(tris(2-phenylpyridine)iridium)을 포함하는 Ir complex와 같은 도펀트 물질을 포함하는 인광 물질로 이루어질 수 있다. 또한, Alq₃(tris(8-hydroxyquinolino)aluminum)을 포함하는 형광 물질로 이루어질 수 있다.
- [0073] 발광층이 청색을 발광하는 경우, CBP 또는 mCP를 포함하는 호스트 물질을 포함하며, FIrPic(bis(3,5-difluoro-2-(2-pyridyl)phenyl-(2-carboxypyridyl)iridium)를 포함하는 도펀트 물질을 포함하는 인광 물질로 이루어질 수 있다. 또한, spiro-DPVBi(4,4'-Bis(2,2-diphenyl-ethen-1-yl)biphenyl), DSA(1-4-di-[4-(N,N-diphenyl)amino]styryl-benzene), PFO(polyfluorene)계 고분자 및 PPV(polyphenylenevinylene)계 고분자중 어느 하나를 포함하는 형광 물질로 이루어질 수 있다.
- [0074] 전자수송층 및 전자주입층은 발광층과 캐소드(348) 사이에 배치되며, 캐소드(348)로부터 발광층으로 전자의 이동을 원활하게 한다.
- [0075] 전자수송층은 발광층 상에 배치되며, 전자주입층으로부터 발광층으로 전자를 전달하는 역할을 한다. 전자수송층은, 예를 들어, Liq(8-hydroxyquinolinolato-lithium), PBD(2-(4-biphenyl)-5-(4-tert-butylphenyl)-1,3,4-oxadiazole), TAZ(3-(4-biphenyl)4-phenyl-5-tert-butylphenyl-1,2,4-triazole), spiro-PBD, BCP(2,9-Dimethyl-4,7-diphenyl-1,10-phenanthroline) 및 BAlq(bis(2-methyl-8-quinolinolato)-4-(phenylphenolato)aluminum) 중에서 어느 하나 이상으로 이루어질 수 있다.
- [0076] 전자주입층은 전자수송층 상에 배치되어, 캐소드(348)로부터 전자의 주입을 원활하게 하는 유기층이다. 전자주입층은 BaF₂, LiF, NaCl, CsF, Li₂O 및 BaO와 같은 금속 무기 화합물일 수 있고, HAT-CN(dipyrazino[2,3-f:2',3'-h]quinoxaline-2,3,6,7,10,11-hexacarbonitrile), CuPc(phthalocyanine), 및 NPD(N,N'-bis(naphthalene-1-yl)-N,N'-bis(phenyl)-2,2'-dimethylbenzidine) 중에서 어느 하나 이상의 유기 화합물일 수 있다.
- [0077] 캐소드(348)는 발광부(244) 상에 배치되어, 발광부(346)로 전자를 공급하는 역할을 한다. 캐소드(348)는 전자를 공급하여야 하므로 일함수가 낮은 도전성 물질인 마그네슘(Mg), 은-마그네슘(Ag:Mg) 등과 같은 금속 물질로 구성할 수 있으나, 이에 한정되는 것은 아니다.
- [0078] 또는 유기발광 표시장치(300)가 탑에미션 방식의 경우, 캐소드(348)는 인듐 주석 산화물(Indium Tin Oxide, ITO), 인듐 아연 산화물(Indium Zin Oxide, IZO), 인듐 주석 아연 산화물(Indium Tin Zinc Oxide, ITZO), 아연 산화물(Zinc Oxide, ZnO) 및 주석 산화물(Tin Oxide, TiO) 계열의 투명 도전성 산화물일 수도 있다.
- [0079] 캐소드(348) 상에는 유기발광소자(340)를 외부로부터 오염이나 손상을 방지하는 보호층(350)이 배치될 수 있으며, 유기물 또는 무기물의 단일층 또는 복수층으로 구성할 수 있으나, 이에 한정되는 것은 아니다.
- [0080] 도 4는 본 발명의 실시예에 따른 유기발광 표시장치에 포함되는 제1 박막 트랜지스터(400)의 단면도이다.
- [0081] 여기서, 제1 박막트랜지스터(400)는 스위칭 트랜지스터에 사용될 수 있으나 이에 한정되는 것은 아니며 유기발광 표시장치의 구조나 특성에 따라서 선택적으로 배치될 수 있다.
- [0082] 도 4를 참조하면, 제1 박막트랜지스터(400)는 차폐층(414), 게이트전극(422), 소스전극(424), 드레인전극(426) 및 반도체층(428)을 포함하여 구성된다.
- [0083] 폴리이미드(Polyimide)와 같은 플렉시블한 특성을 가지는 기판(410) 상에 외부로부터 수분 등의 침투를 방지하기 위해서 실리콘산화물(SiO_x) 또는 실리콘질화물(SiN_x)의 단일층이나 복수층으로 구성되는 제1 버퍼층(412a) 및 제2 버퍼층(412b)을 차례로 적층하여 배치될 수 있다. 이때 유기발광 표시장치의 구조나 특성에 따라 버퍼층은 생략될 수 있다.
- [0084] 제1 버퍼층(412a) 상에 플렉시블 기판(410)으로부터 발생하는 전하로부터 반도체층(428)이 받는 영향을 최소화하는 차폐층(414)이 배치된다. 이때, 차폐층(414)은 도전성 금속인 구리(Cu), 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 및 네오디뮴(Nd) 등의 금속 재료나 이에 대한 합금, 단일층 또는 다중층으로 구성할 수 있다. 차폐층(414)은 기판(410)과 반도체층(428) 사이에서 반도체층(428)과 중첩되게 배치한다. 따라서, 차폐층(414)이 반도체층(428)과 중첩되게 배치함으로써, 기판으로부터의 전하로 인한 영향이 최소화되도록 반도체층(428)을 보호할 수 있다.
- [0085] 차폐층(414) 상에 제2 버퍼층(412b)과 반도체층(428)을 순차적으로 적층하여 배치한다.

- [0086] 반도체층(428)은 비정질실리콘 또는 비정질 실리콘보다 우수한 이동도(Mobility)를 가지는 다결정실리콘, 또는, 이동도와 균일도 특성이 우수한 ZnO 또는 IGZO(Indium-Gallium-Zinc Oxide)와 같은 산화물 반도체로 구성할 수 있다.
- [0087] 반도체층(428)은 p형 또는 n형의 불순물을 포함하는 소스영역과 드레인영역을 포함하고 이들 사이에 채널을 포함하며, 채널과 인접한 소스영역 및 드레인영역 사이에 저농도 도핑영역을 더 포함할 수도 있다.
- [0088] 반도체층(428) 상에 실리콘산화물(SiO_x) 또는 실리콘질화물(SiN_x)의 단일층이나 복수층으로 구성된 게이트절연층(431)을 배치하여 반도체층(428)에 흐르는 전류가 게이트전극(422)으로 흘러가지 않도록 한다.
- [0089] 제1 컨택홀(CH1)은 반도체층(428)과 중첩되지 않은 영역에서 제2 버퍼층(412b)과 게이트절연층(431)을 동시에 관통하면서 차폐층(414)의 상부가 노출되도록 형성한다.
- [0090] 게이트절연층(431) 상에 게이트전극(422) 및 연결전극(416)을 배치한다. 있다. 이때 게이트전극(422)은 반도체층(428)과 중첩되고, 연결전극(416)은 제1 컨택홀(CH1)과 중첩되도록 배치한다.
- [0091] 게이트전극(422)은 박막트랜지스터(400)의 게이트라인과 연결되어 외부로부터 전달되는 신호를 통해서 박막트랜지스터(400)의 스위치역할을 하며, 도전성 금속, 예를 들어 구리(Cu), 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 및 네오디뮴(Nd) 등이나 이들의 합금으로 이루어질 수 있으며, 단일층 또는 다중층으로 구성할 수 있다.
- [0092] 연결전극(416)은 게이트전극(422)과 동일층에서 게이트전극(422)을 형성할 때 동시에 형성할 수 있다. 이때 연결전극(416)은 게이트전극(422)과 이격되어 제1 컨택홀(CH1)을 통해서 노출된 차폐층(414)과 직접 연결된다.
- [0093] 게이트전극(422)의 상부에 게이트전극(422)과 소스전극(424) 및 드레인전극(426)을 절연시키기 위해서 층간절연층(433)이 배치될 수 있다.
- [0094] 제2 컨택홀(CH2)은 층간절연층(433) 및 게이트절연층(431)을 관통하여 형성되고, 제3 컨택홀(CH3)은 층간절연층(433)을 관통하여 형성된다. 이때, 제2 컨택홀(CH2)은 반도체층(428)의 상부가 노출되도록 형성하고, 제3 컨택홀(CH3)은 연결전극(416)의 상부가 노출되도록 형성한다.
- [0095] 층간절연층(433) 상에 반도체층(428)과 연결되는 소스전극(424) 및 드레인전극(426)이 배치된다.
- [0096] 소스전극(424)과 드레인전극(426)은 외부에서 전달되는 전기신호가 박막트랜지스터(400)에서 유기발광소자로 전달하는 역할을 하며, 제2 컨택홀(CH2)을 통해서 반도체층(428)과 직접 연결된다. 이때 소스전극(424) 및 드레인전극(426)은 도전성 금속인 구리(Cu), 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 및 네오디뮴(Nd) 등이나 이들의 합금으로 이루어질 수 있으며, 단일층 또는 다중층으로 구성할 수 있다.
- [0097] 소스전극(424)은 제3 컨택홀(CH3)을 통해서 연결전극(416)과 직접 연결된다. 이를 통해, 소스전극(424)과 차폐층(414)이 서로 전기적으로 연결되어 차폐층(414)의 상부에 배치된 반도체층(428)이 플렉시블 기판(410)으로부터 받는 전하의 영향을 최소화 할 수 있다.
- [0098] 소스전극(424) 및 드레인전극(426) 상에 외부로부터 오염을 방지하기 위해서 실리콘산화물(SiO_x), 실리콘질화물(SiN_x)과 같은 무기절연막으로 형성되는 패시베이션층(435)을 배치할 수 있다.
- [0099] 도 5는 본 발명의 실시예에 따른 유기발광 표시장치에 포함되는 제2 박막 트랜지스터(500)의 단면도이다.
- [0100] 이때, 제2 박막트랜지스터(500)은 구동 트랜지스터에 사용될 수 있으나 이에 한정되는 것은 아니며 유기발광 표시장치의 구조나 특성에 따라서 선택적으로 배치될 수 있다.
- [0101] 도 5를 참조하면, 제2 박막트랜지스터(500)는 차폐게이트전극(514), 소스전극(524), 드레인전극(526) 및 반도체층(528)을 포함하여 구성된다.
- [0102] 폴리이미드(Polyimide)와 같은 플렉시블한 특성을 가지는 기판(510) 상에 외부로부터 수분 등의 침투를 방지하기 위해서 도 4에서 설명된 제1 박막트랜지스터(400)와 동일하게 실리콘산화물(SiO_x) 또는 실리콘질화물(SiN_x)의 단일층이나 복수층으로 구성되는 제1 버퍼층(512a) 및 제2 버퍼층(512b)을 차례로 적층하여 배치될 수 있다.
- [0103] 제1 버퍼층(512a) 상에 도 4에서 설명된 제1 박막트랜지스터(400)의 차폐층(414)과 동일층에 플렉시블 기판(510)으로부터 발생하는 전하로부터 반도체층(528)이 받는 영향을 최소화하면서 동시에 게이트라인과 연결되어 외부로부터 전달되는 신호를 통해서 박막트랜지스터(500)의 밸브역할을 하는 차폐게이트전극(514)이 배치된다.

이때, 차폐게이트전극(514)은 도전성 금속인 구리(Cu), 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 및 네오디뮴(Nd) 등의 금속 재료나 이들의 합금으로 이루어질 수 있으며, 단일층 또는 다중층으로 구성할 수 있다. 차폐게이트전극(514)은 기판(510)과 반도체층(528)의 사이에서 반도체층(528)과 중첩되게 배치한다. 따라서, 차폐게이트전극(514)이 반도체층(528)과 중첩되게 배치됨으로써, 기판(510)으로부터의 전하의 영향으로부터 반도체층(528)을 보호할 수 있다.

[0104] 차폐게이트전극(514) 상에 도 4에서 설명된 제1 박막트랜지스터(400)의 제2 버퍼층(412b)과 동일층에 형성되는 제2 버퍼층(512b)은 실질적으로 도 4에서 설명된 제1 박막트랜지스터(400)의 게이트절연층과 역할이 유사/동일하며, 반도체층(528)에 흐르는 전류가 차폐게이트전극(514)으로 흘러가지 않도록 한다.

[0105] 제2 버퍼층(512b) 상에 배치되는 반도체층(528)은 비정질실리콘(Amorphous Silicon) 또는 비정질 실리콘보다 우수한 이동도(Mobility)를 가지는 다결정실리콘(Polycrystalline Silicon), 또는, 이동도와 균일도 특성이 우수한 ZnO 또는 IGZO(Indium-Gallium-Zinc Oxide)와 같은 산화물 반도체로 구성할 수 있다.

[0106] 반도체층(528)은 p형 또는 n형의 불순물을 포함하는 소스영역과 드레인영역을 포함하고 이들 사이에 채널을 포함하며, 채널과 인접한 소스영역 및 드레인영역 사이에 저농도 도핑영역을 더 포함할 수도 있다.

[0107] 이때, 박막 트랜지스터의 구조적 차이로 인해서 채널(Channel)은 제1 박막트랜지스터(400)와 제2 박막트랜지스터(500)는 다른 위치에 형성된다. 제1 박막트랜지스터(400)는 채널이 반도체층(428)과 게이트절연층(431) 사이의 계면에 형성이 된다. 반면에, 제2 박막트랜지스터(500)는 채널이 제2 버퍼층(512b)과 반도체층(528) 사이의 계면에 형성된다. 이로 인해서 두 박막 트랜지스터 사이에는 다른 특성이 형성되며, 이와 같은 박막 트랜지스터 사이의 특성의 차이는 도 6a 내지 도 6b 에서 설명한다.

[0108] 반도체층(528) 상에 도 4에서 설명된 제1 박막트랜지스터(400)의 게이트절연층(431) 및 층간절연층(433)과 동일층인 실리콘산화물(SiO_x) 또는 실리콘질화물(SiN_x)의 단일층이나 복수층으로 구성된 게이트절연층(531) 및 층간절연층(533)을 배치한다.

[0109] 제4 컨택홀(CH4)은 층간절연층(533) 및 게이트절연층(531)을 관통하여 반도체층(528)의 상부가 노출이 되도록 형성한다.

[0110] 층간절연층(533) 상에 반도체층(528)과 연결되는 소스전극(524) 및 드레인전극(526)이 배치된다.

[0111] 소스전극(524)과 드레인전극(526)은 외부에서 전달되는 전기신호가 박막트랜지스터(500)에서 유기발광소자로 전달하는 역할을 하며, 제4 컨택홀(CH4)을 통해서 반도체층(528)과 직접 연결된다. 이때 소스전극(524) 및 드레인전극(526)은 도전성 금속인 구리(Cu), 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 및 네오디뮴(Nd) 등이나 이들의 합금으로 이루어질 수 있으며, 단일층 또는 다중층으로 구성할 수 있다.

[0112] 소스전극(524) 및 드레인전극(526) 상에 외부로부터 오염을 방지하기 위해서 실리콘산화물(SiO_x), 실리콘질화물(SiN_x)과 같은 무기절연막으로 형성되는 패시베이션층(535)을 배치할 수 있다.

[0113] 제5 컨택홀(CH5)은 드레인전극(526) 상에서 패시베이션층(535)을 관통하여 반도체층(528)의 상부가 노출이 되도록 형성하고 유기발광소자(540)에 포함된 전극이 드레인전극(526)과 직접 연결되도록 한다.

[0114] 패시베이션층(535) 상에 제2 박막트랜지스터(500)와 직접 연결되는 유기발광소자(540)의 상세 구조는 도 3에서 설명한 구조 및 기능과 실질적으로 동일하므로, 상세한 설명은 생략한다.

[0115] 도 6a 및 도 6b는 본 발명의 실시예에 따른 유기발광 표시장치에 포함되는 제1 박막트랜지스터 및 제2 박막트랜지스터의 특성을 나타내는 트랜스퍼 곡선(Transfer curve) 이다.

[0116] 도 6a 및 도 6b를 참조하면, 가로축의 게이트전압(V_g)을 제1 박막트랜지스터 및 제2 박막트랜지스터에 인가하면 소스전극 및 드레인전극 사이에 흐르는 전류값(I_{ds})을 세로축에 나타낸다. 이때 소스전극 및 드레인전극에 가해지는 전압(V_{ds})을 변경하며 측정이 가능하다.

[0117] 측정된 그래프를 참고하면, 게이트전압을 가하게 되면 채널이 형성되기 시작하면서 전류가 급격하게 증가를 하게 되고 채널이 완전히 형성되어 전류가 일정하게 흐르게 된다.

[0118] 제1 박막트랜지스터를 측정한 도 6a 와 제2 박막트랜지스터를 측정한 도 6b를 참조하면, 채널이 형성되기 시작하여 전류가 급격하게 증가하는 영역에서 제1 박막트랜지스터가 제2 박막트랜지스터보다 더 큰 변화량을 가지게 된다.

- [0119] 유기발광소자에 전류를 공급하는 구동 트랜지스터의 경우 저전압에서 변화량이 클 경우 전류를 컨트롤 하기가 어려워서 유기발광소자의 휘도가 변하게 되어 패널에 얼룩으로 보이게 된다. 하지만 스위칭 트랜지스터의 경우 전류의 변화량이 커야 스위칭 역할을 잘 수행할 수 있다. 이와 같은 특성을 제1 박막트랜지스터와 제2 박막트랜지스터에 적용할 수 있으므로, 같은 패널안에 두 가지 특성의 소자를 한번에 제작하는 효과를 얻을 수 있다. 따라서, 다양한 특성을 가지는 박막 트랜지스터를 배치할 때 공통되는 구조에 대한 최소화된 변경을 통해서 다른 박막 트랜지스터의 공정이나 구조의 변경에서 유발될 수 있는 원하지 않는 특성의 변경을 최소화시킬 수 있는 박막 트랜지스터를 제공할 수 있다.
- [0120] 이와같은 본 발명의 실시예에 따른 유기발광 표시장치는 TV, 모바일(Mobile), 태블릿 PC(Tablet PC), 모니터(Monitor), 노트북 컴퓨터(Laptop Computer), 및 차량용 표시장치 등을 포함한 표시장치 등에 적용될 수 있다. 또는, 차량용 조명장치, 웨어러블(wearable) 표시장치, 폴더블(foldable) 표시장치, 롤러블(rollable), 커브드(curved) 표시장치, 밴더블(bendable) 표시장치 등에도 적용될 수 있다.
- [0121] 본 발명의 실시예에 따른 유기발광 표시장치는 플렉시블 기판, 플렉시블 기판상에 있는 차폐층, 플렉시블 기판상에 게이트전극, 소스전극, 드레인전극 및 반도체층을 포함하는 복수의 박막 트랜지스터, 복수의 박막 트랜지스터 상에 있는 유기발광소자, 및 복수의 박막 트랜지스터 중 적어도 하나는 게이트전극과 차폐층이 동일층인 박막 트랜지스터를 포함한다.
- [0122] 본 발명의 실시예에 따른 유기발광 표시장치의 차폐층은 복수의 박막 트랜지스터에 포함된 반도체층과 서로 중첩한다.
- [0123] 본 발명의 실시예에 따른 유기발광 표시장치는 게이트전극과 차폐층이 동일층인 박막 트랜지스터와는 상이한 나머지 트랜지스터 중 적어도 하나는 포함된 전극 중 하나가 차폐층과 연결된다.
- [0124] 본 발명의 실시예에 따른 유기발광 표시장치는 나머지 트랜지스터 중 적어도 하나의 게이트전극과 동일층에 있는 연결전극을 더 포함하며, 연결전극은 나머지 트랜지스터 중 적어도 하나에 포함된 전극 중 하나와 차폐층을 연결한다.
- [0125] 본 발명의 실시예에 따른 유기발광 표시장치는 게이트전극이 차폐층과 동일층인 박막 트랜지스터는 유기발광소자와 직접 연결된다.
- [0126] 본 발명의 실시예에 따른 유기발광 표시장치는 게이트전극이 차폐층과 동일층인 박막 트랜지스터는 나머지 트랜지스터 중 적어도 하나보다 게이트전압(V_{gs})에 따른 구동전류(I_{ds})의 변화량이 더 작다.
- [0127] 본 발명의 실시예에 따른 유기발광 표시장치는 플렉시블 기판, 플렉시블 기판상에 있는 차폐층, 플렉시블 기판상에 있는 복수의 박막 트랜지스터, 및 복수의 박막 트랜지스터 상에 있는 유기발광소자를 포함하고, 복수의 박막 트랜지스터 중 적어도 하나의 박막 트랜지스터는 게이트전압(V_{gs})에 따른 구동전류(I_{ds})의 변화량이 최소화되도록 적어도 하나의 박막 트랜지스터의 게이트전극이 차폐층과 동일층이다.
- [0128] 본 발명의 실시예에 따른 유기발광 표시장치는 차폐층은 적어도 하나의 박막 트랜지스터와 서로 중첩하여 플렉시블 기판에서 발생하는 전하의 영향으로부터 적어도 하나의 박막 트랜지스터를 보호한다.
- [0129] 본 발명의 실시예에 따른 유기발광 표시장치는 적어도 하나의 박막 트랜지스터에 포함된 전극 중 하나와 차폐층은 직접 연결된다.
- [0130] 본 발명의 실시예에 따른 유기발광 표시장치는 게이트전극이 차폐층과 동일층인 박막 트랜지스터는 유기발광소자와 직접 연결된다.
- [0131] 본 발명의 실시예에 따른 유기발광 표시장치는 플렉시블 기판, 플렉시블 기판 상에 있는 복수의 차폐층, 복수의 차폐층 상에 있는 제1 박막 트랜지스터 및 제2 박막 트랜지스터, 및 제1 박막 트랜지스터 및 제2 박막 트랜지스터 상에 있는 유기발광소자를 포함하며, 제1 박막 트랜지스터 및 제2 박막 트랜지스터는 각각 게이트전극, 반도체층, 소스전극 및 드레인전극을 포함하며, 제1 박막 트랜지스터에 포함된 게이트전극은 반도체층 상에 있으며, 제2 박막 트랜지스터에 포함된 게이트전극은 차폐층과 동일층이다.
- [0132] 본 발명의 실시예에 따른 유기발광 표시장치의 차폐층은 제1 박막 트랜지스터 또는 제2 박막 트랜지스터에 포함되는 반도체층은 서로 중첩한다.
- [0133] 본 발명의 실시예에 따른 유기발광 표시장치는 제1 박막 트랜지스터에 포함되는 소스전극 또는 게이트전극과 차

페층은 연결된다.

- [0134] 본 발명의 실시예에 따른 유기발광 표시장치는 제1 박막 트랜지스터에 포함되는 소스전극 또는 게이트전극은 제1 박막 트랜지스터의 게이트전극과 동일층에 있는 연결전극을 통해서 제1 박막 트랜지스터의 하부에 있는 차폐층과 연결된다.
- [0135] 본 발명의 실시예에 따른 유기발광 표시장치는 제2 박막 트랜지스터와 유기발광소자는 직접 연결된다.
- [0136] 본 발명의 실시예에 따른 유기발광 표시장치는 제2 박막 트랜지스터는 제1 박막 트랜지스터보다 게이트전압(V_{gs})에 따른 구동전류(I_{ds})의 변화량이 더 작다.
- [0137] 본 발명의 실시예에 따른 유기발광 표시장치는 제1 박막 트랜지스터의 채널은 반도체층의 상부면에 형성되며, 제2 박막 트랜지스터의 채널은 반도체층의 하부면에 형성된다.
- [0138] 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 더욱 상세하게 설명하였으나, 본 발명은 반드시 이러한 실시예로 국한되는 것은 아니고, 본 발명의 기술사상을 벗어나지 않는 범위 내에서 다양하게 변형 실시될 수 있다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 그러므로, 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다. 본 발명의 보호 범위는 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

- [0139] 100, 200, 300 : 유기발광 표시장치
- 110 : 영상처리부 120 : 타이밍 컨트롤러
- 130 : 데이터드라이버 140 : 게이트드라이버
- 150 : 표시패널 160 : 화소
- 210 : 게이트라인 220 : 데이터라인
- 230 : 스위칭 트랜지스터 240 : 구동 트랜지스터
- 250 : 보상회로
- 260, 340, 540 : 유기발광소자
- 310, 410, 510 : 기관
- 312 : 버퍼층
- 314, 414 : 차폐층
- 320, 400, 500 : 박막트랜지스터
- 322, 422 : 게이트전극
- 324, 424, 524 : 소스전극
- 326, 426, 526 : 드레인전극
- 328, 428, 528 : 반도체층
- 331, 431, 531 : 게이트절연층
- 333, 433, 533 : 층간절연층
- 335, 435, 535 : 패시베이션층
- 337 : 평탄화층 342 : बैं크
- 344 : 애노드 346 : 발광부

348 : 캐소드 350 : 보호층

416 : 연결전극

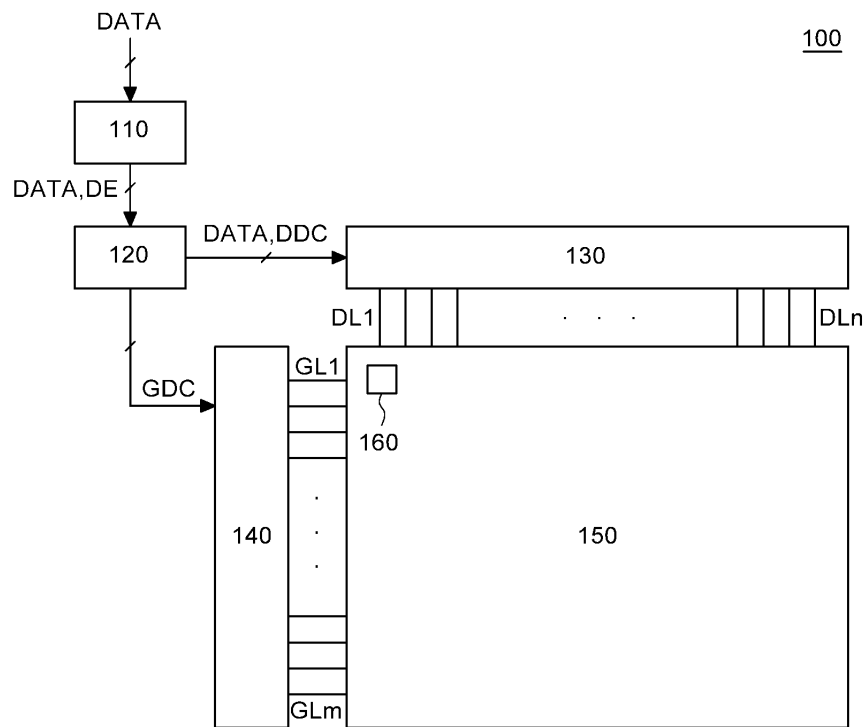
412a, 512a : 제1버퍼층

412b, 512b : 제2버퍼층

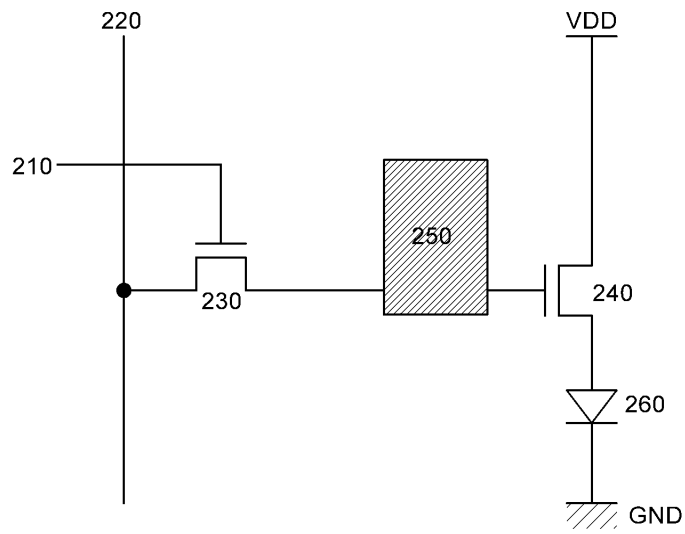
514 : 차폐게이트전극

도면

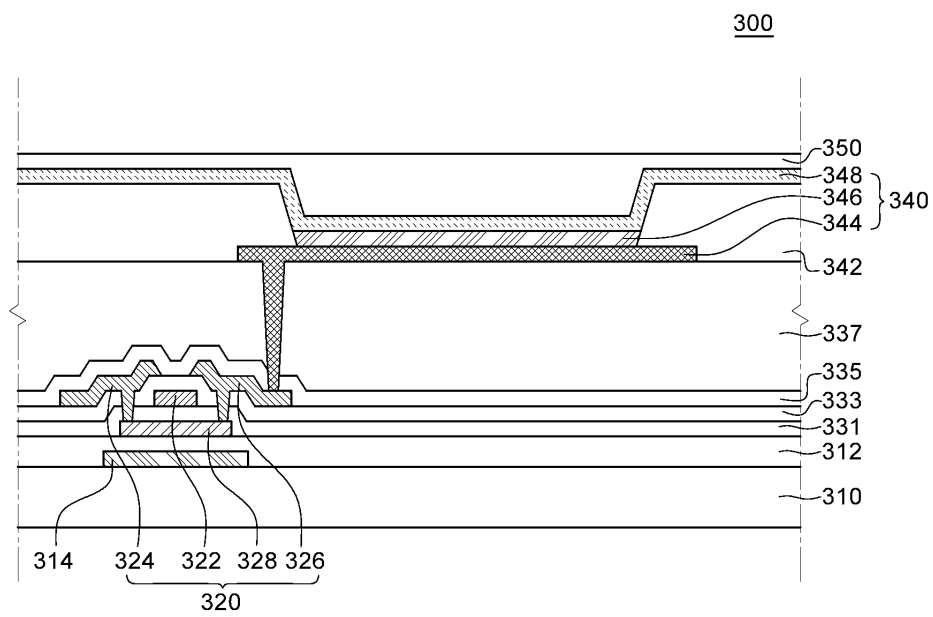
도면1



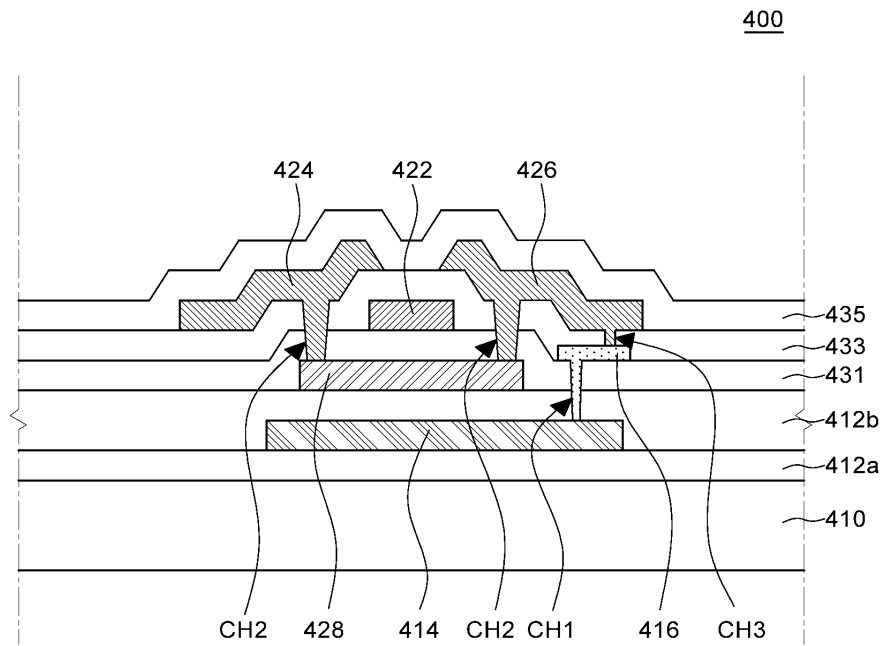
도면2



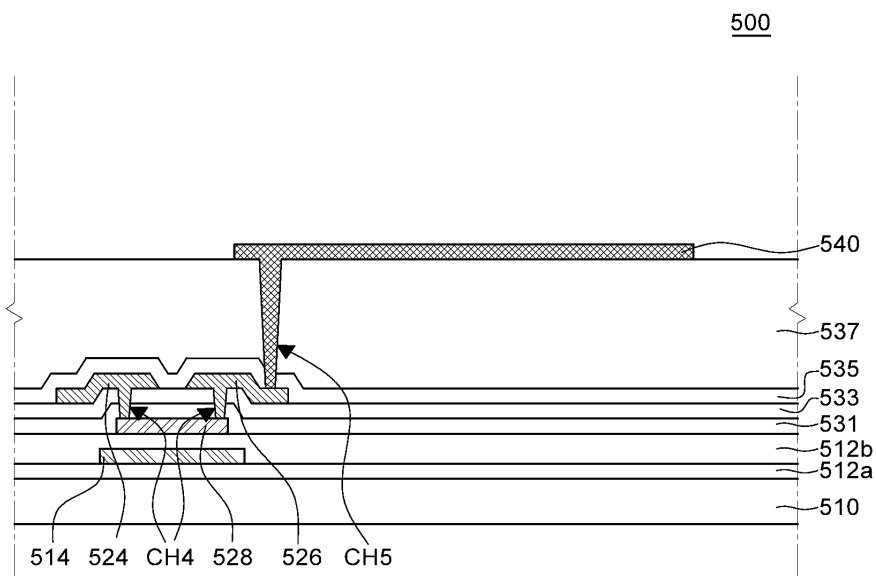
도면3



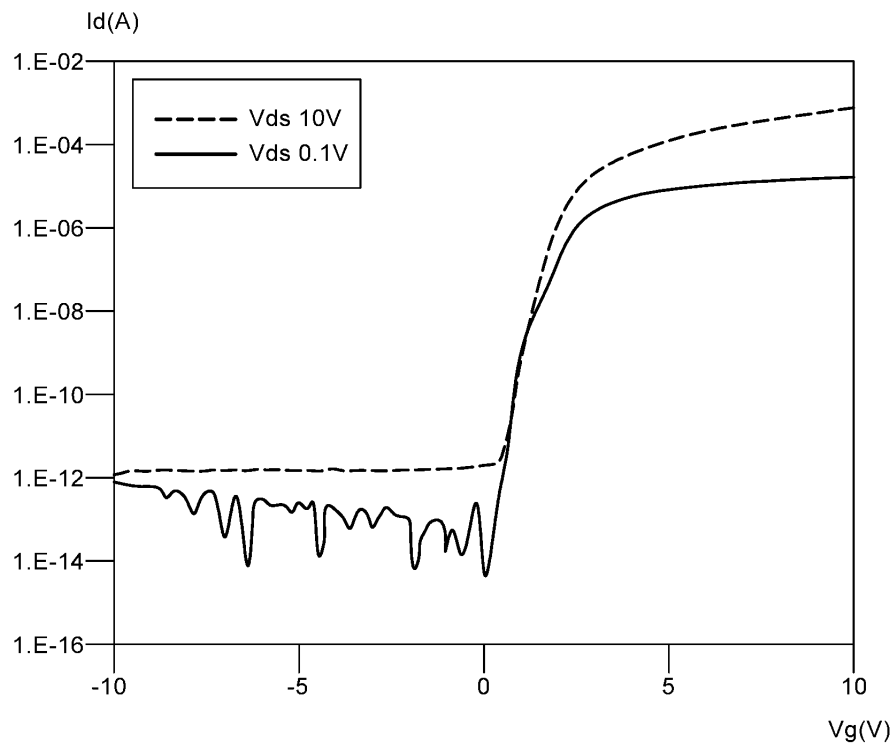
도면4



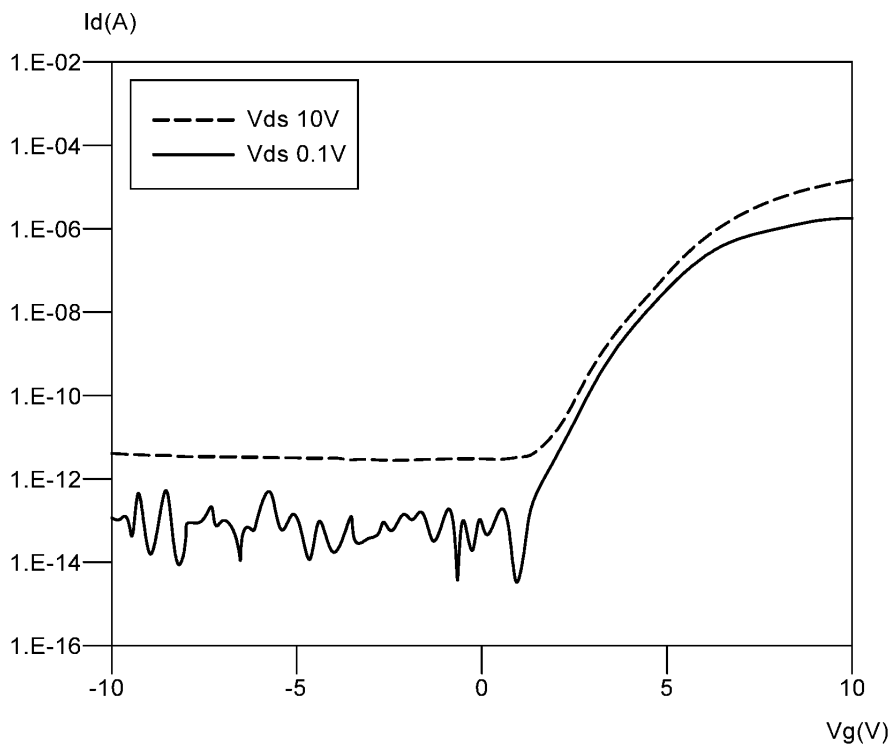
도면5



도면6a



도면6b



专利名称(译)	有机发光显示器		
公开(公告)号	KR1020180034856A	公开(公告)日	2018-04-05
申请号	KR1020160124584	申请日	2016-09-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SONG BYEONG CHEOL 송병철 AHN BYUNG YONG 안병용 SON WON SO 손원소 CHO YONG SOO 조용수		
发明人	송병철 안병용 손원소 조용수		
IPC分类号	H01L27/32 H01L27/12 H01L51/52		
CPC分类号	H01L27/3272 H01L27/3262 H01L27/3276 H01L51/5253 H01L51/5203 H01L51/0097 H01L27/1251		

摘要(译)

根据本发明实施例的有机发光显示器包括柔性基板，柔性基板上的屏蔽层，多个薄膜晶体管，包括栅电极，源电极，漏电极和柔性基板上的半导体层，有机发光元件和多个薄膜晶体管中的至少一个可以包括在同一层中具有栅电极和屏蔽层的薄膜晶体管，从而改善有机发光显示器的性能。

